Ⅲ-2-2 大口径エピタキシャル成長技術の開発

研究は、順調に進捗しており、平成21年度中間目標を達成見込みである。表1に、目標に対して得られた成果、達成度、及び今後の課題を示す。

(1)大口径基板上の高品質エピタキシャル結晶成長技術

①窒化物基板上の高均一・高品質結晶成長技術

既存炉を用いて、2インチc面 GaN 基板上に HFET 構造を試作し、C-V 測定により残留不純物を評価した。 ウェハ全面にわたって N_D - N_A は 10^{13} cm⁻² 程度となり、中間目標である 5×10¹⁵ cm⁻² 以下を達成した。 膜厚分 布および組成分布はそれぞれ±1%以内、および±6%以内であり、中間目標を達成した。 成長の極初期 に Si が高濃度に添加されてしまう現象が観測され、その原因の把握と抑制が今後の課題である。

②デジタル MOVPE の開発

高温での高 In 組成 GaInN 成長を可能にするための加圧機構,および 0.1 秒のガス置換が可能な高速バル ブを備えたデジタル MOVPE 装置を設計・開発し, AlGaN では世界初の原子層エピタキシャル成長(Atomic Layer Epitaxy : ALE),および低温成長での ALE の有用性を確認した。

(2)高 In 組成窒化物層成長技術

① 高圧 MOVPE 成長用有機 In 原料の選択

CpIn の特性を調査し, 既存炉において, 実際に GaInN の成長が可能であることを確認した。

- ② 2 インチの有極性又は無極性 GaN 基板上への加圧 GaInN 成長
- 成長中の炉内圧力を変えてc面 GaN 基板上,および a 面 GaN テンプレート上に、CpIn を用いて GaInN の 成長を行い,圧力印加とともに In 組成が高くなることを確認した。また、高 In 組成 GaInN を成長させ In 組 成 0.5 までの GaInN の成長を確認した。c面 GaN 基板上では赤色のフォトルミネッセンス発光が観測され たが、a 面テンプレート上では発光が観測されず、TEM 観察から、ボイドが存在することを確認した。従って 転位密度の評価には至っていない。c面 Fe ドープ GaN 基板上への HFET 構造を試作し、表面偏析、固相 および気相拡散による Fe の再分布を詳細に評価した。その結果、Fe 以外の不純物による半絶縁性基板 の実現、および MOVPE における低温成長の必要性を確認した。

(3) AI 組成窒化物層成長技術

- ① 高 AI 組成 AIGaN エピタキシャル成長技術の開発
 - 既存炉を用いて AlGaN 成長を行い, Al 組成 0.5 に至るまでの制御性を確認した。得られた AlGaN は原子 レベルで平たんであることを確認した。Fluent を用いて既存 MOVPE 炉, および新型加圧・高速バルブ付き の MOVPE 炉の流体シミュレーションを行い, 既存炉においては Al 組成および膜厚が均一になる成長条件, 新型の加圧・高速バルブ付きの MOVPE 炉では, ウェハ全面にわたって高速でガス置換が可能なインジェ クターを考案・設計した。このシミュレーションに基づき AlGaN/GaN HFET 構造を試作し, Si 及び Mg のド ーピングではそれぞれ 9×10¹⁹ cm⁻³, 2×10¹⁹ cm⁻³ までのドーピング制御性を確認し中間目標を達成した。 均一性は厚み±4.9%, 組成±5.4%, Mg ドーピング±7.7%, Si ドーピング±9.6%であり, 中間目標をほぼクリ アしている。c面基板上に AlGaN チャネル HFET 構造を試作し, シート抵抗評価によりc面 AlN 基板の有用 性を確認した。一方 m 面 AlN 基板上の AlGaN エピの場合, 極めて高密度の欠陥が発生しており, m 面 AlN 基板上に AlGaN を成長する場合は, c 面と異なり, 非極性面に適したエピタキシャル成長条件または構造 が不可欠であることが判明した。今後, 膜厚の薄い AlGaN を成長することでこの多数の欠陥の発生を抑 制するなど課題解決に向けて検討を継続する。
- ② 高 AI 組成 AIGaN エピタキシャル層成長用無極性 AIN 基板の開発

成長法として、c面成長の長尺化、および無極性 SiC 基板上への成長の二つの方法を検討した。c面長尺 化に関しては 10mm に至るまでの厚膜 AIN の成長に成功している。無極性 SiC 基板上では、界面から積 層欠陥が導入され、低欠陥化に課題を残している。一方、SiC 上のc面 AIN とm面 AIN を比較すると、同一 膜厚ではクラック間隔がm面の方が広い。従って、クラックに関しては無極性面の方が有利と考えられる ため、今後もc面長尺化及び無極性面基板上への成長を引き続き検討する。

(4)結晶成長その場観察評価技術

結晶成長その場観察に関しては、c面 AlGaN/GaN ヘテロ成長における AlGaN の Al 組成および膜厚と反り の関係を把握した。無極性面では反りの異方性により二次元マッピングが必要であることが判明し、新原 理に基づく二次元ウェハ形状その場観察装置の設計及び試作を行い、曲率半径 1km 以上の精度で、成 長中のウェハ形状その場観察に世界で初めて成功した。

衣 日標に対して待られた成果, 達成度, 及び学夜の詞

			成 果		
研究項目	最終目標	中間目標	達成値など	達成度	今後の課題 (対最 終目標)
②高品 質大口	口径4インチの有極性,及び口 径3〜4インチの無極性窒化物 半導体バルク基板上	口径2インチの有極性, 及び無 極性窒化物基板上	AlGaN の ALE に世 界で初めて成功	Ø	·大口径化
径エピ			AlGaN の低温成長 に成功	Ø	
タキシャ ル成長 技術の 開発	AlGaN, 及びInGaN 混晶エピ成 長層 Al 又はIn 組成 1≧x≧0.5 転位密度<10 ⁶ cm ⁻² ドーピング不純物濃度	AlGaN, 及び InGaN 混晶エピ成 長層 AI 又は In 組成 0.5≧x≧ 0.2 転位密度<10 ⁸ cm ⁻² ドーピング不純物濃度	<u>GaInN に関して</u> ・有極性 GaN テンプ レート基板上への GaInN 膜の高圧成 長実施。PL, X線回 折特性比較。	0	・非極性面上の
	N型>10 ¹⁸ cm ⁻³ P型>10 ¹⁷ cm ⁻³	N型>10 ¹⁸ cm ⁻³ P型>10 ¹⁷ cm ⁻³	・In 組成 0.4~0.5 の 高 In 組成 GaInN 膜		GaInN膜の結晶性 改善
	面内均一度: 厚み±5%, 組成:±5%, ドーピング不純物濃度±10%	面内均一度: 厚み±5%, 組成:±5%, ドー ピング不純物濃度±10%	の成長達成。 但し、a 面は膜内に 空洞有り。 ・In 組成のバラツキ ±13%と大。		・空洞発生抑制:デ ジタル成長AlGaNの 成長温度に相応し て成長温度の低温 化又はVノⅢ比の
			・GaInN 膜内残留炭 素,酸素原子濃度 大 (>10 ²⁰ cm ⁻³)		高比率化。 ・均一性向上 (1)ヒータ均熱性向
			AlGaN/GaInN ヘテ ロ接合形成。構造 評価実施。		上 (2)低温成長(< 600℃)(3)高V/Ⅲ比 成長(>20000)
			<u>AlGaN に関して</u> Al 組成 0.5≧x≧0.2 可能。	0	・さらなる高AI組成 検討
			Al 組成 0.5≧x≧0.2 N 型~9×10 ¹⁹ cm ⁻³ P 型~2×10 ¹⁹ cm ⁻³		
			厚み±4.9% 組成±5.4% Mgドーピング±7.7% Siドーピング±9.6%		
	GaN ホモエビ成長層 残留ドナー濃度<10 ¹⁵ /cm ³ 転位密度 : 有極性基板上で<5x10 ³ cm ⁻² , 無極性基板上で<10 ⁵ cm ⁻²	GaN ホモエビ成長層 残留ドナー濃度<5×10 ¹⁵ /cm ³ , 転位密度:有極性基板上で<10 5 cm ⁻² 無極性基板上で<10 ⁶	GaN 残留ドナー濃 度<10 ¹⁴ cm ^{−3} 以下を 達成	0	・残留不純物低減 ・成長初期のSiスパ イクの抑制
	 ************************************	cm ⁻² 面内均一度:厚み±5%,ドーピ ング不純物濃度±10%,ドーピ ング精度±20%。	転位密度 有極性基板上< 10^{6} cm ⁻² 無極性基板上:測 定中 面内均一性 厚みく $\pm 5\%$ ドーピング不純物濃 度く $\pm 6\%$ ドーピング精度< \pm 1%		

(1)大口径基板上の高品質エピタキシャル結晶成長技術

①窒化物基板上の高均一・高品質結晶成長技術

・既存の高速回転型縦型炉を用いて、2インチ c 面導電性 GaN 基板上に AlGaN/GaN HFET 構造を成長し、 膜厚約 2 µ m のアンドープ GaN の残留ドナー濃度の評価、AlGaN バリア層の組成分布および膜厚分布を評価 した。結果を図1、2に示す。図1からわかる通り、アンドープ GaN の N_D-N_A は 10¹³ cm⁻³ 台前半であり、目標とす る 5 × 10¹⁵ cm⁻³ 以下の残留濃度のアンドープ GaN 層を実現した。GaN 基板とエピタキシャル層界面において、 N_D-N_Aの急激な増加がみられた。この原因を探るために SIMS による不純物の深さ方向分布を測定したところ、 特に界面付近において高濃度の Si が検出された。配管内やリアクタ内に残存する Si や、SiC コートサセプタか らのコンタミネーション等が考えられるが、現状では原因不明であり、引き続き界面での Si のパイルアップの原 因を検討する。



図1 2インチ c 面導電性 GaN 基板上の AlGaN/GaN 構造の C-V プロファイルから求めた ND-NAの深さ方向分布



図 2 2 インチ c 面導電性 GaN 基板上の AlGaN/GaN 構造における AlGaN バリア層 の AlN モル分率及び膜厚分布

図2より,組成分布は±6%,膜厚分布は±1%であった。これらの試料を福井大に送付し,HFETの試作を行い, 良好な結果との報告を受けた。

②デジタル MOVPE の開発

GaInN チャネル, AlGaN バリアの究極の HFET 構造実現のため, スイッチング時間 10 ミリ秒の超高速バルブ および 2 気圧まで加圧可能な MOVPE 炉を新たに設計, 製作した。

性能確認のため, 図4に示す原料ガス供給シーケンスにて, GaN テンプレート上の AlGaN の成長を試みた。 NH₃ の供給流量, および TMGa と TMAI 供給モル比は一定とし, TMGa+TMAI の供給モル量を変化させて, AlGaN の成長速度の変化を評価した。キャリアガス, 成長圧力, 成長温度は, H₂, 1気圧, 1100°C, および N₂, 2 気圧, 700°Cの2通り試みた。結果を図5に示す。



図4 原料ガス供給シーケンス

図5に示す通り、Ⅲ族原料供給モル量がある程度まで供給量に比例して成長速度が増加し、それ以後は供給量を増加させても、成長速度は増加しない。その飽和する成長速度は、図4のシーケンスにおける1回のⅢ 族原料供給で1原子層成長する場合と一致している。すなわち、原子層エピタキシャル成長(Atomic Layer Epitaxy: ALE)が実現していることを示した結果といえる。原料供給1パルスにより1原子層の成長が可能に なったことで、従来の成長法では実現困難なデジタル混晶が作製可能になる。また、1原子層で成長がストップ するため、任意の大きさの基板に対して、1原子層の精度で膜厚制御が可能になる。

以前より、Ⅲ族とV族の原料ガスを交互に供給する方法はアメリカのサウスカロライナ大学をはじめ多くの研 究機関より報告があったが、いずれもALEを示す結果は示されていない。本プロジェクトでは、特殊なガスバル ブを用いたこと、および高 AI 組成窒化物層成長において示す流体シミュレーションを用いてガス導入部を設計 することにより、反応炉内での高速ガススイッチングを実現したことにより、ALE を実現することができた。特に N₂キャリア、2気圧において AlGaN の ALE を実現したことは、原子レベルで平たんな AlGaN/GaInN ヘテロ構造 実現にとって極めて重要な成果と言える。



図5 図4に示す原料ガス供給シーケンスにて成長させた AlGaN成長速度のⅢ族原料供給モル量依存性



図 6 N2中 650℃にて通常成長させた AlGaN(左)および ALE 成長させた AlGaN(右)。

図7 N₂中650℃にて通常成長させた AlGaN(右) および ALE 成長させた AlGaN(左)の AFM 像。

図6, 7には, それぞれ № 中, 650°Cにおいて通常成長させた AlGaN および ALE 成長させた AlGaN の表面

写真,および AFM 像を示す。ALE 成長させた AlGaN は目視で鏡面であり, AFM 像からも原子レベルで平たんなことがわかる。ALE 成長させた AlGaN の対称反射の X 線回折半値幅は, 160 秒であり, サファイア基板上としては良好な結果であった。

今後の課題として、有極性および無極性導電性および半絶縁性 GaN 基板上への成長時の転位密度の評価、 4 インチ基板上での組成分布および膜厚分布評価、高 In 組成 GaInN、高 AI 組成 AlGaN、AlInN の ALE 成長な どのほか、ALE 成長時の残留不純物濃度評価、AlGaN/GaInN ヘテロ構造 HFET の試作、AlInN/GaInN ヘテロ 構造 HFET の試作などを行い、加圧 ALE 成長の有用性確認を行う。また、さらに ALE 成長の長所を生かし、合 金散乱を抑えた超高移動度 HFET 構造の実現を目指す。

(2)高 In 組成窒化物層成長技術

①高圧 MOVPE 成長用有機 In 原料の選択

<原料選定>

高圧下では、III 族原料である有機金属と窒素源であるアンモニアとの気相複合化(ポリマー化)反応がより顕著に進行すると推察される。従来、InP 系の MOVPE 成長では、この気相での反応を抑制 するのに、ルイス(Lewis)塩基性の有機 In 原料として結合価を1価とするシクロペンタジエニル In(分 子式:C₅H₅In(I))が有効であることが知られている¹⁾。しかし、これまで窒化物半導体の MOVPE には 利用されてこなかった。今回、高圧下での高 In 組成窒化物を成長するにあたり、気相反応の問題が より深刻化すると考え、気相反応抑制に期待できるシクロペンタジエニル In を採用し、その有効性を 検討した。

<原料物性調査>

MOVPE 成長条件の設定に必要な蒸気圧,熱分解性などの基本的な物性を調査した。図1にシクロ ペンタジエニル In の分解圧の温度依存性についての調査結果を示す(出典:J. Am. Chem. Soc. 111(1989),7648-7650.)。蒸気圧については,現在,一般に In 源として使用されているトリメチルイ ンジウム(TMIn)に比較して室温付近での蒸気圧が1桁以上低いことがわかるが,今回の目的である 数十nmの薄膜 GaInNチャネル層へ適用する場合においては,十分実用可能な成長速度が得られる と考えられる。

<原料の入手>

シクロペンタジエニル In は、国内メーカでは製造しておらず、米国 STREM 社から入手した。



Figure 1. Thermal decomposition of $(CH_3C_5H_4)In (\diamond)$ and $(CH_3)_3In (\Box)$ in H_2 atmosphere. The amount of In metal deposited per unit time, normalized for the area of the substrate, is expressed as a rate in arbitrary units.

図1シクロペンタジエニル In の分解温度¹⁾



図2シクロペンタジエニル In の蒸気圧

②口径 2 インチの有極性又は無極性 GaN 基板上への加圧 GaInN 成長
 (a)有極性(c面:(0001)面)上の GaN 膜の高圧 MOVPE 成長

加圧成長についての装置動作の確認や基本的成長条件の確認のため GaN 膜成長を実施し,基礎となるデータを取得した。図3に構造と成長条件を示す。従来の減圧成長炉でGaN テンプレートを作製し,その上に加圧炉によって,さらに GaN を成長させた。



図3 試料構造

【成長条件】 圧力:200kPa 成長温度:T/C1180 成長時間:30min TMG:2.86E-5mol/min NH3:0.174mol/min V/Ⅲ:609

その結果, 従来の減圧炉で作製した GaN テンプレートの結 晶性よりも, その上に成長した加圧成長 GaN の方がX 線ロッキングカーブで見る結晶性が良好であることを確 認した(表1)。しかし, 表面のラフネスについては, 加 圧 GaN では悪化していた(図4)。今後, 加圧下での成 長モード制御などの検討が必要である。

表1 加圧成長GaNの結晶性 単位: arcsec

	(0002)	(2024)
加圧成長GaN	333	580
GaNテンプレート	385	780



図4 加圧GaN層とテンプレート下地GaN層のAFM像

また,装置の特性として 2 インチウェハの中心と周辺での膜厚が大きく異なり,均一性に問題がある ことが判った。原因は,ガスフロー(原料濃度分布)およびサセプタ温度分布の不均一と考えられるこ とから,4 インチ化改造に合わせてフローチャネルの改良を実施する。

(b)有極性(c面:(0001)面)及び無極性(a面:11-20面)GaN 層上への GaInN 膜の加圧 MOVPE 成長

In 原料として CpIn, 及び比較として TMIn を用いて有極性面および無極性面上に GaInN を圧力を変化して成膜した。

CpIn を用いた場合の GaInN 成長

複合化(ポリマー化)反応は視認されなかった。TMInを用いた場合との比較をさらに進め, CpInの有効性を確認していく必要はあるが、その可能性を示す結果を得た。

InN モル分率について

図5に示すような構造で、有極性(c-GaN)および無極性(a-GaN)上に GaInN を成膜した。図6にX

線の結果を示す。これより GaInN の InN モル分率を計算した結果が図7である。図に示すように、有 極性及び無極性GaN層の双方で成長圧力を高圧にすることにより InN モル分率が増大した。また、 有極性に比較して無極性面の方がInN モル分率が大きかった。(図 6)。これは、無極性面上の GaInN 層に内在する結晶欠陥(積層欠陥など)への集中的な In の取り込みに起因している可能性を 示していると思われる。



図5 有極性InGaNおよび無極性InGaN成長構造

▶成長温度: 750℃
▶成長圧力: 100, 150, 200kPa
▶In/(In+Ga)=0.5
>V/III比: 5686
▶成長時間: 1h
※流速が一定になるようにガス総流量を調整した。







図6 有極性InGaNおよび 無極性InGaNのX線測定(2θ-ω)



※ただし、Inモル分率算出に歪みは考慮していない。

無極性 GaN 面上で In 組成 0.4~0.5 の高 In 組成の成長が可能である。但し, 膜中には空洞 (ボイド)が存在する。また, In 組成のミクロ的な不均一性も±13%と大きい。



(課題)

特に高 In 組成 GaInN 膜の In 組成の均一性向上及び空洞の発生の抑制が課題である。

(課題解決施策の背景)

他の有機 In 化合物(=トリメチル In)を In 原料として用いても, In 原料供給比率を 0.5 とした際にも, 無極性a面 GaN 上の GaInN 膜はスポンジ状となる。

CpInを原料としても、CpIn/トリメチルガリウム(TMGa)原料系では、Inの偏析が認められるものの、 空洞の無い GaInN 膜が成長できる場合がある(2008 年第2回研究開発・委員会資料参照)。従って、 In 原料種よりも、むしろ成長条件に主に因ると推察される。

(施策)

- * 基板均熱加熱平面積拡大:ヒーター大口径化(2インチ用→4インチ用)
- * 成長温度低温化 高品質 AlGaN 電子供給層の低温でのデジタル MOVPE 成長が可能となったため(~

550℃),成長温度をその温度近傍に低下する。併せて,空洞の発生の抑制を狙う。

* 原料供給比率(V/III比率)増大 成長温度の低温化により窒素源(アンモニア)の分解率の低下を補い,且つ, InN の昇華を抑 制するために V/III比を増大させる。

(c)GaN ホモエピ成長

r面サファイア基板上 a 面((11-20)面)GaN テンプレート上の GaN 層の断面 TEM 観察を実施した。 貫通転位密度は 7×10⁸ cm⁻² 程度であった。有極性(c面:(0001)面)及び無極性(a面:11-20 面)GaN 層上への GaInN 膜の高圧 MOVPE 成長を実施したが, 膜中の空洞が発生しているため, 転位密度の 測定には至らなかった。

(d)高電子移動度ヘテロ接合構造形成

Fe ドープ GaN 半絶縁性基板上への HFET 構造での不純物濃度測定実施(Fe 原子濃度~ 1×10¹⁸cm⁻³)

Feドープ GaN 基板上に GaInN チャネル HEMT エピ構造を試作した。基板からの Fe の表面偏析およ び熱拡散を確認した。Fe ドープ GaN 基板自体は高抵抗のため電子移動度の測定はできなかった。 下図に基板全体写真, 表面 AFM 写真, 及び基板内部の SIMS 元素分析結果を示す。





(3)高 AI 組成窒化物層成長技術

① 高 AI 組成 AlGaN エピタキシャル成長技術の開発

(a)AI 組成比率x: 0.2≦x≦0.5の AlGaN エピタキシャル層の開発

既存の MOVPE 装置を用いて, 中間目標である AI 組成 x:0.2≦x≦0.5 の AlGaN エピタキシャル層の成長に 関して検討を行った。

今回, AlGaNの成長を実施するにあたり,キャリアガスとして高純度水素ガス(H₂)を用い, V族原料として高純 度 NH₃ ガス(NH₃)を用いた。III 族原料として,トリメチルガリウム(TMGa)と,トリメチルアルミニウム(TMAI)を用 いており,サセプタ上に設置した各種基板(サファイア基板や GaN, AlN 等の窒化物基板)を1100℃前後まで加 熱することにより,基板上での原料の反応を行い, AlGaN のエピタキシャル成長を実施した。

今回, 1100℃の基板温度にてエピタキシャル成長を行うことにより, 図1に示すように良好な AI 組成制御を 実現できた。図1は, TMAI 気相比に対する AlGaNの AI 組成比の関係である。本成長条件を用いることで, 目 標の AI 組成約 20%から約 50%までの AlGaNの AI 組成の良好な制御性が得られた。

また、図2に、AIN、AIGaN(21%並びに37%)のX線回折(XRD)の20-ω測定の測定結果を示す。シミュレーションとほぼ一致する明瞭なピークが得られており、AIGaN系のエピタキシャル膜の良好な構造制御が可能である。また、AIGaN表面に関しても図3に示すように良好なステップフロー成長でRMS=0.12nmという極めて良好な平坦性が実現しており、各種デバイスが高い精度で設計・作製が可能な AIGaN エピタキシャル膜の成長技術を開発できた。



図1. TMAI 気相比と AlGaN の Al 組成の関係(基板温度 1100℃)





図3. AlGaN 層表面の AFM 像

(b)既存炉でのシミュレーション検討

エピタキシャル成長に利用している有機金属気相成長法(MOVPE 法)ではV族原料ガス、 Ⅲ族原料ガスとこ れらの反応副生成物の反応により成長膜の成長速度(厚み), AI 組成が大きく左右される。特に大口径化を行 う際は, 気相中での反応の速度とガス流れの速度の関係によってエピタキシャル膜の分布が大きく変化するた め, 成長条件, 成長装置構造の最適化には, これらの速度因子を考慮することによって, 的確な改善が可能に なる。また, 上述の反応の速度は反応炉内の温度によって大きく変化するため, 流体解析, 反応解析と同時に, 高精度な伝熱解析を行う必要がある。上述の成長条件, 成長装置構造の最適化の加速のために熱流体解析 とガスの反応解析を組み合わせた, MOVPE 成長シミュレーションを行った。

まず,名城大学で保有している2つのタイプの既存炉を対象にシミュレーションを行い,実験結果との対比を 行い,シミュレーションモデルの精度を向上した。これらの解析結果を基に,特に高温成長での高 AI 組成の AlGaN エピタキシャル成長に有利な方式はどのような方式であるかを考察した。

<既存成長装置の MOVPE シミュレーション>

正確な AlGaN の成長速度, Al 組成を予測できる MOVPE シミュレーション技術を確立するため, 既存の MOVPE 装置のシミュレーションモデルを作成し, 実験結果との対応を確認した。また, シミュレーションの解析 結果を利用して, 高 Al 化に有利な装置要件, 成長条件はどのようなものか, 考察した。

①水平式 MOVPE 装置である AIX1432 (Aixtron 社製)と②縦型 MOVPE 装置 P75 (Veeco 社製)をモデル化し シミュレーションを行った。シミュレーションは炉内の伝熱解析と原料ガスの流れを数値解析により解き, 同時に, 原料ガスの分解,反応副生成物の生成反応を数値解析により解いた。熱流体解析には汎用熱流体解析ソフト FLUENT (ANSYS 社製)を使用した。反応解析には VPE-Sim (STR 社製)を使用した。後者は前者にサブルーチ ン関数として読み込まれ,熱伝導方程式,流体方程式,反応種の拡散・反応方程式を同時に解かれた。反応 解析には一部の反応副生成物の反応による微粒子の核形成と核の成長(クラスター化)による原料ガスの反 応も解かれ,特に高 AI 組成の AIGaN エピタキシャル層を成長する際に問題となる気相での寄生反応による AI 組成の低下も予測した。図4に水平式装置の3次元モデルの計算例を示す。図4左は反応炉内部の流れと, 基板周辺の AIGaN 層の成長速度分布をコンター図で示している。皿族ガスとV族ガスは基板の直ぐ上流まで 仕切られそこで混合され,基板へエピタキシャル膜の堆積が始まるため,上流での堆積は低い。炉中央流れ方 向の成長速度分布,AI 組成分布のグラフを挿入している。図4右に炉中央面の AI 原料ガス(TMA)のモル濃度 分布,反応生成物(ガス状 AIN)のモル濃度分布,寄生反応により生じた粒子の重量濃度分布を示す。この装 置の場合 AI 取り込みの障害となる寄生反応は主に基板より下流で起こるため,高 AI 化への障害は小さい。水 平式装置の場合は,流速を適正なレベルに上げ,寄生反応を下流で起こすことによって高 AI 化の障害が取り 除かれることが分かる。

図5に、シミュレーションにより求めた基板を載置している台(サセプター)の設定温度とAlGaN エピタキシャル 膜の成長速度、Al 組成の関係を示す。サセプター温度約 1000℃の条件では実験も実施しており、シミュレーシ ョン結果(赤)と実験結果(緑)の対応が良好なことが分かる。シミュレーションから、サセプター温度が 1200℃ 以上の高温では AlGaN 中の GaN が H₂にエッチングされる現象が顕著になり、成長速度は低下するが、Al 組 成は増加することが分かった。

図6に縦型 MOVPE 装置の 2 次元モデル(軸対象)の計算例を示す。図6左に炉内温度分布とガス流れを示 す。図6右に反応副生成物(ガス状 AIN)のモル濃度分布と AI 原料ガスの寄生反応により生成した粒子の重量 濃度分布を示す。ガスの温度は基板上の空間で急激に上昇し、そこで寄生反応が激しく起こり、 微粒子が発生 することがわかる。

図7に成長圧力が200 Torr(図中赤線)と50 Torr(図中青線)の場合のAlGaN エピタキシャル膜の成長速度と Al 組成の分布を示す。これらの条件での成長実験も行っており、シミュレーション結果と実験結果(図中四角) の対応が良好なことが分かる。現実にはありえないが、シミュレーションで Al 原料ガスの寄生反応が無かった 場合の分布(図中桃色(200 Torr)と水色(50 Torr))も示している。これらの比較により、縦型装置では寄生反 応により比較的圧力が高い成長条件において高 Al 組成の AlGaN 成長に障害が生じるが、成長圧力を下げる ことによってその障害を取り除くことが可能なことが分かる。



図4. 既存装置(水平式)MOVPE 成長シミュレーション









図7. 既存装置(縦型)エピタキシャル膜分布

(c)AlGaN エピタキシャル層の Al 組成均一性・膜厚均一性の開発

AlGaNのAI組成と膜厚の面内均一性に関しては、シミュレーションを活用し、実験との対比を進めながら実施 した。シミュレーションにより、成長圧力を下げることによって、AI原料とNH₃の気相反応が大幅に抑制され、ウ ェハ面内における AlGaNの AI組成・膜厚分布を大幅に改善できるとの知見が得られたため、成長圧力と AlGaNの AI組成分布・膜厚分布との相関について調べた。その実験結果を図8に示す。成長圧力を200 Torr から100 Torr、50 Torr に小さくするに従い、AlGaNのウェハ面内でのAI組成・膜厚の均一性を大幅に向上でき た。AlGaNを成長圧力 50 Torr で成長することにより、膜厚分布は±4.9%、AI組成分布は±5.4%の均一性が得ら れており(図9)、さらなる改善を実施している。シミュレーションの活用により、AlGaNのAI組成及び膜厚均一性 の目標をほぼ達成できた。



(d) AlGaN エピタキシャル層のドーピング制御およびドーピング均一性の開発

AlGaN エピタキシャル層のn型不純物の濃度制御に関して、AlGaN(Al=30%)にSiをドーピングした結果を図1 0、11に示す。ここで、Siのドーピング原料には、テトラメチルシラン(TMSi)を用いた。図10は、AlGaN(Al=約 30%)にTMSi 流量を階段状に変化させながらSiをドーピングした試料のSIMS分析結果である。また、図11は、 TMSi 流量とAlGaN 中のSi 濃度の関係である。図10より、急峻で安定した、メモリ効果等の見られない良好な ドーピング制御が実現できており、図11より TMSi 流量と AlGaN 中のSi 濃度がほぼ比例の関係にあることが わかる。AlGaN のSi 濃度は 1×10¹⁸から 9×10¹⁹ cm⁻³ までドーピング制御できており、目標の 1×10¹⁸ cm⁻³ 以上の n 型不純物のドーピングを達成できた。また、p型不純物の濃度制御に関しては、Mgのドーピング原料として EtCp₂Mgを用い、AlGaN(Al=50%)にドーピングを行い、目標の 1×10¹⁷ cm⁻³ 以上の p型不純物のドーピングを達 成できた。



図10. Si ドープ AlGaN の SIMS 結果

図11. TMSi 流量に対する AlGaN 中の Si 濃度

均一性に関しては, 上記の AI 組成・膜厚の均一性に関する知見を生かし, 成長圧力 50 Torr での n 型およ びp型不純物のドーピング均一性を確認する実験を行った。図12に示すように Si 濃度で 4.8~5.4×10¹⁸ cm⁻³, 濃度分布で±9.6%の良好な均一性が確認できており, Mg に関しても, 図13に示すように Mg 濃度で 2.1~ 2.4×10¹⁹ cm⁻³, Mg 濃度分布で±7.7%の良好な均一性が確認できており, Si, Mg 共に目標の±10%を達成できた。



図12. AlGaN に対する Si ドープの均一性

(e)新規導入炉に関するシミュレーション検討

種々の特徴を備えた新型 MOVPE 装置を設計し、大口径化のために流体シミュレーションを用いて、幅の広 い炉で均一にガスを流し、かつ数百ミリ秒の幅の高速ガスバルブスイッチング特性を十分に発揮できるガス導 入機構を設計した。また、成長時の温度分布の原因となる基板の厚み方向の温度差を制御できる両面加熱方 式を設計し、熱流体シミュレーションを用いて、基板の温度分布とそりの状態を制御する加熱条件を、実験に先 立ち、明らかにした。

<新炉ガス導入機構の設計>

新たに導入した高温 MOVPE 装置では V 族ガスと II 族ガスを数十~数百ミリ秒の短い周期で交互に供給し, 高 AI 組成条件で問題となる原料ガスの寄生反応を抑制する高速バルブスイッチングの機構を備え,高 AI 組成 で高品質の AIGaN 層を成長することを計画している。従来,大口径化炉でのガス流れの均一化を目的として, ガス導入機構に整流板構造を採用していたが,これが高速バルブスイッチングの効果にどのような影響を与え るかを原料ガスの拡散を考慮した流体シミュレーションを行い確認した。また,改善点が明らかとなったため, スイッチング特性が良好になる導入機構の構造を設計した。

図14に、3次元非定常計算によるスイッチング時のある瞬間の原料ガスの分布を示す。(a)が従来のガス導入機構、(b)がスイッチング特性を改善するために考案されたガス導入機構の場合の計算結果である。従来の 機構では細い供給管から基板の直径以上の幅の範囲に流速がほぼ均一になるように原料ガスの流れを分散 するために2段の整流板構造を設けていたが、原料ガスの分布に不均一が生じ、さらに後述するような、スイッ チング波形の乱れも生じることが分かった。最適化設計では整流板構造をなくし、薄い流路を流れ方向に徐々

図13. AlGaN に対する Mgドープの均一性

に広げていくことによって、幅方向のガス流れの均一性を保ちながら原料ガス濃度の分布も均一になる。 図15にスイッチングを行った場合のインジェクター出口での原料ガスモル濃度の時間変化を示す。最適化前 の従来構造(青線)の場合,整流板で渦が発生し流れによるガスのミキシングが起こり導入機構出口でのスイ ッチング波形がだれる。改善設計(赤線)では渦の発生が無いため、期待通りのスイッチング波形が得られる。



図15. 新炉インジェクター設計による高速ガスバルブスイッチング時の原料ガス波形変化

<新炉ヒーターの効果予測>

基板そりのその場観察モニターを使った成長実験から、成長中基板は載置されているサセプターからの熱で 加熱されるため、基板裏面温度が基板表面温度より高くなり、表面と裏面の温度差によるそりが基板に生じる。 すると、基板外周部が浮き上がり、中央に比べ温度が低下する。高温 MOVPE 装置では、基板を下側からのみ でなく上からも加熱し、基板のそりと温度分布を制御するようにした。熱流体シミュレーションにより、基板厚み 方向の温度差がこの方式で制御可能か否かを確認した。

図16左に2次元伝熱解析結果の一例を示す。上下にヒーターを配置し、サセプターおよびフローライナーを 加熱した場合の固体部の温度分布を示している。図16右に様々な加熱条件での基板厚み方向の温度分布 (基板中央)を示す。AlGaN エピタキシャル膜の成長条件では、上側ヒーターの設定温度を下側ヒーターのそれ より約 100℃高く設定することにより、基板厚み方向の温度差はごくわずかになり、そりを押さえることが可能で あることが分かった。また、さらに上側ヒーターの設定温度を上げることによって、通常と逆の基板のそり状態 を起こすことも可能であることが分かった。



図16. 新炉両面加熱ヒーター伝熱解析

(f)有極性 AIN 基板を用いたエピ開発および有用性の確認

AIN 基板を使用した場合の AIGaN エピタキシャル層の特性の向上を確認するために、まず、有極性 AIN 基板 を用いたエピ成長実験を実施した。有極性 AIN 基板として、(0001)面(c面)の AI 面側を用いた。なお、サファイ ア基板上の AIN テンプレート(以降サファイア基板上)を、有極性 AIN 基板の比較として用いた。

図17に, 作製したエピ構造と, 結晶性の評価としての X 線回折(X 線ロッキングカーブ(XRC)とその半値幅) を示す。AIN 基板上とサファイア基板上とで, AIGaN の AI 組成・膜厚はほぼ同じであることを X 線回折(ω-20 測 定及び逆格子マッピング測定)により確認している。図17のグラフより明らかなように, 結晶性の優れた AIN 基 板を用いることで, AIN 層の XRC 半値幅が大幅に低減するだけでなく, AIGaN 層に関しても, XRC 半値幅の大 幅な低減が確認でき, 結晶性の向上に大きな効果があることを確認できた。一方, サファイア基板上では, 下 地の AIN の結晶性が劣るために, AIGaN 層の結晶性も, AIN 基板上に比べ劣ることが分かった。

なお, AIN 基板上エピタキシャル成長の問題点として, サファイア基板上と比較して, AIGaN の AI 組成が 1 割 程度低下してしまうということが挙げられる。これに関しては AIN 基板表面の温度がサファイア基板表面よりも 数 10°C下がっていることが原因と考えられ, AIN 基板上にエピタキシャル成長する場合は, ヒータ温度を補正す ることにより, 両者で比較可能なエピタキシャル構造が成長可能となった。



図17. AIN 基板(c 面)およびサファイア基板上の, AIN, AIGaN エピの構造とX 線回折 (下の表は AIN, AIGaN 層の c 面及び r 面の X 線ロッキングカーブの半値幅である。)

(g)有極性 AIN 基板と, 無極性 AIN 基板との比較

有極性 AIN 基板と, 無極性 AIN 基板との比較を行うべく, m 面 AIN 基板と c 面 AIN 基板に, AIN エピタキシャル層を成長後, AIGaN エピタキシャル層の成長を実施した。X 線回折(20- ω)より, ピークの角度から, m 面 AIN 基板上には m 面の AIN 層および AIGaN 層が, c 面の AIN 基板上には, c 面の AIN 層および AIGaN 層が成長 していることを確認した(図 18)。



図18. c 面及び m 面 AIN 基板上の, AIN 層, AIGaN 層の X 線回折(20-ω 測定)

また, 作製した AIN 層及び AIGaN 層の結晶性等を評価するために, それらの断面 TEM 観察を実施した結果 を図19に示す。AIN エピタキシャル層に関しては c 面 AIN 基板上及び m 面 AIN 基板上ともに, 低欠陥で良好 なホモエピタキシャル成長が実現されている。すなわち, m 面であっても, AIN 基板に対して, 格子不整合のな いホモエピタキシャル成長の AIN であれば, c 面と同様に良好なエピタキシャル層が成長できることを確認でき た。

AlGaN エピタキシャル層に関しては, c 面 AlN 基板上の場合(図19の左図), 刃状転位が発生するものの螺 旋転位の発生は見られず, あるいは図17の AlGaNのX線回折の結果のように良好な AlGaN層の成長が容易 に可能であることが分かる。

一方 m 面 AIN 基板上の AIGaN エピの場合, 図19の右図に示すように, 極めて高密度の欠陥が発生してお り, m 面 AIN 基板上に AIGaN を成長する場合は, c 面と異なり, 非極性面に適したエピタキシャル成長条件また は構造が不可欠であることが分かる。c 面と m 面でこのような大きな違いが現れる要因として, m 面の場合, 格 子不整合による結晶面のすべり面がパイエルス応力の小さい c 面であることが考えられ, 厚膜の AIGaN エピタ キシャル層を成長することにより, AIN の格子不整合による応力が大きくなり, 欠陥の入りやすい c 面に多数の 欠陥が導入されたと考えられる。故に, 格子整合による応力が小さくすべく, さらに AI 組成の高い, 膜厚の薄い AIGaN を成長することでこの多数の欠陥の発生を抑制する計画である。



(h)積層構造での評価(AlGaN チャネル HEMT エピの作製と評価)

前述のように開発した AIGaN エピタキシャル成長技術を用いて,高 AI 組成によるメリットを確認すべく,「研究 開発項目③「窒化物半導体単結晶基板上電子デバイスの作製と評価」グループ(以下デバイスG)にてデバイス 評価するために, AIGaN 系電子デバイスとして,通常の GaN チャネル HEMT(AIGaN/GaN HEMT)に対し, AIGaN をチャネルに用いた AIGaN/AIGaN HEMT エピタキシャル構造をデバイス G との打合せに基づき作製し た。

AIGaN チャネル HEMT エピタキシャル構造は、図20に示すように AI 組成約 20%~30%の AIGaN をチャネル 層に、AI 組成約 35%~50%の AIGaN をバリア層に用いている。XRD・SIMS・TEM 等から、ほぼ設計どおりのエピ タキシャル構造が作製できていることを確認し、図20の右図に示すように C-V 測定から AIGaN バリア層と AIGaN チャネル層の界面のみに高濃度の 2 次元電子ガスが存在していることを確認した。すなわち、今回開発 した AIGaN エピタキシャル成長技術は、AIGaN をチャネルに用いた AIGaN/AIGaN HEMT エピが作製できる高い レベルであることを確認できた。さらに、AIGaN チャネル HEMT において、AIGaN バッファ層の結晶性に対するシ ート抵抗の依存性を調べた結果、図21に示すように AIGaN バッファ層の結晶性の向上に伴い、シート抵抗が 大幅に低減し、2 次元電子ガスの特性が向上するという結果が得られた。AIGaN をチャネルに用いた HEMT に おいて、その特性を向上させるためには AIGaN の結晶性の向上が特に重要であり、これまで示したように AIN 基板が極めて有効であることが分かった。

さらに今回作製した AlGaN チャネル HEMT エピタキシャル構造をデバイス G に提供し, デバイスの作製を進めた。



図20. AlGaN チャネル HEMT エピ構造(左図)と CV 測定から求めた AlGaN チャネル HEMT エピのキャリアプロファイル(右図)



図21. AlGaN チャネル HEMT エピの結晶性とシート抵抗の相関

②高 AI 組成 AIGaN エピタキシャル層成長用無極性 AIN 基板の開発

高品位 AlGaN エピタキシャル層成長の下地基板としては、格子定数の観点から GaN や AlN といった窒化物 単結晶が好適である。特に AlN は高 Al 組成 AlGaN 層と格子定数が最も近く、かつ、その大小関係が AlGaN 層 に対して引っ張り応力が入らないような関係にあるために、低欠陥でクラックフリーの高 Al 組成 AlGaN 層を成 長させる上で有利であることが予想される。また、AlN は GaN に比べて耐熱性にも勝っており、より高温での AlGaN 層成長を検討し易いという利点もある。AlN 基板は品質面から上記のような利点があり,高 Al 組成 AlGaN エピタキシャル層成長の開発を促進できると考えられる。今回,この検討をノーマリーオフ動作に有効な 無極性面を中心に進めており,その成果について以下に述べる。

(a)成長方法

大電力素子に適用可能な高 AI 組成 AIGaN エピタキシャル層成長用基板として,低欠陥で無極性面を有する 高抵抗な AIN 基板を開発する。その方策としては,

①無極性面を有する基板上での成長する方法。

②一般的なc面(有極性面)成長を長尺化後,無極性面を切り出す方法。

の2通りが考えられる(図22)。前者は高品質化(低転位化)に、後者は大口径化に有利なものと期待される。 今回の検討では、将来の実用化を見通し、比較的大面積で高速成長が可能な昇華法を用いて、上記2通りの 方法による検討を行なった。



①無極性面へテロ成長

②有極性面長尺化

図22 無極性面(m面)AIN 基板の製法

(b) 成長方法比較の基礎検討

(b-1)無極性面 SiC 基板上への昇華法 AIN 成長

無極性面 である(10-10)面 SiC 基板上に AIN を昇華法により成長させた。成長表面は4回対称状のモフォ ロジーを有し(図23), X 線回折により評価したところ, 無極性面(10-10)の AIN 単結晶が成長していることが確 認された(図24)。



図23.AlN成長表面写真



図24.X線回折(θ-2θ)による評価結果

(b-2) 有極性面 AIN 単結晶の長尺化と無極性面の切り出し

有極性面である(0001)面 SiC 基板上に AIN を昇華法により成長させ, 無極性面である(10-10)面を主面とする 基板を切り出した。得られた結晶は約4 mm×6 mm の無極性面単結晶であった(図25)。結晶の表面を研磨し, AFM により評価した結果, 表面粗さの指標である RMS が 0.51 nm であり, エピ成長用基板として適用可能なレ ベルであることを確認できた(図26)。





図25.長尺結晶から切り出した無極性面結晶

図26. 研磨表面の AFM 像

(c)無極性面上成長における転位挙動の評価

(10-10)面および(0001)面の SiC 基板上に AIN を成長させた際の転位挙動を, TEM 観察により評価した。断面 TEM の観察結果を図27に示す。(10-10)面上の成長では, AIN/SiC 界面から転位または面欠陥が成長表面に向かって進展している。TEM 観察角度を僅かに傾斜させて観察すると(図27b 挿入図), フリンジが発生することから, 観察されている欠陥は積層欠陥であると推定される。転位密度の低減には, 転位伝播方向の制御技術開発が必要と考えられる。一方, (0001)面上の成長では, 転位は界面に局在し, 成長表面近傍では転位等欠陥が極めて少ない領域が得られていることが分かった。これらの様子は図28の平面 TEM 観察の結果からも伺える。以上より, (0001)面上に長尺結晶を成長して無極性面単結晶を切り出すことで, 高品質な基板を得ることができるものと期待される。



図27. AIN 単結晶の断面 TEM 観察像: (a) SiC (0001)面上, (b) SiC (10-10)面上



図28. AlN 単結晶の平面 TEM 観察像: (a) SiC (0001)面上, (b) SiC (10-10)面上 III-2-2-24 (d)クラック挙動の評価

一方, 光学顕微鏡によりSiC(0001)面上およびSiC(10-10)面上のAIN成長表面を詳細に観察したところ(図2 9),双方の間でクラック間距離(密度)に差異がみられることが分かった。そこで,クラック間距離をAIN成長厚 さのパラメータとしてプロットしたところ,図30のように、(10-10)面SiC上の方が、(0001)面SiC基板上と比較し て約1桁クラック間距離が大きい値となっていることがわかった。これは、表1に示すように、SiCとAINの熱膨 脹係数の比が、c軸方向とm(a)軸方向において異なっていることが要因のひとつと考えられる。

以上の結果より, 無極性面上へテロ成長においては, 積層欠陥発生の課題はあるものの, 熱膨脹差による そり, クラックについては有極性面上と比較して有利であると思われる。引き続き, 有極性面上と並行して無極 性面上へテロ成長の検討も継続する。



図29 光学顕微鏡観察像: (a)c面上, (b)m面上, (c)m面上広域.





表1. AIN とSiC の熱膨脹係数.

(×10⁶ /K)

軸	AIN	SiC	差の率(%)
С	4.96	4.75	4.23
<i>a</i> (<i>m</i>)	5.91	4.85	17.9

(e)転位密度低減への取組

窒化アルミニウム(AIN)は広いバンドギャップ(~6.2 eV)を有し、熱伝導性にも優れることから、紫外発光素 子や高出力電子デバイス等、窒化物系半導体素子用の基板として期待されている。AIN 単結晶の成長には、 下地に異種材料基板を用いる方法が大面積化において有利であるが、格子不整合や下地からの引き継ぎに よる多数の転位・欠陥が存在し、有極性面だけでなく非極性面結晶作製の際にも問題となる可能性がある。そ こで AIN 単結晶の長尺成長および転位挙動の観察・評価をおこなった。

SiC (0001)面上に AIN 単結晶を昇華法により成長させた。1.4 mm 厚 AIN 単結晶の成長表面を研磨し, 溶融 アルカリエッチング法により転位密度評価を実施したところ, as grown 表面および平面 TEM 観察と同等の値 (1.1×10⁶ /cm²)が得られることを確認した。次に, AIN 単結晶を 10 mm 厚に達するまで成長させ, その後, 成長 結晶のスライス・研磨を実施した。転位密度の結晶厚さ依存性についてプロットしたところ(図31), 転位密度 は成長結晶の長尺化に伴って減少することが分かった。10 mm 厚における転位密度は 5×10⁴ /cm²であり, 長 尺成長により高品質 AIN 単結晶が得られることを示した。



図31. AIN 単結晶における転位密度の結晶厚さ依存性

(f)「無極性面 AIN 基板開発装置」の導入

無極性 AIN 基板の成長基礎検討のために、無極性面 AIN 基板開発装置を設計、導入した。これまでの検討 から、SiC(0001)面上の長尺成長により低転位の無極性面 AIN 結晶が得られることが確認されたので、長尺成 長の際に問題となる成長雰囲気の長時間安定化・高純度化、温度分布最適化による高速成長を図るべく、炉 内構造を実験的に検討・導入した(図32)。これまでに、1 インチ (2.1mmt までの一回成長に成功しており、 今後、シミュレーション技術を活用しながら、炉内温度分布のさらなる最適化を行い、無極性面 AIN 結晶の低転 位化、エピタキシャル層成長実験への提供を進める。





図32. 無極性面 AIN 基板開発装置.

(g)AlGaN エピタキシャル層成長実験への提供

上記のようにして得られた AIN 結晶(~1 インチ ϕ 、~10mmt)から, 有極性面, 無極性面の AIN 基板を切り出 し, 高品位 AlGaN エピタキシャル層成長用として提供を開始した。エピ膜成長用の基板は, 表面の平坦性はも とより, 平坦化加工の際に導入される加工変質層が表面に残留していると, 良好なエピタキシャル層の成長実 現が望めない。平坦性を維持したまま加工変質層を除去するために, CMP やドライエッチング工程を導入した。 その結果, AlGaN エピタキシャル層成長において平坦なステップフロー成長が実現し, 良好なエピ膜が形成で きる表面であることを確認した。

(h)まとめ

高品位 AlGaN エピタキシャル層成長用の下地基板として, 無極性面 AlN 基板の開発を進めている。

①有極性面の長尺化と無極性面のヘテロ成長を比較し,有極性面の長尺化が高品質化に有利であることを確認した。

②有極性面の長尺化においては、10mmtまでの長尺化に成功し、転位密度として5×10⁴cm⁻²と目標を上回る成果を得た。

③安定した長尺成長を狙い、「無極性面 AIN 基板開発装置」を導入, 立上げた。

④高品位表面仕上げ技術を適用し、AlGaN エピタキシャル成長実験用の基板提供を開始した。

これらの成果は,結晶成長国内会議(NCCG-38,08 年秋季),応用物理学会(09 年春季),窒化物国際会議 (ISGN-2,2008),にて参加・発表し,最新の窒化物バルク結晶成長技術の研究開発状況について情報収集を 行い,適宜開発計画の修正に役立てた。また,国際ナノテクノロジー総合展 nano tech 2009」にて作製した AIN 単結晶基板を展示した。

(4)結晶成長その場観察評価技術

既存の MOVPE 炉に設置中の光弾性測定装置を用いてc面サファイア基板上 HFET 構造成長時の反りのそ の場観察を行った。結果の一例を図1に示す。構造はバッファ(25nm)/アンドープ GaN(2 µ m)/アンドープ Al_{0.25}Ga_{0.75}N(25nm)である。基板回転はベルトドライブを用いており、ワブリングなどの発生が懸念されたが、ノ イズは十分低い。GaN 上の AlGaN 成長では引っ張り応力が観測されており、コヒーレント成長していることが 分かる。詳細に分析すると、干渉測定では困難な膜厚の評価が可能であることが分かった。一方、反りはヘ テロ成長における歪による応力のみならず、炉内圧力やガス流量など、ウェハ表裏での温度分布差により大 きく影響を受けることが確認され、成長条件の安定性が重要であることが分かった。



図1 既存炉でのウェハ反りその場観察の一例。c面サファイア 基板上への HFET 構造の成長の場合。

既存の反り測定装置では、c面のような等方的面方位上でのみ適用可能であり、a 面やm面のような面 内異方性のある無極性面上では正確な反り測定ができない。そこで、く二次元ウェハ形状その場観察法 を考案した。本手法により、従来報告例が皆無のウェハ形状その場観察が可能になった。図2には、c 面 サファイア基板上の GaN のウェハ形状その場観察結果を示す。



図2 c面サファイア基板上のGaNの二次元ウェハ形状その場観察結果の例

成果発表内訳

特許,論文等については,下記の通り年度毎の件数の内訳表を記載する。また,巻末の添付資料に詳細内容についてのリストを記載する。

		特許出願		論	文	
区 分 年度	国内	外国	PCT [※] 出願	査読付き	その他	その他外部発表 (プレス発表等)
H19FY	3件	0件	0件	0件	0 件	0 件
H20FY	6件	5件	1件	0件	0件	6 件
H21FY	5件	0件	0件	2件	0件	0 件

Ⅲ-2-3 窒化物半導体単結晶基板上電子デバイスの作製と評価

研究は,順調に進捗しており,平成21年度中間目標を達成見込みである。表1 に,目標に対して得られた 成果,達成度,及び今後の課題を示す。

具体的には,窒化物単結晶基板上 FET と他種基板上 FET の特性の差違,及びその利害得失の明確化の 目標については,有極性 GaN 基板上に AlGaN/GaN ヘテロ接合 FET を試作し,Si 基板上の同構造に比べて 20%以上高いドレイン電流密度を確認し,結果を課題①,②にフィードバックした。また,基板/エピ層の品質と デバイス特性との関係の明確化と課題①,②へのフィードバックの目標については,GaN 基板上の縦型pnダイ オードにおいて耐圧特性を統計的に測定し,GaN 基板上ダイオードの優位性を確認し,課題①,②にフィードバ ックした。

			成果		今後の課題
研究項目	最終目標	中間目標	達成値な ど	達成 度	(対最終目 標)
 ③窒化物半 導体単結晶 基板上電子 デバイスの 評価 	・有極性単結晶基板上FET と無極性単結晶基板上 FET の特性の差違,及び その利害得失の明確化	・窒化物単結晶基板上 FET と他種基板上FET の特性の差違,及びそ の利害得失の明確化	・GaN 基 板上 FET にて高ド レイン電 流を確認	0	・無極性基板 上のデバイス 試作の加速
	・広い混晶組成範囲におけ る耐圧と結晶欠陥の相関 の明確化と課題①, ②への フィードバック	・基板/エピ層の品質と デバイス特性との関係 の明確化と課題①, ② へのフィードバック	縦オてエの耐とのすくに、人工の耐とのです。 それたのででした。 ででした。 それのでででです。 それのででです。 それのででです。 それのです。 それのです。 それのです。 それのです。 それのです。 それの でいる。 でいる。 でいる。 でいる。 でいる。 でいる。 でいる。 でいる。	Ø	・基板/エピ層 の品質向上 による耐圧向 上の確認と考 察

表1 目標に対して得られた成果, 達成度, 及び今後の課題

(1) 横型電子デバイスの評価

・本研究テーマでは、横型電子デバイスにおいて、無極性構造、有極性構造、及び異種基板上窒化物半導体 エピ構造との比較を含めて、窒化物半導体基板/エピ材料・構造・品質の差異がデバイス特性に及ぼす影響を 正確に評価し、デバイス動作に有効な基板品質およびエピ品質を明らかにするとともに、その結果を基板・エピ 開発グループにフィードバックすることを目的としている。

<平成 19 年度>

平成 19 年度は,有極性,及び無極性窒化物半導体エピ構造での横型電子デバイスを作製・評価していくための,①FET 及び TEG パターン設計(マスク設計),②FET のプロセス検討(試作への適用)を実施した。 ①FET 及び TEG パターン設計(マスク設計)

・トランジスタ/TEG パターンを標準化し、エピ材料・構造・品質とトランジスタ特性との相関関係について、プロ セス要因を極力排除して評価していくためのマスクパターン(コンタクトアライナー用)を設計・作製した。表1-1 にマスク搭載主要パターンリスト、図1-1に作成したマスク1ショットの全体レイアウトを示す。1ショットのサイズ は 5mm 角であり、アイソレーション、オーミックメタル、ゲートメタル、コンタクトホール、メタル配線の5層を準備 した。

	パターン名	評価項目
FET	fat-FET	チャネル移動度 vs シートキャリア濃度
		I−V 特性, C−V 特性
		深さ方向のキャリア濃度分布
	Round-FET	耐圧,オン抵抗
	Linear-FET	ケート/ドレインリーク電流
		閾値電圧, サブスレショルド特性
FET	Round-TLM	コンタクト抵抗, シート抵抗
以外	Linear-TLM	(ピッチ: 2,4,6,8um 等)
	メタル抵抗評価	電極, 配線メタルの抵抗
	ショットキー	ショットキーダイオード特性,
	その他	基板ブレークダウン評価
		アイソレーションチェック
		断面 SEM 観察用パターン
		段差評価パターン,他

表1-1 マスク搭載主要パターンリスト





Round-FET

図1-1 マスク全体レイアウト

(2)FET のプロセス検討(試作への適用)

・横型電子デバイスの試作・評価は主として福井大学で保有/導入する装置を用いて行うため,福井大学と 共同でオーミック/ショットキーメタル形成,露光条件等のプロセス条件検討を行い,これらのプロセス条件を適 用して,上記マスクを用いた異種基板上窒化物半導体エピ基板でのFET,TEGの試作を実施し,FET動作を確 認した。これにより,平成20年度以降に本格化する有極性/無極性窒化物半導体基板を用いた横型電子デバ イスの試作・評価・フィードバックの一連の流れに対応する試作環境を構築することができた。

<平成 20 年度以降>

①オーミック電極形成プロセスの検討

窒化物系化合物半導体基板及びエピタキシャル成長膜に関し、その材料・構造・品質と横型電子デバイス (FET)特性との相関関係をプロセス要因を極力排除して評価していくためには、平成19年度に行ったマスク設 計、試作環境構築に加え、プロセスの安定性・再現性も重要である。特に、一般に高温の熱処理工程が必要と なるオーミック電極形成に関し、各種エピ基板に対して低抵抗で安定的に形成できることがプロセス要因を排 除した評価を行う上で重要であり、オーミック電極材料、熱処理条件等の検討を行った。

オーミック電極材料として、Ti/Al/Mo/Au, V/Al/Mo/Au, Hf/Al/Mo/Au, Zr/Al/Mo/Au, Cr/Al/Mo/Au を検討した。電極材料の膜厚は、下層から 15nm, 60nm, 35nm, 50nm とし、EB 蒸着装置で成膜を行った。オーミック電極を形成した半導体層は AlGaN/GaN HEMT 構造であり、AlGaN 層の Al 混晶比は 0.25、膜厚は 25nm である。 オーミックメタル蒸着後、RTA 装置を用いて、N₂雰囲気中で 600°Cから 950°Cまで、温度条件を変えてアニール (アロイ化)を行った後に接触抵抗を測定した。アニール時間は 30 秒である。各種オーミック電極に対する接触 抵抗のアニール温度依存性を図 1-2 に示すが、V/Al/Mo/Au オーミック電極で接触抵抗 0.48 Ω nm(アニール温 度 650°C)、Ti/Al/Mo/Au オーミック電極で 0.52 Ω nm(アニール温度 800°C)と良好な特性が達成されている。

アニール温度が高いと、オーミック電極金属の凝集やアロイ層の不均一拡散などによってプロセス起因の特性ばらつきが生じることが懸念されるため、600℃-650℃という低温アニールで良好なオーミック特性が得られる V 系オーミックは横型電子デバイスの評価を行う上で好適である。



図 1-2 オーミック接触抵抗のアニール温度依存性

図 1-3 は、V/Al/Mo/Au オーミック電極を採用して試作した FET と、V/Al/Mo/Au オーミック電極を採用して 試作した FET のドレイン耐圧を測定した結果である。エピ層は Al_{0.21}Ga_{0.79}N(30nm) / GaN(1 μ m)構造、下地基板 は Si であり、FETの各電極間隔は、Lsg=3 μ m、Lg=3 μ m、Lg=5 μ m である。V/Al/Mo/Au オーミック電極を採 用した FET の方が、Ti/Al/Mo/Au オーミック電極を採用した FET よりも約 50%耐圧が高い結果となった。



図 1-3 オーミック電極材料による FET 耐圧の違い

図 1-4 は、Ti/Al/Mo/Au と V/Al/Mo/Au オーミック電極のアニール後の断面 TEM 観測写真である。 Ti/Al/Mo/Auオーミック電極では、Tiがスパイク状に半導体層に不均一に侵入しているのに対し、V/Al/Mo/Au オーミック電極の金属/半導体界面は良好な平坦性を保っており、均一なオーミック接触が得られていることを 示唆している。スパイク状の金属拡散部には電界集中が生じる可能性があり、それが図 1-3 に示されるような オーミック電極材料による耐圧の違いに現れているとも考えられる。オーミック電極の材料/形状と FET の特性 の相関については今後も継続して検討を行う。



図 1-4 オーミック接触界面の断面 TEM 観察写真

②横型電子デバイスの試作・評価・フィードバック

2-1 有極性 GaN 基板上横型電子デバイスの評価

平成 19 年度に設計・作成した FET 及び TEG マスクおよび改善したオーミック電極形成プロセスを用いて,本 プロジェクト内製の有極性 AIGaN/GaN エピ基板を用いた横型 FET (HEMT)の試作,参照として異種 (Si)基板上 AlGaN/GaN FET(HEMT)の試作を行い、それらを共通の条件で評価した。(図 1-6:試作ウエハ上の FET 写真)

その結果,本プロジェクト内製の有極性 AlGaN/GaN エピ基板を用いた横型 HEMT において,参照試作した 異種(Si)基板上 AlGaN/GaN HEMT を上回る最大ドレイン電流 510mA/mm の特性を確認した。(図 1-5:本プロ ジェクト内製の有極性 AlGaN/GaN エピ基板を用いた横型 FET,及び参照試作した異種(Si)基板上 AlGaN/GaN FET の電流-電圧特性実測値) 有極性 AlGaN/GaN エピ基板を用いた横型 HEMT 形状は Round-FET であり、 Lsg=2 µm, Lg=3 µm, Lgd=5 µm, Wg=515 µm, また AlGaNの Al 組成比は 0.27 である。



FET試作例



図 1-5 試作ウエハ上の FET.TEG 写真



図 1-6 試作した FET の電流・電圧特性

図 1-7 に、 試作したプロジェクト内製有極性 GaN 基板上 AlGaN/GaN HEMT のリーク電流 特性を示す。ソース・ゲート電極間隔 Lsg, ゲ ート長 Lg, ゲート・ドレイン間隔 Lgd はそれぞ れ 3,9,5 μ m である。

100 µ A/mm 程度のドレインリーク電流があ るが、参照試作の Si 基板上 AlGaN/GaN HEMT に比べると2 桁程度高く、リーク電流に ついてはエピ基板の結晶品質に起因している と考えられる。 デバイスレベルでのこれらの 評価結果を基板・エピ技術開発へフィードバッ クしていくことにより、改善を図っていく。



図 1-7 有極性 GaN 基板上 AlGaN/GaN HEMT のドレインリーク電流



図 1-8 試作した FET のオン抵抗-Lsd 依存性

図 1-8 は、単位ゲート幅あたりのオン抵抗 Ron(Ωmm)をソース・ドレイン電極間隔 Lsd(µm)の異なる HEMT について測定した結果である。各 Lsd について、ウエハ上で複数の HEMT に対する Ron の測定値がプロットされている。Lsd の異なる HEMT は同一マスク中にパターン化され、同一ウエハ上に作成されている。 特性ばらつき(ウエハ上での面内分布)はまだ大きいが、各 Lsd で Ron が低いサンプル同士で比較するとプロジェクト内製の有極性 GaN 基板上 AlGaN/GaN HEMT は異種基板(Si 基板)上 AlGaN/GaN HEMT と同等の Ron が得られていることがわかる。

オン抵抗以外の特性についても,図 1-9(A)(B)に示すように,試作ウエハごとに各種測定データのウエハ上 での面内マップや,特性のばらつき分布などの分析を行い,基板・エピ技術開発へのフィードバックを逐次行っ ている。



図 1-9(A) 試作ごとの評価データ分析例(マップ)



図 1-9(B) 試作ごとの評価データ分析例 (特性バラツキ分布)

図 1-10 に市販の2インチ有極性 GaN 基板 (n 形)の上に AlGaN/GaN ヘテロ接合を MOCVD 成長し、この2イ ンチエピ基板全面に HEMT-TEGを試作したものの表面写真を示す。表面保護膜は使用していない。2インチ基 板上に 60 個以上の同一パターンのレチクルが形成されていることが分かる。図 1-11 に円形 HEMT-TEG(ゲー ト幅:515 µm, ゲート長:3 µm)を用いて評価したしきい値電圧の面内分布を示す。全64素子について、しきい値



 -3.1
 -3.1
 -2.9
 -3.1

 -3.1
 -3.3
 -2.9
 -3.1
 -3.1

 -3.1
 -3.3
 -3.2
 -3.2
 -3.1
 -3.1

 -3.1
 -3.3
 -3.2
 -3.2
 -3.1
 -3.1
 -3.1

 -3.1
 -3.3
 -3.5
 -3.4
 -3.3
 -3.2
 -3.2
 -3.2

 -3.1
 -3.5
 -3.4
 -3.6
 -3.5
 -3.3
 -3.2
 -3.2

 -3.1
 -3.5
 -3.4
 -3.6
 -3.5
 -3.3
 -3.2
 -3.2

 -3.1
 -3.4
 -3.4
 -3.5
 -3.4
 -3.3
 -3.2
 -3.2

 -3.1
 -3.4
 -3.4
 -3.5
 -3.4
 -3.3
 -3.1
 -3.1

 -3.1
 -3.3
 -3.5
 -3.4
 -3.3
 -3.1
 -3.1
 -3.1

 -3.0
 -3.1
 -3.4
 -3.3
 -3.0
 -3.0
 -3.0
 -3.0

 -3.0
 -2.9
 -3.0
 -3.1
 -3.0
 -3.0
 -3.0

図 1-10 2インチ有極性 GaN 基板上 HEMT-TEG の表面写真

図 1-11 しきい値電圧の面内分布(単位:V)

圧の平均値と分散はそれぞれ-3.20V, 167mV であった。図 1-12(A),(B)にドレイン電流電圧特性とドレイン耐圧 (3端子耐圧)波形の一例をそれぞれ示す。VG=1V にて評価した最大ドレイン電流密度は 250mA/mm であり、 -1mA/mm で定義したドレイン耐圧は 350V 以上と良好であった。今回のエピでは、エピー基板界面の結晶成長 条件を改善した結果、ドレイン耐圧が飛躍的に向上した。エピ条件とドレイン耐圧の関係については、この結果 をエピグループにフィードバックした。ドレイン電流については、今後の試作において、表面保護膜の採用、およ びオーミック電極上に Au パッド電極を追加することでさらに改善されるものと考えられる。



図 1-12 ドレイン電流電圧特性(A), とドレイン耐圧特性(B)

2 -2 AIN エピ基板上 FET の評価

窒化物系化合物半導体エピ基板の高 AI 組成の極限としての, AIN 基板上にエピ成長した基板を用いた FET の試作・評価も試みた。エピ技術開発グループから提供された, AIN 基板上 AIGaN チャネル構造のエピ基板を

用いて FET の試作・評価を行った。エピ構造は, Al0.32Ga0.68N(28nm)/ Al0.23Ga0.77N(600nm)/ AlN(600nm)/AlN 基板であり, 評価した FET パターンサイズは, Lsg=3μm, Lg=3μm, Lg=5μm, Wg=515μm である。

図 1-13 に FET の Id-Vds 特性を示す。 最大電流はまだ小さいものの, ピンチオフ特性を有する正常な FET 動作を確認することができた。特性値は、Vth=0.57V, Ron=180Ωmm, Idmax=25mA/mm, 耐圧 130V。図 1-14 に Id-Vg 特性を示す。ドレインリーク電流はまだ大きく、改善の必要がある。リーク電流については、前述のよう に GaN エピ基板上 FET でも低減課題のひとつであり、結晶品質に大きく依存するパラメータであると考えられる ことから、横型電子デバイスの評価結果を基板・エピ技術開発にフィードバックしていく上での重要な特性指標 となるものと考えられる。



図 1-14 AIN エピ基板上 FET の I_D-V_G特性

2-3 今後の取組み

引き続き、大口径2インチクラスの基板サイズで有極性構造および無極性構造を有する窒化物半導体各種エ ピエピ基板を用いて、横型構造の FET 及び TEG パターンを試作し、それらを共通の条件で評価することによっ て、有極性単結晶基板上 FET と無極性基板上 FET での基板・エピ品質とデバイス特性との関係、利害得失を 明らかにし、基板・エピ開発グループにフィードバックしていく。

(2)縦型電子デバイスの評価

(2)-1 はじめに

GaN 電子デバイスは、開発当初から構造として横型が採用されていた。それは、対象が高周波デバイスであり、周波数特性の観点からメリットが大きいのがその理由であった。一方電流をオン・オフして電力を制御する パワースイッチングデバイスにおいても、多くは横型構造が採用されてきた。その理由として、横型 GaN-HFET の持つ高い周波数特性が高周波スイッチングに適していることが挙げられる。さらに、横型であれば、結晶に 含まれる転位密度が高くても高耐圧が得られるため、基板として Si など異種基板が使用でき、低コストデバイ スの可能性があることが挙げられる。

一方,数十kwを超える大電力の制御では,スイッチング周波数はそれほど高くなく(1kHz~30kHz 程度),横 型構造よりむしろ縦型構造のメリットが生きてくる。実際,従来の高電力用 Si パワーデバイスでは,縦型構造が 普通である。図 2-1に横型構造と縦型構造の典型的な GaN デバイスの構造を示す。ここで縦型構造の横型構 造に対するメリットをまとめると次のようになる。

1)縦型ではドリフト層の厚さで耐圧を保持するため,耐圧増加に伴う素子面積の増加が少ない。すなわち チップ面積を小さくできる。

2)電極を基板の表・裏に形成するため、表面電極に大電流を流す必要がなく、配線の取り回し、層間絶縁 膜の形成などが簡略化される。

3)現状の大電力用スイッチングデバイス(Si 縦型デバイス)における実装技術を生かすことができる。

4)縦型では、電流が表面を流れないため表面の影響を受けにくく、いわゆる電流コラプスを抑制できる。

5)縦型では高電圧が印加されるソース・ドレインが基板を挟んで存在するため,縁面放電が起きにくい。 このような縦型デバイスのメリットがあるにもかかわらず GaN 縦型デバイスの開発が活発化しなかった理

由は、GaN の自立基板がなかったということにある。しかし、青紫色半導体レーザの開発がきっかけとなり、 GaN 基板の開発が行われるようになった。その結果、GaN の縦型構造トランジスタの研究が可能になり、縦型 構造のトランジスタ動作が実現されている。

高耐圧縦型構造の課題は、GaN 基板に含まれる結晶欠陥と耐圧, 信頼性の関係が不明なことである。こ れまで利用できる GaN 基板は気相成長法によるもので、10⁶ cm⁻² 程度の結晶欠陥(貫通転位)を含んでいる。 縦型構造では、素子に印加される電圧の向きが貫通転位と同じ方向であるため、耐圧への影響は大きいと予 想される。本プロジェクトで開発される GaN 基板は、転位密度が低いことがその特徴になっている。そのため縦 型デバイスに適すると考えられるが、実際にデバイスを作製して、特性を評価し、結晶の特性を結晶成長グル ープにフィードバックすることを目的に基板の評価を行った。



図 2-1 GaN デバイスの横型構造と縦型構造

(2)-2 実施項目

1)耐圧の評価

縦型構造では、図2-1に示すようにデバイス構造にp-n 接合を有し、動作がオフ時にこのp-n 接合に逆バイ アスがかかり耐圧を保持する。そこで、縦型デバイスの観点から基板を評価するための構造として、最も簡単 な構造である p-n ダイオードを作製した。そして、その耐圧特性を評価し、欠陥との関係を調べた。

p-n ダイオードの作製プロセスを図 2-2 に示す。まず GaN 基板上に MOVPE 法を用いて Si を 2X10¹⁶ cm⁻³

ドープした n-GaN を 7~10 μ m 成長し, 次に Mg を 310¹⁹ cm⁻³ドープした p-GaN を 0.5 または 1.0 μ m 成長した。 成長後 p-GaN の活性化のため, 窒素中, 850°C, 5 分のアニールを行った。この処理により。ホール濃度は約 3E17cm⁻³ 程度になる。p 型, n 型のドーピングの比から, 空乏層はほとんど n 型層に広がり, 耐圧を保持する。 その後, SiO₂ をマスクとしてドライエッチングを行い, メサ構造を作製した。メサの深さは, p-GaN 層の厚さの 2 割増し程度とした。最後に電極形成を行い, p 型電極として, Ni/Au(酸素中, 500°C, 5 分シンター), n 電極とし て Ti/Al(窒素中, 450°C, 5 分シンター)を形成した。試作したダイオードの表面写真と断面構造を図 2-3に示す。 ダイオードのメサ形状は円形と六角形を作製した。



Ti/Al/Ni/Au

図 2-2 pn ダイオードの作製プロセス



耐圧の評価はアノード,カソード間に逆バイアスを印加して,0V~1000V にオける電流-電圧特性を測定して行った。測定は縁面放電を避けるため、試料をフロリナートに浸けて行った。使用した GaN 基板は,HVPE 法で作製された市販のウエハおよび本プロジェクトで作製された Na フラックス法による基板を用いた。測定した結

果を図 2-4に示す。どちらの試料についても、逆方向電圧が上昇するにつれ、リーク電流が発生し、絶縁破壊 が発生している様子が見られる。絶縁破壊の多くは、その破壊痕から、素子のメサ端部で発生しているのが観 察され、フロリナート中とはいえ破壊の防止には不十分であることが分かった。今後、端部の積極的な保護が 必要である。リーク電流の大きさは両方ほぼ同じである。しかし得られた耐圧の値に関しては、Na フラックス法 の基板では 1kV でも破壊しない試料が多く存在しているのに対し、HVPE 基板では 1kV に達する試料は無かっ た。これらのことから、今回の評価では、Na フラックス法による基板の方が市販品より耐圧の点から優位性あり と判断される。

また, 基板上に結晶成長後図 2-5 に示すような, 六角形状のピットが形成されることが, 観測された。このピットの形成は両方の基板とも見られた。このようなピットが, ダイオード中に存在するとアノード, カソード間は導通状態でまったくダイオードとして機能しない。このピットは成長時基板表面から発生しているのが, 断面の観察からわかった。図 2-6 にその写真を示すが, ピットが成長界面から発生しているのが見られる。このピットの発生源としては, おそらく基板に存在する螺旋転位が起因していると考えられる。このように成長層にピットが生じるのは, 基板中の GaN コラム間の傾き(Tilt)が大きく, 中空になった方が系のエネルギーが小さくなる条件の欠陥が存在し, ピット形成の原因に成っていると推測される。こうした欠陥があると, エピタキシャル成長条件を最適化してピットの形状を消しても結晶中に螺旋転位が残ることになり, 後述するように, リーク電流の原因となる。ピットの密度は, 基板ごとに異なっており, ピット形成が少ない基板も存在する。したがって基板作製の条件の最適化で, これらのピットは低減できるものと思われる。



図 2-4 HVPE 及び Na フラックス法で作製した GaN 基板上の pn ダイオードの耐圧特性





_____ 成長層(約10µm)

図 2-6 ピット部の断面写真

2)リーク電流の起源

今回の評価では Na フラックス法の特性が優れていたが, 図 2-4 から明らかなように Na フラックス法の基板においてもリーク電流が発生し, この原因を解明することは重要である。今回作製した p-n ダイオードのリーク電流の原因として2つのパスが考えられる。一つは, 貫通転位によるリーク, もう一つはメサ加工した端面を

介してのリークである。この部分を解明するために次の実験を行った。

別の実験から、メサ加工した端面をポリイミドで表面を覆うことで、端面でのリークが抑制できる結果が得ら れた。そこで、端面でのリークの影響を低減するために、メサ端面およびメサのエッジをポリイミドで覆い、上記 と同じ評価を行なった。そして得られたリーク電流の大きさを、素子サイズで比較した。その結果の一例を図 7 に示す。ダイオードの大きさは、直径 100, 200,400 µm 径のものを用いたが、図 2-7 では、サイズの違いによる リーク電流の違いが分かり易いよう 100 µm、400 µm を示している。図 7 から径が大きくなると、リーク電流も増 加することがわかる。もし、リーク電流が貫通転位に起因するのであれば、リーク電流は素子面積に比例し、1: 4:16 となるはずである。そこで、リーク電流の測定結果の平均値で比を求めると、およそ 1:2:8 となった。この 値は面積比とは一致しない。この結果は、ポリイミドで加工端面を保護しても、端面で一定のリーク電流が生じ ていることを示唆している。すなわち、周囲(加工端面)のリーク電流の寄与はダイオードの周囲長に比例する ため、小さい径では寄与が大きい。しかし、径が大きくなると影響は小さくなり、その結果、面積の大きな 200 µ m、400 µm に関しては 1:4 と面積比になっていると考えられる。したがって、リーク電流の面積依存性から、リ ーク電流の主な原因は、結晶に含まれる転位であると推測される。

次に、ここで得られたリーク電流の大きさをデバイスの観点から評価する。商用電源(200V)を用いる装置 には 600V 耐圧のデバイスが必要とされる。そこで、耐圧 600V,電流容量 30A,素子サイズ 1mm 角を想定し、ス イッチングデバイスとして動作させたときの電流のオン・オフ比を 10⁶ 必要と仮定する。するとオフ時に許される リーク電流は 3X10⁻⁵A となる。一方、図 7 から 400 µm 径のリーク電流は、平均しておよそ 5X10⁻⁶A である。こ れを 1mm 角のサイズに換算すると約 8 倍、4X10⁻⁵A となり、ほぼ要求性能に一致する。すなわち耐圧 600V 系 のデバイスを想定すると、この基板の性能で成立する。しかし 600V 以上の耐圧系に対しては、リーク電流が大 きく、転位低減の改善が必要である。今後、後に述べる方法を使って、この試料に含まれる転位の種類・密度 を計測し、どの転位を、どの程度まで改善すべきかを明らかにしてゆく。



図 2-7 サイズの異なる Na フラックス基板上ダイオードの耐圧特性

3)転位の同定

GaN 基板に含まれる貫通転位は、刃状転位、螺旋転位、両者の混合転位の3種類である。リーク電流の起源が貫通転位による可能性が高いため、試料に含まれる転位を同定し、どの転位がリークに利くのかを調べることが必要である。そこで、過去のエッチピット観察例を調査し、HCIによる気相エッチングが有用と考え、確認実験を行った。試料は、サファイア基板上に結晶成長した GaN 結晶を用い、条件の最適化を行なった。その結果、エチング条件は HCI+N2 雰囲気中で、600°C、15分が最適であることが分かった。図8にその条件によるエッチピットの SEM 写真を示す。大きな六角形は螺旋転位、それより小さな中心に穴のあるピットが混合転位、皿状の細かなピットが刃状転位である。またこの方法で計測した転位密度と、X線ロッキングカーブから計算される転位密度は一致し、この手法の有効性が確認された。

そこで, この手法を GaN 基板上のダイオードに適用し, リーク電流(耐圧)と転位の関係を調べた。用いた試料は HVPE 法の GaN 基板上に形成した p-n ダイオードで行った。図 9 に一例を示す。この写真では六角形状のダイオードの中に, 刃状転位(写真の〇印)および混合転位(写真の→)が観測された。このダイオードでは,

大きなリーク電流が発生している。このように転位の種類とリーク電流の関係を調べることで、次のような転位の影響が推測される。すなわち、

・螺旋・混合転位は逆方向リーク電流のパスとなる可能性が高い。

・刃状転位は逆方向リーク電流には大きくは寄与しない。

したがって、螺旋転位に関係する転位は出来る限り少なくする必要がある。また刃状転移に関しても高電圧で はリークパスとならないかなど更に検討が必要である。



図 2-8 サファイア基板上 GaN を HCI ガスでエッチングした表面



図 2-9 HVPE 法 GaN 基板上 pn ダイオードの HCl エッチング後の表面 図中, 〇は刃状転位, →は混合転位を示す。

(2)-3 まとめ

Na フラックス法で作製した GaN 基板の縦型デバイスの観点から見た評価を行った。縦型デバイスの場合, 耐圧を持つ方向と,貫通転位の方向が同じであるため,リーク電流の発生,耐圧の低下の懸念がある。そこで, pnダイオードを作製して耐圧特性を評価した。その結果,HVPE法による基板に対し優位性が確認できた。また, リーク電流の原因を解析し,結晶に含まれる貫通転位がその原因である可能性を見出した。リーク電流の程度 は 600V 系のデバイスには適用できるレベルであるが,それ以上の耐圧に対しては,さらなる改善が必要であ る。また,結晶に含まれる転位をエッチピットとして観察する手法を開発し,その有効性を確認した。今後,この 手法を用いて,Na フラックス法による基板に含まれる欠陥を観察し,どの欠陥をどの程度まで低減すべきかを 明らかにしてゆく。 (3)窒化物単結晶基板上デバイスの優位性確認

3-1.デバイス試作準備とプロセス及び評価の確認

3-1-1.デバイスマスクの作製

福井大での試作との相関が確認できる評価用の円形 SBD 及び円形 FET と実用デバイスに近い構造の櫛形 SBD 及び FET、その他 TEG を配置したデバイス評価試作用マスクを設計、作成した。

3-1-2. デバイスエピの作製と評価

試作における問題点の抽出を目的に市販されているサファイア、Si、SiC、GaN の各基板上に HEMT 構造を 自社でエピ形成し、プロセス及び評価系の確認を実施した。GaN 基板上のエピで基板のスクラッチに起因した 表面荒れが生じたもののデバイス試作可能なレベルの平坦性を持つエピタキシャルウエハが作製可能なエピ 条件を得ることができた。(図3-1-1:各基板上のエピ表面のノマルスキ像)



図3-1-1 エピ表面モフォロジ(ノマルスキ像)

水銀プローブを用いた CV 測定によるエピタキシャルウエハの評価法を確立し、非破壊で、HEMT 構造にお ける 2 次元電子ガス層の状態を確認した。

(図3-1-2:各基板上 HEMT エピウエハの CV 特性と算出されたキャリアプロファイル(NW))



図3-1-2 各基板上 HEMT 構造の CV 特性と算出された NW 結果

3-1-3. デバイス試作と評価

各種基板上の HEMT エピを用い、新規作成したデバイスマスクで試作を 実施した。TEG パターンにおいて、GaN 基板上エピにおいても、ref として 投入した Si 基板上エピと同等の Rc <1.2 Ω・mm、Rs <400 Ω/□が得られた。 またいずれの基板上のエピにおいても、FET、SBD 動作が確認され、 プロセス及び評価において大きな問題点がないことを確認した。 (図3-1-3:試作した円形 FET デバイスの表面写真)



図3-1-3 試作デバイス形状

3-1-4. DC 特性の評価

市販の n 型 GaN 基板上の HEMT エピを用いたデバイスにおいては、Si 基板上の HEMT に比べて高いオン 動作が得られる一方、オフ時の特性において、基板を介してのリーク電流により、エピの膜厚方向の耐圧(縦 方向耐圧)が著しく低く、それにより耐圧が律則し、低耐圧になっていることがわかった。 (図3-1-4~5:Si 基板上及び GaN 基板上 HEMT の円形 FET のオン及びオフ特性)



図3-1-5 GaN 基板上 HEMT の FET オン特性及びオフ特性

電流コラプスの測定として、パルスコラプス法による 測定を実施した。パルスコラプス法では、オフ下で 高電圧印加し、ターンオン後 10 µ s時のオン抵抗をオ シロスコープの波形より測定している。

GaN 基板上の HEMT デバイスでは、耐圧が低く 十分な測定が実施できなかった。導電型 SiC 基板 及び Si 基板上は同程度、サファイア基板はコラプス 特性が悪いという傾向が得られた。サファイア基板上 の HEMT デバイスのコラプスが悪いのは、エピの出来 の差による順方向特性が低い影響と、基板が絶縁性 のため、基板側からの電界緩和が他の基板に比べて 得られないことに起因していると考えられる。



(図3-1-6:各基板上 HEMT 3mm 櫛型 FET のパルスコラプス特性)

3-2. 各種基板上デバイス試作の実施

3-2-1. GaN 基板上エピの平坦性向上

前回エピ成長時に市販 GaN 基板上でスクラッチ痕が出るという結果であったため、成長前処理条件の改善検討を実施した。成長前にエピ装置内での前処理時におけるガス流量、温度などの処理条件を検討し、変更 することで表面のモフォロジが改善し、スクラッチ痕が小さくなる条件が得られた。

(図3-2-1:GaN 基板上のエピの前処理条件変更前後の表面モフォロジの比較)



図3-2-1エピ表面の改善前と改善後の比較

3-2-2. 水銀プローブによる IV 測定

水銀プローブに IV 測定機能を追加し、エピウエハの非破壊評価手法としての検討を行った。 エピの構造、成長条件などに応じて、両ショットキー電極間のリーク電流、耐圧などに差が生じることが 確認された。(図3-2-2:GaN 基板上の同一構造で成長条件が異なる HEMT エピの Hg-IV 特性)





3-2-3. デバイス試作と評価

前回の試作に対して、今回の試作においては、福井大試作に近づける目的でバリア層の AI 組成を下げて 設計した。また前回試作時に問題となった GaN 基板上の縦方向耐圧を向上させるための検討を主目的に試作 を投入した。

今回縦方向耐圧を向上させるために対策として、①成長条件の変更、②AIN 層の挿入、③厚膜化、④p-GaN 層の挿入を実施した。また今回は SI-GaN 基板が入手できなかったため、SI-SiC 基板上の HEMT デバイスでの 問題点の確認を実施した。

(図3-2-3:GaN 基板上(ref)円形 FET のオン特性及びオフ特性

図3-2-4:GaN 基板上にエピ成長条件を変更して作製した円形 FET のオン特性及びオフ特性

図3-2-5:GaN 基板上に AIN 層を挿入してエピ成長した円形 FET のオン特性及びオフ特性

図3-2-6:GaN 基板上に i-GaN 層を厚膜化し作製した円形 FET のオン特性及びオフ特性

図3-2-7:GaN 基板上に p-GaN 層を挿入してエピ成長した円形 FET のオン特性及びオフ特性)



図3-2-3 GaN 基板上(ref) FET のオン特性及びオフ特性



図3-2-4 GaN 基板上(成長条件変更)FET のオン特性及びオフ特性

III-2-3-18



図3-2-7 GaN 基板上(p-GaN 挿入)のオン及びオフ特性

III-2-3-19

各パラメータを変更することでいずれも ref に対して、 縦方向耐圧が改善する傾向が確認された。 (図3-2-8:各 GaN 基板上 FET の縦方向耐圧の比較)

成長条件を変えた場合、耐圧は 300V 程度までの向上 が確認された。これは、成長条件を変えると XRC でロッキ ングカーブのピーク分離が見られることから、エピ層にお ける結晶状態が改善し、その結果耐圧向上に寄与してい るものと推測される。

AIN 層を基板とエピ層の間に挿入した場合縦方向耐圧 は、400V 程度まで向上することが確認されたが、一方で XRCにより結晶性の低下とそれに伴うFET の順方向特性 の低下が見られた。また非常に基板のそりが大きくなり応 力の影響により、プロセス中に破損するなどの問題が確 認された。AIN を用いると現状の成長条件では SiC 基板上 と同程度の膜質、デバイス特性になってしまうことから、



積極的に GaN 基板を使用するメリットがなくなってしまうと考える。

エピ層を厚膜化し、2倍程度の膜厚に設計した場合、200V程度までの耐圧向上が見られ、ほぼ膜厚に比例した耐圧傾向を示すことが確認された。高耐圧デバイスを目指す場合、厚膜化だけでは不十分と考えられる。

p-GaN 層を挿入した場合、今回の結果においては最も耐圧の向上が確認されたが、オン動作時の抵抗の増加が確認され、p型不純物のデバイス動作領域への拡散の影響が見られた。この構造を適用する場合、p型不純物を拡散させない構造や条件の確立が必須となる。

これらの結果から、n型GaN基板を使用してHEMT構造を作成する場合には、基板及びエピ層の結晶性の向上、p型不純物層の導入などが現実的と考えられる。

SI-SiC 基板上の GaN FET の特性を 4H-n 型基板上、6H-n 型基板上の FET デバイスと比較した。

(図3-2-9:各種 SiC 基板上に作製した 3mmFET のパルスコラプス特性)

DC 特性においては、いずれも同等の オン特性を示しており、SI-SiC 基板を用 いることで縦方向の

リーク電流は、抑制されていることが確認された。一方電流コラプス測定においては、SI基板を用いたデバイスのみ100V強から特性が著しく悪化した。この特性の悪化は、サファイア基板上で確認された傾向と同様で、基板の絶縁性により、コラプス特性が悪化していると推測さ



図3-2-9各種 SiC 基板上に作製した GaN FET のコラプス特性

れる。このことから、縦方向耐圧を向上させる目的で SI-GaN 基板を用いると同様のコラプス特性の悪化が推 測され、高耐圧デバイスとして用いる場合には問題となる可能性が示唆される結果となった。 今後 SI-GaN 基板を用いたデバイスの試作を実施し、確認を行う予定である。

3-3. 熱抵抗及び信頼性、実機動作の検討

3-3-1. ダイス条件の検討

熱抵抗測定及び信頼性検討を目的として、後工程の検討を行っている。サファイア基板、GaN 基板等での 後工程の経験がないため、ダイス条件の検討を実施した。

ブレードを選ぶことで、サファイア基板はブレード幅+30um以下程度の幅でダイス可能であることを確認した。

一方現在入手可能な市販の GaN 基板については、裏面の荒れが大きいためテープの密着が弱く、ダイスした部分が割れて飛んでしまい、また基板自体の脆さによりチッピングが生じ、ダイスできないという問題が確認された。現在ダイス条件の見直しなどの対策を検討している。 (図3-3-1:GaN 基板及びサファイア基板のダイス部顕微鏡写真)





図3-3-1 GaN 基板サファイア基板のダイス部顕微鏡写真

ダイ

(4) 有極性, 及び無極性デバイス構造の比較

今日までに AlGaN/GaN 系 HEMT の試作報告が多数なされているが, これらのデバイスは結晶の成長方向 に極性を有するエピタキシャル結晶の上に作製されたものである。一方, 無極性基板にエピタキシャル成長し た結晶は, 成長方向に分極電荷を持たないため, HEMT のしきい値電圧は結晶の厚さとドーピング特性によっ て決定される。実際に無極性デバイスを設計試作するに当たり, 二次元電子ガスを形成するポテンシャル分布 と電子分布をシュレディンガー方程式を用いて計算し, 金属半導体界面のオーミック特性を低減できるエピタキ シャル構造について, 定量性ある知見を得ておくことは有益である。また, 無極性デバイスとして有望なダブル ヘテロ構造において, 電子輸送特性に優れた InGaN や InN をチャネル材料として用いたときに実現される高周 波特性の限界特性について理論的に見積もっておくことは極めて興味深いことである。ここでは, これらの計算 結果についてまとめる。

4-1. 無極性 AlGaN/GaN 構造における接触抵抗シミュレーション

図4-1に有極性と無極性 AlGaN/GaN ダブルヘテロ構造における伝導帯エネルギーと電子濃度分布の計算 結果を示す。計算は、半導体の厚さ方向について、シュレディンガー方程式とポアソン方程式を自己無撞着に 数値計算することにより行った。有極性ダブルヘテロ接合では、GaN チャネルにおけるポテンシャル形状が図 に示すように鋭角三角形となる。これは、2つのヘテロ界面に正負の逆符号をもつ分極電荷が形成され、これ らが深さ方向で対照的なポテンシャル形状を形成したためである。このような三角ポテンシャルの下では、チャ ネル電子密度の最大値が制限されるとともに、エンハンスメントモードの実現が難しいという問題が生じる。一 方、無極性ダブルヘテロ接合では、上下の選択ドープ構造がいずれも有効に二次元電子ガスの誘起に有効に 寄与するとともに、ドーピング濃度の制御により、HEMT のしきい値を正確に幅広く制御することが可能となる。 無極性ダブルヘテロ HEMT 構造では、オーミック電極の接触抵抗は、主として表面側 AlGaN 障壁層を通るトン ネル伝導によって支配される。



伝導帯エネルギーの空間分布が決まると、ポテンシャル障壁をトンネルする電流密度は、フェルミディラック 分布を仮定することにより次式のように求められる。

$$J(V, E_Z) = \frac{qm_0^*kT}{2\pi^2\hbar^3} D(E_Z) \times ln \left[\frac{1 + \exp\{(E_F - E_Z)/kT\}}{1 + \exp\{(E_F - qV - E_Z)/kT\}} \right]$$

ここで, E_zは電子エネルギー, C(E_z)はトンネル確率, Vは印加電圧である。全トンネル電流 CVは CV,E_z)を E_z に関して積分することにより求められる。

図4-2に, 無極性 AlGaN/GaN/AlGaN ダブルヘテロ構造の表面に n-GaN 層 (n=1x10²⁰cm⁻³, 20nm)を設けた 構造について伝導帯エネルギー分布の計算結果を示す。N-GaN キャップ層と表面 AlGaN 障壁層を通るトンネ ル接触抵抗は、それぞれ 1.7x10⁻⁷, 3.6x10⁻²Ω cm²と計算される。この構造では、表面 AlGaN 障壁層を通るトンネ ル抵抗が全体の接触抵抗を支配することがわかる。

図4-3に, 無極性 AlGaN/GaN/AlGaN ダブルヘテロ構造の表面に n-GaN 層(n=1x10²⁰cm⁻³, 20nm)と n-AlGaN(n=1x10¹⁹cm⁻³, 10nm, Al 組成 x=0.1)を設けた構造について伝導帯エネルギー分布の計算結果を示す。 n-AlGaN 中間層の導入により, 表面 AlGaN 層のポテンシャル(P2)が低下し, AlGaN 障壁層を通るトンネル抵抗 は 3.0x10⁻⁴ cm² まで減少した。この n-AlGaN 中間層の Al 組成を 17%まで増加したときの伝導帯エネルギー分布 を図4-4に示す。このとき、 n-AlGaN 中間層のポテンシャル(P1)と表面 AlGaN 層のポテンシャル(P2)がほぼ 同一に並び、全体の接触抵抗は 6.7x10⁻⁶Ω cm² まで低減される。このとき表面 AlGaN 障壁層を通るトンネル抵 抗が支配的となるため、全トンネル接触抵抗は、図4-5に示すように、 n-AlGaN 中間層の Al 組成を 22%まで増 加させることによりさらに低減できる。このとき、 P2 のポテンシャルは P1 に比べて約 0.2eV だけ低くなり、表面 AlGaN 障壁層を通るトンネル抵抗は 7.2x10⁻⁷Ω cm²まで減少し、全トンネル接触抵抗は最小値 1.8x10⁻⁶Ω cm²を 示す。すなわち、 n-AlGaN 中間層のない従来構造に比べて、 n-AlGaN 中間層の導入により全トンネル接触抵抗 は約4桁も低減されることが分かる。

図4-6に全トンネル接触抵抗とAI 組成の関係をn-AlGaN 中間層のドーピング濃度 N_{d2}をパラメータとして示 す。n-AlGaN 中間層のドーピング濃度が 5x10¹⁸ から 3x10¹⁹cm⁻³まで増加するにつれて, トンネル接触抵抗を低 減する最適 AI 組成は 0.2 から 0.24 に増加し, このとき全トンネル接触抵抗は 4.4x10⁻⁶ から 6.4x10⁻⁷Ω cm²まで 低減できることが分かった。



4-2. 無極性 GaN 基板上 InGaN チャネルダブルヘテロ接合 FET の高周波特性

HEMT の高周波特性はチャネル材料の電子輸送特性に大きく依存するため, GaN より電子の有効質量の小さい InGaN (InN を含む)をチャネル材料として用いることにより高周波特性の向上が期待できる。図4-7に InGaN の電子ドリフト速度の電界依存性の計算結果を示す。InGaN の In 組成の増加とともに、ピーク電子速度の増加, ピーク電界の減少, 移動度の増加が確認できる。InN において, 室温のピーク電子速度は 4.2x10⁷ cm/s に達する。しかし, 従来の有極性デバイスでは、分極により生じる固定電荷により, ダブルヘテロ構造特有の量子井戸型のポテンシャル形成が破綻してしまう。そこで、分極効果の影響が抑えられ、良好な量子井戸型ポテンシャルが形成できるものと考えられる無極性半導体を考慮し、各種 In 組成をもつ InGaN をチャネル材料に用 いた HEMT の解析を行い, サブ 100nm 級の短チャネル化による高周波特性の極限について理論検討を行った。



L

図4-7 In GaNにおける電子ドリフト速度の電界依存性

解析には、2 次元アンサンブルモンテカルロシミュレーションを用いた。バンド構造の記述には、3 谷からなる 解析バンドモデルを用い、散乱機構として音響フォノン散乱、有極性光学フォノン散乱、等価および非等価谷間 散乱とイオン化不純物散乱を考慮した。また、三元混晶半導体の物理パラメータには、二元混晶半導体の物理 パラメータを線形補間したものを用いた。図4-8に本解析で用いたデバイス構造を示す。チャネル層は真性半 導体とし、In 組成を変化させた。AlInN 障壁層の Al 組成は GaN に格子整合する組成(0.78)とし、表面障壁層の 厚さは 10nm とした。上下の AlInN 障壁層ともにドナー面密度は 6x10¹² cm⁻² とし、障壁層とチャネル層の界面に は厚さ 1nm のアンドープ・スペーサ層を設けた。ソース-ゲート間距離は 0.1 µm とし、ゲート長(Lg)は 10 から 200nm まで変化させた。本解析では無極性半導体を想定し、分極電荷の影響はないものと仮定した。



図4-8 本解析で用いた HEMT 構造

図4-9にゲート長 200nm としたときの AlInN/InN/AlInN HEMT の電子分布, 電界分布を示す。印加バイアス は V_{gs}=0V, V_{Ds}=5V とした。図4-9(a)の電子分布に示されるように, このバイアス条件では, 殆どの電子がチャ ネル層に分布しており, 良好な量子井戸チャネル形成ができていることが分かる。また, 図(b)の電界分布から,

ゲート電極端のドレイン側に電界が集中することが確認できる。この電界集中により,電子は非定常的電子輸送を伴い急速に加速される。



図4-9 AlInN/InN/AlInN HEMT(ゲート長 200nm)の電子分布と電界分布

図4-10にAlInN/InN/AlInNダブルヘテロ接合 FET の直流特性を示す。ゲート長 200nm の InN チャネルにおいて、最大ドレイン電流は 5.7A/mm、最大相互コンダクタンス(g_m)は 2.68S/mm と大きな値を示した。また、しきい値電圧は約 -1.3V、飽和ドレイン電圧は約 3V となった。In 組成 50%の InGaN と GaN をチャネル材料に用いたデバイスについても検討した結果、同デバイス寸法で In_{0.5}Ga_{0.5}N、GaN の順に最大ドレイン電流が 3.3A/mm、1.9A/mm、gm が 1.62S/mm、0.87S/mm と減少し、チャネル材料の In 組成を高くすることにより直流特性の大幅な改善が確認された。



図4-10 ドレイン電流電圧特性

図4-11に各種 InGaN チャネルダブルヘテロ接合 FET の(a) しきい値電圧のゲート長依存性と(b) 相互コン ダクタンスのゲート長依存性を示す。ゲート長 50nm 付近でしきい値電圧の負方向シフトが認められ, 短チャネ ル効果の影響が顕著となることが分かった。また, 高 In 組成ほど, 短チャネル化によるしきい値電圧の負方向 シフトが大きく現れることが分かった。しかし, 最大相互コンダクタンスはゲート長 50nm までは In 組成が高いほ ど増加傾向が強い。また, ゲート長 10nm の InN チャネルデバイスでは gm が約 2S/mm と大きな値を示した。こ の原因として, 速度オーバーシュートの影響が考えられる。図4-12に InN チャネルに沿った電子の平均ドリフ ト速度を示す。ゲート長は 10, 50, 200nm に対応する。InN の定常状態でのピーク電子速度は約 4x10⁷ cm/s であ るが, ゲート長 50nm 以下では, 定常状態のピーク速度を上回り, ゲート長 10nm では 6.4×10⁷ cm/s に達するこ とが確認された。



図4-13に AlInN/InGaN ダブルヘテロ接合 FET における電流利得遮断周波数のゲート長依存性を示す。ゲート長 200nm に対する各チャネル材料 InN, In_{0.5}Ga_{0.5}N, GaN の電流利得遮断周波数はそれぞれ 300, 230, 160GHz となった。電流利得遮断周波数は相互コンダクタンス(g_m)とゲート容量(C_g)の比から求めた。チャネル材料の In 組成の増加とともに、高周波特性の大幅な向上が確認できた。これは、先に示した直流特性(gm)の向上によるところが大きい。ゲート長の短縮とともに、電流利得遮断周波数は劇的な改善を示した。特に InN チャネルデバイスでは、ゲート長 50nm 以下で 1THz を超える電流利得遮断周波数を示した。しかし、極短ゲート化により短チャネル効果の影響も強くなり、ゲート容量の減少は頭打ちとなる。GaN 及び低 In 組成 InGaN チャネルデバイスでもゲート長 20nm 付近から電流利得遮断周波数は飽和傾向を示した。ゲート長 20nm では、チャネルの In 組成を 50%以上に選ぶことで 1THz を超える電流利得遮断周波数が得られることが明らかとなった。



図4-12 電子の平均速度分布



図4-13 遮断周波数のゲート長依存性

成果発表内訳

区分		特許出願		論	文	スの仙村如祭主
	国内	外国	PCT [*] 出	査読付き	その他	(プレス登売等)
年度			願			())八元衣守/
H19FY	0件	O件	O件	1件	O件	4 件
H20FY	1件	O件	O件	2件	O件	6 件
H21FY	1件	0件	0件	2件	O件	2 件
-						

特許, 論文, 外部発表等の件数(内訳)

(※Patent Cooperation Treaty:特許協力条約)

Ⅳ 実用化の見通しについて

Ⅳ-1 高品質大口径単結晶基板の開発

(a)大口径種結晶の開発

古河機械金属株式会社

研究開発終了後, 自社での開発を引き続き行い, 最初の2, 3年では大阪大学, 豊田合成, 日本ガイシと協 カして, サンプル展開を図りながら, 基板ユーザスペックとのマッチングを図る。また, 低コスト化に向けて結晶 作製プロセスの簡素化と歩留まり向上に注力する。さらに, 転位密度や欠陥密度の低減に向けての自社開発 を引き続き行う。その後ユーザの動向, 市場規模を見ながら事業化の判断を行い, 本研究開発終了後三年後 を目処に, Na フラックス LPE 法の種結晶数百枚/月の供給を行う。さらに, 独自開発の GaN 基板を含めて数千 枚/月の規模での事業を見込んでいる。

年度	平成24年	平成25年	平成26年	平成27年	平成28年
	(2012年)	(2013年)	(2014年)	(2015年)	(2016年)
サンプル展開					
步留改善					
プロセス簡素化					
量産化技術検討					
結晶高品質化					
事業化			◇続行	/中断の判断	製品化

(b)高導電性窒化物単結晶基板の開発

豊田合成株式会社

本プロジェクト終了後, 自社開発フェーズに移行して2年間の基板の高性能化に取り組み, 平成24年度の実 用化を目指す。本開発においてはプロジェクト目標を越えるマイルストーンを各年度に置き, 着実な技術開発 による高度化を図る。また, 自社開発フェーズでは新たに量産化技術, 基板化技術の課題を設定し, 基板製造 コストを考慮した開発を推進する。

さらに,パワーデバイスメーカと協力してサンプルマッチングを行い,デバイス性能の立場から基板に対する課題の抽出・解決を行い,早期に基板実用化を実現する。

以上の取り組みにより平成26年度(2014年度)において、まず年間数百枚/年の規模で事業をスタートさせ、 以後はパワーデバイスの市場にリンクさせて適宜設備増強を行い生産量の最適化を図る。

年度	平成23年 (2011年) 本プロジェクト 終了	平成24年 (2012年) 自社開発 フェーズI	平成25年 (2013年) 自社開発 フェーズII	平成26年 (2014年) 実用化
高品質化技術開発	転位密度 <10 ⁵ /cm ²	低転位化技術開発 <3 × 10⁴∕ cm²	\rightarrow <2 × 10 ⁴ /cm ²	転位密度 <1 × 10⁴/cm²
大口径化技術開発	基板サイズ 3~4インチ	バルク結晶 厚さ2mm化	→ 厚さ5mm化	4インチ 厚さ10mm化
導電性技術開発	比抵抗 <10 ⁻² Ωcm	低抵抗化技術開発 <5 × 10 ⁻³ Ω cm	→ <2 × 10 ⁻³ Ω cm	<10 ⁻³ Ω cm
量産化技術開発		開発設備導入	\rightarrow	量産設備導入
基板化技術開発		基板化開発 設備導入	→	基板化 量産設備導入
量産化		サンプル マッチング	\rightarrow	製品化

(c)高抵抗化窒化物単結晶基板の開発

日本ガイシ株式会社

プロジェクト終了後, 自社開発研究に移行し, 2 年間で大口径化・導電性制御に関する残課題と, 再現性・信頼性向上の課題を解決し, サンプル供試を開始する。この間, デバイスメーカーと協力して基板評価を実施し, 実用化に向けての品質改善を進めると共に, 4 インチ高品質基板の量産要素技術検討および生産技術検討を行う。プロジェクト終了後3年目から, 年間数百枚の規模での生産を開始し, パワーデバイス用基板市場に φ4 インチの高品質 GaN 基板の供給することを目指す。

年度項目	平成 19 年 (2007)	~	平成 23 年 (2011)	平成 24 年 (2012)	平成 25 年 (2013)	平成 26 年 (2014)	平成 27 年 (2015)	平成 28 年 (2016)
①委託研究	•	 研究開発 		◀ 商品	開発 ►		事業化	
 (本7 ロシェクト) ②委託研究終了 			•		>			
 ③商品開発研究 ④サンプル供試開始 ⑤品質改善 ⑥量産技術検討 ⑦事業化判断 				0				
⑧設備投資⑨生産⑩販売								→

(a)高In組成窒化物層成長技術

昭和電工株式会社

高周波通信用としての GaInN チャネル型電力トランジスタ用エピタキシャル材料としての実用化を目論む。民 生用汎用マイクロ波デバイスとしての需要について、旺盛な需要がある場合に備えて、平成24年(2012 年)よ り多数枚炉を導入し量産のための基礎技術開発をスタートする。平成25年はプロジェクトで得た技術を実用化 するための特性向上・安定化技術の開発を行うとともに、市場調査を含め事業性を評価する。平成26年(201 4年)よりサンプル出荷を開始、実用化に向けた技術課題の改善と、量産設備の導入を行う。平成27年(201 5年)には量産化技術を確立し、製品化する。

GaInN はマイクロ波発振デバイスのチャネル層構成材料として有望である。窒化インジウム(InN)を含め高 In 組成の GaInN 薄膜成長技術は,発振周波数を更に高めた,テラヘルツ帯域の電力デバイスを実現するのに貢献できる可能性があるため、市場動向に注視し実用化,事業化をタイミングよく行う。

また、高 In 組成の GaInN 薄膜の MOVPE 成長技術は,電子デバイス産業分野のみでなく,化合物半導体光 デバイス製品の実用化にも寄与できる。高 In 組成の GaInN 薄膜からは青よりも長波長の可視光を放射する発 光層を構成するのに活用でき,従って,緑~赤帯域の高輝度 LED への応用展開を促せる。



(b)高 AI 組成窒化物層成長技術

住友電気工業株式会社

本プロジェクトで高品位の高AI組成AIGaNを開発した後には大口径窒化物半導体基板上のHEMT用エピタ キシャル膜の実用化を目指す。これは高い耐電圧と小さな動作抵抗といった大きな魅力を有する大電力駆動 用の電子デバイスへの適用が可能である。ここで、電気機器の電力制御用インバータ等への採用を促進する ためには低コスト化が重要な課題となる。エピ成長の低コスト化のためには多数枚化が必須となる。さらに電 子デバイスの場合には光デバイスよりチップサイズが大きくなるためエピタキシャル膜の表面状態の問題が大 きくなる。炉内のパーティクル落下等に起因する表面異常がデバイスの歩留を低下させる原因になるため、こ れの低減を図る必要がある。これらの改善に取り組んだ上で、本プロジェクトで開発した設備技術、成長技術を 盛り込んだ多数枚量産 MOVPE 装置の開発を行い、エピタキシャル基板の低コスト化を進めて、市場の立ち上 がりを見極めつつ製品の投入を計画する。

本プロジェクト終了後は実用的な多数枚 MOVPE 装置を2年程度で開発し, HEMT エピタキシャル基板の商品 化を目指す。市場の立ち上がりとしては平成27年(2015年), 1000枚/月程度からの立ち上がりが期待できる。



無極性 AIN 基板に関しては、本プロジェクトで低欠陥基板の開発が完了した後は、実用化に向けて加 工技術を含めた大口径無極性 AIN 基板の量産化のための技術開発に取り組む。これらの開発には、プロ ジェクト終了後さらに3年程度の期間が必要と認識しており、平成 27 年(2015 年)頃には開発を完了して、 高 AI 組成窒化物エピタキシャル膜成長用の基板市場に参入することを計画している。

結晶成長に関しては、成長炉の大型化、炉内温度分布制御の更なる向上等の技術開発が必要と想定している。そこで、本プロジェクトにて開発中の技術をベースに結晶の大口径化、均一性向上、低コスト化に向けて 展開していく。一方、加工技術に関しても、高 AI 組成窒化物エピタキシャル膜成長用基板としての仕上げ加工 技術を中心に、大面積化、均質化、歩留向上等を含めて開発を進める。その際、他材料の量産において社内 に蓄積された技術と本プロジェクトで得られる技術の融合を図りながら、量産工程を確立していく計画である。

大電力素子用基板としては, 無極性 AIN 基板は最も優れた性能を有すると予想され, 基板市場において大きなシェアを獲得できると考えられる。AIN 基板市場の立ち上がりとしては平成 27 年(2015 年)頃を想定している。

IV-3 窒化物半導体単結晶基板上電子デバイスの作製と評価.

(a)横型電子デバイスの評価 シャープ株式会社

当社は、エアコンや冷蔵庫、ソーラーシステム、液晶テレビ、携帯電話等の民生用エレクトロニクス商品、お よびそれら商品に搭載される電子デバイスの製造を行なっている。京都議定書の発効や、省エネ性能の店頭 表示など、世の中の環境保護機運や省エネ意識が高まる中、環境配慮型商品であることが商品価値を左右す る時代になってきており、将来にわたる持続的な事業展開を図る上で、革新的な省エネを実現するデバイスの 実現が重要なポイントになると考えている。

本プロジェクトの成果をインバータや高周波用等のパワーデバイスに活用し、エアコン、冷蔵庫、洗濯機、ソ ーラーパワーコンディショナーシステム、高周波デバイス等への適用を検討していくことにより、省エネ性能に 優れた環境配慮型商品を実現し、民生用エレクトロニクス商品事業・部品事業の両面からの事業展開を目指 す。

現在,インバータ用パワーデバイスにはIGBTやMOSFETなどのSiデバイスが用いられているが,電力損失の低減がSiの材料物性自体で律則される性能限界に近づきつつあり,この限界を克服する革新的な省エネデバイスが実現できれば,環境配慮型デバイスとして市場に受け入れられる可能性は高いと考える。また,高周波応用についても,既存のSiやGaAs系デバイスでは成しえない高周波・高出力・低消費電力性能により,次世代通信端末等における高速・大容量化を実現する基幹高周波デバイスとしての実用化が期待される。

プロジェクト終了後,基板の大口径化や低コスト化の推移を睨みながら,既存デバイスとのコストパフォーマンスメリットや信頼性等,実用化・事業化のために必要なポイントを明確にした上で,個別商品で年間数千万台 ~数億台の市場規模がある上記民生用エレクトロニクス商品,に組込まれるパワーデバイスとして,平成25年度(2013年度)以降の事業化を視野に入れて研究開発を推進していく。

	平成19年度−平成23年度 (2007年度−2011年度)	平成24年度以降 (2012年度以降)
計画	本プロジェクトの推進 	実用化・事業化課題の明確化 (コスト,性能,信頼性) 平成25年度以降 事業化検討

(b)縦型電子デバイスの評価

豊田中央研究所

当社は、研究開発を業務とする会社であるため、本プロジェクトの成果を自社で事業化する立場には無い。本 プロジェクトの成果は、GaN パワーデバイス開発に適用する予定であり、開発したパワーデバイスは、弊社と関 連するグループ企業にて、平成 32 年(2020 年)前後のハイブリッド車用パワーデバイスとして実用化を目指す 予定である。また本プロジェクトで開発された基板は、高性能パワーデバイスの基板として、実用化した基板メ ーカから購入・活用し、開発に役立てる予定である。

	平成19年度-平成23年度 (2007年度-2011年度)	平成24年度以降 (2012年度以降)
計画	本プロジェクトの推進 	グループ企業にてハイブリッド車用 パワーデバイスとして実用化をめざす 平成32年度前後 実用化目標

(c)窒化物単結晶基板上デバイスの優位性確認

サンケン電気株式会社

当社は、平成24年度から実用化に向けたデバイスの検討を進める。実用化に向けては、デバイス構造や設計、プロセスの開発とデバイス特性向上以外に信頼性の確保、基板の安定入手、基板価格の低減、大口径化が重要な要素となる。また自動車応用などの高信頼性を要求される分野においては、ノーマリオフ型デバイスの実現、高温動作などが必要となる。

窒化物基板の特徴を活かした低オン抵抗, 高耐圧, ノーマリオフ動作, 高出力高周波などの高い性能を持つ 電子デバイスの実現, 基板の実用化に向けての見極め, 高い信頼性の確保, 量産化技術の構築などターゲッ トとするアプリケーションの要求に沿う性能と信頼性の確保を十分検討し, また市場調査を平行して進めること で, 早期の市場投入を実現すべく開発を進める。基板作製技術等の向上により段階的に実用化されるとして, 平成27年度(2015 年度)以降の事業化を視野に入れて研究開発を推進していく。

実用化能力としては、弊社はパワー半導体と電源全般を専業としており、デバイスの開発、量産化能力を持ち、 またディスクリートとしてのみならず窒化物電子デバイスに最適な周辺回路、モジュールなど電源用途として窒 化物電子デバイスの高い能力を生かした製品の早期の実用化、市場投入を実現する能力を有している。

	平成19年度-平成23年度 (2007年度-2011年度)	平成24年度以降 (2012年度以降)
計画	本プロジェクトの推進 	実用化に向けたデバイス検討 (コスト,性能,信頼性) 平成27年度以降 事業化目標