

「極低電力回路・システム技術開発（「極低電圧要素回路技術」及び「極低電力LSIチップ適合最適化技術」及び「低電力無線／チップ間ワイヤレス技術」）

（グリーンITプロジェクト）」

事後評価報告書（案）概要

目 次

分科会委員名簿	1
プロジェクト概要	2
評価概要（案）	8
評点結果	11
（参考）評価項目・評価基準	12

はじめに

本書は、第36回研究評価委員会において設置された「極低電力回路・システム技術開発（「極低電圧要素回路技術」及び「極低電力LSIチップ適合最適化技術」及び「低電力無線／チップ間ワイヤレス技術」）（グリーンITプロジェクト）」（事後評価）の研究評価委員会分科会（第1回（平成25年11月19日））において策定した評価報告書（案）の概要であり、NEDO技術委員・技術委員会等規程第32条の規定に基づき、第38回研究評価委員会（平成26年3月27日）にて、その評価結果について報告するものである。

平成26年3月

独立行政法人新エネルギー・産業技術総合開発機構
研究評価委員会「極低電力回路・システム技術開発（「極低電
圧要素回路技術」及び「極低電力LSIチップ適合最適化技術」
及び「低電力無線／チップ間ワイヤレス技術」）（グリーンI
Tプロジェクト）」分科会（事後評価）

分科会長 小柳 光正

独立行政法人新エネルギー・産業技術総合開発機構 研究評価委員会
「極低電力回路・システム技術開発（「極低電圧要素回路技術」及び
「極低電力LSIチップ適合最適化技術」及び「低電力無線／チップ間ワイヤレス技術）」（グリーンITプロジェクト）」（事後評価）

分科会委員名簿

（平成25年11月現在）

	氏名	所属、役職
分科 会長	こやなぎ みつまさ 小柳 光正	東北大学 未来科学技術共同研究センター 教授
分科 会長 代理	あまみや よしひと 雨宮 好仁	北海道大学 名誉教授
委員	おおはた けんいち 大畠 賢一	鹿児島大学大学院 理工学研究科 電気電子工学専攻 准教授
	おのえ たかお 尾上 孝雄	大阪大学 大学院情報科学研究科 情報システム工学専攻 教授
	こいけ ほんぺい 小池 帆平	独立行政法人産業技術総合研究所 ナノエレクトロニクス 研究部門 エレクトロインフォマティクスグループ グループ長
	むかいばやし たかし 向林 隆	株式会社アイティファーム 執行役員
	わたなべ しげよし 渡辺 重佳	湘南工科大学 工学部 情報工学科 教授

敬称略、五十音順

プロジェクト概要

		最終更新日	平成25年11月19日
プログラム（又は施策）名	ITイノベーションプログラム/エネルギーイノベーションプログラム		
プロジェクト名	極低電力回路・システム技術開発 (グリーンITプロジェクト)	プロジェクト番号	P09003
担当推進部/担当者	電子・材料・ナノテクノロジー部 平山武司 (H25年3月現在) 電子・材料・ナノテクノロジー部 万田純一 (H21年3月~H23年11月)		
0. 事業の概要	<p>(1) 概要：半導体集積回路(LSI)のさらなる高集積化、高機能化に向けて、材料・プロセス技術とともに半導体技術の車の両輪として重要な設計技術分野における低消費電力化の技術開発が求められている。本プロジェクトは、LSIにおける消費電力の1/10以下への削減を目標とした極低電圧要素回路と統合最適化技術、低電力無線技術の開発により、無線ネットワーク端末やセンサノードなど、将来の「極低電力回路・システム技術」を可能とする。</p> <p>(2) 事業規模：総事業費 40億円</p> <p>(3) 事業期間：2009年度~2012年度(4年間)</p>		
I. 事業の位置付け・必要性について	<p>地球温暖化問題は、世界全体で早急に取り組むべき最重要課題であり、経済・社会活動と地球環境の調和を実現するためには、画期的な技術革新が求められている。</p> <p>IT機器の高度化・設置台数の急激な増加に加え、ブロードバンド通信の普及等により社会で扱う情報量は急激に増大しつつある。それに伴い、ネットワークシステムを構成するIT機器が消費する電力も増大し、その省エネルギー化が重要な課題となっている。将来のネットワークシステムの省電力化のためには、基幹系・アクセス系ネットワーク、ネットワーク端末だけでなく、末端のセンサノードに至る全ての電子機器の低消費電力化が求められる。本プロジェクトは、将来のネットワークシステムに使われる半導体集積回路(LSI)の低消費電力化に貢献する極低電力回路・システム技術を開発し、我が国の半導体関連産業の国際競争力強化に資すると同時に、地球環境の温暖化抑制に貢献することを目的として、ITイノベーションプログラム・エネルギーイノベーションプログラムの一環として実施する。</p> <p>LSIの低消費電力化には、電源電圧の低電圧化が最も効果的である。しかし低電圧の条件下ではCMOS回路の動作が不安定になり、LSIの製造ばらつきやノイズなどに影響され、動作マージン減少、誤動作などの障害が、現在に比較して極めて増大する。LSIとして安定動作させるには、ロジックやメモリなど構成回路の極低電圧化はもちろん、電源電圧をきめ細かく制御する電源システム、LSIチップと外部との各種I/Oインターフェイスなど、LSIでの実用化に向けた様々な回路・システム技術、設計技術が必要である。これらの効率的な開発のためには、デバイスメーカー各社単独で取り組むよりは、共通の課題を抱える企業が協同し、トップレベルの研究ポテンシャルを有する大学と産学連携による総合的な取り組みが重要であり、このため、NEDO技術開発機構の委託事業としての技術開発が必要である。</p>		
II. 研究開発マネジメントについて			
事業の目標	<p>極低電圧要素回路技術と極低電力無線/チップ間ワイヤレス通信技術を開発し、これら要素技術の主要部分を統合最適化する技術で、LSIチップの低消費電力化を図る。同じ処理を行うための消費エネルギーを従来技術に比べ1/10以下に削減することを目標とする。</p> <p>I. 極低電圧要素回路技術(研究開発期間 2009年度から2011年度)</p> <p>(研究開発項目①) ロジック回路技術開発:極低電圧ロジック回路の開発</p> <ul style="list-style-type: none"> 最先端CMOS技術を用いた、ロジック技術領域の極低電力システムLSIを実現する極低電圧CMOS回路の要素技術を開発し、これにより 16bit加算器あるいは同等以上の機能と規模を持つ回路IPを試作し、エラーレート10^{-10}以下を満たしつつ、本テーマの開発成果を用いていない従来技術との比較で、処理性能を揃えた条件で消費電力が1/10以下に低減できることを示す。 <p>(研究開発項目②) メモリ回路技術開発:オンチップ極低電圧メモリ回路の開発</p> <ul style="list-style-type: none"> 新しい回路技術、メモリセル技術を用いた、極小電力を実現する低電圧動作SRAMを開発し、これにより 低電力SRAMを試作し、本テーマの開発成果を用いていない従来技術との比較で、1Mbit当たりの消費電力が1/10以下に低減できることを示す。 <p>(研究開発項目③) アナログ回路技術開発:0.5V動作新方式PLL回路等の開発</p> <ul style="list-style-type: none"> 0.5V動作新方式PLL技術を開発し、これにより TEG(Test Element Group)チップによる低ジッタPLLの実証とロジックも含めた動作実証を行う。 		

	<p>(研究開発項目④) 電源回路技術開発：0.5Vで安定動作する新規電源回路の開発 ・低電圧システムに適した電源回路、電源システム技術を開発し、これにより、ロジック回路と組み合わせたLSIチップを試作し、高い動作マージンを得られることを示す。</p> <p>II. 極低電力LSIチップ統合最適化技術（研究開発期間 2011年度から2012年度） (研究開発項目⑤) 上記Iの要素回路技術の主要部分を統合し、省エネ制御と統合電源システムを組み合わせた極低電力LSIチップ設計手法を開発する。 ・極低電力LSIチップの低電力効果(同じ処理を行うための消費電力が従来技術に比べ1/10以下への低減)を実証する。 ・大規模で複雑なデータ処理LSIチップの大幅な低電力効果を実証し、さらに大規模化に伴う低消費電力化克服への技術提案を行う。</p> <p>III. 低電力無線/チップ間ワイヤレス技術（研究開発期間 2009年度から2012年度） (研究開発項目⑥) 従来技術より1桁低電力の低電力無線回路/チップ間ワイヤレス技術を開発する。 ・低電圧RF CMOS回路技術を用いた、低電力無線/チップ間ワイヤレス技術を開発し、これによりTEGを試作し、50pJ/bit以下の低消費電力通信技術が実用レベルであることを示す。</p>						
事業の計画内容	<table border="1"> <tr> <th>主な実施事項</th> <th>H21fy</th> <th>H22fy</th> <th>H23fy</th> <th>H24fy</th> <th></th> </tr> </table>	主な実施事項	H21fy	H22fy	H23fy	H24fy	
	主な実施事項	H21fy	H22fy	H23fy	H24fy		
	<table border="1"> <tr> <td>I. 要素回路技術 ① ロジック回路技術開発 ② メモリ回路技術開発 ③ アナログ回路技術開発 ④ 電源回路技術開発</td> <td>→</td> <td>→</td> <td>→</td> <td></td> <td></td> </tr> </table>	I. 要素回路技術 ① ロジック回路技術開発 ② メモリ回路技術開発 ③ アナログ回路技術開発 ④ 電源回路技術開発	→	→	→		
	I. 要素回路技術 ① ロジック回路技術開発 ② メモリ回路技術開発 ③ アナログ回路技術開発 ④ 電源回路技術開発	→	→	→			
<table border="1"> <tr> <td>II. 極低電力LSIチップ統合最適化技術 ⑤ 極低電力LSIチップ統合最適化技術</td> <td></td> <td></td> <td>→</td> <td>→</td> <td></td> </tr> </table>	II. 極低電力LSIチップ統合最適化技術 ⑤ 極低電力LSIチップ統合最適化技術			→	→		
II. 極低電力LSIチップ統合最適化技術 ⑤ 極低電力LSIチップ統合最適化技術			→	→			
<table border="1"> <tr> <td>III. 無線/チップ間ワイヤレス技術 ⑥ 無線/チップ間ワイヤレス技術</td> <td>→</td> <td>→</td> <td>→</td> <td>→</td> <td></td> </tr> </table>	III. 無線/チップ間ワイヤレス技術 ⑥ 無線/チップ間ワイヤレス技術	→	→	→	→		
III. 無線/チップ間ワイヤレス技術 ⑥ 無線/チップ間ワイヤレス技術	→	→	→	→			
契約種類： ○をつける (委託○) 助成() 共同研究(負担率())	<table border="1"> <tr> <th>会計・勘定</th> <th>H21fy</th> <th>H22fy</th> <th>H23fy</th> <th>H24fy</th> <th>総額</th> </tr> </table>	会計・勘定	H21fy	H22fy	H23fy	H24fy	総額
	会計・勘定	H21fy	H22fy	H23fy	H24fy	総額	
	<table border="1"> <tr> <td>一般会計</td> <td>-</td> <td>-</td> <td>-</td> <td>-</td> <td>-</td> </tr> </table>	一般会計	-	-	-	-	-
	一般会計	-	-	-	-	-	
	<table border="1"> <tr> <td>特別会計 (需給)</td> <td>913</td> <td>727</td> <td>789</td> <td>564</td> <td>2,993</td> </tr> </table>	特別会計 (需給)	913	727	789	564	2,993
特別会計 (需給)	913	727	789	564	2,993		
<table border="1"> <tr> <td>開発成果促進財源</td> <td>-</td> <td>105</td> <td>61</td> <td>299</td> <td>465</td> </tr> </table>	開発成果促進財源	-	105	61	299	465	
開発成果促進財源	-	105	61	299	465		
<table border="1"> <tr> <td>総予算額</td> <td>913</td> <td>832</td> <td>850</td> <td>863</td> <td>3458</td> </tr> </table>	総予算額	913	832	850	863	3458	
総予算額	913	832	850	863	3458		
開発体制	<table border="1"> <tr> <td>経産省担当原課</td> <td>商務情報政策局情報通信機器課</td> </tr> </table>	経産省担当原課	商務情報政策局情報通信機器課				
	経産省担当原課	商務情報政策局情報通信機器課					
	<table border="1"> <tr> <td>プロジェクトリーダー</td> <td>グループが2つに分けられるため、プロジェクトリーダーはおいていないが、統括と副統括を決めている。 統括：東京大学 桜井貴康 教授 副統括：半導体理工学研究センター 篠原尋史 研究開発第1部 部長</td> </tr> </table>	プロジェクトリーダー	グループが2つに分けられるため、プロジェクトリーダーはおいていないが、統括と副統括を決めている。 統括：東京大学 桜井貴康 教授 副統括：半導体理工学研究センター 篠原尋史 研究開発第1部 部長				
プロジェクトリーダー	グループが2つに分けられるため、プロジェクトリーダーはおいていないが、統括と副統括を決めている。 統括：東京大学 桜井貴康 教授 副統括：半導体理工学研究センター 篠原尋史 研究開発第1部 部長						
<table border="1"> <tr> <td>委託先（*委託先が管理法人の場合は参加企業数及び参加企業名も記載）</td> <td>企業、研究機関1：(株)半導体理工学研究センター、 (国)東京大学、(学)慶應義塾大学 共同実施先：(国)神戸大学、(国)広島大学、 (学)中央大学 企業、研究機関2：(株)システムエルエスアイ、 (国)東京工業大学</td> </tr> </table>	委託先（*委託先が管理法人の場合は参加企業数及び参加企業名も記載）	企業、研究機関1：(株)半導体理工学研究センター、 (国)東京大学、(学)慶應義塾大学 共同実施先：(国)神戸大学、(国)広島大学、 (学)中央大学 企業、研究機関2：(株)システムエルエスアイ、 (国)東京工業大学					
委託先（*委託先が管理法人の場合は参加企業数及び参加企業名も記載）	企業、研究機関1：(株)半導体理工学研究センター、 (国)東京大学、(学)慶應義塾大学 共同実施先：(国)神戸大学、(国)広島大学、 (学)中央大学 企業、研究機関2：(株)システムエルエスアイ、 (国)東京工業大学						

<p>情勢変化への対応</p>	<p>本プロジェクトは、2010年度に研究開発項目⑤「極低電力LSIチップ統合最適化技術」を公募するに当たり、極低電圧要素技術（研究開発項目①～④）の中間成果ならびに最終目標の再検討を行い、研究開発項目を追加して委託先を公募し採択した。 極低電圧要素技術のうち極低電力LSIチップを達成するために重要なSRAM回路技術やロジック回路技術や極低電圧電源回路の制御技術や極低電圧アナログADCの基本技術が確認された場合には、それぞれに加速資金を投入し、研究開発の促進を行った。このため、本プロジェクトの国際的先行性が確保された。</p>	
<p>評価に関する事項</p>	<p>事前評価</p>	<p>2009年度実施 電子・情報技術開発部</p>
	<p>中間評価</p>	<p>なし</p>
	<p>事後評価</p>	<p>平成25年度 事後評価実施</p>
<p>Ⅲ. 研究開発成果について</p>	<p>本研究開発に於いては、半導体製造プロセスの微細化によらず回路技術とシステム技術によるLSIチップの低消費電力化を目指し、(1)極低電圧要素回路技術、(2)極低電力LSIチップ統合最適化技術、(3)低電力無線/チップ間ワイヤレス技術を対象として技術開発を進めた。現在主流の電源電圧は1.2V程度だが、電源電圧を0.5V以下にすることにより処理に要するエネルギーは一桁程度低減される。しかし、このような極低電圧では、微細トランジスタのしきい値電圧ばらつきの影響が際立ってくるため、先端微細トランジスタを使った大規模な集積回路を0.5Vで動作させることは困難である。本研究開発では、回路・システム技術の観点から、ばらつき対策などを研究開発し、世界に先駆けて将来の基本技術である0.5V動作を実用レベルで達成できることを示した。</p> <p>(1) 極低電圧要素回路技術の研究開発</p> <p>①ロジック回路技術開発では、新型フリップフロップ(CLFF)で16ビット整数演算器の0.3V台の低電圧動作を実現し、消費電力を1/10以下に低減した。更に、大規模回路の低電圧動作のために、細粒度電源制御技術、パリティを活用した遅延モニタ、間欠型LC共振クロックなどを開発した。</p> <p>②メモリ回路技術開発では、ビット線振幅ばらつき対策として電荷に着目した回路を考案して、消費電力を1/10以下に低減した。低電圧でも高速な差動8T1SRAMや低電圧動作に適した小振幅ライトバック8T1SRAMなど、様々な要求に対応し得る技術体系を構築した。電荷注入によるメモリーセル安定性向上に関する先駆的研究開発を行った。</p> <p>③アナログ回路技術開発では、デジタル回路を多用したアーキテクチャにより、共に0.5V動作のPLLとADCを実現した。1MHzあたりの消費電力はどちらも1μW以下である。</p> <p>④電源回路技術開発では、世界に先駆けて開発したデジタルLDOと上記遅延モニタを組み合わせた適応型協調制御により、0.5V程度の入力電圧が変動してもロジック回路が正常動作することを実証した。高効率Buckコンバータなど電源回路を体系的に開発し、極低電力0.5V SoCを実現する上で必須の基盤技術を構築した。</p> <p>(2) 極低電力LSIチップ統合最適化技術の研究開発</p> <p>⑤極低電力LSIチップ統合最適化技術では、限界追求型の統合Aチップと大規模実証型の統合Bチップを題材とした。 統合Aチップでは、ロジックとメモリをそれぞれのエネルギー最適条件で同時に動作させるチップアーキテクチャを開発し、チップの消費電力の1/10以下を達成した。 統合Bチップでは3000万トランジスタの大規模SoCを開発し、極低電圧での動画処理を実証した。チップ全体の消費電力は1.2V時の1/3以下である。</p> <p>(3) 低電力無線回路/チップ間ワイヤレス技術の研究開発</p> <p>⑥低電力無線回路/チップ間ワイヤレス技術</p> <p>アクセスポイント間向け超高速通信（無線A）では、130GHz帯の無線通信をCMOSで初めて実現し、11Gbpsの高速通信を50pJ/bit以下で達成した。</p> <p>LSIチップ間の非接触データ転送技術によるデータ転送（無線B）では、近磁界結合方式により、送受信機対抗通信（1mm）で、10pJ/bit以下を達成した。</p> <p>センサネット等のユビキタスネットワーク向けの低電力無線（無線C）では、315MHz帯で1Mbps通信（距離1m）を、0.5V間欠サンプリング受信回路とデュアル電源方式送信回路で、どちらも50pJ/bit以下を達成した。</p>	

	<p>どの研究開発項目も、当初設定した最終目標を上回る成果を上げることが出来た。また、プロジェクト途中の加速資金投入により、世界に対するリードを確実にする成果や、統合LSIチップの一層の性能改善や機能拡張に繋がる成果が得られた。更に実用化に向けて、大規模チップや様々な用途のチップに対応出来る体系的な基盤技術の構築や、より小さなチップ面積で低電圧動作が実現できる実用的なせいかを得られた。これらの成果はISSCCやVLSI回路シンポジウムなどの主要国際会議に発表し、国際的にも高い評価を得た。</p>	
	投稿論文	「査読付き」125件、「その他」84件
	特許	「出願済」52件、うち海外出願15件
	その他の外部発表 (プレス発表等)	19件
IV. 実用化・事業化の見通しについて	<p>本事業では、半導体製造技術によらない半導体集積回路の低消費電力化に関する「ロジック回路技術」「メモリ回路技術」「アナログ回路技術」「電源回路技術」「極低電力LSIチップ統合最適化技術」「低電力無線/チップ間ワイヤレス技術」の要素技術を開発した。本事業の主体となった集中研は株式会社半導体理工学研究センター（STARC）を中心に構成され、STARCに参加した企業は事業に必要な技術要素を持ち帰り各社で事業化にむけた開発を継続する計画となっている。これらの企業は半導体ベンダーが中心であるため、その適用範囲はDAVに代表される低消費電力用途の製品から今後の展開が期待されるM2Mの製品まで範囲に入る見込みである。</p> <p>また、「アナログ回路技術」を独自のアナログ技術をベースとして開発したシステムエルエスアイ株式会社も、アナログIPの事業化を継続する計画になっている。</p> <p>事業化については平成28年度～32年度にかけてそれぞれの業界特性に応じて順次上市の見込みである。</p>	
V. 基本計画に関する事項	作成時期	2009年3月 制定
	変更履歴	2010年8月 改訂（研究開発項目⑦（メニーコア）の追加、[事後評価は別途]） 2011年3月 改訂（研究開発項目⑤の目標設定）

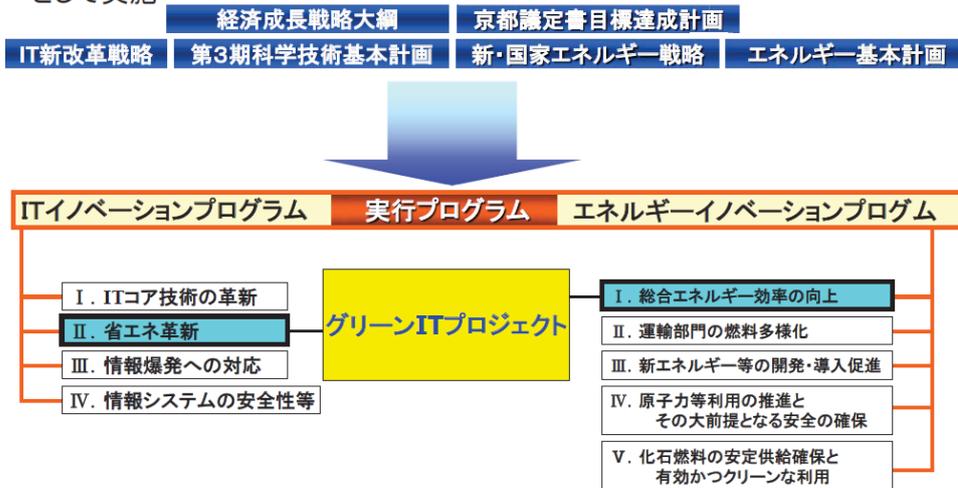
技術分野全体での位置づけ

(分科会資料5-1より抜粋)

I. 事業の位置付け・必要性について (1)NEDOの事業としての妥当性(政策上の位置付け)

公開資料

「第三期科学技術基本計画」「新国家エネルギー戦略」政策下の「ITイノベーション」・「エネルギーイノベーションプログラム」を具現化するグリーンITプロジェクトとして実施



4

I. 事業の位置付け・必要性について (1)NEDOの事業としての妥当性(政策上の位置付け)

公開資料

エネルギー政策(ITの省エネルギー化)の対象:省エネ型情報機器・システム

I-4. エネルギー政策(Cool-Earth-エネルギー革新技術計画)

- 2050年に世界の温室効果ガスを半減するためには、革新技術開発が不可欠となる。
- このような認識を踏まえ、本年3月、経済産業省は、「Cool Earth - エネルギー革新技術計画」を策定。その中で、我が国が重点的に取り組むべき21の技術を選定し、これら技術のロードマップを提示した。
- **省エネ型情報機器・システム**、HEMS/BEMS、高効率照明、パワエレをはじめ、エネルギー利用効率向上の多くはITエレクトロニクス技術に期待。低炭素化も、太陽光発電等はIT技術。



- [IT関連分野]
- ITの省エネ
 - 省エネ型情報機器・システム
 - パワーエレクトロニクス
 - 次世代高効率照明
 - ITによる省エネ
 - HEMS/BEMS/地域レベルのEMS
 - 高度道路交通システム
 - 低炭素化
 - 革新的太陽光発電

グリーンITイニシアティブ
(第2回)

2008年5月
経済産業省
商務情報政策局

6



「極低電力回路・システム技術開発（「極低電圧要素回路技術」及び「極低電力LSIチップ適合最適化技術」及び「低電力無線／チップ間ワイヤレス技術）」（グリーンITプロジェクト）」

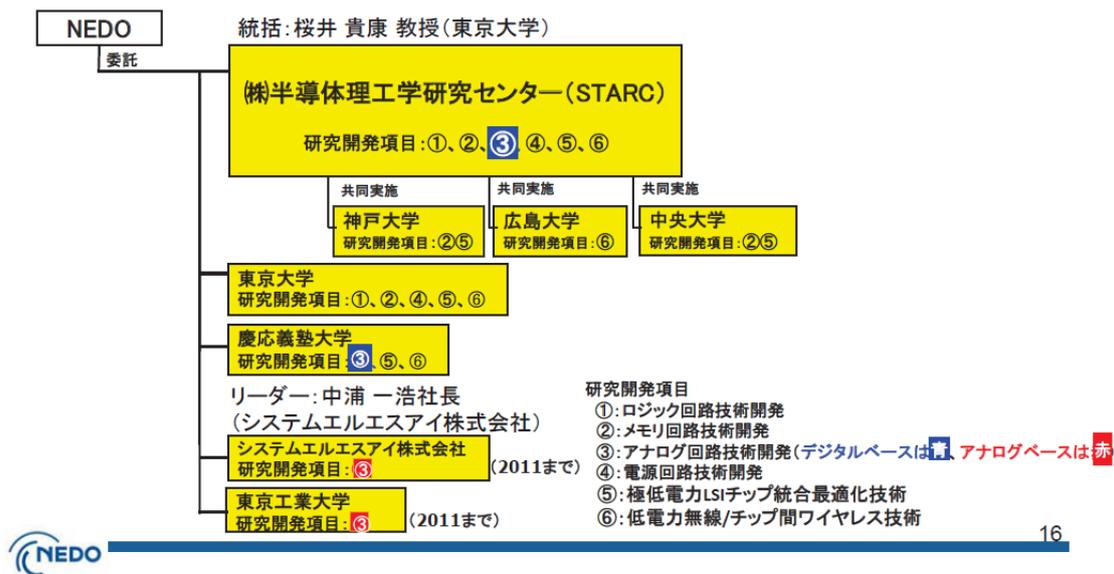
全体の研究開発実施体制

II. 研究開発マネジメントについて

公開資料

(3) 研究開発実施の事業体制の妥当性(目標達成に向けた体制の構築)

- (株)半導体理工学研究センター(STARC)中心に産官学連携の研究開発
- アナログ回路開発では、アナログ技術ベースで研究開発する東京工業大学とデジタル技術ベースで研究開発する慶應義塾大学の双方のアプローチで研究開発を実施した。



「極低電力回路・システム技術開発（「極低電圧要素回路技術」及び「極低電力LSIチップ適合最適化技術」及び「低電力無線／チップ間ワイヤレス技術」）（グリーンITプロジェクト）」（事後評価）

評価概要（案）

1. 総論

1) 総合評価

本プロジェクトは電圧の低減によるLSIの低消費電力化に焦点を当て、現在の実用レベルである0.9-1.2V動作をはるかに越えた0.5V動作で1/10の省エネルギー化を目指した。処理あたりのエネルギーの最小化という新しい原理のもと、極低電力回路技術に特化したことで、世界トップレベルの成果を多数あげただけでなく、各要素技術を集積化し極低電力LSIチップ統合最適化技術として実際に目標とした低電力で動作するSoCの試作に成功したことは画期的であり、高く評価する。国際的に見ても低電圧回路技術研究の大きな潮流を生んだ。日本のLSI産業を新たに活性化できる非常に重要なプロジェクトである。

一方、エネルギー削減のための低電圧化により性能低下が引き起こされるが、それを回路改良により補うことが十分でなかった研究テーマがある。このため、目標とするエネルギー削減を行いつつ通常電圧時と同じ性能を得る用途での実用化をここで開発された技術のみで行う場合には極端な並列化が必要となり、コストが増加する懸念もある。また、成果の活用が企業の既存製品系列における改良の場合には、成果を限定的にしか活用できていない。具体的な応用製品のイメージ、そこに至るまでのマイルストーンの想定および実行が今後の課題である。

2) 今後に対する提言

短期的には、協力関連各社が早期に研究成果を製品開発へと取り込み、各社の主力製品の競争力を大きく高めることで、我が国の半導体業界の地位を保つことが、急務である。その際、パターン面積増などの課題を解決することが各社の早期製品化（実用化）のカギとなろう。

その一方で、処理あたりのエネルギーの最小化と言う新しいパラダイムに合わせ、応用分野にまで渡る大きな発想の転換を行ない、面積オーバーヘッドの増大くらい打ち消してしまうような価値を有する、新たな応用活用をゼロからプ

ロトタイピングするような独立した研究開発の組織的な仕組みも必要である。その際、低電圧化、低消費電力化を核として回路技術だけでなく、デバイス技術、3次元実装技術、システム技術を合わせた考えや、産学連携の組織化やベンチャー振興、LEAP プロジェクトの成果との連携も考えるべきである。長期的な視点に立った粘り強い試みこそが、研究成果のポテンシャルを100%活かした真のイノベーションへとつながるだろう。これには、民間活動のみで行うことは難しいので、NEDOが積極的に関与すべきである。

2. 各論

1) 事業の位置付け・必要性について

LSIの低電圧化によるIT機器の省エネルギー化は現在将来とも重要課題の一つであり、東日本大震災以後のエネルギー問題でさらに重要度が高まってきた。省エネルギー化という公共性が高く、共通基盤となる標準CMOS技術をベースとした汎用性の高い回路技術／統合化技術の開発で、現在の実用レベルより十分に先を見た研究は民間活動のみでは遂行が難しく、NEDOの関与は妥当である。また、費用対効果も省エネルギーという観点から考察すると、投資金額に比べて極めて大きな費用節減効果をもたらす可能性を秘めている。

2) 研究開発マネジメントについて

極低消費電力のLSIを実現するために必要な要素技術が、内外の技術動向、市場動向等を踏まえて緻密に考慮され、適切にプロジェクトとして設定されており、研究開発の目標・計画は適切である。また、事業の後半に加速予算投入により、極低電力LSIチップ統合最適化技術というテーマを設定して、それまでに得られた個別テーマの成果を集約してその有効性を実用化レベルに近い状態で実証するなど、研究開発成果の実用化・事業化を意識した取り組みも行われている。各分野のトップクラスの研究、開発能力を有する実施者を選択しており、実施体制にも問題はない。

一方、プロジェクト開始当初から各テーマ間で密接な連携や協力関係を構築できるような運営体制が必要であったように思われる。また、当プロジェクトの成果は、まずは携帯電話など現状すでに相当程度低消費電力化を実現している電子機器をさらに低消費電力化するために使用されると考えられるが、それだけに留まらず、今後は新規分野への応用も期待される。今回の成果のみでは国全体にもたらす省エネ効果が限定的であるため、並列回路の工夫なども含め、今回の成果物を電力消費の大きいハイエンドのLSIに適用するための研究開発も必要である。また、ターゲットとなる商品のイメージ、開発の優先順位をより明確に描くべきであったろう。

3) 研究開発成果について

低電圧化、低消費電力化の鍵を握る主要回路を取り上げ、それぞれに高い目標を設定してほぼ目標を達成した。世界初、世界最高水準の研究成果も多く、特に、3000 万個以上のトランジスタから成る LSI で、それぞれに低電圧動作、低電力動作機能を有するロジック、メモリ、電源回路、PLL、ADC を搭載した混載 LSI を 0.5V 動作させて低消費電力化の効果は実証したのは世界で初めてであり、高く評価できる。また、メモリで提案されたストレス印加によるメモリマージン拡大技術や、電源回路で提案されたデジタル LDO(Low Drop Out)のコンセプトは高く評価できる。ISSCC(International Solid-State Circuits Conference)のような注目度の高く、採択の難しい国際会議での発表や一般への成果公表、得られた知的財産の保護も適切になされており、投入された予算に見合った成果と考える。

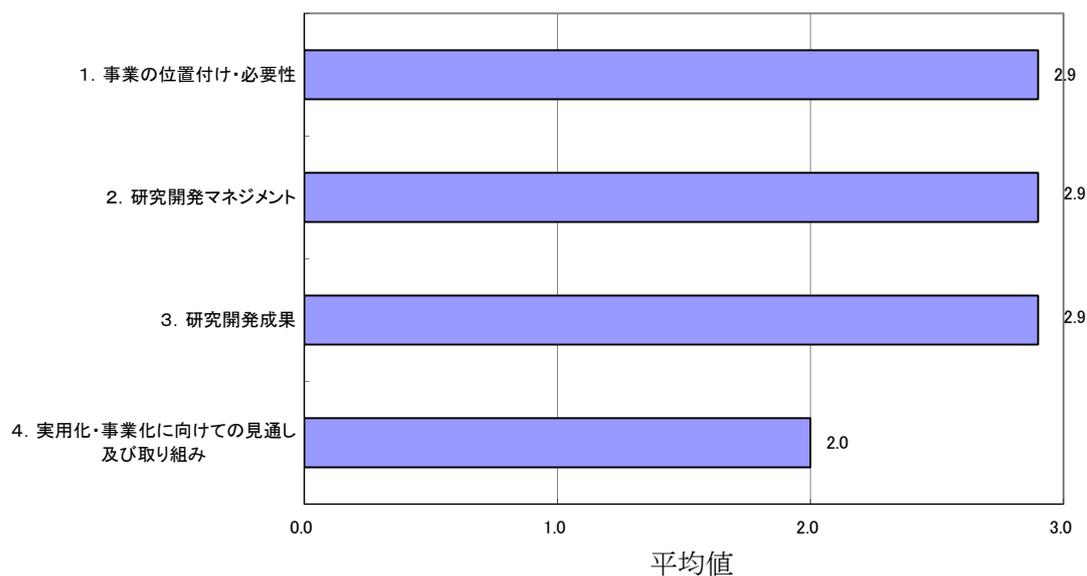
一方、同一機能の従来型回路ブロックと比べてチップ面積が大きいこと、また低電圧で動作させることは原理的に製造ばらつきの影響を受けやすく、歩留まりの低下を招く恐れがあることなどの課題もある。データセンター向けの機器、スーパーコンピュータなどハイエンドの装置に応用するには、並列動作システムなどアーキテクチャレベルのさらなる開発が必要である。また、本成果がどのような社会的インパクトをもたらすか、今後さらに積極的にアピールしていくことが望まれる。

4) 実用化・事業化に向けての見通し及び取り組みについて

得られた成果は実用化に近いものから、更なる検討が必要なものまで種々含まれるが、成果はすべて、市場やユーザーのニーズに合致しているものである。これらの成果を各社実用化（製品化）する取り組みが感じられ、複数の企業の重要な製品に早期に幅広く取り込まれる道筋までを詳細に示せたことは素晴らしい。チップサイズの小型化、ばらつきを考慮した設計手法など、システム LSI への商業応用に向けた課題も明確である。

極めて高い技術水準を達成している一方、マーケティング的な考慮が充分ではない。産業技術としての明確な見極めや具体的なコストの評価も十分とは言えず、実用化・事業化へ向けての今後の課題である。総論的な開発に終わらないよう装置メーカーの関与を強め、ターゲットとする応用装置を特定し、その実用化・事業化を期待する。また、実用化・事業化で海外勢の後塵を拝することがないように可能な限り実用化・事業化スケジュールの前倒しが必要である。

評点結果〔プロジェクト全体〕



評価項目	平均値	素点 (注)							
		A	A	A	A	A	A	B	A
1. 事業の位置付け・必要性について	2.9	A	A	A	A	A	A	B	
2. 研究開発マネジメントについて	2.9	A	A	A	A	A	B	A	
3. 研究開発成果について	2.9	A	A	A	A	A	B	A	
4. 実用化・事業化に向けての見通し及び取り組みについて	2.0	A	A	B	B	B	D	B	

(注) A=3, B=2, C=1, D=0 として事務局が数値に換算し、平均値を算出。

〈判定基準〉

1. 事業の位置付け・必要性について	3. 研究開発成果について
・非常に重要 →A	・非常によい →A
・重要 →B	・よい →B
・概ね妥当 →C	・概ね妥当 →C
・妥当性がない、又は失われた →D	・妥当とはいえない →D
2. 研究開発マネジメントについて	4. 実用化・事業化に向けての見通し及び取り組みについて
・非常によい →A	・明確 →A
・よい →B	・妥当 →B
・概ね適切 →C	・概ね妥当 →C
・適切とはいえない →D	・見通しが不明 →D

<参考>

「極低電力回路・システム技術開発（「極低電圧要素回路技術」及び「極低電力LSIチップ適合最適化技術」及び「低電力無線／チップ間ワイヤレス技術」）（グリーンITプロジェクト）」に係る評価項目・評価基準

1. 事業の位置付け・必要性について

(1) NEDOの事業としての妥当性

- ・「ITイノベーションプログラム・エネルギーイノベーションプログラム」の目標達成のために寄与しているか。
- ・民間活動のみでは改善できないものであること、又は公共性が高いことにより、NEDOの関与が必要とされる事業か。
- ・当該事業を実施することによりもたらされる効果が、投じた予算との比較において十分であるか。

(2) 事業目的の妥当性

- ・内外の技術開発動向、国際競争力の状況、エネルギー需給動向、市場動向、政策動向、国際貢献の可能性等から見て、事業の目的は妥当か。

2. 研究開発マネジメントについて

(1) 研究開発目標の妥当性

- ・内外の技術動向、市場動向等を踏まえて、戦略的な目標が設定されているか。
- ・目標達成度を測定・判断できる具体的かつ明確な開発目標を設定しているか。

(2) 研究開発計画の妥当性

- ・目標達成のために妥当なスケジュール、予算（各個別研究テーマ毎の配分を含む）となっているか。
- ・目標達成に必要な要素技術を取り上げているか。
- ・研究開発フローにおける要素技術間の関係、順序は適切か。

(3) 研究開発実施の事業体制の妥当性

- ・ 真に技術力と事業化能力を有する企業を実施者として選定しているか。
- ・ 適切な研究開発実施体制になっており、指揮命令系統及び責任体制が明確になっているか。
- ・ 目標達成及び効率的実施のために必要な実施者間の連携が十分に行われる体制となっているか。
- ・ 知的財産取扱（実施者間の情報管理、秘密保持、出願・活用ルール含む）に関する考え方は整備され、適切に運用されているか。

(4) 研究開発成果の実用化・事業化に向けたマネジメントの妥当性

- ・ 成果の実用化・事業化につなげる戦略が明確になっているか。
 - ・ 成果の実用化・事業化シナリオに基づき、成果の活用・実用化の担い手、ユーザーが関与する体制を構築しているか。
 - ・ 成果の実用化・事業化につなげる知財戦略（オープン／クローズ戦略等）や標準化戦略が明確になっており、かつ妥当なものか。

(5) 情勢変化への対応等

- ・ 進捗状況を常に把握し、社会・経済の情勢の変化及び政策・技術動向等に機敏かつ適切に対応しているか。

3. 研究開発成果について

(1) 目標の達成度と成果の意義

- ・ 成果は目標を達成しているか。
- ・ 成果は将来的に市場の拡大或いは市場の創造につながることで期待できるか。
- ・ 成果は、他の競合技術と比較して優位性があるか。
- ・ 目標未達成の場合、達成できなかった原因が明らかで、かつ目標達までの課題を把握し、この課題解決の方針が明確になっているなど、成果として評価できるか。
- ・ 設定された目標以外に技術的成果があれば付加的に評価する。
- ・ 世界初、世界最高水準、新たな技術領域の開拓、または汎用性のある成果については、将来の産業につながる観点から特に顕著な成果が挙げられている場合は、海外ベンチマークと比較の上で付加的に評価する。
- ・ 投入された予算に見合った成果が得られているか。
- ・ 大学または公的研究機関で企業の開発を支援する取り組みを行った場合には、具体的に企業の取り組みに貢献しているか。

(2) 知的財産権等の取得及び標準化の取組

- ・ 知的財産権等の取扱（特許や意匠登録出願、著作権や回路配置利用権の登録、品種登録出願、営業機密の管理等）は事業戦略、または実用化計画に沿って国内外に適切に行われているか。

(3) 成果の普及

- ・ 論文等の対外的な発表は、将来の産業につながる観点から戦略的に行われているか。
- ・ 成果の活用・実用化の担い手・ユーザー等に対して、適切に成果を普及しているか。また、普及の見通しは立っているか。
- ・ 一般に向けて広く情報発信をしているか。

4. 実用化・事業化に向けての見通し及び取り組みについて

本項目における「実用化・事業化」の考え方

当該研究開発に係る試作品、サービス等の社会的利用（顧客への提供等）が開始されることであり、さらに、当該研究開発に係る商品、製品、サービス等の販売や利用により、企業活動（売り上げ等）に貢献することを言う。

(1) 成果の実用化・事業化の見通し

- ・ 産業技術としての見極め（適用可能性の明確化）ができているか。
- ・ 実用化に向けて課題が明確になっているか。課題解決の方針が明確になっているか。
- ・ 成果は市場やユーザーのニーズに合致しているか。
- ・ 実用化に向けて、競合技術と比較し性能面、コスト面を含み優位性は確保される見通しはあるか。
- ・ 量産化技術が確立される見通しはあるか。
- ・ 事業化した場合に対象となる市場規模や成長性等により経済効果等が見込めるものとなっているか。
- ・ プロジェクトの直接の成果ではないが、特に顕著な波及効果（技術的・経済的・社会的効果、人材育成等）がある場合には付加的に評価する。

(2) 実用化・事業化に向けた具体的取り組み

- ・ プロジェクト終了後において実用化・事業化に向けて取り組む者が明確になっているか。また、取り組み計画、事業化までのマイルストーン、事業化する製品・サービス等の具体的な見通し等は立っているか。