

平成26年度実施方針

電子・材料・ナノテクノロジー部

1. 件名：

(大項目)次世代スマートデバイス開発プロジェクト

2. 根拠法

独立行政法人新エネルギー・産業技術総合開発機構法第15条第1項第1号ニ、3号

3. 背景及び目的・目標

3.1 研究開発の背景・目的

次世代交通社会の実現には、自動車の燃焼システムの環境対応に加え、急発進、急停止、渋滞等による非効率な燃料消費の改善及び人の飛び出しや走行中の急な割り込み等による衝突事故の削減など、一層の省エネ化と安全走行の高度化が重要である。その実現には、自動車の周辺情報を集め即座に状況を把握するシステムの構築が必要となり、そのための技術開発が求められている。

欧州では一層の安全性向上のために衝突回避技術に重点が置かれ、米国では平成32年度頃の実現を目指し、各種センサーを活用した自律走行技術の開発が進んでいる。我が国では衝突回避に加え車車間通信、路車間通信技術を用いた渋滞緩和に関する技術開発が進行している。これらのキーデバイスになる障害物センシングデバイス、プロセッサ等の市場は、材料、チップ、モジュール、製造装置事業の総額では平成32年度で約1兆円と試算されている。

本事業では、このような次世代交通社会の実現に必須となるエレクトロニクス技術の開発を行う。具体的には、平成30年度頃の市場投入を目指し、安全運転支援を実現するためのセンシングデバイスの開発、車載センサーの情報から障害物を認識し危険度を判別するアプリケーションプロセッサの開発、多くの車から収集した情報を分析するプローブデータ処理プロセッサの開発を行うことで、渋滞緩和、交通事故低減に寄与し、低炭素かつ安全な次世代交通社会の基盤を整備する。併せて、我が国の自動車関連企業の競争力強化に資する。

3.2 研究開発目標

自動車の周辺情報を把握するシステムのキーデバイスである車載用障害物センシングデバイス、障害物検知・危険認識アプリケーションプロセッサ及びプローブデータ処理プロセッサを開発し、自動車関連企業の競争力強化に貢献する。

研究開発項目①「車載用障害物センシングデバイスの開発」

[委託事業、助成事業(助成率：1/2以下)*]

※産官の複数事業者が互いのノウハウ等を持ちより協調して実施する基盤的内容について委託事業として実施し、それ以外の場合は、助成事業(助成率1/2以下)として実施する。

夜間を含む全天候下で20m以上先の車両や歩行者等多数の障害物の位置と距離を同時にリアルタイムで測定できるセンシングデバイス及び三次元積層といった省スペース化と高速信号伝送特性を併せ持つ車載品質のデバイスの小型化技術を開発する。

【中間目標】（平成27年度末）

- ・ 20m以上先の車両や歩行者等多数の障害物の位置と距離を同時に測定できるセンシングデバイスを開発し、性能評価を行う。その評価結果から最終目標達成のための課題を抽出し、解決の技術的見通しを明確にする。
- ・ センシングデバイスの省スペース化に資するデバイスの小型化技術の技術的見通しを明確にする。

【最終目標】（平成29年度末）

- ・ 走行中に夜間を含む全天候下で、20m以上先までの車両や歩行者等多数の障害物の位置と距離を同時にリアルタイムで高精度に測定するセンシングデバイスを開発する。
- ・ 車載環境下で上記のセンシング特性を有し、バックミラー裏やバンパー等限られたスペースに搭載できるデバイスの小型化技術を開発する。

なお、目標は市場等を踏まえ必要に応じて見直しを行う。

研究開発項目②「障害物検知・危険認識アプリケーションプロセッサの開発」

【助成事業(助成率：1/2以下)】

センシングデバイスからの大量のデータを高速かつ低消費電力で処理できるアーキテクチャを搭載した車載用のプロセッサを開発する。

上記のプロセッサをプラットフォームとして、より多くの車両や歩行者等の障害物の動きを予測し、その衝突の危険度を判別するアプリケーションソフトを開発する。

【中間目標】（平成27年度末）

- ・ 車両や歩行者等多数の障害物の動きを予測するアルゴリズムを開発し、その危険度を判別するソフトウェアの仕様を作成する。
- ・ センシングデバイスからの大量のデータを高速かつ低消費電力で動作するプロセッサのアーキテクチャを設計し、技術的見通しを明確にする。

【最終目標】（平成29年度末）

- ・ 以下の機能を有するアプリケーションソフトを開発する。
 - 走行車両周辺の歩行者、自動車、二輪車など多数の障害物の認識
 - それぞれの障害物の動きの予測
 - それぞれの障害物の衝突危険度の判別

- ・ アプリケーションソフトを搭載した以下の性能を有するアプリケーションプロセッサを開発する。
 - メモリースループット：80 GByte/s 以上
 - 単位消費電力当たり演算性能：1,000GOPS/W 以上
GOPS(Giga Operations per Second)
 - 検出処理時間：50msec以下

なお、目標は市場等を踏まえ必要に応じて見直しを行う。

研究開発項目③「プローブデータ処理プロセッサの開発」

[助成事業(助成率：1/2以下)]

車両からのリアルタイム情報と過去の渋滞モデル等から個々の自動車に安全で効率的な運転支援情報を提供するハイエンドサーバーシステムに搭載されるプロセッサ^(※)を開発する。具体的には、平成32年度頃の実用化を目指し、テレマティクス向けサーバーシステムが扱うエクサバイト規模の情報をリアルタイムで処理する低消費電力プロセッサ技術を開発する。

(※) 本事業では、回路、システム、設計技術、組立技術を重点的な対象とし、専ら新材料、新デバイス構造、新プロセスの開発を目的とするものは対象としない。

【中間目標】（平成27年度末）

- ・ 大容量データを高速かつ低消費電力で処理するプロセッサの要素技術を開発し、最終目標達成に必要な技術的見通しを明確にする。

【最終目標】（平成29年度末）

- ・ 以下の性能を有する高性能で低消費電力のプロセッサを開発する。
 - 単位消費電力当たり演算性能：3Gflops/W 以上
 - ピーク演算性能：1Tflops 以上
 - メモリースループット：0.3Byte per flop 以上
flops(floating-point operations per second)

なお、目標は市場等を踏まえ必要に応じて見直しを行う。

4. 実施内容及び進捗(達成)状況

平成25年度は以下の研究開発項目①、②及び③における公募・採択を行い、実施体制を決定するとともに、以下の研究開発を開始した。

4.1 平成25年度事業内容

研究開発項目① 「車載用障害物センシングデバイスの開発」(委託)

①-1：測距センサデバイス・回路技術

(実施体制：(株)デンソー、(株)豊田中央研究所)

シミュレーションを実施し、本事業で開発する測距センサの目標仕様およびデジタ

ル信号処理回路のアーキテクチャ仕様を策定した。

①-2：三次元統合設計環境の開発

(実施体制：(株)デンソー、(株)図研、(独)産業技術総合研究所)

三次元半導体に関する技術・文献の調査や現状の技術分析を実施し、開発アイテムリストを作成した。また、設計プラットフォームLSI (Large Scale Integration) とパッケージの設計ツール間I/F (InterFace)の開発と、DB (DataBase)拡張のための調査・検討を行った。

①-3：印刷TSV技術の開発

(実施体制：ラピスセミコンダクタ(株)、住友精密工業(株)、(有)ナプラ、(株)デンソー、(独)産業技術総合研究所)

TSV (Through Silicon Via) 金属充填技術および装置について、実験装置仕様を策定した。また、実験装置によるTEG (Test Element Group) サンプル充填加工を実施し、初期金属充填技術成立性を確認した。

TSV用絶縁層形成技術および装置について、予備実験機器にて要素技術を習得した。またTEGサンプル充填加工を通じ、実験装置作成の為の基本仕様を策定した。

①-4：印刷バンプ・反り対策技術の開発

(実施体制：ラピスセミコンダクタ(株)、(有)ナプラ、(独)産業技術総合研究所、(株)デンソー)

三元以上の組成によるバンプ印刷の目標仕様を策定し、予備実験を実施した。また、印刷によるウエハ裏面反り対抗層印刷の目標仕様を策定し、予備実験を実施した。

①-5：TSVプロセスインテグレーション技術の開発

(実施体制：ラピスセミコンダクタ(株)、(株)デンソー、住友精密工業(株)、(有)ナプラ、(独)産業技術総合研究所)

アニュラー絶縁体と導体Viaから構成されるTSV構造における懸念点を抽出するとともに、要素プロセスTEGを作成して検証した。

①-6：低応力積層/接続技術の開発

(実施体制：(株)デンソー、ラピスセミコンダクタ(株)、(独)産業技術総合研究所)

チップtoチップ(C2C)、チップtoウエハ(C2W)、ウエハtoウエハ(W2W)等の積層技術のベンチマークを行い、本プロジェクトで開発する方式を選定した。また、積層における懸念点を抽出し、プロセスTEGを作成して検証した。また、作成したTEGを分析し、成立性の見通し判断を行った。

①-7：三次元実装検査技術の開発

(実施体制：ラピスセミコンダクタ(株)、ルネサスエレクトロニクス(株)、(株)デンソー、(独)産業技術総合研究所)

マイクロバンプ接合に支障が無いようバンプ潰れがなく、電氣的コンタクトが可能

なプローブ材料等プローブピン仕様を設計し、マイクロバンプの直接プローブ検査に必要な検査装置の仕様を検討した。また、非破壊測定技術に関しては、現状技術の調査、デモによる課題抽出を行い、目標技術の実現性について見通し判断を行った。

①-8：三次元実装評価技術の開発

(実施体制：(独)産業技術総合研究所、(株)デンソー)

想定する車載センサシステム用三次元LSI積層実装システムからの要求仕様(電気、熱、応力)を抽出した。また積層チップを含む三次元実装構造全体に関する解析評価技術仕様を策定した。更に、三次元実装機構造の全体解析に向けた電気・熱・応力の解析評価環境を構築した。

研究開発項目① 「車載用障害物センシングデバイスの開発」(助成)

(実施体制：(株)デンソー)

シミュレーションを実施し、測距センサモジュールの各構成部品に対する開発仕様を策定した。

研究開発項目② 「障害物検知・危険認識アプリケーションプロセッサの開発」(助成)

②-1：画像意味理解プロセッサプラットフォーム技術の開発

(実施体制：ルネサスエレクトロニクス(株))

②-1-1：画像意味理解プロセッサ技術

プロセッサによる処理作業を要素機能に分類し、各機能に対応する回路を画像意味理解処理が有する特徴に特化して、電力性能比およびメモリスループットが専用設計に匹敵する汎用型の用意周到型アーキテクチャを設計した。

②-1-2：画像意味理解プロセッサに向けたソフトウェア開発環境技術

上記の用意周到型アーキテクチャに基づき、プロセッサ性能を十分かつ容易に引き出せるプログラミングフレームワークを設計した。更に、業界標準開発環境OpenVX策定活動に対し、本フレームワークを提案し、用意周到型アーキテクチャに基づく画像意味理解プロセッサ普及を可能にした。

②-1-3：前方監視用画像意味理解アプリケーションの実時間動作実証

前方監視用画像意味理解アプリケーションに用いられる特徴抽出処理や識別処理を対象とした解析から得られた演算種、メモリアクセス種等の情報を、用意周到型アーキテクチャの設計に反映した。

②-1-4：画像意味理解リファレンスデータ取得システムの設計

種々異なるアプリケーションの開発に共通使用可能なリファレンスデータを取得するための画像意味理解リファレンスデータ取得システムを設計し、有効性評価を行った。

②-2：車両周辺監視用画像意味理解アプリケーションソフトウェア技術の開発

(実施体制：クラリオン(株))

対象物の認識ロジックのおよび衝突予測ロジックの検証を中心に、車両周辺監視アプリケーションソフトウェアの基礎検討を実施した。

研究開発項目③ 「プローブデータ処理プロセッサの開発」(助成)

(実施体制：富士通(株))

③-1：三次元対応S I / P I 設計技術の開発

本事業で使用するテクノロジー向けに、プロセッサ用マクロセル構成規模の見積もり、T S Vセルのレイアウトサイズおよびコンストレイント等のT S Vセル案の作成、適用する周波数帯域におけるT S V接続チップ内の信号配線の高速電気特性解析の最適な解析手法の抽出等を実施した。

③-2：バックサイド設計技術の開発

モデル試作および解析を積み重ね、T S Vを収束した2層のバックサイド電極構造における大電流供給時の課題を抽出した。

③-3：バックサイドウエハ処理技術の開発

リセスプロセスにおいて、T S V基板の簿層化に伴う厚さばらつきを抑制するための課題を抽出し、開発指針を明確化した。また再配線技術の点から、ウエハの反りを抑制するための開発課題の抽出も行った。

③-4：大電流対応の微小端子接合技術の開発

チップオンチップ構造でCu-Sn合金接合体を解析し、合金状態と電流密度耐性の関係を明らかにすると同時に、材料面から最適な接続部構成を明示した。

③-5：チップ積層プロセス技術の開発

ボンディング装置において、大面積・薄チップの搬送工程中のハンドリングにおける課題を抽出した。特に20mm以上の薄化大面積チップに於ける課題を明確化した。

③-6：積層チップのパッケージング技術・冷却技術の開発

シミュレーションにより積層チップの反りと接合部の熱応力の推定を行い、材料候補の絞り込みと配線仕様・層構成の検討を行った。また、クーリングプレートにはプロセッサチップの熱分布に最適化したマイクロチャネルを配するため、候補となる材料および加工方法の調査を行うのと同時に、熱解析用積層チップモデルを用いて熱輸送方式及び熱交換器の内部流路検討を実施した。

4.2 実績推移

	平成25年度	
	委託	助成
需給勘定(百万円)	1,264	263
特許出願件数(件)	4	-
論文発表件数(件)	0	-
講演件数(件)	0	0
プレスリリース(件)	0	0

※2月現在

5. 事業内容

5.1 平成26年度事業内容

平成26年度は以下の研究開発を行う。また、必要に応じ市場等の現状把握及び将来動向調査を目的とした調査を行う。

研究開発項目① 「車載用障害物センシングデバイスの開発」(委託)

①-1: 測距センサデバイス・回路技術

(実施体制: (株)デンソー、(株)豊田中央研究所)

平成25年度に策定した測距センサの目標仕様に基づき、単一の受光デバイス及び回路を設計し、TEG試作により成立性検証を行う。同じく、平成25年度に策定したデジタル信号処理回路のアーキテクチャ仕様に基づき信号処理回路および制御ソフトウェアを設計し、信号処理LSIのFPGA (field-programmable gate array)プロトを開発する。また、センサモジュールを想定した評価システムにより成立性検証を行う。

①-2: 三次元統合設計環境の開発

(実施体制: (株)デンソー、(株)図研、(独)産業技術総合研究所)

三次元積層のチップ間やインターポーザー等を含んだパッケージについて課題抽出と解析技術の確立に取り組む。設計プラットフォーム開発において解析ツールなどとのI/F開発、DBの一時拡張を行う。

①-3: 印刷TSV技術の開発

(実施体制: ラピスセミコンダクタ(株)、住友精密工業(株)、(有)ナプラ、(株)デンソー、(独)産業技術総合研究所)

TSV金属充填技術および装置について、実験装置によるTEGサンプル充填加工試作を実施し、装置改善点の把握および対策を検討する。

TSV用絶縁層形成技術および装置についても同様に、実験装置を開発・作成し、TEGサンプル充填試作を行い、初期技術成立性の確認を行う。

①-4: 印刷バンプ・反り対策技術の開発

(実施体制: ラピスセミコンダクタ(株)、(有)ナプラ、(独)産業技術総合研究所、(株)デンソー)

10 μ mピッチ以下のバンプ特性の確認と、基礎評価用チャンバーの試作を行う。また、工程別反り対策の特性確認と基礎評価用チャンバーの試作を行う。

①-5: TSVプロセスインテグレーション技術の開発

(実施体制: ラピスセミコンダクタ(株)、(株)デンソー、住友精密工業(株)、(有)ナプラ、(独)産業技術総合研究所)

平成25年度の要素プロセス評価結果を基にTSVインテグTEGの設計、試作を実

施すると共に、T S V/内部配線接続部の諸物理特性の評価を行い、特性値の安定性を分析する。更に変動要因の掌握と対策指針の立案も行う。

この後、本指針を基にT S V構造の改良まで検討を進め、初期特性、信頼性の改善度を評価する事で、中間年度の目標達成に向けての課題抽出を行う。

①-6：低応力積層/接続技術の開発

(実施体制：(株)デンソー、ラピスセミコンダクタ(株)、(独)産業技術総合研究所)

平成25年度実施のT E Gの信頼性評価を行い、特性劣化要因を把握し対策指針を立てる。また、本指針を基にバンプ構造を改良した場合の特性劣化の改善度を評価する事で、中間年度の目標達成に向けての課題抽出を行う。

①-7：三次元実装検査技術の開発

(実施体制：ラピスセミコンダクタ(株)、ルネサスエレクトロニクス(株)、(株)デンソー、(独)産業技術総合研究所)

平成25年度に設計したプローブピン仕様より、微小ピッチのバンプにコンタクト可能なプローブカードの構造設計及び開発を行い、導入予定である検査設備を用いて、実現性を評価する。また、非破壊測定技術に関しては、平成25年度に抽出した課題の対策を検討し、対策実現性の評価を進める。

①-8：三次元実装評価技術の開発

(実施体制：(独)産業技術総合研究所、(株)デンソー)

車載センサシステムの動作安定性を想定したシグナルインテグリティ(S I)、パワーインテグリティ(P I)解析評価技術を開発する。また、車載センサシステムに対応する三次元L S I積層実装システムのチップレベル及びパッケージングレベルによる放熱解析評価技術の開発を行う。更にトランジスタ動作によって生じるホットスポットの解析評価技術を開発し、これらを基にT S V及び積層接続構造の不良解析評価に向けた応力・熱の連成解析評価技術を開発する。

研究開発項目① 「車載用障害物センシングデバイスの開発」(助成)

(実施体制：(株)デンソー)

測距センサモジュールの以下構成部品に対するT E G試作を実施する。

- ・高出力LD+駆動回路
- ・電子スキャナ+駆動回路
- ・発光レンズ

研究開発項目② 「障害物検知・危険認識アプリケーションプロセッサの開発」(助成)

②-1：画像意味理解プロセッサプラットフォーム技術の開発

(実施体制：ルネサスエレクトロニクス(株))

②-1-1：画像意味理解プロセッサ技術

用意周到型アーキテクチャに基づくメニーコア型画像意味理解プロセッサRTLを開発し、電力性能比の改善効果を検証する。併せて画像意味理解プロセッサを備えた評

備用チップの設計検証を行う。

②-1-2：画像意味理解プロセッサに向けたソフトウェア開発環境技術

用意周到型プロセッサに向けた最適化マシンコードを生成するCコンパイラを開発し、画像意味理解を構成する処理のうちOpenVXの次期規格として搭載が予定される処理関数を用意周到型アーキテクチャー上に実装した、画像意味理解拡張API (Application Programming Interface) ライブラリー式を開発する。

②-1-3：前方監視用画像意味理解アプリケーションの実時間動作実証

前方監視用画像意味理解アプリケーションに使用される特徴抽出処理や識別処理を構成するためのAPIを検討し、画像意味理解拡張APIライブラリの設計と実装に反映させる。

②-1-4：画像意味理解リファレンスデータ取得システムの設計

開発したテストベッド評価に基づき、高精度化するための課題と改善策をまとめる。

②-2：車両周辺監視用画像意味理解アプリケーションソフトウェア技術の開発

(実施体制：クラリオン(株))

平成25年度の基礎検討を基に、既存プラットフォーム上で車両周辺監視ベースアプリケーションソフトウェアの開発し、車両周辺監視ベースアプリケーションソフトウェア評価を行う

研究開発項目③ 「プローブデータ処理プロセッサの開発」(助成)

(実施体制：富士通(株))

③-1：三次元対応S/PI設計技術の開発

平成25年度に作成したTSVセル案と、論理計算上必要となるマクロセルを対象として、現状で可能なサイズのレチクルにこれらをレイアウト配置設計する。また基板、システムボードを含むSI、PI解析から伝送信号配線、電源・GND (Ground) 配線、パソコン搭載位置/数量を最適化する。全体でシステムボード相当のTSV経由伝送品質の検証を進める。並行して論理設計を流用可能なブロックについてレイアウト設計を開始する。

③-2：バックサイド設計技術の開発

二層のバックサイド電極構造を実現する上で、最大限にTSVを収束できる一層目電極構造、パシベーションを目的とした絶縁有機膜構造、はんだ接合を行う二層目電極構造を決定する。また、バックサイド設計の電気特性評価技術として、裏面バンパから表面バンパに至る電源、GND配線の電流密度分布解析技術を確立し、解析結果をバックサイド設計にフィードバックするとともに、プロセッサ回路を有するチップへの給電能力が不足としない事を確認する。更に、構造目標の裏面層数、裏面層構成について、製造性を確認し、許容電流密度目標を達成することのできる設計構造を確定する。

③-3：バックサイドウエハ処理技術の開発

リセスプロセスにおいて、処理品質が高く、コスト的にベストバランスなウェット

エッチングレートを探求することにより、量産展開可能なプロセスの確立を目指す。また、最配線技術の確立において、電解めっきによる端子形成に対し、最適手法について新手法開発を含め検討すると同時に、ウエハの反りを抑制でき、かつ大電流の供給が可能な電極を有するプロセスに最適な電極構造、絶縁膜、メッキ材料等を開発する。更に、評価プロセスの確立において、狭ピッチバンプの裏面プロービングと薄化チップ両面プロービング技術の開発を行い、TSV、バックサイド・およびチップ化の一連のプロセスでのインプロセスのテストを可能とし、高歩留りでの試作環境を構築する。

③-4：大電流対応の微小端子接合技術の開発

TSVの収束構造を考慮した電流密度耐性評価により、チップ間接合部構造案を策定する。特に束ね構造において、電流集中する箇所の推定と、回避できる構造の仕様検討も行う。

③-5：チップ積層プロセス技術の開発

加熱履歴による積層チップの変形挙動を明らかにし、チップの性能や品質に与える影響評価基準を明確化する。また、大型・薄化・脆弱チップへのダメージを回避するチップハンドリング基本仕様を決定する。その他、封止樹脂充填仕様、ダイシング仕様、はんだ接合仕様等も最適化を図る。

③-6：積層チップのパッケージング技術・冷却技術の開発

配線仕様・層構成を基にパッケージ基板を原理設計し、試作・検証よりメカニカルチップ接合による接合耐久性の基礎確認を行う。また、チップ上の発熱ばらつき・局所発熱を配慮したクーリングプレートのマイクロチャネル流路設計の適正化を行う。

さらにクーリングプレートの腐食・浸食への耐久性検証、システムボードレベルの冷却性能検証のための評価ボードの設計も行う。

③-7：三次元プロセスの設計開発、実証確認

三次元実装に向けた要件の抽出・方式検討を行い、理論上最終目標を満たす基本仕様の検討を行う。また、従来と同程度のコストでも十分なカバレッジが確保できる三次元実装LS1向けのテストの仕様検討を行う。更に、設計資産として流用できる論理設計を使用してレイアウト設計環境の確認を実施し、併せて流用可能な回路のレイアウト設計を開始する。

5.2 平成26年度事業規模

需給勘定 1,985百万円(継続)

※事業規模については変動があり得る。

6. その他重要事項

(1) 評価

NEDOは、(1)事業の位置付け・必要性、(2)研究開発マネジメント、(3)研究開発成果、(4)実用化・事業化に向けての見通し及び取り組みの4つの評価項目について、外部有識者による評価を行う。中間評価は平成27年度に、事後評価は平成30年度に実施する。

なお、中間評価等の結果を踏まえ、必要に応じてプロジェクトの加速・縮小・中止等、見直しを迅速に行う。評価の時期については、当該研究開発に係る技術動向、政策動向や当該研究開発の進捗状況等に応じて、前倒しする等、適宜見直すものとする。

(2) 運営・管理

研究開発全体の管理・執行に責任を有するNEDOは、経済産業省及び研究開発実施者と密接な関係を維持しつつ、本事業の目的及び目標に照らして適切な運営管理を実施する。具体的には、本プロジェクトの成果の受け手である事業部門関係者が参画して年1回以上開催する技術推進委員会、必要に応じ年数回開催する技術連絡会等において、プロジェクト全体の成果の進捗、事業化に向けた課題等を確認する事により進捗の確認及び管理を行うものとする。また、必要に応じて、ユーザーとの連携を促す等、成果の早期達成が可能になるよう努める。成果の早期達成が可能と認められた研究開発については、期間内であっても研究を完了させ、実用化へ向けた実質的な研究成果の確保と普及に努める。

(3) 複数年度契約等の実施

委託事業

原則として、平成25～27年度の複数年度契約を行う。

助成事業

原則として、平成25～27年度の複数年度交付を行う。

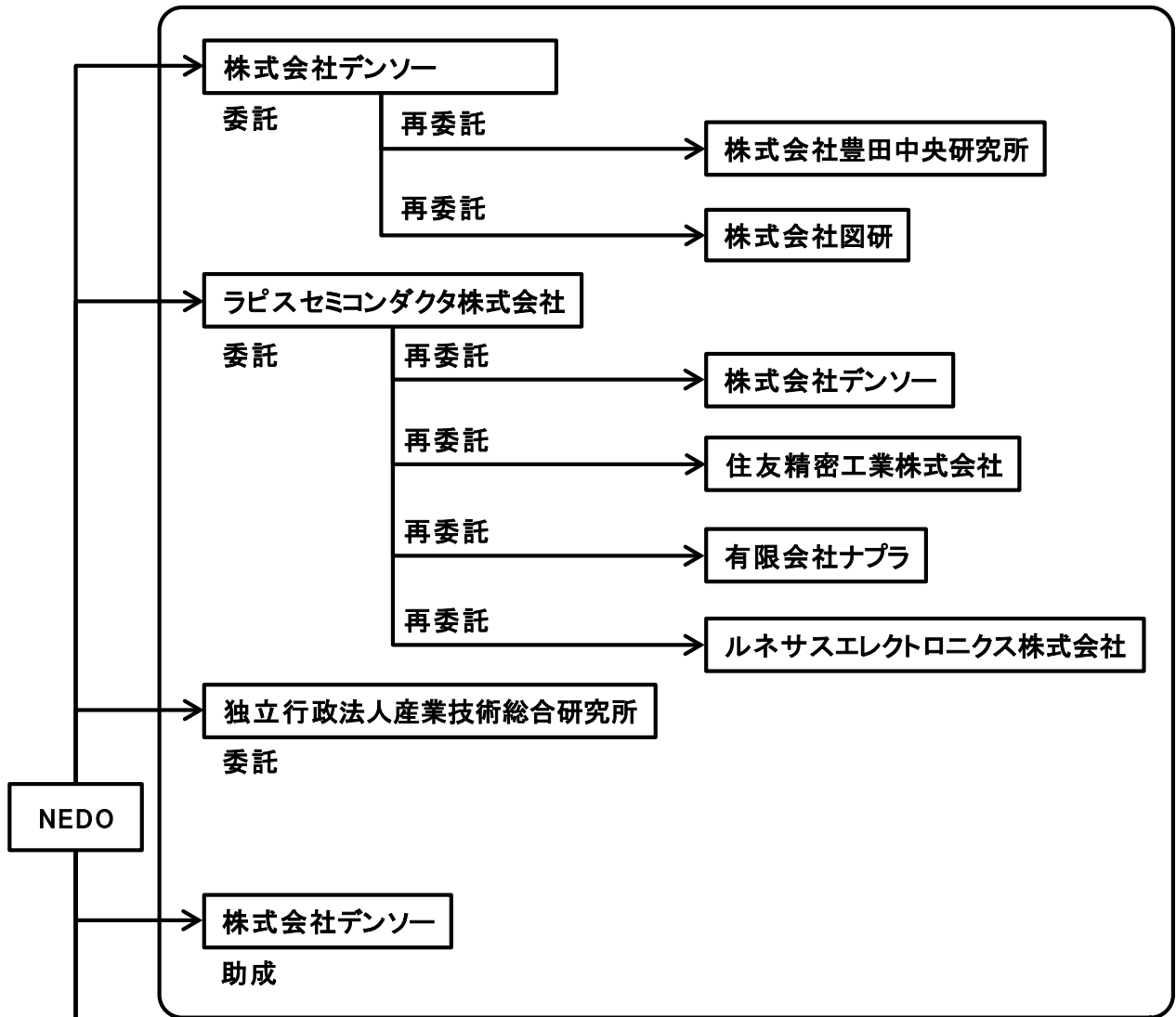
(4) 知財マネジメントにかかる運用

「NEDOプロジェクトにおける知財マネジメント基本方針」に従ってプロジェクトを実施する。(研究開発項目①の委託事業のみ)

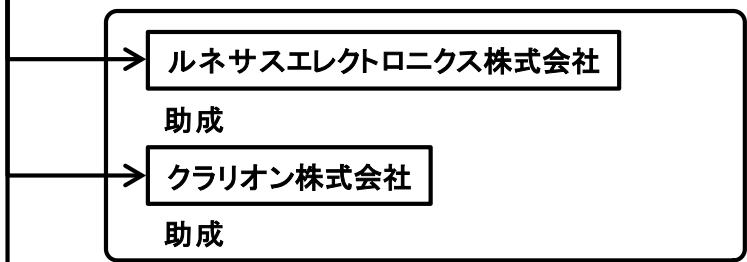
7. 実施方針の改定履歴

平成26年3月制定

研究開発項目①「車載用障害物センシングデバイスの開発」



研究開発項目②「障害物検知・危険認識アプリケーションプロセッサの開発」



研究開発項目③「プローブデータ処理プロセッサの開発」

