

平成27年度実施方針

電子・材料・ナノテクノロジー部

1. 件名：

(大項目) 次世代スマートデバイス開発プロジェクト

2. 根拠法

独立行政法人新エネルギー・産業技術総合開発機構法第15条第1項第1号ニ、3号

3. 背景及び目的・目標

3.1 研究開発の背景・目的

次世代交通社会の実現には、自動車の燃焼システムの環境対応に加え、急発進、急停止、渋滞等による非効率な燃料消費の改善及び人の飛び出しや走行中の急な割り込み等による衝突事故の削減など、一層の省エネ化と安全走行の高度化が重要である。その実現には、自動車の周辺情報を集め即座に状況を把握するシステムの構築が必要となり、そのための技術開発が求められている。

欧州では一層の安全性向上のために衝突回避技術に重点が置かれ、米国では平成32年度頃の実現を目指し、各種センサを活用した自律走行技術の開発が進んでいる。我が国では衝突回避に加え車車間通信、路車間通信技術を用いた渋滞緩和に関する技術開発が進行している。これらのキーデバイスになる障害物センシングデバイス、プロセッサ等の市場は、材料、チップ、モジュール、製造装置事業の総額では平成32年度で約1兆円と試算されている。

本事業では、このような次世代交通社会の実現に必須となるエレクトロニクス技術の開発を行う。具体的には、平成30年度頃の市場投入を目指し、安全運転支援を実現するためのセンシングデバイスの開発、車載センサの情報から障害物を認識し危険度を判別するアプリケーションプロセッサの開発、多くの車から収集した情報を分析するプローブデータ処理プロセッサの開発を行うことで、渋滞緩和、交通事故低減に寄与し、低炭素かつ安全な次世代交通社会の基盤を整備する。併せて、我が国の自動車関連企業の競争力強化に資する。

3.2 研究開発目標

自動車の周辺情報を把握するシステムのキーデバイスである車載用障害物センシングデバイス、障害物検知・危険認識アプリケーションプロセッサ及びプローブデータ処理プロセッサを開発し、自動車関連企業の競争力強化に貢献する。

研究開発項目①「車載用障害物センシングデバイスの開発」

[委託事業、助成事業(助成率：1/2以下)*]

※産官の複数事業者が互いのノウハウ等を持ちより協調して実施する基盤的内容について委託事業として実施し、それ以外の場合は、助成事業(助成率1/2以下)として実施する。

夜間を含む全天候下で20m以上先の車両や歩行者等多数の障害物の位置と距離を同時にリアルタイムで測定できるセンシングデバイス及び三次元積層といった省スペース化と高速信号伝送特性を併せ持つ車載品質のデバイスの小型化技術を開発する。

【中間目標】（平成27年度末）

- ・ 20m以上先の車両や歩行者等多数の障害物の位置と距離を同時に測定できるセンシングデバイスを開発し、性能評価を行う。その評価結果から最終目標達成のための課題を抽出し、解決の技術的見通しを明確にする。
- ・ センシングデバイスの省スペース化に資するデバイスの小型化技術の技術的見通しを明確にする。

【最終目標】（平成29年度末）

- ・ 走行中に夜間を含む全天候下で、20m以上先までの車両や歩行者等多数の障害物の位置と距離を同時にリアルタイムで高精度に測定するセンシングデバイスを開発する。
- ・ 車載環境下で上記のセンシング特性を有し、バックミラー裏やバンパー等限られたスペースに搭載できるデバイスの小型化技術を開発する。

なお、目標は市場等を踏まえ必要に応じて見直しを行う。

研究開発項目②「障害物検知・危険認識アプリケーションプロセッサの開発」

[助成事業(助成率：1/2以下)]

センシングデバイスからの大量のデータを高速かつ低消費電力で処理できるアーキテクチャを搭載した車載用のプロセッサを開発する。

上記のプロセッサをプラットフォームとして、より多くの車両や歩行者等の障害物の動きを予測し、その衝突の危険度を判別するアプリケーションソフトを開発する。

【最終目標】（平成27年度末）

- ・ 車両や歩行者等多数の障害物の動きを予測するアルゴリズムを開発し、以下の機能を有するアプリケーションソフトを開発する。
 - 走行車両周辺の歩行者、自動車、二輪車など多数の障害物の認識
 - それぞれの障害物の動きの予測
 - それぞれの障害物の衝突危険度の判別
- ・ センシングデバイスからの大量のデータを高速かつ低消費電力で動作するプロセッサのアーキテクチャを設計し、アプリケーションソフトを搭載した以下の性能を有するアプリケーションプロセッサを開発する。
 - メモリスループット：80 GByte/s 以上
 - 単位消費電力当たり演算性能：1,000GOPS/W 以上
GOPS(Giga Operations per Second)
 - 検出処理時間：50msec以下

なお、目標は市場等を踏まえ必要に応じて見直しを行う。

研究開発項目③「プローブデータ処理プロセッサの開発」

[助成事業(助成率：1/2以下)]

車両からのリアルタイム情報と過去の渋滞モデル等から個々の自動車に安全で効率的な運転支援情報を提供するハイエンドサーバーシステムに搭載されるプロセッサ^(※)を開発する。具体的には、平成32年度頃の実用化を目指し、テレマティクス向けサーバーシステムが扱うエクサバイト規模の情報をリアルタイムで処理する低消費電力プロセッサ技術を開発する。

(※) 本事業では、回路、システム、設計技術、組立技術を重点的な対象とし、専ら新材料、新デバイス構造、新プロセスの開発を目的とするものは対象としない。

【中間目標】 (平成27年度末)

- ・ 大容量データを高速かつ低消費電力で処理するプロセッサの要素技術を開発し、最終目標達成に必要な技術的見通しを明確にする。

【最終目標】 (平成29年度末)

- ・ 以下の性能を有する高性能で低消費電力のプロセッサを開発する。
 - 単位消費電力当たり演算性能： 3Gflops/W 以上
 - ピーク演算性能： 1Tflops 以上
 - メモリースループット： 0.3Byte per flop 以上flops(floating-point operations per second)

なお、目標は市場等を踏まえ必要に応じて見直しを行う。

4. 実施内容及び進捗(達成)状況

以下の研究開発を実施した。

4.1 平成25年度事業内容

研究開発項目①「車載用障害物センシングデバイスの開発」(委託)

①-1：測距センサデバイス・回路技術

(実施体制：(株)デンソー、(株)豊田中央研究所)

シミュレーションを実施し、本事業で開発する測距センサの目標仕様およびデジタル信号処理回路のアーキテクチャ仕様を策定した。

①-2：三次元統合設計環境の開発

(実施体制：(株)デンソー、(株)図研、(独)産業技術総合研究所)

三次元半導体に関する技術・文献の調査や現状の技術分析を実施し、開発アイテムリストを作成した。また、設計プラットフォーム L S I (Large Scale Integration) とパッケージの設計ツール間 I / F (InterFace) の開発と、D B (DataBase) 拡張のための調査・検討を行った。

①-3：印刷T S V技術の開発

(実施体制：ラピスセミコンダクタ(株)、住友精密工業(株)、(有)ナプラ、(株)デンソー、(独)産業技術総合研究所)

T S V (Through Silicon Via) 金属充填技術および装置について、実験装置仕様を策定した。また、実験装置によるT E G (Test Element Group) サンプル充填加工を実施し、初期金属充填技術成立性を確認した。

T S V用絶縁層形成技術および装置について、予備実験機器にて要素技術を習得した。またT E Gサンプル充填加工を通じ、実験装置作成の為の基本仕様を策定した。

①-4：印刷バンプ・反り対策技術の開発

(実施体制：ラピスセミコンダクタ(株)、(有)ナプラ、(独)産業技術総合研究所、(株)デンソー)

三元以上の組成によるバンプ印刷の目標仕様を策定し、予備実験を実施した。また、印刷によるウエハ裏面反り対抗層印刷の目標仕様を策定し、予備実験を実施した。

①-5：T S Vプロセスインテグレーション技術の開発

(実施体制：ラピスセミコンダクタ(株)、(株)デンソー、住友精密工業(株)、(有)ナプラ、(独)産業技術総合研究所)

アニューラー絶縁体と導体Viaから構成されるT S V構造における懸念点を抽出するとともに、要素プロセスT E Gを作成して検証した。

①-6：低応力積層/接続技術の開発

(実施体制：(株)デンソー、ラピスセミコンダクタ(株)、(独)産業技術総合研究所)

チップtoチップ(C2C)、チップtoウエハ(C2W)、ウエハtoウエハ(W2W)等の積層技術のベンチマークを行い、本プロジェクトで開発する方式を選定した。また、積層における懸念点を抽出し、プロセスT E Gを作成して検証した。また、作成したT E Gを分析し、成立性の見通し判断を行った。

①-7：三次元実装検査技術の開発

(実施体制：ラピスセミコンダクタ(株)、ルネサスエレクトロニクス(株)、(株)デンソー、(独)産業技術総合研究所)

マイクロバンプ接合に支障が無いようバンプ潰れがなく、電気的コンタクトが可能なプローブ材料等プローブピン仕様を設計し、マイクロバンプの直接プローブ検査に必要な検査装置の仕様を検討した。また、非破壊測定技術に関しては、現状技術の調査、デモによる課題抽出を行い、目標技術の実現性について見通し判断を行った。

①-8：三次元実装評価技術の開発

(実施体制：(独)産業技術総合研究所、(株)デンソー)

想定する車載センサシステム用三次元L S I積層実装システムからの要求仕様(電気、熱、応力)を抽出した。また積層チップを含む三次元実装構造全体に関する解析

評価技術仕様を策定した。更に、三次元実装機構造の全体解析に向けた電気・熱・応力の解析評価環境を構築した。

研究開発項目① 「車載用障害物センシングデバイスの開発」(助成)

(実施体制：(株)デンソー)

シミュレーションを実施し、測距センサモジュールの各構成部品に対する開発仕様を策定した。

研究開発項目② 「障害物検知・危険認識アプリケーションプロセッサの開発」(助成)

②-1：画像意味理解プロセッサプラットフォーム技術の開発

(実施体制：ルネサスエレクトロニクス(株))

②-1-1：画像意味理解プロセッサ技術

プロセッサによる処理作業を要素機能に分類し、各機能に対応する回路を画像意味理解処理が有する特徴に特化して、電力性能比およびメモリースループットが専用設計に匹敵する汎用型の用意周到型アーキテクチャを設計した。

②-1-2：画像意味理解プロセッサに向けたソフトウェア開発環境技術

上記の用意周到型アーキテクチャに基づき、プロセッサ性能を十分かつ容易に引き出せるプログラミングフレームワークを設計した。更に、業界標準開発環境OpenVX策定活動に対し、本フレームワークを提案し、用意周到型アーキテクチャに基づく画像意味理解プロセッサ普及を可能にした。

②-1-3：前方監視用画像意味理解アプリケーションの実時間動作実証

前方監視用画像意味理解アプリケーションに用いられる特徴抽出処理や識別処理を対象とした解析から得られた演算種、メモリアクセス種等の情報を、用意周到型アーキテクチャの設計に反映した。

②-1-4：画像意味理解リファレンスデータ取得システムの設計

種々異なるアプリケーションの開発に共通使用可能なリファレンスデータを取得するための画像意味理解リファレンスデータ取得システムを設計し、有効性評価を行った。

②-2：車両周辺監視用画像意味理解アプリケーションソフトウェア技術の開発

(実施体制：クラリオン(株))

対象物の認識ロジックのおよび衝突予測ロジックの検証を中心に、車両周辺監視アプリケーションソフトウェアの基礎検討を実施した。

研究開発項目③ 「プローブデータ処理プロセッサの開発」(助成)

(実施体制：富士通(株))

③-1：三次元対応S I / P I 設計技術の開発

本事業で使用するテクノロジー向けに、プロセッサ用マクロセル構成規模の見積もり、TSVセルのレイアウトサイズおよびコンストレイント等のTSVセル案の作成、適用する周波数帯域におけるTSV接続チップ内の信号配線の高速電気特性解析の最適な解析手法の抽出等を実施した。

③-2：バックサイド設計技術の開発

モデル試作および解析を積み重ね、T S V を収束した2層のバックサイド電極構造における大電流供給時の課題を抽出した。

③-3：バックサイドウエハ処理技術の開発

リセスプロセスにおいて、T S V 基板の簿層化に伴う厚さばらつきを抑制するための課題を抽出し、開発指針を明確化した。また再配線技術の点から、ウエハの反りを抑制するための開発課題の抽出も行った。

③-4：大電流対応の微小端子接合技術の開発

チップオンチップ構造でCu-Sn合金接合体を解析し、合金状態と電流密度耐性の関係を明らかにすると同時に、材料面から最適な接続部構成を明示した。

③-5：チップ積層プロセス技術の開発

ボンディング装置において、大面積・薄チップの搬送工程中のハンドリングにおける課題を抽出した。特に20mm以上の薄化大面積チップに於ける課題を明確化した。

③-6：積層チップのパッケージング技術・冷却技術の開発

シミュレーションにより積層チップの反りと接合部の熱応力の推定を行い、材料候補の絞り込みと配線仕様・層構成の検討を行った。また、クーリングプレートにはプロセスチップの熱分布に最適化したマイクロチャネルを配するため、候補となる材料および加工方法の調査を行うのと同時に、熱解析用積層チップモデルを用いて熱輸送方式及び熱交換器の内部流路検討を実施した。

4.2 平成26年度実施内容

研究開発項目① 「車載用障害物センシングデバイスの開発」(委託)

①-1：測距センサデバイス・回路技術

(実施体制：(株)デンソー、(株)豊田中央研究所)

平成25年度に策定した測距センサの目標仕様に基づき、単一の受光デバイス及び回路を設計し、T E G 試作を実施した。受光デバイスの感度従来比3倍向上を実現し、成立性を検証した(特許出願1件)。また、平成25年度に策定したデジタル信号処理回路のアーキテクチャ仕様に基づき、信号処理回路および制御ソフトウェアを設計し、信号処理L S I のF P G A (field-programmable gate array) プロトを開発した。さらに、センサモジュールを想定した評価システムを開発し動作検証することで成立性を検証した(特許出願2件)。

①-2：三次元統合設計環境の開発

(実施体制：(株)デンソー、(株)図研、(独)産業技術総合研究所)

三次元積層I C の設計フローとライブラリを構築して、実際の回路を想定したサンプル回路(T S V 5万本)の設計試行により、三次元積層のチップ間やインターポーザ

等を含んだパッケージについて課題抽出と解析技術の確立に取り組んだ。また、設計プラットフォーム開発において統合設計ツールの基本機能(I C設計データ I / F (InterFace)、チップ間接続検証、等)を開発した(社外発表1件)。

①-3 : 印刷 T S V 技術の開発

(実施体制 : ラピスセミコンダクタ(株)、住友精密工業(株)、(株)デンソー、(独)産業技術総合研究所)

T S V 金属充填技術および装置について、実験装置による T E G サンプル充填加工試作により装置の改善点を抽出し、対策を検討した。また、T S V 金属充填技術および装置について、実験装置による T E G サンプル充填加工試作を実施し、T S V 径 $5\mu\text{m}\Phi$ への充填性を確認した。さらに、デバイス A 1 配線と充填金属間のオーミックコンタクトに関するプロセスステップ・装置改善点を抽出し、対策を施した。

T S V 用絶縁層形成技術および装置についても同様に、実験装置を開発・作成し、数種類の候補材料より T E G サンプル充填試作を行い、初期技術成立性の検証ならびに材料候補の絞り込みを実施した。

①-4 : 印刷等によるマイクロバンプ形成技術・反り対策技術の開発

(実施体制 : ラピスセミコンダクタ(株)、(株)デンソー、(独)産業技術総合研究所)

印刷バンプについては、 $10\mu\text{m}$ ピッチ以下のバンプに必要な特性の確認を行い、 $10\mu\text{m}$ ピッチ以下の印刷バンプ形成技術(母型技術)の評価と実施し、バンプ配列の安定性を確認した。また、印刷バンプ材料の絞り込みを行い、プロセスの見通しの判断を行った。

工程別反り対策については、シミュレーションで反り対策に必要な材料特性を確認し、反り低減の見通しを得た。

①-5 : T S V プロセスインテグレーション技術の開発

(実施体制 : ラピスセミコンダクタ(株)、(株)デンソー、住友精密工業(株)、(独)産業技術総合研究所)

平成25年度の要素プロセス評価結果を基に T S V インテグ T E G (プロセス T E G : $0.22\mu\text{m}$ デザインルール)の設計、試作を実施した。試作ウエハで T S V / 内部配線接続部の諸物理特性の評価を行い、特性値の安定性を分析し、変動要因の把握と対策指針を立案した。更に、本対策指針を基に T S V 構造の改良を検討し、シミュレーションにて初期特性、信頼性の改善度の評価を行い、中間年度の目標達成に向けての課題抽出を行った。

①-6 : 低応力積層/接続技術の開発

(実施体制 : (株)デンソー、ラピスセミコンダクタ(株)、(独)産業技術総合研究所)

$5\mu\text{m}$ バンプを有する T E G の信頼性評価を行い、特性劣化要因を把握し対策指針を立案した。また、本指針を基にバンプ構造(アンダーフィル材を含むチップ to チップ (C2C) 接続部構造)を改良した特性劣化の改善度を評価し、中間年度の目標達成に向けて課題を抽出した。

①-7：三次元実装検査技術の開発

(実施体制：ラピスセミコンダクタ(株)、ルネサスエレクトロニクス(株)、(株)デンソー、(独)産業技術総合研究所)

微小ピッチ(20~40 μ mピッチ)の bumps にコンタクト可能なプローブカードの構造設計及び開発を行い、検査設備(プローバー)を用いて評価を行い、実現性を見通しを得た。また、非破壊測定技術に関しては、9機種のデモを実施し、10 μ m径 bumps 接合部・TSV部位の非破壊測定技術を見通しを得た。

①-8：三次元実装評価技術の開発

(実施体制：(独)産業技術総合研究所、ラピスセミコンダクタ(株)、(株)デンソー)

車載センサシステムの動作安定性を想定したシグナルインテグリティ(SI)、パワーインテグリティ(PI)解析評価技術を開発した。また、車載センサシステムに対応する三次元LSI積層実装システムのトランジスタ動作によって生じるホットスポットの解析評価技術の基盤技術を開発した。また、TSV及び積層接続構造の不良解析評価に向けた応力・熱の連成解析評価技術を開発し、システムの検証に向けた見通しを得た。

①-9：センシングデバイス、三次元積層技術に関する動向調査

(実施体制：(独)産業技術総合研究所、ラピスセミコンダクタ(株)、(株)デンソー)

TSV技術動向調査では、最先端(研究レベル)の技術動向の目安であるITRS(International Technology Roadmap for Semiconductors)の調査を行った。2014~2018における研究レベルの目標値と本プロジェクトが目指す量産レベルが同等であり、目標設定が妥当であることを確認した。また、TSV市場動向調査では、TSVを用いた製品市場全体の2019年までの伸長率や、コストダウン等の市場拡大に向けた課題を確認した。

研究開発項目① 「車載用障害物センシングデバイスの開発」(助成)

(実施体制：(株)デンソー)

測距センサモジュールの構成部品に対するTEG試作を実施した。高出力LD、駆動回路及び発光レンズは100W矩形光出力を実現、電子スキャナ及び駆動回路は55度スキャンを実現した(特許出願1件)。

研究開発項目② 「障害物検知・危険認識アプリケーションプロセッサの開発」(助成)

②-1：画像意味理解プロセッサプラットフォーム技術の開発

(実施体制：ルネサスエレクトロニクス(株))

②-1-1：画像意味理解プロセッサ技術

用意周到型アーキテクチャに基づくメニーコア型画像意味理解プロセッサRTL(Register Transfer Level)を開発し、電力性能比の改善効果を検証した。併せて画像意味理解プロセッサを備えた評価用チップの設計検証を行った。

②-1-2：画像意味理解プロセッサに向けたソフトウェア開発環境技術

用意周到型プロセッサに向けた最適化マシンコードを生成するCコンパイラを開発した。また、画像意味理解を構成する処理のうち業界標準開発環境OpenVXの次期規格として搭載が予定される処理関数を用意周到型アーキテクチャ上に実装した、画像意味理解拡張A P I (Application Programming Interface) ライブラリー式を開発した。

②-1-3：前方監視用画像意味理解アプリケーションの実時間動作実証

前方監視用画像意味理解アプリケーションに使用される特徴抽出処理や識別処理を構成するためのA P I を検討し、画像意味理解拡張A P I ライブラリの設計と実装に反映させた。

②-1-4：画像意味理解リファレンスデータ取得システムの設計

開発したテストベッド評価に基づき、高精度化するための改善策として、評価画像のフィルタリングとターゲット形状の改定についてまとめた。

②-2：車両周辺監視用画像意味理解アプリケーションソフトウェア技術の開発

(実施体制：クラリオン(株))

平成25年度の基礎検討を基に、既存プラットフォーム上で車両周辺監視ベースアプリケーションソフトウェアの開発し、車両周辺監視ベースアプリケーションソフトウェア評価を行った。これらの結果を基に、APIインターフェイスの基本方針を確定し、インターフェイス仕様としてまとめを完了した。これによりアプリケーションとして、メガカメラ対応等、諸課題対策を進められるようにした。

研究開発項目③ 「プローブデータ処理プロセッサの開発」(助成)

(実施体制：富士通(株))

③-1：三次元対応S/PI設計技術の開発

T S Vセルとマクロセル等をレイアウト配置設計(フロアプラン)し、製造可能なサイズのレチクルに収まることの確認を実施した。またシミュレーション及びT E G評価によって基板等を含むS I, P I解析を実施し、信号伝送、電源・G N Dの特性を確認し信号及び電源配線設計の最適化を実施した。またこれらの結果から、システムボードレベルのT S V経路のS I, P I設計仕様を定めた。並行して論理設計を流用可能なブロックについてレイアウト設計を開始した。

③-2：バックサイド設計技術の開発

二層のバックサイド電極構造を実現する上で、一層目となるT S Vを収束する電極構造のルールを策定した、またパシベーションを目的とした絶縁有機膜構造、はんだ接続を行う二層目電極構造を策定した。また、バックサイド設計の電気特性評価技術として、裏面バンパから表面バンパに至る電源、G N D配線の電流密度分布解析技術を確立し、解析結果をバックサイド設計にフィードバックするとともに、プロセッサ回路を有するチップへの給電能力が不足としない事を確認し、電源供給不足になったときのオプションとして厚膜配線S i インターポーザを電源供給に用いる構造を

立案した。更に、構造目標の裏面層数、裏面層構成について製造性を確認し、許容電流密度目標を達成することのできる設計構造を策定した。

③-3：バックサイドウエハ処理技術の開発

複数の試作サイトでTSV形成、薄化、裏面RDL形成の各プロセスについて事前検証を完了し、基本プロセスフローを策定した。また、最配線技術の確立において、ウエハの反りを抑制でき、かつ大電流の供給が可能な電極を有するプロセッサに最適な電極構造の検討を実施すると共に、絶縁膜、メッキ材料等を確定した。更に、評価プロセスの確立において、狭ピッチバンプの裏面プロービングと薄化チップ両面プロービング技術の開発を行い、TSV、バックサイドおよびチップ化の一連のプロセスでのインプロセスのテストを可能とした。

③-4：大電流対応の微小端子接合技術の開発

TSVの収束構造を考慮した電流密度耐性評価及び接続部材料単体での電流密度耐性評価を実施し、チップ間接合部構造案を策定した。特にTSV束ね構造において、電流集中する箇所の推定し、回避できる構造の仕様を策定した。

③-5：チップ積層プロセス技術の開発

加熱履歴による多ピン(数万端子)の積層チップの変形挙動を明らかにし、チップの性能や品質に与える影響評価基準を明確化した。また、大型・薄化・脆弱チップへのダメージを回避するチップ積層プロセスの基本実装条件を抽出した。その他、封止樹脂充填仕様、ダイシング仕様、はんだ接合仕様等も最適化を実施した。

③-6：積層チップのパッケージング技術・冷却技術の開発

配線仕様・層構成を基にパッケージ基板を原理設計し、試作・検証よりメカニカルチップ接合による接合耐久性の基礎確認を行った。また、微小区画毎に発熱制御可能なヒータを作成し、チップ上の発熱ばらつき・局所発熱を疑似的に発生させ、クーリングプレート内のマイクロチャンネル分配条件と冷却性能の関係を確認し、マイクロチャンネル流路設計の適正化を行った。さらに、クーリングプレートの腐食・浸食への耐久性検証を開始した。加えて、システムボードレベルの冷却性能検証のために、冷媒循環系の原理試作を行い熱輸送の検討を行った。

③-7：三次元プロセッサの設計開発、実証確認

三次元実装に向けた要件の抽出・方式検討を行い、プローブ処理プロセッサとしての最終目標を満たすフロアプラン及び基本仕様の検討を実施した。また、低コストでも十分なカバレッジが確保できる三次元実装LSI向けのテストの仕様検討を行った。更に、三次元実装を含んだレイアウト設計環境の構築と確認を実施し、併せて流用可能な回路のレイアウト設計を開始した。

4.3 実績推移

	平成25年度		平成26年度		合計	
	委託	助成	委託	助成	委託	助成
需給勘定(百万円)	565	252	1,450	991	2,015	1,243
特許出願件数(件)	4	-	0	-	4	-
論文発表件数(件)	0	-	0	-	0	-
講演件数(件)	0	0	0	0	0	0
プレスリリース(件)	0	0	0	0	0	0

※1月末時点

5. 事業内容

5.1 平成27年度事業内容

平成27年度は以下の研究開発を行う。また、必要に応じ市場等の現状把握及び将来動向調査を目的とした調査等を行う。

研究開発項目① 「車載用障害物センシングデバイスの開発」(委託)

①-1：測距センサデバイス・回路技術

(実施体制：(株)デンソー、(株)豊田中央研究所)

平成26年度に設計した単一の受光デバイス及び回路を拡張して、アレイ状の受光デバイス及び回路を設計し、その設計に基づきプロト試作を実施し、成立性を検証する。また平成26年度に開発した信号処理LSIのFPGAプロトをSOCプロセスに移植してLSIプロトを開発する。更に、実デバイスでの動作検証、特性評価を実施し、成立性を確認する。

①-2：三次元統合設計環境の開発

(実施体制：(株)デンソー、(株)図研、(独)産業技術総合研究所)

TEG評価とシミュレーションによりTSV-PDK(Process Design Kit)の1st版を開発する。また、統合設計ツールの解析ツールI/F機能を開発する。

①-3：印刷TSV技術の開発

(実施体制：ラピスセミコンダクタ(株)、住友精密工業(株)、(株)デンソー、(独)産業技術総合研究所)

TSV金属充填技術および装置について、平成26年度の成果を展開し、実証機開発・製作のための基本仕様を策定し、材料絞り込みを行い基本プロセスの開発を行う。また、TSV用絶縁層形成技術および装置について、新材料とその充填プロセスの検討を行い、評価用実験機の設計・製作および改善を行う。

①-4：印刷等によるマイクロバンプ形成技術・反り対策技術の開発

(実施体制：ラピスセミコンダクタ(株)、(独)産業技術総合研究所、(株)デンソー)

印刷等によるマイクロバンプ形成技術については、マイクロバンプTEG試作評価によるプロセスインテグレーション適用判断を行う。また、反り対策技術の開発については、反り対抗層を付加したTEG試作評価によるプロセスインテグレーション適用

判断を行う。

①-5：T S Vプロセスインテグレーション技術の開発

(実施体制：ラピスセミコンダクタ(株)、(株)デンソー、住友精密工業(株)、(独)産業技術総合研究所)

平成26年度評価結果を反映したT E G (P D K開発T E G)を設計、作製し、民生機器、産業機器信頼性基準を満たす技術仕様書を策定する。また、車載信頼性基準を満足させるための改良指針立案と、次年度予定の製品T E Gの設計指針を得る。

①-6：低応力積層/接続技術の開発

(実施体制：(株)デンソー、ラピスセミコンダクタ(株)、(独)産業技術総合研究所)

平成26年度に得られた知見を①-5のT E G設計および作成に反映させる。

①-7：三次元実装検査技術の開発

(実施体制：ラピスセミコンダクタ(株)、ルネサスエレクトロニクス(株)、(株)デンソー、(独)産業技術総合研究所)

電氣的テスト技術に関しては、平成26年度に開発したプローブカードの改善と、電氣的評価T E Gウエハの試作・評価を行い、20umピッチ/ ϕ 5um以下のマイクロバンプ直接プロービング技術を確立する。また、非破壊測定技術に関しては、平成26年度に開発した技術を改良し、不良に至る前兆の判別や検査時間短縮などの可能性を追求する。

①-8：三次元実装評価技術の開発

(実施体制：ラピスセミコンダクタ(株)、(独)産業技術総合研究所、(株)デンソー)

車載センサシステムに対応する電源安定化設計解析評価技術/熱解析・計測評価技術/連成解析評価技術を開発し、要素T E Gを設計・作製・計測評価するにより製品T E Gの設計指針を得る。また、標準化活動としては、JEITA-3D半導体サブコミッティ(SC)活動と連携し、T S V部位電気特性評価手法を国際標準化規格へ提案し目処付けを行う。

①-9：センシングデバイス、三次元積層技術に関する動向調査

(実施体制：(独)産業技術総合研究所、ラピスセミコンダクタ(株)、(株)デンソー)

T S Vの技術開発動向(学会、ITRS等)、製品市場の調査を継続して行い、本プロジェクトの技術仕様目標の見直しを行うとともに、T S V市場の可能性をリサーチする。また、コスト調査を重点的に行い、本プロジェクトの目標コストを明らかにする。

研究開発項目① 「車載用障害物センシングデバイスの開発」(助成)

(実施体制：(株)デンソー)

測距センサモジュールの以下構成部品に対するプロト試作を実施し、動作検証を行う。

- ・高出力LD+駆動回路
- ・電子スキャナ+駆動回路
- ・発光及び発光レンズ
- ・同期制御マイコンボード

研究開発項目② 「障害物検知・危険認識アプリケーションプロセッサの開発」(助成)

本研究開発項目は事業内容の追加を行い、平成27年度中に最終目標を達成する。

②-1：画像意味理解プロセッサプラットフォーム技術の開発

(実施体制：ルネサスエレクトロニクス(株))

②-1-1：画像意味理解プロセッサ技術

画像意味理解プロセッサ技術がメモリスループット：80 GByte/s 以上、単位消費電力当たり演算性能：1,000GOP/S/W 以上、の性能を達成可能であることを見積もるとともに、開発した評価チップ上で、前方監視に加え周辺監視用アプリケーションソフトウェアが動作することを示し、用意周到型アーキテクチャに基づく画像意味理解プロセッサの有効性を実証する。

②-1-2：画像意味理解プロセッサに向けたソフトウェア開発環境技術

用意周到型プロセッサに向けたAC-FW対応ランタイムマネージャを開発することでその有効性を実証する。また、画像意味理解APIライブラリを、用意周到型プロセッサの評価チップ上で動作検証を行い、その有効性を実証する。

②-1-3：前方監視用画像意味理解アプリケーションの実時間動作実証

前方監視用画像意味理解アプリケーションを、本事業で開発する画像意味理解プロセッサ向けに実装を行う。更に画像意味理解プロセッサの評価チップを搭載する評価ボードを用いて、実装したアプリケーションの評価を行い、システムが要求する性能で動作することを検証する。

②-2：車両周辺監視用画像意味理解アプリケーションソフトウェア技術の開発

(実施体制：クラリオン(株))

ベースアプリケーションソフトを画像意味理解プロセッサプラットフォームに移植し、高解像度画像を処理する為に必要な改良を加え、車両周辺監視アプリケーションの各ロジックが所定の動作を行っていることを検証する。更に、20km/h以下の速度で直進または旋回中の車両から、複数カメラ画像の同時処理による車両正面から左右各180°の範囲で移動中および停止中の歩行者、自動車、二輪車など多数の障害物の検知を行い、検知性能についてベースアプリと比較検証する。かつ、検知した障害物と自車との位置関係を把握することで、障害物の動きを予測して衝突の危険性が判定できることを検証する。

研究開発項目③ 「プローブデータ処理プロセッサの開発」(助成)

(実施体制：富士通(株))

③-1：三次元対応S/PI設計技術の開発

平成26年度に作成したフロアプランに基づきレイアウト配置設計を実施する。また平成26年度に実施したTSV経由のシステムボードレベルSI, PI解析手法を使用し、積層プロセッサモデルを含むシステムボードレベルのTSV経由マルチレーン25Gbps伝送、200～300Wクラス給電のSI, PI解析を実施する。それら成果をシステムボードレベルのSI, PI設計仕様へ反映する。

③-2：バックサイド設計技術の開発

20nmテクノロジーを用いたコアとキャッシュに電源供給を実現するバックサイド配線およびSiインターポーザ配線ならびに接続端子のデザインルールの確定し、バックサイド設計を確立する。

③-3：バックサイドウエハ処理技術の開発

積層工程を考慮したバックサイドプロセスフローを策定し、反り抑制の再配線構造および設計指針を確立する。また、機能評価TEGの試作と、その試作サイトの最終的な歩留りを検証する。さらに、ウエハレベル、チップ両面プロービング技術を用いて、TSV付デバイスの高周波特性を明確にする。

③-4：大電流対応の微小端子接合技術の開発

TSVの収束構造を考慮した接続部における許容電流値の明確化と、接続プロセス及び、接続部構造の妥当性を検証する。

③-5：チップ積層プロセス技術の開発

各チップ積層要素技術の基本条件をブラッシュアップ・改善し、最終評価TEGを用いて目標到達度を確認する(ジャンクション温度、製造マージン、接合品質、信頼性等)。さらに、積層チップのインターポーザ実装まで一貫した統合評価手法を策定し、各要素間の摺り合わせにより全体最適化を図り、量産・実用化に向けた実装プロセス条件、製造設備仕様、実装材料の購入仕様の策定を行う。

③-6：積層チップのパッケージング技術・冷却技術の開発

□20mm以上のチップで、積層チップ～パッケージ基板～システムボードの長期接合信頼性を確認し、パッケージ基板仕様を確立する。また、プロセッサチップのフロアプランと消費電力予測マップに対応したクーリングプレートの流路カスタム設計を行う。さらに、システム検証に向け、上記クーリングプレートの冷却性能および循環経路の流量-圧力損失特性を検証する。

③-7：三次元プロセッサの設計開発、実証確認

プロセッサの基本仕様の検討を完了させプロセッサの論理仕様を作成する。さらに、平成26年度までに開発した三次元実装のための要素技術とプロセッサの論理仕様を基にして論理回路入力を実施し、その論理の妥当性検証をシミュレーションで完了する。あわせて、三次元実装向けLSIテスト仕様をASICメーカーのテスト設計手法にマッピングし、DFT(Design For Test)回路として論理入力を完了する。

5.2 平成27年度事業規模

需給勘定 2,009百万円(継続)

※事業規模については変動があり得る。

6. その他重要事項

(1) 評価

NEDOは、(1)事業の位置付け・必要性、(2)研究開発マネジメント、(3)研究開発成果、(4)実用化・事業化に向けての見通し及び取り組みの4つの評価項目について、外部有識者による評価を行う。中間評価は平成27年度に、事後評価は平成30年度に実施する。研究開発項目②においては平成27年度に事後評価を実施する。

なお、中間評価等の結果を踏まえ、必要に応じてプロジェクトの加速・縮小・中止等、見直しを迅速に行う。評価の時期については、当該研究開発に係る技術動向、政策動向や当該研究開発の進捗状況等に応じて、前倒しする等、適宜見直すものとする。

(2) 運営・管理

研究開発全体の管理・執行に責任を有するNEDOは、経済産業省及び研究開発実施者と密接な関係を維持しつつ、本事業の目的及び目標に照らして適切な運営管理を実施する。具体的には、本プロジェクトの成果の受け手である事業部門関係者が参画して年1回以上開催する推進委員会、必要に応じ年数回開催する技術連絡会等において、プロジェクト全体の成果の進捗、事業化に向けた課題等を確認する事により進捗の確認及び管理を行うものとする。また、必要に応じて、ユーザーとの連携を促す等、成果の早期達成が可能になるよう努める。成果の早期達成が可能と認められた研究開発については、期間内であっても研究を完了させ、実用化へ向けた実質的な研究成果の確保と普及に努める。

(3) 複数年度契約等の実施

委託事業

原則として、平成25～27年度の複数年度契約を行う。

助成事業

原則として、平成25～27年度の複数年度交付を行う。

(4) 知財マネジメントにかかる運用

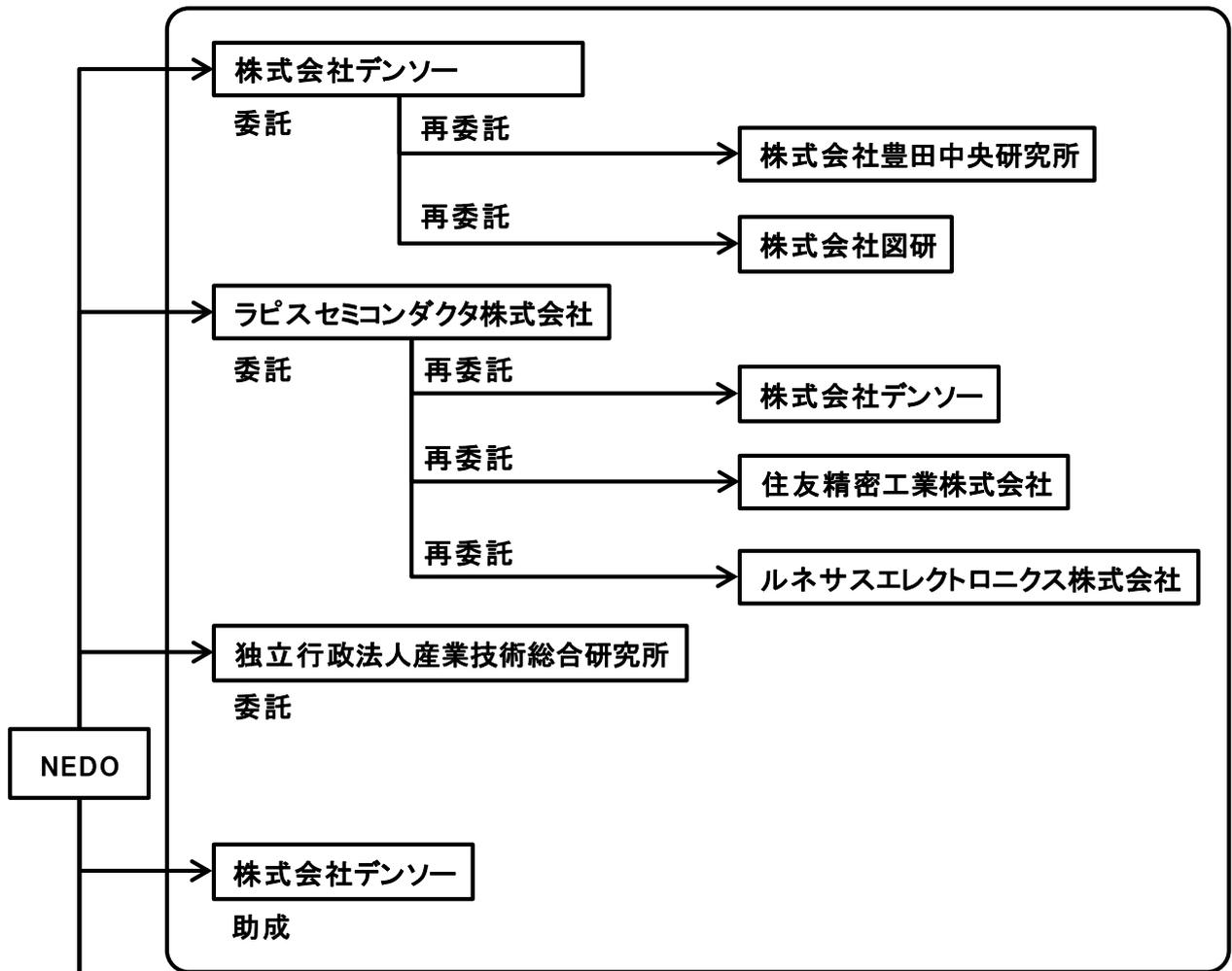
「NEDOプロジェクトにおける知財マネジメント基本方針」に従ってプロジェクトを実施する。(研究開発項目①の委託事業のみ)

7. 実施方針の改定履歴

(1) 平成27年2月制定

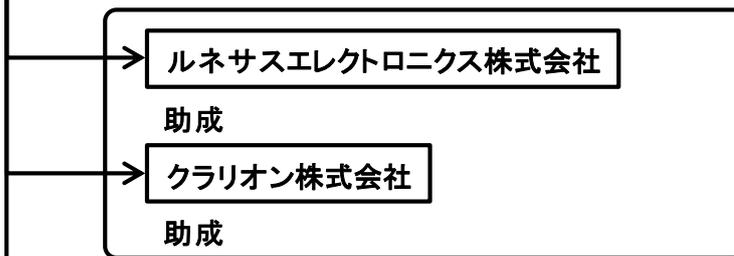
(2) 平成27年8月、研究開発項目②の実施期間変更に伴う改訂

研究開発項目①「車載用障害物センシングデバイスの開発」



研究開発項目②「障害物検知・危険認識アプリケーションプロセッサの開発」

(平成 28 年 2 月まで実施)



研究開発項目③「プローブデータ処理プロセッサの開発」

