

## 平成 2 7 年度実施方針

電子・材料・ナノテクノロジー部

## 1. 件名：

(大項目) 超低消費電力型光エレクトロニクス実装システム技術開発

## 2. 根拠法

独立行政法人新エネルギー・産業技術総合開発機構法第 1 5 条第 1 項第 1 号ニ

## 3. 背景および目的・目標

クラウドコンピューティングの進展によりデータセンタなどにおける情報処理量や通信トラフィックが指数関数的に増大しており、今後も情報量の増大が予測されている。現状技術の延長ではデータ伝送に係る電力消費量は増加し続け、平成 3 7 年には 4 倍の 2 5 0 0 億 k W h (現在の国内電力消費量全体の 4 分の 1) に膨らむと見込まれている。このため、情報処理機器・装置の低消費電力化と高速化を両立できる革新的技術の開発を進める必要がある。

電子機器に用いられている電気配線では、データ伝送量や伝送距離の増加に伴い信号伝送の損失が大きくなるのに対して、光配線によるデータ伝送では、それらが増大しても損失は一定であり、消費電力の増加は極めて小さいというメリットがある。そのため、光配線技術は半導体分野の主要なグローバル企業が次世代のデータセンタなどの低消費電力化・高速化技術として有力視しており、開発競争が繰り広げられている。

本研究開発は、我が国の将来の成長の糧となるイノベーションを創出する未来開拓研究プロジェクトの一つとして実施され、情報通信機器の省電力化と高速化を目的に、電子機器の電気配線を光化する光配線技術と電子回路技術を融合させた光エレクトロニクス実装システム技術を実現する基盤技術を確立することを目指すものである。

本研究開発により、世界市場の約 5 割を占めてきた光半導体分野における我が国産業界の国際優位性を維持するとともに、光エレクトロニクスを用いた新たなコンピューティング市場において我が国が競争力を獲得し、さらには半導体産業、回路基板産業やそれらをシステム化したサーバ、ルータ等の情報通信機器産業など幅広いエレクトロニクス産業の活性化にも資する。

本研究開発は、光エレクトロニクス実装基盤技術と、光エレクトロニクス実装システム化技術の 2 項目に大きく分けて実施する。具体的には、光導波路、光変調器や受光器等をシリコン上に高密度集積した光電子集積インターポーザ、ポリマー光配線と電気配線を形成した光電子ハイブリッド回路基板の作製技術や必要となる光および電子デバイス技術、そしてそれらを統合的に設計するための光エレクトロニクス統合設計環境の整備と目的性

能を大きく高める革新的デバイスの開発を光エレクトロニクス実装基盤技術として行い、光電子融合サーバ等、それぞれの目的に最適なアーキテクチャの明確化、関連する信号処理技術等の開発を光エレクトロニクス実装システム化技術で実施する。これらの技術開発により、電子機器のデータ伝送に関して、電気配線を用いる場合に比べて1/10の低消費電力化と通信速度あたりの面積比で1/100以下の小形化を実現し、電気配線を用いたサーバボードと比較して消費電力を3割削減でき、データセンタレベルでの運用が可能な光電子融合サーバを実現するための構成要素技術を確立するとともに、事業化に必要な国際標準を獲得することを目標とする。また、開発成果の一部は研究開発の進捗に合わせ、順次、実用化し、光配線と電子回路を融合させた光エレクトロニクス市場の創出と開拓を目指す。

#### 【委託事業】

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

##### (i) 実装基盤技術

###### (a) 光エレクトロニクス実装技術

【中間目標】(平成26年度末)

小型の高速・低消費電力光トランシーバと数十mm角のポリマー光配線を形成した光電子ハイブリッド回路基板を開発し、光入出力を持つLSIを実現するための基盤技術を確立する。

【最終目標】(平成29年度末)

5cm×5cm程度の光電子ハイブリッド基板上にLSIを搭載するモジュール化技術を確立し、LSIモジュールでの高速光インターコネクトを実現する。

###### (b) 光エレクトロニクス集積デバイス技術

【中間目標】(平成26年度末)

光信号の並列化技術、多重化技術を開発し、大容量信号伝送を実現するための基盤要素技術を確立する。また、低コスト化のための光素子の集積化技術と導波路技術を確立する。

【最終目標】(平成29年度末)

多数の光素子を集積した光電子集積インターポーザの大容量伝送を実現するための基盤集積技術を確立する。

###### (c) 光エレクトロニクスインターフェース技術

【中間目標】(平成26年度末)

100Gbps動作に対応するDSP-LSIと集積光送受信デバイスの試作を行い、基本性能評価と問題点の抽出を行う。

【最終目標】(平成28年度末)

低消費電力DSP-LSI最終プロトタイプを実現するとともに、データセンタ間

通信向け低消費電力100Gbpsデジタルコヒーレント光トランシーバを実証するための要素技術を確立する。

(d) 光エレクトロニクス回路設計技術

【中間目標】(平成26年度末)

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境の基本構成を構築し、統合設計を行うための基本的なフローの実証を行う。また、光デバイス設計の基盤技術として、光変調器等の開発に適用可能な電子・光連携TCADの基本構造を確立する。

【最終目標】(平成29年度末)

光デバイス設計用電子・光連携TCADと光電子集積インターポーザの設計を可能とする統合設計環境を連携させ、基本実装構造に関するデータベース(デザインキット)を整備し、光電子集積インターポーザを効率的に設計可能とする。

(ii) 革新的デバイス技術

[革新的光源・光検出器技術]

【中間目標】(平成26年度末)

温度安定シリコン上量子ドットレーザの基盤技術開発を進め、シリコン導波路結合型単チャンネル量子ドットレーザを実現する。また、超高感度受光器の基盤技術として受光器における暗電流抑制効果を実証する。

【最終目標】(平成29年度末)

光電子集積サーバ用の集積化光源への展開に向け、量子ドットレーザアレイを実現するとともにシリコン系基板上に直接成長した量子ドットレーザを試作する。また、導波路型受光器における暗電流抑制技術を実現する。これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光変調器技術]

【中間目標】(平成26年度末)

光電子集積サーバに使用する光電子集積インターポーザの光変調器の超小形化を可能とする新原理に基づく変調器として、10Gbps程度の高速動作を実現する。

【最終目標】(平成29年度末)

超小型高速変調器としてLN変調器を凌駕する実用性能を得る。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光配線技術]

【中間目標】(平成26年度末)

光電子集積サーバの配線密度を飛躍的に高めることできる3次元光配線技術にお

いて、層間方向への伝搬機能が可能であることを実証する。

**【最終目標】**（平成29年度末）

3次元光配線技術として垂直方向と水平方向の伝搬機能の統合を実現する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光エレクトロニクス回路技術]

**【中間目標】**（平成26年度末）

ハイブリッド回路基板上における半導体レーザの高効率化を行うとともに複数の光増幅器が並ぶアレイデバイスを実現する。

**【最終目標】**（平成29年度末）

異なる機能の光回路を同一回路基板上に集積し、光FPGAコンセプトを実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光スイッチングデバイス技術]

**【中間目標】**（平成26年度末）

サーバ回路におけるデータ通信の高効率化を可能とする導波路クロスバー型をベースとした超小型光スイッチを試作し、スイッチング動作を実証するとともに、超高速光信号処理デバイス実現にむけた基本的な論理動作を実現する。

**【最終目標】**（平成29年度末）

光スイッチマトリクス of 低電力化、光信号処理デバイスの10Gbps程度での動作を実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

## 研究開発項目②「光エレクトロニクス実装システム化技術の開発」

### (i) システム化技術

#### (a) サーバボードのシステム化技術開発

**【中間目標】**（平成26年度末）

光電子集積技術を最大限に活かすために光インターコネクションに要求される伝送スペック（変調速度、多重度、チャンネル数など）、および、光電子インターポーザの回路冷却に関する基本要件を明らかにする。また、光電子集積インターポーザと積層型ストレージチップ実装基板からなるハイブリッド型の光インターフェース付きSSDを試作し、標準ストレージインターフェースによる光接続動作を検証する。

**【最終目標】**（平成29年度末）

光電子集積サーバボードにおける伝送機能の主要部分からなる送受信部を試作し、要求スペックを満たす光伝送を実証する。また、光電子集積インターポーザに積層型

のストレージチップを実装した光インターフェース付SSD技術を確立する。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

【中間目標】(平成26年度末)

小型光トランシーバを搭載したアクティブ光ケーブル(AOC)を完成させ、筐体間接続における実用性を実証する。また、標準化動向を考慮しながら、光トランシーバとロジックLSI間の電気伝送に関するインターフェース仕様を決定する。

【最終目標】(平成29年度末)

LSIと光トランシーバの接続構造を決定する。また、策定した設計基準に基づき既存ロジックLSIを搭載できる基板を設計・試作し、光ケーブルを用いたLSI搭載基板間光接続を実現する。

(c) データセンタ間接続機器のシステム化技術開発

【中間目標】(平成26年度末)

一次試作の光デバイスおよびDSP-LSIを用いたトランシーバを試作し、デバイス制御動作を検証するとともに改良・完成度向上に向けた指針・フィードバック事項を抽出する。

【最終目標】(平成28年度末)

抽出した技術課題を解決し、目標である小型、低消費電力を満たす100Gbpsデジタルコヒーレント光トランシーバを実現する。

(d) 企業間ネットワーク接続機器のシステム化技術開発

【中間目標】(平成26年度末)

シリコン光導波路による波長合分波器を用いて1.25Gbpsの一芯双方向光トランシーバを実証する。

【最終目標】(平成29年度末)

シリコン光導波路による双方向多重合分波器と波長多重合分波器を組み合わせ集積試作し、一芯双方向波長多重動作をシリコンワンチップ上で実証するとともに、企業間ネットワーク向け波長多重合分波器実用化のための要求課題を抽出し、解決の目処を得る。

(ii) 国際標準化

【中間目標】(平成26年度末)

光インターコネクトに関する標準化団体(OIF(Optical Internetworking Forum)、IEEE802.3(Next gen 100G Optical Ethernet Study Group))に参画し、「キーメンバーコミュニティー」におけるプレゼンスを確立する。また、100Gbpsデジタルコヒーレント光トランシーバに関する標準化を推進する。

【最終目標】(平成29年度末)

本プロジェクトの成果である光実装部品における各種インターフェース等の標準化

提案活動を行い、実用化する開発成果の事業化に必要な標準の提案を行う。

#### 4. 事業内容及び進捗(達成)状況

東京大学 生産技術研究所 教授 荒川 泰彦をプロジェクトリーダーとし、以下の研究開発を実施した。

##### 4. 1 平成25年度 事業内容

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

###### (i) 実装基盤技術

(実施体制：P E T R A)

###### (a) 光エレクトロニクス実装技術

小型集積光トランシーバに関して、光回路、駆動電子回路、光源を試作し、送信部、受信部の1次試作・評価を行った。光源については良好な電流-光出力特性が得られることを確認した。光回路と駆動電子回路を組み合わせた光トランシーバの送信部、受信部の動作をそれぞれ検証し、所望のボーレートでの送信動作、受信動作を確認した。さらに、光信号・電気信号の入出力機構を構築し、小型集積光トランシーバのプロトタイプを完成させた。

光電子ハイブリッド基板に関しては、L S I パッケージ基板用光配線の高密度光導波路形成、高トレランスかつ低損失なミラーによる高効率光結合構造、外部光取出しコネクタ構造、回路基板との電気融合技術、低損失導波路材料探索およびプロセスについて開発を進め、試作を完了した。

###### (b) 光エレクトロニクス集積デバイス技術

並列多重化技術、波長多重化技術に関しては、変調器、受光器、合分波器の試作を完了した。並列多重化技術では、光素子駆動用電子回路、光入出力機構を集積光回路に組み込み、小型集積光トランシーバとしての基本動作を確認するとともに、試作した光デバイスの特性が期待通りであることを確認した。また、導波路に45°ミラー構造を作製し、シングルモード出力と低ミラー損失特性を実現した。波長多重化技術では、低電力な波長選択機構を持つ光源、広波長帯域で良好な受光感度を有する受光器、位相誤差が小さく良好なフィルタ特性を示す合分波器を実現し、波長多重化による大容量信号伝送に向けた各光素子の基本特性を確認した。

一芯双方向伝送技術では双方向波長多重フィルタの種々の構成を設計して試作評価を行い、光回路の最適化を行った。また、シリコン導波路とシングルモード光ファイバとの結合技術に関しては、偏波無依存結合を実現するためのスポットサイズ変換デバイスの構造設計と試作評価を行い、技術課題を抽出した。

高精度加工プロセス技術に関しては、液浸A r F露光プロセスによる加工精度を総

合的に確認するとともに、加工された導波路が優れた光学特性が得られることを確認した。

ウェーハレベルでの光素子評価を可能とするプローバ技術に関しては、プローバにファイバーアライメント制御機構を実装し、パッシブ光デバイスのウェーハレベル自動計測の立上げを行った。

低コストシリコンインターポーザ技術に関しては、光伝送の初期動作を達成すると同時に光導波路の波長特性およびプロセス温度耐性の評価を行った。

(c) 光エレクトロニクスインターフェース技術

DSPについては、ルータ・サーバ間インターフェース基本技術及び狭帯域化伝送基本技術をデジタル信号処理回路へ統合化し、省電力デジタル信号処理回路のレイアウト設計を実施し、最終的な消費電力の見積もりを行った。また、省電力DSP-LSIの試作に必要な全ての設計を完了し、最先端の微細CMOS技術を用いてLSIの試作製造を実施した。光デバイス部については、昨年度の基本設計と今年度試作するトランシーバおよびDSPとの整合性を勘案して形状および電気インターフェース等を改良した狭線幅光源モジュール、集積コヒーレント送受信光モジュールを試作した。

(d) 光エレクトロニクス回路設計技術

光、電気、熱、応力等の設計解析ツールが連携した、マルチフィジックスに対応した光エレクトロニクス実装システム統合設計開発環境の構築に必要なハードウェア、ソフトウェアなどの整備を進めた。また、光デバイス設計のための光・電子連携TCAD開発を進め、TCADとFDTD解析の連携を可能とするとともに、実装システム設計の基本的フローの検討を進めた。

(ii) 革新的デバイス技術

(実施体制：PETRA、東京大学、横浜国立大学、京都大学、東京工業大学、早稲田大学)

[革新的光源・光検出器技術]

シリコン上集積量子ドットレーザ技術に関しては、貼り合わせ技術を用いた導波路構造上量子ドットレーザの作製に成功するとともに、その高温動作(110℃まで)を実現した。

また、Ge受光器については、プラズマ酸化で形成したGeO<sub>x</sub>パッシベーションによる暗電流低減を実証するとともに、界面準位や界面固定電荷と暗電流との関係を明らかにし、暗電流低減の指針を得た。(東京大学)

[革新的光変調器技術]

広帯域低分散スローライト構造を採用したデバイスを作製し、100Kを超える範囲で均質な変調器性能を発揮することを確認した。(横浜国立大学)

#### [革新的光配線技術]

ナノスケール光配線技術に関しては、フォトニック結晶共振器構造の精密な設計調整、表面プロセスの最適化、および雰囲気制御や新共振器構造を詳しく検討することで光パルスバッファリング機能特性の向上の可能性を明らかにした。(京都大学)

#### [革新的光エレクトロニクス回路技術]

機能可変型光エレクトロニクス回路技術に関しては、化合物/Siハイブリッド構造を有するリング共振器反射型レーザと半導体増幅器を試作し、貼り付けプロセスなどの加工プロセスが有効であることを確認した。(東京工業大学)

#### [革新的光スイッチングデバイス技術]

ハイブリッド集積光スイッチングデバイス技術に関しては、全反射によるシリコン光スイッチの40dB程度の高消光比を実現する構造について設計指針を得た。多ポート光スイッチでの高速変調を、そのベース検討として4×4化合物半導体光スイッチで実現した。(早稲田大学)

### 研究開発項目②「光エレクトロニクス実装システム化技術の開発」

#### (i) システム化技術

(実施体制：PETRA)

##### (a) サーバボードのシステム化技術開発

伝送評価、微細接続評価用TEGと、試作した集積光トランシーバを用いて各種特性評価を行い、CPU間光インターコネクトを実現するための要件を抽出し、仕様を決定した。CPU間光インターコネクトに関しては、ハイエンドサーバ用インターコネクトに向けた光デバイスの構成や実装構造について概念設計を行った。また、シミュレーションや試作から技術課題を抽出した。

CPU/記憶素子間の光インターコネクトは、積層型ストレージチップに向けた積層検証チップの試作と評価を行った後、ストレージチップの設計と初期試作を行い、積層型ストレージチップの基本的な動作を確認した。また、標準ストレージインターフェースに対応した光素子駆動ICの設計と試作を行い、光モジュールに組込んでSATA規格の最高速度での光I/O動作を確認した。

##### (b) ボード間接続機器、筐体間接続機器のシステム化技術開発

集積光トランシーバを搭載したAOCの電気回路シミュレーションと評価を実施し、前年度に実施したTEGによる伝送特性評価との比較を行い、集積光トランシーバのAOCへの適用条件を明確にした。

##### (c) データセンタ間接続機器のシステム化技術開発

前年度に基本設計を行った光デバイス制御方式等のトランシーバの要素技術について詳細設計を実施した。トランシーバの目標サイズとして、より小型のCFPサイズも新たに視野に入れ、回路設計・実装設計を行うとともに試作を進め、一次試作D

S P - L S I、光デバイスを用いた小型デジタルコヒーレントトランシーバ実現の目的を付けた。

(d) 企業間ネットワーク接続機器のシステム化技術開発

一芯双方向光トランシーバの実証に向けて、上り方向と下り方向の機能を持つシリコンフォトニクスチップを試作し、実証実験に向けた技術課題の抽出を完了した。

また、ドライバ回路の試作評価を完了するとともに、一芯双方向光トランシーバの実用に適したパッケージ方式の検討を開始した。

(ii) 国際標準化

(実施体制：P E T R A)

O I Fにおいて標準化活動を実施し、小型光トランシーバ等に関する寄書提案を7件行った。

#### 4. 2 平成26年度事業内容

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

(i) 実装基盤技術

(実施体制：P E T R A)

(a) 光エレクトロニクス実装技術

平成25年度までに開発した回路を用いて小型集積光トランシーバの伝送実験を実施し、光回路、電気回路、実装技術における課題抽出・素子パラメータ等の最適化を行い、小型集積光トランシーバの改良試作・接続実証を行った。さらに、小型集積光トランシーバと大規模L S Iの組み合わせに向けて光回路、電気回路における課題抽出・回路構造等の最適化を行い、実証実験のための回路検討を行った。

また、光電子ハイブリッド回路基板技術の開発に関し、L S Iパッケージ基板用光配線の高密度光導波路形成、低損失なミラーによる高効率光結合構造、外部光取出しコネクタ、回路基板との電気融合技術、低損失導波路材料探索およびプロセスについて開発を進め、L S Iパッケージ基板の高速光信号伝送特性評価を行った。

以上により、小型の高速・低消費電力光トランシーバと数十mm角のポリマー光配線を形成した光電子ハイブリッド回路基板を開発し、光入出力を持つL S Iを実現するための基盤技術を確立した。

(b) 光エレクトロニクス集積デバイス技術

実装技術開発と連携して集積光トランシーバを評価し、光素子、光回路の仕様を最適化し、その特性をシミュレーション・試作で確認した。また、導波路中に外部入出力との高効率結合構造を試作するとともに、大規模L S Iとの組み合わせに向けたフォトニクス基本素子を試作した。大容量信号伝送を実現するための光素子構造の最適化、方式決定を行い、光波長多重化の基盤要素技術を確立した。回路搭載用変調器を試作し、低駆動電圧での高消光比を得て、25G動作を確認した。また回路搭載用受

光器を試作し、25G動作を確認した。

光集積回路の大規模化技術に関しては、通常のステッパ露光面積を超えるチップ作製のプロセス設計と試作評価を行い、大面積チップ作製における技術課題を抽出した。

一芯双方向光トランシーバ技術に関し、スポットサイズ変換器、双方向波長多重フィルタ、受光器、半導体レーザを集積実装した光デバイスを試作し、実用化に向けた技術課題の抽出を行った。さらにシングルモードファイバとの偏波無依存結合が可能なスポットサイズ変換器を設計し試作評価を行った。また、導波路端に低損失45°ミラー構造を作製、損失評価を行った。

光集積回路の大規模化技術に関し、半導体レーザ実装方法のプロセス構築を進め、チップ集積化の課題を抽出した。

ウェーブプローバ技術に関しては、光I/O用ファイバプローブの自動調心と整合するRF/ファイバ同時プロービングシステムの実装により、変調器、受光器等のウェーブレベルの評価手法を構築した。

低コストインターポーザ技術に関しては、小型光素子と集積化技術の開発を進めて中間目標である低コスト化のための光素子の集積化技術と導波路技術を確立し、ハイブリッド型光インターフェース付きSSDに適用して光接続動作を達成した。

低消費電力・高密度デバイス技術に関しては、研究開発項目①(ii)革新的デバイス技術開発で得られた成果を用いて、量子ドットレーザをSi導波路にウェーブボンディング実装し、レーザの基本動作を検証し、さらに、低消費電力SiGe光変調器を試作し、高速動作を検証した。

以上により、光信号の並列化技術、多重化技術を開発し、大容量信号伝送を実現するための基盤要素技術を確立した。また、低コスト化のための光素子の集積化技術と導波路技術を確立した。

#### (c) 光エレクトロニクスインターフェース技術

100Gbps動作に対応するDSP-LSIに関しては、実機での基本性能評価、光伝送系と組み合わせた評価を行った。この結果を踏まえ、CFP4級コヒーレントトランシーバに適合する超低電力DSP-LSIの検討に着手した。また、光デバイスについても改良試作を行い、詳細なデバイス仕様の決定と改良設計を実施し、良好な光デバイスの特性を確認した。

以上により、100Gbps動作に対応するDSP-LSIと集積光送受信デバイスの試作を行い、基本性能評価と問題点の抽出を行った。

#### (d) 光エレクトロニクス回路設計技術

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境の基本構成を構築し、システム統合設計を行うための基本的なフローの実証を行った。また、光デバイス設計の基盤技術として、光変調器等の開発に適用可能な電磁界シミュレー

タと電子デバイスTCADを連携させた電子・光連携TCADの基本構造を確立した。

(ii) 革新的デバイス技術

(実施体制：PETRA、東京大学、横浜国立大学、京都大学、東京工業大学、早稲田大学)

[革新的光源・光検出器技術]

シリコン上集積量子ドットレーザ技術に関しては、直接貼り合わせ技術を用いた導波路構造上量子ドットレーザにおいて、レーザ光のシリコン導波路層への結合を観測した。また、金属貼り合わせ導波路構造上量子ドットレーザの実現に成功したほか、レーザの高機能化に必要な量子ドットの高密度積層技術の開発などに取り組んだ。また、Ge受光器については、ウェーハボンディングおよび基板剥離技術を用いることで、Ge薄膜層をSi基板上に転写したGe-on-Si基板の作製に成功した。この基板を用いることで、Si基板上Ge受光器の作製に成功するとともに、プラズマ酸化による暗電流低減効果を実証した。歪SiGe変調器においては、素子最適化により世界最小レベルの電流動作を実証するとともに、マッハ・ツェンダー干渉計型光変調器による10Gbps動作にも成功した。

以上により、温度安定シリコン上量子ドットレーザの基盤技術開発を進め、シリコン導波路結合型単チャンネル量子ドットレーザ技術を実現した。また、超高感度受光器の基盤技術として受光器における暗電流抑制効果を実証した。(東京大学)

[革新的光変調器技術]

変調効率が高い楕形p/n接合をフォトニック結晶導波路と組み合わせ、通常のリブ型変調器に比べて5倍の変調効率を得た。さらに様々なスペックのバランスを追求した結果、長さ200μm、動作電圧1.75V、無変調時のオンチップ損失5dB、変調時の過剰損失0.8dB、消光比3dBという実用に近い性能での25Gbps変調に成功した。また3波長多重変調、QPSK変調の初期動作も得た。(横浜国立大学)

[革新的光配線技術]

フォトニック結晶光ナノ共振器の表面処理技術の最適化を行い、断熱的制御に基づくパルス光バッファリング手法の実証を行った。さらに、3次元フォトニック結晶内の導波路と外部空間の結合に関する定量的な検討を行い、3次元光配線技術において、層間方向への伝搬機能が可能であることを実証した。(京都大学)

[革新的光エレクトロニクス回路技術]

InPハイブリッドレーザに関し、平成25年度に達成した発振特性をもとに加工プロセス、構造を改善し、しきい値電流密度の低減、効率の向上とともにレーザ、光増幅器アレイ特性の向上、再現性の向上を図った。また、温度無依存導波路においては、無機材料を利用した温度無依存化の可能性を検討した。

以上により、ハイブリッド回路基板における半導体レーザの高効率化を行うとともに複数の光増幅器が並ぶアレイデバイスを実現した。(東京工業大学)

[革新的光スイッチングデバイス技術]

S i 光スイッチに関しては、交差導波路型について基本的な素子設計を終えて、導波路作製、イオン打込による電極形成などについて作製検討を行った。その結果基本的な導波や電気特性の知見を得た。高速光信号処理については、多重積層量子ドット S O A の高利得特性やフェムト秒応答、量子ドットの受動導波路化によるリング共振器フィルタの基本動作を確認した。

以上により、サーバ回路におけるデータ通信の高効率化を可能とする導波路クロスバー型をベースとした超小型光スイッチを試作し、スイッチング動作を実証するとともに、超高速光信号処理デバイス実現にむけた基本的な論理動作を実現した。(早稲田大学)

研究開発項目②「光エレクトロニクス実装システム化技術の開発」

(i) システム化技術

(実施体制：P E T R A)

(a) サーバボードのシステム化技術開発

C P U 間光接続実証のための基本仕様を盛り込んだ光電子集積インターポーザの回路、実装と冷却の設計および試作を実施することで基本要件を明らかにした。また、ハイエンドサーバ用光インターコネクションに要求される伝送スペックや実装要件を検討し、多チャンネルを高密度収容する仕様の設計を行うとともに、光デバイスの構成や実装構造について設計および試作を行い、光インターコネクションの課題を抽出した。さらに、大規模 L S I を想定した F P G A と小型集積光トランシーバを同一のインターポーザに搭載する一次仕様で設計、試作するとともに評価用ベンチを用いて、光 I / O コア 単体での基本伝送評価を実施した。

また、平成 2 5 年度に実施したストレージチップ初期試作で抽出した課題に対する修正設計と試作検証を行い、積層型ストレージチップの動作確認と、それを用いた S S D モジュール初期試作を行った。さらに、標準ストレージインターフェース (S A T A) 対応の光伝送モジュールを試作し、これらを組み合わせて中間目標であるハイブリッド型光インターフェース付き S S D を試作して標準ストレージインターフェースによる光接続動作を検証した。

以上により、光電子集積技術を最大限に活かすために光インターコネクションに要求される伝送スペック (変調速度、多重度、チャンネル数など)、および、光電子インターポーザの回路冷却に関する基本要件を明らかにした。また、光電子集積インターポーザと積層型ストレージチップ実装基板からなるハイブリッド型の光インターフェース付き S S D を試作し、標準ストレージインターフェースによる光接続動作を

検証した。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

集積光トランシーバを搭載したAOCの設計を完成させ、サーバ筐体間の接続を模したテストベンチを用いて伝送実証を実施した。AOCとしては、標準化動向を見据えながら、QSFPの仕様に準拠したものを設計し、伝送評価を実施した。

(c) データセンタ間接続機器のシステム化技術開発

低電力DSP-LSI、集積光デバイスを4インチ×5インチサイズの小型トランシーバ、および、より小型のCFPサイズのプラグブルトランシーバに適用し、これらのトランシーバの試作を実施した。いずれのトランシーバともに良好な特性が確認され、データセンタ間ネットワークへのデジタルコヒーレント技術の適用に目途を付けた。

(d) 企業間ネットワーク接続機器のシステム化技術開発

シリコン光導波路による波長合分波器を用いて1.25Gbpsの一芯双方向光トランシーバを実証し、実用化に向けた技術課題を抽出した。また、実用に適切なパッケージ方式を検討し、光結合系と電気配線に関する試作評価を完了した。

(ii) 国際標準化

(実施体制：PETRA)

OIFにおいて標準化活動を実施し、小型光トランシーバ等に関する寄書提案を20件行った。合わせて、IEEE、ITU-T等の関連標準化動向の情報収集を行った。OIFとIEEE802.3において、「キーメンバーコミュニティ」おけるプレゼンスを確立した。

4.3 実績推移

	平成24年度	平成25年度	平成26年度
	委託	委託	委託
実施額推移 需給勘定(百万円)	0 (NEDO) 2,800 (経済産業省)	2,452 (NEDO)	3,548 (NEDO)
特許等出願件数 (件)	20	17	14※
論文発表数 (報)	7	26	65※
フォーラム等 (件)	1	0	2※

※平成27年1月22日時点

5. 事業内容

東京大学 生産技術研究所 教授 荒川 泰彦をプロジェクトリーダーとし、以下の研究開発を実施する。実施体制については、別紙を参照のこと。また、本事業の運営等に活用するため必要に応じて調査等を行う。

## 5. 1 平成27年度（委託）事業内容

### 研究開発項目①「光エレクトロニクス実装基盤技術の開発」

#### (i) 実装基盤技術

(実施体制：P E T R A)

#### (a) 光エレクトロニクス実装技術

平成26年度までに開発した回路を用いて小型集積光トランシーバの伝送実験を実施し、光回路、電気回路、実装技術における課題抽出・最適化を行い、LSIモジュール内の高速光インターコネクトに向けて光回路、電気回路における課題抽出・最適化し、実証実験のための回路設計および試作を行う。さらに研究開発項目②(i)システム化技術で実施するFPGA等の電気LSIを用いた伝送実験で用いるサンプルを提供し、その測定結果を受けて小型集積光トランシーバの光学特性(パワーバジェット)、電気特性の改良に向けた回路設計および試作を行う。

また、光電子ハイブリッド回路基板技術の開発に関し、小型集積トランシーバの実装、伝送評価を行う。

#### (b) 光エレクトロニクス集積デバイス技術

実装技術開発と連携して集積光トランシーバを評価し、光素子、光回路の仕様を最適化し、その特性をシミュレーション・試作で確認する。研究開発項目①(i)(a)光エレクトロニクス実装技術と協力して、LSIモジュール内の高速光インターコネクト等で必要となる動作条件の自立最適化に向けて必要となる光素子を抽出し試作を行う。

また、光電子集積インターポーザに向けたフォトリソ基本素子を試作する。大容量化に向けて多数の光素子を集積した集積光I/Oチップの試作を完了し、大容量伝送技術の課題を抽出する。またコスト低減のための構造案を提案する。

一芯双方向光トランシーバ技術に関し、平成26年度に開発した各種要素デバイスを集積する工程の開発を行う。また、WDM-PON用光トランシーバに必要なGe-APDと変調器の技術開発を開始して初期特性を評価する。

光集積回路の大規模化技術に関し、半導体レーザ実装方式を確立し必要となる光素子を開発する。これにより更なる省電力化を実現する。また、光集積回路の集積モジュール開発・試作・評価を進め、光集積回路チップを大規模集積化する基盤要素技術を確立する。

低コストインターポーザ技術に関し、低コスト化のためのバルクシリコン基板上の小型光素子と集積化技術の開発を進めて、光素子の更なる小型集積化、低損失化の試

作検証を行う。

低消費電力・高密度デバイス技術に関し、研究開発項目①(ii)革新的デバイス技術開発で得られた成果を用いて、量子ドットレーザをSi導波路にウェーハボンディング実装し、レーザの高効率・低電力化を検証し、さらに、低消費電力SiGe変調器を試作し、低電圧・低消費電力化・低損失化について検証する。

(c) 光エレクトロニクスインターフェース技術

100Gbps動作に対応するDSP-LSIに関しては、平成26年度に実施した超低電力DSP-LSIの基本設計結果に基づき、各要素技術の詳細設計を行い、統合化後の機能・性能についての評価を行う。光デバイスについては超小型化基本検討結果に基づき、CFP4級コヒーレントトランシーバに適合する超小型集積化光デバイスの詳細設計並びに要素回路の初期試作を行う。

(d) 光エレクトロニクス回路設計技術

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境に関しては、平成26年度までに開発した基本構成について、デバイス・実装構造のCAD実装の最適化を進め、システム統合設計フローの検証を行う。また、電子・光連携TCADに関しては、平成26年度までに開発した基本構成について、デバイス・実装構造のCAD実装の最適化を進め、統合設計環境との連携強化を行う。

(ii) 革新的デバイス技術

(実施体制：PETRA、東京大学、横浜国立大学、京都大学、東京工業大学、早稲田大学)

[革新的光源・光検出器技術]

シリコン上集積量子ドットレーザ技術に関しては、シリコン導波路結合型レーザのレイ化に向けた検討を進めるとともに、その高性能化に資する結晶成長およびプロセス技術の深化を図る。また、シリコン系基板上直接成長量子ドットレーザについてもその技術開発を加速する。また、Ge受光器については、ウェーハボンディングで作製したGe-on-Si基板の高品質化に関する研究を進める。貼り合せ後のアニール等を最適化することで、低残留キャリア濃度Ge層の実現を目指す。歪SiGe変調器においては、高Ge組成デバイスの作製を検討するとともに、空乏層型素子の検討を進める。また蓄積型素子のゲート作製技術の検討も進める。(東京大学)

[革新的光変調器技術]

25Gbps変調において、適度な長尺化、スローライトの群屈折率の増大、製作精度の向上、位相整合条件の追求を行う。これにより現状の損失と10nm以上の波長帯域を維持しつつ、動作電圧を低減させる。また波長帯域内での特性ゆらぎとそれが伝送特性に与える影響を調査する。多波長動作、QPSK動作の高性能化もはかる。(横浜国立大学)

#### [革新的光配線技術]

フォトニック結晶光ナノ共振器の作製技術および測定環境の最適化を行い、断熱的制御に基づくパルス光バッファリング手法の高度化を行う。また、3次元フォトニック結晶内の導波路の集積度についての定量的な検討を行う。(京都大学)

#### [革新的光エレクトロニクス回路技術]

InPハイブリッドレーザおよびSOAアレイに関して、アレイ特性の均一化に注力するとともに、1.3 $\mu$ m帯波長のハイブリッドレーザに関しての取り組みを行う。また、SOAアレイ、ハイブリッドレーザを組み合わせた機能回路の作製を行う。(東京工業大学)

#### [革新的光スイッチングデバイス技術]

Si交差導波路反射型光スイッチについて、平成26年度で達成した成果を踏まえて、作製プロセスの向上による低損失化、電極領域形成の制御性の向上を図ることにより、一層の低消費電力動作と4 $\times$ 4を目指した多ポート化への展開を図る。高速光信号処理素子の数Gbps動作を目指す。Si導波路との光結合ハイブリッド集積条件を検討する。(早稲田大学)

### 研究開発項目②「光エレクトロニクス実装システム化技術の開発」

#### (i) システム化技術

(実施体制：P E T R A)

##### (a) サーバボードのシステム化技術開発

CPU間光接続実証のために、平成26年度に設計した、大規模LSIと小型集積光トランシーバを同一のパッケージ基板に搭載する光I/O付LSIの二次仕様として、多チャンネルを高密度収容する試作とその評価を行う。また、ハイエンドサーバ用光インターコネクションに要求される伝送スペックや実装要件を検討し、光デバイスの構成や実装構造について設計および試作を行い、光インターコネクションの基本動作を実証するとともにシステム化にあたっての必要な機能を検証する。このため、大規模LSIを想定したFPGAと小型集積光トランシーバを同一のインターポーザに搭載する評価用ボード、あるいはそれと同等の機能を集積した評価用ボードを用いて、ボード間の光伝送評価を実施する。

また、低コストシリコンインターポーザ技術を用いたストレージ用低コスト光I/Oモジュールの基本構成について設計に取り組む。

##### (b) ボード間接続機器、筐体間接続機器のシステム化技術開発

集積光トランシーバを搭載したAOC(QSFP)を実際のシステムを模した評価用ボード間システムを模した機器に組み込んで、性能、機能評価を行うとともに信頼性評価を開始する。

##### (c) データセンタ間接続機器のシステム化技術開発

平成26年度に試作したトランシーバに比較して実装サイズが半分以下となる、CFP4級コヒーレントトランシーバの基本設計を実施し、課題抽出を行うとともに、超低電力DSP-LSI、超小型集積化光デバイスの設計にフィードバックを行う。この結果に基づき、CFP4級コヒーレントトランシーバ一次試作に取り組む。

(d) 企業間ネットワーク接続機器のシステム化技術開発

一芯双方向光トランシーバ用集積チップの特性改善とアナログフロントエンド回路の開発を行うとともに、平成26年度に開発したパッケージ技術と組み合わせて、一体型一心双方向光トランシーバのプロトタイプを試作開発する。

(ii) 国際標準化

(実施体制：PETRA)

OIFにおいて、小型光トランシーバ等に搭載する光部品の標準化活動を行うとともに、CFP4級コヒーレントトランシーバに関する標準化活動を積極的に実施していく。合わせて、IEEE、ITU-T等の関連標準化動向の情報収集を行う。

5. 2 平成27年度事業規模

委託事業

需給勘定 3, 470百万円 (継続)

(事業規模については変動がありうる。)

6. その他重要事項

(1) 評価の方法

NEDOは、技術的及び政策的観点から、研究開発の意義、目標達成度、成果の技術的意義及び将来産業への波及効果等について、外部有識者による研究開発の最終評価を平成29年度に実施する。

(2) 運営・管理

研究開発全体の管理・執行に責任と決定権を有するNEDOは、経済産業省及び研究開発実施者と密接な関係を維持しつつ、事業の目的及び目標、並びに本研究開発の目的及び目標に照らして適切な運営管理を実施する。具体的には、必要に応じて、外部有識者の意見を運営管理に反映させる技術推進委員会等における外部有識者の意見を運営管理に反映させる他、四半期に一回程度事業の進捗について報告を受けること等により進捗の確認及び管理を行うものとする。

7. 実施方針の改訂履歴

(1) 平成27年2月制定

(別紙)

