

「超低消費電力型光エレクトロニクス実装システム技術開発」基本計画

I o T 推進部

1. 研究開発の目的・目標・内容

(1) 研究開発の目的

①政策的な重要性

クラウドコンピューティングや I o T (もののインターネット) の利用拡大、A I (人工知能) の活用が急速に進んでおり、データセンタなどにおける情報処理量や情報通信トラフィックが指数関数的に増大しており、今後も情報量の増大が予測されている。現状技術の延長ではデータ伝送に係る電力消費量は増加し続け、平成 3 7

(2025) 年には 1 5 0 0 億 k W h (現在の国内電力消費量全体の 6 分の 1) に膨らむと見込まれている。情報処理で発生する排熱を少ない電力で処理できるようになったことなどにより、データセンタの市場規模の伸びに対する消費電力量の伸びは徐々に小さくなる傾向にあるが、一層の省電力化のためには、情報処理機器・装置そのものの低消費電力化と高速化を両立できる技術開発と社会実装を進める必要がある。こうした状況を踏まえ、内閣府が平成 2 8 (2016) 年 1 月策定した第 5 期科学技術基本計画および平成 2 9 (2017) 年 6 月に策定した科学技術イノベーション総合戦略 2 0 1 7 の中では、「超スマート社会」(Society5.0) 実現のために情報通信基盤技術の開発強化が掲げられ、大規模データを高速にリアルタイムにかつ少ない消費電力で処理するためのデバイスおよびネットワーク実現が求められている。

電子機器に電気配線を用いる場合データ伝送量や速度、伝送距離の増加に伴い信号伝送の損失が大きくなるのに対して、光配線を用いる場合それらが増大しても損失は一定であり消費電力の増加は極めて小さいという特性がある。このメリットを生かして、光配線は高速インターネット網や携帯電話基地局で利用されているほか、近年はデータセンタ等の低消費電力化・高速化技術として光配線技術が有力視され、半導体関連企業などで研究開発が進められている。

②我が国の状況

我が国では、平成 2 1 (2009) 年度から 2 5 (2013) 年度まで、内閣府・総合科学学術会議の下で日本学術振興会 (J S P S) が進める「最先端研究開発支援プログラム (F I R S T プログラム)」においてフォトンクス・エレクトロニクス融合システム基盤技術開発 (P E C S T : Photonics-Electronics Convergent System Technology) 事業が進められ、光源・受信器・導波路など光インターコネクに必要

な技術を1つのシリコンチップに集積し光集積回路として機能させるための研究開発が行われ、光集積回路として世界最高の情報伝送密度を実証することに成功し、世界をリードするポジションを獲得している。また、平成20（2008）年度から29（2017）年度まで、文部科学省（JST）の「先端融合領域イノベーション創出拠点形成プログラム」において光ネットワーク超低エネルギー化技術拠点事業が進められ、シリコンフォトニクススイッチ等の基盤技術開発とネットワークシステムの構築により大容量データを超低消費電力で伝送できる光パスネットワークの原理を実証している。

③世界の取組状況

海外では、政府資金投入による大型プロジェクトとして研究開発活動が活発に進められている。

例えば、欧州では「7th Research Framework Programme (FP7)」（2007年～2013年、総額68億円）が実施され、その後継として「HORIZON2020」の中で12のシリコンフォトニクス関連のプロジェクト（2015年～2020年、総額51億円）が遂行されている。

米国でも「DARPA Projects for Silicon Photonics」（2006年～2012年、総額86億円）等の取組があり、2015年以降は日本のプロジェクトをモデルにしてシリコンフォトニクスの実装及びものづくりを目的とするプロジェクト「The American Institute for Manufacturing Integrated Photonics (AIM Photonics)」（2015年～2019年、総額726億円）、及び「Energy-efficient Light-wave Integrated Technology Enabling Networks that Enhance Datacenters (ENLITENED)」（2017年～2020年、前半2年の総額約28億円）が立ち上がっている。

④本事業のねらい

本研究開発は、情報通信機器の省電力化と高速化を目的に、電子機器の電気配線を光配線に置換する光配線技術と電子回路技術を融合させた光エレクトロニクス実装システム技術を実現する基盤技術を確立することを目指す。

本研究開発で成果を得ることにより、光半導体分野における我が国の国際優位性を維持するとともに、光エレクトロニクスを用いた新たなコンピューティング市場において我が国が競争力を獲得し、さらには半導体産業、回路基板産業やそれらをシステム化したサーバ、ルータ等の情報通信機器産業などのエレクトロニクス産業の活性化にも資する。

（2）研究開発の目標

①アウトプット目標

本研究開発では、電気配線を用いたサーバボードに比べて消費電力を3割削減できかつデータセンタレベルでの運用が可能な光電子融合サーバを実現するための要素技術を確立することを目標とする。

具体的には、電子機器のデータ伝送において10Tbps/ノードの伝送帯域と電気配線を用いる場合と比較して1/10の低消費電力化を、また通信速度あたりの面積比で1/100以下の小型化（100倍の帯域密度）を実現する。

研究開発の進捗に合わせ開発成果の一部を順次実用化し、光配線と電子回路を融合させた光エレクトロニクス市場の創出と開拓を目指す。

本プロジェクトでは、平成29（2017）年度までに実施した光エレクトロニクス実装基盤技術開発及び光エレクトロニクスシステム化技術開発により上記アウトプット目標を実現可能とする技術を確立している。引き続き研究開発を行い、プロジェクト完了までに上記目標を達成する。

個々の開発項目における中間及び最終目標に関しては、別紙1および2を参照のこと。

②アウトカム目標

本事業で開発される技術をサーバ、データセンタ、ネットワーク機器等に適用し普及させることにより、平成42（2030）年には国内で年間約1500万トンのCO₂排出に相当するエネルギーが削減されると見込まれる。

また、グローバルな市場創出効果として平成42（2030）年度に1.26兆円程度が期待される。

③アウトカム目標達成に向けての取組

研究開発の成果は、各実施者が自社に持ち帰り、実用化のための技術開発等を実施して事業化を進める。また、開発成果の新たな適用先の探索と顧客価値の評価に努める。このような取組を通じて、本プロジェクトの研究開発成果で実現するIT機器の高い省エネルギー性能とデータ転送性能を強みとして、市場の創出とシェア獲得を迅速に進め、IT機器の電力消費量低減とCO₂排出量の削減を推進する。

研究開発と並行して、光エレクトロニクス技術の標準化を図り、研究開発の成果が迅速かつ広く世界の市場で受け入れられるよう努める。また、ニュースリリース、展示会への出展、シンポジウム開催等の取組を通じて本事業の情報発信及び光エレクトロニクス技術の普及促進を行うと共に、光エレクトロニクス技術に関する人材育成の活動により企業や大学における研究活動の支援等を行う。

（3）研究開発の内容

上記目標を達成するために、以下の研究開発項目について、別紙の研究開発計画に基づき、研究開発を実施する。

【委託事業】

研究開発項目① 光エレクトロニクス実装基盤技術の開発

- (i) 実装基盤技術
 - (a) 光エレクトロニクス実装技術
 - (b) 光エレクトロニクス集積デバイス技術
 - (c) 光エレクトロニクスインターフェース技術
 - (d) 光エレクトロニクス回路設計技術
- (ii) 革新的デバイス技術

研究開発項目② 光エレクトロニクス実装システム化技術の開発

- (i) システム化技術
 - (a) サーバボードのシステム化技術開発
 - (b) ボード間接続機器、筐体間接続機器のシステム化技術開発
 - (c) データセンタ間接続機器のシステム化技術開発
 - (d) 企業間ネットワーク接続機器のシステム化技術開発
 - (e) 光電子集積インターポーザのデバイス・実装技術開発
 - (f) 光電子集積インターポーザのシステム化技術開発
- (ii) 国際標準化

以上の研究開発は、実用化まで長期間を要するハイリスクな基盤的技術に対して、産官学の複数事業者が互いのノウハウなど持ち寄り、協調して実施する事業であり、委託事業として実施する。

2. 研究開発の実施方式

(1) 研究開発の実施体制

プロジェクトマネージャーに国立研究開発法人新エネルギー・産業技術総合開発機構（以下「NEDO」という。）IoT推進部 中山 敦 を任命して、プロジェクトの進行全体を企画・管理や、そのプロジェクトに求められる技術的成果及び政策的効果を最大化させる。

また、研究開発に参加する研究開発グループが持つ研究開発ポテンシャルを最大限活用することにより効率的な研究開発の推進を図る。この目的でNEDOが委嘱する研究開発責任者（プロジェクトリーダー）として、国立大学法人東京大学 生産技術研究所 光電子融合研究センター長 荒川泰彦氏を置き、効果的な研究開発を実施する。

本研究開発は、経済産業省において我が国の将来の成長の糧となるイノベーションを創出する未来開拓研究プロジェクトの一つである「光エレクトロニクス」として平成24（2012）年度に立ち上げられた10年間のプロジェクトであり、事業開始から平成2

9 (2017) 年度末まで6年間の研究開発実施者を平成24 (2012) 年度に企業、大学等の研究機関(委託先から再委託された研究開発実施者を含む)から公募によって選定し、共同研究契約等を締結する研究体を構築して開始したものである。

これを受けNEDOは平成25 (2013) 年度から29 (2017) 年度まで5年間の基本計画を策定し、研究開発を実施した。

平成29 (2017) 年度に実施した中間評価において、プロジェクトの必要性、研究開発マネジメント、研究開発の成果、実用化・事業化に向けた取組および見通しが評価され、当初計画した計10年間の事業遂行が妥当と認められた。

以上のことより、平成30 (2018) 年度から33 (2021) 年度まで4年間の研究開発実施者を公募により選定する。公募は、企業や大学等の研究機関等(以下、「団体」という。)のうち原則として日本国内に研究開発拠点を有するものを対象とし、単独又は複数で研究開発に参加するものとする。ただし、国外の団体の特別の研究開発能力や研究施設等の活用又は国際標準獲得の観点から必要な場合は、当該の研究開発等に限り国外の団体と連携して実施することができるものとする。

(2) 研究開発の運営管理

研究開発全体の管理・執行に責任と決定権を有するNEDOは、経済産業省及び研究開発実施者と密接な関係を維持しつつ、事業の目的及び目標、並びに本研究開発の目的及び目標に照らして適切な運営管理を実施する。具体的には、NEDOは四半期に一回程度事業の進捗について実施者から報告を受けること等により各研究開発項目の進捗と研究開発項目間の整合性・連携状況の確認を行うと同時に、政策動向・業界技術動向等も把握して、必要な対策を合議し、PLおよび実施者と連携して実施する。必要に応じて技術推進委員会等を開催して外部有識者の意見を運営管理に反映するものとする。

3. 研究開発の実施期間と経緯

2. (1) ですでに述べたとおり、経済産業省は未来開拓研究プロジェクト「光エレクトロニクス」の事業期間として平成24 (2012) 年度から平成33 (2021) 年度(10年間)を予定し、平成24 (2012) 年度から平成29 (2017) 年度までの6年間の実施者を公募した。平成25 (2013) 年度からはNEDOが、平成29 (2017) 年度までの5年間の基本計画を策定し研究開発を実施した。平成29 (2017) 年度に実施した中間評価において、プロジェクトの必要性、研究開発マネジメント、研究開発成果、実用化・事業化に向けた取組及び見通しが評価され、それを踏まえ当初計画された計10年間の事業として実施する。

以上の経緯と平成29 (2017) 年度まで計6年間の研究開発の成果を踏まえ、平成25 (2013) 年度にNEDOが策定した基本計画の一部を見直して平成30 (2018) 年度から平成33 (2021) 年度まで4年間の研究開発を継続する。変更点は別紙1および2を参照のこと。

4. 評価に関する事項

NEDOは、技術的及び政策的観点から、研究開発の意義、目標達成度、成果の技術的意義及び将来産業への波及効果等について、外部有識者による研究開発の評価を事業項目毎に実施する。具体的には、本基本計画の対象期間中の平成26(2014)年度、平成29(2017)年度に中間評価を実施済みであり、また平成31(2019)年度に中間評価、平成34(2022)年度に事後評価を実施する。評価結果は、経済産業省と相談のうえ、事業の延長・加速・縮小や必要な体制の再構築などを含めて後年度の研究開発に迅速に反映することとする。

なお評価の時期は、当該研究開発に係る技術動向、政策動向や当該研究開発の進捗状況等に応じ、前倒しする等適宜見直すものとする。

5. その他重要事項

(1) 研究開発成果の取扱い

①成果の普及

得られた研究開発成果のうち、共通基盤技術に係るものについては、プロジェクト内で速やかに共有した後、NEDO及び実施者が協力して普及に努めるものとする。

②標準化との連携

得られた研究開発の成果については、成果のグローバル展開に向けてオープン/クローズド戦略に基づき事業戦略と一体となった国際標準を進める。また、諸外国に先んじて国際標準を獲得するため、国際標準提案に係る戦略的かつ迅速な国際標準獲得活動を実施する。

③知的財産権の帰属

委託研究開発の成果にかかわる知的財産権については、「国立研究開発法人新エネルギー・産業技術総合開発機構 新エネルギー・産業技術業務方法書」第25条の規定等に基づき、原則として、すべて委託先に帰属させることとする。

④知財マネジメントに係る運用

本プロジェクトは、「NEDOプロジェクトにおける知財マネジメント基本方針」を適用する。

(2) 基本計画の変更

プロジェクトマネージャーは、当該研究開発の進捗状況及び評価結果、社会・経済的状況、国内外の研究開発動向、政策動向、第三者の視点からの評価結果、研究開発費の

確保状況等、プロジェクト内外の情勢変化を総合的に勘案し、必要に応じて目標達成に向けた改善策を検討し、達成目標、実施期間、実施体制等、プロジェクト基本計画の見直しを弾力的に行うものとする。

(3) 根拠法

本プロジェクトは、国立研究開発法人新エネルギー・産業技術総合開発機構法第15条第1号ニ及び第9号に基づき実施する。

6. 基本計画の改訂履歴

- (1) 平成25(2013)年3月制定。
- (2) 平成27(2015)年9月、根拠法の追加に伴う改訂。
- (3) 平成30(2018)年1月、平成30(2018)年度から平成33(2021)年度の基本計画追加に伴う改訂。

(別紙1) 研究開発計画

研究開発項目①光エレクトロニクス実装基盤技術の開発

1. 研究開発の必要性

クラウドコンピューティングやI o T (もののインターネット) の利用拡大、A I (人口知能) の活用が急速進んでおり、データセンタなどにおける情報処理量や通信トラフィックが指数関数的に増大しており、今後も情報量の増大が予測されている。

電子機器に電気配線を用いる場合データ伝送量や速度、伝送距離の増加に伴い信号伝送の損失が大きくなるのに対して、光配線を用いる場合それらが増大しても損失は一定であり消費電力の増加は極めて小さいという特性がある。このメリットを生かして、光配線は高速インターネット網や携帯電話基地局で利用されているほか、近年はデータセンタ等の低消費電力化・高速化技術として光配線技術が有力視され、半導体分野の企業で研究開発が進められている。

本研究開発では、電子機器の電気配線を光配線に置換し電子回路技術を融合させる光エレクトロニクス実装システム技術の根幹となる光電子集積インターポーザ、光電子ハイブリッド回路基板等を実現するための構成要素技術の開発と、高速化、省電力化、小型化などの面で画期的な性能向上や中期的な技術基盤の変化をもたらす革新的デバイス技術の開発を行う。

2. 具体的研究内容

(i) 実装基盤技術

(a) 光エレクトロニクス実装技術

電気配線と光配線が融合した光電子ハイブリッド回路基板の作製技術、高密度の光・電気のインターフェースを備えた光電子集積インターポーザを光電子ハイブリッド回路基板に実装するための実装技術とインターフェース技術及び高信頼、低コスト化を実現する設計・方式・製造装置を開発する。また、光電子集積インターポーザとL S I を接続するインターフェース技術及び光電子ハイブリッド回路基板間を接続する高集積コネクタ技術を開発する。さらに汎用電気インターフェースに対応した光素子駆動アナログ電子回路を開発し、ロジックL S I に搭載するためのアナログ電子回路技術の開発を行う。

(b) 光エレクトロニクス集積デバイス技術

光トランシーバや光電子集積インターポーザ等を実現する基盤技術として、光導波路、光源、光変調器、受光器、光入出力素子、合分波器などの超小型要素光素子を開発すると共に、これらを高密度集積する技術を開発する。また、光信号の並列化、多重化、多値化についても検討を行い、インターポーザ上での大容量信号伝送技術を開発する。さらに、ロジック、メモリ等の電子回路チップの搭載が可能で、光トランシーバを高密

度に集積した、低消費電力で低コストな光電子集積インターポーザを形成する基盤技術の開発を行う。

(c) 光エレクトロニクスインターフェース技術

大規模データセンタ内の筐体間接続、データセンタ間接続に向けた、100Gbpsの伝送容量を持つデジタルコヒーレント送受信モジュール実現のための信号処理回路と光回路に関する基盤技術を開発する。

(d) 光エレクトロニクス回路設計技術

光回路技術と電子回路技術を融合した新しい光エレクトロニクス回路の設計技術に関し、光、電子、それぞれの回路の最適設計を効率的に行うための統合設計環境を実現する基盤技術を開発する。さらに、本統合設計環境を本事業内の研究チームで利用可能とするための支援体制、スキームを整備する。

(ii) 革新的デバイス技術

[革新的光源・光検出器技術]

光電子集積インターポーザの光源、受光器の高性能化に向け、シリコン基板上量子ドットレーザ技術とその集積化技術の開発を行うとともに、高感度受光器に関する技術開発を行う。

[革新的光変調器技術]

光電子集積インターポーザの光変調器の高性能化に向けた光制御技術として、新原理に基づく次世代光変調器を開発する。

[革新的光配線技術]

光電子集積インターポーザの光導波路の高機能化に向けた光配線基盤技術として、フォトニックナノ構造等を用いた光配線技術の開発を行う。

[革新的光エレクトロニクス回路技術]

光電子集積インターポーザの光回路を高機能化する機能可変型光エレクトロニクス回路の基盤技術として、サーバ回路の再構成を可能とする光フィールドプログラマブルゲートアレイ技術及びそのための要素デバイスの開発を行う。

[革新的光スイッチングデバイス技術]

大規模光電子集積インターポーザで実現されるサーバ回路におけるデータ通信の高効率化に向け、CPU間等の効率的なデータ転送を可能とする光ルーティング技術実現のためのハイブリッド集積光スイッチングデバイス技術、超高速集積光信号処理デバイスの開発を行う。

3. 達成目標

光電子集積インターポーザ、光電子ハイブリッド回路基板及びそれぞれの要素技術を組み込んだデバイスの集積化技術を開発することにより、電気配線の1/10の低消費電力

化・高速化（1mW/Gbps）を達成する目処を得るとともに、1/100以下の小型化実現のための要素技術を確立する。また、機器間光インターフェースにおいて、100Gbps/chの高速伝送及び現状の光トランシーバモジュールの消費電力（300W程度）を1/5～1/10まで低減できる低消費電力化技術を実現する。

各開発項目は計10年間の開発期間を最大四期に分け、それぞれの期間で目標を定めて技術開発を行う。

(i) 実装基盤技術

(a) 光エレクトロニクス実装技術

多数の光デバイス・電子デバイスが搭載されたシリコンフォトニクスによる光電子インターポーザ及び光電子インターポーザを搭載した光電子ハイブリッド回路基板を実現するための基盤技術を開発する。

【中間目標】（平成26（2014）年度末）

小型の高速・低消費電力光トランシーバと数十mm角のポリマー光配線を形成した光電子ハイブリッド回路基板を開発し、光入出力を持つLSIを実現するための基盤技術を確立する。

【最終目標】（平成29（2017）年度末）

5cm×5cm程度の光電子ハイブリッド基板上にLSIを搭載するモジュール化技術を確立し、LSIモジュールでの高速光インターコネクトを実現する。

(b) 光エレクトロニクス集積デバイス技術

超高速のデータ伝送を行う光電子集積インターポーザを実現するため、シリコンフォトニクス技術を用いた光集積回路技術を開発するとともに、ロジックLSI、メモリLSI、光デバイス等を光電子集積インターポーザ上に高密度集積するための集積化技術を実現する。

【中間目標】（平成26（2014）年度末）

光信号の並列化技術、多重化技術を開発し、大容量信号伝送を実現するための基盤要素技術を確立する。また、低コスト化のための光素子の集積化技術と導波路技術を確立する。

【最終目標】（平成29（2017）年度末）

多数の光素子を集積した光電子集積インターポーザの大容量伝送を実現するための基盤集積技術を確立する。

(c) 光エレクトロニクスインターフェース技術

大規模データセンタ内の筐体間、データセンタ間の大容量通信を可能とする小型デジタルコヒーレント光トランシーバに必要な信号処理回路、光回路技術を平成28（2016）年度までに確立する。

【中間目標】（平成26（2014）年度末）

100Gbps動作に対応するDSP-LSIと集積光送受信デバイスの試作を

行い、基本性能評価と問題点の抽出を行う。

【最終目標】(平成28(2016)年度末)

低消費電力DSP-LSI最終プロトタイプを実現するとともに、データセンタ間通信向け低消費電力100Gbpsデジタルコヒーレント光トランシーバを実証するための要素技術を確立する。

(d) 光エレクトロニクス回路設計技術

光回路技術と電子回路技術を融合した新しい光エレクトロニクス回路を効率的に設計するための光エレクトロニクス統合設計環境を実現し、プロジェクト内での活用を可能とするとともに、本プロジェクト成果事業化時に適用できる効率的な設計フロー構築のための基盤技術を確立する。

【中間目標】(平成26(2014)年度末)

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境の基本構成を構築し、統合設計を行うための基本的なフローの実証を行う。また、光デバイス設計の基盤技術として、光変調器等の開発に適用可能な電子・光連携TCADの基本構造を確立する。

【最終目標】(平成29(2017)年度末)

光デバイス設計用電子・光連携TCADと光電子集積インターポーザの設計を可能とする統合設計環境を連携させ、基本実装構造に関するデータベース(デザインキット)を整備し、光電子集積インターポーザを効率的に設計可能とする。

(ii) 革新的デバイス技術開発

光電子集積サーバの高性能化を可能とする光電子集積デバイスの非連続的な高速化・低消費電力化・小型化・低コスト化などの高性能化をもたらす挑戦性の高い技術の研究開発を、以下のように実施する。なお、当該技術開発に関しては、その開発の性質等を考慮し、技術開発の進捗度、本研究開発事業内での展開の可能性等の観点から、必要に応じて見直しを適宜実施するものとする。

[革新的光源・光検出器技術]

光電子集積インターポーザの光源、受光器の高性能化に向けてシリコン基板上量子ドットレーザ技術とその集積化技術の開発を行うと共に、高感度受光器に関する技術開発を行う。

【中間目標】(平成26(2014)年度末)

温度安定シリコン上量子ドットレーザの基盤技術開発を進め、シリコン導波路結合型単チャンネル量子ドットレーザを実現する。また、超高感度受光器の基盤技術として受光器における暗電流抑制効果を実証する。

【中間目標】(平成29(2017)年度末)

光電子集積サーバ用の集積化光源への展開に向け、量子ドットレーザアレイを実現

するとともにシリコン系基板上に直接成長した量子ドットレーザを試作する。また、導波路型受光器における暗電流抑制技術を実現する。これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

【中間目標】(平成31(2019)年度末)

光電子集積インターポーザ用集積化光源に向け、シリコン上量子ドットレーザの高温動作と高速変調動作を実現する。また、光電子集積インターポーザ用集積化受光器への展開に向け、シリコン基板上に集積した受光器の低暗電流動作を実証し、高速応答動作可能な構造を明確にする。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザ用集積化光源に向け、 $1.4\mu\text{m}$ 以上の長波長帯のシリコン基板上量子ドットレーザの実現可能性を示す。また、光電子集積インターポーザ用集積化受光器に向け、高速応答可能で省電力化が可能な導波路型受光器を実証することにより、光電子集積インターポーザへの技術展開の見通しを示すと共に、事業化に対する課題を明確化する。

[革新的光変調器技術]

光電子集積インターポーザの光変調器の高性能化に向けた光制御技術として、新原理に基づく次世代超小型光変調器の開発を行う。

【中間目標】(平成26(2014)年度末)

光電子集積サーバに使用する光電子集積インターポーザの光変調器の超小型化を可能とする新原理に基づく変調器として、 10Gbps 程度の高速動作を実現する。

【中間目標】(平成29(2017)年度末)

超小型高速変調器としてLN変調器を凌駕する実用性能を得る。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

【中間目標】(平成31(2019)年度末)

光電子集積インターポーザ用の集積化光変調器への展開に向け、超小型化・高速動作を可能とするスローライト型変調器や低消費電力化が可能なハイブリッドMOS型光変調器等の動作を実証する。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザ用の集積化光変調器への展開に向け、スローライト型変調器やハイブリッドMOS型変調器等に対し、多重化・多値変調等の伝送方式を実現する可能性を実証することにより、光電子集積インターポーザへの技術展開の見通しと事業化に対する課題を明確化する。

[革新的光配線技術]

光電子集積インターポーザの光導波路の高機能化に向けたナノスケール光配線基盤技術として、フォトニック結晶構造等を用いた信号伝搬制御等に関する高度な光配線技術の開発を行う。

【中間目標】（平成26（2014）年度末）

光電子集積サーバの配線密度を飛躍的に高めることできる3次元光配線技術において、層間方向への伝搬機能が可能であることを実証する。

【中間目標】（平成29（2017）年度末）

3次元光配線技術として垂直方向と水平方向の伝搬機能の統合を実現する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

【中間目標】（平成31（2019）年度末）

光電子集積インターポーザへの展開に向け、フォトニックナノ構造等を用いた光損失補償機能や光バッファ機能など、革新的導波路技術の可能性を示す。

【最終目標】（平成33（2021）年度末）

光電子集積インターポーザへの展開に向け、フォトニックナノ構造等による光損失補償機能や光バッファ機能を統合することなどにより高度な光配線技術を開発し、光電子集積サーバ技術の革新的展開へ寄与する。

[革新的光エレクトロニクス回路技術]

光電子集積インターポーザの光回路を高機能化する機能可変型光エレクトロニクス回路の基盤技術として、光回路の再構成を可能とする光フィールドプログラマブルゲートアレイ（以下光FPGA）技術及びそのための要素デバイスの開発を行う。

【中間目標】（平成26（2014）年度末）

ハイブリッド回路基板上における半導体レーザの高効率化を行うとともに複数の光増幅器が並ぶアレイデバイスを実現する。

【中間目標】（平成29（2017）年度末）

異なる機能の光回路を同一回路基板上に集積し、光FPGAコンセプトを実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

【中間目標】（平成31（2019）年度末）

光電子集積インターポーザへの展開に向け、光FPGAを構成するハイブリッド光素子の集積プロセスシーケンスを確立し、光FPGAの原理実証を行う。

【最終目標】（平成33（2021）年度末）

光電子集積インターポーザへの展開に向け、シリコンインターポーザ上で機能可変型光エレクトロニクス回路の基本機能を実証して光FPGA実現の見通しを明らかに

することにより、光電子集積サーバ技術の革新的展開へ寄与する。

[革新的光スイッチングデバイス技術]

大規模光電子集積インターポーザで実現されるサーバ回路におけるデータ通信の高効率化に向け、CPU間等の効率的なデータ転送を可能とする光ルーティング技術実現のためのハイブリッド集積光スイッチングデバイス技術、超高速集積光信号処理デバイスの開発を行う。

【中間目標】（平成26（2014）年度末）

サーバ回路におけるデータ通信の高効率化を可能とする導波路クロスバー型をベースとした超小型光スイッチを試作し、スイッチング動作を実証するとともに、超高速光信号処理デバイス実現にむけた基本的な論理動作を実現する。

【最終目標】（平成29（2017）年度末）

光スイッチマトリクスの高電力化、光信号処理デバイスの10Gbps程度での動作を実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

研究開発項目②光エレクトロニクス実装システム化技術の開発

1. 研究開発の必要性

本プロジェクトで目指す小型、高速、低消費電力の光電子融合サーバを実現するには、それに適したシステムアーキテクチャを見出すとともに、運用信頼性のある実用性の高い技術の開発が必要である。光電子集積インターポーザは、これまでの研究開発の成果を集約しアウトプット目標を達成するために重要な素子であり、そのデバイス技術、実装技術及びシステム化技術を開発する必要がある。

本研究開発では、光配線導入による低消費電力化や高速化などのメリットを生かすサーバ等のシステムアーキテクチャの要件・課題を抽出し、研究開発項目①光エレクトロニクス実装基盤技術の開発の要素技術を用いてシステムを構築するための基盤技術を開発する。これにより、システムの実用性を検証するとともに、要素技術開発にフィードバックすることで、完成度の高い技術の効率的な開発を実現する。

2. 具体的研究内容

(i) システム化技術

(a) サーバボードのシステム化技術開発

データセンタレベルでの運用が可能な、多種のLSIを高密度集積した光電子集積インターポーザを光電子ハイブリッド回路基板上に搭載した、小型・高速動作・低消費電力光電子融合サーバボードを実現するための基盤技術を開発する。また、高速ストレージインターフェースに適応する光インターフェースと大容量高速NANDデバイスを搭載した光インターフェース付き大容量SSDを実現するための基盤技術を確立する。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

光送受信システムを内蔵し、光ケーブルと電気コネクタを実装した光トランシーバを開発し、アクティブ光ケーブル(AOC)を実現する。さらに、光トランシーバを集積した光電子ハイブリッド回路基板上に、既存ロジックLSIを実装した光ケーブル付きLSIを開発する。

(c) データセンタ間接続機器のシステム化技術開発

低消費電力DSP-LSIと集積型送受信光デバイスをモジュール化したデータセンタ間接続用光トランシーバの実現を目的に、高周波実装回路技術と、変調器/ドライバ、受信フロントエンド等のデバイス制御技術を確立し、小型で低消費電力の100Gbpsデジタルコヒーレント光トランシーバを実現する。

(d) 企業間ネットワーク接続機器のシステム化技術開発

シリコンフォトリソグラフィ技術を用いたアクセスネットワーク用集積光エレクトロニクスチップを開発し、企業間ネットワーク接続機器に適用する一芯双方向波長多重トランシーバのシステム化技術を確立する。

(e) 光電子集積インターポーザのデバイス・実装技術開発

平成29(2017)年度までに本プロジェクトで開発された光エレクトロニクス実装基盤技術およびシステム化技術あるいはそれらと同等の技術を基に、光電子集積インターポーザを実現するために必要なデバイスおよび実装技術を開発する。

具体的には光変調器、受光器、光入出力素子、合分波器などの光電子インターポーザの構成要素となる光素子を小型化、高速化および低消費電力化するための技術を開発すると共に、光信号の多重化および多値化を検討し、光電子集積インターポーザにおける大容量信号伝送技術を開発する。

また、光電子集積インターポーザの大容量化、高信頼、低コスト化を実現する実装技術として、異種導波路を接続する技術、光電子集積インターポーザとLSIを接続するインターフェース技術、及び高集積コネクタ技術を開発する。

(f) 光電子集積インターポーザのシステム化技術開発

上記(e)で研究開発する光電子集積インターポーザを情報処理装置や情報通信機器およびそのシステムに適用するために必要となるシステム化技術の研究開発を行う。

(f-1) 情報処理システム化技術

実際のデータセンタで運用が可能でありかつ光電子集積インターポーザを用いた小型かつ高速動作が可能な低消費電力光電子融合サーバボードを実現するため、必要となるシステム化技術を開発する。

(f-2) 情報通信システム化技術

シリコンフォトリソグラフィデバイス技術を応用展開した光電子集積インターポーザを用いて、小型一芯双方向波長多重トランシーバのシステム化技術を確立する。

(ii) 国際標準化

国際競争力を確保するために、諸外国での同種の研究開発プロジェクトの現状を分析するとともに、プロジェクトの進展状況を踏まえ、成果の優位性を保つために国際標準化を積極的に推進する。また、フォーラム標準化機関[OIF (Optical Internetworking Forum)、IEEE 802.3 (Next gen 100G Optical Ethernet Study Group)、COBO (Consortium for On-Board Optics)]、並びにデジュール標準化機関[IEC (International Electrotechnical Commission)]等の標準化動向を踏まえ、研究開発成果が迅速かつ広く世界の市場で受け入れられるようにするために、光電子集積インターポーザに関わる国際標準化を積極的に推進する。

3. 達成目標

電気配線を用いたサーバボード比で消費電力が3割削減でき、データセンターレベルの運用が可能な、多種のLSIを高集積化した小型・高速動作・低消費電力な光電子融合サーバボード等を実現するため基盤技術を開発し、光電子融合サーバボード実現のための目処を得ることを目標とする。

具体的には、光電子集積インターポーザを実現するために必要なデバイス技術および実装技術を開発し、10Tbps/ノードの高速・高密度化と、電気配線を使用した場合の1/10に相当する1mW/Gbpsの低消費電力を実現するための要素技術を確立する。

加えて、順次実用化する開発成果の事業化に必要となる国際標準の提案と採択推進活動を行う。

各開発項目は計10年間の開発期間を最大四期に分け、それぞれの期間で目標を定めて技術開発を行う。

(i) システム化技術

(a) サーバボードのシステム化技術開発

電気配線を用いたサーバボード比で消費電力が3割削減でき、データセンターレベルでの運用が可能な光電子集積サーバボード実現のための基盤技術を開発する。多種のLSIが高密度集積した光電子集積インターポーザを光電子ハイブリッド回路基板上に搭載した小型・高速動作・低消費電力光電子集積サーバボードを実現するための課題抽出を行い、課題解決の目処を得る。また、高速ストレージインターフェースに適応する光インターフェースと大容量高速NANDデバイスを搭載した光インターフェース付き大容量SSDを実現するための基盤技術を確立する。

【中間目標】(平成26(2014)年度末)

光電子集積技術を最大限に活かすために光インターコネクションに要求される伝送スペック(変調速度、多重度、チャンネル数など)及び光電子インターポーザの回路冷却に関する基本要件を明らかにする。また、光電子集積インターポーザと積層型ストレージチップ実装基板からなるハイブリッド型の光インターフェース付きSSDを試作し、標準ストレージインターフェースによる光接続動作を検証する。

【最終目標】(平成29(2017)年度末)

光電子集積サーバボードにおける伝送機能の主要部分からなる送受信部を試作し、要求スペックを満たす光伝送を実証する。また、光電子集積インターポーザに積層型のストレージチップを実装した光インターフェース付SSD技術を確立する。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

光ケーブルと電気コネクタを実装した光トランシーバによるアクティブ光ケーブルの実現と、光トランシーバとロジックLSIを実装した光ケーブル付きLSIの実現

に向け、次の開発を行う。

【中間目標】（平成26（2014）年度末）

小型光トランシーバを搭載したアクティブ光ケーブル（AOC）を完成させ、筐体間接続における実用性を実証する。また、標準化動向を考慮しながら、光トランシーバとロジックLSI間の電気伝送に関するインターフェース仕様を決定する。

【最終目標】（平成29（2017）年度末）

LSIと光トランシーバの接続構造を決定する。また、策定した設計基準に基づき既存ロジックLSIを搭載できる基板を設計・試作し、光ケーブルを用いたLSI搭載基板間光接続を実現する。

（c）データセンタ間接続機器のシステム化技術開発

低消費電力DSP-LSIと小形集積型送受信光デバイスをモジュール化したデータセンタ間接続用トランシーバの実現に向け、次の検討を行う。

【中間目標】（平成26（2014）年度末）

一次試作の光デバイス及びDSP-LSIを用いたトランシーバを試作し、デバイス制御動作を検証するとともに改良・完成度向上に向けた指針・フィードバック事項を抽出する。

【最終目標】（平成28（2016）年度末）

抽出した技術課題を解決し、目標である小型、低消費電力を満たす100Gbpsデジタルコヒーレント光トランシーバを実現する。

（d）企業間ネットワーク接続機器のシステム化技術開発

シリコンフォトニクス技術を用いた集積光エレクトロニクスチップを開発し、企業間ネットワーク接続機器に適用する一芯双方向波長多重トランシーバを実現するための基盤システム化技術を確立する。

【中間目標】（平成26（2014）年度末）

シリコン光導波路による波長合分波器を用いて1.25Gbpsの一芯双方向光トランシーバを実証する。

【最終目標】（平成29（2017）年度末）

シリコン光導波路による双方向多重用合分波器と波長多重用合分波器を組み合わせ集積試作し、一芯双方向波長多重動作をシリコンワンチップ上で実証するとともに、企業間ネットワーク向け波長多重合分波器実用化のための要求課題を抽出し、解決の目処を得る。

（e）光電子集積インターポーザのデバイス・実装技術開発

光電子集積インターポーザを実現するために必要なデバイス技術および実装技術を

開発し、10Tbps/ノードの高速・高密度化を実現するための要素技術を確立する。

具体的には、光変調器、受光器、光入出力素子、合分波器など光電子集積インターポーザの構成要素となる光素子の小型、高速、低消費電力化技術を開発する。また、シングルモードファイバーとの接続に適した異種導波路接続構造並びに導波路・光ファイバ間の接続構造を開発する。更に、光電子集積インターポーザにおける大容量信号伝送技術として光信号の多重化、多値化技術を開発する。

【中間目標】(平成31(2019)年度末)

光配線の消費電力を2mW/Gbps以下にするための要素技術を開発する。また、光電子集積インターポーザの異種導波路接続技術と高集積コネクタを開発し、損失の少ないシングルモードファイバーとの光リンクを実現する。

【最終目標】(平成33(2021)年度末)

光配線の消費電力を1mW/Gbps以下とするための要素技術と、電気配線と比較し通信速度あたりの面積で1/100すなわち100倍の帯域密度を実現するための要素技術、およびシリコンフォトニクス技術による波長多重シングルモード光回路を開発することにより、10Tbps/ノードの帯域幅を持つ光電子集積インターポーザ技術を実現する。

(f)光電子集積インターポーザのシステム化技術開発

(f-1)情報処理システム化技術

上記(e)で開発する高速・小型・省電力光電子集積インターポーザを用いたサーバボードを実現するための要素技術を開発し、データセンタで運用できかつ電気配線を用いた場合に比べて消費電力を3割削減できることを示す。

【中間目標】(平成31(2019)年度末)

波長多重技術を用いた接続技術を開発し、消費電力の少ない光電子集積インターポーザ技術と合わせることでサーバ電力量を30%削減可能であることをシミュレーションにより示す。

【最終目標】(平成33(2021)年度末)

消費電力の少ない光電子集積インターポーザ技術と波長多重技術を用いた接続技術を組合せた光電子融合サーバボードを試作し、試作機とシミュレーションを用いてサーバ電力量を30%削減可能であることを示す。

(f-2)情報通信システム化技術

上記(e)で開発する高速・小型・省電力光電子集積インターポーザを用いることにより、一芯双方向波長多重トランシーバを搭載した光アクセスネットワーク端末装置を小型化するための要素技術を開発し、光加入者端末装置を10cm×2cm×2cm以下のサイズに小型化する目処をつけることを目標とする。

【中間目標】(平成31(2019)年度末)

一芯双方向波長多重トランシーバに消費電力の少ない光電子集積インターポーザを実装し、動作検証を行う。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザを用いた一芯双方向波長多重トランシーバを搭載することにより、光加入者端末装置を10cm×2cm×2cm以下のサイズに小型化するための実装技術を開発する。

(ii) 国際標準化

本プロジェクトでの開発成果の事業化に必要な各種インターフェースの標準化を獲得するため、次のような標準化活動を実施する。

【中間目標】(平成26(2014)年度末)

光インターコネクトに関する標準化団体(OIF(Optical Internetworking Forum)、IEEE802.3(Next gen 100G Optical Ethernet Study Group))に参画し、「キーマンバーコミュニティ」におけるプレゼンスを確立する。また、100Gbpsデジタルコヒーレント光トランシーバに関する標準化を推進する。

【中間目標】(平成29(2017)年度末)

本プロジェクトの成果である光実装部品における各種インターフェース等の標準化提案活動を行い、実用化する開発成果の事業化に必要な標準の提案を行う。

【中間目標】(平成31(2019)年度末)

光電子集積インターポーザの物理仕様(サイズ、入出力構成等)、電気・光インターフェースに関する各種標準化団体に参画し、実用化する開発成果の事業化に必要な標準の提案を行う。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザの物理仕様(サイズ、入出力構成等)、電気・光インターフェースに関し、提案した標準化案の採択推進活動を行う。

(別紙2) 研究開発計画

	H24 2012	H25 2013	H26 2014	H27 2015	H28 2016	H29 2017	H30 2018	H31 2019	H32 2020	H33 2021
研究開発項目① 光エレクトロニクス実装 基盤技術の開発	(i)実装基盤技術(光I/Oコア)									
	(ii)革新デバイス技術									
研究開発項目② 光エレクトロニクス実装 システム化技術の開発	(i)システム化技術(光I/Oコア)						(光電子集積インターポーサ)			
	(ii)国際標準化									
評価時期			中間 評価			中間 評価		中間 評価		事後 評価 (H34)