

「低炭素社会を実現する
新材料パワー半導体プロジェクト」

事業原簿【公開】

担当部	国立研究開発法人新エネルギー・産業技術総合開発機構 電子・材料・ナノテクノロジー部
-----	--

—目次—

概要

プロジェクト用語集

I. 事業の位置付け・必要性について	I-1
1. NEDOの関与の必要性・制度への適合性	I-1
1.1 NEDOが関与することの意義	I-1
1.2 実施の効果(費用対効果)	I-4
2. 事業の背景・目的・位置づけ	I-6
2.1 事業の背景	I-7
2.2 事業の目的	I-9
2.3 事業の位置付け	I-10
II. 研究開発マネジメントについて	II-1
1. 事業の目標	II-1
1.1 事業の全体目標	II-1
1.2 研究開発項目毎の詳細な目標	II-2
1.2.1 高品質・大口径 SiC 結晶成長技術開発／革新的 SiC 結晶成長技術開発	II-2
1.2.1.1 高品質・大口径 SiC 結晶成長技術開発	II-3
1.2.1.1.1 高品質・大口径 SiC 結晶成長技術開発(その1)	II-3
1.2.1.1.2 高品質・大口径 SiC 結晶成長技術開発(その2)	II-3
1.2.1.2 革新的 SiC 結晶成長技術開発	II-4
1.2.1.2.1 革新的 SiC 結晶成長技術開発(その1)	II-4
1.2.1.2.2 革新的 SiC 結晶成長技術開発(その2)	II-4
1.2.2 大口径 SiC ウエハ加工技術開発	II-5
1.2.3 SiC エピタキシャル膜成長技術	II-6
1.2.3.1 大口径対応技術	II-6
1.2.3.2 高速・厚膜成長技術	II-7
1.2.4 SiC 高耐圧スイッチングデバイス製造技術	II-8
1.2.4.1 新規耐圧構造デバイス	II-9
1.2.4.2 高耐圧大容量デバイス／変換器技術	II-10
1.2.5 SiC ウエハ量産化技術開発	II-11
1.2.5.1 SiC ウエハ量産化技術開発(その1)	II-11
1.2.5.2 SiC ウエハ量産化技術開発(その2)	II-12
1.2.6 大口径 SiC ウエハ加工要素プロセス検証	II-12
1.2.7 SiC 高耐圧大容量パワーモジュール検証	II-13
1.2.8 大口径対応デバイスプロセス装置開発	II-13
1.2.8.1 大口径対応デバイスプロセス装置開発(その1)	II-13
1.2.8.2 大口径対応デバイスプロセス装置開発(その2)	II-14
1.2.9 高耐熱部品統合パワーモジュール化技術開発	II-14
1.2.9.1 高耐熱コンデンサ	II-15
1.2.9.2 高耐熱抵抗	II-16
1.2.9.3 メタライズ放熱基板	II-17
1.2.9.4 配線基板	II-19
1.2.9.5 高耐熱部品の国際標準化等に関する調査研究	II-20

1.2.9.6 高耐熱部品の実装基盤技術	II-20
1.2.10 共通基盤評価技術	II-21
1.2.11 応用技術調査検討	II-22
2. 事業の計画内容	II-24
2.1 研究開発の内容	II-24
2.1.1 高品質・大口徑 SiC 結晶成長技術開発／革新的 SiC 結晶成長技術開発	II-24
2.1.1.1 高品質・大口徑 SiC 結晶成長技術開発	II-24
2.1.1.1.1 高品質・大口徑 SiC 結晶成長技術開発(その1) (SiC ウエハ量産化技術開発(助成事業)を含む)	II-24
2.1.1.1.2 高品質・大口徑 SiC 結晶成長技術開発(その2) (SiC ウエハ量産化技術開発(助成事業)を含む)	II-26
2.1.1.2 革新的 SiC 結晶成長技術開発	II-28
2.1.1.2.1 革新的 SiC 結晶成長技術開発(その1)	II-28
2.1.1.2.2 革新的 SiC 結晶成長技術開発(その2)	II-30
2.1.2 大口徑 SiC ウエハ加工技術開発 (大口徑 SiC ウエハ加工要素プロセス検証を含む)	II-33
2.1.3 SiC エピタキシャル膜成長技術	II-37
2.1.3.1 大口徑対応技術	II-37
2.1.3.2 高速・厚膜成長技術	II-40
2.1.4 SiC 高耐圧スイッチングデバイス製造技術	II-42
2.1.4.1 新規耐圧構造デバイス	II-42
2.1.4.2 高耐圧大容量デバイス／変換器技術 (SiC 高耐圧大容量パワーモジュール検証を含む)	II-43
2.1.5 高耐熱部品統合パワーモジュール化技術開発	II-47
2.1.5.1 高耐熱コンデンサ	II-48
2.1.5.2 高耐熱抵抗	II-50
2.1.5.3 メタライズ放熱基板	II-51
2.1.5.4 配線基板	II-53
2.1.5.5 高耐熱部品の国際標準化等に関する調査研究	II-56
2.1.5.6 高耐熱部品の実装基盤技術	II-57
2.1.6 共通基盤評価技術開発	II-59
2.1.7 応用技術調査検討	II-64
2.2 研究開発の実施体制	II-66
2.3 研究開発の運営管理	II-70
2.4 研究開発成果の実用化、事業化に向けたマネジメントの妥当性	II-70
3. 情勢変化への対応	II-70
4. 中間評価結果への対応	II-72
5. 評価に関する事項	II-73
III. 研究開発成果について	
1. 事業全体の成果	III-1
2. 研究開発項目毎の成果	III-7
2.1 高品質・大口徑 SiC 結晶成長技術開発／ 革新的 SiC 結晶成長技術開発	III-7

2.1.1 高品質・大口径 SiC 結晶成長技術開発	Ⅲ-7
2.1.1.1 高品質・大口径 SiC 結晶成長技術開発(その1) (SiC ウエハ量産化技術開発[助成事業／研究開発項目(5)]を含む)	Ⅲ-7
2.1.1.2 高品質・大口径 SiC 結晶成長技術開発(その2) (SiC ウエハ量産化技術開発[助成事業／研究開発項目(5)]を含む)	Ⅲ-32
2.1.2 革新的 SiC 結晶成長技術開発	Ⅲ-72
2.1.2.1 革新的 SiC 結晶成長技術開発(その1)ーガス法ー	Ⅲ-72
2.1.2.2 革新的 SiC 結晶成長技術開発(その2)ー溶液法ー	Ⅲ-107
2.2 大口径 SiC ウエハ加工技術開発 (大口径 SiC ウエハ加工要素プロセス検証 (研究開発項目(6)を含む))	Ⅲ-129
2.3 SiC エピタキシャル膜成長技術	Ⅲ-194
2.3.1 大口径対応技術	Ⅲ-194
2.3.2 高速・厚膜成長技術	Ⅲ-308
2.4 SiC 高耐圧スイッチングデバイス製造技術	Ⅲ-345
2.4.1 新規耐圧構造デバイス技術	Ⅲ-345
2.4.2 高耐圧大容量デバイス／変換器技術	Ⅲ-430
2.4.3 大口径対応デバイスプロセス装置(助成事業)	Ⅲ-456
2.4.3.1 大口径対応デバイスプロセス装置(その1)	Ⅲ-456
2.4.3.2 大口径対応デバイスプロセス装置(その2)	Ⅲ-457
2.5 高耐熱部品統合パワーモジュール化技術開発	Ⅲ-458
2.5.1 高耐熱コンデンサ	Ⅲ-458
2.5.2 高耐熱抵抗	Ⅲ-511
2.5.3 メタライズ放熱基板	Ⅲ-548
2.5.4 配線基板	Ⅲ-594
2.5.5 高耐熱部品の国際標準化等に関する調査研究	Ⅲ-627
2.5.6 高耐熱部品の実装基盤技術	Ⅲ-664
2.6 共通基盤評価技術開発	Ⅲ-839
2.7 応用技術調査検討	Ⅲ-867

Ⅳ. 実用化、事業化の見通しについて	Ⅳ-1
1. 実用化、事業化の見通し	Ⅳ-1
1.1 ウエハ関連技術(結晶成長、加工、大口径エピ)	Ⅳ-1
1.1.1 集中研開発技術の実用化・事業化の見通し【非公開】	Ⅳ-1
1.1.2 日進分室開発技術の実用化・事業化の見通し【非公開】	Ⅳ-1
1.1.3 富津サイト(分室)開発技術の実用化・事業化の見通し【非公開】	Ⅳ-1
1.2 デバイス／変換技術・機器技術	Ⅳ-1
1.2.1 集中研開発技術の実用化・事業化の見通し【非公開】	Ⅳ-1
1.2.2 伊丹分室開発技術の実用化・事業化の見通し【非公開】	Ⅳ-1
1.2.3 大口径対応デバイスプロセス装置開発における 実用化・事業化の見通し【非公開】	Ⅳ-1
1.3 高耐熱部品統合パワーモジュール化技術	Ⅳ-1
1.3.1 集中研(中部産総研)開発技術の実用化・事業化の見通し【非公開】	Ⅳ-1
1.3.2 集中研(つくば産総研)開発技術の実用化・事業化の見通し	Ⅳ-1
1.3.3 野洲分室開発技術の実用化・事業化の見通し【非公開】	Ⅳ-1

1.3.4 高崎分室開発技術の実用化・事業化の見通し【非公開】	IV-1
1.4 共通基盤評価技術【非公開】	IV-1
1.5 集中研開発技術の実用化、事業化の方策	IV-3

添付資料

特許、論文、外部発表等リスト

1. 結晶成長技術開発	添付資料-1
1.1 高品質・大口径 SiC 結晶成長技術開発	添付資料-1
1.1.1 高品質・大口径 SiC 結晶成長技術開発(その1) (SiC ウエハ量産化技術(助成事業)を含む)	添付資料-1
1.1.2 高品質・大口径 SiC 結晶成長技術開発(その2) (SiC ウエハ量産化技術(助成事業)を含む)	添付資料-5
1.2 革新的 SiC 結晶成長技術開発	添付資料-9
1.2.1 革新的 SiC 結晶成長技術開発(その1) ガス法	添付資料-9
1.2.2 革新的 SiC 結晶成長技術開発(その2) 溶液法	添付資料-12
2. 大口径 SiC ウエハ加工技術開発 (大口径 SiC ウエハ加工要素検証を含む)	添付資料-19
3. エピタキシャル膜成長技術開発	添付資料-25
3.1 大口径対応技術	添付資料-25
3.2 高速・厚膜成長技術	添付資料-32
4. 高耐圧デバイス/変換器技術	添付資料-34
4.1 新規耐圧構造デバイス	添付資料-34
4.2 高耐圧大容量デバイス/変換器技術 (SiC 高耐圧大容量パワーモジュール検証を含む)	添付資料-39
4.3 大口径対応デバイスプロセス装置開発	添付資料-42
4.3.1 大口径対応デバイスプロセス装置開発(その1)	添付資料-42
4.3.2 大口径対応デバイスプロセス装置開発(その2)	添付資料-42
5. 高耐熱部品統合パワーモジュール化技術開発	添付資料-43
5.1 高耐熱部品開発(高耐熱コンデンサ,高耐熱抵抗,メタライズ放熱基板, 配線基板,高耐熱部品の国際標準化等に関する調査検討)	添付資料-43
5.2 高耐熱部品の実装基盤技術開発	添付資料-47
6. 共通基盤評価技術開発	添付資料-51
7. 応用技術調査および共通	添付資料-61
パワーデバイスロードマップ線表	添付資料-63
プロジェクト基本計画	添付資料-64

概要

最終更新日 平成27年6月18日

プログラム名	ナノテク・部材イノベーションプログラム、ITイノベーションプログラム		
プロジェクト名	低炭素社会を実現する新材料パワー半導体プロジェクト	プロジェクト番号	P10022
担当推進部/ 担当者	<p>電子・材料・ナノテクノロジー部 担当者氏名 柚須 圭一郎/杉山 五美(平成25年11月～平成27年2月)</p> <p>電子・材料・ナノテクノロジー部 担当者氏名 柚須 圭一郎/佐々木 啓(平成24年11月～平成25年8月)</p> <p>電子・材料・ナノテクノロジー部 担当者氏名 芦田 純生(平成24年8月～平成24年10月)</p> <p>電子・材料・ナノテクノロジー部 担当者氏名 芦田 純生/佐藤 文(平成23年3月～平成23年6月)</p> <p>経済産業省 研究開発課 武良 佑介(平成22年7月～平成23年3月)</p>		
0. 事業の概要	SiC パワーデバイスの事業本格化に向け、大口径(150mm:6インチ)かつ低欠陥な SiC ウエハの製造技術と、鉄道や送配電等に用いる耐電圧 3kV 以上で電流容量数百Aの SiC デバイス技術開発を行う。		
I. 事業の位置付け・必要性について	低炭素社会の実現に向けた自動車をはじめとする様々な分野の電化に伴い、パワー半導体による電力損失の低減は極めて重要である。従来の Si に代えて SiC パワー半導体デバイスを用いると大幅な損失低減が可能となる。そのため SiC デバイスの早期普及が望まれているが、現状では大口径高品質 SiC ウエハの供給体制が不十分で、デバイスの普及やさらなる高度化に向けてその解決が必要である。さらに SiC は、高耐圧化が期待される一方、現状では 1kV 程度である。鉄道や送配電等の強い期待に応じて適用分野を広げるには、SiC 材料の特長を生かせる 3kV 程度以上の高耐圧デバイス技術の確立が必要である。		
II. 研究開発マネジメントについて			
事業の目標	<p>(1) 高品質・大口径 SiC 単結晶成長技術/革新的 SiC 結晶成長技術開発 (委託事業)</p> <ul style="list-style-type: none"> 昇華法で低欠陥密度の 6 インチ単結晶成長技術の確立/革新的成長法の優位性検証。 <p>(2) 大口径 SiC ウエハ加工技術開発 (委託事業)</p> <ul style="list-style-type: none"> 一貫加工 (切断・研削・研磨) プロセスを開発し単結晶からウエハまで 24 時間以内で完了する効率性の実現。 <p>(3) SiC エピタキシャル膜成長技術開発 (委託事業)</p> <ul style="list-style-type: none"> 大面積に均一な低欠陥密度の膜形成技術、高速での 100 μm の厚膜成長技術の確立。 <p>(4) SiC 高耐圧スイッチングデバイス製造技術 (委託事業)</p> <ul style="list-style-type: none"> 新規構造の SiC-MOSFET で耐圧 3kV 以上の実現/耐圧 3kV 以上の大容量 MOSFET の実現と MVA 級電力変換器の動作実証。 <p>(5) 大口径 SiC ウエハ量産化技術開発 (助成事業)</p> <ul style="list-style-type: none"> 昇華法で 6 インチ単結晶の量産化技術を開発し低欠陥と高速成長を実証。 <p>(6) 大口径 SiC ウエハ加工要素プロセス検証 (委託事業)</p> <ul style="list-style-type: none"> 各加工技術要素プロセスの能力限界と最適加工条件抽出。 <p>(7) SiC 高耐圧大容量パワーモジュール検証 (委託事業)</p> <ul style="list-style-type: none"> 耐圧 3.3kV の SBD の実現と Si-IGBT と組み合わせ 1000A 級パワーモジュールの動作実証。 <p>(8) 大口径対応デバイスプロセス装置開発 (助成事業)</p> <ul style="list-style-type: none"> 6 インチ SiC 基板に適合するデバイスプロセス装置を開発。 <p>(9) 高耐熱部品の開発と統合モジュール化 (委託事業) (平成 24 年度追加)</p> <ul style="list-style-type: none"> 要求に合致する高耐熱受動部品・基板等の開発とモジュール化による優位性検証。 		

事業の計画内容	主な実施事項	H22fy	H23fy	H24fy	H25fy	H26fy	総額	
	(1) 結晶成長技術	→						
	(2) 加工技術	→						
	(3) エピ成長技術	→						
	(4) デバイス製造技術	→						
	(5) 結晶量産化技術	→						
	(6) 加工プロセス検証	→						
	(7) 大容量モジュール	→						
	(8) プロセス装置	→						
	(9) 高耐熱部品			→				
開発予算 (会計・勘定別に事業費の実績額を記載)(単位:百万円)	会計・勘定	H22fy	H23fy	H24fy	H25fy	H26fy	総額	
	一般会計	2,000	3,957	1,930	-	-	7,887	
	特別会計	-		-	1,980	1,980	3,960	
	加速予算 (成果普及費を含む)	-		190	180	-	370	
	総予算額	2,000	3,957	2,120	2,160	1,980	12,217	
契約種類:	(委託)	2,000	1,938	1,954	2,010	1,814	9,746	
	(助成):助成率 2/3		2,019	-	-	-	2,019	
	(共同研究):負担率 1/2			166	150	166	452	
開発体制	経産省担当原課	産業技術環境局研究開発課、製造産業局非鉄金属課(高耐熱部品)						
	プロジェクトリーダー	国立研究開発法人産業技術総合研究所 先進パワーエレクトロニクス研究センター長 奥村 元						
	委託先(*委託先が管理法人の場合は参加企業数および参加企業名も記載)	技術研究組合次世代パワーエレクトロニクス研究開発機構(FUPET) (参加 21 社、1 大学、1 国立研究開発法人(産総研)) 再委託先 (一財)電力中央研究所 共同実施先 (国)名古屋大、東工大、大阪大、名工大、横浜国立大、(学)中部大、(独)物材機構(FCRA)(平成 24 年 9 月~) (参加 8 社、1 国立研究開発法人(産総研)、1 一般財団法人、1 一般社団法人) 再委託先 (一社)JFCA 共同実施先 (国)東大、東工大 共同研究先 新日鐵住金(株)(平成 24 年 4 月~)						
情勢変化への対応	<p>プロジェクト成果をより大きいものとするため、平成 23 年度に項目(5),(6),(7),(8)を追加実施。</p> <p>新日鐵住金(株)が担当した FUPET 富津分室での昇華法による 6 インチ結晶成長の成功を受け、事業化を推進するため、平成 24 年度より、同社と NEDO との直接共同研究契約のもと、独立して推進することとした。</p> <p>材料・デバイスからシステムへのビジネスモデルをより強固なものとするために、また SiC の特徴である高耐熱性を生かすべく、平成 24 年度より高耐熱モジュール化技術開発を追加し、委託先としてファインセラミックス技術研究組合を加えた。</p>							
中間評価結果への対応	中間評価を平成 24 年 8 月に実施し、結果を適切に反映した。							

評価に関する事項	事前評価	委託事業に関しては平成 21 年度に経済産業省において実施。助成事業に関しては電子・材料・ナノテクノロジー部において平成 22 年度に実施。		
	中間評価	平成 24 年度 中間評価実施		
	事後評価	平成 27 年度 事後評価実施		
Ⅲ. 研究開発成果について		最終目標	成果	
	事業全体			
	(1) 高品質・大口径 SiC 結晶成長技術開発／革新的 SiC 結晶成長技術開発	(1)-1 [昇華法] 下記の 6 インチ、長さ 50mm 以上結晶成長実現技術の確立。 (1)-1-1 転位密度 10 ³ 個/cm ² 台 (1)-1-2 0.5 mm/h 以上の高速 (1)-2 [革新的成長法] 2 インチ・20mm 厚単結晶	(1)-1 [昇華法] 6 インチで、 (1)-1-1 転位密度 950 個/cm ² (1)-1-2 成長速度 0.52mm/h (1)-2 [革新的方法] ガス法で 3 インチ径 50mm 厚、1.8mm/h 達成。溶液法で 2 インチ径 21.5mm 厚・0.5mm/h 達成。	達成
	(2) 大口径 SiC ウエハ加工技術開発	①6 インチで 300 μm/分以上、同時 10 枚以上、切り代 250 μm 以下の切断技術を実現 ②表面仕上げ精度 Rms(表面荒さ)0.1nm@2 μm×2 μm のベアウエハを実現する統合加工プロセスとして、プロセス時間 24 時間以内	①6 インチで下記を達成。 ・切断速度：300 μm/分以上 ・同時切断枚数：～10 枚 ・切り代：250 μm 以下 ②表面仕上げ精度 Rms(表面荒さ)0.1nm@2 μm×2 μm のベアウエハを実現する統合加工プロセスとして、プロセス時間 9.7 時間達成。	達成
	(3) SiC エピタキシャル膜成長技術	(3)-1 [大口径化] 6 インチ、処理枚数 3 枚以上で均一度：厚さ±5%、ドーピング濃度±10%、エピ成長起因の表面欠陥密度：0.5 個/cm ² 以下を実現 (3)-2 [高速厚膜化] 4 インチ径・膜厚 50 μm 以上・成膜速度 100 μm 以上で、残留キャリア濃度 3×10 ¹⁴ /cm ³ 以下、均一度：厚さ±2%、ドーピング濃度±10%、表面欠陥密度：1 個/cm ² 以下を達成	(3)-1 [大口径化] ①厚さ均一性：±0.85%、ドーピング濃度均一性：±7.6%、表面欠陥密度：0.5 個/cm ² 等を確認。 (3)-2 [高速厚膜化] 4 インチ径・膜厚 50 μm 以上・成膜速度 100 μm 以上で、残留キャリア濃度 3×10 ¹⁴ cm ⁻³ 以下、均一度：厚さ±2%、ドーピング濃度±10%、表面欠陥密度は 1 個/cm ² 以下を達成。	達成
(4) SiC 高耐圧スイッチングデバイス製造技術	(4)-1 [新規構造デバイス] 必要な各種要素技術を高度化し、耐圧 3kV 以上で特性オン抵抗 15mΩ cm ² 以下の高耐圧 SiC-MOSFET を実現する (4)-2 [大容量デバイス／変換器] 耐圧 3kV 以上、オン抵抗 80mΩ cm ² 以下(室温環境下)、定格出力電流密度 100A/cm ² 以上の高耐圧 SiC-MOSFET を開発し、当該デバイスを用いた MVA 級電力変換器の電力損失が同耐圧の Si 電力変換器の 50% 以下であることを実証する	[新規耐圧構造デバイス] 耐圧 3.7kV、特性オン抵抗 8.3mΩ cm ² の高耐圧トレンチ型 SiC-MOSFET を実現 [高耐圧大容量デバイス／変換器] 耐圧 3.3kV、オン抵抗 23mΩ cm ² (室温環境下)、の高耐圧 SiC-MOSFET を開発し、当該デバイスを用いた MVA 級電力変換器の電力損失が同耐圧の Si 電力変換器の 55%であることを実証	達成	

	(5) SiC ウエハ量産化技術開発 (平成 24 年 3 月迄)	大口径ウエハの量産化開発環境整備を行い、 (5)-1 転位密度 1×10^4 個/cm ² 以下の 6 インチインゴット実現の基盤技術確立 (5)-2 成長速度 0.25mm/h 以上で転位密度 5×10^4 個/cm ² 以下の 6 インチインゴット実現の基盤技術確立	(5)-1 低応力成長技術により課題を克服し口径 6 インチで転位密度 6.8×10^3 個/cm ² を確認。 (5)-2 6 インチインゴット成長において成長速度 0.25mm/h 以上、転位密度 5×10^4 個/cm ² 以下を確認。	達成
	(6) 大口径 SiC ウエハ加工要素プロセス検証 (平成 24 年 2 月迄)	①ダイヤモンドマルチワイヤーソーでの高速切断に向け、最大ワイヤー速度：約 4,000m/min、最大張力：70N の高速高剛性切断実現 ②切断、研削、荒研磨、仕上げ研磨の各工程の能力限界と最適加工条件抽出と総合的データを蓄積	①ダイヤモンドマルチワイヤーソーを開発しワイヤー速度 4,000m/min、張力：70N を実現。3~4 インチ結晶の高速切断（切断速度 150 μ m/分以上）性能を検証。 ②各要素工程におけるベンチマーク実験と加工性能最適化を実施。	達成
	(7) SiC 高耐圧大容量パワーモジュール検証 (平成 24 年 2 月迄)	耐圧 3.3kV 定格電流 75A の SiC-SBD を開発し、Si-IGBT と組み合わせ 1,000A 級大容量パワーモジュールを試作・実証し、All SiC モジュール実現の技術的指針獲得	電流 150A 以上で良好な電流電圧特性を持ち、リカバリーのない SiC-SBD を実現。Si-IGBT と組み合わせたパワーモジュールで 2000A のスイッチングを実証した。さらに 1 相のフルブリッジ回路を構成し連続通電試験を実施。	達成
	(8) 大口径対応デバイスプロセス装置開発 (平成 24 年 2 月迄)	6 インチ SiC ウエハ用のイオン注入、活性化熱処理装置を開発。 <イオン注入装置> ・低温から 800°C で注入可能 ・面内温度均一性 $\pm 15^\circ\text{C}$ ・Al 注入イオン電流 200 μ A 以上 <活性化熱処理装置> ・熱処理温度：1,800°C 以上 ・面内温度均一性 $\pm 30^\circ\text{C}$ ・同時処理可能枚数 25 枚以上	<イオン注入装置> ・常温から 800°C での自動のシステムを開発。 ・500°C で面内温度差 $\pm 14^\circ\text{C}$ ・Al ビーム電流 1500 μ A <活性化熱処理装置> ・装置最高温度 2,000°C ・面間温度差 $< \pm 30^\circ\text{C}$ 達成 ($\pm 10^\circ\text{C}$ を確認中) ・同時処理枚数 50 枚	達成
	(9) 高耐熱部品統合パワーモジュール化技術開発 (平成 24 年 9 月より)	高耐熱受動部品を配置したパワーモジュールを試作り、各実装部品間の相互の影響を検証する。また、試作したパワーモジュールの耐熱性と電気特性の評価を通して、高温動作における課題を抽出するとともに、その解決の見通しを示す。	1200V/50A 級 SiC パワーモジュールを試作り、接合温度 225°C における動作を達成した。評価を通して組合せ耐久性の改善、組立時の温度等の影響軽減の観点からプロセス条件、材料の改善策を取り纏めた。	達成
	投稿論文	「査読付き」124 件		
	特許	「出願済」135 件（うち国際出願 31 件） 特記事項：なし		
	その他の外部発表（プレス発表等）	465 件（研究発表・講演 432 件、新聞／雑誌掲載 15 件、展示会発表 12 件、受賞実績 6 件）		
IV. 実用化、事業化の見通しに	各参画企業において事業化を検討（ヒアリングにおいて確認）。詳細は非公開とする。			

<p>ついて</p>	<p>また、事業化への過程において「つくばイノベーションアリーナ（TIA-nano）」・「つくばパワーエレクトロニクスコンステレーション（TPEC）」の活用も想定。</p>	
<p>V. 基本計画に関する事項</p>	<p>作成時期</p>	<p>平成 23 年 3 月 作成 （次世代パワーエレクトロニクス技術開発（グリーンIT）との合体版として作成）</p>
	<p>変更履歴</p>	<p>平成 23 年 7 月 改訂 （独立行政法人新エネルギー・産業技術総合開発機構法の改正による） 平成 24 年 3 月 改訂 （研究開発項目(9)高耐熱部品統合モジュール化技術開発の追加） 平成 26 年 4 月 改定 （研究開発項目③の追加） 平成 26 年 5 月 改定 （研究開発項目①(10)の追加）</p>

プロジェクト用語集

用語	説明
CAE・シミュレータ	CAE(Computer Aided Engineering)とはコンピュータを活用して、製造業における製品の設計、製造や工程設計の事前検討を行うこと、またはそれを行うツールを指す。ツールはシミュレータや数値解析ソフトと呼ばれたりもする。CAEにより製品開発のコスト、リードタイムが低減できる。また実験によるデータ収集が困難な事象を推察することにも利用される。
CIP 処理	冷間等方圧加圧法(Cold Isostatic Pressing)のこと。金型成形したサンプルの密度を上げるための加圧法。
CTE	Coefficient of Thermal Expansion (線膨張率)の略称。温度上昇に対応して長さが増える割合を示す係数。
CVD	原料物質を含むガスを熱やプラズマで分解して、薄膜を形成する方法。SiC 膜を形成するには SiH ₄ (モノシラン)、C ₃ H ₈ (プロパン)を原料とし、これを多量の水素に加えて反応炉に導入し熱分解によってエピタキシャル成長させる。
DC/DC コンバータ	直流(DC)入力、直流(DC)出力の直流変換回路。
Drude 理論	金属の電気伝導の古典的理論。金属の電気伝導現象を正に帯電した原子を取り巻く自由電子(ガス状に分散した電子)の集団運動として取り扱い、電気抵抗は、電子気体の格子点への衝突により生じるとする。電子の運動方程式は電子の位置: x 、電子の質量: m (厳密には有効質量 m^*)、電場: E を素電荷: e とすると $m (d^2 x)/(dt^2) + (m/\tau) dx/dt = -eE$ と表現される。第 2 項が電子の散乱項で τ は原子で散乱された電子が次に原子に衝突するまでの時間(緩和時間)である。
g ベクトル	電子線、中性子線、X線などが、結晶中で回折現象を起こしている時に、結晶中での回折波の波数ベクトルは結晶中の入射波の波数ベクトルと逆格子ベクトルとの足し合わせで示すことができる。ある g 反射の逆格子ベクトルを g ベクトルと呼んだり、ある h 反射の逆格子ベクトルを h ベクトルと呼んだりする。 g ベクトルは $g = ha^* + kb^* + lc^*$ で表すことが可能である。 h, k, l は整数。 a^*, b^*, c^* は逆格子基本ベクトルであり、逆格子の基本ベクトルは、実格子の基本ベクトル a, b, c により以下の式により定義される。 $a^* = (b \times c)/V \quad b^* = (c \times a)/V \quad c^* = (a \times b)/V$ $V = [a, b, c]$ $V = [a, b, c]$ は単位胞の体積。
IEC 規格	国際電気標準会議 (IEC: International Electrotechnical Commission) が制定する国際規格。
IGBT	絶縁ゲート型バイポーラトランジスタ (Insulated Gate Bipolar Transistor) の略称。IGBT は、パワー半導体素子のひとつで、MOS 構造(金属-酸化膜-半導体構造)を組み込んだバイポーラトランジスタである。Si のパワー素子では主力となる素子である。
Kramers-Kronig (K-K) 解析	物質が反射する光強度の割合(反射率)は、入射光電場 E_0 と反射光電場 E_a の比 r の 2 乗 $R = r r^* = (E_a/E_0)(E_a^*/E_0^*)$ で表される。この際、 R には E_0, E_a の位相情報は含まれないため数学的な処理より位相情報を復活させ、光学定数(複素屈折率)

	を決定する手法が Kramers-Kronig 変換である。複素屈折率から物質の複素誘電率($\epsilon = \epsilon_1 + i\epsilon_2$)が ω の関数として決定される。
Liquid Phase Electro-Epitaxy (LPEE)法	原料を溶媒に溶かし、これを種結晶上に結晶を析出させる際、種結晶と溶媒間に電圧を印加する単結晶の成長方法。
LTCC	LTCC とは、Low Temperature Co-fired Ceramics の略称である。特徴は、Ag や Cu といった低抵抗材料を導体として使用できる点である。従来の Mo や W を導体とした Al ₂ O ₃ セラミックス多層基板(焼成温度:約 1600℃)より低温の 900℃前後で焼成される。
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor の略称。電界効果トランジスタ (FET) の一種である。ゲート電圧によりオンオフを制御する素子であり、高速の動作が可能であるという特徴を持つ。
Ni の結晶化	無電解 Ni メッキは非晶質の状態であるが、200 度以上の加熱により Ni ₃ P および Ni の結晶化が起こる。
PWM	Pulse Width Modulation (パルス幅変調)の略称。パルス幅の長短の調整を利用した制御法であり、広く利用されている。
SBD	Schottky Barrier Diode(ショットキーバリアダイオード)の略称。ショットキーバリアダイオードは、PN 接合ダイオードに比べ順方向電圧降下が低く、スイッチング速度が速い特長を持つ。SiC により、Si では出来なかった高耐圧化が達成された。
Top-Seeded Solution Growth(TSSG)法	種結晶をホルダーに取り付け、これをるつぼを加熱して融液としたフラックス中に液表面に種結晶を接触させ結晶を成長させる単結晶の成長方法。
α 率	窒化ケイ素には α 粒子と β 粒子が存在する。一般に XRD のピーク強度比より算出される。
アーム	インバータ回路では、出力端子と高電位側入力端子の間のスイッチ部分を上アーム、出力端子と低電位側入力端子の間のスイッチ部分を下アームと呼ぶ。
異種ポリタイプ	パワーデバイスに用いられる4H-SiC 以外の SiC。化学組成は同じだが、結晶構造が異なる。
インダクタンス	コイルを流れる電流を変化させた時、電磁誘導により発生する起電力の大きさを表わす量のことで、誘導係数ともいう。単位はヘンリー(H)。1 ヘンリーとは、1 秒間に 1A の割合で電流が変化したとき、1V の起電力を生じるインダクタンスの大きさのこと。
インバータ	直流(DC)を交流(AC)に変換する電力変換回路。
オン抵抗	スイッチング素子がオン状態になった際の抵抗。理想スイッチング素子のオン抵抗は0であり、損失は発生しないが、現実のスイッチング素子ではオン抵抗に起因する導通損失が発生する。
温度サイクル試験	「冷熱サイクル試験」の項を参照。
化学気相成長装置	薄膜を形成する方法のひとつで、石英などで出来た反応管内で加熱したウエハ上に、目的とする薄膜の成分を含む原料ガスを供給し、ウエハ表面あるいは気相での化学反応により薄膜を堆積する方法である。
貫通刃状転位(TED)	刃状転位の種類。転位線が成長方向に伸展するもの。
貫通らせん転位(TSD)	成長方向に貫通するらせん転位。

環流ダイオード	電力変換回路において、還流モード動作時の電流(還流電流)を流すために必要なダイオード。インバータ回路の場合、スイッチング素子に逆並列に接続される。
基底面転位(BPD)	刃状転位の種類。転位線が基底面上に存在するもの。
キャリア濃度	固体内の導電に寄与する荷電粒子(電子もしくは正孔)の単位体積当たりの個数。単体の金属のキャリア濃度は 10^{22}cm^{-3} 以上とされるが、 RuO_2 のような導電性酸化物にあつてはキャリア濃度が 10^{21}cm^{-3} 程度であっても金属導電性(抵抗率の温度系数が正の値をとる)を示す。
キャロット	エピ膜表面に現れる針状の欠陥。貫通らせん転位と積層欠陥が組み合わされた複雑な構造を有す。
(自己)共振周波数	現実のコンデンサは抵抗成分やインダクタンス成分をもっており、ある周波数でインピーダンスが最小値となりその周波数を超えるとインピーダンスが増加し始める。この周波数をコンデンサの自己共振周波数と呼ぶ。
クリープ	塑性変形の種類。物体に持続応力が作用するとき、塑性変形は時間に依存せず応力が作用した瞬間にのみ変形するのに対し、クリープは時間経過とともに歪が増大する。一般に、材料の温度が高いほどクリープ変形速度は大きい。
クリープひずみ則(構成則)	クリープには3つの段階があり、遷移(第1期)、定常(第2期)、加速(第3期)の領域に分けられる。第1期のひずみ速度は時間とともに減少する。第2期のひずみ速度はほぼ一定になる。第3期では、ひずみ速度は急激に増大し、やがて破断にいたる。はんだ等の解析によく用いられる Norton 則、Garofalo 則は第2期クリープの構成則である。
結晶方位	結晶の方位。指数 $[u\ v\ w]$ で表現される。立方晶の場合は、ミラー指数 $(h\ k\ l)$ で表現される結晶面に垂直な方位に $[h\ k\ l]$ は一致する。六方晶系では4指数で結晶面 $(H\ K\ i\ L)$ を表すと面に垂直な方位は $[H\ K\ i\ L]$ と表現することができる。
結晶面	ミラー指数 $h\ k\ l$ を用いて定義する結晶中の幾何学的な平面。ミラー指数 $h\ k\ l$ の実格子空間の幾何学的な結晶面 $(h\ k\ l)$ は、逆格子空間では逆格子ベクトル $h\ k\ l$ と対応している。
高温放置試験	試験対象を高温環境下に長時間置く事で、材料劣化(熱分解等)、不純物析出、化学的・冶金工学的反応などについて検証する試験。
降伏応力	物体に応力を加えていくとひずみが発生し、あるひずみ量までは応力とひずみが比例関係にあるが、そのひずみ量を越えると、比例関係から外れるようになる。この境界の応力を降伏応力と呼ぶ。
サイトコンペティション	不純物が占有する原子サイトの原料供給量を増減させることでサイトの占有確立を変化させ、不純物の取り込みを制御する方法。
材料の構成則(構成式)	材料に荷重を加えた時の荷重と変形の関係(正確には応力とひずみの関係)を記述したもの。定式化したものは構成式、速度式と呼ばれる。
サージ	電気回路に瞬間的に発生するパルス状の電圧あるいは電流。パワー回路では、スイッチングに伴う過渡時に現れることが多く、適切な設計を行わないと、素子破壊などの深刻な問題を生じる。
三角欠陥	エピ膜表面に三角状に現れる欠陥。その構造は転位や積層欠陥が

	組み合わせられたもので、多種多様。頂点位置に貫通転位(基板に垂直な方向の転位)やパーティクルがある場合が多く、これらが発生トリガーになる。
残留熱応力	成長時の温度分布等が起因となって発生し、SiC 単結晶内部に残存する応力。
シエア強度	材料同士の接合強度の一つ。接合面に対して平行に荷重をかけて接合面にせん断力をかけ、接合が破壊されたときの荷重を接合面積で除することで導かれる。
シート成形法	原料粉末と有機結合剤、可塑剤、有機溶剤などを混合したスラリーをキャリアフィルムに薄く引き延ばし成形体を得る手法。
シャローピット	SiC エピウエハ上に見られる、nm オーダーの凹み。ウエハから伝搬した螺旋転位や刃状転位に対応して現れる。
周囲温度	(定格)周囲温度は、(定格)電力を加えて連続使用できる抵抗器の周囲温度の最高値。
焼結助剤	焼結時に、焼結の促進や安定化のために使用される添加物。
ショットキーバリアダイオード	「SBD」の項を参照。ショットキーダイオードと呼ばれる場合もある。
水素エッチング	1500°C以上の高温水素雰囲気にて SiC ウエハを置くことで水素ガスとの化学反応により SiC が分解される。これを利用して SiC ウエハの表面をエピタキシャル成長前に薄く削ること。
スイッチング周波数	電力変換器のスイッチング素子が一秒間にスイッチング動作する回数。スイッチング周波数が高いほど、電力変換器の制御精度や応答速度が向上し、フィルタの小形化等に寄与する。反面、スイッチング損失による電力変換効率低下に注意が必要となる。
スイッチング損失	スイッチング素子のオン/オフ動作に伴う損失。ターンオン損失(別掲)とターンオフ損失(別掲)に分けることが出来る。
ステップバンチング	SiC のエピ膜表面の結晶面方位は{0001}面が<1120>方向に数度傾いている。これを原子レベルで見ると、{0001}結晶面をテラスとする階段状の構造になっている。その段差(ステップの高さ)は理想的には 0.25nm だが、エピ成長の過程でこれが多重化し、数 nm~数十 nm もの高いステップと広いテラス構造を有するようになる。この多重化現象あるいは多重化構造をステップバンチングと称する。
スナバ回路	回路の電流を突然遮断すると自己インダクタンスによって電圧が急上昇するが、スナバ回路がこのスパイク状の高電圧を抑制し、スイッチ(半導体デバイス)自身や周囲の電子部品の損傷を防ぎ電磁ノイズを低減させる。
スーパージャンクション(SJ)構造	通常、単一不純物濃度で設計されるドリフト層を、pn ピラー構造で構成することで同一耐圧設計で不純物濃度を高くすることが出来るようになり、従来の構造よりも高耐圧、低オン抵抗を実現する事が出来る。
スパッタ法	基板の上に薄膜を形成する方法。形成したい膜と同素材(物質)の板(ターゲット)にアルゴンなどの不活性ガスを高速で衝突させると、ターゲット表面から原子や分子が叩き出される。この原子や分子を基板の上に付着させると、膜が形成される。広範囲の膜材を形成することができ、また膜厚を精度良く制御することが可能である。
積層欠陥	原子の積層構造が違ってしまった状態。例えば ABCBA という原子配列が ABABC という配列になる。

遷移的液相焼結 (TLPS)	反応接合の1つ。少なくとも1種類の低融点金属を含む2種類以上の金属を用い、低融点金属の熔融により効率的に合金化反応を進行させる方式。
せん断応力	残留熱応力の一成分。基底面転位の発生原因になる。
素電荷	電子1個のもつ電荷 (1.60217657x10 ⁻¹⁹ C: SI 単位系)。
耐圧	特性オン抵抗と共にパワーデバイスの特性を示す指標の一つで、スイッチオフ時に素子に印可できる最大電圧。通常、特性オン抵抗とトレードオフ関係にある。
帯状欠陥	研磨傷の部分においてエピタキシャル成長の結果[1-100]に長く伸びた三角形のモフオロジーあるいは線状のモフオロジーが並んだもの。
田口メソッド	技術開発・新製品開発を効率的に行う開発技法のこと。
多孔質(材料)	細孔を多く含む材料。細孔の大きさによってマイクロポーラス材、メソポーラス材、マクロポーラス材に分けられる。スパッタ膜、メッキ膜は細孔をほとんど含まないが、ペースト膜は多くの細孔を含む。孔は膜の線膨張係数には影響を及ぼさないとされるが、ヤング率には強く影響する。一般に、孔が存在するとヤング率は低い。
脱脂	低温で時間をかけて有機バインダーを分解する工程。
ターンオフ	スイッチング素子がオン状態からオフ状態に遷移する過程。
ターンオフ損失	ターンオフ(別掲)時に発生する損失。
ターンオン	スイッチング素子がオン状態からオフ状態に遷移する過程。
ターンオン損失	ターンオン(別掲)時に発生する損失。
単純酸化物	単一の金属イオンを含む酸化物。結晶構造が変化しない程度に金属元素をドーブした酸化物も含む。
弾性変形・塑性変形と降伏応力	材料に荷重をかけると変形する(ひずむ)が、その荷重を取り除くと元の形(長さ)に戻るとき、この変形を弾性変形と呼ぶ。荷重を大きくしていくと、ある荷重以上で元形状に戻らなくなる。このときの荷重を弾性限界(点)もしくは降伏応力、起こした変形を塑性変形と呼ぶ。塑性変形を起こすと除荷しても材料にはひずみが永久に残る。
弾性率	応力-ひずみ線図において、弾性域における応力-ひずみ線の傾きのこと。即ち、(応力)/(ひずみ)で求められる。縦弾性係数(ヤング率)や横弾性係数などがある。
窒化反応	Si ₃ N ₄ の場合、主原料に金属シリコンを用い成形体を作製し、窒素中、約 1400℃に加熱することにより窒素と金属シリコンを反応させ Si ₃ N ₄ に転化させる。
チップ抵抗器	端子を直接基板にはんだ付け、またはボンディング接続する面実装用抵抗器の総称。角チップと呼ばれる角形チップ抵抗器とメルフ(MELF)と呼ばれる丸形チップ抵抗器がある。
超音波探傷装置 (SAT)	非破壊検査装置の一種。探触子より超音波パルスを送り試料に発信し、内部の欠陥による反射から欠陥の位置、大きさの程度を知る装置。
デジタル画像相関法	負荷を受ける前後でサンプルをデジタル画像として取り込み、表面に施されたランダムなパターンを追跡することによりサンプルの変形量を求める手法。各温度の変位量より熱膨張係数を算出。
転位間相互構造変換	転位欠陥が異なる別の転位欠陥に構造変換する現象。
特性オン抵抗	パワーデバイスの特性を示す指標の一つで、オン状態での素子内

	部の抵抗を単位面積当たりで換算した値。一般的に $m\Omega \cdot cm^2$ という単位が用いられることが多い。
塗布熱分解法	有機金属等の原料を塗布し、焼成することによって酸化物結晶膜を得る手法。
取付基板	電子部品を取り付けるプリント配線基板。アルミナなどのセラミック基板、ガラスセラミック(LTCC)基板、紙フェノール基板、ガラスエポキシ基板などがある。
トリミング	抵抗体に切溝を入れる、削るなどの方法で抵抗値を上げることによって調整する加工方法。レーザー光を用いるレーザートリミング、研磨材を用いるサンドブラストなどがある。
トレンチ型 MOSFET	チャンネル層が半導体表面に対して垂直に形成されるタイプの MOSFET。素子構造上 JFET 抵抗が存在せず、且つセルピッチの微細化が容易であるため、オン抵抗低減に最も効果的な構造である。
ニッケル金めっき	ニッケルめっきしたあと、金めっきすること。回路基板上の銅表面に行くことで、モジュール内の配線ワイヤーをはんだ接合しやすくしたり、銅の空気酸化を防ぐためになされる。
熱伝達係数	伝熱において基板表面と空気といった、物体と流体の2種類の物質間での熱エネルギーの伝え易さを表す値。単位は $W/(m^2K)$ 。対流熱伝達、沸騰熱伝達、凝縮熱伝達がある。シミュレータによる伝熱解析に必要なパラメータの一つである。
バーガースペクトル	転位欠陥の構造を規定するパラメーター。転位中心の歪の大きさを規定する。
パルスレーザー堆積(PLD)法	雰囲気調整された成膜室内に置かれたターゲット上に、レーザーパルス光を集光し、レーザー光のエネルギーによって励起されて飛び出すターゲット物質をターゲットに対向する位置に置かれた基板の上に堆積させて薄膜を形成する方法。
パワーサイクル試験	試験対象を周期的な電気動作環境下に置くことで、接合劣化、温度変動に起因する熱機械疲労、電気的特性の劣化などについて検証する試験。
バンプ	導体金属材料からなる突起状の電極を指す。半導体においては、このバンプを接続電極としてフリップチップ接合する際に使用する。
光結晶化	紫外レーザーやランプなどの光源を用いて結晶化させる手法。
歪ゲージ	物体の歪を測定するための力学的センサ。金属に外力を加えて伸縮させると、その抵抗値も増減する。この性質により、電気絶縁物を間に挟んで金属を測定対象物に接着し測定物を変形させると、変形にあわせ金属も変形し、抵抗値が変化する。歪ゲージはこの抵抗変化によって測定対象物に発生した歪を測定する。
フィラー	さまざまな機能を持たせるために、材料に添加される微粉末のこと。ここでは材料(銅層)の平均的な熱膨張率を低減させるために、熱膨張率の小さい微粉末を添加している。
複合酸化物	2種以上の金属イオンを含む酸化物。

プラズマ周波数(プラズマエッジ)	金属表面の光電場($\sim E_0 e^{-i\omega t}$)に対する自由電子の誘電応答の限界周波数。プラズマ周波(ω_p)より低周波の光($\omega < \omega_p$)照射では電子の運動により生じる逆電場で光電場が打ち消されるため光は全反射する。そのため ω -R (反射率) 曲線は ω_p 付近で光の反射率が急減するが、スペクトルのこの部分をプラズマエッジという。厳密には複素誘電率の実数成分 ϵ_1 の正負が逆転する(すなわち誘電応答がゼロになる) ω をプラズマ周波数(ω_p)と定義する。
フリップチップ接合	基板にチップを実装する方法の 1 つ。素子と基板を接合する際、一般的なワイヤボンドではなく、バンプや接合材料を用いる。素子の発熱を基板に伝えやすく、大電流に対応し易いなどの特徴をもつが、複数の電極や素子を一括接合するのが難しいなどの課題もある。
プレーナ型 MOSFET	チャンネル層が半導体表面に対して平行に形成される、最もオーソドックスなタイプの MOSFET。JFET 抵抗などの寄生抵抗成分がオン抵抗低減を阻害する。
分散剤	粒子表面に吸着することで電荷や立体障害を持たせ、粒子同士の再凝集を防ぎ安定した状態で粒子を散在させる為の添加剤。
平均線膨張係数	ある温度範囲において、物体の長さが増加した場合、その温度範囲における膨張係数の平均値。温度 T_0 において長さ L_0 の物体が、温度 T_1 に変化した場合に長さが L_1 になったとすると、この物体の平均線膨張係数は、 $(L_1-L_0)/L_0/(T_1-T_0)$ で表される。
ペースト	印刷でインキとして用いられる。微粉末を液体に高濃度に分散して粘性の高い糊(のり)状としたものである。「銅ペースト」は前記の微粉末が銅であることを示す。
ペースト印刷法	金属や塗料の粉末を溶剤に溶かしペースト状にし、所望形状をパターンニングしたスクリーンマスク・メタルマスクを用い、ペーストを印刷する方法。メッキ・スパッタ法とは異なり、回路基板上に回路配線を直接形成することが可能。またハンダパターンを形成することも可能である。
ペロブスカイト化合物	ABO_3 の化学式で表される金属酸化物で、立方晶系単位格子の体心に金属 B、各頂点に金属 A が配置し、酸素 O は立方晶の各面心に配置する。A, B 金属イオン同士の相互作用により容易に結晶系を正方晶、斜方晶に変化させ、常誘電体から強誘電体に転移する。
放射光反射 X 線トポグラフィ	X 線トポグラフィとは X 線回折の原理を用い、単結晶中の転位など結晶格子の歪み箇所を可視化して観察、撮影する方法であり、非破壊で結晶欠陥を観察できる手段として古くから知られていた。放射光の高強度白色 X 線を用い、これを単色化して試料に低角度で入射させ、反射してきた回折 X 線で結像させる方式が(低角入射)放射光反射 X 線トポグラフィで、SiC ウエハ、エピ膜の欠陥評価に広く用いられている。個々の転位を分離、識別できる分解能を有し、短時間で撮影が可能である。また X 線の侵入深さを実験パラメータにできるので、観察される表面からの深さの範囲を制御することができる。
ポスト焼結	窒化工程を行った後、更に焼成温度を上げることで緻密化させる緻密化工程。
ホットウォール	CVD を行う装置の形式のひとつで、膜を形成する基板(ウエハ)ば

	かりでなく、基板上の気相(原料ガス)が加熱されるようにしたもの。原料ガスが加熱されることで準平衡状態での成長が可能とされている。SiCのエピ成長にはこの形式を採用する。
マイクロパイプ	らせん転位の転位中心に直径数～十数 μm の孔が存在する転位欠陥。
マクロ結晶割れ	SiC単結晶が大きく割れる現象。クラックと同義。
メタルマスク	ペースト印刷で用いる治具であり、金属シートでできたマスク(覆い)のこと。ペーストの印刷において、基板にペーストを塗りたい箇所に対して、金属シートの同じ場所に穴をあけておき、設計したパターンが印刷できるようにする。
メッキ法	金属・プラスチックなどの材料表面に金属薄膜を被覆する方法。酸化しやすい金属表面に耐酸化性を目的とした被膜作製等に利用される。メッキは電解メッキ、無電解メッキに大別される。無電解メッキは金属だけでなくセラミックスのような不導体にもメッキ可能である。素材の形状や種類にかかわらず均一な厚みの被膜が得られる特徴を有する。
ヤング率とポアソン比	材料が線形弾性を示すとき、荷重(応力)とひずみは比例関係にあり、その比例定数を弾性率という。応力と同じ方向の変形に対する弾性率を縦弾性率、垂直方向の変形は横弾性率と呼ぶ。縦弾性率と横弾性率の比をポアソン比と呼ぶ。縦弾性率をヤング率とも呼び、この値が大きいと材料は変形しにくく(固い)、小さいと変形しやすい。
有機バインダー	セラミックス粉末を特定の形状に形成するための結合剤。
リードタイプ	角形または円筒形の両端にリード線(端子線)が接続されている抵抗器。
リフロー	(セラミック)基板とパワー素子などを半田実装する工程。
冷熱サイクル試験	"試験対象を周期的な高温および低温環境下に置くことで、温度変動に起因する熱機械疲労などについて検証する試験。

I . 事業の位置付け・必要性について

1. NEDOの関与の必要性・制度への適合性

1.1 NEDOが関与することの意義

近年、エネルギー資源枯渇や地球温暖化問題がますます重要となっている。加えて、IT産業など、新たな分野の急激なエネルギー消費増大への対策も、緊急に取り組むべき課題である。それらの解決に向けて、太陽光・風力などの再生可能エネルギーの利用の拡大や、エネルギー生成から消費に至る過程に数多く存在する電力変換機器・制御機器の効率の向上が、大きく貢献すると期待される。

この期待に応えるには、インバータやスイッチング電源をはじめとするパワーエレクトロニクス機器の積極的な利用が有効である。現在普及しつつある機器に使われているパワー半導体デバイスは、ほとんどが **Si** (シリコン) を材料とするものである。**SiC** (炭化珪素) パワーデバイスは、デバイス内の電気抵抗 (オン抵抗) による電力損失を **Si** デバイスの $1/100$ 以下への低減、高い耐電圧と低いオン抵抗との両立が可能である。スイッチングに伴う損失も少ないので、**Si** よりも高い周波数でスイッチング動作をさせるのに適している。さらに、**Si** は半導体として動作しない 250°C 以上の高温でも動作可能である。

SiC パワー半導体デバイスは、このようなすぐれた特性を持つため、デバイスを **SiC** 化することで、電力変換器の損失を格段に低減でき、省エネに貢献する。また、損失とともに発熱も減少するので、冷却機構も簡素化できる。高い周波数で動作させれば、組み合わせるインダクタやキャパシタも小型で済む。また、デバイスの高温使用が可能なので、周囲との温度差を利用して、さらに冷却効率を上げる工夫も可能である。これらの相乗効果によって、機器を桁違いに小型化できるので、新しい製品分野の創出も期待され、さまざまな産業の成長力のもとになると言える。このように、**SiC** パワー半導体デバイスおよび電力変換機器における技術力は、いろいろな産業の競争力を左右する重要性を有する。

このような強い期待と重要性を有する一方で、**SiC** パワーデバイスが本格的に普及するまでに越えるべきハードルがいくつかある。一つは経済的なものである。現時点では、**SiC** デバイスは、限定的な用途に対して、4インチ以下の小口径ウェハを用いて製造した低電圧・小電流のショットキーバリアダイオード (**SBD**) が普及しつつあるのみである。**SiC** パワーエレクトロニクス半導体の本命とみられる **MOSFET** に関しては、耐圧 1200V 程度のものが本プロジェクト開始後にテスト的に市販が開始されたばかりである。その製造コストは **Si** デバイスに比較して桁違いに高価であり、本格的な市場は確立していない。このため、個別企業にとっては、投資回収と次世代開発への投資の循環のモデルが、まだ明確になっていない。現状のパワーデバイスの既存市場は、**Si** デバイスを前提として構築されている。性能対価格比で見たときに、**SiC** デバイス

が Si デバイスと比較可能な価格帯で提供できるか、あるいは SiC ならではの魅力ある製品を提供できることが、本格普及の必要条件となっている。

もうひとつのハードルは技術的なものである。前記のコスト的な問題とも関係して、現状では、高品質な大口径ウエハを潤沢に供給できる体制が確立していない。Si ウエハは、長い開発の歴史を持ち、メモリ・システム半導体デバイスにも使われるため、市場が確立しており、かつ大規模である。これに対して、現在の SiC ウエハの生産規模はきわめて限定的である。また、デバイスに含まれる SiC の結晶欠陥が耐圧不足・信頼性低下の直接的な原因となるため、欠陥密度の低いウエハの低価格での供給が切望されているが、高品質なウエハは、特に高価である。

さらに、現在では、ウエハの供給は海外企業による寡占状況にある。プロジェクト開始時に 4 インチ径までのウエハは入手可能であったが、そのシェアは米国 CREE 社が 50%以上を有していた。国内ウエハメーカーとしては新日鐵(株)の技術を展開した新日鐵マテリアルズ(株)が市販を開始していたが、世界シェアとしてはわずかであった。このような状況を踏まえ、SiC パワー半導体デバイスの開発を推進し、本格普及への道筋をつけるには、デバイス低コスト化が望めるレベルの大口径と高品質とを備えた SiC ウエハの量産技術構築が最重要である。

デバイス側が越えるべき大きい技術的ハードルとしては、SBD・MOSFET 両方の高耐圧化があげられる。現在、耐圧 1200V 級の SBD は既に製品化されており、また MOSFET も製品化フェーズにあるが、SiC 材料の物性値からは、より高耐圧で、かつ低いオン抵抗のデバイスを実現することが望まれている。1200V 級デバイスの適用分野も非常に広いとはいえ、民生用をはじめとする最終利用機器のレベルに限定される。低炭素化、省エネ化に対する実質的貢献をさらに進めるためには、3.3kV・6.6kV またはそれ以上の電圧を扱う送配電系統や、直流 1.5kV あるいは交流 20~25kV を扱う電鉄への適用に向けて、SiC デバイスを高耐圧化するとともに、大電流に対応することが望まれる。高耐圧化には、大電流が流れるドリフト層の厚さを厚くすることで対処可能ではあるが、単に厚くするだけでは厚みに比例してオン抵抗が増大する。したがって、オン抵抗を低く保ったまま高耐圧化を実現するには、エピ成長技術やデバイス構造・デバイスプロセスに工夫が必要である。また、大電流化に向けては、ウエハやエピ膜の欠陥を低減して欠陥に起因する破壊モードを除去したり、デバイス構造を工夫していく必要がある。このように、新規なデバイス構造・デバイスプロセスを開発し、高耐圧化を中心とした特性向上を進め、SiC としての新規な分野においても、電力損失低減の可能性を示していくことが重要である。

ところで、技術開発の効率向上には、川上側と川下側の相互連携が有効である。本プロジェクトの内容に関係する相互連携として、次のようなものが想定される。SiC の原料からデバイス製造に至る過程には、結晶成長・加工・エピタキシャル膜成長と複数の工程が必要である。インゴット中の結晶欠陥や、加工工程で導入された欠陥が、

エピ膜の品質に影響を与えるが、エピ膜の品質確保がデバイスの耐圧や信頼性に対して非常に重要である。このことから、これらの工程間の相関関係を明らかにし、根本的に欠陥を解消することが重要である。加工工程を例にとると、切断・研削・研磨・平坦化と複数の工程が存在し、従来は、個々の工程をそれぞれの専門企業が開発していた。企業間の相互連携によって、より効率的な開発が可能となる。このように、個々の企業の範囲を越えた内容をカバーするには、単独企業が主導するよりも、NEDO のような中立機関が主導することで、連携を推進しやすいものと考えられる。

これまでの内容をまとめ、本プロジェクトを NEDO が実施することが適切である理由は、次の通りである。

政策的には、我が国の国家的課題に対する取り組みであって、SiC パワーエレクトロニクスは、資源枯渇、地球温暖化問題解決への大きい貢献が期待されている。

次に、電子デバイス・電子機器産業は我が国の基幹産業であり、SiC パワーエレクトロニクス分野の技術開発の推進は、当該産業分野の国際競争力向上に大きい効果を持つものと期待される。半導体デバイス関連の国内企業群が国際的に大きい存在感を有するほか、本プロジェクトの成果は、自動車産業をはじめとする電機産業以外の産業競争力強化にも大きい貢献が期待される。

一方、SiC パワーエレクトロニクスの本格事業化には上述のチャレンジングな課題の解決が必要である。大きいリターンが期待される一方、新規にサプライチェーンを構築するにあたってのリスクもある。事業化に向けたトリガーとしての公的資金の投入は有効と考えられる。

さらに、国外では、CREE 社が米国の DARPA 等の支援を受けて技術力を高めているなど、国際的な競争からも危機感が高まっている。

以上のような理由から、本技術開発は、NEDO が関与して各企業等の連携のもとに進めることの意義は大きいものとする。

なお、経済産業省によって平成 21 年に策定された同省「ナノテク・部材イノベーションプログラム」の中では、「あらゆる分野に対して高度化あるいは不連続な革新（ジャンプアップ）をもたらすナノテクノロジー及び革新的部材技術を確立するとともに、その実用化や市場化を促進することで、我が国産業の国際競争力の維持・強化や解決困難な社会的課題の克服等を可能とする」ことを目的に取り組むと規定されている。また、「IT イノベーションプログラム」の中では、「情報化の進展に伴うエネルギー消費量の増大等の課題にも考慮しつつ、その基盤となる情報通信機器・デバイス等の情報通信技術を開発し、実社会への利用を促進する」ことを目的に取り組むと規定されている。このように、本技術開発は同省の政策にも合致した内容となっている。

1.2 実施の効果(費用対効果)

(1) 市場創出効果

既に、パワーエレクトロニクス機器は電力利用のさまざまな分野で使われている。その例は、図 I-1.2-1 に示すように、情報家電の電源回路や照明・冷蔵庫・家庭用エアコンのインバータといった家電分野から、データセンターや一般のオフィスのサーバー電源・空調機器などの事業用機器、各種製造業・農業・鉱業等で使われる産業動力機器用のインバータ、電車・エレベータ等の輸送機器、太陽光発電や風力発電など再生可能エネルギーのパワーコンディショナーなどである。さらに、HV・PHV・EV という巨大な需要が見込まれる分野も加え、カバーする範囲が拡大しつつある。さらに、高耐圧デバイスの実現により、送配電システムへの適用も可能となると言われている。SiC パワーデバイス技術の確立によって、これらすべての分野について効率向上効果が期

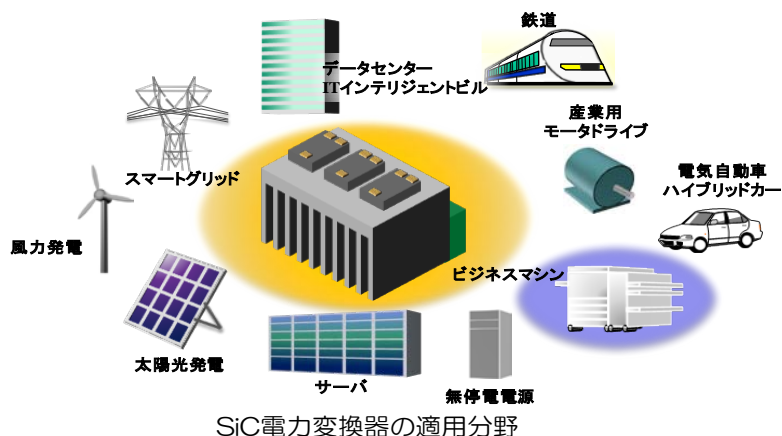


図 I-1.2-1 SiC パワーエレクトロニクスの適用が期待される分野の例

待される。コスト課題・信頼性・耐圧などの課題が解決されれば、これまでの Si デバイスのほとんどを置き換えられる可能性がある。

パワー半導体の世界市場規模は2012年に105億米ドル(100円/USD換算で約1兆円)、2020年には200億米ドルに成長するとの予測がある[1]。

SiC パワー半導体は、2001年に市販が開始された SBD が、ノート PC 用の AC アダプタの小型化や、サーバー用電源の高効率化などに貢献していると言われている。SiC-FET については、小容量のデバイスが市販され始めているが、Si デバイスに比べて高価であることから、現時点では実質的な市場は形成されていないとみられる。パワー半導体市場全体に占める SiC デバイスの割合は、2010年には約 0.5%と小さいが、今後、年率 30~40%と Si 半導体を大幅にしのぐ高い成長率が見込まれる。将来、全パワーエレクトロニクス半導体市場の 5 割程度が SiC デバイスによって占められるとす

れば、SiC パワー半導体デバイスそのものによって、1兆円規模の市場が形成されるものと期待される。

このような予測通りに SiC デバイス市場が成長するためには、デバイスの低価格化が必須である。SiC ウエハは、これまで2インチ、3インチ、4インチと、順次大口径化が進んできた。このような小口径ウエハは、Si 半導体用には既に使用されておらず、適合するプロセス装置も入手できない。口径を6インチ化することが、一枚あたりのチップ数の観点からも、プロセス装置の入手の面からも、本格普及の最低条件と言われている。デバイス生産ラインの6インチ対応化が済めば、コストが一気に低減でき、SiC デバイスの普及に弾みがつくものと考えられる。それによって6インチウエハの出荷量も増えるという好循環が期待される。その結果、2020年にはウエハ市場全体の90%以上を6インチウエハが占めると予測されている[3]。2020年における世界のSiC ウエハ市場規模は400億円程度と予測されている。

SiC パワー半導体デバイスを搭載する機器の市場は、半導体そのものに対して桁違いに大きいものと期待される。平成22年度の我が国の電子部品・電気機器・情報機器産業の製品出荷額は44兆円であり、関係する企業の従業員数は合計115万人に上る[2]。これらの分野すべてにSiC パワーエレクトロニクスが貢献する可能性がある。SiC パワーエレクトロニクス機器は、既存の製品分野のSi 半導体を置き換えるのに加えて、次世代自動車、太陽光発電用(PV)パワーコンディショナ等、新用途への展開が期待されており、多くの新製品分野に対する貢献が望まれている。

以上のように、本事業によって、大口径・高品質 SiC ウエハの安定供給が可能となり、SiC デバイスが歩留まり良く生産できる体制が整い、SiC デバイス応用機器の市場が順調に成長することが期待できる。

本事業の事業規模は、表 I-1.2-1 の通り、平成22年度の事業開始から平成24年度の3年間で80億8千万円、全実施期間では総額約120億円となっている。このような大規模なプロジェクトであるが、その理由は、6インチ化対応を効率的かつ迅速に進めるため、広範囲の研究開発を同時進行する必要があるためである。この規模は、前記の大きな市場インパクト、わが国の産業への貢献度の大きさ、低炭素社会の実現などの社会目的の重要性に照らして妥当と考えている。

表 I-1.2-1 本プロジェクトの事業規模年度推移。平成22年度および23年度は実績額、24年度は予算額。単位：百万円。

会計・勘定	H22fy	H23fy	H24fy	H25fy	H26fy	総額
一般会計	2,000	3,957	1,930			7,887
特別会計				1,980	1,980	3,960
加速予算	-	-	190	180	-	370

総予算額	2,000	3,957	2,120	2,160	1,980	12,217
うち委託	2,000	1,938	1,954	2,010	1,814	9,746
うち助成 (助成率 2/3)		2,019	-	-	-	2,019
うち共同研究 (負担率 1/2)			166	150	166	452

(2)省エネルギー効果

SiインバータをSiCインバータに置き換えることによって、70%の損失低減が可能である[4]。この低減率を仮定し、EV・PHV・HV、IT機器関連、産業用動力機器のインバータ化促進の3種類を試算すると、すべてがSiデバイスであった場合に比べて、図 I-1.2-2 に示す省エネ効果が予測されている[5]。2030年にパワー半導体のうち80~100%がSiCデバイスが占めれば、我が国だけで原油換算年間5000万kL以上の高い省エネ効果を示すことが分かる。この省エネ効果をCO₂排出量に換算すると10百万t/年となり、我が国全体のCO₂排出量の1%程度に相当する。

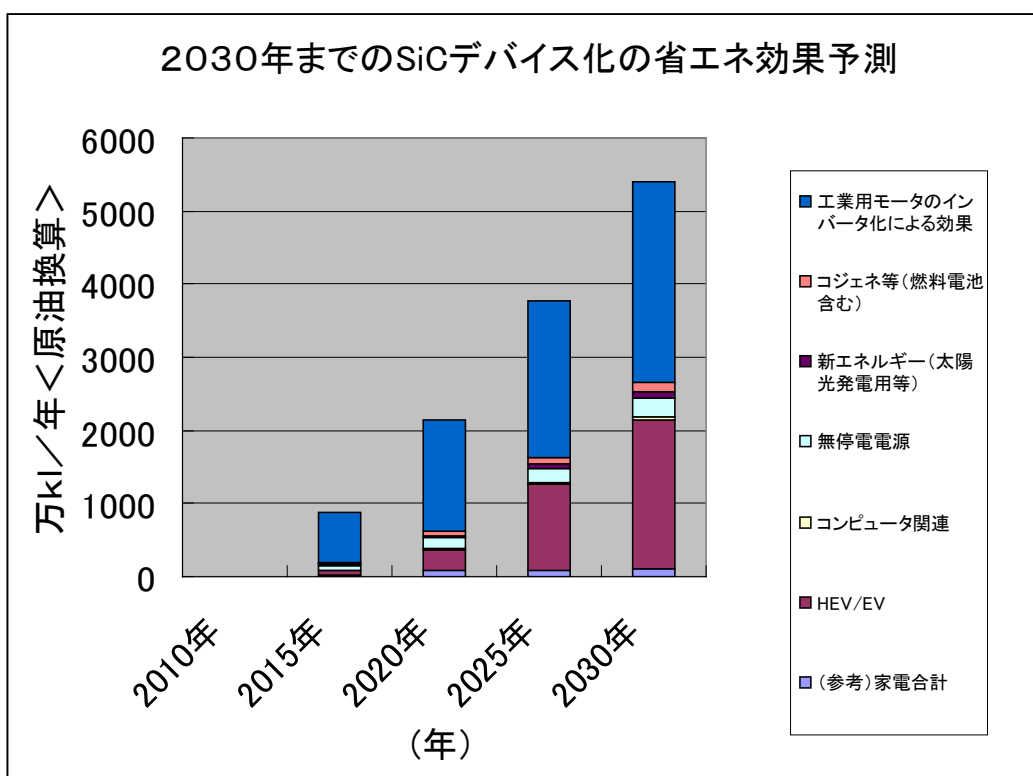


図 I-1.2-2 我が国のインバータ SiC 化による省エネ効果予測[5]

2. 事業の背景・目的・位置づけ

2.1 事業の背景

(1) 産業的背景

SiC ウエハメーカー

現時点では、SiC デバイスの市場が限定的であるため、SiC ウエハの世界市場規模は約 50 億円程度である。このうち米国 CREE 社が 50%以上のシェアを占め、II-VI 社（米国）・SiCrystal（独）と続く。我が国では、唯一新日鐵が系列会社の新日鉄マテリアルズ(株)を通して市販を開始しているが、シェアは小さく、約 2%に過ぎない(2009 年)。但し、前記の SiCrystal 社は 2009 年からローム(株)の子会社となっており、ローム(株)へウエハを供給していくものとみられる。このほか国内メーカーとしては、昭和電工が SiC エピタキシャル膜成長事業を行っている。

本プロジェクト開始時の市販ウエハ最大径は 4 インチであり、新日鉄マテリアルズも 4 インチウエハの市販を開始していた。CREE社含め、調達ベースで入手可能なウエハの欠陥密度は、10000 個/cm²またはそれを若干下回る程度とみられ、ウエハの 6 インチ化・低価格化とともに、欠陥密度の低減は課題である。

本プロジェクトが 2010 年 8 月に 6 インチ化に向けて始動した後の、ウエハ関係の企業の動向を、報道等に基づいて簡単に補足する。2010 年 9 月には、CREE 社から 6 インチ結晶成長成功の発表があった。続いて 2011 年には、ダウ・コーニングも 6 インチ SiC ウエハ量産化に向けたアナウンスを行った。一方、本プロジェクト参画企業である新日鐵は、本プロジェクトの成果として 2011 年 9 月に 6 インチウエハを展示した。さらに同社は、2011 年に米国 CREE 社と特許相互ライセンス契約を締結し、今後の事業展開に布石を打っている。

デバイスメーカー

現在使用されているパワーデバイスのほとんどは Si デバイスであるが、その世界市場における日本メーカーのシェアは 2009 年に 30%と、存在感を有している。しかし、パワーデバイス全体の世界市場シェア上位 5 社は国外企業 (STMicroelectronics(伊・仏)、Texas Instruments (米)、InfineonTechnologies(独)、Fairchild Semiconductor (米)、Vishay (米)) である。国内企業では、6 位に東芝、8 位に三菱電機、12 位にルネサステクノロジ、14 位に富士電機、16 位にロームの 5 社が位置している。これら国内上位 5 社の占めるシェアは 15%である。パワー半導体デバイス市場は、CPU やメモリーのような国際的寡占状態ではなく、グローバルにみても各企業が数%ずつのシェアを分け合っている。今後の企業戦略によっては、勢力図が大きく変化する可能性もある。

我が国パワーデバイス企業の世界シェアは長期的には漸減傾向にあり、メモリや液晶パネルのようなシェア低下を避けるために舵を切る岐路にある。各社とも、その切り札として SiC デバイスを見ている。

プロジェクト開始時点の SiC デバイスの事業化状況は次のとおりである。Siemens

系の Infineon Technologies 社が 2001 年に SiC-SBD を製品化した後、事業規模は Si デバイスに比べれば大きくはないが、着実に事業を進めている。このほか、STMicroelectronics 社、CREE 社が SBD 中心に事業を行っている。これらの耐圧は 600～1200V 級であり民生用（AC アダプター・LCD バックライト電源・サーバー電源等）が主用途である。

プロジェクト発足直後から、JFET・MOSFET が市場に投入されはじめている。JFET については、米国 Semisouth 社が先行して販売してきたが、JFET はドライブ電流が大きいので用途は限定的とみられる。ローム(株)は 1200V・20A 級の MOSFET 量産開始を 2010 年 12 月にアナウンスし、CREE 社は耐圧 1200V 級の MOSFET を 2011 年 1 月に発表した。三菱電機も 2012 年に 1200V 級の MOSFET を適用したパワーモジュールを発表している。富士電機も 2012 年に SiC-SBD を使用した産業用インバータを報道発表した。このように、1200V 級のデバイスに関しては、我が国においてもいくつかの企業が事業化に取り組みつつある状況であり、デバイス製造の歩留まり向上・信頼性向上・コスト低減に向けて、ウエハ・エピ膜の品質向上と大口径化が望まれている。

(2) 技術的基盤

SiC デバイスに関して、欧州・米国・日本のそれぞれで、長期間にわたり研究開発が進められてきた。日本でも、SiC の基礎研究が先駆的に行われてきた。

国際的なコミュニティとして、交互に隔年で開催される”International Conference on Silicon Carbide and Related Materials(ICSCRM)”と”European Conference on Silicon Carbide and Related Materials(ECSCRM)”があるが、報告件数のうち 1 / 3 程度が我が国の機関によるもので、存在感を示している。

我が国の特筆すべき研究開発成果としては、京大・松波らによって提案され、必要な結晶形が高品質に成長できる「ステップ制御エピタキシー法」(1987 年)、本プロジェクトの参加企業である新日鐵(株)により開発された欠陥低減技術「a 面成長法」(1997 年)、同じく本プロジェクトの参加企業である(株)デンソーの超低欠陥化結晶成長技術「RAF 法(Repeated a-Face Growth)」(2002 年)などがある。これらの開発成果は、SiC デバイスの実用化に不可欠な技術とみられ、我が国 SiC 技術の優位性を示す例となっている。

我が国では、本プロジェクト以前より NEDO を中心に数次の国家プロジェクトを行ってきており、前記の成果にも、国家プロジェクトが大きく貢献している。直近では、NEDO プロジェクト「パワーエレクトロニクスインバータ基盤技術開発」(2006 年～2008 年)において、SiC ウエハ品質向上から電源機器設計技術に至る広い範囲の技術高度化を行い、SiC-SBD と SiC-MOSFET を使用したインバータを試作し、Si-IGBT の場合に比べて電力損失 70%も低減できることを実証した。この成果はグリーン IT アワードを受賞し、広く認知されることとなった。

国外でも、SiC デバイス関連の研究開発には多額の公的資金が投入されている。例えば、米国では米国科学財団(NSF)・DARPA・エネルギー省(DOE)が公的資金を投入している。NSF の資金による研究開発プログラムの例としてノースカロライナ州立大学が中心となる FREEDM(the Future Renewable Electric Energy Delivery and Management Systems Center)がある。FREEDM は年間 4 百万 USD 規模の活動で、SiC や GaN などの最先端デバイスを使用したシステム開発などを行っている。DARPA によるプロジェクトには、CREE 社・General Electric などが参加しており、空母・潜水艦など小型化が要求される用途への適用を念頭に開発を進めている。現時点では、例えば DOE から、送配電系統への適用（高電圧）を目的として CREE 社が 5.2 百万 USD/3 年の、GeneSic Corp.は 2.5 百万 USD/2 年の補助金を得ている。このほか米国では Naval Research Lab.など軍関係の研究機関などが SiC の研究を活発に行っている。

2.2 事業の目的

我が国は、いくつかのキー技術を先行的に開発してきたが、DARPA や DOE の集中投資によって成長した米国に対して、現時点では必ずしも優位に無い。欧州も基盤的技術開発で実績を有し、Infineon の SBD 中心に着実に事業を展開しつつある。この中で我が国は、民生分野を中心とする大規模市場の成長に遅れないよう、積極的な展開が必要である。

大規模市場の成長の契機は EV・PHV・HV への適用であると見ているが、そのためには、デバイスの高い信頼性と低価格とを両立する必要がある。このためには、高品質かつ大口径なウエハを安定して供給できる体制を実現することが必須要件であり、それが EV などへの本格展開を目指した SiC デバイス普及のトリガーになると考えている。

本プロジェクトのカバーする範囲を含め、今後の SiC パワーエレクトロニクスの展開を模式的に図 I -2.2-1 に示す。地球温暖化抑制、省エネ等の社会的課題解決に向けた期待と、これまでに蓄積した技術発展の成果が背景となって、今、まさに SiC パワーエレクトロニクス本格展開の入口にさしかかっている。世界規模の電子デバイス関連企業群が駆動母体として存在することが我が国の特長であることは言うまでもない。高品質・大口径ウエハの安定供給体制が確立すれば、デバイスの信頼性・歩留まりが向上し、Si デバイスに対する価格競争力が得られる。耐圧 1200V 級デバイスに関しては確立しつつある MOSFET 技術を、高品質 6 インチウエハに適用して展開することで、民生機器や多くの産業用機器を中心とするボリュームゾーンの市場成長が可能となる。1200V 級の次には、3kV 級の SBD・MOSFET を順次実現して、電車や送配電等の新たな市場展開に備える事が出来る。

このような展望の中で、本プロジェクトのひとつの目的は、技術開発によって高品質・大口径ウエハの供給体制確立に直接的に貢献することにある。ここでのウエハ技

術は、本格市場展開に必要なレベルの高い品質と低コスト化が見込めるものでなくてはならない。さらに、本プロジェクトのもうひとつの目的は、**3kV 級の高耐圧デバイス**技術を確立することによって、より広い市場展開へ備えることである。遠からず必要となる、さらなる低コスト化と特性向上への要求に備えるため、二の矢・三の矢技術を準備することも目的に据えている。また、**6 インチウエハ**を対象とするデバイス製造ラインに不可欠な、デバイスプロセス装置を実現することも本プロジェクトの目的の一部である。

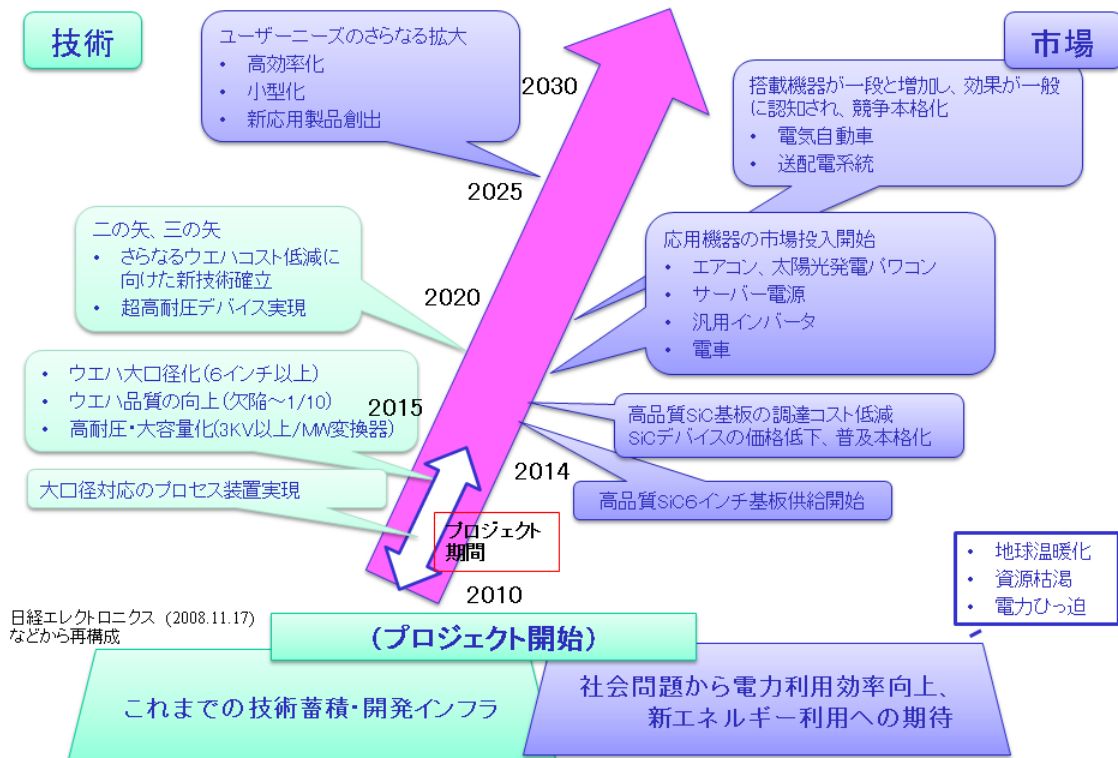


図 I -2.2-1 SiC パワーエレクトロニクスの本格普及に向けた展開の模式図

2.3 事業の位置付け

図 I -2.3-1 に、本事業の関連プロジェクトの中での位置付けを示す。同図において、赤の網かけを施した部分が本プロジェクトである。本プロジェクト発足時に、耐圧 1200V 級の MOSFET は事業化が見込めるレベルに到達していた。平成 21 年に開始した NEDO プロジェクト「次世代パワーエレクトロニクス技術開発（グリーン IT プロジェクト）」は、このクラスのデバイスを用いて、高効率電力変換機器の設計技術開発を中心とした開発を担っている。一方、耐圧 10kV 級の超高耐圧デバイスに関しては、内閣府による「最先端研究開発支援プログラム」(FIRST)が対象とする分野であり、平成 21 年度から京都大学木本教授を中心とする研究開発体制が組まれている。同プログラムの成果の事業化時期は 2020 年以降と、中長期的な展望のもと進められている。

本プロジェクトは、前記の2プロジェクトの中間に位置する。その成果の市場化時期は2014~2020年程度を想定している。但し6インチウエハの開発成果は、1200V級デバイスへの適用が可能であるため、早期の事業化も想定している。また、3kV級のデバイスとそれを用いた変換器で高効率を実証できれば、送配電系統などSiCでは未踏の事業領域へ展開し、さらに市場が広がる可能性が出てくる。市場拡大によって、企業の独自開発も活発化するものと考えられる。それによって、高信頼性と低価格の両立が要求されるEV・PHV等といった、最も厳しい顧客ゾーンに対応できる技術も確立できると考えられる。

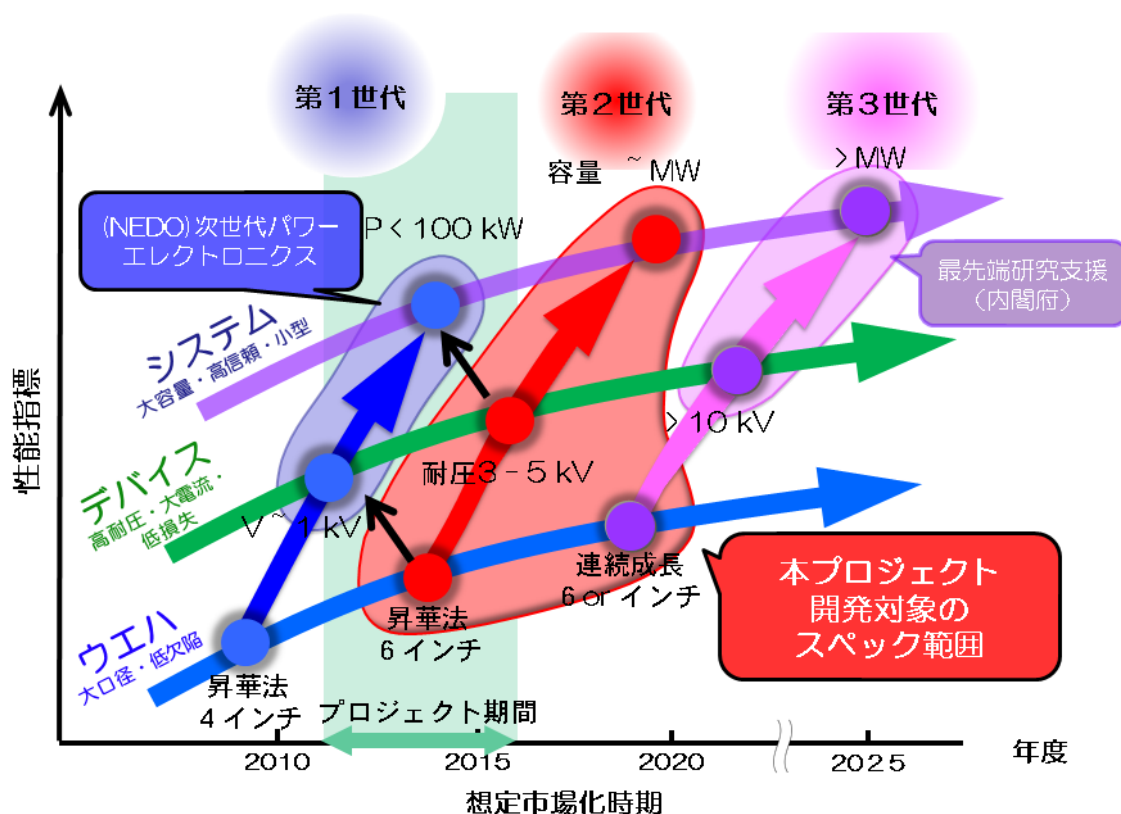


図 I-2.3-1 本事業の関連プロジェクトの中での位置付け

(参考資料)

- [1] YOLE Status of the power electronics industry 2013
- [2] 経済産業省 平成22年工業統計表、平成22年確報(概要版)
<http://www.meti.go.jp/statistics/tyo/kougyo/result-2/h22/gaiyo/index.html>
- [3] Yole Development 予測
<http://techon.nikkeibp.co.jp/article/NEWS/20111220/202814/>
- [4] NEDO プロジェクト「パワーエレクトロニクスインバータ基盤技術開発」平成21年結果
- [5] 次世代省エネデバイス技術調査報告書(平成20年3月(財)新機能素子研究開発協

会 等

[6]平成22年度特許出願技術動向調査報告書グリーンパワー I C (株アイサプライ・
ジャパンによる市場データ)、特許庁、平成23年2月

Ⅱ. 研究開発マネジメントについて

1. 事業の目標

1.1 事業の全体目標

本研究開発全体の目標は、高品質・大口径 6 インチ SiC ウエハ製造技術の確立と、3kV 以上の高耐圧 SiC スイッチングデバイス製造技術、高耐圧デバイスの応用に即した電力変換器の設計技術の確立である。

上記の目標達成に向け、平成 24 年度末までに基盤技術を確立し、最終目標達成の見通しを得る。次に、平成 26 年度までに高品質・大口径結晶成長、ウエハ加工、エピタキシャル膜形成までを一貫した製造技術の確立、高耐圧スイッチングデバイス製造技術を確立し、これを用いた低損失電力変換器の試作・実証等を行い、全体の最終目標を達成する。

このために、基本計画において、研究開発項目(1)～(4)を設定して、平成 22 年度から委託事業を開始した。平成 23 年度には、重点化が必要となる研究開発項目に関して、実質的に単年度の事業として研究開発項目(5)～(8)を実施した。なお、(5)～(8)は平成 22 年度に成立した補正予算に基づくものである。

(1)～(4)および(5)～(8)の対応関係は以下の通りである。

研究開発項目(5)は研究開発項目(1)に対する加速的位置づけであり、(1)において大口径結晶成長技術の確立を行う中、(5)においては昇華法による大口径ウエハの早期事業化推進を目的に、量産化技術開発として実施する。

研究開発項目(6)は研究開発項目(2)に対する加速的位置づけであり、(2)において切断から超平坦化までの連成的な加工技術開発を進める中、(6)においては特に重要となる要素プロセスの限界性能を追求し、(2)に反映する。

研究開発項目(7)は研究開発項目(4)に対する加速的位置づけであり、(4)において高耐圧デバイス製造技術と SiC-SBD と SiC-MOSFET からなるオール SiC 電力変換器モジュール実現に向けた技術開発を行う中、(7)においては、高耐圧 SiC-SBD と、Si-IGBT とのハイブリッド変換器の実証を行い、(4)の推進に必要な技術指針を得る。

研究開発項目(8)は、独立した項目である。口径 6 インチの SiC ウエハを対象としたイオン注入装置・活性加熱処理装置は、高温でのプロセスを必要とするなど、必要仕様が Si デバイス用装置と大きく異なる。そのため、SiC 用のプロセス装置の実現を本プロジェクトの中での開発目標に含めることとし、平成 23 年度の助成事業として実施する。

また、SiC 半導体デバイスの開発においては、ウエハやエピタキシャル膜に内在する欠陥、その他の材料特性を、正確に分析・把握し、その結果と絶縁破壊をはじめとするデバイス特

性とを関連づけることが非常に重要である。このような中から、個々の研究開発を横断・補完する機能を持つ「共通基盤評価技術開発」の実施が、本プロジェクト開始にあたっての採択条件となった。また、SiC 半導体デバイスの本格事業化に向けては、ボリュームゾーンである自動車分野への適合性の有無が重要な判断基準である。そのため、SiC 搭載自動車の実現に向けた着実な取り組みと、そのために必要な「応用技術調査検討」の実施もまた、採択条件となった。これらの二つの取り組みは、基本計画中の研究開発項目としては記載していないが、研究委託先である FUPET の実施計画には明記して実施している。このため、以下の章において詳細に説明することとする。実施計画中では、「共通基盤評価技術開発」を項目(10)、「応用技術調査検討」を項目(11)としている。

さらに、高温で使用可能な SiC デバイスの特長を生かして新たな製品分野を創成するために、平成24年度より、新たに耐熱性の高い受動部品（キャパシタ、抵抗器、セラミック基板）の開発を開始した。本項目は、基本計画に研究開発項目(9)として記載している。また、部品類は我が国が強い産業競争力を持つ分野であり、研究開発過程で得られた評価手法等を戦略的に標準化することにより競争力を強化することが有利と考えられ、「高耐熱部品の国際標準化等に関する調査研究」の実施が採択条件となった。基本計画中の研究開発項目としては記載されていないが、高耐熱部品に関する研究委託先である FCRA－FUPET の実施計画には明記して実施している。このため以下の章において詳細に説明することとする。実施計画中では、「高耐熱部品の国際標準化等に関する調査研究」を項目(9)⑤としている。

次節より、個々の開発項目に対して目標の妥当性を説明する。

1.2 研究開発項目毎の詳細な目標

1.2.1 高品質・大口径 SiC 結晶成長技術開発／革新的 SiC 結晶成長技術開発

本項目の開発は、基本計画における研究開発項目(1)に基づくものである。

SiC ウェハ市場は、現在海外企業による寡占状況にあり、海外供給に頼らざるを得ない状況に対する不安感は我が国における SiC パワー半導体の開発・普及の足かせのひとつになっている。我が国の SiC デバイス技術開発にあたっては、ウェハの品質及び供給の不安定性、高コストが最大のボトルネックであり、高品質・低コストな大口径 SiC 結晶成長技術の確立によって SiC ウェハを安定的に供給することが急務である。これによってデバイス及びインバータ等の変換器モジュール開発を加速し、早期の実用化に繋げることが求められている。

このため、本開発項目においては、現状のデバイス開発用ウエハの作製を担っている昇華法の高度化を「高品質・大口径 SiC 結晶成長技術開発」として主要な取り組みに設定した。しかしながら昇華法には、生産性、品質、コストに関して SiC の本格普及に向けての十分なポテンシャルがある保証はない。このため、昇華法の抜本的な高度化に加え、飛躍的に品質や生産性の向上が期待できるが未だ技術的には基盤研究レベルである革新的な結晶成長技術（ガス法、溶液法）の開発を「革新的 SiC 結晶成長技術開発」として行うこととした。前者においては、一部を除き Si 用プロセス装置の転用が可能な直径 6 インチウエハの実現を、後者ではそれを用いたデバイス試作とパフォーマンス比較が可能な最低口径として 2 インチウエハを目標の前提とした。

1.2.1.1 高品質・大口径 SiC 結晶成長技術開発

1.2.1.1.1 高品質・大口径 SiC 結晶成長技術開発(その1)

[中間目標（平成 24 年度）]

昇華法において、口径 6 インチで、 10^3 個/cm²台の転位密度を実現するのに必要な高品質化にかかわる基盤技術を確立する。

[最終目標（平成 26 年度）]

昇華法において、口径 6 インチ、長さ 50mm 以上で、有効面積（端部 3mm を除く）全域において転位密度 1×10^3 個/cm² 以下の結晶を実現する。

[目標設定の根拠]

本サブテーマでは、昇華法の高品質化に重点を置き、現状市販の口径 4 インチウエハの 10 分の 1 となる転位密度を口径 6 インチで実現することを最終目標に定めた。この高品質化技術を確立することにより、車載等の高信頼性の大規模素子用途に対しても適用可能な SiC ウエハの実用化に繋がる。併せて、成長結晶の長尺化を達成することにより、収量増による低コスト化を狙う。

1.2.1.1.2 高品質・大口径 SiC 結晶成長技術開発(その2)

[中間目標（平成 24 年度）]

昇華法において、口径 6 インチで、0.5mm/h 以上の結晶を実現するのに必要な成長速度向上にかかわる基盤技術を確立する。

[最終目標（平成 26 年度）]

昇華法において、口径 6 インチ、長さ 50mm 以上で、有効面積（端部 3mm を除く）全域

において転位密度 5×10^3 個/cm²以下の結晶を成長速度 0.5mm/h以上で実現する。

[目標設定の根拠]

本サブテーマでは、昇華法の低コスト化に重点を置き、現状市販の口径4インチウエハの転位密度を半減させると共に、量産性の点から成長速度と結晶長を倍増させて口径6インチの結晶を実現することを最終目標に定めた。このような6インチ量産化技術は、6インチ高品質エピ技術と組み合わせることにより、結晶からエピ成膜までの一貫製造技術の確立に繋がり、SiC デバイス普及のボトルネックである高品質低コストエピウエハの安定供給に大きく資する。

1.2.1.2 革新的 SiC 結晶成長技術開発

1.2.1.2.1 革新的 SiC 結晶成長技術開発(その1)

[中間目標 (平成24年度)]

ガス法において、高速性、高品質性、長尺化/口径拡大等の各課題に対する要素技術を確立し、口径2インチ、長さ1mmの4H-SiC単結晶の成長を実現する。

[最終目標 (平成26年度)]

ガス法において、口径2インチ以上、長さ20mm以上の4H-SiC単結晶を実現した上で、昇華法に対する優位性を検証する。

[目標設定の根拠]

本サブテーマにおいては、昇華法が抱える「原料枯渇によるインゴットサイズの制限」という問題を克服出来る成長手法としてのガス法を取り上げ、そのポテンシャルが判定できる単相(多型を含まない)バルク単結晶の実現として、その口径と結晶長を設定した。

1.2.1.2.2 革新的 SiC 結晶成長技術開発(その2)

[中間目標 (平成24年度)]

溶液法において、高速性、高品質性、長尺化/口径拡大等の各課題に対する要素技術を確立し、口径2インチ、厚さ1mmの4H-SiC単結晶成長を実現する。

[最終目標 (平成26年度)]

溶液法において、口径2インチ以上、長さ20mm以上の4H-SiC単結晶を実現した上で、昇華法に対する優位性を検証する。

[目標設定の根拠]

本サブテーマにおいては、昇華法が抱える「非平衡条件下での成長/気相成長による成

長速度制約」という問題を克服出来る成長手法としての溶液法を取り上げ、そのポテンシャルが判定できる単相（多型を含まない）バルク単結晶の実現として、その口径と結晶長を設定した。

1.2.2 大口径 SiC ウェハ加工技術開発

本項目の開発は、基本計画における研究開発項目(2)に基づくものである。

SiC はダイヤモンドに近い高硬度を有しているため、既存の加工技術では結晶の大口径化に伴い更に加工時間を要することになる。これは大口径ウェハ材料の製造において、加工工程がボトルネックになるおそれがあることを示唆している。また現状では、加工コストはウェハのコストの約 1/3 を占めており、低コスト化の観点からも技術の高度化が必要である。

本開発項目では、SiC ウェハの 6 インチ化に対応した高精度、高速及び低コストな実用的ウェハ加工技術の開発を行う。具体的には、各要素プロセス（切断、研削/研磨、CMP 等）の開発および性能検証を進めながら、当該要素プロセスが加工技術として分業化している現状に鑑み、検証データを基にウェハ加工一貫プロセス化方針の検討、並びに大口径 6 インチウェハ加工の課題・対策技術の抽出を実施することで、6 インチウェハ対応の一貫プロセス確立を目指すこととした。

[中間目標（平成 24 年度）]

ウェハ切断技術に関して、3 インチ結晶で切断速度 150 μm /分以上、同時切断枚数 10 枚以上、切り代 300 μm 以下を実現する。また、3~4 インチ結晶/ウェハを対象にして、切断、研削、粗研磨、仕上げ研磨の各要素工程の最適化、及び接続最適化を行い、6 インチ SiC 結晶/ウェハ加工の高速・高品質な一貫プロセス最適化の方針を決定する。

[最終目標（平成 26 年度）]

6 インチ結晶/ウェハを対象に、以下の効率性を実現する。

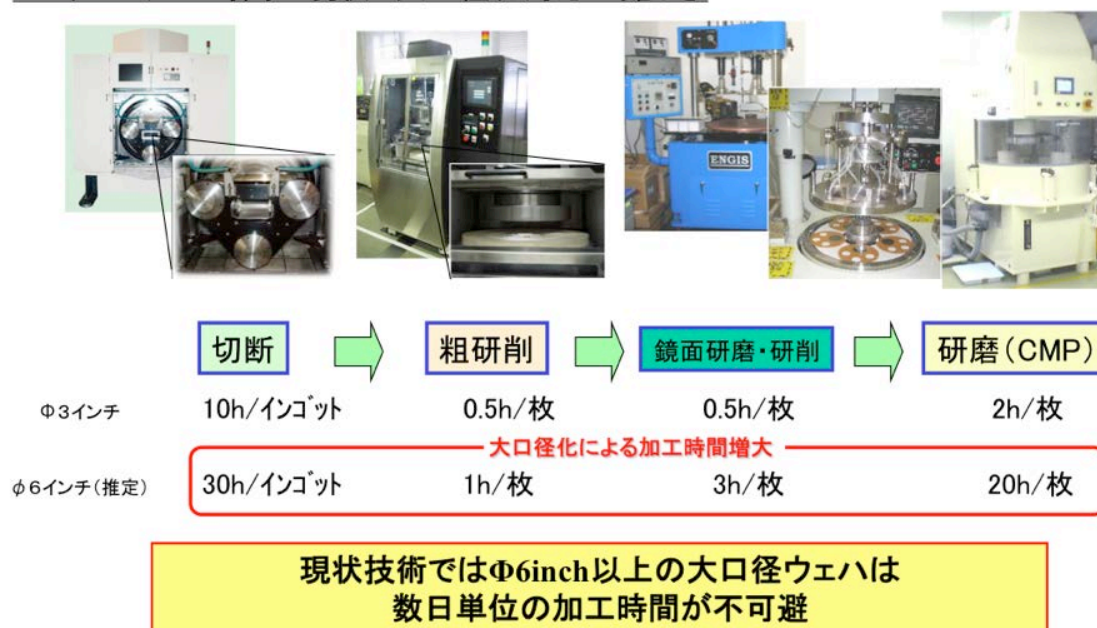
- ① 切断：速度 300 μm /分以上、同時切断枚数 10 枚以上、切り代 250 μm 以下
- ② インゴットから表面仕上げ精度 Rms（表面荒さ）0.1nm@2 μm ×2 μm のベアウェハを実現する統合加工プロセスとして、プロセス時間 24 時間以内

[目標設定の根拠]

図 II.1.2.2-1 に、現状の口径 3 インチウェハ加工時間と、それを口径 6 インチウェハに適用した際に予想される加工時間を示す。6 インチウェハ対応の一貫プロセスとして処理時間を約 1/4 にして、作業性の点から 1 日以内にインゴットから仕上げウェハまでの処理工程が完了するレベルを最終目標とした。仕上げレベルに関しては、現状のもので特に問題は出

ていないため、現状レベルと同等としている。切断に関しては、高速切断の代表ともいえる高速ダイシングソーのウエハ切断装置技術と現状の高速機械設計・製造技術および本研究開発で目標とする一貫プロセス処理時間を考慮して、従来のワイヤーソー技術における6インチ高硬脆結晶材料（サファイア）を対象とした限界切断速度を4倍以上引き上げる300 μ m/分の高速マルチ切断を目標とした。また、切り代はワイヤー剛性の材料的限界から細線化は難しく、従来レベルと同等とした。

SiCウエハ加工時間の現状と大口径化対応の難しさ



図Ⅱ. 1.2.2-1 SiC ウエハ加工時間の現状と大口径化対応の難しさ

1.2.3 SiC エピタキシャル膜成長技術（基本計画 研究開発項目(3)）

1.2.3.1 大口径対応技術

本項目のエピタキシャル膜大口径対応技術、および次節のエピタキシャル膜高速・厚膜成長技術の開発は、基本計画における研究開発項目(3)に基づくものである。

SiC デバイス製造に使用するための SiC ウエハには、その上に高品質なエピタキシャル膜を形成することが不可欠である。SiC デバイスの普及拡大には、エピタキシャルウエハのコスト低減及び品質向上によるデバイスの歩留まり向上が必要である。一部を除き Si 用プロセス装置の転用も可能な SiC パワーデバイス製造ラインの6インチ化には、極めて強い要望があり、本プロジェクトにおいて、6インチ結晶成長および基板加工技術開発による6インチウエハの早期実現を進めている。エピ成長の大口径対応技術を、結晶成長および基

板加工技術と同時並行して、早期に確立する必要がある。このため、本項目では、6インチ基板の入手を待つことなく、大口径対応エピ成長技術の課題を明確にして大口径・高品質化の技術開発を進め、6インチ基板の実現と時を同じくして6インチ高品質エピウエハを実現する。

[中間目標（平成24年度）]

みなし6インチ径のエピタキシャル膜成長を行い、6インチ成長プロセスにおける問題点を把握すると共に、当該成長膜に対して以下の品質を実現する。

- ・ 均一度：厚さ $\pm 10\%$ 、ドーピング濃度 $\pm 20\%$
- ・ 品質 エピ成長起因の表面欠陥密度：2個/cm²以下

[最終目標（平成26年度）]

口径：6インチ、処理枚数：3枚以上のエピタキシャル膜に対し、以下の品質を実現する。

- ・ 均一度：厚さ $\pm 5\%$ 、ドーピング濃度 $\pm 10\%$
- ・ 品質 エピ成長起因の表面欠陥密度：0.5個/cm²以下

[目標設定の根拠]

市販の3~4インチエピウエハの現状の均一度レベルを、口径6インチ多数枚で実現することを目標とした。なお、目標に掲げた「3枚」はプロジェクトで導入可能なエピ装置としての仕様である。加えて、SiCデバイスのキラー欠陥としてその低減が重要視されるようになったエピ欠陥密度を目標指標とした。数kV/数100Aクラスの素子を想定した場合に少なくとも25mm²以上のチップ面積が必要であるから、その25mm²のチップ面積が75%の歩留まりで取れるように、エピ欠陥密度の最終目標を設定した。

1.2.3.2 高速・厚膜成長技術

デバイスの高耐圧化（5kV級）に対応するためには、数十ミクロン以上の厚い高純度エピタキシャル膜が必要となる。そのため、プロセス時間の観点から厚いエピタキシャル膜の作製には成長速度が重要であり、高速エピタキシャル膜の成長技術が必要となるが、現状デバイス品質との両立は確認されていない。それゆえ、高耐圧デバイスの実現・普及には、量産に対応できる高速成長での高純度・厚膜エピタキシャル膜成長技術及びその特性評価技術の確立が必要となる。

本開発項目では、4インチウエハを想定して高耐圧デバイスの作製に対応できる厚膜を高均一・高純度かつ高速で成長できるエピタキシャル膜成長技術を開発する。

[中間目標（平成24年度）]

口径 2 インチ、膜厚 50 μm 以上のエピタキシャル膜に対して以下の品質を実現し、SiC 厚膜形成技術を確立する。

- ・ 純度 残留キャリア濃度： $3 \times 10^{14}/\text{cm}^3$ 以下
- ・ 品質 エピ成長起因の表面欠陥密度：5 個/ cm^2 以下

[最終目標 (平成 26 年度)]

成長速度 100 $\mu\text{m}/\text{h}$ 以上で作成した口径 4 インチ、膜厚 50 μm 以上のエピタキシャル膜に対し、以下の品質を実現する。

- ・ 純度 残留キャリア濃度： $3 \times 10^{14}/\text{cm}^3$ 以下
- ・ 均一度：厚さ $\pm 2\%$ 、ドーピング濃度 $\pm 10\%$
- ・ 品質 エピ成長起因の表面欠陥密度：1.0 個/ cm^2 以下

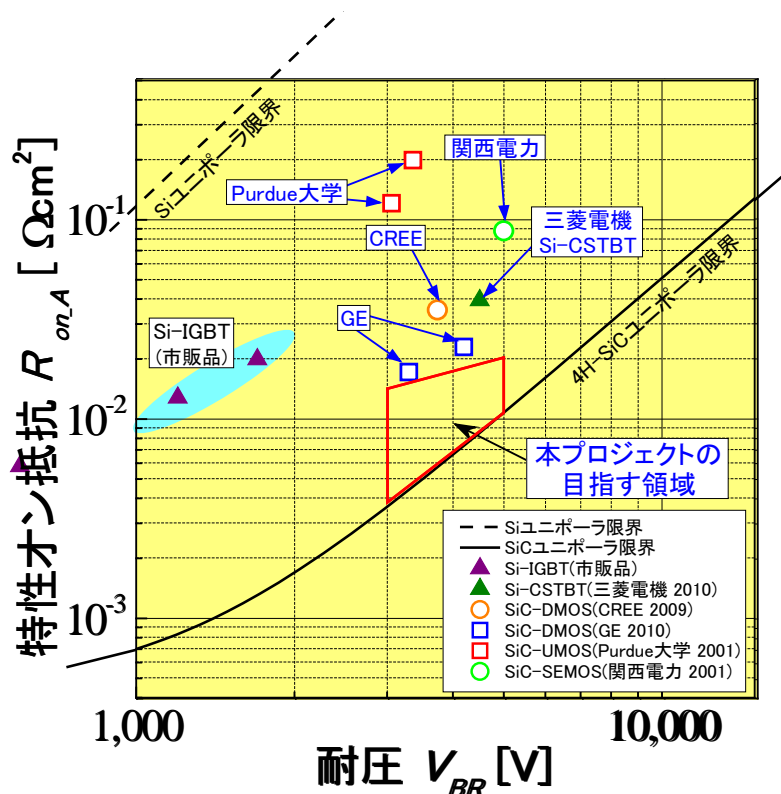
[目標設定の根拠]

上記高耐压デバイスに必要な膜厚は 25~50 μm であることから、目標値の前提とする膜厚は 50 μm とし、これを 30 分で成膜するための成長速度として、100 $\mu\text{m}/\text{h}$ と設定した。エピ膜の均一度に関しては、1.2.3.1 節に記した大口径対応技術におけるものと同様、市販の 3~4 インチエピウエハの現状均一度レベルを口径 4 インチ、膜厚 50 μm 以上のエピタキシャル膜に対して設定した。厚さ均一性については、膜厚が厚くなると相対値での定義では変動の絶対量が大きくなりすぎるため、より厳しい $\pm 2\%$ という値を目標とした。表面欠陥密度については、良品率 60%以上との条件から算出した。純度に関しては、上記高耐压デバイスの場合 $1 \sim 3 \times 10^{15}/\text{cm}^3$ であることを踏まえ、精度良くドナー濃度制御を行うための残留キャリア濃度として一桁低い $3 \times 10^{14}/\text{cm}^3$ を設定した。

1.2.4 SiC 高耐压スイッチングデバイス製造技術

本項目の開発は、基本計画における研究開発項目(4)に基づくものである。

世界における SiC 高耐压スイッチング素子 (5 kV 級：耐压 3kV 以上) の開発状況は、現状では 600 V~1,200 V 素子と比較すると活発とは言えない。しかし、高速鉄道や産業用モータ、スマートグリッド等、今後の飛躍的な市場拡大が予想される高電圧・大電力分野において SiC パワーデバイスの果たす役割は極めて大きく、今後その技術開発が高耐压領域にシフトしていくことは間違いない。一方で Si-IGBT の性能向上も着実に進んでいるものの、SiC 高耐压スイッチング素子の性能がその材料物性から予想される性能限界に未だ到達していない現状を鑑みると、その限界に向けて技術開発の促進が必要と言える。また、今後の飛躍的な市場拡大が予想される鉄道などを中心とする高耐压電力変換器の競争軸は、



図Ⅱ.1.2.4.1-1 世界における SiC 高耐圧スイッチング素子(3~5 kV)、
及び Si 高耐圧スイッチング素子(Si-IGBT)の開発状況

低損失・小型化・軽量化である。一般産業用の電力変換器が耐圧 1kV 容量数十 kVA 程度であるのに対して、高耐圧電力変換器は耐圧 3kV 以上、容量 MVA 級と桁違いに大きくなる。

これらのことから本開発項目では、5kV 級高耐圧領域において、極限的な低損失化を可能とする新規構造での高耐圧デバイス開発、並びに 1kV 級デバイス技術の拡張による高耐圧デバイス実現/MVA 級変換器実証を行うこととした。

1.2.4.1 新規耐圧構造デバイス

[中間目標 (平成 24 年度)]

より低損失化が可能な新規高耐圧デバイス構造とその作製要素プロセスを開発し、当該構造で耐圧 3kV 以上の高耐圧 SiC-MOSFET を実現する。

[最終目標 (平成 26 年度)]

必要な各種要素技術を高度化し、耐圧：3kV 以上で特性オン抵抗：15mΩcm²以下の高耐圧 SiC-MOSFET を実現する。

[目標設定の根拠]

本サブテーマでは、国内外での研究開発状況を踏まえ、図Ⅱ.1.2.4.1-1 の赤斜線領域をプ

プロジェクト終了時に達成すべき開発ターゲットとして設定した。

1.2.4.2 高耐圧大容量デバイス／変換器技術

[中間目標（平成24年度）]

耐圧 3kV 以上の高耐圧 SiC-MOSFET を実現すると共に、SiC-MOSFET、SiC-SBD を適用した 3kV 以上の電力変換器モジュールを試作して、当該電圧領域のスイッチング及び多並列接続に関する要素技術を確立する。

[最終目標（平成26年度）]

耐圧：3kV以上、オン抵抗 80mΩ以下（室温環境下）、定格出力電流密度 1000A/cm²以上の高耐圧SiC-MOSFETを開発し、当該デバイスを用いたMVA級電力変換器を試作して、その動作時の電力損失が同耐圧のSi電力変換器の 50%以下であることを実証する。

[目標設定の根拠]

本サブテーマでは、ボリュームゾーンである通勤・近郊在来線に用いられている変換器（電力変換器の出力容量は～1MW）を念頭に目標値を設定した。このクラスの電力変換器を開発することで変換器に用いられる基本技術を確立することができ、機関車・新幹線などの電力変換器に用いられる更なる大容量・高耐圧電力変換器にも容易に展開することができる。上述の目標値と国内外での SiC モジュールの研究開発状況の関係を図 II.1.2.4.2-1 に示す。赤ハッチングの領域が今回の目標値であり従来の開発されているモジュールに対してはるかに大きな電圧・電流領域であることが分かる。

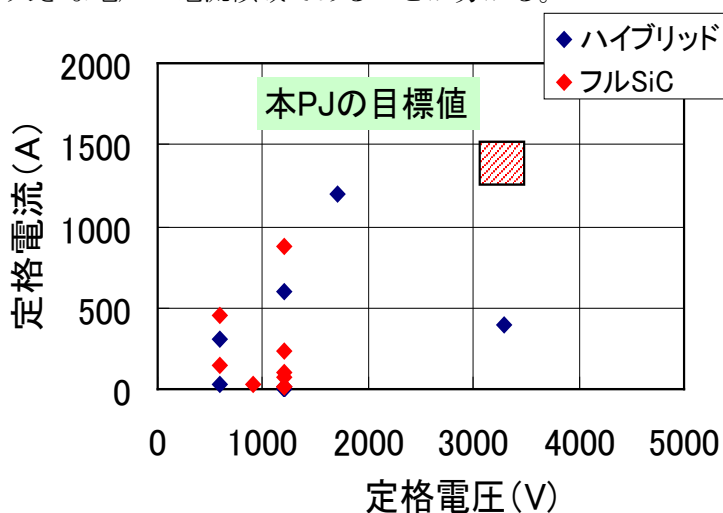


図 II.1.2.4.2-1 SiC モジュールの定格電圧・定格電流の開発状況

また、損失に関しても従来の Si 電力変換器に対して圧倒的に低損失を実現するため、損失半減という目標を設定している。損失を半減するために必要とされるスイッチング素子部分の抵抗値を検討した結果、電力変換器の損失と抵抗値の関係からスイッチング素子の抵抗値が $2\text{m}\Omega$ であれば Si の電力変換器に対して損失を半減できることが分かった。抵抗値と電力変換器の損失の関係を図 II.1.2.4.2-2 に示す。このときの MOSFET 及び SBD の損失内訳も図 II.1.2.4.2-2 に示す。素子の並列接続数に関しては現在の新幹線に用いられている IGBT モジュール中の素子数を参考とし 40 個の並列接続を行い上述の抵抗値を実現することとした。この結果として本プロジェクトにおける素子の抵抗値の目標値を $80\text{m}\Omega$ とした。

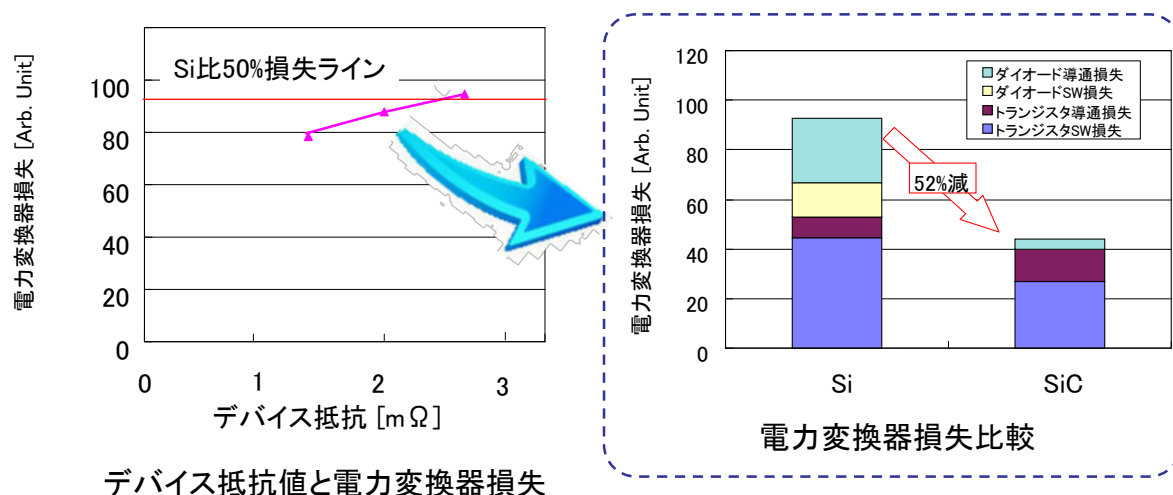


図 II.1.2.4.2-2 SiC モジュール抵抗値と電力損失

1.2.5 SiC ウェハ量産化技術開発

本項目の開発は、基本計画における研究開発項目(5)に基づくものであり、平成 23 年度の 1 年間の事業である。

1.2.5.1 SiC ウェハ量産化技術開発(その1)

[最終目標 (平成 23 年度)]

大口径 4H-SiC ウェハの量産化技術開発可能な環境整備 (昇華法結晶成長炉、ウェハ加工装置) を実施し、

- ・ 有効面積 (端部 3mm を除く) 全域において転位密度 1×10^4 個/cm² 以下の口径 6 インチ 4H-SiC インゴットを実現する基盤技術を確立する。

[目標設定の根拠]

本開発項目では、開発自体が「1.2.1.1 高品質・大口径 SiC 結晶成長技術開発（その1）」と一体化していることから、「1.2.1.1 高品質・大口径 SiC 結晶成長技術開発（その1）」の中間目標（H24 年度）に至る途中過程での6インチインゴット実現へのマイルストーンとして、上記目標を設定した。

1.2.5.2 SiC ウエハ量産化技術開発(その2)

[最終目標（平成23年度）]

大口径 4H-SiC ウエハの量産化技術開発可能な環境整備（昇華法結晶成長炉、ウエハ加工装置）を実施し、

- ・ 成長速度0.25mm/h以上で転位密度 5×10^4 個/cm²以下の口径6インチ4H-SiC インゴットを実現する基盤技術を確立する。

[目標設定の根拠]

本開発項目では、開発自体が「1.2.1.2 高品質・大口径 SiC 結晶成長技術開発（その2）」と一体化していることから、「1.2.1.2 高品質・大口径 SiC 結晶成長技術開発（その2）」の中間目標（H24 年度）に至る途中過程での6インチインゴット実現へのマイルストーンとして、上記目標を設定した。

1.2.6 大口径 SiC ウエハ加工要素プロセス検証

本項目の開発は、基本計画における研究開発項目(6)に基づくものであり、平成23年度の1年間の事業である。

[最終目標（平成23年度）]

切断技術として、ダイヤモンドを使ったマルチワイヤーソーにおいて、SiC 6インチインゴットに対して150 μ m/分以上の高速切断が可能になる最大ワイヤー速度:約4,000m/min、最大張力:70Nの高速高剛性切断技術を実現する。更に、切断、研削、粗研磨、仕上げ研磨の各工程に関して、個々の要素工程の能力限界と最適加工条件（砥石、砥粒、研磨定盤種、装置技術、加工動作管理、能率等）を抽出し、SiC ウエハ加工における高速一貫プロセス確立に資する統合的なデータ蓄積を行う。

[目標設定の根拠]

本開発項目では、開発自体が「1.2.2 大口径 SiC ウエハ加工技術開発」と一体化していることから、「1.2.2 大口径 SiC ウエハ加工技術開発」の中間目標（H24 年度）に至る途中過程での要素工程の最適化へのマイルストーンとして、上記目標を設定した。

1.2.7 SiC 高耐圧大容量パワーモジュール検証

本項目の開発は、基本計画における研究開発項目(7)に基づくものであり、平成 23 年度の 1 年間の事業である。

[最終目標 (平成 23 年度)]

耐圧 3.3kV 定格電流 75A の SiC ショットキーバリアダイオードを開発し、Si 絶縁ゲートバイポーラトランジスタと組み合わせて 1000A 級大容量パワーモジュールを試作してその動作を実証するとともに、All SiC デバイスパワーモジュール実現に必要なとされる SiC FET の仕様に対する技術的指針を得る。

[目標設定の根拠]

本開発項目では、開発自体が「1.2.4.2 高耐圧大容量デバイス/変換器技術」と一体化していることから、「1.2.4.2 高耐圧大容量デバイス/変換器技術」の中間目標 (H24 年度) に至る途中過程での SiC ハイブリッド変換器実証として、上記目標を設定した。

1.2.8 大口径対応デバイスプロセス装置開発

本項目の開発は、基本計画における研究開発項目(8)に基づくものであり、平成 23 年度の 1 年間の事業である。

1.2.8.1 大口径対応デバイスプロセス装置開発 (その 1)

[最終目標 (平成 23 年度)]

6 インチ SiC ウエハを対象に、イオン注入のための高温プロセス装置を開発し、所定の処理特性の面内均一性を達成する。具体的には、イオン注入装置の場合、

- ・ 室温から 800°C までの全領域でイオン注入が可能なこと
- ・ 温度均一性：6 インチ面内：±15°C
- ・ Al 注入イオン電流：200μA 以上

[目標設定の根拠]

SiC デバイス化プロセスにおいては、その性能限界から、Si デバイス用のイオン注入装置の転用は本質的に困難である。また既存の 4 インチ径 SiC ウエハに対応した装置の延長では十分な均一性が得られない。このため、6 インチ SiC ウエハ実現に備え、イオン注入時のウエハ高温化という特有の機能を備え、かつ既存の SiC 4 インチプロセス装置技術では不可能な均一性を確保したイオン注入装置技術を開発する必要がある。

1.2.8.2 大口径対応デバイスプロセス装置開発（その2）

[最終目標（平成23年度）]

6インチ SiC ウエハを対象に、活性化熱処理のための高温プロセス装置を開発し、所定の処理特性の面内均一性を達成する。具体的には、活性化熱処理装置の場合、

- ・ 熱処理温度：1,800℃以上
- ・ 温度均一性：6インチ面内：±30℃
- ・ 一度に25枚以上処理可能なこと。

[目標設定の根拠]

SiC デバイス化プロセスにおいては、その性能限界から、Si デバイス用の活性化熱処理装置の転用は本質的に困難である。また既存の4インチ径 SiC ウエハに対応した装置の延長では十分な温度均一性が得られない。このため、6インチ SiC ウエハ実現に備え、Si 用の装置よりもプロセス温度を高め、かつ既存の SiC 4インチプロセス装置技術では不可能な温度均一性を確保した活性化熱処理装置技術を開発する必要がある。

1.2.9 高耐熱部品統合パワーモジュール化技術開発

本項目の開発は、基本計画における研究開発項目(9)に基づくものである。

パワーモジュールにおいて、Si 半導体では動作不可能な接合温度領域（200～250℃）で SiC パワー素子が高速スイッチング性能を発揮できるよう、高速サージパルスの抑制を目的としたスナバ回路を、高い接合温度において動作する SiC パワー素子の近傍に配置する。このため、高耐熱受動部品（スナバコンデンサ、スナバ抵抗）、および過酷なヒートサイクルに耐えるメタライズ放熱基板・配線基板等の構造部材、それぞれの要素技術を開発する。同時に、これら開発する耐熱部品をパワー素子近傍に配置するために必要な高信頼接合技術等の実装基盤技術を開発し、高耐熱の部品を配置したパワーモジュールを試作して各実装部品間の相互の影響を検証し、産業応用の観点から耐熱性および電気特性を評価し、実用化に向けた問題点を把握し、解決の指針を得ることを目標とする。

目的とするパワーモジュールの仕様は、安定して入手可能な耐圧1200VのSiCデバイスを使用し、過去に実施されたプロジェクトの基礎的モジュールの容量を超える50Aを設定する。なお、1200V級モジュールでは、Siの場合はスナバレス化の方向で検討がされているが、SiCモジュールを扱う本研究開発においては、SiC素子の高速動作性能を活用すると

という観点と、スナバ回路が部品や実装技術の性能（周波数特性など）検証に適した試験条件を容易に実現できるという点から、スナバ回路による性能検証試験を行う。

1.2.9.1 高耐熱コンデンサ

現在市販されているコンデンサの種類と性能を表 II .1.2.9.1-1に示す。積層セラミックコンデンサ(Multi-Layered Ceramics Capacitor, 以下MLCC)はIT機器用電子回路などで多く使用される。比誘電率の高いチタン酸バリウムなどを誘電体に使用し、積層体の中の誘電体の厚みを μm レベルに薄層化することで、高い容量密度を実現している。アルミ電解コンデンサは、平滑用コンデンサに多く用いられ、高い静電容量を安価に得られるという利点はあるが、耐熱性および周波数特性に難がある。現在、スナバコンデンサに利用されているのはフィルムコンデンサである。

フィルムコンデンサの誘電体に使用されるのは、ポリエチレンテレフタレート(PET)、延伸ポリプロピレン(OPP)などの有機フィルムで、これらの材料は、比誘電率は2-3と低いが、絶縁耐圧が25 μm 厚のフィルムで6.0-6.5kV（電界で240-260kV/mm）と高い。

表 II .1.2.9.1-1 市販されているコンデンサの種類と性能

	積層セラミックコンデンサ	アルミ電解コンデンサ	フィルムコンデンサ
最高使用温度	150°C ^{*1}	125°C ^{*2}	150°C ^{*3}
静電容量	0.1pF~100 μF ^{*1}	1~680,000 μF ^{*2}	10nF~10 μF ^{*3}
使用電圧	4~3,150V ^{*1}	2.5~550V ^{*2}	35~1,200V ^{*3}
容量密度 ^{*4}	2.4 $\mu\text{F}/\text{c.c.}$	1.9 $\mu\text{F}/\text{c.c.}$	1.2 $\mu\text{F}/\text{c.c.}$

スナバコンデンサでは有機フィルムを誘電体としたコンデンサを並列・直列に接続し、静電容量と耐電圧を上げている。したがって、スナバ回路で必要とされる静電容量と耐電圧を確保するためにコンデンサのサイズは大きくなる傾向がある。また、最高使用温度が低いことは有機フィルムの本質的な欠点でもあり、現在のシリコン系のパワー素子でもスナバコンデンサの冷却方法は問題となっている。サイズが大きく耐熱性が低いために、必然的に有機フィルムを用いたスナバコンデンサは、熱を発する半導体素子から距離を離して実装される。このことは過電圧の原因である自己インダクタンスを増加させるので、それを補償するスナバ回路でさらに大きな静電容量が必要になるという悪循環を生む。

SiC 半導体を用いることで、Si 半導体と比べて大電流で高速なスイッチングが可能になるが、それにともない、大きなスパイクノイズも発生する。そこで、この大きなノイズを除去するためにコンデンサや抵抗からなるスナバ回路が必要になる。SiC パワー半導体を用いたスイッチング回路では、これまでにない動作環境（～250℃、～1kV）にさらされることが想定されており、耐熱性の低いフィルムコンデンサでは、対応できない可能性が高い。耐熱性の面では、セラミックと金属から構成される MLCC が有利であるが、現時点では、250℃までの耐熱性を有した MLCC は開発されておらず、高耐熱性の MLCC の開発が望まれている。

SiC 半導体は高温でも動作可能であるため、スイッチング回路を構成したときに、冷却機構の簡素化などにより小型化が可能とされている。それに伴い SiC 半導体の直近に配置されるスナバコンデンサにも小型化が求められている。小型化のためには、誘電体層の薄層化が必要であるが、薄層化を進めると耐圧が低下してしまうため、この点においても課題が存在する。本研究開発プロジェクトでは、SiC 素子用のスナバコンデンサを MLCC で実現することを目指す。

[最終目標（平成 26 年度）]

静電容量 0.1 μ F 級、耐電圧 1kV 級、共振周波数 10MHz 級のコンデンサにおいて、使用時の耐熱温度 250℃であり、-40～+250℃の温度領域における静電容量の変動が±10%以下、かつ、体積が 40mm³以下（例えば、5×4×2mm）。

[目標設定の根拠]

- ・ SiC 半導体素子の動作温度を踏まえスナバコンデンサの耐熱温度を 250℃と設定。
- ・ スナバ回路の設計からスナバコンデンサの静電容量及びその温度依存性を設定。
- ・ サージ信号の周波数が 10MHz 程度であることを考慮して、周波数特性を設定。
- ・ モジュール全体の大きさを考慮して、スナバコンデンサのサイズを設定。

1.2.9.2 高耐熱抵抗

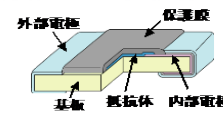
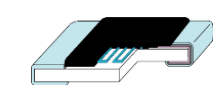
スナバ回路には、コンデンサに直列接続されるスナバ抵抗が必要であり、SiC デバイスのスイッチング回路直近にスナバ回路を形成するためには、スナバ抵抗の高耐熱化も不可欠である。

既存の面実装チップ抵抗器の構造と構成する各部材についてプロジェクト開始時点における技術レベルを表 II.1.2.9.2-1 に示す。構造としては絶縁性、高強度な基板上に抵抗体と、導通を確保するための内部電極、外部電極が抵抗体の両端に形成されている。また、

抵抗体の上部には電蝕を防ぐため耐湿性の保護膜が形成されている。

既存の抵抗器の最高使用温度としては高くても155℃である。外部電極に関しては現行材料の融点は230℃程度である。また既存のエポキシ系の樹脂材料による保護膜は200℃でも分解燃焼してしまう。抵抗体についても200℃以上では抵抗値が安定しなくなる。よって基板以外のほとんどの構成材料を新たに開発する必要がある。

表Ⅱ.1.2.9.2-1 抵抗器部材のプロジェクト開始時点の技術レベル

抵抗体の現状の技術レベル					
構造図	構成部	耐熱温度(℃)			
		150	200	300	400
厚膜チップ抵抗器 	厚膜抵抗体	○	○	△	×
	基板	○	○	○	○
	内部電極	○	○	○	△
	外部電極	○	△	×	×
	保護膜	○	×	×	×
薄膜チップ抵抗器 	薄膜抵抗体	○	△	×	×
	基板	○	○	○	○
	内部電極	○	△	×	×
	外部電極	○	△	×	×
	保護膜	○	×	×	×

[最終目標（平成26年度）]

抵抗値 10Ω 級、定格電力 1W 級の抵抗体において、使用時の耐熱温度 250℃であり、-40～+250℃の温度領域における抵抗値の変動が±10%以下、かつ、10MHz までの周波数領域における抵抗値の変動が±10%以下、かつ、体積 20mm³ 以下（例えば、6.3×3.1×1mm）。

[目標設定の根拠]

- ・ SiCデバイスの動作温度を踏まえて、スナバ抵抗の耐熱温度を 250℃と設定。
- ・ スナバ回路の設計から、スナバ抵抗の抵抗値、定格電力および温度依存性を設定。
- ・ サージ信号の周波数が 10MHz程度であることを考慮して、周波数特性を設定。
- ・ モジュール全体の大きさを考慮して、スナバ抵抗のサイズを設定。

1.2.9.3 メタライズ放熱基板

メタライズ放熱基板は、半導体素子とヒートシンクとの絶縁性及び素子から発生する熱の放熱の役割を担うとともに、電力の受供給のための導体回路を搭載する。具体的には、絶縁基板の両面に金属プレートが接合された構造を有し、片面の金属プレートは導体回路としての、反対面はヒートスプレッドとしての機能を担う。

パワーモジュールの大電力化、高密度化に伴い、素子から発生する熱の放熱技術は極めて重要であり、メタライズ放熱基板は大電力化に対応した耐電圧と高い放熱性が必要とされている。さらに、SiCパワー素子の高温動作（250℃）と寒冷地での使用を考慮すると、-40℃から250℃の幅広い温度差のヒートサイクルに耐えることが求められる。

既存の高熱伝導絶縁基板の特性をまとめたものが表Ⅱ.1.2.9.3-1である。窒化アルミニウムは高熱伝導性を持つものの、機械的特性に乏しい。ヒートサイクルにおいては金属と絶縁基板の熱膨張差により接合部近傍は大きな繰り返し応力を受ける。強度、靱性の低い現状の窒化アルミニウムでは、冷熱サイクルにおいて基材にキ裂が生成し基材の破壊や金属プレートの剥がれが生じるという問題があった。一方、窒化ケイ素は優れた機械特性を持つものの、熱伝導率が窒化アルミニウムの約半分の値であり放熱性に乏しいという問題があった。

表Ⅱ.1.2.9.3-1 市販メタライズ放熱基板の熱的・機械的特性例

窒化アルミニウム				窒化ケイ素			
メーカー	熱伝導率 (W/(m・K))	強度 (MPa)	破壊靱性 (MPam ^{1/2})	メーカー	熱伝導率 (W/(m・K))	強度 (MPa)	破壊靱性 (MPam ^{1/2})
T社	170	350	-	D社	90	600	-
	250	300	-		N社	70	700
D社	150	400	-	H社		90	750
	180	400	-	T社	90	650	6.5
M社	170	450	-	J社	100	700	7.5
	230	200	-	K社	60	850	5
C社	170	350	3.3				
	200	330	3				
K社	150	310	-				

(各社カタログ、HPより抜粋)

[最終目標 (平成26年度)]

熱伝導率 180W/(mK) 以上、曲げ強度 600MPa 以上、破壊靱性 6 MPa・m^{1/2} 以上の絶縁素材を用いた、サイズ 5000mm² 以上、厚み 1/80inch (0.32mm) 以下で両面に金属プレートが接合されたメタライズ放熱基板において、耐電圧 1200V 以上、-40～+250℃の温度範囲での耐ヒートサイクルが 1000 回以上。

[目標設定の根拠]

・市販されているメタライズ放熱基板のうち、熱伝導率と強度の最もバランスのとれているものは、D社製の窒化アルミニウム基板で、熱伝導率と強度はそれぞれ 180W/(m・K)、400MPa。

・上記基板の欠点は、耐ヒートサイクル特性。材料の熱衝撃の理論から、熱伝導率を 180W/(m・K) 以上に保ちつつ、強度を 600MPaに上げられれば、-40℃～+250℃のヒートサ

イクルに耐えられると試算される。

・破壊靱性は、試料に欠陥や表面亀裂があるとき、どの程度のサイズまで破壊しないで耐えられるかを表す指標。通常、セラミック材料は粒径サイズが 5~10 μ m で、粒径サイズと同等サイズの欠陥が確率論的に存在する。試料の強度が 600MPa のとき、5~10 μ m 程度の欠陥や亀裂に耐えられるようにするためには、破壊靱性は 6MPa \cdot m^{1/2} 以上必要。

・基板サイズは、モジュールセットメーカーのヒアリングに基づき設定。

・ヒートサイクル試験の繰り返し回数については、メタライズ放熱基板製造メーカーのヒアリングに基づき設定。

1.2.9.4 配線基板

パワーモジュールの大電力化、高密度化、さらにはSiCデバイスの採用による動作温度の高温化（250℃）に伴い、素子と外部電極等を接続する配線は、高い耐熱性、信頼性、電氣的絶縁性を兼ね備えた構造が必要となる。

これらの要求に応えるため耐熱性、絶縁性に優れるセラミックス基板に配線回路を内蔵させた新規な配線基板を開発する。本回路基板はソース及びドレイン電極の半導体チップからの引き出しと、外部端子へ接続するための配線を内蔵した、多層回路基板である。本配線基板の片側の主面にはSiCパワーデバイスが実装され、その反対の面にはスナバコンデンサ等の受動部品との取り合い端子を有し、またゲートドライブ回路との電氣的な接続用の配線を内蔵する。SiCパワーデバイスの主電極に接続される内層配線には大電流が通電されるため、低損失な配線が必要となる。既存のパワー半導体モジュールにおいて、このような構造を持つ配線基板は実用化されていない。同様の機能をもつ集積回路用セラミックスパッケージでは、通電電流は最大で5A程度で、使用温度の上限も125℃レベルである。

[最終目標（平成26年度）]

使用時の耐熱温度 250℃であり、当該温度において耐電圧 1200V、50A 級の電流が通電可能な内部配線を有し、かつ、実装されるパワー素子電極に対する内部配線の位置精度 \pm 20 μ m 以下。

[目標設定の根拠]

・SiC半導体デバイスの動作温度を踏まえて、配線基板の耐熱温度を 250℃と設定。

・SiC半導体デバイスのソース電極とゲート電極の設計の現状を踏まえて、それに対応する内部配線の位置精度を設定。

1.2.9.5 高耐熱部品の国際標準化等に関する調査研究

パワー半導体の開発はアメリカ、ドイツ、中国、韓国等、世界の多くの国でも国家課題として激しく開発競争している。セラミックスを中核素材とした周辺部材の開発力は日本が最も高く、本研究開発の成果は世界の標準として位置づけることが可能である。そのため国際標準化に向けてどのように取り組むかを開発段階で調査研究しておくことが重要である。このために、各国の、参入企業、サプライチェーンの状況、研究開発動向、知的財産の出願状況、標準化動向の調査を行う。学識経験者、ユーザーを中心とする委員よりなる専門家委員会を設け、調査結果を評価、重要な課題を絞り込み重点調査を進める。最終的に、調査結果をまとめるとともに、標準戦略の検討を行う。また、海外の関連機関を訪問して、議論することで、先導的な標準化活動を進める必要がある。

[最終目標（平成26年度）]

プロジェクト参加企業の間で標準化に関する情報を共有する。また専門家委員会において、他の産業化の成功事例等を参考に、知的財産、標準化、サプライチェーン形成等に関する国際レベルの戦略を検討する。特に市場拡大および日本企業のシェア確保のため、開発技術を国際標準にする戦略を検討する。さらにISO等に提案するための方法、スケジュール、課題、対策を明らかにし、また海外の関連機関とのネットワーク形成等、わが国が標準化を主導できる基盤づくりを行う。

[目標設定の根拠]

- ・国際標準の構築期間と比較して研究開発実施期間が短いことを踏まえ、標準化戦略及びわが国が標準化を主導できる基盤づくりを設定。

1.2.9.6 高耐熱部品の実装基盤技術

接合温度225℃で動作するSiCパワー素子の近傍に、高耐熱受動素子を実装するために必要な高信頼接合技術等の実装基盤技術を開発する。具体的には、高温放置試験、冷熱サイクル試験、パワーサイクル試験により、機械強度評価や電気特性評価、表面・透過観察、断面・化学分析評価に加え、熱変形測定評価、過渡熱測定解析を行ない、受動素子の高温実装の課題を明らかにし、部品グループにフィードバックすることで高温実装に適した部品仕様への反映と、部品の最適配置を含む設計技術の構築を進める。

[最終目標（平成26年度）]

スナバ回路を付加した1200V-50A級高温動作 2in1 SiCパワーモジュール（接合温度

225°C動作) を試作・評価し、各部品の高温実装に際しての課題解決の見通しを示す。

[目標設定の根拠]

・モジュールを構成する高耐熱部品は、実装工程やモジュール使用状況をも考慮に入れた設計を必要とする。Siパワー素子では実現できない高温・高速動作をするSiCパワーモジュール開発を迅速に行うためには、部品の擦り合わせ技術開発を単体開発と同時に進めることが重要なので、部品技術と実装技術を緊密な連携によって開発する体制とした。

・パワー素子の近傍に実装するスナバ回路は、高温高速動作SiCパワーモジュールに利用する受動部品とその実装技術の評価・検証に適した回路である。

・実装の機械強度評価、表面・透過観察、断面・化学分析評価、熱変形測定評価、過渡熱測定解析は、高温において懸念される各部品の接触面における合金化反応や亀裂発生等に代表される部品・材料の組合せ相性の把握に有用である。これら実装時の挙動把握・分析は、単体評価では得られない劣化抑制に向けた知見の獲得につながる。

・2in1 モジュールは電力変換回路の基本構成であり、汎用性が高い技術である。また、次世代パワーエレクトロニクス技術開発プロジェクト (H21～H24 年度) で開発のSiCモジュール (接合温度 200°C級の 1200V-30A級の 2in1 構成) 技術を基に、50A級モジュールのスナバ回路の実装を検討することで、効率的に開発ができる。

・SiC素子は、安定して入手できる 1200V級耐圧の素子を使用する。なお、1200V級モジュールでは、Siの場合はスナバレス化の方向で検討されているが、本研究開発においては、SiC素子の高速動作性能を活用するという点と、スナバが部品や実装技術の性能 (周波数特性など) 検証に適した試験条件が容易に実現できるという点から、スナバ回路による性能検証試験を行う。

・モジュール実装の性能は、最も基本的なスイッチング試験であるダブルパルス試験、熱平衡に達するまで連続通電する連続通電試験、試作モジュールを用いた変換器 (例えば、ハーフブリッジ回路) による負荷試験により評価する。

1.2.10 共通基盤評価技術

本研究開発項目の開発は、基本計画に記載した研究開発項目と直接対応しておらず、研究開発項目(1)～(4)にまたがる横断的テーマとして設定した自主設定項目である。

結晶成長、加工、エピ、デバイスの一貫した流れの中で、ウエハの品質とデバイスの電気特性との相関を明確にし、ウエハ仕様にいち早く落とし込み、デファクト化もしくはノウハウとして秘匿することは、日本の国際競争力確保の上で非常に重要である。この為、結晶成

長～デバイスまでの分析評価手法を包括した統合一貫評価システムを構築し、①統合評価システムと②信頼性に影響を与える欠陥の起源・原因の解明・深掘り機能と③市販およびプロジェクトで開発した SiC ウェハを評価しデータを収集するウェハ管理機能が三位一体となって活動する。これにより、①エピウェハ欠陥とデバイス信頼性の相関に道筋を付け標準化に資するとともに②データベースを構築し、日本 SiC の開発加速・事業活性化に資する。

[最終目標（平成 26 年度）]

購入ウェハ検査によるウェハ基礎情報の蓄積を行うと共に、各種の高度ウェハ品質評価手法や MOS キャパシターなどの簡単なデバイス評価 TEG による評価も含め、一貫した統合化プロセス評価システムを構築し、デバイス特性やデバイス作製歩留まりとの関係を明確にする。

[目標設定の根拠]

SiC プロセスに係る評価の現状は、結晶成長、加工、エピ、デバイスの各要素プロセス内で個別に評価が行われているだけあるため、各要素プロセス間における評価の連続性が欠落していることが問題である。そのため、結晶成長、加工、エピ成長、デバイス化の一連の流れの中で、ウェハの品質とデバイスの電気特性との相関を明確化する統合化プロセス評価システムの構築を最優先課題とした。また、SiC デバイスは、一部で SiC ダイオードの実用化が始まったが、FET を含めた SiC デバイス全体としては、未だ本格的な実用化は進んでいない。その最大のネックが十分な信頼性を持つ SiC-MOS-FET の本格的な実用化が進んでいないからである。特に、ゲート絶縁膜の信頼性確保が最大の課題である。そこで、本統合評価プロセスでは MOS キャパシタの電気特性を中心に据えて評価することとした。なお、項目の実施はプロジェクト開始時における採択条件である。

1.2.11 応用技術調査検討

本研究開発項目は基本計画に記載した研究開発項目と直接対応しておらず、研究開発項目(1)～(4)にまたがる横断的テーマとして設定した自主設定項目である。

次世代パワー半導体 SiC の出口として実用化が期待されるアプリケーション領域の明確化や国内外の関連情報の収集/調査、ロードマップの提示、SiC 関連仕様の標準化等の応用技術調査検討、並びにインバータ試作などによる実証実験を行い、実用化に向けた活動を牽引する。

[最終目標（平成 26 年度）]

分野別に市場規模・仕様に関する国内外の情報収集及びアンケート・ヒアリング等の調

査を行い、実用化が期待されるアプリケーション分野を明確化し、適用分野別に、産業貢献度（市場規模）ロードマップと要求仕様、及び温室効果ガスの削減量をまとめる。

特に、SiC の自動車への普及を目指したロードマップの提示、車両用 SiC モジュールの目標性能の明確化、車両用 SiC 仕様の標準化、並びに自動車用インバータ試作などによる実証実験を行う。

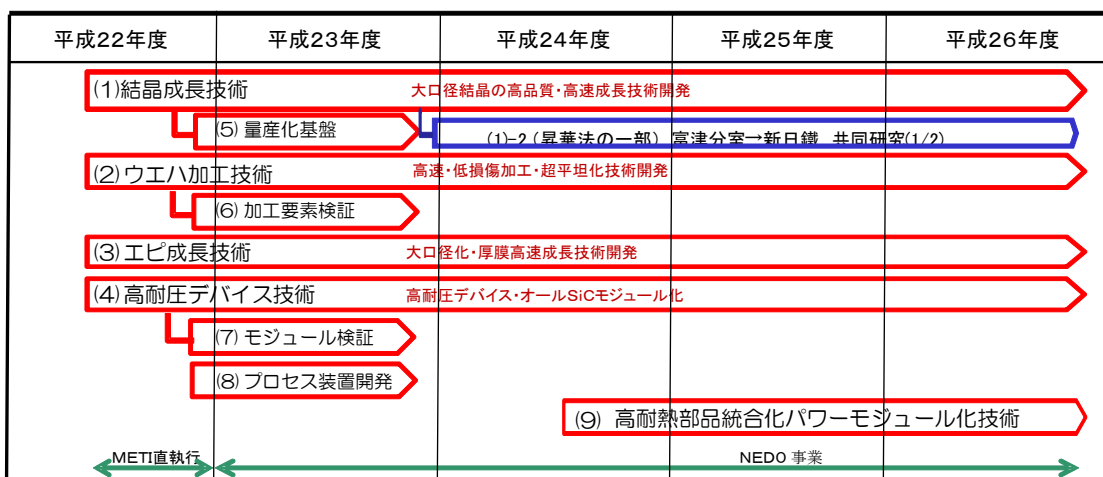
[目標設定の根拠]

SiC デバイスの実用化を加速する為には、実用化のターゲットを明確にして、そのアプリケーションに必要な仕様のデバイスを早期に供給するための開発を優先して推進することが必要である。この観点に立って、上記調査目標を設定した。更に、SiC デバイスの普及拡大には、SiC のメリットを判りやすく見せる実証実験が極めて有効である。この為、オール SiC カーを作ってデモンストレーションする目標設定とした。なお、項目の実施はプロジェクト開始時における採択条件である。

2. 事業の計画内容

2.1 研究開発の内容

本研究開発の全体像を図Ⅱ-2.1.-1に示す。図中の研究開発項目(1)~(4)は、平成22年度から26年度の全期間にわたって実施する予定の項目である。(5)~(8)は、平成23年度のみを実施した内容であり、その位置づけは、(5)は6インチウエハ事業化推進に向けた量産化技術開発、(6)・(7)はそれぞれ(2)・(4)の加速、(8)は6インチ対応プロセス装置開発である。(9)は、平成24年度から26年度にわたって実施する予定の項目である。以下の各節で、それぞれの内容を詳述する。



図Ⅱ-2.1.-1 本研究開発の計画全体図

2.1.1 高品質・大口径 SiC 結晶成長技術開発／革新的 SiC 結晶成長技術開発

2.1.1.1 高品質・大口径 SiC 結晶成長技術開発

2.1.1.1.1 高品質・大口径 SiC 結晶成長技術開発(その1)

(SiC ウエハ量産化技術(助成事業)を含む)

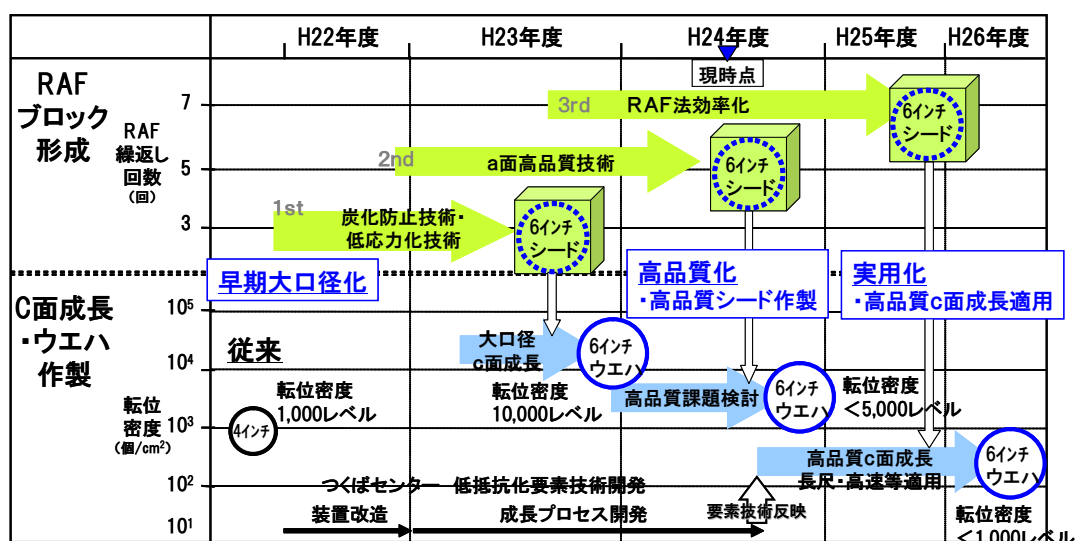
本テーマにおいては、実施者（デンソー、豊田中研）が開発した高品質化技術：RAF 法を、大口径単結晶作製に適用し工程改良することにより、高品質 6 インチ結晶成長を実証する。本節に、基本計画の研究開発項目(1)（全年度にわたる事業）の内容と、同じく研究開発項目(5)(平成23年度に量産化技術開発として実施した事業)の内容を併せて記載する。

RAF(“Repeated A-Face” Growth)法とは、通常SiC単結晶成長で行われるc面成長の方向から 90 度の角度をなす方向に成長するa面成長を行い、その成長方向に平行な面を有するシートを切り出して再度a面成長を行うということを繰り返す結晶成長法である。この工程に

より、成長方向に伝播するマイクロパイプや螺旋転位等の貫通転位を大幅に低減することが可能なシードが形成される。この技術を大口径シードに適用する上では、所望のサイズを得るためにa面成長を継ぎ足すことにより相当サイズのブロック状のインゴットを形成する。そこから薄板状のc面シードを丸く切り出し、c面成長を行ってRAF法の工程が完了する。このようなRAF法の技術を用いた開発の流れを図Ⅱ.2.1.1.1.1-1に示す。上段にはRAF法を用いたブロック状のインゴットを形成する計画を示しており、横軸に年度、縦軸は予定しているRAF繰返し回数を表している。下段にはRAFブロックから得られたシードを用いてc面成長を行い、ウエハを作製する計画を示しており、縦軸はウエハの目標とする転位密度を表している。プロジェクトの初期はRAF繰返し回数の少ない工程を行う。この場合のシードにc面成長して得られると予想される転位密度は 10^4 個/cm²レベルであるが、早期に

大口径化適用に対する課題抽出と対策実施を図り、高品質ウエハ開発に反映することが可能と考えている。プロジェクトが進むにつれてRAF繰返し回数の多い、高品質なブロック状インゴットを得る技術を開発し、6インチ化に適切な高品質c面成長技術を開発することで高品質なウエハを実現する計画である。

上記の進め方により、平成24年度中間目標「 10^3 個/cm²台の転位密度を実現するのに必要な高品質化にかかわる基盤技術確立」、平成26年度最終目標「昇華法において、口径6インチ、長さ50mm以上で有効面積（端部3mmを除く）全域において、転位密度 1×10^3 個/cm²以下の結晶実現」を達成する。



図Ⅱ.2.1.1.1.1-1 高品質・大口径 SiC 結晶成長技術 研究開発計画

2.1.1.1.2 高品質・大口径 SiC 結晶成長技術開発(その2)

(SiC ウエハ量産化技術(助成事業)を含む)

本研究開発項目における目標課題開発の実行においては、新日本製鐵においてこれまでに蓄積されてきた、4 インチ成長において実績のある昇華法をベースとする独自の大口徑成長技術を、基本的に口径 4 インチ (100mm) を超える大口徑の SiC 結晶成長へ適用可能とする。

本節には、基本計画の研究開発項目(1) (全年度にわたる事業) の内容と、同じく研究開発項目(5)(平成 23 年度に量産化技術開発として実施した事業)の内容を併せて記載する。




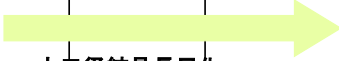

SiC 単結晶の材料力学的特性等の視点に基づく各種の成長条件最適化を拡大適用することにより、6 インチ高品質 SiC 基板の安定供給に繋がる製造技術が実現可能となる。特に、単結晶の大口徑化に当たっては、SiC 単結晶成長が 2000℃を超える超高温プロセスであるが故に、結晶内部の温度不均一性等の影響が、GaAs や Si などの他の半導体材料と比較して、特に大きく発現する可能性が高くなる。また同時に、結晶成長過程の変動要因に繋がる各種成長条件の擾乱等の僅かな変化の影響を大きく受ける可能性があり、このため、6 インチ大口徑結晶の開発に際しては、これらの各種成長条件の最適化を効率的かつ効果的に進める開発に、一定規模の基板製造プロセスを通して制御安定性を評価する開発視点を並行させなければ、残留熱応力起因のマクロ結晶割れ等が頻発する等々、開発を遂行する上で大きな進捗の障害になり得ることが予想される。

新日本製鐵が既存の 2~4 インチ口径の単結晶成長において培った基礎基盤技術に、SiC 材料の力学的視点に基づく成長技術の精緻化を加味し、結晶成長の変動要因を抑制する成長技術を確立することが本研究開発項目を所定の事業期間内に完成させるために極めて重要となる。また、6 インチウエハの転位密度低減化についても、例えばウエハとエピタキシャル膜の界面における転位構造変換などの現象等で知られているように、単にウエハ自体の結晶のみならず、ウエハ上のエピタキシャル膜との相互作用を含めた、ウエハの結晶欠陥制御の観点が重要となる。

開発スケジュールの概要としては、5 年間の本事業期間を前期 3 年および後期 2 年にステージを分けて実行し、まず、前期の 3 年間において、マクロ結晶割れ問題の頻発度をはじめとする、大口徑化に係る諸技術問題の課題抽出と、それらの課題解決を行う。特に、後期の 2 年間での研究開発にて一定規模の製造フローに基づく 6 インチ単結晶製造技術に繋がることを視野に入れるために、0.5mm/h 以上の成長速度を実現することにより 6 インチ口径結晶製造プロセスの方向性を示す開発を進める。

表 II.2.1.1.1.2-1 に、本研究開発項目の開発計画とスケジュールの概要を示す。

表 II.2.1.1.1.2-1 研究開発計画とスケジュール

開発項目	H22年度	H23年度	H24年度	H25年度	H26年度
【前期課題】 ・口径6インチ、成長速度0.5mm/h以上の結晶開発。 (大口径化に関する技術課題抽出と課題解決)					
	6インチ結晶実現、および成長速度目標達成へ成長条件調整				
					
	残留応力制御および大口径成長安定化への指針確立				
【後期課題】 口径6インチ、長さ50mm以上、転位密度 5×10^3 個/cm ² 以下の結晶を成長速度0.5mm/h以上の実現					
				・大口径結晶長尺化 ・転位密度低減化 ・高速成長化	
					
	【H22FY補正予算】(注) 6インチインゴット、成長速度0.25mm/h以上、転位密度 5×10^4 個/cm ² 以下				

(注) H23 年度は、量産化技術開発加速を目的とした、新日本製鐵および新日鉄マテリアルズとの共同開発 (H22FY 補正予算による単年度助成事業) を実施。

2.1.1.2 革新的 SiC 結晶成長技術開発

2.1.1.2.1 革新的 SiC 結晶成長技術開発(その1)

ガス法の平成22年度から平成26年度までの5ヶ年計画を図Ⅱ.2.1.1.2.1-1に示す。最終の平成26年度末に昇華法を超える低コスト化技術を実証することを目標に、ガス法によるSiC結晶成長技術の開発を進めている。平成24年度までにガス法により、高速性、高品質性、長尺化/口径拡大等の各課題に対する要素技術を確立し、口径2インチ、長さ10mmの4H-SiC単結晶の成長を中間目標として実証する。特に、日進分室において事業者（デンソー）は装置開発（開発基盤作り）と連続・長尺技術開発を進め、再委託先の電力中央研究所（材料科学研究所土田秀一上席研究員）においては、高速・高品質成長実現に向け塩素系ガスを導入した成長技術開発を進める。

更に、本事業の最終年度に向け、前半で開発した要素技術を実証炉に集約し、将来の低コストにつながるポテンシャル実証、大口径化開発を進め、少なくとも口径2インチ以上、長尺20mm成長技術を開発することで結晶成長法としての技術確立を進め、昇華法に対する優位性を実証する。

(1) 連続・長尺成長技術の開発(日進分室)

長尺・連続成長、高速・高品質成長、大口径化の各課題に関する開発を進めることで、「口径2インチで成長量20mmの実証に向けての成長炉の基本構造明確化」と「昇華法に対する優位性実証」に取り組む。特に、長尺・連続成長のキー技術である成長面の安定成長機構を導入した設備改造を実施し、ガス法のポテンシャル実証を図る。

1) 装置構造の検討

本項目では、長尺・連続成長、高速・高品質成長及び大口径化技術の開発の土台となるガス成長炉をシミュレーション設計技術、温度、成長モニタリング技術及びるつぼ部材の高耐久化技術を含めて開発する。

2) 連続・長尺成長の実証

本項目では、開発したガス成長炉を用いて、昇華法を凌駕する結晶成長法としてのポテンシャルを実証する。特に、本項目での開発と下記の高速・高品質成長技術を融合し、最終目標の達成を図る。

(2) 高速・高品質化の検討(電中研再委託)

本項目ではガス法の優位性の一つと考える高速化・高品質化の両立を実証するために電中研への再委託を実施し、高速化と品質の相関を把握して両立に向けた指針を見出す。特に、塩素系ガス（高温・大流量）によるクラスタ防止効果による高速化・高品質化両立の可能性をシミュレーション・実験実証の両面から明らかにする。

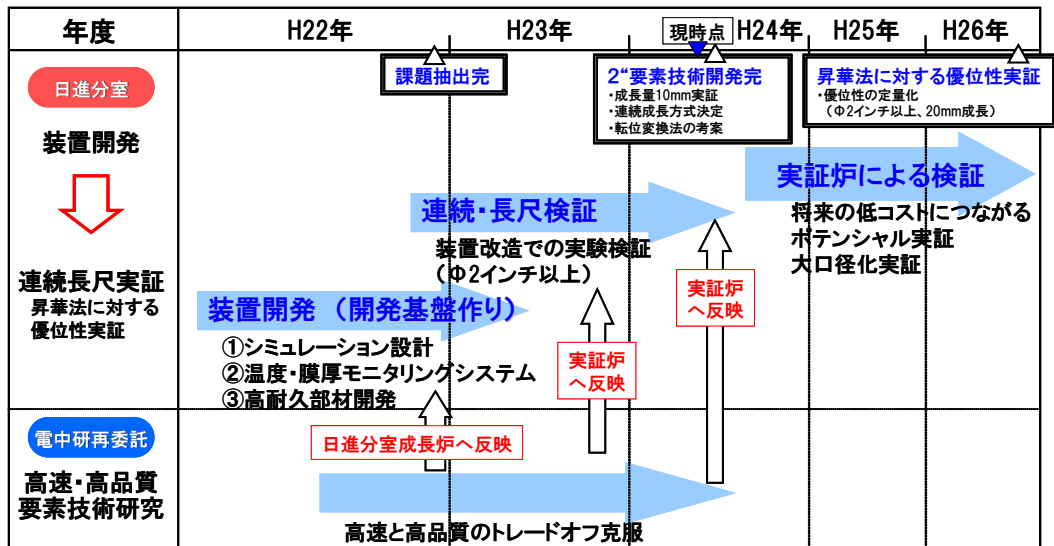


図 II.2.1.1.2.1-1 革新的 SiC 結晶成長技術開発 ガス法 研究開発計画

2.1.1.2.2 革新的 SiC 結晶成長技術開発(その2)

本プロジェクトでは高速性、高品質化、口径拡大等の各課題に対する要素技術を確立し、溶液法において、昇華法に対する優位性を検証する。

溶液法は、Si 融液に炭素を溶解させ液相から結晶化させる結晶成長法であり、液相からの成長であることから成長速度の向上と長尺化が期待でき、また、平衡状態に近い成長であるため低欠陥で高品質化が期待できる方法である。この方法の弱点は、Si 融液に対する炭素固溶度が低いことであり、炭素濃度をいかにして上げるかが最大の課題である。これに対し本プロジェクトでは、高温高压成長に、学の知見を融合して革新的結晶成長技術として確立する。

以下に具体的な研究開発の内容を示す。

(1) 高速成長技術

溶液法において SiC 単結晶の成長速度を向上させるには、融液中の原料溶解度を増加させることが不可欠である。この課題に対し、融液組成と高温高压合成条件の探索を行い、さらにそれらの成果を融合させることで従来技術にはない新しい成長条件を確立する。特に高温高压合成では、高压成長（最大 10MPa \approx 100 気圧）が可能な成長炉を新規に導入することとした。本装置で高压を印加することにより、通常の圧力では実現不可能な昇華温度以上の高温度領域まで成長条件の探索が可能となる。また、長時間安定な溶液を実現することで、長尺高速成長を実現する方針も併せて見出す方針である。なお、融液組成の化学工学的知見を元にした探索について東京工業大学（応用セラミックス研究所松本祐司准教授）と共同で実施する。

(2) 高品質成長技術

高品質成長を実現するには融液と成長結晶間の固液界面における結晶化反応過程、表面形成過程を制御することが極めて重要となる。これらの制御技術の確立を目指しながら SiC 溶液法における結晶欠陥の形成メカニズムの解析を進め、再現性良く平坦かつ均質な高品質結晶を成長させる成長条件を確立することに取り組む。なお、成長結晶の表面形成過程の解析および実験的検証は名古屋大学（大学院工学研究科宇治原徹教授）と共同で実施する。

(3) 大口徑化技術

これまで培った Czochralski 法、Bridgman-Stockbarger 法などの溶液成長技術を生かし、成長炉内温度分布、融液対流の制御を緻密に行い、種結晶から大口径結晶を育成する方針を見出す。また、大口径化技術は上記「高速成長技術」、「高品質成長技術」との両立が不可欠となる。これらの融合を図り、昇華法の代替技術化の方針を見出す。

上記の研究開発への取り組みは、平成 22～24 年度までに各要素技術を確立し、平成 25～26 年度でそれぞれの技術統合を図ることで実用技術へ展開して、最終目標を達成する。

第一ステップ（平成 22 年度～平成 24 年度）

SiC 溶液法における高速成長技術を実現するため、融液組成検討と高温高压合成法の確立を併せて進め、原料溶解度向上、結晶化反応の促進を実現する最適解を見出す。また高速成長を長時間安定に行う技術の方針を見出すことで、長尺化成長の方針を検討する。高品質成長は結晶化過程を解析することで均質かつ低欠陥の SiC 単結晶を得る方策を検討し、高速成長との両立を目指す。大口径化で重要となる成長炉内温度分布制御などはこれまで培った溶液成長技術等の知見を生かし、成長実験、シミュレーションなどで最適条件を導く。

<実施内容>

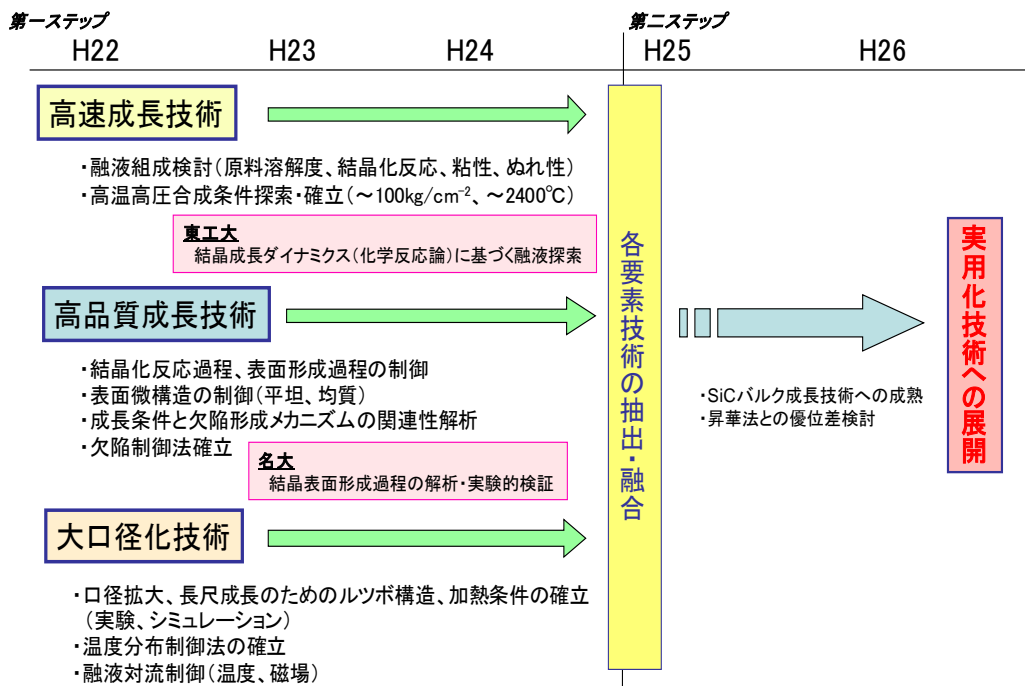
- ・融液組成検討（原料溶解度、結晶化反応、融液粘度、ぬれ性等）
- ・高温高压合成条件探索
- ・成長条件と欠陥形成メカニズムの関連性解析および欠陥制御法探索
- ・ルツボ構造および加熱条件による炉内温度分布の解析および制御法確立

第二ステップ（平成 25 年度～平成 26 年度）

第一ステップで得られた高速・高品質・大口径に資する各要素技術を融合し、SiC バルク単結晶成長法への成熟を図る。また、昇華法による結晶成長との優位差を検討し、実用化技術への展開検討を行う。

<実施内容>

- ・溶液成長法における 4H-SiC バルク単結晶成長技術の確立
- ・高速化・高品質化・大口径化実証実験



図Ⅱ. 2.1.1.2.2-1 全プロジェクト期間の実施計画

2.1.2 大口径 SiC ウエハ加工技術開発

(大口径 SiC ウエハ加工要素プロセス検証を含む)

本節に、基本計画の研究開発項目(2) (全年度にわたる事業) の内容と、同じく研究開発項目(6)(平成 23 年度に開発推進のため要素プロセス検証として実施した事業)の内容を併せて記載する。

高品質・低コストな大口径 SiC ウエハ実現に向けては、結晶成長技術、ウエハ加工技術、エピタキシャル成長技術の各技術分野に対する全方位での技術開発が不可欠である。この中でウエハ加工技術に関しては、従来のプロジェクトでは結晶成長やエピタキシャル成長に付随した技術開発が一般的で、大幅な技術革新はなされてこなかった。しかしながら、高硬度材料である SiC を加工する上では大口径化に伴い大幅な加工スループットの悪化が見込まれており、現状でウエハコストの 3 分の 1 を占めるウエハ加工プロセスに対して抜本的な技術開発が不可欠な状況である。これらの問題を解決する上では、(1)SiC ウエハ作製技術に欠かせない、切断、研削、研磨、CMP の各プロセスにおいて従来より高速かつ低ダメージで加工する新しい技術を開発するだけでなく、(2)互いに最適な組み合わせを検討することで、より高能率・高品質な一貫ウエハ製造プロセスの構築を目指すことが重要となる。また産業的にも使いやすく、再現性と歩留まりの高い加工技術を構築し、結晶成長、エピタキシャル成長技術開発との連携によって実用的な SiC ウエハの実現を図る。

上記のような背景から、本研究開発テーマにおける具体的な研究開発の内容を記す。

(1) 要素ウエハ加工プロセスの開発

(1)-1 高速・低ダメージウエハ切断技術開発

ダイヤモンドマルチワイヤーソーによるウエハ切断では固定砥粒ワイヤーを超高速で送る新手法を開発し、切断能率の改善を図る。また、ダイヤレス高速切断手法として放電加工によるマルチワイヤーソーを開発し革新的 SiC 切断法を開拓する。本研究ではワイヤー、加工液、スピンドルなどの各種新材料、ワイヤー送り機構や切断状況を管理する高度な装置制御技術の開発を軸に、加工能率だけでなく高精度と低加工ダメージ、少切断ロスを両立する手法の探索を行う。なお、放電加工による切断技術開発においては、中部大学（藤原洋記念 超伝導・持続可能エネルギー研究センター山口作太郎教授）との共同実施で、プラズマ解析による加工能率向上と細線化を検討し、切断ロス低減技術を開発する。

(1)-2 高速研削・研磨技術開発

切断された SiC ウェハ表面の加工変質層を確実に除去し、かつ最終工程である CMP プロセスを行う為に最適な平坦性、表面微構造を短時間で達成する研削・研磨手法を検討する。

(1)-3 高速 CMP 技術開発

CMP は二律背反の関係にある研磨速度向上と表面性状（粗さ、ダメージ・キズレス）確保を両立するプロセス開発が重要となる。また、前工程の研削・研磨技術との適合を図り、CMP 除去量の低減と低ダメージ化、清浄化を前提にした加工能率向上を目指す。また、大阪大学（大学院工学研究科佐野泰久准教授）との共同実施では、砥石レスによるスクラッチフリー化と大口径化に伴う加工レートの低下が無いことが期待される新規な加工手法である触媒基準エッチング法（CARE ; CAlyst-Referred Etching）による平坦加工技術の開発を行う。

(2) 一貫ウェハ製造プロセスの構築

研削から CMP までの各工程条件を最適に組み合わせ、前工程で導入された表面の加工変質層を確実に除去し、最終的に加工変質層のないエピレディな超平坦面を実現する一貫加工工程を構築する。

この為、加工で導入された表面変質層の深さを正確に評価する手法として、ステップポリッシュ法の適用を検討する。また、名古屋工業大学（大学院工学研究科江龍修教授）との共同実施では、非破壊のインライン評価法として紫外線反射を用いた新規な評価法を開発する。

コア技術となる切断、研削、研磨、CMP プロセスの最適化を図る他、ウェハ成型、端面加工工程などの最適化を図り、トータル加工時間の短縮を検討する。

これらの開発項目は、前期 3 年間（平成 22～24 年度）を第一ステップとして、6 インチ加工に資する各要素技術の開発を実施する。その後、後期 2 年間（平成 25～26 年度）を第二ステップとして、各技術の統合による実用化可能な技術開発を図り、最終目標を達成する計画である。以下に詳細を記す。なお、第一ステップの実施に当たっては、高速・高剛性マルチワイヤーソー開発および切断、研削、荒研磨、仕上げ研磨の各加工工程ごとのポテンシャル把握を加速実施する必要がある、その内容は、平成 22 年度補正予算事業である研究開発項目(6)として追加実施したものである。

第一ステップ (平成22年度～平成24年度)

高速・低ダメージウエハ切断技術開発では、口径3もしくは4インチインゴットを利用し、目的達成に必要な材料開発、装置技術開発を試作装置にて行う。高速研削・研磨技術開発では、切断プロセスとCMPプロセスを繋ぐ中継技術として最適な品質・能率を達成する砥材、装置、加工条件を探索する。また、続く高速CMP技術開発では、良好な表面を得ることを絶対条件に短時間で完了する工程を構築する。これらの切断からCMPの技術開発は全て口径3もしくは4インチの統合プロセスを構築して行い、6インチ化の課題抽出と対策技術を抽出する。また、共通基盤評価技術開発と連携し、加工プロセスの管理に不可欠な加工変質層の検出・評価に関する技術開発を進め、ウエハ加工の総合プロセスの最適化を進める。

第二ステップ (平成25年度～平成26年度)

第一ステップで抽出した6インチ化の課題と対策に基づき、統合プロセスを構築する。各加工プロセスは第一ステップから見極めた最適な方式を選択し、統合プロセスに適用する。また、第二ステップにおいては、本プロジェクトの研究開発項目「高品質・大口径SiC結晶成長技術開発」において開発されたインゴットを使った検証実験を行う。また、加工した大口径SiCウエハを研究開発項目「大口径エピタキシャル膜成長技術」、及び「SiC高耐圧スイッチングデバイス製造技術」に適用し、各研究開発との連携により評価結果をフィードバック頂く事で相乗的に開発を加速させる。

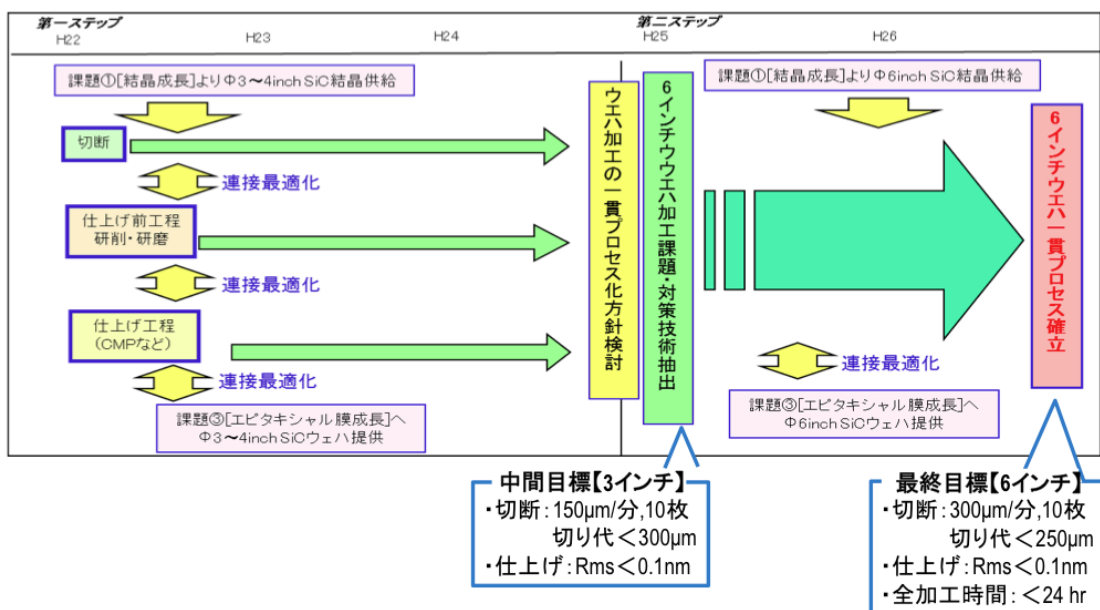


図 II.2.1.2-1 開発目標とスケジュール

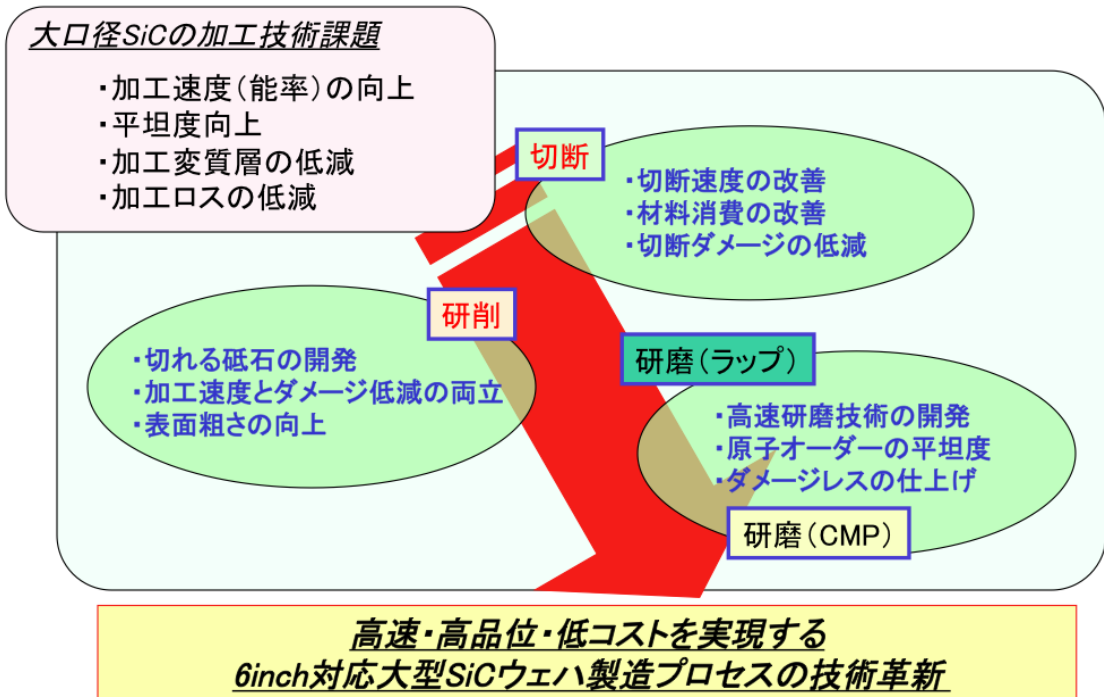


図 II.2.1.2-2 大口径 SiC 加工技術開発の各種課題と対策方針

2.1.3 SiC エピタキシャル膜成長技術

2.1.3.1 大口径対応技術

本節に、基本計画の研究開発項目(3)のうち、大口径化に関する内容を記載する。

エピタキシャルウエハの濃度及び膜厚の均一性・再現性はデバイス特性歩留まりを決める重要な因子であり、6 インチエピタキシャルウエハで高い素子歩留まりを実現するには濃度及び膜厚の高均一・高精度化技術が求められる。加えてエピ表面欠陥は素子歩留まり、特に信頼性を決める重要な因子で歩留まり向上にはその低減が必要である。エピ表面欠陥の要因についてはバルクウエハ、CVD 装置、エピ成長条件等が複雑に関係しており、そのエピ表面欠陥生成要因を明らかにし、要因を低減することが必要である。

SiC は極性面を有し、主に Si 原子で表面が終端された Si 面が用いられている。一方、スイッチングデバイス、特に MOSFET においては、チャンネル移動度が重要となる数 kV 以下の耐圧領域では、高チャンネル移動度が得られる C 面が用いられることが多くなってきており、C 面においても 6 インチエピタキシャルウエハの開発が必要である。

SiC のエピタキシャル成長では、成長面を C 軸から数度傾けたオフウエハを使うことが必須となっている。このオフ角は 2 インチ径の 4H-SiC では 8°オフが使用されていたが、3 インチ及び 4 インチでは口径拡大に伴う切り代の増加を抑えるために 4°オフへと低オフ角化されてきた。6 インチウエハにおいてもウエハコスト低減の観点から切り代の抑制は必要と考えられ、さらなる低オフ角化が予想されている。加えて、近年、特に MOSFET では低オン抵抗化の観点からトレンチ構造を採用する機会が多くなっている。この場合、ゲートはトレンチ側壁が使用されるが、オフ角が存在すると、トレンチ側壁をオフ方向に対してどういう向きに形成するかでゲート特性にばらつきが生じる。これを抑えるためにも、オフ角の低減が求められており、現状の 4°オフよりも、さらに低いオフ角度に対応するエピタキシャル成長技術が必要になる。

上記の観点から、本研究開発では、3 枚 x 6 インチの CVD 装置を使用して、オフ角、面極性を考慮しながらそれぞれについて均一性・表面モフォロジー・再現性を決めるパラメータの抽出を行う。また、エピ表面欠陥低減についてはオフ角、面極性を含めバルクウエハ表面のエピ前処理に重点をおいて条件を最適化、高度評価手法を駆使してウエハ全面での品質評価を行っていく。

具体的には、現在 SiC エピタキシャルウエハとして主流となっている 4°オフ Si 面での 6 インチエピタキシャルウエハの開発、4°オフ C 面の 6 インチエピタキシャルウエハ技術開

発、4°オフよりもより低オフ角ウエハでの 6 インチ対応化技術、これらの技術に共通で且つエピ表面欠陥低減に重要なウエハ前処理技術の開発という 4 つのテーマを設定し、4°オフ Si 面並びに C 面での最終目標達成を目指しながら、将来の低オフ角化に対応できる 6 インチエピタキシャル成長技術の開発を行う。

なお、大口径対応技術に着手するにあたり、6 インチインゴット・基板の完成を待っていたのでは 6 インチエピタキシャルウエハの早期実現は不可能である。そこで、本研究開発項目の実施に当たっては、3 インチウエハ 2 枚を並べた見みなし 6 インチ配置で条件検討を進め、その後 6 インチウエハで検証するやり方で研究開発を進めることとした。殊に本研究開発で使用する CVD 装置は、ウエハが公転のみ行われるタイプであるため、均一性に関して動径方向はウエハ口径による差異は無いと考えてよく、径方向の均一性に注目すればよいと考えられ、3 インチウエハを 2 枚径方向に配置することで、均一性の評価を行うことが可能である。ここで得られた結果は 6 インチウエハのベンチマークとして十分適応可能と考えられ、6 インチウエハの結果との差異からウエハサイズによる問題を抽出し、それを解決することで最終目標を達成できるように計画することとした。

(1) 4°オフ Si 面

3 インチウエハにおける成長条件をベースに 3 インチウエハを 2 枚径方向に並べることで見做し 6 インチとし、均一性、エピ表面欠陥密度と成長条件の相関を調べながら成長条件を最適化、中間目標値の達成を行う。その後、見做し 6 インチの成長条件をベンチマークとして 6 インチウエハでの成長実験を実施して口径拡大による実際の課題を抽出し、その課題解決から最終目標値の達成を目指す。併せて高速成長の可能性を探る。

(2) 4°オフ C 面

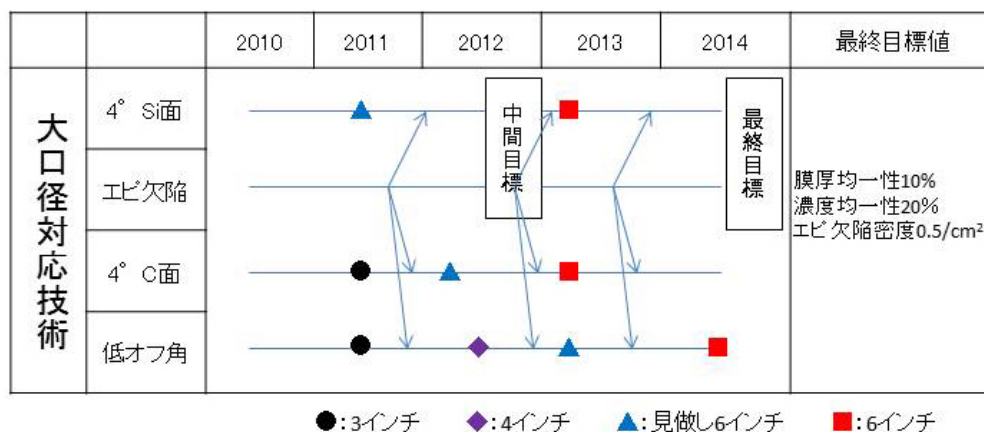
3 インチウエハにおいて、均一性、残留不純物濃度と成長条件の関係を明らかにし、そこから得られた最適成長条件をベースに 3 インチウエハを 2 枚径方向に並べることで見做し 6 インチとし、導出した条件での口径拡大への適応性を調べ、6 インチ化への課題抽出と残留不純物濃度の低減及び濃度均一性に重点を置いて成長条件の最適化を行う。併せて、高速成長化の検討も行う。その後、見做し 6 インチの成長条件をベンチマークとして 6 インチウエハでの成長実験を実施、最終目標達成と高速化の可能性を探る。

(3) 低オフ角

既存装置での実験結果をベースに6インチ対応のCVD装置での成長条件導出を3インチウエハで実施する。その後、4インチ、見做し6インチと口径を順次拡大していき6インチ化の課題を抽出していく。その後、実際の6インチウエハでの実験を実施、6インチ化の実証を行う。

(4) エピ欠陥

3インチウエハを用いてバルクウエハ表面のCMP研磨仕上げ並びに洗浄の基準を設定し、それをベースに水素エッチング条件並びにエピ成長初期状態とエピ表面欠陥の相関を取得し、成長条件の最適化と合わせて、エピ欠陥低減に最適なエピ前ウエハ前処理条件を導出していく。得られた結果は随時(1)～(3)のテーマに反映し、エピ表面欠陥密度における最終目標達成を目指す。エピ欠陥密度の評価では「共通基盤評価技術」と連携し高度評価手法によるウエハ全面でのエピ欠陥密度評価を実施していく。



図Ⅱ.2.1.3.1-1 開発目標とスケジュール

2.1.3.2 高速・厚膜成長技術

本節に、基本計画の研究開発項目(3)のうち、高速・厚膜化に関する内容を記載する。

高速でエピ成長するためには、原料ガス(SiH_4 、 C_3H_8)を多量に供給する必要がある。すると、原料ガスの流量が増大することによって、気相中の主分子である原子状 Si 濃度が増大し、やがて臨界分圧を越えて重合反応を起こし、微細な Si 結晶が形成される。これを均質核生成という。均質核生成が生じると微細な Si 結晶が成長中のエピ膜に降ってきて良質のエピ膜ができなくなるので、均質核生成は抑制する必要がある、そのために投入できる原料ガス量が制限される、すなわち、成長速度の上限が決まってしまう。従って、高速成長を実現するためには、均質核生成を生じさせずに原料ガス流量を増やすことのできる手段を確保しなければならない。そのための技術として二つの方法が知られている。

その一つが塩素を含むガスを添加するあるいは原料ガスとして用いる方法（ハライド法）である。ハライド法では気相中の主分子種は原子状 Si ではなく SiH_xCl_y となる。 SiH_xCl_y は原子状 Si とは異なり SiC のエピ成長の温度域では重合反応を起こしにくいいため、二次元核生成は生じにくくなる。そのため、より多くの原料ガスを投入することができるようになる。この方法は、表 II.2.1.3.2-1 に示したように海外では広く用いられていて、100 $\mu\text{m}/\text{h}$ 以上の高速成長が実現されている。一方、我が国においては例がなく、そのメリット・デメリットを明確化した上で、高速成長法としてその可能性を追求する必要がある。

一方、もうひとつの方法は、成長圧力を小さくして均質核生成を起りにくくし、且つ、なるべく多くの原料ガスを無駄なく基板表面に到達させて高速成長を図るという方法である。この方法を以下ではガスフロー制御法と呼ぶこととする。ガスフロー制御法は国内のいくつかの機関で研究されている。

表 II.2.1.3.2-1 塩素含有ガスによる高速成長（ハライド法）の研究事例

研究機関	Si原料	C原料	添加ガス	成長温度 (°C)	オフ角	成長速度 ($\mu\text{m}/\text{h}$)
CNR-IMM (2007)	SiH_4	C_2H_4	HCl	1550-1650	8度	112
CNR-IMM (2008)	SiHCl_3	C_2H_4		1550-1650	8度	102
Naval Res. Lab. (2011)	SiH_2Cl_2	C_3H_8		1650-1750	8度	100
Linkoping Univ. (2011)	SiH_4	C_2H_4	HCl	1525	4度	103

図 II.2.1.3.2-1 は本プロジェクトにおける高速・厚膜成長技術の開発目標（最終目標）とスケジュールである。上述したように、100 $\mu\text{m}/\text{h}$ 以上の成長速度自体は既の実現されている

ることなので、本プロジェクトとしては、4インチウエハ上に100 μm/h以上の成長速度で50μm以上の厚いエピ膜を形成し、その残留キャリア濃度、膜厚とドナー濃度の面内均一性および欠陥密度について所定の値を満たすということを目指とした。これらの目標数値は耐圧3.3kV～6.5kVの高耐圧デバイス用のエピ膜を念頭においたものである。

現在、4インチウエハを搭載でき、かつ高速成長を可能とするエピ成長装置は、新規に導入する必要があり、平成24年度中にそれを設計・製作して導入し、平成25～26の2年間でそれを活用して上記の目標のための技術を開発することが研究活動の軸となる。そのための準備段階として、平成22～24年度は、ハライド法とガスフロー制御法の両者について既存の設備を用いて基礎的な実験を行い、両者の比較と課題抽出を試みる。ガスフロー制御法の方が先行している関係で、中間目標の項目についてはガスフロー法にて検討し、ハライド法は基礎的な知見収集に注力する。

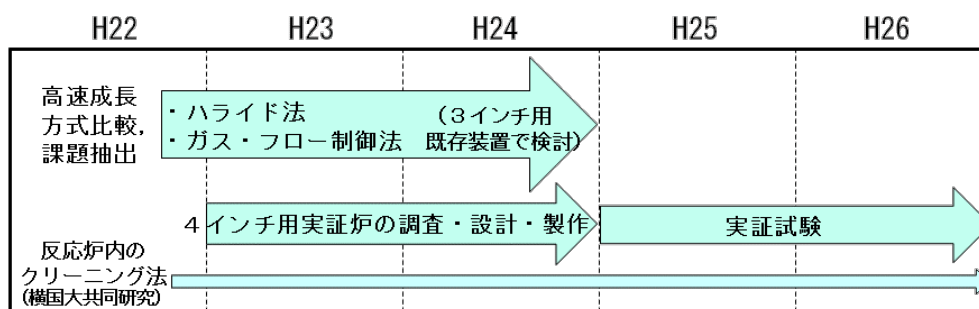
一方、厚膜成長をすると成長室の壁に厚い堆積SiC膜が形成される。これはやがて剥離して成長中のエピ膜上に落下し、いわゆるダウンフォールと呼ばれる欠陥を形成するものとなるので適切に除去する必要がある。そのために、適当なガスを用いてこれらの堆積膜をエッチングしてクリーニングできることが望ましいが、SiCのエピ技術においてはそのようなガス・クリーニング技術は確立されておらず、ほとんど実施されていない。そこで本開発では、新規なガスを用いる成長室（反応炉）内のSiC堆積膜のクリーニング技術について当該事項の専門家である横浜国立大学（大学院工学府羽深等教授）と共同研究を行い、SiCに対するエッチングレート、内部部材への影響を総合的に検討し、新規なガスによるクリーニング法を確立する。

■ 開発目標

4インチ・ウエハ

- ・成長速度 ≥ 100 μm/h
- ・膜厚 ≥ 50 μm
- ・残留キャリア濃度 ≤ 3×10¹⁴ cm⁻³
- ・膜厚分布 ± 2%以内、ドナー濃度分布 ± 10%以内
- ・表面欠陥密度 ≤ 1.0 cm⁻²

■ 開発スケジュール



2.1.4 SiC 高耐圧スイッチングデバイス製造技術

2.1.4.1 新規耐圧構造デバイス

本節に、基本計画の研究開発項目(4)（全年度にわたる事業）のうち、新規耐圧構造デバイスの内容を記載する。

本研究開発項目では、高耐圧 MOSFET においてオン抵抗を極限まで低減するための技術として、プレーナ型 MOSFET、トレンチ型 MOSFET、及びスーパージャンクション(SJ)構造を研究開発テーマに掲げる。それぞれの研究内容、及び研究計画の詳細を以下に説明する。

(1)プレーナ型 MOSFET

高耐圧プレーナ型MOSFETにおいて、その構造上主な抵抗成分として挙げられるのが、JFET抵抗、及びチャンネル抵抗である。本テーマでは、JFET抵抗を低減するために、JFET領域のみの不純物濃度を濃くするCSL層の導入と、チャンネル抵抗を低減するために、C面の活用を前提とした素子設計とを行った上で、平成24年度終了時まで耐圧3 kV以上の高耐圧プレーナ型MOSFETを試作する。高電圧印加時にゲート酸化膜に加わる電界強度の抑制、ゲート酸化膜の信頼性を確保しつつ、平成26年度終了時まで耐圧3.3 kV以上、特性オン抵抗 $15 \text{ m}\Omega\cdot\text{cm}^2$ 以下の高耐圧プレーナ型MOSFETの試作を完了する。

(2)トレンチ型 MOSFET

上述した通り、高耐圧プレーナ型MOSFETでは、その構造上、JFET抵抗が全体のオン抵抗の中で大きな割合を占める。トレンチ型MOSFETでは、その構造上、JFET抵抗が存在しないこと、更にはセルピッチの微細化、短チャンネル化が比較的容易であるため、プレーナ型MOSFETと比較して大幅なオン抵抗低減が期待できる。本テーマでは、低オン抵抗とゲート酸化膜中の電界強度抑制を両立出来るダブルトレンチ構造を提案し、トレンチ形成技術、トレンチゲート酸化膜形成技術（高移動度と高信頼性の両立）を確立した上で、平成24年度終了時に耐圧3 kV以上の高耐圧トレンチ型MOSFETを試作する。更に、セルピッチの微細化、及び短チャンネル化に関わるプロセス技術を高度化し、平成26年度終了時まで耐圧3.3 kV以上、特性オン抵抗 $15 \text{ m}\Omega\cdot\text{cm}^2$ 以下の高耐圧トレンチ型MOSFETの試作を完了する。

(3) スーパー Junction (SJ) 構造

プレーナ型、トレンチ型、何れの構造においても、通常のドリフト層設計ではドリフト抵抗を低減する術はない。一方、Si ではスーパー Junction (SJ) 構造の採用により Si ユニポーラ限界を既に突破し、その有用性が実証されている。SiC においても SJ 構造の導入は、特に高耐圧領域においてその効果が高いことが期待される。本テーマでは、ダイオードを含むすべての SiC パワーデバイスに適用可能な SiC-SJ 構造によるオン抵抗低減を目指し、トレンチ埋込法、及びマルチエピタキシャル法による SJ 構造形成技術の確立を最終

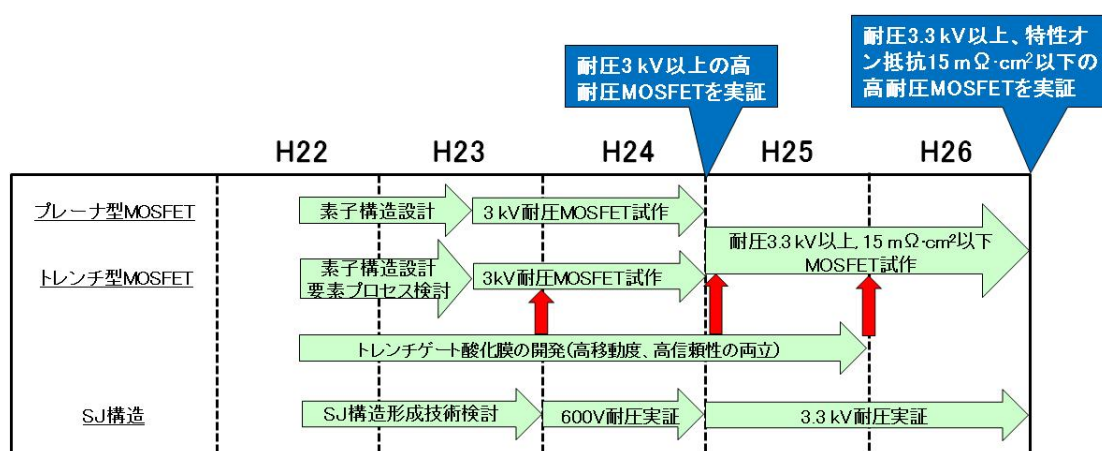


図 II. 2.1.4.1-1 研究開発計画

目標とする。平成 24 年度終了時には、上記手法のいずれかを用いて、通常の 600 V 耐圧設計のドリフト層との比較により SJ 構造の優位性（同耐圧、低オン抵抗）を実証する。更に、同技術を高耐圧領域でも活用可能にするためにプロセス技術を高度化し、平成 26 年度終了時に 3.3 kV 耐圧設計においても SJ 構造の優位性を実証する。

2.1.4.2 高耐圧大容量デバイス／変換器技術

(SiC 高耐圧大容量パワーモジュール検証を含む)

本節に、基本計画の研究開発項目(4)のうち高耐圧大容量デバイス／変換器技術（全年度にわたる事業）の内容と、同じく研究開発項目(7)(平成 23 年度に開発推進のため Si-IGBT と SiC-SBD とのハイブリッド変換器実証として実施した事業)の内容を併せて記載する。図 2-1-4-2-1 に、これらの研究開発項目の開発計画を示す。

SiC パワー半導体デバイスやそれを用いた機器の特性向上と適用範囲の拡大を支えるため、SiC パワー半導体デバイスを用いた電力変換器の効能実証を早期に実現することが緊急

の課題であり、本事業においては、低炭素社会創成に向けた鉄道/電力インフラ系パワーエレクトロニクス構築を念頭に置いた SiC 高耐圧パワースイッチングデバイス作製技術を開発すること、即ち、SiC パワー半導体の次世代技術として、3kV 以上級高耐圧パワーデバイス技術に関する一貫した総合的技術を開発することを目的とする。

SiC 高耐圧スイッチングデバイス製造技術開発として、平成 22 年度から 26 年度の 5 年間に 3~5kV 級の高耐圧かつ低損失な SiC スイッチングデバイスを製造するための新規耐圧構造の設計/作製技術、高耐圧デバイス酸化膜信頼性向上技術、限界性能向上技術、高耐圧デバイス実装技術、高耐圧デバイス評価技術、大容量電力変換器設計技術の開発を行う。

平成 22 年度は、SiC デバイス (SiCMOSFET、SiC-SBD) の高耐圧化にともなう素子構造 (セル構造、ドリフト層、耐圧終端等) を検討し課題抽出を行なう。また、その結果を元に 3.3kV SiC-SBD を試作する。また、電力変換器開発では高耐圧素子の適用及び大容量化に対する課題抽出を行う。

平成 23 年度は、トレードオフの関係にある 3kV 以上の高耐圧特性と低抵抗特性を両立するために、平成 22 年度に開発した 3.3kV の耐圧終端構造を基に SiC-ショットキーバリアダイオードの終端構造とドリフト層構造の最適化を行い、試作評価することで、大容量の SiC-ショットキーバリアダイオードに向けた基本構造を確立する。

SiCMOSFET については、平成 22 年度に開発した耐圧終端構造を SiCMOSFET 向けに最適化する。セル領域から終端部領域にかけて結晶内部の電界を緩和できる構造とすることで、安定して 3kV 以上の耐圧を有する SiCMOSFET の終端構造を実現する。

SiCMOSFET のセル構造、ドリフト層等の素子構造最適化をシミュレーションを用いて行ない、3kV 以上の高耐圧特性と低抵抗特性を両立する SiCMOSFET の構造設計を行う。また、構造を作製するためのプロセス技術の開発を行い、要素技術検証用小容量デバイスを試作評価する。上述の技術検証のためのデバイス試作評価は、伊丹分室及び福岡出張所にて行う。

平成 24 年度は前年度成果を基に耐圧 3kV 以上の高耐圧 SiCMOSFET を試作すると共に電気特性評価を行いながら最終目標達成に向けて最適化を行う。

電力変換器技術開発では、SiCMOSFET、SiC-SBD を適用した 3kV 以上の基礎評価モジュールを試作して、当該電圧領域のスイッチング試験を行うことでスイッチング損失などの動特性評価を行うとともに MOSFET による高速スイッチング時に発生するサージ電圧などの影響を評価し、低損失電力変換器設計の基礎データを取得する。また、基礎評価モジュール試験を通して MVA 級の大容量化において課題となる多並列接続/駆動方法 (素子特

性、駆動法、主回路構造)に関する要素技術を確立する。

以上のように平成 24 年度末までに、高耐圧大容量デバイス設計・試作技術、限界性能向上技術、電力変換器設計技術などの要素技術を開発する。平成 25 年度以降、エピタキシャル膜の成長技術(高速・厚膜成長技術)の成果を活用して、SiC 高耐圧大容量スイッチングデバイスの製造技術の確立を進めるとともに、大容量電力変換器の試作を行い、大容量・低損失動作の実証を行う。

一方、平成 23 年度の単年度のみを実施する研究開発項目(7)の「SiC 高耐圧大容量パワーモジュール検証」では、事業目的に記載されている技術開発を行うために、3.3kV の耐圧を有する SiC ショットキーバリアダイオードと Si 絶縁ゲートバイポーラトランジスタを組み合わせた 1000A 級の SiC 高耐圧大容量パワーモジュール設計技術を開発する。

上述の 1000A 級のパワーモジュール実現のためには、3.3kV SiC ショットキーバリアダイオードの 3kV 級への高耐圧化、及び大容量化が必要となる。このため、マルチゾーン化などの 1kV 級デバイスとは異なるより高耐圧用の終端構造をベースとして、シミュレーション技術を用いた素子構造・耐圧構造の設計検討及びダイオード試作を行うとともに、試作ダイオードの 3kV 級高電圧領域での電気特性(順方向性特性・耐圧特性・スイッチング特性等)を評価する高耐圧大容量デバイス評価技術の開発を進めながら、耐圧 3.3kV 定格電流 75A 以上の SiC ショットキーバリアダイオードを実現する。SiC 高耐圧大容量パワーモジュール試作に用いる SiC ショットキーバリアダイオードは、伊丹分室福岡出張所にて作製する。

パワーモジュールについては、上述のダイオードと Si 絶縁ゲートバイポーラトランジスタを多並列接続する定格 1000A 級の SiC 高耐圧大容量パワーモジュールの設計技術開発を行い伊丹分室福岡出張所にて作製する。高耐圧大容量モジュール評価技術の開発では、試作パワーモジュールの 3kV 級高電圧領域での順方向性特性・耐圧特性・スイッチング特性等を評価する。更に、誘導性負荷装置を用いた通電試験によりパワーモジュールとしての動作実証を行い、オール SiC デバイスパワーモジュール実現のための知見を得る。

項目 \ 年度	H22年度	H23年度	H24年度	H25年度	H26年度
1.電力変換機器技術開発 電力変換器	耐久評価 	ハイブリッド モジュール試作 (3.3kVSiC-SBD+IGBT) ▲ SBD動作評価 	フルSiC 基礎評価 モジュール ▲ 素子特性評価 多並列駆動技術 	電力変換器設計 	電力変換器 3.3kV/1200A 損失50%低減 ▲ 電力変換器 試作動作実証
2.SiCデバイス技術開発 共通技術 SBD MOSFET	耐久終端構造 試作・評価 	3.3kV SBD ▲ 要素技術検証デバ イス設計/試作/評価 	3.3kV MOSFET ▲ 電気特性評価 	3.3kV MOSFET ▲ 抵抗 80mΩ以下 電流密度 100A/cm2 性能向上 	

図 2-1-4-2-1 研究開発項目(4), (7)

高耐圧大容量デバイス/変換器技術 開発スケジュール

2.1.5 高耐熱部品統合パワーモジュール化技術開発

本節に、基本計画の研究開発項目(9)（全年度にわたる事業）のうち、高耐熱部品統合パワーモジュール化技術開発の内容を記載する。

研究開発の概略工程を表Ⅱ.2.1.5-1に示す。なお、標準的な構造の部品単体で、各次レベルの目標性能を満足する部品を零次レベル部品、一次レベル部品、二次レベル部品、最終レベル部品と呼び、試作モジュールに使用する部品を零次モジュール部品、一次モジュール部品、二次モジュール部品、最終モジュール部品と呼ぶことにする。24年度には、まず、高温動作するパワー半導体素子と受動素子を実装するための技術課題を明確化する事を目的に、市販品をベースにした部品を用いた零次レベル試作を行う。評価試験結果は、部品・部材の改良（一次レベル部品開発への展開）、25年度以降の評価試験の内容、モジュールの初期設計に反映させる。25年度は、前年度に得られた知見を反映させた部品・部材（一次レベル部品）を利用して、実装技術の性能検証と部品・部材の改良を行う。年度の前半には、実装の基本構造についての性能検証を行うための要素レベル試験を行い、その結果を反映させた二次レベルの部品・部材の開発とそれらを統合実装する技術の改良につながる。後半では、二次レベルの部品を利用し、要素レベル試験から得られる実装技術の知見を反映させたモジュールレベルの実装技術の評価試験を行い、26年度に試作する最終レベル試作に向けた部品・部材および実装設計を進める。また、モジュールレベルでの知見を反映させた部品（最終レベルの部品）の開発を行う。そして、最終年度において、目標である1200V-50A級モジュールの試作と評価試験を行う。

表Ⅱ.2.1.5-1 研究開発の概略工程

	24年度		25年度		26年度	
	上期	下期	上期	下期	上期	下期
部品技術		一次レベル 部品開発	二次レベル 部品開発	最終レベル 部品開発	部品性能向上	
	零次レベル 部品供給		一次モジュール 部品供給	二次モジュール 部品供給	最終モジュール 部品供給	まとめ
信頼性 評価	部品レベル信頼性評価 (放置、冷熱)		↓一次モジュール 部品の組合 せ評価 (機械的評価)	↓二次モジュール 部品の組合 せ評価 (機能的評価)	↓モジュール レベル評価	
実装技術	装置・評価試験準備		一次モジュール 部品の接合 技術開発	二次モジュール 部品の相性 技術開発	最終モジュール組立 評価試験 まとめ	
	設計環境整備					
	零次レベル検討		モジュール設計			
情報共有	実装情報に基づく部品開発		信頼性評価共同実施による		モジュール評価情報の共有	

連携	目標の抽出	情報共有	
	会議／実作業で、実質的な連携を図る		
打合せ	試験方法の検討、試験結果の分析・評価、部品・モジュール設計への反映		まとめ

2.1.5.1 高耐熱コンデンサ

野洲分室（村田製作所）は、高温下で比抵抗の低下が基本的に少ない材料系で、積層セラミックコンデンサ（以下、MLCC と記す）を開発する。高崎分室（太陽誘電）は、複合ペロブスカイトに着目して高耐熱コンデンサを開発する。産総研は、エアロゾルディポジション法（以下、AD 法と記す）により微粒子の粒径を保ったまま緻密化する技術を保有しており、この緻密体を熱処理することにより緻密なまま粒径を変化させることができ、誘電率と耐電圧の両特性をバランスさせた粒径を明らかにして、高耐熱コンデンサの開発に貢献する。東京工業大学は、微小領域における絶縁破壊強度を測定する手法を開発しており、プロジェクトで開発する材料について、耐電圧を測定するとともに絶縁破壊を起こす微小部分の同定を行うことにより、コンデンサの耐圧向上に寄与する。

全体の研究開発工程における部品スペック

零次レベル部品：既存材料使用品、耐熱温度(85～125℃)

一次レベル部品：＜性能目標＞-40～+250℃での静電容量の変化率が±10%以下。

二次レベル部品：＜性能目標＞-40～+250℃での静電容量の変化率が±10%以下で、耐電圧が 1 kV 級、共振周波数 10 MHz 級、体積 40mm³ 以下で静電容量 0.05 □F 級

最終レベル部品：＜性能目標＞-40～+250℃での静電容量の変化率が±10%以下で、耐電圧が 1 kV 級、共振周波数 10 MHz 級、体積 40mm³ 以下で静電容量 0.1 □F 級

【平成 24 年度】

（上半期）

既存の温度補償用コンデンサや高容量系コンデンサの材料を用いた積層セラミックコンデンサを実装グループに供給する。

（下半期）

実装グループから供給される零次モジュール部品の技術情報に基づき、温度範囲-40～250℃における静電容量の変化率に着目し、ニッケルあるいは銅と共焼成可能な高耐熱材料系の設計・開発を行い、一次レベル部品を開発する。

開発支援として、産総研は、誘電体原料粉末作製用水熱合成装置により原料粉末を作製

し、これを用いてAD法により結晶粒径を精密制御したモデル試料作製し、高温での誘電特性や絶縁特性の結晶粒径依存性を評価して最適結晶粒径を決定する。さらに、東京工業大学は、微小領域で開発部品の絶縁破壊強度を測定して、開発材料の絶縁破壊強度を明らかにする。

【平成 25 年度】

(上半期)

一次モジュール部品を実装グループに供給する。実装グループによる一次モジュール部品の実装検討の結果を踏まえて、耐電圧特性の向上と高周波動作に対応した部品構造の設計を行い、二次レベル部品を開発する。

二次レベル部品の開発支援として、産総研は、AD法により結晶粒径を精密制御したモデル試料を作製し、高温での誘電特性や絶縁特性の結晶粒径依存性を評価し、最適結晶粒径を決定し、野洲及び高崎の分室において二次レベル部品の開発を効率化する。また、東京工業大学は、微小領域で二次レベル部品の絶縁破壊強度を測定するとともに、測定された誘電率と絶縁破壊強度との関係を調べ、結果を最終レベル部品の材料設計に反映させる。

(下半期)

二次モジュール部品を実装グループに供給する。実装グループの二次モジュール部品の実装検討の結果を踏まえて、静電容量の向上を図り、最終レベル部品を開発する。具体的には、静電容量の向上のため、材料組成の最適化、誘電体層の薄層化、コンデンサ構造の最適化を行う。

最終レベル部品の開発支援として、産総研は、AD法により結晶粒径を精密制御したモデル試料を作製し、高温での誘電特性や絶縁特性の結晶粒径依存性を評価し、最適結晶粒径を決定する。また、東京工業大学は、引き続き微小領域で最終レベル開発部品の絶縁破壊強度を測定する。

【平成 26 年度】

(上半期)

最終モジュール部品を実装グループに供給する。また、最終モジュール部品の信頼性を評価する。開発支援として、微小領域で最終レベル部品の誘電体特性や絶縁破壊強度を測定し、最終レベル部品の性能安定性の改善を効率化する。

(下半期)

上半期に引き続き、最終モジュール部品の信頼性を評価する。実装グループが行ったモジュールレベルの評価結果を踏まえ、最終モジュール部品の改善を行うとともに、最終レ

ベル部品の開発を総括する。

2.1.5.2 高耐熱抵抗

開発工程における抵抗値 10 Ω 級、定格電力 1 W 級の抵抗体部品の目標スペックを以下のように設定し、半期毎の計画に基づき研究を実施する。

全体の研究開発工程における部品スペック

零次レベル部品：現行市販品：耐熱温度(155℃)

一次レベル部品：＜目標性能＞耐熱温度 250℃、-40～250℃の温度領域における抵抗値変動:±15 %以下

二次レベル部品：＜目標性能＞耐熱温度 250℃、-40～250℃の温度領域における抵抗値変動:±10 %以下

最終レベル部品：＜目標性能＞耐熱温度 250℃、-40～250℃の温度領域における抵抗値変動±10 %以下、10 MHz までの周波数領域における抵抗値の変動が±10 %以下、体積:20 mm³以下

【平成 24 年度】

(上半期)

零次モジュール部品を実装グループに供給する。現行耐熱抵抗体（～150℃）の高温下での基礎特性を評価し、一次レベル・二次レベルの材料および開発部品の評価法を確定する。

(下半期)

実装グループから供給される零次モジュール部品の技術情報に基づき、温度範囲-40～250℃における抵抗値の変化率に着目し、高耐熱抵抗体材料の基本組成の確定と抵抗器構造の基本設計を行い、一次レベル部品を開発する。

【平成 25 年度】

(上半期)

一次モジュール部品を実装グループに供給する。実装グループの一次モジュール部品の実装検討結果を踏まえ、抵抗値の温度係数を低減するための添加剤の最適化、高温使用環境を考慮した抵抗器の構造設計と開発を行い、二次レベル部品を開発する。

(下半期)

二次モジュール部品を実装グループに供給する。実装グループの二次モジュール部品の

実装検討結果や耐熱性、熱膨張性評価結果を基に、周波数特性の目標性能を満足する抵抗器の設計と開発及び抵抗器の耐久性向上を図り、最終レベル部品を開発する。

【平成 26 年度】

(上半期)

最終モジュール部品を実装グループに供給する。同時に、最終モジュール部品について、信頼性を評価するとともに、電極材料、基板、ガラスコーティング膜との界面反応とその影響を明らかにし、最終レベル部品の性能を改善する。

(下半期)

上半期に引き続き、最終モジュール部品の信頼性を評価する。実装グループが行ったモジュールレベルの評価結果を踏まえ、最終レベル部品の改善により、最終レベル部品を完成し、最終レベル部品の開発を総括する。

2.1.5.3 メタライズ放熱基板

欠陥のない窒化ケイ素単結晶の理論的な熱伝導率は $200\text{W}/(\text{m}\cdot\text{K})$ と予想されている。熱伝導率の目標値は、理論値に極めて近い値であり、焼結体の高熱伝導化には、熱伝導を阻害する大きな要因である窒化ケイ素粒子内部の格子欠陥（不純物元素の固溶など）を低減させることが重要である。特に、不純物酸素は窒化ケイ素結晶に固溶して結晶空孔を生成し熱伝導率を大きく低下させる。このため、不純物酸素を低減させた窒化ケイ素原料や酸化物に代わる窒化物系焼結助剤の適用、さらには高純度ケイ素粉末を出発原料することにより大気に晒すことなくケイ素成形体を窒化し直接ポスト焼結を行うプロセス等を検討し、これらの手法を組み合わせる素材としての目標達成を目指す。

全体の研究開発工程における部品スペック

零次レベル部品：既存窒化ケイ素基板と現状メタライズ技術を用いたメタライズ放熱基板。

一次レベル部品：＜性能目標＞ 熱伝導率 $150\text{ W}/(\text{m}\cdot\text{K})$ 以上、曲げ強度 500 MPa 以上、破壊靱性 $6\text{ MPa}\cdot\text{m}^{1/2}$ 以上、サイズ $40\times 40\times 0.32\text{ mm}$ の窒化ケイ素基板へのメタライズ品において、耐電圧 1200V 以上、 $-40\sim 250^\circ\text{C}$ の温度範囲での耐ヒートサイクル 1000 回以上。

二次レベル部品：＜性能目標＞ 熱伝導率 $165\text{ W}/(\text{m}\cdot\text{K})$ 以上、曲げ強度 500 MPa 以上、破壊靱性 $6\text{ MPa}\cdot\text{m}^{1/2}$ 以上、サイズ $40\times 40\times 0.32\text{ mm}$ の窒化ケイ素基板へのメタライズ品において、耐電圧 1200V 以上、 $-40\sim 250^\circ\text{C}$ の温度範囲での耐ヒートサイクル 1000 回以上。

最終レベル部品：＜性能目標＞ 熱伝導率 180 W/(m・K)以上、曲げ強度 600 MPa 以上、破壊靱性 6 MPa・m^{1/2} 以上、サイズ 5000mm² 以上、厚み 1/80 inch (0.32 mm) 以下の窒化ケイ素基板へのメタライズ品において、耐電圧 1200V 以上、-40～250℃の温度範囲での耐ヒートサイクル 1000 回以上。

【平成 24 年度】

(上半期)

研究実施に必要な原料、実験用器具等の準備・調達を行う。導入予定の脱脂炉、ペースト作製装置、ペースト焼付炉、排風装置、熱物性評価装置、冷熱サイクル試験評価装置について仕様を決定する。

(下半期)

既存の窒化ケイ素基板（電気化学工業製）に現状のメタライズ技術で金属板を接合した零次モジュール部品を作製し、実装基盤技術開発グループ側に供給する。また、ケイ素粉末成形体の反応焼結・ポスト焼結手法において希土類酸化物の種類と添加量を最適化することにより熱伝導率 150 W/(m・K)以上、強度 500 MPa 以上、破壊靱性 6 MPa・m^{1/2} 以上、サイズ 40×40×0.32 mm の素材を開発するとともに、同素材に適したロウ材組成の確定及び接合界面での熱応力緩和のための金属層/ロウ材/絶縁基板界面の構造設計を行うことにより一次レベル部品を製造する。さらに、シート成形法を用いた基板製造において、粉末充填率 50%以上のグリーンシートを実現するとともに、ケイ素粉末の酸化を防ぎつつ有機バインダーを除去する脱脂条件に目途をつける。

【平成 25 年度】

(上半期)

零次モジュール部品についての冷熱サイクル試験結果の解析及び実装基盤技術開発グループから供給される技術情報等に基づきメタライズ基板構造の最適化を行い、零次モジュール部品において、1200 V の耐電圧と-40℃～250℃の冷熱サイクル 1000 回以上を実現する。同時に、実装基盤技術開発グループに一次モジュール部品を供給する。また、ポスト焼結体中の窒化ケイ素粒子内部の固溶酸素量低減により熱伝導率 165 W/(m・K)以上、強度 500 MPa 以上、破壊靱性 6 MPa・m^{1/2} 以上、サイズ 40×40×0.32 mm の窒化ケイ素素材を開発し、同素材に適したロウ材を確定することにより二次レベル部品を製造する。さらに、シート成形による薄板製造においては、薄板グリーンシートの最適な窒化条件を確定する。

(下半期)

一次モジュール部品についての冷熱サイクル試験結果の解析及び実装基盤技術開発グループから供給される技術情報等に基づきメタライズ基板構造の最適化を行い、一次モジュール部品において、1200 V の耐電圧と $-40^{\circ}\text{C}\sim 250^{\circ}\text{C}$ の冷熱サイクル 1000 回以上を実現する。同時に、実装基盤技術開発グループに二次モジュール部品を供給する。また、ポスト焼結体中の粒界ガラス相の結晶化と孤立分散化の促進により熱伝導率 $180\text{ W}/(\text{m}\cdot\text{K})$ 以上、強度 600 MPa 以上、破壊靱性 $6\text{MPa}\cdot\text{m}^{1/2}$ 以上、サイズ $40\times 40\times 0.32\text{mm}$ の窒化ケイ素素材を開発し、同素材に適したロウ材を確定することにより最終レベル部品を製造する。さらに、シート成形による薄板製造においては、上半期で得られた窒化・ポスト焼結条件についての知見を基に相対密度 95%以上、厚み 0.32mm、 $40\times 40\text{ mm}$ サイズの窒化ケイ素基板を実現する。

【平成 26 年度】

(上半期)

二次モジュール部品についての冷熱サイクル試験結果の解析及び実装基盤技術開発グループから供給される技術情報等に基づきメタライズ基板構造の最適化を行い、二次モジュール部品において、1200 V の耐電圧と $-40^{\circ}\text{C}\sim 250^{\circ}\text{C}$ の冷熱サイクル 1000 回以上を実現する。また、これまでに蓄積された知見を基に前年度後半期に開発した最終レベル素材に適したロウ材組成（金属板接合）及びペースト組成（ペースト印刷）を確定するとともに、大型サイズ基板における熱応力緩和のための部品構造設計を行うことにより最終レベル部品を製造し、実装基盤技術開発グループに供給する。さらに、シート成形による薄板製造においては、試料の充填方法、ポスト焼結時の昇温パターンを決定し、相対密度 95%以上、厚み 0.32mm、 $40\times 40\text{mm}$ の形状を持ち、かつ表面変質層のない窒化ケイ素基板を実現する。

(下半期)

金属板接合による最終モジュール部品及びペースト印刷による最終レベル部品の冷熱サイクル試験結果の解析及び実装基盤技術開発グループから供給される技術情報に基づく導体層／絶縁基板界面の構造の最適化、並びに基板組織の最適化を行う。また、最終モジュール部品において、1200 V の耐電圧と $-40^{\circ}\text{C}\sim 250^{\circ}\text{C}$ の冷熱サイクル 1000 回以上を実現する。

2.1.5.4 配線基板

欠陥のない窒化ケイ素単結晶の理論的な熱伝導率は $200\text{W}/(\text{m}\cdot\text{K})$ と予想されている。熱伝

導率の目標値は、理論値に極めて近い値であり、焼結体の高熱伝導化には、熱伝導を阻害する大きな要因である窒化ケイ素粒子内部の格子欠陥（不純物元素の固溶など）を低減させることが重要である。特に、不純物酸素は窒化ケイ素結晶に固溶して結晶空孔を生成し熱伝導率を大きく低下させる。このため、不純物酸素を低減させた窒化ケイ素原料や酸化物に代わる窒化物系焼結助剤の適用、さらには高純度ケイ素粉末を出発原料することにより大気に晒すことなくケイ素成形体を窒化し直接ポスト焼結を行うプロセス等を検討し、これらの手法を組み合わせる素材としての目標達成を目指すビアアレイ配線方式において、配線基板内に設けられる電流経路としては、エミッタ、コレクタ、UVW の強電系 3 ラインとゲート制御用の弱電系ラインとなる。配線基板における各強電ラインは、FET と SBD の 2 素子実装領域において 50A 級の通電が求められる。すなわち内部配線単位面積当たりの電流密度 200A/cm² レベルの通電が最終目標となる。設計因子について、電気回路解析、熱応力数値解析を用いた最適化を図ると共にビアの充填比率や冷熱サイクルによる配線基板の耐久信頼性について検証を行う。

肉厚内層配線方式の研究概要は次の通りである。既存のセラミックス多層基板のパワーモジュールへの応用展開を制限した要因として内層配線の抵抗を上げることができ、内層配線の抵抗が低いことが重要であるため、導体材料としては Ag 系あるいは Cu 系を採用する。

全体の研究開発工程における部品スペック

零次レベル部品：

ビアアレイ配線方式：既存材料を使用。電流密度 100A/cm²、ビア占有比率～15%レベルでの配線基板（25A 級）。

肉厚内層配線方式：既存材料を使用、内部配線のないセラミックス基板。

一次レベル部品：

ビアアレイ配線方式：＜性能目標＞電流密度 200A/cm²、ビア占有比率～20%レベル（50A 級）。

肉厚内層配線方式：＜性能目標＞導体層厚み 20μm、シート抵抗 2.5mΩ/□（10A 級）。

二次レベル部品：

ビアアレイ配線方式：＜性能目標＞通電・冷熱サイクルでの耐久性を向上させた電流密度 200A/cm²、ビア占有比率～20%レベルの配線基板。

肉厚内層配線方式：＜性能目標＞導体層厚み 50μm、シート抵抗 1.0 mΩ/□（25A 級）。

最終レベル部品:<性能目標>使用時の耐熱温度 250℃、当該温度において耐電圧 1200V、50A 級の電流が通電可能、かつ内部配線の位置精度±20□m 以下の配線基板。なお、肉厚内層配線方式における導体層の特性は、導体層厚み 100□m、シート抵抗 0.5m□/□以下 (50A 級)。

【平成 24 年度】

(上半期)

研究実施に必要な部材、実験器具等の準備・調達を行う。導入予定装置類の仕様を決定する。さらに、高温動作環境 (250℃対応) で使用される大電力用配線基板の構造設計を支援するための、熱応力解析システム (計算機サーバー、シミュレーション用のソルバー、プレ・ポスト) の仕様を決定する。

(下半期)

既存の材料及び製造技術を用いてビアレイ配線方式及び肉厚内層配線方式の零次モジュール部品を作製し、実装基盤技術開発グループ側に供給する。また、ビアレイ配線方式においては、零次モジュール部品の冷熱サイクル評価等を通して構造上の課題を抽出する。肉厚内層配線方式においては、肉厚導体層に適したグリーンシート成形法及び導体層の酸化を抑えて同時焼成を可能とするプロセスに目途をつける。

【平成 25 年度】

(上半期)

零次モジュール部品について実装基盤技術開発グループから供給される技術情報、熱応力数値解析による構造設計、並びに開発プロセスに基づき構成材料の熱膨張差に起因する欠陥生成を抑えた一次モジュール部品を作製し、実装基盤技術開発グループに供給する。また、ビアレイ配線方式においては、弱電系ラインの取り回しに対応したプロセス技術の開発を、肉厚内層配線技術においては、導体ペーストの組成制御等により導体の抵抗率を劣化させることなくシート抵抗を向上させるプロセスの実現に目途をつける。

(下半期)

一次モジュール部品について実装基盤技術開発グループから供給される技術情報、及びそれぞれの配線方式に応じた課題に対応したプロセス技術に基づき、二次モジュール部品を作製し、実装基盤技術開発グループに供給する。また、ビアレイ配線方式においては高温駆動における耐久性の向上を、肉厚内層配線技術においてはキャビティ近傍の微小空隙への封止樹脂注入時における課題を抽出する。

【平成 26 年度】

(上半期)

二次モジュール部品について実装基盤技術開発グループから供給される技術情報、及びそれぞれの配線方式に応じた課題に対応したプロセス技術に基づき、最終モジュール部品を作製し、実装基盤技術開発グループに供給する。また、両方式において、 $\pm 20\mu\text{m}$ の精度を実現するためのプロセス技術を確立する。

(下半期)

上期に実施した、実装構造に対応した形での設計の最適化、並びにモジュール実装形態における温度サイクル、パワーサイクル試験により抽出された課題に基づき、実装構造との摺り合わせを図ることにより、最終目標である「耐熱温度 250°C において、 1200V 、 50A 級の通電が可能、かつ内部配線の位置精度 $\pm 20\mu\text{m}$ 」を実現する。

2.1.5.5 高耐熱部品の国際標準化等に関する調査研究

本プロジェクトの開発が優位な事業に結び付く状況を得るため、材料～部材～部品の国際標準化戦略を策定する。また、部品の標準化活動と連携し、材料及び部材に関する戦略的標準化項目の ISO 化のための技術的検討(草案策定)及び海外ネットワークづくり等の基盤整備を行う。

【平成 24 年度計画】

(上半期)

- ・ 予備調査を行い、年間の調査仕様を決定する。
- ・ 専門家委員会(戦略調査委員会)の立ち上げの準備を行う。

(下半期)

- ・ 戦略調査委員会の活動を開始し、次の活動を行う。
 - 材料～部材～部品の技術及び市場の動向調査を行う。
 - 標準化による事業化の成功事例の調査を行う。
 - 調査結果を踏まえ、次年度以降の計画及び実施方法を立案する。

【平成 25 年度計画】

(上半期)

- ・ JEITA 等の部品の標準化活動と協力し、各国各機関における標準化活動、知的財産権の動向の調査を行う。

(下半期)

・本プロジェクトの開発状況と、調査結果に基づき、JEITA 等と連携して、戦略的標準化項目を選定し、材料・部材・部品及び ISO・ISO/IEC・IEC の各区分毎に分担組織を決める。

・ISO 提案の基盤整備のため、海外の標準化組織等とのネットワーク戦略を策定する。

【平成 26 年度計画】

(上半期)

・戦略調査委員会において、最終的に国際標準戦略を策定する。

・標準化調査委員会を立ち上げ、戦略的標準化項目の標準化活動を開始する。

(下半期)

・標準化調査委員会を立ち上げ、戦略的標準化項目の標準化活動を継続する。

・海外ネットワーク形成の活動を開始する。

2.1.5.6 高耐熱部品の実装基盤技術

接合温度 225℃で動作する SiC パワー素子近傍に、高耐熱受動素子を実装する高温動作 SiC パワーモジュールに必要な、高信頼接合技術等の実装基盤技術を開発する。

モジュールの構成部品は、異なる機械特性（線膨張係数等）を持つため、モジュール内には、複雑な熱応力が作用するとともに、変形（反り等）が生じる。このため、これらの現象を把握するための有限要素法等の解析技術と、解析結果の設計への反映が重要となる。また、複数材料の組み合わせ実装時の信頼性評価を通じた劣化要因解明や材料の組合せ相性の確認も重要である。そして、これら解析評価の結果を部品の最適配置を含む設計技術に反映させるとともに、高耐熱部品グループ側にフィードバックし、部品改良に反映する。そして、最終年度にスナバ回路を付加した 1200V-50A 級高温動作 2in1 SiC パワーモジュール（接合温度 225℃動作）の試作・評価を行い、各部品を高温実装する際の課題の抽出を図るとともに、課題解決の見通しを示す。

本研究開発項目は、以下の計画に基づき開発を進める。

【平成 24 年度計画】

部品グループから供給される部品の仕様調整を進め、その結果に基づいた最終モジュール（2in1 構造の 1200V-50A 級モジュール）の構造やスナバ回路方式を決定する。

また、モジュール設計に向け、熱・機械・電気の各解析や、これに対応する評価試験を開始し、高温実装の技術的課題ならびに部品性能に対する課題を抽出するとともに、高温

放置 250°C-500 時間や熱サイクル-40/+250°C-500 サイクルに対応する接合技術への見通しを得る。そして、これらの知見を部品グループ側の開発にフィードバックするとともに、25 年度に供給される一次モジュール部品の信頼性評価方法（試験方法および試験条件）に反映させる。

【平成 25 年度計画】

（上半期）

一次モジュール部品（24 年度部品の改良品）を用いた組合せ評価試験（高温放置試験や冷熱サイクル試験等の信頼性試験時における接合面評価など）を行い、主に構造的側面からの実装技術開発を進める。その結果を部品グループ側の開発にフィードバックすることで、二次モジュール部品（一次モジュール部品の改良品）の開発につなげる。また、評価結果に基づいたモジュール組み立て工程や実装構造の詳細検討を進め、部品の電氣的性能を損なわない実装や部品配置設計に反映させる。

（下半期）

上半期に得られた知見に基づいた改良を加えた実装技術を二次モジュール部品（一次モジュール部品の改良品）に適用し、実装部品の機能的評価（高温放置試験や冷熱サイクル試験時における、接合面評価、電気特性評価、熱特性評価など）や部品の組合せ相性を考慮した接合の評価試験を行い、225°C で IEC 基準の強度を満たす接合技術を確立する。そして、複数部品混載状態での高温放置試験で 250°C-1000 時間、冷熱サイクル試験で -40/+250°C -1000 サイクルに対応する接合技術への見通しを得る。また、二次モジュール部品を用いた評価試験結果を踏まえた実装技術の改良や最終モジュール部品仕様への反映、26 年度に組立・試験を実施する最終モジュールの詳細設計ならびに組み立て工程への反映、最終モジュールの評価方法（試験方法および試験条件）の決定を行う。

【平成 26 年度計画】

（上半期）

前年度に設計した最終モジュールの組立と評価試験を開始する。具体的には、スイッチング試験（ダブルパルス試験）や負荷試験を行い、高耐熱受動部品によるモジュール内蔵スナバ回路の効果を検証する。

（下半期）

最終モジュールを用いた信頼性の評価を実施し、半導体チップの動作温度 225°C に対応す

る 1200V-50A 級モジュールを構成する各部品間の電氣的な相互影響を検証し、受動部品混載高温動作モジュールの課題抽出と課題解決の見通しを示す。

2.1.6 共通基盤評価技術開発

研究開発項目(1)~(4)の横断的テーマとして、ウエハの欠陥分析を中心とする共通基盤評価技術開発に取り組んでいる。その内容を記述する。

(1) 必要性和課題

SiC ウエハは、研究開発用途としては、有る程度の口径（4 インチ）、量（数十枚程度）、質（マイクロパイプフリー）は確保できるようになってきた。SiC 用の半導体デバイスプロセス技術も進歩を遂げ、設計された電気特性がほぼ具現化されている。しかし、SiC パワーデバイスのコスト/歩留まり/信頼性を担保した本格量産/事業化のためにはまだ不十分で、本「低炭素社会を実現する新材料パワー半導体プロジェクト」においても、「結晶成長技術」「SiC ウエハ加工技術」「SiC エピタキシャル膜成長技術」「SiC 高耐圧スイッチングデバイス製造技術」の研究開発が推進されている。SiC ウエハには未だ 10000 個/cm² 程度の欠陥が含まれているのが普通で、大口径化・大量生産すると、更に欠陥密度が増大してしまう傾向が有る。現状の（近い将来供給されるであろう）SiC ウエハ上に形成されているデバイスは、必ず欠陥を含んでいると考えて良い。欠陥低減のための研究開発は進んでいるが、欠陥がゼロの SiC ウエハやデバイスが実現されるまで、事業化を待つことは出来ない。

現在認知されている欠陥としては、格子欠陥（転位、積層欠陥）、表面の凸凹（ステップバンチング、ピット、バンプ、スクラッチ、パーティクル）等が知られている。各々の欠陥と SiC 結晶に含まれる内部歪が、デバイスの電気特性および信頼性にどのような影響を与えるのかを正確に把握することが、SiC デバイスの事業化を円滑に拡張してゆくためには不可欠である。

また SiC ウエハは、ウエハ供給/加工/エピタキシャル膜成長ベンダーによって、更には出荷時期/バッチ/ウエハ毎に、欠陥の構造/密度/表面形状が異なり安定していないため、ウエハ情報を収集/蓄積しアップデートし常に現状を把握してゆくことが重要である。ここで、収集/蓄積されるウエハ/欠陥に関する情報の内容/データ取得方法/データ解析手法に関して、リーダシップを持って標準化することが出来れば、世界の SiC ウエハ情報をいち早く掌握することが出来、SiC の事業化に関して優位性を持って推進することが可能となる。

(2) 目標と対応策

本プロジェクトの共通基盤評価技術開発においては、(i)ウエハの欠陥から電気特性までを統合して評価する統合評価システムと、(ii)信頼性に影響を与える欠陥の起源・原因を解明する深掘り機能と、(iii)市販およびプロジェクトで開発した SiC ウエハを評価しデータを収集するウエハ管理機能が三位一体となって活動する。これによって、SiC ウエハおよび欠陥を適切に評価するプラットフォームを構築し、データを収集/蓄積し、蓄積されたデータを利用して SiC 事業化を優位性を持って進める、仕組みを構築することを目標にした。具体的には、評価対象となった SiC ウエハを用いて形成される SiC デバイスの電気特性/信頼性/歩留まりなどが予想出来る、評価プラットフォームを構築し育成してゆく。

SiC ウエハ/エピタキシャル膜の品質/価値を判断するための「SiC 統合評価プラットフォーム」(「観察システム」+「欠陥構造解析」+「電気特性解析」により構成：図 II.2.1.6-1)を構築する。「観察システム」は、現実的なスループットでウエハ表面を高解像度に観察し、観察画像を解析し、欠陥の分類と位置を認識する。「欠陥構造解析」において、原子間力顕微鏡 (AFM ; Atomic Force Microscopy) , 透過型電子顕微鏡 (TEM ; Transmission Electron Microscopy) , 走査型電子顕微鏡 (SEM ; Scanning Electron Microscopy) , X 線トポグラフ, フォトルミネッセンス (PL ; Photo luminescence) 等のツールを用い、認識された各々の欠陥の構造詳細・物理特性が研究解析される。「電気特性解析」では、小さな電極を多数形成し電気特性を計測することにより、それぞれの欠陥の電気特性への影響が明らかとなり、欠陥と電気特性/信頼性の紐付けが統計的に数値把握される。

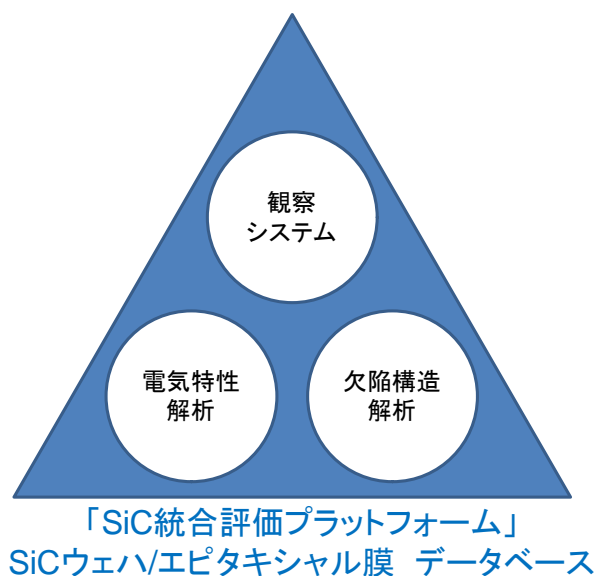


図 II.2.1.6-1 「SiC 統合評価プラットフォーム」の構成

「SiC 統合評価プラットフォーム」により取得されるデータは、ウエハ/エピタキシャル膜および欠陥に関して、ウエハ供給/加工/エピタキシャル膜成長ベンダー、更には出荷時期/バッチ/ロットなど、様々な事例の詳細を明らかにする。このウエハデータを蓄積することにより、SiC ウエハ供給/技術のトレンドを把握することもできるし、欠陥の一般的な構造/電気特性なども明らかになってゆくことが期待される。このためには、蓄積データがフィードバックされ「SiC 統合評価プラットフォーム」自身もブラッシュアップされ常に進歩することが必要である。例えば、「欠陥構造解析」に明らかとなる欠陥の詳細構造がフィードバックされ「観察システム」における欠陥分類は見直され、「電気特性解析」により明らかとなった電気特性に影響を及ぼす欠陥をより正確に認識できるように「観察システム」はブラッシュアップされる。

この「SiC 統合評価プラットフォーム」は、本プロジェクトで推進される「結晶成長技術」「SiC ウエハ加工技術」「SiC エピタキシャル膜成長技術」「SiC 高耐圧スイッチングデバイス製造技術」の研究開発に対して、横串を通し共通の評価指標を与える「共通基盤評価技術」としても機能する。これらの連携を想定して、必要となる評価指標の概略を図 II.2.1.6-2 に示す。

プロセス	結晶起因	加工起因	エ ^π 成長起因	プロセス起因
SiC結晶成長	内部歪 格子欠陥			
ウエハ加工 (表面形状)	反り 格子欠陥	反り スクラッチ/潜傷		
エピタキシャル 膜成長 (表面形状)	反り 格子欠陥	反り 段差	パーティクル ステップパUNCH エ ^π 欠陥	
デバイス製造	反り 格子欠陥	反り 段差	段差 格子欠陥	段差 格子欠陥

図 II.2.1.6-2 「共通基盤評価技術」が提示すべき、プロセスの連携のために必要となる評価指標の概略

(3) 取り組み・活動計画

図 II.2.1.6-3 に研究開発計画を示す。

研究開発のスケジュール

▲: 基本技術確認

●: 基本技術確立

	2010	2011	2012	2013	2014	最終目標
観察システム		▲ ●				①統合評価プラットフォーム構築 ②欠陥と電気特性/信頼性 紐付け/数値把握 ③欠陥構造解析
電気特性解析		▲ ●				
欠陥構造解析		▲ ●				
データ共有		▲ ●				④共通基盤データ収集 結晶/加工/エピ/プロセス への評価指標提供 ⑤データ蓄積/共有化 ⑥標準化 戦略策定
標準化検討			▲ ●			

図 II.2.1.6-3 「共通基盤評価技術開発」の計画

SiC 統合評価プラットフォーム構築

初年度（2010年度）に、上記「共通基盤評価技術」の内容を明らかとし、そのツールとなる「SiC 統合評価プラットフォーム」の基本設計を行い、SiC ウエハ/エピタキシャル成長膜の表面形状に対して高感度で高精細度な表面画像が取得でき、画像解析により表面の欠陥の種類と位置座標が認識できる「観察システム」を選定する。2年目の2011年度には、「SiC 統合評価プラットフォーム」を具体的に構築し動作確認する。

「観察システム」＋「欠陥構造解析」＋「電気特性解析」が連携して効率的に動作するように、データのフォーマットも含めて整備する。2012年度以降、「観察システム」＋「欠陥構造解析」＋「電気特性解析」相互にフィードバックをかけ、「SiC 統合評価プラットフォーム」をブラッシュアップしてゆく。

欠陥と電気特性の紐付け

2012年度（3年目）から、構築された「SiC 統合評価プラットフォーム」を用い、「観察システム」＋「電気特性解析」の連携の下、欠陥と電気特性/信頼性の紐付けの統計的な数値データを蓄積する。

欠陥構造解析

「観察システム」で分類、位置同定された欠陥の「欠陥構造解析」を進め、欠陥の構造と物理特性に関するデータを蓄積する。また「電気特性解析」とも連携し、電気特性に影響を与える欠陥の構造と電気特性の物理的意味を考察しデータを蓄積する。この欠陥構造

解析においては、フォトルミネッセンス、放射光トポグラフ、AFM、SEM、TEM、電子線誘起電流法（EBIC；Electron Beam Induced Current）、カソードルミネッセンス法（CL；Cathode Luminescence）などの高度評価手法を駆使して、信頼性に影響するエピ欠陥の形態や発生メカニズム、特性劣化メカニズムの解明を行う。この中で、物質材料研究機構（半導体材料センター関口隆史博士）との共同実施においては、EBIC、PL、CLを用いて、欠陥のエネルギー準位や捕獲確率を調べることで欠陥の電子輸送に与える影響を解析し、欠陥とデバイス電気特性との因果関係の解明を進める。

共通基盤データ収集

2012年度（3年目）から、構築された「観察システム」を用いた、プロセス前後での表面形状の変化のトレース（例えば：エピタキシャル膜に含まれる格子欠陥とウエハ表面の欠陥・凸凹の関係、ウエハ表面のスクラッチ/潜傷とエピタキシャル膜表面のステップバンディングの関係等）のデータを収集/蓄積する。また、潜傷等プロセス連携のために必要となる評価指標と評価方法も考案し、データ収集し「結晶成長技術」「SiC ウエハ加工技術」「SiC エピタキシャル膜成長技術」「SiC 高耐圧スイッチングデバイス製造技術」の研究開発に対して、横串を通し共通の評価指標を与える「共通基盤評価技術」を提供する。

データ蓄積/共有化

蓄積されたウエハ/エピタキシャル膜の情報は、2012年度（3年目）から、本「低炭素社会を実現する新材料パワー半導体プロジェクト」内、更には SiC 関連の他の国家プロジェクト内で共有化できるように、「SiC ウエハ情報共有委員会」を設置し運営する。

標準化

また、SiC ウエハ/エピタキシャル膜評価技術の標準化を世界に先駆けての提案を検討する。日本における SiC 関連産業が活性化する戦略とリンクした、標準化戦略を起案し、世界に先駆けた働きかけを行ってゆく。

2.1.7 応用技術調査検討

研究開発項目(1)~(4)の横断的テーマとして、出口戦略の策定を目的とする応用技術調査検討に取り組んでいる。その内容を記述する。

(1) 狙い

次世代パワー半導体 SiC の出口として実用化が期待されるアプリケーション領域の明確化や国内外の関連情報の収集/調査、ロードマップの提示、SiC 関連仕様の標準化等の応用技術調査検討、並びにインバータ試作などによる実証実験を行い、実用化に向けた活動を牽引する。

(2) 必要性と課題

発電から消費まで電力フローの中で、電力変換器/制御技術の占める割合は大きく、SiC パワー半導体の導入による既存電力変換器の高効率化や、産業用モータ等でパワー半導体が未活用である分野の省エネ化に対する期待が高い。更に、地球温暖化への対応が重視される中、太陽光発電・風力発電・地熱発電等の再生可能エネルギー分野、及びEV・鉄道等の交通産業分野への SiC パワー半導体導入の期待が高い。また、SiC 関連技術は、我が国の国際産業競争力及びエネルギー政策にとって極めて重要である。

このような背景のもと、高品質 SiC ウエハの安定供給技術、高耐圧・高信頼なデバイスの製造技術を確立することによって、省エネ化、温室効果ガスの削減及び環境産業の強化を図り、グリーン・イノベーションを推進できることは、広く認識されているものの、それだけでは、実用化を加速するには至っていない。実用化のターゲットを明確にし、そのアプリケーションに必要な仕様のデバイスを早期に供給するために必要な開発を優先して推進する必要がある。世界の技術の進化を調査し、本プロジェクトの到達点のベンチマークを実施するとともに、具体的なニーズの存在する仕様にマッチした開発が行われているかを常に評価しながら進めることは重要な課題である。

(3) 対応策と目標

これらの課題を解決するために、分野別に市場規模・仕様に関する国内外の情報収集及びアンケート・ヒアリング等の調査を行い、実用化が期待されるアプリケーション分野を明確化し、適用分野別に、産業貢献度（市場規模）ロードマップと適用分野別要求仕様、及び温室効果ガスの削減量をまとめる。

特に、次世代パワー半導体 SiC の出口として最も期待される用途は、EV、HEV などの環境対応車への適用であることから、SiC の自動車への普及を目指したロードマップの提示、車両用 SiC モジュールの目標性能の明確化、車両用 SiC 仕様の標準化、並びに自動車用インバータ試作などによる実証実験を行う。

(4) 取り組み・活動計画

応用技術調査検討では、技術調査WGと出口戦略WGの2つのワーキンググループ(WG)を設け、相互に連携して調査・検討を行う。

技術調査WGでは、“SiCの開発がいつの時点でどのレベルまで進むかの見極め”を行う。このため、学会調査・ヒアリング等による世の中の開発動向・レベルの把握と、プロジェクトの目標に対する進捗の把握に基づき、技術のベンチマークを実施する。出口戦略と連携することで、技術の進展度合いをしっかりと見極めながら、出口戦略の立案に反映させる。

出口戦略WGでは、市場調査からニーズを明確にして、研究開発の方向性を示す。どこに大きな市場があり、そこではどんな仕様のデバイスが必要であるかを示す。その情報から、どういう研究をやる必要があり、逆にこだわらなくてもいい項目は何かを明確にする。次に、SiC普及の効果を定量的に予測する。最後に、実証実験によって、SiCのメリットを判りやすく見せる。この為、オール SiC 車を作ってデモンストレーションすることに対応する。

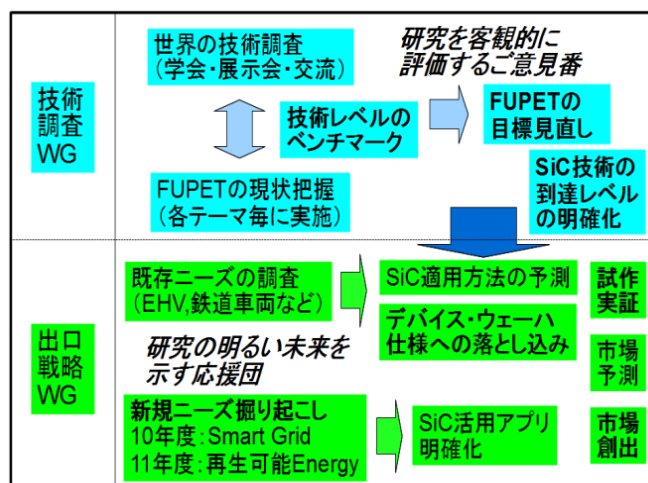


図 II.2.1.7-1 応用技術調査検討の活動の流れ

2.2 研究開発の実施体制

本プロジェクトにおいては、研究開発項目(1)・(2)・(3)・(4)に関しては経済産業省が、研究開発項目(5)・(6)・(7)・(8)は NEDO が、それぞれ市場調査等と有識者の意見聴取などを反映して基本計画を策定した。

(1)・(2)・(3)・(4)は平成 22 年度から平成 26 年度の 5 年間を想定して、外部有識者による採択審査を経て、実施者を決定した。採択された機関は技術研究組合 次世代パワーエレクトロニクス研究開発機構（以下、FUPET）である。

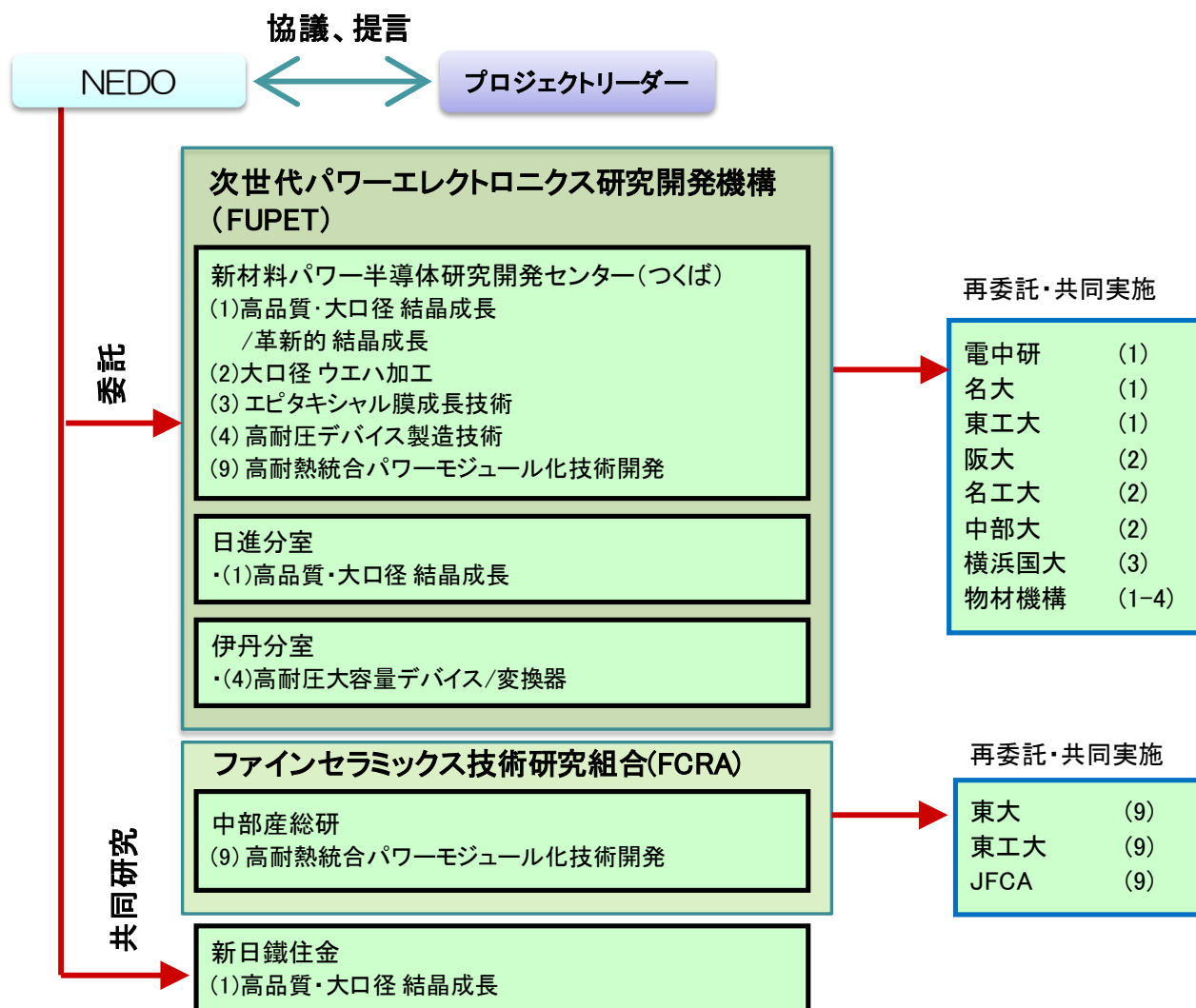
(5)・(6)・(7)・(8)は平成 23 年度単年度に実施する事業であり、うち(6)・(7)は FUPET が実施する(2)・(4)の加速としての位置付けから委託事業として行い、(5)・(8)に関しては助成事業として公募によって採択審査を経て実施者を決定した。

研究開発項目(5)に関しては、審査の結果、FUPET 日進分室として活動を行っているデンソー(株)・昭和電工(株)と、FUPET 富津分室として活動を行っている新日鐵(株)・新日鉄マテリアルズ(株)が助成先となった。研究開発項目(8)に関しては、イオン注入装置開発に関して日新イオン機器(株)が、活性化アニール装置開発に関して日立国際電気(株)が助成先となった。

研究開発項目(1)・(2)・(3)・(4) は、平成 23 年度より NEDO 事業としてマネジメントを経産省から NEDO に移行している。一方、研究開発項目(5)・(6)・(7)・(8)は当初より NEDO がマネジメントを担当している。本章冒頭で触れた、図Ⅱ-2.1.1 本研究開発の計画全体図を参照されたい。

図Ⅱ.2.2.-1 に、NEDO に移管された直後である平成 23 年度の実施者フォーメーションを示す。これは、平成 22 年プロジェクト発足時の研究開発項目(1)・(2)・(3)・(4)の実施体制に、平成 23 年度のみ実施した委託事業(6)・(7)および助成事業 (5)・(8)を加えたものになっている。

本プロジェクトの管理・運営に関しては、技術的な指導・適切な予算の執行・効率化を意識した研究開発項目の組み換え等に指導力の発揮を期待し、プロジェクトリーダーを設置した。プロジェクトリーダーは、独立行政法人産業技術総合研究所先進パワーエレクトロニクス研究センター長 奥村 元氏に委嘱した。



図Ⅱ.2.2-1 平成 26 年度のプロジェクト実施者フォーメーション

研究開発項目(1)・(2)・(3)・(4)を実施する研究委託先 FUPET は、新材料パワー半導体研究開発センター(センター長:デンソー)(以下、センター)を独立行政法人産業技術総合研究所(産総研)つくばセンター内に設け、産総研つくばセンターの施設・設備も活用しながら研究開発を行うこととした。また、学会等活動等を通じた国内外の技術動向調査、及び実用化・標準化等の検討を行うために、FUPET 本部内に応用技術調査委員会を設置した。

FUPET の組合に加盟して事業を担う企業・機関は次の通りである。

三菱電機株式会社

富士電機ホールディングス株式会社

株式会社 日立製作所

株式会社 東芝

昭和電工株式会社

日産自動車株式会社

新日本製鐵株式会社

株式会社 デンソー

トヨタ自動車株式会社

株式会社 豊田中央研究所

日立化成工業株式会社

株式会社 タカトリ

株式会社 東京カソード研究所(平成 25 年度まで)

株式会社 ディスコ(平成 25 年度より)

株式会社 フジミインコーポレーテッド

旭ダイヤモンド工業株式会社

パナソニック株式会社

ローム株式会社

株式会社 東レリサーチセンター

株式会社 本田技術研究所

株式会社 明電舎

豊田通商株式会社

学校法人 関西学院

独立行政法人 産業技術総合研究所

センター内に設置した研究グループ、及び分室は次の通りである。

結晶成長研究グループ（グループリーダー：日立化成）

日新分室（デンソー基礎研究所内：分室長：デンソー）

富津分室（新日鐵先端技術研究所内：分室長：新日鐵）（平成 23 年度まで）

加工研究グループ（グループリーダー：産総研）

エピタキシャル成長研究グループ（グループリーダー：日立）

デバイス研究グループ（グループリーダー：産総研）

伊丹分室（三菱先端総合研究所内：分室長：三菱）

評価グループ（グループリーダー：パナソニック）

評価グループでは参画企業間・各テーマ間の連携の意義が大きい分析・評価に関して「共

通基盤評価技術開発」を実施する。

各研究グループは、下記の再委託／共同実施先とも緊密な連携のもと、一体での研究開発を行う。

・再委託／共同実施先

財団法人 電力中央研究所（日新分室）

国立大学法人 名古屋大学（結晶成長研究グループ）

国立大学法人 東京工業大学（結晶成長研究グループ）

国立大学法人 大阪大学（加工研究グループ）

国立大学法人 名古屋工業大学（加工研究グループ）

学校法人 中部大学（加工研究グループ）

国立大学法人 横浜国立大学（エピタキシャル成長研究グループ）

独立行政法人 物質・材料研究機構（評価グループ）

応用技術調査委員会の構成は次の通りである。

委員長（プロジェクトリーダーの兼務）

技術調査WG（WGリーダー：センター長の兼務）

出口戦略WG（WGリーダー：トヨタ）

FUPET 内の運営にあたっては、NEDO からの委託契約をベースに、研究体としての運営規程、知的財産取扱規程を制定して、それらに則った運営を行うこととした。この両規程は、過去の関連プロジェクトにおいて長年培われてきた知見／実績を元に本プロジェクトに合うように再設定されたものである。プロジェクト全体のマネージング組織としてはプロジェクトリーダーのもとに、センター長、分室長、WGリーダー、主要参画企業の本プロジェクト責任者、及び FUPET 本部担当者等からなる「推進連絡会議」を設けている。1回／月程度の頻度で開催し、技術開発の進捗確認、予算／人員や成果に関する情報共有と研究遂行方針に関する議論を行っている。これは、実用化シナリオに基づき、参画企業での事業戦略とリンクする機能を有する。知財関連のトラブル解決のためには、プロジェクトリーダーのもとに、「知財審査会」を設け、案件ごとに知的財産取扱規程に基づいて処理することとしている。

また、プロジェクト内に、技術開発進捗についての情報共有、関連技術の動向、将来展開等を議論する「技術委員会」（プロジェクトリーダー、全参画機関の技術マネージャー、及び、センター長、グループリーダー、WGリーダーで構成）を設け、半期に1度開催している。

実施体制の構築にあたっては、産学官の英知を結集し、異業種の連携を推進する意味から、産総研つくばセンターを中心とした集中研方式を軸とする体制を採用した。一方、事業化が近く、成果の早期事業化に向けて企業の資産を有効に活用できる場合には、企業の個別サイトを集中研の分室と位置付けて活用することとした

2.3 研究開発の運営管理

NEDO は、研究開発全体の管理・執行に責任を有する。経済産業省および実施者と密接な関係を維持し、プログラムの目的及び目標、並びに本研究開発の目的および目標に照らして適切な運営管理を実施する。定期的に開催する NEDO ヒアリングほか、随時のコミュニケーションを通して運営管理に NEDO の意思を反映させる。

2.4 研究開発成果の実用化、事業化に向けたマネジメントの妥当性

NEDO においては、前節のように随時ヒアリングを通じて進捗状況を把握しているが、その中で、特に事業化に向けて情勢との関係に注意している。また国内外の技術開発動向を常にウォッチすることにより、適時・適切なベンチマークに努めている。進捗状況によって事業化が可能と判断できるものに関しては早期に開発を参加企業の自主開発に切り替えを推進している。一方、知的財産権の取得についても奨励しているが、開発項目の性質上特許化するよりも戦略的に不出願にしてノウハウを守ることが好ましいものについては適切に判断すべきと考えている。

3 情勢変化への対応

NEDO は、予算の適正・効果的運用を意識した運営に努めている。本プロジェクトに関しては、平成 23 年度における研究開発項目(5)~(8)の追加もその一環である。一方で、事業化に近づいたと判断される場合は、委託事業から助成事業ないし共同研究事業に移行するなどの実施体制の組み替えを行っている。

本研究開発の発足した平成 22 年から終了時の平成 26 年 2 月に至る体制の変化を図 II.3-1 に示す。平成 24 年度からは、FUPET 富津分室として実施してきた研究開発項目(1)高品質・大口径 結晶成長の一部が、早期に結果を達成しつつあり事業化が近づいたとの判断から、NEDO との直接契約のもと、NEDO 負担率 1/2 の共同研究として実施している。

また、平成 24 年度より、新たな実施項目「高耐熱部材統合モジュール化技術開発」を実施することとした。SiC パワーエレクトロニクスの特長の一つは、Si デバイスでは達成で

きない 200°C以上の高温で動作可能な点にあり、これを生かすと大容量化と小型化の両立が可能となる。このため新たな製品分野の創成への寄与が高いものと予想されていた。しかしながら、SiC パワー半導体デバイスと同時に用いる高耐熱キャパシタ、インダクタ、スナバ抵抗などの受動部品、デバイスを実装するための高耐熱基板の開発は、NEDO プロジェクトとしては実施されていなかった。これらの部品、材料の高耐熱化と実装後のモジュール技術を開発するため、平成 24 年度に新たに公募を実施して、平成 24 年度から 26 年度までの 3 年間の計画で、本プロジェクトの研究開発項目(9)として実施することとした。

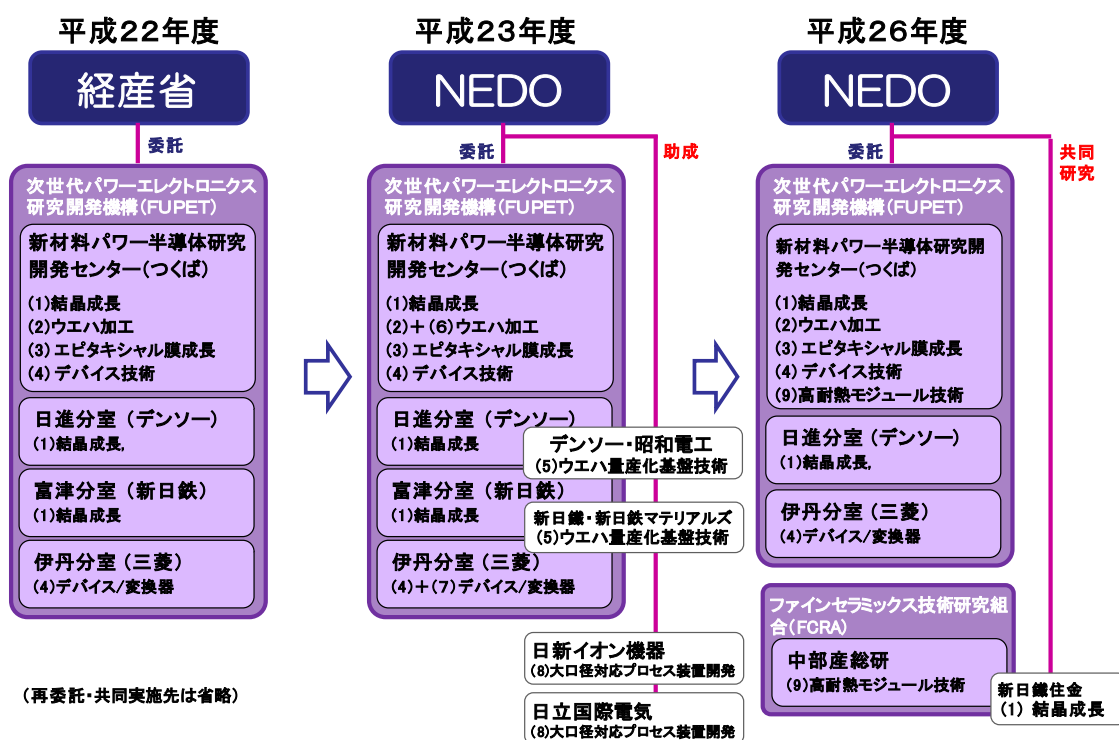


図 II.3-1 プロジェクトの実施者フォーメーションの変遷

本プロジェクトは、平成 21 年度から 24 年度までの予定で、本プロジェクトに 1 年先行して実施中であった NEDO プロジェクト「次世代パワーエレクトロニクス技術開発 (グリーン IT プロジェクト)」と内容が密接に関連する。SiC パワー半導体が関係するプロジェクトのマネージメント上、全体像を常に意識しながら行うことが、費用対効果等の成果向上の面で効率的であることから、平成 23 年度からその基本計画を本プロジェクトと一体化し、「低炭素社会を実現する次世代パワーエレクトロニクス」プロジェクトとして実施することとした。

本プロジェクトでは、情勢に応じて開発成果創出促進制度を活用した開発の加速も積極

的に行ってきた。平成 24 年度は、SiC の高速エピ成長技術として有望視され始めたハライド成長法の開発加速に資金投入し、同成長法の特徴を見極め活用することが可能となった。また平成 25 年度には、SiC-MOSFET チップの特性バラツキを抑制するために資金投入を行い、同チップを使った MVA 級の電力変換器を半年早く完成させた。更に同年、SiC ウエハ表面の微細構造とエピ表面のドーピング特性の相関を取るための環境整備に追加資金を投入し、量産化を見据えたウエハ生産管理が可能となった。このように内外の情勢に応じて集中的に資金を投入することで、より大きな費用対効果が得られている。

本プロジェクトの最終年度を目前にした平成 26 年度には、今後も世界規模で拡大するパワーエレクトロニクス市場を見据えて、本プロジェクトの成果を応用システム技術として結実させるための新たな開発項目を設ける事となった。そこで、産業機器、自動車、民生機器、応用志向の研究開発、及び先導研究等をミッションとする「次世代パワーエレクトロニクス応用システム開発」、極限の材料及びデバイス構造の開発をミッションとする「新世代 Si パワーデバイス技術開発」を平成 26 年度より加えることとした。さらに同年スタートした内閣府主管、NEDO 執行による「SIP(戦略的イノベーション創造プログラム)次世代パワーエレクトロニクス」とも緊密な連携を取ることで、効率的な技術開発が可能となり、パワーエレクトロニクスの世界市場における国内メーカーの優位を勝ち取れると考えている。以上のように、パワーエレクトロニクス開発関連のプロジェクトが複雑化してきたこともあり、平成 25 年度まで「低炭素社会を実現する新材料パワー半導体プロジェクト」としていた大項目を、平成 26 年度より「低炭素社会を実現する次世代パワーエレクトロニクス」と変更し、中項目として①「低炭素社会を実現する新材料パワー半導体プロジェクト」、②「次世代パワーエレクトロニクス技術開発(グリーン IT プロジェクト)」、③「次世代パワーエレクトロニクス応用システム開発」と整理した。

4 中間評価結果への対応

本プロジェクトは平成 24 年度に実施した中間評価に対する結果を図 II.3-2 に示すとおり適切に反映した。

指摘事項	対処方針	評点			
		位置付	マネジ	成果	実用化
SiC基板は、高性能化だけでは既存技術との置き換えは困難であり、高品質化と低コスト化の両立が国際競争に勝利する道である。参画企業間の連携をさらに強化し、それらの成果を融合させ、いかにして産業を支える技術に仕上げるべきか、開発の進捗に応じて議論を重ね続ける必要がある。	平成25年より、結晶開発グループから加工グループへ6インチSiCインゴットを供給させることで、加工技術を効率的に向上させ最終目標を大幅に上回る10時間以内の加工技術を確立した。また結晶開発グループにとっても、加工データを得ることでウエハビジネスの一助となった。	3.0	2.1	2.4	2.4
高速エピ成長技術の一部(ハライド法)は、現在のアプローチでは海外と特段の差異は無く、後追いの感は否めない。したがって、先行技術を凌駕するコンセプトで、革新的な高速エピ成長技術の開発を目指していたきたい。	高速エピ成長技術の有力候補として、ハライド法開発に加速資金を投入した結果、その特徴について早期に見極めることができエピ成長技術全体の底上げにつながった。				

図Ⅱ.4-1 平成24年度実施の中間評価結果と対処方針

5 評価に関する事項

NEDO は、技術的及び政策的観点から、研究開発の意義、目標達成度、成果の技術的意義ならびに将来の産業への波及効果等について、外部有識者による研究開発の中間評価を平成24年度、事後評価を平成27年度に実施する。また、中間評価の結果を踏まえて必要に応じプロジェクトの加速・縮小・中止等見直しを迅速に行う。なお、評価の時期については、当該研究開発に係る技術動向、政策動向や当該研究開発の進捗状況等に応じて、前倒しする等、適宜見直すものとする。

Ⅲ. 研究開発成果について

1. 事業全体の成果

最終目標と、目標に対する成果、目標の達成度を表Ⅲ.1-1 および表Ⅲ.1-2 に示す。

表Ⅲ.1-1 全体成果のまとめ(研究課題(1)~(8),(A))

目 標	研究開発成果	達成度
結晶成長技術		
(1)高品質・大口径 SiC 結晶成長技術開発/ 革新的 SiC 結晶成長技術開発 (1)-1 高品質・大口径 SiC 結晶成長技術開発 (1)-1-1 口径 6 インチ、長さ 50mm 以上で有効面積（端部 3 mm を除く）全域において、転位密度 1×10^3 個/cm ² 以下の結晶を実現する。	(1)-1-1 ①RAFシードの口径 6 インチ化に対し、ブロック内の応力集中抑制が課題であることを見出し、低応力成長技術により克服した。更に、RAFシードを用いたc面成長により口径 6 インチ、長さ 53 mm の結晶成長を実現した。6 インチ面内 25 視野のウエハ評価（平均値）により、転位密度 863 個/cm ² 、螺旋転位密度 296 個/cm ² を確認した。 ② RAF法繰り返し回数増による高品質c面成長を口径 1 インチで実施し、繰り返し 7 回で転位密度 20 個/cm ² 、螺旋転位密度 1.3 個/cm ² を実証。	達成
(1)-1-2 口径 6 インチ、長さ 50mm 以上で、有効面積（端部 3mm を除く）全域において転位密度 5×10^3 個/cm ² 以下の結晶を成長速度 0.5mm/h 以上で実現	(1)-1-2 口径 6 インチ、長さ 50.2mm、面内 9 点平均による転位密度評価により 6 インチ基板のほぼ全域で 3840 個/cm ² の転位密度の結晶を成長速度 0.52mm/h で実現し、プロジェクトの最終目標を達成した。	達成
(1)-2 革新的 SiC 結晶成長技術開発 口径 2 インチ以上、長さ 20mm 以上の 4H-SiC 単結晶を実現した上で、昇華法に対する優位性を検証する。	(1)-2-1（ガス法） 高速性、高品質性、長尺化/口径拡大等の各課題に対する要素技術を確立し、口径 4 インチ、厚さ 43mm の 4H-SiC 単結晶の成長を実現。成長速度は $\phi 4$ 成長時に平均で 1mm/h 以上、10 mm ² 試料で 3mm/h 以上を達成した。	達成
	(1)-2-2（溶液法） 低コスト化が期待される溶液法で $\phi 50$ mm \times 21.5mm のバルク単結晶を得るとともに、昇華法では不可能であった p 型 35m Ω cm の超低抵抗率を達成し優位性を示して最終目標を達成した。	達成
(5)SiCウエハ量産化技術開発 大口径 4H-SiC ウエハの量産化技術開発可能な環境整備（昇華法結晶成長炉、ウエハ加工装置）を行い (5)-1 転位密度 3×10^3 個/cm ² クラスの口径 6 インチウエハ量産技術立上	(5)-1 (1)-1-1 で開発した高品質シードを用いた c 面 6 インチ結晶成長技術を移転し、また計算科学を活用した径方向温度分布の均一化や炉安定性を達成して、複数回の良好な 6 インチインゴットの成長を完了した。それらのインゴットを加工し、そり $\sim 30 \mu\text{m}$ 、TTV $\sim 5 \mu\text{m}$ と良好な形状の 6 インチウエハを量産する技術を実証した。	達成

加工技術		
<p>(2)大口径 SiC ウェハ加工技術開発</p> <p>6 インチ結晶/ウェハを対象に、以下の効率性を実現する。</p> <p>①断：速度 300 μm/分以上、同時切断枚数 10 枚以上、切り代 250 μm 以下</p> <p>②インゴットから表面仕上げ精度 Rms（表面荒さ）0.1nm@2 μm×2 μm のベアウェハを実現する統合加工プロセスとして、プロセス時間 24 時間以内</p>	<p>①ウェハ切断技術（ダイヤモンドマルチワイヤソー、マルチ放電切断）において 6 インチ結晶で以下を達成。</p> <ul style="list-style-type: none"> ・切断速度：300μm/分以上 ・同時切断枚数：10 枚 ・切り代：250μm 以下 <p>① 各ウェハ加工要素プロセスを統合・最適化して、6 インチ一貫加工プロセスを構築。Rms < 0.1nm、一貫加工時間 9.7hr を達成。</p>	<p>達成</p>
<p>(6)大口径 SiC ウェハ加工要素プロセス検証 (平成 24 年 2 月迄)</p> <p>①ダイヤモンドを用いたマルチワイヤソーにおいて SiC6 インチインゴットに対して 150μm/min 以上の高速切断が可能になる最大ワイヤ速度：約 4,000m/min、最大張力：70N の高速高剛性切断技術の実現</p> <p>②切断、研削、荒研磨、仕上げ研磨の各工程に関し個々の要素工程の能力限界と最適加工条件を抽出し、SiC ウェハ加工における高速一貫プロセス確立に資する総合的なデータを蓄積</p>	<p>①最大ワイヤ速度：約 4,000m/min、最大張力：70N を実施可能なダイヤモンドマルチワイヤソーを開発。3～4 インチ SiC 結晶の高速切断（切断速度 150μm/分以上@3 インチ）実験を実施し、装置性能を検証。</p> <p>②切断、研削、粗研磨、仕上げ研磨の各要素工程におけるベンチマーク実験を基に、高速化、低ダメージ化、平坦化を指標とした加工性能の最適化を実施。</p>	<p>①達成</p> <p>②達成</p>
エピタキシャル膜成長技術		
<p>(3)SiC エピタキシャル膜成長技術</p> <p>(3)-1 大口径対応技術</p> <p>口径：6 インチ、処理枚数：3 枚以上のエピタキシャル膜に対し、以下の品質を実現する。</p> <ul style="list-style-type: none"> ・均一性：厚さ±5%、ドーピング濃度±10% ・品質 エピ成長起因の表面欠陥密度：0.5 個/cm² 以下。 	<p>口径：6 インチ、処理枚数：3 枚以上の Si 面 4° オフエピタキシャル膜に対し、</p> <ul style="list-style-type: none"> 厚さ均一性：±2.8% ドーピング濃度均一性：±5% 表面欠陥密度：0.4 個/cm² <p>加えて 42 μm/h という世界最高速の成長速度を口径：6 インチ、処理枚数：3 枚以上の配置で達成した。</p>	<p>達成</p>
<p>(3)-2 高速・厚膜成長技術</p> <p>（口径 4 インチ、成長速度 100 μm/h 以上、膜厚 50 μm の膜）</p> <ul style="list-style-type: none"> ①残留キャリア濃度：3×10¹⁴ cm⁻³ 以下 ②表面欠陥密度：1.0 cm⁻² 以下 ③膜厚均一性：±2% 以内 ④ドナー濃度均一性：±10% 以内 	<p>口径 4 インチ、成長速度 100 μm/h 以上、膜厚 50 μm の膜において</p> <ul style="list-style-type: none"> ①残留キャリア濃度 2×10¹⁴cm⁻³以下 ②表面欠陥密度 7 0.93 個/cm²。 ③膜厚均一性 ±1.4% ④ドナー濃度均一性 ±10% 	<p>①達成</p> <p>②達成</p> <p>③達成</p> <p>④達成</p>
デバイス/変換器技術、機器技術		
<p>(4) SiC 高耐圧スイッチングデバイス製造技術</p> <p>(4)-1 新規耐圧構造デバイス</p> <p>必要な各種要素技術を高度化し、耐圧：3kV 以上で特性オン抵抗：15mΩcm² 以下の高耐圧 SiC-MOSFET を実現する。</p>	<p>トレンチ型 SiC-MOSFET でトップレベルの耐圧 3.7 kV、特性オン抵抗 8.3 mΩ・cm² を実現、更に SJ 構造により理論限界を超える耐圧向上効果を実証</p>	<p>達成</p>

<p>(4)-2 高耐圧大容量デバイス／変換器技術 耐圧：3kV以上、オン抵抗80mΩ以下(室温環境下)、定格出力電流密度100A/cm²以上の高耐圧SiC-MOSFETを開発し、当該デバイスを用いたMVA級電力変換器を試作して、その動作時の電力損失が同耐圧のSi電力変換器の50%以下であることを実証する。</p>	<p>JFETドープによる低抵抗化技術の開発により大容量低抵抗(80A、抵抗23mΩ)のMOSFETを実現目標値を達成 インバータに組み込み動作試験を実施しIGBTのパワーモジュールに対して55%の損失低減を実証し目標値を達成</p>	<p>達成</p>
<p>(7)SiC 高耐圧大容量パワーモジュール検証(平成24年2月迄) 耐圧3.3kV定格電流75AのSiC-SBDを開発し、Si-IGBTと組み合わせで1,000A級大容量パワーモジュールを試作・実証するとともに、All SiCデバイスパワーモジュール実現に必要なとされるSiCFETの仕様に関する技術的指針の獲得</p>	<p>耐圧3.3kV 定格電流75AのSiCショットキーバリアダイオード ①SBDの面積化により150A以上の電流領域において良好な電流電圧特性を持つことを実証。 ②SW試験を行いリカバリーのないSW特性を有することを検証。</p> <p>1000A級大容量パワーモジュール ①Si-IGBTとを組み合わせ1000A級のハイブリッド型の大容量パワーモジュールを試作し2000Aのスイッチングを実証。 ②1相のフルブリッジ回路を構成し連続通電試験を実施。</p>	<p>達成</p>
<p>(8)大口径対応デバイスプロセス装置開発(平成24年2月迄) 6インチSiCウエハを対象に、イオン注入、活性化熱処理、高温酸化等のデバイス化のための高温プロセス装置、あるいは透明ウエハ対応露光装置を開発し所定の処理特性の面内均一性を達成 ＜イオン注入装置＞ ・低温から800℃までの全領域でのイオン注入 ・温度均一性：6インチ面内：±15℃ ・Al注入イオン電流：200μA上</p>	<p>＜イオン注入装置＞ ・常温から800℃の全領域での自動イオン注入システムを開発。 ・静電チャックを改善し、500℃でΔT=±14℃を達成。 ・イオンビームパラメータの最適化でAlビーム電流1500uAを達成。</p>	<p>達成</p>
<p>＜活性化熱処理装置＞ ・熱処理温度：1,800℃以上 ・温度均一性：6インチ面内：±30℃ ・一度に25枚以上処理可能なこと</p>	<p>・装置最高熱処理温度2,000℃ ・6インチ面間温度差 <±30℃達成(±10℃をプロセス評価にて確認中) ・一括処理枚数50枚</p>	<p>達成</p>
<p>＜高温酸化装置＞ ・1,200℃以上の高温でパイロジェニック酸化、およびH₂、NH₃、N₂Oガス処理が可能なこと ・温度均一性：6インチ面内：±15℃ ・一度に25枚以上処理可能なこと ・1,100℃で処理したSiゲート絶縁膜に含まれる金属不純物が1×10¹¹cm⁻²未満</p>	<p>(未実施)</p>	<p>(未実施)</p>
<p>＜露光装置＞ ・6インチ4H-SiCウエハに対する重ね合わせ精度：中心点および4隅においてばらつき(標準偏差の3倍以内)が65nm以下 ・解像度(市販レジストを用いた標準プロセス)に関して、350nmのライン&スペースパターンを転写できること</p>	<p>(未実施)</p>	<p>(未実施)</p>

共通基盤評価技術		
(A)共通基盤評価技術(自主目標) SiC ベアウエハから MOS キャパシタまでの各種評価データを統合した SiC 統合評価プラットフォームを具体的に構築し信頼性評価手法としての有効性を示す。	エピウエハの表面欠陥を同定、MOS ゲート寿命との相関を統計的に解析し、低寿命品を選別できることを示し、最終目標を達成した。	達成

注：項番は、基本計画の研究開発項目番号

表Ⅲ.1-2 全体成果のまとめ(研究課題(9))

目 標	研究開発成果	達成度
(9)高耐熱部品統合パワーモジュール化技術		
(9)-1 高耐熱コンデンサ		
<高比抵抗材料系> ・静電容量 0.1 □F級、耐電圧 1 kV級、体積が 40 mm ³ 以下 (例えば、5×4×2 mm) ・共振周波数 10 MHz 級 ・使用時の耐熱温度 250℃であり、-40～250℃の温度領域における静電容量の変動が±10 %以下	・内部電極材と誘電体材料の条件最適化により、静電容量 93nF、耐電圧 1.2kV以上、体積が 39.9mm ³ (5.0×5.7×1.4 mm)、共振周波数 9.35MHzといずれも満たすことを確認。 ・-40～250℃の温度領域において静電容量の変動が±1%未満の材料を見出した。 ・MLCC と配線基板の熱膨張係数差に伴う熱応力を緩和する金属端子を作製し、冷熱サイクル試験による特性変化が基準以下であることを確認。	達成
<複合ペロブスカイト材料系> ・静電容量 0.1 ㊦F 耐電圧 1 kV級、体積が 40 mm ³ 以下 (例えば、5×4×2 mm) ・共振周波数 10 MHz 級 ・使用時の耐熱温度 250℃であり、-40～250℃の温度領域における静電容量の変動が±10 %以下	・ジルコン酸カルシウム系材料によりMLCCを試作した結果、体積が 40mm ³ 以下で静電容量 91nF、耐電圧 1.2kVとなり目標レベルに到達していることを確認。 ・低インダクタンス構造設計により、共振周波数が 16MHz となり目標レベルに達成していることを確認。 ・目標温度範囲の変化率が 9.9%となり目標レベルに達成していることを確認。 ・MLCC と配線基板の熱膨張係数差を吸収する金属端子を検討し、熱応力に耐えられる金属端子設計を実験により確認。	達成
(9)-2 高耐熱抵抗		
<材料・プロセス開発> 抵抗値 10 Ω 級、定格電力 1 W 級の抵抗体において ・使用時の耐熱温度 250℃であり、-40～250℃の温度領域における抵抗値の変動が±10 %以下	・酸化スズ系抵抗体で、-40～+250℃の温度領域における抵抗値変動:±5.7%を得た。 ・Bi 系複合酸化物抵抗体で、ルテニウムおよびガラス成分を使用せず、異種金属ドーピング調整した結果、-40～+250℃の温度領域における抵抗値変動:±5%以下を得た。	達成
<抵抗器の開発> 抵抗値 10 Ω 級、定格電力 1 W 級の抵抗体において ・使用時の耐熱温度 250℃ ・10 MHz までの周波数領域における抵抗値の変動が±10 %以下 ・体積 20 mm ³ 以下 (例えば、6.3×3.1×1 mm)	・電極、保護膜等の改良の結果、-40～+250℃の温度領域における抵抗値変動:±3%以下を得た。 ・抵抗器形状最適化の結果、10 MHzまでの周波数領域における抵抗値の変動が±3 %以下、体積:11.7 mm ³ 以下を得た。	達成

(9)-3 メタライズ放熱基板		
<p><高熱伝導窒化ケイ素素材></p> <ul style="list-style-type: none"> 熱伝導率 180W/(m·K)以上、曲げ強度 600MPa以上、破壊靱性 6MPa·m^{1/2}以上の絶縁素材 	<ul style="list-style-type: none"> 酸化物焼結助剤の組成、窒化およびポスト焼結温度パターンを適正化することにより、熱伝導率 182W/(m·K)の焼結体を作製。 J I S試験片及び薄板試験片に加工し、技術目標以上の曲げ強度 721MPa、破壊靱性 11MPa·m^{1/2}を確認。 	達成
<p><薄板基板の製造プロセス></p> <ul style="list-style-type: none"> サイズ 5000mm²以上 	<ul style="list-style-type: none"> 基板サイズ 5000mm²以上、相対密度 99%、厚み 0.32mmを有する薄板製造技術を確立。 	達成
<p><高信頼性メタライズ技術（メタライズ技術）></p> <ul style="list-style-type: none"> サイズ 5000mm²以上、厚み 1/80 inch (0.32 mm)以下で両面に金属プレートが接合されたメタライズ放熱基板 耐電圧 1200V以上 -40~250℃の温度範囲での耐ヒートサイクル 1000回以上 	<ul style="list-style-type: none"> サイズ 5041mm²、厚み 0.31 mmで両面に金属プレートが接合されたメタライズ放熱基板を作製。 耐電圧 3600Vの評価にて破壊無きこと確認。 -40~250℃の温度範囲での耐ヒートサイクル 1000回後、断面観察にてセラミックスに亀裂ないことを確認。 	達成
(9)-4 配線基板		
<p><ビアアレイ配線方式></p> <ul style="list-style-type: none"> 使用時の耐熱温度 250℃ 当該温度において耐電圧 1200 V、50A級の電流が通電可能な内部配線 実装されるパワー素子電極に対する内部配線の位置精度±20μm以下 	<ul style="list-style-type: none"> 冷熱サイクル-40~+250℃ 1000サイクルにて電極剥離発生なし。 通電サイクル0~50A 10000サイクル試験にてビア断線の発生なし。50A連続通電基板温度 250℃にて、P-N間の抵抗値は 2mΩ以下を達成。適用するセラミック材料として、絶縁破壊電圧 15kV/t1mmの十分な耐量を確認済み。 ゲートソース間のクリアランス設計値(300μm)に対して、N=20で平均 320μm。 	達成
<p><肉厚内層配線方式></p> <ul style="list-style-type: none"> 使用時の耐熱温度 250℃ 当該温度において耐電圧 1200 V、50A級の電流が通電可能な内部配線 実装されるパワー素子電極に対する内部配線の位置精度±20μm以下 	<ul style="list-style-type: none"> -40-250℃のヒートサイクル試験において、1,000サイクル以上での剥離・割れの発生がなく、信頼性を有することを確認。 基板単体の通電試験を実施した。耐電圧では 3,600V 印加により絶縁破壊の発生無し、50Aパルス通電 10,000 サイクルでも外観・抵抗値の変化が無かった。 基板の内部配線において、ゲート電極と、隣接するソース電極の間隔が、設計値に対し、±20μm以下であることを確認。 	達成
(9)-5 高耐熱部品の実装基盤技術		
<ul style="list-style-type: none"> 接合温度 225℃以上で動作する SiC パワー素子の近傍に、新規開発の高耐熱受動素子を配置したパワーモジュールを試作し、各実装部品化の相互の影響を検証する。また試作したパワーモジュールの耐熱性と電気特性の評価を通して、高温動作における課題を抽出するとともに、その解決の見通しを示す。 	<ul style="list-style-type: none"> 250℃に耐える接合形成、配線、絶縁封止の技術とともに、これらを用いる組立工程技術の開発と信頼性評価を行い、接合温度 225℃以上で動作する SiC パワー素子の近傍に、高耐熱受動素子を配置する実装技術を開発した。そして、試作パワーモジュールによる性能の評価・検証試験を行い、高温動作における課題抽出と、その解決の見通しを得た。 	達成
<p>以下、上記を実現するために設定した自主目標に対する研究開発成果と実績を示す。</p>		

<p><組立技術></p> <ul style="list-style-type: none"> ・接合温度 225℃で動作する SiC パワー素子やその近傍に配置される受動素子を実装するための耐高温接合形成技術を開発する。 	<ul style="list-style-type: none"> ・250℃に耐え、部品寸法公差も吸収できる接合法として、Al バンプ接合を開発し、IEC 規格 (6.1MPa) に対して十分な初期接合強度 (約 25MPa) を確認。 ・複数回の接合形成が可能な AuGe-Ag 接合を開発し、実績のある AuGe はんだ接合 (複数回接合は不可) と同等の性能を確認した。低温工程かつ低コストである Cu/Sn 遷移的液相焼結 (TLPS) 接合が、十分な初期接合強度 (30~40MPa) を持つことを確認。 	<p>達成</p>
<ul style="list-style-type: none"> ・耐高温性を有する電気配線技術ならびに絶縁封止技術を開発する。 	<ul style="list-style-type: none"> ・基板間の耐高温配線として金属ブロックを介した接合を利用する組立技術を開発し、モジュール組立に適用。 ・250℃の耐高温封止材の狭ギャップ (0.1mm) 充填技術を開発し、1.2kV 級モジュールに必要な耐圧性能を確認。 	
<p><信頼性評価></p> <ul style="list-style-type: none"> ・接合温度 225℃で動作する SiC パワー素子やその近傍に配置される受動素子の実装信頼性評価を行い、部品開発側にフィードバックする。 	<ul style="list-style-type: none"> ・Al バンプや AuGe 接合技術が-40~+250℃冷熱サイクル 1000 回経過後も IEC 規格 (6.1MPa) を越える強度を確認するとともに、試験結果や劣化要因 (CTE 差等) を部品開発側に提供した。そして、改良版部品によるモジュールで改善効果を確認した。 	<p>達成</p>
<ul style="list-style-type: none"> ・耐高温性を有する封止材の実装信頼性評価を行う。 	<ul style="list-style-type: none"> ・250℃の耐高温封止材が、250℃高温放置 1000 時間や、-40~+250℃冷熱サイクル 1000 回経過後も、所定の絶縁性能を有することを確認。 	
<p><スイッチング試験></p> <ul style="list-style-type: none"> ・ダブルパルス試験により、モジュールのスイッチング特性を確認する。 	<ul style="list-style-type: none"> ・225℃環境で DC600V-50A の高速スイッチング (約 40ns) 性能を確認。 	<p>達成</p>
<ul style="list-style-type: none"> ・スナバ回路の性能評価を通じ、部品実装性能を確認する。 	<ul style="list-style-type: none"> ・225℃環境の高速スイッチング (約 40ns) で、スナバ回路がサージを約半分に抑制する効果を確認するとともに、実装工程経過後の部品性能維持を確認。 	
<p><負荷試験></p> <ul style="list-style-type: none"> ・負荷通電試験による連続動作により、冷却性能を確認する。 	<ul style="list-style-type: none"> ・ハーフブリッジ回路によるインダクタンス負荷通電を行い、冷却設計通りの性能を有することを実測により確認。 	<p>達成</p>

注：項番は、基本計画の研究開発項目番号

2. 研究開発項目毎の成果

2.1 高品質・大口径 SiC 結晶成長技術開発／革新的 SiC 結晶成長技術開発

2.1.1 高品質・大口径 SiC 結晶成長技術開発

2.1.1.1 高品質・大口径 SiC 結晶成長技術開発(その1)

(SiC ウェハ量産化技術[助成事業／研究開発項目(5)]を含む)

SiC は、現在昇華法で作製されている。これは、SiC が現実的な圧力下では液層を有しないため、シリコン、GaAs 等の液相から引き上げて固体結晶を得る方法が使えないことによる。我々の大口径高品質 SiC 結晶成長に対する基本方針は、昇華法の大口径・高品質化でフェーズインし、ガス法による低コスト化で本格化を狙うものである。

昇華法の目標は、「口径 6 インチ、長さ 50mm 以上で、有効面積（端部 3mm を除く）全域において転位密度 1×10^3 個/cm² 以下の結晶を実現する。」と「量産技術立上げ」である。これに対し、後述する RAF 法をキー技術として転位密度の少ない種結晶を実現することで目標を達成した。

以下に、

- (1) RAF 法による大口径シード形成
 - 1) RAF 法の原理
 - 2) 6 インチ用シード形成への RAF 法適用
 - 3) 6 インチ成長実証
- (2) RAF 法による高品質化
 - 1) 高品質化に向けた課題
 - 2) 繰返し a 面成長回数増による高品質化
 - 3) RAF 法ウェハ品質の定量的評価に関する考察
- (3) 高品質・大口径 SiC 成長実験室整備
- (4) RAF 法による大口径・高品質種結晶、ウェハの作製
 - 1) 低応力・大口径の RAF ブロック成長技術
 - 2) 低応力 c 面成長技術
 - 3) 低応力 c 面長尺成長技術
 - 4) 更なる高品質化の進め方
- (5) SiC ウェハ量産化技術開発
 - 1) 6 インチ 4H-SiC 単結晶成長技術の移転
 - 2) 6 インチ 4H-SiC 単結晶成長の量産技術
 - 3) 6 インチ 4H-SiC 単結晶ウェハの量産技術
 - 4) 量産化技術開発の実証

(6) まとめ

- 1) 目標の達成度
- 2) 成果の意義
- 3) 知的財産権の取得
- 4) 成果の普及

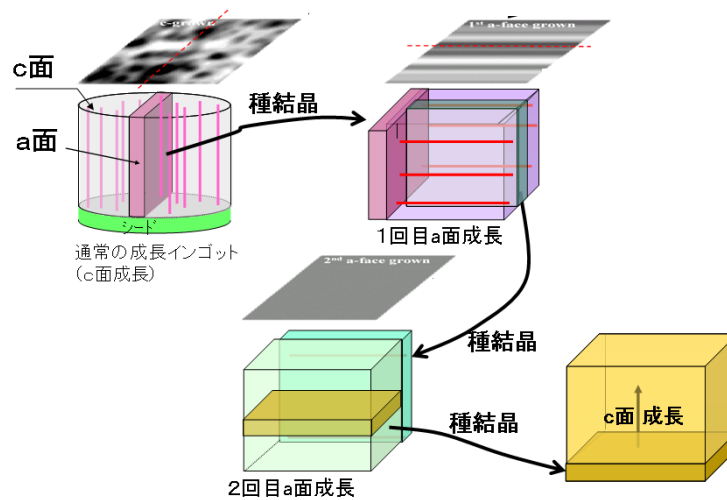
に沿って、詳細を述べる。

(1) RAF 法による大口径シード形成

1) RAF 法の原理

SiC単結晶成長ではc面を成長面としてc軸方向への成長が通常実施され、主にc面を主表面とするウエハが供給されている。しかしながら、c面成長では、多くの場合シード結晶表面の欠陥を成長方向に引き継ぎ、成長とともに欠陥が伝播する性質がある。従って、c面成長ではc軸方向の欠陥をそのまま引き継いでしまい、単純にc面成長を繰り返しているだけでは、c軸方向の貫通欠陥(マイクロパイプ、螺旋転位、刃状転位)を低減することは容易ではない。そこで開発された技術が、RAF法(Repeated a-face method)であり、c面とは直角の関係にあるa面での成長を、その成長の向きをさらに90°変えて繰り返すことで、c軸に平行な欠陥が少ないシードを作り、高品質なSiC単結晶を得る技術である。

RAF法の概要を図III.2.1.1.1-1に示す。RAF法による欠陥低減の考え方を以下に述べる。a面成長においては、a面シード表面に露出したc軸の揺らぎ(歪)のうち、成長方向に直角な方向の揺らぎ成分のみが引き継がれるということを利用している。すなわち、a面成長を行うとc軸の揺らぎ成分(歪)のうち成長方向と平行な方向の成分は除去され、直角な方向の揺らぎ成分のみに整えられる。次に



図III.2.1.1.1-1 RAF法の概要

a 面成長の向きを 90°変えて成長すると、その前の a 面成長で残された c 軸の揺らぎ成分が今度は除去される。したがって、このプロセスによって c 面内の欠陥は存在するものの、c 軸方向の揺らぎ（歪）のない、平らな結晶面に整えられた単結晶を形成することができる。この結晶から切り出した c 面を有するシード上に成長すると、c 面内の欠陥は成長方向に継承されず、c 軸方向の揺らぎ（歪）の無い高品質な単結晶を得ることができる。理想的には、2回の繰り返し a 面成長を行えば完全に c 軸の揺らぎ（歪）をなくしたシードを作ることができる。但し、現実には様々な要因で揺らぎ（歪）が残存し、複数回の a 面成長を繰り返すことで欠陥を低減していくことができる。なお、六方晶で a 面とは {11-20} 面のことであるが、ここでは説明の便宜上、c 面と直角な面を総称して a 面と呼んだ。

次に RAF 法のプロセスの概略を説明する。大きく分けて 3 工程に分けられる。

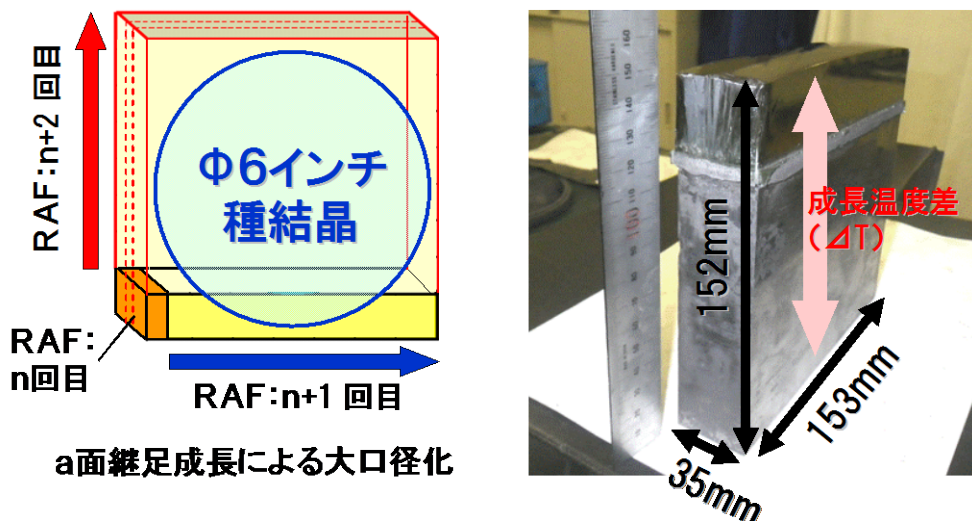
- ① c 面成長インゴットから a 面の板状結晶（a 面シード）形成工程
- ② a 面成長繰り返しによる、c 面の板状結晶（c 面シード）形成工程
- ③ c 面シードによる c 面成長工程

特に、RAF 法の特徴は②と③の工程にある。②では a 面成長で得られたインゴットを成長方向に沿ってスライスし、次の a 面成長のシードとし再度 a 面成長を実施するために 90°向きを変えた成長を実施する。これを複数回繰り返すことで③に適用するシードの品質を向上させる。

2) 6 インチ用シード形成への RAF 法適用

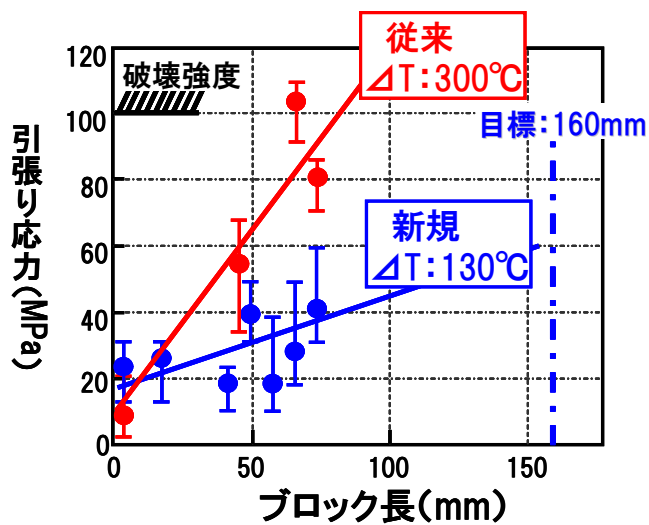
RAF 法を大口径結晶成長に適用する上では、所望のサイズを得るために a 面成長を継ぎ足すことにより相当サイズのブロック状のインゴットを形成する必要がある。すなわち、6 インチのシードを得るためには、一辺 6 インチ以上となるように a 面成長を横方向に数回、続いて縦方向に数回継ぎ足してブロックを形成する。図 III.2.1.1.1-2 に、その RAF ブロック継ぎ足し成長の模式図と、成長ブロック外観写真を例示する。

このような大型 RAF ブロックを形成する過程で、継ぎ足し長の増加に伴いブロック割れの発生が顕在化してきた。これはブロック内に生じる引張り応力に起因しており、その応力はブロック成長時の裏面側と成長表面間の温度差： ΔT に依存することが明らかとなった。図 III.2.1.1.1-3 に示すように、従来、 ΔT を 300°C で行っていた成長では、ブロック長が 100mm 近くになると引張り応力が SiC の破壊強度：100MPa を超え成長結晶に割れが生じる。それに対し、 ΔT を低減（130°C）することで引張り応力が抑制可能であることを見出し、6 インチ用種結晶形成技術の目処付けを完了した。



図Ⅲ.2.1.1.1-2 RAF ブロック成長の模式図とブロック外観

■ ラマン分光による応力評価 (各n:10)



図Ⅲ.2.1.1.1-3 成長温度差: ΔT に対するブロック内引張り応力

3) 6インチ成長実証

本事業にて平成22年度に導入した大型結晶成長炉を用いて、開発したRAFシート上のc面成長技術の開発を進めた結果、直径: >6インチ (153mm) の全面4H-SiC結晶成長に成功した。図Ⅲ.2.1.1.1-4 に、その成長結晶外観を示す。更に、成長後に作成したウエハの外観を図Ⅲ.2.1.1.1-5 に示す。エッチピット評価から転

位密度 $2\sim 3\times 10^3$ 個/cm² (面内 3 点評価) を確認した。また、転位の中でもデバイス特性への影響が大きいと考える螺旋転位に関してX線トポ評価から $300\sim 600$ 個/cm² (面内 3 点評価) の密度を確認した。この結果から、平成 24 年度中間評価目標を達成すると共に、現状の他社開発 6 インチウエハに対して転位密度にして 10 分の 1 程度の高品質ウエハの実証に繋がったと分析する。なお、成長結晶長は 25mm 以上を確認している。今後の更なる高品質化と併せて長尺化による低コスト化技術確立が課題であると考ええる。



図Ⅲ.2.1.1.1-4 6インチ成長結晶外観

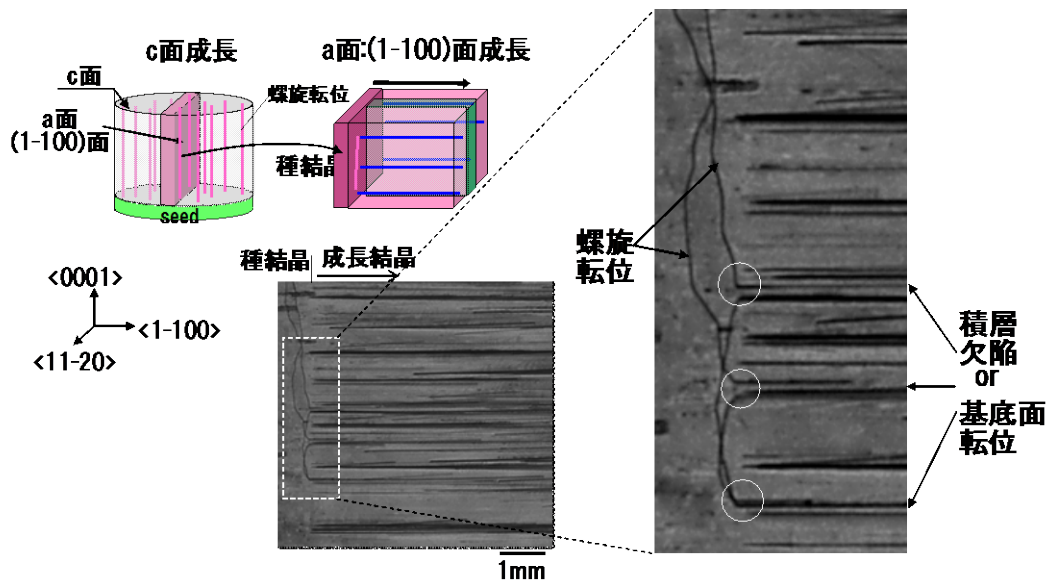


図Ⅲ.2.1.1.1-5 6インチウエハ外観

(2) RAF 法による高品質化

1) 高品質化に向けた課題

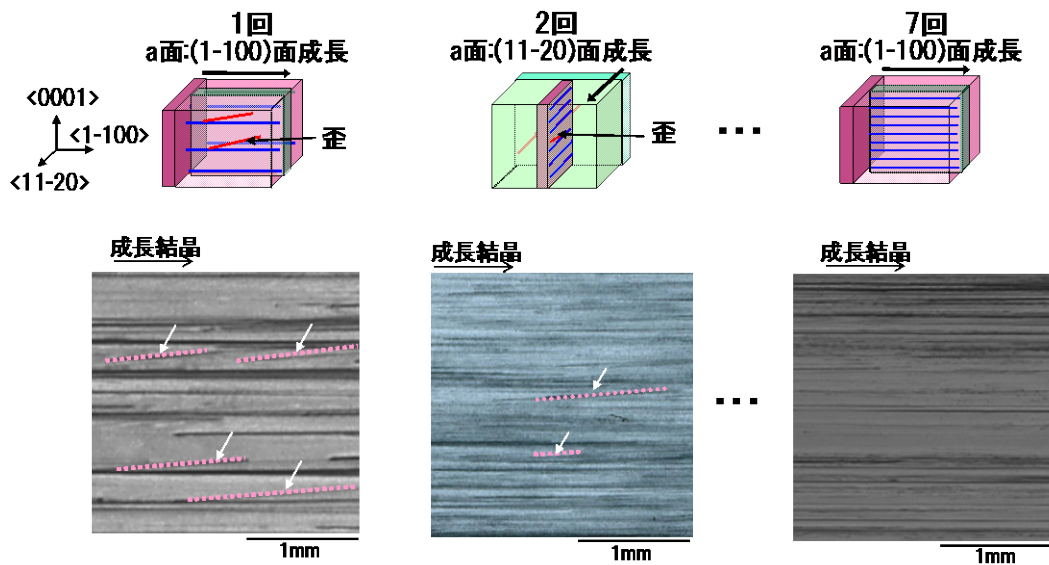
SiCの実用化に向けウエハ高品質化を推進する上で、RAF法による高品質化検討を実施した^{2),3)}。前述したように、RAF法の高品質化メカニズムは、a面シード表面に露出したc軸の揺らぎ（歪）のうち、成長方向に直角な方向の揺らぎ成分のみが引き継がれるという現象を利用している。その効果を表すX線トポグラフィ像を図Ⅲ.2.1.1.1-6に示す。c面成長結晶からc軸に平行に切り出した(1-100)面を有するa面シード上に、a軸方向に成長を行った結晶のシードと成長結晶の界面付近の観察結果である。成長方向に平行に試料を切り出し、 $g=0004$ で透過X線トポグラフィ観察を行った。c面成長中に概ねc軸方向にうねりながら伸長していた貫通螺旋転位が、a面シード表面に露出した部分から積層欠陥または基底面転位に変換されて成長方向に沿って伸びている。このように成長の向きを変えることにより、RAF法では高品質化を実現できる。しかし、現実には理想状態からのずれがあるため、図Ⅲ.2.1.1.1-6に見られるように、所々に[1-100]軸からずれた欠陥が見られる。このような揺らぎ（歪）を残したままc面成長を行うと貫通螺旋転位が発生しやすくなると考えられる。RAF法による高品質化には、このc軸方向の揺らぎ（歪）を極力低減する必要があり、それにはRAF法のa面成長繰り返し回数を増やすことが効果的だと推察した。



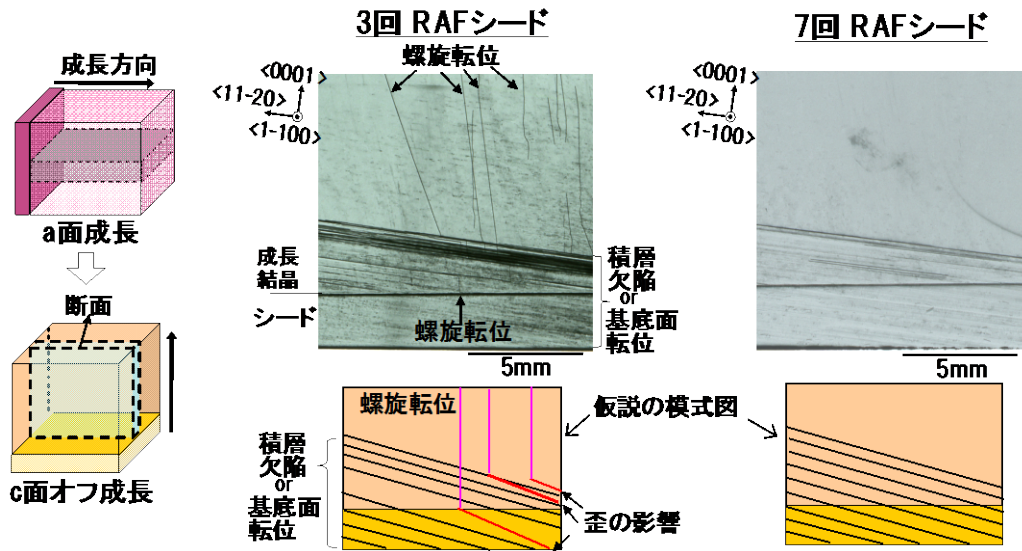
図Ⅲ.2.1.1.1-6 a面成長結晶界面付近の透過X線トポグラフィ像($g=0004$)

2) 繰返し a 面成長回数増による高品質化

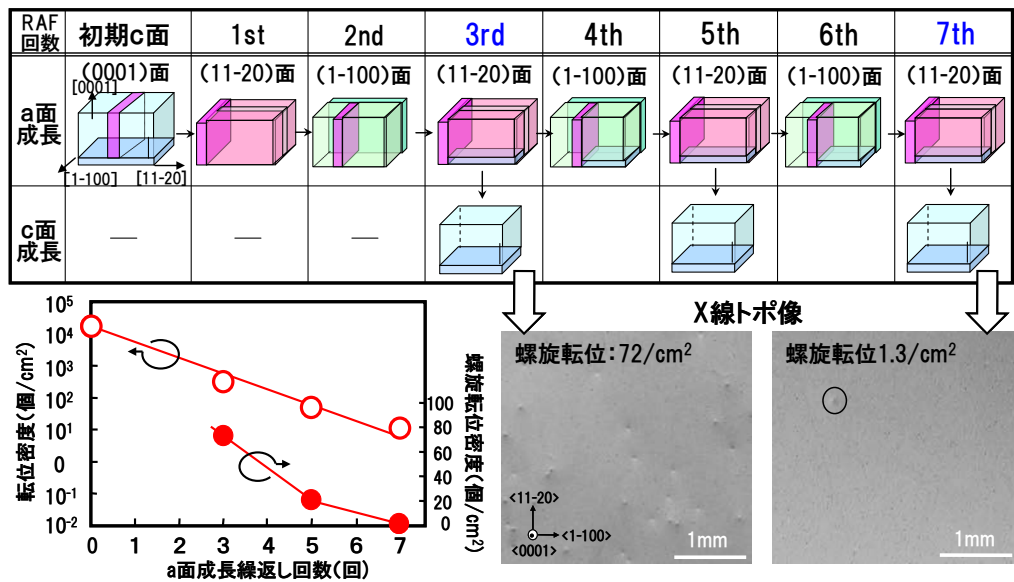
繰返しa面成長の回数を増加することにより、結晶中の揺らぎ（歪）の改善を試みた²⁾。図Ⅲ.2.1.1.1-7にa面成長の1回目、2回目、7回目のときのa面成長結晶の透過X線トポグラフ像を示す。回数が増えるにつれてc軸方向（紙面上下方向）の揺らぎ（図中点線および矢印で示す）が減少し、成長方向に沿った積層欠陥または基底面転位に整えられていることがわかる。図Ⅲ.2.1.1.1-8には繰返しa面成長の3回目および7回目から切り出したc面シード上の成長結晶試料の透過X線トポグラフ像を示す。3回の場合に比べて7回の場合には、シードから引き継がれた積層欠陥若しくは基底面転位から発生する螺旋転位の発生が減少していることがわかる。このことは、前述のように積層欠陥若しくは基底面転位のc軸方向の揺らぎ（歪）が低減されたためと考えられる。実際にこれらの結晶からc面結晶を切り出した試料の反射X線トポグラフ像を図Ⅲ.2.1.1.1-9に示す。図中のグラフは総転位密度と螺旋転位密度に関して繰返しa面成長回数との相関を示しており、いずれも繰返しa面成長により低減できることが明らかとなった。具体的には、転位密度はa面繰返し回数3回の場合に200個/cm²以上（螺旋転位密度：72個/cm²）に対して、繰返し7回の試料では転位密度：20個/cm²（螺旋転位密度：1.3個/cm²）までの低減を実証した。



図Ⅲ.2.1.1.1-7 a 面成長から切り出した試料の透過 X 線トポグラフ像 ($g=0004$)



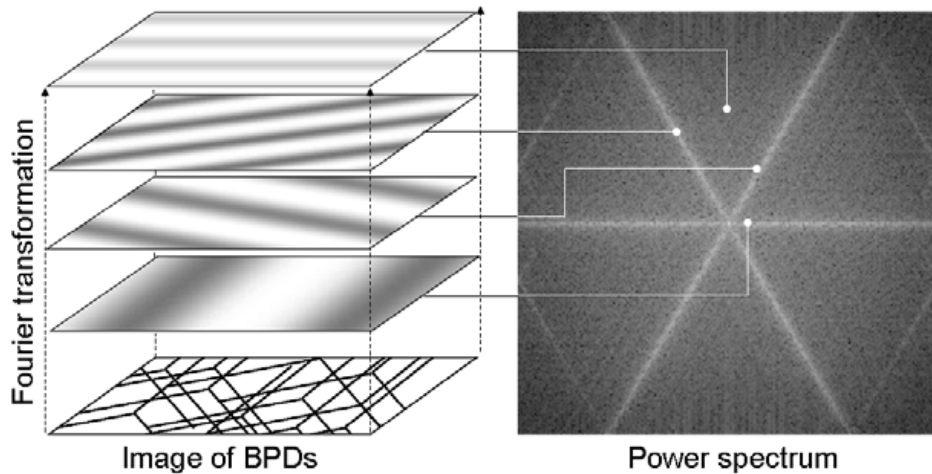
図Ⅲ.2.1.1.1-8 繰返し a 面成長後に切り出した c 面シード上成長結晶の透過 X 線トポグラフ像 ($g=0004$)



図Ⅲ.2.1.1.1-9 繰返し a 面成長による転位密度低減効果

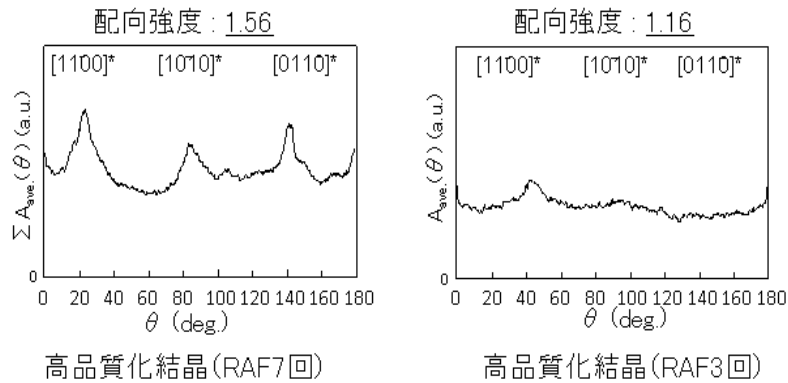
3) RAF 法ウエハ品質の定量的評価に関する考察

更に、本テーマにおいては、RAF法により結晶性が向上することを定量的に示すことについての考察を実施した³⁾。基底面転位がc面内において $\langle 11\cdot 20 \rangle$ 方向に揃う傾向にあるのに対し、螺旋転位やその他の揺らぎ（歪）があると $\langle 11\cdot 20 \rangle$ からずれることを利用した。a面成長結晶から切り出したc面シード上に成長を行い、得られた結晶からほぼ $\{0001\}$ 面を有する平板状試料を作製した。結晶学的に等価な3つの $\{1\cdot 100\}$ 面回折を用いて透過X線トポグラフ測定を行った。3つの回折面を用いたのは、結晶中の全ての基底面転位を検出するためである。それらのトポグラフ像をデジタル化した画像に、2次元高速フーリエ変換処理（2D-FFT）を施し、得られた3つの2D-FFT像を積算した。図Ⅲ.2.1.1.1-10にその概要を示す。



図Ⅲ.2.1.1.1-10 2次元高速フーリエ変換処理(2D-FFT)の概要

このようにして得られた基底面転位像のパワースペクトルを解析することで、基底面転位の結晶学的配向性を調べた。さらに、基底面転位の直線性を反映する配向強度を計算した（図Ⅲ.2.1.1.1-11）。RAF結晶のX線トポグラフ像中に観察された基底面転位は絡み合いがほとんどなく、その密度は個々の基底面転位の形状や長さを判別できる程度に十分小さかった。結晶中の大部分がこの様な特徴を示した。それぞれのトポグラフ像から得られたパワースペクトルは、逆格子空間における $\langle 1\cdot 100 \rangle^*$ 方向に筋を呈した。これは、2D-FFT処理前のX線トポグラフ像において、基底面転位が $\langle 11\cdot 20 \rangle$ 方向に配向していたことを示唆する。転位密度が小さくなると、基底面転位が結晶学的に安定化する傾向があると考えられる。本研究で得られたRAF結晶中の基底面転位の配向強度は、転位密度がより高い従来のRAF結晶と比較して高い値を示した。



$A_{\text{ave.}}(\theta)$: フーリエ係数の振幅値 (2D-FFT像の輝度) を、2D-FFT像の極座標 ($\theta : 0^\circ \leq \theta \leq 180^\circ$) で平均化した値⁴⁾
 配向強度 : ピーク値/バックグラウンド値

図Ⅲ.2.1.1.1-11 2D-FFT 処理による配向強度

(3) 高品質・大口径 SiC 成長実験室整備

昇華法で口径6インチ成長の実証と品質、生産性等の高度化を実現する上で、大型成長炉とそれを稼動するための付属設備及び安全管理用の周辺設備を平成22年度から平成23年度にかけて導入を進め、成長実験室整備を完了した。

成長炉として、図Ⅲ.2.1.1.1-12に示すような仕様を有する昇華法成長炉3台を導入した。これらは、口径6インチ成長が十分に実証可能な加熱領域を有し、更に、高速化、長尺化のための課題分析から抽出した新規機構として、高温域の制御性向上、有効加熱ゾーンの拡大、るつば移動機構、補助原料導入機構等を盛り込んだ。各々導入、立上げを完了し、新規機構を含めた安定動作、従来条件での安定成長の確認を実施済である。そのほか、付属・周辺設備として除害装置、トランス増強、冷却塔、緊急換気設備、ガス漏洩監視システム増強、非常用発電機を導入した(図Ⅲ.2.1.1.1-13)。

また、口径6インチウエハを作製するために、結晶成長だけでなく、その前後工程装置についても整備が必要となる。そこで、成長した大口径結晶をスライス・鏡面化するプロセス用装置として、口径6インチ対応のマルチワイヤーソーや仕上げ研削盤などを導入した。また、成長準備プロセス用装置としてドラフトや熱処理炉、プロセス評価用としてシード結晶貼り付け評価装置、非接触抵抗率測定装置、平面度測定解析装置を導入した。これらの装置についても、全て計画通りに導入および性能確認を完了した。

SiC単結晶成長装置

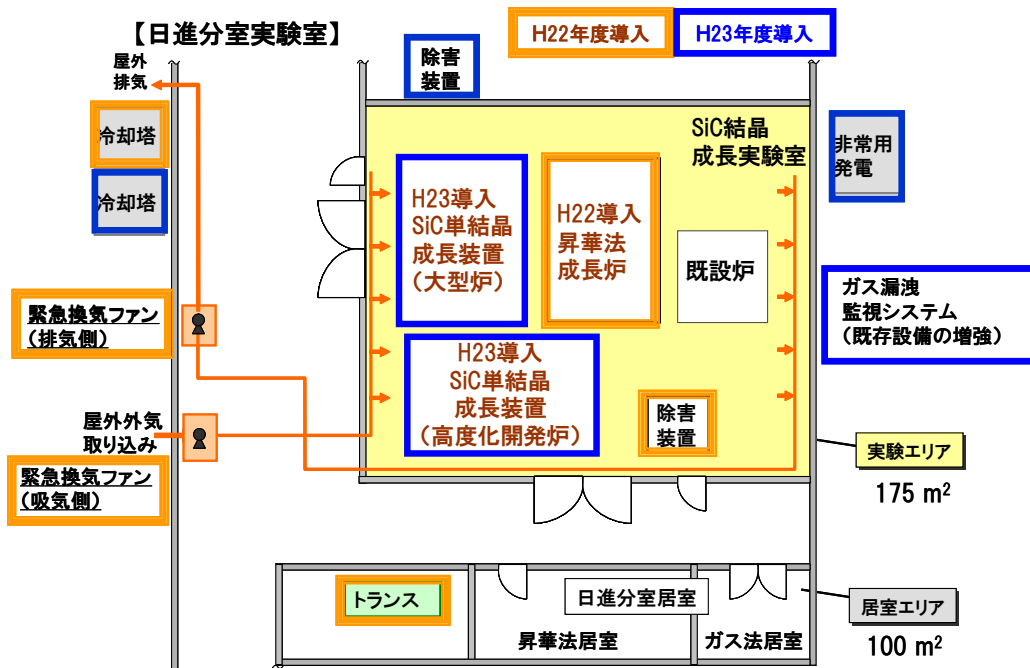


H22年度 1台 昇華法成長炉
 H23年度 2台 SiC単結晶成長装置
 (大型炉、高度化開発炉)

主な仕様

- ・温度制御 2000~2500°C±2°C
- ・有効加熱ゾーン φ230mm×H350mm
- ・雰囲気 アルゴン、窒素
- ・減圧コントロール 13Pa~66.6kPa
- ・るつぼ移動 昇降、回転が可能
- ・断熱材劣化計測
- ・補助原料導入機構
- ・φ8インチ対応

図Ⅲ.2.1.1.1-12 昇華法成長炉の概要



図Ⅲ.2.1.1.1-13 日進分室の実験室概要と導入設備

(4) RAF 法による大口径・高品質種結晶、ウエハの作製

これまでに述べた開発成果及び実験設備等を活用し、最終目標『口径 6 インチ、長さ 50mm 以上で、有効面積（端部 3mm を除く）全域において転位密度 1×10^3 個/cm² 以下の結晶を実現する。』の実現に向けて、以下の方針で開発を行った。

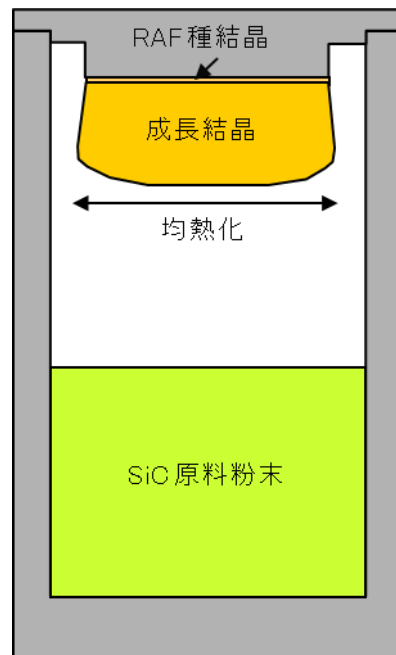
- ① 低応力・大口径の RAF ブロック成長技術 ⇒ 高品質・大口径 c 面種結晶の作製
- ② 低応力 c 面成長技術 ⇒ 大口径での割れを抑制
- ③ 低応力 c 面長尺成長技術 ⇒ 高品質ウエハの作製

1) 低応力・大口径の RAF ブロック成長技術

図Ⅲ.2.1.1.1-3 で示した高さ方向低 ΔT による a 面継足し成長を行ったことで、図Ⅲ.2.1.1.1-2 に示すような 150mm 超の RAF ブロックを再び作製した。低応力で成長できたことで、割れなく、c 面成長用 6 インチ種結晶を作製できた。

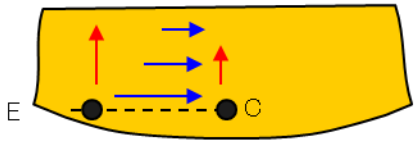
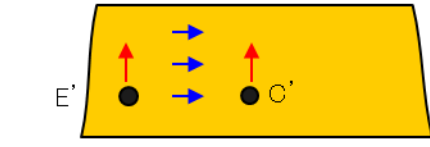
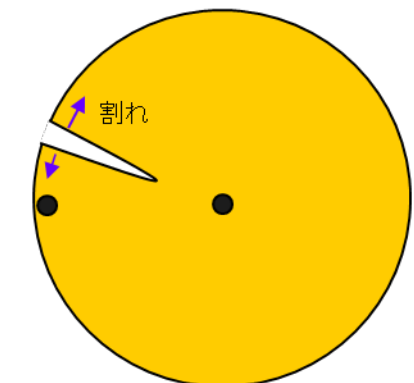
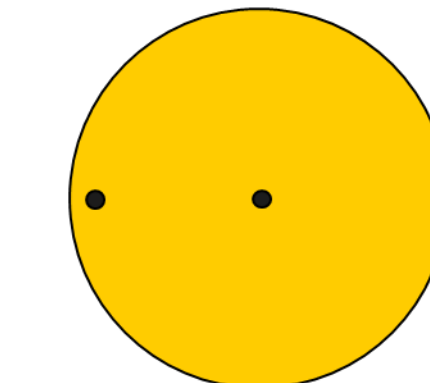
2) 低応力 c 面成長技術

図Ⅲ.2.1.1.1-14 に昇華法による c 面成長用のるつぼ構造の模式図を示す。6 インチのような大口径では低応力で c 面成長しないと成長インゴットが割れてしまう恐れがある。そこで、低応力 c 面成長の考え方としては、成長結晶表面の均熱化である。なぜ、成長結晶表面の均熱化が重要であるかは、表Ⅲ.2.1.1.1-3 に示す。昇華法成長では概ね成長結晶の表面形状は、成長表面の温度分布で決定される。つまり、成長表面温度が均熱でない場合（端が温度が高い場合）は、成長表面が凸形状に成長する。一方、成長表面温度が均熱の場合は、成長表面がフラット形状に成長する。成長は 2300°C を超える超高温で行い、成長後は室温まで冷却されるが、成長表面が凸形状の場合、冷却過程において、端 E と中央 C において、成長結晶の収縮量が端 E の方が大きくなり、その収縮量差により割れやすくなる。一方、成長表面がフラット形状の場合、冷却過程において、端 E' と中央 C' において成長結晶の収縮量がほぼ同等であるため、割れにくい。以上の理由により、成長表面温度の均熱化が低応力成長には重要である。



図Ⅲ.2.1.1.1-14 るつぼ構造の模式図

表Ⅲ.2.1.1.1-3 インゴット成長後の冷却過程(成長温度 2300°C⇒室温)

	成長表面凸形状 (成長表面温度均熱でない)	成長表面フラット形状 (成長表面温度均熱)
インゴット側面	 <p>端Eの収縮量 > 中央Cの収縮量</p>	 <p>端E'の収縮量 ≒ 中央C'の収縮量</p>
インゴット端面	 <p>端と中央の収縮量差⇒割れやすい</p>	 <p>割れにくい</p>

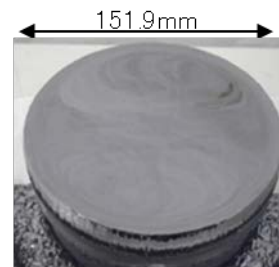
実際のc面成長において、径方向温度を均熱に制御することで、図Ⅲ.2.1.1.1-15に示す6インチ超の結晶が割れなく、成長できた。その成長結晶はいかほどの残留応力を持っているかを知り、さらなる低応力成長をしていくことが、不可欠である。そこで、H24年度の加速予算により、X線応力測定装置を導入し、結晶の残留応力を測定した。図Ⅲ.2.1.1.1-16にX線応力測定装置の外観写真を示す。主な仕様としては、

- ・インゴット測定可能
- ・恒温室搭載による精密測定
- ・面内自動マッピング機能
- ・8インチ対応

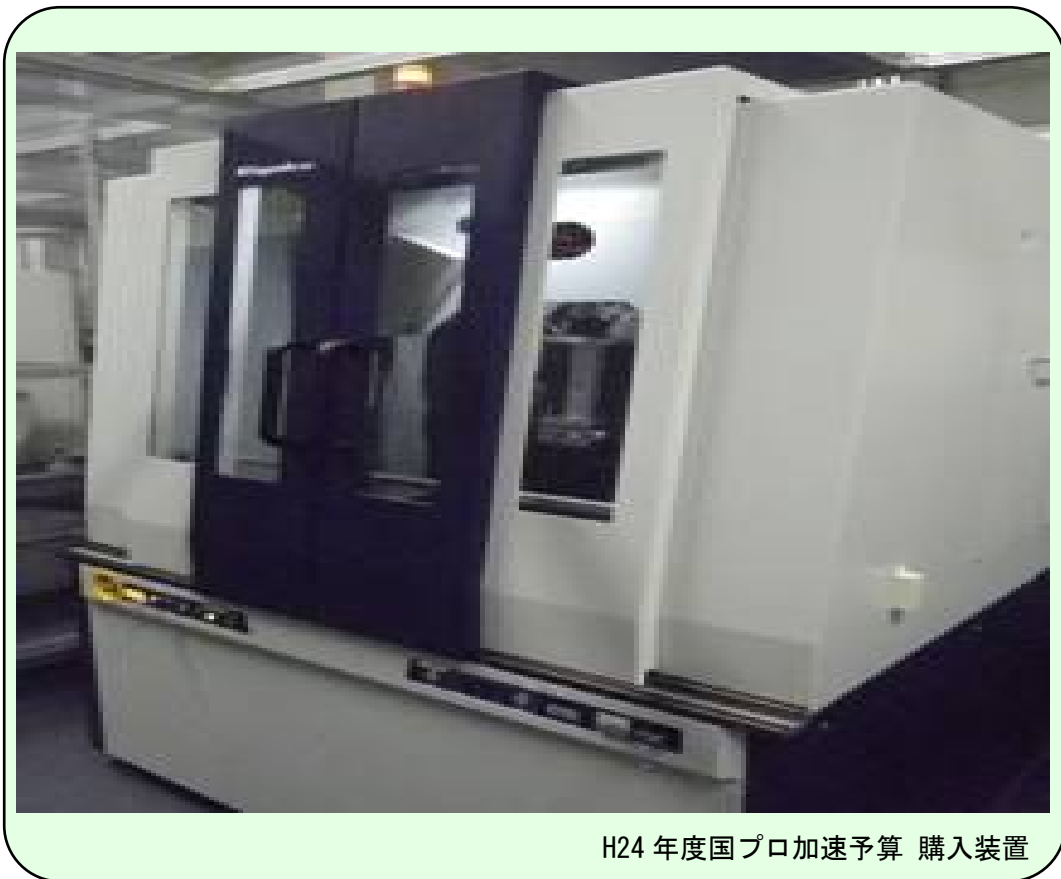
であり、成長結晶の面内格子定数を精密に測定することが可能である。

図Ⅲ.2.1.1.1-16にX線応力測定装置

による測定原理の模式図を示す。4結晶によるX線の単色化等により精密な測定を実現している。

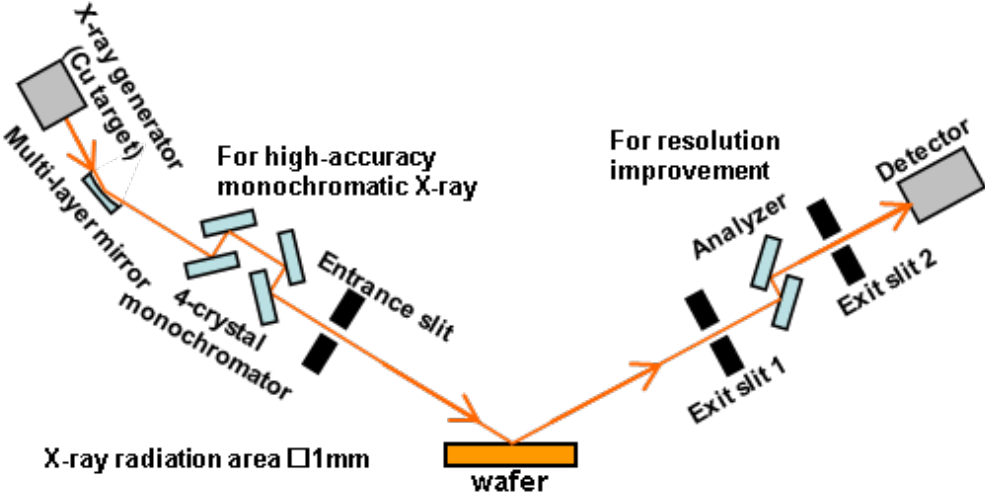


図Ⅲ.2.1.1.1-15 6インチ成長結晶外観写真



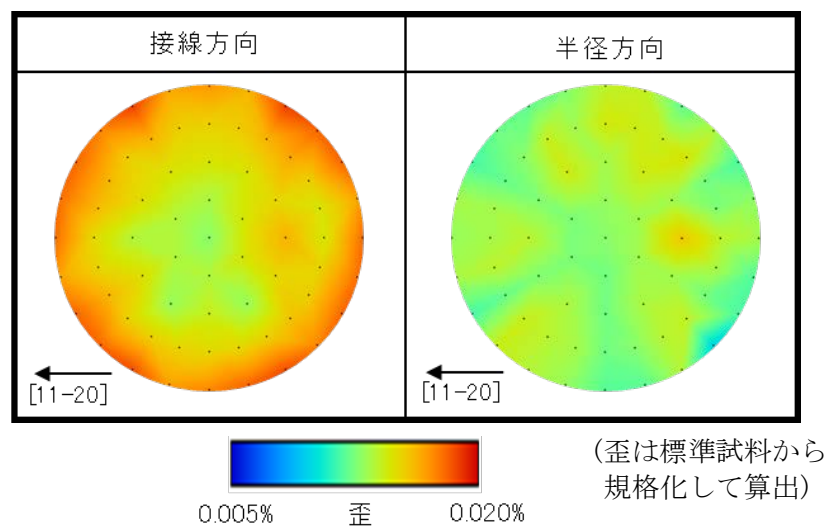
H24 年度国プロ加速予算 購入装置

図Ⅲ.2.1.1.1-16 X線応力測定装置の外観写真

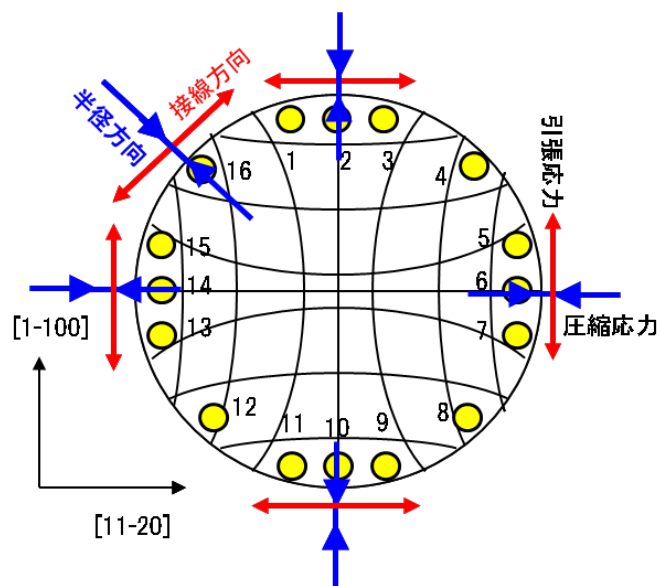


図Ⅲ.2.1.1.1-17 X線応力測定装置の測定原理の模式図

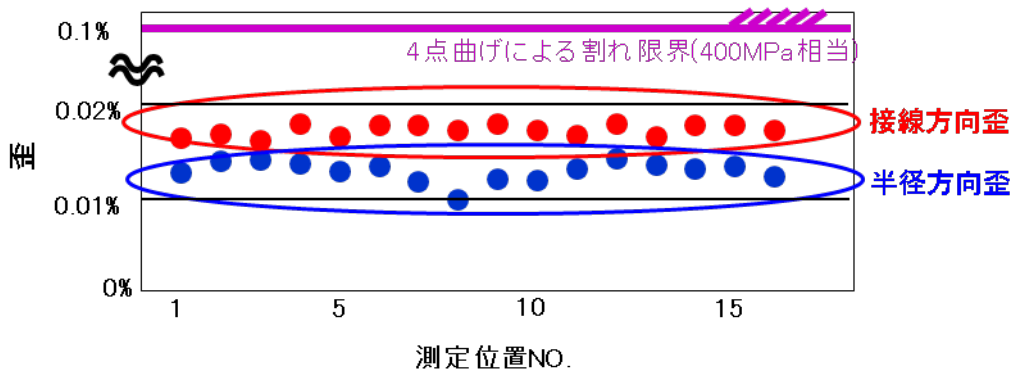
実際の成長結晶から切り出し、鏡面研磨したウエハを本装置により応力測定を行った。図Ⅲ.2.1.1.1-18にX線応力測定装置による6インチウエハ歪マッピングを示す。接線方向の歪はウエハ外周付近で若干大きくなっていて、中央部と比較すると引張応力が存在していることがわかる。また半径方向の歪はほぼ面内で均一である。図Ⅲ.2.1.1.1-19に6インチウエハの外周部16点の歪を抜き出してプロットしたときの測定位置を示し、図Ⅲ.2.1.1.1-20にその外周部歪の方向依存性を示す。ウエハ外周部の歪は接線方向に大きく、半径方向には小さいことがわかった。また、割れ限界0.1%の歪(4点曲げによる割れ限界:400MPa相当)と比較して1/5以下の十分小さい低応力で6インチc面成長を実現できたことがわかった。



図Ⅲ.2.1.1.1-18 6インチウエハ歪マッピング



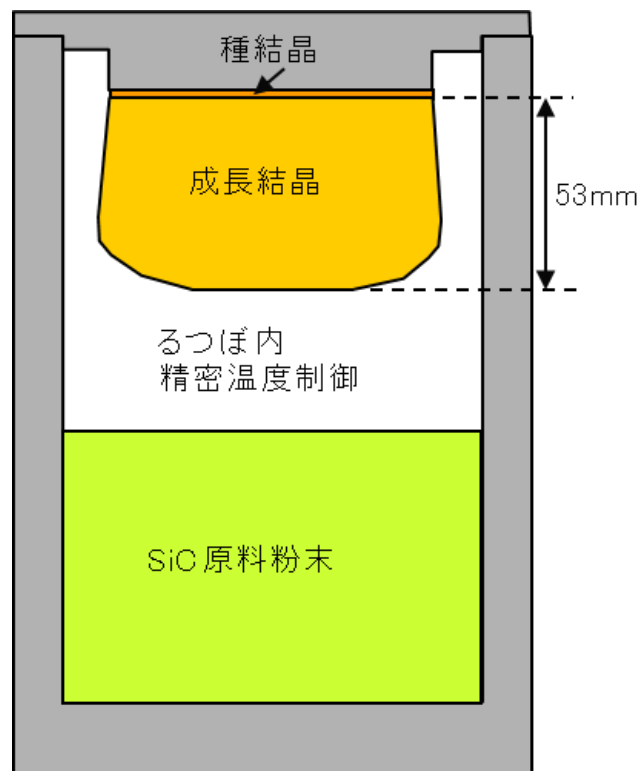
図Ⅲ.2.1.1.1-19 6インチウエハの外周部16点の測定位置



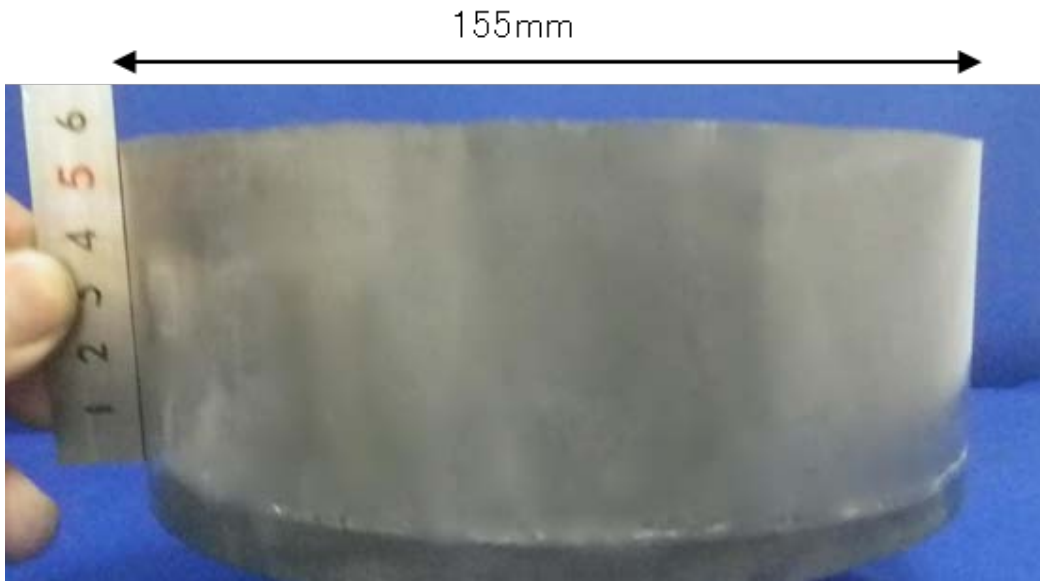
図Ⅲ.2.1.1.1-20 6インチウエハの外周部歪の方向依存性

3) 低応力 c 面長尺成長技術

これまでの低応力 c 面技術をさらに長尺成長に応用した。図Ⅲ.2.1.1.1-21 に c 面長尺成長用のるつぼ構造の模式図を示す。径方向の温度分布制御に加えて、高さ方向の温度分布も適正に制御（長時間にわたるるつぼ内温度分布の精密制御）することで、図Ⅲ.2.1.1.1-22 に示すように 6 インチ超でインゴット長さ 53mm まで成長でき、長尺成長について、最終目標を達成することができた。



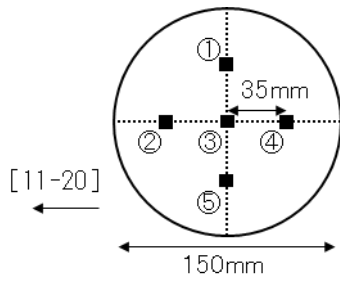
図Ⅲ.2.1.1.1-21 るつぼ構造の模式図



図Ⅲ.2.1.1.1-22 6インチ長尺成長結晶写真

また、成長結晶から切り出し、鏡面研磨したウエハについて、エッチング処理を施し、エッチピット観察を行った。図Ⅲ.2.1.1.1-23に、測定点の模式図とエッチピット写真を示す。図に示す5点で光学顕微鏡で5視野ずつの計25視野で観察を行った。①の5視野での平均螺旋転位密度は259個/cm²、平均刃状転位密度は561個/cm²、平均基底面転位密度は43個/cm²であり、特に基底面転位密度を非常に少なくすることができた。同様に、②の5視野での平均螺旋転位密度は280個/cm²、平均刃状転位密度は496個/cm²、平均基底面転位密度は22個/cm²であり、さらに基底面転位密度を非常に少なくすることができた。③の5視野での平均螺旋転位密度は291個/cm²、平均刃状転位密度は529個/cm²、平均基底面転位密度は22個/cm²であった。④の5視野での平均螺旋転位密度は302個/cm²、平均刃状転位密度は367個/cm²、平均基底面転位密度は173個/cm²であり、この視野では逆に基底面転位密度が他の視野と比較して多かった。これは、RAF種結晶中に一部、品質が見劣る箇所が存在したことが原因であると考えている。⑤の5視野での平均螺旋転位密度は345個/cm²、平均刃状転位密度は604個/cm²、平均基底面転位密度は22個/cm²であった。これら6インチウエハ面内25視野の平均転位密度を表Ⅲ.2.1.1.1-4に示す。転位密度863個/cm²を実証でき、品質面についても、最終目標を達成できた。

以上のように、最終目標『口径6インチ、長さ50mm以上で、有効面積（端部3mmを除く）全域において転位密度 1×10^3 個/cm²以下の結晶を実現する。』の実現について達成できた。

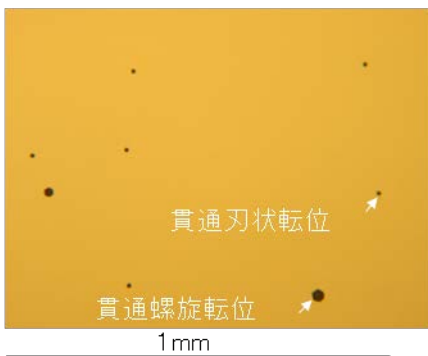


表Ⅲ.2.1.1.1-4

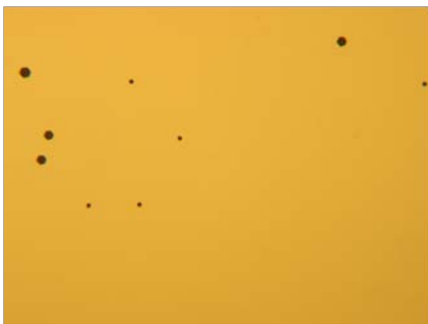
6 インチウエハ面内 25 視野の平均転位密度

転位種類	密度:個/cm ²
転位	863
貫通螺旋転位	296
貫通刃状転位	511
基底面転位	56

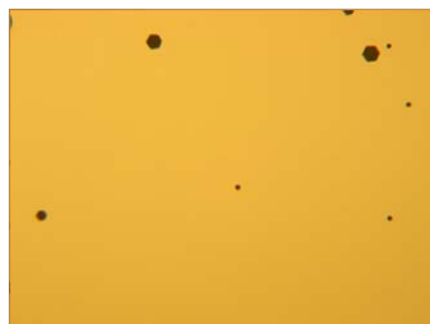
① 5 視野平均(単位 個/cm²)
螺旋:259, 刃状:561, 基底面:43



②
螺旋:280, 刃状:496, 基底面:22



③
螺旋:291, 刃状:529, 基底面:22



④
螺旋:302, 刃状:367, 基底面:173



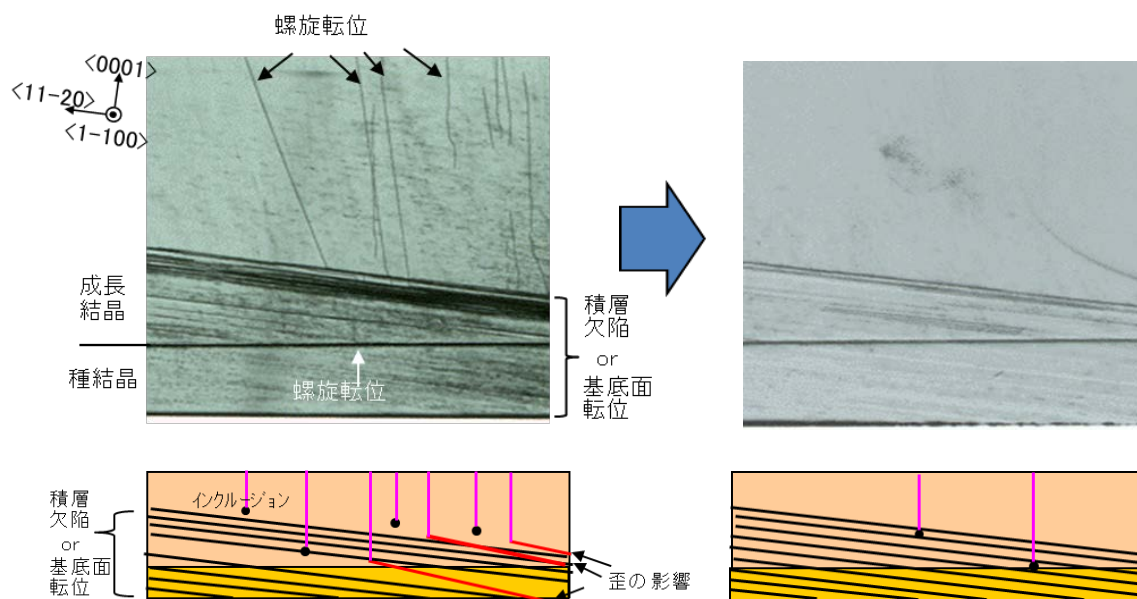
⑤
螺旋:345, 刃状:604, 基底面:22



図Ⅲ.2.1.1.1-23 5 点の測定点の模式図とエッチピット写真

4) さらなる高品質化の進め方

口径、品質、長さともに最終目標は達成できたが、SiCの普及のためには、まだなお、SiCウエハのさらなる高品質化をめざしていく必要があると考えている。図Ⅲ.2.1.1.1-24に今後の対策の考察についてウエハ断面透過X線トポグラフ写真(上写真)と断面模式図(下図)を示す。RAF種結晶に歪が多いと左写真と左図で示すように、種結晶の積層欠陥から変換された螺旋転位が発生しやすくなる。一方、RAF種結晶に歪が少ないと右写真と右図で示すように、種結晶の積層欠陥から変換される螺旋転位の発生は少なくなる。また、c面成長において、成長るつぼやSiCの粉末原料からカーボンの粉が飛来することに起因するカーボンインクルージョンが成長結晶中に取り込まれると、同じく螺旋転位が発生することが、小口径での実験結果からわかっている。そこで、今後は、①成長表面の精密温度制御によるRAF種結晶のさらなる歪の低減、②過飽和度制御やるつぼ部材、SiC原料の高純度化によるカーボンインクルージョンの混入抑制を行っていくことにより、さらなる高品質化をめざす計画である。



図Ⅲ.2.1.1.1-24 ウエハ断面透過X線トポグラフ写真(上写真)と断面模式図(下図)

(5) SiC ウエハ量産化技術開発

6 インチ 4H-SiC ウエハの量産技術を立ち上げる為に、彦根出張所において大口径 4H-SiC ウエハの量産化技術を開発可能な環境の整備と量産化技術開発を実施した。量産化技術開発の基本的な方針は以下の通りである。

- ① (1)-1-1 (日進分室) で開発した高品質 6 インチ 4H-SiC 単結晶シードを用いた 6 インチ単結晶成長技術を移転し、高品質単結晶を成長可能な結晶成長技術を確立する
- ② ①で確立した結晶成長技術の再現性・安定性を向上させるための技術開発を行ない、再現性・安定性良く 6 インチ 4H-SiC 単結晶を製造可能な量産成長技術を確立する
- ③ ②で製造した 6 インチ 4H-SiC 単結晶からそりや TTV といった評価項目が良好な形状の 6 インチウエハを安定的に製造可能な量産加工技術を確立する

1) 6 インチ 4H-SiC 単結晶成長技術の移転

日進分室で開発した高品質大口径 4H-SiC 単結晶成長技術を彦根出張所に移転するにあたり、日進分室で所有する結晶成長装置と同型の結晶成長装置を複数台彦根出張所に導入した。6 インチ 4H-SiC 種結晶が日進分室から彦根出張所に移転されるまでの期間、同じく日進分室で開発した技術を元にした高品質 4 インチ 4H-SiC 単結晶成長技術を適用する事で、結晶成長装置の立上を検証した。同様に大口径 4H-SiC 単結晶を加工してウエハを製造する為の加工装置も彦根出張所内に整備し、彦根出張所で成長した 4 インチ 4H-SiC 単結晶の加工を定常的に行なう事で、結晶成長からウエハ加工まで一貫した量産技術の確立を実証した。6 インチ 4H-SiC 量産化技術検討開始時に確認した 4 インチ 4H-SiC ウエハの品質・形状を表 III. 2. 1. 1. 1-5 に示す。

表 III. 2. 1. 1. 1-5 彦根出張所にて確認した 4 インチ 4H-SiC ウエハの品質・形状

評価項目	評価結果
転位密度	~3000 個/cm ²
そり	~10 μ m
TTV	~4 μ m

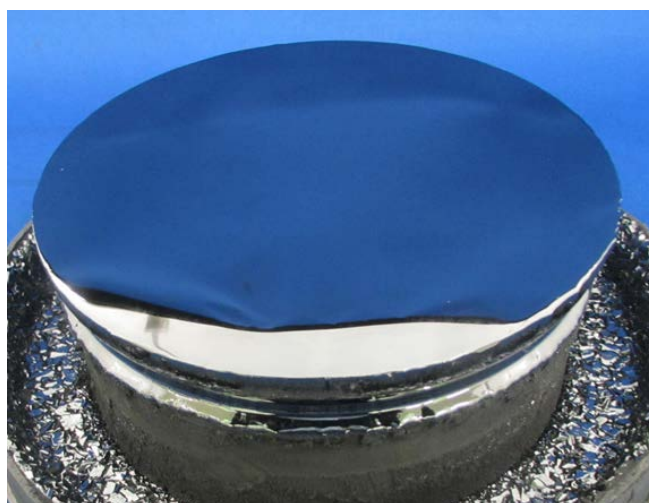
上記、4 インチ 4H-SiC 種結晶を用いた単結晶成長と 4 インチウエハ加工の量産技術立上に引き続き、日進分室から移転された高品質 6 インチ種結晶を用いた単結晶成長と 6 インチウエハ加工の量産技術立上を行なった。

6 インチ種結晶を用いた 6 インチ単結晶成長技術の移転に当たり、当初は 6 インチ弱の種結晶を用いた成長実験を実施する事で、6 インチ単結晶成長製造時の課題

出しを行なった。最初の課題として結晶成長炉の機差を把握する事が挙げられた。設計上・仕様上は同型の結晶成長装置であっても、同じ結晶成長条件での結晶成長を実施した際に得られる結晶が全く同じにならない場合が存在する為である。結晶成長実験の結果としての原料使用状況ならびに結晶成長状況に着目し、結晶成長が行なわれるルツボの温度と、ルツボ内の温度分布を制御する事が可能な結晶成長装置の部材の調整を実施した。結晶成長が行なわれるルツボの温度とルツボの周辺の部材を調整する事で、狙いの単結晶成長量と結晶品質を実現する事ができた。当初達成した 6 インチ弱種結晶を用いた結晶成長の品質および外観写真をそれぞれ、表Ⅲ.2.1.1.1-6、図Ⅲ.2.1.1.1-25 に示す。

表Ⅲ.2.1.1.1-6 彦根出張所で製造した 6 インチ弱 4H-SiC 単結晶の品質

評価項目	評価結果
成長量	～20mm
転位密度	～3000 個/cm ²
らせん転位密度	～500 個/cm ²



図Ⅲ.2.1.1.1-25 φ141mm 種結晶による 4H-SiC 単結晶成長写真

2) 6 インチ 4H-SiC 単結晶成長の量産技術

引き続き、6 インチ弱の種結晶を用いて繰返し単結晶成長を行ない、量産技術を立ち上げる際に課題となる、複数の結晶成長装置の間での結晶成長の再現性・安定性を確立する為の技術開発を実施した。

上記の技術開発を加速する為に、彦根出張所では数値計算シミュレーションの活用に取り組んだ。具体的には、結晶成長装置内部の各種部材の特性をパラメータとした結晶成長シミュレーションを実施し、結晶成長装置間での再現性向上、

及び同一結晶成長装置内での安定性向上を実現する為に、管理すべき結晶成長装置内の部材パラメータを調査・特定し、実際の成長実験で実証する事に成功した。

また、同様に結晶成長シミュレーションを活用して、結晶の高品質化を実現可能な成長条件の検討も実施した。シミュレーションの結果から、結晶が成長するルツボ内の径方向の温度分布が結晶の品質に影響する事が示唆された。ルツボの径方向の温度分布を再現性良く制御可能な結晶成長条件を開発する事で、安定的に高品質の6インチ単結晶インゴットを製造する事が可能になった。

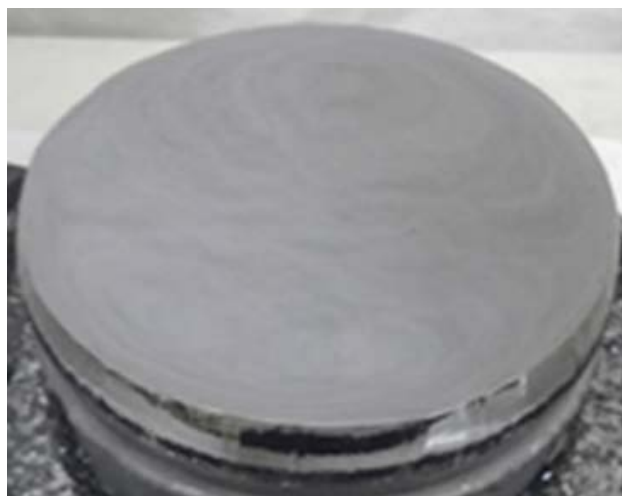
これらの結晶量産技術開発と並行して、日進分室で開発された6インチ種結晶を用いた4H-SiC単結晶成長技術の進展を、適宜彦根出張所の結晶成長量産技術開発に適用する事で、開発から量産までの開発期間を短くする為の取組みを実行した。具体的には、日進分室で実現した結晶成長量の長尺化技術を、速やかに彦根出張所に移転する事が出来た。

以上の4H-SiC単結晶量産技術を統合する事で、複数の結晶成長装置で、再現性良く安定的に6インチ4H-SiC単結晶を製造する事が出来た。

最終的に安定的に製造する事が出来た6インチ種結晶を用いて成長した6インチ4H-SiC単結晶の品質および外観写真をそれぞれ、表Ⅲ.2.1.1.1-7、図Ⅲ.2.1.1.1-26に示す。

表Ⅲ.2.1.1.1-7 彦根出張所で製造した6インチ4H-SiC単結晶の品質

評価項目	評価結果
成長量	~30mm
転位密度	~3000 個/cm ²
らせん転位密度	~500 個/cm ²



図Ⅲ.2.1.1.1-26 φ150mm 種結晶による4H-SiC単結晶成長写真

3) 6 インチ 4H-SiC 単結晶ウエハの量産技術

上記の 6 インチ 4H-SiC 単結晶成長技術開発で得られた 6 インチ 4H-SiC 単結晶インゴットの加工技術開発に取り組んだ。当初は、彦根出張所で実績のあった 4 インチ 4H-SiC 単結晶ウエハ加工技術を基本として面積増加分を考慮した加工条件の変更を行なう方針で、6 インチ単結晶ウエハ量産加工技術の検討を開始した。

6 インチ 4H-SiC 単結晶ウエハ加工技術の検討を開始した直後から、ウエハ表面の品質については 4 インチ単結晶ウエハと同等の結果が得られたが、6 インチ単結晶ウエハ加工の課題として、ウエハの薄板化の際にウエハのそりを抑制する為の技術開発が必要である事が確認された。そこで、単結晶インゴット加工からウエハ研磨加工まで、加工工程全体の条件を再検討した結果、6 インチ単結晶ウエハのそり増大に影響する加工工程を特定する事が出来た。特定された加工工程の条件を最適化した上で、6 インチ単結晶ウエハを加工する事で、最終的なウエハのそりが低く抑えられた 6 インチウエハを取得する事ができた。引き続き、これらの 6 インチウエハ加工工程を用いて複数のインゴットとウエハを加工する事で、安定的に形状が良好な 6 インチウエハを製造可能である事を実証した。

最終的に安定的に製造する事ができた 6 インチ 4H-SiC 単結晶ウエハの形状を表 III. 2. 1. 1. 1-8 に示す。

表 III. 2. 1. 1. 1-8 彦根出張所で製造した 6 インチ 4H-SiC ウエハの形状

評価項目	評価結果
そり	~30 μ m
TTV	~5 μ m

4) 量産化技術開発の実証

日進分室で開発した高品質種結晶を用いた c 面 6 インチ 4H-SiC 結晶成長技術を移転し、また数値計算シミュレーションを活用した成長条件最適化と成長炉安定化を達成して、複数回の良好な 6 インチインゴットの成長を完了した。それらのインゴットを加工し、そり~30 μ m、TTV~5 μ m と良好な形状の 6 インチウエハを量産する技術を実証した。それらの 6 インチウエハの外観写真を図 III. 2. 1. 1. 1-27 に示す。また、6 インチ単結晶インゴットをプロジェクト内の加工 G に複数個供給し、プロジェクトの加工開発を加速できた。



図Ⅲ.2.1.1.1-27 彦根出張所で製造した高品質 6 インチ 4H-SiC ウエハ写真
(写真手前は 3 インチウエハと 4 インチウエハ)

(6) まとめ

1) 目標の達成度

日進分室で最終目標として定める『口径 6 インチ、長さ 50mm以上で、有効面積(端部 3mmを除く)全域において転位密度 1×10^3 個/cm²以下の結晶を実現する。』に対して、保有するRAF技術を適用することで、口径 6 インチの結晶成長を長さ 53 mmで実現し、転位密度 863 個/cm²を確認して最終目標を達成した。更に、今後のSiCウエハのさらなる高品質化の指針を導出することができた。

また、彦根出張所で最終目標として定める『転位密度： 3×10^3 個/cm²クラスの 6 インチウエハ量産技術の立上を完了する』に対して、日進分室の 6 インチ成長技術を移転することで、口径 6 インチの転位密度 3000 個/cm²の成長インゴットを複数回成長して最終目標を達成した。

2) 成果の意義

プロジェクトの最終目標であったEPD：1000 個/cm²以下という品質を達成するとともに、一定レベルの高品質 6 インチウエハの量産技術が開発されたことは、①SiC MOSFETの実用化・普及の促進、②6 インチラインの活用とSiC本来の低損失高速スイッチング特性とがあいまって市場拡大・創出に繋がるという点で、極めて大きな意義がある。

すなわち、①に関しては、MOS系デバイスでは信頼性確保のため、ダイオード製造に必要な品質レベルEPD：10000 個/cm²程度より更に低いEPDのSiCウエハが必要とされていることに答えるものであり、SiC MOSFETの実用化・普及を大きく促進し、この分野における我国の産業競争力を確保できるものとする。

②に関しては、高品質ウエハが 6 インチで実現できたことで、現在、各パワーデバイスメーカーが保有する Si の最先端 6 インチ製造ラインをそのまま使用することができ、SiC デバイス製造において微細化に対応した最先端設備活用、設備投

資抑制が可能となる。更に、品質改善に加え将来ウエハコスト低減が進めば、現状 4 インチ SiC で、Si デバイスの 3~4 倍となっているアンペアあたりの単価が低減し（もちろん 4→6 インチによる面積倍増の寄与もある）、SiC デバイスが持つ本来の低損失・高速スイッチング特性と相まって、SiC パワーデバイスのシリコンに対する競争力が格段に向上し、市場の拡大・創出を促進する。

3) 知的財産権の取得

国内において平成 22~26 年度で計 24 件の特許を出願完了した。

4) 成果の普及

後述する『IV 実用化・事業化の見通し』に示すとおり、実施者（デンソー、昭和電工）の連携により実事業化に向けた基本合意を完了しており、平成 28 年度の実事業開始に向けて本事業による技術開発を継続する。計画通り 6 インチ高品質 SiC ウエハを市場に投入することになれば、MOS 系デバイスの普及の足かせとなっている信頼性課題に一つの解を与えることになり、SiC MOSFET の実用化・普及を大きく促進することに繋がる。

成果の外部発表の一覧を下記に記す。

表Ⅲ.2.1.1.1-9 特許、論文、外部発表等の件数(内訳)

区分 年度	特許出願			論文		その他外部発表 (プレス発表等)
	国内	外国	PCT※出 願	査読付き	その他	
H22FY	1 件	0 件	0 件	0 件	0 件	0 件
H23FY	9 件	0 件	0 件	2 件	0 件	6 件
H24FY	9 件	10 件	3 件	0 件	0 件	3 件
H25FY	5 件	0 件	2 件	3 件	0 件	12 件
H26FY	0 件	0 件	0 件	2 件	0 件	7 件

参考文献

- 1) D. Nakamura, I. Gunjishima, S. Yamaguchi, T. Ito, A. Okamoto, H. Kondo, S. Onda, K. Takatori, Nature, 430, pp.1009-1012 (2004)
- 2) Y. Urakami, I. Gunjishima, S. Yamaguchi, H. Kondo, F. Hirose, A. Adachi, S. Onda, Materials Science Forum Vols. 717-720 (2012) pp 9-12
- 3) I. Gunjishima, Y. Urakami, F. Hirose, A. Adachi, S. Onda, Materials Science Forum Vols. 717-720 (2012) pp 319-322
- 4) T. Enomae et al., Proc. Int’nl Papermaking and Environment Conf., Tianjin, China (May 12-14) Book 2 (2004) pp 355-368

2.1.1.2 高品質・大口径 SiC 結晶成長技術開発(その2)

(SiC ウエハ量産化技術[助成事業／研究開発項目(5)])を含む)

SiC パワーデバイスの本格普及のための材料課題として、高耐圧・大電流容量の SiC デバイスをコスト的に効率よく製造可能な 6 インチ SiC 単結晶基板の量産技術に繋がる基盤技術の構築が必要である。本共同研究においては、そのような基盤技術の構築のために、富津拠点では新日鐵住金株式会社が保有する 2~4 インチ SiC 基板製造技術の適用を前提として、転位欠陥密度を中心とした 6 インチ SiC 単結晶の結晶品質および量産技術に繋がり得る結晶成長技術との両視点から、6 インチ SiC 単結晶成長技術を確立するための新たな技術課題を抽出し、その課題解決のための研究開発を行った。

本研究における研究開発項目の達成目標は以下の通りである。

「昇華法による SiC 結晶成長により、口径 6 インチ、長さ 50mm 以上で、有効面積（端部 3mm を除く）全域において転位密度 5×10^3 個/cm³ 以下の結晶を、成長速度 0.5mm/h 以上で実現する。」

SiC 単結晶成長は基本的に 2000°C を超える超高温プロセスであるために、特に、単結晶成長の大口径化を行う場合には、結晶内部の温度不均一性等が、ガリウムヒ素 (GaAs) やシリコン (Si) などの他の半導体単結晶材料と比較して、結晶成長に大きく影響する可能性が高くなる。特に、残留熱応力起因による品質劣化やマクロ欠陥の発生等、単結晶製造時の各種成長条件の擾乱等に起因する僅かな結晶成長過程の変動の影響が大口径 SiC 単結晶の品質に大きく現れる可能性が高い。従って、6 インチ大口径結晶の研究開発においては、これらの各種成長条件の最適化を効率的かつ効果的に進めると同時に、一定規模の基板製造プロセスを想定した場合に、結晶品質等の結晶性等が安定的に制御可能な製造プロセスに繋がる基盤技術を確立する視点を並行させることが、6 インチ高品質 SiC 基板の安定供給を実現する単結晶製造技術の確立のために重要となる。

新日鐵住金株式会社では、既存の 2~4 インチ口径の SiC 単結晶成長において、昇華再結晶法^{脚注1)}をベースとする独自の基盤技術を本プロジェクト開始前に既に確立してきた実績がある。これらの SiC 単結晶成長に関わる基盤技術は、基本的に 4 インチを超える大口径の SiC 結晶成長へも適用可能であり、SiC 単結晶自身の機械的特性等を考慮した各種条件の最適化を、大口径化に合わせて推進することにより、高品質 6 インチ SiC 基板の基盤技術確立が実現可能である。

脚注1) 新日鐵住金においては SiC 単結晶製造法を昇華再結晶と称してきた経緯がある。本章の以下の各節および次章においては昇華法との記載を行うが、昇華再結晶法と技術内容は同義である。

本プロジェクトにおいては、5年間の研究期間の中で、まず既存の2~4インチ口径の単結晶成長において確立しているSiC単結晶基盤技術を大口径成長へ拡大適用し、6インチ単結晶を実現する基礎技術の確立を目指した。しかる後に、その技術を前提として、SiC単結晶の成長駆動力に関する熱力学的視点に基づく理論を整理して6インチ成長へ適用し、成長速度や成長高さなどの目標達成に繋がる単結晶のマクロスコピックな晶出駆動力の最適化に関する研究を行うことで、6インチ結晶成長の変動要因を抑制するための成長技術の確立を目指した研究開発を行った。また、開発過程で得られた6インチ単結晶より、具体的に6インチウエハを試作し、単に基板単体としての結晶性等の評価を行うだけでなく、エピタキシャル薄膜を試作基板上へ成膜し、エピタキシャル薄膜の品質に与える基板品質の影響の視点も含めたエピタキシャルウエハとしての結晶品質を評価した。さらに、これらに関する研究開発成果を土台とし、確立した6インチ結晶製造および基板製造プロセスへ高品質6インチ単結晶基板の一定規模の量産性を付与可能な製造プロセスへ発展させる要素技術開発を並行させながら、6インチ基板の一貫製造プロセスの中での転位密度目標達成に繋がる研究開発を実行した。

以下に、下記の項目に従い取り組みの成果を述べる。

- (1) 技術開発を実行するための環境整備
- (2) 6インチSiC単結晶実現のための成長基盤技術の確立
 - 1) 6インチSiC単結晶の実現
 - 2) 転位欠陥低減化に関する解析
- (3) 6インチSiC単結晶成長高さおよび成長速度開発目標の達成
 - 1) 目標達成に向けた技術指針：SiC単結晶成長駆動力理論の適用
 - 2) 成長速度の開発課題に関わる成果
 - 3) 6インチ単結晶長さの開発課題に関わる成果
- (4) 低転位密度開発目標の達成
 - 1) 6インチ単結晶低転位密度化開発の基本指針
 - 2) 6インチ成長用種結晶の高品質化
 - 3) 結晶成長過程における転位挙動の解明
 - 4) 低転位密度化に与える種結晶表面の加工状態の影響
 - 5) 6インチ単結晶成長中の転位欠陥伝搬挙動の解析
 - 6) 転位密度の開発課題に関わる成果
- (5) 6インチ結晶品質評価研究に係る研究成果
 - 1) 6インチ結晶品質評価研究の目的
 - 2) 6インチエピタキシャルウエハ試作、評価
 - 3) TXRF装置による表面清浄度評価

(6) まとめ

- 1) 目標の達成度
- 2) 成果の意義
- 3) 知的財産権の取得
- 4) 成果の普及

参考文献

(1) 技術開発を実行するための環境整備

6 インチ結晶に関する本研究開発項目の課題達成のためには、単に結晶成長工程のみの要素技術を開発するだけでは不十分である。特に、本研究の目標課題の一つである転位欠陥密度をはじめとする6インチ単結晶の結晶品質に関わる目標課題は、結晶成長工程の条件のみならず、成長に使用する種結晶の加工状態等も重要な影響を与える可能性があり、ウエハまでの一貫製造技術の確立のためには、大口径 SiC 単結晶の高精度加工技術および評価装置導入についても、結晶成長技術開発と並行して実行していく必要がある。

以上の視点から富津分室においては、平成22～23年度内に、6インチ単結晶の成長が可能な超大型 SiC 単結晶成長開発炉をはじめとして、結晶やウエハの加工装置、および加工精度や、転位欠陥分布解析などに必要な各種評価装置等を選定し、導入を行った。6インチ成長炉については新日鐵住金においてこれまで独自に確立してきた成長技術で得た知見を反映した仕様となっている。

また、これらの製造装置群を設置するために、新日鐵住金・総合技術開発センター敷地内（千葉県富津市）に、敷地面積 360m²規模の新実験棟建屋を、各種ユーティリティ設備を含めて自社費用により建設し、研究開発拠点の整備を行った。

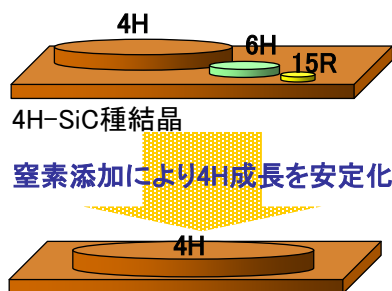
(2) 6インチ SiC 単結晶実現のための成長基盤技術の確立

1) 6インチ SiC 単結晶の実現

口径6インチの SiC 単結晶の実現するに当たっては、下記の課題を解決する技術開発を実施した。

① 6インチ大口径結晶成長時の4H-型ポリタイプ（4H-SiC）の安定化、

② 6インチ大口径化時に顕在化しやすい結晶欠陥発生、およびマクロ単結晶割れの抑制、

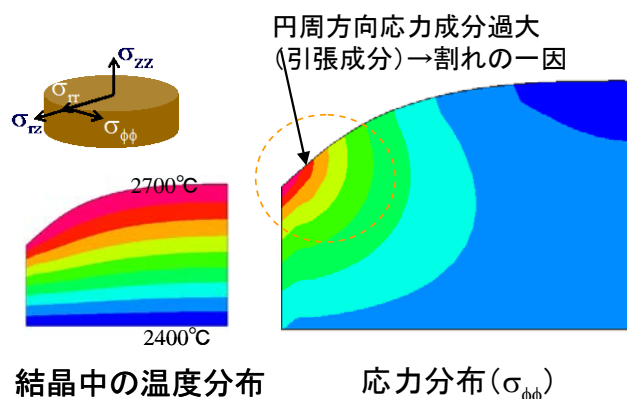


図Ⅲ.2.1.1.2-1 窒素添加による4H-SiCポリタイプ安定化現象。従来成長法では、4H-SiC成長中に他の6H-SiCや15R-SiCなどの異種ポリタイプの発生が無視できず、結晶品質劣化の原因となっていたが、窒素添加により4H-SiCのみが優先成長する傾向が促進される。

①の課題については、新日鐵住金においてこれまでに確立してきた結晶成長技術に関する実験データベースを適用し、効率的な成長プロセスの条件最適化探索と4H-SiCのポリタイプ安定化を進めた。具体的には、6インチ単結晶成長における4H型ポリタイプ安定化実現のために、特許技術「窒素添加による4H-SiC安定化技術」（特許03590464号公報（新日鐵住金）[1]：図Ⅲ.2.1.1.2-1）にて開示されている技術を基本とし、温度、圧力などの各種条件に関する実験データベースと、得られた実験結果を比較しながら開発を行った。この特許技術の特徴は、窒素を添加することで、成長時に6H-SiCや15R-SiCなどの他の異種ポリタイプの発生を抑制し、4H-SiC成長を安定化・優先成長することが可能になる独自技術であり、6インチ単結晶のような大口径結晶においても、異種ポリタイプ発生による欠陥発生を最小限に抑制できる（図Ⅲ.2.1.1.2-1）。

また、②については、転位欠陥発生およびインゴット割れを誘発する要因の一つとして、インゴット内部の残留応力に着目し、結晶成長温度（2000℃超）および成長後の冷却過程における残留応力発生機構について数値シミュレーション技術を駆使した成長現象の解析を行うことで、大口径単結晶インゴットに最適な成長プロセスの最適化を行った。図Ⅲ.2.1.1.2-2に、計算結果の一例を示す。

また、以上の結晶成長開発と並行して、大口径ウエハ加工プロセス構築のため、



図Ⅲ.2.1.1.2-2 SiC単結晶中に左図のような温度分布が存在すると仮定した場合に、室温で発生する残留応力の計算例。右図の計算結果は、結晶円周方向の応力成分（ $\sigma_{\phi\phi}$ ）を示す。結晶上部周辺に局部的に引張応力成分が存在（赤色領域）しており、僅かな割れ起点が存在するとインゴット割れを誘発する可能性が高いことを示唆している[2]。

加工装置・測定装置・評価装置を用い、6インチ以下の中間サイズの単結晶SiCウエハなどを試験用素材として、6インチウエハ加工の課題抽出を行った。特に、平成23年度下期においては、主に3～4インチに関するこれまでの自社の加工技術の知見を4インチ超の口径に拡張適用する研究開発を実行すると同時に、そこで培わ

れた技術を大型インゴット成長に必要な大口径の種基板製造に適用した^{脚注 2)}。

以上の開発により、口径 6 インチでクラックの無い 4H-SiC 単結晶インゴットの製造に成功した。また、前述のウエハ加工技術を 6 インチ単結晶インゴットに適用し、6 インチ SiC ウエハの試作にも成功した。図 III.2.1.1.2-3 に、作製した 6 インチ単結晶ウエハを示す。6 インチ単結晶インゴットの製造に関わる基本技術に関しては、平成 23 年度までにはほぼ確立し、本技術を



図 III.2.1.1.2-3 開発した 6 インチ単結晶ウエハ

ベースとして、プロジェクトの最終目標である成長速度、結晶高さ、および転位密度に関する目標課題実現に向けた取り組みを行った。

開発に成功した 6 インチ単結晶ウエハについては、平成 23 年 9 月 11～16 日の期間で米国 Cleveland において開催された International Conference on Silicon Carbide and Related Materials 2011 国際会議にて展示を実施し、大きな注目を集めた。また、平成 23 年 12 月 6 日には国内にてプレスリリースを実施し、翌日の日本経済新聞全国紙朝刊をはじめとする下記の主要誌面に掲載される等、国内外から大きな反響を得た。

- ・日本経済新聞（含、日経 BP ホームページ (Tech-On)）
- ・日経産業新聞
- ・日刊工業新聞
- ・日刊産業新聞



図 III.2.1.1.2-4 半導体産業新聞社主催第 18 回半導体オブ・ザ・イヤー2012 受賞式

^{脚注 2)} 大口径結晶加工技術開発については、平成 23 年度助成事業にて新日鐵住金の共同申請者である新日鐵住金マテリアルズ株式会社において、新日鐵住金と共同で 4～6 インチインゴットの加工技術開発および 6 インチ量産加工技術に関する課題抽出を実施した。

・化学工業日報

・鉄鋼通信

(その他、各業界誌ホームページに多数掲載)

また更に、平成 24 年 6 月 13 日に、半導体産業新聞社（現、電子デバイス産業新聞社）主催の第 18 回半導体オブ・ザ・イヤー2012 において、半導体電子材料部門優秀賞を受賞するに至った。図Ⅲ. 2. 1. 1. 2-4 に授賞式写真を示す。

2) 転位欠陥低減化に関する解析

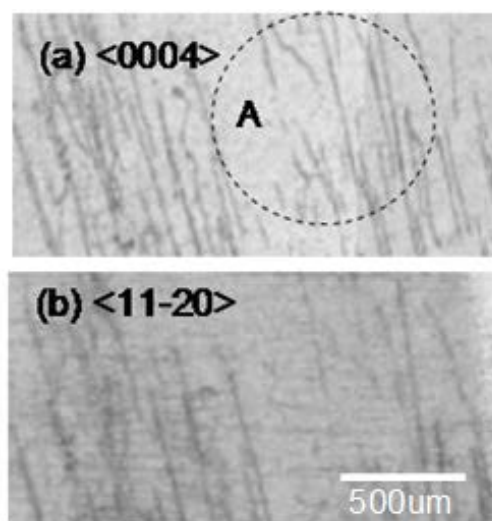
近年、貫通系転位欠陥（TED および TSD）が、MOSFET の酸化膜信頼性に影響を与えることが指摘されており、特に、その影響度の大きさから、TSD の低減化に対する関心が高まっている。TSD は、昇華法においては概ね成長方向、すなわち、ほぼ c 軸方向に伸展する転位欠陥である。発生原因としては、種結晶内部に既に存在していた TSD が grown-in 欠陥として成長結晶中に引き継がれるものと、成長過程で新たに生成するものに大別される。発生した TSD は、成長過程において主に対消滅することによってその密度が減少するものと考えられている。この場合、或る一定レベル以下に TSD 密度が減少したバルク単結晶においては、成長時に対消滅する確率が激減するため、更に低減化することは困難となる。このように、MOSFET の信頼性に影響を与える特性影響欠陥でありながら、効果的な低減化法が十分に確立されているとは言えない現状にある。一定規模の量産性を有した 6 インチ SiC 基板の技術開発を行う上で、従来の昇華法、すなわち {0001} 面あるいはそれに近傍するオフカット面上への SiC 単結晶成長において、TSD の低減化を実現できる技術を確認できれば、昇華法自身の高い生産性を損なうことなく MOSFET 製造に適したウエハ生産技術に繋がる可能性がある。

上記の観点から、6 インチ成長研究を実施する過程において、昇華法により作製した 3~4 インチの SiC 単結晶成長時の貫通系転位欠陥の挙動に関する解析を実施した。SiC 結晶中の転位欠陥観察は、X 線トポグラフィー法を用いて行った。X 線トポグラフィー法とは、SiC 結晶の回折面を選択することにより転位の種類、すなわち転位の構造が同定可能な欠陥評価方法であり、転位線の伸展の様子を調べることによって成長過程における各種の転位欠陥の挙動を推察することが可能になる。近年、回折線撮像用 CCD 素子の高集積化および微細化に技術進展があり、大規模な放射光実験設備を用いることなく、分解能が数 μm に及ぶ高分解トポグラフィー像が比較的簡便に得られるようになっている。今回使用した撮像素子の分解能は約 2.7 μm であり、転位線を個別に観察するための十分な分解能を有している。

図Ⅲ. 2.1.1.2-5 に、高分解トポグラフィーによる撮像例を示す。(0004)回折面で結像する転位線は<0001>バーガースベクトル成分を有するらせん転位成分を、また(11-20)回折面で結像する転位線は<11-20>バーガースベクトル成分を有する刃状

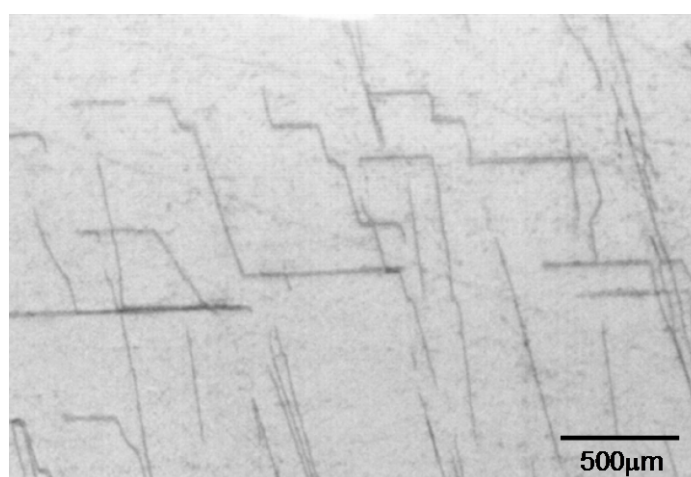
転位である。

透過X線トポグラフィー観察に使用した試料は、昇華法により作製した 3 インチの 4H-SiC 単結晶であり、窒素ドーパ量は概ね $\sim 1 \times 10^{19}$ 個/cm³である。なお、TSDの伸展過程を効果的に観察する目的から、使用した 4H-SiC 種結晶の成長面 ((000-1) 面) を予め 1 μ m ダイヤモンドペーストによりラップ研磨し、種基板表面に研磨傷を意図的に残した表面状態とした。種結晶表面に研磨傷が残留すると、成長時に研磨傷を起点とする転位欠陥が発生し易くなる。このため、通常の結晶成長時よりも転位密度が増加し、転位欠陥挙動の観察が容易になる。結晶成長の結果、得られたインゴットは、4Hポリタイプ以外の異種ポリタイプ混入の無い単一の 4H-SiC 単結晶であり、マイクロパイプ密度は概ね 1 個/cm²以下の高い結晶性を有していた。この単結晶から成長方向と平行に、(1-100)面 (m面) に沿って試験片を切り出し、鏡面研磨を行ことで、厚さ約 80 μ m の観察用試料を作製した。



図Ⅲ.2.1.1.2-5 SiC 単結晶から成長方向に平行に切り出した断面についての高分解能透過トポグラフィー観察の一例。同一結晶領域の(0004)回折像(左図)および(11-20)回折像(右図)。点線で囲まれた領域内 A について、(0004)回折像には観察されるものの、(11-20)回折像には観察されない転位線が存在する。そのような転位は、 $\langle 0001 \rangle$ バーガースベクトル成分を有するらせん転位である。

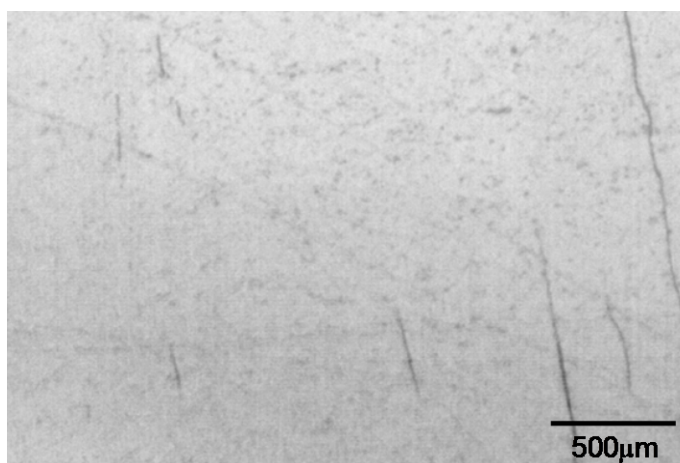
観察が容易になる。結晶成長の結果、得られたインゴットは、4Hポリタイプ以外の異種ポリタイプ混入の無い単一の 4H-SiC 単結晶であり、マイクロパイプ密度は概ね 1 個/cm²以下の高い結晶性を有していた。この単結晶から成長方向と平行に、(1-100)面 (m面) に沿って試験片を切り出し、鏡面研磨を行ことで、厚さ約 80 μ m の観察用試料を作製した。



図Ⅲ.2.1.1.2-6 成長方向に平行に切り出した(1-100)面 SiC 単結晶試料の成長中期に相当する結晶領域についての(0004)透過 X 線トポグラフィー像(種結晶直上より約 5mm 付近)

図Ⅲ. 2.1.1.2-6 に種結晶/成長結晶界面より約 5mm成長した結晶領域の (0004) 透過トポグラフィー像を示す。成長方向にほぼ沿うように直線的に伸展する転位線が、成長方向から逸れてほぼc面 ((0001)基底面) 内に伸展方向を大きく偏向していることが判る。これらの転位線は、透過X線トポグラフ観察で(0004)回折面を選択していることから、少なくともTSDと同等の<0001>バーガースベクトル成分を有した転位線である。また、転位線がc面内に偏向した後の直上の結晶領域では、転位線密度が著しく減少していることが判明しており、本結晶領域内での転位密度減少は、図Ⅲ. 2.1.1.2-6 において認められる転位線のc面内偏向が関係していることを強く示唆している。図Ⅲ. 2.1.1.2-7 に本試料の成長端近傍の(0004)透過トポグラフィー像を示す。図Ⅲ. 2.1.1.2-6 で見られた転位線は激減しており、本トポグラフィー像から計算されるTSD密度は概ね $\sim 10^3$ 個/cm³台であると推定される。

このような TSD 偏向現象の再現性および偏向メカニズムを調べることにより、6 インチ SiC 単結晶ウエハの全転位密度の低減化と合わせて、MOFET デバイスに最適な 6 インチウエハの実現に繋がることが期待される。



図Ⅲ.2.1.1.2-7 成長方向に平行に切り出した(1-100)面 SiC 単結晶試料の成長端近傍領域についての(0004)透過 X 線トポグラフィー像

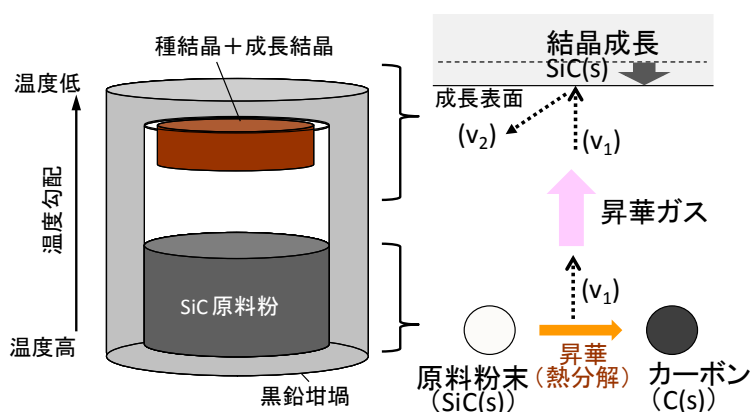
(3) 6 インチ SiC 単結晶成長高さおよび成長速度開発目標の達成

1) 目標達成に向けた技術指針：SiC 単結晶成長駆動力理論の適用

窒素添加によるポリタイプ安定化技術の 6 インチ成長への適用を前提として、昇華法における SiC 単結晶成長駆動力制御の技術指針を確立することが、成長速度や成長量、すなわち結晶成長高さ目標課題達成に繋がるマクロスコピックな成長制御開発が目標達成のために必要である。シリコン (Si) やガリウムヒ素 (GaAs) 単結晶に代表される他の半導体基板材料の大半が融液からの凝固による液相成長プロセ

スによって行われることに対して、昇華法による SiC 成長は、基本的に液相を介さずに固相と気相間を直接的に相転移する昇華現象を応用した気相成長プロセスである。新日鐵住金においては、気相成長法自体もまた融液成長と同様に準平衡プロセスに基づく単結晶成長であることに着目し、気相から固相（再結晶化）に向かう成長駆動力を半定量的に見積もることが可能な基本指針を確立しており、4 インチまでの SiC 単結晶成長において実績を挙げている。その概要を以下に示す。

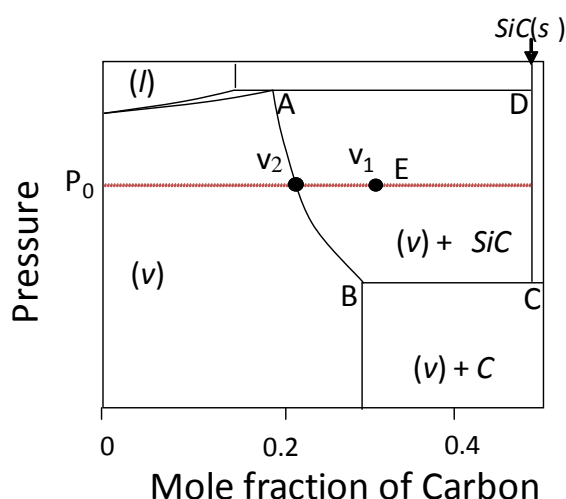
図Ⅲ.2.1.1.2-8に昇華法を構成する反応素過程を模式的に示す[3]。議論を簡単にするために、成長容器である黒鉛坩堝は、単結晶成長を構成する反応の各素過程には影響を及ぼさないと仮定する。坩堝内の高温部である原料部分では、SiC原料粉末が昇華分解して炭素（C）を残しながら昇華ガスを生成する。この昇華ガスはSi、



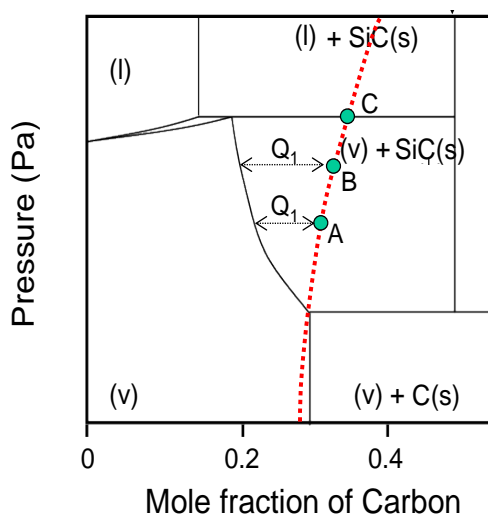
図Ⅲ.2.1.1.2-8 昇華法を構成する反応素過程の模式図。黒鉛坩堝との反応による結晶成長への影響は無視する。坩堝下部の高温領域では原料の SiC 粉末が熱分解により昇華ガスを発生し、坩堝上部への拡散輸送後、低温部の種結晶近傍で過飽和化して固相の SiC を晶出する。この一連のプロセスは、原料粉末が全て熱分解するまで継続され、SiC 単結晶が成長する。

SiC₂およびSi₂C等から構成される、多分子種からなる混合ガスである。この昇華ガスをV₁(g)と記す場合、SiC(s)→C(s)+V₁(g)の反応が原料部分で起こっていることになる。他方、適度な温度勾配を付与することによって温度が相対的に低くなるように配置されている種結晶上では昇華ガスの過飽和化を駆動力として再結晶化現象が誘発される。つまり、原料部分から拡散輸送されてきた昇華ガスV₁(g)から固相のSiC(s)を晶出すると同時に、晶出後の残留昇華ガスはその組成が更にシリッチ側へ変化し、V₂(g)となる：V₁(g)→SiC(s)+V₂(g)。

図Ⅲ.2.1.1.2-9に、約2200°C近辺におけるSi-C二元系平衡状態図を示す[4]。昇華再結晶法において、再結晶化（凝固）反応が起こるのは、種結晶近傍の昇華ガスの組成および分圧が、図中のABCDで囲まれた状態になる場合に限られる。図Ⅲ.2.1.1.2-9が種結晶温度での状態図を表すものとし、拡散輸送により種結晶近傍に供給される原料昇華分解ガスの組成および分圧が図Ⅲ.2.1.1.2-9中の点Eである場合、種結晶近傍の昇華ガスは、平衡状態図上では不安定となり、昇華ガスは固相のSiCを晶出しながら、ガス組成をSiリッチ側へ変化させることになる。全系の圧力が P_0 に一定に保たれる場合、ガス組成が $V_2(g)$ まで変移すると平衡状態に達し、見掛け上の反応は起こらなくなるが、点Eに相当する昇華ガスが、原料から種結晶近傍に供給されるため、種結晶上への固相SiCの晶出が連続的に起こり続けることになる。これが、昇華法における再結晶化、すなわち、SiC単結晶成長プロセスである。



図Ⅲ.2.1.1.2-9 約 2200°C近辺における Si-C 二元系平衡状態図。縦軸は系の圧力、すなわち昇華ガス圧を示す。点Eの組成および圧力を有する昇華ガスは、圧力一定 (P_0) の条件下では固相 SiC を晶出しながらガス組成が Si リッチへ変化する (v_2)。



図Ⅲ.2.1.1.2-10 原料昇華分解ガスの組成および分圧の原料温度依存性。 Q_1 は各原料温度における SiC 晶出化駆動力をに相当する。

図Ⅲ.2.1.1.2-10に示すように、原料昇華分解ガスの組成および分圧を表す図Ⅲ.2.1.1.2-9中の点Eは、原料温度に依存してその位置が変化する。特に種結晶温度を固定した場合、原料温度が高くなるほど図Ⅲ.2.1.1.2-10中の破線上をAD線に漸近する方向に辿る。全系の圧力が原料部より発生する昇華ガス分圧と同じ値に一定に保たれる場合、原料ガスの状態Eから横軸（組成軸）に平行にAB線までを結ぶ直線

の長さ、すなわち図Ⅲ.2.1.1.2-10中の線分 Q_1 がSiC単結晶の晶出量を決める、いわば成長駆動力を与える。ただし、原料～種結晶間の温度差が過剰に大きくなり、点EがAD線に到達するような場合、AD線上では、若干の炭素を固溶した液相Si (L(l))が析出する、すなわち、 $V_1(g) \rightarrow SiC(s) + L(l)$ で表わされる反応が起こり、成長する単結晶中にSi液滴 (Silicon droplet) が形成されてしまう。このような場合、Si液滴が起点となって多数の結晶欠陥は発生するため、デバイス製造に好適な単結晶が得られない。従って、4H-SiC単結晶の成長速度および成長量を効果的に得るためには点Eが極力AD線に漸近しつつも、成長中に不慮擾乱が発生した場合でも十分にAD線との状態距離が十分に確保される条件最適化を行う必要があるとの結論が、図Ⅲ.2.1.1.2-10に示す気相状態図から得られる。

Ⅲ.2.1.1.2-9に示す気相状態図は口径に関わらず適用可能であり、前述した窒素ドープによるポリタイプ安定化手法を前提として、6インチ成長の条件最適化を進める上で具体的な研究開発の技術指針を与えるものである。

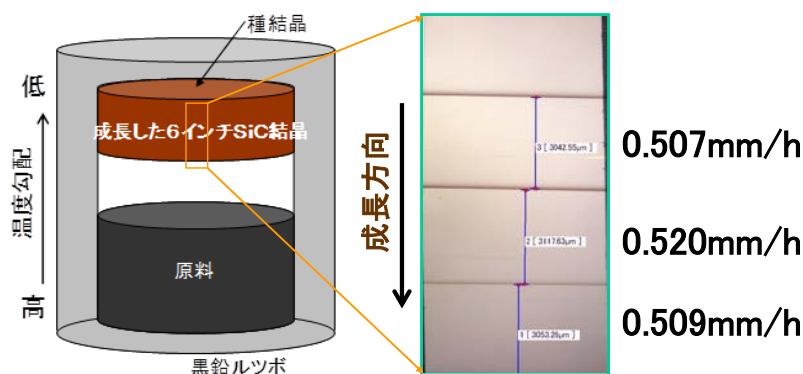
2) 成長速度の開発課題に関わる成果

0.5mm/h 以上の成長速度を実現するために、前節1) にて述べた昇華法に関わる基本指針に従い、結晶成長方向の温度勾配等をはじめとする6インチ成長用坩堝内の成長環境に関わる成長条件最適化を行った。

まず、成長速度を高速化する成長条件を見極めるために、ポリタイプ安定性に拘泥せずに6インチ成長条件最適後の成長速度を、窒素マーキング法を適用して評価した。この方法は、基本的に意図的な窒素ドープを行わないアンドープの条件で結晶成長を行うが、成長中に一定時間間隔で約5分間だけ窒素ガスを成長雰囲気を導入する。4H-SiC単結晶はアンドープの場合は無色透明に近い色合いを呈するが、窒素をドープすると本ポリタイプに特有の茶褐色に変化するため、窒素を混合した時間に相当する成長結晶部分のみが高窒素濃度層となって茶褐色に着色する。得られた成長インゴットを成長方向に平行に切り出し、断面観察により隣り合う線状のドーピングラインの間隔を計測すれば、成長速度を計算して見積もることが可能になる。

図Ⅲ.2.1.1.2-11に、得られた6インチ単結晶から成長方向に平行に切り出した試験片の研磨後の透過光学顕微鏡観察結果を示す。なお、マーキングのための間歇窒素ドーピングは、6時間毎に約5分間行っている。図より判るように、約0.51～0.52mm/hに及ぶ成長速度が実現されていることが確認でき、成長速度に関わる目標課題である0.5mm/h以上の実用成長速度が達成されていることを確認した。すなわち、基本的に昇華法による6インチ単結晶成長においても、0.5mm/hを超える成長速度の高速化が可能であることが示された。昇華法の一般的な成長速度については0.2～0.4mm/hとの報告があるが[5]、今回確立した成長技術によりそれを上回

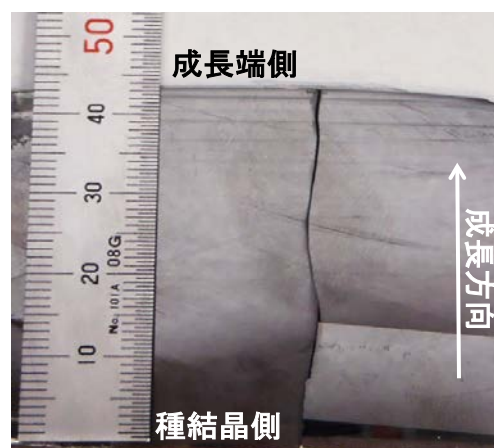
る成長速度が実現されており、結晶成長速度のみに限定した単純な相対比較の観点では、開発した成長技術は生産性として1.3~2.5倍の効率化が可能な基盤技術としてのポテンシャルを有していることが示されたものと考えられる。



図Ⅲ.2.1.1.2-11 マーキング成長を行った6インチ単結晶から成長方向に平行に切り出した試験片の研磨後の透過光学顕微鏡観察結果。マーキングは6時間毎に5分間の間隔で行った。

3) 6インチ単結晶長さの開発課題に関わる成果

前項(3)-2)にて、窒素を意図的にドーブしないアンドープ条件下にて、0.5mm/h以上の実用成長速度が6インチ4H-SiC単結晶成長についても達成可能であることが示された。マーキング成長条件とほぼ同一の成長条件で窒素ドーブ6インチ成長を行い、得られた6インチ単結晶の成長高さを正確に計測するために、成長断面と並行に評価用試験基板を切り出し、成長量を計測した。図Ⅲ.2.1.1.2-12に評価用試験基板の外観写真を示す。断面切断試験基板は、種結晶から成長端までの成長高さが約43.0mmに達していることが判る。



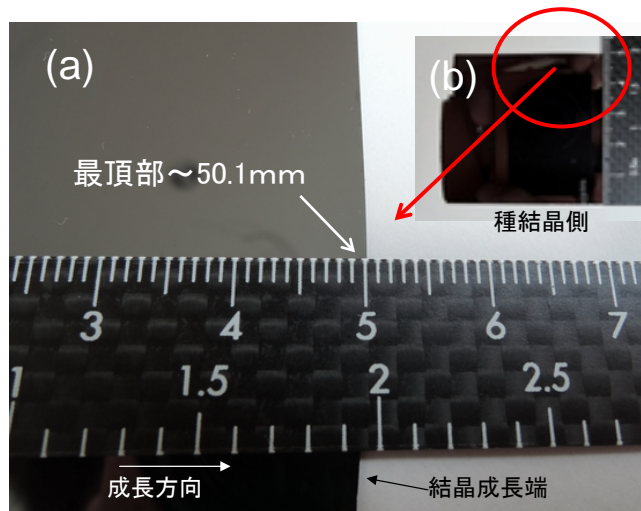
図Ⅲ.2.1.1.2-12 窒素ドーブ成長を行った6インチ単結晶の成長断面の未研磨表面観察結果。写真中のクラックは単結晶の切断途中で発生した結晶割れによるもの。成長高さとして約43.0mmの単結晶成長が実現されている。

0.5mm/h 成長速度を実現する成長条件を維持し、改めて 6 インチ成長の全期間に亘り窒素ドーピングを行う条件にて、目標である 50mm の結晶高さを実現する 6 インチ 4H-SiC 単結晶成長を行った。ここで、図Ⅲ.2.1.1.2-10 に示す条件最適化の基本指針に従い、Si 液滴等の異相が発生しないように留意しながら成長量を増加する条件調整を行った。図Ⅲ.2.1.1.2-13 に、得られた 6 インチ単結晶から成長方向に平行に切り出した試験片の外観写真を示す。なお、試験片は観察のための鏡面研磨を効率的に行う目的から、口径方向の約 150mm 幅を更に外周刃切断により結晶中央部を含む幅約 70mm の試験片に裁断している。

図Ⅲ.2.1.1.2-13(a)より判るように、図Ⅲ.2.1.1.2-12 に示すアンドープ試料とは異なり、窒素ドーピングにより本結晶は 4H-SiC 特有の茶褐色を成長方向の全体に亘って呈している。これは成長全体で 4H-SiC 以外の異種ポリタイプ等のマクロ欠陥の混入が無かったことを示しており、窒素ドーピングを主体とするポリタイプ安定化が効果的に機能していることを示唆している。その上で本試料は、種結晶から成長端までの成長高さが約 50.1mm に達していることが判る (図Ⅲ.2.1.1.2-13(b))。

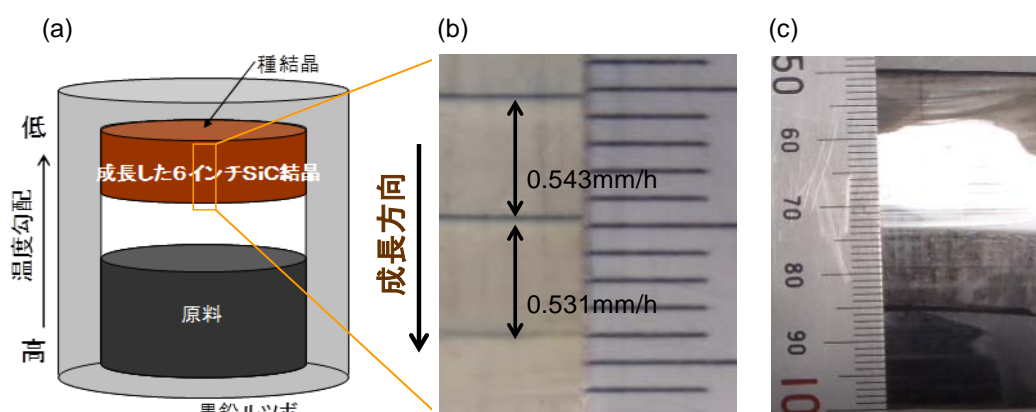
すなわち、4H-SiC ポリタイプが 6 インチ単結晶成長の全時間に亘って安定的に維持された状態で成長高さが 50mm を超えていることが実験的に示され、本結果より、プロジェクトの開発目標である 50mm 以上の成長高さを達成したことを確認した。

成長高さと成長速度の目標課題が同時に達成されていることを確認することは、成長速度をマーキング法で実証する限りにおいては困難であるが、改めて窒素を意図的にドーピングしないアンドープ条件下にて、図Ⅲ.2.1.1.2-13 で得られた 6 インチ単結晶の成長条件と、窒素ドーピング条件以外はほぼ同等の条件にて、窒素マーキング法による成長速度プロファイル実験を実行し、同時に同一インゴット試料の成長高さを再検証した。図Ⅲ.2.1.1.2-14 に、得られた 6 インチ単結晶から成長方向に平行に



図Ⅲ.2.1.1.2-13 全成長時間に亘って窒素ドーピングを行う条件にて成長を行った 6 インチ 4H-SiC 単結晶の断面観察結果。(a) 成長端近傍の拡大観察、および (b) 評価用試験基板の外観図。試験基板は鏡面研磨を効率的に行うために 6 インチ断面切断試料を更に幅方向 (6 インチ口径方向) に約 70mm に裁断している。成長高さとして、約 50.1mm の単結晶が得られていることが示されている。

切り出した試験片の透過光学顕微鏡観察結果を示す。マーキングのための窒素ドーピング条件は8時間毎に約5分間である。図Ⅲ.2.1.1.2-14(b)に示す観察視野にて確認できるマーキングラインの間隔距離から算定される成長速度は0.53~0.54mm/hであった。また、図Ⅲ.2.1.1.2-14(c)に示すように、本単結晶の成長高さは50.2mmに達していることが判る。本結果により、ほぼ同一条件下で成長を行うとの前提のもとでは、図Ⅲ.2.1.1.2-13に示すような、成長高さが50mmを超える実際の完全窒素ドーピング結晶においても0.5mm/hの成長速度が実質的に実現されていることを実証した。



図Ⅲ.2.1.1.2-14 アンドープ条件下にて窒素マーキング法による6インチ成長インゴットの断面観察結果。(a)昇華法6インチ成長の模式図、(b)断面切断試料にて観察されるマーキングライン(8時間毎に5分間実施)とライン間距離から算定した成長速度、および(c)断面試料全体の外観写真。本6インチ単結晶は成長高さが50.2mmに達している。

(4) 低転位密度開発目標の達成

1) 6インチ単結晶低転位密度化開発の基本指針

SiC単結晶中には様々な結晶欠陥が存在する。表Ⅲ.2.1.1.2-1にSiC単結晶中の欠陥、特に転位および積層欠陥を中心として、その特徴と構造、および現時点で想定されているデバイスへの影響を纏めた。SiC単結晶基板およびエピタキシャル薄膜のパワーデバイスへの応用に際しては、これらの全てについて総合的に低減化を行う必要があると考えられているが、SiC単結晶基板では特に、貫通らせん転位(Threading Screw Dislocation : TSD)、貫通刃状転位(Threading Edge Dislocation : TED)および基底面転位(Basal Plane Dislocation : BPD)について、それぞれ転位密度を低減化できる、工業的製造法に展開可能な結晶成長法を確立することが重要である。

転位欠陥TSD、TEDおよびBPDは、その発生原因についてはこれまで様々な要

図が報告されている[6-8]が、概ね下記の3つに大別されるものと考えられる。

- ・種結晶中に存在していた転位が **grown-in** 欠陥として成長結晶中に伝搬する。
- ・SiC 単結晶成長途中において新規に発生する。
- ・単結晶成長後、基板化加工工程において導入される。

SiC 基板製造用の SiC 単結晶インゴット成長は、得られた単結晶から種結晶を作製し、その種結晶を用いて再び単結晶成長を行う製造プロセスを繰り返すことが通例である。この通常プロセスは 6 インチ単結晶製造の場合にも適用される。従って、上記の 3 つの転位発生要因を考慮した場合、6 インチ SiC 単結晶の転位欠陥低減化を実現するためには、結晶欠陥の少ない種結晶を用い（以下、本章(4)-2)節）、6 インチ成長中の転位発生を極力抑える成長条件を整え（同(4)-3)節）、更に基板化加工を行う際に導入される加工ダメージを可能な限り完全に取り去る基盤技術（同(4)-4)節）、についてそれぞれ確立することが必須となる。

表Ⅲ. 2. 1. 1. 2-1 SiC 単結晶中の代表的な転位および積層欠陥とその特徴・構造、およびデバイスへの影響

転位欠陥の種類	転位線の方向	バーガースペクトル	発生原因とデバイスへの影響
貫通らせん転位(1c) (Threading Screw Dislocation)	$\langle 0001 \rangle$	$\langle 0001 \rangle$	異種ポリタイプ混入、MPの分解等 →高圧印加時のリークなど
貫通刃状転位 (Threading Edge Dislocation)	$\langle 0001 \rangle$	$\frac{1}{3} \langle 11\bar{2}0 \rangle$	基底面転位からの構造変換等 →小傾角粒界形成
基底面転位 (Basal Plane Dislocation)	(0001)面内任意方向 (安定方向は $\langle 11\bar{2}0 \rangle$)	$\frac{1}{3} \langle 11\bar{2}0 \rangle$	成長時内部応力等 →パイポーラー素子での積層欠陥発生
Frank型積層欠陥 (Frank-type stacking Fault)	(0001)面内	$\frac{1}{n} \langle 0001 \rangle$	貫通らせん転位の分解等 →オン抵抗の漸次増加による特性劣化
Shockley型積層欠陥 (Shockley-type Stacking fault)	(0001)面内	$\frac{1}{3} \langle 1\bar{1}00 \rangle$	基底面転位の部分転位分解等 →オン抵抗の漸次増加による特性劣化

2) 6 インチ成長用種結晶の高品質化

6 インチ成長では、少なくとも概ね 6 インチあるいはそれに漸近する口径を有した種結晶を使用する。種結晶内に結晶欠陥が残留する場合、一般的にはその種結晶上に成長させた SiC 単結晶に **grown-in** 欠陥として結晶欠陥が引き継がれることが多く、SiC 単結晶を高品質することは困難である。この傾向は、特に TSD や TED 等の貫通系転位欠陥に顕著に観察される。従って、これらの貫通系転位欠陥を含めて結晶欠陥の少ない高品質な 6 インチ SiC 単結晶を得るためには、結晶欠陥が極力少ない種結晶が必要条件的に求められる。

自然界には天然の大型（～6 インチ）高品質 SiC 単結晶は存在しない。従って、ア・プリオリに 6 インチ成長用の高品質種結晶を得ることはできない。昇華法によ

る SiC 単結晶成長に関わる研究開発の黎明期（～1990 年代）では、アチソン法やレーリー法と呼ばれる SiC 合成あるいは成長法によって得られる SiC 単結晶小片の中からせいぜい 10～20mm 程度の単結晶片を出発種結晶として単結晶成長が行われるのが通例であり、大口径種結晶を得るには品質劣化を極力避けながら口径を漸次拡大していくプロセスを辿るのが一般的な方法である。しかしながら、このような方法では種結晶の口径が 6 インチ成長に必要な口径に到るまでに研究開発として極めて長い時間を要してしまう。

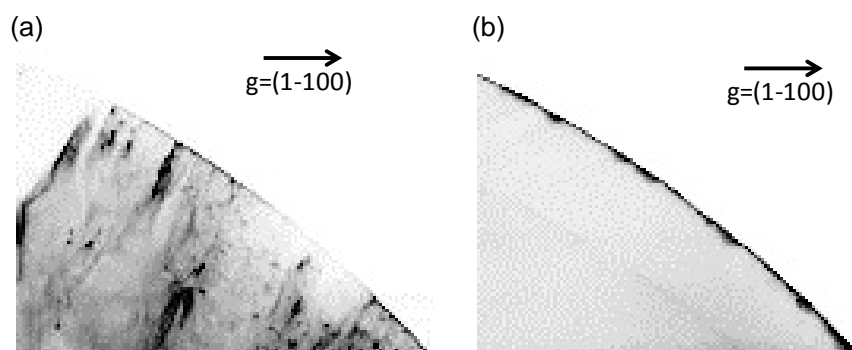
新日鐵住金では、口径 4 インチに到る SiC 単結晶成長技術を既に確立している経緯があり、この中で～ $10^3/\text{cm}^3$ 台レベルの転位密度を有した単結晶を製造可能な 4 インチ製造用種結晶を製造可能な基盤技術を有している。この 4 インチ成長用の高品質種結晶を出発結晶として 6 インチへ漸次口径拡大することにより、効率的に 6 インチ成長用種結晶とすることが可能になる。

4 インチから 6 インチへの口径拡大する各段階の昇華法成長においては、結晶成長に口径方向の拡大成長駆動力を与える坩堝内温度分布の最適化を行った。拡大成長した単結晶の結晶領域は、その直下には元来種結晶の無い、新たに生成した結晶領域であり、成長条件の最適化次第では貫通転位密度が極めて小さい結晶領域が形成することが知られている[9]。しかしながら、本来であれば六方晶構造を有する 4H-SiC 単結晶の c 軸（<0001>軸）方向、あるいはそれに漸近する方向に結晶成長させる従来成長に対して、口径拡大駆動力を与えることは c 軸成長に対して垂直方向の成長成分を重畳させることになるため、亜粒界や、場合によっては積層欠陥をはじめとする様々な結晶欠陥を誘発する確率が相対的に高くなることが 6 インチへの拡大成長においても同様に起こることが判明した。このような結晶欠陥は主として拡大部分に現れやすい傾向があることも合わせて判明している。特に、亜粒界は TSD や TED の貫通転位が高密度にトラップされている欠陥密集帯とも言えるものであり、亜粒界のようなマクロ欠陥が残留する種結晶を使用して 6 インチ成長を行っても、基本的に成長結晶に主として亜粒界を構成する貫通系転位群がそのまま引き継がれ、結晶の高品質化を効果的に進捗させることができない。

上記のような成長擾乱が発生した場合には、口径拡大を遡り、発生したマクロ欠陥領域を避けて改めて口径拡大を行う手法を適用した[10]。この方法も 4 インチまでの開発の過程で確立された実績のある方法であり、6 インチ拡大で得られる種結晶の高品質化には有効に作用することが判明した。図Ⅲ.2.1.1.2-15 に適用結果の一例を示す。図Ⅲ.2.1.1.2-15(a)および(b)は 6 インチ拡大結晶の周辺部を(1-100)透過 X線トポグラフィ法で観察したものである。図Ⅲ.2.1.1.2-15(a)に観察される、口径拡大成長過程で不慮発生した亜粒界をはじめとする各種のマクロ欠陥が、再拡大プロセスを適用した図Ⅲ.2.1.1.2-15(b)においてはほぼ霧消していることが判る。

以上により、再拡大プロセス[10]を適用することにより、拡大直後の SiC 単結晶

の拡大領域に発生しやすいマクロ欠陥を取り除き、ほぼ全面でマクロ欠陥の無い 6 インチ成長用種結晶が作製可能であることを実証した。



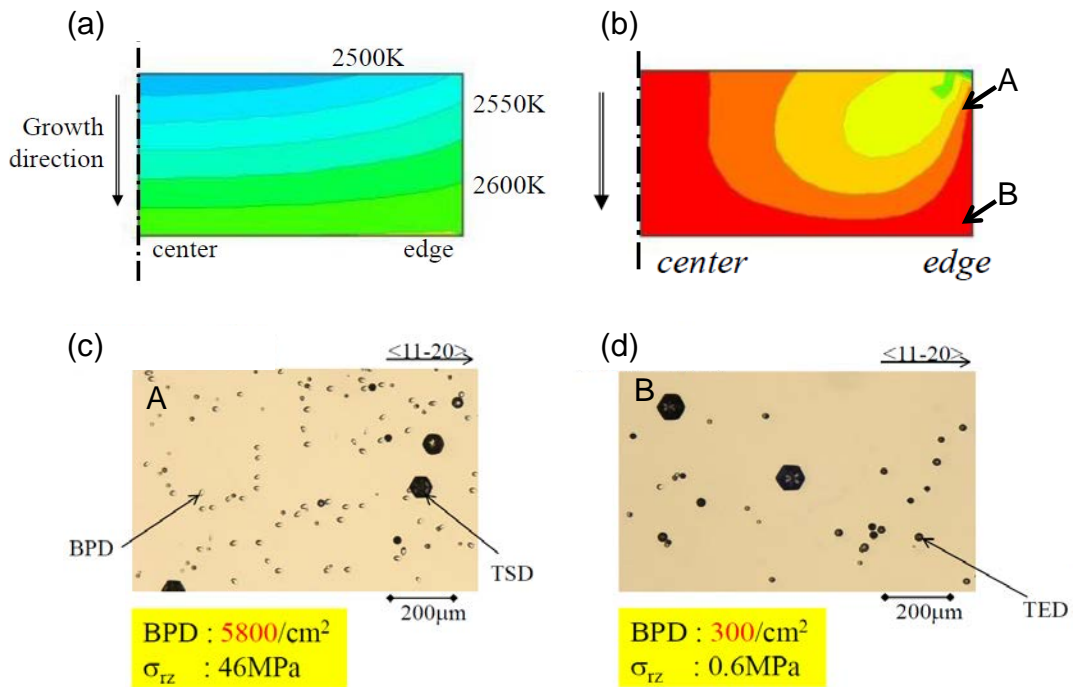
図Ⅲ. 2. 1. 1. 2-15 口径拡大成長により得られた 6 インチ成長用種結晶周辺部の(1-100)透過X線トポグラフ観察結果。(a)4 インチから 6 インチへの口径拡大成長過程で拡大領域に発生したマクロ欠陥を含む種結晶、および(b)再拡大プロセス[10]を適用することによりマクロ欠陥が霧消した種結晶。

3) 結晶成長過程における転位挙動の解明

TSDやTEDのような貫通系転位とは異なり、BPD（基底面転位）は、主として(0001)面（基底面）上に作用するせん断応力を駆動力として、六方晶構造を有する 4H-SiC単結晶の主すべり面である(0001)面上に発生する刃状転位である。従って、概ねほぼc軸(<0001>軸)と平行方向へ成長を行う 4H-SiC単結晶の場合、BPDはgrown-in欠陥とはなり得ず、成長方向へ引き継がれて伸展することは原理的には無い。しかしながら、SiC単結晶成長を誘導するために坩堝内に形成する温度勾配あるいは口径方向の温度分布は単結晶内に残留応力を発生させる原因となり、特に(0001)面内のせん断応力成分 σ_{rz} が臨界せん断応力(Critical resolved shear stress : σ_{CRSS})値を超えると結晶面のすべりが発生し、結果としてBPDが成長過程にて発生することになる。2000℃を超える成長温度域では、硬脆材料であるSiC単結晶であっても、臨界せん断応力値は 1MPa以下になると言われており[11]、このため成長温度域では僅かな残留応力でもBPD発生を誘発してしまう。

BPDはPN接合を有するSiCデバイスを順方向動作させる場合に、電子・ホール消滅エネルギーを駆動力として積層欠陥(Single Shockley stacking fault)へ拡張する起点となることが知られている。積層欠陥が発生したデバイスは、積層欠陥自身が電気抵抗を増加させる要因になるため、デバイス動作時のオン抵抗が増加し、特性を劣化させてしまう。このため、BPD低減化を求めるニーズが近年高くなっている。

4H-SiC単結晶中の残留応力とBPD発生との関係について、より定量的に調べるために数値計算から推定される応力値と、実際の4H-SiC単結晶中に生成するBPD密度との相関関係を調べた[12]。単結晶としては4インチ口径の4H-SiC単結晶を想定し、数値計算により内部温度分布を計算した上で、得られた結晶内温度分布から残留応力を更に計算した。計算は市販の数値計算コードであるVirtual Reactorを用いて行った。また、他方で、ほぼ同様な条件で実際に4インチ4H-SiC単結晶を成長し、得られた単結晶より4度オフの評価用試験基板を切り出し、鏡面研磨を行った後に熔融KOHエッチングを行い、転位ピットを形成させた。このときのエッチング条件は、温度500°C、エッチング時間3分間である。エッチング表面に現れた貝殻状ピット数を計測することでBPD密度を決定した。図III.2.1.1.2-16に数値計算によって得られた単結晶内の温度分布（図III.2.1.1.2-16(a)）およびせん断応力分布（図III.2.1.1.2-16(b)）を示す。成長方向に約6°C/mmの温度勾配を有する結晶内温度分布の設定条件では、発生するせん断応力は種結晶近傍の外周部付近にて最大値を取る分布を形成する。特にこの中で単結晶外周付近の種結晶近傍（図III.2.1.1.2-16(b)中のA）および成長端近傍（同B）のせん断応力値は、それぞれ



図III.2.1.1.2-16 4インチ4H-SiC単結晶内の温度分布(a)およびせん断応力分布(b)の数値計算結果[12]。ほぼ同条件にて実際に成長させた4インチ4H-SiC単結晶について、図2-12(b)内の点A(外周付近種結晶近傍:(c))およびB(外周付近成長端近傍:(d))に相当する部分より切り出した4度オフ試験片の熔融KOHエッチング表面写真。貝殻状のエッチピットがBPDに対応する。なお、大きな六角形状ピットはTSD、小六角形ピットはTEDにそれぞれ対応する。

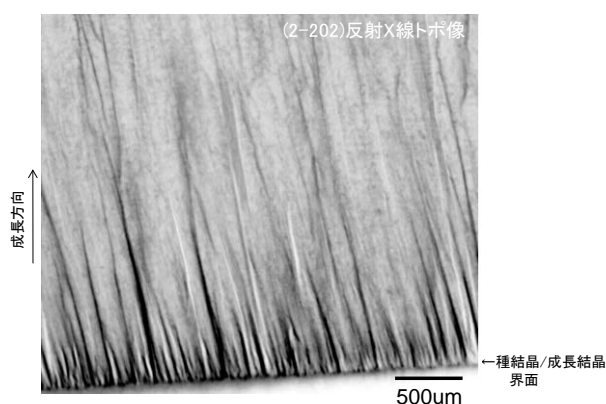
46MPa、0.6MPaである。ほぼ同条件で実際に成長した4インチ4H-SiC単結晶の同結晶部分から採取した4度オフ試験片のエッチング表面写真を図2-13(c)および図2-13(d)に示す。種結晶近傍(図Ⅲ.2.1.1.2-16(c))ではBPDに対応する貝殻状エッチピットが多数形成されており、その密度は約5800個/cm²であるのに対し、成長端近傍領域(図Ⅲ.2.1.1.2-16(d))では貝殻状ピットの数は極めて少なく、概ね300個/cm²の低密度であった。このように単結晶内の残留応力、特に(0001)面内のせん断応力成分を低減化するように成長条件を最適化することが成長過程におけるBPDの発生を抑制するために重要であることが明らかになった。

4) 低転位密度化に与える種結晶表面の加工状態の影響

昇華法によるSiC単結晶成長では、様々な要因により種結晶直上で転位密度が増加する可能性があることが知られている。成長初期に転位密度が増加する原因として、例えば、黒鉛坩堝材内部等に存在していた窒素が成長空間内に漏出し、成長初期に結晶内にとりこまれて偏在化することにより種結晶と成長結晶界面近傍にてBPDが発生することが指摘されている[13]。他方で、種結晶表面に残留する加工傷もまた成長結晶内に新たに転位を生成する要因の一つになり得る。一般的に、研削、切断あるいは研磨工程で導入される加工傷の周辺には結晶構造が乱れた加工ダメージ層が形成されており、さらにその加工ダメージ層の周辺近傍には各種の転位欠陥あるいは積層欠陥が生成していることが多い[14]。表面に加工ダメージ層が残留した種結晶を用いて結晶成長を行うと、成長前にダメージ層がアニール効果で除去されない限り、成長結晶内へgrown-in的に転位欠陥あるいは積層欠陥が伝搬していく。

6インチ単結晶成長における成長初期の転位分布状況を調べた。図Ⅲ.2.1.1.2-17に6インチ4H-SiC単結晶の種結晶直上を含む成長初期領域の(2-202)反射X線トポグラフィー像を示す。本単結晶の成長において使用した種結晶は、ダイヤモンド砥粒径が平均約0.5μmの研磨用オイルスラリーを用いて鏡面研磨しており、原子間力顕微鏡(AFM)を用いて評価した表面粗度は約0.3nmであった。

種結晶および成長結晶間の界面よりコントラストの強い結晶領域が生成しており、種結晶直上で密度の高い転位が発生していることを示唆してい



図Ⅲ.2.1.1.2-17 6インチ単結晶断面の成長初期領域についての(2-202)反射X線トポグラフィー像。

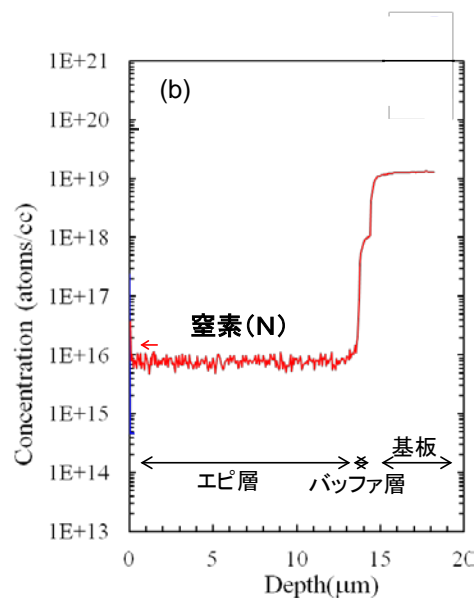
る。図Ⅲ.2.1.1.2-17の結果より、6インチ単結晶の低転位化開発を進めるためには種結晶表面の結晶状態の影響を考慮した成長技術が必要であることが判明した。すなわち、SiC 単結晶種結晶基板を最終的に無傷状態に鏡面研磨加工することが必要である。しかしながら、6インチ単結晶成長の場合、昇華再結晶成長に使用する種結晶についても口径が6インチ相当に大口径化することが必要であるが、この際、SiC 単結晶自身が難加工性の硬脆材料であるために、種結晶の口径が従来の3あるいは4インチ成長用種結晶から大きく大口径化することに伴って加工技術の難度が増し、加工状態を繊細にモニタリングすることを前提とした種結晶加工技術を構築しないと種結晶表面に加工傷を残留する確率が高くなる場合がある。

種結晶表面に残留する表面加工傷が起因となって発生する転位欠陥の構造を詳しく調査した[15]。昇華法により成長した単結晶成長の場合、単結晶成長の直前に表面加工傷が2000°Cに漸近する高温でのアニールによる影響を大きく受ける可能性がある。このため、表面加工傷の影響をより直接的に解明する目的から、敢えて昇華法ではなく、加工傷の残留する種結晶表面へCVD法によりSiCエピタキシャル薄膜を成膜し、その薄膜中に存在する結晶欠陥の構造を解析した。CVD法によるSiCエピタキシャル薄膜成膜は一般的には約1600°C近傍で行うことが通例であり、昇華再結晶法を行う場合と比較して表面加工傷のダメージ状態が室温での状態に維持されているものと予想され、エピタキシャル薄膜中に生成する結晶欠陥を調査す

(a)

エピウエハ作製条件、分析結果:

使用基板:	n型 4H-SiC(0001) 4度オフ 口径3インチ
表面仕上げ:	ラップ研磨止め(CMP無し)
エピ層厚:	膜厚:11~12um
窒素濃度: (SIMS)	エピ層: $\sim 8 \times 10^{15} \text{cm}^{-3}$ 基板: $\sim 1.3 \times 10^{19} \text{cm}^{-3}$

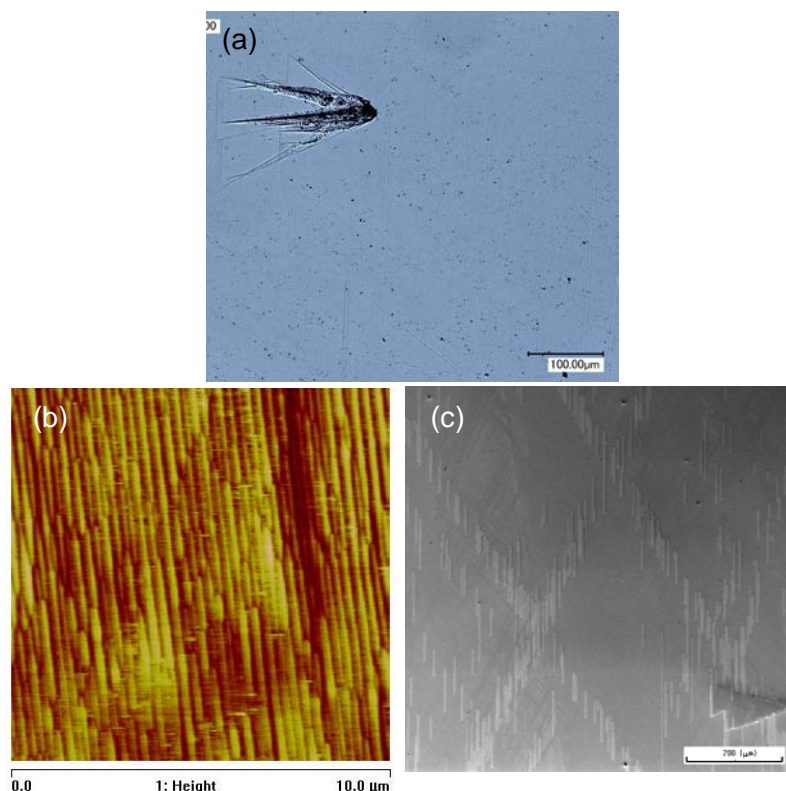


図Ⅲ.2.1.1.2-18 (a) 表面加工傷の残留する3インチ SiC 種結晶上に成膜したエピタキシャル薄膜のCVD成膜条件、および(b)得られたエピタキシャル薄膜付きSiC基板について、SIMSによる表面からの厚さ方向の窒素濃度プロファイル分析結果。同定されたエピタキシャル層および単結晶基板中の窒素濃度についてはⅢ.2.1.1.2-18(a)に纏めた。

ることで加工傷のより直接的な影響が解明できる。

調査に用いた単結晶基板は口径3インチの4度オフ4H-SiC単結晶基板であり、成長側表面である(0001)面(Si面)を平均粒径0.5 μm のダイヤモンド砥粒を分散させたスラリーを用いてラッピングを行った。なお、その後のCMP研磨は行っていない。この基板へCVD法により温度1550 $^{\circ}\text{C}$ にて4H-SiCエピタキシャル薄膜を成長させた。膜厚は11~12 μm である。なお、エピタキシャル成長初期に厚さ0.5 μm のバッファ層を形成させている。図III.2.1.1.2-18(a)に実験条件の概略を纏めた。作製したエピタキシャル薄膜付きSiC基板について、二次イオン質量分析装置(Secondary Ion Mass Spectroscopy : SIMS)による窒素濃度の深さ方向のプロファイル进行调查し、用いた基板およびエピタキシャル層中の窒素濃度を評価した。図III.2.1.1.2-18(b)に窒素濃度プロファイル分析結果を示す。基板内の窒素濃度は約 $1.3 \times 10^{19}/\text{cm}^3$ 、またバッファ層およびエピタキシャル層中の窒素濃度は、それぞれ約 $1 \times 10^{18}/\text{cm}^3$ および $8 \times 10^{18}/\text{cm}^3$ であることを確認した。

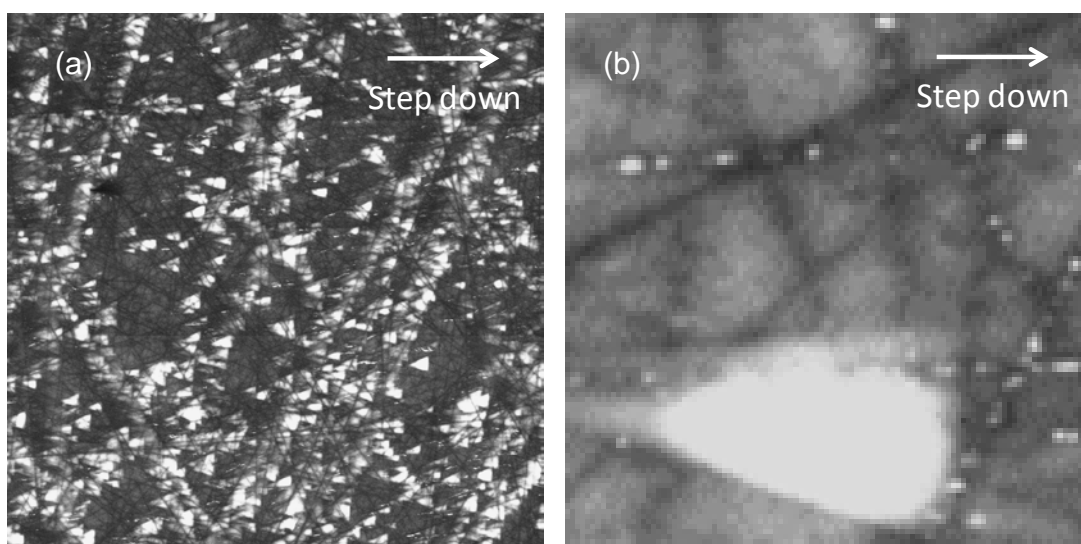
作製したエピタキシャル薄膜について、まずその表面状態を観察した。図III.2.1.1.2-19に観察結果を示す。光学顕微鏡観察(図III.2.1.1.2-19(a))では、SiCエピタキシャル薄膜に特徴的なエピ欠陥であるコメット欠陥が観察されているが、



図III.2.1.1.2-19 エピタキシャル層の表面性状観察写真 : (a) 光学顕微鏡、(b) AFM、および(c) Ga イオンによる SIM (Secondary Ion Microscopy) による観察結果。(a) 中に見られるエピ欠陥はコメット欠陥。

それ以外の表面では微小なピット状の欠陥がみられるものの、大略的には良好なエピ成膜が得られていることが観察から伺える。AFM を用いて更に微視的に観察した（図Ⅲ.2.1.1.2-19(b)）結果、観察した視野範囲ではステップバンチングは見られるものの、それ以外の欠陥は明確には確認されていない。Ga イオン照射によって発生する二次電子を結像させて得られる Secondary Ion Microscopy (SIM) 像（図Ⅲ.2.1.1.2-19(c)）では、オフ方向と垂直方向へ伸びた長さ約 100 μm の欠陥と思われるコントラスト像が概ね直線状に離散的に並んでいる様子が観察されている。照射した Ga イオンのエピタキシャル薄膜表層からの侵入長は極めて短く、このため本 SIM 像では、エピタキシャル層中に存在している欠陥群の各々の欠陥について、エピタキシャル層表面に現れた一部分を観察しているものと思われる。

図Ⅲ.2.1.1.2-20 にフォトルミネッセンス顕微鏡を用いて行ったエピタキシャル層観察結果を示す。光源は 365nm の主波長ピークを有する Xe-Hg ランプ光源であり、またアナライザー側のバンドパスフィルターの波長は 500nm（光子エネルギー \sim 2.48eV）である。基板のオフ方向と反対の step down 方向に底辺を有する三角形形状の発光欠陥がエピタキシャル層のほぼ全面に亘って発生しており（図Ⅲ.2.1.1.2-20(b)）、かつ、その三角形形状の発光欠陥が離散的に直線状に並んで存在していることが示されている（図Ⅲ.2.1.1.2-20(a)）。この三角形形状の欠陥の底辺は全てステップダウン方向に配置しており、三角欠陥のステップダウン方向の長さは概ね 150 \sim 160 μm となっている。これは基板オフ角度が4度であることを考えると三角欠陥の底辺はエピタキシャル層表面、また頂点位置は概ねエピタキシャル層と基板の界面付近に相当することが推察される。すなわち、三角欠陥は界面に発生起



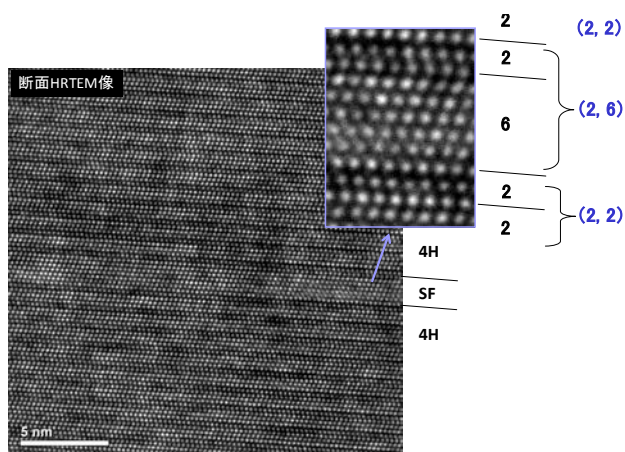
図Ⅲ.2.1.1.2-20 Xe-Hg ランプ光源（主波長 365nm）を励起光とするフォトルミネッセンス発光を、波長 500nm のバンドパスフィルターを通して撮像した観察写真：(a) 低倍観察による広域撮像写真、および (b) 拡大写真。

点を有する欠陥であり、エピタキシャル層の成長に伴って拡大し、表面に現れた底辺部分が図 2-16(c)の SIM 像に観察される欠陥イメージを形成しているものと考えられる。ここで、図Ⅲ.2.1.1.2-20(a)ではダイヤモンド研磨により発生した表面加工傷が直線状の黒いコントラスト線として写っており、この事実から、エピタキシャル成長時に表面に残留する加工傷に沿って、波長 500nm のフォトルミネッセンス光を発する欠陥が生成していることが帰結される。

SiC エピタキシャル薄膜中の欠陥種に依存したフォトルミネッセンス発光については既に詳細な報告があり[16,17]、500nm のフォトルミネッセンス光を発する欠陥は二重積層欠陥（Double Shockley 型積層欠陥:以下、DSSF と略記する）であることが知られている。従って、図Ⅲ.2.1.1.2-20 で得られたフォトルミネッセンスイメージは、研磨による加工残留傷を起点としてエピタキシャル層中に DSSF が発生していることを示している。

観察された積層欠陥が DSSF であることを構造解析により直接的に確認するために積層欠陥の原子積層構造を、高分解能電子顕微鏡（HRTEM）を用いて調べた。図Ⅲ.2.1.1.2-21 に（11-20）断面の格子像観察結果を示す。HRTEM を用いた構造解析を行った結果、Zhdanov 表示で (2,2) と表わされる 4H-SiC 単結晶の積層構造の中に(2,6) と表記される積層不整部が存在しており、積層欠陥を構成していることが判る。この積層構造は、DSSF の特徴であり、従って、ラップ加工（0.5 μ m ダイヤ砥粒による両面研磨）を行った 3 インチ 4H-SiC 基板上に成膜したエピタキシャル層に生成する積層欠陥が DSSF であることが構造的にも同定された。

本来、DSSFは、窒素濃度が約 $3\sim 4\times 10^{19}/\text{cm}^3$ の臨界値を超える高濃度窒素ドーパ SiC単結晶を約 1000 $^{\circ}\text{C}$ 以上の高温でアニールする場合に出現する積層欠陥である[18-20]。しかしながら、本研究で用いた基板の窒素濃度は $1.3\times 10^{19}/\text{cm}^3$ であり、DSSFが発生する窒素の臨界濃度値を超えていない。このように、臨界窒素濃度値以下の 4H-SiC単結晶であっても、加工残留傷が起因となって DSSFが発生する可能性があることが、今回初めて明らかになった。本結果より、CVD 法によって成膜したエピタキシャル薄膜、あるいは昇華再結晶法により成長した 4H-SiC単結晶中にDSSFが発生している場合[21]には、使

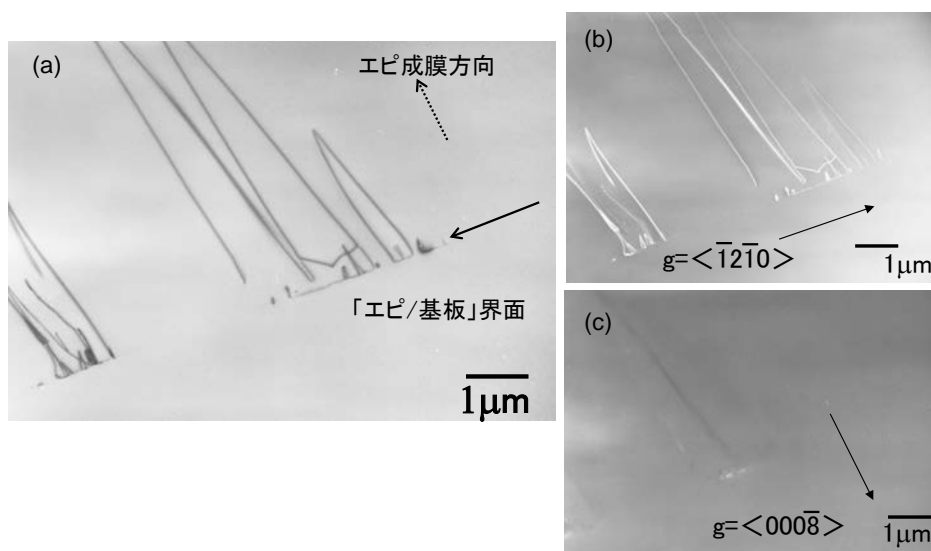


図Ⅲ.2.1.1.2-21 図Ⅲ.2.1.1.2-20で観察された積層欠陥の TEM 構造解析結果。図中の SF で示された位置に存在する積層不整部の構造は (6,2) であり、Double Shockley 型積層欠陥（DSSF）である。

用している下地基板あるいは種結晶の表面加工状態に問題がある可能性があることを示唆するものであり、高品質化を推進する上で有用な情報を与えるものであるといえる。

Regulaらは、窒素濃度が $5 \times 10^{18}/\text{cm}^3$ である 4H-SiC基板表面に予めスクラッチを加え、外部より曲げ応力を印加した状態で $400 \sim 700^\circ\text{C}$ に加熱すると、窒素の臨界濃度値 ($3 \sim 4 \times 10^{19}/\text{cm}^3$) を超えていない場合でもスクラッチ部よりDSSFが発生することを実験的に示した[22]。スクラッチ周辺には加工ダメージによって高密度の転位欠陥群が生成しており、これらが起点となって外部応力印加下でDSSFが生成することを示唆している。本実験の場合、エピタキシャル成長時にはマクロな外部応力は印加していないものの、加工傷自身の周辺応力が関与しているものと推察される。すなわち、窒素が臨界濃度値以下の場合にDSSFを発生させる駆動力としては加工傷近傍に残留している応力が関与している可能性が高い。

図Ⅲ.2.1.1.2-22 に加工残留傷周辺のエピ層断面の透過電子顕微鏡 (TEM) 観察結果を示す。図Ⅲ.2.1.1.2-22(a) に示すように、基板およびエピタキシャル層の界面近傍より転位欠陥が伸展していることが確認された。制限視野観察の結果、この転位欠陥は $\langle -12-10 \rangle$ 回折像では結像して視認可能であるが (図Ⅲ.2.1.1.2-22(b))、 $\langle 000-8 \rangle$ 回折像ではほぼ消失していることから (図Ⅲ.2.1.1.2-22(c))、バーガースベクトルが $1/3\langle 11-20 \rangle$ と等価な成分を有する貫通刃状転位 (TED) であることが判る。更に図Ⅲ.2.1.1.2-22(a) を詳しく観察すると、TED は数 μm 程度エピタキシャル層中を伝搬した後に、近傍に存在する TED と結合し、転位線がハーフループ状になった転位構造を形成していることが確認された。Sanchez らによれば、昇華再結晶法によるバルク結晶成長の極初期において、TED が対になって生成することが



図Ⅲ.2.1.1.2-22 エピタキシャル層と下地基板の界面近傍領域のTEM観察結果。(a)界面から転位が発生しており、(b)この転位は $\langle -12-10 \rangle$ 制限視野像では結像するが、(c) $\langle 000-8 \rangle$ 制限視野像には殆ど現れていない。従って、発生している転位は貫通刃状転位である。

報告されている[23]。図Ⅲ.2.1.1.2-22(a)に示すようなハーフループ状の TED が、種結晶表面に残留している加工傷を起点として昇華再結晶法初期に成長結晶内へ形成される状況が発生する場合、種結晶直上で切断した試料を研磨および溶融 KOH エッチング後に観察すると、ハーフループのそれぞれのアームに対応する TED ピット対が表面に形成されることが容易に推察される。すなわち、Sanchez らが実験的に確認した TED 対の実体は、加工等で残留する残留傷、あるいはそれを原因とする表面モフォロジー異常が起因した TED ハーフループが関係している可能性も含まれる場合があることを初めて明らかにした。

以上の結果から、様々な転位欠陥の中で、昇華再結晶法による量産製造プロセスの中で低転位密度の 6 インチ SiC 単結晶の安定製造を実現するためには、6 インチ成長用種結晶表面のモフォロジー制御が重要であり、大口径化の過程で、安定した表面品質の実現が必要条件であることが、加工傷の残留する単結晶集基板上へ成長したエピタキシャル薄膜の解析によって明らかになった。

5) 6 インチ単結晶成長中の転位欠陥伝搬挙動の解析

前節までに述べた、6 インチ SiC 単結晶中の転位欠陥低減化を実現するための各要素技術を適用し、高品質 4 インチ種結晶からの口径拡大によって作製した 6 インチ成長用種結晶を用いて 6 インチ 4H-SiC 単結晶成長を行い、成長過程における単結晶中の転位挙動を調査した。

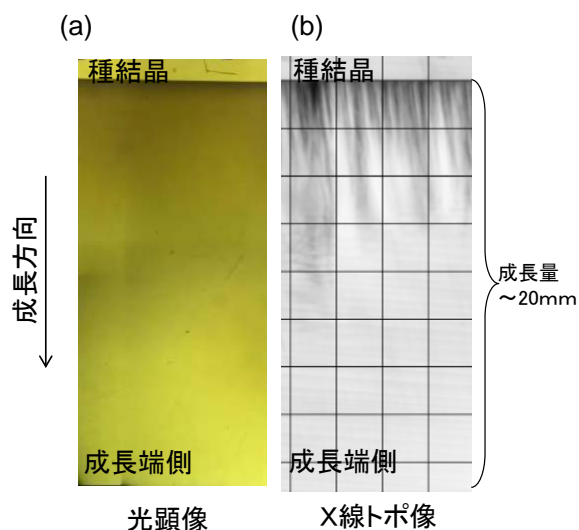
成長の全過程に亘る単結晶内部の転位欠陥の挙動を調べる方法としては、単結晶を成長帳方法に垂直に切断した多数の観察用基板を、それぞれ鏡面研磨後に KOH エッチングによりエッチピットを形成させて転位密度を評価し、それを切断位置に並べてトモグラフィ的に整理することにより転位密度の変化の状況を調べることができる。しかしながら、この方法は単結晶毎に複数回の切断とエッチングによる多数枚スライス試料のエッチピット評価を繰り返さなければならないという煩雑さを伴う。また、得られる転位密度の変化状況も厳密には離散的なデータしか得られない。

本研究では、上記のような方法ではなく、X 線トポグラフィ法による転位欠陥撮像を通して簡便に、かつ単結晶の内部の転位密度変化の状況を種結晶直上から成長端までの結晶領域で連続的なデータが得られる方法を確認し、実際の 6 インチ単結晶内部の転位密度評価へ適用した。

表Ⅲ.2.1.1.2-1 に示したように、TED、BPD および TSD の各転位欠陥は、そのバーガスベクトルによって、 $1/3\langle 11\bar{2}0 \rangle(0001)$ である TED および BPD と、 $\langle 0001 \rangle$ である TSD とに区別することができる。たとえば、回折ベクトルが $\langle 0004 \rangle$ となる条件で透過 X 線トポグラフィ像を得ると、回折ベクトルと平行なバーガスベクトルを有する TSD が結像する。ここで、試料を透過して結像に寄

与する回折X線強度は透過した試料中に存在する TSD 密度に一次近似的に比例すると考えられる。すなわち、TSD を結像する回折X線強度を計測できれば、各結晶部分の強度の相対値を比較することで転位密度の変化を近似的に得ることができる。

図Ⅲ.2.1.1.2-23 に 6 インチ 4H-SiC 単結晶を成長方向に平行に切り出した鏡面加工試験片について、透過光学顕微鏡観察像および透過X線トポグラフィ像を示す。本単結晶試料の成長高さは約 20mm であった。光学顕微鏡像（図Ⅲ.2.1.1.2-23(a)）では観察領域内には、カーボンインクルージョンや Si 液滴のような、目視で視認できるマクロ欠陥は存在していない。このためこの領域から得られる X 線トポグラフィ像は、概ね本試料内部に存在する転位密度のみを反映してコントラストを生じるものと考えられる。図



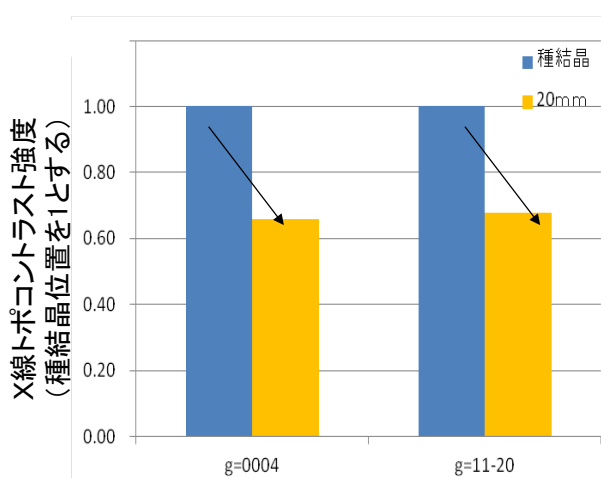
図Ⅲ.2.1.1.2-23 (a) 6 インチ 4H-SiC 単結晶断面の透過光学顕微鏡写真、および (b) (11-20) 透過X線トポグラフィ像。観察領域内には目視で視認できるマクロ欠陥は存在しないため、(11-20) 透過X線トポグラフィ像に現れるコントラストは TED および BPD の総和密度に一次近似的に比例すると考えられる。

Ⅲ.2.1.1.2-23(b)に、図Ⅲ.2.1.1.2-23(a)と同一領域について (11-20) 透過 X 線トポグラフィ像を示す。この回折条件では、 $\langle 11-20 \rangle$ に平行なバーガスベクトルを有する TED および BPD が同時に結像することになるため、X 線トポグラフィ像のコントラストは、両者の総和密度に一次近似的に比例する。図Ⅲ.2.1.1.2-23(b)より判るように、種結晶と成長結晶界面においてトポ像の黒色コントラストが強くなっており、転位密度が大きく増加していることが伺える。黒色コントラストは成長の進展に伴って弱くなり、最終的に約 20mm 成長した成長端近傍では種結晶と比較してコントラストが白色側に強くなっていることが示唆されている。すなわち、界面直上で増加した転位密度は成長の進展に従って次第に減少し、最終的に成長端近傍では種結晶よりも小さい転位密度となっていることが判る。

同様な X 線トポグラフィ撮像を $\langle 0004 \rangle$ 回折についても行い、TSD 密度の成長方向の変化を調べた。 $\langle 11-20 \rangle$ および $\langle 0004 \rangle$ 透過像の 256 階調デジタル画像データから図Ⅲ.2.1.1.2-23(b)に示すトポグラフィ像を構成する各画素の階調を読み取り、種結晶内および成長端近傍の領域の画素の階調値を比較した。図Ⅲ.2.1.1.2-24

に結果を示す。ここで画素の階調は回折X線強度に比例するため、階調の比較はそのまま画像コントラストの強度比較に概ね一致すると考えることができる。

種結晶位置のコントラストに対して約 20mm 成長した成長端部ではコントラストが (0004) および (11-20) 透過像ともに 65~70%に減少している。これは TSD 密度、および TED と BPD との総和密度とも、種結晶と成長結晶の界面直上で一旦大きく増加するものの、成長結晶領域内では6インチ単結晶の成長に伴ってほぼ単調に減少し、最終的に種結晶と比較して概ね 30~35%程度転位密度値が減少することを示している。単結晶成長により TSD をはじめとする転位欠陥密度が漸

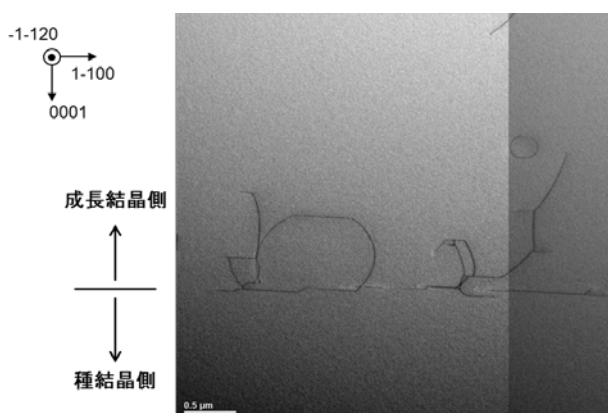


図Ⅲ.2.1.1.2-24 (0004) および (11-20) 透過X線トポグラフィ像より読みよった種結晶部および成長端部の画像コントラスト相対強度比。種結晶位置のコントラストを1とする。(0004)透過X線コントラストはTSD密度、また(11-20)透過X線コントラストはTEDとBPDとの総和密度に一次近似的に比例する。

次減少することは4インチ以下の口径の昇華法等によるSiC単結晶成長において既に報告がある[24,25]が、昇華法による6インチ成長過程においても異種ポリタイプの混入や、マクロ欠陥が発生しないような安定成長を行うことにより1回の単結晶成長により転位密度が、使用した種結晶の転位密度と比較して最大30%程度減少することを、X線トポグラフィを応用して初めて明らかにした。

6インチ単結晶成長の進展に伴って各種の転位欠陥密度が漸次減少していく原因については様々な可能性が挙げられる。特に、TSDあるいはTEDのような貫通系転位の場合、逆符号の同種の転位同士が合体し消滅する機構が、特に転位密度が比較的大きい場合に起こることが容易に推定される。また、BPDは昇華再結晶成長においてもTEDとの相互構造変換を繰り返す現象が起こることが報告されており[26]、BPDはTEDへの変換を介して、TEDとして合体・消滅する機構も可能性として想定される。そこで、種結晶直上領域の転位伸展挙動をTEM観察により調べた。図Ⅲ.2.1.1.2-25にその観察結果を示す。(1-100)制限視野観察像である本写真に写っている転位欠陥はTEDあるいはBPDである。界面付近ではBPDと思われる転位が発生しているが、TEDへ構造変換して成長方向とほぼ平行方向へ伸展している様子が観察されている。さらに、成長の過程において、再びBPDへ構造変換、あるいは他のTEDやBPDと合体あるいは離合する等、多様な現象を呈してい

ることが判る。このように、種結晶直上領域のような転位密度の絶対値が大きな場



図Ⅲ. 2. 1. 1. 2-25 種結晶および成長結晶の界面直上近傍の結晶領域の TEM による $\langle 1-100 \rangle$ 制限視野観察結果。本回折条件で結像する転位は TED および BPD である。

合、転位は合体や分離、あるいは他の転位へ構造変換する等、複雑な挙動を示しており、合体による対消滅や閉ループ形成を主因として成長に伴って漸次転位密度を減少していくものと考えられる。

6) 転位密度の開発課題に関わる成果

プロジェクトにて確立した昇華法による 6 インチ 4H-SiC 単結晶成長においても、着実な転位密度低減効果が発現し、1 回の成長にて種結晶の転位密度と比較して最大でも概ね約 30~35% の転位密度低減化が可能であることを示した。本結果を適用し、「6 インチ単結晶成長~6 インチ成長用種結晶作製~作製した種結晶を用いた 6 インチ単結晶成長~」の基本製造プロセスのループを繰り返すことで、プロジェクトの転位密度に関する開発目標（口径 6 インチの有効面積（端部 3mm を除く）全域において転位密度 5×10^3 個/cm³ 以下の結晶を実現）を目指した。

表Ⅲ. 2. 1. 1. 2-2 6 インチ単結晶中の転位密度：(a) 口径拡大成長直後の 6 インチ成長用種結晶、および (b) それを用いて成長を行った 6 インチ単結晶

(a)		(b)	
転位種	4→6インチ化直後	6インチ成長後	減少率
貫通らせん転位 (TSD)	5.9E+02	4.6E+02	22.9%
基底面転位 (BPD)	6.3E+03	4.1E+03	34.9%
貫通刃状転位 (TED)	4.0E+03	3.1E+03	22.5%
計	1.1E+04	7.7E+03	

まず、繰り返し成長前の 6 インチ成長用種結晶の転位密度を調査した。高品質 4 インチ単結晶を出発として漸次口径拡大成長を行い、6 インチ成長用種結晶が製造可能な単結晶とした。その単結晶の成長端近傍から 4 度オフ試験基板を切り出し、鏡面研磨後に熔融 KOH エッチングを行ってエッチピットを計測した。表 III. 2.1.1.2-2 に転位密度評価の結果を纏める。評価した 6 インチ成長用種結晶化口径拡大直後の単結晶の総転位密度は概ね $1.1 \times 10^4 / \text{cm}^2$ であるが、BPD密度が他の TSDやTEDの密度と比較して高くなっていることが判明した (表 III. 2.1.1.2-2(a))。これは、4 インチ単結晶の結晶性を維持した口径拡大成長を行う目的から、口径拡大に最適な成長方向および面内方向の坩堝内温度分布の環境下で結晶成長を行ったことが原因となっているものと推察される [27]。得られた単結晶から表面に加工傷が残留しないように留意しながら 6 インチ成長用種結晶を改めて作製し、この種結晶を用いて 6 インチ成長を行った。成長後、成長端近傍より 4 度オフ基板試験片を切り出し、同様に熔融 KOH エッチング法により転位密度を評価した。表 III. 2.1.1.2-2(b) に評価結果を示す。図 III. 2.1.1.2-24 にて示した実験結果と同様に、成長により各転位欠陥とも密度が、種結晶と比較して概ね 20~35% 程度減少している。本実験の場合、BPD密度の減少幅が約 35% となっており、成長擾乱が発生しない安定成長を維持した 6 インチ単結晶成長をさらに繰り返すことで、6 インチ成長用種結晶化成長で特に大きく増加した BPD も含めて確実な低減化が可能であることが示された。

6 インチ成長を複数回繰り返した場合に、各成長毎の転位密度減少傾向を調べた。なお、使用した 6 インチ成長用種結晶の転位密度は約 $1.4 \times 10^4 / \text{cm}^2$ である。出発種結晶の転位密度を 1 とした場合、6 インチ成長を 1 回行って得られた 6 インチ単結晶の転位密度、およびそれから種結晶を作製して更に 6 インチ成長を行って得られた 6 インチ単結晶 (繰り返し成長 2 回の単結晶) の転位密度の相対値を

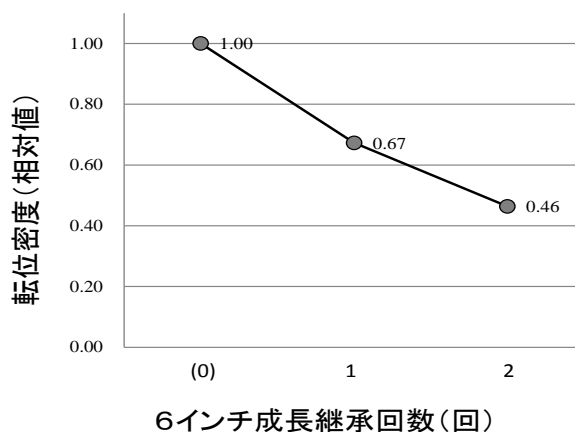


図 III. 2.1.1.2-26 6 インチ単結晶中の総転位密度の繰り返し成長継承回数依存性 (繰り返し回数~2 回)。なお、使用した出発種結晶の総転位密度は約 $1.4 \times 10^4 / \text{cm}^2$ である。

計測した。図 III. 2.1.1.2-26 に評価結果を示す。出発種結晶の転位密度と比較し、1 回の 6 インチ単結晶成長で概ね 33% 減少しており、更にそこからの成長 (繰り返し成長 2 回目) により $(1 - 0.46/0.76) \times 100 \sim 31\%$ の減少が発現している。このように単結晶中の転位密度が概ね $5000 \sim 1.5 \times 10^4$ 個/ cm^2 レベルの場合、安定成長を前

提とした繰り返し成長を行うことにより、成長ごとに約 30%/回の転位密度減少が達成されることが示された。

以上の結果から、

- ・転位欠陥を含めた結晶欠陥の少ない種結晶を使用すること、
- ・窒素ドーピング等による 4H-SiC 安定化等を適用したポリタイプ安定化成長を行うこと、
- ・6 インチ単結晶成長に使用する種結晶の表面に加工残留傷が残留しないように表面加工に留意して種結晶を作製すること、

を主体とする安定成長条件を確立することを前提として、「6 インチ単結晶成長～6 インチ成長用種結晶作製」の成長ループを繰り返すことにより 6 インチ単結晶中の総転位密度が継続的に低減化可能であることが実験的に示された。

これらの結果から、転位密度の最終目標を達成するために、まず出発の 6 インチ成長用種結晶として、総転位密度が約 $1.1 \times 10^4 / \text{cm}^2$ である種結晶を口径拡大成長および再拡大成長プロセスを行うことにより準備し、6 インチ単結晶成長を最大 3 回まで繰り返した。ここで、各回の 6 インチ成長については、成長速度 0.5mm/h 以上、および成長高さ 50mm 以上の単結晶成長が実現可能な条件にて行っている。図 III.2.1.1.2-27 に 3 回の繰り返し成長により得られた 6 インチ単結晶より切り出した転位密度評価用 4 度オフ試験基板の熔融 KOH エッチング後の表面観察写真を示す。

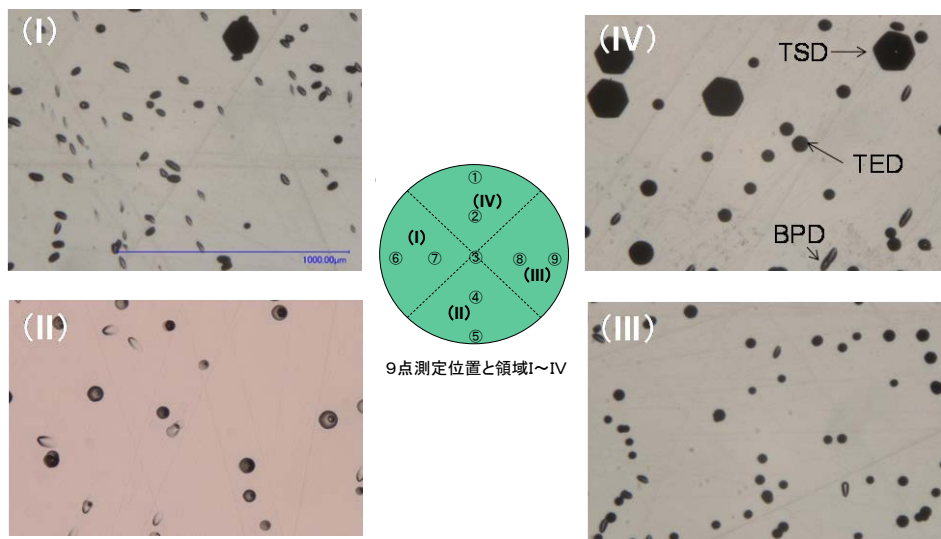
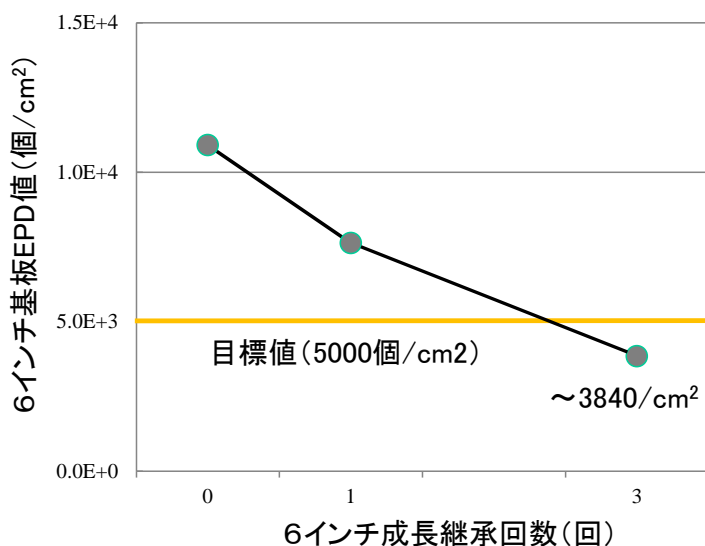


図 III.2.1.1.2-27 総転位密度が約 $1.1 \times 10^4 / \text{cm}^2$ である種結晶を用いて 3 回の繰り返し成長を行うことにより得られた 6 インチ単結晶中の転位欠陥分布状況。6 インチ単結晶より 4 度オフ基板を切り出し、鏡面研磨後に熔融 KOH エッチングを行った。写真はエッチング表面の光学顕微鏡観察像である。各写真 (I)～(IV) は、6 インチ試験片を 4 分割した各領域における代表的なエッチピット分布写真。光学顕微鏡観察の倍率は全て $\times 200$ とした。

試験基板の位置に依存して転位密度にはバラツキが存在すること認められ、図Ⅲ.2.1.1.2-27 に示す 4 か所の観察点の中で最も転位密度が大きい写真(I)では約 4650 個/cm²、また最も小さい写真(II)では約 1340 個/cm²であった。

本試料の計測を更に継続し、図Ⅲ.2.1.1.2-27 中央部の概略図に示す 9 点についてエッチピット計測を行い、それぞれの計測値を平均化することで総転位密度を評価した。なお、転位密度の実際の計測では、転位密度の絶対値の大小に留意して行った。特に、概ね～500 個/cm²レベルのTSDについては、図Ⅲ.2.1.1.2-27 に示す×200 倍視野では、計測にかかるTSDに対応する大六角形ピットの数少なく、このため転位密度を計算する過程で計測値の精度に著しく大きな誤差が生じる可能性が高い。この問題を避けるために、TSDについてはより観察視野の広い×40 倍視野の写真にて密度計測を行った。図Ⅲ.2.1.1.2-28 に、このようにして計算された総転位密度の推移データを纏めた。

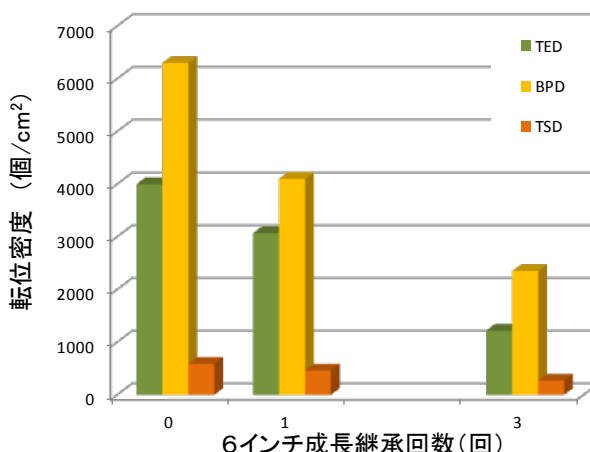


図Ⅲ.2.1.1.2-28 6インチ単結晶中の転位密度の成長繰り返し回数依存性。なお、出発種結晶の転位密度は約 1.1×10^4 /cm²である。

図Ⅲ.2.1.1.2-28 に示すように、6インチ成長を繰り返すことにより総転位密度が漸次減少しており、最終的に3回の繰り返し成長後に得られる6インチ単結晶では、面内9点測定平均(図2-24参照)による総転位密度は3840/cm²まで低減化されていることが判る。このように、本研究開発において確立した成長要素技術を適用することを前提に、6インチ成長の繰り返し成長を継続した結果、6インチ基板のほぼ全域で3840 個/cm²の転位密度が実現されていることを確認し、本プロジェクトにおける転位密度に関する最終目標を達成した。

図Ⅲ.2.1.1.2-29 に、各転位欠陥種の密度推移について纏めた。TSD、TEDおよび

BPDのいずれの転位欠陥についても、本実験においては漸次転位密度が減少しており、最終的に3回の繰り返し成長後には、TSDおよびTEDについて、それぞれTSD=270 個/cm²、およびTED=1220 個/cm²の値が得られている。特にTSDは、近年、酸化膜の膜厚に擾乱を与え、酸化膜の長期信頼性を劣化させることが判明しつつあり[28]、この観点からTSD密度の小さい6インチ単結晶が、今回確立した通常の昇華法をベースとした成長法によって実現可能になっていることは注目に値するものであると言える。一方、BPDについては2350 個/cm²となっており、他の転位欠陥と比較して若干大きな密度値に留まっている。



しかしながら、図Ⅲ.2.1.1.2-29より判るように、3回の繰り返し成長実験においては、転位密度はいまだその減少の途上

図Ⅲ.2.1.1.2-29 図Ⅲ.2.1.1.2-28に示す総転位密度を構成する各転位欠陥種の成長継承回数毎の密度推移。

にあり、繰り返し成長を継続することで更に減少することを示唆しているものと思われる。本研究にて確立した6インチ成長技術においては、今後、繰り返し成長を継続することにより更にBPDを含めた転位欠陥の低減化が実現できる可能性が高いことが期待できる。またこの事実は、6インチ単結晶基盤の量産製造において、量的規模の拡充に伴って加速的に転位密度低減化を確保することを可能にするポテンシャルを本来的に有していることを意味しており、本プロジェクトによって開発した6インチ単結晶製造技術が、工業的な量産技術としても大きなメリットを有していることを意味している。

(5) 6インチ結晶品質評価研究に係る研究成果

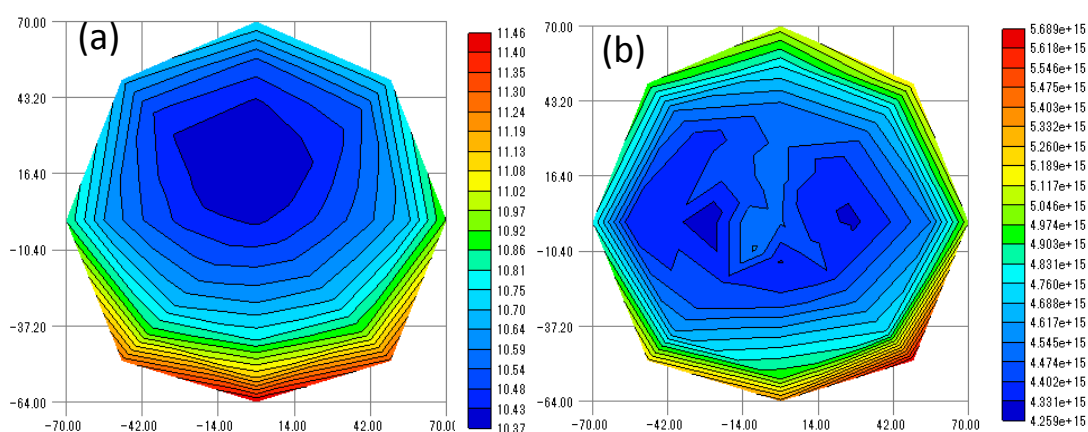
1) 6インチ結晶品質評価研究の目的

6インチ SiC 単結晶ウエハは、そのウエハ表面へエピタキシャル薄膜を成膜したエピタキシャルウエハとしてデバイス製造用に供使される。従って、6インチウエハの実用化を加速するためには、開発した6インチウエハのエピタキシャル成膜適合性を評価し、その課題を先行して抽出すると同時にその課題解決に向けた開発を並行させることが重要となる。また、6インチエピタキシャルウエハの結晶欠陥低減化についても、例えば6インチ基板とエピタキシャル膜界面における転位構造変換などの現象等が知られているように、単に基板結晶のみならず、基板上へのエピ

タキシャル膜への相互作用を含めた、総合的な結晶欠陥制御の観点が必要となるため、開発した基板上へ成膜するエピタキシャル層自身の品質が少なくとも上記のような総合的な結晶欠陥制御に繋がる品質を備えることが最小限必要である。特に、エピタキシャル層の結晶性やエピタキシャル薄膜表面の金属元素汚染等が最終的にデバイス製造や動作特性へ影響する品質因子になる可能性が高い。これらの事情を勘案し、本研究開発項目においては、材料品質および量産性に繋がる開発目標に関する研究開発を行うことにとどまらず、開発した SiC ウエハの最終製品形態、すなわちエピタキシャルウエハの高品質化に繋がる結晶品質評価研究を行った。

2) 6 インチエピタキシャルウエハ試作、評価

成長高さ、成長速度、および転位密度に係る 6 インチ単結晶成長技術課題目標の達成に向けた研究開発の途上で試作される 6 インチ 4H-SiC 単結晶ウエハを用い、



図Ⅲ. 2. 1. 1. 2-30 6 インチ試作ウエハ上に成膜した膜厚 $10\mu\text{m}$ のエピタキシャル層の品質評価結果：(a) 膜厚分布、および(b) 窒素ドーピングのウエハ面内分布

自社にて保有している 6 インチエピタキシャル薄膜の成膜が可能な CVD 炉を使用してエピタキシャル層成膜を試験的に実施した。成膜条件が必ずしも十分に詰められていない状況下でのエピタキシャル層の成膜ではあるが、特に下地基板である 6 インチウエハの転位欠陥やマクロ欠陥が起因となって発生するエピ欠陥以外のエピタキシャル層の品質を評価することにより欠陥以外の品質課題を見極め、必要に応じて 6 インチ単結晶開発にフィードバックすることを目的とした。

図Ⅲ.2.1.1.2-30(a)に、試作した 6 インチウエハを用いて 4H-SiC エピタキシャル薄膜成長を行ったエピタキシャルウエハの面内膜厚分布を示す。ここでエピタキシャル層の膜厚狙い値は $10\mu\text{m}$ である。原料ガスとしてはシラン (SiH_4) およびプロパンガス (C_3H_8) を使用し、成膜温度は約 1600°C である。膜厚分布測定結果から計

算される膜厚バラツキは $\sigma/\text{mean}=2.5\%$ であり、バラツキの少ない良好な膜厚分布が実現されていることが判った。また、図Ⅲ.2.1.1.2-30(b)に、同じ6インチエピタキシャルウエハ試料の窒素ドーピングに関する面内分布測定結果を示す。なお、ドーピング狙い値は $5\times 10^{15}/\text{cm}^3$ である。ウエハの周辺近傍領域でややドーピング量が大きい、全体のドーピングバラツキは、 $\sigma/\text{mean}=7.0\%$ であり、ドーピングバラツキの少ない良好な窒素ドーピング分布が実現されていることも併せて判明した。

以上により、エピタキシャル層の膜厚や、ドーピング濃度については、良好なウエハ面内均一性が得られており、6インチウエハとして、少なくとも面内バラツキに致命的な影響を与える可能性のある材料課題を内在していない品質を有していることを実証した。なお、膜厚およびドーピング分布ともに6インチウエハの周辺領域で大きくなる傾向があることを示唆する結果が得られているが、原料ガス流量、C/Si比、あるいはサセプター面内の温度均一性等のエピタキシャル薄膜成膜条件に関係している可能性が高く、今後、これらの条件改善あるいは最適化により更なる均一性改善が実現可能であると考えられる。

3) TXRF 装置による表面清浄度評価

本項では、エピタキシャル薄膜表面の清浄度を金属汚染の観点から評価する技術手段を調査した。SiC 単結晶ウエハは、一般に不純物拡散速度が他の半導体ウエハと比較して著しく遅く、表面不純物は、デバイス特性に大きな影響を与えないと言われている。しかしながら、デバイス製造に当たり、シリコン (Si) デバイス製造ラインと共有する方法を採るデバイスメーカーが存在する場合、このため、Si デバイス特性へ及ぼす影響の懸念から、Al、Ca、Ti などをはじめとする6インチ SiC ウエハの表面不純物元素の低減化開発のニーズが高まる可能性がある。また、ウエハ表面に残留する金属不純物元素は、6インチ SiC ウエハを前提とするデバイス製造工程によっては、金属不純物元素そのものがプロセス擾乱要因になる可能性が懸念されている。

一般的に半導体ウエハ表面の微量金属不純物測定については、全反射蛍光X線分析装置 (TXRF) が用いられる。この装置は、X線を低角度 (~ 0.05 度) で SiC ウエハ表面入射し、表面上の金属元素から発生する蛍光 X線を分析することで元素種および分布状況を解析する装置である。特に Si 等の既存の半導体ウエハでは実績のある装置であるが、SiC ウエハへの適用性の観点では黎明期にある。この事情から、本装置の SiC ウエハへの適用性ととも、現状ウエハの清浄度の視点から表面品質評価を目的として、TXRF を用いた試験測定を実施した。測定に供した SiC エピタキシャルウエハの口径は4インチであり、エピタキシャル膜厚は $30\mu\text{m}$ である。表Ⅲ.2.1.1.2-3に評価結果を示す。

測定は特に問題は無く、特に、Al元素に関しては、検出限界 (約 $5.7\times 10^{11}/\text{cm}^2$)

以下の残留汚染に留まっている。このようにSiウエハ等の従来半導体ウエハで実績のあるTXRF法が、SiCエピタキシャルウエハについても特段問題なく適用可能であることを確認すると同時に、現状のSiCウエハ市場にて主力製品となっている4インチ4H-SiCウエハの製造過程で行われている最終洗浄プロセスが、十分に金属汚染が除去されている技術レベルにあることが示された。4インチ製造における洗浄工程はそのまま6インチ製造プロセスへ適用されるが、今後6インチウエハの製品事業化を進める上で、並行して6インチ試験ウエハによる基礎データを蓄積し、6インチエピタキシャルウエハの品質評価およびデバイス特性への影響調査を継続していく。

表Ⅲ.2.1.1.2-3 新日鐵住金にて製造のSiCエピタキシャルウエハ(4インチ、膜厚30 μ m)を用いた全反射蛍光X線分析(TXRF)試験測定結果

金属種	汚染量(Atoms/cm ²)	検出限界
Al	検出限界以下	5.657E11 Atoms/cm ²
S	1.6134E12	
Cl	8.88E10	
Ca	6.45E10	
Fe	6.3E9	

(6) まとめ

1) 目標の達成度

本研究開発項目の最終目標「昇華法において、口径6インチ、長さ50mm以上で、有効面積(端部3mmを除く)全域において転位密度 5×10^3 個/cm²以下の結晶を成長速度0.5mm/h以上で実現する」に対して、

口径6インチ、長さ50.2mm、面内9点平均による転位密度評価により6インチ基板のほぼ全域で3840個/cm²の転位密度の結晶を成長速度0.5mm/hで実現し、プロジェクトの最終目標を達成した。

2) 成果の意義

本プロジェクトにて確立した昇華法による6インチ4H-SiC単結晶成長においては、4インチまでの小口径SiC単結晶成長によって確立されているSiC単結晶成長駆動力理論の6インチ成長への適用により、SiC単結晶の効率的量産性につながり得る成長高さおよび成長速度が、4H-SiCポリタイプを維持しつつ可能である

ことを実証した。更に

- ・転位欠陥を含めた結晶欠陥の少ない種結晶を使用すること、
- ・窒素ドーピング等による 4H-SiC 安定化等を適用したポリタイプ安定化成長を行うこと、
- ・6 インチ単結晶成長に使用する種結晶の表面に加工残留傷が残留しないように表面加工に留意して種結晶を作製すること、

を主眼とする、本プロジェクトの研究開発によって確立した各要素基盤技術の適用を前提とした 6 インチ昇華法成長を行うことにより着実な転位密度低減効果が発現し、1 回の成長にて種結晶の転位密度と比較して最大でも概ね約 30~35%の転位密度低減化が可能であることを示した。これは、6 インチ 4H-SiC 単結晶の量産製造の過程を想定した場合、単結晶製造と得られた単結晶から 6 インチ成長用種結晶を作製して更に 6 インチ単結晶成長を行う製造ループを繋いでいく中で、確実な転位密度低減化による 6 インチ単結晶基板の漸次高品質化が得られることを意味しており、確立した単結晶成長技術が、量産性を伴った高品質 6 インチ基板に繋がり得るものであることを示している。

すなわち換言すれば、本共同研究にて得られた転位密度等の品質数値目標の達成にとどまらず、確立した昇華法技術が、量産現場への適用にあたって結晶高さや成長速度等の生産性と同時に量産製造の行う中で転位密度を中心とする結晶品質の漸次向上が可能なポテンシャルを有する技術であることを示すものであり、本プロジェクトにおいて当初より意図した開発目的である「転位欠陥密度の低減化を、大口径単結晶成長に必要な成長条件緒元と両立させつつ、SiC 単結晶の量産製造と高品質化を相乗的に実現可能な製造基盤技術につながり得る要素技術の開発と構築」が達成された。

3) 知的財産権の取得

平成 27 年 2 月末までに、計 27 件の特許出願を行った。うち、2 件は PCT 出願を行い、外国権利の獲得に向け対応中である。

4) 成果の普及

(a) プレスリリース、受賞等

平成 23 年 12 月 6 日には国内にてプレスリリースを実施し、翌日の日本経済新聞全国紙朝刊をはじめとする国内主要誌面に掲載された。

平成 24 年 6 月 13 日に、半導体産業新聞社（現、電子デバイス産業）主催の第 18 回半導体オブ・ザ・イヤー2012 において、半導体電子材料部門優秀賞を受賞した。

(b) 論文発表、社外発表等

査読付き英文論文 9 件を発表。また、学術講演を含む 30 件の社外発表・講演等を実施した。

(c) 展示等

研究開発機関中に試作した 6 インチ基板を下記の通りに展示した。また、その試作展示物の概要を表Ⅲ. 2.1.1.2-4 に示す。

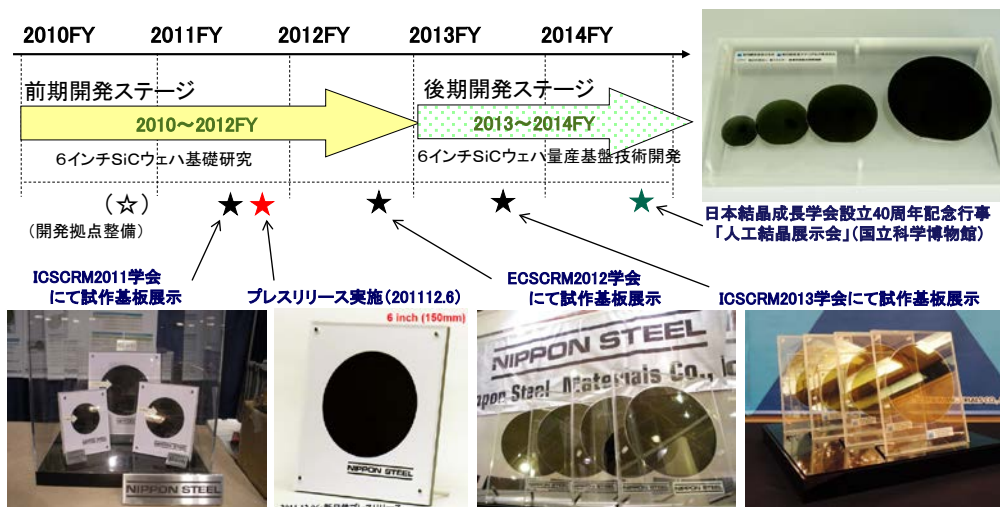
表Ⅲ. 2.1.1.2-3 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (講演・プレス発表等)
	国内	外国	PCT [※] 出願	査読付き	その他	
H22FY	0 件	0 件	0 件	0 件	0 件	1 件
H23FY	3 件	0 件	0 件	3 件	0 件	7 件
H24FY	4 件	0 件	1 件	2 件	0 件	11 件
H25FY	6 件	0 件	1 件	3 件	0 件	7 件
H26FY	12 件	0 件	0 件	1 件	0 件	6 件

※Patent Cooperation Treaty :特許協力条約

表Ⅲ. 2.1.1.2-4 試作 6 インチ基板の展示

番号	展示先	展示期間	展示物
1	International Conference on Silicon Carbide and Related Materials 2011 (ICSCRM2011) 米国、クリーブランド	2011.9.11～2011.9.16	6インチウエハ試作品
2	European Conference on Silicon Carbide and Related Materials 2012 (ECSCRM2012) ロシア、サンクトペテルブルグ	2012.9.2～2012.9.6	6インチウエハ試作品
3	International Conference on Silicon Carbide and Related Materials 2013 (ICSCRM2013) 日本、宮崎	2013.9.29～2013.10.4	6インチウエハ試作品
4	国立科学博物館企画展「美しき機能結晶 人工結晶」	2014.10.28～2015.1.12	6インチウエハ試作品



図Ⅲ. 2. 1. 1. 2-31 6インチ試作ウエハ展示品の外観

参考文献

- [1] 例えば、例えば、特許 04719125 号公報（新日鐵住金）。
- [2] M. Nakabayashi, T. Fujimoto, M. Katsuno, N. Ohtani, H. Tsuge, H. Yashiro, T. Aigo, T. Hoshino, H. Hirano, and K. Tatsumi, Materials Science Forum, 600-603 (2007) p.3.
- [3] T. Fujimoto, N. Ohtani, H. Tsuge, M. Katsuno, S. Sato, M. Nakabayashi, and T. Yano, ECS Journal of Solid State Science Technology, 2 (2013) N3018.
- [4] T.Fujimoto, N.Ohtani, S.Sato, M.Katsuno, H.Tsuge, W.Ohashi, Materials Science Forum 717-720 (2012) p.21.
- [5] 例えば、*SiC Market Report 2013*, Yole Developpement, 2013.
- [6] D.Hobgood, M.Brady, W,Brixius, G.Fechko, R.Glass, D.Henshall, J.Jenny, R.Leonard, D.Malta, St.G.Mueller, V.Tsvetkov, and C.Carter,Jr., Materials Science Forum 338-342 (20009) p.3.
- [7] M. Dudley, N. Zhang, Y. Zhang, B. Raghathamacher, and E. K. Sanchez, Materlas Science Forum 645-648 (2010) p.295.
- [8] N. Ohtani, M. Katsuno, T. Fujimoto, T. Aigo, and H. Yashiro, Journal of Crystal Growth 226 (2001) p.254.
- [9] N. Ohtani, T. Fujimoto, M. Katsuno, T. Aigo, and H. Yashiro, Materials Science Forum 389-393 (2002) p.29.
- [10] 例えば、特許 04719125 号公報（新日鐵住金）。
- [11] A. Lara, A. Munoz, M. Castillo-Rodriguez, A. Dominguez-Rodriguez, Ceramics International 38 (2012) p.1381.

- [12] H. Tsuge, S. Ushio, S. Sato, M. Katsuno, T. Fujimoto, and T. Yano, *Materials Science Forum* 740-742 (2013) p.7.
- [13] N. Ohtani, C. Ohshige, M. Katsuno, T. Fujimoto, S. Sato, H. Tsuge, W. Ohashi, T. Yano, H. Matsuhata, and M. Kitabatake, *Journal of Crystal Growth* 386 (2014) p.9.
- [14] H. Sako, T. Yamashita, K. Tamura, M. Sasaki, M. Nagaya, T. Kido, K. Kawata, T. Kato, K. Kojima, S. Tsukimoto, H. Matsuhata, and M. Kitabatake, *Materials Science Forum* 778-780 (2014) p.370.
- [15] S. Ushio, T. Fujimoto, H. Tsuge, M. Katsuno, S. Sato, K. Yani, H. Hirano, and T. Yano, *Materials Science Forum* 778-780 (2014) p.390.
- [16] G. Geng, J. Suda, T. Kimoto, *Applied Physics Letters* 92 (2008) p.221906.
- [17] G. Geng, J. Suda, T. Kimoto, *Applied Physics Letters* 94 (2009) p.091910.
- [18] R. S. Okojie, M. Xhang, P. Piroiz, S. Tumakha, G. Jessen, and L. J. Brillson, *Applied Physics Letters* 79 (2001) p.3056.
- [19] R. J. Skromme, K. Palle, C. D. Poweleit, L. R. Bryant, W. M. Vetter, M. Dudley, K. Moore, and T. Gehoski, *Materials Science Forum* 389-393 (2002) p.455.
- [20] T. A. Kuhr, J. Q. Liu, H. J. Chung, M. Skowronski, and F. Szmulowicz, *Journal of Applied Physics*, 92 (2002) p.5863.
- [21] M. Mauceri, A. Pecora, G. Litrico, C. Vecchio, M. Puglisi, and D. Crippa, *ECS Journal of Solid State Science and Technology*, 2 (2013) p.N3051.
- [22] G. Regula, M. Lancin, H. Idrissi, B. Pichaud, and J. Douin, *Philosophical Magazine Letters* 85 (2005) p.259.
- [23] E. K. Sanchez, J. Q. Liu, M. De. Graef, and M. Skowronski, *Journal of Applied Physics* 91 (2002) p.1143.
- [24] A.R.Powell, R. T. Leonard, M. F. Brady, St. G. Mueller, V. F. Tsvetkov, R. Trussell, J. J. Sumakeris, H. McD. Hobgood, A. A. Burk, R. C. Glass, and C. H. Carter, Jr., et al *Materials Science Forum* 457-460(2004) p.41
- [25] A.Gupta, P. Wu, V. Rengarajan, X. Xu, M. Yoganathan, C. Martin, E. Emorhokpor, A. Souzis, I. Zwieback, and T. Anderson, et al. *Materials Research Society Symposium Proceedings* 1246 (2010) B01-01
- [26] N. Ohtani, M. Katsuno, H. Tsuge, T. Fujimoto, M. Nakabayashi, H. Yashiro, M. Sawamura, T. Aigo, and T. Hoshino, *Journal of Crystal Growth* 286 (2006) p.55.
- [27] St. G. Mueller, R. C. Glass, H. M. Hobgood, V. F. Tsvetkov, M. Brady, D. Henshall, J. R. Jenny, D. Malta, C. H. Carter Jr, *Journal of Crystal Growth* 211

(2000)p.325.

[28] H. Fujiwara, H. Naruoka, M. Konishi, K. Hamada, T. Katsuno, T. Ishikawa, Y. Watanabe, and T. Endo, Applied Physics Letters 100 (2012) p.242102.

2.1.2 革新的 SiC 結晶成長技術開発

2.1.2.1 革新的 SiC 結晶成長技術開発(その 1)

昇華法を超える低コスト化技術を実証することを目指し、昇華法が抱える「原料枯渇による収量制約」という問題を克服できる成長手法としてのガス法を取り上げ、「高速性、高品質性、長尺化/口径拡大等の各課題に対する要素技術を確立し、口径 2 インチ、長さ 20mm の 4H-SiC 単結晶の成長を実現する」を最終目標として取り組んだ。目標達成のため、

ガス成長装置の開発、高耐久部材の開発、連続成長技術、大口径成長技術、高速成長と高品質成長の両立技術、大口径種結晶上への高速・高品質結晶成長の実証を研究サブテーマとして設定し取り組んだ。装置開発および連続成長、大口径成長は主に日進分室サイトで実施した。高速成長と高品質成長の両立技術は、主に電力中央研究所サイトにて実施した。

以下に、先ずガス成長法の概要を述べた後、研究サブテーマごとの取り組み・成果を下記の順に詳細に述べる。

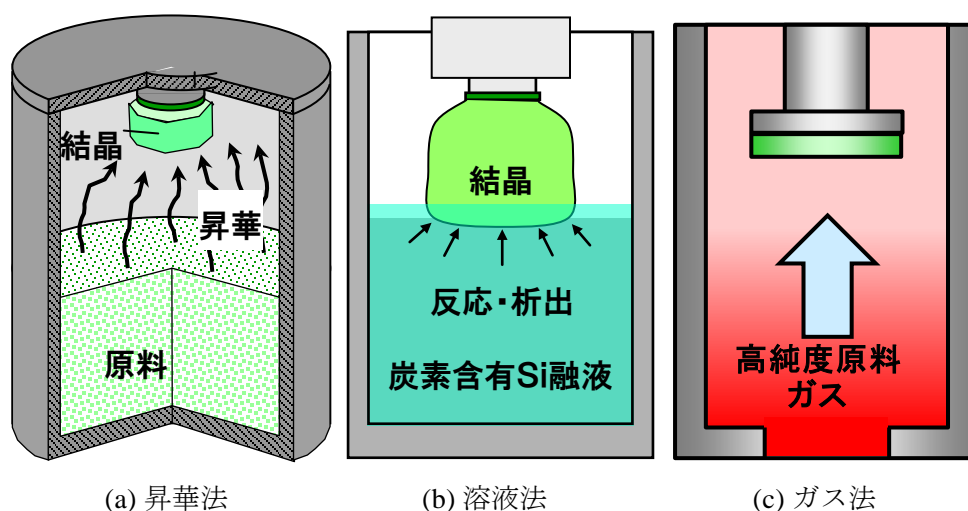
- (1) ガス成長法の概要
- (2) ガス成長装置の開発
 - 1) 結晶表面温度モニタリング技術
 - 2) SiC 多結晶付着防止坩堝構造
- (3) 高耐久部材の開発
 - 1) 坩堝部材の高耐久化
 - 2) カーボン断熱材の高耐久化
- (4) 連続・長尺成長技術
- (5) 大口径成長技術
 - 1) 放熱制御によるデンドライト結晶の抑制
 - 2) 成長速度の向上
 - 3) $\phi 4$ インチ長尺成長の実証
- (6) 高速成長と高品質成長の両立技術（電中研再委託）
 - 1) 気相結晶成長の基本概念
 - 2) 高速・高品質化の手法
 - 3) シミュレーションと結晶成長基礎実験
 - 4) ガス流速の増大による成長速度の向上
 - 5) 高温化による結晶品質向上
 - 6) ガス成長結晶の転位欠陥評価
- (7) 大口径種結晶上の高速・高品質結晶成長
 - 1) $\phi 3$ インチでの高速・高品質成長

- 2) 更なる高速化の進め方
- (8) まとめ
 - 1) 目標の達成度
 - 2) 成果の意義
 - 3) 知的財産権の取得
 - 4) 成果の普及

参考文献

(1) ガス成長法の概要

SiCパワー半導体は、インバータなど電力変換装置の大幅な低損失化に貢献するものとして期待されている。最近では、産業機器や鉄道など一部の分野でSiCパワー半導体の適用が進められているが、広範囲での実用化を実現するためには、SiCバルク単結晶ウェハの生産効率の向上によるコスト低減が必須である。そのため、SiCバルク単結晶を高速かつ高品質に結晶成長させることが求められる。図Ⅲ.2.1.2.1-1に、4H-SiCバルク単結晶の主な結晶成長法の模式図を示す。図Ⅲ.2.1.2.1-1(a)に示す昇華法では、密閉するつぼに封入した固体SiC原料を昇華させて、SiC種結晶上に結晶成長を行う^[1, 2]。この方法は、工業的に現在の主流となっており、直径 150 mm の大口径バルク単結晶が製造されるに至っている。



図Ⅲ.2.1.2.1-1 主な4H-SiCバルク単結晶成長法の概略図。

しかしながら、昇華法における結晶成長速度はおよそ 0.3-0.5 mm/h、結晶長さはおおよそ 50 mmに制限されており、より高い生産性を得ることが望まれている。図Ⅲ.2.1.2.1-1(b)に示す溶液法では、黒鉛製るつぼ内のSi溶液中にCが拡散することで結晶成長が行なわれる^[3, 4]。この方法では、2.0 mm/hの成長速度が得られたことが最近に報告されているが、市販品の供給には至っていない。一方、図Ⅲ.2.1.2.1-1(c)に示すガス法 (HTCVD) は、高純度の原料ガスを連続供給できることから、高品質かつ長尺

なバルク単結晶が得られる結晶成長法として期待されている^{15, 6)}。ガス法を工業的に適用するためには、昇華法を凌駕するような成長速度や品質を得ることが技術的な課題となる。

ガス法による連続・長尺成長を実現する上での主な課題は以下の3点である。

- ① 結晶表面温度モニタリング及び放熱制御
- ② SiC 多結晶の付着防止坩堝構造の検討
- ③ 部材（坩堝、断熱材）の高耐久化

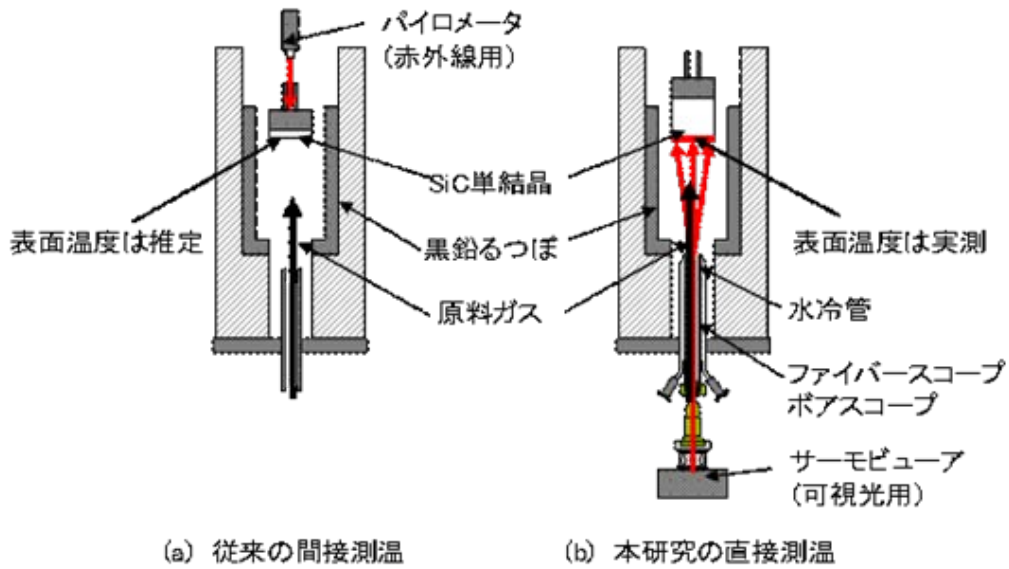
①は、長時間連続成長中に結晶長が随時変化する状況下であっても、結晶表面の温度モニタリングと放熱制御を可能とする技術開発が必要である。②は、長時間安定して原料ガスを坩堝内に連続供給するためには、坩堝排出口に SiC 多結晶が付着することによる閉塞を抑制可能な坩堝構造を確立することが課題である。特に、平成23年度は坩堝排出口のつまりの原因を可視化できるように X 線モニタリング技術の確立を進めた。また、③は、2000℃を超える高温下での反応性ガスによる坩堝劣化抑制が課題であり、長時間の耐久性を有する坩堝、断熱材の構造、材質を開発する必要がある。これらの課題を解決することでガス成長により長尺 SiC インゴットを制御性よく製作可能となり、昇華法を凌駕する低コストウエハ製造技術確立に繋がる。

(2) ガス成長装置の開発

1) 結晶表面温度モニタリング技術

安定した長尺成長のためには数十時間を超える高温処理時間中に成長表面での成長条件を一定に保つ必要があり、結晶表面の温度を直接測定することが不可欠である。但し、現状の昇華法やガス法では結晶裏面からの間接的な温度測定技術の適用に留まっている。例えば、図Ⅲ.2.1.2.1-2(a)に示すように、坩堝外部から種結晶取り付け部の裏側の温度を測定して、その温度からシミュレーションを用いて結晶表面温度を計算して予測することが通常であり、断熱材劣化や成長結晶の形状によって予測温度に誤差が生じていた。具体的には 100mm を超え長尺成長した場合の測定誤差は±10% (±200℃) と見積もられ、安定的に結晶成長を続けることは困難であった。これに対して、図Ⅲ.2.1.2.1-2(b)に示すように、既存の可視光を用いたサーモビューアと原料ガス配管用の水冷管内に設置したファイバースコープ（もしくはボアスコープ）により、測定視野を確保しながら結晶表面温度を測定可能な機構を考案し事業者（デンソー）の保有装置に改造を施した。表Ⅲ.2.1.2.1-1 に、ファイバースコープとボアスコープを用いた場合に観測された黒鉛台座およびるつぼ側壁の温度分布を示す。これらは加熱時の結果である。ファイバースコープでは画像解像度が 3 万画素に対して、ボアスコープでは 30 万画素の解像度を有している。画素数が 10 倍となることで、1 次元の空間分解能は 3 倍程度向上し、結果的にシステムとしての温度測定誤差はファイバースコープが±2% (±40℃) に対して、ボアスコープでは±1% (±20℃) に向上する。ガス法の成長温度制御に適用する上で、十分な精度を持つと判断した。図Ⅲ.2.1.2.1-3

にポアスコープの概観写真を示す。



図Ⅲ.2.1.2.1-2 結晶表面の温度モニタリング手法

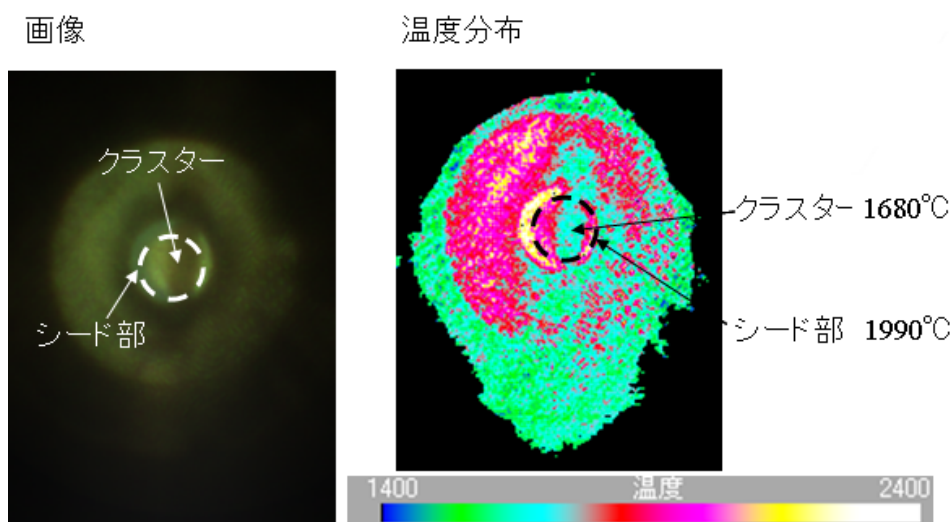
表Ⅲ.2.1.2.1-1 表面温度評価結果

	ファイバースコープ (従来)	ポアスコープ (本事業にて導入)
外径	φ 3mm	φ 6.5mm
長さ	920mm	780mm
視野角	40°	30°
耐熱温度	250℃	150℃
使用圧力	5×10 ⁵ bar ~ 大気圧	
画素数	3万画素	30万画素
温度分布		
測定誤差	±2%(±40℃)	±1%(±20℃)



図Ⅲ.2.1.2.1-3 ボアスコープ外観

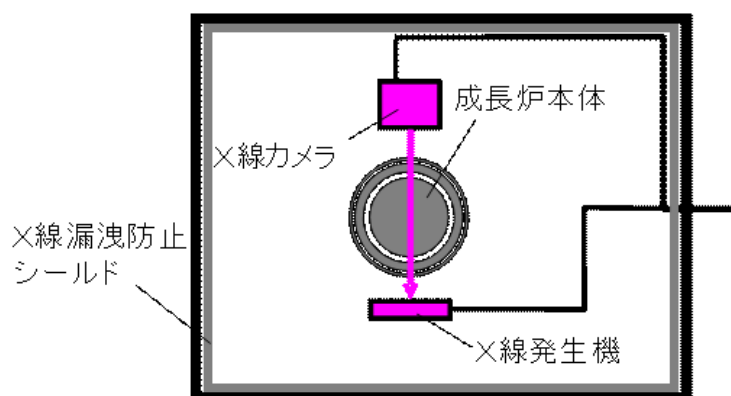
図Ⅲ.2.1.2.1-4 に、ボアスコープによる原料ガス投入時の温度測定の結果であり、得られた画像と温度検定後の温度分布を示す。シード部は 1990℃であり、シードの手前側（上流側）に原料ガスが凝集したクラスターが確認され、その温度は 1680℃であることがわかった。本実験のように台座温度が低温の場合、クラスターが発生することが確認できかつ、クラスター温度も測定することができた。



図Ⅲ.2.1.2.1-4 ボアスコープによる温度測定結果

2) SiC 多結晶の付着防止坩堝構造

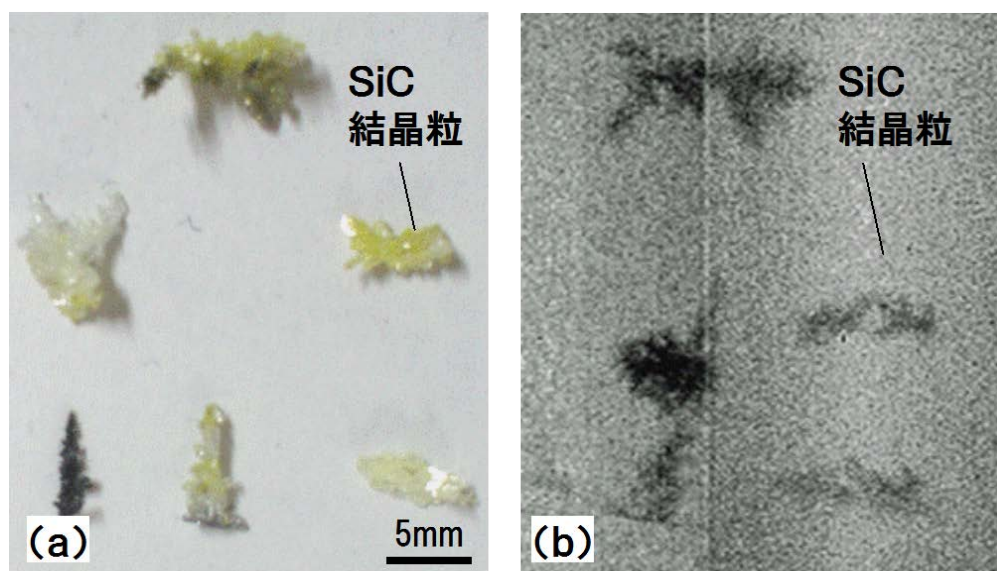
ガス法では、台座に配置されたシード上だけでなく、それ以外の不要な部分にも結晶が付着する。特に坩堝の排出口付近は温度が低く、大量の多結晶が付着することで、結果的に排出口が閉塞してしまう。これにより原料ガスを排出できなくなり、長時間の成長が困難となる。この課題を解決するために、まずは排出口付近での多結晶の発生過程を検知する必要がある。そこで、排出口付近での閉塞防止技術の開発に向けた第一歩として、装置排出口付近の多結晶の発生過程を X線透視機構でモニタリング可能であるかを検証した。



図Ⅲ.2.1.2.1-5 X線透視機構の配置図（上面図）

X線透視機構の配置図（装置上面からの投影図）を図Ⅲ.2.1.2.1-5に示す。X線透視装置は、ガス成長炉の筐体内に配置した。また、X線の漏洩対策として筐体内にX線漏洩防止シールドを設置し、筐体外へのX線漏洩量が法定基準以下であることを予め確認している。

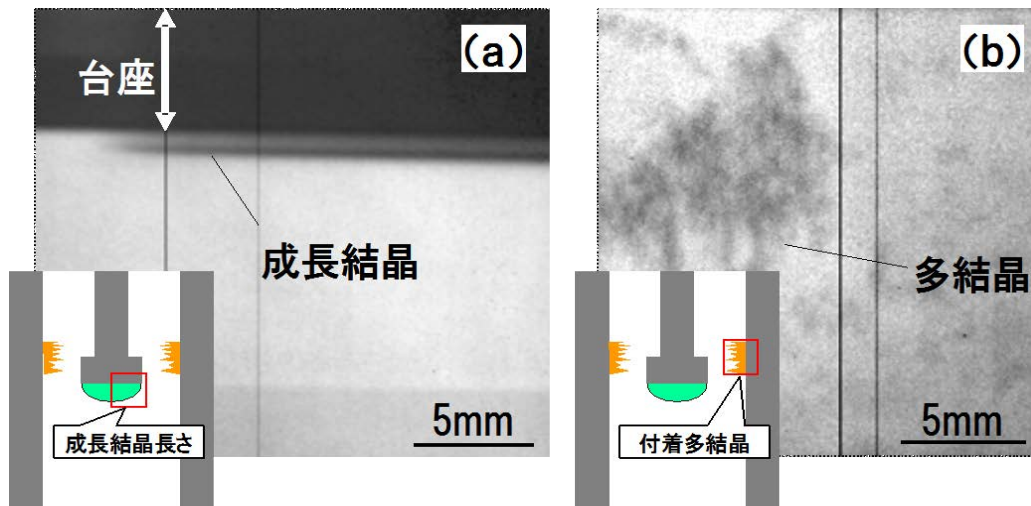
設置したX線透視機構の性能を確認するため、まずSiC多結晶の観察が可能か検証実験を実施した。図Ⅲ.2.1.2.1-6(a)に示すような厚さ2mm程度のSiC結晶粒を成長炉の坩堝内に配置し、X線透視機構で観察した。その結果、図Ⅲ.2.1.2.1-6(b)に示すように成長炉外部からの透視観察が可能であることを把握した。



図Ⅲ.2.1.2.1-6 (a): SiC 多結晶粒、(b): X線透視機構による観察像

次に、成長中の炉内状況のモニタリングにX線透視機構を適用した。実験手順は、坩堝内に台座を配置し、RF加熱により坩堝を加熱した。その後、炉内温度が約2300℃

まで上昇したことを確認し、シラン (SiH₄)、プロパン (C₃H₈) を炉内に供給して結晶成長させた。成長中の炉内に設置したX線透視機構にて観察を行った結果を、図Ⅲ.2.1.2.1-7に示す。図Ⅲ.2.1.2.1-7(a)は成長結晶付近を観察したもので、台座上に成長するSiC層が確認できる。また、図Ⅲ.2.1.2.1-7(b)は排出口付近を観察したものであるが、多結晶が坩堝壁に付着している状況が確認できた。これらの結果から、設置したX線透視装置にて成長中の炉内の状況観察が可能であると判断した。



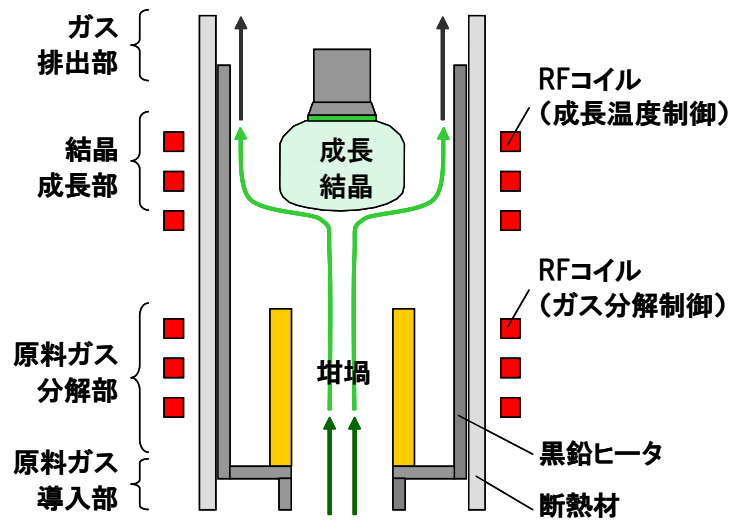
図Ⅲ.2.1.2.1-7 (a):成長結晶膜観察、(b):排出口付近の多結晶付着状況観察

(3) 高耐久部材の開発

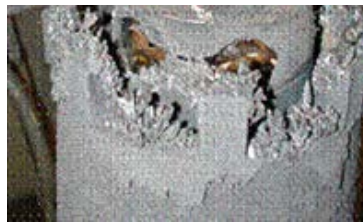
ガス法では、高温化で原料ガスがカーボン製部材（坩堝、断熱材）に接触または吸収されることで反応し、その特性を変化させる。ガス成長炉における各カーボン製部材（坩堝、断熱材）の位置を図Ⅲ.2.1.2.1-8の概略図に示す。本現象により部材の機械的物性の変化、熱的物性変化が生じ、結果として坩堝部材の破損、断熱材の断熱性能劣化が引き起こされる。このため長尺連続成長を達成するためには、坩堝部材と断熱部材の劣化を抑制することが重要である。昇華法に対する低コスト化効果を引出すことを考慮し、部材の繰返し使用を前提とした場合に、100 時間以上の耐久性が必要だと判断している。

1) 坩堝部材の高耐久化

坩堝部材の劣化現象については、本事業開始前に事業者（デンソー）においてカーボン製坩堝部材を基材とする坩堝の劣化現象について分析した。その結果、カーボン製坩堝部材は、ガス成長雰囲気下では、水素ガス、シランガスがカーボンと反応を引き起こすことで、坩堝部材が破損することが明らかとなった。破損したカーボン部材の様子を図Ⅲ.2.1.2.1-9に示す。



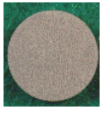
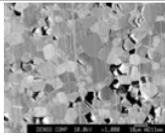


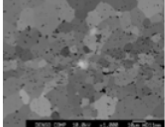
図Ⅲ.2.1.2.1-8 ガス成長炉の概略図



図Ⅲ.2.1.2.1-9 破損したカーボン坩堝部材

高耐久化の考え方として、カーボン製坩堝部材に比べ成長雰囲気ガスとの反応が急速に進行しないと予測される高融点金属炭化物の粉末焼結の適用を対策方針とした。候補となる金属炭化物をTaC、NbCとして材料の絞込みを行った。極力真密度に近い“かさ密度”を確保可能な条件で、小型試料（φ10mm）をHIP（Hot Isotropic Pressing）により焼結成型し、ガス成長環境雰囲気下に曝して劣化状況を把握した。なお、HIP処理条件は、2000℃×980MPaである。表Ⅲ.2.1.2.1-2 に焼結で得られたTaC、NbCの初期の表面状態と、耐熱性評価（2400℃、Ar雰囲気、5h曝露）、成長雰囲気評価（2400℃、SiH₄-C₃H₈-H₂雰囲気、5h曝露）各々の試験後の状況を示す。いずれも、カーボン部材で生じる劣化現象は見られない。

表Ⅲ.2.1.2.1-2 TaC、NbC 焼結試料の評価結果

(融点)	かさ密度 真密度	CIP(200MPa-RT) → HIP後		耐熱性 (Ar、2400℃)	反応性 (SiH ₄ -C ₂ H ₆ -H ₂ 、2400℃)
		外観	試料組織		
TaC (3880℃)	$\frac{14.77}{14.47}$			一部に膨れ有 (原因不明)ものの 破損なく ハンドリング可能	破損なく ハンドリング可能 
NbC (3500℃)	$\frac{7.96}{7.82}$			破損なく ハンドリング可能	破損なく ハンドリング可能

次にこれらの金属炭化物部材の高温下での強度を比較するため、2000℃、Ar 雰囲気、3 点曲げ試験を実施した。試験方法は、セラミックの強度試験で行われる試験法に準拠して実施した。試験片は 3mm×4mm×34mm でHIP焼結で作成した。測定は、最高加熱温度 2000℃、Ar 雰囲気常圧下、変位印加速度 0.5mm/分、支点間距離 30mm で実施した。各試料の応力-変位量特性結果を表Ⅲ.2.1.2.1-3 にまとめる。なお、曲げ弾性率は応力-変位特性のリニア領域から求めた値である。

表Ⅲ.2.1.2.1-3 高温下での TaC、NbC の応力-変異量特性評価結果

試料	寸法 (厚さ:mm×幅:mm)	試験温度 (℃)	変位量 (mm)	最大荷重 (N)	曲げ強度 (MPa)	曲げ弾性率 (GPa)	破断
TaC	3.01×4.01	2000	0.29	172.9	213.8	63.4	有り
NbC	3.01×4.01	2000	2.03	205.7	254.5	59.6	無し

試験により TaC は 213.8MPa で破断したものの、NbC は曲げ強度 254.5MPa でも破断することがなかった。従って、NbC に比較し TaC は高温下で脆いと判断した。そこで、NbC を耐久部材候補とし実用部材サイズで耐久性を検証するため SPS 法 (Spark Plasma Sintering) による成型加工を実施した。成長炉内の坩堝部材は、形状として円筒形状、円板形状が必要となる。

SPS 法は、HIP 法に比べて容易に円筒形状のような曲面を有する部材にも適用できる可能性があるため、るつぼ材作製には適した方法であると考え採用した。また使用した SPS 装置は、300 トン、20kA の加圧及び通電電流能力を有する大型装置である。

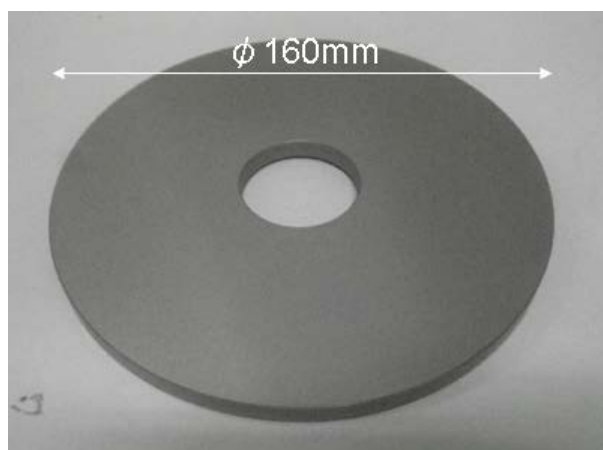
φ80mm×h 70mm の SPS 焼結円筒部材を組み合わせて、φ80mm×h 200mm の NbC 円筒部材を成形した。成形した部材を、図Ⅲ.2.1.2.1-10 に示す。本部材は、成長雰囲気下に晒して現状 50 時間の利用後も破損なく成長に適用できている。今後も継続評価を進める。



図Ⅲ.2.1.2.1-10(a)

NbC 部材の接合技術を用いて成形した $\phi 80\text{mm} \times h200\text{mm}$ の坩堝部材

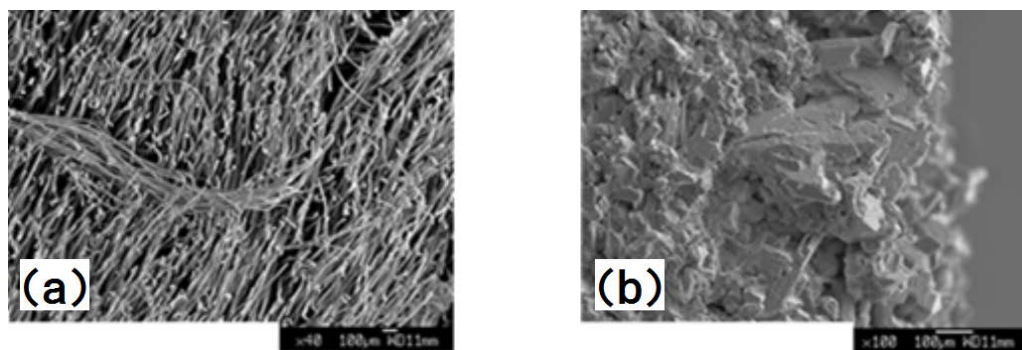
次に円板形状部材の製作について述べる。炉内実用部材として、 $\phi 160\text{mm} / \phi 35\text{mm} \times t5\text{mm}$ の穴開き円板の製作を行った。円板形状部材の製作には、SPS、HP、HIP など従来から利用されている焼結装置で可能であるが製作に必要な型製作コストの低い HP を採用した。図Ⅲ.2.1.2.1-10(b) に円板形状部材の写真を示す。



図Ⅲ.2.1.2.1-10(b) NbC 部材の円板形状部材

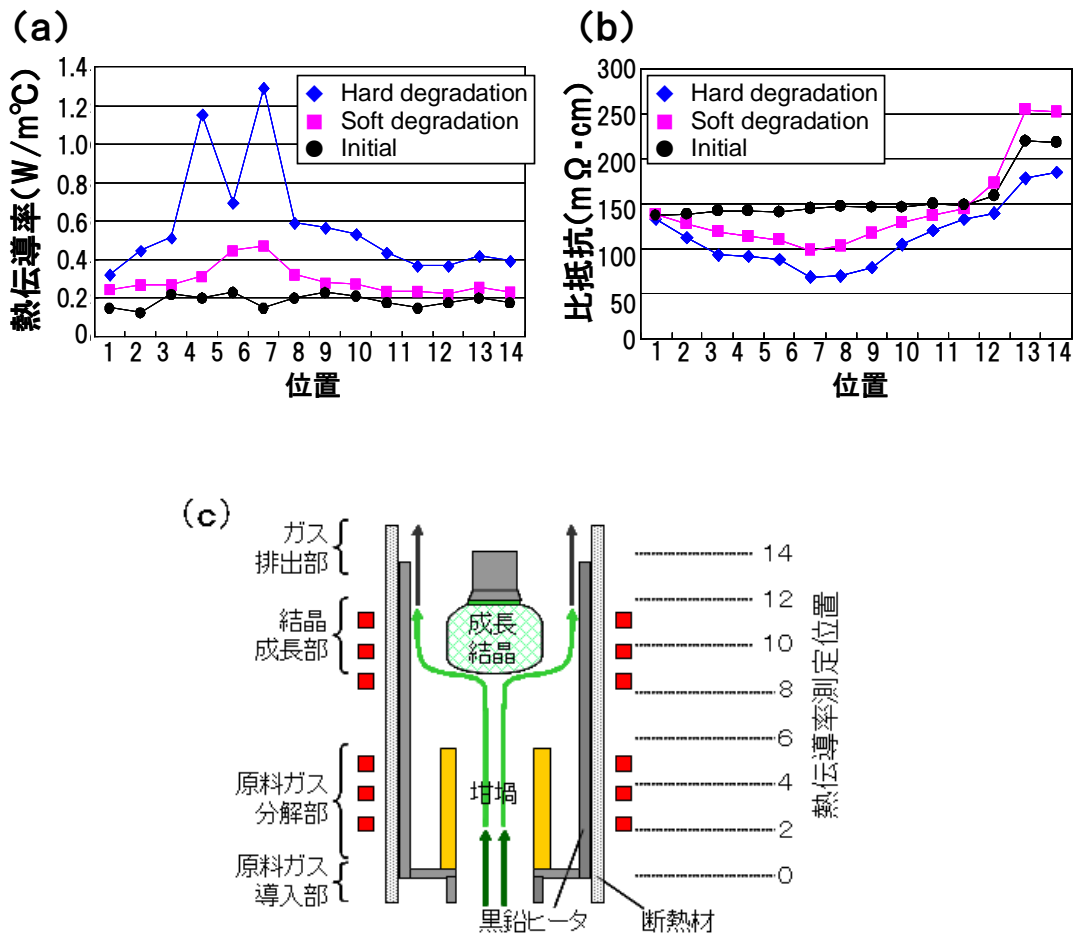
2) カーボン断熱材の高耐久化

図Ⅲ.2.1.2.1-11 にカーボン断熱材の(a)：初期、(b)：劣化後の組織観察写真を示す。初期には繊維状の組織構造であったものが劣化後は固形物で組織が埋め尽くされ繊維状組織が全く観察されない。繊維状組織による断熱性能が劣化後に維持できなくなる原因は Si 系ガス浸透によるこのような組織構造の変化にあると考えた。そこで、この劣化状態を定量化するため断熱材の成長炉内における位置毎の熱伝導率分布と比抵抗分布を測定した。その結果を各々図Ⅲ.2.1.2.1-12(a)、(b)に示す。図Ⅲ.2.1.2.1-12 は、初期の断熱材 (Initial)、劣化により重さが 60 g 増加した断熱材 (Soft degradation)、重さが 1300 g 増加した断熱材 (Hard degradation) の 3 種類の比較を示す。Hard degradation の状況で、使用時間は 24 時間である。劣化が進むにことよって熱伝導率が増加し、比抵抗が減少していることが明らかとなった。

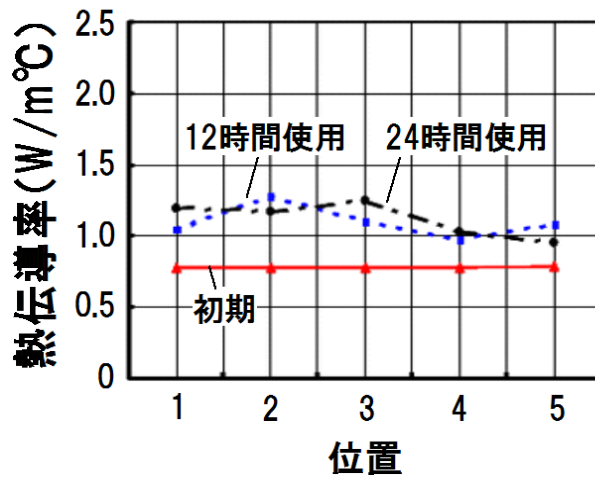


図Ⅲ.2.1.2.1-11 カーボン断熱材の組織構造 (a): 初期状態、(b): 劣化後

なお、この現象は断熱材中に積極的に Ar ガスを導入しても抑えることはできなかった。そこで断熱材内面にガス浸透性の低いカーボン層を貼りつけて、断熱材への SiC 吸着劣化防止効果を検討した。ガス浸透性の低いカーボン層による保護構造にしたときの断熱材の熱伝導率変化を調べた。図Ⅲ.2.1.2.1-13 に熱伝導率の断熱材中の位置分布を示す。初期 $0.8\text{W/m}^{\circ}\text{C}$ から 224 時間使用後に $1.2\text{W/m}^{\circ}\text{C}$ まで増加し、1.5 倍程度の変化量が確認され、50 時間使用後には約 2.5 倍程度に増加した。保護構造がない場合には、図Ⅲ.2.1.2.1-212(a)に示すように 6 倍の増加を示していることから保護構造の効果は大きく、長時間の成長炉内で使用に対してその効果を実証できた。



図Ⅲ.2.1.2.1-12 カーボン断熱材の劣化後の特性分布
 (a) : 熱伝導率、(b) : 比抵抗、(c) : 炉内の測定位置イメージ

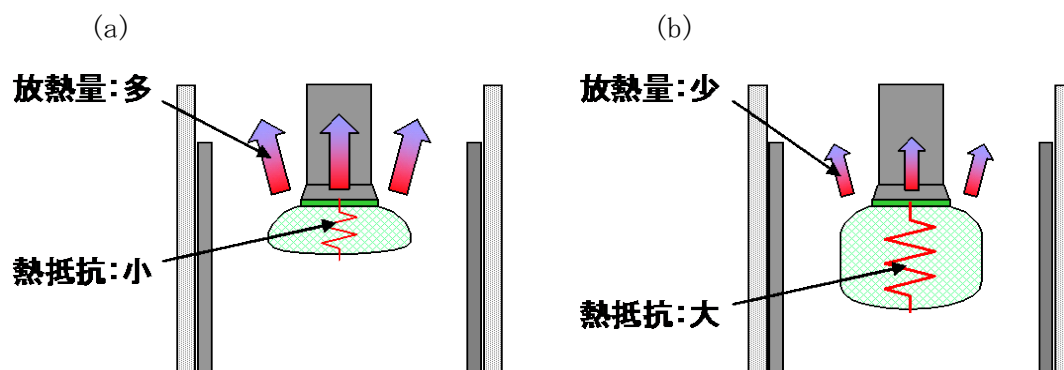


図Ⅲ.2.1.2.1-13 断熱材内面の保護構造適用品の使用時間に対する熱伝導率変動

(4) 連続・長尺成長技術

前述のガス成長炉の概略図(図Ⅲ.2.1.2.1-7)に示すように、成長炉は原料ガス導入部、原料ガス分解部、結晶成長部、ガス排出部から構成される。原料としてシラン(SiH_4)、プロパン(C_3H_8)を用い、加熱はRF加熱にて 2400°C 前後で加熱し原料ガス分解部(坩堝部)に導入する。その坩堝直上にシード(種結晶)を配置し、結晶成長部とする。結晶成長部は原料ガス分解部よりも低い温度となっており、この温度差が結晶成長の駆動力となって成長する。

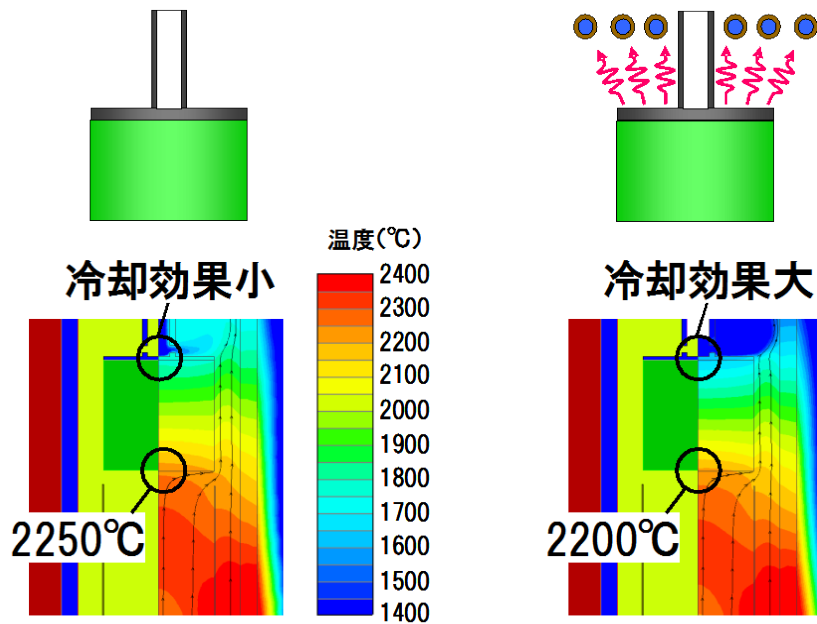
結晶が長尺化する時の課題は、放熱性の低下による成長レートの低下にあると考える。この現象は、図Ⅲ.2.1.2.1-14に模式的に示すように、成長量増加に伴ってインゴット自体の熱抵抗が増加し、裏面の放熱性が乏しくなる。その結果、成長駆動力である温度差が取れなくなり、成長の維持が難しくなると考える。従って、結晶成長部の放熱を適度に行い、成長温度の維持を制御することが必要である。そこで結晶裏面から強制的に冷却させる水冷コイルを設けた場合のシミュレーションを実施した(図Ⅲ.2.1.2.1-15)。その結果、図Ⅲ.2.1.2.1-16に示すように、従来の装置構成では6mmしか成長しなかったが、放熱性を高めることで成長面温度を安定的に制御でき、50mm以上の成長が可能となることが分かった。



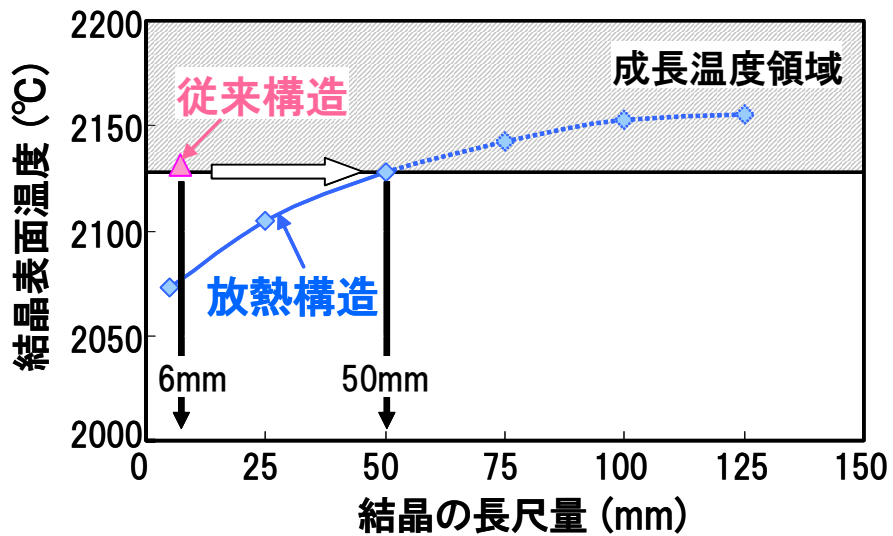
図Ⅲ.2.1.2.1-14 放熱のイメージ (a):成長初期 放熱性大、(b):長尺時 放熱性悪化

(a) 水冷コイルなし

(b) 水冷コイルあり



図Ⅲ.2.1.2.1-15 放熱シミュレーション構造 (a): 従来構造、(b): 放熱構造



図Ⅲ.2.1.2.1-16 放熱構造適用による長尺量シミュレーション結果

抽出した装置コンセプトを確認するため、放熱構造を装着した成長装置を設計し導入した。装置のコンセプト (図Ⅲ.2.1.2.1-17) と外観 (図Ⅲ.2.1.2.1-18) を示す。放熱構造として SUS 製の水冷装置を備えた。また更に、結晶表面温度モニタリング技術、およびX線透視機構も併せて設置し前述の成長領域や多結晶付着現象等のモニタリングも可能な構成とした。

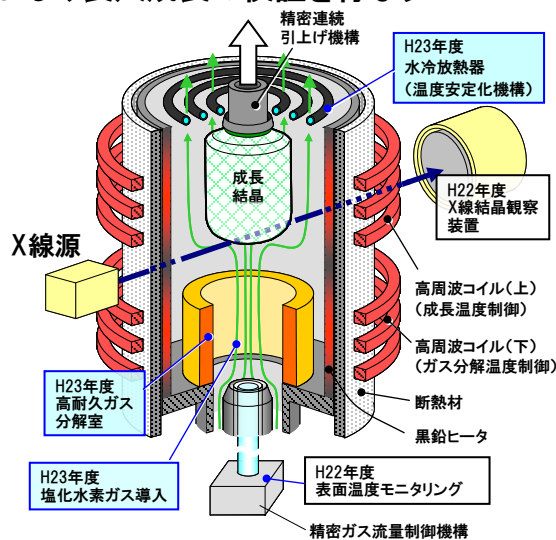
長尺成長炉改造

【目標】 既設装置の改造により長尺成長の検証を行なう

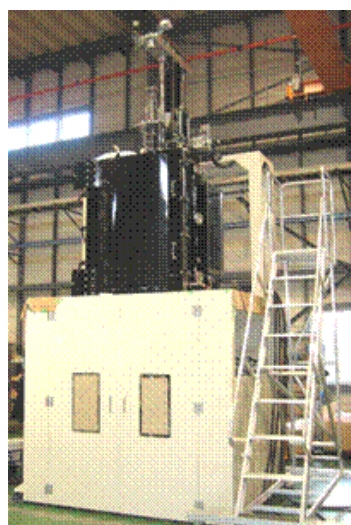
長尺成長検証炉の改造

主な仕様

- ・温度制御 2000~2500°C
(成長部 温度安定化機構を追加)
- ・有効加熱ゾーン φ200mm×H500mm
(上下2ゾーン加熱)
- ・原料ガス 水素、シラン、プロパン、
塩化水素、アルゴン、窒素
(塩化水素ガス導入機構を追加)
- ・真空度 到達圧力 1Pa以下
- ・減圧コントロール 13Pa~75kPa
- ・るつぼ移動、昇降、回転が可能
(高耐久ガス分解室を追加)
- ・結晶部移動、昇降、回転が可能
- ・φ6インチ対応

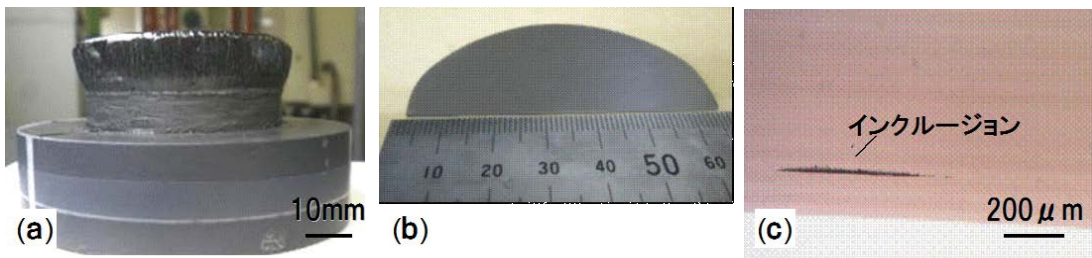


図Ⅲ.2.1.2.1-17 ガス成長炉 装置コンセプト



図Ⅲ.2.1.2.1-18 ガス成長炉 装置外観

本装置にて成長した結晶とそれから切り出した口径2インチウエハを図Ⅲ.2.1.2.1-19に示す。成長したSiC結晶長は15mmで、平均成長速度は0.6mm/hである。更に、成長結晶の断面評価から成長結晶中に坩堝部材の剥離に起因したと推定するインクルージョンが混入していることを把握した。この結果から、平成24年度の間目標(口径2インチで結晶長:10mm以上の成長)の達成、並びに導出した装置コンセプトによりガス成長可能であることを確認できた。

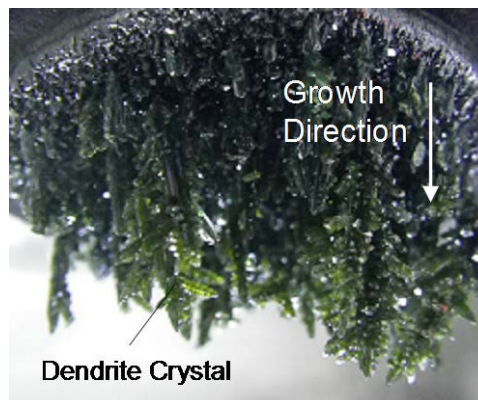


図Ⅲ.2.1.2.1-19 (a):ガス成長結晶、(b):口径2インチウエハ、(c):結晶断面光顕像

(5) 大口径成長技術

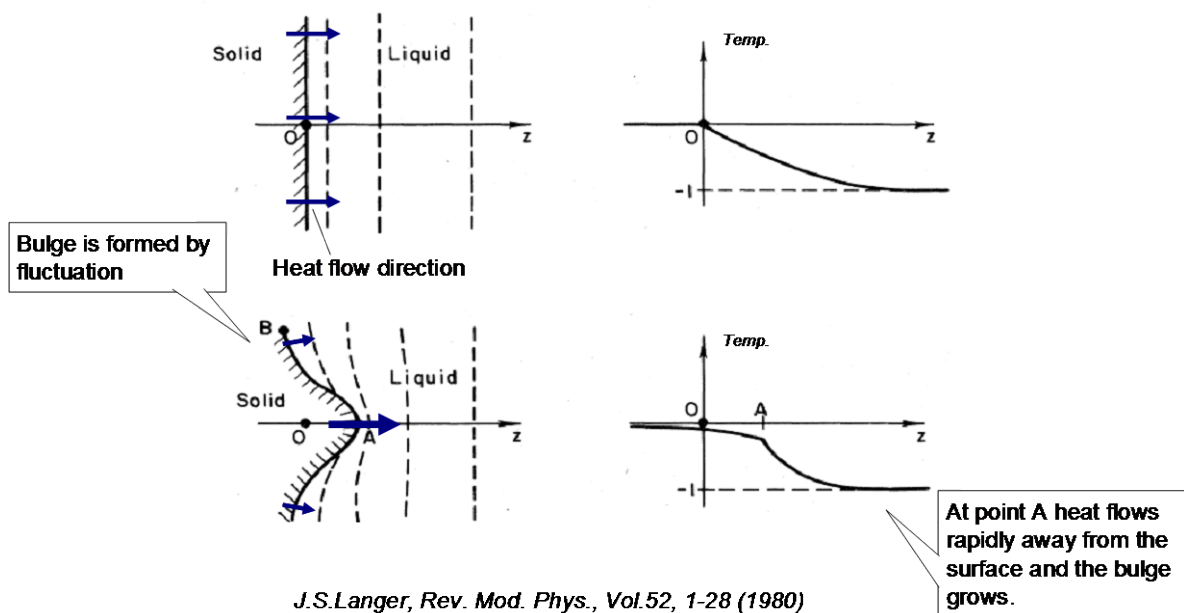
1) 放熱制御によるデンドライト結晶の抑制

デンドライト結晶とは、図Ⅲ.2.1.2.1-20に示すような、成長結晶の表面に現れる樹状の結晶である。このデンドライト結晶が発生すると、バルク単結晶成長を阻害する。そのため、どのような条件であればデンドライト結晶を抑制できるかの解明は、連続長尺成長を行ううえで解決しなくてはならない課題である。



図Ⅲ.2.1.2.1-20 ガス成長法で発生したデンドライト結晶

デンドライト結晶は、一般に融液成長において発生が観察されている。図Ⅲ.2.1.2.1-21に示すように、この発生メカニズムはマリNZ・セカーカの不安定性と呼ばれる^[7]。固液界面において、熱が結晶から融液側に放熱される状況において、成長が不安定になるといものである。成長が不安定になると、表面エネルギーとの兼ね合い次第ではあるが、デンドライト結晶が発生する。なお、図Ⅲ.2.1.2.1-21の右側のグラフが示すように、放熱方向が結晶 → 融液というのは、温度分布で言い換えると、(結晶の表面温度) > (融液の温度) という状況である。すなわち本来 (結晶の表面温度) < (融液の温度) であるはずの温度分布が結晶近傍において逆転し、(結晶の表面温度) < (融液の温度) となった場合に、デンドライト結晶が発生する。

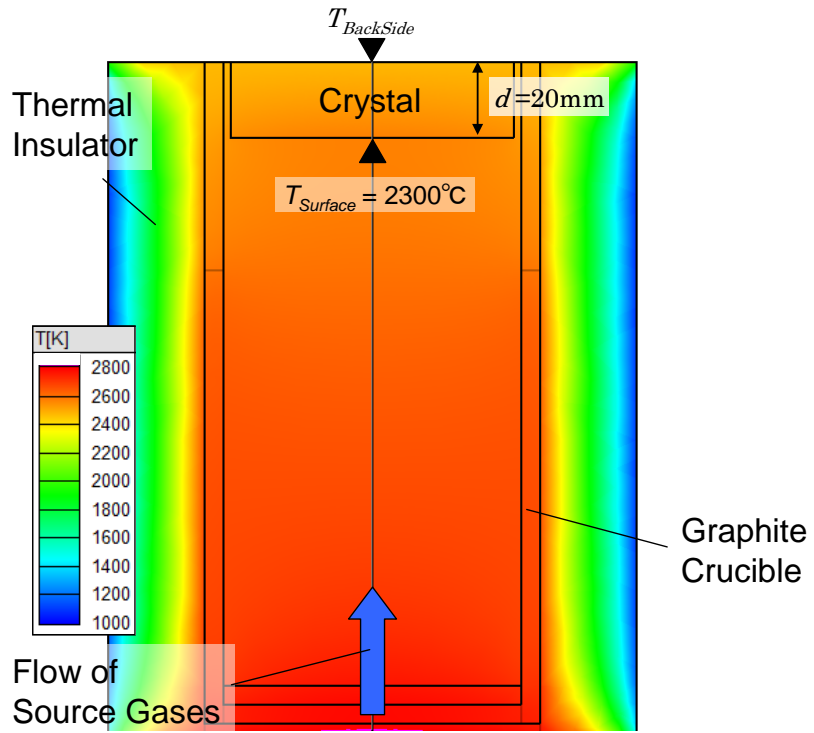


図Ⅲ.2.1.2.1-21 マリンズ・セカーカの不安定性の模式図

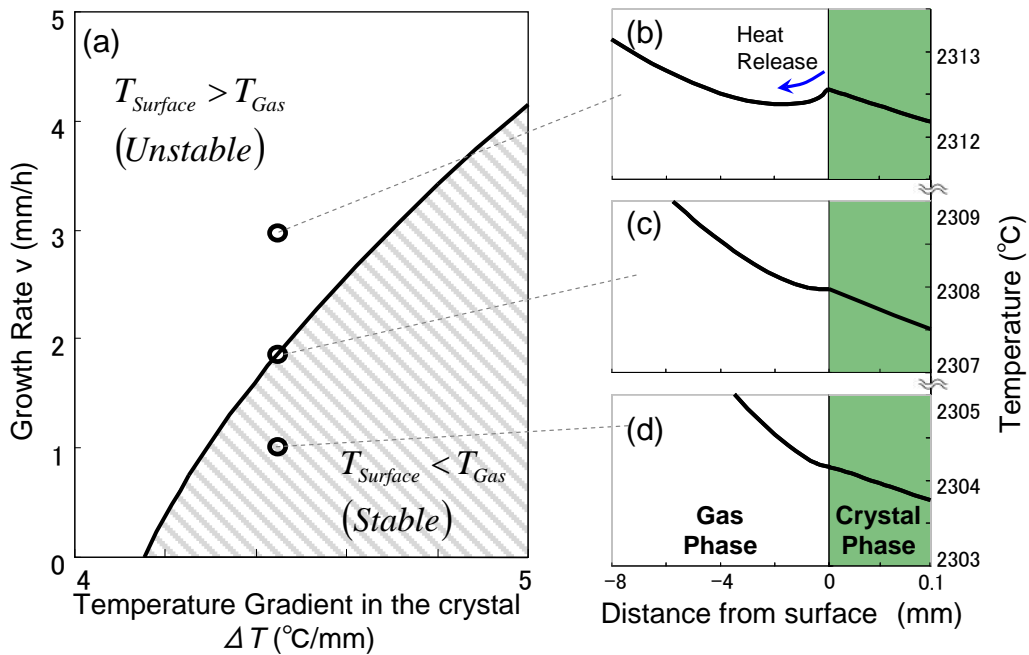
この理論をガス成長法に当てはめてみると、(結晶の表面温度) > (気相の温度) という条件となったときにデンドライト結晶が現れると推測される。

温度分布シミュレーションにより、どのような条件で結晶近傍において(結晶の表面温度 $T_{Surface}$) > (気相の温度 T_{Gas}) となるかを検討した。図Ⅲ.2.1.2.1-22 に作成したモデルでの炉内の温度分布の一例を示す。結晶の表面温度 ($T_{Surface}$) は 2300°C に固定し、結晶裏面温度 ($T_{BackSide}$) を変えることで、結晶内の垂直方向温度勾配 (∇T) をパラメータとした。なお、裏面温度 ($T_{BackSide}$) は表面温度 ($T_{Surface}$) より低温となる範囲とした。また表面には結晶化に伴う発熱反応を考慮し、計算を行った。図Ⅲ.2.1.2.1-23 に計算結果を示す。図Ⅲ.2.1.2.1-23(a) は結晶内の垂直方向温度勾配と成長速度による影響を示している。成長速度が高速であるとき、もしくは垂直方向温度勾配 (∇T) が小さいときに、結晶近傍において、(結晶の表面温度 $T_{Surface}$) > (気相の温度 T_{Gas}) となることを確認した。たとえば、図Ⅲ.2.1.2.1-23 (b) に示した通りである。

この結果より高速成長であっても、垂直方向の温度勾配 (∇T) が十分大きければ、デンドライト結晶の発生なく、成長できると推測される。



図Ⅲ.2.1.2.1-22 炉内の温度分布のシミュレーション結果の一例



図Ⅲ.2.1.2.1-23 炉内の温度分布のシミュレーション結果の一例

この計算結果をもとに結晶内の垂直方向温度勾配を約 $14^{\circ}\text{C}/\text{mm}$ と大きくとり、長尺成長実験を行った。実験結果を図Ⅲ.2.1.2.1-24 に示す。平均 $0.6\text{mm}/\text{h}$ で 30mm まで成長することに成功した。成長表面にはデンドライト結晶は発生していない^[8, 9, 10]。



図Ⅲ.2.1.2.1-24 φ3"×30mm 結晶

2) 成長速度の向上

更なる長尺成長のためには、「成長時間の延長」もしくは「成長速度の向上」のいずれかが必要である。今回は「成長速度の向上」を検討した。

成長速度を表す基本式として式1に示ようにヘルツ・クヌーセンの式がある。ここでR:成長速度、 γ :凝集係数、 v :結晶分子の体積、 P :投入した原料分圧、 P_e :飽和蒸気圧、 m :結晶分子の質量、 k :ボルツマン定数、 T :絶対温度である。

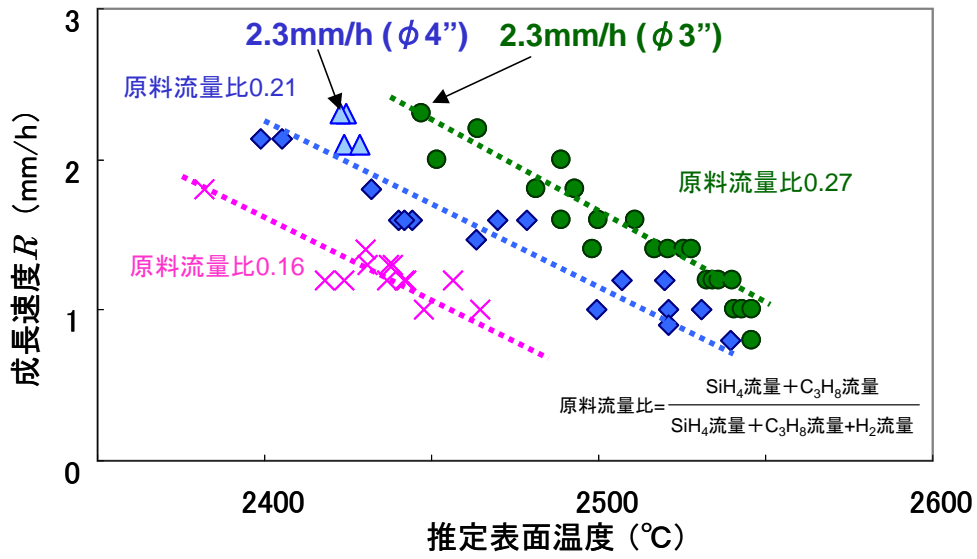
$$R = \gamma \frac{v(P - P_e)}{\sqrt{2\pi mkT}} \dots\dots \text{式1}$$

この式より、投入原料分圧 P を大きくすることで成長速度 R が向上することが分かる。(投入原料分圧 P を大きくする) = (原料濃度の濃いガスを流す) であるため、式2に示す原料流量比を変えて成長実験を行った。

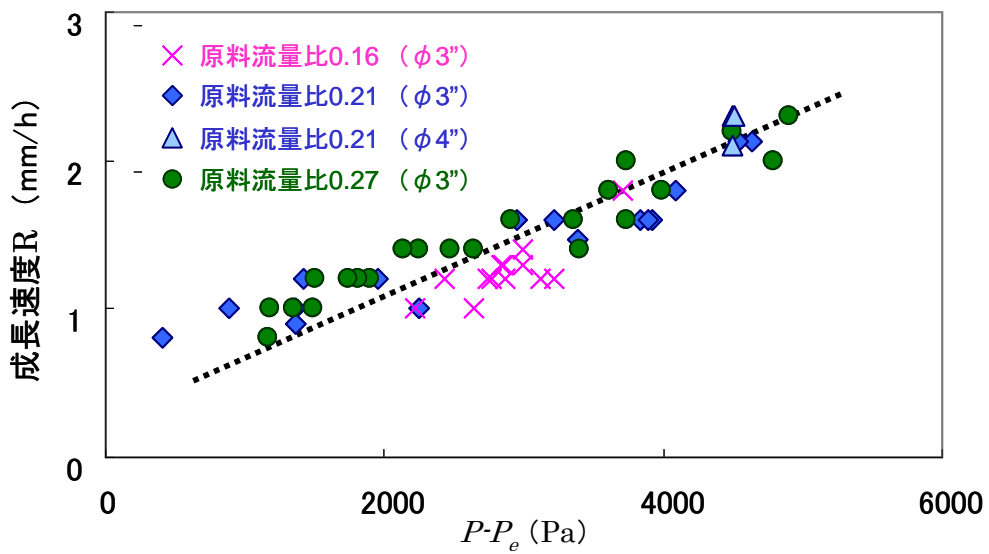
$$\text{原料流量比} = \frac{\text{SiH}_4 \text{流量} + \text{C}_3\text{H}_8 \text{流量}}{\text{SiH}_4 \text{流量} + \text{C}_3\text{H}_8 \text{流量} + \text{H}_2 \text{流量}} \dots\dots \text{式2}$$

実験結果を図Ⅲ.2.1.2.1-25に示す。原料流量比を大きくすることで、高温であっても高速成長できることを確認した。たとえば、結晶表面温度が 2450°C のとき、原料流量比 0.16 では、成長速度が 1mm/h 程度にあるのに対して、原料流量比 0.27 では、2mm/h 以上の高速成長ができています。

更に、図Ⅲ.2.1.2.1-26に横軸を $P - P_e$ 、縦軸を成長速度 R としてプロットしなおしたグラフを示す。この結果より成長速度 R は $P - P_e$ に比例して向上することが確認できた。この結果は、式1と比較しても妥当な結果と思われる。



図Ⅲ.2.1.2.1-25 結晶表面温度と成長速度の関係



図Ⅲ.2.1.2.1-26 $P-P_e$ と成長速度の関係

3) $\phi 4$ インチ長尺成長の実証

これまで検討した結果を踏まえて長尺成長実験を行った。原料流量比は 0.21、表面温度は 2450°C 近辺を保つよう制御して、成長実験を行った。結晶内の垂直方向温度勾配は、デンドライト結晶が発生しないよう十分大きくしている。実験結果を図 III.2.1.2.1-27 に示す。平均 1.6mm/h の成長速度で 43mm まで成長することに成功した。

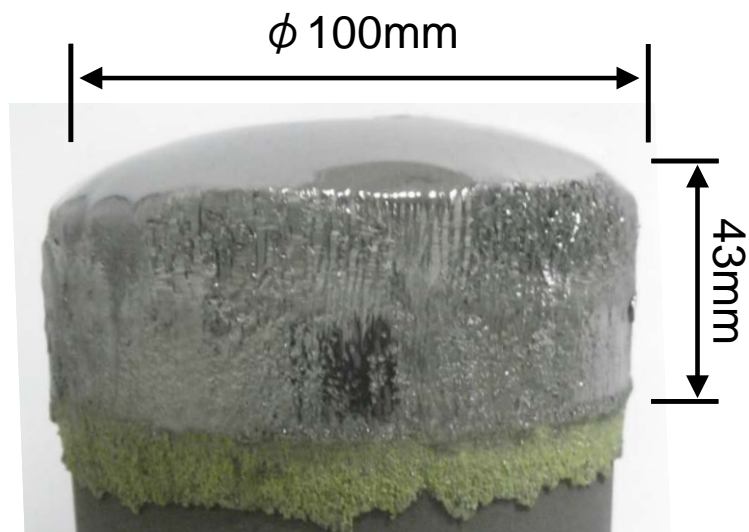


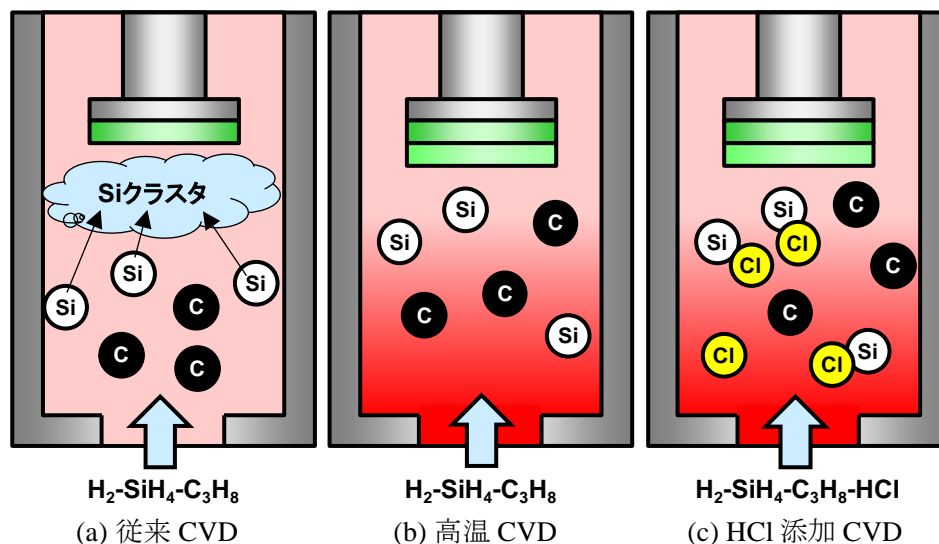
図 III.2.1.2.1-27 $\phi 4 \times 43\text{mm}$ 成長インゴット

(6) 高速成長と高品質成長の両立技術（電中研再委託）

ガス法の優位性の一つと考える高速化・高品質化の両立を実証するために、電中研への再委託により高速化と品質の相関を把握して、両立に向けた指針を見出すべくシミュレーション解析及び実験検証に取り組み、**2.1mm/h**（昇華法の約**7～8**倍）の**高い成長速度を得るとともに、その成長速度においても、高品質種結晶（TSD密度 $2.7 \times 10^2 \text{ cm}^{-2}$ 以下）と同等レベルの結晶品質が得えられたことを確認した。**

1) 気相結晶成長の基本概念

ガス法において、4H-SiCの成長速度を高めるためには、原料ガス供給量を多くするのに適したガス系や、結晶成長温度などの各種結晶成長条件についての技術的な指針を得ることが必要となる。図Ⅲ.2.1.2.1-28に、4H-SiC気相結晶成長の概念図を示す。結晶成長温度が1500-1700°Cの範囲の気相エピタキシャル成長（CVD）においては、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ （もしくは C_2H_2 ）のガス系を用いた場合、気相中の原料ガス分圧が高まると、Si系ガス種が凝集（均質核形成）することでSiクラスタが形成される〔図Ⅲ.2.1.2.1-28(a)〕。これによって、成長に寄与する原料ガス種が減少し、成長速度が制限される。一方、図Ⅲ.2.1.2.1-328(b)に示すガス法においては、結晶成長温度を2000°C以上に高めてSiクラスタの熱分解を促進することで、高い成長速度が得られることが報告されている〔5, 6, 11〕。一方、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系を用いた場合には〔図Ⅲ.2.1.2.1-28(c)〕、HClによるSiクラスタの抑制効果のために、0.1-0.3 mm/hの成長速度が得られることが報告されている〔12, 13〕。これらの2種のガス系を用いた結晶成長が行われているものの、高い成長速度を得るための適正な結晶成長条件については不明な点が多い。



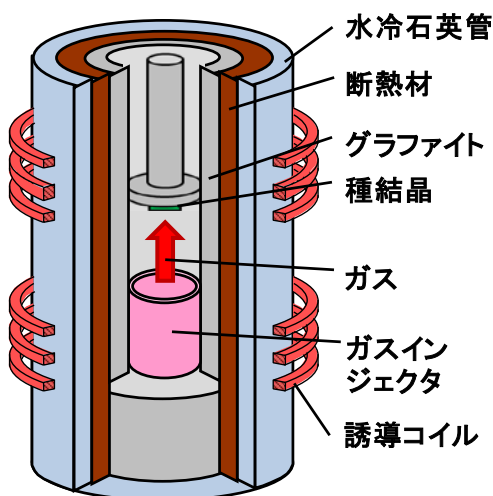
図Ⅲ.2.1.2.1-28 4H-SiC 気相結晶成長の概念図

ガス法による4H-SiCバルク結晶成長について、結晶成長シミュレーションと結晶成長実験の両者により、高速・高品質成長のための結晶成長条件を明らかにするとともに

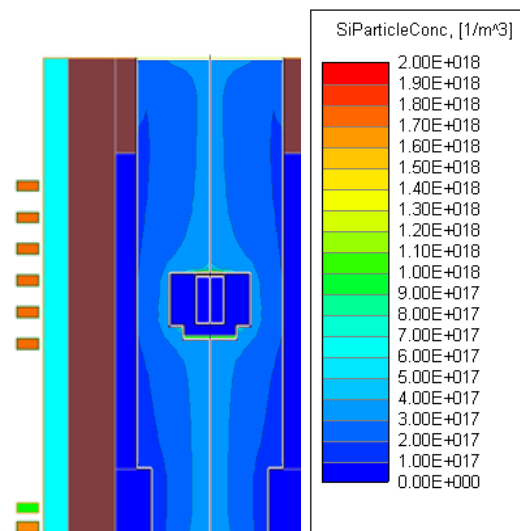
に、成長速度の限界を見出すことを目的とした。

2) 高速・高品質化の手法

ガス法による 4H-SiC 結晶成長は、主に電中研に設置の小型結晶成長炉を用いて行い、得られた結晶成長条件を日進分室に設置の大型結晶成長炉に適用した。小型結晶成長炉の断面模式図を図Ⅲ.2.1.2.1-29 に示す。結晶成長炉は、縦型反応炉内の下方に設置されたガスインジェクタと、中間部においてグラファイト筒で囲まれたホットゾーン、上方においてSiC種結晶を保持するサセプタより構成される。ホットゾーンの加熱は、2 ゾーン誘導コイルにより行った。ホットゾーンの温度は、種結晶に対して 150-200°C 高くなるようにした。ガスは下方のガスインジェクタを通じて、上方の種結晶に向かって流れる。種結晶に向かうガス流速を制御するために、口径の異なるガスインジェクタを複数準備した。ガス法による結晶成長シミュレーションおよび結晶成長実験では、 H_2 - SiH_4 - C_3H_8 - HCl 、もしくは H_2 - SiH_4 - C_3H_8 のガス系を用いた。種結晶温度、雰囲気圧力、 SiH_4 流量は、それぞれ 2200-2550°C、53-93 kPa、1-3 slm の範囲とした。供給ガス比 (C/Si) は、C/Si=0.9、もしくは 1.0 とした。キャリアガス (H_2) 流量を調整することで、原料ガス (SiH_4 - C_3H_8) の供給分圧を 3-18 kPa の範囲に制御した。種結晶には、昇華法より作製した直径 2-3 インチの 4° オフ C 面 4H-SiC 基板を用いた。小型結晶成長炉による結晶成長実験では、多くの場合において、直径 2 インチの種結晶を分割した小片を使用した。結晶成長層の厚さは、断面透過光学顕微鏡を用いて測定し、成長時間に対する成長層の厚さから成長速度を算出した。成長した結晶の品質は、ノマルスキー微分干渉顕微鏡、および、SPring-8 BL08 における放射光 X トポグラフィを用いて評価した。放射光 X トポグラフィによる結晶中の転位評価は、 $g=11\bar{2}8$ 、もしくは 0004 の回折条件 ($\lambda=1.541$ 、 0.7093 \AA) で行った。



図Ⅲ.2.1.2.1-29
小型結晶成長炉の概略図



図Ⅲ.2.1.2.1-30 結晶成長シミュレーションによる
Si クラスタ密度分布の計算結果例

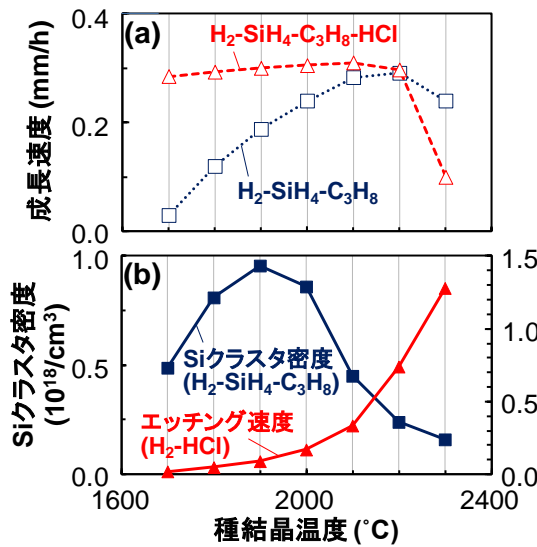
結晶成長シミュレーションでは、2次元軸対称モデルにて小型結晶成長炉を模擬し、種結晶温度、雰囲気圧力、原料供給流量等の各種結晶成長条件における成長速度を調査した。結晶成長シミュレーションにおける成長速度は、SiC結晶の堆積速度とエッチング(減肉)速度の両効果を含んでいる。図Ⅲ.2.1.2.1-30に、結晶成長シミュレーションによるSiクラスタ密度分布の計算結果例を示す。シミュレーション計算結果より、成長炉内における温度、Siクラスタ密度、反応ガス種の分圧、ガス流速等の2次元分布を解析した。なお、Siクラスタ密度分布の計算は、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ ガス系の場合のみに考慮し、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系の場合では考慮していない。

3) シミュレーションと結晶成長基礎実験

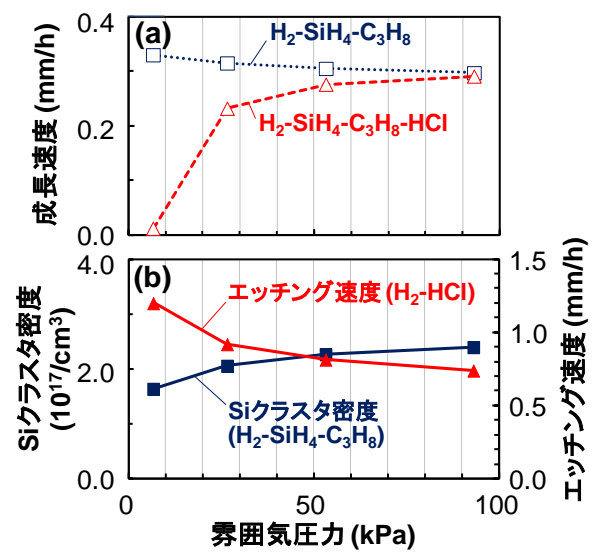
図Ⅲ.2.1.2.1-31に、小型結晶成長炉に対する成長速度、エッチング速度、Siクラスタ密度の種結晶温度依存性のシミュレーション計算結果を示す。SiH₄流量は1.0 slm、C/Si比は1.0、雰囲気圧力は93 kPaに設定した。 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系でのCl/Si比は3.0とした。図Ⅲ.2.1.2.1-31(a)より、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ ガス系では、種結晶温度が1700-2200°Cの範囲において、温度上昇に伴って成長速度が増加する計算結果が得られた。また、図Ⅲ.2.1.2.1-31(b)に示すように、Siクラスタ密度は1900°C付近において最大となり、1900°C以上において減少する計算結果となった。このことは、温度上昇に伴うSiクラスタ密度の減少によって、成長に寄与するガス種が増大し、成長速度が増加するとして理解できる。一方、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系では、種結晶温度が1700-2200°Cの範囲において、成長速度はほぼ一定となる計算結果が得られた [図Ⅲ.2.1.2.1-31(a)]。また、図Ⅲ.2.1.2.1-31(b)に示すように、種結晶温度が1700-2200°Cの範囲では、温度上昇に伴ってエッチング速度が増加する計算結果となった。同時に、成長に寄与する主なガス種であるSiCl₂の種結晶上での流束が、温度上昇に伴って増大する解析結果が得られた。このことから、温度上昇に伴うエッチング速度の増加と、SiC結晶の堆積速度の増加が相殺することで、正味の成長速度がほぼ一定となることとして理解できる。これに対して、種結晶温度が2300°Cになると、図Ⅲ.2.1.2.1-31(a)に示されるように成長速度が大幅に減少する計算結果となった。これは、図Ⅲ.2.1.2.1-31(b)の計算結果から、種結晶温度2300°Cにおいてはエッチング速度が非常に大きくなることによると理解できる。雰囲気圧力や原料供給流量の変化を考慮すると、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系においては2200°C以下が、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ ガス系においては2100°C以上が、高い成長速度を得るために適した種結晶温度条件であると予測される。

図Ⅲ.2.1.2.1-32に、小型結晶成長炉に対する成長速度、エッチング速度、Siクラスタ密度の雰囲気圧力依存性のシミュレーション計算結果を示す。SiH₄流量は1.0 slm、C/Si比は1.0、種結晶温度は2200°Cに設定した。 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系でのCl/Si比は3.0とした。図Ⅲ.2.1.2.1-32(a)に示すように、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ ガス系では、圧力

の増加に伴って成長速度が減少する計算結果となった。これは、圧力増加に伴って、図Ⅲ.2.1.2.1-32 (b) に示されるようにSiクラスタ密度が増加し、成長に寄与するガス種が減少することによると理解できる。これに対して、 H_2 - SiH_4 - C_3H_8 - HCl ガス系では、低い雰囲気気圧力では成長速度が小さいものの、圧力の増加に伴って成長速度が増加し、93 kPaにおいては、 H_2 - SiH_4 - C_3H_8 ガス系の場合と同等な成長速度となる計算結果が得られた [図Ⅲ.2.1.2.1-32 (a)]。これは、図Ⅲ.2.1.2.1-32(b) に示されるように、圧力の増加に伴ってエッチング速度が減少することによると理解できる。



図Ⅲ.2.1.2.1-31 (a) 成長速度、(b) Siクラスタ密度、エッチング速度の種結晶温度依存性のシミュレーション結果 ($SiH_4=1$ slm, $C/Si=1$, $Cl/Si=0, 3$, 93 kPa)

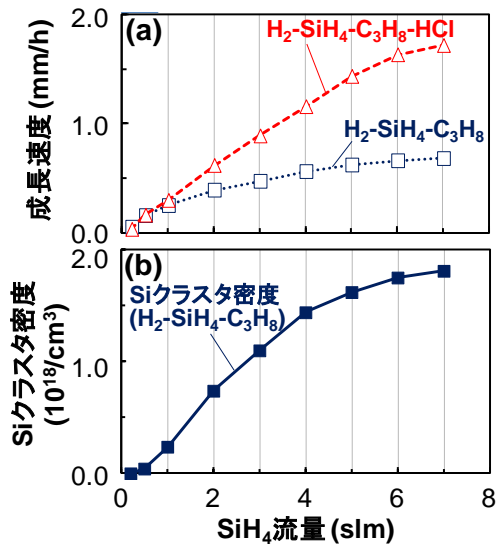


図Ⅲ.2.1.2.1-32 (a) 成長速度、(b) Siクラスタ密度、エッチング速度の雰囲気気圧力依存性のシミュレーション結果 ($SiH_4=1$ slm, $C/Si=1$, $Cl/Si=0, 3$, 2200°C)

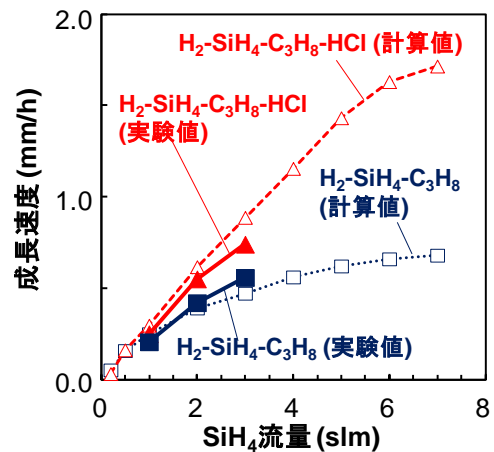
図Ⅲ.2.1.2.1-33 に、小型結晶成長炉に対する成長速度、Siクラスタ密度の SiH_4 流量依存性のシミュレーション計算結果を示す。 C/Si 比は 1.0、種結晶温度は 2200°C、雰囲気気圧力は 93 kPa に設定した。 H_2 - SiH_4 - C_3H_8 - HCl ガス系での Cl/Si 比は 3.0 とした。図Ⅲ.2.1.2.1-33 (a) より、2 種のガス系 (H_2 - SiH_4 - C_3H_8 、 H_2 - SiH_4 - C_3H_8 - HCl) の両者において SiH_4 流量の増加に伴って成長速度が増加するものの、 H_2 - SiH_4 - C_3H_8 ガス系では成長速度が 0.6 mm/h 程度で飽和する計算結果となった。これは、図Ⅲ.2.1.2.1-33 (b) に示すように SiH_4 流量の増加に伴ってSiクラスタ密度が増加することで、原料流量の増加分が成長に寄与しなくなることとして理解できる。 $SiH_4=1$ slm 以上の流量では H_2 - SiH_4 - C_3H_8 - HCl ガス系を用いた場合の方が、 H_2 - SiH_4 - C_3H_8 ガス系を用いた場合よりも、成長速度が高くなる計算結果が得られた。

図Ⅲ.2.1.2.1-34 に、小型結晶成長炉を用いた場合における成長速度の SiH_4 流量依存性の結晶成長実験結果を示す。シミュレーション結果と比較するため、 C/Si 比、 Cl/Si 比、種結晶温度、雰囲気気圧力を図Ⅲ.2.1.2.1-33 における条件と一致させた。 SiH_4 流量

は、1-3slm の範囲で変化させた。SiH₄=1-3slm の流量範囲において、H₂-SiH₄-C₃H₈-HCl ガス系を用いた場合の方が、H₂-SiH₄-C₃H₈ ガス系を用いた場合よりも、成長速度が高くなる実験結果が得られ、シミュレーション結果と同様の傾向が確認された。以上により、比較的低い種結晶温度 (2100-2250°C)、高い炉内圧力 (50-93 kPa)、高い原料供給流量 (SiH₄=1slm 以上) の結晶成長条件においては、H₂-SiH₄-C₃H₈ ガス系を用いた場合よりも、H₂-SiH₄-C₃H₈-HCl ガス系を用いた場合の方が、高速成長に優位性があることが明らかになった。



図Ⅲ.2.1.2.1-33 (a) 成長速度、(b) Si クラスタ密度の SiH₄ 流量依存性のシミュレーション結果 (C/Si=1, Cl/Si=0, 3, 2200°C, 93 kPa)

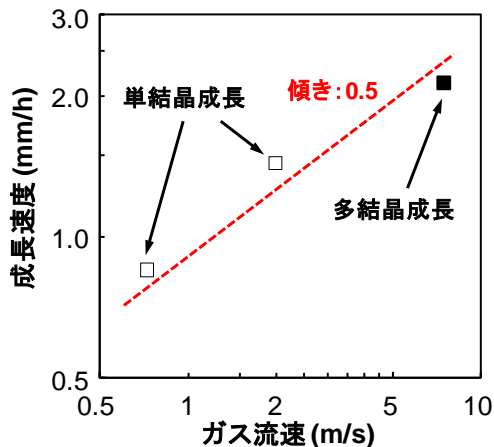


図Ⅲ.2.1.2.1-34 成長速度の SiH₄ 流量依存性の実験結果 (C/Si=1, Cl/Si=0, 3, 2200°C, 93 kPa)

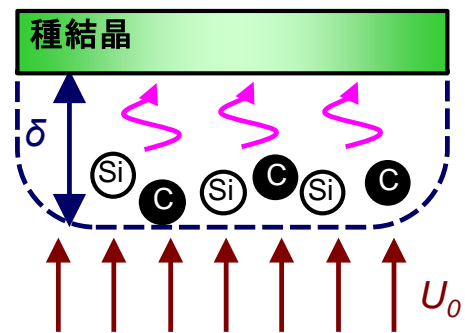
4) ガス流速の増大による成長速度の向上

図Ⅲ.2.1.2.1-35 に、小型結晶成長炉を用いて、 H_2 - SiH_4 - C_3H_8 - HCl ガス系における成長速度のガス流速依存性を調べた実験結果を示す。 SiH_4 流量は 3 slm、 C/Si 比は 1.0、 Cl/Si 比は 3.0、種結晶温度は $2200^\circ C$ 、雰囲気気圧力は 93 kPaとした。図中の白い測定点は単結晶成長、黒い測定点は品質の悪い多結晶成長となったことを示す。実験においては、導入するガス流量、炉内温度、雰囲気気圧力は変えずに、異なる口径を有するガスインジェクタを用いることで、種結晶に向かうガス流速を制御した。種結晶に向かうガス流速は、シミュレーション解析により求めた。成長速度は、ガス流速とともに増大し、ガス流速 2.0 m/sにおいて、成長速度 1.4 mm/hで 4H-SiC単結晶層が得られた。一方で、ガス流速が 7.5 m/sにおいては、2.1 mm/hの高い成長速度に達するものの、多結晶成長となった。なお、より高い種結晶温度においては、 HCl によるエッチング効果が強まり、成長速度が低下した。

図Ⅲ.2.1.2.1-36 に、種結晶に向かうガス流速と、種結晶上の境界層の概念図を示す。境界層理論では、境界層より外側のガス流速を U_0 、原料ガス密度を C_0 、雰囲気気圧力を P 、ガス種の拡散係数を D とした場合、種結晶上の境界層厚さは $\delta \propto (U_0 P)^{-1/2}$ 、成長速度は $GR \propto C_0 D (U_0 P)^{1/2}$ で表される。ここで実験においては、導入するガス流量、種結晶温度、雰囲気気圧力を一定としたことから、 C_0 、 P 、 D はともに一定として考えられる。この場合、 GR は U_0 の 0.5 乗に比例することが期待される。図Ⅲ.2.1.2.1-35 に示す破線は、傾き 0.5 を示しており、実験で得られた成長速度とガス流速の関係が、境界層理論と良く一致することが確認できる。



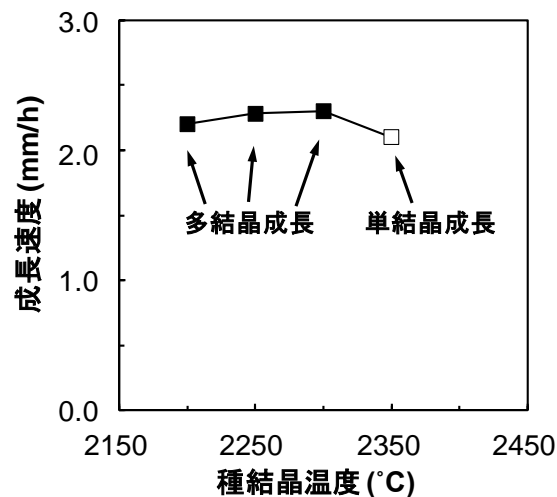
図Ⅲ.2.1.2.1-35 H_2 - SiH_4 - C_3H_8 - HCl ガス系を用いた場合における成長速度のガス流速依存性の実験結果 ($SiH_4=3$ slm, $C/Si=1$, $Cl/Si=3$, $2200^\circ C$, 93 kPa)



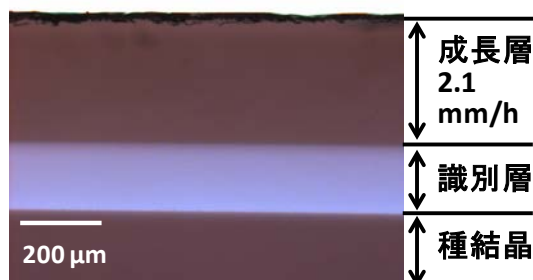
図Ⅲ.2.1.2.1-36 種結晶に向かうガス流速と種結晶上の境界層の概念図

5) 高温化による結晶品質の向上

図Ⅲ.2.1.2.1-37 に、小型結晶成長炉を用いて、 $H_2-SiH_4-C_3H_8$ ガス系における成長速度の種結晶温度依存性を調べた実験結果を示す。 SiH_4 流量は 1 slm、C/Si比は 1.0、雰囲気圧力は 93 kPa、種結晶に向かうガス流速は 2.7 m/sとした。図中の白い測定点は単結晶成長、黒い測定点は多結晶成長となったことを示す。種結晶温度 2200-2350°C の範囲において、種結晶温度の増加に対する成長速度の変化は小さかった。これに対して、2350°Cにおいては、成長速度が僅かに低下した。2350°Cにおける成長速度の低下は、温度上昇によって、SiC結晶のエッチング効果が強まったことによると考えられる。2200-2300°C の範囲においては多結晶成長となったものの、2350°Cにおいては 2.1 mm/h の高い成長速度にて 4H-SiC 単結晶層が得られた。図Ⅲ.2.1.2.1-38 に、種結晶温度 2350°C、成長速度 2.1 mm/hで得られた成長結晶の断面透過光学顕微鏡像を示す。成長層の厚さ 350 μm において、異なるポリタイプのSiC結晶（異種多形）が混在することなく、4H-SiC単結晶が安定に成長している。2350-2370°C、 SiH_4 流量 1.0-1.6 slm の条件において、成長速度 2.0-2.4 mm/h での単結晶成長が再現性良く実現されている。



図Ⅲ.2.1.2.1-37 $H_2-SiH_4-C_3H_8$ ガス系を用いた場合における成長速度の種結晶温度依存性の実験結果 ($SiH_4=1$ slm, C/Si=1, 93 kPa)

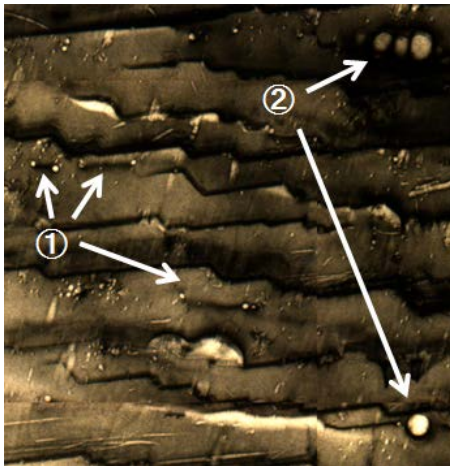


図Ⅲ.2.1.2.1-38 成長速度 2.1 mm/h で得られた成長結晶の断面透過光学顕微鏡像

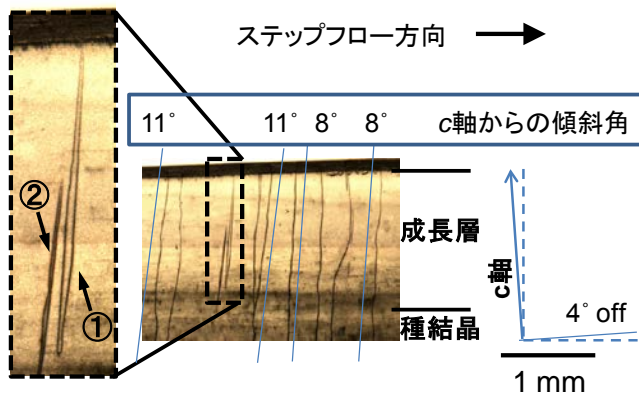
6) ガス成長結晶の転位欠陥評価

図Ⅲ.2.1.2.1-39 に、結晶成長条件を適正化する以前に得た 4H-SiC 結晶 (成長速度 0.7mm/h) の放射光 X 線トポグラフィ像 ($g=11\bar{2}8$) を示す。結晶表面には大きく発達したマクロステップバンチングが観察される。マクロステップ間の平坦部(テラス)には、貫通らせん転位 (TSD) と貫通刃状転位 (TED) が明点として観察され、暗線で接続した TSD ペアが確認できる (図中①)。また、マイクロパイプも観察される (図中②)。これら①、②の欠陥は成長中に発生したものであると考えられる。

図Ⅲ.2.1.2.1-40 に、 $H_2-SiH_4-C_3H_8-HCl$ ガス系を用いて、種結晶上に 1.3 mm/h の成長速度で得た成長結晶の断面 X 線トポグラフィ像 ($g=0004$) を示す。種結晶から成長層へ繋がる暗線は TSD に対応しており、TSD が種結晶から成長層へ伝播している様子が確認できる。TSD には、真っ直ぐ伝播するものと、伝播方向が揺らいでいるものが観察された。また、対発生した TSD ペア (図中①) も確認される。なお、TSD はステップフロー方向に $8-11^\circ$ 程度傾斜しており、結晶内で移動して断面試料中から外れてしまったもの (図中②) も存在している。



図Ⅲ.2.1.2.1-39
成長条件適正化前における成長結晶
(成長速度 0.7 mm/h) の放射光 X 線ト
ポグラフィ像 ($g=11\bar{2}8$)



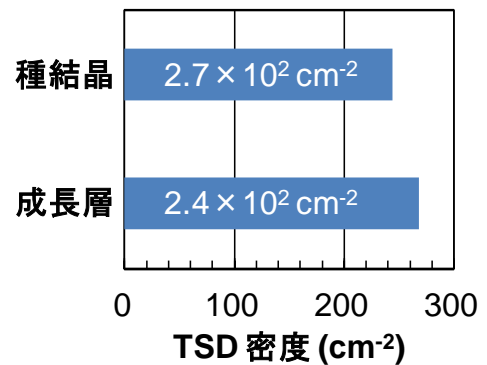
図Ⅲ.2.1.2.1-40 成長速度 1.3 mm/h で得られた成長結晶の
断面 X 線トポグラフィ像 ($g=0004$)

図Ⅲ.2.1.2.1-41は、 H_2 - SiH_4 - C_3H_8 ガス系を用いて、種結晶温度 $2350^{\circ}C$ 、成長速度 2.1 mm/h で得られた $4H$ - SiC 成長結晶、ならびに結晶成長前の種結晶に対する放射光X線トポグラフィ像 ($g=11\bar{2}8$)を示す。図中の白丸は、結晶表面付近でのTSDの位置を示している。種結晶、成長結晶のそれぞれにおけるTSDの位置、数を比較すると、個々のTSDの位置に僅かな揺らぎがあるものの、TSDの数が一致することから、新たなTSDが成長時に生成されていないことが確認される。

同成長結晶に対して、4か所の 4.2 mm^2 領域 (合計 16.8 mm^2)におけるTSD密度を評価した結果を図Ⅲ.2.1.2.1-42に示す。種結晶のTSD密度は $2.7 \times 10^2\text{ cm}^{-2}$ 、成長層のTSD密度は $2.4 \times 10^2\text{ cm}^{-2}$ であり、ほぼ同等であった。以上のように、 2.1 mm/h の高い成長速度においても、高品質種結晶 (TSD密度 $2.7 \times 10^2\text{ cm}^{-2}$ 以下)と同レベルの結晶品質が得られたことが確認され、ガス法において高速・高品質結晶成長の両立が実現できることが明らかになった。



図Ⅲ.2.1.2.1-41
(a) 成長前の種結晶、(b) 成長後の成長層 (成長速度 2.1 mm/h)の放射光X線トポグラフィ像 ($g=11\bar{2}8$)。

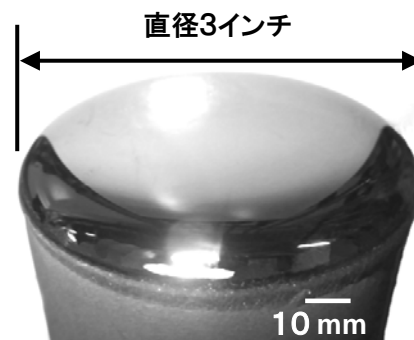
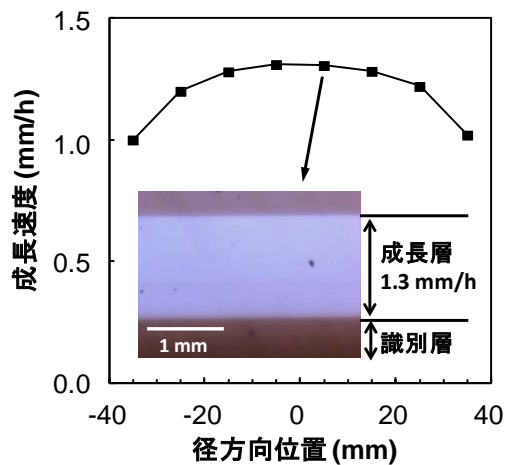


図Ⅲ.2.1.2.1-42
成長前の種結晶、成長後の成長層 (成長速度 2.1 mm/h)のTSD密度

(7) 大口径種結晶上の高速・高品質結晶成長

1) Φ 3 インチでの高速・高品質成長

小型結晶成長炉での実験結果を踏まえて、大型結晶成長炉を用いて大口径種結晶上への結晶成長実験を行った。図Ⅲ.2.1.2.1-43 に、直径 3 インチ種結晶上に得られた成長層の径方向の成長速度分布を示す。ガス系には $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ を用いた。図Ⅲ.2.1.2.1-43 の挿入図は、成長層中央部 (成長速度 1.3 mm/h) に対する断面透過光学顕微鏡像である。直径 3 インチ全面に対して、1.0-1.3 mm/h の高い成長速度での 4H-SiC 単結晶成長を実現することができた。凸形状の成長速度分布は、種結晶に向かうガス



図Ⅲ.2.1.2.1-43 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系を用いた場合における直径 3 インチ種結晶に対する径方向成長速度分布 ($\text{SiH}_4=1.5$ slm, $\text{C}/\text{Si}=1$, $\text{Cl}/\text{Si}=3$, $\text{H}_2=15$ slm, 2230°C , 53 kPa)。挿入図は、断面透過光学顕微鏡像

図Ⅲ.2.1.2.1-44 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ ガス系を用いた場合における直径 3 インチ種結晶に対する成長結晶の外観写真 (原料供給分圧 4.3 kPa, 2300°C)

インジェクタの配置と、成長結晶の成長面における温度分布に起因すると考えられる。

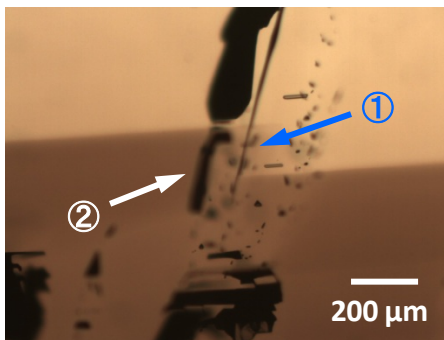
図Ⅲ.2.1.2.1-56 に、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ のガス系を用いて、直径 3 インチ種結晶上に結晶成長を行った 4H-SiC 単結晶の外観写真を示す。原料供給分圧は 4.3 kPa、種結晶温度は 2300°C とした。成長結晶中央部において 2.4 mm/h と高い成長速度を達成するとともに、長さ 6.7 mm の成長量において鏡面の成長表面を有する単結晶成長層が得ることができた。

2) 更なる高速化の進め方

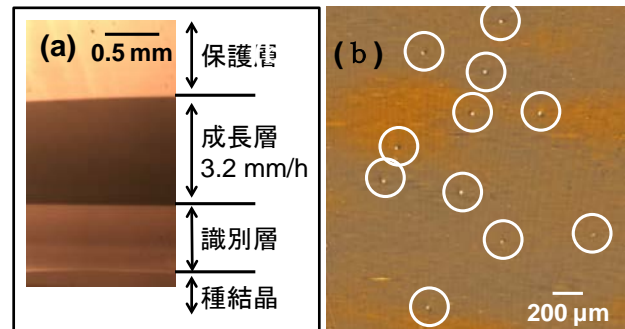
結晶成長中に種結晶を高速に回転することによって、種結晶上の境界層厚さを薄くすることができる。このため、ガス法における成長速度を更に高くする試みとして、小型結晶成長炉に種結晶を高速回転する機構を設置して、成長速度と種結晶の回転数

との関係を調べた。その結果、原料供給分圧 7.7 kPa ($\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ ガス系)、種結晶温度 2350°Cにおいて、400 rpmを超える高い回転数では、回転数上昇に伴い成長速度が増大することが確認され、3.6 mm/hまでの高い成長速度が得られた。

ここで、種結晶の回転数を ω とした場合、高速に回転する種結晶上の境界層厚さは、 $\delta \propto (\omega D)^{-1/2}$ 、成長速度は $GR \propto C_0 D (\omega D)^{1/2}$ と表される。実験においては、原料ガス流量、雰囲気圧力を一定としたことから C_0 、 D 、 P は一定と考えられる。この場合、 GR は $\omega^{1/2}$ の δ に比例すると期待される。回転数 400 rpm以上における成長速度の増大は、境界層理論と符合している。



図Ⅲ.2.1.2.1-45
3.1 mm/h の成長速度で得た成長結晶の断面透過光学顕微鏡像(原料供給分圧 7.7 kPa, 2350°C)。



図Ⅲ.2.1.2.1-46
成長速度 3.2 mm/h で得た成長層のファセット領域に対する (a) 断面透過光学顕微鏡像、(b) 放射光 X 線トポグラフィ像 ($g=11\bar{2}8$)。(b) の白丸は TSD の位置を示す。

図Ⅲ.2.1.2.1-45 に、種結晶を高速回転して 3.1 mm/h の成長速度で得た SiC 成長結晶の断面透過光学顕微鏡像を示す。図中の下方の色の濃い層が成長層に対応する。成長層の表面において、マクロステップバンチングによる巨視的なステップが確認され(図中①)、マクロステップの位置に対応して黒く観察される空隙(ボイド)が列を成して観察された(図中②)。ボイドが形成された場合、ボイドを起点として貫通欠陥が発生することも明らかになった。4°オフの C 面種結晶を用いた場合、種結晶温度 2350°C においては、2.1 mm/h を超える成長速度で、成長速度の増加に伴ってマクロステップの高さが増大するとともに、ボイドの大きさが増大した。一方、成長層の(000 $\bar{1}$)ファセットの領域においては、マクロステップバンチングの発達が起こらずに、図Ⅲ.2.1.2.1-46 のように、成長速度 3.2 mm/h においてもボイドの生成や TSD 密度の増大が起きないことが確認された。このように、より高い成長速度を得るとともに高い結晶品質を実現するためには、成長表面におけるマクロステップバンチングを抑制することが課題となる。

(8) まとめ

技術成果概要

・シミュレーション設計技術、温度、成長モニタリング技術及び、るつぼ部材の高耐久化技術を含めた装置開発を推進し、高速性、高品質性、長尺化／口径拡大等の各課題の検討を進めた。具体的には、ガス法による SiC 結晶成長を実施するにあたって炉体設計および装置内を可視化する機構の設置など、装置自体の設計から行なった。可視化装置として表面温度モニタと X 線観察装置が装着した。表面温度モニタは水冷 SUS 管にグラスファイバを装着して温度保護を図り、ガス分解室の直下に配置した。これらにより成長中のフィードバックが容易になった。口径も 2 インチ、3 インチ、4 インチと順調に拡大し、成長量も当初は約 10 mm だったが、最終的に口径 4 インチで長さ 43 mm の成長に成功した。高速成長時、SiC は特有の潜熱の大きさから樹状多結晶が発生しやすい。そこで台座の表面から裏面に温度が積極的に熱流れを生じさせることが重要であり、その処置を施すことで多結晶は消滅した。上記の口径 3 インチ、4 インチでの成長速度は平均でも 1.6~2.1mm/h をとなり、昇華法の 2~3 倍の速度となった。当初は成長結晶が成長につれて徐々に口径が小さくなっていたが、それに対しては計算によりガス流と温度分布を最適化し、口径縮小を抑制した。また、部材の高耐久化を材料開発から行い、高融点金属の炭化物を焼結することで部材高耐久化の目処づけを行なった。

・更なる高速成長化に当たって電力中央研究所に再委託先し、特に基礎研究に注力して行なった。結晶成長シミュレーションと結晶成長実験を実施し、高速・高品質成長の両立を実現するための結晶成長条件を調査した。シミュレーション解析により、2 種のガス系 ($\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ 、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$) に対して、高い成長速度を得るために適した種結晶温度条件を把握した。結晶成長実験においては、種結晶に向かうガス流速を高めることで、成長速度を増大できることを明らかにした。これらを通じて、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系では 1.4 mm/h、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ ガス系では 2.1 mm/h の高い成長速度での 4H-SiC 単結晶成長を実現した。放射光 X 線トポグラフィによる評価によって、2.1 mm/h の非常に高い成長速度において、高品質種結晶 (TSD 密度 $2.7 \times 10^2 \text{ cm}^{-2}$ 以下) と同等レベルの結晶品質が得られたことを確認した。小型結晶成長炉における実験結果を踏まえて、大型結晶成長炉を用いた結晶成長を行い、直径 3 インチの種結晶において、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8\text{-HCl}$ ガス系では 1.3 mm/h、 $\text{H}_2\text{-SiH}_4\text{-C}_3\text{H}_8$ ガス系では 2.4 mm/h の高い成長速度での 4H-SiC 単結晶成長を実現した。より一層の高速成長の試みとして、成長速度の回転数依存性を調べた結果、従来の昇華法での成長速度の約 10 倍となる 3.6 mm/h の非常に高い成長速度を達成するとともに、実験における回転数と成長速度の関係が境界層理論と符合することを確認した。

1) 目標の達成度

最終目標は『ガス法により、口径 2 インチ以上、長さ 20mm 以上の 4H-SiC 単結晶

を実現した上で、昇華法に対する優位性を検証する。』と定めている。これに対して、以下の新技術を開発することにより、口径4インチ、長さ43mmの4H-SiC単結晶を成長速度1.6mm/h（従来昇華法の5倍）の高速成長で実現するとともに、成長速度が昇華法の数倍の高速成長において、結晶品質は種結晶の品質を維持した高速高品質成長であることを実証した。更に高融点金属の炭化物焼結体を用いた部材開発により炉構成部材の高耐久化に目処を付けた。以上により最終目標を大幅に達成した。

2) 成果の意義

ガス成長法は、本プロジェクトの実施により、口径が2インチ、3インチ、4インチと拡大し、成長量も当初は約10mmだったが、最終的に口径4インチで長さ43mmの成長に成功し、5年間で長足の進歩を遂げた。

これは電力中央研究所への再委託を通して学理に基づく技術開発を進め、高速・高品質成長を両立する安定したプロセスウィンドウを実現したこととともに、生産技術面でも装置自体の設計や材料開発からの実施による部材の高耐久化等を進め着実にノウハウを蓄積した結果である。

特に、前者において、2.1 mm/hの非常に高い成長速度で高品質種結晶（TSD密度 $2.7 \times 10^2 \text{ cm}^{-2}$ 以下）と同等レベルの結晶品質を実現し、後者において、高温水素雰囲気下で弱い炭素部材に代わり高融点金属の炭化物を焼結して部材に用いることで高耐久化の目処を付けたことは、低コスト化の実現可能性に道筋を付けるものであり、SiCデバイスの普及と市場拡大を促進する点で極めて大きな意義がある。

実施者としては、今後、大口径化・長尺といった生産性に関わる高度化技術を確立し、高品質6インチウエハの昇華法を超える更なる低コスト化を実現して事業強化を図る基盤を整えることで、コストポテンシャルの高い基板を市場へ供給することが可能となる。これにより、SiCデバイスの普及と市場拡大・創出が加速され、省エネルギー・低炭素社会の実現に大きく貢献することができる。

3) 知的財産権の取得

国内において平成22～26年度で計14件の特許を出願完了した。

4) 成果の普及

後述する『IV実用化・事業化の見通し』に示すとおり、実施者（デンソー、昭和電工）の連携により実事業化に向けた基本合意を完了している。本手法において昇華法を凌駕する性能向上が予想され、平成28年度の実事業開始以降の事業強化に向けて技術開発を引き続き継続して行く。また、成果の外部発表の一覧を下記に記す。

表Ⅲ.2.1.2.1-5 特許、論文、外部発表等の件数(内訳)

区分 年度	特許出願			論文		その他外部発表 (プレス発表等)
	国内	外国	PCT [※] 出願	査読付き	その他	
H22FY	0件	0件	0件	0件	0件	0件
H23FY	0件	0件	0件	0件	0件	3件
H24FY	9件	0件	0件	0件	0件	3件
H25FY	3件	0件	0件	4件	0件	7件
H26FY	2件	0件	1件	1件	0件	4件

参考文献

- [1] Yu. M. Tairov and V. F. Tsvetkov, J. Cryst. Growth 43 (1978) ②09.
- [2] R. C. Glass, G. Henshall, V. F. Tsvetkov, and C. H. Carter, Jr., Phys. Status Solidi B 202 (1997) ①49.
- [3] M. Kado, H. Daikoku, H. Sakamoto, H. Suzuki, T. Bessho, N. Yashiro, K. Kusunoki, N. Okada, K. Moriguchi, and K. Kamei, Mater. Sci. Forum 740-742 (2013) ⑦3.
- [4] H. Daikoku, M. Kado, H. Sakamoto, H. Suzuki, T. Bessho, K. Kusunoki, N. Yashiro, N. Okada, K. Moriguchi, and K. Kamei, Mater. Sci. Forum 717-720 (2012) ⑥1.
- [5] A. Ellison, J. Zhang, J. Peterson, A. Henry, Q. Wahab, J. P. Bergman, Y. N. Makarov, A. Vorob'ev, A. Vehanen, and E. Janzén, Mater. Sci. Eng. B 61-62 (1999) ①13.
- [6] O. Kordina, C. Hallin, A. Ellison, S. Bakin, I. G. Ivanov, A. Henry, E. Yakimova, M. Tuominen, A. Vehanen, and E. Janzén, Appl. Phys. Lett. 69 (1996) ①456.
- [7] J.S.Langer, Rev. Mod. Phys., 52, (1980) ①.
- [8] Y.Tokuda, J.Kojima, K.Hara, H.Tsuchida and S.Onda, Mater. Sci. Forum 778-780 (2014) ⑤1.
- [9] J. Kojima, E. Makino, Y. Tokuda, N. Sugiyama, N. Hoshino, H. Tsuchida, Mater. Sci. Forum(2015), To be published.
- [10] 先進パワー半導体分科会 第1回講演会 予稿集
- [11] Y. Kitou, E. Makino, K. Ikeda, M. Nagakubo, and S. Onda, Mater. Sci. Forum 527-529 (2006) ①07.
- [12] M. Fanton, M. Skowronski, D. Snyder, H. J. Chung, S. Nigem, B. Weiland, S. W. Huh, Mater. Sci. Forum 457-460 (2004) ①456.
- [13] S. Leone, A. Henry, O. Kordina, and E. Janzén, Mater. Sci. Forum 645-648 (2010) ①07.

2.1.2.2 革新的 SiC 結晶成長技術開発(その2) —溶液法—

昇華法を超える超高品質・低コスト化技術を実証することを目指し、昇華法が抱える「非平衡条件下での成長／気相成長による成長速度制約」という問題を克服出来る成長手法としての溶液法を取り上げ、「高速性、高品質性、長尺化/口径拡大等の各課題に対する要素技術を確立し、口径 2 インチ、長さ 20mm の 4H-SiC 単結晶の成長を実現した上で、昇華法に対する優位性を検証する。」を最終目標として取り組んだ。平成 22～24 年度の第 1 ステップで、実験環境を整備して高速成長、高品質成長、大口径・長尺化の各要素技術を確立し、平成 25～26 年度の第 2 ステップで要素技術を高度化し、それらを統合して実際に長尺成長を行い、最終目標を達成した。

以下に、下記の項目に従い順に取り組みの成果を述べる。

- (1) 実験環境の整備
- (2) 要素技術開発
 - 1) 高速成長 (東工大、東北大共同実施*)
 - 2) 高品質成長 (名大共同実施)
 - 3) 口径拡大・長尺化
- (3) 要素技術の高度化
 - 1) 成長速度向上指針
 <<指導原理導出>>
 <<C溶解度向上>> (東工大、東北大共同実施*)
 - 2) 成長界面安定化
 <<過飽和度制御>>
 <<第 3 元素添加>>
 <<溶液流制御>> (名大共同実施)
 <<他のプロセス要因>>
- (4) 溶媒中金属元素の影響確認
- (5) 長尺成長の実証
- (6) 優位性の検証
 - 1) 結晶品質
 - 2) 更なる品質向上の可能性 (名大共同実施)
 - 3) p 型低抵抗基板及び pn 制御
- (7) まとめ
 - 1) 目標の達成度
 - 2) 成果の意義
 - 3) 知的財産権の取得

* : 平成 25 年 3 月 31 日まで東工大、
平成 25 年 4 月 1 日以降東北大

4) 成果の普及

参考文献

(1) 実験環境の整備

TIA (Tsukuba Innovation Arena) パワーエレクトロニクス拠点の産総研西事業所内の専用建屋に、溶液法 SiC 成長用高温高压炉 (2400°C、10 気圧以上；図Ⅲ 2.1.2.2-1)、小型溶液法 SiC 成長炉、および日立化成から大型溶液法 SiC 成長炉 (抵抗加熱) を、長年産総研で蓄積してきた SiC 単結晶製造技術を搭載した設備群とともに集結して集中拠点を整備し、成長実験を開始した。



図Ⅲ 2.1.2.2-1 溶液法 SiC 成長用高温高压炉

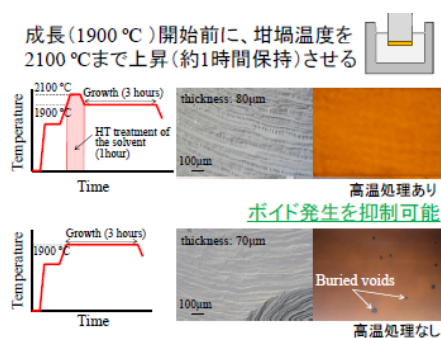
(2) 要素技術開発

1) 高速成長 (東工大、東北大との共同実施)

高速性の要素技術開発では、高温高压合成条件探索と融液組成検討を実施し、前者では、新規に導入した高温高压炉を用い、高温かつ低過飽和度の成長条件の下で安定した高速成長が実現できることを明らかにした。後者では、東北大学 (平成 25 年 3 月 31 日まで東工大、平成 25 年 4 月 1 日以降東北大-2) との共同実施により、融液組成探索ツールとしてレーザ加熱高温真空レーザ顕微鏡を開発、体系的な融液組成探索を開始した。

2) 高品質成長 (名大との共同実施)

高品質性の要素技術開発では、先ず、ボイド欠陥の発生原因が融液中に溶存した雰囲気ガスであることを突き止め、原料融液の成長前加熱を行うことによるボイド除去技術を確立した (図Ⅲ.2.1.2.2-2)。次に、貫通螺旋転位が基底面内の欠陥に転換する機構を名大との共同実施により解明し、更に SiC に特有な複数の結晶形が混入する多形欠陥を抑え単一の結晶相を成長させる為に、多形発生過程の詳細な観察評価を行い、過飽和度を制御して安定化させる技術を開発した。



図Ⅲ.2.1.2.2-2 高温プレヒートによるボイド抑制

3) 口径拡大・長尺化

口径拡大/長尺化の要素技術開発では、るつぼからの炭素の溶け出しメカニズムを解明し、融液中の炭素濃度分布のシミュレーションモデルを作成した。

以上の要素技術を反映した最適条件で、種結晶として 2 インチの円盤状結晶、溶媒には純 Si (純度 99.99999%) を用い、結晶成長を行い、厚さ 3.4mm の 4H-SiC 単結晶を実現した (図Ⅲ.2.1.2.2-3)。



図Ⅲ.2.1.2.2-3 育成した 4H-SiC 単結晶(口径 2" × 3.4mm)

(3) 要素技術の高度化

1) 成長速度向上指針

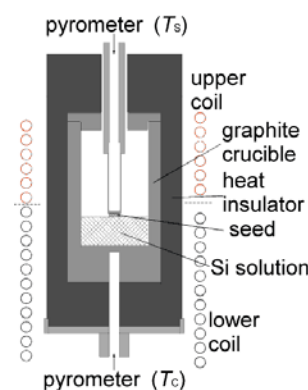
先に(2)-1)項で、溶液成長では、高温かつ低過飽和度の条件下において安定な成長が実現することを述べた。本項では、詳細な実験からその理由を解明し、安定成長と成長速度向上の指針を明らかにする。

<<指導原理導出>>

結晶成長の駆動力は過飽和度である。過飽和度に対する溶液成長の成長速度や結晶表面形態の依存性については、十分な解明がなされていない。昇華法では雰囲気ガス (Ar など) の分圧を変化させることにより、SiC 昇華ガス分圧を変化させ、過飽和度制御が可能である。しかしながら、溶液法では現在のところ、るつぼ構造全体の温度勾配を変化させることによって過飽和度を制御している。るつぼ内の温度環境は、発熱分布、溶液対流、雰囲気ガス圧、加えて Si 蒸発による気化熱および Si 溶液量変化に影響を受け、その制御は単純ではない。そこで本研究では Si 溶液、シード結晶を含めた温度勾配 (過飽和度の変化に対応) について成長結晶の成長速度や表面形態との関連性を明確にする為、1840~2040°C の広い温度範囲で成長実験を実施し、安定的な 4H-SiC 単結晶成長条件の探索を実施した^[1]。

成長実験の概略図を図Ⅲ.2.1.2.2-4 に示す。種結晶に 10mm 角、0° オフの 4H-SiC(000-1)結晶を用いた。溶媒には高純度 Si を用い、0.6MPa の He 雰囲気下で実験を行った。

るつぼ底の温度 (T_c) を 1840°C、1940°C、2040°C、2140°C、2240°C とし、結晶の温度 (T_s) を変化させることで過飽和度 (σ) を変化させた。本実験では、 T_s と T_c の差により過飽和度を求めている。 T_s と T_c における Si 溶媒中のカーボン溶解度を C_s 及び C_c とすると $\sigma = (C_c - C_s) / C_s$ と表される。過飽和度の算出には CALPHAD 法 (Computer Coupling of Phase Diagrams and Thermochemistry) で求めた溶解



図Ⅲ.2.1.2.2-4 成長実験の概略図

度曲線を用いた。

図Ⅲ.2.1.2.2-5 右図に各成長温度における成長速度と過飽和度の関係を示す。各

成長温度において

成長レート R が過

飽和度に比例して

いることが分かる。

過飽和度の増大は、

坩堝内の温度勾配

を大きくすることで

達成されている。

高速成長のために

は過飽和度を大き

くすればよいが、 σ

>0.3 程度の条件で

は表面荒れが顕在化し、Si 溶媒の巻き込みを伴うトレンチ状の表面欠陥が発生し

てしまうことが分かった。図Ⅲ.2.1.2.2-5 右図中の白抜き点は、高過飽和度で表面

荒れが生じた場合における成長速度を示している。

表面荒れの例として、図Ⅲ.2.1.2.2-6 (c)、(f)に光学顕微鏡像を示した。トレンチ

状の表面欠陥が形成されており、このトレンチ部には溶媒の巻き込みが生じてい

る。比較的過飽和度の小さい場合には表面をマクロステップが覆った滑らかな表

面となっているが、トレンチ状欠陥

が発生している条件では、島状成長

が成長面大部分を占め、そのドメイ

ン間にトレンチ状表面欠陥が発生

している構造になっている。このよ

うな表面荒れが生じてしまった場

合には、成長速度が低過飽和におけ

る比例関係から大きく逸脱するこ

とが分かった (図Ⅲ.2.1.2.2-5)。原

因としては、高過飽和度による二次

元核成長モードがスパイラルステ

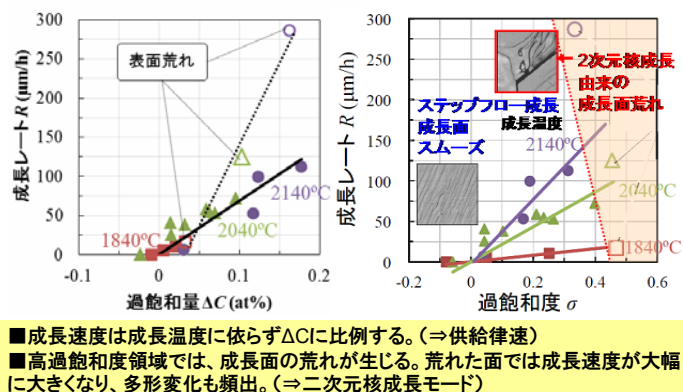
ップフロー成長よりも優勢になっ

たためだと考察している。

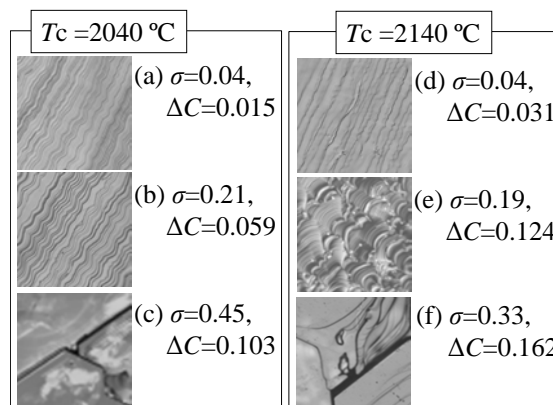
図Ⅲ.2.1.2.2-5 左図には、成長レートを過飽和量($\Delta C=C_c-C_s$)に対してプロットし

た。過飽和量は、C 供給部から結晶成長部に送られる C 溶質のうち、結晶成長部

における熱平衡濃度以上の余剰 C 量である。図Ⅲ.2.1.2.2-5 左図に示すように、成



図Ⅲ.2.1.2.2-5 過飽和度と成長速度及びモフォロジー



図Ⅲ.2.1.2.2-6 過飽和度と表面荒れ

長温度に関わらず成長レートが ΔC に依存しているため、溶液成長では C 供給律速となっていることが分かる。このことから、高温条件によって C 供給量を増し、且つ低過飽和度による成長条件が高速安定成長に適していることが理解できる。ただし高温成長条件では Si 溶媒の蒸発が極めて大きくなり、坩堝内の溶液量が減少してしまったり、過飽和度を低く抑えるための均熱条件を達成することが困難となるなど、実験上の困難が増加する。

そこで次項に示すように、溶液中の C 溶解度を増すために SiCr 系^[2-3]および SiTi 系溶媒を用いた実験を実施した。

<<C溶解度向上>> (東工大、東北大との共同実施)

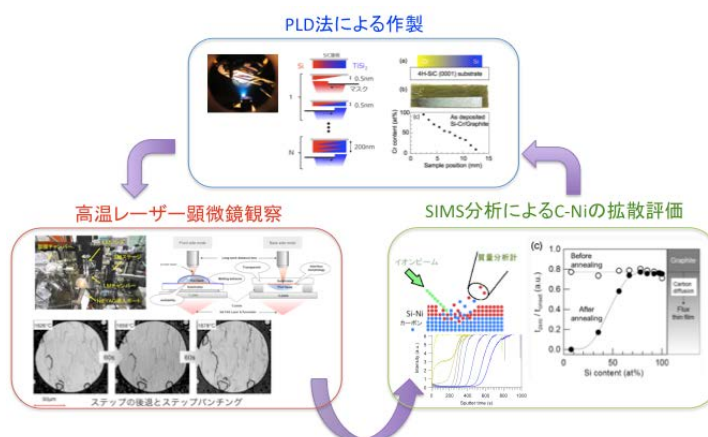
C 濃度を上げる組成の検討、C の拡散のし易さを系統的に調べるため、東北大学との共同実施により開発した、コンビナトリアル薄膜技術を用いたフラックス探索手法を更に高度化し、フラックス/SiC 界面でのダイナミクスに基づく、フラックス薄膜の作成から評価までを高効率に行なう研究開発のプラットフォームとして確立して研究を促進した。

具体的には、図Ⅲ.2.1.2.2-7 に示すように、コンビナトリアル PLD 法により、金属添加 Si フラックスの組成傾斜膜を合成し、新たに開発した高温真空レーザー顕微鏡（到達温度～1700℃）による界面挙動の直接観察を通じ、フラックスの SiC 単結晶基板での液化や基板との反応、ぬれ性について系統的に評価することに成功した。

この手法を用い、フラックス中の C 溶解度、拡散に関して、C 基板上に形成した金

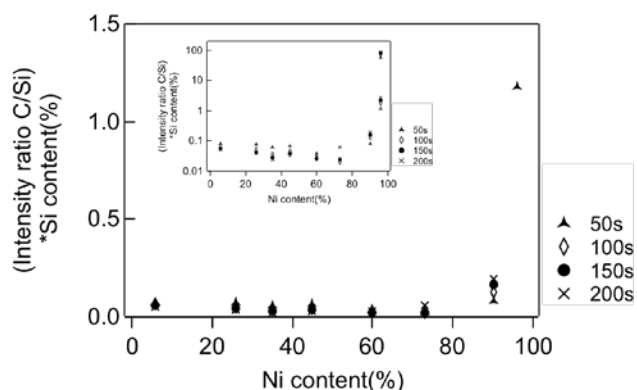
属添加 Si フラックス薄膜中の C 量を、加熱処理前後で SIMS 分析を用いて求め、金属の添加量に依存した C の Si 中への拡散を評価することができた。

SIMS デプス分析の結果を図Ⅲ.2.1.2.2-8 に示す。試料表面からのスパッタ時間をパラメータ (▲50、◇100、●150、×200s) として、C/Si 強度比を Si 仕込み組成で規格化したもの (縦軸) を、Ni の仕込み組成 (横軸) でプロットし、C 溶解量を評価した。フラックス中の Ni 仕込み量が 80%以上で C 溶解量 (C/Si) が



図Ⅲ.2.1.2.2-7 コンビナトリアル薄膜技術を用いたフラックス探索プラットフォーム

急激に増大することがわかる。また、各スパッタ時間 (▲、◇、●、×) における値のばらつきが小さいことから、仕込み組成に依らず、膜中の C 深さ方向に、ほぼ均一に溶解していることがわかる。この結果から、添加元素の Ni は、C 含有量を増大させる効果があることが分かった。



図Ⅲ.2.1.2.2-8 C 基板上に形成した Ni 添加 Si フラックス薄膜中 C 溶解量の SIMS 分析

同様の効果は Cr でも確認でき、Ni、Cr を添加した Si-Ni-C、Si-Cr-C 系フラックスは、SiC 溶液成長の溶媒として適していることが分かった。

2) 成長界面安定化

溶液成長では熱力学的平衡に近い環境で成長を実施した場合、一般に高品質結晶を得やすいことなどから、高品質 SiC 単結晶の新規育成技術として期待されている。しかし、溶液成長では成長面荒れが顕著で、数 100nm~数 μm サイズのステップバンチングが生じ、これが溶媒の巻き込み等を伴うトレンチ状のマクロ欠陥の原因となっている。トレンチ状のマクロ欠陥が発生すると、もはや連続した単結晶の育成が困難となる。そこでトレンチ状欠陥の発生を抑制し長尺成長に耐える安定な成長界面の実現を検討した。

<<過飽和度制御>>

まず、(3)-1)に示した溶液成長の駆動力である過飽和度を最適化することで、マクロ欠陥を抑制し、長時間にわたり成長面の平坦性を維持し得る条件探索を行った。溶液としては基本的な Si-C 溶液に加え、C 溶解度が大きい Si-Cr-C 系溶媒を用いて実験を行った。結果として、低過飽和度 ($\sigma < 0.04$ 程度) であれば成長表面の平坦性に改善はみられるが、完全にトレンチ状欠陥を抑制するには至らなかった。

<<第 3 元素添加>>

このトレンチ状欠陥を生むメカニズムとして、巨大マクロステップ形成に伴うステップ端のファセッティングと、平坦部分での二次元核生成が影響していると考えられる。そこで、Si-Cr-C 溶液に対して Al を 4at.% 添加した溶液を用いて表面

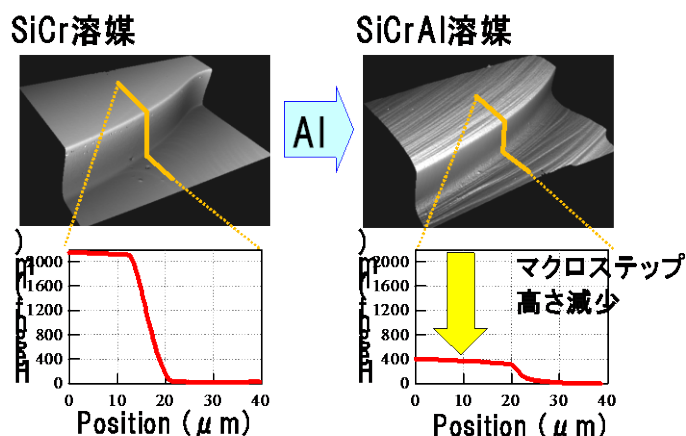
改質を試みた。

異種元素の添加は、一般に表面ステップ構造に熱力学的・速度論的影響を及ぼすことが知られている。Alはp型ドーパントであり容易に結晶格子に取り込まれる（化学結合を形成する）ので、SiC成長表面においてステップ形状の変化に寄与が大きいだろうと考えた。

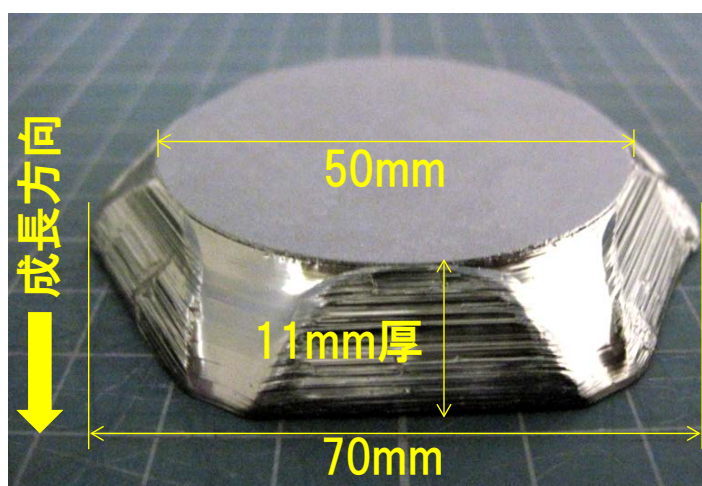
結果として図Ⅲ.2.1.2.2-9に示すように、平均的マクロステップ高さを大幅に低減させることに成功し、平坦な結晶成長面を得ることができた。

以上の結果を基に、低過飽和度とAl添加溶媒を用い、2インチ径でのバルク成長を実施した。種々の成長パラメータの最適化によって、 $220\ \mu\text{m/h}$ 程度の成長速度で2インチ11mm厚の4H-SiCバルク単結晶を育成することに成功し

た（図Ⅲ.2.1.2.2-10）。従来育成を困難にしていた表面荒れの問題点を解決することで、安定したバルク成長条件を見出した。



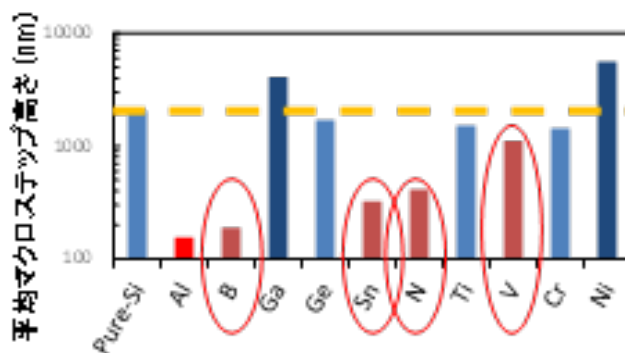
図Ⅲ.2.1.2.2-9 SiCr溶媒中Al添加によるマクロステップ高さの抑制



図Ⅲ.2.1.2.2-10 SiCrAl_{0.04}溶媒を用いて安定に育成した4H-SiCバルク単結晶

上記の通り、 $\text{SiCrAl}_{0.04}$ 溶媒で安定したバルク成長を実現したが、Alはp型ドーパントであり、n型単結晶を得るためには、Al添加量を極力減らす必要がある。そこでAl以外に成長界面安定化効果がある添加元素の探索を行った。

Si溶媒に種々の添加物を5%添加した溶媒を用いて結晶成長を実施し、表面の平均マクロステップ高さを評価することによって、Al以外にも表面平坦化効果のある添加物の探索を行った。図III.2.1.2.2-11に種々の添加物とマク



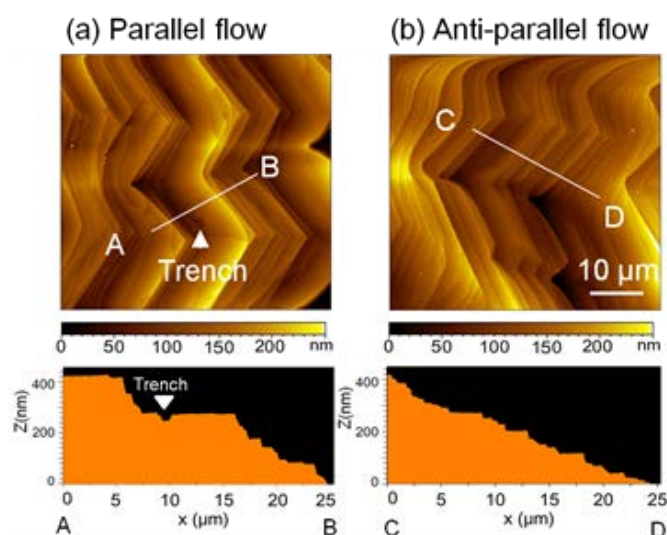
図III.2.1.2.2-11 種々の添加物とマクロステップ高さの関係

ロステップ高さの関係を示す。Al以外にB, N, Sn, V添加によって結晶表面のマクロステップ高さが大幅に減少していることが分かる^[9]。B, N, Sn, Vの中で、特にn型結晶の低抵抗化には、電気伝導に寄与しないIV族元素のSnが有望であることが分かった。

<<溶液流制御>> (名大との共同実施)

そこで、先ず、名大と共同でSiC溶液成長において、流れと成長表面の形状の関係を明らかにし、流れを制御することにより表面形状を制御することを検討した。

溶液流れと成長表面形状の関係を明らかにするために、成長表面におけるステップ進展方向と同一の溶液の流れ(Parallel flow)と、逆向きの流れ(Anti-parallel flow)で溶液成長を行い、成長表面形状を比較した^[4]。図III.2.1.2.2-12に、原子間力顕微鏡により測定した成長表面のプロファイルを示す。Parallel flowで成長した結晶表面には高さ100 nmを超えるマクロス



図III.2.1.2.2-12 (a) Parallel flow (b) Anti-parallel flowで成長した結晶のAFM像とプロファイル

テップが多数形成し、テラス上にはトレンチの形成が確認された。一方、**Anti-parallel flow**で成長した場合には、マクロステップはほとんど形成せず、小さなステップにより構成される平坦な表面が得られることが明らかとなった。すなわち、ステップ進展方向と逆向きの流れを形成することにより、成長表面を平坦に保つことができると考えられる。

Parallel flowでトレンチ形成が促進され、**Anti-parallel flow**で抑制されるメカニズムを図Ⅲ.2.1.2.2-13で説明する。図Ⅲ.2.1.2.2-13の上段には、ステップフロー成長表面近傍における濃度分布の等濃度線を示す。溶液の流れが、ステップフローと同一方向の場合、図Ⅲ.2.1.2.2-13(a)のように濃度場が変化し、テラス上の濃度勾配が大きくなり二次元核形成が生ずる。このようにして形成された二次元島が成長していき、島同士がぶつかったところにトレンチが形成されると考えられる。反対に、溶液の流れが、ステップフローと逆向きの場合には、図Ⅲ.2.1.2.2-13(b)に示すように、キック部の濃度勾配が大きくなり、キックを起点としたステップフロー成長になる。

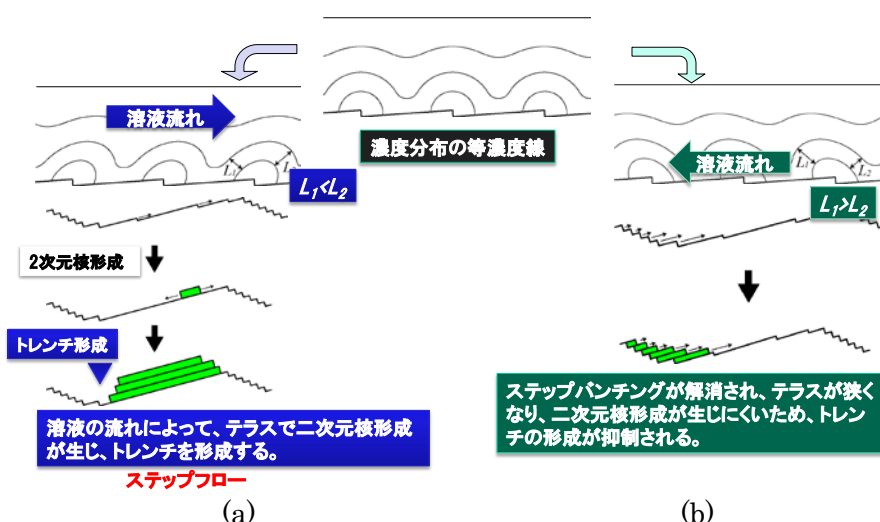


図 1.2.2-13 Parallel flow でトレンチ形成が促進され、
Anti-parallel flow で抑制されるメカニズム

成長表面における溶液流れを制御するために、種結晶の回転による攪拌に着目した。種結晶を回転させると、遠心力により回転中心から外側に向かう流れが形成する。また、流動解析の結果、回転速度が速いほど攪拌による流れの効果が顕著に表れることが明らかとなった。この流れを利用するために、オフ角種結晶を用い、種結晶の中心と回転中心をずらし、150 rpmで高速回転することにより成長表面に**Anti-parallel flow**を形成し成長を行った⁵⁾。その結果、マクロステップの形成が抑制され成長表面が安定化されることを確認した。

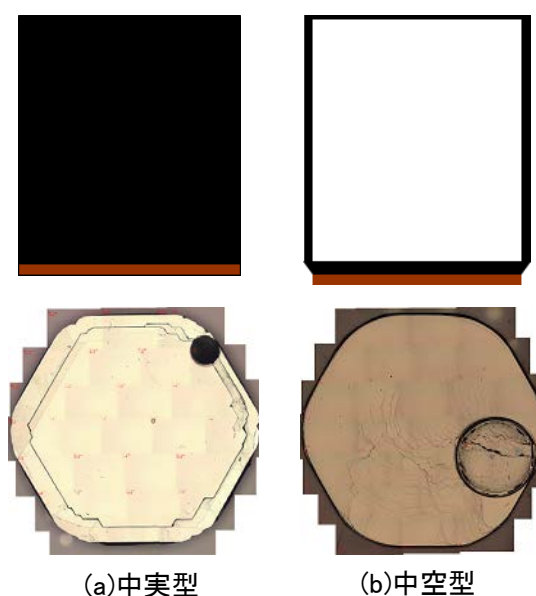
通常行われているバルク結晶の成長に応用する場合、坩堝温度分布や回転により

形成される対流と結晶成長界面の凸または凹形状との組み合わせを考慮する必要があるのであるという重要な示唆を与えるものとなった。

<<他のプロセス要因>>

上記以外に成長界面安定化に影響すると考えられるプロセス要因として、成長界面内の温度分布と電磁攪拌の効果を検討した。

まず、成長面内の温度分布の影響を調べた。溶液法における課題であるマクロ欠陥（トレンチ、アイランド構造）の発生は、結晶育成中に結晶表面が荒れることで誘起される。このような結晶の表面荒れに対しては、成長面内の温度分布が影響することが知られている⁶⁾。そこで、種結晶を貼り付ける黒鉛ロッドの構造を図Ⅲ.2.1.2.2-14 (a)の上図に示す中実型から、図Ⅲ.2.1.2.2-14 (b)の上図に示す中空型に変更し、熱輻射による種結晶裏面からの均一な抜熱、結晶成長面内温度分布の均一

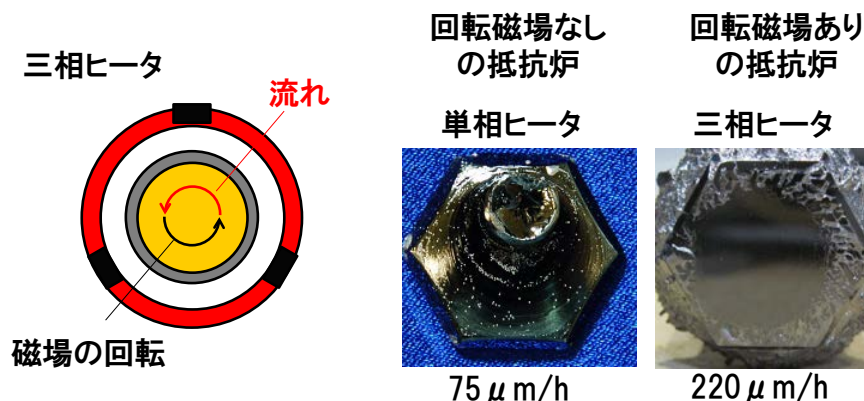


図Ⅲ.2.1.2.2-14 育成結晶外観

化を試みた。図Ⅲ.2.1.2.2-15 (a)、(b)の下図には、Si-Ti溶液を原料として、それぞれ中実型および中空型黒鉛ロッドを用いて育成したn型結晶の外観を示す。図Ⅲ.2.1.2.2-14 (a)に示すように、中実型黒鉛ロッドを用いた場合、結晶の外周部を取り囲むようにトレンチが発生している。一方、中空型黒鉛ロッドを用いて育成した結晶（図Ⅲ.2.1.2.2-14 (b)）では、マクロ欠陥のない平坦な表面が形成されていることが確認された。この結果から、種結晶裏面の熱輻射を利用する黒鉛ロッド構造とすることで、結晶育成時のマクロ欠陥の発生を抑制可能であることを確認した。Si-Cr-Al溶液を原料とした、p型結晶育成においても同様の結果が得られた。本技術は、原料溶液に依存せず適用可能な結晶表面平坦化技術である。

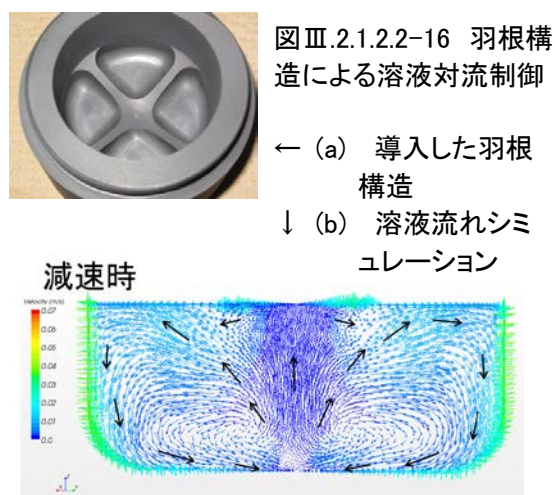
以上に示したように、溶液法においては、均一な温度分布と溶液の流れを実現することが、表面平坦化と高成長速度の両立には重要である。そこで、三相抵抗加熱炉を用いて、電磁攪拌による強い流れと均熱性の高い温度分布を両立させ、高速成長で結晶表面の平坦化を実現する結晶育成技術の可能性を検討した。

図Ⅲ.2.1.2.2-15に電磁攪拌の効果を確認した結果を示す。黒鉛るつぼからの炭素輸送の増加により $200 \mu\text{m/h}$ と高い成長速度が得られる反面、内壁に構造を持たないるつぼでは、電磁攪拌により発生した回転流の方向に沿った表面荒れが結晶外周部に発生した。



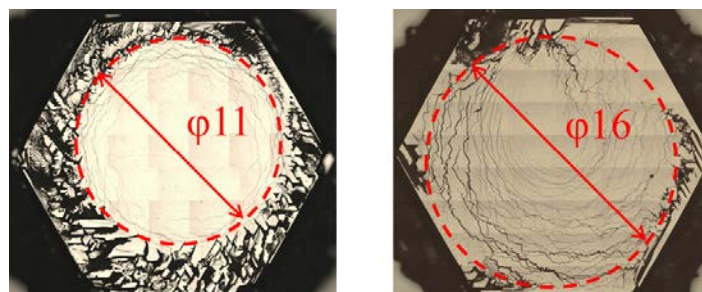
図Ⅲ.2.1.2.2-15 電磁攪拌の効果

そこで、るつぼ底に羽根構造（図Ⅲ.2.1.2.2-16(a)）を導入して流れの向きを制御し、高成長速度での表面荒れの抑制効果を検討した。単相抵抗炉において、るつぼの回転が減速した時の溶液流れのシミュレーション結果を図Ⅲ.2.1.2.2-16(b)に示す。るつぼの回転が減速・停止したときに溶液の流れが羽根に衝突して、るつぼの中心付近で上昇流が発生していることがわかる。



図Ⅲ.2.1.2.2-16 羽根構造による溶液対流制御
 ← (a) 導入した羽根構造
 ↓ (b) 溶液流れシミュレーション

三相抵抗加熱炉では、るつぼが停止し、溶液が回転していることから、るつぼ底に羽根を設置することで、電磁攪拌による回転流を、中心付近での上昇流への変換が可能である。



(a) 溶液量ケース1 (b) 溶液量ケース2
 図Ⅲ.2.1.2.2-17 羽根構造による溶液対流制御で育成した結晶の表面

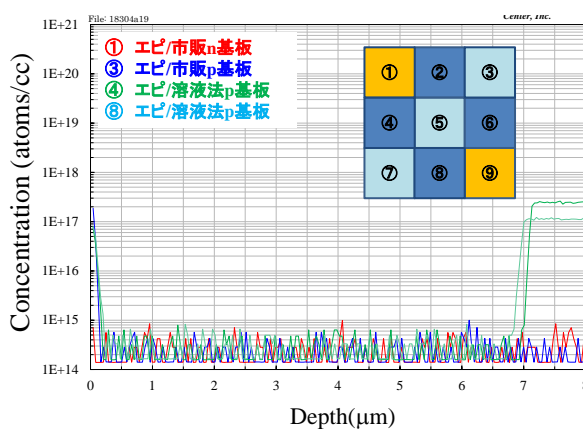
図Ⅲ.2.1.2.2-17(a)に

は、羽根の高さに対して 2.5 倍の深さの溶液を充填した場合の結晶表面の様子を示す。同図から、結晶外周部に荒れが発生していることがわかる。これに対し、溶液の量を羽根の高さの 2.0 倍の深さにした場合では、図Ⅲ.2.1.2.2-17 (b)に示すように結晶外周部の荒れが低減した。これは、溶液の高さに対して、十分な高さの羽根を用いることで、回転流を上下方向の流れに変換できたためと考えられる。このように、加熱方式を考慮し適切なルツボ構造と溶液量を設定することで、原料溶液の対流を制御し、成長速度と表面平坦化の両立を実現することができることが分かった。

(4) 溶媒中金属元素の影響確認

溶液法では C 溶解度を高めるために Cr や Ti 等の金属元素を溶媒に添加して用いている。しかしながら溶媒中の金属元素が結晶に取り込まれ、その不純物が後工程へ影響を及ぼさないかは重要な検討事項の一つである。そこで、SiCrAl 溶媒を用いて育成した結晶を基板として用いた場合のエピタキシャル成長膜中への Cr 拡散について調査を行った。調査は、エピ成長膜の SIMS 不純物分析と、簡単な PN ダイオード試作により行った。

図Ⅲ.2.1.2.2-18 に種々基板上に成膜した 4H-SiC エピ膜中の Cr 濃度プロファイルを示す。エピ製膜時にはサセプタ上に 12mm 角の 9 枚の結晶 (①~⑨) を設置して、同時に H エッチングとエピ成長を行った。①、⑨は市販の n 型基板、③、⑤、⑦は市販の p 型基板、②、④、⑥、⑧は溶液成長法で作製した p 型基板である。このような配置にした理由は、エピ成長前の H エッチング工程で、エッチングされた溶液法基板中に含まれる Cr 不純物が別の場所へ拡散・再付着する汚染拡散の有無を調査するためである。上記 9 枚の試料のうち、①、③、④、⑧の試料に対して SIMS 分析を実施し、エピ膜中の Cr 濃度を調べた結果、図に示す通り、いずれのエピ結晶中にも Cr は SIMS の検出限界以下であることが分かった。このことから、エピ工程におけるエピ/基板間の Cr 拡散や、試料間での Cr 拡散は無いことが分かった。残留不純物の問題はエピ工程以外にも活性化アニール工程、酸化工程など複数存在するため、このエピ膜に対する検証だけでは後工程に対する影響がないこ



図Ⅲ.2.1.2.2-18 エピ膜中の Cr 濃度プロファイル

とは証明できない。しかし結晶成長後の高温プロセスとしては最高温の部類に属するエピ工程で不純物拡散が認められなかったことは、金属元素を溶媒に用いる溶液成長法にとっては朗報であった。

(5) 長尺成長の実証

(4) までで得られた成果を基に、長尺成長の実証を行った。SiCrAl_{0.04}添加溶媒を用い、成長温度 2000~2050°C の高温低過飽和条件で行った。溶液の流れと成長界面内温度分布の制御は、結晶径に比べて十分大きな坩堝を用い、坩堝上下の温度を高周波加熱で制御することにより行い、外部磁場の印加や羽構造は今回採用していない。

結晶成長の長尺化を律速する要因は、結晶成長面の荒れ以外には、坩堝の溶解である。坩堝を C 供給源として利用する以上、坩堝の減肉は避けられず、そのため坩堝の消費量で可能な成長時間が決定される。

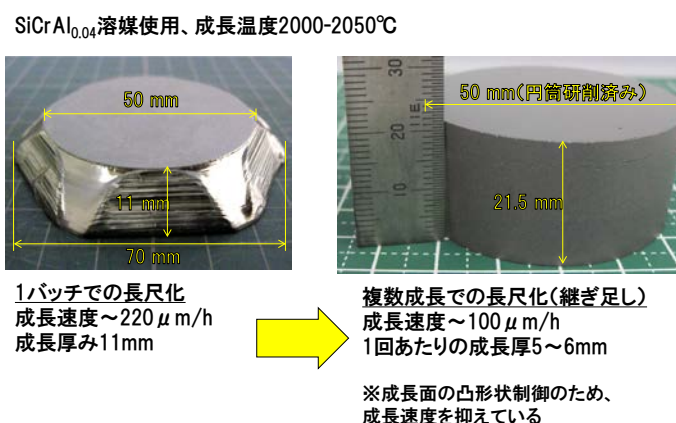
高周波加熱分布の最適化等により坩堝の使用限界時間を延長させることで 50 時間までの長尺（長時間）成長を実現することに成功した。

しかし、この長時間成長だけでは 20mm もの長尺化は困難である。

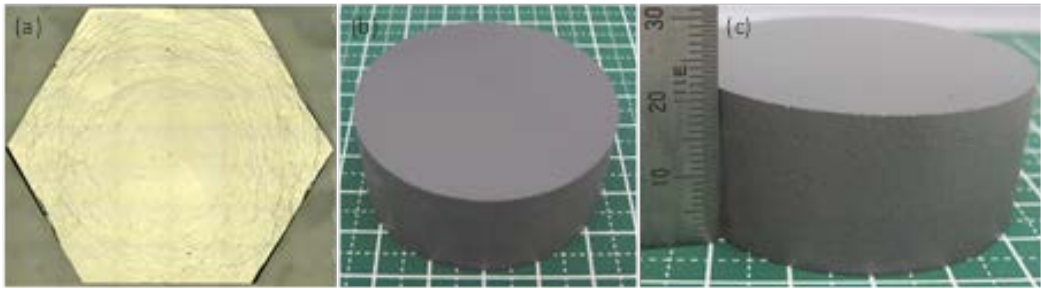
そこで昇華法でも一般に行われている方法であるが、同一工程を繰り返すことによる継足成長を実施し、2 インチ 20mm 厚のバルクインゴットを得る検討を行った。

成長を実施する結晶表面処理の最適化、結晶成長面を凸形状の成長面を実現、等の種々の条件を最適化することにより、2 インチ 20mm のバルクインゴットを得ることに成功した。

図Ⅲ.2.1.2.2-20 に育成した 2 インチ 20mm インゴットの写真を示した。(a)は as-grown 面の光学顕微鏡写真であり、中心から外周に向かうステップフローで覆われた凸形状の成長面であることが分かる。(b)、(c)は円筒研削後の結晶外観写真である。以上のように様々な検討を経て、新材料パワー半導体プロジェクトの目標であった 2 インチ 20mm 厚の 4H-SiC 液相バルク結晶育成に成功した。



図Ⅲ.2.1.2.2-19 継ぎ足し成長による長尺化

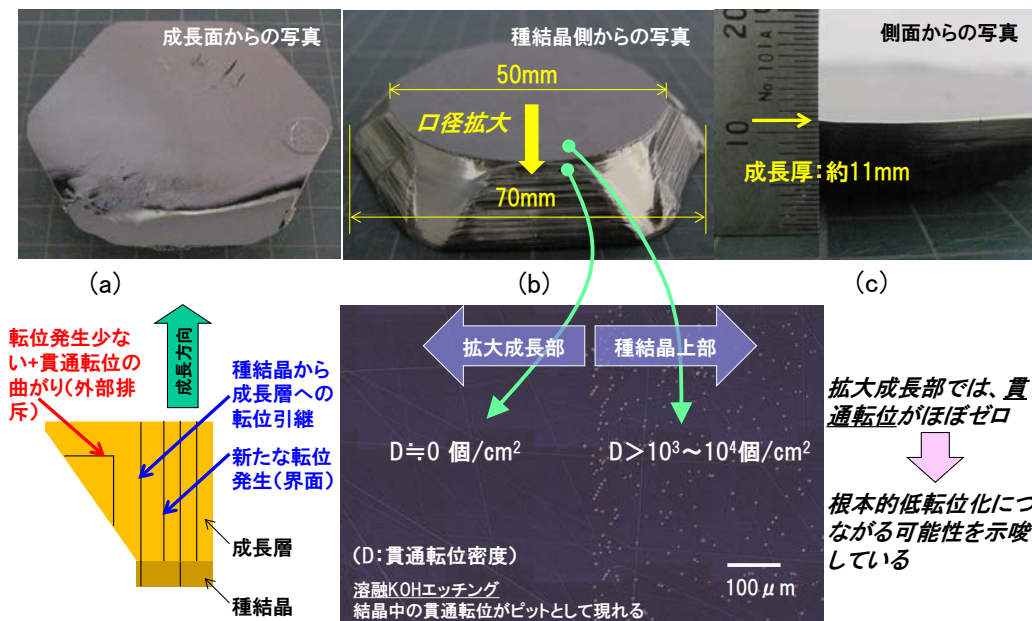


図Ⅲ.2.1.2.2-20 育成した長尺 2 インチ×21.5mm インゴット

(6) 優位性の検証

1) 結晶品質

得られた結晶の成長面側および種結晶側からの全体写真を図Ⅲ.2.1.2.2-21 (a), (b)に、側面からの写真を図Ⅲ.2.1.2.2-21 (c)に示す。ここで、図Ⅲ.2.1.2.2-21 (b)に示すとおり、成長結晶は 2 インチ径から 70mm 程度まで口径拡大している。



(d)口径拡大部近傍の貫通転位密度

図Ⅲ.2.1.2.2-21 育成した結晶の品質評価

口径拡大部における転位挙動について結晶品質を調べるため、熔融 KOH によるエッチピット測定を行い、口径拡大部近傍での貫通転位密度を測定した。結果を図Ⅲ.2.1.2.2-21 (d)に示す。

測定の結果、種結晶上部は種結晶から引き継がれた貫通転位が存在するのに対し、種結晶から口径が拡大している成長部には貫通転位がほとんど無いことを見出し、

小径種結晶からの口径拡大技術の開発によって大幅な低転位化を実現し得る可能性を示した。

2) 更なる品質向上の可能性 (名大との共同実施)

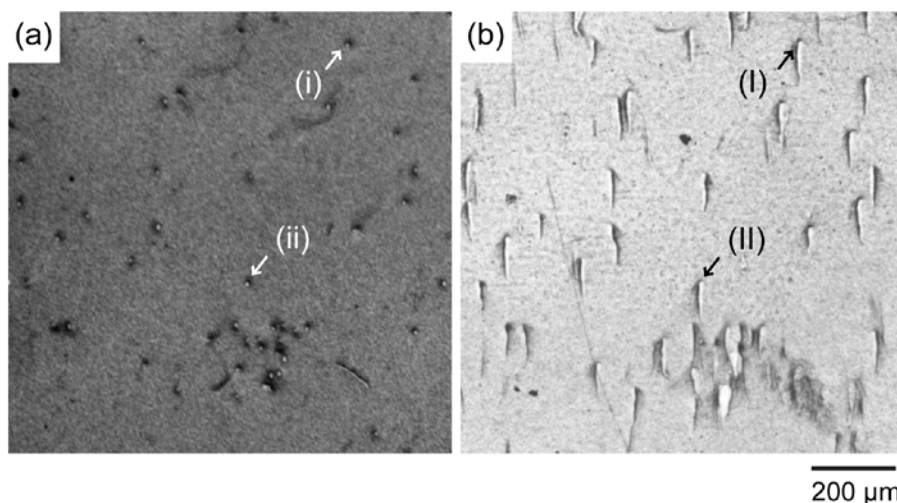
1) において拡大成長技術を使うことで、拡大成長部において低転位化が実現できることを示したが、種結晶直上の成長結晶は、種結晶の品質を反映したものとなるため、種結晶の品質向上が必須である。本プロジェクトでは、名大と共同実施で転位欠陥抑制技術の開発を行い、溶液法の特徴として、貫通転位が基底面内の欠陥に変換される確率が高いことを見出した。これにより、溶液法には無転位結晶実現に繋がる可能性があるという優位性を示した。

以下に詳細を述べる。

本研究では、転位低減メカニズムと、それに基づいた欠陥低減制御、さらに「超高品質(ultra-high quality)」の可能性について検討した。

成長は TSSG 法により行った。溶媒に Si を、種結晶には 4H-SiC および 6H-SiC(0001)結晶を用いた。欠陥評価は、主に X 線トポグラフィーを用い、それに加えて熱塩素エッチングと透過型電子顕微鏡による評価を行った。

図Ⅲ.2.1.2.2-22 は、成長前の種結晶と、その上に溶液法により成長した結晶の X 線トポグラフィー像である。成長前には、TSD (Threading Screw Dislocation ; 貫通らせん転位) と思われるスポットが多数見られる。一方、成長後の結晶を見



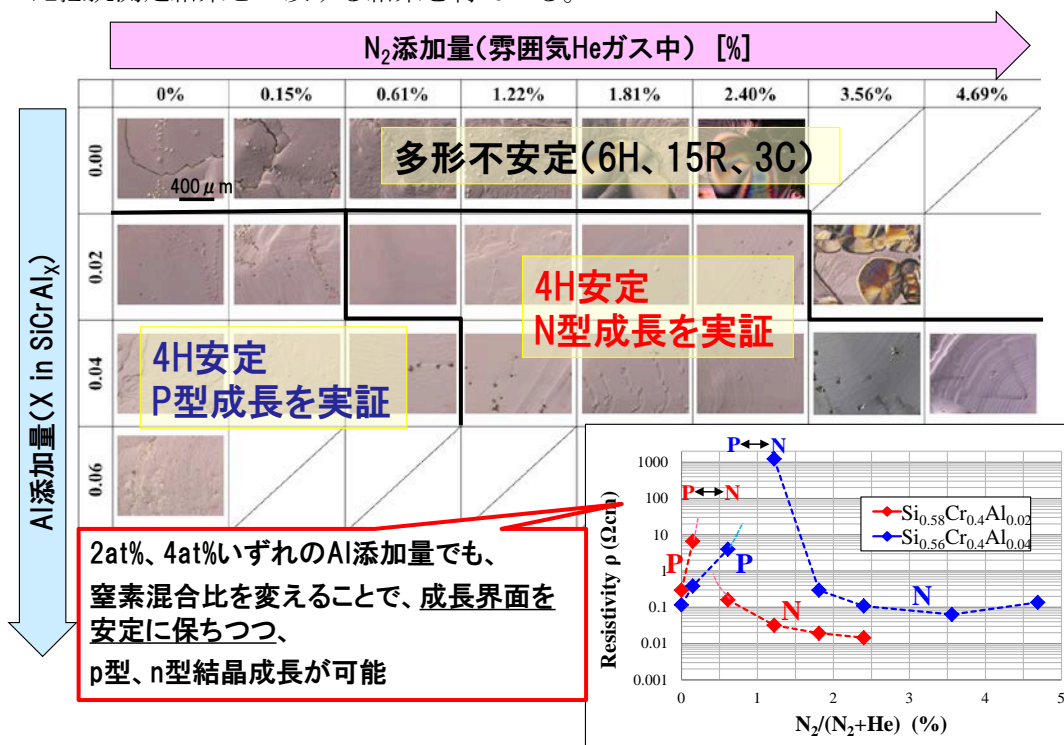
図Ⅲ.2.1.2.2-22: シンクロトン X 線トポグラフィー像(a) 種結晶(b) 成長層。(i)、(ii)で示される TSD が(I)、(II)の基底面の積層欠陥などに転換しているのがわかる。

ると、この白いスポットは全くなくなり、代わりに筋状のコントラストが多数見られる。また、このような変化は on-axis の種結晶を用いた場合はほとんどみられずオフ角を持った種結晶を成長した場合に多くみられ、これらのコントラストは

オフ角方向に伸びている。似た形状のコントラストとして、CVD 成長で見られるキャロット欠陥がある。その構造を参考にし、さらにエッチングや透過型電子顕微鏡の結果と合わせて考慮すると、このコントラストは、貫通転位が基底面の欠陥（部分転位、積層欠陥）に変換したものであることがわかってきた。ただし、CVD のキャロット欠陥と大きく異なるのは、キャロット欠陥は貫通転位から転換される確率が 10%にも満たないのに対して、本手法では、ほぼ 100%の確率で変換している点である。これは非常に大きな意味を持つ。基底面の欠陥は成長方向には継承されない。つまり、成長が進行するに従って、これらの欠陥は結晶の外部に排出されることになる。このことは、超高品質(ultra-high quality)の結晶が実現できることを意味するものである。これにより将来、超高品質なゼロ転位結晶実現への道を開いた。

3) p 型低抵抗基板及び pn 制御

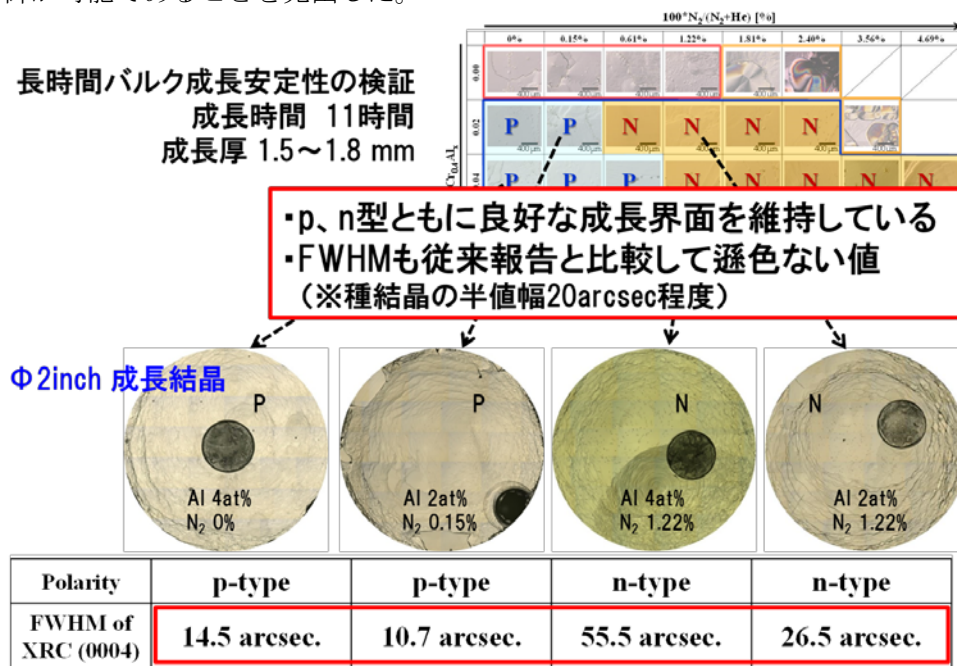
図Ⅲ.2.1.2.2-23 に Al-N 同時添加での結晶成長表面を示す。横軸が窒素添加量、縦軸が Al 添加量である。Al 添加しないと、多形が不安定化し 6H、15R、3C の発生が確認されるが、Al を添加すると 4H が安定化し、かつ成長表面がスムーズとなる。窒素と Al の添加量を調整することにより、p 型と n 型の 4H-SiC 単結晶を作り分けることが出来ることを見出した。Al 添加量によって、pn 反転する窒素量が変わる。この様子は比抵抗測定からわかる。pn 極性はラマン散乱からも検証し、比抵抗測定結果と一致する結果を得ている。



図Ⅲ.2.1.2.2-23 Al-N 同時添加での 4H-SiC 単結晶安定成長と pn 制御

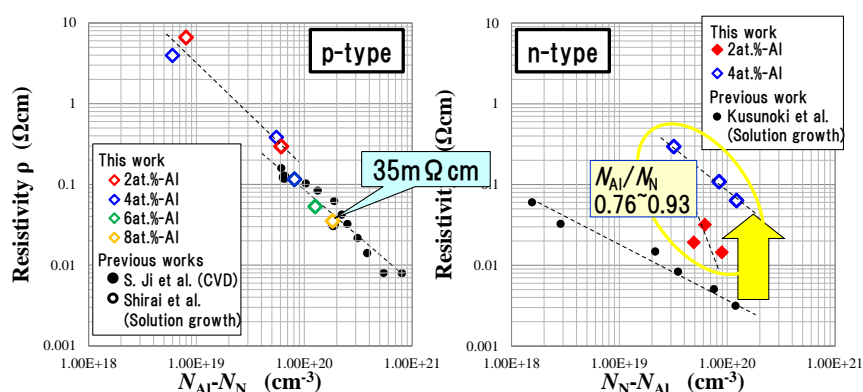
図Ⅲ.2.1.2.2-24 に Al-N 同時添加での長時間バルク成長の実証結果を示す。11 時間成長を実施した結果である。2 インチシードで実験を行っている。この結果から、p、n ともに長時間成長後も良好な成長界面を維持していることが分かる。X 線ロッキングカーブの半値幅は従来報告例とほぼ同等であることが分かった。

このように Al-N の co-dope 技術により、良好な結晶性を維持して、pn 伝導型の制御が可能であることを見出した。



図Ⅲ.2.1.2.2-24 Al-N 同時添加での長時間バルク成長

次に、比抵抗の不純物濃度依存性を調べた。結果を図Ⅲ.2.1.2.2-25 に示す。横軸は SIMS 結果をもとに算出した余剰アクセプタおよびドナー濃度を示す。



p型結晶
35mΩ cm程度の低抵抗p型結晶育
(Al添加量増大でさらなる低抵抗化OK)
→溶液成長法の大きなメリット

n型結晶
窒素単独ドーピングと比較して比抵抗が高い傾向→高い補償比が影響?

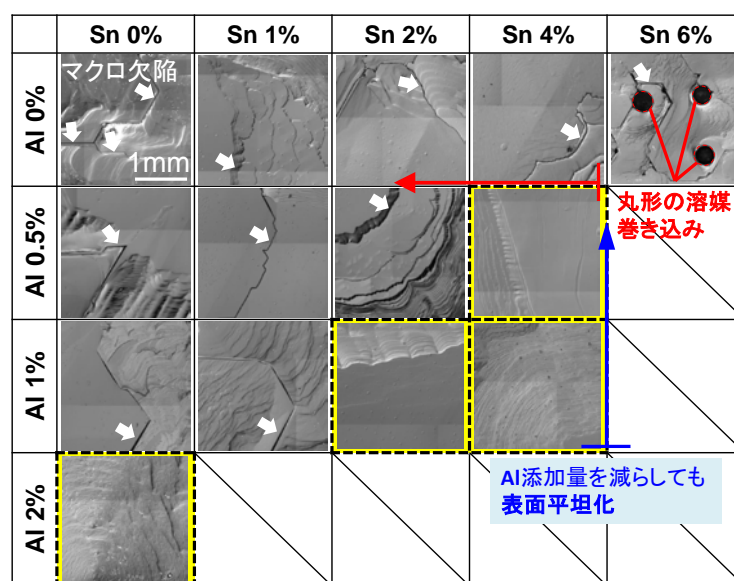
課題
→高補償比結晶での伝導特性理解
→Al量最適化必要

図Ⅲ.2.1.2.2-25 溶液法成長結晶の比抵抗の不純物濃度依存性

p型ではAl添加量の制御により $35\text{m}\Omega\cdot\text{cm}$ 以下という、昇華法では不可能な低抵抗 4H 単結晶基板が得られた。これは高耐圧 nch SiC-IGBT の実現になくてはならない基板であり、溶液法の大きなメリットである。

n型の場合は、単独ドーピングよりも比抵抗が高くなる傾向がある。これはn型結晶であるにも関わらずAl濃度が $1\times 10^{20}/\text{cm}^3$ 以上であり補償率が高いことが影響していると考えている。そこで、Alの表面安定化効果を保ちつつ、どこまでAl量を低減できるかを検討した。このため、(3) 2) 《第3元素添加》で述べたSn元素添加を用いた。

図Ⅲ.2.1.2.2-26 に示すようにSnとAlを種々の添加量で $\text{SiCr}_{0.4}$ 溶媒に添加し、表面マクロ欠陥を抑制しうる溶媒組成の最適化を図った。Al添加量を2%から減少させると1%以下で表面マクロ欠陥が発生した。また、 $\text{SiCr}_{0.4}$ 溶媒にSnを1~4%添加した場合も、マクロ欠陥発生量の低減は確認でき



図Ⅲ.2.1.2.2-26 Sn添加による低Al添加濃度での表面マクロ欠陥抑制

たが、完全な抑制には至らなかった。加えて、Snを6%以上添加すると丸形の溶媒巻き込みが発生してしまうことが分かった。Sn単独では上記条件内で表面マクロ欠陥を抑制できなかったが、 $\text{SiCrAl}_{0.005}$ 、および $\text{SiCrAl}_{0.01}$ 溶媒にSnを4%添加した結果、表面マクロ欠陥を抑制し良好な成長面を得ることに成功した。すなわち、AlとSnを同時に添加することによって、Al添加量を0.5%まで低減させることができた。この方法で作製したn型結晶において、先に図Ⅲ.2.1.2.2-25に示した比抵抗よりも小さい、 $\rho=12.2\text{m}\Omega\text{cm}$ を達成し、広範囲なpn制御の可能性を示した。

(7) まとめ

技術成果概要

- 新規な高温高圧炉を立上げ、過飽和度と成長温度を最適に制御する高速成長技術、および原料融液の成長前加熱でボイドを除去し、過飽和度を制御して多形を安定化する高品質化技術、および大口径化のための炭素濃度分布のシミュレーションモデルの作成を行い、要素技術を確立した。
- 種結晶として、2 インチの円盤状結晶、溶媒には純 Si（純度 99.99999%）を用い、上記要素技術を反映した最適条件で成長を行い、成長結晶厚 3.4mm の 4H-SiC 単結晶成長を実現。
- コンビナトリアル法を用いて C 溶解度を向上させる溶媒を体系的に探索し、Cr、Ni 添加溶媒が適していることを抽出した（東北大共同実施）。
- Al 元素の原料溶液への添加は、巨大ステップバンチングを抑制して安定した成長界面を維持する効果があることを見いだした。
- 更なる成長界面の安定化へ向けて、溶液流れの制御によりステップバンチングを抑制して成長界面を更に安定化させることを可能とした（名大共同実施）。
- 以上の知見をもとに、Al 添加 SiCr 溶媒を用い、成長条件を最適化して、1 回の成長で 2 インチ×11 mm の安定成長を実現した。
- 上記、2 インチ×11 mm 結晶では、拡大成長部（70mm まで拡大）では貫通転位がほとんど無いことを見出し、小径種結晶からの口径拡大技術によって大幅な低転位化を実現し得るといふ溶液法の優位性を示した。
- 上記技術を用い、2 インチ×21.5 mm のバルク成長を実証し、最終目標の 2 インチ×20mm 以上の結晶成長を達成した。
- 昇華法に対する優位性として、上記低転位化の可能性に加え、昇華法では難しい低抵抗 p 型結晶の育成が可能であることを明らかにした。インフラ系のより高耐圧が求められる領域に必要な基板作製技術として有望である。
- 更に添加元素の最適化を進めた結果、Al に加え窒素を同時添加することにより、p 型、n 型のバルク結晶育成が可能であることを示した。

1) 目標の達成度

最終目標である「溶液法により、口径 2 インチ以上、長さ 20mm 以上の 4H-SiC 単結晶を実現した上で、昇華法に対する優位性を検証する。」に対し、下記に示す新技術を開発することにより、口径 2 インチ、長さ 21.5mm の 4H-SiC 単結晶を実現するとともに、昇華法では難しい低抵抗 p 型結晶の育成が可能であるという優位性を示した。さらに、結晶品質において、育成した結晶の拡大成長部では貫通転位がほとんど無いことを明らかにし、小径種結晶からの口径拡大技術によって大幅な低転位化を実現し得るといふ溶液法の優位性を示した。以上により最終目標を達成した。

2) 成果の意義

溶液成長技術は既に数々の高品質バルク単結晶を生み出してきた代表的量産手法として知られている技術である。昇華法と比べ溶液成長法は結晶成長時の温度勾配も小さく、熱的平衡状態に近い状態での理想的な成長が可能である。特に、昇華法や同じく革新的成長技術であるガス法に比べ、圧倒的に低温度勾配下で結晶成長を行えるため、熱応力に起因する転位密度を最も低減することができる結晶成長技術として期待される。

プロジェクト開始以後のここ数年で、日欧を中心に溶液法の研究が活性化して来た感があるが、プロジェクト開始当初は、まだ SiC 結晶相を安定にかつ高能率で得られる融液の最適解は見つかっておらず、また結晶化反応過程、結晶表面形成過程、成長ルツボ内温度分布、成長結晶形状などに関連する基礎的成長制御技術も未だ探求不十分であった。

本プロジェクトでは、優れた特徴を持つ溶液法を実用化するキーは融液中に溶解する炭素濃度を高めることであるとの認識から、高温高压成長に学の知見を融合するというアプローチを採用した。

具体的には、集中研が設置された産総研のつくばイノベーションアリーナ (TIA) のパワエレ拠点に高温高压成長炉等の結晶成長装置を結集して実証実験の拠点とし、結晶物性に関する専門的知見を有する名大、及びコンビナトリアル薄膜技術を用いた物質探索法を有する東北大学を結んで、三者が連携して物質探索、原理検証、大型成長炉による実証を早いサイクルで回すことができるようにした。このことで、複雑な成長パラメータの中から、高温低過飽和成長と言う指導原理を見出し、目標達成に至ることができたことは、連携が上手く行き学の知見を活用することができた結果である。

上記の推進体制で推進した結果、上述したように、高速成長、高品質成長、大口径化に係る要素技術を確立することで、口径 2 インチ、1 回の成長で長さ 10mm 以上の 4H-SiC 単結晶を安定的に実現することができることを示したものである。この成果は、上記優れた特徴を持つ、溶液法による SiC 単結晶実現への道を切り開いたものとして画期的である。

更に、上述したように、今回世界で初めて、溶液法で拡大成長させた結晶は拡大率が大きく、かつ拡大部には貫通転位がほとんど存在しないことを見出した。このことは、将来、無転位結晶実現の可能性があることを意味しており、溶液法による超高品質な無転位結晶実現への道を開いたものである。

加えて、昇華法では難しかった高品質の p 型低抵抗結晶の育成が、溶液法では可能であることを示した。このことは、今後、省エネルギー、低環境負荷型社会の実現に不可欠な送配電・インフラ系等で必要とされる、10kV 超級の n 型 IGBT

を実現するために必要な基板製作の有望な手段を提供するものとして重要である。

このように、本プロジェクトにおける今回の成果は、SiC デバイスの普及拡大による我が国国際技術競争力の確保およびそれによる省エネルギー、低環境負荷社会の実現に貢献するものである。

3) 知的財産権の取得

本研究開発項目において、国内 8 件、PCT3 件の特許を出願済である。

4) 成果の普及

本研究開発項目において、15 件の査読付き論文および、53 件の外部発表を行った。

表Ⅲ. 2.1.2.2-1 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (プレス発表等)
	国内	外国	PCT*出 願	査読付き	その他	
H22 年度	0 件	0 件	0 件	0 件	0 件	5 件
H23 年度	3 件	0 件	0 件	2 件	0 件	10 件
H24 年度	2 件	0 件	0 件	4 件	0 件	20 件
H25 年度	3 件	0 件	1 件	1 件	0 件	11 件
H26 年度	0 件	0 件	2 件	5 件	0 件	10 件

参考文献

- [1] N. Komatsu, T. Mitani, T. Takahashi, M. Okamura, T. Kato, H. Okumura, Mater. Sci. Forum 740-742 (2013) 23.
- [2] T. Mitani, N. Komatsu, T. Takahashi, T. Kato, K. Fujii, T.Ujihara, Y. Matsumoto, K. Kurashige, H. Okumura, J. Cryst. Growth, 401 (2014) 681.
- [3] T. Mitani, N. Komatsu, T. Takahashi, T. Kato, S. Harada, T.Ujihara, Y. Matsumoto, K. Kurashige, H. Okumura, submitted to J. Cryst. Growth.
- [4] C. Zhu, S. Harada, K. Seki, H. Zhang, H. Niinomi, M. Tagawa, T. Ujihara, Cryst. Growth Des., 13 (2013) 3691
- [5] T. Umezakie et al. Mater. Sci. Forum in press.
- [6] 古池大輝 他, 先進パワー半導体分科会 第1回講演会 (2014) P-5

- [7] T. Mitani, N. Komatsu, T. Takahashi, T. Kato, K. Fujii, T. Ujihara, Y. Matsumoto, K. Kurashige, H. Okumura, *J. Cryst. Growth*, 401 (2014) 681.
- [8] T. Mitani, N. Komatsu, T. Takahashi, T. Kato, T. Ujihara, Y. Matsumoto, K. Kurashige, H. Okumura, to be published in *Mater. Sci. Forum* (2015).
- [9] N. Komatsu, T. Mitani, T. Takahashi, T. Kato, K. Kurashige, Y. Matsumoto, T. Ujihara, H. Okumura, to be published in *Mater. Sci. Forum* (2015).

2.2 大口径 SiC ウェハ加工技術開発

(大口径 SiC ウェハ加工要素プロセス検証(研究開発項目(6)を含む))

SiCはシリコン、GaAsと比べて表Ⅲ.2.2-1 に示す通りヌープ硬度が 2~3 倍程度大きい^[1]ため、SiCバルク単結晶から切断加工、研磨加工を経てウェハ化する場合、真っ直ぐに切れない、加工面が荒れやすい、短時間に早く加工できない、早く加工しようとすると加工ダメージが残りやすい、ダイヤモンド砥材が必須でコストがかかる等、産業化の障害となる課題が山積の状況であった。また加工の仕事負荷量は堆積の除去量に比例するため、ウェハ口径が大きくなれば、直径の二乗で加工時間がかかる計算となる。したがって、SiCウェハの大口径化が求められている中、ウェハ加工プロセスの改善はとりわけ重要な課題の一つである。

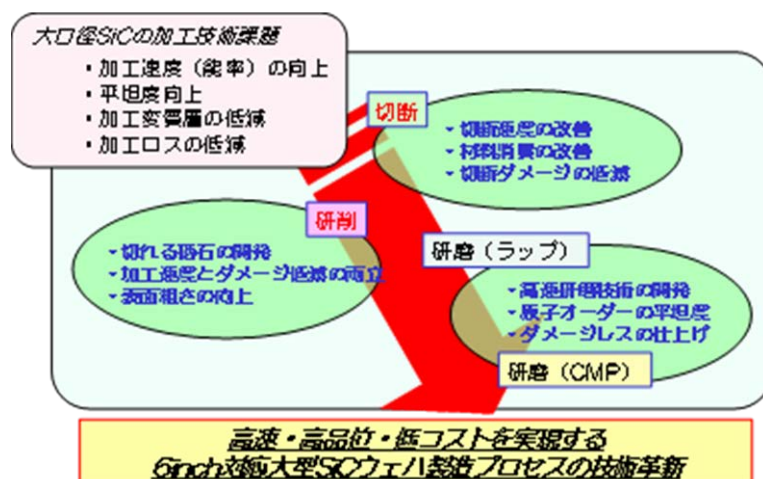
表Ⅲ. 2. 2-1 各種半導体材料のヌープ硬度と構成原子の結合エネルギー比較

半導体材料	ヌープ硬度 (kg/mm ²)	結合エネルギー (kJ/mol)
SiC	2480	451.5
Si	1100-1400	326.8±10.0
GaAs	750	209.6±1.2

プロジェクト開始当時の SiC

ウェハの主力商品は大きさが直径 3~4 インチであったが、切断から仕上げ研磨(CMP)までに要するウェハ加工時間は 12 時間以上を要することが一般的であった。長い加工時間を要することで一時、ウェハ価格の 1/3 は加工コストが占める状態であった。仮にその加工技術を 6 インチ大口径ウェハの加工に転用とした場合の加工時間を試算したところ、実に 50 時間以上 (2 日以上) の実加工時間が必要となる結果となった。このままでは、各加工工程の準備や洗浄、ウェハ端面処理、品質確認など、プロセスのために必要な諸作業時間を合わせれば 5 日~7 日の工程となってしまう問題があることが判明した。

半導体ウェハの加工技術に求められる必要条件は、①工業的に使いやすく簡便な工程であること、②短時間で完了すること、③仕上がり面が原子レベルで平坦であること、④加工変質層など残留ダメージがないこと、⑤後工程 (エピプロセ



図Ⅲ. 2. 2-1 加工要素プロセス毎の課題

ス、デバイスプロセス) で使える表面であること、の 5 つである。

そこで、本開発項目「大口径 SiC ウェハ加工技術開発」では、上記 5 つの条件を満足する 6 インチ化に対応した、高精度、高速及び低コストな実用的ウェハ加工技術を開発することを目的とした。具体的には、加工要素プロセスが各々加工技術として分業化している現状に鑑み、各要素プロセス(切断、研削、研磨、CMP 等)の開発と性能検証を進めながら、そのデータを基にウェハ加工一貫プロセス化方針を検討し、大口径 6 インチウェハ加工の課題・対策技術の抽出・開発を実施することで、6 インチウェハ対応の一貫プロセスの確立を目指した。各要素プロセス毎の課題は図 III.2.2-1 に示すとおりである。

具体的な目標値は、6 インチウェハ対応の一貫プロセスとして処理時間を従来技術の約 1/4 にして、作業性の点から 1 日以内にインゴットから仕上げウェハまでの処理工程が完了するレベルを最終目標とした。仕上げレベルに関しては、現状レベル同様、原子フラットを達成する表面粗さ (Rms (表面荒さ) : 0.1nm@2 μ m×2 μ m) を指標とした。切断に関しては、高速切断の代表ともいえる高速ダイシングソーのウェハ切断装置技術と現状の高速機械設計・製造技術、および本研究開発で目標とする一貫プロセス処理時間を考慮して、従来のワイヤーソー技術における 6 インチ高硬脆結晶材料(サファイア)を対象とした限界切断速度を 4 倍以上引き上げる 300 μ m/分の高速マルチ切断を目標とした。また、切り代はワイヤー剛性の材料的限界から細線化は難しく、従来レベルと同等とした。

【最終目標 (平成 26 年度)】

6 インチ結晶/ウェハを対象に、以下の効率性を実現する。

- (1) 切断 : 速度 300 μ m/分以上、同時切断枚数 10 枚以上、切り代 250 μ m 以下。
- (2) インゴットから表面仕上げ精度 Rms (表面荒さ) 0.1nm@2 μ m×2 μ m のベアウェハを実現する統合加工プロセスとして、プロセス時間 24 時間以内。

本章においては、上述の各要素プロセスの開発 (6 件) とそれらの成果に基づいて行われた一貫加工プロセス開発、および新たな試みとして実施した先端加工・評価技術の開発の成果を以下の項目順に報告しまとめとする。

- (1) 高剛性マルチワイヤーソー切断技術
- (2) マルチワイヤー放電加工切断技術
- (3) ラッピング・ポリッシング技術
- (4) 研削技術
- (5) CMP 技術
- (6) CARE 技術
- (7) 一貫加工工程
- (8) 先端加工・評価技術

(9) 技術成果一覧

(10) まとめ

(1) 高剛性マルチワイヤーソー切断技術

近年、SiC インゴットのマルチ切断はブレードソーや内周刃、外周刃から遊離砥粒によるワイヤーソー切断が主流となっている。しかし、高脆性材料の SiC 切断は難切断と位置づけられ、長時間加工による加工能率の低さや切断精度の維持が難しい事などから、遊離砥粒ではない固定ワイヤーを使ったワイヤーソー技術による能率改善が期待されている。また固定ワイヤーにもレジジンワイヤーと電着ワイヤーがあるが、切断能力の高い後者の電着ワイヤーが高速と高精度の両立を実現する重要な要素のひとつになるものとして考えている。


1) ワイヤーソー加工技術の SiC への応用と課題

上記の通り、ワイヤーソーは脆性材料加工に適した装置で、加工材料外周におけるチップングが軽減でき短時間で大量生産できるため SiC の切断にも適していると言える。SiC はとりわけ難加工と言われる高硬脆材料であるが、従来の遊離砥粒方式での加工は長時間加工が必要で6インチを切断するのに100時間前後費やし反り形状を維持してきた。しかし、加工時間の長さはコストへの影響も大きく、短時間大量生産には向かない課題もあった。

今回開発したワイヤーソーは、安定した高線速領域動作が可能で、従来の1000m/min領域から3倍の3000m/minを可能とした。また、高硬度なSiCは切断時のワイヤー

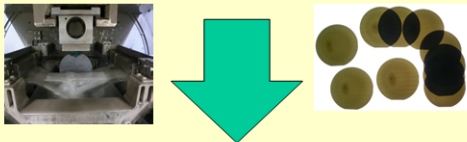
負荷が一般に大きくなるが、レジジンワイヤーから電着ワイヤーに切りかえることでワイヤーからのダイヤモンド砥材脱落の確率も低減し、高線速、高速切断も可能となると考えた。一方、電着ワイヤーはワイヤーにダイヤモンドコーティングするため固着力が強個で高硬度材に適していると言えるが、電着ワイヤー径はφ0.250mm(芯線0.18+砥粒

■大型対応
高速マルチワイヤーソー装置開発



大型高速マルチワイヤーソー装置
MWS062DD (試作機)

- ・高線速、高張力の効果検証
- ・高速切断とSORIのトレードオフ解析
- ・後工程が許容する切断精度の検証



□大口径SiCに最適な切断条件の探索
□ウェハー貫加工工程における
“切断”の役割を明確化

図Ⅲ.2.2-2 開発した高速マルチワイヤーソー

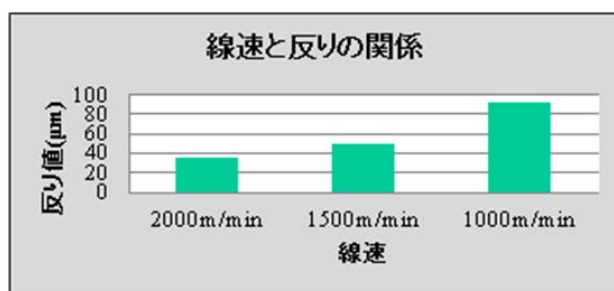
0.07)と大きく、それに対し、遊離砥粒切断のワイヤー径は実効的に $\phi 0.170\text{mm}$ (芯線 $0.16 + \text{砥粒 } 0.01$)と、1枚当たりの切断損失(カーフロス)の差は 0.08mm になる。高価なSiC単結晶材料の切断にとってはこの差は大きいといえる。したがって、本開発では速度や加工精度などの切断性能を求める際に必要以上にカーフロスを大きくしない条件を併せて検討した。

2) 高線速による反り減少の効果検証

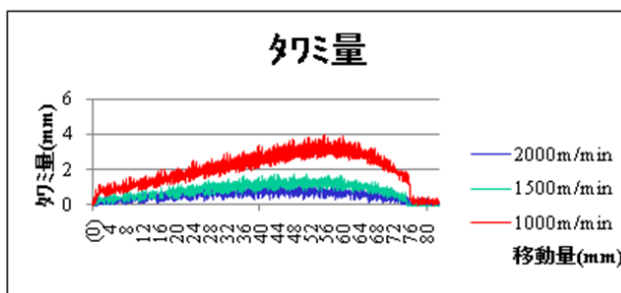
3インチ単結晶SiCインゴットを切断速度 $0.6\text{mm}/\text{min}$ 、ワイヤー張力 45N 、新線供給量 $1\text{m}/\text{min}$ 、切断ピッチ 1.00mm 、素線径 $\phi 0.18\text{mm}$ 、ダイヤモンド砥粒 $30/40\mu\text{m}$ (min/max)の電着ダイヤモンドワイヤーを用いて、線速 $1000\text{m}/\text{min}$ 、 $1500\text{m}/\text{min}$ 、 $2000\text{m}/\text{min}$ の評価を行った。結果を図III.2.2-2に示す。この図より線速 $2000\text{m}/\text{min}$ では反り値が平均で $36.0\mu\text{m}$ 、 $1500\text{m}/\text{min}$ で平均 $49.7\mu\text{m}$ 、 $1000\text{m}/\text{min}$ の平均で $92.5\mu\text{m}$ と、高線速になるほど反り値が減少する傾向にあり面内厚みバラツキでも同じような傾向が観察できた。これは加工物に対する加工負荷が影響していると考えられるためタワミ量の値も観察することにした。図III.2.2-3に示すように線速 $1500\text{m}/\text{min}$ から $2000\text{m}/\text{min}$ ではタワミ量の値が小さいが線速 $1000\text{m}/\text{min}$ になるとタワミ量が大きく変化しているのと、反りの値も大きくなっているため、タワミ量と反り値はニアの関係と言える。これらの事からタワミ量を軽減することで反り値を小さく抑えられ、これらの要素を組み合わせた加工技術が重要になってくると期待できる。

3) ワイヤー張力の効果検証

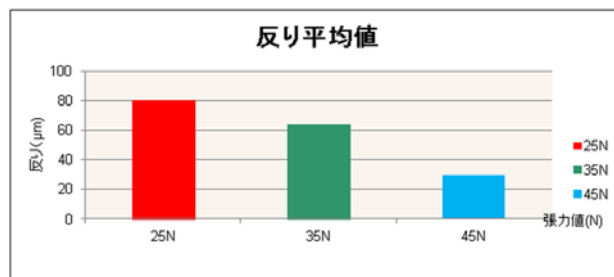
ワイヤー張力による反りの影響を調査するため3インチ4H-SiC単結晶を切断した。切断条件は線速 $1000\text{m}/\text{min}$ 、ワイヤー供給量



図III.2.2-2 線速と反りの関係



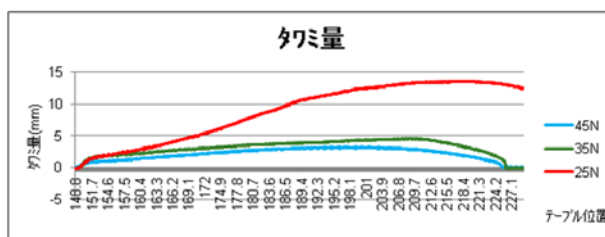
図III.2.2-3 線速とタワミ量



図III.2.2-4 張力と反りの関係

10m/min、加工速度 0.6mm/min、ワイヤー張力 25～45N とし、ワイヤーは素線径 $\phi 0.18\text{mm}$ （ダイヤモンド砥粒 30-40 μm ）仕様で $\phi 0.250\text{mm}$ である。

図Ⅲ.2.2-4 に示すように張力 45N は平均 29.3 μm になり張力 35N で平均 63.4 μm と 10N の差で 2 倍に跳ね上がる。また、張力 25N では 79.9 μm と 45N に比べると 2.7 倍になってお

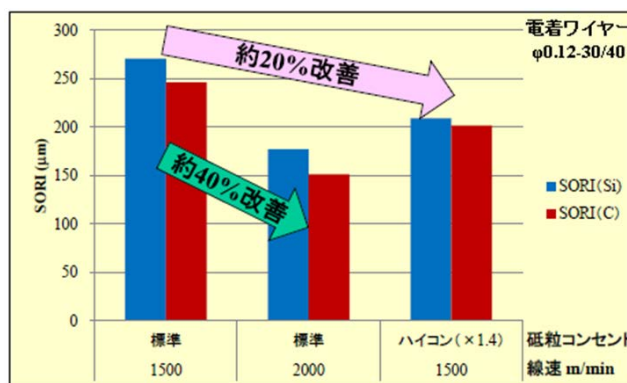


図Ⅲ.2.2-5 張力とタワミ量

りワイヤー張力が低下するとタワミ量も大きくなることが確認できた。図Ⅲ.2.2-4 と図Ⅲ.2.2-5 の 2 つのグラフから線速比較同様に反り値が大きくなるとタワミ量も増えるためタワミ量の低減が反り値低減につながる図事が分かった。

4) 細線化による反り評価

切断ウエハの反り改善に対して高線速の効果があると推測されるため、電着ワイヤー径 $\phi 0.12\text{mm}$ （ダイヤモンド砥粒 30/40 μm ）を用いて線速別またはダイヤモンド砥粒の集中度を上げた評価を行った。図Ⅲ.2.2-6 に示すように線速 1500m/min から 2000m/min に速度を上げる事により、反り値が 40%改善するが、今回の検証では同じ線速 1500m/min でもワイヤーに固着するダイヤモンド数を増やす事で 20%の反り値が改善できる事が確認された。この結果から高線速の効果と砥粒数の増加で単位時間当たりの切断に寄与する砥粒数が増え切断負荷が低減する作用と組み合わせをすることで反り値の改善効果が期待される。また高線速は反り値低減に有効であると共に、反り値は高線速と加工精度の関係に対する重要な指標になると考えられる。



図Ⅲ.2.2-6 反りに対する高線速効果と砥粒密度増加効果

5) 加工ダメージの評価

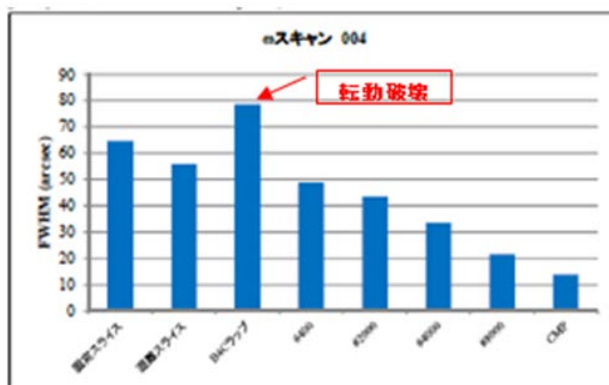
一貫工程の 24 時間以内が最終目標となっており要素工程のワイヤーソー加工、研削、ラップ、CMPの各工程に於いて、X 線回折のロッキングカーブ測定によってダメージの差を調査した。

図Ⅲ.2.2-7 では、工程別に加工面から測定したロックンクカーブの半値幅を示している。粗加工（B₄C砥粒ラップ加工）から精密加工（CMP加工）まで、それぞれの半値幅が、順に減少傾向に並んでおり、砥粒サイズとウェハ表面の結晶の乱れ具合には相関があると考えた。また、切断加工したウェハの半値幅が、B₄C砥粒ラップ加工と#400番のダイヤモンドホイールによる研削加工の間に位置

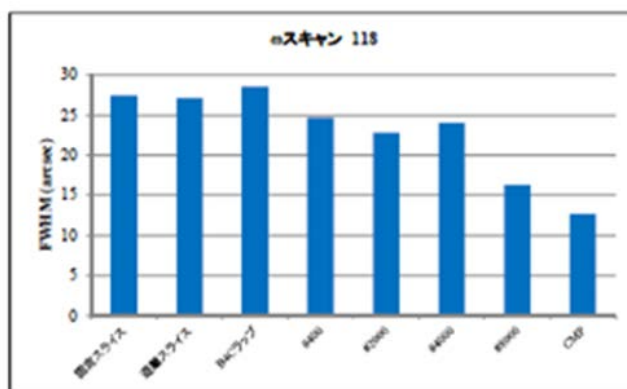
している事から、切断加工はウェハ面のc軸方向に与えるダメージが小さく、ウェハ面と平行にワイヤを動かして切断するため、ウェハ面に垂直の方向にかかる応力が小さい³⁾と判断できる。切断加工の固定砥粒方式と遊離方式が示すロックンクカーブの半値幅の差は、使用しているダイヤモンド砥粒径と相関している。次に同じ大きさの砥粒を使用した加工方法（固定スライス、B₄C砥粒ラップ加工、#400番ダイヤモンドホイールによる研削加工）について比較すると、#400番ダイヤモンドホイールによる研削加工の半値幅が一番小さい事が観察でき、研削加工も切断加工同様ウェハ面のc軸方向に与えるダメージが小さいと判断できる。

また、B₄C砥粒ラップ加工したウェハからのロックンクカーブでは、他の加工方法の半値幅より比較的大きい値を示している。これは、B₄C砥粒ラップ加工が砥粒の転動破壊によって加工が進むため、ウェハ面のc軸方向に与えるダメージが大きくなった結果と言える。

一方、図Ⅲ.2.2-8 では、切断加工を行ったウェハの(118)反射面からの半値幅がB₄C砥粒ラップ加工したウェハの半値幅とほぼ同等値まで増えている。これは切断加工がウェハ面に大きな剪断応力を与え、面内方向にダメージを与えているためと考えられる。



図Ⅲ.2.2-7 工程別にみた加工面の(004) 反射 X線ロックンクカーブ半値幅

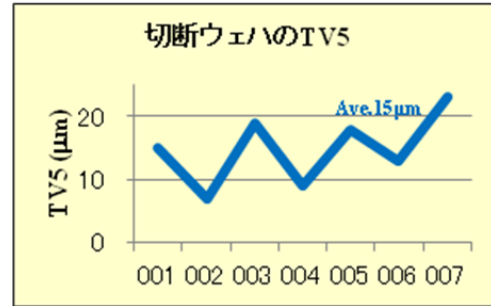


図Ⅲ.2.2-8 工程別にみた加工面の(118) 反射 X線ロックンクカーブ半値幅

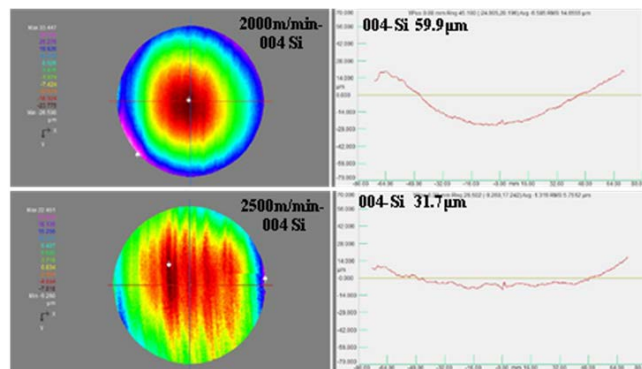
6) 6インチの切断評価

線速 2000m/min~2500m/min、ワイヤー張力 45N、加工速度 0.3mm/min、ワイヤー供給量 10m/min、ワイヤー素線径 ϕ 0.18mm(ダイヤモンド砥粒 30/40 μ m)を使った線径 ϕ 0.25mmの加工条件で設定を行い、6インチ 4H-SiC単結晶の切断加工を実施した。過去の評価から小口径(4インチ以下)では線速 2000m/minの領域以上になると切断後の反り値があまり変わらなくなる状態となったが、6インチ切断では線速を上げることにより大幅に改善する結果が観察された。図Ⅲ.2.2-10に示すように、2000m/minでは反り値 59.9 μ m(ave.64 μ m)であったものが 2500m/minに線速を上げることで反り値 31.7 μ m(ave.35 μ m)と大幅に改善し、フラットに近い形状を形成して

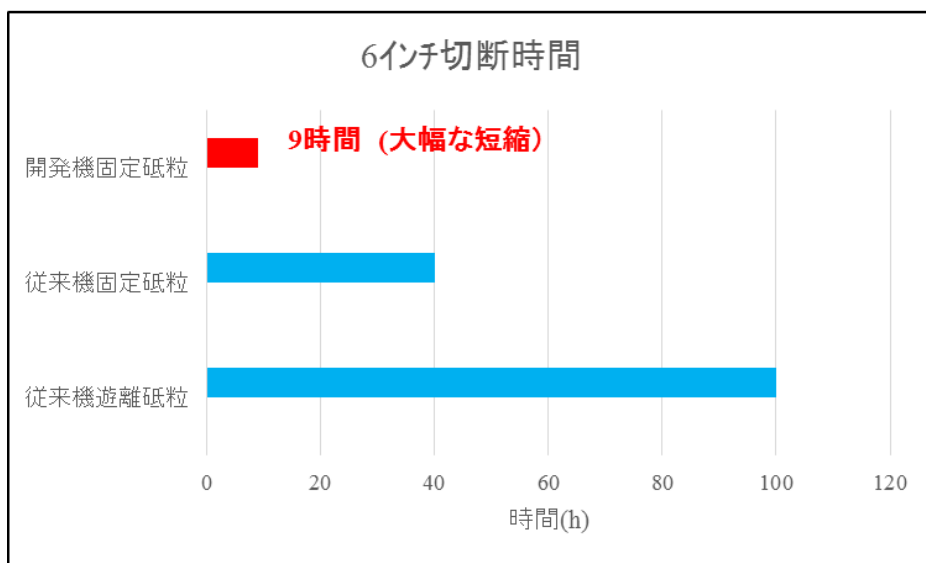
いる事からその効果を確認できる^[4]。また図Ⅲ.2.2-11に示すように、切断時間の比較から高線速により従来機の 1/4 以下に切断時間を短縮することに成功し、切断時間 9 時間を達成した。また高速加工によって低SORI、低TV5に繋がった。



図Ⅲ.2.2-9 6インチ切断ウエハのTV値(横軸は切断されたウエハを表す)



図Ⅲ.2.2-10 6インチ切断における高線速による反り改善効果



図Ⅲ.2.2-11 6インチ切断における高線速化による切断時間短縮効果

7) 高剛性マルチワイヤーソー切断技術開発の成果と今後の期待

本研究では高速ワイヤーソーの開発を行い、6 インチの単結晶 SiC インゴットを切断枚数 10 枚、カーフロス $250\ \mu\text{m}$ 以下で、9 時間の高速で切断することに成功した。また高速切断条件では、線速が速くなる程、切断ウエハの反り値が小さくなる効果を見出した。6 インチの単結晶 SiC インゴットを 9 時間で切断する条件のうち、線速 2500m/min 、切断速度 0.3mm/min 、芯線径 $\phi 0.18\text{mm}(30/40)$ の電着ダイヤモンドワイヤーを用いる条件で SORI 値平均 $35\ \mu\text{m}$ 、TV5 が平均で $15\ \mu\text{m}$ を得た。また線速の違いは加工面のダメージには差は与えていないことも分かった。本研究で開発した高線速条件を用いた切断技術により、従来の切断技術で得られる切断ウエハと同等の反り値、TV5 のまま切断時間を大幅に短縮することが可能であることがわかった。

以上により、最終目標を高い切断品質の下に達成した。本開発において、従来技術の 4 倍早い能率を達成しただけでなく高い品質を変わず維持できた成果は、今度の高速切断技術の展開に大きく影響するものと考えられる。

(2) マルチワイヤー放電加工切断技術

近年 SiC 単結晶ウエハは大口径化が進み、それに伴ってウエハプロセスの負荷が増大し、プロセス高速化とコスト低減が課題となっている。従来、SiC ウエハはバルク単結晶をマルチワイヤーソーで切り出す加工方法が一般的であるが、SiC 単結晶は強い共有結合を有する高硬度の材料であるため加工が難しいプロセスである。

本研究では、放電加工の以下の特徴：

- ① 材料の硬さに依存しない高速加工
- ② 非接触加工による高い平坦性
- ③ ダイヤモンドを使用しないので低コスト化が可能^[5-6]

を活かして、マルチワイヤー放電加工装置を開発した。

SiC 単結晶インゴットのマルチワイヤー放電加工によるスライス技術を確立させるための課題としては、ワイヤー断線を防止すること、カーフスを最小限に抑え且つ加工速度を最適化すること、加工屑の排出性能を高めてウエハ表面精度を向上させることがある。

1) 課題と目標

開発の課題としては、ワイヤーの断線を抑制するための機構の開発、加工屑の排出性を向上させるための機構、プロセスの開発、カーフスを減少させるための対策がある。

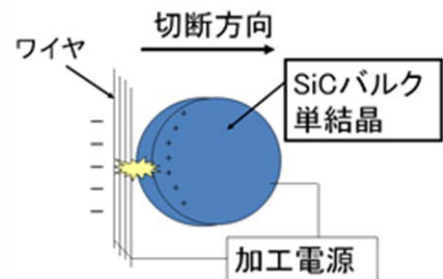
開発目標としては、切断速度：300 μm /分以上、同時切断枚数：10 枚以上、カーフロス：250 μm 以下と設定した。

2) 開発した装置

本研究で開発した装置は複数本のワイヤーとワークとの間でプラズマ放電を起こし、複数枚のウエハを同時切断できる装置であり、パルス電圧制御による放電効率の改良、断線防止機能、切断精度を改善する加工液噴流制御機能、ワーク揺動機構が盛り込まれている。図Ⅲ.2.2-12 に開発した装置の外観写真を、図Ⅲ.2.2-13 に加工概念図を示す。



図Ⅲ. 2. 2-12 開発したマルチワイヤー放電加工機外観



図Ⅲ. 2. 2-13 加工概念図

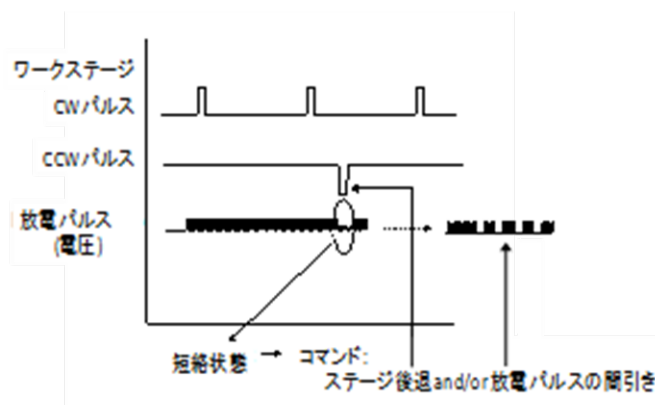
3) ワイヤー断線防止機構の開発

ワイヤーとワークの短絡を防止してワイヤーの断線を抑制するために、加工パルス電源を改造して2種類の断線防止機能を開発し評価を行った。

開発した断線防止機能は、

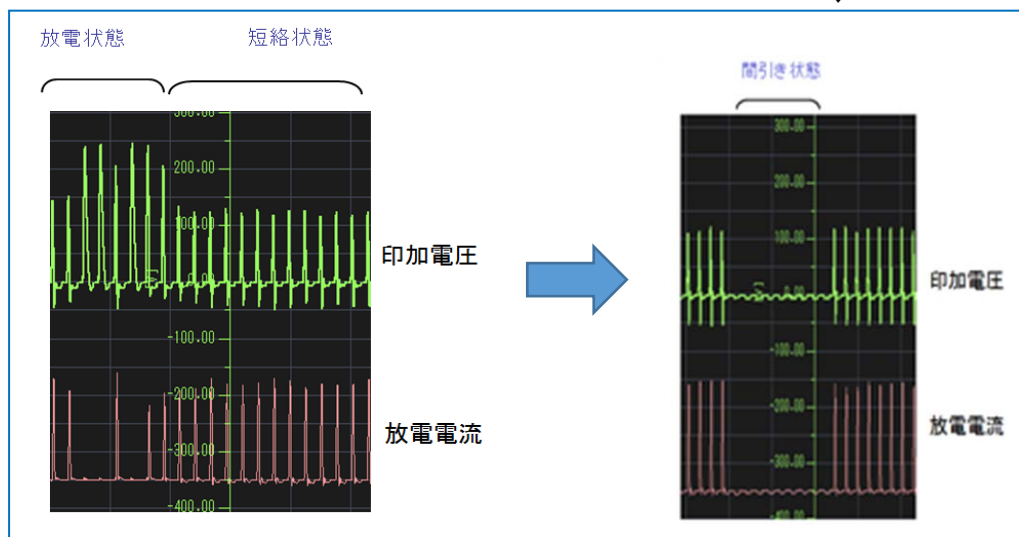
1. 加工ステージ動作停止方式：加工が間に合わない場合、ワークとの短絡を防ぐ対策として、短絡状態を検知すると加工ステージの動作を停止、または後退動作を実施する機能
2. 放電パルス間引き方式：放電状態において加工屑による短絡を検知すると放電パルスを間引き、加工ワイヤーへの集中短絡状態を回避し、短絡しないように加工屑が排出されるのを待つ機能

である。それぞれ、図Ⅲ.2.2-14 および図Ⅲ.2.2-15 に示す。



← 図Ⅲ.2.2-14 加工ステージ動作停止方式断線防止機構

図Ⅲ.2.2-15 放電パルス間引き方式断線防止機構



評価結果は、2 インチインゴットでの比較において、

ワイヤー径：140 μm ワイヤー本数：4 本 印加電圧：270V \rightarrow 加工速度 400 $\mu\text{m}/\text{min}$

↓

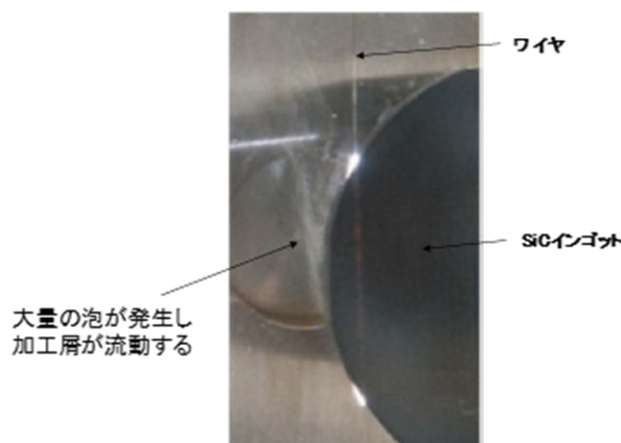
ワイヤー径：140 μm ワイヤー本数：4 本 印加電圧：298V \rightarrow 加工速度 700 $\mu\text{m}/\text{min}$

となり、ワイヤーに負担が掛かる加工条件下でも断線することなく、印加電圧および加工速度を上げることが実現でき、機能が有効に働いていることが確認できた。

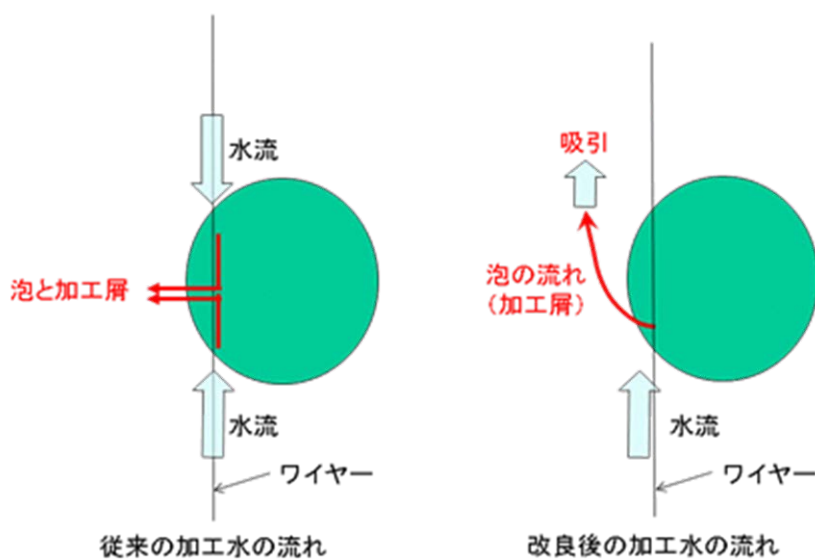
4) 加工水流の制御

SiC インゴットは水中で放電切断しているので放電部からは大量の泡が発生し、放電により発生する加工層はこの泡の流れに伴って流動しており、この様子を図Ⅲ.2.2-16 に示す。泡の成分は水中に溶存する酸素、窒素、および電気分解により発生する水素であると考えられる。

図Ⅲ.2.2-17 は加工水流の改良についての説明図である。従来の方法では、水流はワイヤーと同軸の上下方向からワークの中心部に向かって噴き出させていた。この場合、放電で発生する泡および加工層は中心部から横方向に排出されており、ワーク中心部においてワイヤー側面とワーク間に加工層が介在しやすく、2 次的な放電を発生させ切断ウエハ中心部の凹みを生じていると考えら



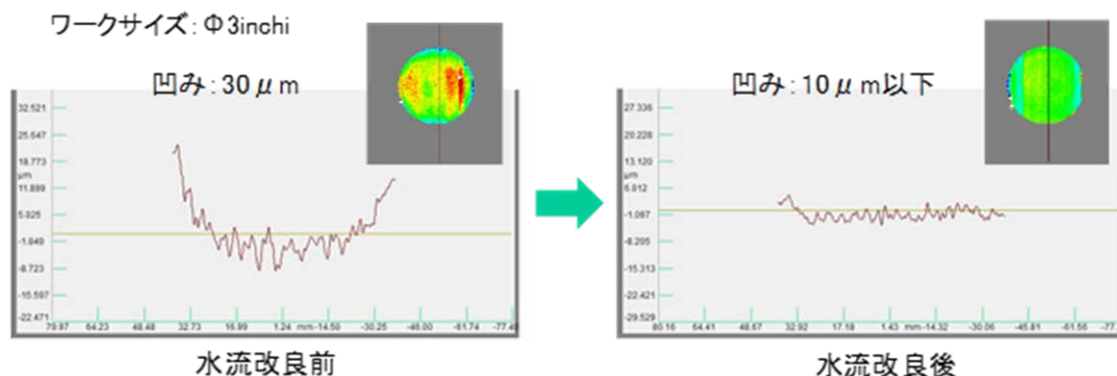
図Ⅲ. 2. 2-16 放電部から発生する大量の泡



図Ⅲ. 2. 2-17 加工水流の改良

れる。水流制御法を改良し、泡の自然な流れに沿って水流を噴出させ、泡および加工屑の流れを管理して吸引することによりワークとワイヤー間における加工屑の滞留を抑制し、余分な2次放電の発生を抑制できるようにした。

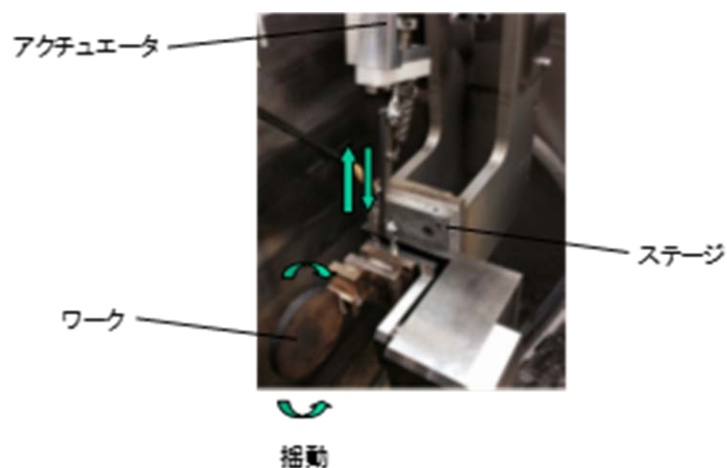
図Ⅲ.2.2-18は加工水流の改良による切断形状の改善を示しており、3インチインゴットの切断においてワイヤー方向の凹みが $30\mu\text{m}$ から $10\mu\text{m}$ 以下まで改善されている。



図Ⅲ.2.2-18 加工水流の改良による切断形状の改善

5) 揺動機構の導入

加工水流制御法の改良により加工屑の排出性が改善され、ワーク中央部において加工屑による2次放電が抑制され切断ウェハ形状の改善効果が見られた。しかしインゴットサイズが4インチ以上になると、切断表面のSORI値が $30\mu\text{m}$ 以上になる場合があり、更なる改良が必要となった。そこで放電中のワークを揺動運動させる機構を導入した。本機構はアクチュエータを利用したコンパクトな装置によってワークの揺動運動を可能としたものである（図Ⅲ.2.2-19参照）。



図Ⅲ.2.2-19 揺動機構

放電切断においては、加工中のワークとワイヤーが常に非接触状態で適切な放電間隔を保持する必要があるが、揺動運動の両端部では放電時間に不足が生じ、従って加工時間の経過とともにワークとワイヤーの適正な非接触状態を保てなくなり、そのまま放置すると短絡によるワイヤー断線を引き起こす。そのために

揺動 1 サイクル中のワークの角速度を可変として制御可能とし、適切な放電間隔が維持できるようにした。

この方式を導入することによって安定した放電特性が得られるようになった。図 III.2.2-20 は上記の可変速の揺動制御を取り入れた場合の揺動の効果調べた結果を示しており、3 インチインゴットの切断において、揺動速度を上げることで TTV が $18\mu\text{m}$ から $7\mu\text{m}$ に改善している。

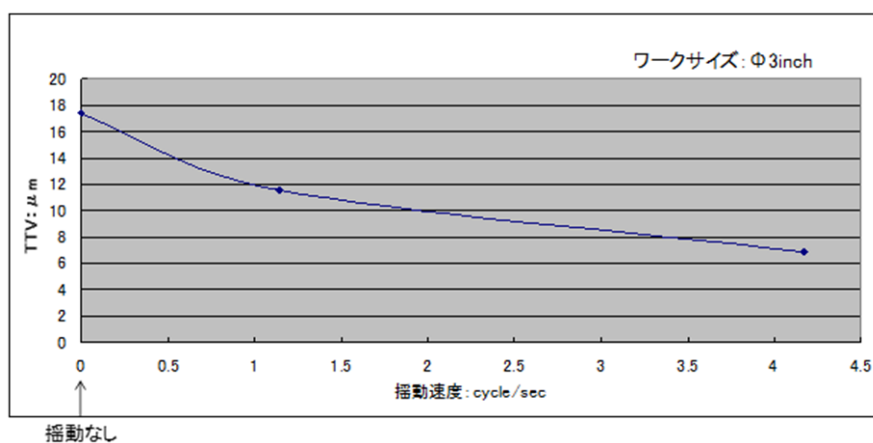


図 III.2.2-20 揺動制御による TTV 改善

6) カーフロス対策

中部大学と共同で、ワイヤーの太さが異なる加工によってどの程度までカーフロスが減るかについてデータを収集した。同時に、太さの異なるワイヤーでのカーフロスを体系的に取得した。図 III.2.2-21~23 に切り代についての写真及び実験データを示す。

電場が印加されて、最終的に絶縁破壊によって放電が生じる。このため、ワイヤー径が細いと同一電圧でも電場が上がる。一方、径が太くなると電場

は下がるが距離に対して反比例し、比較的变化が少なくなるので、ワイヤーと SiC との距離 (極間距離と表示) は飽和する傾向になる。また、この距離は絶縁媒体によって異なり、気中では長くなった (図中 $200\mu\text{m}$ 径)。図 III.2.2-22 ではその状況を示している。また、加工速度と切り代 (カーフロス) の関係を図 III.2.2-23 に示しているが、ほぼ一定で有り、加工速度との関連は無いようである。尚、 $100\mu\text{m}$ ワイヤーを利用し、厚さ

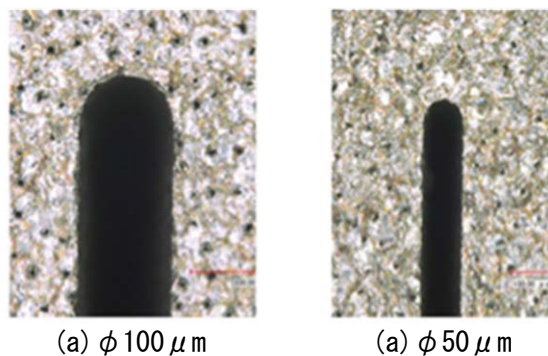
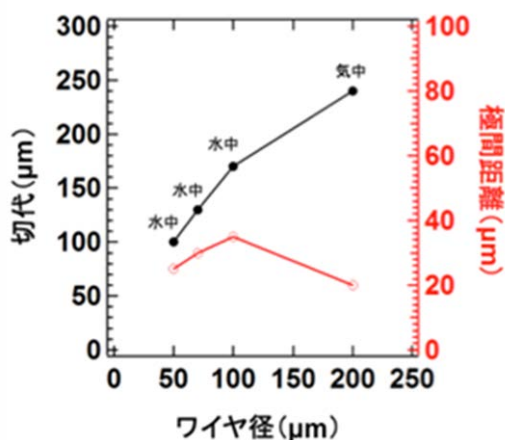
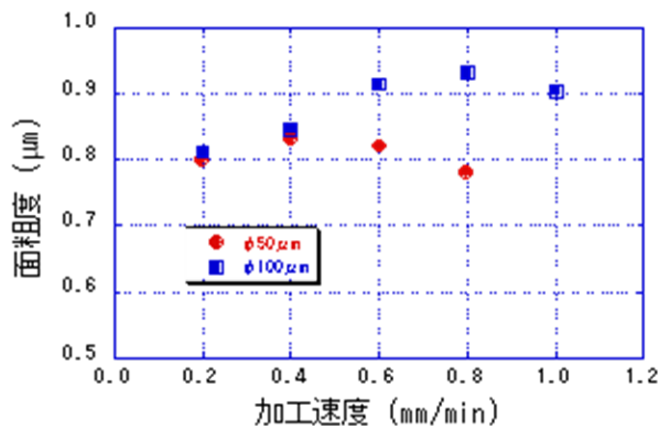


図 III.2.2-21 ワイヤ径 ($100\mu\text{m}$, $50\mu\text{m}$) で切断加工時の切代部分写真

は6mmのSiCを用いた。



図Ⅲ. 2. 2-22 ワイヤ径と切代（カーフロス）との関係



図Ⅲ. 2. 2-23 100 μm ワイヤを用いたときの加工速度と切代（カーフロス）との関係

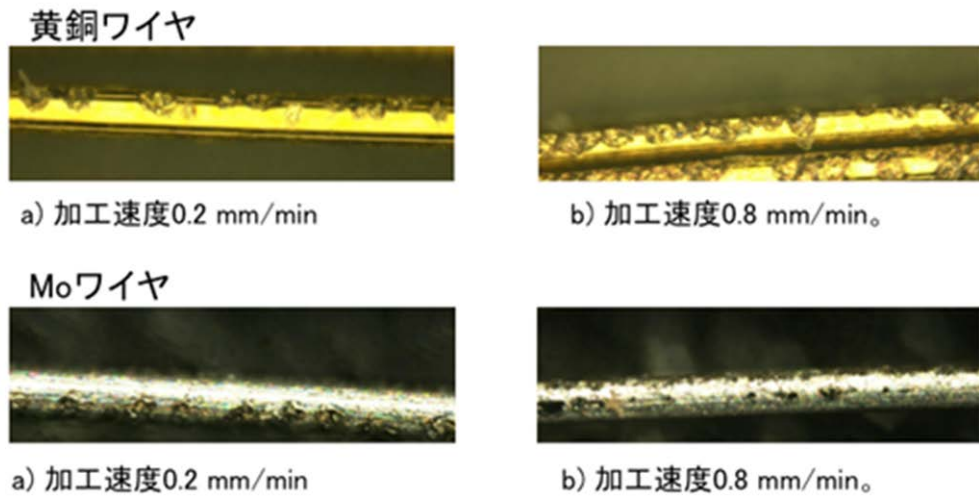
7) ワイヤ材質について

中部大学と共同で、ワイヤ材質の検討を行った。放電加工に用いられるワイヤー材料としては、大別して3種類ある。一つは銅合金(黄銅)である。これが一番安価である。銅合金のため電流は流しやすいが、短絡時には大電流が流れて溶断しやすい。また、強度が低いので強い引っ張り力を印加すると断線し易い。

つぎに安価なのは、表面は銅合金で有り、内部にピアノ線が入れてある SP ワイヤと呼ばれるワイヤーであるが、銅合金に比べると数倍高価である。これはピアノ線が入っていることによって機械強度が大きくなっているため、強い引っ張り力をかけて精密に加工する時には適している。

最後はモリブデン(Mo)ワイヤーである。高融点金属であるため、放電に強く、更に機械強度も強い。これが一番高価であるが、SP ワイヤに比べてそれほど大きく異なるわけではない。実際、放電加工を行うと Mo ワイヤは一番断線確率が低かった。

図Ⅲ.2.2-24 に銅合金ワイヤと Mo ワイヤで放電加工を行ったときの表面写真を示す。銅合金ワイヤーでは、大きく表面がえぐられているのに対し、Mo ワイヤではワイヤーをえぐるような放電痕は見られない。つまり、損傷は大きくないので、複数回利用できる可能性がある。つまり、価格的に高価であっても、複数回利用できれば、運転コストは下がってくる。銅合金ワイヤーと同程度になるためには、10 回程度の利用が求められるが、これは写真を見る限り可能であると考えている。



図Ⅲ. 2. 2-24 銅合金ワイヤーと Mo ワイヤーの放電痕の比較

8) 大口径インゴットの切断

6 インチ SiC 多結晶ブールを 10 本のマルチワイヤー放電加工によってスライス試験



図Ⅲ. 2. 2-25 マルチワイヤー放電加工による 6 インチ切断ウェハ

を行い、開発装置によって 6 インチインゴットが切断可能であることが実証できた (図Ⅲ.2.2-24)。

また 6 インチ単結晶インゴットの 4 本マルチワイヤー放電切断試験によって低い SORI 値：30 μ m が達成可能であることがわかった。

9) マルチワイヤー放電加工切断技術開発の成果と今後の期待

SiC 単結晶インゴット切断用としてマルチワイヤー放電加工機を新たに設計、製作し以下の新技術を開発した。

ワイヤー断線防止機構

ワイヤーとワークの連続的短絡を検知すると加工ステージの動作を停止および後退させることを可能にし、また加工屑による不連続な短絡を検知した場合は放電パルスの間引き、加工屑の排出を待つ機能を開発して評価した。その結果、特に 2 インチインゴット切断においてワイヤー断線の抑制および加工速度の向上において顕著な効果を確認できた。しかしインゴットサイズが 3 インチ以上になると、加工屑の排出性をさらに向上させる必要があった。

加工水流制御法

そこで水流制御法を改良し、放電によって発生する泡および加工屑の流れを管理して吸引することにより加工屑の滞留を減少させ、余分な 2 次放電の発生を抑制できるようにした。この結果、3 インチインゴットの切断においてワイヤー方向の凹みが $30\ \mu\text{m}$ から $10\ \mu\text{m}$ まで改善できた。

回転機構～揺動機構の導入

マルチワイヤー放電加工機では回転機構の知見を活かし、アクチュエータを利用したコンパクトな装置によってワークの揺動運動を可能にした。放電加工における揺動機構においては、ワークとワイヤーが常に非接触かつ適切な放電間隔を維持する必要があり、そのために揺動 1 サイクル中のワークの角速度を可変として制御可能とした。ワークの揺動運動に伴って加工屑の排出効率が向上し 2 次放電が抑制され切断形状が改善され 4 インチインゴットの切断において SORI 値： $20\ \mu\text{m}$ 以下が可能になった。

カーフロス対策

放電切断において加工速度を上げるためにはワイヤー径を大きくして放電ピーク電流を上げて加工効率を上げる方法が有効であるが、カーフロスが増加するという問題がある。ワイヤー素材や加工液を選び、細線化も併せて図ることも重要である。

上記の開発によって、以下のような結果が得られた。

- 10 本のマルチワイヤーで 6 インチインゴットの切断が可能になった。
- 6 インチインゴット切断ウェハの SORI： $30\ \mu\text{m}$ が可能になった。
- 4 インチインゴットの切断速度： $300\ \mu\text{m}/\text{min}$ が可能になった。
- 4 インチ切断ウェハのカーフロス： $250\ \mu\text{m}$ 、SORI $<20\ \mu\text{m}$ が可能になった。

以上の成果により、これまで実現できなかったマルチワイヤー方式による放電加工技術の実用化に向けて前進することができた。また加工素材の硬さに依存しない非接触切断技術である放電加工が、単結晶 SiC の他、ダイヤモンド等の新しいパワー半導体材料の量産スライス技術として有望であることを示すことができた。

(3) ラッピング・ポリッシング技術

ラッピング加工は、ウエハ製造プロセスの中で、切断と CMP を繋ぐ中間工程にあたり、多数枚同時加工や両面同時加工ができる利点から、半導体ウエハ製造プロセスに汎用的に利用されてきた加工技術である。SiC の加工では、一般的に $10\mu\text{m}$ 以下の小粒径ダイヤモンド砥粒が用いられ、加工速度が遅く長時間加工となりコスト高が課題となる。しかしながら、加工の開発技術はオープンになることが少なく、製造方法などはブラックボックス化されていた。

本開発項目では従来のラッピング（ポリッシング）技術のベンチマークから課題を探り、切断面を速やかに平坦化し、かつ加工変質層を最小化することで、接続する加工工程の負荷の低減、一貫加工工程の時間短縮、および低コスト化を実現する技術を確立することを目的として実施した。

1) 加工工法検討と加工設備の選定

研磨加工には、2種類の方式があり、一つは、複数枚のウエハを加圧ヘッドに装着し回転させ、スラリーを流しかけながら、回転定盤に押し付け、両者の相対運動によって加工する片面研磨方式である。もう一つは、上定盤と下定盤の間にキャリア（ウエハを保持するガイド）に保持されたウエハを挟みこみ、上定盤を加圧し、上下定盤の回転とウエハを保持するキャリアの回転で、ウエハの表裏面を同時に加工する両面研磨方式である。また、砥粒の供給の仕方により、金属定盤に砥粒を半固定状態に埋め込むことで切削能率を高める固定砥粒方式と、定盤に貼付した研磨パッドに微細な砥粒をかけ流しながら加工する遊離砥粒方式の2通りがある。

本開発項目で導入した研磨装置では、上記の片面／両面研磨方式、固定／遊離砥粒方式の全ての組合せが可能とした。更に、加工メカニズムを解析するにあたり、各装置の駆動部（定盤、ヘッド）の挙動（振動、温度、過負荷等）を *in-situ* で計測し数値化するロギング機能を搭載した。また、研磨盤のドレッシングを加工部と同じ温度環境で実施できるように温度制御機構を備えた研磨盤修正部を装置中央部に備える構成とした。導入した大口径対応研磨装置の外観写真を図Ⅲ.2.2-25 に示す。



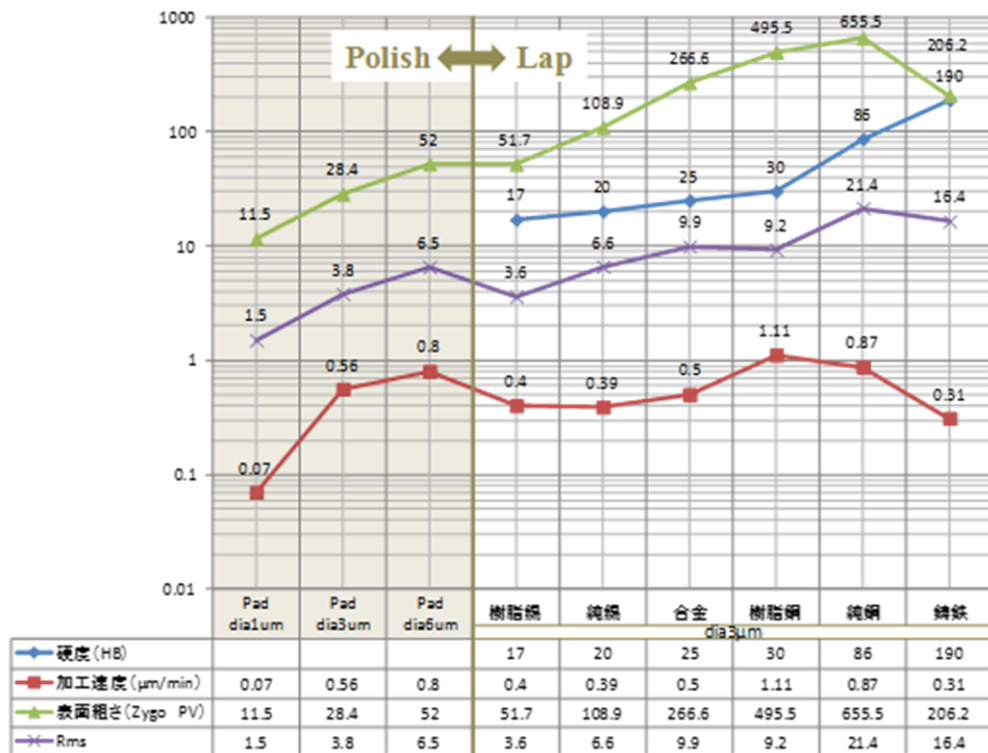
図Ⅲ. 2. 2-26 導入した大口徑対応研磨盤 TRINITY-X（日本エンギス株式会社製）

2) 従来技術のベンチマーク

従来技術のベンチマークでは、ポリッシュおよびラッピングの定盤種類別に加工速度を比較した。金属定盤を利用したラッピング加工、及びパッドを利用したポリッシング加工の、加工速度、表面粗さの関係を図Ⅲ.2.2-27 に示す。

この結果をもとに、加重等の詳細な試験条件および加工変質層の評価結果を合わせて解析を進めた結果、40kPa の高荷重でも加工速度は約 $1 \mu\text{m}/\text{min}$ 程度と遅いこと、また、同じ砥粒径でもポリッシュでは約 $1/2$ の加工変質層となるものの不規則にランダムスクラッチが入るため、その制御が必要であることが判った。

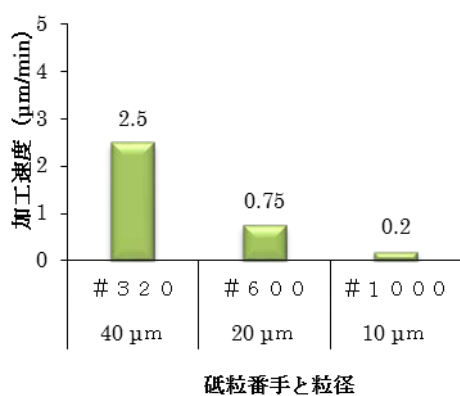
そこで、遊離砥粒を使った加工の切り込み深さは、加工圧力と砥粒径に依存するといったラッピングの基本特性から、SiC表面にアタックする砥粒 1 個当たりの仕事を高める手段として、 $10 \mu\text{m}$ 以上の大粒径砥粒を用いることでウェハ表面の破壊を促し加工速度を上げる方法に着目した。低コスト化に向け、非ダイヤモンド砥粒の B_4C やGCとダイヤモンド砥粒との加工特性を比較した。



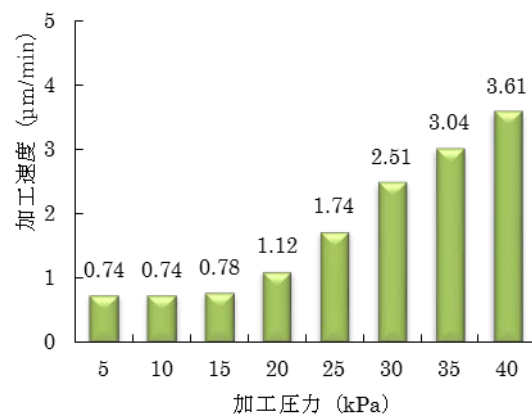
図Ⅲ. 2. 2-27 ラッピングとポリッシングの加工速度と表面粗さの関係

3) B₄C砥粒を使った大粒径砥粒によるラッピングの加工特性

加工圧力を 30 kPa に設定し砥粒径別の加工速度を調査した結果を図Ⅲ.2.2-28 に示す。平均砥粒径 40 μm (砥粒番手#320) では、2.5 μm/min の加工速度が得られ、他の粒径との比較においては高速化が期待できる結果となった。次に、同砥粒で加工圧と加工



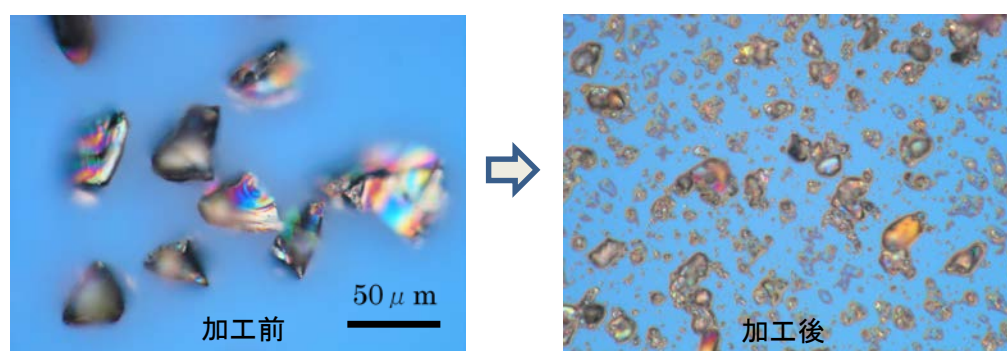
図Ⅲ. 2. 2-28 B₄C 砥粒の粒径別加工速度



図Ⅲ. 2. 2-29 加工圧力と加工速度の関係

速度との関係を調査した結果を図 2-29 に示す。20 kPa 以上でリニアに加工速度が上昇し $3.6 \mu\text{m}/\text{min}$ までの高速化を確認した。

図Ⅲ.2.2-30 には、加工前後のスラリーの光学顕微鏡像を示す。加工後の砥粒は、加工前に比べて明らかに小さくなっていることが判る。これは、加工の際に、ワークのSiCと砥粒の B_4C がぶつかり合い、ワークの加工と同時に砥粒も破壊されたためと推測される。しかしながら、加工圧力を高めても加工速度が上昇するということは、 B_4C 砥粒の径と硬度が、圧力を加えることでSiCを破壊する作用を増加させるのに適した特性を有しているものと推察する。

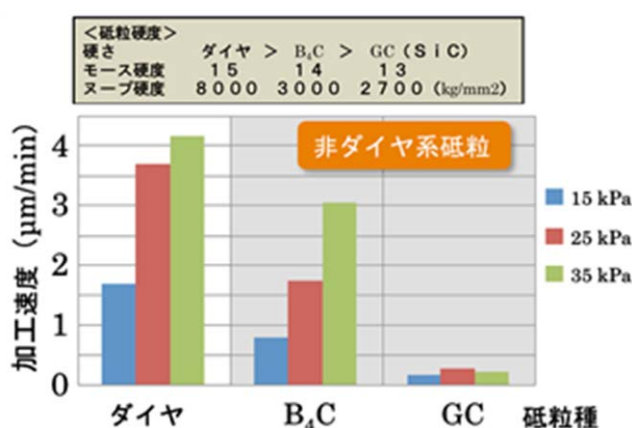


図Ⅲ. 2. 2-30 加工前後の B_4C スラリーの光学顕微鏡像

4) 各砥粒種の加工特性と低コスト化への期待

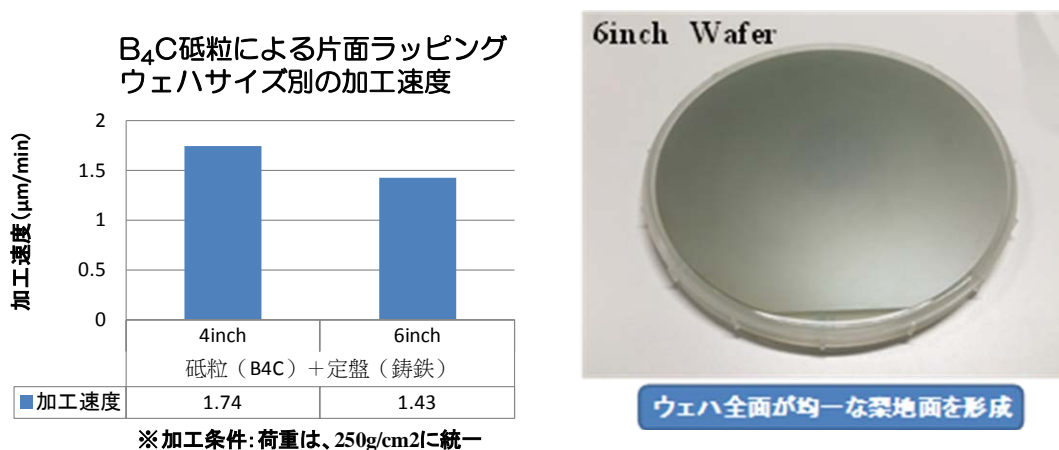
図Ⅲ.2.2-31 に砥粒種別の加工速度を示す。前述の通り $10 \mu\text{m}$ 以下のダイヤモンド砥粒では $1 \mu\text{m}/\text{min}$ 程度の加工速度であったが、本実験の $40 \mu\text{m}$ 前後の大粒径砥粒では、ダイヤモンドや B_4C 等、条件によって3倍以上の加工速度が得られることが判った。また、 B_4C はダイヤモンドには及ばないが、GCと比べると、とくに高加工圧では数倍以上の加工速度が得られている。 B_4C はダイヤモンドより圧倒的に砥粒価格が安く、研磨能率とのバランスも良いことも示された。

また、加工圧力や定盤回転数などを同一条件に固定し、4および6インチウエハの加工速度を評価した（図Ⅲ.2.2-32）。一般的にワークの大口径化に対し加工速度の低下が懸念されるが、実験では、ほぼ同等の加工速度が得られることが判明した。また6インチウエハでもウエハ全面が均一な梨地面を確保することがで



図Ⅲ. 2. 2-31 砥粒種別の加工速度

きた。これらの結果から、大口径SiCウエハに対応する大粒径砥粒のラッピングは、加工速度、仕上がり品質においてB₄C砥粒が最適であると結論した。

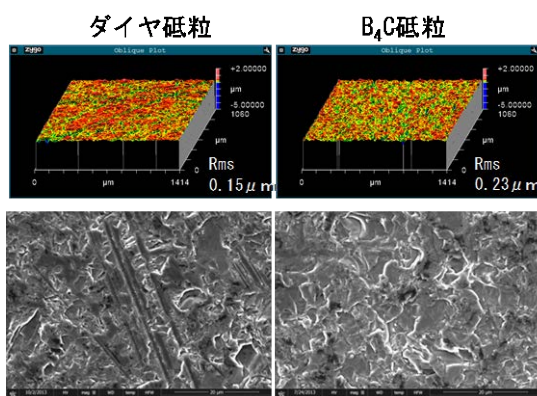


図Ⅲ. 2. 2-32 B₄C砥粒のラッピングにおけるウエハサイズ別の加工速度と6インチ加工面

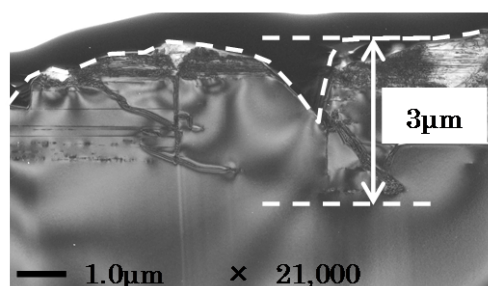
5) 大粒径砥粒による加工面の評価と実効的な加工変質層の見積もり

図Ⅲ.2.2-33 に、加工後のウエハ表面状態を示す。ダイヤモンド砥粒では脆性破壊面の中に線状に走る深い切削痕が確認できる。したがって、局所的には深い加工変質層が発生している可能性が考えられる。一方、B₄C砥粒ではウエハ全面が一様に梨地面となっており、砥粒の転動運動により表面がむしり取られるように破壊された状態であると推察される。

図Ⅲ.2.2-34 に、B₄C砥粒による加工面の断面TEM像を示す。加工によって発生する転位は、加工表面から約3 μmの深さまで進行し、楔型の切れ込みから進展するクラック層や積層欠陥が確認されている。

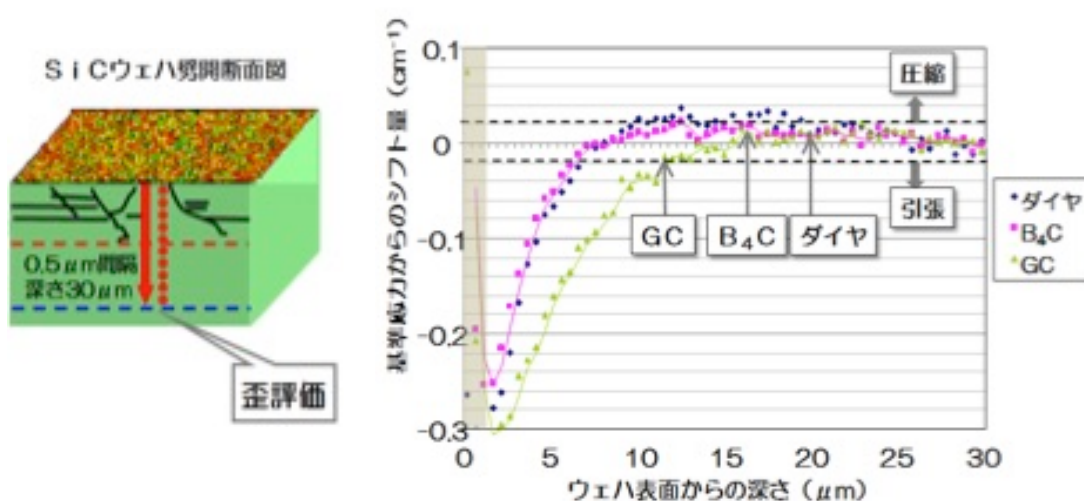


図Ⅲ. 2. 2-33 加工面状態 (白色干渉計、SEM)



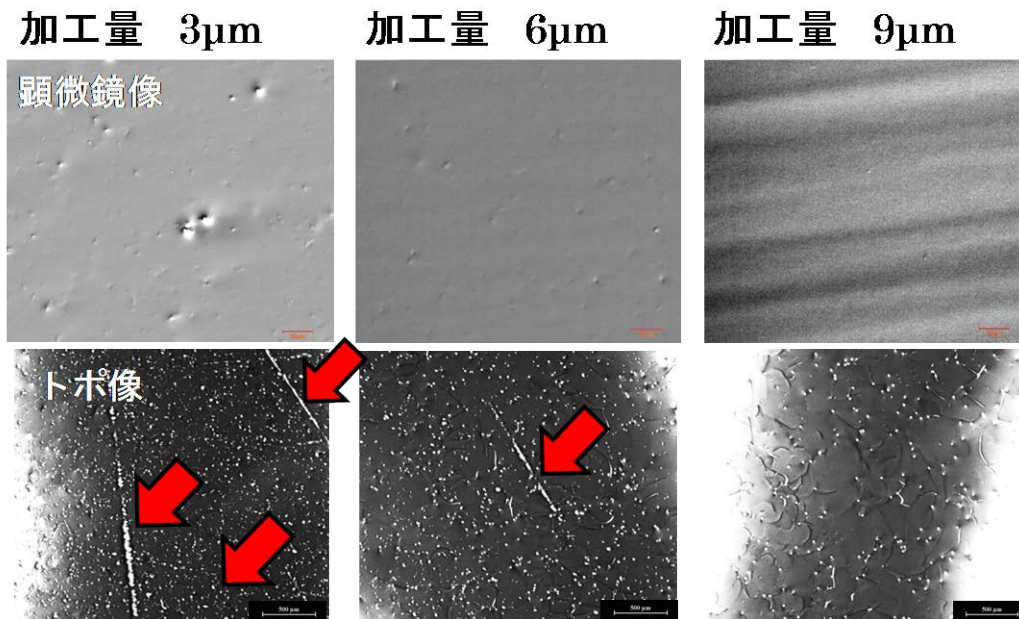
図Ⅲ. 2. 2-34 断面 TEM 像

図Ⅲ.2.2-35 はラマン測定によって表面の残留応力分布を評価したグラフである。ラマンピークのシフト量が大きいところほど歪みが大きいことを表している。グラフの横軸は加工表面からの深さであるが、ウェハを劈開した断面を測定試料とし、加工表面から $0.5 \mu\text{m}$ ピッチで、 $30 \mu\text{m}$ の深さまで計測し評価した。ダイヤモンドと B_4C 砥粒では、加工面から深さ約 $10 \mu\text{m}$ までマイナスのピークシフト量が確認され引張り応力が発生していることが分かる。一方GC砥粒では、表面から約 $11 \mu\text{m}$ まで大きな引張り応力で推移し圧縮応力の残留は少ないことが判った。



図Ⅲ.2.2-35 ラマン評価による残留応力分布

次に、実質的に残留している加工変質層厚さを後工程での加工除去量を変えることで評価した。その結果を図 2-36 に示す。5)の結果を鑑み、 B_4C ラッピング面からの後加工工程での加工除去量を $3, 6, 9 \mu\text{m}$ と 3 種類設定してCMPまで仕上げ、それぞれの試料を共焦点微分干渉顕微鏡と放射光X線トポグラフによって表面微構造と歪みを観察した。その結果、後工程での除去量が $3, 6 \mu\text{m}$ の試料では、ピット状の転位とスクラッチ起因と思われる線状の転位が残留していることが確認された。これらは B_4C ラッピングで発生する加工変質層が残っていたものと考えられる。一方、 $9 \mu\text{m}$ 除去の試料ではそのような加工起因の転位は観察されなかった。

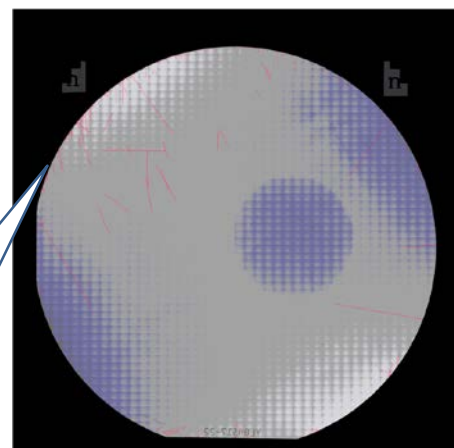
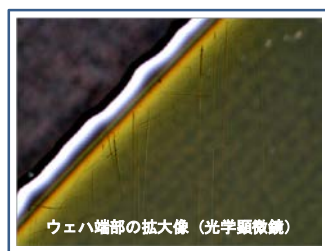


図Ⅲ.2.2-36 B₄C ラッピング面からの各種加工除去量 (3, 6, 9 μm) を設定し仕上げたウエハの面評価 (共焦点微分干渉顕微鏡像、放射光 X 線トポグラフ)

一方、従来から SiC 研磨に利用されているダイヤモンド砥粒の場合、残留する加工変質層の様子に違いが見られる。大粒径 35 μm を使った加工では、15 μm 以上を後工程で研磨をしても、図

ダイヤモンド砥粒
平均粒径 35 μm の場合

ウェハレベルの評価では
15 μm 除去してもスクラッチが残留
加工変質層は更に深いと推察できる



図Ⅲ.2.2-37 大粒径ダイヤモンド砥粒による加工の影響が残るウエハ面の例

のように、ウエハ表面にはスクラッチが多く残留することが判った。これにより、大粒径砥粒によって、加工速度は上げられるものの、硬度の高いダイヤモンド砥粒を使った場合、B₄C 砥粒よりも加工変質層深さが深いことが判った。これらの結果から、SiC よりも、硬度の高い砥粒のうち B₄C 砥粒が、高能率化、低コスト化に向け優位であることが実証された。

6) 大粒径 B_4C 砥粒による両面ラッピング加工の一貫工程での使い方

SiCの両面ラッピングでは、研磨理論の経験則で利用されるプレストンの法則に基づき、さらに高荷重化や定盤の高回転化によって加工速度を上げたいところだが、ウエハの厚みが $500\mu\text{m}$ 程度と薄く、両面ラップで使われるウエハ保持キャリアも薄くなってしまうことから、厳しい条件での加工は難しいと考えられる。このような課題に対して、非ダイヤモンド系の大粒径 B_4C 砥粒を用いることは、ウエハ表面へのアタックを強くする手段として極めて有効であると言える。その効果の高さは、両面ラッピング加工の実験で両面同時に高速平坦化が可能であることにより証明した。また B_4C 砥粒の研磨は、砥粒径の割に加工変質層が小さいことから、後工程で除去する加工量もそれほど大きくならず実用性も高いと言える。したがって、ウエハを製造する一貫工程には、切断後にソーマークを速やかに除去し平坦化する有効な手段として本工法を提案したい。

7) ラッピング・ポリッシング技術開発の成果と今後の期待

SiCのラップ・ポリッシュ加工では、従来技術では $10\mu\text{m}$ 以下の小粒径ダイヤモンド砥粒が一般に用いられていたが、加工速度が遅く長時間加工となるためコスト高が課題視されていた。本開発項目では、従来技術のベンチマーク試験を通じ、ポリッシュおよびラッピングの加工速度限界、加工変質層の特徴などを様々な方向から解析し把握した。それらのベンチマークスコアから、大粒径砥粒を使った新しい領域での研磨加工条件に着眼し、ダイヤモンド砥粒ではない、安価な B_4C 砥粒でも高能率にラッピングができることを新規に見いだした。また、 B_4C 砥粒によるラッピングはダイヤモンド砥粒を使った加工と異なり、砥材の転動破壊が定盤とワークで発生するエネルギーで、浅い加工変質層に収まる均一な梨地研磨面を実現されるメカニズムも明らかにした。本工法の開発は、ウエハ量産工程を考えた場合、切断後のうねりを速やかに両面ラッピングによって平坦化する工程として、実工程に適用が充分期待できる技術を輩出したと言える。加工の難しい大口径SiCウエハが汎用的なラップ盤で加工が可能となる条件を見いだしたことは、技術普及に対するインパクトの高い成果であると確信している。

(4) 研削技術

難加工材であるSiC単結晶の研削加工事例については、公開されているものがほとんど存在しなかった為、高速・低ダメージ研削のポテンシャルを把握するべく、種々の粒径・材質の砥材と種々の結合材を組合せた砥石を作成し、小型研削装置を使用して標準加工条件で研削を行い、除去量・表面粗さ・加工歪層深さを調査した。次に、その調査結果に基づき、最適な研削加工フローを設定して、3インチSiCウエハの一連の研削加工を実施した。この成果を踏まえ、6インチSiCウエハ加工において、加工ダメージの

最小化と加工時間の短縮を実現する為の方針を提示した。その方針に基づき、6 インチ SiC ウェハ対応の研削装置を導入し、加工全体の最終目標であるインゴットから表面仕上げ精度 RMS（表面粗さ） $0.1\text{nm}@2\mu\text{m}\times 2\mu\text{m}$ のベアウェハを実現する統合加工プロセスにおいて、プロセス時間 24 時間以内を達成するための研削加工レシピを構築した。

1) 高速・低ダメージ研削のポテンシャル把握

砥石粒径と結合剤ポーラス度の組合せによっては、研削加工時における砥石の自生作用（自動目立て）と加工屑の離脱が促進される結果、高番手でも高い切れ味を維持する高速研削加工の実現可能性がある。この観点から、種々の粒径・材質の砥材と種々の結合材を組合せた砥石を作成し、研削加工実験を行い、除去量・表面粗さ・加工歪層深さのデータを収集した。

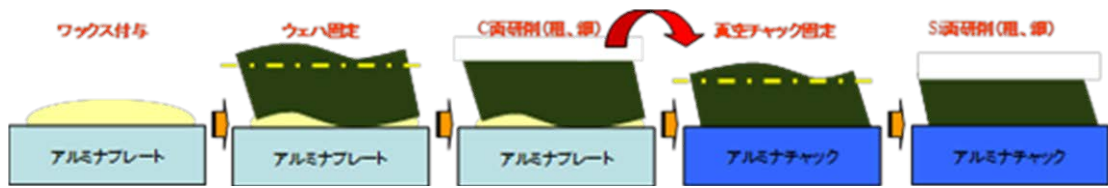
その結果、SiC 単結晶の研削加工にはダイヤモンド砥粒が圧倒的に有利であることが再確認でき、結合剤については格別な優位性が無く、ビトリファイドボンドダイヤモンド砥石の中から最適解を見出せば良いということがわかった。また、今回使用した小型研削機は剛性がそれほど高いものではない為、ほとんどの砥石で「かつぎ」が発生したが、逆にこのかつぎ量の少ない砥石イコール切れ味の良い砥石という判断ができた。さらに、ステップポリッシュ法による加工歪層深さとの対応から、粗研削、仕上げ研削用砥石の中で最も切れ味の良かったものが最も加工歪層深さが小さいという結果が得られた。

2) 最適研削条件の設定

上記結果に基づき、最適な研削加工フローとして以下を設定した。

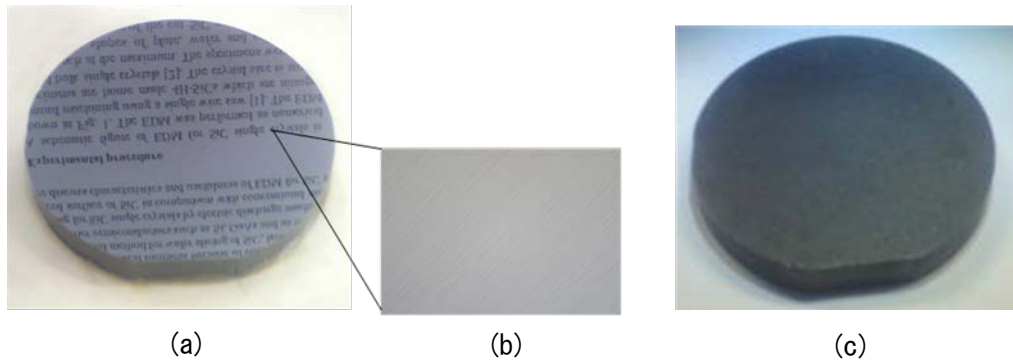
- ① 研削としてビトリファイドボンドダイヤモンド砥石#4000 を使用し、切断加工による加工歪層深さとウェハの反り・傾きの見積もりの和以上の量を除去する
- ② 仕上げ研削としてビトリファイドボンドダイヤモンド砥石#20000 を使用し、粗研削加工による加工歪層深さ以上の量を除去する。

実際に、口径 3 インチインゴットをワイヤーソーおよび放電加工にて切断したウェハに対して実加工を実施し、加工時間と加工精度（厚みバラツキ）を検証した。加工手順は、次の通りである。まず、表面を試料台に固定し、裏面を上記①②の順に加工し、基準となる平坦面を出す。次に、ひっくり返して、裏面を試料台に吸着固定し、①②の順に加工する。削り代は①の粗研削がウェハの反り量を考慮して約 $80\mu\text{m}$ 、②の仕上げ研削が粗研削で入った加工歪層深さ $4\mu\text{m}$ を考慮して $7\mu\text{m}$ とした。



図Ⅲ. 2. 2-38 研削加工の概念図

その結果、ワイヤソー、放電加工のいずれのウエハの場合も、トータル加工時間 32分、面内 9点測定(ハイトメータ)での厚みばらつき $2\mu\text{m}$ 以下、TTV (Total Thickness Variation : 裏面基準の表面高さのバラツキ) $0.9\mu\text{m}$ を達成した。仕上げ研削面のウエハ全景写真と研削面の微分干渉顕微鏡写真を図Ⅲ.2.2-39 に示す。図には比較として粗研削面の写真を示す。高番手研削により良好な鏡面加工が実現していることが分かる。



図Ⅲ. 2. 2-39 仕上げ研削面のウエハ全景写真 (a) と研削面の微分干渉顕微鏡写真 (b)。比較として粗研削面の全景写真 (c) を示す。

3) 大口径化への対応指針

SiC 単結晶の研削加工に対する装置メーカーの最近の共通コンセプトは「高剛性化」である。今回得られた知見から、砥石とのマッチングがうまくいった装置では切れ味良くダメージの少ない研削加工が可能になるものと考えられる。平成 24 年度に導入した高剛性研削装置を用いて、今回得られた砥石選定方針に従って砥石を選定し、口径 4 インチさらには 6 インチ加工を実施することにより、大口径化の具体的課題を抽出し早期に対応することで、最終目標の達成を目指すこととした。

4) 大口径化対応高剛性研削装置を使用した 6 インチウエハの研削

平成 24 年度に導入した東京精密製高剛性研削装置 (HRG300) は、立型インフィード方式を採用し、研削加工時の砥石の逃げ、かつぎが最小限となるような設計で高い装置剛性を備えている。このような剛性の高い研削装置を使用すると、通常の研削装置を使用した場合よりも砥石の切れ味が良くなり、高速高精度研削加工が可能になる。切れ

味が良くなるということは、とくに仕上げ砥石において、砥石自身のポテンシャルである加工ダメージ性能が最大限に引き出されることが期待できる。

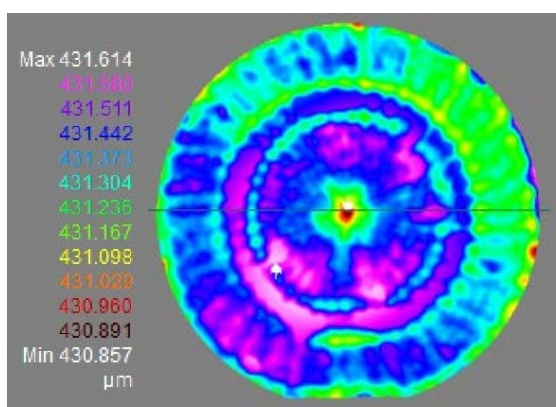
粗研削と仕上げ研削各々のダイヤモンド砥石を用いて、as-received のΦ100mm 鏡面 SiC ウエハ Si 面に対して、表面から約 10 μm 除去してステップポリッシュ法による評価を行った。その結果、粗研削の加工歪層深さは 7.65 μm、仕上げ研削の加工歪層深さは 0.30 μm であった。

加工歪層深さ 0.3 μm は機械的加工である仕上げ研削面としては驚異的に小さい値である。送り速度も 24 μm/min と仕上げ研削としてはかなり高速である。仕上げ研削での加工歪層深さがこれだけ小さいと、後工程である CMP の負荷が著しく軽減されるため、CMP 前工程として高番手砥石研削を行うことは、一貫加工プロセスを構築する上で極めて有望である。

5) 大口径化対応高剛性研削装置を使用した 6 インチウエハ研削の課題と解決策

HRG300 を使用して Φ100 mm ウエハの場合に準じた研削条件（送り速度を、粗研削で 48 μm/min、仕上げ研削で 18 μm/min と、やや遅くする）で 6 インチウエハの研削を行った。粗研削は as-received の鏡面を開始面としても全く問題なく加工することができた。切断ウエハ加工で想定される 30 μm 以上の取り代で、研削後の TTV は 1 μm 程度で、良い場合には 0.6 μm という数値も得られた。ところが、高番手砥石を使用した仕上げ研削では、粗研削面を開始面として 10 μm 除去の加工を行うと、ウエハ中央部が多く削れた面形状となって TTV は 3 μm 以上と悪く、研削加工末期の目詰まりを示唆する結果となった。目詰まりが生じるとホイールの切れ味が悪くなるため、除去量の絶対値が小さくなるとともに、ホイールとワークの接触頻度とワーク除去量が正の相関をもつようになり、接触頻度の高いウエハ中央部ほど除去量が多くなる傾向が出る。

そこで、粗研削加工起因のダメージを小さくし、仕上げ研削用ホイールの負荷を小さくするアプローチを行った。このため、粗研削の番手を上げた水準を設けて実験を行った。As-sliced のウエハを研削加工に受け入れることを想定すると、ウエハ平坦面から最低 30 μm 除去できることが粗研削ホイールとして採用できるかどうかの指標と考えた。実験の結果、仕上げ研削での除去量をより小さくすることができる、従来より高番手の砥石を使うことが効果的であることが分かった。この番手の粗研削で、TTV をさらに向上させる取り組みを行い、0.757 μm という値を得た。厚み分布



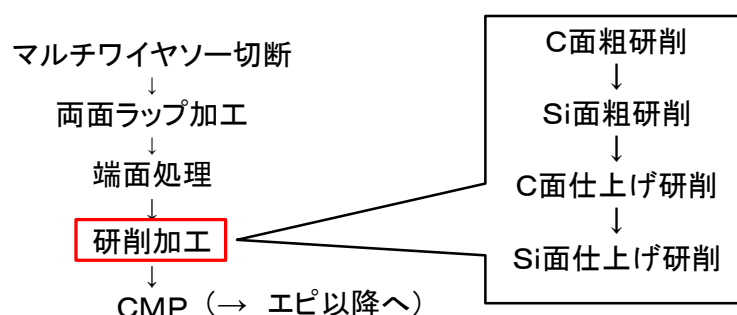
図Ⅲ. 2. 2-40 仕上げ研削後ウエハ厚み分布 (TTV : 0.757 μm)

を図Ⅲ.2.2-40 に示す。ここまで TTV が小さくなると、現在使用している 3 種類のウエハ径に対応したユニバーサル真空チャックのポーラス部分がサブミクロンレベルで転写されていることもわかる。

この従来より高番手の砥石を粗研削加工に使用することで、加工歪層深さの小さい仕上げ研削砥石による加工面の TTV は、安定して $2 \mu\text{m}$ を切る値が得られるようになり、6 インチウエハの研削加工レシピとして完成させることができた。

6) 6 インチウエハー貫加工における研削加工実証

切断から CMP までの 6 インチウエハー貫加工の取組みで、接続最適化の取組みを踏まえ、as-sliced ではなく両面ラップ加工後、端面処理を施した約 $500 \mu\text{m}$ 厚のウエハを 3 枚受け入れ、図Ⅲ.2.2-41 に示す通り、片面ずつ両面、粗研削、その後やはり片面ずつ両面仕上げ研削加工を HRG300 で行い、CMP 工程に払い出した。



図Ⅲ.2.2-41 6 インチ SiC ウエハー貫加工における研削加工

表Ⅲ.2.2-2 に、研削加工結果一覧を 2012 年に実施した 3 インチ SiC ウエハ研削加工ベンチマークと比較して示す。実加工時間は、スパークアウト、スローアップ時間を入れた場合、約 17 分で、入れない場合は約 10 分であった。TTV、加工歪層深さもベンチマークに対して向上している。一方、SORI については、3 インチ SiC ウエハ研削加工当時の切断ピッチが 1mm であり、必要な取り代ベースで加工を行った。そのため、仕上がりウエハ厚みが $570 \mu\text{m}$ とかなり厚いものであり、ウエハ径も小さいことから SORI に対して有利な状況である。今回の 6 インチで $30 \mu\text{m}$ 以下という SORI は、市販の鏡面加工ウエハと比べても遜色ないものである。

極めて短時間の加工、良好な状態で次工程に払い出すことができ、最終目標達成に寄与した。

表Ⅲ. 2. 2-2 研削加工結果一覧

加工結果	150 mmφ ウェハー貫加工 (2015年)	3”φ ウェハ加工実証時 (2012年)
実加工時間:	17 分	28 分
厚み:	約500 μm → 約350 μm	約750 μm → 約570 μm
TTV:	1.6 μm	3.8 μm
SORI:	27 μm	5.6 μm
ダメージ層:	0.5 μm	1.5 μm

7) ダイヤモンドレス研削の可能性の検討

研削技術の最後に、基本計画目標にはない自主取り組みとして、コスト削減および加工ダメージ最小化に繋がるダイヤモンドレス研削の可能性を検討した結果を述べる。

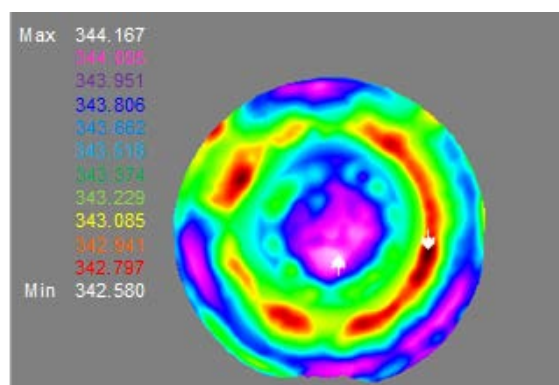
SiC 単結晶ウェハの加工にはダイヤモンド砥粒の使用が一般的であり、本取組みのメインストリームもダイヤモンド砥石による研削加工であるが、加工ダメージ最小化の取組みとして、ダイヤモンド以外の砥材（すなわち SiC よりも柔らかい砥材）を使った研削の可能性も検討し、研削装置をプラットフォームとした革新的 SiC 加工技術となり得る手法を見出した。

さらに検討を加え、Φ100mm ウェハの実用的加工実証を目指した取組みを行い、セリア (CeO₂) 砥粒を使用した研削加工で一定の結果を得た。研削能率は、300 nm/min 以上、例えば 600 nm/min を達成できた。目視観察、光学顕微鏡観察、表面粗さ測定により、良好な表面品質となっていることが確認できた。

さらに、TTV測定においては、予備研削により生じた加工変質層を取り去るために充分な量（表面から 5 μm 以上）除去したのちに、2 μm 以下 (Edge Exclusion 2mm) を達成していることが確認できた (図Ⅲ.2.2-42)。

加工メカニズムの考察を行い、砥粒そのものがワークに対して酸化作用をもつという仮説に想到し、これを利用した研削加工をトライボ触媒砥粒研削と名付けた。

ここで示したセリアホイールでは SiC 単結晶 C 面の加工に限られるが、ダイヤモンド以外の砥粒を使用した研削加工で 100mm 径という大口径 SiC 単結晶ワークを実用的な加工速度で均一に鏡面加工できることを実証した意義は大きいと考える。



図Ⅲ. 2. 2-42 研削加工後のウェハ厚み分布 (TTV : 1.6 μm)

8) 研削技術開発の成果と今後の期待

SiC 単結晶ウエハの高速・低ダメージ研削のポテンシャル把握として、各種砥石を装着した小型研削機で 2 インチウエハの研削試験を行い、加工速度や加工歪層深さの調査結果から、ダイヤモンド砥粒の優位性を改めて確認し、ボンド材はビトリファイドボンドを選定した。その上で、3 インチまでのウエハに対する最適研削条件の設定を行い、切断から CMP までの一貫加工の中での研削加工のベンチマークとしてまとめた。

ここで得た知見をベースに $\Phi 150$ mm (6 インチ) までの大口径対応の研削装置を選定、導入し、まず $\Phi 100$ mm ウエハでの試験データを蓄積し、 $\Phi 150$ mm ウエハの高速高精度低ダメージ研削加工の目処づけを行った。その後、実際に $\Phi 150$ mm ウエハの研削加工を行うと、仕上げ研削後の TTV が悪化するという大口径化による課題が現れたが、粗研削加工による加工ダメージを低減して仕上げ研削加工の負荷を小さくするというアプローチが奏功し、TTV の問題は解決した。

切断から CMP までの $\Phi 150$ mm ウエハー貫加工の取組みでは、接続最適化の取組みを踏まえ、as-sliced ではなく、両面ラップ加工後、端面処理を施した約 $500\mu\text{m}$ 厚のウエハを 3 枚受け入れ、片面ずつ両面、粗研削、その後やはり片面ずつ両面仕上げ研削を行い、極めて短時間の加工、良好な状態で CMP 工程に払い出すことができ、最終目標達成に寄与した。

本プロジェクトで構築した $\Phi 150$ mm (6 インチ) SiC 単結晶ウエハの研削加工レシピは、即実用化可能な完成度であり、早期普及が期待できるものである。

(5) CMP 技術

最終工程である CMP (Chemo-Mechanical Polishing) においては、除去能率は低いもののダメージを発生させない方法で、非常に長い時間をかけて量産技術に使われているのが実情であり、大幅なスループット向上が求められている。さらに最近では、研磨後の表面には見えないが、エピタキシャル膜形成後に顕在化する欠陥（いわゆる潜傷）の問題がクローズアップされてきている。したがって、SiC の最終研磨においては、最表面まで単結晶性を保った原子レベルの平坦性が得られることが最重要であり、次には短時間でこの超平坦面が達成できることが求められる。そのためには、最終研磨工程の除去能率を向上させることは勿論、CMP 前工程で発生するダメージ層をできるだけ減らしておくことが重要となる。

本項では、CMP の高能率・高品質化および大口径基板対応技術開発を目的とし、6 インチ基板一貫加工プロセス時間 ≤ 24 時間を可能とするプロセス構築を最終目標として、1) 大口径対応 CMP 装置の導入、2) CMP のベンチマーク試験、3) CMP のロギングデータ解析、4) 触媒型 CMP スラリーによる高精度・高品質化、5) 強酸化剤型 CMP スラリーによる高速化、6) 無潜傷高速 CMP 工程の提案・検証を進めてきた。その結果、無潜傷表面を達成しながら従来技術を大きく超える高速 CMP 工程の確立に成功し、一貫加工工程時間の開発目標値達成にも大きく貢献する成果を得た。

1) 大口径対応 CMP 装置

CMP は、研磨パッドに一定圧でウエハを押し付け、パッドとウエハを回転させることにより両者間に相対運動を発生させ、スラリーをかけ流しながら研磨を行う。ここでは、6 インチまでのウエハを枚葉で効果的に実験検証できること、かつ、2 プラテン 2 ヘッド独立制御で効率的な要素実験が可能な不二越機械工業(株)製 CMP 装置 RDP-500T (図 III.2.2-43) を導入した。本装置の特徴的な機能は、加工時の摩擦力やパッド温度などをモニターできるロギングシステムを備えているところにある。

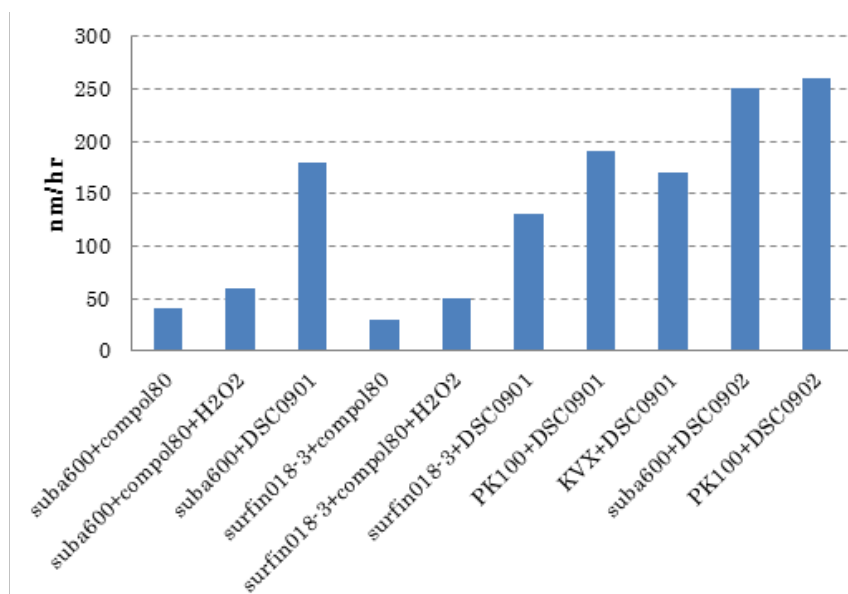


図 III. 2. 2-43 CMP 装置 RDP-500T (不二越機械工業(株)製)

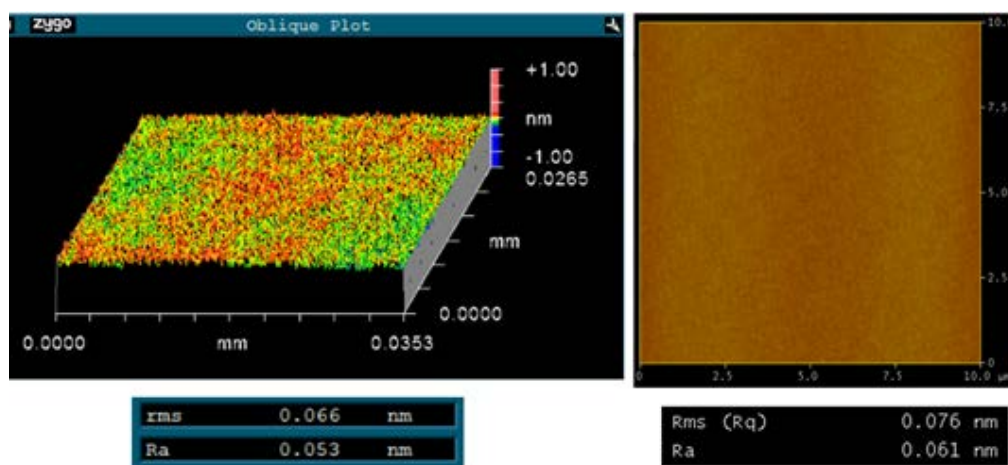
2) CMP のベンチマーク試験

市販されている主としてコロイダルシリカを使用した CMP スラリーと不織布あるいはスウェード系の仕上げ研磨用パッドの組み合わせで研磨能率、研磨面品質を比較した。

加工能率を比較した結果を図Ⅲ.2.2-44 に示す。この図から分かるように、市販の SiC 専用スラリーである DSC-0902 と不織布系研磨パッド PK-100 の組み合わせにおいて 260nm/hr の加工能率が得られている。面品質としては、図Ⅲ.2.2-45 に示すように DSC-0901 と不織布パッドの組み合わせにおいて、光学式表面形状測定器 (ZygoNewView7300) および原子間力顕微鏡 (AFM) 測定により $Rms < 0.1nm$ の値を得ている。



図Ⅲ. 2. 2-44 CMP スラリーと研磨パッドの組み合わせによる研磨能率



図Ⅲ. 2. 2-45 光学式表面形状測定器 (ZygoNewView7300) および AFM による粗さ測定

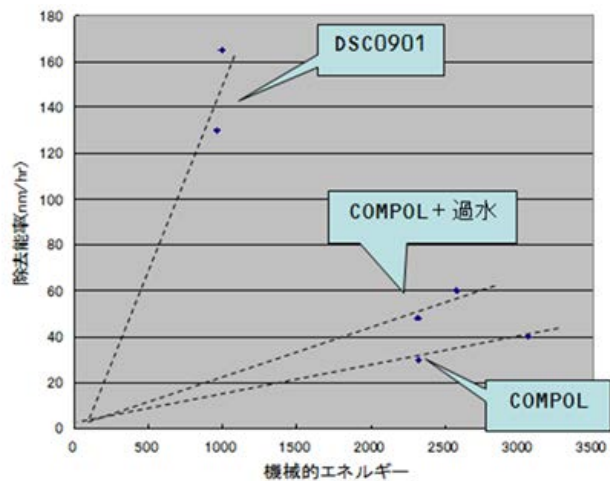
3) ロギングデータ解析

CMP 装置に取り付けたモニタデータのロギング機構を利用して、3 種類の市販スラリーと 2 種類の市販パッドの組み合わせ加工に対し、加工条件(加工圧、自公転回転数、公転半径)を振って、摩擦係数、モータ電流値、パッド表面温度など 17 個のパラメータデータを採取した。解析の結果、以下のことが明らかになった。

- ① 能率を示す DSC スラリーは最も摩擦係数が低く、パッド温度も低い
- ② 高能率の DSC はプラテン電流値も小さい(摩擦エネルギーも小さい)

このように、高レートを示した DSC スラリーは意外にも摩擦力やモータ電流値、パッド温度は最も低いということが判った。

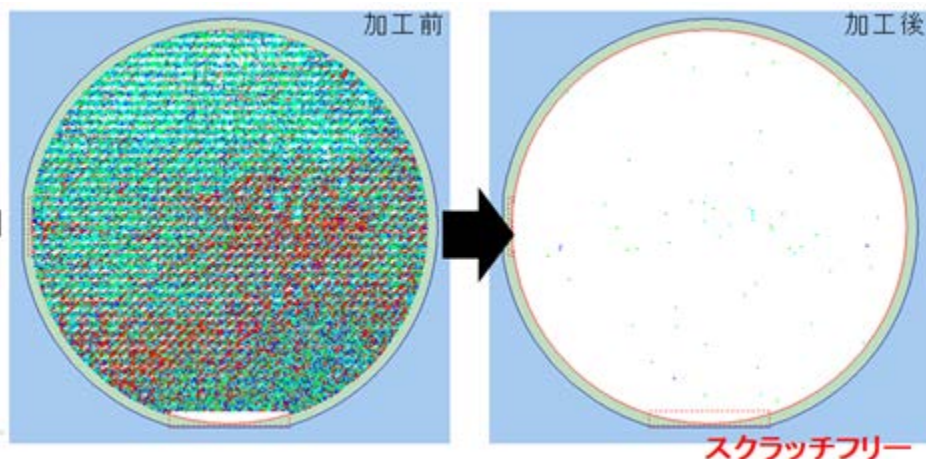
次に、この結果を解析して高能率化の指針を得るべく、機械的エネルギー(=摩擦エネルギー-熱ロス)と研磨能率との関係をまとめたのが図Ⅲ.2.2-46 である。図で各スラリーの傾きは化学的作用の強さを示しており、SiC 専用スラリーである DSC-0901 の化学的作用の優位性が明らかとなった。



図Ⅲ. 2. 2-46 機械的エネルギーと研磨能率との関係

4) 触媒反応型 CMP スラリーによる高精度・高品質化と潜傷抑制

これまでCMP加工ではスクラッチを解消することは難しいとされてきたが、触媒反応型スラリーDSC-0901 と不織布パッドの組み合わせにおいて、コンフォーカル微分干渉顕微鏡(C-DIC)でもスクラッチが全く観察されない加工を達成し(図Ⅲ.2.2-47)、



図Ⅲ. 2. 2-47 コンフォーカル微分干渉顕微鏡(C-DIC)によるCMP前後の欠陥評価

スクラッチフリー加工が実現できることを示した^[7]。

一方、このようなスクラッチフリーな表面であっても、高分解能放射光X線トポグラフィーで評価すると「潜傷」（表面微細構造から検出できない加工欠陥）を含む微細な変質層が検出される場合がある^[8]、潜傷は、エピにおいてステップバンチングなどを引き起こすことが報告されている。

そこで、本項では、潜傷の発生要因の特定と対策を行う。まず、定常的にスクラッチフリー面を実現することが前提となる。そのため、環境起因、基板起因、研磨負荷の観点から定常的にスクラッチフリー面を得ることを検討した。その結果、砥粒以外の異物・粗大粒子・凝集粒子の混入を防止し、前工程の加工痕・加工歪層深さをステップポリッシュ法で正確に見積もることで前加工工程による研削痕が残存しないCMP除去量を設定することにより、定常的にスクラッチフリー面を得ることを可能とした。

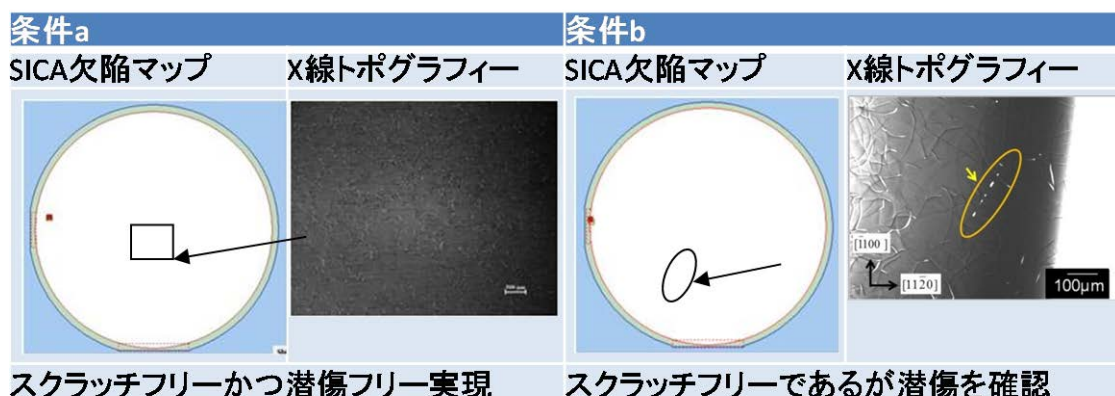
次に、高分解能X線トポグラフィーによる加工面評価を実施した。

S-DICにてスクラッチフリーを確認した条件の異なる2種類の基板a、b（表Ⅲ.2.2-3）について、放射光を使った高分解能X線トポグラフィー（SXRT）にて潜傷の評価を行った結果を図Ⅲ.2.2-48に示す。

条件aでは、4インチ基板ではあるが、はじめて潜傷フリー面を実現できた。一方、条件bでは、スクラッチフリーではあるものの、潜傷が確認された。

表Ⅲ.2.2-3 共焦点微分干渉顕微鏡観察でスクラッチフリーが確認された2条件の比較

条件	条件a	条件b
スラリー	触媒反応型スラリーa	触媒反応型スラリーb
供給方法	掛け流し	
研磨装置	不二越機械工業 RDP-500T	
定盤径(mm)	φ508	
パッド	スウェード	
ワーク	4inch SiC4HN 4° オフSi面	
加工圧力(kPa)	60	
回転数(rpm)	68	
研磨量(nm)	> 600	



図Ⅲ.2.2-48 スクラッチフリーかつ潜傷フリー面(左)と、スクラッチフリーであるが潜傷が確認された面(右)についての、それぞれ、SICAマップと、X線トポグラフィー

この二条件の異なる点は、唯一、研磨スラリーが異なる点である。ともに、コロイダルシリカを砥粒とする触媒反応型の比較的類似したスラリーにも拘らず、なぜこの差が顕在化したのかという観点に着目した。

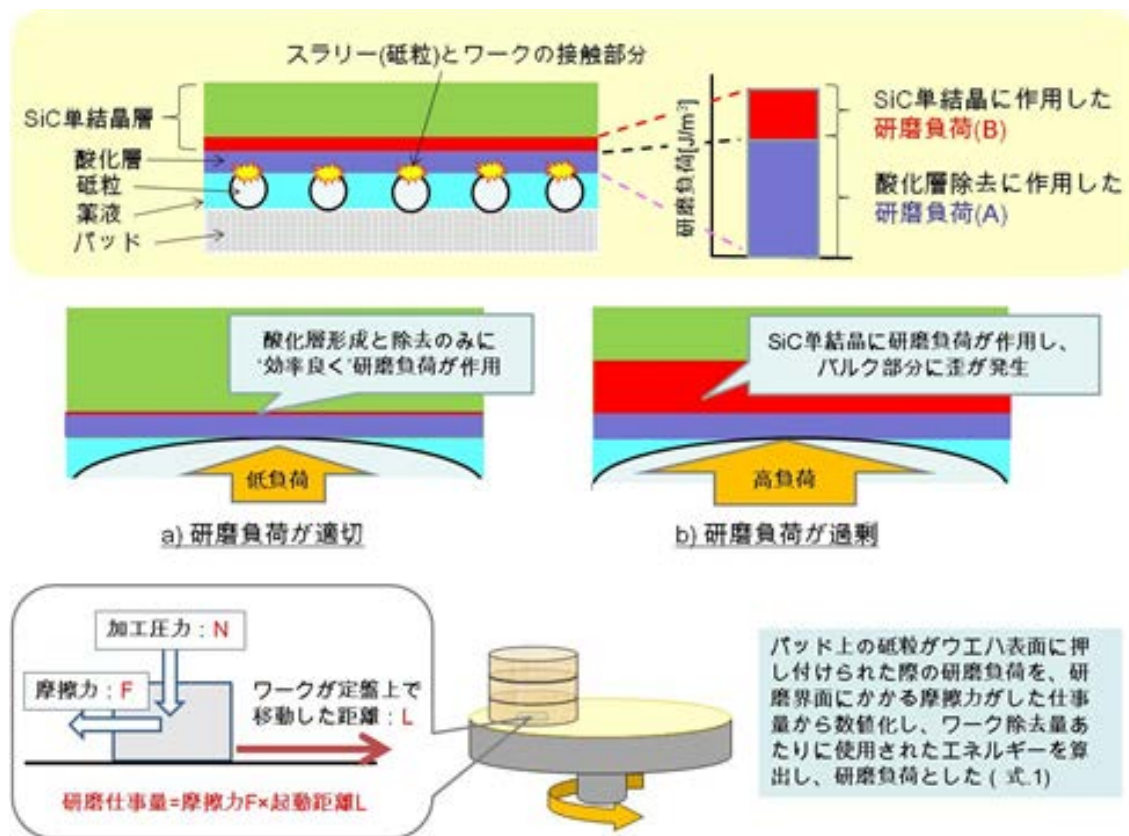
そこで、研磨時に、研磨反応に作用することなく、単に基板への負荷となっており、バルク結晶内部にダメージを与えている力があるのではないかと推測した。

5) 研磨負荷と潜傷発生の関係

ここで、研磨負荷という概念を導入する。研磨負荷は、下記の式で表され、酸化層除去に有効利用されていないエネルギーが潜傷を発生させるという仮説を反映している。

$$\begin{aligned} \text{研磨負荷 (A+B)} &= \text{ワークの単位体積を除去する際に消費されるエネルギー} \\ &= \text{研磨の仕事量 (摩擦力(N) \cdot 移動距離(m)) / 除去されたワークの総体積(m}^3\text{)} \text{(式 1)} \end{aligned}$$

図Ⅲ.2.2-49 は、研磨負荷による潜傷発生モデルを示す。研磨負荷には、酸化膜除去



図Ⅲ.2.2-49 研磨負荷が及ぼす潜傷発生モデル(上図 a, b)と、仕事量の概念(下)

に作用する研磨負荷 (A) と、研磨には直接作用せずバルクに作用する研磨負荷 (B) があると仮定した。上図(a) では、研磨負荷が適切な場合であり、酸化膜の形成と、その除去に効率的に作用する、一方、同図 (b) は研磨負荷が過剰な場合であり、B と記す酸化膜の除去に作用しない成分が、バルク部分に負荷として作用する概念を示す。

図Ⅲ.2.2-50 には、表Ⅲ.2.2-3 の条件 a、b について、研磨負荷（棒）を縦軸に、第二軸には、それぞれの研磨能率（■）を示す。共に同じ研磨条件であるにも拘らず、潜傷を発生させない条件 a より、研磨能率が低く、且つ、研磨負荷が高い条件 b において潜傷が発生していることから、効率よい研磨が進行できない場合、過剰な研磨負荷が発生し、潜傷に至るものと推測した。

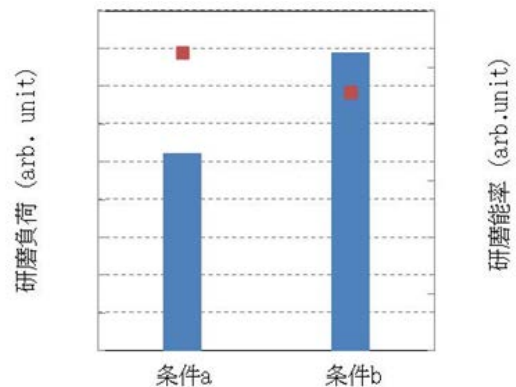
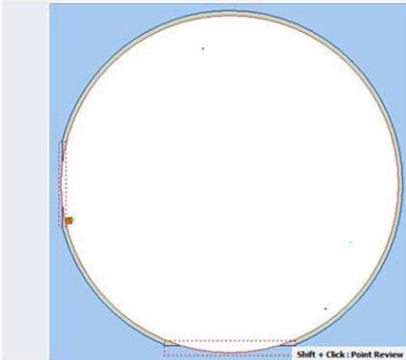
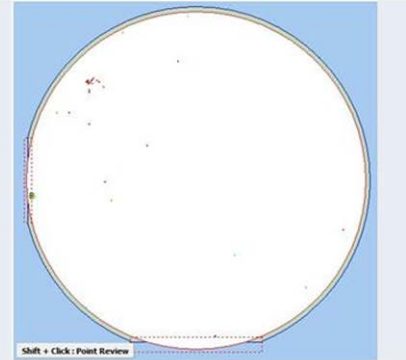


図 2-50 表 5 の条件 a、b について、研磨負荷と研磨能率を比較

次に、上記の無潜傷 CMP を 6 インチ基板へ適用して検証した。

図Ⅲ.2.2-51 に、2 種類のスウェードパッドを用いて、条件 a によって得た研磨面の C-DIC 評価結果を示す。その結果、スケールファクタ、選定したパッド種に拘わらず、6 インチ基板でもスクラッチフリーの面が得られていることが実証できた。

評価結果	SICA欠陥マップ(全欠陥)	
パッド種	スウェードパッドa	スウェードパッドb
		
	スクラッチフリー	スクラッチフリー

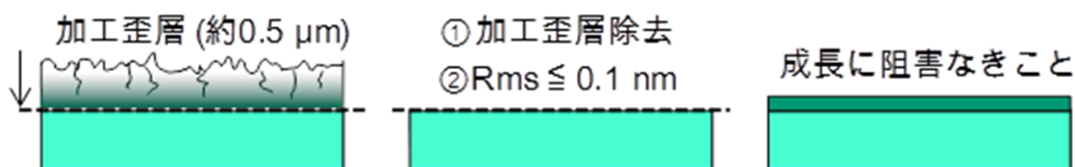
図Ⅲ. 2. 2-51 条件 a で研磨した 6 インチ Si 研磨面の共焦点微分干渉顕微鏡評価

6) 強酸化型 CMP スラリーによる高速化

前項では、前工程での潜傷の深さを、ステップポリッシュ法と、放射光X線トポグラフィ（SXRT）により明らかにした^[9]。また潜傷の発生は、研磨中のウエハ表面への研磨負荷と傾向が有ることを見出し、コロイダルシリカを用いた触媒反応型スラリーを

用いて、CMPで新たに潜傷を発生させないプロセスを確立した。そのうえで、6インチ基板一貫加工プロセス時間 \leq 24時間を可能とするプロセス構築を実現した。

図Ⅲ.2.2-52には、CMP前後のプロセス接続と各工程ごとのSiC加工表面のイメージ図を示す。構築した一貫加工プロセスにおけるCMPの前工程は、精密研削であり、次工程はエピタキシャル成長である。精密研削による加工歪層の深さ（厚さ）は約0.5 μ m程度である。次工程のエピタキシャル成長には、原子レベルで平滑かつ、欠陥のない表面の実現が必須である。



図Ⅲ.2.2-52 CMP前後のプロセス接続と各工程ごとのSiC加工表面イメージ

しかし、上記の無潜傷CMPは、両条件を満足させるために約5時間もの長時間研磨を要する。そのため、生産性との両立を考えた場合、CMPの高速化が課題であり、急務となっている。

そこで本項では、強い酸化力を有するスラリー（強酸化型スラリー）を用い、更なる高研磨能率化と、高速・無潜傷を両立することの可能性を検証した。

実験には、高速・高圧研磨対応片面研磨機（不二越機械工業株式会社製 SLM-140H）を使用した。使用した基板は市販の3インチn型4°オフSi面である。表Ⅲ.2.2-4に研磨条件を示す。表中には、①無潜傷条件と、②強酸化型スラリーでの標準条件、および③強酸化型スラリーでの高速条件を比較して示した。各条件での研磨時間は、同じ取り代になるように設定した。研磨後のウエハをRCA洗浄した後、表面欠陥の評価は、共焦点微分干渉顕微鏡（C-DIC）、表面下のダメージ評価はX線トポグラフィ法にて行った。

表Ⅲ.2.2-4 研磨条件

条件	①高面品質条件	②強酸化型標準条件	③強酸化型高速条件
スラリー	触媒反応型	強酸化型	
供給方法	掛け流し	掛け流し	
研磨装置	不二越機械工業製 RDP-500T	不二越機械工業製 SPM-11	不二越機械工業製 SLM-140H
定盤径	ϕ 530 mm	ϕ 720 mm	ϕ 430 mm
パッド	スウェード	不織布	
ワーク	4° SiC 4HN 4° オフ Si 面	3° SiC 4HN 4° オフ Si 面	
加工圧	60 kPa	28 kPa	35 kPa
回転数	68 rpm	60 rpm	600 rpm
研磨時間	4.6 h	0.5 h	0.16 h

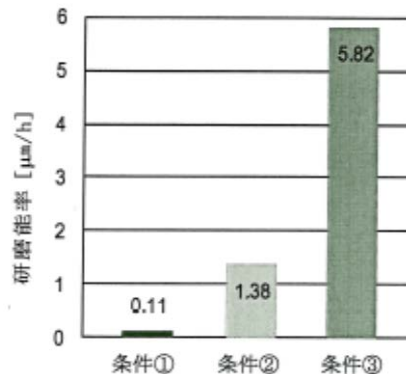


図 2-53 研磨能率の比較

図Ⅲ.2.2-53 に研磨能率、表Ⅲ.2.2-5 に表面性状の評価結果を示す。条件③において、 $5\mu\text{m/h}$ 以上の高研磨能率が得られることを確認した。図Ⅲ.2.2-54 は、条件①～③で研磨した Si 面の AFM 像を示す。いずれも $R_{\text{ms}} < 0.1\text{nm}$ を確認した。図Ⅲ.2.2-55 は、条件③すなわち高速条件で研磨した Si 面の共焦点微分干渉顕微鏡による欠陥分布を示す。加工起因の表面欠陥やスクラッチは観察されなかった。

表Ⅲ.2.2-5 評価結果

条件	①	②	③
SICA	スクラッチフリー	未評価	スクラッチフリー
Rms	$< 0.1\text{nm}$	$< 0.1\text{nm}$	$< 0.1\text{nm}$
SXRT	無潜傷	未評価	評価中

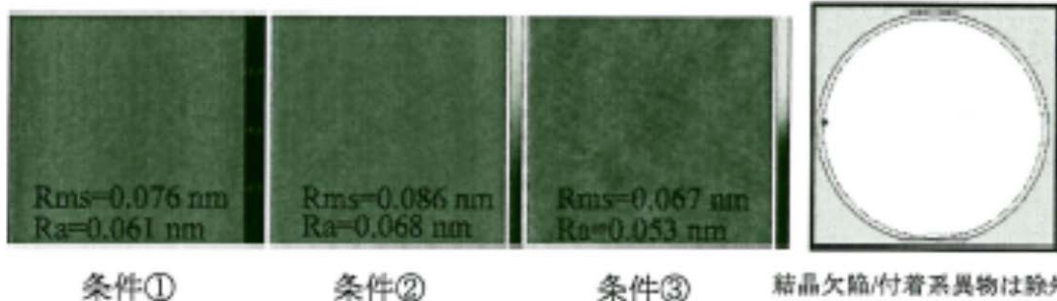


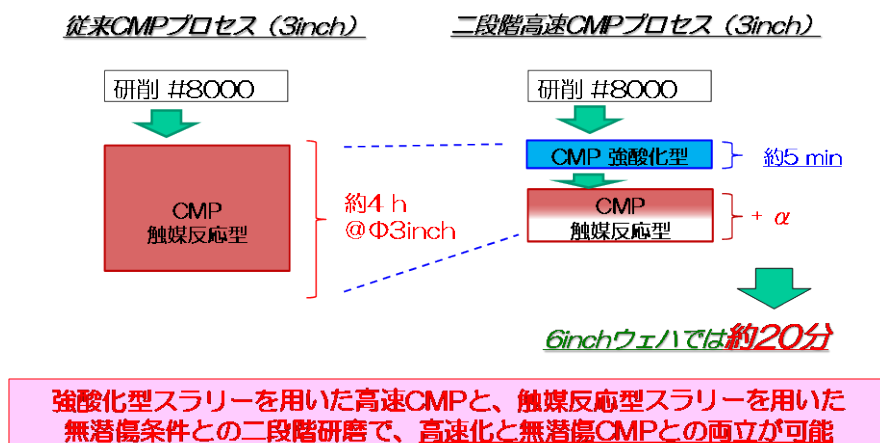
図 2-54 各条件で研磨した Si 面の AFM 像 ($10\mu\text{m}$ 口)

図 2-55 条件③で研磨した Si 面の SICA 欠陥分布

高速 CMP での必要量除去時間は、5 分程度である。そこで次項では、強酸化型スラリーを用いた高速 CMP と、触媒反応型スラリーを用いた無潜傷 CMP との 2 段階 CMP の実現可能性を検討する。

7) 無潜傷高速 CMP 工程の提案と検証

上記の結果を基に、今回提案した無潜傷高速 CMP 工程を図Ⅲ.2.2-56 に示す。

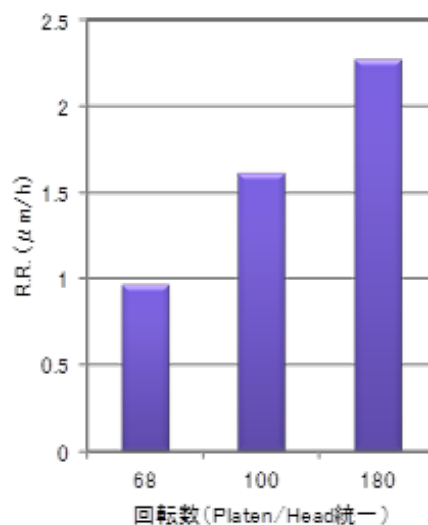


図Ⅲ.2.2-56 提案した無潜傷 CMP 工程

上図には 3 インチの見積もり加工時間が示されているが、実際に 6 インチに適用した結果を次に示す。

図Ⅲ.2.2-57 は、本開発項目で導入した RDP-500T 研磨機にて、強酸化型スラリーを用いて最高 180 rpm まで高回転条件とした場合の 6 インチ SiC 研磨結果を示す。最高 $2.3 \mu\text{m/h}$ が達成できた。取り代 $0.5 \mu\text{m}$ とした場合、15min 未満で除去することが可能である。

以上の評価から、6 インチ Si 面 CMP プロセスとして、一研を強酸化型スラリーにて約 15 min、二研は、AFM の結果から、触媒反応型スラリーにて約 15 min 研磨を行う、計約 30 min の二段研磨プロセスが十分実現可能であることを示すことができた。



図Ⅲ.2.2-57 DP-500T 研磨機での強酸化型スラリーによる 6 インチ CMP

8) CMP 技術開発の成果と今後の期待

CMP のベンチマークスコアを基に、研磨材とパッドの最適な組合せや、加工条件・加工環境の最適化により、6 インチウエハの無潜傷加工を実現することができた。また、時間短縮のため前加工ダメージ低減による CMP 除去量の抑制を図った結果、トータル 24 時間以内でダメージフリー面を得るという目標も達成した。

一方、更なる高速化を目指した CMP 法も開発し、強酸化剤型スラリーと高速回転研磨機を組合せることで、3 インチで $5 \mu\text{m/h}$ 以上の研磨能率が得られた。この CMP 技術で形成される表面の粗さは $R_{\text{ms}} \leq 0.1\text{nm}$ で、共焦点微分干渉顕微鏡でも傷は確認されないレベルであることを確認した。また、この技術を CMP の 1 次研磨に利用し、仕上げ研磨に触媒反応型スラリーを用いる 2 段階 CMP 工程を提案し、CMP 時間を 30 分以内とすることも実証した。これにより、切断を含めた一貫加工時間は目標値を大きく超える 10 時間以内での達成にも目処を付けた。大口径化に対応する SiC の新しい CMP 技術として実用性の高い成果を創出できたと考える。

(6) CARE 技術 (大阪大学との共同実施)

触媒基準エッチング (CAlyst- Referred Etching; CARE) 法^[10-12]は、触媒定盤表面極近傍でのみ起こる化学反応によって除去加工を行う革新的加工法であり、2 インチ 4H-SiC (0001) ウエハ全面を原子レベルで平滑化可能であることが分かっている^[13]。既

存技術と異なり本法は砥粒を用いないため、大口径化に際して有利と考えられる。本研究では、当技術の第一人者である大阪大学と共同で、以下に挙げる①～⑤の項目を実施し、既存装置によって6インチまでのウエハを扱える体制を整備し、大口径ウエハに対する加工特性の評価を行うとともに、各種ベンチマーク試験を実施し、CARE法の位置づけに関する検討を行うことを目的とする。

- 1) 既存装置の4インチウエハ対応化
- 2) 既存装置の6インチウエハ対応化
- 3) 4インチウエハの平坦化加工
- 4) 加工ベンチマークの実施
- 5) 大口径ウエハの加工特性の把握

1) 既存装置の4インチウエハ対応化

既存装置では最大3インチまでのSiCウエハまでしか扱うことが出来ず、初年度はこれを4インチまで対応可能とするための検討を行った。触媒定盤については、4インチウエハに対しても全面を接触させることが可能な面積を有していることが確認されたため、従来通りの直径で4インチウエハに対応した溝構造を有するゴム製パッドを新たに製作し、パッド表面に白金をスパッタ成膜した。トップリングおよび加圧用メンブレンについてはウエハ径毎に専用のものが必要となるため、4インチウエハ用のものをそれぞれ新規に製作した。また、ウエハをロード・アンロードするためのジグについても、4インチ用のものを新規に製作し、既存装置の4インチ対応化を行った。

2) 既存装置の6インチウエハ対応化

次年度、同様にして既存CARE装置の6インチウエハ対応化を実施するための対応方法を検討した結果、大がかりな装置改造を行わなくとも、触媒定盤とウエハホルダーの大型化によって6インチウエハを用いた実験が行えることが明らかになったため、6インチウエハ用のホルダーおよび触媒定盤、ウエハ交換用ジグを設計・製作した(図III.2.2-58)。さらに、6インチ用ホルダーを装着しても使用可能な大型の気密カバーを設計・製作し、既存装置の6インチウエハ対応化を行った(図III.2.2-59)。

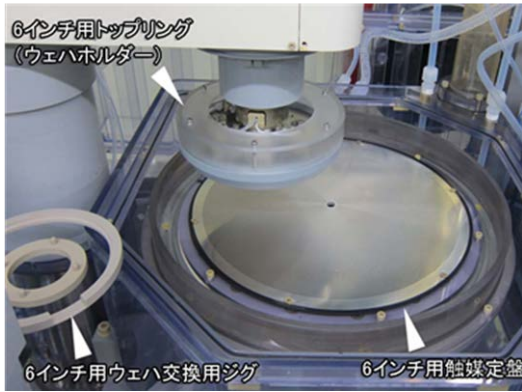


図 2-58 6 インチウエハ用ホルダー・定盤・交換用ジグ

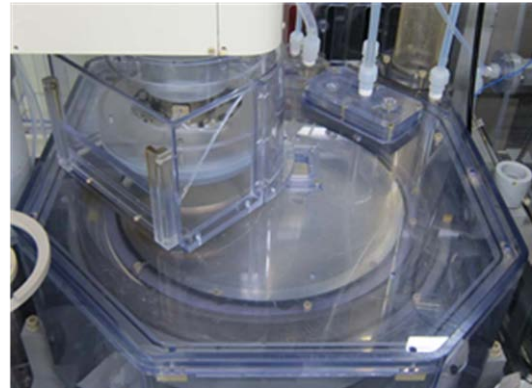
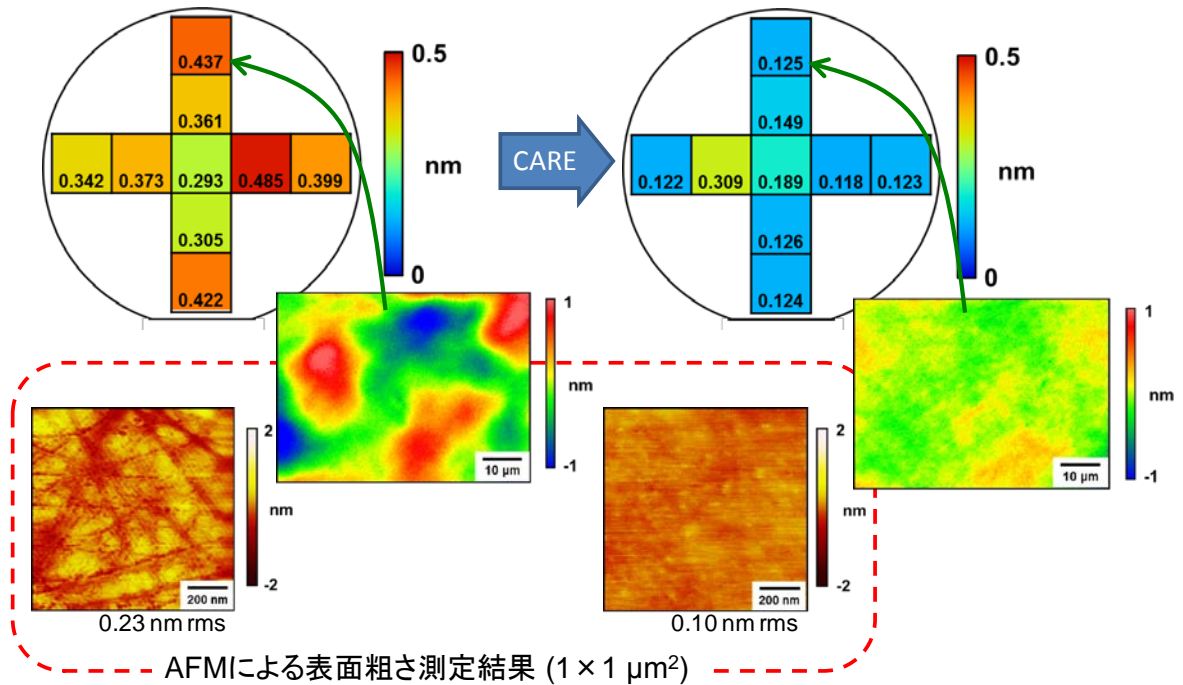


図 2-59 気密カバー

3) 4 インチウエハの平坦化加工

4 インチウエハ平坦化加工実験を行った。用いた試料はTANKEBLUE社製の 4 インチ 4H-SiC (0001) 4° off基板の研磨面である。図Ⅲ.2.2-60 左半分に加工前基板表面の顕微干涉計による $64 \times 48 \mu\text{m}^2$ 領域における二乗平均 (RMS) 粗さ測定結果 (9 カ所測定) と代表的な表面像、および原子間力顕微鏡 (AFM) による $1 \times 1 \mu\text{m}^2$ 領域における代表

顕微干涉計による表面粗さ測定結果 (nm rms) ($64 \times 48 \mu\text{m}^2$)

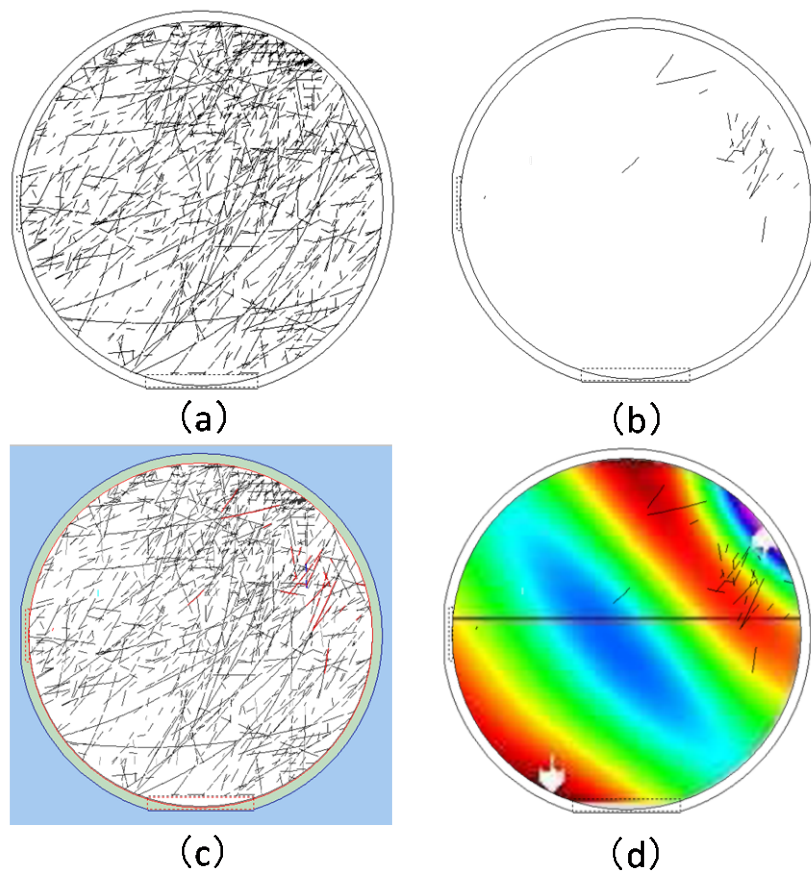


図Ⅲ. 2. 2-60 4 インチウエハの平坦化加工結果

的な表面像を示す。表面にはスクラッチが多くみられ、RMS粗さも全面に亘り 0.3~0.4 nm程度といった値であった。このウェハを標準的な加工条件にて約 1 時間のCARE加工を行った。加工後表面の計測結果を図 2-60 右半分に示す。RMS粗さは概ねどの測定点においても 0.1~0.2 nm程度まで改善し、AFM観察によってもスクラッチは消滅していることが分かる。一点、加工前後のRMS粗さが 0.373 nmから 0.309 nmにしか改善されていない場所が存在するが、これはウェハの反り等のために白金定盤への接触状態が良く無かったためと考えている。また、この時の質量減少から換算した 4 インチウェハの加工速度は約 50 nm/hであった。比較のため、同一メーカーの 3 インチならびに 2 インチウェハを同一加工条件にて加工し質量減少分から加工速度を見積もると、3 インチで約 37 nm/h、2 インチで約 33 nm/hであった。なお、今回用いた 4 インチウェハは結晶性があまり良好では無く、中央部以外においては、目視でもモザイク状の色ムラが多く見られた。4 インチの加工速度がやや速いのはこのためと考えられる。以上より、CAREによって 4 インチウェハは問題無く加工でき、その速度は小径ウェハと大差無いことが確認できた。

4) 加工ベンチマークの実施

加工ベンチマークの一環として、FUPETにてウェハ形状や表面スクラッチ等が予め計測された 3 インチ SiC ウェハの CARE 加工を試みた。標準的な加工条件にて約 55 nm 加工を行った。図Ⅲ.2.2-61 (a)に加工前の、図Ⅲ.2.2-61 (b)に加工後の SiCA (C-DIC) によるスクラッチ像をそれぞれ示す。当初基板表面全面に多数存在したスクラッチは殆ど消滅しているが、加工後にも一部領域にてスクラッチが観察された。加工後のスクラッチを赤色として加工前の図と重ねたものを図Ⅲ.2.2-61 (c)に示す。両者はよく一致しており、加工後に見られたスクラッチは CARE 加工によって導入されたものではなく、元から存在していたスクラッチの消え残りであることが分かった。また、図Ⅲ.2.2-61 (d)に、加工前に計測していたウェハの反りのデータと加工後のスクラッチ像を重ねたものを示す。これより、帯状に凹んでいる領域（赤い領域）に多くの残存スクラッチが存在していることが分かった。この領域では、凹んでいるために加工圧が低下し、加工速度が減少したために加工量が低下した結果、元からあったスクラッチが消え残ったものと考えられる。なお、このウェハをさらに CARE 加工を行った（加工量 127 nm）ところ、図Ⅲ.2.2-61 (b)の残存スクラッチも全て消滅させることが可能であることが分かり、CARE 加工によって 3 インチウェハ全面をスクラッチを導入することなく平坦化できることが分かった。また、加工後ウェハを放射光トポグラフィによって評価した結果、一般の研磨法においてしばしば問題となる潜傷の導入も観察されず、化学的研磨法である CARE 法の優位性を確認することができた。

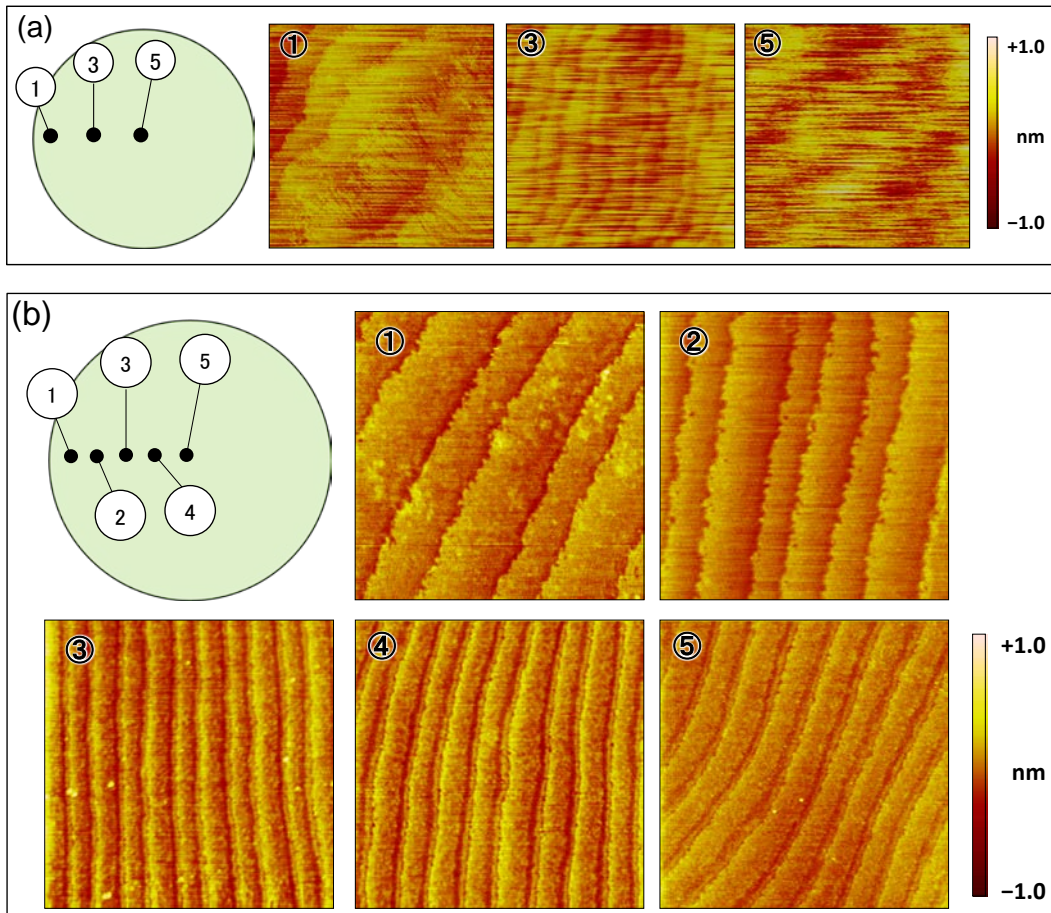


図Ⅲ.2.2-61 3インチウエハ加工前後のSiCAによる
表面スクラッチ像

(a)加工前、(b)加工後、(c)加工前・加工後を黒線・赤線として重ねたもの、(d)加工後のスクラッチをトロペルによる反り

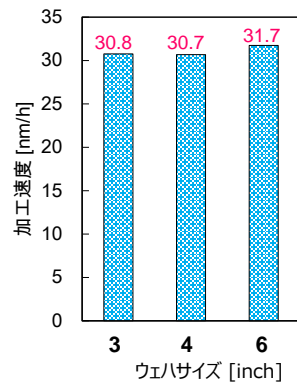
5) 6インチウエハの加工特性の把握

はじめに、加工の面内ばらつきを評価した。本手法のような最終研磨工程では材料除去量が非常に少ないため、表面形状の変化から加工の面内ばらつきを評価した。試料には市販6インチn型4H-SiC(0001)on-axis基板を用い、加工圧力は200hPa、回転速度は10rpmとし、HF溶液(25%)中で1時間加工を行った。加工前後の表面AFM像を図Ⅲ.2.2-62に示す。図Ⅲ.2.2-62に示す場所①～⑤において、小口径基板において得られる結果と同等の明瞭なステップテラス構造が得られたことがわかる。全ての測定箇所にて明瞭なステップテラス構造が得られていることから、加工はほぼ全面ムラなく進行していると考えられ、続いて、質量減損より加工速度を評価する実験を行った。加工速度の比較評価のため、試料には改めて3、4インチ、そして6インチのn型4H-SiC(0001)4° offのウエハを用いた。加工圧力は200hPa、回転速度は10rpmとした。



図Ⅲ. 2. 2-62 加工前(a)、加工後(b)の6インチSiC基板表面AFM像 ($2 \times 2 \mu\text{m}^2$)

縦軸に加工速度、横軸にウエハサイズをとり、結果をグラフ化したものを図Ⅲ.2.2-63に示す。いずれの基板においても加工速度は約 30 nm/hであることがわかる。CARE法においては、加工速度は加工圧力や回転速度、オフ角に比例することが分かっており、2インチウエハ (8° off)において約 500 nm/hといった一般的なCMP並みの加工速度も得られている^[14]。6インチウエハにおいても加工条件の最適化によりさらなる加工速度の向上が期待できると考えられる。



図Ⅲ. 2. 2-63 加工速度のウエハサイズ依存性

6) CMP 技術開発の成果と今後の期待

砥粒を用いない CARE 加工においては、4インチ、6インチとウエハ口径を大口径化

しても、加工圧力等の加工条件を同じにすれば、その加工特性は変化しないことを実験的に証明することができ、当初目的を達成できたと言える。また、一般の研磨法においてしばしば問題となる潜傷の導入も観察されず、化学的研磨法である CARE 法の優位性を確認することができた。本研究においては、本加工法は基板研磨技術としての位置付けであったが、実用口径ウエハにおいても問題無く利用可能であることが示されたこと、および加工面に潜傷が導入されないことが示されたことから、波及的に、エピタキシャル成長後や高温アニール後等に生じたステップバンチング等の表面微小凹凸を除去するために本加工法を用いることも大変有用であると期待される。

(7) 一貫加工工程

インゴットを切断し、ウエハの研削、研磨、CMP (ケミカルメカニカルポリッシング) を経てエピタキシャル成長に使用可能な原子レベルに平坦なエピレディ面を得るまでに要するトータル加工時間は、6 インチを従来プロセスで実施した場合、55 時間以上かかるかと推測され、これを 24 時間以内にするのが本プロジェクトの目標である。6 インチインゴットの切断については、切断速度 300 インゴ分を目標に定めたため、9 時間で切断を終える計算となる。従って、切断以降工程から CMP の最終工程までの加工時間 15 時間以内が目標となる。しかし、加工手段はウエハコストに直結するため、公開されるケースは少ない。そこで、本プロジェクトでは、ウエハ加工の要素プロセス検証によって、プロセス毎に広範囲な加工テストを実施して技術ポテンシャルの把握を行い、加工能率や加工変質層深さのデータを蓄積した。主要な結果は (1) ~ (6) の中でも述べてきた。ここでは (1) ~ (6) の開発成果を基に最適な一貫加工プロセスを検討して提案する

1) 切断以降の高速化・高品質化を実現する加工工程の最適組み合わせ検討

切断技術の開発では、「(1) 高剛性マルチワイヤーソー切断技術」で報告のとおり、装置・材料開発とベンチマーク試験の繰り返しによって無事に目標値の $300 \mu\text{m}/\text{min}$ (6 インチ切断時間 9 時間) を達成することができた。またその加工条件でウエハの SORI 値: 平均 $35 \mu\text{m}$ 、TV5 値: 平均 $15 \mu\text{m}$ を得られ、切断工程としては十分な成果を得た。

一方、ラッピング、研削、CMP などの各要素工程の高速加工技術に関する開発成果から、切断工程以降は組み合わせ次第で 1 時間を切る高速加工を達成できる可能性も見えてきた。

図 III.2.2-64 に提案する高速・高品位一貫プロセスフローを示す。

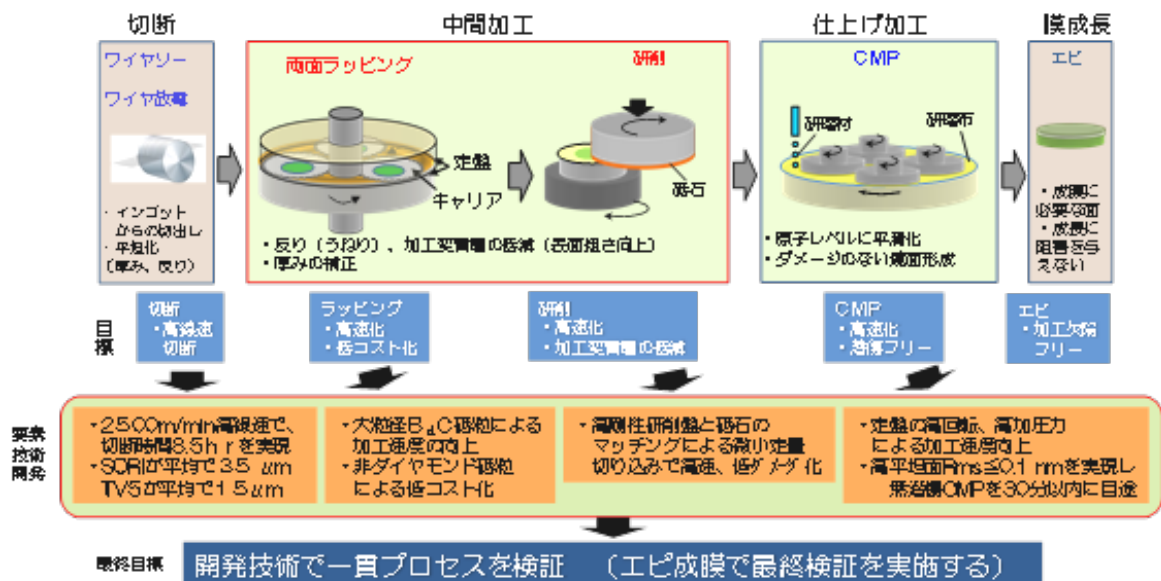


図 III. 2. 2-64 提案する高速・高品位一貫加工プロセスフロー

切断後のうねり除去工程は、「(3) ラッピング・ポリッシング技術」で報告の通り、コストと加工速度、バッチ処理による量産性などでバランスの良い結果を示した非ダイヤモンド系砥粒の大粒径B₄C砥粒を利用した両面ラッピングが最も良い選択の一つと言える。両面ラッピングは研削に比べてSORI値の改善効果が低いことも報告したとおりであるが、切断工程の高速・高精度化が実現したことで切断面のSORI値の大幅な改善が見られたことも、両面ラッピングとの組み合わせが最適な選択と言える理由の一つである。

一方、高剛性研削装置によって6インチウエハの高速平坦化加工と超低ダメージの両立を実現した成果は大きく、ポリッシュ技術ではラッピングの1/10以下の研磨能率しか得られなかったところを研削に置き換えられるようになり、能率改善ができるようになった。またなにより、高速加工でありながら500nm以下の驚異的な低加工変質層厚さを達成できたことは、両面ラッピングの後に研削工程を置くことで、結果的に後工程のCMPによる仕上げ加工にも加工時間の短縮効果をもたらすことができるようになった。またCMPの工程も強酸化型スラリーを使うことで短時間化できることも確認されたことから、従来の高品質CMPと組み合わせることで2段階のCMP工程とすることで潜傷なしの面を高速で加工できる可能性が見いだされた。したがって、技術的には切断工程以降の加工時間を6インチの大口径でも25分(0.5時間)程度で完了できることが分かった。本開発項目における6インチウエハ一貫加工プロセス時間の目標値は24時間と設定したが、その目標値を大きく凌駕し、切断時間の9時間を合わせて最短で9.5時

間で完了することを確認した。

2) 6インチウエハのエピレディー面を形成する高速一貫加工プロセス検証

6インチウエハの一貫加工プロセスの技術レベルを検証するには、実施に加工を終えたウエハを使ってエピ試験を実施する必要がある。これまでの成果から、この検証実験には、高速高品質加工の実績の高いB₄Cラッピング（砥粒径：40 μ m）、粗研削（ダイヤモンド#4000）、仕上げ研削（ダイヤモンド#8000）、CMP（触媒型コロイダルシリカ）の組み合わせで検証することとした。

各工程の加工変質層はステップポリッシュ法や断面 TEM、断面ラマンなどによって評価した結果からその厚さを事前に見積もり、それを次の工程の除去量とした。図 III.2.2-65 に各加工工程の加工変質層厚さと工程除去量をまとめる。

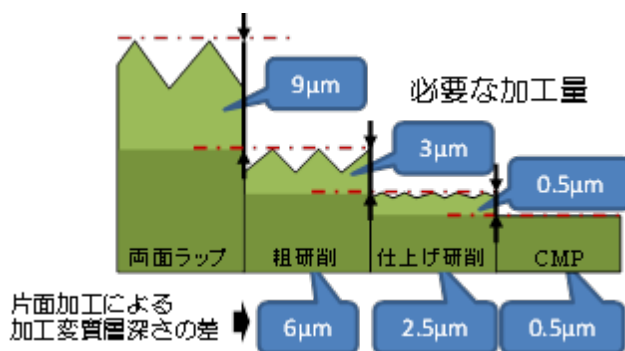
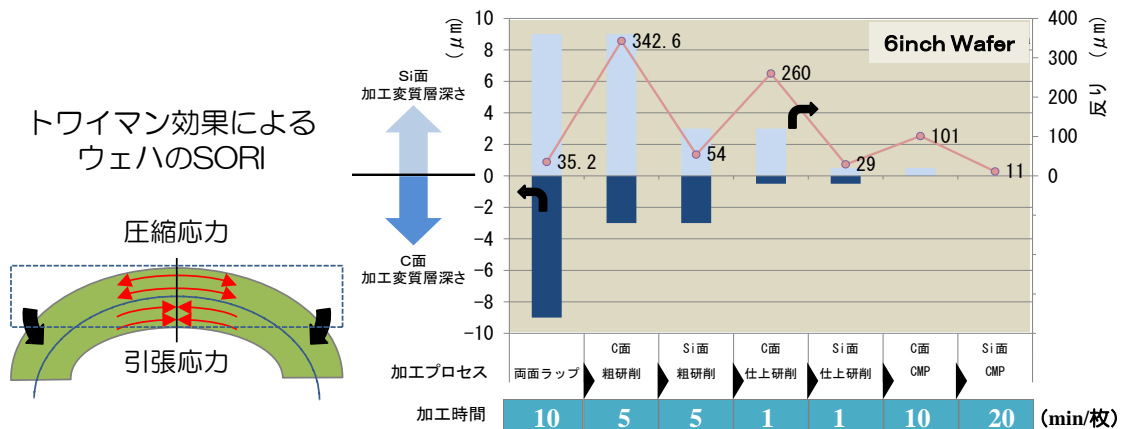


図 III.2.2-65 一貫加工プロセスを構成する各加工工程の必須加工量

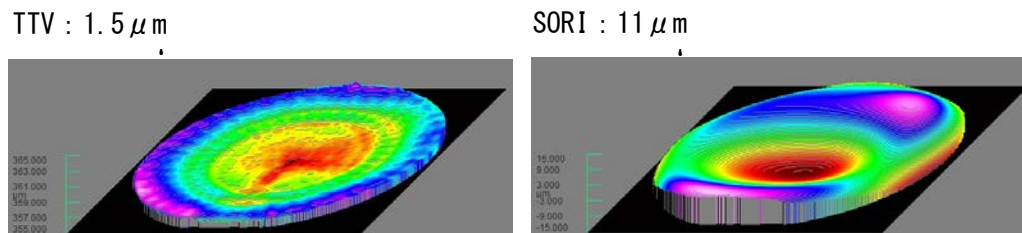
また、両面ラップ以降の研削および CMP の工程はウエハの表裏を片面ずつ交互に行う工程であるため、工程が進むごとにトワイマン効果による SORI 変動が発生する。6インチ加工の場合、小口径のウエハよりその SORI のモーメントは大きくなるため、塑性変形を起こした場合は結晶欠陥密度が増大することが懸念される。そこで図 III.2.2-66 に示すようにプロセス中の SORI 変動を加工実験時に併せて評価した。

最初のプロセスとなる大粒径B₄C砥粒による両面ラップでは、「(3) ラッピング・ポリッシング技術」で報告の通り、その加工変質層の深さは 9 μ m 以下と見積もられている。本加工実験での結果では、ラッピング完了時の SORI 値は 35 μ m 程度を示した。しかし、その次の工程の粗研削 (#4000) によって片面 (C面) だけ加工したところ、加工変質層厚のバランスが変わるためウエハの反りは大きく変化し、SORI:342.6 μ m と本工程で最大の値を示した。このとき、C面の加工変質層厚は 9 μ m 程度から 2.5 μ m 程度に減っている状態と考えられる（「(4) 研削技術」参照）。しかしその後、Si面も同様に粗研削を実施すると SORI 値は戻り、54 μ m を示している。



図Ⅲ.2.2-66 トワイマン効果が及ぼす一貫加工プロセスでの SORI 値変動

SORI 値の変動は工程が進むにつれて徐々に小さくなり、最終的に CMP が完了した時点で、TTV=1.5 μ m, SORI=11 μ m を示した (図Ⅲ.2.2-67 参照)。これは、現在市販されている 6 インチウエハよりも高精度な形状と言える。また、表面粗さは、Ra \leq 0.1nm で、潜傷フリーであることも確認した。



図Ⅲ.2.2-67 一貫加工プロセスによって作製した 6 インチエピレディーウエハ

後工程のエピ成長では基板の表面品質が重要であるが、とりわけ、ウエハ表面に残る欠陥や凹凸、SORI や TTV などが示す平坦度が管理の上で重要となる。本加工プロセスで仕上げた表面は十分な品質を示したが、加工中に発生した大きな SORI 変動が結晶欠陥を増やしている可能性もある。

したがって続く第 3)項では、本一貫加工プロセスを使って作製したウエハでエピ成膜試験を行い、加工品質を検証した結果をまとめる。

3) 高速一貫加工プロセスによって作製した6インチウエハのエピ試験

第2)項の一貫加工プロセスを使って作製した6インチウエハに、実際にエピ膜成長し形状精度と表面品質を評価した。

表Ⅲ.2.2-6に本プロジェクトで構築した一貫加工工程の推奨レシピを示す。プロジェクト製インゴットに適用するのに先立ち、市販の500μm厚6インチウエハを使い、厚みを500μm→350μmへ推奨レシピで加工することにより作成したエピレディー基板を用いて実験を行った。

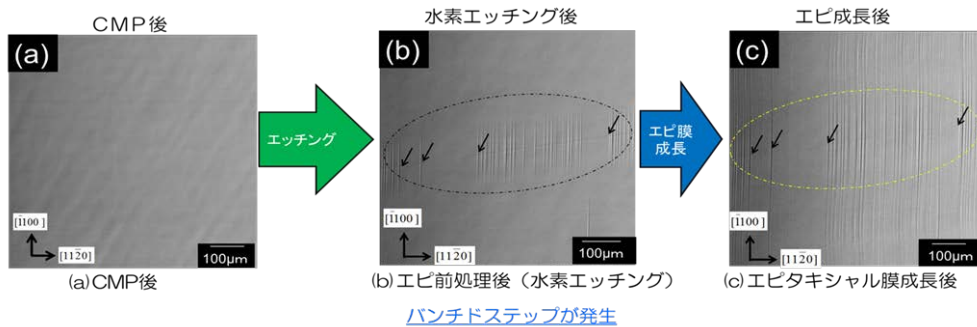
表Ⅲ.2.2-6 6インチ一貫加工推奨レシピ

6インチ一貫加工条件									
切断		両面フリップ		粗研削		仕上げ研削		CMP	
装置	MWS 620D (タカリ)	装置	TRINITY-X (日本エンジン)	装置	HRG300 (東京精密)	装置	HRG300 (東京精密)	装置	RDP-500T (不二越)
ワイヤ仕様 (線径・砥粒径)	φ0.18-30/40 (電着)	試料配置	6×3枚	チェック方式	ポーラスチェック 真空吸着	チェック方式	ポーラスチェック 真空吸着	パッド	SURFIN(スエード)
線速	2500m/min.	スラリー (材質)	B4C	砥石 (材質)	ダイヤモンド	砥石 (材質)	ダイヤモンド	スラリー (材質・供給方式)	DSC 0901(30g/8リットル ペー・掛け流し)
張力	45N								
切断速度	0.3mm/min	加工レート	0.8μm/min.	送り速度	0.3μm/s	送り速度	0.3μm/s	加工レート	~110nm/h@4° (~90nm/h@6°)
変質層深さ	1μm@TEM	変質層深さ	9μm	変質層深さ	2.4μm	変質層深さ	0.3μm		

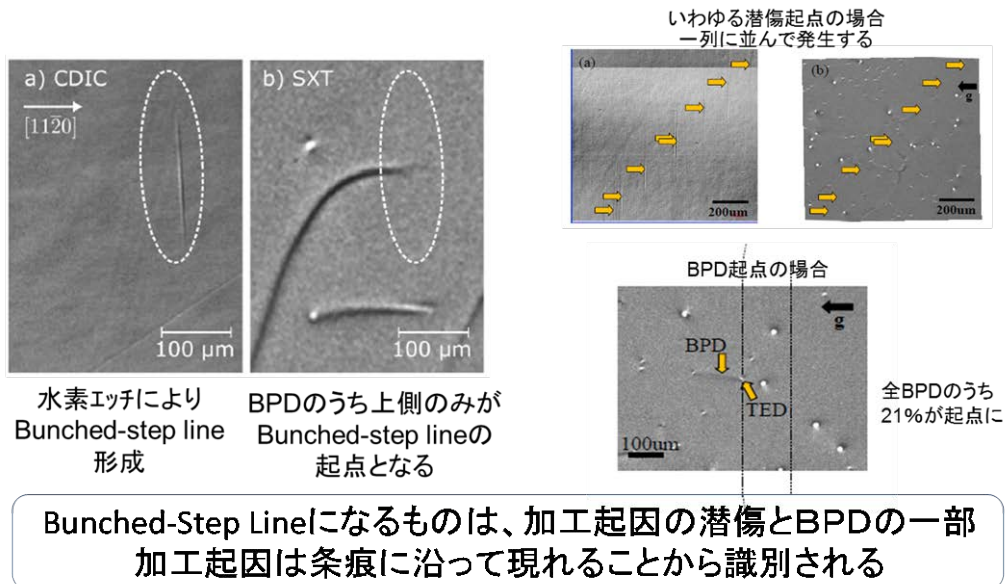
エピ膜成長は、本プロジェクトのエピタキシャル膜成長技術開発グループと連携して、プロジェクトで開発した6インチ用最適条件で行った。形成したエピ膜の品質評価は、本プロジェクトの共通基盤評価グループと連携して、プロジェクトで開発した統合評価プラットフォームを用い、加工起因の欠陥に対する最も有効な判別法として、本プロジェクトで見出した水素エッチングにより潜傷（顕微鏡では識別できない加工変質層残り）が顕在化するメカニズムに基づく手法で行った。

図Ⅲ.2.2-68に潜傷の判別原理を示す。研磨面に潜傷（BPDループ）が残存すると、それが基になって水素エッチングでBunched-step line（以下BSL）が形成され、更にエピ成長で台形状欠陥となる。これが高密度になればStep-bunching areaとなる。従って、潜傷があれば、エピの過程でBSLとして顕在化する。

BSLの発生原因としては、潜傷以外に、BPDの一部が起点となって起こる場合とパーティクルが起点となって起こる場合があることが、本プロジェクトの共通基盤評価グループの研究から分かっている。図Ⅲ.2.2-69に潜傷が起点となったBSLとBPDが起点となったBSLを比較して示す。この図から明らかのように、潜傷が起点となるBSLは条痕に沿って現れるのに対してBPD起因のBSLは孤立して現れる。従って、BSLの現れ方を見れば、加工起因の潜傷が識別できる。



図Ⅲ. 2. 2-68 潜傷の判別原理

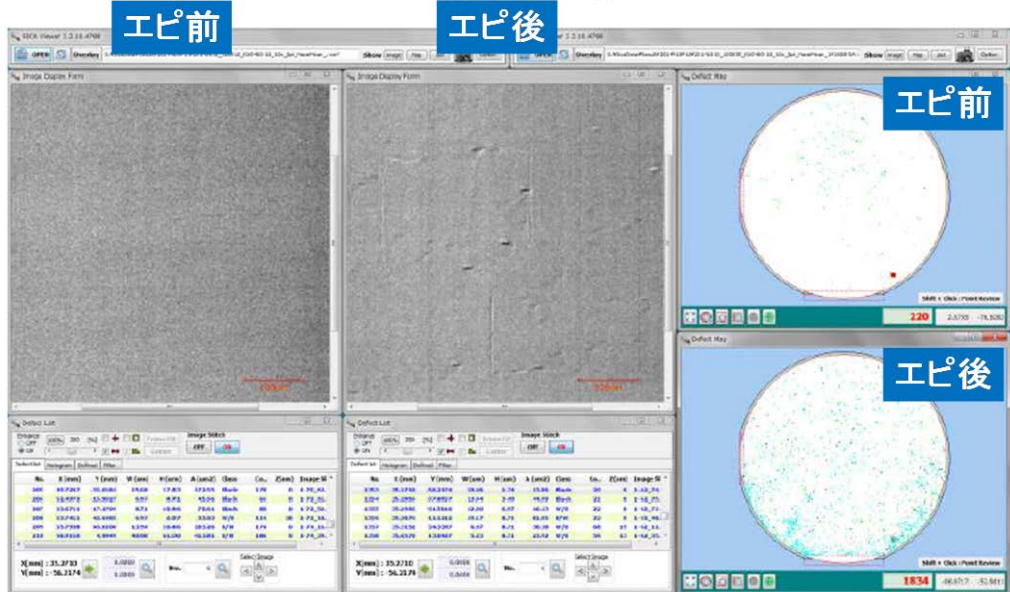


図Ⅲ. 2. 2-69 Bunched-step line の起点比較

CMP の除去量として $0.7\mu\text{m}$ と $0.5\mu\text{m}$ の 2 水準の一貫加工基板に対し、エピ膜成長を行った結果を、それぞれ図Ⅲ.2.2.-70、71 に示す。CMP 除去量 $0.7\mu\text{m}$ (図Ⅲ.2.2.-70) では、Haze マップ (右図) とそこに赤点で示された部分の共焦点微分干渉顕微鏡拡大図 (左図) とともに良好な平坦面を示し、加工起因のエピ欠陥は認められない。一方、CMP 除去量 $0.5\mu\text{m}$ (図Ⅲ.2.2.-71) では、エピ後の Haze マップ (右図) でウエハの右端に 1 本の線状の傷が認められ、その部分のエピ後の共焦点微分干渉顕微鏡像 (左図) には、明らかな条痕とそれに沿った BSL が認められる。ただ、同一場所のエピ前の Haze マップと共焦点微分干渉顕微鏡像には条痕と BSL は認められず、水素エッチング (エピの前処理過程) で顕在化したものである。この結果から、CMP 除去量を $0.7\mu\text{m}$ として以下の実験を行った。

ウェハ KU0460-10(Cree)

エピ前後のSiCA像



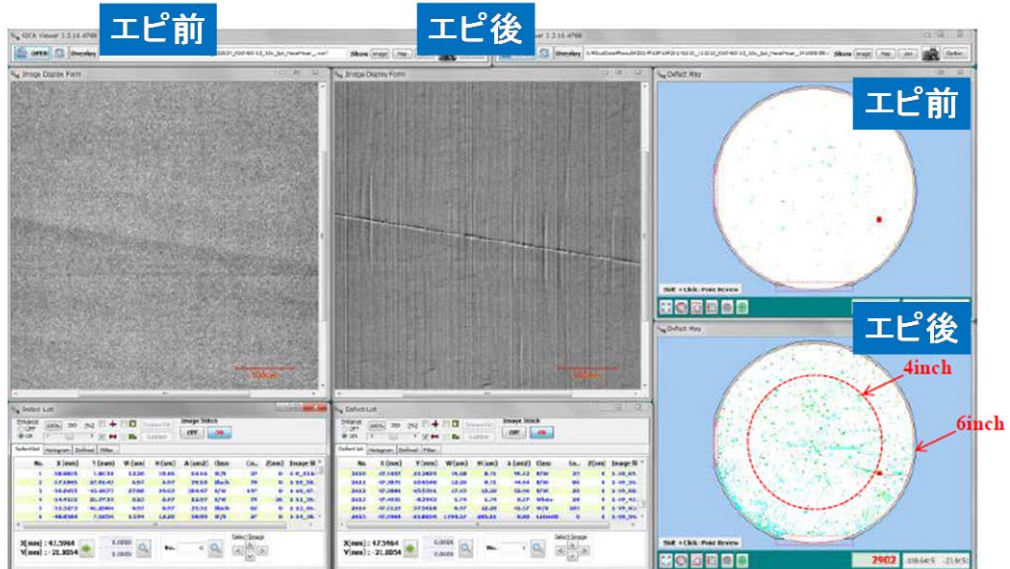
加工起因のエピ欠陥なし

図Ⅲ. 2. 2-70 エピ前後のウエハ面品質評価

CMP 除去量 $0.7\mu\text{m}$

ウェハ KU0460-13(Cree)

エピ前後のSiCA像



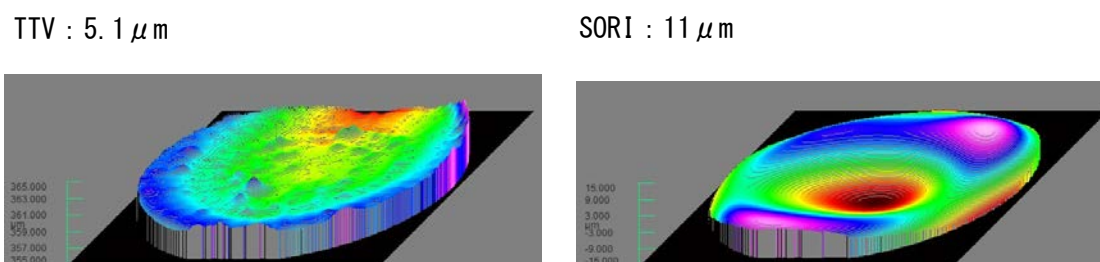
エピ前には見えていなかった

加工起因のエピ欠陥が1本(研削加工変質層残り)それ以外は良好

図Ⅲ. 2. 2-71 エピ前後のウエハ面品質評価

CMP 除去量 $0.5\mu\text{m}$

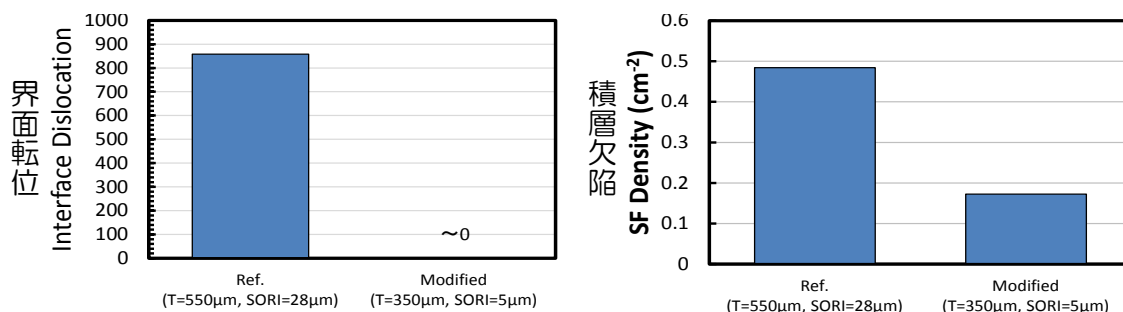
成長後の TTV と SORI を測定した結果を図Ⅲ.2.2-72 に示す。成長後は、TTV がわずかに増えているが SORI の変動はなかった。市販ウエハではあまり確認されない良好な結果を示したと言える。ウエハの平坦度はエピ中の成長面内の温度分布に影響し、歪みを与えることが知られている。従って、本加工プロセスによって作製されたウエハは低歪みなエピ膜成長が実現できていると思われる。



図Ⅲ.2.2-72 エピ試験後の6インチウエハのTTVとSORI

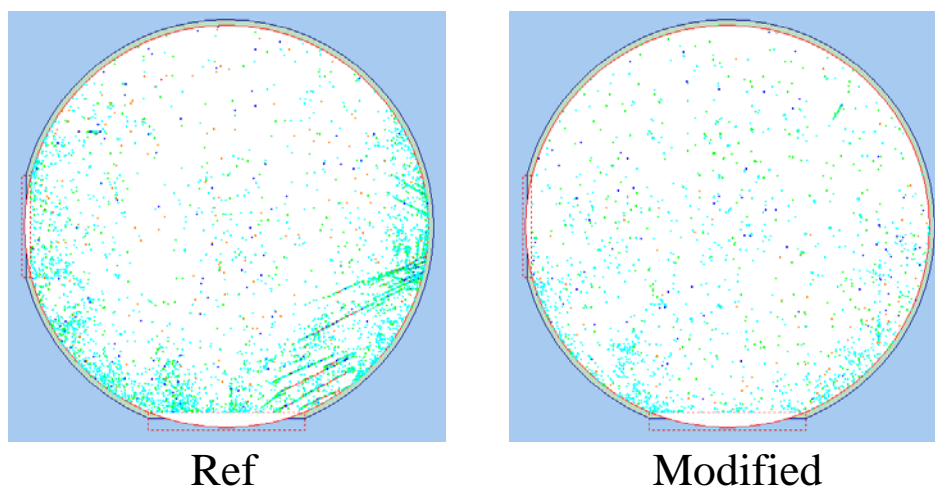
この結果が及ぼす効果を詳しく検証するため、市販のウエハを比較として使ったエピ試験を実施した。本実験では SORI : 28 μm を示す市販ウエハと、本一貫加工プロセスで市販ウエハの再加工を実施し SORI : 5 μm と改善した高平坦化ウエハを使い、エピ膜成長実験を行った。

エピ時に温度分布による面内歪みが発生すると、エピー基板間に界面転位が発生し転位密度が増える現象がある。その様子を調べるため、エピ膜のエッチピット観察を行ったところ、市販のウエハに比べ、本研究で再加工を行ったウエハ上にはエピ中の界面転位の発生がなく、SF（積層欠陥）の発生も抑えられることが分かった。その結果を図Ⅲ.2.2-73 に示す。特に界面転位の密度は再加工ウエハでは0を示しており、これまでにない品質を示した。一方、この結果から、ウエハの加工中に発生する SORI 変動は塑性変形による転位増加を来しておらず、SORI 変動は弾性変形のみで、結晶欠陥を増やす問題には至っていないことも判明した。



図Ⅲ.2.2-73 6インチの市販ウエハ(Ref.)および開発加工工程で低SORI化加工をしたウエハ(Modified)によるエピ後の界面転位密度と積層欠陥密度の評価

図Ⅲ.2.2-74 は表面の微構造を C-DIC 像 (SICA) で観察した結果である。再加工を施したウエハはエピ面の荒れも少なく、良好な成長が行われたことを示している。したがって、本加工はウエハの形状、表面状態とも良好に加工が施され、6 インチエピ成長にとっても最良な品質を維持できるウエハを提供できることが示された。



図Ⅲ.2.2-74 C-DIC 像 (SICA) による各エピ膜の表面微構造・欠陥の評価
Ref (市販ウエハ)、Modified (再加工ウエハ)

以上に示した通り、①プロジェクトの6インチ一貫加工レシピは、高品質エピレディ一面を形成できること、②プロジェクト加工基板に形成したエピ膜は、市販基板と比較して界面転位が無く、積層欠陥が少なく高品質であること、が分かった。

この結果に基づき、現在、プロジェクト製6インチ結晶を使った一貫加工エピウエハを組合参加機関の協力を得て、6インチデバイス工程へ投入中である。

4) 一貫加工工程開発の成果と今後の期待

本開発項目において開発した各要素工程を使って得られた知見を集約し、一貫加工プロセスを構築した。

加工能率、加工精度、加工品位のいずれも市販以上のクオリティを維持し、6インチ SiC ウエハにおいて世界最高レベルの加工工程を構築できたと言える。

6インチウエハの一貫加工プロセス時間の目標値である24時間を達成し、最短で9.5時間の加工時間で完了することを確認した。

これらの成果は実工程に対応する品質と利便性、低コスト性を併せ持つ成果であり、今後の事業化促進に役立つことを期待している。

(8) 先進加工・評価技術

本項では、SiC 加工技術の将来の必要性を見越して、基本計画に記載した研究開発項目の将来展開技術と位置づけて研究開発した先進加工・評価技術として、1) 酸化援用複合加工技術と 2) 新規加工面評価技術についてその成果を述べる。

1) 酸化援用複合加工技術の開発—高能率・高精度化を目指して—

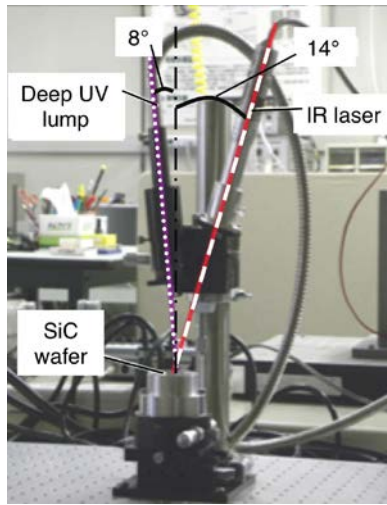
SiC 単結晶ウエハは耐電圧性、耐熱性でシリコンを上回りパワーデバイス向け材料として期待される一方、高硬度であるために難加工材料として知られている。光解離を用いた手法、電気化学的手法により、SiC 表面を比較的硬度の低い材料に変化させ、それを SiC よりも硬度が低く変化した材料よりも硬度の高い砥粒により研磨する複合加工法を提案する。同手法により SiC の高能率複合研磨を実証する。

<<紫外光照射法>>

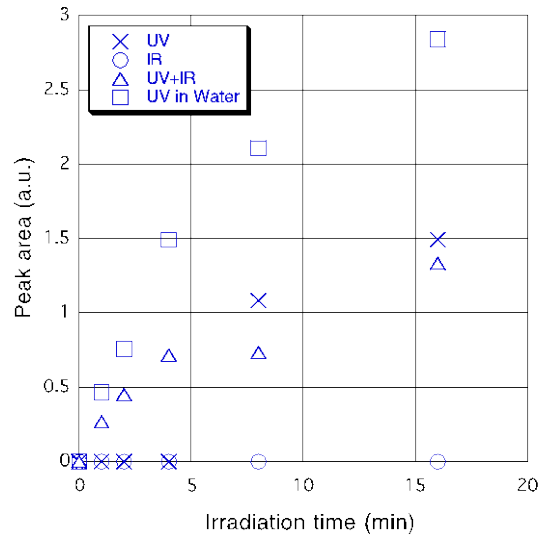
Si-C の結合解離エネルギーは約 375 kJ/mol である。これは 320nm の光波長エネルギーに相当する^[15]。従って、SiC 表面に 320nm より短い波長の光を照射すると Si-C の結合を解離することができる。この解離状態で、大気中または、水などの加工液を用いた場合に存在する酸素が反応して SiO₂層を生成すると考えられる。

図Ⅲ.2.2-75 に紫外光照射法で用いた実験装置を示す。被照射材料には TANKE BLUE 社の 2 インチ SiC ウエハを用いた。照射面は Si 面である。紫外光源には深紫外ランプを用いた。出力は 500W である。また、同実験装置には、照射領域を活性化させるため、赤外光を照射できる機能を付加した。光源は波長 1060nm のファイバーレーザ、出力は 25W である。

照射光源(紫外線/赤外線)、及び雰囲気(大気中/水中)の変化に伴う酸化膜由来ピーク面積の時間変化を図Ⅲ.2.2-76 に示す。紫外光が照射されていない赤外光の照射結果は面積の増加が見られないことから、SiO₂が生成されなかったことが分かる。紫外光を照射した 3 条件はいずれも照射時間経過に伴う面積の増加がみられた。最も高い増加傾向を示したのは水中雰囲気紫外光照射の結果であった。一方、大気中における紫外光照射結果と紫外、赤外光複合照射結果を比較すると、ピーク面積の最終的な増加量は同様であるが、複合照射の場合は照射の初期段階でピーク面積が増加しており、酸化膜形成が促進されている結果が得られた。



図Ⅲ. 2. 2-75 紫外光照射法
実験装置

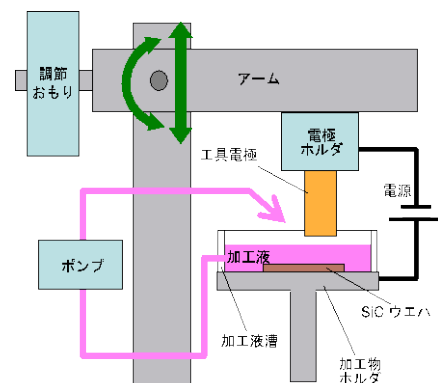


図Ⅲ. 2. 2-76 SiO₂ ピークエリアの時間変化

<<電解加工法>>

電解加工 (electrochemical machining、ECM)は、工具を陰極、被加工物を陽極として間隙を隔ててセットし、間隙に電解液を介在させた状態で直流電圧を付加する加工法である^[16]。電圧を付加すると、陽極からは電気エネルギーにより陽イオンが放出される。この陽イオンと加工液中で電離しているイオンによって酸化物、水酸化物、水和化合物が生成される。一方陰極では、水溶液中の水が電離することで生じた水素イオンが還元され、水素ガスが発生する。本加工法をSiCに適用すれば、酸化物であるSiO₂を表面に生成することが期待できる。

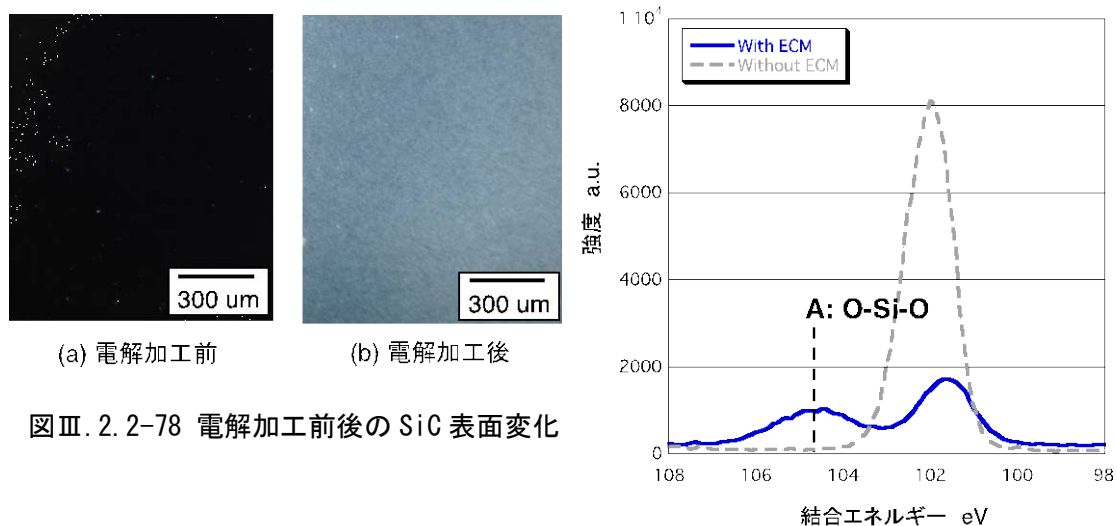
図Ⅲ.2.2-77 に電解加工法で用いた実験装置のイメージを示す。ウエハの Si 面に対向してφ15 mm の真鍮製電極を配置し、両者の間に電圧を付加できるものとした。電極の側面には電極側面からウエハに流入する電流を抑制するためにポリイミドテープを貼り付けた。加工液には、ウエハ、電極の間隙を確保するために #1000 のアルミナ砥粒を 100g/l 混入した 10w% の硝酸ナトリウム水溶液を用いた。



図Ⅲ. 2. 2-77 電解加工法実験装置

図Ⅲ.2.2-78 に電解加工前後のウエハ表面を示す。電解電圧は 17V、加工時間は 10 min である。電解加工によってウエハが除去される効果は確認できなかったが、ウエハ表面は電解加工により白色化することが分かった。この白色層が酸化層であるか確認するために、加工前後の表面を XPS によって分

析した。図Ⅲ.2.2-78 に示すように、電解加工後の表面は強い酸化膜由来のピーク(Aで表示)を持つため、白色層は SiO_2 膜であり、電解加工によって単結晶 SiC の表面に酸化膜を生成することが可能であることが分かった。



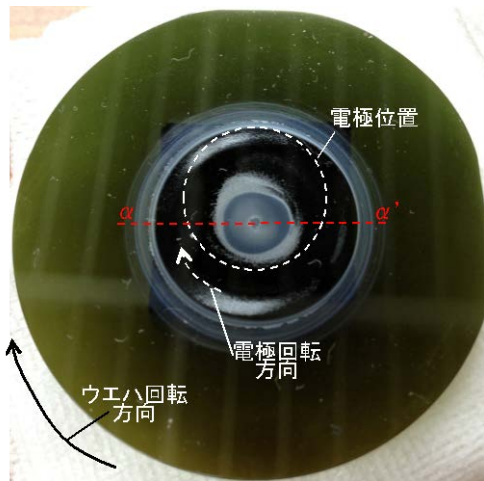
図Ⅲ.2.2-78 電解加工前後の SiC 表面変化

図Ⅲ.2.2-79 電解加工前後の XPS 測定結果

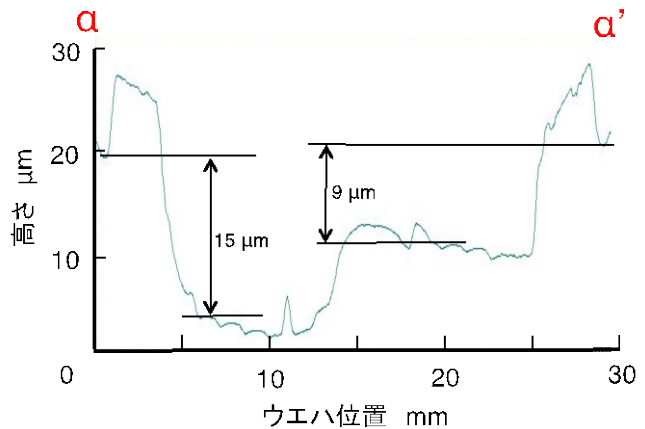
<<単結晶 SiC の複合加工>>

前項で酸化膜形成法である紫外線照射法と、電解加工法の両手法において SiO_2 酸化膜の形成が可能であることが分かった。次に、この酸化膜を Al_2O_3 砥粒によって研磨する事を試みるが、紫外線照射法で形成された酸化膜は視覚的に判断できず、研磨加工結果の評価が難しいため、電解加工法で生成した酸化膜についてのみ複合加工を行った。

図Ⅲ.2.2-80 に 電解加工電圧が 17 V の場合の複合加工結果を示す。白点線が電極のサイズ、配置のイメージを示す。白点線は遊星運動することによりウエハ上を相対的に移動する。電極が移動した領域は、電解加工に伴う白色化領域と、加工前のウエハ表面と同様な色彩を示す領域が混在している。1 時間の加工で得られた最大深さは、図Ⅲ.2.2-81 に示すように、約 15μm であった。これは、コロイダルシリカを用いて行われる単結晶 SiC 研磨加工速度の 10-50 倍の速度であり、本複合加工で高能率の加工が行えたことが分かる。



図Ⅲ. 2. 2-80 電解、研磨複合加工結果



図Ⅲ. 2. 2-81 電解、研磨複合加工断面

<<酸化援用複合加工技術開発の成果と今後の期待>>

単結晶 SiC の高能率研磨加工を実現するため、電気化学的手法、紫外光照射を用いた手法を複合した研磨加工を提案、検討した。

その結果、電解加工法、紫外光照射法共に、SiC よりも硬度の低い SiO₂ 層の生成を確認した。電解加工と Al₂O₃ 砥粒による研磨の複合加工を行った結果、従来の研磨加工速度と比較して 10-50 倍の研磨速度が得られた。

酸化援用加工技術は、酸化に必要なエネルギーが小さい（コイン電池でも実用ウエハの酸化が可能）割に、高い除去能率（通常の CMP の 20~30 倍高い能率：10~15 μm/h）と低ダメージ加工面が得られることから、低コストで高能率高品位な加工法として期待できる。

2) 新規加工面評価技術（名工大との共同実施）

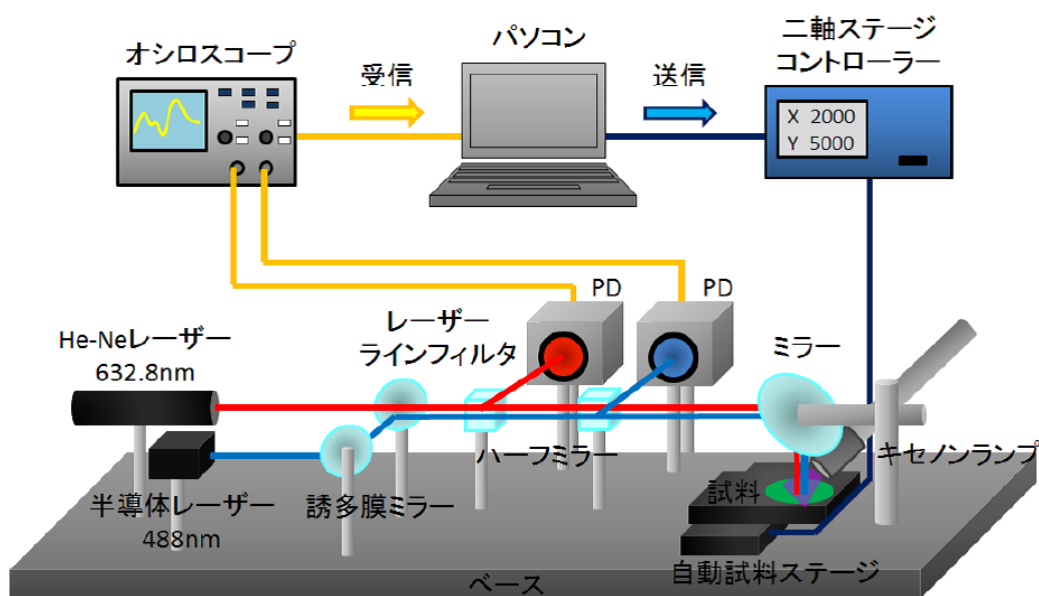
名工大と共同で、CMP 加工後の SiC 基板において、基板表層から内部に存在する電子的欠陥となる格子歪みを非接触で顕在化することができ、プロセスラインに組み込み可能な手法の開発を目指した共同開発を実施した。開発の途上で、数百ミクロンの厚さのばらつきをナノメートルオーダーで評価できる手法を見出した。電子的欠陥の非接触手法には到達できなかったが、ペプチドを吸着させ評価する、新たな手法を提案した。

<<微小領域厚さ変化（凹凸）の非接触評価手法の開発>>

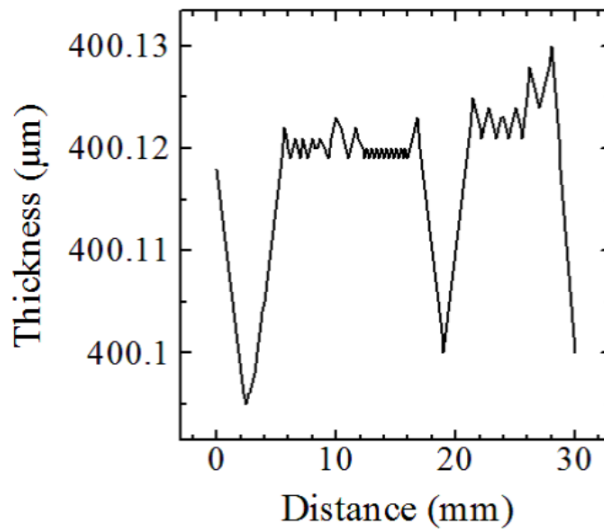
仕上げ研磨を終え、既存の評価手法で評価を行っても欠陥が検出されないにも関わらず、エピ成長を行うと顕在化する欠陥の存在が問題となっている。この欠陥は、断面透過電子顕微鏡観察によってのみ見出されるもので、半導体素子製造ライン上における評

価が求められる。本評価技術開発では、エピレディー基板表面近傍の欠陥を評価できる新規手法の確立を目指した。新規評価法に求められる理想像は、非接触で基板全面を高速で評価でき、基板製造ライン上に組み込むことが可能な6インチ基板対応の短時間評価法である。

研究の過程で、得られる信号には、欠陥由来と思われるものと、基板の厚さゆらぎに由来する2種類の情報が含まれることに気づいた。そこで、図Ⅲ.2.2-82に示す2種類のプローブレーザーを用いて同一箇所の反射率測定を実施した。実測の反射光強度変化を、2波長の基板厚さ vs. 反射強度の計算値の位相変化に着目して解析することにより、基板表面の凹凸構造を得ることが可能であることが分かった。図Ⅲ.2.2-83にこの手法により得られた基板凹凸構造図を示す。図Ⅲ.2.2-83は線測定だが、工業的には面測定にも拡張可能である。基板凹凸の $0.01\mu\text{m}$ 精度での非接触評価手法として発展できるものとする。



図Ⅲ.2.2-82 新規開発閉ループ系制御自動評価装置概略図

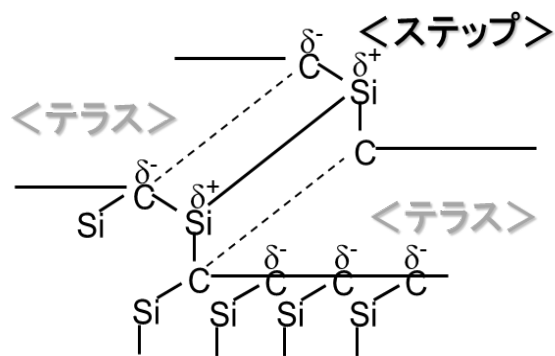


図Ⅲ.2.2-83 本手法により得られる基板凹凸図

<<加工表面の電荷状態評価手法の提案>>

研究の開始時点から、基板加工の精緻化が進み、光の絞込よりも小さな範囲の欠陥検出が求められるようになってきた。そこで、SiCは、原子の電子親和力が異なるSiとCからなる電子材料であることから、欠陥において表面の荷電分布の異なる部位が生じると考え、その部位を修飾し欠陥特定する手法開発を試みた。本研究開発においては、テラス部位とステップ部位との電荷分布が異なることを利用し、電荷分布に異方性があるペプチド分子を静電吸着させ、SiC表面の電荷様式の修飾の可能性を調べた。

図Ⅲ.2.2-84にSiCの原子ステップ構造の電荷様式を模式的に示す。単結晶SiにおいてはSi原子同士の結合のイオン性はゼロである。一方、SiCは0.18、GaNにおいては0.5と極めて高い。このことは、図Ⅲ.2.2-84に示すように、結晶表面のテラス部と、加工によって生じる基板の傾斜に起因するステップ部では、テラスと異なる原子が表出するため電荷様式が異なってくる。

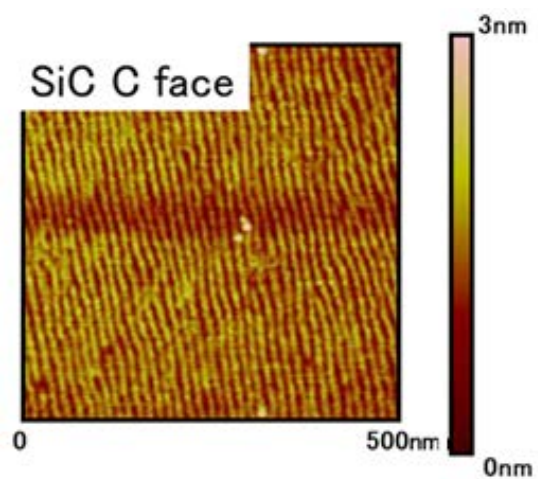


図Ⅲ.2.2-84 C面原子ステップ構造の電荷様式

SiCのC面について実施した結果、図Ⅲ.2.2-85に示すように、C面において、原子ステップに沿ってペプチドが規則配列した^[17]。これは原子ステップがインデックスとなり、規則配列が生じたと考える。この様な観察手法によって、最表面原子ステップの電荷様式

式を可視化できていると考える。

本研究を発展させ、マイクロ欠陥修飾技術として発展させていく。GaN 等のイオン性の高い半導体材料の欠陥修飾法として、発展できると考える。



図Ⅲ. 2. 2-85 SiC C 面上基板上ペプチド配列

(10) まとめ

技術成果概要

- ・切断
 - 高剛性マルチワイヤーソー切断技術
高線速による高速切断（9時間；300 μ m/min@6インチ）の実現
SORI: 35 μ m、TTV: 15 μ m 達成@6inch、および190 μ m 低カーブロス達成
 - マルチワイヤー放電加工切断技術
6inch、10枚マルチ切断を実証
インゴット揺動切断と加工屑対流制御による切断安定化
切り子排出効率化による形状平坦化（低SORI：5 μ m@3inch）
- ・ラッピング・ポリッシング技術
B₄C両面ラップの高研磨レート制御、コスト効果検証
エピ成長実験によるB₄Cラップ面から作製したエピレディー面の評価
- ・研削技術
10min@6inchでの高速加工と超低TTV（0.7 μ m@6インチ）達成
- ・CMP技術
高速CMPの実現（6 μ m/h）
2段階研磨による高速加工と高品質加工の両立（Ra<0.1nm）
- ・CARE技術
大面積CARE@6インチの安定加工達成
ウエハサイズに依存しない均一な加工速度の達成
- ・一貫加工工程
一貫加工工程の高速化とSORI制御検証
TTV:1.5 μ m、SORI：11 μ m、@6inch
6インチ一貫加工工程時間：9.7hr
切断(9H)+中間工程[ラップ+研削]（20min以内）+CMP（約20min）

1) 目標の達成度

- 6インチ結晶/ウエハを対象に、
- (1) 切断：速度300 μ m/分以上、同時切断枚数10枚以上、切り代250 μ m以下。
 - (2) インゴットから表面仕上げ精度Rms（表面荒さ）0.1nm@2 μ m×2 μ mのベアウエハを実現する統合加工プロセスとして、プロセス時間24時間以内を実現するという最終目標に対し、
切断からCMPまでのトータル加工時間として10時間以内を6インチサイズで達成した。内訳としては、切断工程8.5時間（切断速度>300 μ m/h）、両面同時ラッピング

10分、研削12分、CMP30分である。これらの工程を経て得られる表面品位は、面粗さ $Ra \leq 0.1\text{nm}$ (AFMにより測定)、スクラッチフリー (C-DICにより確認)、潜傷フリー (X線トポにより確認) である。形状精度については、TTV=1.5 μm , SORI=11 μm @6インチ、切断時カーフロス < 250 μm を得ている。

以上により、最終目標を達成した。本プロジェクトで構築したレシピによる加工効率、加工品位、加工精度は、6インチ SiC において世界最高レベルと考えられる。

2) 成果の意義

切断技術開発においては、新規に開発した高線速マルチワイヤーソーで達成した切断速度 (口径6インチで 300 $\mu\text{m}/\text{min}$ 、所要 8.5 時間) は、従来の固定砥粒ワイヤー切断に比べ 4 倍速い世界最速の切断速度である。同時に加工面品質 (破碎層深さ、反り) は、高線速により切れ味が良化した結果、従来技術と同等以上である。更に、高価なインゴットの切り代削減を優先した場合、切り代を 300 μm → 190 μm まで低減した。これらの成果は、ウエハコスト削減に大きく寄与するものである。

また、次世代の加工技術と位置付けるマルチ放電加工切断技術において、6インチ×10枚の高速マルチ切断を実証したことは、更なる低コスト化へ向けたダイヤモンドレス加工の将来性を示すものである。同時に、加工素材の硬さに依存しない非接触切断技術である放電加工が、単結晶 SiC の他、ダイヤモンド等の新しいパワー半導体材料の量産スライス技術として有望であることを示すものである。

研磨加工は、従来、高額な小粒径ダイヤモンド砥粒を用いて長時間加工するためコスト高が課題であった。本プロジェクトでは、大粒径砥粒を使った新しい領域での研磨加工条件に着眼し、安価な B₄C 砥粒で高能率ラッピングができることを新規に見出した。しかも、加工面には従来の様なクラック状の深い破碎層はなく、一様な梨地面になることを明らかにした。この結果から本プロジェクトでは、切断後のうねりを速やかに両面ラッピングによって平坦化する工程に適用することを提案し、有効性を実証した。汎用的なラップ盤で、大口徑 SiC ウエハが加工可能となる条件を見出したことは、技術普及に対するインパクトの高い成果であると言える。

研削加工では、高剛性研削盤をベースにして最適な砥石 (硬度等) を組み合わせることにより、鏡面研削を実現した。加工変質層深さは、僅か 0.5 μm である。本プロジェクトでは、CMP 前加工に適用し、加工時間の短縮と TTV 等の形状品質向上を実現した。これは、加工コスト削減に大きく寄与するものである。

更に、最終仕上工程である CMP 工程において、スラリーと研磨パッドの最適化等により、従来難しいとされてきたスクラッチフリー加工を実現するとともに、過剰な研磨負荷の下で潜傷が発生することを突き止め、研磨負荷を適正に制御することにより、無潜傷 CMP を実現した。このことは、エピタキシャルウエハの高品質化にとって極めて重要な成果である。また、CMP の高速化を図り、強酸化型スラリーと高速回転研磨

機を組合せることで5 μ m/h以上の研磨能率を実現した。これは従来CMP技術の50倍の加工速度である。加工面の品質は、Rms \leq 0.1nmで共焦点微分干渉顕微鏡では傷が無いレベル（スクラッチフリーだが潜傷は皆無とは言えない）で、高品質である。本プロジェクトでは、上記高速CMPを1次研磨、無潜傷CMPを仕上げ研磨に用いる2段階CMP工程を提案し、CMP時間30分以内を実証した。大口径化に対応する新しいCMP技術として実用性の高い成果を創出できたと考える。

上記要素技術の全体最適で構築した一貫工程では、1)目標の達成度に示した通り、目標を大幅に凌ぐトータル加工時間と加工面品質を実現した。他機関を遥かに凌駕する品質とコストポテンシャルを確保できたと言える。

3) 知的財産権の取得

実用性の高い新しい加工技術を見いだしており、知的財産権を確保すべく、国内外に必要な特許出願を行った。

4) 成果の普及

本研究開発は今までなし得なかった加工工程間を接続した実験・評価によって、新次元のSiCウェハ加工工程を作り上げたものであり、参画機関による実現が図られている。合わせて、TIA (Tsukuba Innovation Arena) のパワエレ拠点に技術資産として蓄積され、次の国家プロジェクトであるSIPに継承されている。同時に、開発した先行技術は可能な限り積極的は普及を図り、実施者全体の技術委員会、SiCアライアンスはもとより、公開のシンポジウム、成果報告会、プレス・論文・学会、特許出願などの開示手段で可能な限り国内の企業、研究機関へ普及に努めている。

表Ⅲ. 2.1.2.2-7 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (プレス発表等)
	国内	外国	PCT*出 願	査読付き	その他	
H22年度	0件	0件	0件	0件	0件	0件
H23年度	0件	0件	0件	1件	0件	8件
H24年度	1件	0件	0件	1件	0件	15件
H25年度	2件	1件	2件	5件	1件	17件
H26年度	1件	0件	0件	1件	0件	13件

参考文献

- [1] W. Quan et al.: Characterization of polishing-related surface damage in

- 0001 silicon carbide substrates, *J. Electrochem. Soc.* 142, 12 (1995) 4290.
- [2] 前田弘人、高鍋隆一、松田祥吾、武田篤徳、加藤智久、進化する SiC ウェハ製造技術の最新動向、先端加工ネットワーク第 2 回産官学連携研究開発講演会(2013)
- [3] 前田弘人、高鍋隆一、松田祥吾、武田篤徳、長屋正武、貴堂高德、中山智弘、加藤智久、X 線回折法による加工ダメージの評価、先進パワー半導体分科会第 1 回講演会予稿集(2014) 80.
- [4] 前田弘人、高鍋隆一、松田祥吾、武田篤徳、出口善宏、加藤智久、高線速による単結晶 SiC インゴットの高速切断、低炭素社会を実現する新材料パワー半導体プロジェクト最終成果報告会(2015)
- [5] S. Yamaguchi et al, *Materials Science Forum Vols. 600-603* (2009) pp 851-854.
- [6] T. Kato et al, *Materials Science Forum Vols. 600-603* (2009) pp 855-858.
- [7] 河田研治, 堀田和利, 長屋正武, 貴堂高德, 中山智浩, 加藤智久: 大口径 SiC 基板加工における CMP の課題と解決へのアプローチ, SiC 及び関連ワイドギャップ半導体研究会第 21 回講演会予稿集, P-17(2012) 62-63
- [8] 佐々木雅之, 田村謙太郎, 迫秀樹, 北畠真, 児島一聡, 松畑洋文: 4H-SiC (0001) Si 面上の局所的ステップバンチング発生原因の解析, 応用物理学会 第 60 回春期学術講演会予稿集 29P-PB4-4.
- [9] 長屋正武, 河田研治, 堀田和利, 貴堂高德, 加藤智久: SiC ウェハのラッピング加工特性評価, SiC 及び関連ワイドギャップ半導体研究会 第 21 回講演会予稿集 (2012)P-66.
- [10] H. Hara, Y. Sano, H. Mimura, K. Arima, A. Kubota, K. Yagi, J. Murata and K. Yamauchi: Novel abrasive-free planarization of 4H-SiC (0001) using catalyst, *Journal of Electronic Materials*, Vol. 35 (2006) L11.
- [11] K. Arima, H. Hara, J. Murata, T. Ishida, R. Okamoto, K. Yagi, Y. Sano, H. Mimura and K. Yamauchi: Atomic-scale flattening of SiC surfaces by electroless chemical etching in HF solution with Pt catalyst, *Applied Physics Letters*, Vol. 90 (2007) 202106.
- [12] 山内和人, 佐野泰久, 有馬健太: ウエットエッチングによる原子スケール平坦化触媒表面基準エッチング法の開発, *応用物理*, Vol. 82 (2013) 403.
- [13] T. Okamoto, Y. Sano, H. Hara, T. Hatayama, K. Arima, K. Yagi, J. Murata, S. Sadakuni, K. Tachibana, Y. Shirasawa, H. Mimura, T. Fuyuki and K. Yamauchi: Reduction of surface roughness of 4H-SiC by catalyst-referred etching, *Materials Science Forum*, Vols. 645-648 (2010) 775.
- [14] T. Okamoto, Y. Sano, K. Tachibana, B. V. Pho, K. Arima, K. Inagaki, K. Yagi, J. Murata, S. Sadakuni, H. Asano, A. Isohashi, and K. Yamauchi:

Improvement of Removal Rate in Abrasive-Free Planarization of 4H-SiC Substrates Using Catalytic Platinum and Hydrofluoric Acid, Japanese Journal of Applied Physics, Vol. 51 (2012) 046501.

- [15] R. Wash: Bond dissociation energy values in silicon containing compounds and some of their implications, *Sec. Chem. Res.*, 14 (1981) 246.
- [16] T. Kurita, K. Chikamori, S. Kubota, and M. Hattori: A study of three-dimensional shape machining with an ECmM system, *INTERNATIONAL JOURNAL OF MACHINE TOOLS & MANUFACTURE*, 46 (2006) 1311-1318.
- [17] 江龍 修, 学振 161 委員会第 89 回研究会予稿集

2.3 SiC エピタキシャル膜成長技術

2.3.1 大口径対応技術

SiC 半導体では Si とは異なり、バルクウエハをそのままデバイスプロセスに用いることが困難で、バルクウエハ上に高品質エピタキシャル膜を成長したエピタキシャルウエハがデバイス作製には必須となっている。このエピタキシャル膜の作製は 1500°C から 1700°C の高温下での作製となるためにその成長装置及びスループットの観点から製造コストは Si とは大きな隔たりがあり、SiC デバイスの普及拡大にはエピタキシャルウエハ製造コスト低減の努力が求められている。

一方で、SiC エピタキシャルウエハの品質は SiC デバイスの性能、歩留まりと密接に関係しておりエピタキシャルウエハの製造コストの低減だけでなく、エピタキシャルウエハの品質向上による SiC デバイスの歩留まり向上が必要である。これらを併せることで素子作製のトータルプロセスコストとしての低減が可能になり SiC デバイスの普及拡大が可能になる。

上記のようなコストの低減においては、その手段はいくつか考えられるが Si デバイスの例をみても明らかなように、大口径ウエハを用いて高歩留まりで素子作製をすることは有効な手段である。SiC においてもウエハ口径は 2 インチでの市販を皮切りにその口径は年々拡大し、今日では 4 インチの SiC バルクウエハが市販されている。また、エピタキシャル膜成長装置においては、2009 年の SiC 関連の国際会議 (ECSCRM2009) では海外の CVD 装置メーカーからは 4 インチウエハが 1 度に 10 枚成長できる装置が発表され、同じ装置において 6 インチウエハが 1 度に 6 枚成長することも可能であることが発表されている。

このように、SiC においても 4 インチよりも大きな大口径エピタキシャルウエハの流れが起きており、SiC ウエハの 6 インチ大口径化に対応したエピタキシャル膜成長技術の開発が急務である。

エピタキシャルウエハ製造時のコストという観点においてはスループットも重要なファクターである。スループットの改善にもいくつかの手段が考えられる。一度に複数枚のウエハにエピタキシャル成長させることはスループット改善の有効な手段であり、SiC エピタキシャル装置においても前述のように 4 インチエピタキシャルウエハが一度に 10 枚成長可能な大型装置がリリースされている。また、成長速度もスループットの向上には重要なファクターであるが、SiC の場合、前述のような複数枚同時成長のエピタキシャル装置の成長速度は $5\mu\text{ m/h}$ ~ $10\mu\text{ m/h}$ であり、スループットの観点では十分な成長速度ではない。装置の安定性・再現性も重要であり、一度に複数枚のウエハにエピタキシャル成長させる大型装置においては高いプロセス安定性が求められる。そのため、エピタキシャルウエハ製造時のコスト低減には高速かつ複数枚同時に安定して成長することが出来き、大口径・高品質ウエハ製造に資する SiC エピタキシャル膜成長技術が必要となる。

エピタキシャルウエハの品質においてはデバイスのアクティブエリアとしての膜厚並びにドナー・アクセプタのドーピング濃度の制御精度、ウエハ面内均一性の点で厳しい仕様が課せられる。加えてエピタキシャル成長によってウエハ表面のモフォロジーに現れる欠陥（エピ欠陥）がデバイスの歩留まりに大きく影響することが明らかにされている。特に素子の扱う容量が数 kW 以上、電流にして数 10~数 100A では、少なくとも 25mm² 以上の大面積チップが不可欠となり、このような大面積素子を高歩留まりで作製するには、エピ欠陥の密度を低減させることが必要となる。また、ウエハ口径が大きくなると、ウエハ形状・成長装置そのものが原因となる温度分布等による応力が原因となって、基板とエピタキシャル膜界面で新たな転位が発生することが、明らかになっており、口径拡大にともなうウエハ高品質化における重要な課題となる。

上記のような背景から本研究開発テーマでは市販 3~4 インチウエハの均一度と低エピ欠陥密度の高品質性を備えた 6 インチエピタキシャルウエハの早期実現を目指し、以下の様に開発を進めた。

新規に導入した 3x6 インチ CVD 装置を用いて、3 インチウエハを 2 枚用いた見出し 6 インチ径での成長を実施、6 インチ化に向けた成長プロセスにおける成長条件、水素エッチングによる基板前処理条件等の各要素技術開発を前半の 3 年間でを行い、

「6 インチサイズのエピプロセスにおける問題点を把握し、厚さ均一度±10%、濃度均一度±20%、エピ欠陥密度 2 個/cm² 以下を実現」

することを中間目標とした。

その成果をベースに後半の 2 年間で 3 x 6 インチの大口径対応 SiC エピタキシャル成長技術の実証を行い

「3 x 6 インチ配置で厚さ均一度±5%、濃度均一度±10%、エピ欠陥密度 0.5 個/cm² 以下」を最終目標として開発に取り組んだ。

具体的には現在 SiC エピタキシャルウエハとして主流となっている 4° オフ Si 面を使用して 3 x 6 インチの大口径対応 SiC エピタキシャル成長技術開発を実施し、「最終目標」の達成を目指した。

またデバイス特性、特に MOSFET への適応を念頭に置いた 4° オフ C 面、将来的にさらなるウエハコストの低減やトレンチ MOSFET の特性改善、基底面転位の低減に資することが期待される 4° オフよりもより低オフ角ウエハでの 6 インチ対応化技術開発にも取り組んだ。

4° オフ C 面においては 3.3kV MOS-FET を念頭に 6 インチウエハを使用して「3 x 6 インチ配置で厚さ均一度±2.5%、濃度均一度±20%、エピ欠陥密度 0.5 個/cm² 以下」という内部目標を設定、開発を実施した。

4° オフよりもより低いオフ角ウエハにおける 6 インチ対応化技術開発では、6 インチウエハでの低コスト化に期待される 2° オフウエハ上のエピタキシャル成長技術、並びに究極とされる 1° 以下の微傾斜基板上のエピタキシャル成長における大口径化技術

に取り組んだ。

2° オフウエハ上のエピタキシャル成長技術では Si 面をベースに「3x6 インチに相当する 3 インチウエハ 2 枚の見直し 6 インチ配置で厚さ均一度±5%、濃度均一度±10%、エピ欠陥密度 2 個/cm²以下」という内部目標を設定、開発を実施した。

1° 以下の微傾斜基板上的エピタキシャル成長における大口径化技術ではオフ角の素子特性への影響が大きいとされる 3.3kV トレンチ MOS-FET を念頭に素子化プロセスへの適応が可能な 4 インチウエハにおいて「3 x 4 インチ配置で厚さ均一度±5%、濃度均一度±20%を 3x10¹⁵cm⁻³で実現」という内部目標を設定し、実施した。

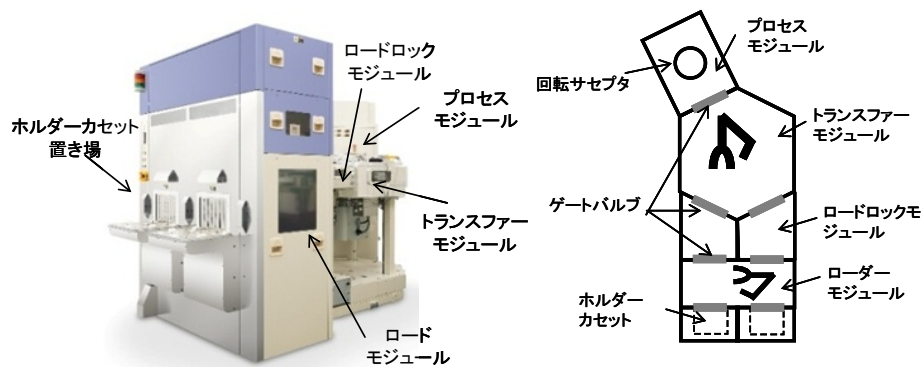
なお、本研究課題で対象とするエピ欠陥については別章の共通基盤評価技術で述べられている酸化膜信頼性に対する影響の大きいダウンフォール、三角欠陥、キャロットを評価対象とする。

得られた成果は以下の様に細目化し、報告する。

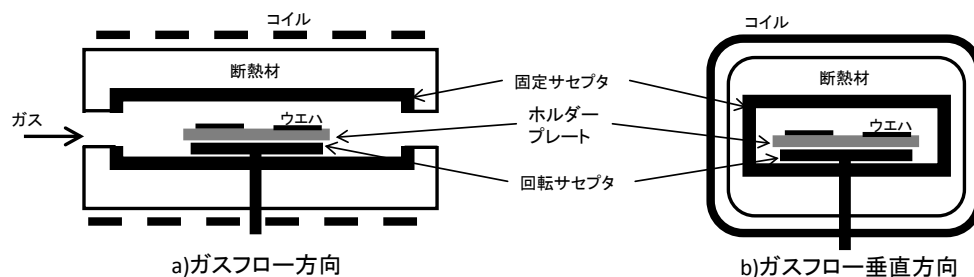
- (1) 使用したエピタキシャル成長装置の構成
- (2) 6 インチエピタキシャルウエハ技術開発
 - 1) 4° オフ Si 面での見直し 6 インチでの要素技術開発
 - 2) 4° オフ Si 面での 3 x 6 インチ配置での大口径エピタキシャル成長技術開発
 - (a) 3 x 6 インチ配置での均一化・低欠陥化
 - (b) 形状制御
 - (c) 界面転位制御
 - (d) 高スループット化
 - 3) 4° オフ C 面での 6 インチエピタキシャルウエハ技術開発
- (3) 低オフ角ウエハに対する 6 インチ対応化技術開発
 - 1) 2° オフウエハ上のエピタキシャル成長技術
 - 2) 微傾斜基板上的エピタキシャル成長における大口径化技術
- (4) SiC エピタキシャル成長における成長条件導出のユニバーサル指針
- (5) SiC エピタキシャル成長における共通基盤技術
 - 1) エピ欠陥低減技術
 - 2) シミュレーション技術
 - 3) シャローピットの評価
 - 4) 装置及び部材起因のバックグラウンド濃度の低減
- (6) まとめ

(1) 使用したエピタキシャル成長装置の構成

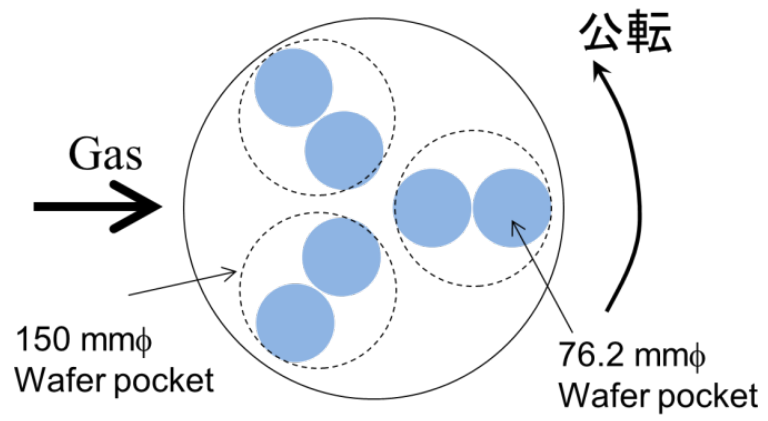
先ず初めに、新規に導入したエピタキシャル成長装置の構成を示す。この装置は、すべての課題で使用する。この装置は、3枚 x6 インチ対応横型ホットウォール減圧化学気相成長 (CVD) 装置 (東京エレクトロン社製 Probus-SiC) で、図Ⅲ.2.3.1-1 に外観図、図Ⅲ.2.3.1-2 に反応室の概略図を示し、図Ⅲ.2.3.1-3 にウエハホルダーの仕様を示す。ウエハはグラファイト製のウエハホルダーに予め配置され、ウエハホルダーが自動搬送されることにより反応室内に導入される。反応室はグラファイト製の固定サセプタ内に回転サセプタがあり、回転サセプタの上にウエハホルダーが配置される。回転サセプタは 30rpm で回転される。すなわちウエハは固定サセプタ内を公転していることになる。なお、ウエハの自転は行っていない。固定サセプタの周辺にはコイルが配置され 25kHz で誘導加熱される。ガス系は $\text{SiH}_4/\text{C}_3\text{H}_8/\text{H}_2$ 系である。一般に市販されている仕様からウエハを保持するホルダーの直径を 300mm から 344mm に拡大することにより、150mm ウエハを 3 枚保持できるように改造した。150mm 相当の領域を評価するために、150mm 相当の位置に 3 インチを 2 枚配置できるウエハホルダーを作成した。



図Ⅲ.2.3.1-1 エピタキシャル装置外観図



図Ⅲ.2.3.1-2 エピタキシャル装置反応室概略図



図Ⅲ. 2. 3. 1-3 ウエハホルダーの仕様

(2) 6インチエピタキシャルウエハ技術開発

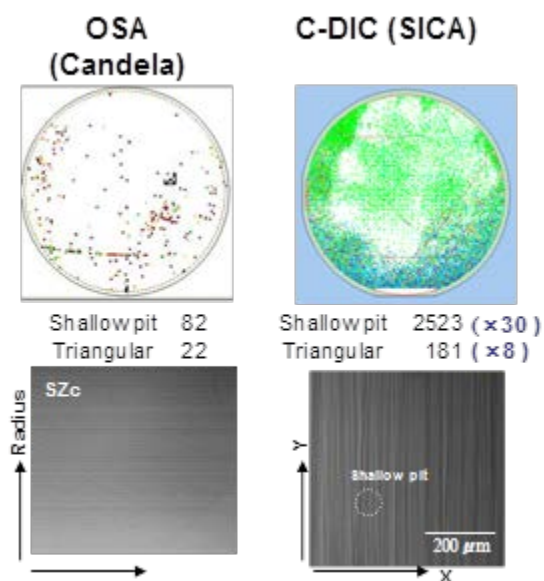
1) 4° オフ Si 面での見做し 6 インチでの要素技術開発

3インチウエハ2枚による見做し6インチでの均一性の検討、並びに、成長条件とエピ欠陥増減の傾向把握を実施した。また、6インチウエハの使用を前倒して行った。以下、見做し6インチでの均一性の検討並びに成長条件とエピ欠陥増減の傾向把握の結果、及び6インチウエハの使用を前倒して行った結果を述べる。

(a) 膜質に影響する制御パラメータの抽出と膜質制御

本課題では、上記装置を用い、3インチウエハとして市販の4°オフ4H-Si面を用いて実施した。エピタキシャル成長前には表面のCMP処理と洗浄を行った。成長パラメータは、C/Si比、成長温度、成長圧力およびSiH₄流量とした。まず、これら4因子について3水準(L9直行系)の実験計画法(田口メソッド)を用いて、各成長パラメータの評価項目に対する影響を調べた。その後、影響度合いの大きい成長パラメータに対する依存性を詳細に調べた。

評価項目は成長速度(膜厚)、キャリア濃度、欠陥密度および表面モフォロジーとした。膜厚の測定にはFT-IRを用いた。キャリア濃度測定は水銀プローブを用いてC-V測定を行った。欠陥および表面モフォロジーの評価には新規に導入した共焦点式の微分干渉顕微鏡(レーザーテック社製SICA61)を用いた。この装置は表面の凹凸を詳細に観察できるとともに、ウエハ全面を走査することにより、ウエハ内での分布や密度を評価することができる。図III.2.3.1-4に欠陥検査に通常用いられるCandela C10との比較結果を示す。SICA61ではCandela C10と比較して三角欠陥で8倍、シャローピットでは30倍の検出感度を有する。



図III.2.3.1-4 同一ウエハのCandela C10とSICA61の検査結果比較

評価項目は成長速度（膜厚）、キャリア濃度、欠陥密度および表面モフォロジーとし表Ⅲ.2.3.1-1 に実験水準一覧を示す。実験計画法（田口メソッド）を用いて、C/Si比、成長温度、成長圧力および SiH₄ 流量の 4 因子について 3 水準（L9 直行系）の実験とした。なお、成長圧力に関しては装置仕様の上限である 12kPa までとした。

表Ⅲ.2.3.1-1 田口メソッド実験水準一覧

No.	C/Si ratio	Temperature (°C)	Pressure (kPa)	SiH ₄ flow (sccm)
0	1.4	1630	10.3	50
1	1.8	1630	10.3	25
2	1.4	1630	6.3	75
3	1.8	1680	6.3	50
4	1.0	1680	10.3	75
5	1.4	1580	10.3	50
6	1.4	1680	12.0	25
7	1.8	1580	12.0	75
8	1.0	1580	10.3	25
9	1.0	1630	12.0	50

	High
	Center
	Low

表Ⅲ.2.3.1-2 に結果の一覧を示す。表中で矢印方向は良化方向を示し、その傾きは変化の大きさを示している。成長速度（膜厚）に関しては SiH₄ 流量が主因子であり SiH₄ 流量を増加することにより成長速度を増加することができる。すなわち本研究においては SiH₄ の供給律速状態であることが分かる。また、その均一性は高温化、高圧力化で若干改善傾向が見られたがその変化は小さい。キャリア濃度に関しては C/Si 比が主因子であり、C/Si 比を増加することによりバックグラウンド濃度を低減できることが分かる。その均一性に対する各パラメータの影響は小さく、改善には組み合わせ、若しくは別の因子設定が必要である。一方、表面欠陥については C/Si 比が主因子であり、C/Si 比を小さくすることにより欠陥密度を低減することができる。なお、成長温度の高温化においても若干の効果が認められた。表面モフォロジーについては、表面欠陥と同様 C/Si 比が主因子であり、同じく C/Si 比を小さくすることによりスムーズな表面を得ることができる。

以下に、これら結果の詳細について説明する。

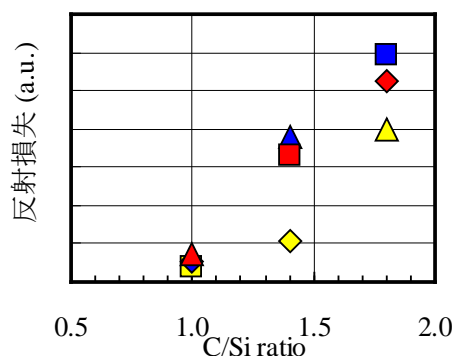
説明の順番は、先ず、いずれも C/Si 比に対する依存性が大きかった表面モフォロジーの制御と表面欠陥密度の低減について述べ、次に、C/Si 比に対し逆の依存性を示したキャリア濃度の制御について述べる。更に、膜厚および濃度とその均一性制御について述べる。最後に、最終目標へ向けた更なる制御性向上について述べる。

表Ⅲ. 2. 3. 1-2 実験結果一覧

		Temperature	Pressure	SiH ₄ flow	C/Si ratio
		Low--High	Low--High	Low--High	Low--High
Defect Density	Shallow Pit	————	————	←	↙
	Triangle	→	————	←	↙
Morphology	HAZE	————	————	————	↙
Growth Rate	Rate	————	————	↗	————
	Uniformity	→	→	————	————
Doping Concentration	Concentration	————	————	→	↘
	Uniformity	————	————	→	————

<<表面モフォロジーの制御>>

表面モフォロジーとしてステップバンチング密度を評価した。ステップバンチングが表面に存在すると酸化膜信頼性(Qbd)が劣化することが明らかになっている。図Ⅲ.2.3.1-5 にステップバンチング密度を表す指標である顕微鏡の反射損失に対するC/Si比依存性を示す。ここでは150mm相当の領域全面の平均値を示している。このグラフの中では同じC/Si比であっても他の成長パラメータ、例えば成長温度やSiH₄流量を変化させている。図からわかるように反射損失は主にC/Si比に依存していることが分かる。他のパラメータが変動しても同じC/Si比で比較すると変動が小さいことからC/Si比以外の成長パラメータの影響は小さいことが分かる。図Ⅲ.2.3.1-6にはC/Si比を変化させた場合の代表的な表面写真を示す。C/Si比が大きい場合は反射損失も大きく、大きなステップバンチングが高密度で存在していることが分かる。C/Si比を1.4まで低減するとステップバンチングは小さくなるが、無くなってはいない。

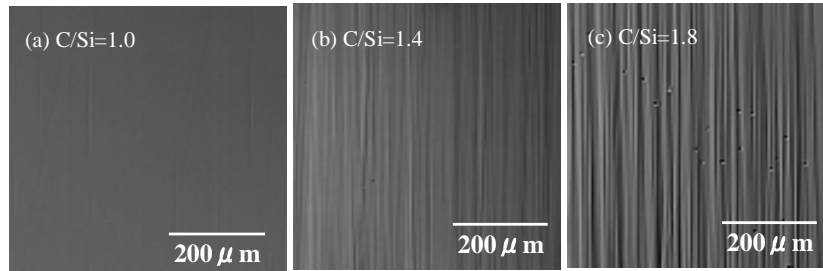


図Ⅲ. 2. 3. 1-5 反射損失のC/Si比依存性

温度:黄=1580°C、青=1630°C、赤=1680°C

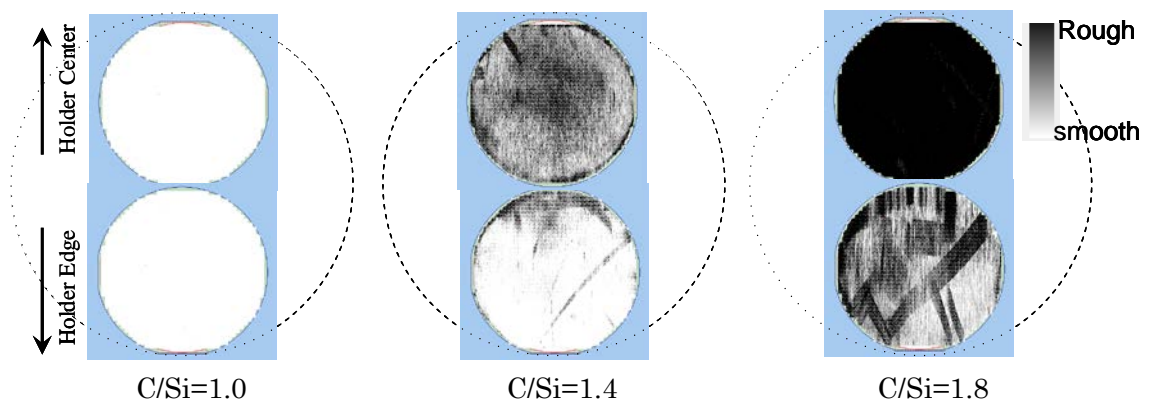
SiH₄流量: □=25sccm、◇=50sccm、△=75sccm

一方、C/Si 比を 1.0 まで低減した場合には表面がスムーズであり、ステップバンチングがほとんど存在しない表面を実現することができた。これは C/Si 比が小さい、すなわち Si リッチ条件では表面の自由エネルギーが小さくなることに起因していると考えられる。



図Ⅲ.2.3.1-6 C/Si 比を変化させた場合の表面写真

図Ⅲ.2.3.1-7 には C/Si 比を変化させた場合の 150mm 相当の領域における反射損失の分布を示す。ここでは反射損失が大きい、すなわちステップバンチングが大きく密度が高い場合は黒く、表面がスムーズな場合は白く表示されている。C/Si 比が大きい場合は反射損失が大きい、特にウエハホルダー中心で大きい。図Ⅲ.2.3.1-5 に示したように反射損失は C/Si 比のみに依存するため、ウエハホルダー内で C/Si 比の分布が発生し、ウエハホルダー中心で C/Si 比が高いことが推定される。一方、C/Si 比を 1.0 まで低減することにより、150mm 相当の全領域においてスムーズな表面が得られていることが分かる。



図Ⅲ.2.3.1-7 反射損失の分布

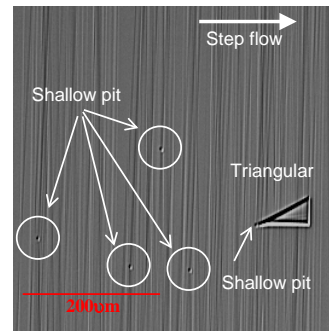
<<欠陥密度の低減>>

本研究では欠陥として三角欠陥とシャローピットを評価した。三角欠陥が存在すると酸化膜の不良となることが知られている。図Ⅲ.2.3.1-8 に今回の研究で評価した欠陥の代表的な写真を示す。本研究においてはほとんどの三角欠陥の起点にシャローピット

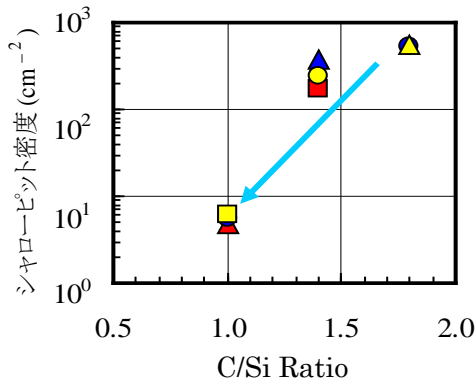
トが存在した。

図Ⅲ.2.3.1-9 と図Ⅲ.2.3.1-10 にそれぞれシャローピット密度と三角欠陥密度の C/Si 比依存性を示す。3 インチ 2 枚の面積内の総欠陥数から密度を計算している。先に述べた反射損失 (図Ⅲ.2.3.1-5) と同じように、このグラフの中では同じ C/Si 比であっても他の成長パラメータ、例えば成長温度や SiH₄ 流量を変化させている。図からわかるようにいずれの欠陥も主に C/Si 比に依存していることが分かる。

他のパラメータが変動しても同じ C/Si 比で比較すると変動が小さいことから C/Si 比以外の成長パラメータの影響は小さいことが分かる。ただし、成長温度に関しては若干の依存性が見られ、高温化により欠陥を低減できる可能性がある。シャローピットの C/Si 比依存性については、従来と同様の結果である。すなわち、シャローピットは貫通転位がステップフローを阻害することにより発生する。C/Si 比が小さい、すなわち Si リッチ条件とすることによりステップフローが助長されるためにシャローピットの発生が抑制される。本研究では三角欠陥の起点にシャローピットが存在しており、C/Si 比を低減することによりシャローピット発生抑制、ひいては三角欠陥発生抑制が実現できたと考えられる。



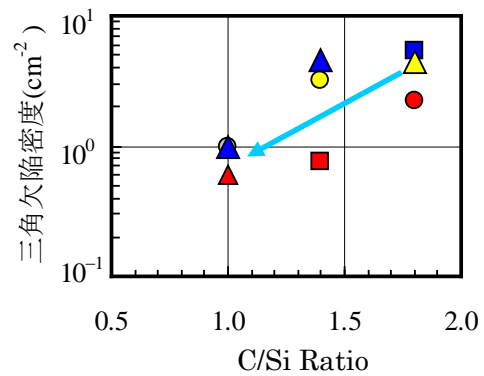
図Ⅲ.2.3.1-8 欠陥の代表的な写真



図Ⅲ.2.3.1-9 シャローピット密度の C/Si 比依存性

温度:黄=1580°C、青=1630°C、赤=1680°C

SiH₄流量: □=25sccm、◇=50sccm、△=75sccm



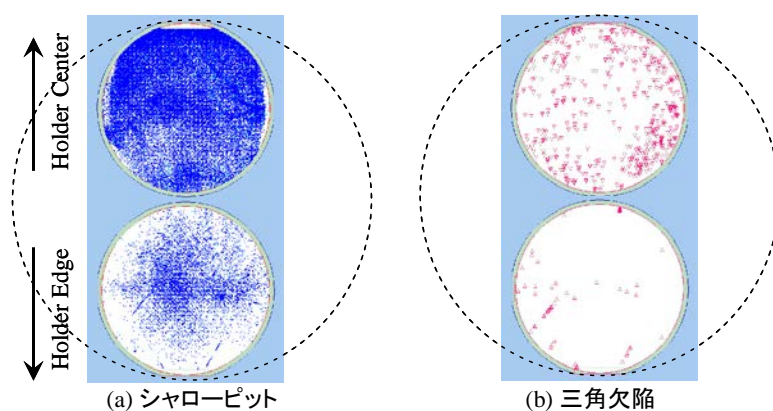
図Ⅲ.2.3.1-10 三角欠陥密度の C/Si 比依存性

温度:黄=1580°C、青=1630°C、赤=1680°C

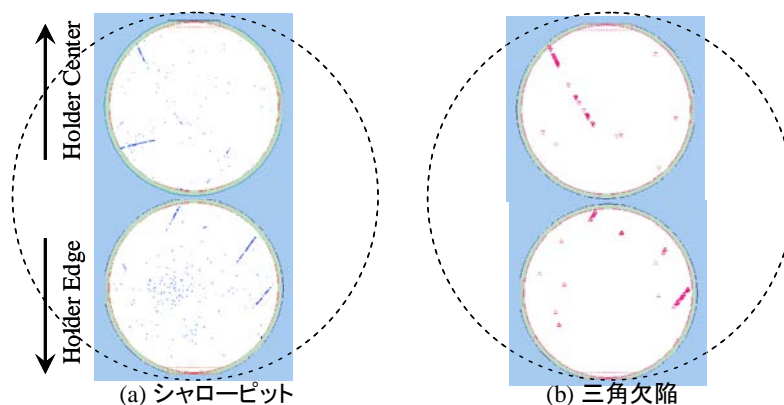
SiH₄流量: □=25sccm、◇=50sccm、△=75sccm

図Ⅲ.2.3.1-11 に C/Si 比が 1.8 の場合について 150mm 相当の領域における欠陥分布を示す。シャローピット、三角欠陥共にウエハホルダー中心に多く分布している。図Ⅲ.2.3.1-9 および図Ⅲ.2.3.1-10 に示すように、両者は主に C/Si 比に依存するため、ウ

エハホルダー内で C/Si の分布が存在し、ウェハホルダーの中心において C/Si 比が高いと推定できる。これは表面モフォロジーの項で議論した内容と一致する。図Ⅲ.2.3.1-12 に C/Si 比が 1.0 の場合について 150mm 相当の領域における欠陥分布を示す。欠陥において表面モフォロジーと同じように、C/Si 比を 1.0 とすることによりほぼ面内分布が無くなり、150mm 相当の領域全面において表面欠陥が少ない状態を実現できた。C/Si 比を 1.0 とすることにより SICA61 を用いた評価においてシャローピット密度として 4.7cm^{-2} 、三角欠陥密度として 0.5cm^{-2} を得ることができた。従来の Candela C10 による評価を行ったところではそれぞれ 1.0cm^{-2} 、 0.2cm^{-2} であり、三角欠陥の欠陥密度は中間目標である 1.0cm^{-2} を上回る成果を達成した。



図Ⅲ.2.3.1-11 C/Si 比 1.8 における欠陥分布

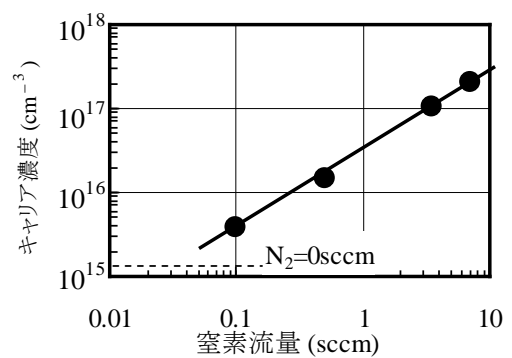
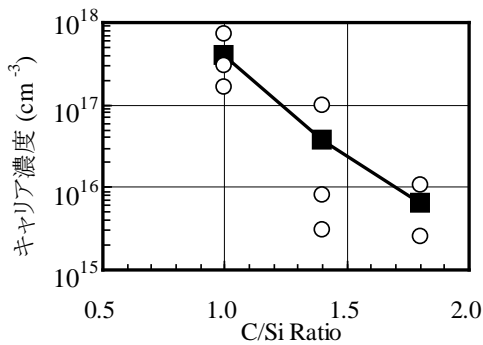


図Ⅲ.2.3.1-12 C/Si 比 1.0 における欠陥分布

<<キャリア濃度制御>>

表面モフォロジーと表面欠陥密度共に C/Si 比を低減することにより改善することが分かった。しかし、図Ⅲ.2.3.1-13 に示すようにキャリア濃度は C/Si 比低減により増加する。これは site-competition 現象として知られており、Si リッチ条件では不純物である N_2 の取り込みが増加するためである。したがって C/Si 比を低減するとバックグ

ラウンド濃度が上昇し、高耐圧デバイスに対しては不利な状況となる。そこで C/Si 比を 1.0 とした時の N₂ 流量依存性を調べた。図Ⅲ.2.3.1-14 にキャリア濃度の N₂ 流量依存性を示す。図から明らかなようにキャリア濃度は N₂ 流量に比例し、N₂ を流さない場合の濃度、すなわちバックグラウンド濃度は $1.7 \times 10^{15} \text{cm}^{-3}$ を得ることができた。一般的な 1kV クラスの中耐圧デバイスに必要とされるドリフト層濃度である $1.0 \times 10^{16} \text{cm}^{-3}$ は N₂ 流量を調整することにより実現可能であることが分かった。しかしながら高耐圧デバイスに向けては一段の濃度低減が必要であり、部材の高純度化等の検討を行う予定である。

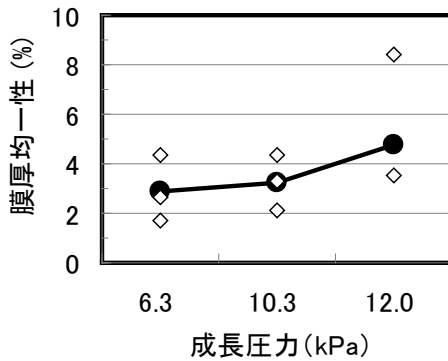


図Ⅲ.2.3.1-13 キャリア濃度の C/Si 比依存性

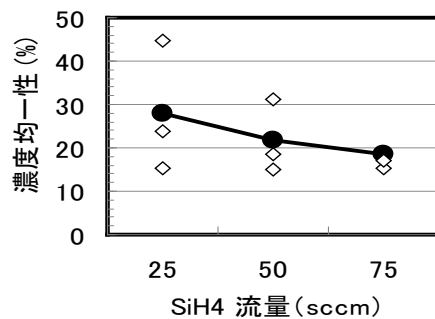
図Ⅲ.2.3.1-14 キャリア濃度の N₂ 流量依存性

<<均一性制御>>

図Ⅲ.2.3.1-15 に膜厚均一性の成長圧力依存性を示す。ほぼすべての条件において 5% 以下の良好な膜厚均一性が得られた。成長圧力を低圧とすることによりさらに改善されるが、その効果は小さい。図Ⅲ.2.3.1-16 にはキャリア濃度の SiH₄ 流量依存性を示す。SiH₄ 流量が少ない場合は他のパラメータによるばらつきが大きい、SiH₄ 流量を増加することにより均一性は一定に収斂することが分かる。

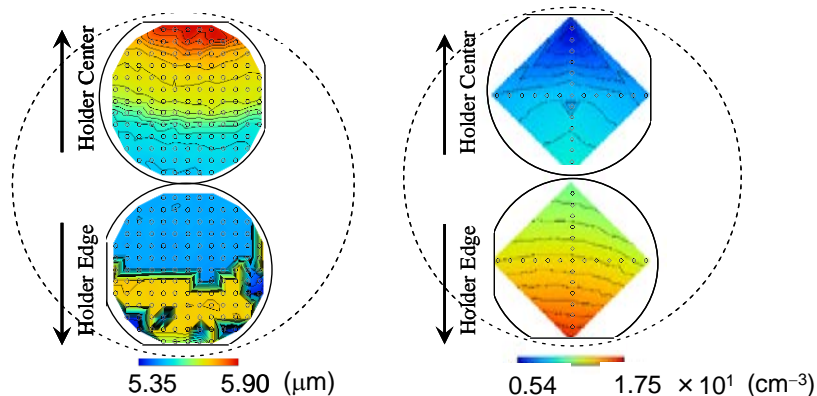


図Ⅲ.2.3.1-15 膜厚均一性の成長圧力依存性



図Ⅲ.2.3.1-16 キャリア濃度の SiH₄ 流量依存性

次に成長温度 1630°C、成長圧力 10.3kPa、SiH₄ 流量 50sccm、N₂ 流量 5ccm および C/Si 比 1.0 とした場合の膜厚分布とキャリア濃度分布をそれぞれ図Ⅲ.2.3.1-17 と図Ⅲ.2.3.1-18 に示す。いずれもウエハホルダーの直径方向に分布を持つが円周方向には分布が小さい。これはウエハが固定サセプタ内を公転していることに起因している。キャリア濃度の分布はウエハホルダーの端において濃度が高くなる。これはウエハホルダー端において C/Si 比が小さい、すなわちウエハホルダー中心において C/Si 比が高



図Ⅲ.2.3.1-17 膜厚分布

図Ⅲ.2.3.1-18 キャリア濃度分布

いことを示唆しており、表面モフォロジーと表面欠陥の項で述べたウエハホルダー内の C/Si 比の分布と一致する。表面モフォロジーと表面欠陥の評価においては C/Si 比を 1.0 とすることにより分布は改善されたがキャリア濃度の観点からはさらに分布を改善する必要がある。

キャリア濃度はこの条件下で $1.3 \times 10^{16} \text{cm}^{-3}$ 、その均一性は 15.2%を得ることができた。また、膜厚に関しては $5.6 \mu\text{m}$ ($5.6 \mu\text{m/h}$)、均一性 1.7%を得ることができた。これらの結果は均一性の中間目標を上回る結果である。

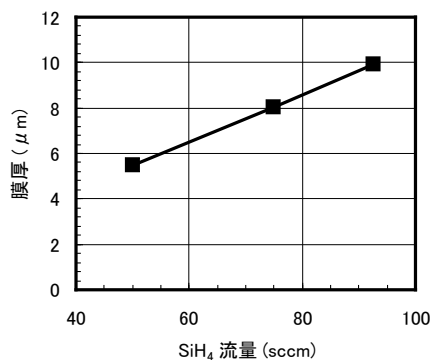
<<更なる制御精度向上へ向けた検討>>

田口メソッドを用いた研究により C/Si 比を 1.0 とすることにより、表面モフォロジーと表面欠陥を低減することができる一方でキャリア濃度が上昇する副作用があることが分かった。中耐圧デバイスに向けては十分な濃度制御が可能であるが、高耐圧デバイスに向けて更なるバックグラウンド濃度低減を図った。手法としては SiH₄ 流量を増加し、成長速度を向上することにより単位時間当たりの不純物 N₂ 入量を低減することを試みた。なお、本実験は 3 インチ領域で実施した。

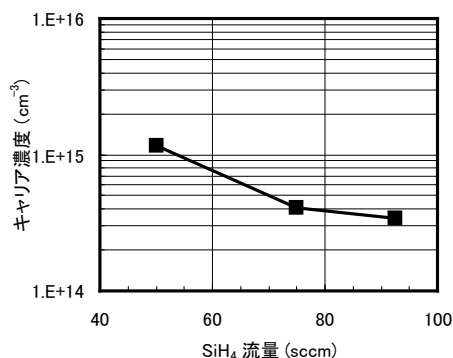
図Ⅲ.2.3.1-19 と図Ⅲ.2.3.1-20 にそれぞれ膜厚とキャリア濃度の SiH₄ 流量依存性を示す。SiH₄ 流量を増加することにより膜厚すなわち成長速度が増加し、バックグラウ

ンド濃度を低減することができた。バックグラウンド濃度は $3.3 \times 10^{14} \text{cm}^{-3}$ を実現することができた。また、それぞれの均一性に関しては大きな変化はなかった。

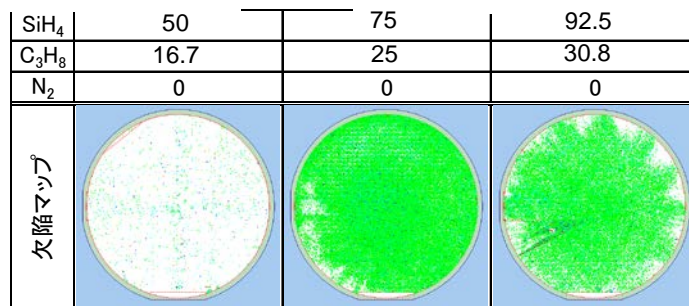
一方、図Ⅲ.2.3.1-21 と図Ⅲ.2.3.1-22 に表面欠陥の SiH_4 流量依存性を示す。図Ⅲ.2.3.1-21 には欠陥マップを示し、図Ⅲ.2.3.1-22 には欠陥密度を示す。 SiH_4 流量を増加することにより、シャローピット、三角欠陥共に増加している。これは C_3H_8 の分解が不十分であるため、ウエハ上での C/Si 比が変動していると推定される。



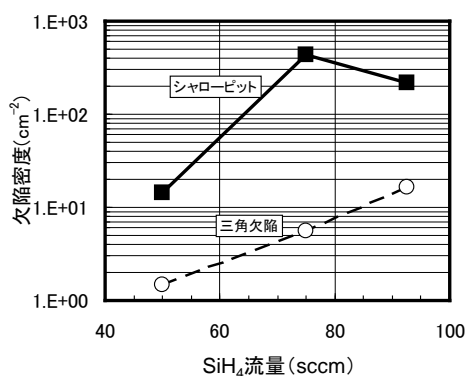
図Ⅲ.2.3.1-19 膜厚の SiH_4 流量依存性



図Ⅲ.2.3.1-20 キャリア濃度の SiH_4 流量依存性



図Ⅲ.2.3.1-21 表面欠陥分布の SiH_4 流量依存性



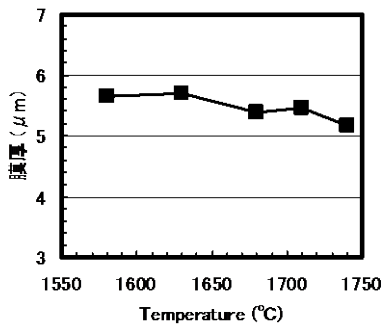
図Ⅲ.2.3.1-22 欠陥密度の SiH_4 流量依存性

今後は SiH4 流量を増加した状態で C/Si 比の依存性を確認する必要がある。

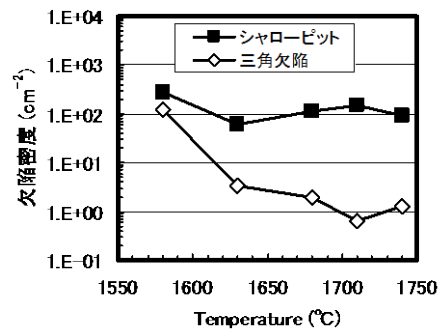
また、田口メソッドを用いた研究により、成長温度を高温化することにより表面欠陥を低減できる可能性が見出されている。そこで、C/Si 比を 1.4 一定として成長温度の高温化による欠陥低減効果を確認した。

図Ⅲ.2.3.1-23 と図Ⅲ.2.3.1-24 にそれぞれ膜厚と表面欠陥の成長温度依存性を示す。高温化しても膜厚とその均一性に大きな変化はない。表面欠陥に関してはシャローピットの変化は少ないものの、三角欠陥は高温化により減少した。

今後は他のパラメータと組み合わせで高温化の効果を確認していく。



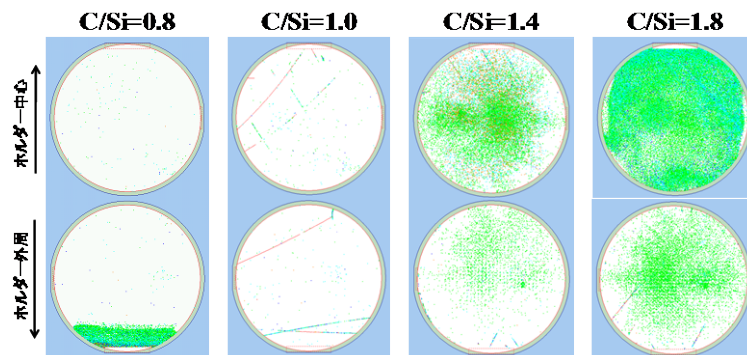
図Ⅲ.2.3.1-23 膜厚の成長温度依存性



図Ⅲ.2.3.1-24 表面欠陥の成長温度依存性

田口メソッドを用いた研究において、表面モフォロジーと表面欠陥に対しては C/Si 比が重要な因子であることが明らかとなった。田口メソッドを用いた実験では C/Si 比の下限を 1.0 としていたため、さらに 0.8 まで低減した場合について調べた。

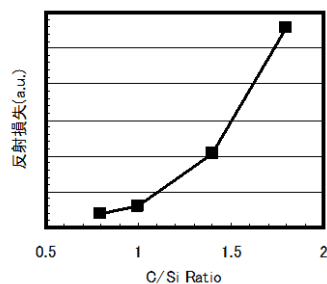
図Ⅲ.2.3.1-25 に欠陥マップの C/Si 比依存性を示す。また、図Ⅲ.2.3.1-26 に反射損失



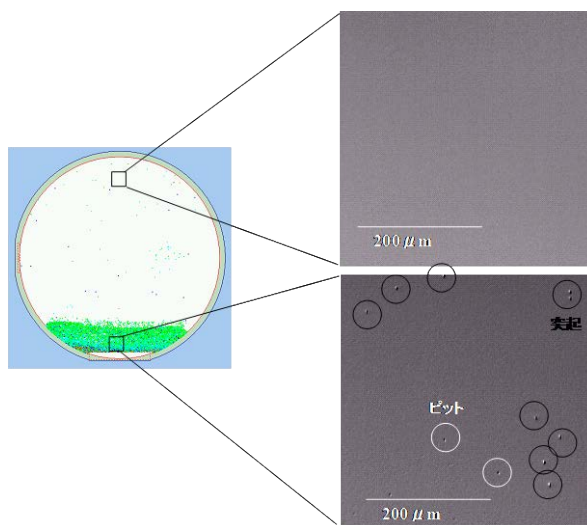
図Ⅲ.2.3.1-25 欠陥マップの C/Si 比依存性

の C/Si 比依存性を示す。C/Si 比を 0.8 とすることにより、大半の領域で欠陥が低減されており、反射損失も大幅に小さくなっている。しかし、ウェハホルダー端の一部において極端に欠陥が多い箇所が発生した。この箇所の拡大写真を図Ⅲ.2.3.1-27 に示す。

欠陥が多い場所において突起が多発していることが分かる。これはウエハホルダー外周において Si が過剰となっていることを示唆している。この原因は温度が中心と比較して低く、 C_3H_8 の分解が不十分であると推定される。したがって、この状態で高温化することによりウエハホルダー端の異常領域を改善できる可能性がある。



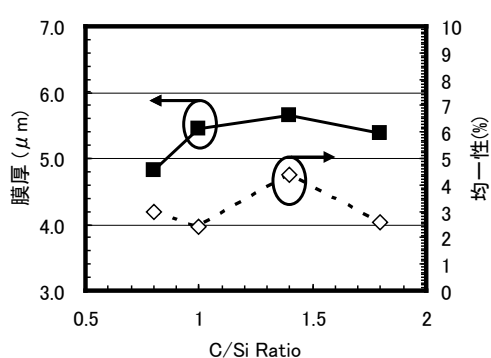
図Ⅲ. 2. 3. 1-26 反射損失の C/Si 比依



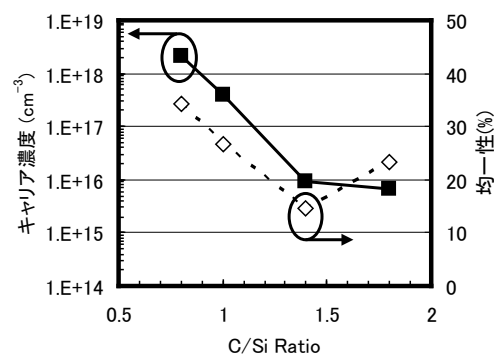
図Ⅲ. 2. 3. 1-27 C/Si 比 0.8 における外周領域の拡大写真

図Ⅲ.2.3.1-28 と図Ⅲ.2.3.1-29 にそれぞれ膜厚とキャリア濃度の C/Si 比依存性を示す。膜厚は C/Si 比を 0.8 とすることにより低下している。これは 1.0 までは SiH_4 の供給律速であったものが、 C_3H_8 の供給律速へと変化していることを示唆している。一方、キャリア濃度は C/Si 比を 0.8 とすることにより濃度の上昇とその均一性の劣化が確認された。

今後は C/Si 比を 0.8 とした場合において成長温度の上昇等による C₃H₈ 分解促進効果を調べるとともに、他の成長パラメータとの相互作用により表面状態とキャリア濃度分布の両立を図っていく。



図Ⅲ.2.3.1-28 膜厚の C/Si 比依存性



図Ⅲ.2.3.1-29 キャリア濃度の C/Si 比依存性

(b) 6 インチウエハによる前倒し検証と課題抽出

田口メソッドを用いた研究により C/Si 比を 1.0 とすることにより、欠陥密度を減少できることが分かった。実際に 150mm(6 インチ)ウエハを用いて C/Si 比を 1.0 とした際の振る舞いについて調べた。

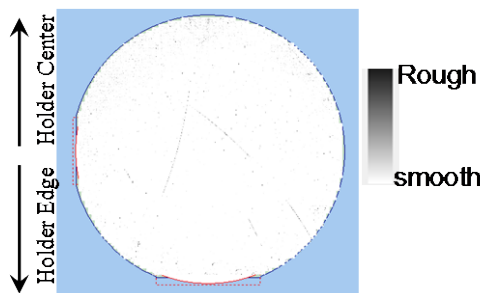
エピタキシャル条件は成長温度 1665°C、成長圧力 10.3kPa、SiH₄ 流量 50sccm、C₃H₈ 流量 13.7sccm および N₂ 流量 5sccm とした。

図Ⅲ.2.3.1-30 に反射損失マップ、図Ⅲ.2.3.1-31 に欠陥密度マップ、図Ⅲ.2.3.1-32 に膜厚マップおよび図Ⅲ.2.3.1-33 にキャリア濃度マップをそれぞれ示す。図Ⅲ.2.3.1-30 から 150mm ウエハの全面においてほぼステップバンチングのないスムーズな表面が得られており、3 インチを 2 枚使用した研究と同等であることが分かる。また、図Ⅲ.2.3.1-31 から 150mm ウエハ内で偏った欠陥分布は無く、小さい欠陥密度が得られている。シャローピット密度 4.6cm⁻²、三角欠陥密度 1.6cm⁻²であった。なお、エピ前である入荷時点での欠陥マップを図Ⅲ.2.3.1-34 に示す。バルクウエハには入荷当初より一部に集中したマイクロパイプを中心とした欠陥及びスクラッチが存在している。図Ⅲ.2.3.1-31 から求めた欠陥密度はこれらのバルクウエハ起因の欠陥を含んでおり、エピタキシャル膜としての実力は 3 インチを 2 枚使用した研究と同等の値と推定される。さらに図Ⅲ.2.3.1-32 と図Ⅲ.2.3.1-33 から成長レートは 5.6μm/h、キャリア濃度は 1.64×10¹⁶cm⁻³ と 3 インチを 2 枚使用した研究と同等の値が得られた。ただし、膜厚とキャリア濃度の均一性それぞれ 3.9%と 27%であった。これは 3 インチを 2 枚用いた結果より悪化している。その原因は図Ⅲ.2.3.1-32 からウエハ外周部分の影響であると考えられる。3 インチを 2 枚用いた研究では円周方向に分布は観察されなかった。しかし、

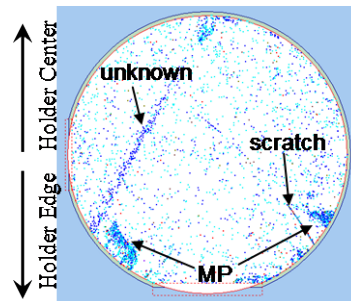
150mm ウエハを用いると円周方向にも分布を持ち、全体として凹型の分布となっている。これは後述するウエハの反り等に起因する形状効果であり、エッジにおいて温度分布等が不均一になっていると推定される。

図Ⅲ.2.3.1-35 に再現実験を行った際のウエハホルダー取り出し直後の写真を示す。再現実験の際には 150mm ウエハがウエハホルダーのポケット部分から移動・回転し、位置ずれが発生した。この原因を調査するためにエピタキシャル成長後の 150mm ウエハの形状とウエハホルダーの形状を確認した。いずれも目視レベルでは問題ないように観察された。しかし、ウエハを平坦な面に置くと 150mm ウエハはエピタキシャル成長後に凹型に変形していた。また、ウエハホルダーに新品の 150mm ウエハを配置すると、図Ⅲ.2.3.1-35 の矢印で示す直径方向の中間部分においてウエハとウエハホルダーの間に隙間が観察された。これらからエピタキシャル成長膜の応力により、ウエハおよびウエハホルダーが共に凹型に変形したと考えられる。3 インチを 2 枚用いた研究においてもウエハホルダーの変形があると考えられるが、ウエハの直径が小さいために隙間が小さいと考えられる。再現実験の際には、150mm ウエハとウエハホルダーの隙間にガスが流れ込むことによりウエハが浮き上がり、位置ずれが発生したと考えられる。

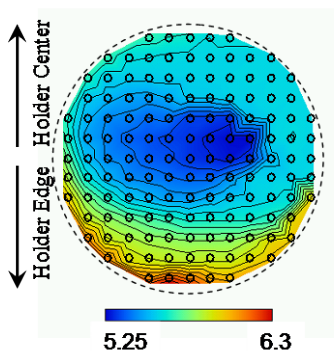
したがって、150mm ウエハに対しては応力緩和もしくは若干の変形があってもエピタキシャル成長できるためのウエハホルダー形状の改善が必要であると考えられる。



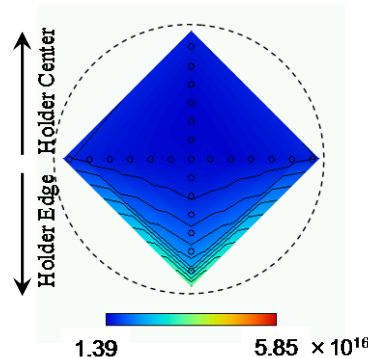
図Ⅲ. 2. 3. 1-30 反射損失マップ



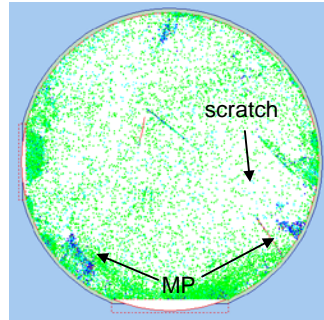
図Ⅲ. 2. 3. 1-31 欠陥密度マップ



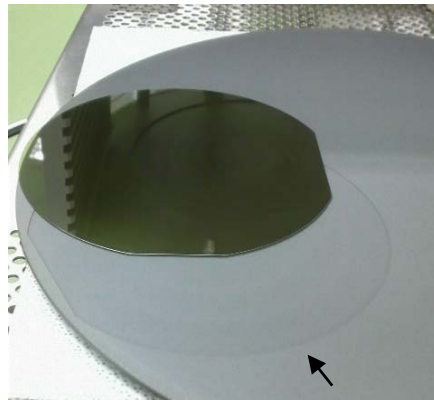
図Ⅲ. 2. 3. 1-32 膜厚マップ



図Ⅲ. 2. 3. 1-33 キャリア濃度マップ



図Ⅲ. 2. 3. 1-34 エピタキシャル成長前の欠陥マップ



図Ⅲ. 2. 3. 1-35 再現実験時における取り出し直後の
ウエハホルダーとウエハの写真

2) 4° オフ Si 面での 3x6 インチ配置での大口径エピタキシャル成長技術開発

3 インチウエハ 2 枚を用いた見做し 6 インチウエハでの要素技術開発の結果、最終目標に対しては濃度均一性と欠陥密度の低減が重要課題であることがわかり、この課題解決にむけた各種成長パラメータの再検討から BKM (Best Know Method) 条件を決定、3x6 インチ配置での実証を行った。また、大口径化に伴うウエハの SORI 量増加による界面転位の発生抑制、高スループット化に資する高速成長化にも取り組んだ。

以下・3x6 インチ配置での均一性と欠陥密度の低減の実証結果、・SORI 抑制による外形制御の結果、・界面転位の抑制結果、そして・高速成長化の結果について述べる。

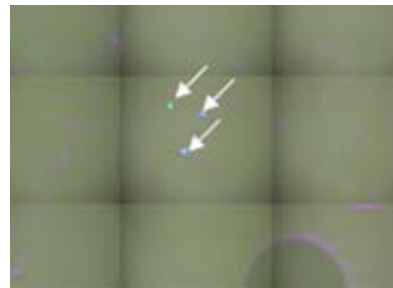
(a) 3x6 インチ配置での均一化・低欠陥化

<<成長温度の決定>>

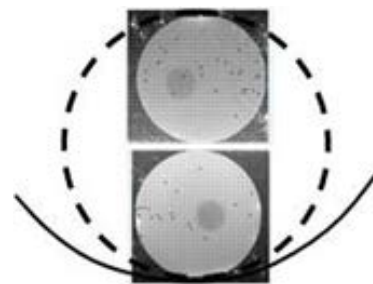
ここでは PL(Photo Luminescence)法を用いて、エピタキシャル成長における積層欠陥発生 の C/Si 比依存性と成長温度依存性を確認した。

図Ⅲ.2.3.1-36 に PL 観察結果の代表例を示す。この試料は成長温度 1630°C、C/Si 比 1.3 の条件でエピタキシャル成長を行ったものである。矢印で示す部分に輝点がみられ、主に 8H と考えられるポリタイプ混入としての積層欠陥が観察される。図Ⅲ.2.3.1-37 には成長温度 1630°C、C/Si 比 1.0 の条件でエピタキシャル成長を行った場合に観察される積層欠陥に関してウエハ面内分布を示す。写真内の点が積層欠陥の位置を示している。若干の面内分布を有しており、ホルダーの中心側に多い傾向がみられる。

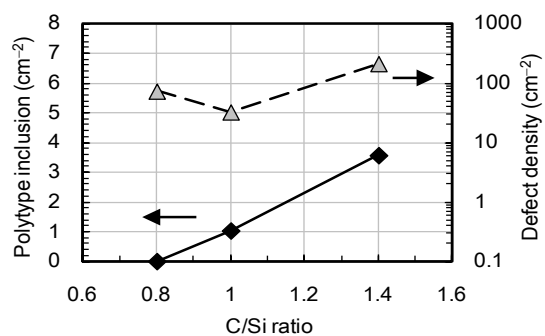
図Ⅲ.2.3.1-7、図Ⅲ.2.3.1-11 で示したように表面モフォロジーと欠陥の分布は同じ面内分布の傾向を有している。すなわち、ホルダー中心ではホルダー周辺と比較して荒れが大きく、欠陥密度も多い。これはホルダー一面内の実効 C/Si 比が変化しているためであると考えている。そのため、積層欠陥の面内分布も実効 C/Si



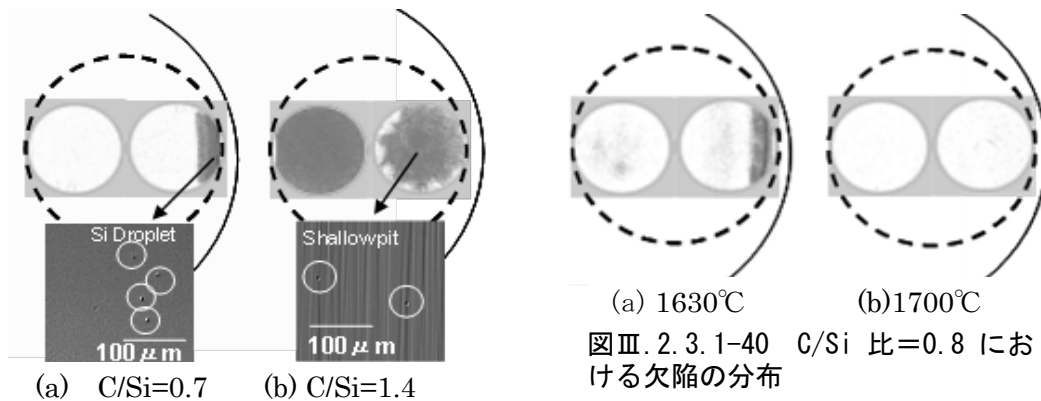
図Ⅲ. 2. 3. 1-36 エピタキシャル膜の PL イメージ



図Ⅲ. 2. 3. 1-37 積層欠陥のホルダー内分布



図Ⅲ. 2. 3. 1-38 1630°Cにおける積層欠陥と欠陥密度の C/Si 比依存性



図Ⅲ.2.3.1-39 成長温度による欠陥分布と種類の変化

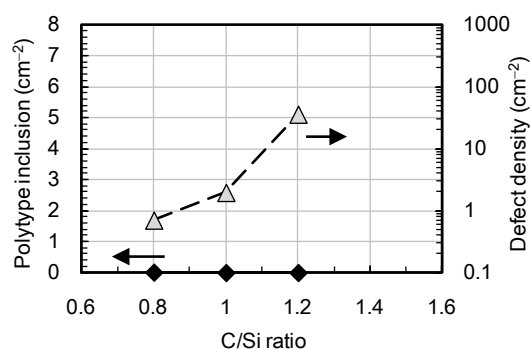
比の変化が原因であると考えた。これまでの考察において、ホルダー周辺は実効 C/Si 比が小さいと考えている。このため、全体の C/Si 比を変化させて C/Si 比を小さくすることによりホルダー全体に置いて積層欠陥が無くなる条件を検討した。

図Ⅲ.2.3.1-38 に成長温度を 1630°C と固定した場合の積層欠陥密度と欠陥密度の C/Si 比依存性を示す。これらの密度はみなし 6 インチとして 3 インチウエハ 2 枚の結果から計算している。予想したとおりに C/Si 比を小さくすると積層欠陥は減少し、C/Si 比が 0.8 で観察されなくなった。しかし一方で C/Si 比を 0.8 まで低減すると欠陥密度は上昇する。一部は再掲載となるが、図Ⅲ.2.3.1-39 には成長温度を 1665°C とした場合の表面欠陥の面内分布を示す。黒く表示される部分が欠陥の多い部分を示している。C/Si 比が 1.4 の場合は欠陥が全面にわたって分布している。C/Si 比を低減することにより欠陥密度は減少するが、C/Si 比が 0.8 以下の領域ではホルダーの中心近傍の欠陥は減少するものの、ホルダーの外周で高密度の欠陥が観察される。この外周部分が図Ⅲ.2.3.1-38 で C/Si 比を 0.8 とした時の欠陥上昇の原因である。これはホルダーの外周で C₂H₈ の分解不足による Si 過剰が発生し、Si ドロップレットが発生するためである。

この問題を解決するには成長温度の上昇を試みた。ここでは 1630°C から 1700°C に上昇させた。

図Ⅲ.2.3.1-40 に C/Si 比を欠陥分布に関して 0.8 で固定した場合の成長温度による変化を示す。成長温度を上昇することにより欠陥密度が低減できている。これは全体の成長温度の上昇によりホルダー周辺部分の

温度も上昇し、これにともない C₂H₈ の分解が促進されたためであると考えられる。図



図Ⅲ.2.3.1-41 1700°Cにおける積層欠陥と欠陥密度の C/Si 比依存性

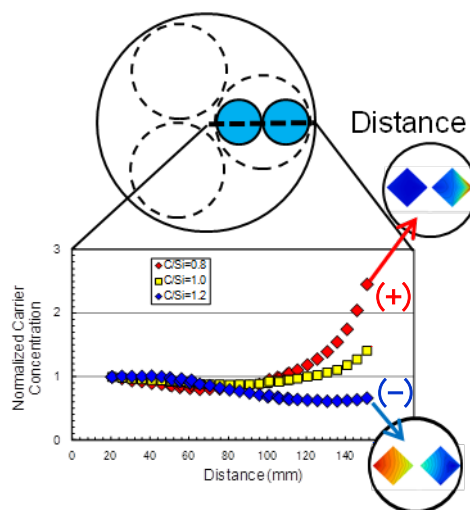
Ⅲ.2.3.1-41 に成長温度を 1630℃と固定した場合の積層欠陥密度と欠陥密度の C/Si 比依存性を示す。成長温度を 1700℃とすることにより、C/Si 比を 0.8 と小さくしても欠陥密度は小さく抑えることができている。また、実験範囲の C/Si 比(0.8~1.2)の全てにおいて積層欠陥を抑制することができた。Izumi *et al.* [1] によると積層欠陥は基板とエピタキシャル膜の界面で発生する。これは本プロジェクトにおける 2°オフおよび微傾斜の研究においても確認されている。高温の成長となった場合は SiC の種が成長前のエッチングモード時等に容易に表面から除去されることにより積層欠陥の起点が減少すると考えられる。さらに欠陥密度は 1 cm⁻²以下とすることができた。

以上の結果から、成長温度は 1700℃を中心とすることに決定した。

<<C/Si 比依存性>>

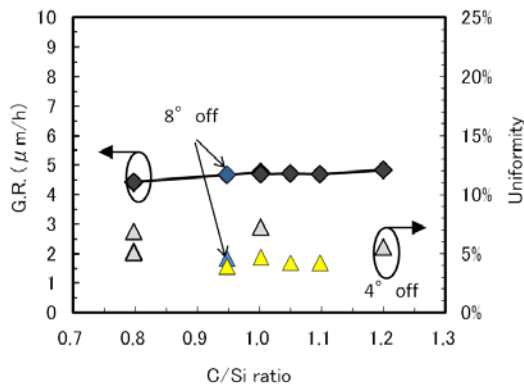
上記により成長温度を 1700℃に決定した。この状態でエピタキシャル成長の主因子である C/Si 比依存性について再検証を実施した。また、8°オフ基板との比較についても同時に実施した。

まず、ドーピング濃度均一性について新しい定義を採用した。これはホルダー直径方向に分布を有しており、その方向性による差を認識する必要があるためである。図Ⅲ.2.3.1-42 に定義を示す図を示す。ドーピング濃度はホルダー中心とホルダー周辺部分を比較した場合に、エピタキシャル成長条件により周辺の濃度が高い場合と低い場合が存在する。後で説明するようにこの変化は成長パラメータとの相関を有している。そこで、ホルダー中心にいたして周辺部分のドーピング濃度が高い場合の均一性を“正”、周辺のドーピング濃度が低くなる場合の均一性を“負”と表現することとした。

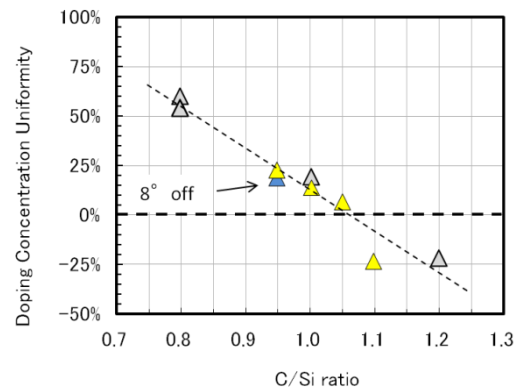


図Ⅲ.2.3.1-42 ドーピング濃度均一性に関する定義図

図Ⅲ.2.3.1-43 成長レートとその均一性、図Ⅲ.2.3.1-44 にドーピング濃度均一性に関して C/Si 比依存性を示す。いずれも 8°オフ基板は線上にあり、オフ角による差は見られなかった。成長レートに関しては C/Si 比依存性は小さいが、ドーピング濃度均一性は大きく変化する。変化は直線的であり、C/Si 比が小さい時は均一性が正に大きく(周辺のドーピング濃度が高く)、C/Si 比が大きくなると逆転する。ドーピング濃度均一性がおおよそ“0”となる C/Si 比は 1.05 であることが分かる。

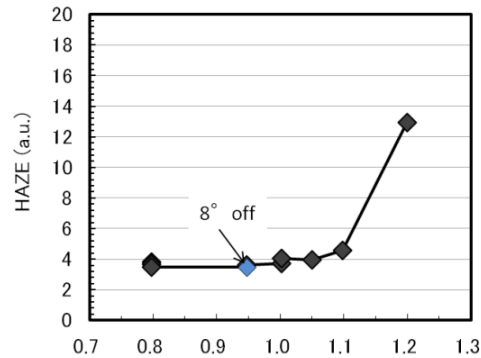


図Ⅲ.2.3.1-43 成長レートおよび均一性のC/Si比依存性



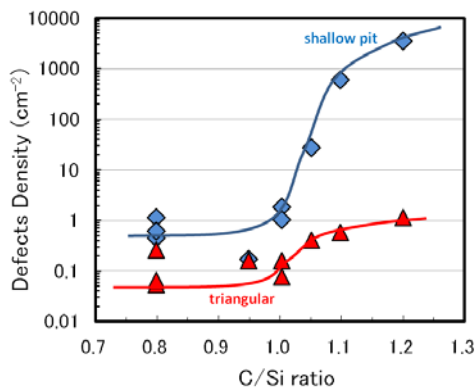
図Ⅲ.2.3.1-44 ドーピング濃度均一性のC/Si比依存性

次に表面モフォロジーとして SICA で測定した反射損失(HAZE)の C/Si 比依存性を図Ⅲ.2.3.1-45 に示す。HAZE の値も 8° オフとの差は見られず、4°オフにおいても平滑な表面が得られていることが分かる。C/Si 比を 1.2 まで大きくすると HAZE の値が大きく(悪く)なっている。これは C/Si 比を大きくすることにより表面のバンチングが大きくなったためであり、図Ⅲ.2.3.1-5,-6 で示した結果を成長温度が 1700°C の場合でも再現している。

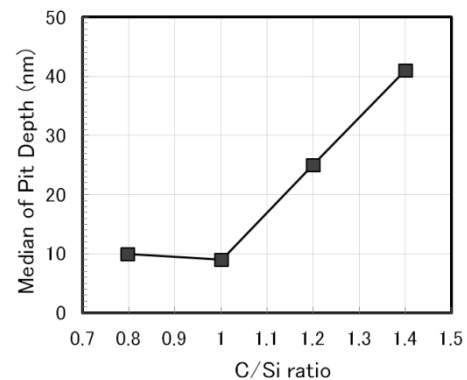


図Ⅲ.2.3.1-45 反射損失のC/Si比依存性

次に欠陥密度の評価を行った。図Ⅲ.2.3.1-46 にシャローピット密度および三角欠陥密度の C/Si 比依存性を示し、図Ⅲ.2.3.1-47 にはシャローピット深さの C/Si 比依存性を示す。シャローピット深さの算出方法については別項を参照されたい。シャローピット密度と三角欠陥密度は共に C/Si 比に大きく依存し、C/Si 比を小さくすることで密度を低減することができる。ま



図Ⅲ.2.3.1-46 欠陥密度のC/Si比依存性

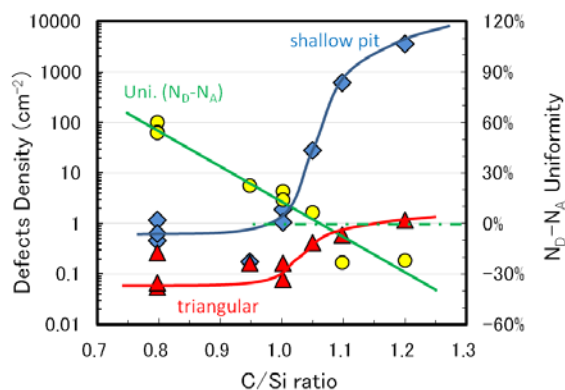


図Ⅲ.2.3.1-47 ピット深さのC/Si比依存性

た、この傾向は図Ⅲ.2.3.1-9,-10 で示した傾向と同じであるが、図Ⅲ.2.3.1-9,-10 よりも詳細に実験することにより単調減少でないことが分かった。すなわち、C/Si 比を大きくした場合に欠陥は飽和傾向を示す。これはシャローピットが基板の TSD 起因であるために、基板の TSD 密度で律速するためである。この内容については別項で詳細に記載する。また、C/Si 比を小さくしても飽和傾向を示す。この詳細原因については不明である。三角欠陥についてはシャローピット密度と同じ傾向を示すが、その比率は C/Si 比が小さくなると三角欠陥の割合が大きくなる。この原因は基板起因であると考えられる。詳細は不明であるが、エピタキシャル成長前処理としての齊藤光学(株)による CMP 処理の時期が異なると三角欠陥密度が 0.07~1.0 近傍までばらつくことがあった。また、保管期間が長いと三角欠陥密度が上昇する傾向が観察されている。今後は前処理を含めて安定化する必要があると考えられる。シャローピット深さについても C/Si 比依存性が大きく、C/Si 比が大きくなると深くなっている。これは図Ⅲ.2.3.1-9,-10 で示したメカニズム(シャローピットは貫通転位がステップフローを阻害することにより発生する。C/Si 比が小さい、すなわち Si リッチ条件とすることによりステップフローが強調されるためにシャローピットの発生が抑制される)を補完するものである。なお、C/Si 比が 1 以下で飽和しているのは検出限界が 10nm であるためである。

以上から、成長温度を 1700°Cとしても C/Si 比の傾向は変化しないことが分かった。また、欠陥密度を低減するためには C/Si 比を小さくすることが望ましいが、ドーピング濃度均一性を小さくするための C/Si 比は特定の値をとる必要がある。この関係を示すために図Ⅲ.2.3.1-48 に欠陥密度とドーピング濃度均一性を同じグラフに記載した。ドーピング濃度均一性を小さくするためには C/Si 比を 1.05 とする必要があるが、この C/Si 比では欠陥密度が上昇し始めており、両者を安定して満足することはできない。

そのため以降は C/Si 比 1.0 を中心として研究を進めることとした。



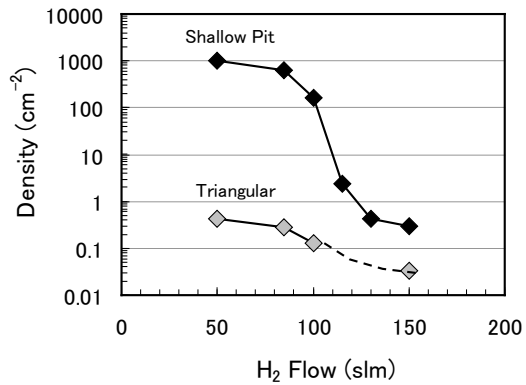
図Ⅲ.2.3.1-48 欠陥密度とドーピング濃度均一性の C/Si 比依存性

<<キャリアガス流量および添加ガス流量依存性>>

ここまではエピタキシャル成長に直接作用するパラメータについて検討を行った。ここでは反応に直接寄与しないと考えられているキャリア水素ガスおよびN₂ドーピングガスの影響を検証した。

まずキャリアガスの欠陥密度への影響を確認するために 1630°C、C/Si 比が 1.0、ド

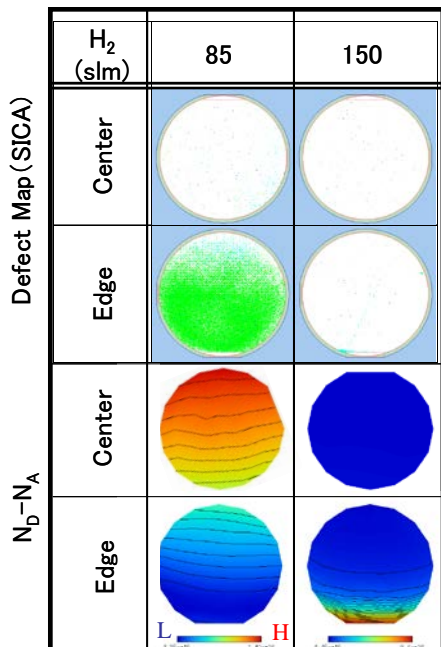
ドーピングガス (N₂) 流量 10sccm の条件において、キャリアガス流量依存性を確認した。図Ⅲ.2.3.1-49 に SICA6X で分類されるシャローピット (B/W) と三角欠陥(DLine(S)と DLine(M)の合計)のキャリアガス流量依存性を示す。キャリアガス流量を増加すると 100slm 近傍を境界として大きく低減されていることが分かる。



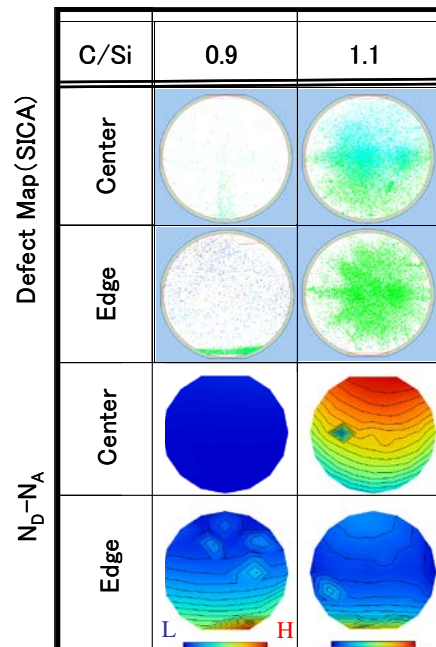
図Ⅲ.2.3.1-49 欠陥密度のキャリアガス流量依存性

この変化の原因を確認するために、欠陥とドーピング濃度の面内分布を確認した。図Ⅲ.2.3.1-50 にキャリアガス流量が 85slm と 150slm における欠陥分布とドーピング濃度分布を示す。低キャリアガス流量においては欠陥が多く発生し、ドーピング濃度はホルダー中心が外周と比較して高い。一方、高キャリアガス流量では分布が異なり、欠陥は大きく低減されているもののホルダー外周の一部において局所的に欠陥の増加が見られる。また、ドーピング濃度分布においてはホルダー外周において極端に高くなっている。なお、成長レートに関しては変化が見られなかった。

これらの分布変化はこれまでの検討結果と比較すると、C/Si 比を変化させた場合に



図Ⅲ.2.3.1-50 欠陥密度分布とドーピング濃度分布のキャリアガス流量依存性



図Ⅲ.2.3.1-51 欠陥密度分布とドーピング濃度分布の C/Si 比依存性

非常に似通っている。図Ⅲ.2.3.1-51 にキャリアガス流量を 130slm に固定した場合の欠陥分布とドーピング濃度分布の C/Si 比依存性を示す。C/Si 比が低い場合は図Ⅲ.2.3.1-51 のキャリアガス流量が高い場合と同じように欠陥は全体的に少ないもののホルダー外周において局所的に増加している。また、濃度分布もホルダー外周で極端に上昇している。一方、C/Si 比が高い場合には全体的に欠陥が多く、ドーピング濃度はホルダー中心のほうが高い分布となる。

これらを比較すると、キャリアガス流量を増加することにより、ウエハが感じる実効 C/Si 比が高 C/Si 比側から低 C/Si 比側へ変化していると考えるのが妥当である。

投入原料ガスが一定であるにも関わらず実効 C/Si 比が変化する原因として以下の 3 点が考えられる。

- 推定原因① 原料ガス分布変化
- 推定原因② 流速変化
- 推定原因③ キャリアガスによる冷却効果による温度変化

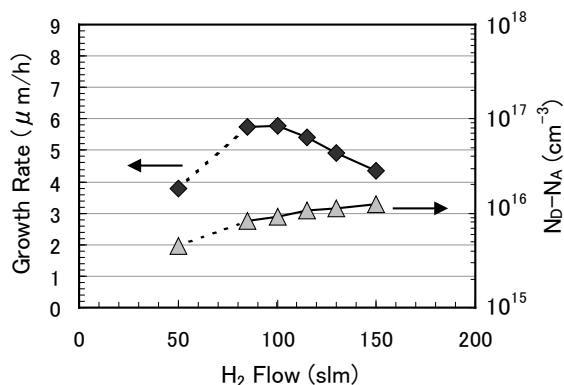
推定原因 1) に関しては、キャリアガス流量を変化させるとウエハ上での原料ガスの分圧が変化する。SiH₄ と C₃H₈ は分解能率が異なるため、実効 C/Si 比が変化する可能性がある。

推定原因② に関しては実験において圧力を一定としていることが要因となる。すなわち、圧力が一定状態でキャリアガス流量を大きく変化させているためウエハ上での流速が大きく変化することとなる。キャリアガス流量 50slm と 150slm では 3 倍の差が発生している。SiH₄ は比較的容易に分解されるため、ガス導入側でほぼ分解されると考えられる。一方、C₃H₈ は分解されにくいいため流速を上げることにより分解される前に排出されることが考えられる。この場合、流速が大きくなると C の供給が減少し、実効 C/Si 比が低下すると考えられる。

推定原因③ はキャリアガス温度の影響である。ガス導入側ではキャリアガスは室温である。図Ⅲ.2.3.1-2 に示すように装置は横型であるため、キャリアガス流量を増加するとキャリアガスが十分に昇温される前にウエハに到達することになる。するとサセプタから輻射で過熱されたウエハ等を冷却している可能性が考えられる。ウエハ等が冷却されると C₃H₈ の分解が抑制され、C の供給が減少することにより実効 C/Si 比が低下すると考えられる。

なお、推定原因②と③は実験的に分離することは困難である。

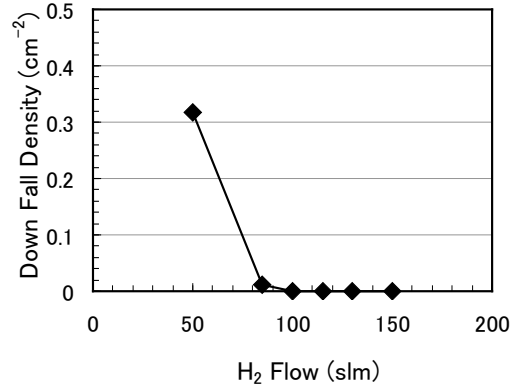
そこで、推定原因 1) の可能性を検証するために成長レートとドーピ



図Ⅲ.2.3.1-52 成長レートとキャリア密度のキャリアガス流量依存性

ング濃度およびダウンフォールのキャリアガス流量依存性を確認した。図Ⅲ.2.3.1-52に成長レートとドーピング濃度、図Ⅲ.2.3.1-53にダウンフォールのキャリアガス流量依存性をそれぞれ示す。

成長レートはキャリアガス流量が50slmの場合を除くと単調に減少しており、その傾きは単純に分圧の変化によるウェハに供給されるSiH₄の濃度変化と一致している。キャリアガス流量が50slmでの成長レート低下は流速が遅すぎるためにウェハに達する前にSiが消費されてしまったと考えられる。Ⅲ.2.3.1-53に示したダウンフォールのキャリアガス流量依存性においても50slmの場合のみにダウンフォールが増加しており、ウェハに達する前にサセプタおよび気層においてSiC成長が多く発生していることを支持する結果となっている。



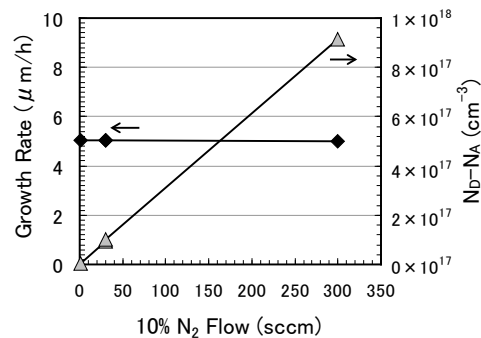
図Ⅲ.2.3.1-53 ダウンフォール密度のキャリアガス流量依存性

一方、ドーピング濃度を見ると、キャリアガス流量増加に従い上昇している。今回の実験ではドーピングガス(N₂)の流量を固定している。したがってドーピングガスもキャリアガス流量増加に伴い原料ガスと同じ割合で分圧が低下している。分圧が低下しているにも関わらずドーピング濃度が上昇していることは分圧以外の要素が作用していることを示している。

これらの結果からもキャリアガス流量を変化することにより、実効C/Si比が変化していることを示唆している。

以上から実効C/Si比の変化は分圧が主要因であることが明らかとなった。上述のように推定原因②、③の可能性が非常に高いが、図Ⅲ.2.3.1-50で確認されたドーピング濃度の影響が不明である。そこで、ドーピングガス流量を変化させることにより、ドーピング濃度を変化させて欠陥および表面状態を確認した。

まず図Ⅲ.2.3.1-54に成長レートとドーピング濃度のドーピングガス流量依存性を示す。成長レートに変化は無く、ドーピング濃度はドーピングガス流量に対して良好な直線相関(リニアリテイ)を有している。したがって、エピタキシャル成長としては同じ反応が得られていることが分かった。



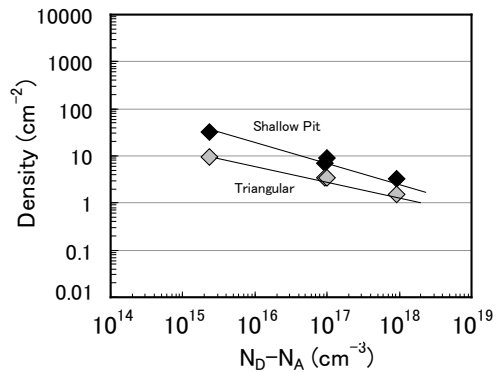
図Ⅲ.2.3.1-54 成長レートとキャリア濃度のドーピングガス流量依存性

次に図Ⅲ.2.3.1-55に欠陥密度のドー

ピング濃度依存性を示す。ドーピング濃度を上昇させると欠陥密度が低減している。しかし、その変化量は比較的小さく、図Ⅲ.2.3.1-50 で得られた濃度変化では欠陥密度はほとんど変化しないことが分かる。このため、キャリアガス流量変化による欠陥密度変化はキャリア濃度変化の影響ではないといえる。

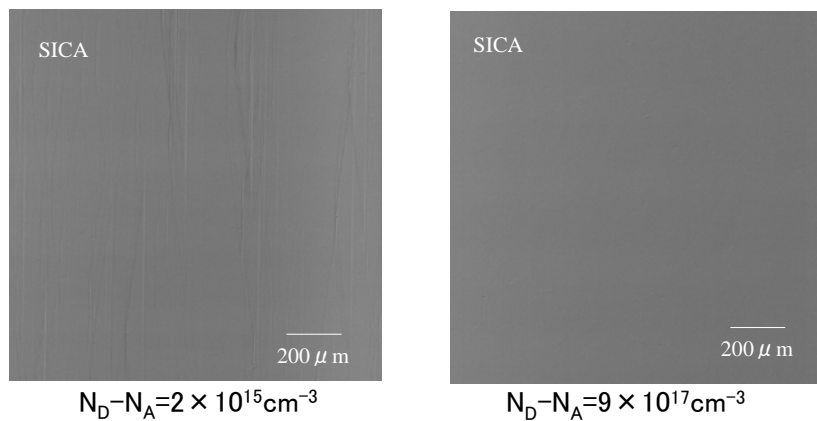
ここでドーピング濃度の変化による欠陥密度変化の原因を考察する。図Ⅲ.2.3.1-56 にドーピング濃度変化による表面状態変化として SICA6X で得られた写真を示す。なお、Edge ウエハの中心を示している。低ドーピング濃度と比較して高ドーピング濃度では表面が平滑化されていることが分かる。一般に化合物半導体の結晶成長において

は不純物添加による表面平滑化の報告が多いが、そのメカニズムは不明な点が多い。SiC 結晶成長において一般的な昇華法においては N_2 ドーピングが表面モフォロジーに及ぼす影響が報告されており^[2]、SiC の溶液成長においても不純物添加による成長表面の平滑化が報告されている^[3]。このなかでは添加不純物の量によりステップ成長の変化が示されている。不純物添加により、ステップ高さの減少、微小ステップバンチ



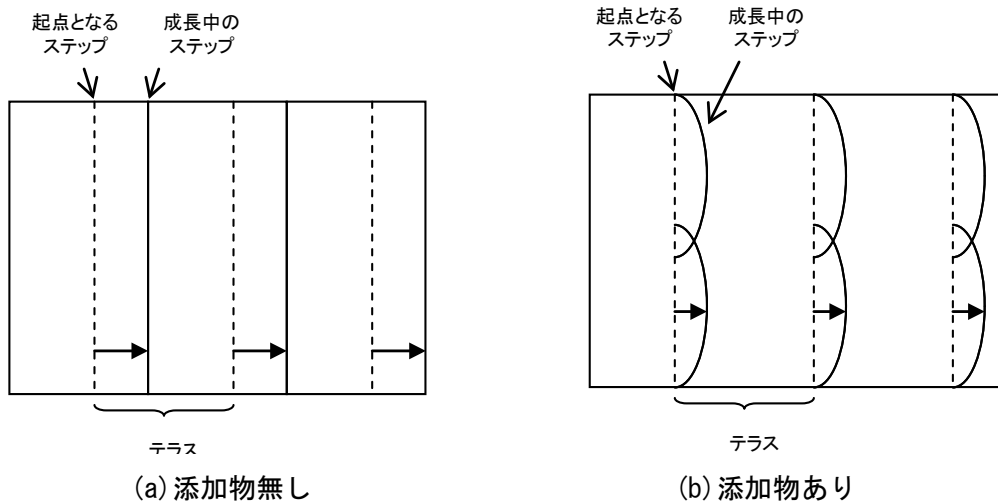
図Ⅲ. 2. 3. 1-55 欠陥密度のドーピング濃度依存性

ングの増加に加えてステップ形状の変化が報告されている。図Ⅲ.2.3.1-57にそのイメージ図を示す。不純物が少ない場合には既存のステップに対して平行にステップが成長する。一方、不純物



図Ⅲ. 2. 3. 1-56 ドーピング濃度変化による表面状態変化

物が多い場合には 2 次元成長的に弧を有して成長している。弧を有する場合は基板に欠陥が存在しても両側から覆うように成長することが予測される。4°オフ基板へのエピタキシャル成長ではテラス幅が小さいためにこの現象を確認することは困難であるが、同様の現象が発生している可能性をあり、低オフ角基板を用いて検証していく必要がある。



図Ⅲ. 2. 3. 1-57 溶液成長におけるステップ成長の模式図

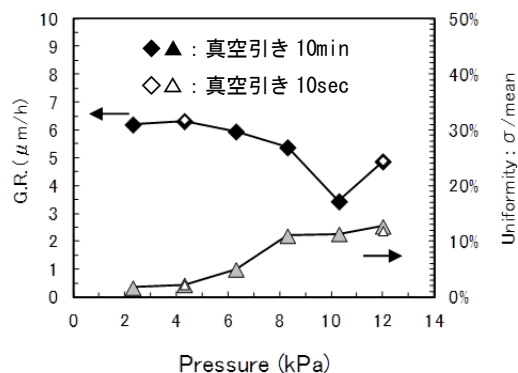
<<成長圧力依存性および初期真空引き時間依存性>>

この項ではこれまでに決定した条件を基準として、成長圧力依存性を再確認した。成長圧力は 2.3kPa から 12kPa までとしたが、2.3kPa においてはホルダー外周に設置したウエハがポケット部分から外に飛び出す現象が見られた。これは低圧力状態でのキャリアガス流量変動時にウエハが浮き上がったためであると推定している。4 kPa 以上であればこの不具合は発生しないことも合わせて確認されている。以下に示す結果の中で 2.3kPa 条件は上記の課題を含むことを前提としている。

また、C 面および微傾斜の研究から、エピタキシャル成長前の真空引き時間がドーピング濃度制御に有効であることが判明していたため、エピタキシャル成長前真空引き時間の影響も同時に検証した。なお、標準的な真空引き時間を 10 分とし、装置メーカー(東京エレクトロン)の導入条件である 10 秒と比較を行った。

図Ⅲ.2.3.1-58 から 60 に成長速度、ドーピング濃度および欠陥密度の成長圧力依存性を示す。なお、ほん実験において、三角欠陥に関しては装置状態に応じた処理順依存性の影響を大きく受けたために条件依存性が見られなかった。このため、欠陥密度としてはシャローピットに着目した。

まず、エピタキシャル成長前真空引き時間については成長速度



図Ⅲ. 2. 3. 1-58 成長レートの成長圧力依存性

およびドーピング濃度に関して影響が見られなかった。C面および微傾斜での結果では、初期真空引き時間を長くすることによりチャンバー内の残留 N_2 の除去によるバックグラウンド濃度を低減する効果が示されている。このため、成長レートや N_2 をドーピングした状態においては影響が見られなかったものである。一方でシャローピット密度は初期真空引き時間を長くすることにより低減できる可能性を示した。これは図 III.2.3.1-55 で示したドーピング濃度依存性では説明できず、ばらつきの可能性が高い。しかし、バックグラウンド濃度は低減することにより将来にわたる低ドーピング濃度制御に対して有効であると考えられるため、標準的条件として 10 分を差に要することとした。

次に成長圧力については、10.3kPa の結果が他と異なる傾向を示しているが、これは測定の問題であると考えられる。10.3kPa を除くと、成長圧力を上昇すると成長レートが低下し、均一性が悪化している。成長圧力の上昇とともにキャリア水素ガスのウエハ上における圧力、すなわち水素原子量が上昇するため、水素によるエッチング効果が大きくなっていると考えられる。成長圧力の上昇とともに、ドーピング濃度均一性は正の値から負の値へとほぼ直線的に変化し、シャローピット密度は急激に上昇している。これは図 III.2.3.1-45 及び-46 で示した C/Si 比を変化した場合とほぼ一致する。この内容については次項で記載する。一方でドーピング濃度の値は成長圧力に依存しない。これは実効 C/Si 比の変化と異なる振る舞いである。成長圧力を低下することによるドーピング濃度低下と、成長圧力を低下することに起因する実効 C/Si 比上昇によるドーピング濃度上昇のバランスが取れていると考えられる。他の成長パラメータと異なることから、成長圧力はドーピング濃度の制御と欠陥密度低減の両立には有効なパラメータであると考えられる。

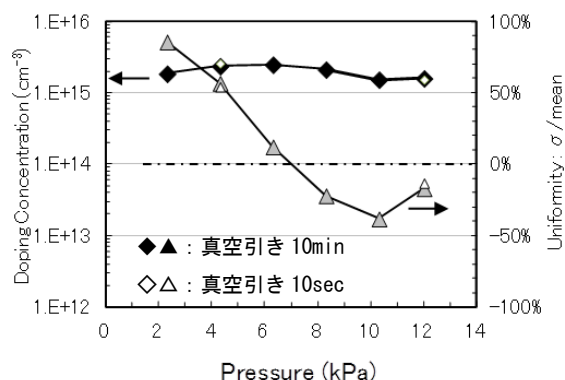


図 III.2.3.1-59 ドーピング濃度の成長圧力依存性

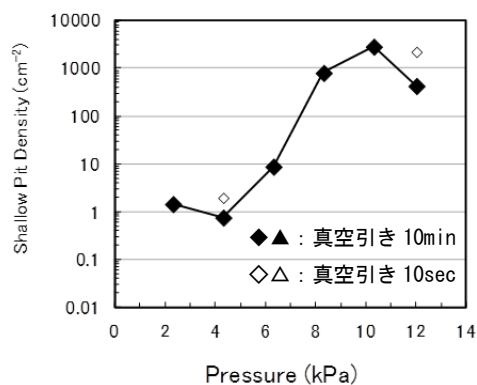


図 III.2.3.1-60 欠陥密度の成長圧力依存性

<<実効 C/Si 比>>

本項では横型 CVD 装置として一般化するために、成長パラメータとエピタキシャル成膜特性との関係を明らかにする。成膜特性としては欠陥密度とドーピング濃度均一性に着目した。

まず、欠陥密度とドーピング濃度均一性を変化させるパラメータと変化させないパラメータの一覧を表 III.2.3.1-3 に示す。これまで示してきたように C/Si 比、成長圧力およびキャリア水素ガス流量については欠陥密度とドーピング濃度均一性を変化させることができるが、他のパラメータは変化しなかった。

変化させる 3 パラメータについて詳細に示す。図 III.2.3.1-61 から 63 に欠陥密度とドーピング濃度均一性に対する C/Si 比依存性、成長圧力依存性およびキャリア水素ガス流量依存性をそれぞれ示す。なお、キャリア水素ガス流量依存性については横軸を反転させている。これらの図を比較すると横軸に対して同じ振る舞いをしていることが分かる。この振る舞いとしては①欠陥密度が上下で飽和傾向を示し、その間は急激に変化する、②ドーピング濃度均一性が直線的に正から負へ変化する、③ドーピング濃度均一性が 0 と交わる条件において欠陥密度は大きく変化する途中である、というものである。

このように同じ振る舞いをするということは、ウエハから見ると同じパラメータの変化を感じていることを示している。言い換えると 3 つのパラメータを変化させているが、ウエハ上では同じパラメータに置き換えることができる。実験条件として中心条

表 III. 2. 3. 1-3

欠陥密度とドーピング濃度均一性に対するパラメータの関係

変化させるパラメータ	変化させないパラメータ
<ul style="list-style-type: none"> ・C/Si比 ・成長圧力 ・H₂流量 	<ul style="list-style-type: none"> ・成長温度 ・成長速度 ・オフ角、面方位

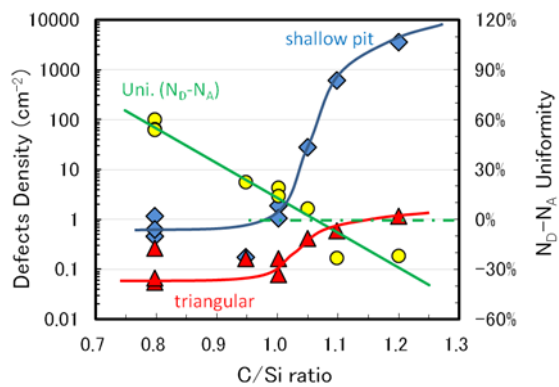


図 III. 2. 3. 1-61 欠陥密度とキャリア濃度均一性の C/Si 比依存性

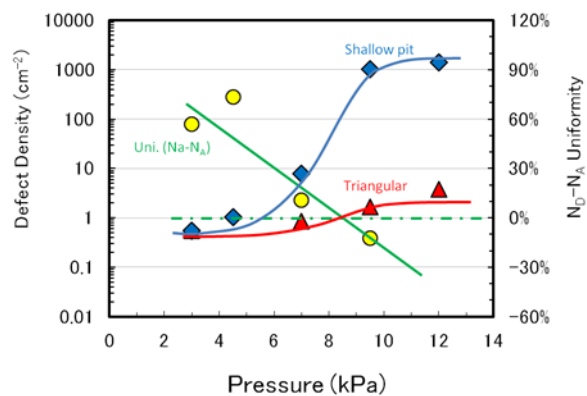


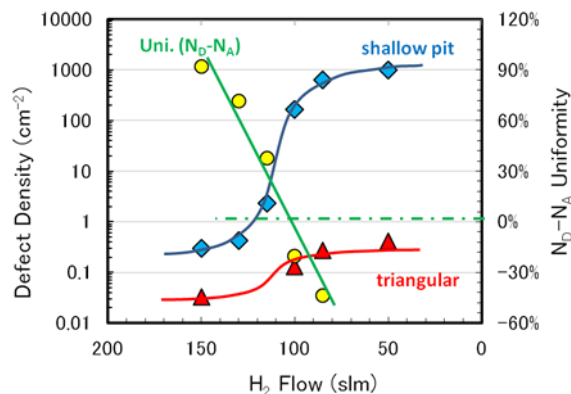
図 III. 2. 3. 1-62 欠陥密度とキャリア濃度均一性の成長圧力依存性

件を SiH_4 流量=750sccm、キャリア水素ガス流量=130slm、成長圧力=7kPa としている。C/Si 比依存性の実験では SiH_4 流量を固定して C_3H_8 流量を変化させており、その変化量は 100sccm 程度である。この変化量はキャリア水素ガス流量と比較すると無視できる値であるため、C/Si 比を変化させても全体のガス流量や成長圧力はほとんど変化しない。このことから共通のパラメータとしては C/Si 比を想定するのが妥当である。投入ガスから計算される C/Si 比とウエハ上での C/Si 比を区別するため、ウエハ上については実効 C/Si 比と表現することとする。

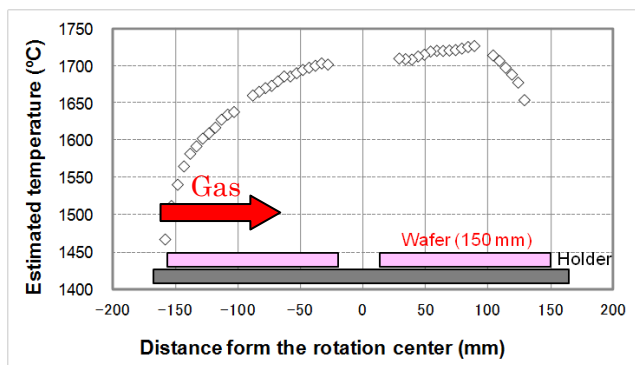
図から成長圧力を低下する、もしくはキャリア水素ガス流量を増加すると実効 C/Si 比が低下することが分かる。

次に実効 C/Si 比の変化が発生する原因を考察した。図Ⅲ.2.3.1-64 にはチャンパー内温度分布とウエハ配置の関係を示す。温度分布測定の詳細は C 面の章に詳細を記載する。図からわかるようにチャンパー内ではウエハ表面の温度がフローチャンネル方向に分布を持っている。これは常温のガスが導入され、すぐには昇温されないことに起因している。

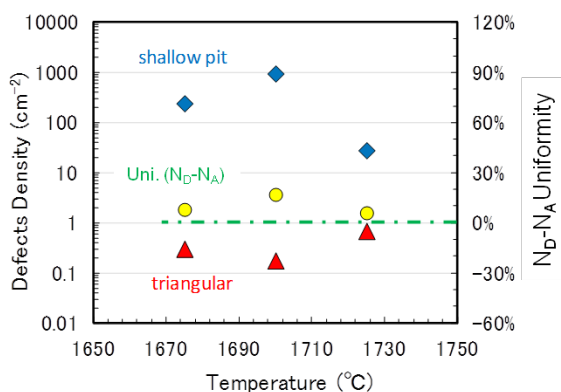
最初に成長圧力やキャリア水素ガス流量が変化することにより成長温度が大きく変わることが考えられる。そこで成長温度依存性を確認した。図Ⅲ.2.1-65 に成長温度依存性を示す。図から成長温度を前後 50°C 変化させても



図Ⅲ. 2. 3. 1-63 欠陥密度とキャリア濃度均一性のキャリア水素ガス流量依存性



図Ⅲ. 2. 3. 1-64 チャンパー内温度分布とウエハ配置の関係



図Ⅲ. 2. 3. 1-65 欠陥密度とキャリア濃度均一性の成長温度依存性

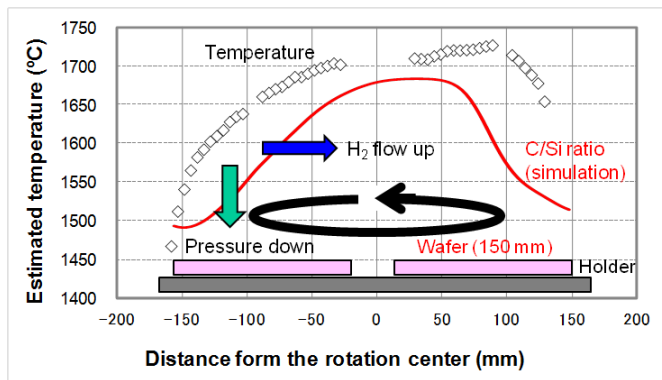
欠陥密度とドーピング濃度均一性に変化は見られない。したがって、全体の成長温度の変化は実効 C/Si 比変化の要因ではないといえる。

次にガスの流速に変化を及ぼしていることを想定した。図Ⅲ.2.3.1-64 に示すようにフローチャネルのイン側では原料ガスも十分加熱されていない。SiH₄ は比較的低温においてもすぐに全てが分解するのに対して、C₃H₈ の分解効率は低い。このため、SiC を成長させる Si と C₂H₂ 等の濃度にフローチャネル方向の分布が異なることになる。

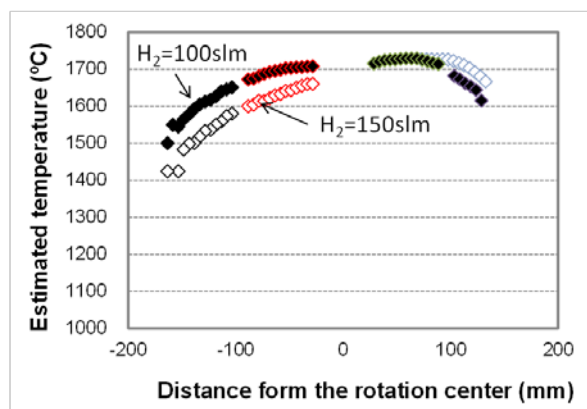
図Ⅲ.2.3.1-66 にチャンパー内のフローチャネル方向に対する温度分布とシミュレーションから求められた実効 C/Si 比分布を示す。ガスのイン側で C₃H₈ の分解が不十分であるために実効 C/Si 比が小さく、分解が進むとともに上昇している。成長圧力を低下した場合にはガス導入口からの圧力変化が大きくなる。このため流速は上昇する。流速の上昇とともに断熱膨張の度合いが大きくなり、結果的にガスイン側におけるガス温度の低下が考えられる。これにより C₃H₈ の分解がさらに低下し、実効 C/Si 比の低下を招いていることが考えられる。

一方でキャリア水素ガス流量を増加した場合には流速が上昇する。このため、加熱されていないガスの量が多くなるために実効 C/Si 比のピークがフローチャネルの奥行き

方向に移動すると考えられる。実際にキャリア水素ガス流量を 100slm と 150slm と変化させた場合のフローチャネル方向の温度分布を図Ⅲ.2.1-67 に示す。予測通りにキャリア水素ガス流量を増加するとガスのイン側における温度上昇が抑えられ、最高温度への到達点が奥行き方向へ移動している。なお、アウト側は別要因で決定されるために大きな変化はみられていない。この温度分布変化をもとにシミュレーションを実施した結果を図Ⅲ.2.3.1-68 に示す。ここでは実際のウエハ処理と同様にウエハホルダーを回転させた場合のウエハホルダー中心からの距離の応じた実効 C/Si 比を記載している。実験結



図Ⅲ.2.3.1-66 フローチャネル方向の実効 C/Si 比変化

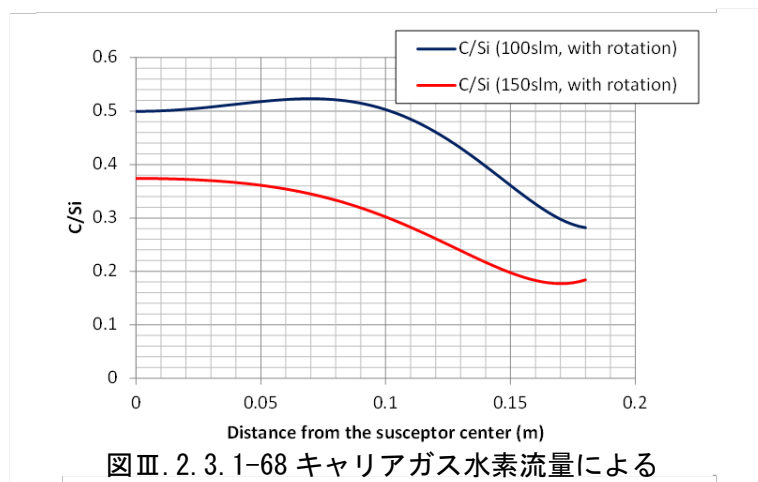


図Ⅲ.2.3.1-67 キャリアガス水素流量によるチャンパー内温度分布の変化

果と同じようにキャリア水素ガス流量を増加することによりウエハ面内全体において実効 C/Si 比が低下している。これから、上記のメカニズムの妥当であるといえる。

以上のことからエピ膜の 3 パラメータ(C/Si 比、成長圧力、キャリアガス流量)に対する依存性は同じ傾向であり、同一の指標で表現す

ることができる。また、同一指標としてウエハ上の実効 C/Si 比を想定することが妥当である。成長圧力、キャリアガス流量の変化によっても実効 C/Si 比が変化すると考えられる。



図Ⅲ. 2. 3. 1-68 キャリアガス水素流量による実効 C/Si 比の変化

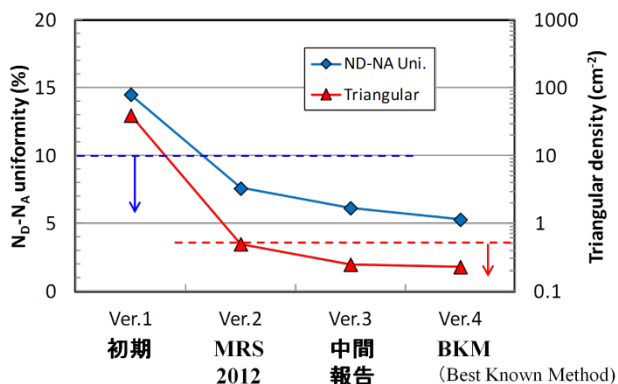
<<最適条件決定(経緯および結果)>>

以上までの検討から、最終目標を達成するための最適条件(Best known Method : BKM)を決定した。BKM に至るまでの経緯を図Ⅲ.2.3.1-69 および表Ⅲ.2.3.1-4 に示す。また、BKM の条件詳細を表Ⅲ.2.3.1-5 に示し、その結果一覧を表Ⅲ.2.3.1-6 に示す。

さらに図Ⅲ.2.3.1-70 に結果

の詳細を示す。BKM 条件において最終目標を達成することを確認できた。

表Ⅲ.2.3.1-6に記載した BKM における基板基底面転位(BPD)の貫通刃状転位(TED)への変化率の検証結果について説明する。検証方法はまず BKM 条件でエピタキシャル成長後に溶融 KOH 処理を行い、エピ表面の BPD を検出した。その後、エピタ



図Ⅲ.2.3.1-69 条件変遷とその結果

表Ⅲ. 2. 3. 1-4 条件変遷

条件	内容	時期
Ver.1	メーカー設定条件	装置導入時
Ver.2	C/Si比低減	MRS2012発表時
Ver.3	成長温度上昇	中間報告時
Ver.4	各種パラメータ最適化	最終報告(BKM)

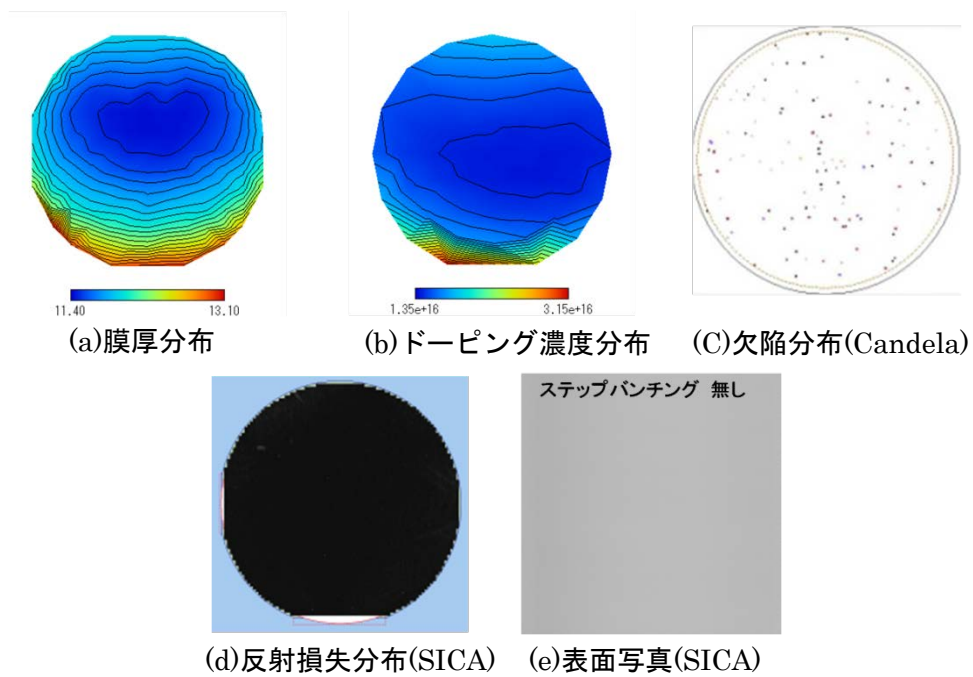
キシタル膜を CMP にて除去した後に再度溶融 KOH 処理を行うことにより同じ個所の基板 BPD を検出した。同じ面積の BPD 数を比較することにより BPD 変換率を算出した。図Ⅲ.2.3.1-71 に評価した箇所を示すマップと検出結果の写真を示す。評価面積はトータルで 14.82cm^2 であり、 150mm ウエハの全面を網羅する形で実施した。ウエハ面内の平均で $99.5\% \sim 99.9\%$ の変換率が得られ、 150mm ウエハにおいても高い変換率を維持することができた。詳細を見ると、ウエハ外周では基板の BPD が多いものの、エピ膜表面では変換されずに残留した BPD はほとんど観察されなかった。一方でウエハ中心付近では基板 BPD は比較的少ないものの、エピ膜表面に残留する BPD は比較的多く観察された。これは別章で記載するように、エピタキシャル成長条件に依存するものではなく、基板 BPD の種類(向き等)の影響が大きいと考えられる。したがって、基板作成方法が進化すると変換率はさらに向上することが期待される。

表Ⅲ.2.3.1-5 BKM 条件一覧

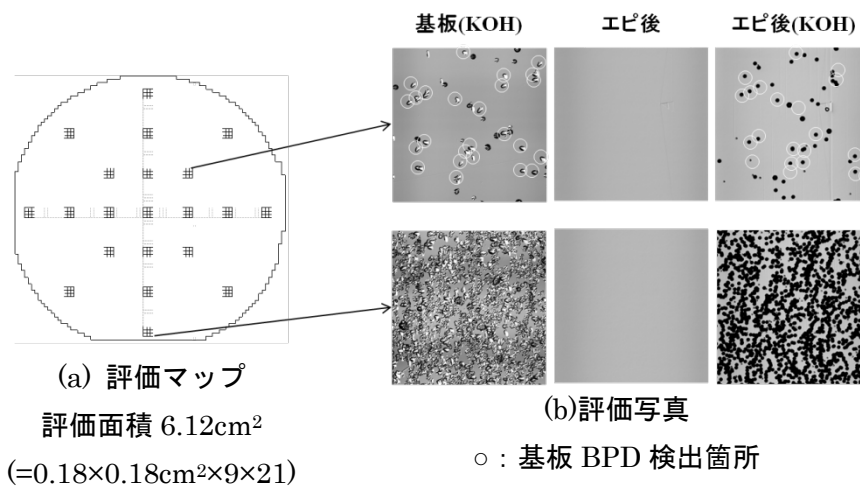
項目	値
成長温度	1700 °C
成長圧力	7 kPa
キャリアガス水素流量	156 slm
10%SiH4 流量	750 sccm
10%C3H8 流量	243 sccm
(C/Si比)	0.97
10%N2 流量	20 sccm

表Ⅲ.2.3.1-6 BKM 結果

項目	最終目標	結果
同時処理枚数	3 枚	3 枚
成長レート	5 $\mu\text{m}/\text{h}$ 以上	5.9 $\mu\text{m}/\text{h}$
均一性	$\pm 5 \%$	$\pm 2.8 \%$
ウエハ間均一性	-	0.4%
ドーピング濃度	$1.0\text{E}16 \text{ cm}^{-3}$	$1.5\text{E}16 \text{ cm}^{-3}$
均一性	$\pm 10 \%$	$\pm 5 \%$
ウエハ間均一性	-	1.2%
欠陥密度: Candela (killer/Carrot)	0.5 cm^{-2} 以下	0.22 / 0.18 cm^{-2}
欠陥密度: SICA (Triangular/Carrot)	-	0.25 / 0.44 cm^{-2}
ダウンフォール: SICA	-	0.19 cm^{-2}
HAZE	-	4.6
BPD→TED 変換率	-	99.6%



図Ⅲ. 2. 3. 1-70 BKM 処理結果



図Ⅲ. 2. 3. 1-71 BPD から TED への変換率を算出

(b) 形状制御

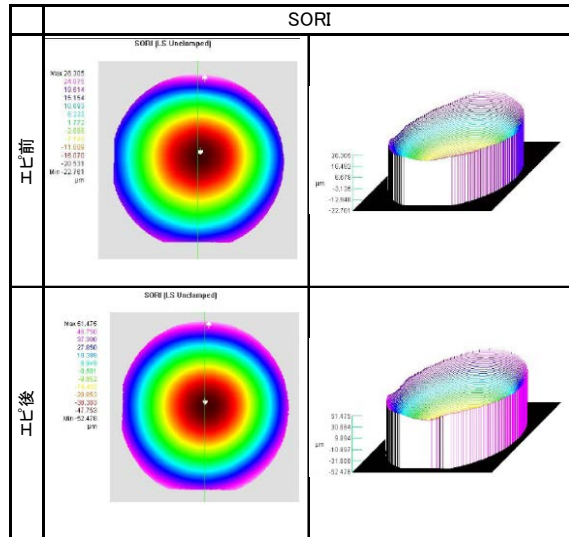
「6 インチウエハによる前倒し検証と課題抽出」においてエピタキシャル成長後の150mm 径のウエハで凹型の反りが大きいことを示した。

本項ではエピタキシャル成長時の反り形状変化に対するエピタキシャル条件の影響

およびウエハ要因について検証した。

ウエハは Cree 社製の 4°オフ Si 面 4H-SiC の 150mm ウエハを用いた。評価装置はウエハ形状評価に TROPEL を、ウエハの裏面状態観察に SICA6X を用いた。裏面除去の影響確認には斉藤光学㈱による CMP を用いた。

形状評価の指標としては一般的に図Ⅲ.2.3.1-72 に示す 3 つの値が用いられる。この中で BOW は平坦面からの形状の変化方向を示しており、正の値は凸型、負の値は凹型であることを示している。WARP および SORI は基準面に対する変化の大きさを示し、両者の違いは WARP が 3 点基準面に対して SORI は最小二乗平面を基準としている。比較的単純な形状の場合には WARP と SORI の値や傾向を評価する際の差は小さい。今回の評価に際しては SORI の値を用いた。

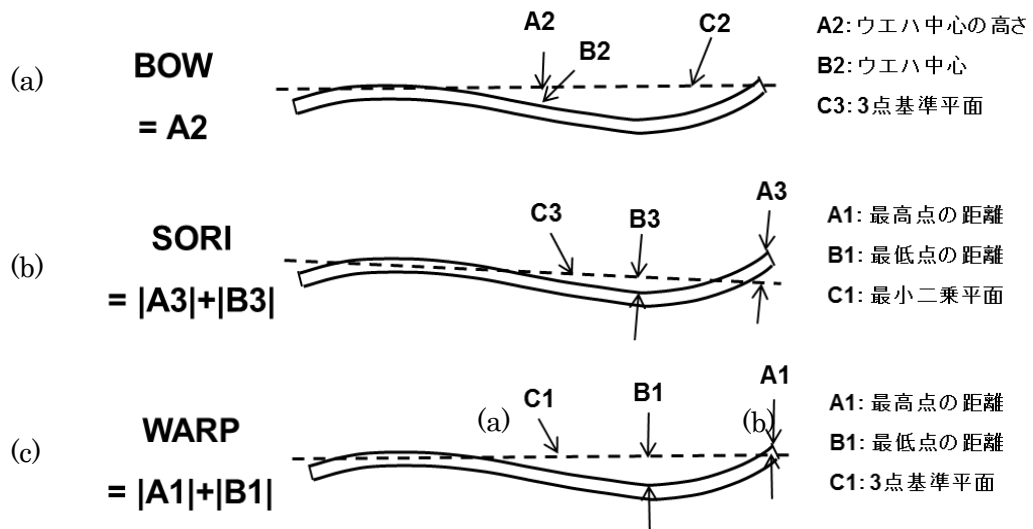


図Ⅲ.2.3.1-73 エピタキシャル前後のウエハ形状比較

(a) 2次元マップ、 (b) 3次元マップ

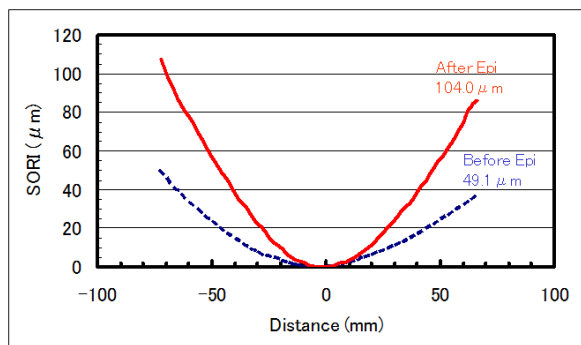
なお、一連の実験に用いた Cree 社製の 150mm ウエハの BOW 値はエピタキシャル前後を含めてすべて負(凹型)であったため、記載を省略している。

まず、「6 インチウエハによる前倒し検証」において反りが大きかったウエハについて

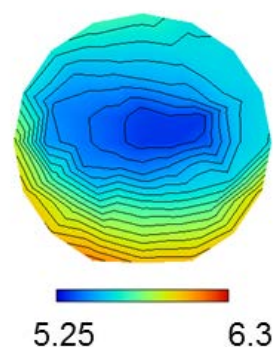


図Ⅲ.2.3.1-72 ウエハ形状評価指標

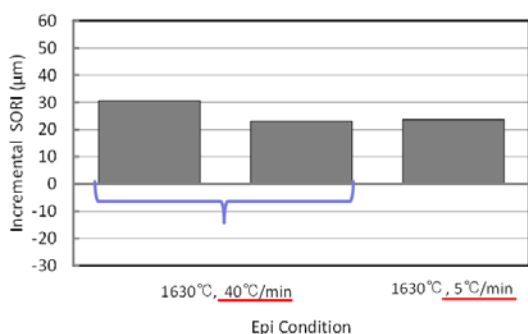
て形状評価を実施した。図Ⅲ.2.3.1-73 および図Ⅲ.2.3.1-74 にエピタキシャル成長前後の形状評価結果比較を示す。図Ⅲ.2.3.1-73 (a)には2次元、(b)には3次元マップを示す。図Ⅲ.2.3.1-74 はにオリフラから反オリフラ方向へのプロファイルを示す。なお、膜厚分布との比較のため図Ⅲ.2.3.1-75 に同じウエハのエピ膜厚分布を示す。ウエハ形状はエピ前後で同心円の凹型で変化はないが、SORI の値は極めて大きくなっている。膜厚分布と比較した場合、分布の一致は見られない。



図Ⅲ.2.3.1-74 エピタキシャル前後のウエハ形状
プロファイル比較

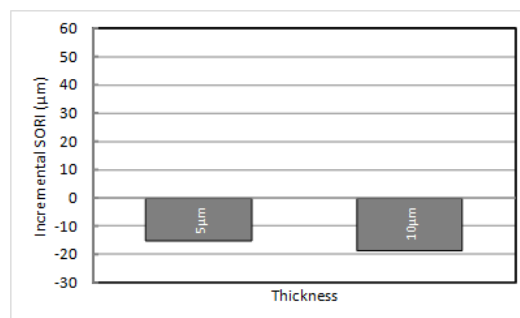


図Ⅲ.2.3.1-75 エピタキシャル膜厚

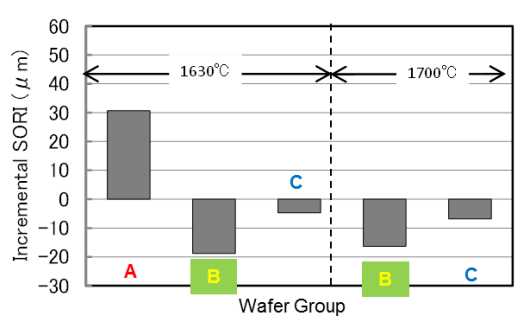


図Ⅲ.2.3.1-76 SORI 変化量の高温レート依存性

そこでまず、エピタキシャル成長条件起因の SORI 変化を確認した。なお、以降に記載する SORI 変化量は SORI が拡大する方向を正とし、SORI が軽減される方向を負とした。図Ⅲ.2.3.1-76 と図Ⅲ.2.3.1-77 には一般的に形状変化に影響があるといわれる高温レートとエピ膜厚に対する SORI 変化量の依存性をそれぞれ示す。いずれも依存性は確認できなかった。

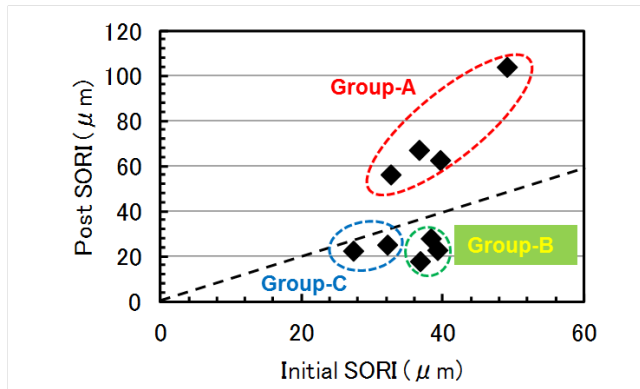


図Ⅲ.2.3.1-77 SORI 変化量のエピ膜厚依存性



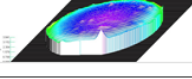
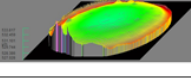
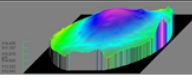
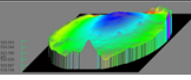
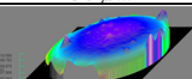
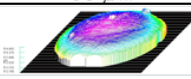
図Ⅲ.2.3.1-78 SORI 変化量の
エピタキシャル成長温度依存性

次に成長温度依存性を確認した。図Ⅲ.2.3.1-78 に結果を示す。成長温度に依存せず SORI 変化方向および変化量が大きくばらつく結果となった。それぞれのウエハに対する結果を分類すると変化量が正の方向に大きい A、負の方向に大きい B および変化量が小さい C に分類することができる。この分類をさらに明確にするために、すべての実験結果について



図Ⅲ.2.3.1-79 エピタキシャル前後の SORI 値相関

エピタキシャル成長前後の SORI 値の相関を図Ⅲ.2.3.1-79 に示す。やはりウエハはエピタキシャル成長条件に依存せず、初期の SORI 量が大きく変化量が正に大きい A、初期 SORI 量が中程度で変化量が負に大きい B および初期 SORI 量も変化量も小さい C に分類できることがわかった。

Group	SORI Difference	TTV (as Received)	TTV (Post Epi)
A	23 μm	 3.9 μm	 6.8 μm
B	-19 μm	 6.4 μm	 5.8 μm
C	-5 μm	 4.5 μm	 1.5 μm

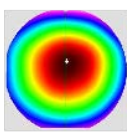
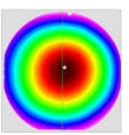
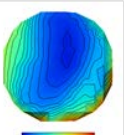
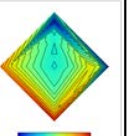
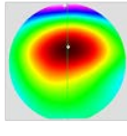
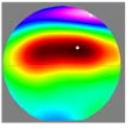
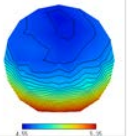
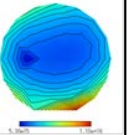
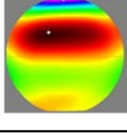
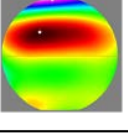
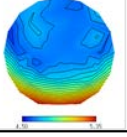
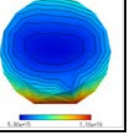
図Ⅲ.2.3.1-80 ウエハグループ毎の TTV 結果

この分類の起源となる状況を確認するために、それぞれの形状および裏面の状態を確認した。なお、表面はすべて CMP 処理を行ったエピレディー状態であり差はなかった。

図Ⅲ.2.3.1-80 には TTV(total Thickness Variation : 裏面を基準とした厚み)の測定結果を示す。いずれのグループも

凸レンズ形状であり、その膜厚についてエピ前後を含めて差は見られなかった。

次に SORI 形状と膜厚およびキャリア濃度分布との比較を図Ⅲ.2.3.1-81 に示す。各グループ間でウエハの SORI 形状に差が見られた。グループ A から C に向けて徐々に同心円形状緩和している。一方でエピタキシャル成長前後での形状変化は

Group	Difference	SORI (as Received)	SORI (Post Epi)	Thickness	N ₂ -N _A
A	23 μm				
B	-19 μm				
C	-5 μm				

図Ⅲ.2.3.1-81 ウエハグループ毎の形状と膜厚分布およびキャリア濃度分布

なく、エピ膜厚やキャリア濃度分布とも一致していない。これからもウエハ SORI 形状はエピタキシャル成長条件以外で決まっていることが分かる。

次にウエハ裏面である C 面の評価について SICA6X を用いて実施した。図 III.2.3.1-82 に SORI 形状に対応した HAZE マップとウエハ中心及び反オリフラ近傍の顕微鏡写真を示す。C 面の HAZE およびその分布に関してウエハグループ毎に大きな差が観察された。グループ A では C 面のほぼ全面においてスクラッチの多い荒れた面となっている。これはウエハ加工時の裏面研削傷が残留しており多くの加工変質層が残留していると考えられる。グループ B は特徴的であり、中心近傍に HAZE の大きな(白い)領域がありウエハ周辺は比較的平坦である。ウエハ中心の HAZE が大きな領域は顕微鏡写真をみると、グループ A の表面荒れとは状況が大きく異なって表面の凹凸が大きいとその境界は滑らかである。これはウエハ裏面を CMP 加工する際にウエハ形状に十分追従できず、ウエハ中心近傍においては化学的エッチング作用のみであったと推定される。したがって中心付近はほとんど加工変質層が存在していないと考えられる。最後にグループ C は全面に渡って平坦であり、ウエハ裏面 CMP が良好に処理されており、加工変質層は小さく全面に均一であると考えられる。

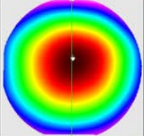


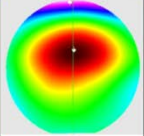
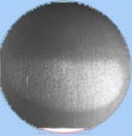

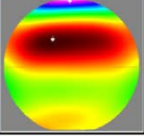
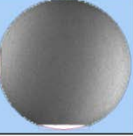

	SORI 変化量	エピ前SORI (Si-face)	SICA検査結果					
			HAZE		Photo	Photo		
A	23 μm			108		スクラッチあり		スクラッチ多数
B	-19 μm			29		平坦		凹凸多数
C	-5 μm			27		平坦		平坦

図 III. 2. 3. 1-82 ウエハグループ毎の裏面評価結果

これらのウエハ裏面状態と SORI 変化量を比較すると、裏面加工変質層が全面に多い場合は SORI 変化量が正に大きく、全面に小さい場合は SORI 変化量が小さい。また、加工変質層にウエハ面内分布が存在し、外周の加工変質層が多い場合には負方向へ変化するといえる。以上から、この SORI 変化は裏面の加工変質層と相関があり、これはトワイマン効果の影響であると考えられる。

最後にエピタキシャル成長後のウエハに関して、裏面の加工変質層を除去した場合の変化について検証した。これは上記の SORI 量が残留した状態ではその後の製造プロセスにおいて、装置への吸着に問題が生じることがあり、リソグラフィーにおいても焦点ムラが発生することが懸念される。したがって、エピタキシャル成長後に SORI の絶対値を低減する必要があるためである。図 III.2.3.1-83 にはエピタキシャル成長後

のウエハ裏面(C 面)に対して 5 μm の CMP を実施した前後の形状比較を示し、図 III.2.3.1-84 には測定された SORI 値をウエハグループ毎に示す。裏面の囲う変質層を除去してもウエハ形状は凹型で大きな変化はない。一方で SORI の絶対値は SORI が大きいグループ A の値が大きく改善した。これに対してエピタキシャル成長後の SORI 値が小さいグループ B および C については大きな変化はなかった。これらから裏面の加工変質層が起因で発生するエピタキシャル成長後の大きな SORI はその加工変質層を除去することにより小さくすることができる。残留している SORI 値は CMP で形成される加工変質層とエピタキシャル膜の持つ応力とのバランスで決まっていると考えられる。

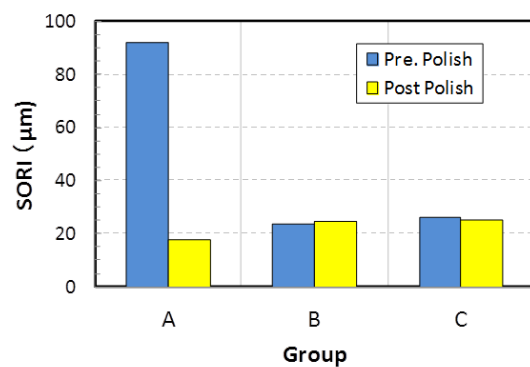
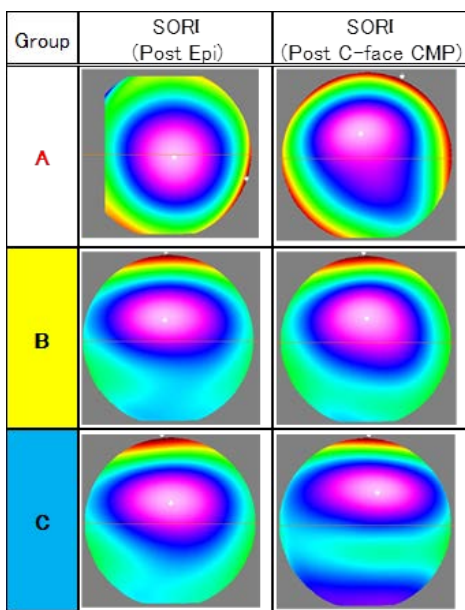


図 III. 2. 3. 1-84 裏面 CMP 前後の SORI 値変化

図 III. 2. 3. 1-83 裏面 CMP 前後の形状比較

(C) 界面転位制御

エピタキシャル成長時に基板とエピタキシャル層の界面において、基板の BPD を起点として界面転位が発生することが報告されている^[4,5]。界面転位が発生すると BPD から TED への変換率が減少するとともに、ハーフリングアレイが新たに形成される。また、エピ/基板界面の界面転位はデバイス動作時に拡張し、導通時の抵抗増加の懸念がある。

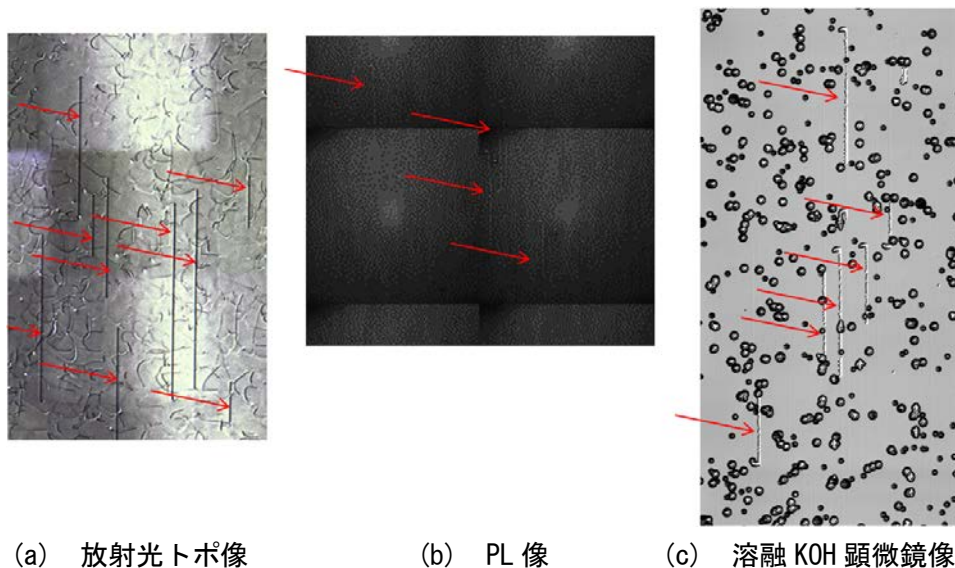
これらの観点から界面転位の発生状況の確認とその対策方向性を示すことが重要である。

<<界面転位評価方法>>

界面転位の評価方法としては X 線トポグラフィと熔融 KOH によるピット形成と観察が知られており、その関係を X. Zhang 等が報告している^[4]。X. Zhang 等によると

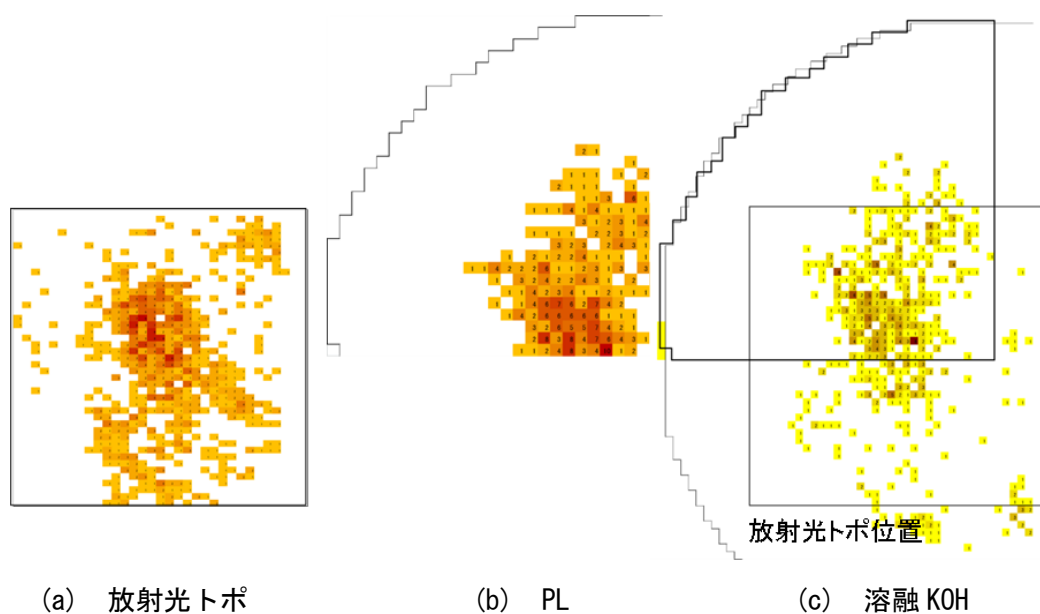
基板のBPDを起点として界面においてステップフロー方向と垂直方向に界面転位が発生し、最終的にエピ表面へのBPDとなる。また、界面転位の途中においてハーフループのペアアレイを形成する。これにより溶融 KOH 処理後にはエピ表面に特徴的なピット列を観察することができる。

図Ⅲ.2.3.1-85 に本研究で使用したサンプルについて(a)放射光トポ、(b)PL および(c)



図Ⅲ. 2. 3. 1-85 界面転位評価方法比較

溶融 KOH 処理後表面の観察結果を示す。溶融 KOH 処理後は SICA にて写真取得を行った。いずれも界面転位本数については目視にてカウントを実施した。なお、同じウエハではあるが同一箇所ではない。いずれの方法においても赤い矢印で示すステップ



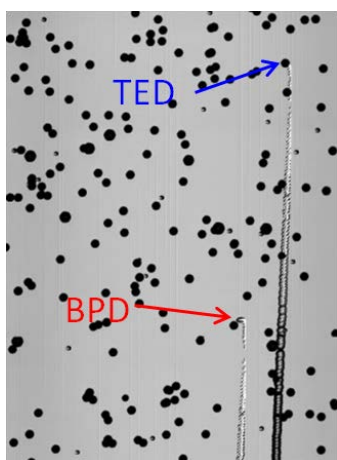
図Ⅲ. 2. 3. 1-86 界面転位本数分布の評価方法比較

フロー方向に垂直な転位が観察できた。

PL と溶融 KOH は 150mm ウエハ全面の評価が可能であるが、放射光トポは乾板のサイズに規定される。評価方法による観察結果の比較を実施するために放射光トポ乾板のウエハ上の位置を界面転位の分布からおおよそ推定した。それぞれの評価方法による界面転位本数の分布と位置合わせ

表Ⅲ. 2. 3. 1-7 界面転位評価方法比較

	PL 相当面積	放射光 相当面積
溶融KOH評価	430	546
PL評価	391	-
放射光トポ評価	-	973
PL,放射光/溶融KOH 比率	0.9	1.8

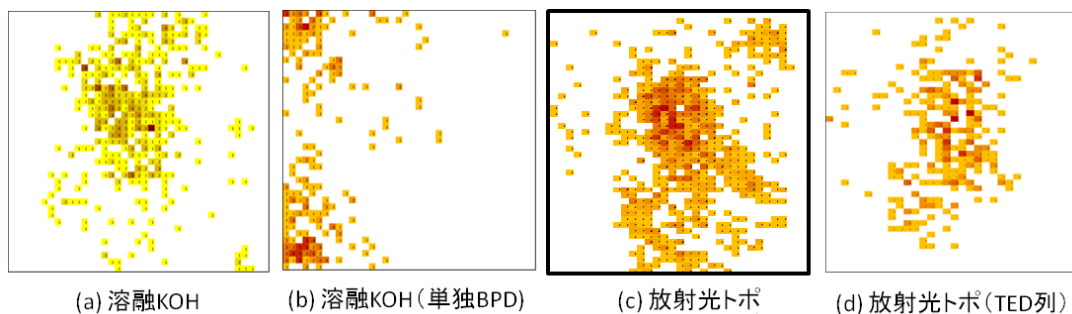


図Ⅲ. 2. 3. 1-87 溶融 KOH 評価写真



図Ⅲ. 2. 3. 1-88 放射光トポ評価写真

の状況を図Ⅲ.2.3.1-86 に示す。図において色が濃い部分は界面転位本数が多いことを示している。ここからカウントされた界面転位本数と溶融 KOH によるカウント本数に対する比率を表Ⅲ.2.3.1-7 に示す。溶融 KOH と PL のカウント数はおおむね一致しているが、放射光トポによるカウント数が約 2 倍の多さとなっている。この原因を確認するために溶融 KOH および放射光トポによる評価写真を詳細に観察した。図Ⅲ.2.3.1-87 には溶融 KOH による写真を示し、図Ⅲ.2.3.1-88 には放射光トポの写真の



図Ⅲ. 2. 3. 1-89 界面転位および BPD 分布

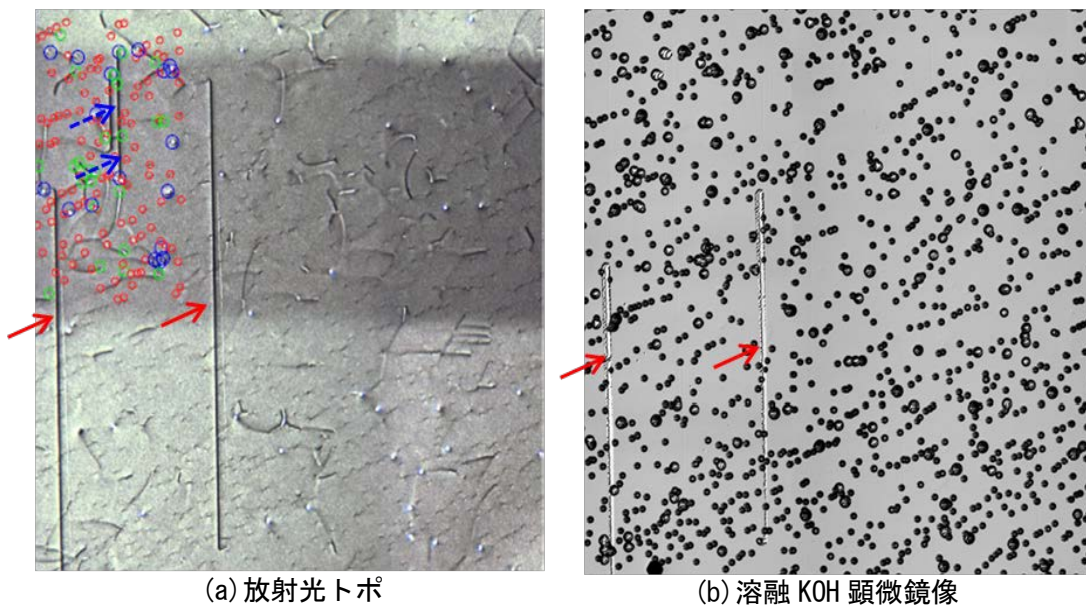
一例を示す。図Ⅲ.2.3.1-87 示すようにペアアレイのピット列の終端が BPD でエピ表面に露出しているケースと TED に変換されているケースが確認できる。また、図Ⅲ.2.3.1-88 では矢印で示す界面転位の横に TED 列が存在するものと、点線矢印で示す TED 列が存在しないものが観察された。放射光トポの侵入長は長いためにエピ/基板界面の情報も検出している。一方 PL はエピ膜中、熔融 KOH はエピ表面の情報に限定される。このことからエピ/基板界面で界面転位が発生した場合、(1)ペアアレイを発生し表面に BPD として残留する、(2)ペアアレイを発生し表面には TSD に変換される、(3)ペアアレイが発生しない、という種類に分かれる可能性が示唆されている。

そこで、放射光トポ評価において TSD 列を有するもの、熔融 KOH 評価にてペアアレイが無く単独の BPD として検出されるもののマップを図Ⅲ.2.3.1-89 に示し、表Ⅲ.2.3.1-8 に比較を示す。まず、熔融 KOH 評価を比較すると界面転位の分布と BPD の分布はま

表Ⅲ.2.3.1-8 界面転位評価方法比

	全 界面転位	界面転位 TED 列有
熔融 KOH 評価	430	546
放射光トポ 評価	973	312
放射光/熔融 KOH	1.8	0.6

ったく一致していない。界面転位分布は各評価方法でほぼ一致しているため、単独で BPD としてエピ表面に検出されるものと界面転位の間には関連性は無いと考えられる。さらに、放射光トポによる評価の分布とも一致していないことから、本研究で評価したサンプルに関して、界面転位が発生したものでペアアレイを作らずにエピ表面に BPD のみを形成するものは見当たらない。つぎに TED 列を有する界面転位の分布をみると全ての界面転位の分布とほぼ一致している。しかし、その数値を比較したところ、表Ⅲ.2.3.1-8 に示すように熔融 KOH 評価との数値の一致は見られなかった。



(a) 放射光トポ

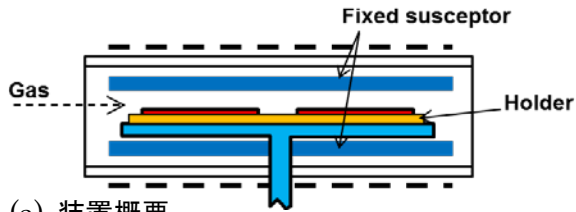
(b) 熔融 KOH 顕微鏡像

図Ⅲ.2.3.1-90 同一箇所の比較

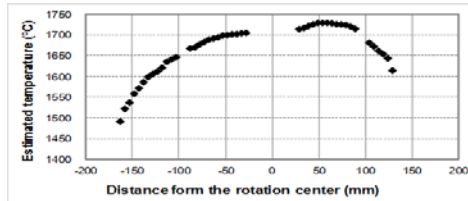
ここまでは比較的広い領域でのマクロ評価を実施した。つぎに微小領域での比較を実施した。図Ⅲ.2.3.1-90 に同一箇所放射光トポ像と溶融 KOH 顕微鏡像の比較を示す。放射光トポ像で赤丸は TSD を示し、青丸は BPD を示す。この領域において溶融 KOH 顕微鏡像との一致を確認した。なお、青丸で示す位置の溶融 KOH 顕微鏡像は BPD が TED に変換されている。また、矢印で示す TED 列を有する界面転位と同じ個所に溶融 KOH でペアアレイのピット列が観察された。微小領域の観察では放射光トポの TED 列と溶融 KOH 顕微鏡像のペアアレイは一致するが、前述したようにマクロな領域の評価ではこれらの数値は一致していない。この原因は不明であり、今後の詳細な評価が必要である。

<<ウエハサイズ依存性>>

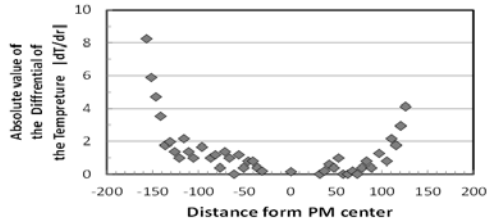
界面転位はウエハ内の温度傾斜により発生するという報告がなされている⁵⁾。ウエハ内の温度傾斜はチャンバー内の温度分布とウエハの径により変化することが想定される。また、3 インチと 150mm ウエハではウエハ厚みも異なるため、界面転位に対する感度が異なると考えられる。そこで、ウエハホルダー内の位置を同一とし、3 インチウエハと 150mm ウエハの比較を実施した。図Ⅲ.2.3.1-91 に装置概要とチャンバー内温度分布、チャンバー内の dT/dr 分布およびウエハ配置の関係を示す。3 インチに関してはウエハホルダーの直径方向に 2 枚並べることで見なし 150mm とし、チャンバー内温度分布に対する位置を合わせた。これによりチャンバー内の各温度領域は 3 インチと 150mm の両方を比較することができる。図Ⅲ.2.3.1-92 にそれぞれに対する界面転位分布を示す。色の濃い部分は界面転位本数が多いことを示している。150mm ウエハはウエハの中心近傍に界面転位の発生が確認できるが、3 インチウエハではウエハホルダー内の位置に依存せず界面転位は発生していない。これから界面転位に関しては大口径化で顕著になる課題であることが分かる。



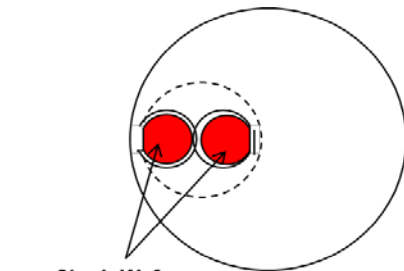
(a) 装置概要



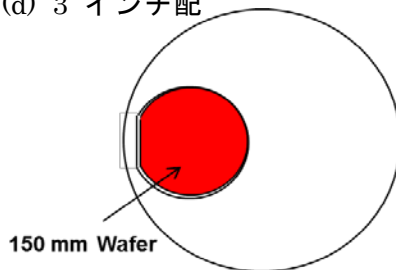
(b) チャンバー内温度分布



(c) dT/drのチャンバー内分布

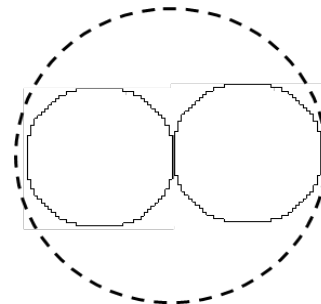


3inch Wafers
(d) 3 インチ配

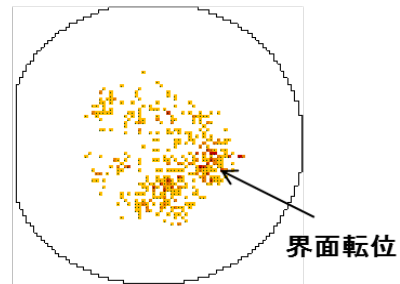


150 mm Wafer
(e) 150mm 配置

図Ⅲ. 2. 3. 1-91 ウエハ径比較方法



(a) 3 インチウエハ



(b) 150mm ウエハ

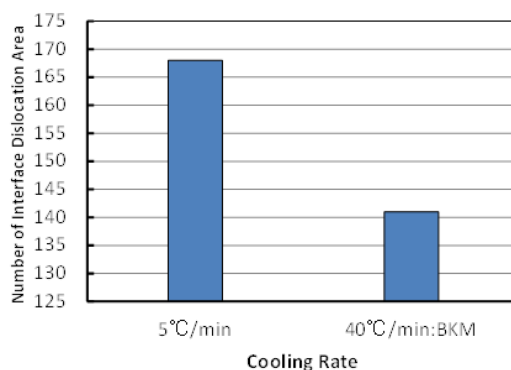
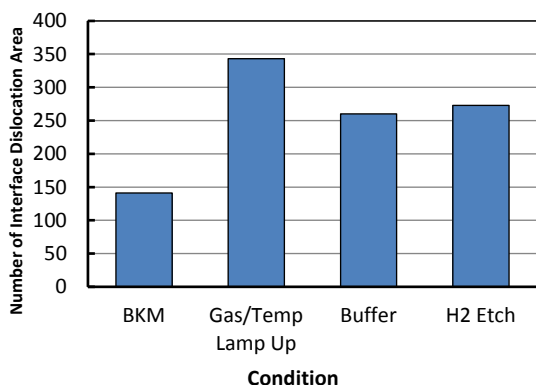
図Ⅲ. 2. 3. 1-92 界面転位分布

<<プロセス対策>>

ここではエピタキシャル成長条件による界面転位抑制を検討した。

まずエピタキシャル成長ステップの前処理による改善を試みた。通常の条件である昇温後に原料ガス導入、バッファー層無し、エッチングステップ無しに対して、(1)原料ガスと温度を同期して上昇、(2)高濃度($1 \times 10^{18} \text{cm}^{-3}$, $0.8 \mu\text{m}$)バッファー層、および(3)

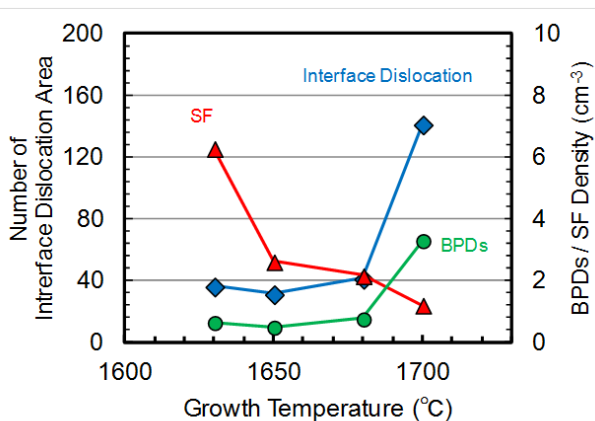
水素エッチング(1700°C,18分)である。この結果を図Ⅲ.2.3.1-93に示す。いずれの方法においても界面転位を抑制することができなかった。次にエピタキシャル成長後の降温レートの変化を試みた。通常が40°C/minに対して、5°C/minまで低下した。この結果を図Ⅲ.2.3.1-94に示す。降温レートを低下すると逆に界面転位が増加した。これは降温レートを早くすることにより界面転位発生を抑制する可能性を示唆している。しかし、現状の装置は自然冷却(一部、キャリア水素ガスによる空冷)であり、これ以上の冷却速度上昇には水冷機構追加等の改造が必要である。



図Ⅲ.2.3.1-93 界面転位のエピ前処理依存性

図Ⅲ.2.3.1-94 界面転位のエピ後降温レート依存性

次に成長温度の低温化を検討した。図Ⅲ.2.3.1-95に界面転位、BPD および積層欠陥の成長温度依存性を示す。なお、本実験に際しては同じブール番号の基板を使用しており、BPD 数は BPD から TED への変換率の逆数と相関を持つ。成長温度を1680°C以下へ低温化することにより、界面転位の発生を抑制することができる。また、BPD 数も減少しており、BPD から TED への変換率も向上していることが分かる。一方で積層欠陥は低温化により増加する。これは別章に記載した結果と一致する。したがってこれらはトレードオフの関係である。これらを両立するためには1665°C程度とすることが妥当である。しかしながら、成長温度の低温化を実施しても界面転位発生を“0”とすることはできない。



図Ⅲ.2.3.1-95 界面転位、BPD および積層欠陥の成長温度依存性

ここで、界面転位対策として成長温度を1665°Cとした時の条件を表Ⅲ.2.3.1-9に結果一覧を表Ⅲ.2.3.1-10に示す。表Ⅲ.2.3.1-6のBKMと比較しても遜色がない結果が得

られている。

表Ⅲ. 2. 3. 1-9
界面転位対策条件

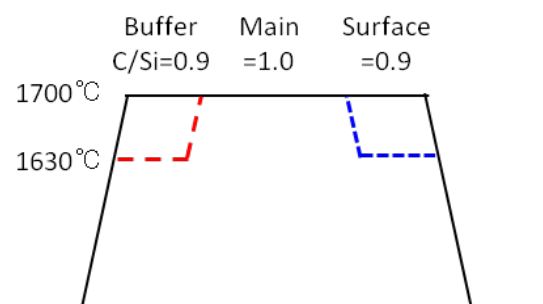
Recipe Name	A_Si_IDs
Temp. (°C)	1665
Press. (kPa)	8.8
H ₂ (slm)	156
10%SiH ₄ (sccm)	750
10%C ₃ H ₈ (sccm)	250
(C/Si ratio)	1.0
10%N ₂ (sccm)	20
Time (min)	60

表Ⅲ. 2. 3. 1-10 界面転位対策条件結果一覧

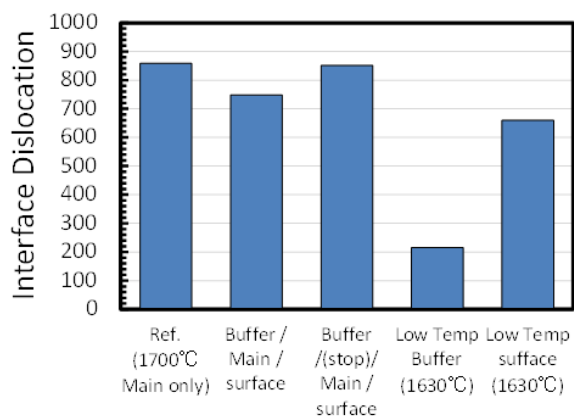
項目	最終目標	結果
同時処理枚数	3枚	3枚
成長レート	5 μm/h 以上	5.6 μm/h
均一性	± 5%	± 4.1%
ウエハ間均一性	-	0.7%
ドーピング濃度	1.0E16 cm ⁻³	6.9E15 cm ⁻³
均一性	± 10%	± 7%
ウエハ間均一性	-	1.0%
欠陥密度: Candela (killer/Carrot)	0.5 cm ⁻² 以下	0.26 / 0.35 cm ⁻²
欠陥密度: SICA (Triangular/Carrot)	-	0.50 / 0.74 cm ⁻²
ダウンフォール: SICA	-	0.10 cm ⁻²
HAZE	-	5.1
BPD→TED変換率	-	NA

上記により成長温度の低温化が界面転位対策に有効であることが分かった。しかしながら、エピ成長の初期、中期、終期のいずれが界面転位発生および抑制に寄与しているかが不明であった。そこで、エピ成長を(a)バッファー層領域 (C/Si=0.9, 2μm)、(b)メイン層領域 (C/Si=1.0, 12μm)、および表層領域 (C/Si=0.9, 2μm) に分けてバッファー層と表面層の温度を変化させることにより、界面転位発生ステップを明確にすることを試みた。実験レシピの温度変化概念図を図Ⅲ.2.3.1-96に示す。

図Ⅲ.2.3.1-97 から 1-99 にそれぞれ界面転位、BPD および積層欠陥の条件依存性を示す。なお、本



図Ⅲ. 2. 3. 1-96 実験レシピの温度プロファイル



図Ⅲ. 2. 3. 1-97 界面転位のステップ条件依存性

実験においても同一ブール番号のウエハを用いていることから BPD 数により BPD-TED 変換率を議論することができる。界面転位に関してはバッファー層を低温化した条件のみで低減が観察された。これから本研究における界面転位はエピ成長の初期で発生していることが分かる。また、低温バッファー技術が界面転位抑制技術として有効であることが分かった。一方、BPD および積層欠陥は界面転位と異なる依存性が見られた。BPD はバッファー層、表面層のいずれを低温化しても大幅な低下がみられる。これから BPD から TED への変換はエピ/基板界面だけではなく、エピ成長中のあらゆる場所で発生することと低温処理のステップを導入することにより変換率を向上できる可能性がある。積層欠陥についてはバッファー層を低温化することにより増加した。これはバッファー層を低温化することに伴ってエピ前の温度が低くなり、水素エッチング効果が減少したと考えられる。水素エッチングステップの導入等により改善できると考えられる。

以上から、低温バッファー技術で界面転位を抑制可能であることが見出されたが、“0”にすることはできない。

エピタキシャル成長条件による界面転位抑制は一定の効果を有するが、“0”にすることはできなかった。そこで、界面転位発生に関して詳細に検討を行った。まず、ウエハホルダー内の配置を変更して、チャンバー内の温度分布との関係を調べた。図 III.2.3.1-100 に実験方法を示す。150mm を 3 枚配置できる標準位置とウエハホルダー中心に 1 枚を配置した場合の比較を行った。

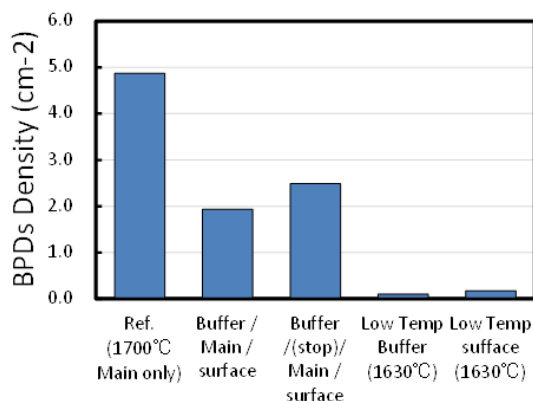


図 III. 2. 3. 1-98 BPD のステップ条件依存性

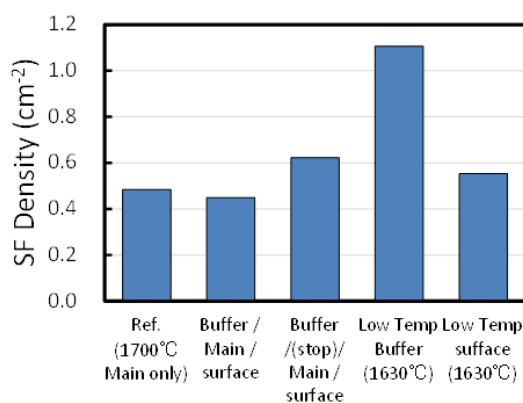
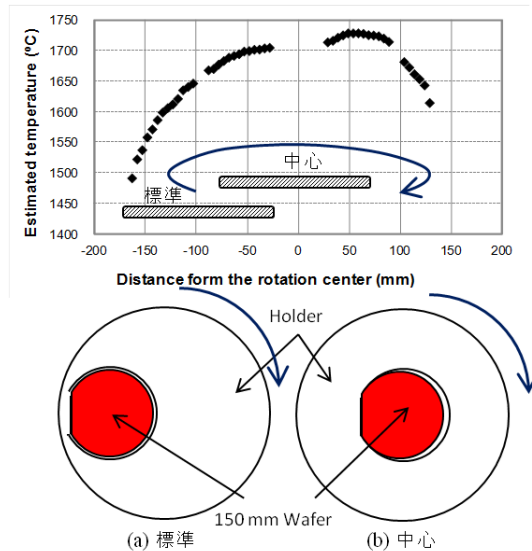


図 III. 2. 3. 1-99 積層欠陥のステップ条件依存性

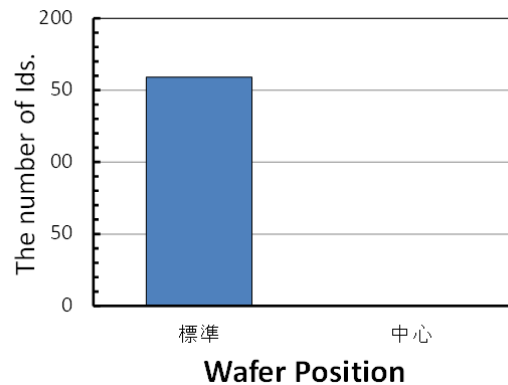
界面転位評価結果を図Ⅲ.2.3.1-101に示す。標準位置では界面転位が発生しているのに対して、ウエハホルダー中心に配置した場合には界面転位“0”を実現することができた。

この原因を考察する。まず、図Ⅲ.2.3.1-100に示すようにウエハ中心の温度が大きく異なる。その値は表Ⅲ.2.3.1-11に示すように中心の方が70°C程度高温である。しかし、図Ⅲ.2.3.1-95に示した結果では成長温度を高くすると界面転位が増加するため、矛盾する。一方でウエハの端と中心の温度差は中心配置が45°Cであるのに対して通常配置では210°Cと非常に大きい。ウエハホルダーは回転しているために常にこの温度差にさらされているわけではないが、ガスのイン側を通る場合には大きな温度差が発生していることとなる。一方でX. Zhang等によりウエハ面内で温度差を形成した場合には高温部分で界面転位が発生することがZhang等により報告されている⁵⁾。これと同じメカニズムを考えた場合、標準配置のウエハはウエハホルダー端(1st OF側)と比較して中心方向(反OF側)が高温となるため、図Ⅲ.2.3.1-102に示すような分布となるはずである。しかし、図Ⅲ.2.3.1-92(b)に示すように本研究

においてはウエハの中心領域に界面転位が集中する。したがって、チャンバー内の温度傾斜のみでは説明することができない。



図Ⅲ.2.3.1-100 ウエハ配置位置比較方法

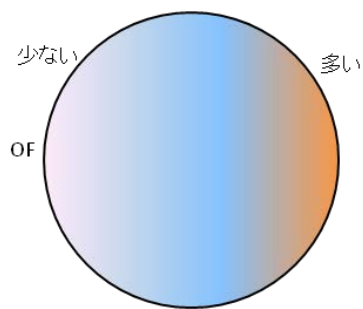


図Ⅲ.2.3.1-101 ウエハ配置位置比較結果

表Ⅲ.2.3.1-11 ウエハ配置位置による温度比較

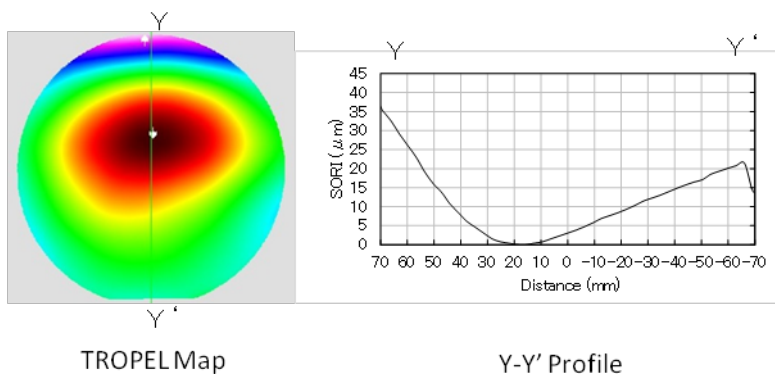
	標準	中心
ウエハ中心温度	1650°C	1720°C
温度差	210°C	45°C

そこで、ウエハ中心と外周の差について、ウエハ形状に着目した。実験に使用しているウエハは Cree 社製であり、図 III.2.3.1-103 に示すように凹型に大きく反っている。このように凹型であると以下の 3 点が平坦な場合と異なることが想定される。想定されるメカニズムを図 III.2.3.1-104 に示す。(1)ウエハ中心のみがウエハホルダーに接するためウエハホルダーからの加熱変化、(2)ウエハ裏面の外周にエピ成長が形成されることによるストレス変化、および(3)ウエハ裏面へのキャリア水素ガスの回り込みによる裏面周辺の冷却状況変化である。(3)について少し詳細に説明する。図



図III. 2. 3. 1-102 チャンバー内温度分布から想定される界面転位分布

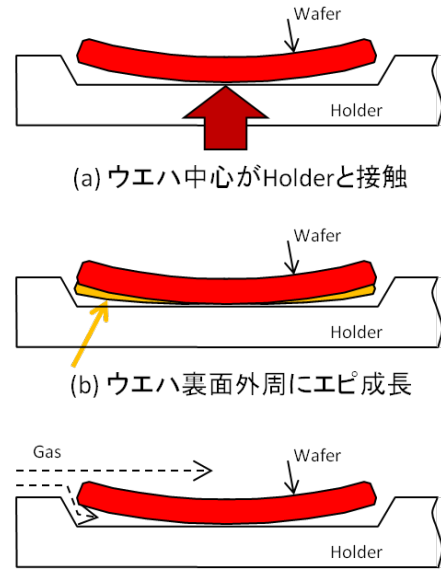
III.2.3.1-105 に示すようにウエハが凹型であると、ガスのイン側(ウエハホルダー外周)から加熱が不足したキャリア水素ガスが裏面に回り込む。ウエハは同心円上であるため、裏面に回り込んだキャ



図III. 2. 3. 1-103 ウエハ形状

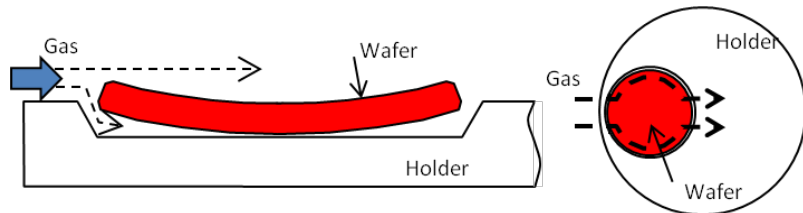
リア水素ガスはウエハ裏面の外周を流れてアウト側(ウエハホルダー中心)から排出される。ウエハ裏面を流れている間は固定サセプタからの加熱が無い場合、ウエハ上面を流れる場合と比較して低温のままウエハ外周を冷却すると考えられる。

これまでの結果からウエハホルダーの中心に配置した場合は図Ⅲ.2.3.1-101 に示したように界面転位の発生が無い。上記の推定メカニズムのうち、(2)裏面エピ成長を考えると、中心配置ではウエハ裏面の外周に均等にエピ成長と考えられ、標準配置ではウエハホルダーの中心側と端側で異なると考えられる。この場合、中心配置の方がウエハ中心と端のストレスがどの方向に対しても同じとなり、より中心に界面転位が発生すると考えられ、標準配置ではウエハの中心から界面転位の発生位置が偏心すると考えられる。しかし、界面転位はウエハ中心に発生していることから、(2)のメカニズムは実際

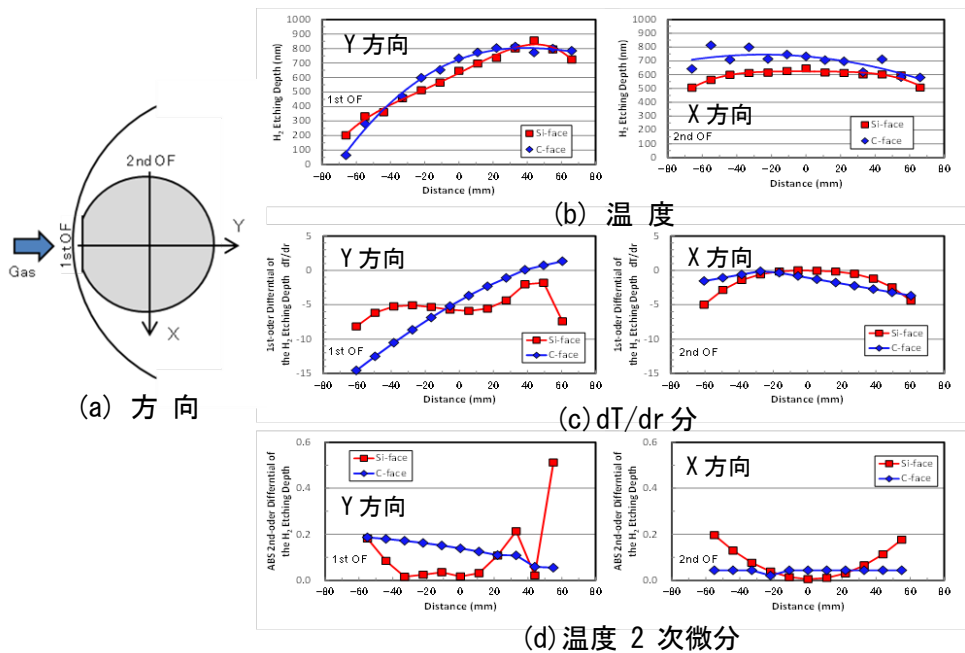


図Ⅲ. 2. 3. 1-104 推定メカニズム

を説明することはできない。他方、(1)と(3)については中心配置と標準配置の比較では分離することが困難であ



図Ⅲ. 2. 3. 1-105 推定メカニズム (c)



図Ⅲ. 2. 3. 1-106 界面転位評価方法比較

り、ウエハ形状とチャンバー内温度分布の相互作用により界面転位が発生していると考えられる。

これらの推定メカニズムではウエハの中心と外周で温度差が発生していると考えている。これを検証するために 150mm ウエハの Si 面(凹型)と C 面(凸型)を用いて温度分布を調べた。本検証は 150mm ウエハを使用して、通常のエピタキシャル成長と同様にホルダーを回転させている。また、温度校正レシピを使用したため、エピ成長条件の 1700°C に対して 1630°C と低温で実施している。温度測定はエピ膜に対する水素エッチング量から換算しており、詳細は 4° オフ C 面の研究結果に詳述する。図 III.2.3.1-106 に結果を示す。C 面(凸型)についてはばらつきが大きい最外周でのエッチング量低下は見られない。一方で Si 面(凹型)においてはガス上流側のみではなく、これに垂直方向や下流側においても温度低下がみられている。温度低下量は小さいが、通常のエピタキシャル成長条件である 1700°C まで昇温すると、温度差は大きくなると考えられる。この温度変化の微分値 dT/dr および 2 次微分のチャンバー内分布も同時に示した。 dT/dr およびその変化度合いである 2 次微分値には Si 面と C 面で大きな差があり、この差および温度の絶対値の相互作用により界面転位が発生している可能性がある。

チャンバー内の温度分布を改善することは装置改造等が必要であり、本研究の期間内に実施することはできなかった。そこでウエハ形状による界面転位抑制を検討した。

まず C 面を用いることにより凸型の形状を実現した。エピ条件としては 4° オフ C 面の研究で得られたものを用いた。なお、C 面における界面転位の確認は放射光トポ像と PL 像により実施した。また、本プロジェクトで実現された低 SORI、薄膜ウエハ⁶⁾を用いることにより、平坦形状を実現した。図 III.2.3.1-107 にそれぞれのウエハを用いた際のウエハホルダーとの関係に関するイメ

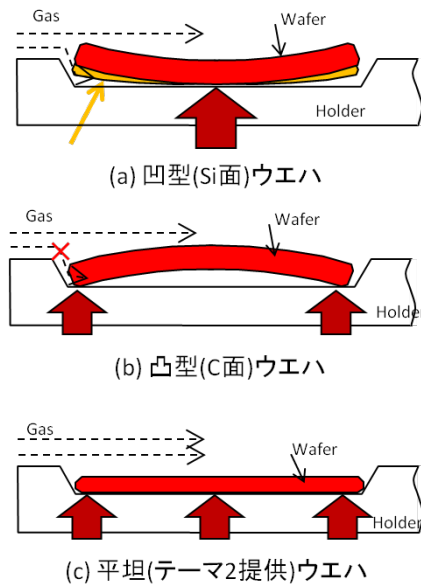


図 III. 2. 3. 1-107 ウエハ形状によるウエハホルダーとの関係比較

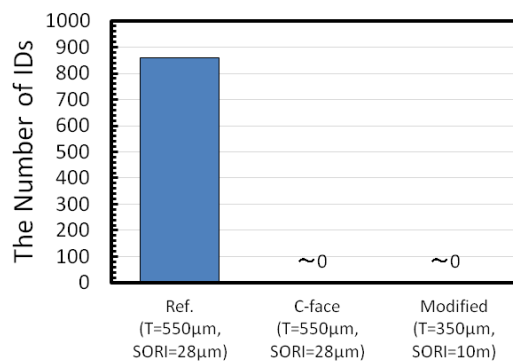


図 III. 2. 3. 1-108 界面転位のウエハ形状依存性

図 III.2.3.1-107 にそれぞれのウエハを用いた際のウエハホルダーとの関係に関するイメ

ージ図を示し、図Ⅲ.2.3.1-108 に結果を示す。上記の推定メカニズムで想定した通り、標準配置においても凸型および平坦形状のウエハを用いることにより界面転位の発生を“0”にすることに成功した。

(d) 高スループット化

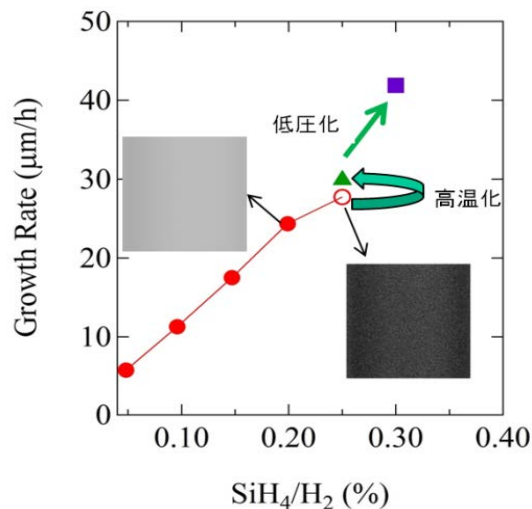
エピタキシャルウエハの高スループット化において成長速度は重要なファクターとなる。ここでは本課題で行った 4° オフ Si 面でのハライドガスを用いない高成長レートの取り組みについて述べる。

近年、SiC のエピタキシャル成長においては HCL や SiHCl₃ といったハライドガスを用いた高速成長化が図られている。

一般にハライドガスを用いることにより気相中でのクラスター形成が阻害され、パーティクル抑制やウエハ上に多くの原料ガスが到達させることができる。このために原料ガスの投入量を増加し、成長レートを高めることができる。しかしながらハライド添加では腐食性ガスである HCl 等に対する配管や除外装置のケアが必要であり高コストとなる。また、ハライドガスを使用したチャンバーをメンテナンスするためにはチャンバーの大気開放前に十分に置換する必要がある。このため非ハライド系で高成長レートを実現することは産業上大変有用であると考えられる。

図Ⅲ.2.3.1-109 に表Ⅲ.2.3.1-9 の条件をベースとした成長速度の SiH₄ 流量依存性を示す。3100sccm(25μm/h)までは 150mm ウエハ全面においてミラー状態の維持を図る事ができる。しかしながら 3900sccm (30μm/h 相当)まで増加するとウエハホルダー外周においてフロスト(曇り)状態の領域が発生した。これを改善するために成長温度を上昇することにより同じ 3900sccm(35μm/h)において全面ミラー状態を実現できた。しかしながら成長圧力が 7kPa 以上であると成長温度を装置の運用限界近くの 1735 °C としても、4700sccm(40μm/h 相当)ではウエハホルダー外周でフロスト状態が発生した。そこで、成長圧力を 4.5 k Pa まで低減した結果、全面においてミラー状態を実現できた。この結果、42μm/h という非ハライド系での高成長レートに関して 150mm ウエハを 3 枚同時処理する状態を実現することができた。

ここで得られた条件によるエピ成長結果の一覧を表Ⅲ.2.3.1-12 に、ウ

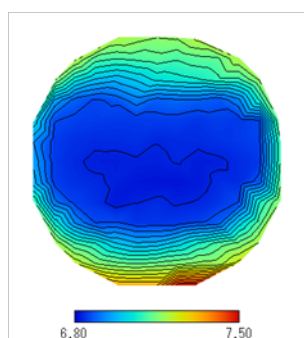


図Ⅲ.2.3.1-109 成長レートの SiH₄ 比率依存性

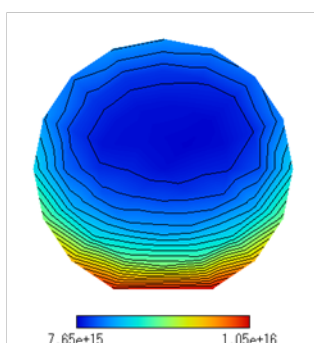
エハ面内分布を図Ⅲ.2.3.1-110 に示す。各種均一性や欠陥密度においてもBKMに対して遜色のない良好な結果であった。

表Ⅲ. 2. 3. 1-12 高成長レート条件による結果

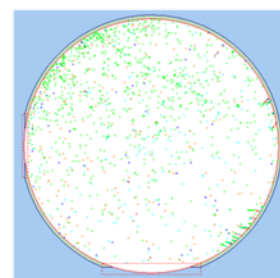
項目	結果
同時処理枚数	3枚
成長レート	41.9 $\mu\text{m/h}$
均一性	$\pm 1.2\%$
ウエハ間均一性	NA
ドーピング濃度	$8.1\text{E}15 \text{ cm}^{-3}$
均一性	$\pm 4\%$
ウエハ間均一性	NA
欠陥密度: Candela (killer/Carrot)	$0.38 / 0.15 \text{ cm}^{-2}$
欠陥密度: SICA (Triangular/Carrot)	$0.6 / 12.6 \text{ cm}^{-2}$
ダウンフォール: SICA	0.09 cm^{-2}
BPD→TED変換率	NA



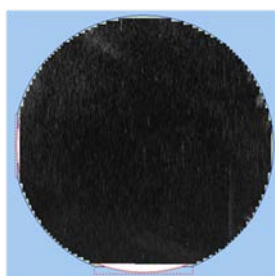
(a) 膜厚分布



(b) ドーピング濃度分布



(c) 欠陥分布(SICA)



(d) 反射損失(SICA)



(e) 表面写真(SICA)

図Ⅲ. 2. 3. 1-110 高成長レート処理結果

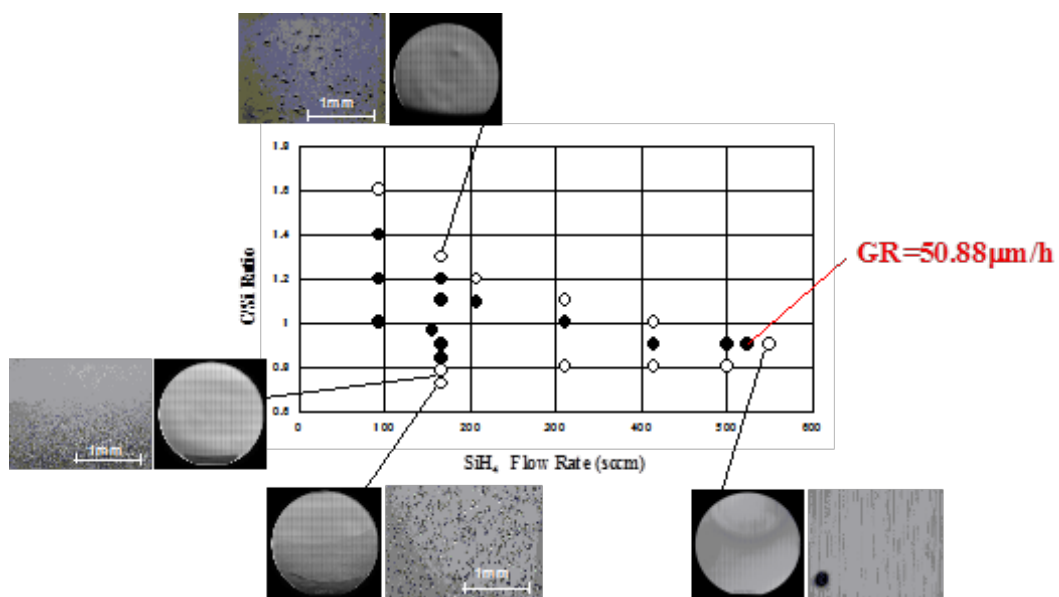
3) 4° オフ C 面での 6 インチエピタキシャルウエハ技術開発

C 面は MOSFET の高いチャネル移動度やトレンチ MOSFET での高耐圧安定性の観点から着目されており、Si 面エピタキシャル成長と並行しての開発が求められていた。しかし C 面特有の課題として、・バックグラウンドキャリア濃度の高いこと、・キャリア濃度の面内均一性の悪さが指摘されており改善が求められている。そこで本開発では、4°オフ C 面の 3.3kV 級 MOSFET 適用を念頭に内部目標として「3 x 6 インチ配置で厚さ均一度±2.5%、濃度均一度±20%、エピ欠陥密度 0.5 個/cm² 以下」を挙げ、4°オフ Si 面の開発で得られた知見も取り込みながら内部目標の実証にむけて開発を行った。

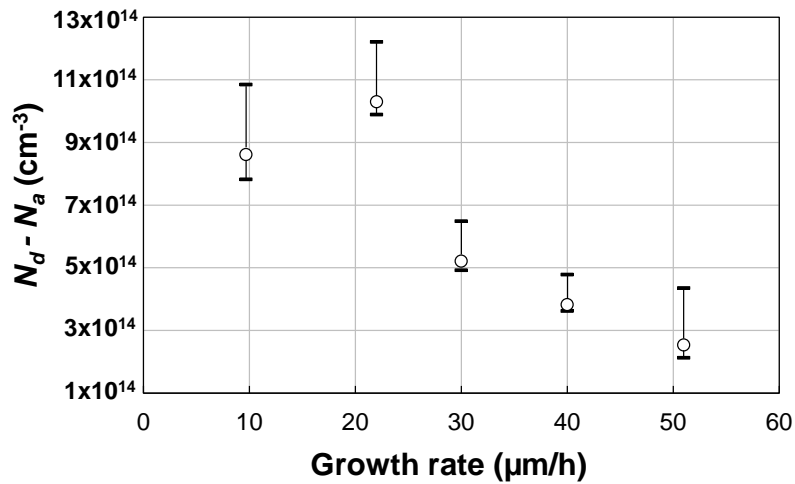
以下、・バックグラウンドキャリア濃度の低減、・キャリア濃度の面内均一性の結果について述べ、最後に・自主目標の実証結果について述べる。

<<バックグラウンドキャリア濃度の低減>>

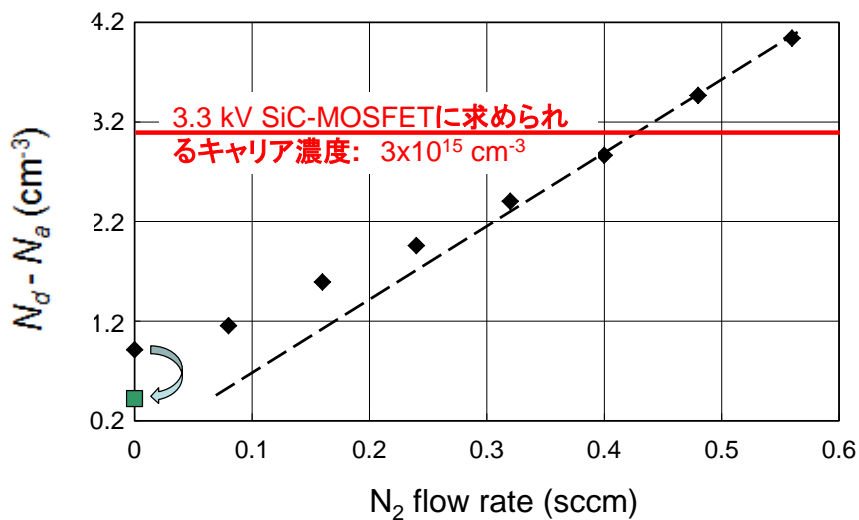
高速成長・低圧力成長の検討により、3.3kV 級 MOSFET に必要なドリフト層に必要なキャリア濃度レベルの制御性は十分に確認することができた^[7]。図Ⅲ.2.3.1-111 に SiH₄ 流量と C/Si 比に対して高速エピ成長が可能なウィンドウを示す。最高 50.9μm/h の成長速度が得られた。図Ⅲ.2.3.1-112 に、高速成長および低背圧成長によるバックグラウンドキャリア濃度低減効果を示す。高速から低背圧成長により、バックグラウンド濃度を低減することができることが分かる。図Ⅲ.2.3.1-113 に上記の結果として得られたドーピング濃度制御性を示す。3.3kV-MOSFET に求められるキャリア濃度 3×10¹⁵cm⁻³ に対し、十分なドーピング制御性が得られていることが分かる。



図Ⅲ. 2. 3. 1-111 SiH₄ 流量と C/Si 比による鏡面成長可能条件と非鏡面部位の写真



図Ⅲ. 2. 3. 1-112 成長速度によるバックグラウンドキャリア濃度の変化



図Ⅲ. 2. 3. 1-113 N₂ ガス添加によるドーピング特性

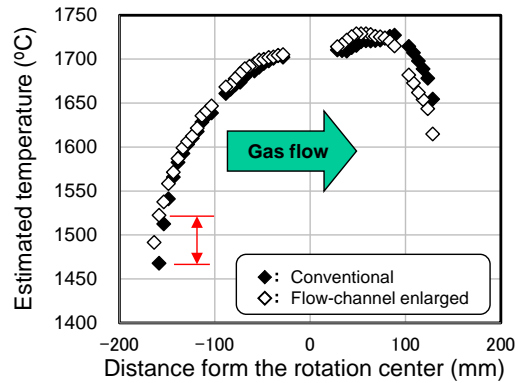
<<キャリア濃度の面内均一性の向上>>

キャリア濃度面内分布を向上させる課題に向けた様々な取り組みを3インチウエハを用いた「みなし6インチ」実験により行った。フローチャネル拡大改造が必要であると判断し、その前後における差異を水素エッチング法（温度と水素エッチング量との相関から温度を求める方法）によって炉内温度分布の差として推定した（図

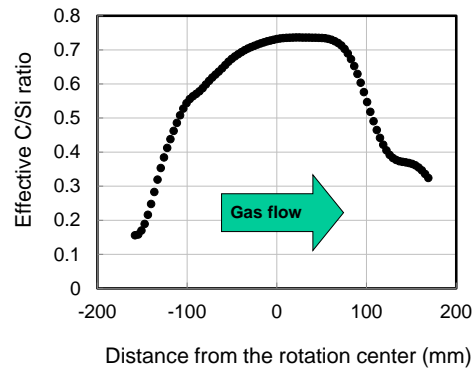
Ⅲ.2.3.1-114)。更にその結果を用いてシミュレーションにより実効 C/Si 比分布に変換した (図Ⅲ.2.3.1-115)。この図から、実行 C/Si 比はフローチャネルの入り口と出口で大きく低下していることが分かる。これは、プロパンの不完全分解によるものであり、これによって n 型ドーパントである N₂ の膜中に取り込まれる量が増加するものと考えられる。

以上の結果より、横型 CVD 装置におけるイン側ガス温度低下の影響が大きいこと、及びウエハ上の実効 C/Si 比を制御することが重要であることを見出した^[8]。

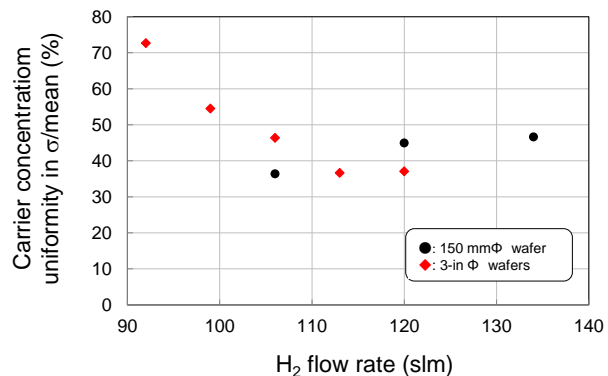
これらの結果を基に、水素流量、C/Si 比、成長速度のキャリア濃度均一性向上条件を抽出した。図Ⅲ.2.3.1-116 に、水素流量の依存性を示す。水素流量を単に減らすだけではキャリア濃度分布改善効果は少なく、むしろ 110slm 以下では分布均一性が悪化することが分かった。図Ⅲ.2.3.1-117 に、C/Si 比の影響を示す。成長速度が高いと C/Si 比 1.15 までは分布改善効果が見えるが、それ以上では悪化することが分かる。これは、別の機構 (三角欠陥の増加) によるものと考えられる。さらにこの図からは、成長速度を低下させると濃度分布の均一性が大幅に改善される傾向にあることが分かる。図Ⅲ.2.3.1-118 は、上記の成長速度依存性をグラフに表したものである。成長速度を若干抑えることによって、濃度分布均一性に大幅な改善が見られることが分かる。



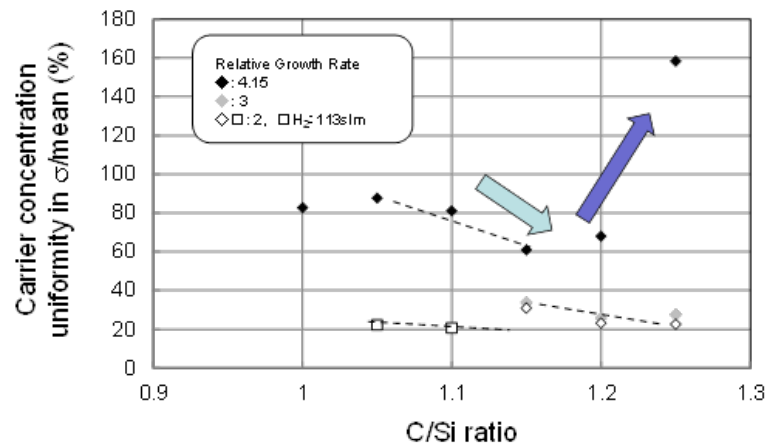
図Ⅲ.2.3.1-114 水素エッチング法により求めた炉内温度分布の改造前後の差



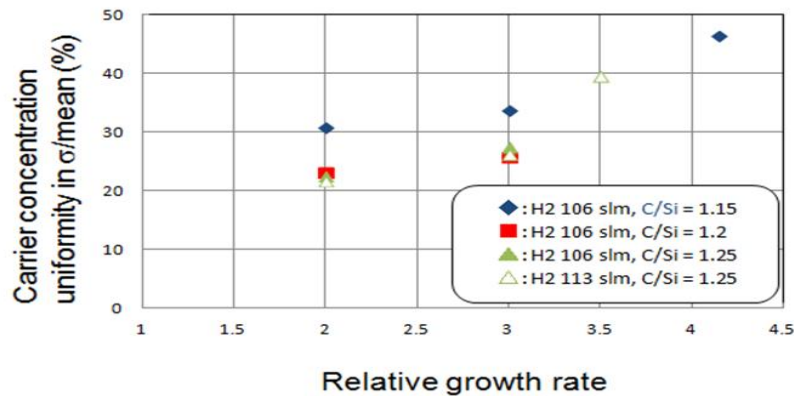
図Ⅲ.2.3.1-115 実行 C/Si 比の計算結果



図Ⅲ.2.3.1-116 キャリア濃度均一性に対する水素流量依存性



図Ⅲ. 2. 3. 1-117 キャリア濃度均一性に対する C/Si 比依存性



図Ⅲ. 2. 3. 1-118 成長速度とキャリア濃度均一性の関係

<<実証結果>>

以上の知見を総合して最適条件で成膜を行った。口径 6 インチ、同時処理枚数 3 枚の 4H-SiC 4°オフ C 面エピタキシャル膜に対して成長速度 13 $\mu\text{m}/\text{h}$ 以上となる 15.8 $\mu\text{m}/\text{h}$ において、膜厚 26 μm (平均値 26.1 μm) で厚み均一性 $\pm 2.5\%$ に対して $\pm 1.1\%$ 、キャリア濃度均一性 $\pm 20\%$ に対して $\pm 18.2\%$ 、エピ欠陥密度 0.5 個/ cm^2 以下 (Candela 評価によるキャロット+ダウンフォール+三角欠陥+積層欠陥をカウント (キャロット欠陥に

表Ⅲ. 2. 3. 1-13 内部目標と結果

項目	内部目標	結果
同時処理枚数	3 枚	3 枚
膜厚	26 μm 以上	26.1 μm
成長レート	13 $\mu\text{m}/\text{h}$ 以上	15.8 $\mu\text{m}/\text{h}$
均一性	$\pm 2.5\%$	$\pm 1.1\%$
ウエハ間均一性	-	
ドーピング濃度		5x14 cm^{-3}
均一性	$\pm 20\%$	$\pm 18.2\%$
ウエハ間均一性	-	
欠陥密度: Candela	0.5 cm^{-2} 以下	0.36 cm^{-2}
欠陥密度: SICA	-	0.24 cm^{-2}
界面転位	-	無し

いわゆるキラ欠陥を加えたもの) に対して 0.36 個/cm² を実証し、内部目標を達成した。

同時に界面転位についても PL イメージングおよび X 線トポグラフィーによる評価を行い、Si 面エピ成長では問題となっていた領域において、C 面では界面転位の発生を認めなかった。

(3) 低オフ角ウエハに対する6インチ対応化技術開発

1) 2° オフウエハ上のエピタキシャル成長技術

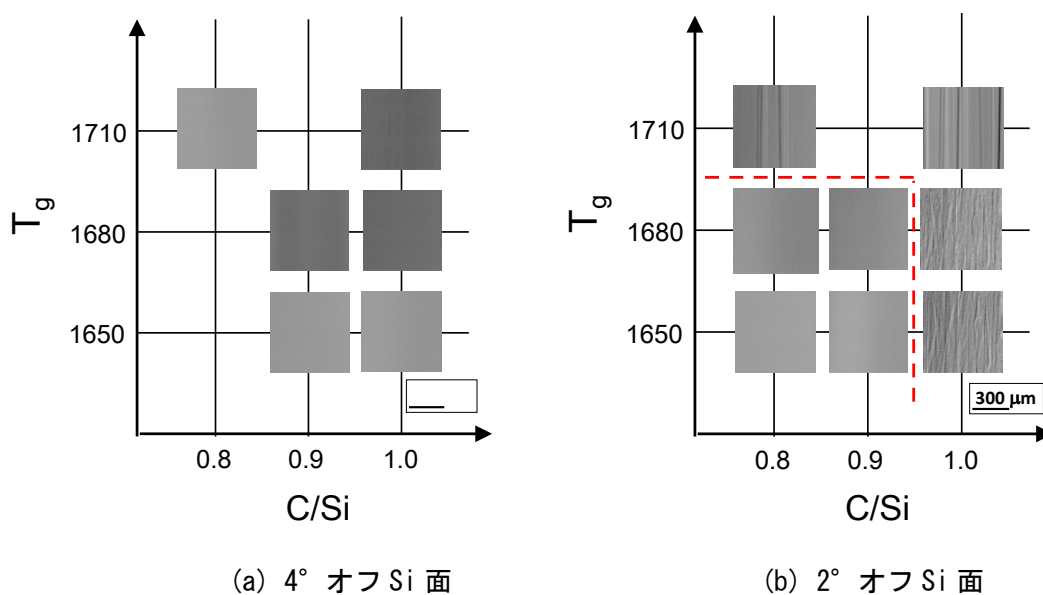
低オフ角 SiC 基板上へのエピ成長技術は、BPD 変換効率の向上およびバルク結晶からのスライス時における材料ロス低減による、信頼性向上および低コスト化を可能とするものとして期待されている。実際、SiC ウエハは2インチでは8° のオフ角を有していたが、3,4インチにおいては4° オフへと低オフ角化してきており、6インチでは2° オフへのさらなる低オフ角化が予想される。本課題では、6インチウエハにおけるさらなる低オフ角化の可能性を見越して、その技術開発を実施した。2° オフの6インチウエハの入手が困難なことから、本課題では「3x6インチに相当する3インチウエハ2枚の見直し6インチ配置で厚さ均一度±5%、濃度均一度±10%、エピ欠陥密度2個/cm²以下」という内部目標を設定、開発に取り組んだ。

以下・成長条件依存性、・三角欠陥低減について述べ、最後に・実証結果を示す。

<<成長条件依存性>>

横型ホットウォール型 CVD 装置を用いて、2°オフ 4H-SiC Si 面基板上にエピタキシャル成長を行った。共焦点微分干渉光学系を有する表面検査装置(Lasertec SICA6X)を用いて表面モフォロジーおよび表面欠陥密度の評価を行った。

まず、良好なエピ表面モフォロジーの得られるプロセスウィンドウを調査した。結果を図Ⅲ.2.3.1-119に示す。4°オフ Si 面上エピに比べ、2°オフ Si 面上エピ成長のプロセスウィンドウは①低 C/Si 比・②低成長温度側に狭くなることが判明した⁹⁾。低オフ角化により、①ステップ密度が低下するため、よりステップフロー成長の促進される



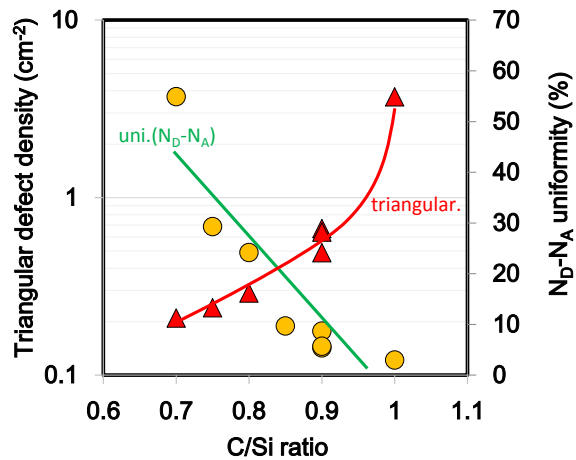
図Ⅲ.2.3.1-119 成長温度および原料 C/Si 比に対する表面モフォロジー変化

低 C/Si 比条件^[10]が必要となること、および②成長開始前の昇温時に発生する bunched step を起点にしてエピ成長時に台形欠陥が拡張し、エピ表面に激しいバンチングが発生すること^[11]が原因と考えられる。

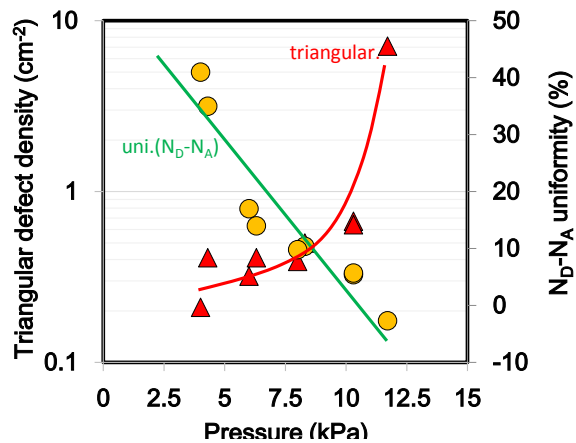
次に成長圧力、原料 C/Si 比、キャリアガス水素流量の3パラメータの寄与を確認したところ、図Ⅲ. 2. 3. 1-120~122 に示すように、これらの3パラメータに対するエピ表面欠陥密度およびキャリア密度面内均一性の変化は、4° オフ Si 面基板上へのエピ成長の場合（図Ⅲ. 2. 1. 61~63）と同様の傾向を有することが判明した。表面モフォロジー悪化に伴う狭プロセスウィンドウ化を除けば、2° オフ Si 面基板上へのエピ成長には4° オフ Si 面基板上エピ成長の知見が適用可能であることがわかった^[9]。

<<三角欠陥低減>>

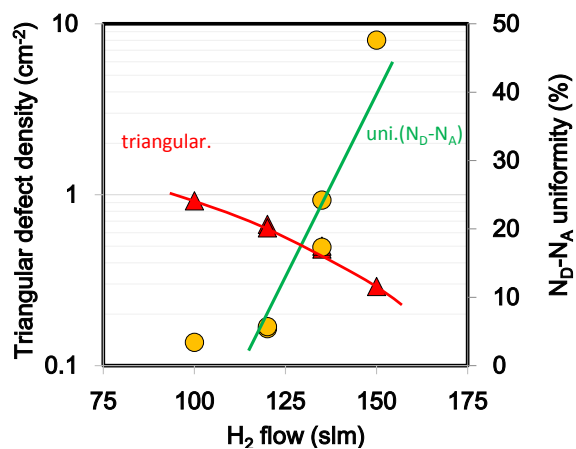
低オフ角化に伴い、ひとつの起点から拡張する三角欠陥の面積が増加するため、低オフ角基板上エピにおいては三角欠陥発生数を抑制する必要がある。成長圧力、原料 C/Si 比、キャリアガス水素流量の3パラメータに対し、三角欠陥密度とキャリア密度の面内均一性はトレードオフの関係となるた



図Ⅲ. 2. 3. 1-120 三角欠陥密度およびドーピング密度面内均一性の原料 C/Si 比依存性



図Ⅲ. 2. 3. 1-121 三角欠陥密度およびドーピング密度面内均一性の成長圧力依存性



図Ⅲ. 2. 3. 1-122 三角欠陥密度およびドーピング密度面内均一性の H₂ キャリアガス流量依存性

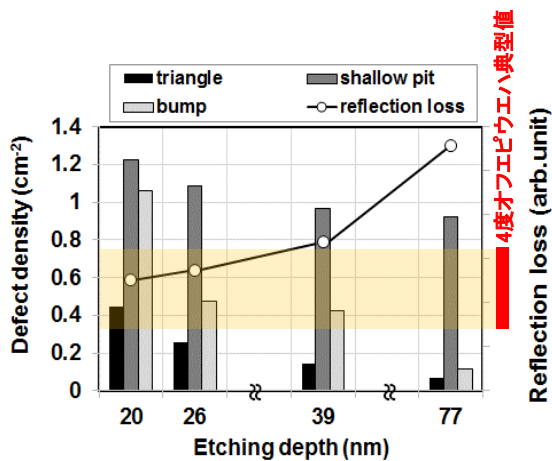
め、上記パラメータの調整のみではエピ膜均一性を維持しつつ欠陥密度を抑制することは困難である。そこで、大部分の三角欠陥が基板/エピ膜界面近傍より発生している

点に着目し、エピ成長開始前の表面エッチング深さ制御、およびバッファ層挿入による欠陥密度低減を試みた。図Ⅲ.2.3.1-123に示すようにエピタキシャル成長前の水素エッチング深さを増加させた場合、貫通転位起因のシャローピット密度にはさほど大きな変化が見られないが、三角欠陥および微小バンプ(隆起)の密度は大幅に低下することが確認された。エッチング前に存在するウエハ表面のパーティクルあるいは加工ダメージ層が除去されること

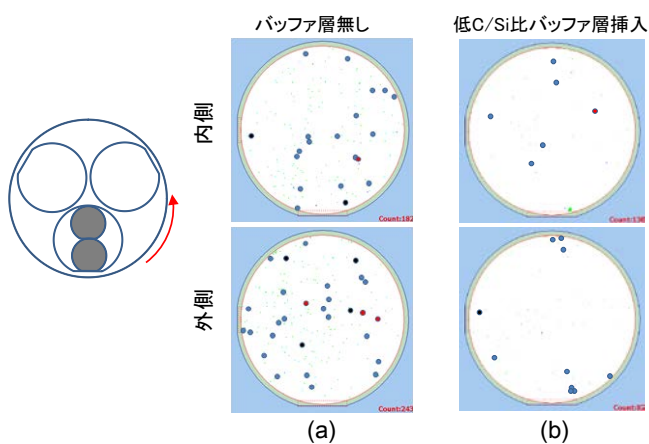
ことで、ウエハ/エピタキシャル成長膜界面近傍での三角欠陥発生確率が低下したことによるものと推測される。しかし、水素エッチング深さの増加により表面モフォロジーが悪化し、三角欠陥密度と表面モフォロジーにトレードオフが見られることが確認された。図Ⅲ.2.3.1-123に見られるように、エッチング深さの増加に伴い、SICA 検査により得られるウエハ表面の反射損失値(HAZE 値)が大きく増加している。

4° オフ Si 面上エピタキシャル膜での典型的な HAZE 値範囲を図Ⅲ.2.3.1-123 中に示している。4° オフ Si 面上エピタキシャル膜と同程度の HAZE 値を再現性良く得るためには、エッチング深さを 30nm 未満に抑制する必要がある。

以上より、水素エッチング深さの増加は表面三角欠陥密度の低減に効果的である一方、表面モフォロジーの悪化を伴うことがわかった。これまでの 2° オフ Si 面上エピ



図Ⅲ.2.3.1-123 エッチング深さとエピタキシャル膜表面欠陥密度の関係



図Ⅲ.2.3.1-124 見做し6インチ 2度オフSi 面上エピタキシャル膜の欠陥分布。(a)バッファ層無し、(b)低C/Si比バッファ層挿入構造

タキシャル成長実験における水素エッチング深さは、リアクタコンディションや成長レシピの差異を考慮しても 15-30nm の範囲内であると推測される。そのため、水素エッチング深さ制御のみで、良好な表面モフォロジーを維持しつつ、現状よりも三角欠陥密度を低減させることは困難である。

そこで図Ⅲ.2.3.1-120 に示すように低 C/Si 比で三角欠陥が大きく低減できることに注目して低 C/Si 比バッファ層を導入し、その後、均一性が良好になる成長条件での成長を行った。図Ⅲ.2.3.1-124 にその結果を示す。良好な表面モフォロジーおよびキャリア密度均一性を維持しつつ三角欠陥密度を低減させることができ^[12]、内部目標を大幅に上回る、4°オフ Si 面上エピ膜と同等品質の 2°オフ Si 面上エピ成長技術の開発に成功した。

<<実証結果>>

横型 CVD 装置を用いて 2°オフ Si 面ウエハ(3 インチウエハ 2 枚並列による見做し 6 インチ)上へのエピタキシャル成長技術の開発を行った。

その結果、以下の結果が得られた。

- 150mm 径ウエハの 3 枚同時処理に相当する見做し 6 インチ配置において、内部目標を大幅に上回る特性を得た。4°オフ Si 面上と同等の品質を得ることができた。ウエハコスト削減およびデバイス特性向上に有効な、2°オフ Si 面エピタキシャル成長の実用可能性を示した。

表Ⅲ. 2. 3. 1-14. 2 度オフ Si 面の内部目標および結果

項目	内部目標	結果
同時処理枚数 (1500Φ相当)	3枚	3枚
膜厚	-	10.2 μm
成長レート	-	9.8um/h
膜厚均一性	±5%	± 0.6%
ドーピング濃度	-	1.0x10 ¹⁶ cm ²
均一性	±10%	± 3.5%
エピ欠陥密度: Candela	2/cm ² 以下	0.16/cm ²
エピ欠陥密度: SICA	-	0.21/cm ²

- 4°オフ Si 面に比べ良好な表面モフォロジーの得られる成長温度および投入原料 C/Si 比のプロセスウィンドウが低温側・低 C/Si 側に狭くなることを見出した。
- 三角欠陥およびキャリア密度面内均一性の成長パラメータ(投入原料ガス C/Si 比、成

長圧力およびキャリア水素ガス流量)依存性は、4°オフ Si 面上エピと同じ傾向を示すことを見出した。

- 低 C/Si 比バッファ層の挿入により、2°オフ Si 面上エピタキシャル膜の面内均一性を損なわずに表面欠陥密度を大幅に低減できることを見出した。

2) 微傾斜基板上的エピタキシャル成長における大口径化技術

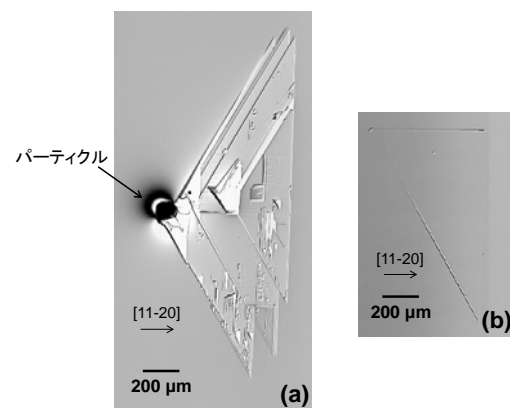
1度以下の微傾斜角を有するSiC基板上へのエピタキシャル成長は理想的なエピタキシャル膜として、トレンチMOSFETの異方性改善や酸化膜界面特性の向上、基底面転位の低減、ウエハ切り代のさらなる低減など多くのメリットがあるが、エピタキシャルウエハとしては表面平坦性、多形を含む表面欠陥、成長速度、残留不純物濃度等多くの課題がある。本課題では、オフ角の素子特性への影響が大きいとされる3.3kVトレンチMOS-FETを念頭に素子化プロセスへの適応が可能な4インチウエハにおいて「3x4インチ配置で厚さ均一度±5%、濃度均一度±20%を $3 \times 10^{15} \text{cm}^{-3}$ で実現」という内部目標を設定、開発を実施した。加えてエピ欠陥の発生の原因を究明し、成長速度8 $\mu\text{m/h}$ 以上において、その密度低減を目指した。

以下・欠陥低減と低残留キャリア濃度の両立並びに・微傾斜エピタキシャル膜における基底面転位密度に付いて述べた後、最後に・実証結果について述べる。

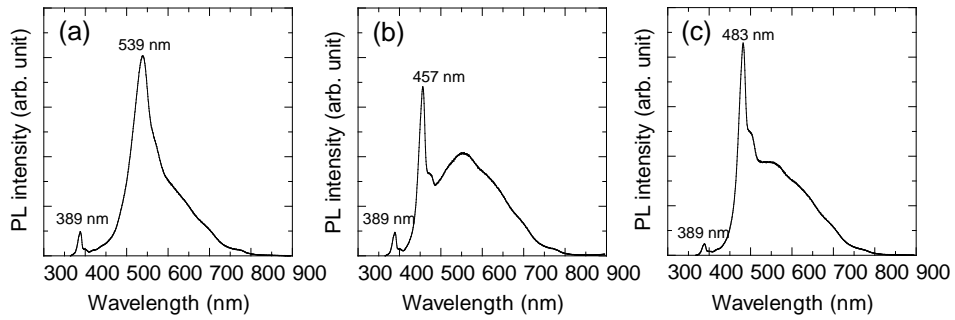
<<欠陥低減と低残留キャリア濃度の両立>>

均一性がチャンバー内の温度分布に大きく影響を受けることを見出し、ウエハの設置位置を工夫することで均一性の向上を達成した。欠陥については、Si面では3C-SiCの核発生が原因であり、吸着原子の拡散促進により欠陥密度を低減することができた^[13]。

一方C面成長では、図III. 2.3.1-125に示すように発生起点と考えられるパーティクルが観察される鈍角三角形の表面欠陥と、直角三角形の表面欠陥が発生していることが分かった。これらの表面欠陥の種類判別を行うためにPL測定を行ったところ、鈍角三角形の表面欠陥については図III.2.3.1-126(a)に示すように4H-SiCの存在を示す389 nmの発光の他に3C-SiCの存在を示す539 nmの発光が確認でき、この表面欠陥は3Cインクルージョンであることが分かる。直角三角形の表面欠陥については図III.2.3.1-126(b)、(c)に示すように389 nmの発光以外に457 nmおよび483 nmの発光を確認することができる。このように直角三角形の表面欠陥には、異なる2種類の表面欠陥が存在することが分かる。457 nmおよび483 nm付近の発光を示す欠陥としては、ショックレー型積層欠陥とフランク型積層欠陥の両方が報告されている。そこで、異なる2つの回折ベクトル ($g=[11\cdot2\cdot8]$ 、 $[-1\cdot12\cdot8]$)を用いてX線トポグラフ測定を行い、こ



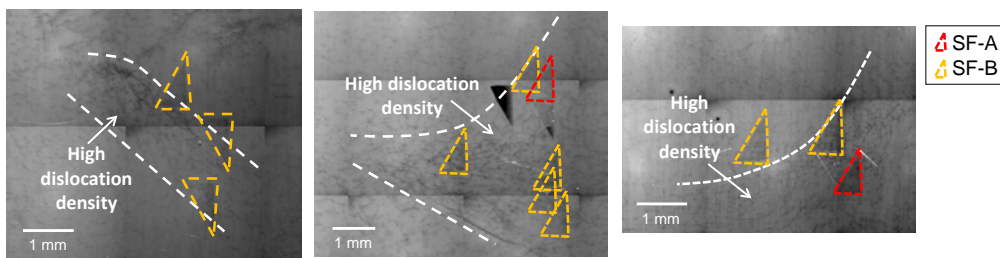
図III. 2.3.1-125 微傾斜C面成長において発生する表面欠陥の共焦点微分干渉顕微鏡像



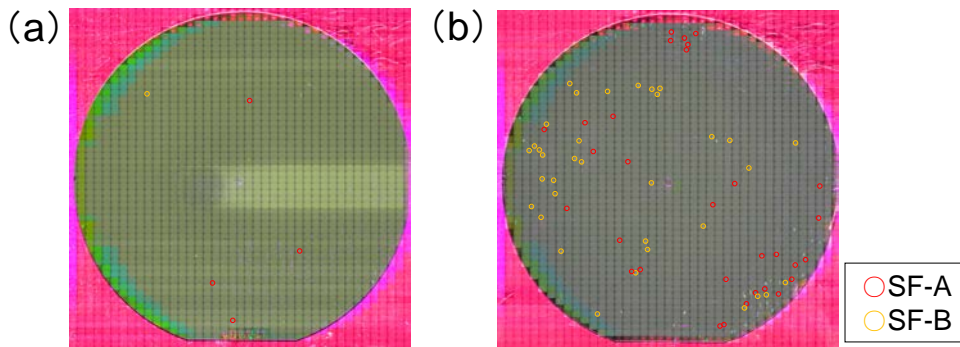
図Ⅲ. 2. 3. 1-126 微傾斜C面成長において発生する表面欠陥のPLスペクトル
 ((a) 鈍角三角形、(b)・(c) 直角三角形)

これらの欠陥と4H-SiCの積層部分との境界の転位を観察することにより、ショックレー型積層欠陥かフランク型積層欠陥かの判断をおこなったところいずれもフランク型の積層欠陥であることが分かった。

このフランク型積層欠陥と基板の転位密度との相関をしらべたところ図Ⅲ.2.3.1-127に示すように白点線で示している基板の転位の集中領域にフランク型積層欠陥が高密度に発生していることが分かった。



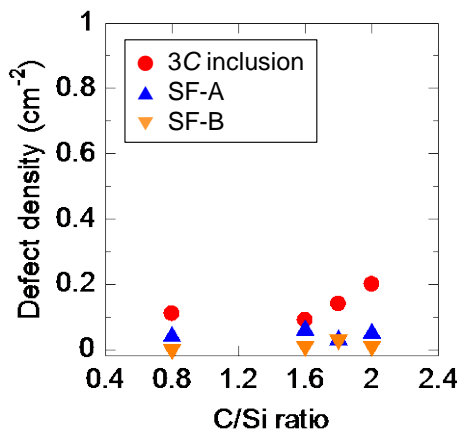
図Ⅲ. 2. 3. 1-127 フランク型積層欠陥AおよびBが高密度に発生している領域の検出波長750 nm以上のときのPL像



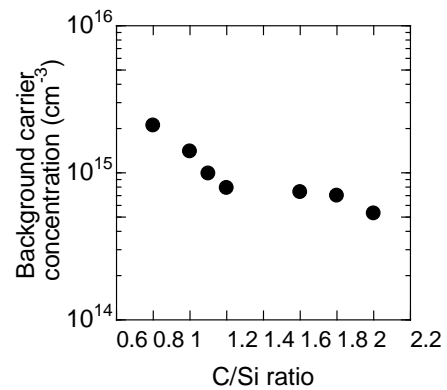
図Ⅲ. 2. 3. 1-128 (a) 基板Ⅰおよび(b) 基板Ⅱ上に成長したエピタキシャル膜のPLマッピング像

これらのことから、フランク型積層欠陥 A および B の密度は、C/Si 比などの成長条件による変化よりも、基板の転位分布による変化のほうが大きいことが分かった。すなわち、C 面では基板の転位分布が重要であり、基板を正しく選定すれば欠陥密度が低減することが分かった。

図Ⅲ.2.3.1-128 にエッチピット密度が異なる基板上に成長したエピタキシャル膜の PL マッピング像を示す。図中の基板 I、基板 II はエッチピット密度がそれぞれは $8.3 \times 10^3 \text{ cm}^{-2}$ および $4.1 \times 10^3 \text{ cm}^{-2}$ 同程度であるが、基板 I は転位が均一に分布しているのに対し、基板 II では転位の集中領域が存在していた。その結果、図Ⅲ.2.3.1-128 に示すように転位が均一に分布しているウエハを用いることによりフランク型積層欠陥の発生を抑えることが可能である^[4]。その結果、成長ウィンドウが広がり図Ⅲ.2.3.1-129、図Ⅲ.2.3.1-130 に示すように、高 C/Si 成長においても欠陥の発生を抑制しながら C 面特有の課題であった不純物 N_2 の取り込みの問題も解決することができた。



図Ⅲ.2.3.1-129 3C インクルージョン、フランク型積層欠陥 A および B のそれぞれの密度と C/Si 比の関係



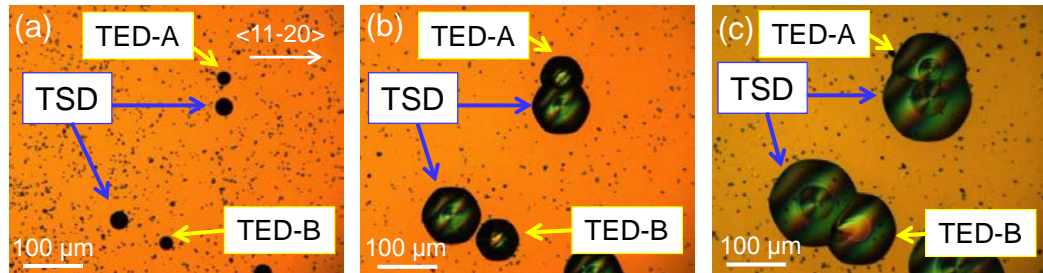
図Ⅲ.2.3.1-130 バックグラウンドキャリア濃度と C/Si 比の関係

<<微傾斜エピタキシャル膜における基底面転位密度>>

低オフ角化の利点として、バルクの基底面転位の貫通刃状転位への変換効率の向上による基底面転位密度の低減が挙げられる。そこで、微傾斜 Si 面成長の基底面転位密度の評価を行った。膜厚は 8-13 μm のものを使用した。

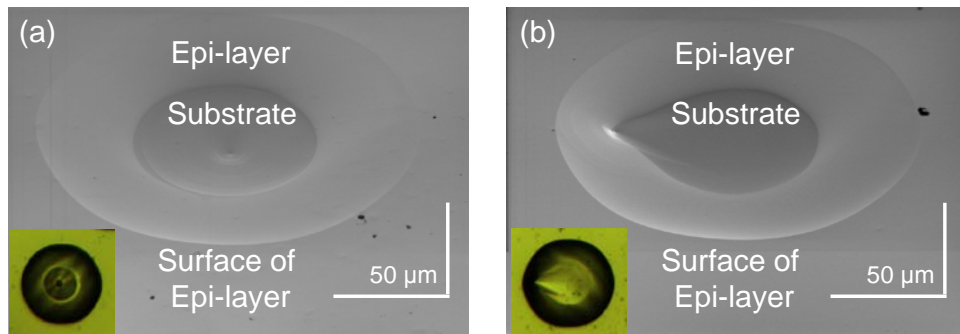
転位評価のために KOH エッチングを行った。図Ⅲ.2.3.1-131 (a)、(b) および (c) に 570 °C で 3、6 および 9 分間のエッチングを行ったあとの同じ箇所の顕微鏡像を示す。3 分間エッチングを行ったときには、螺旋転位を示す比較的大きなピットと、刃状転位を示す比較的小きなピットが確認できる。基底面転位を示す貝殻状のピットはこの範囲では存在しない。2 つの刃状転位 TED-A、TED-B に注目すると、TED-A に関

しては、エッチングが進むとピットの中に丸みを帯びた六角形の輪郭が確認できる。それに対し、TED-Bはエッチングが進むとピットの中に貝殻状の輪郭が確認できる。



図Ⅲ.2.3.1-131 KOH エッチング (a) 3 分間、(b) 6 分間および (c) 9 分間後の顕微鏡像

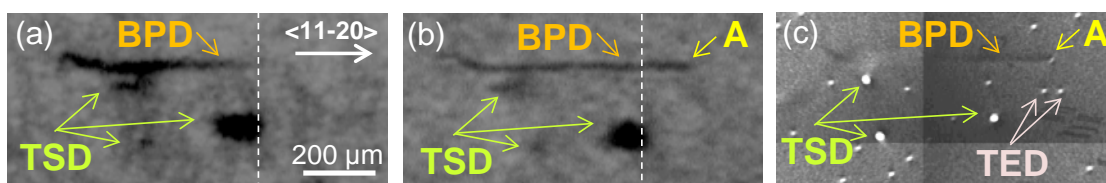
図Ⅲ.2.3.1-132 (a) および (b) に TED-A および TED-B の SEM 像を示す。図Ⅲ.2.3.1-132 で確認できたピットの内側の丸みを帯びた六角形の輪郭や貝殻状の輪郭の中のコントラストは、エピタキシャル膜表面のコントラストと異なる。SEM のコントラストはキャリア濃度によって変化することが報告されており、今回の実験では、基板のキャリア濃度が 18 乗代、エピタキシャル膜のキャリア濃度が 16 乗代であるため、ピットの内側の輪郭の中は、基板表面が見えていると考えられる。このことから、TED-A は、基板の刃状転位がそのまま引き継がれた刃状転位のピットであり、TED-B は、基板の基底面転位が変換した刃状転位のピットであると考えられる。



図Ⅲ.2.3.1-132 (a) TED-A および (b) TED-B の SEM 像

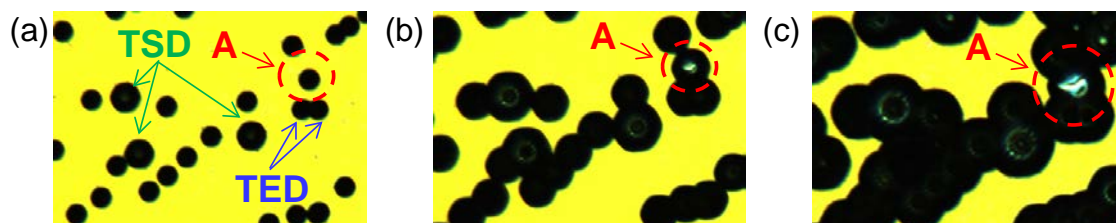
TED-B が基板の基底面転位が変換した刃状転位のピットであることを確かめるために、X 線トポグラフィ測定を行った。図Ⅲ.2.3.1-133 (a) および (b) にエピタキシャル成長前後の透過像 ($g=11\cdot20$) を、(c) にエピタキシャル成長後の反射像 ($g=-1\cdot128$) を示す。透過像の測定には Mo X 線を使用し、反射像の測定には放射光 X 線を使用しており、反射像のほうが透過像と比べて分解能が良い。透過像を見ると、基板の基底面転位が、エピタキシャル成長後には約 100 μm 引き継がれ、図中点 A の位置で途切れていることが分かる。これは、エピタキシャル膜が約 1.5 μm の厚さに成長するまで

基底面転位が引き継がれたことを意味している。反射像を見ると、基底面転位が途切れている点 A の位置には刃状転位が存在していることが分かる。よって、点 A の位置に存在している刃状転位は、基板の基底面転位が変換した刃状転位である。また、基底面転位が変換した刃状転位を 5 つ評価したところ、2 つが基板界面で変換し、残りの 3 つは 1.0-1.5 μm ほど引き継いでから変換していた。



図Ⅲ. 2. 3. 1-133 エピタキシャル成長 (a) 前 (b) 後の透過像 ($g=11-20$) と (c) エピタキシャル成長後の反射像 ($g=-1-128$)

次に、図Ⅲ.2.3.1-133 と同じ箇所のエピタキシャル膜に KOH エッチングを行った。図Ⅲ.2.3.1-134 (a)、(b) および (c) に 570 $^{\circ}\text{C}$ で 6、9 および 12 分間のエッチングを行った表面の顕微鏡像を示す。図Ⅲ.2.3.1-220 中の点 A の位置の刃状転位を赤点線で囲んでいる。これを見ると、点 A の位置の刃状転位は、ピットの内側に貝殻状の輪郭が見える TED-B のピットであることが分かる。これらのことから、TED-B が基板の基底面転位が変換した刃状転位のピットであることが確かめられた。



図Ⅲ. 2. 3. 1-134 KOH エッチング (a) 6 分間、(b) 9 分間および (c) 12 分間後の図Ⅲ. 2. 3. 1-133 と同位置の顕微鏡像

微傾斜 Si 面エピタキシャル膜の基底面転位の刃状転位への変換効率を調べるため、4 インチウエハ全面に KOH エッチングを行い、基底面転位と TED-B のピットの数を数えた。変換効率は、TED-B と基底面転位のピット密度の和に対する TED-B のピット密度となる。基底面転位のピット密度に関しては、4 インチウエハ全面で 18 個という少数だったため、ウエハ全面で算出でき、 0.2 cm^{-2} であった。TED-B のピット密度に関しては、 1 cm^2 の範囲で算出し、 $6.2 \times 10^2 \text{ cm}^{-2}$ であった。その結果、変換効率は 99.97% となり、非常に高い変換効率が得られた。微傾斜成長には、基底面転位密度の低減という利点があることを確認できた。

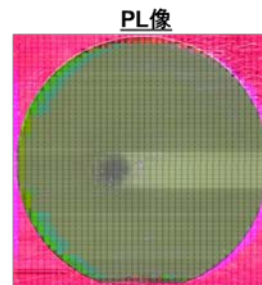
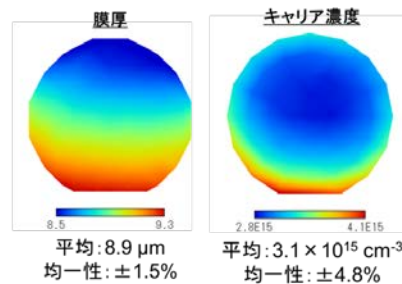
<<実証結果>>

今回詳細は割愛したが Si 面成長では、成長速度が 3.5 $\mu\text{m/h}$ 、膜厚均一性 $\pm 1.5\%$ 、キャリア濃度均一性 $\pm 4.8\%$ と良好な均一性が得られた。成長速度を増加させると、チャンバー内の温度分布のため発生する成長温度の低い部分に、急激に欠陥が発生することが分かり、温度分布の改善が必要であることを見出した。

C 面成長では、成長速度 8.9 $\mu\text{m/h}$ で、膜厚均一性 $\pm 1.5\%$ 、キャリア濃度均一性 $\pm 4.8\%$ 、キャリア濃度 $3.1 \times 10^{15} \text{ cm}^{-3}$ 、欠陥密度 (SICA) 1.8 cm^{-2} と、最終目標を十分に達成した。Si 面、C 面ともに更なる成長速度の向上は必要だが、実用化に必要な 4 インチウエハで 4° オフエピ膜と同等の品質のものが得られ、微傾斜エピ膜の実現可能性を示した。また、低オフ角化による基底面転位密度低減の利点を明確にすることができた。表Ⅲ.2.3.1-15 に内部目標と得られた結果をまとめる。

表Ⅲ.2.3.1-15 3×4 インチ 微傾斜 (1° オフ) 内部目標及び結果

項目	内部目標	結果
膜厚	-	8.9 μm
成長レート	8 $\mu\text{m/h}$	8.9 $\mu\text{m/h}$
膜厚均一性	$\pm 5\%$	$\pm 1.5\%$
残留キャリア濃度	-	$5 \times 10^{14} \text{ cm}^{-2}$
ドーピング濃度	$3 \times 10^{15} \text{ cm}^{-3}$	$3.1 \times 10^{15} \text{ cm}^{-3}$
均一性	$\pm 10\%$	$\pm 4.8\%$
エピ欠陥密度: Candela	-	$0.51/\text{cm}^2$
エピ欠陥密度: SICA	-	$1.8/\text{cm}^2$
積層欠陥(多形)密度	-	$0.1/\text{cm}^2$



3Cインクルージョン密度+フランク型積層欠陥密度
 0.1 cm^{-2}

(4) SiC エピタキシャル成長における成長条件導出のユニバーサル指針

SiC のエピタキシャル成長における成長条件は、使用する CVD 装置やガス種で異なるのはもとより、研究論文において報告される最適な成長条件というものも基準があいまいである。そのため、成長条件は使用する CVD 装置固有の条件となり、SiC のエピタキシャル成長におけるユニバーサルな指針というものを提示することは困難である。

今回本研究開発では、4 度オフ Si 面、4 度オフ C 面、2 度オフ Si 面と異なるオフ角、面極性において開発を行った。個々の結果については該当する部分に記載済みであるが、均一性並びに欠陥密度の成長条件依存性をまとめると表Ⅲ.2.3.1-16 の様に整理できる。

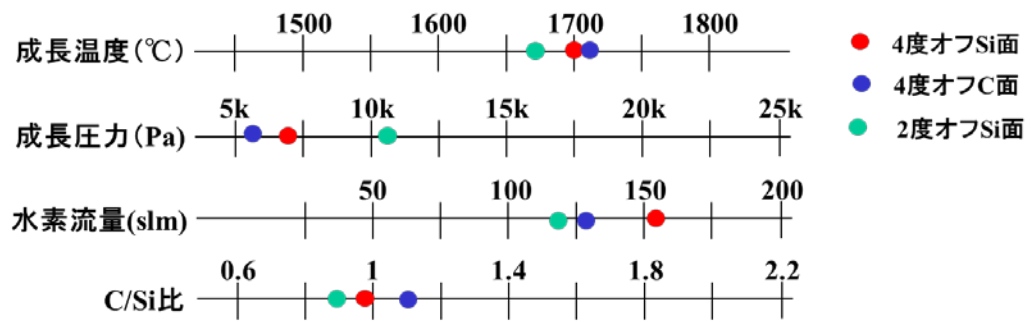
欠陥密度の観点からは基本的に低 C/Si 比かつ低成長圧力、大水素流量の条件が重要であることがわかる。一方、成長温度については高温成長が望ましいが、ステップバンチングとのトレードオフにあり、ウエハ表面がステップバンチングを生じない範囲で高温化が必要である。均一性については最適な条件が存在し、欠陥密度とのトレードオフになることがわかる。

実際、本研究開発で得られた成果を導出した成長条件を図Ⅲ.2.1-275 にまとめると、高温、低圧、大水素流量、低 C/Si 比という傾向がオフ角や面極性に依存せずに見て取ることができる。且つ、各成長パラメーターがオフ角や面極性に依らず近い値になっている。

今回は横型 CVD 装置を用いたため、本指針が縦型 CVD 装置に適応できるかどうかは不明であるが、(2) - 2) - (d) の高速成長への取り組みに於いても、高温、低圧化をより進めた結果となっており、本傾向は成長条件導出の指針として適応できるものと考えられる。

表Ⅲ. 2. 3. 1-16 均一性並びに欠陥密度の成長条件依存性

	成長温度	成長圧力	水素流量	C/Si比
欠陥密度	↘	↙	↘	↙
均一性	→	↙↘	↙↘	↙↘
ステップバンチング	↙	↘	→	↙



図Ⅲ. 2. 1-135 オフ角、面極性に於ける各成長条件の最適値

(5) SiC エピタキシャル成長における共通基盤技術

1) エピ欠陥低減技術

エピ欠陥低減の従来技術として、CVD 炉内で行う水素エッチングがある。水素エッチングはバルク表面のダメージ除去、クリーニング、自然酸化膜除去による清浄面表出を目的として行う。そのため、水素エッチング条件がエピ欠陥の発生に影響されている。本研究開発ではエピ欠陥低減のためのエピ前処理として最良な条件の検討のために水素エッチングによるバルクウエハ表面の影響について調べた。その結果、バルク基板表面において研磨傷として表面に現れない研磨ダメージや洗浄状態がエピ欠陥の増減に大きく影響していることを見出した。具体的には、水素エッチングにより、バルク表面のダメージからステップバンチングが発生し、また、バルク表面のパーティクルからもステップバンチングが発生することを見出した。前者は、エピ成長膜のさらなる高品質化にとって極めて重要な発見であり、後者は、バルクウエハ表面の洗浄がエピ表面欠陥の低減に重要であることを示すものである。

以下詳細について説明する。

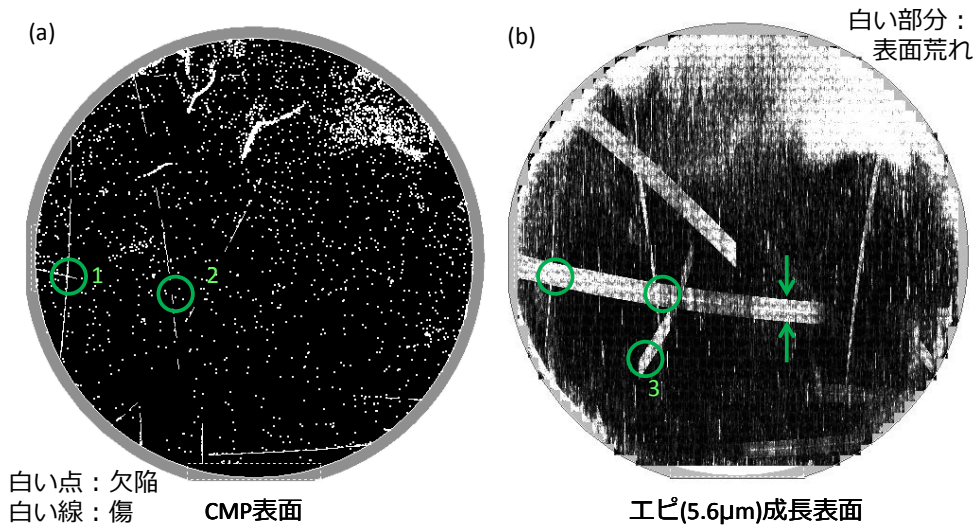
<<バルクウエハ表面ダメージの影響>>

SiC エピタキシャル (エピ) ウエハ表面には、エピ起因の欠陥以外にも、ダメージ (スクラッチ、潜傷) および亜粒界などに起因すると考えられる局所的かつ数 mm の長さを持つ帯状もしくは傷状の欠陥が見られることがある。バルク、エピ、及び研磨加工の違いにより、これらの欠陥の起源は明確ではない。要因の一つとして、エピ成長前のバルクウエハ表面上の研磨傷が考えられるが、従来のレーザー散乱方式の検査装置 (Candela) では容易に確認することができなかった。

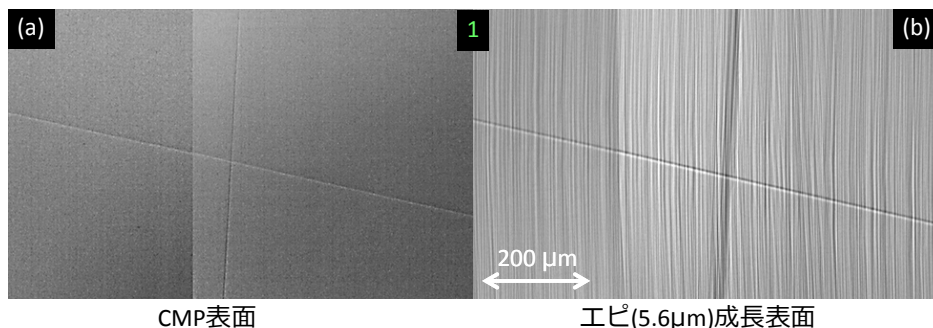
本研究では、ウエハ表面の高感度観察が可能な共焦点微分干渉光学系を採用した検査装置 (レーザーテック(株)SICA61) を用いて、従来の装置では検出困難なバルクウエハ表面の浅い研磨傷を検出・観察し、その座標を基にエピ成長後の表面状態との比較を行った。その結果に基づき、エピウエハ表面の帯状の欠陥について、エピの初期成長表面から、その分類と原因について考察した。

共焦点微分干渉光学系を採用した検査装置を用いて、エピ成長前の CMP (chemical mechanical polish) 研磨 SiC バルクウエハ表面とエピ成長表面に対して観察を行った。使用したエピ成長装置は、(1) と同じ 3 枚 x6inch 対応横型ホットウォール減圧化学気相成長 (CVD) 装置 (東京エレクトロン社製 Probus-SiC、図Ⅲ.2.3.1-1~3) である。実験に用いたウエハは 3 インチ、(0001)Si 面 4 度オフ 4H-SiC である。ウエハは上記 CVD 装置へ投入後、ウエハ温度 1605 °C で水素エッチングを 18min 実施した後、C/Si 比 1.4、ウエハ温度 1630 °C でエピ成長を行った。成長したエピ層厚は 1.2 μm と 5.6 μm である。また、初期成長段階観察のためにバルクウエハに対して水素エッチングのみを行った試料も作成した。

図Ⅲ.2.3.1-136はSICA61を用いて観察したCMP研磨SiCバルクウエハ表面及びそのウエハ上に成長した厚さ 5.6 μm のエピ膜表面である。バルクウエハ表面では図Ⅲ.2.3.1-136 (a)の白い線で示すような傷が検出された。エピ膜表面では、図Ⅲ.2.3.1-136 (b)に見られるようにバルクウエハ表面で傷が検出されたのと同じ場所及びそれ以外の場所に帯状の欠陥が発生した。図Ⅲ.2.3.1-136 (a)の緑色の円形状に囲んだ1番の領域では、図Ⅲ.2.3.1-137 (a)に示すようにCMP表面で縦横に交差する傷が明瞭に観察されている。それに対応する位置のエピ膜表面では、図Ⅲ.2.3.1-137 (b)に示すように、ステップバンチングが高密度に発生しているのが観察された。次に、図Ⅲ.2.3.1-136 (a)の緑色の円形状に囲んだ2番の領域では、図Ⅲ.2.3.1-138 (a)に示すように、CMP表面では不明瞭な縦の傷のみ観察されているが、図Ⅲ.2.3.1-138 (b)に示す対応するエピ膜



図Ⅲ.2.3.1-136 検査装置SICA61によるSiCウエハ表面の観察結果。(a) CMPバルクウエハ表面のマップ。(b) 同じウエハのエピタキシャル成長表面の観察結果。画像の反射強度を反転させて表示している。

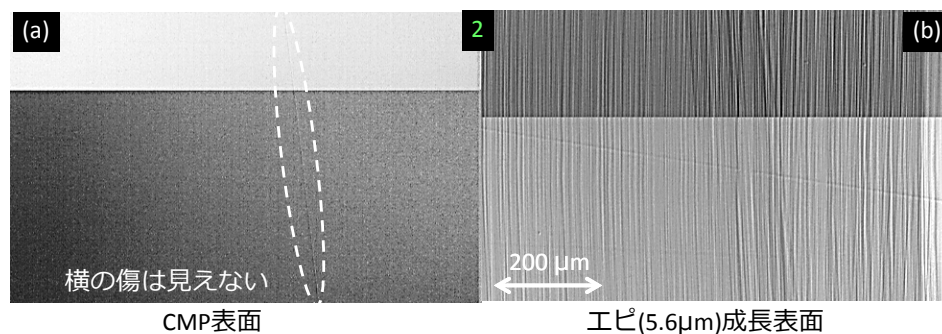


図Ⅲ.2.3.1-137 SICA61の観察画像。(a) 図Ⅲ.2.3.1-136 (a)の緑色の円形領域1番に対応するCMP表面。(b) (a)に対応するエピ膜表面。

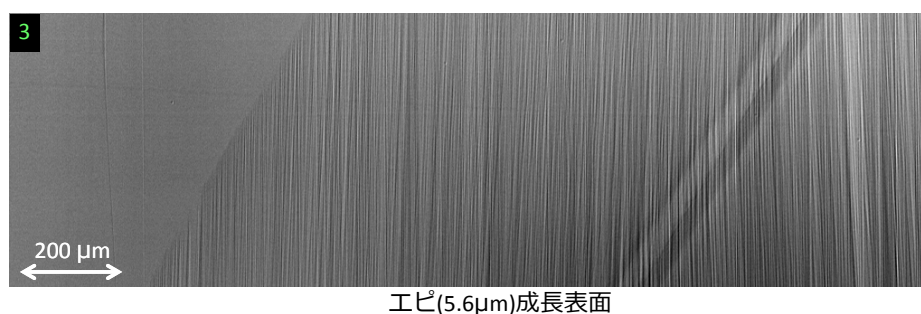
表面では、CMP表面では観察されなかった横の傷が発生して、ステップバンチングも

高密度に発生しているのが観察された。図Ⅲ.2.3.1-136 (b)の緑色の円形状に囲んだ 3 番の領域では、図Ⅲ.2.3.1-139 に示すように、局所的にステップバンチングが高密度に発生し、帯状になっているのがわかる。これらのことから、CMP 表面にある傷、もしくは観察されていないダメージを起点にステップバンチングが発生し、帯状の欠陥となっていると考えられる。図Ⅲ.2.3.1-136 (b)の緑色の矢印で挟まれたステップバンチングの長さ(帯状欠陥の幅)は、4.0 mm であり、エピ層厚さが 1.2 μm と薄くなると、ステップバンチングの長さも 1.0 mm と短くなった。この 2 点から外挿すると、図Ⅲ.2.3.1-140 に示すように、ステップバンチング長さは、エピ層厚 10 μm で 7.1mm、エピ層厚 30 μm で 21.0 mm となり、帯状の欠陥は素子の電流化、高耐圧化の阻害要因になりうると考えられる。

帯状欠陥の起源を調べるため CVD 炉内のエピ前処理である水素エッチングのみ実施し、その前後でのバルクウエハ表面の変化を観察した。図Ⅲ.2.3.1-141 (a)の CMP 表面の検査マップが示すように、マクロには円弧状の傷が観察され、この円弧状の形状から、研磨などの加工が要因であると予想される。水素エッチング後の図Ⅲ.2.3.1-141 (b)

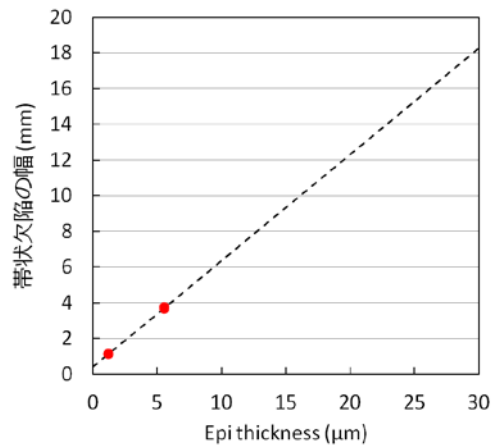


図Ⅲ. 2. 3. 1-138 SICA61 の観察画像。(a) 図Ⅲ. 2. 3. 1-136 (a)の緑色の円形領域 2 番に対応する CMP 表面。(b) (a)に対応するエピ膜表面。



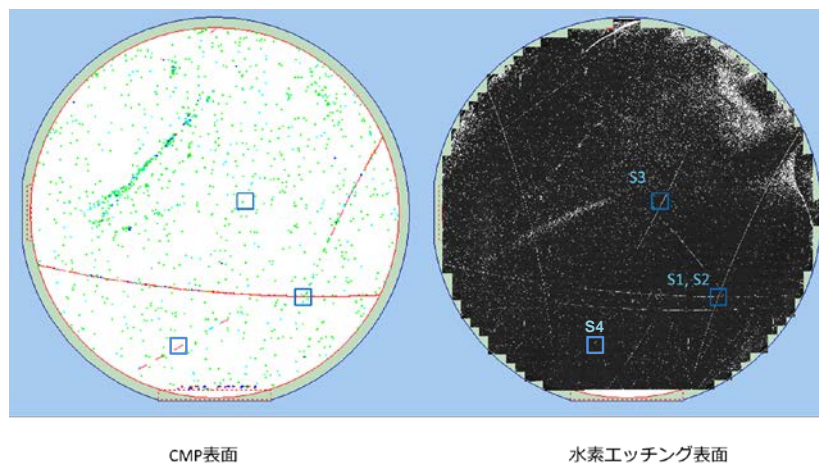
図Ⅲ. 2. 3. 1-139 SICA61 の観察画像。図Ⅲ. 2. 3. 1-136 (b)の緑色の円形領域 3 番に対応するエピ膜表面。

と比較することで、検査では検出されなかった傷が確認され、そのような傷は図



図Ⅲ. 2. 3. 1-140 4度オフ Si 面 SiC エピ膜の厚さと带状欠陥の幅の相関。

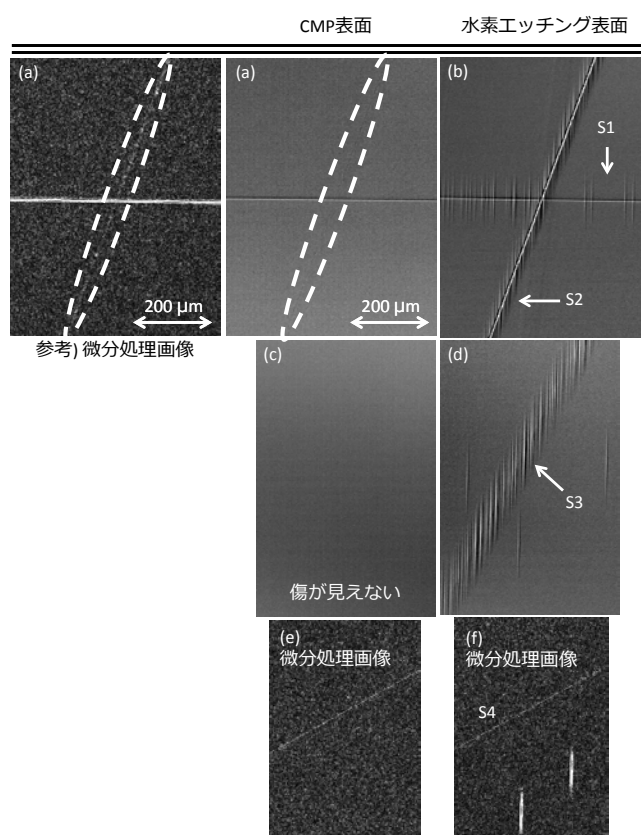
Ⅲ.2.3.1-141 (a)に水色の線で示してある。傷やダメージに関する CMP 表面と水素エッチング後の表面の変化は、次の通りであった。CMP 表面に傷が観察され、水素エッチング後の表面には傷からステップバンチングが広がっている場合(S1)、水素エッチング表面に CMP 表面よりも明瞭な傷が出現し、S1 同様に傷からステップバンチングが広がっている場合(S2)、傷は見られないがステップバンチングが带状に並んでいる場合(S3)、CMP 表面も水素エッチング表面も傷が観察されるがステップバンチングが発生しない場合(S4)である。



図Ⅲ. 2. 3. 1-141 検査装置 SICA61 による SiC ウェハ表面の観察結果。(a) CMP バルクウェハ表面のマップ。(b) 同じウェハの水素エッチング後の表面の観察結果。画像の反射強度を反転させて表示している。

以上の 4 つのタイプについて詳細に説明する。図Ⅲ.2.3.1-142 (a)の水素エッチング

前の CMP 研磨バルクウエハ表面の傷を起点にして、**図Ⅲ.2.3.1-142 (b)**の S1 で示すように、長さ 100 μm のステップバンチングが並んで発生していることがわかった。一方、検出は困難であるが、不明瞭なコントラストの傷(**図Ⅲ.2.3.1-142 (a)**で白い点線で囲まれた領域)の場合は、**図Ⅲ.2.3.1-142 (b)**の S2 で示すように水素エッチング後の表面では高密度のステップバンチングに加えて、その中央に傷状の欠陥が観察された。CMP 表面では、S1 の傷に比べて S2 の傷は凹凸のコントラストが薄いことから、S2 の傷は幅が広くて深い大きな傷が消えかかった状態で、斜面が緩やかなため見えにくいと考えられる。**図Ⅲ.2.3.1-142 (c)**では、CMP 研磨バルクウエハ表面では傷が観察されてい

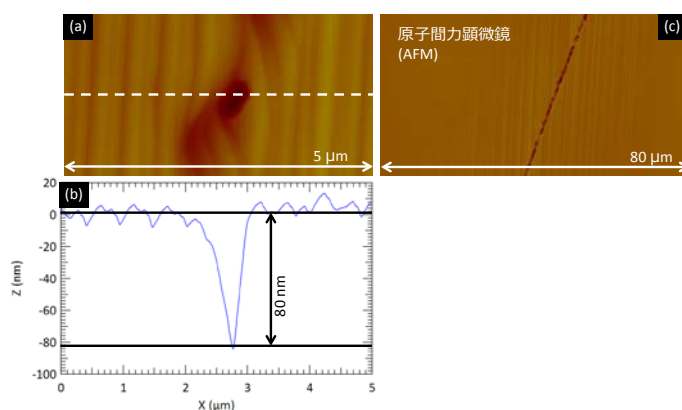


図Ⅲ.2.3.1-142 検査装置 SICA61 による水素エッチング前(a) (c) (e)と水素エッチング後(b) (d) (f)の CMP 研磨バルクウエハ表面観察。S1、S2、S3、S4 は**図Ⅲ.2.3.1-65 (b)**に対応。(a)については見えにくい傷の可視化のために右側の元画像を微分処理したものを表示している。(e) (f)は微分処理した画像のみを表示。

ないが、**図Ⅲ.2.3.1-142 (d)**の S3 のように水素エッチング後の表面ではステップバンチングが高密度に並んで発生している。**図Ⅲ.2.3.1-142 (e)**では CMP 表面では不明瞭ではあるため微分処理した画像を示しているが、傷が存在している。水素エッチング後の表面(**図Ⅲ.2.3.1-142 (f)**)では、周囲にステップバンチングがあるものの、傷の部分では

ステップバンチングが発生していない。これらのことから、CMP表面の傷の見え方と、ステップバンチングの発生には明確な相関は見え、ダメージが残留している箇所からステップバンチングが発生していると考えられる。ダメージ箇所は水素エッチング前には歪などが存在していると考えられるが、水素エッチング後の状態については今後の研究が必要である。

水素エッチング後のバルクウエハ表面の傷状欠陥やステップバンチングが並ぶ密度の違いは、研磨ダメージ領域の深さに起因するものと考えられる。さらに詳細に調べるために、上述の水素エッチング後の S2 の場所を原子間力顕微鏡(AFM)を用いて観察した。図Ⅲ.2.3.1-143 (a)に示すように、S2 の中心の傷は、深いピットになっており、その周囲にはステップバンチングにより発生した広いテラス部分も観察された。ピット



図Ⅲ. 2. 3. 1-143 図Ⅲ. 2. 3. 1-142 の S2 を AFM 観察。(a) S2 部分の拡大画像。

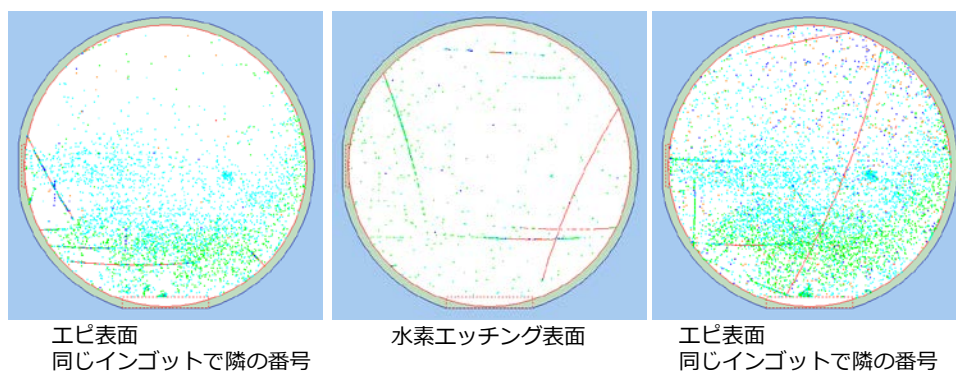
(b) (a) の断面プロファイル。(c) S2 の傷の線上を広範囲観察像。

トの深さは、80nm あり、ステップよりも凹凸がある (図Ⅲ.2.3.1-143 (b))。ピットは、ダメージなどが CMP 表面に歪として残留しており、水素エッチングで選択的にエッチングされた結果と考えられる。さらに図Ⅲ.2.3.1-143 (c)に示すように広範囲の AFM 像ではピットが並んで傷状に見えており、そこからステップバンチングが発生している様子も見える。

結論として、エピ成長表面に見られる帯状の欠陥は、水素エッチングの時点で発生したステップバンチングの列が、エピ成長につれて長くなったものであり、バルクウエハ表面の研磨ダメージに起因している。

補足 A 亜粒界の検討

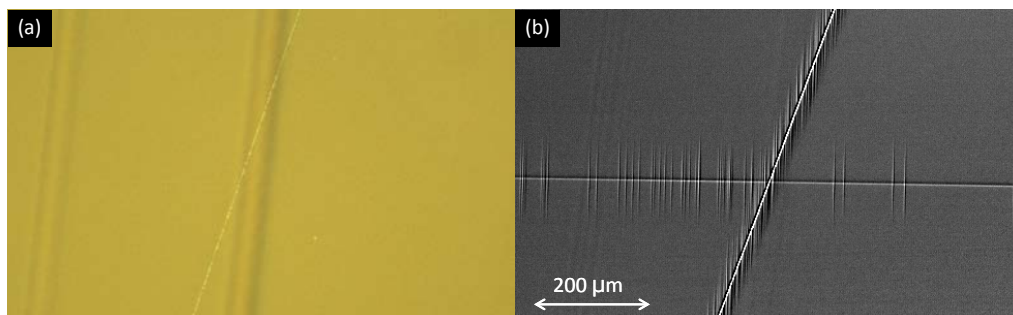
図Ⅲ. 2. 3. 1-141 及び図Ⅲ. 2. 3. 1-142 (b) の傷状の欠陥 S2 は小傾角粒界 (LAGB ; Large-angle grain boundary) の可能性も考えられるが、図Ⅲ. 2. 3. 1-144 に示すように、同じインゴットの隣り合うウエハでは、同じ箇所に欠陥が見られないため、LAGB の可能性は考えにくい。



図Ⅲ.2.3.1-144 検査装置 SICA61 の欠陥検出マップ。3 枚とも同じインゴットから切り出したウェハで、左、中央、右と連番のウェハ。

補足 B 従来の微分干渉像との比較

図Ⅲ.2.3.1-142 (b) の場所を、従来の微分干渉顕微鏡 (DIC ; Differential interference contrast microscope) で観察すると、図Ⅲ.2.3.1-145 (a) のように見える。同じ広さの場所を今回導入した共焦点微分干渉顕微鏡 (C-DIC ; Confocal-differential interference contrast microscope、 SICA61) で観察すると、図Ⅲ.2.3.1-145 (b) のように見え、横方向の傷やステップバンチングが従来の DIC では見えていないことがわかる。

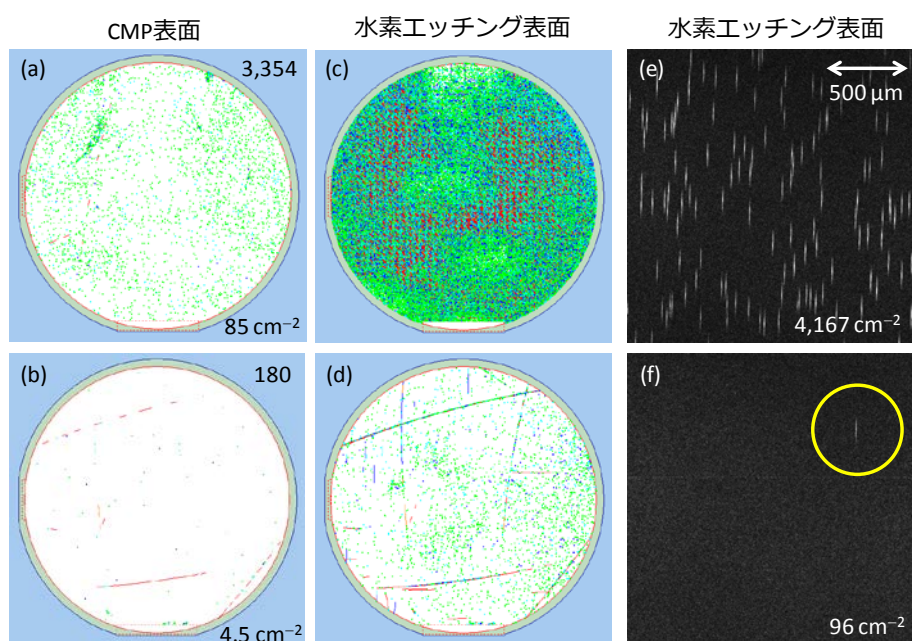


図Ⅲ.2.3.1-145 (a) 従来の微分干渉顕微鏡 (DIC) による観察画像。(b) 検査装置 SICA61 による同じ場所の観察画像。

<<バルクウェハ表面パーティクルの水素エッチングへの影響>>

バルクウェハ表面パーティクルの水素エッチングに対する影響を調べるために、まずは CMP 表面を SICA61 で評価し、その後、水素エッチングを行った表面との対比を行った。数枚のウェハを同一処理したところ、水素エッチング表面ではステップバンチングが発生し、そのステップバンチングの密度は CMP 表面の欠陥検出密度に依存することが判った。その結果を図Ⅲ.2.3.1-146 に示す。図Ⅲ.2.3.1-146 (a) は欠陥検出密度が高い場合で、図Ⅲ.2.3.1-146 (b) は欠陥検出密度が低い場合である。ここで検出され

ているものは欠陥またはパーティクルであるが、欠陥検出密度が多い場合は、そのほとんどがパーティクルであった。その理由として、検出密度が多いウエハの場合、再洗浄または洗浄条件を変えることで検出数が減ることを確認している。CMP 表面のパーティクル密度が高い場合、その水素エッチング後の表面は、**図Ⅲ.2.3.1-146 (c)**に示すように検出が多く、十分に洗浄され表面のパーティクル密度が低い場合、**図Ⅲ.2.3.1-146 (d)**に示すように水素エッチング表面では検出が少ない。この水素エッチング後の表面で検出されているものは、**図Ⅲ.2.3.1-146 (e)**及び**(f)**に縦方向の筋状に見えているステップバンチングであり、その密度の違いが**図Ⅲ.2.3.1-146 (c)**及び**(d)**の検出マップにも表れている。



図Ⅲ.2.3.1-146 CMP 表面のパーティクルが水素エッチングに及ぼす影響。(a) CMP 表面で検出されたパーティクルが多いウエハの検出マップ。右上と右下の数値は、それぞれ検出数と検出密度を表す。(b) CMP 表面で検出されたパーティクルが少ないウエハの検出マップ。(c)、(d) CMP 表面の(a)、(b)のウエハに対応する水素エッチング表面の検出マップ。(e)、(f) CMP 表面の(a)、(b)のウエハに対応する水素エッチング表面の観察画像を微分処理しステップバンチングを可視化している。右下の数値はステップバンチング(縦方向の短い筋)の密度を表す。

CMP 表面の検出密度と、水素エッチング表面のステップバンチング密度の相関を調べたところ、**図Ⅲ.2.3.1-147**に示すようになった。興味深いこととして、CMP 表面のパーティクル密度の線形の減少に対して、水素エッチング表面のステップバンチング密度は桁で変化していることである。CMP 表面でパーティクルを減らすことが非常に重要であることを意味している。

文献^[15]では、水素エッチングの際に、 SiH_4 または C_3H_8 添加で水素エッチング表面が変化することが報告されており、 SiH_4 添加は表面が平坦化することが報告されているが、 C_3H_8 添加では、ステップバンチングが顕著になることが報告されている。 C_3H_8 添加のときに、気相中でカーボンが発生し、それがパーティクルとして、ウエハ表面に付着していると考え、本報告での CMP 表面のパーティクル密度と水素エッチング表面のステップバンチング密度に正の相関があることと一致する。

さらに詳細に CMP 表面と水素エッチング表面の対応を、検査装置の観察画像を用いて評価した。図 III.2.3.1-148 (a) に示すように、CMP 表面では、多数のパーティクルが画像の中央から右上にわたって観察されており、水素エッチング表面では、図 III.2.3.1-148 (b) に示すように同様に画像中央から右上にわたってステップバンチングが発生している。この対応を詳しくみるために、図 III.2.3.1-148 (a)(b) を微分処理した図 III.2.3.1-148 (e)(f) を見ると、非常によくパーティクルとステップバンチングが対応しているのがわかる。但しパーティクルが無い箇所でも、ステップバンチングが発生しており、これは欠陥や微小なダメージなどが起因であると考えられるが、詳細については今後の課題である。

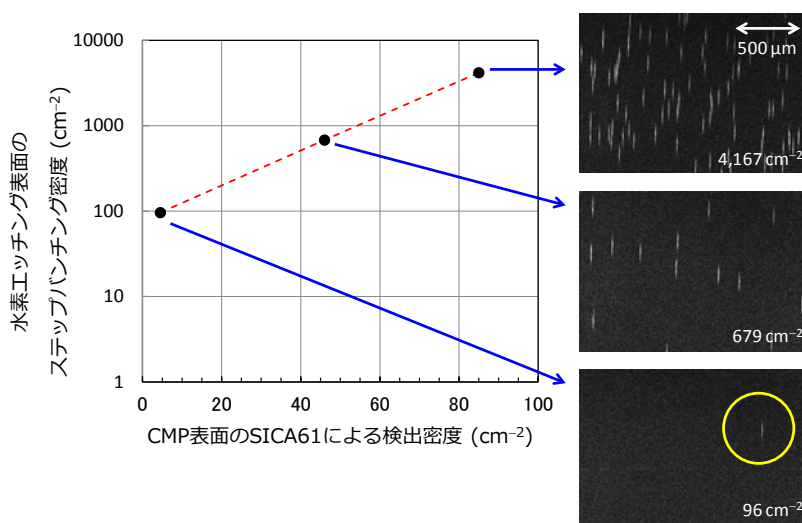
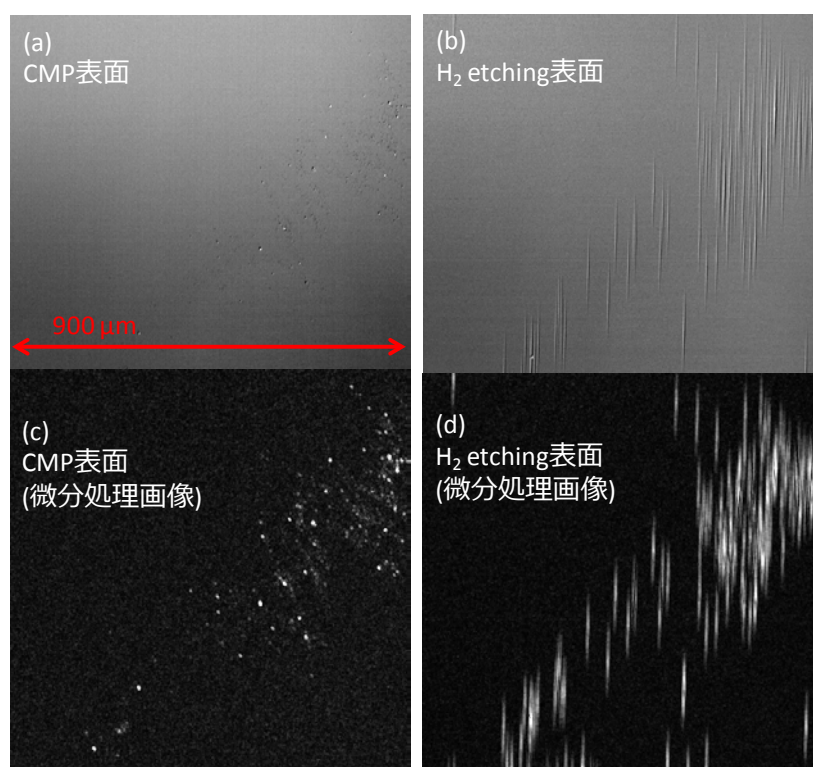


図 III.2.3.1-147 検査装置 SICA61 を用いて評価した CMP 表面の欠陥(またはパーティクル)検出密度と同じ検査装置を用いて評価した水素エッチング表面のステップバンチング密度の相関。右側に対応する観察画像を微分処理したものを示す。



図Ⅲ. 2. 3. 1-148 CMP 表面と水素エッチング後の表面の同一視野での比較。(a)CMP 表面の観察画像。(b)水素エッチング表面の観察画像。(c)、(d)観察画像(a)のパーティクル及び観察画像(b)のステップバンチングを明瞭にするために微分処理した画像。

2) シミュレーション技術

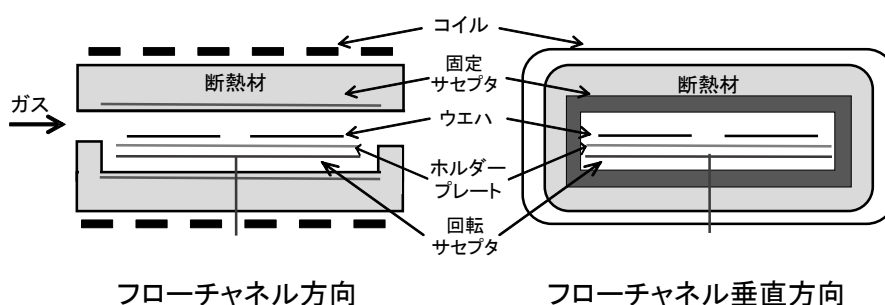
本プロジェクトにおいて、低いエピ欠陥密度および良好な面内均一性を両立可能な、大口径 SiC 基板上へのエピタキシャル膜成長に関する知見を得た。また投入原料ガス C/Si 比、成長圧力、キャリアガス流量等の成長パラメータの膜特性への影響について検討し、エピ欠陥密度とキャリア密度の面内均一性の間にトレードオフが見られることを示し、これらの成長パラメータはウエハ上の実効 C/Si 比に影響していることが推察された。

一方、エピウエハ開発を行う基板メーカーやエピウエハの内作を行うデバイスメーカーは、各社様々な構造・規模の CVD 装置を用いている。本プロジェクトにおけるエピ成長に関する知見を有効に活用するには、異なる成膜装置においても適用可能な、成膜反応の本質的理解が不可欠である。

本章においては、CVD による SiC エピタキシャル成長の反応シミュレーションを行

い、エピタキシャル成長における各成長パラメータに対する成膜反応の依存性を考察した。特に、大口径ウエハ上 SiC エピタキシャル膜の成長において、オフ角や面極性によらず大きな課題となった窒素(N)ドーピングの面内均一性制御について詳細な検討を行った。また、投入原料 C/Si 比以外の成長パラメータ変化により、ウエハ上の実効 C/Si 比が変化している可能性についても考察を行った。

本テーマで使用した、ホットウォール減圧横型 CVD 装置のリアクタ構造模式図は、**図Ⅲ.2.3.1-149**に示されている。上下2枚のグラファイト製ホットウォールの中に、基板を支持する回転サセプタがあり、その周囲は断熱材で取り囲まれている。これらは



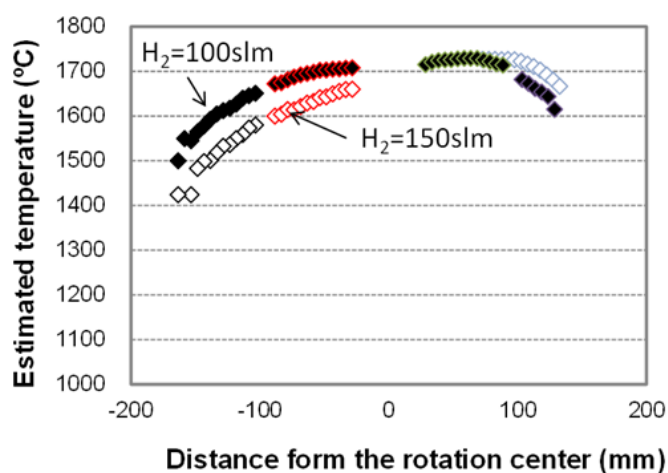
図Ⅲ.2.3.1-149 CVD 装置模式図

内部を水冷された石英チャンバー内に置かれている。

この横型ホットウォール CVD 装置のリアクタ部分について、汎用マルチフィジクス解析ソフト CFD-ACE+用のメッシュ作成モジュール CFD-GEOM を用いて基板法線方向および流れ方向に平行な面での断面 2 次元モデルを作成した。実際の CVD 装置では、回転動作のためのシャフトが回転サセプタの中央下部に設けられているが、今回のシミュレーションモデルではモデルの簡略化のために省略した。また、高周波誘導加熱により昇温・降温がなされているため、本来であればリアクタ構造の電磁界および熱シミュレーションを実施し、各部材の物性値等の合わせ込みを行うことでリアクタ内部の温度分布を導出する必要があるが、本件ではモデル構造の簡略化および計算時間の短縮のため、ホットウォールおよび回転サセプタの温度は予め境界条件により設定した。回転サセプタ上下のホットウォール(固定サセプタ)の到達温度は、全面にわたり一定であると仮定し、水素エッチング実験および成長実験時に放射温度計にてモニタし、リアクタ温度制御に用いている固定サセプタ上面中央近傍にある測定点温度を用いた。回転サセプタの温度境界条件の設定に際しては、回転サセプタ上に配置した SiC 基板の水素エッチング速度分布により、ウエハ到達温度分布を見積もり、それを回転サセプタ上面の温度境界条件とした。

回転サセプタ上面の到達温度分布を導出するためのエッチング実験においては、FT-IR により予め膜厚分布を測定した 3 インチ径の 4 度オフ Si 面エピタキシャルウエ

ハをガスフローに対し平行になるようにホルダープレート上に並列配置し、サセプタ回転を行わない状態で水素エッチングを行った。使用した水素エッチング条件は、CVD装置の温度校正用に装置メーカーから提供されているものをベースとしている。水素エッチング速度と到達温度の関係が実測データからのフィッティング式の形で提供されている。



図Ⅲ.2.3.1-150 水素エッチングにより見積もられたウエハ到達温度分布のキャリアガス流量依存性.

図Ⅲ.2.3.1-150 に、上記方法で導出したウエハ到達温度分布を、2つのキャリアガス流量(100%-水素流量 100slm および 150slm)について示す。ガスノズルから室温で供給される、熱伝導度の大きい水素ガスが流れ込む影響で、ガスフロー上流側にて大きな温度低下が見られる。また、下流側においてもガス流路の断熱材開口部からの熱損失の影響とみられる温度低下が見られる。水素エッチング時のレシピ上設定温度(1630°C)に対し、ウエハホルダー中央近傍(回転サセプタ中心近傍)は温度が高く、ガスフロー上流側および下流側(回転サセプタ外周側)では温度が低くなっている。なお実際のエピタキシャル成長実験時はサセプタ回転(ウエハ公転)を行っているため、実際のウエハの到達温度分布は平均化され、ウエハ内の到達温度勾配は図Ⅲ.2.3.1-150 に示すよりも小さくなる。しかし、回転サセプタ中心近傍に設置されたウエハは、ウエハ公転において比較的小さな温度変動を経験することになるのに対し、回転サセプタ外周近傍に設置されたウエハは、ウエハ公転によりガスフロー上流側および下流側の低温度領域および中央寄りの高温領域を通過することになり、大きな温度変動を経ることになる。このことがエピタキシャル膜の特性に影響を与える可能性がある。

キャリアガス流量を増加させると、ガスフロー上流側における温度低下がより顕著となり、最高温度への到達点が下流側へ移動している。また最高温度到達点より下流側の温度分布も、キャリアガス流量の増加により下流側へシフトしたような形状とな

っている。こうして求めたレシピ上設定温度 1630°Cにおける実際のウェハ到達温度分布をもとに、各キャリアガス流量に対するウェハ温度(回転サセプタ上面温度)を境界条件として設定した。

なお、温度分布導出実験において使用した設定温度(1630°C)は、実際の成長実験で使用した設定温度(典型値 1680-1710°C)よりも 50°C以上低い。実際の成長温度での温度分布を水素エッチングにより求め、その結果をシミュレーションに使用したいところだが、サセプタ回転を行わずに高温での水素エッチングを行うと、リアクタ部材に生じる大きな温度勾配による悪影響(部材の歪や短寿命化など)が懸念される。そこで計算に使用するウェハ温度は、すべて水素エッチング時の設定温度 1630°Cにて取得したデータをベースとし、実際の成長温度(1680-1710°C)との差分を設定温度 1630°Cにて取得した温度に上乗せして使用した。

汎用マルチフィジクス解析ソフト CFD-ACE+、および CFD-ACE+上で user subroutine として動作する SiC CVD 反応解析用アドオン CVDSim SiC Edition (STR) を用い、ウェハ上での成長反応、気相中の粒子生成 (Si 粒子) とその輸送、及びリアクタ内壁での寄生付着やエッチング等を考慮したシミュレーションを行った。

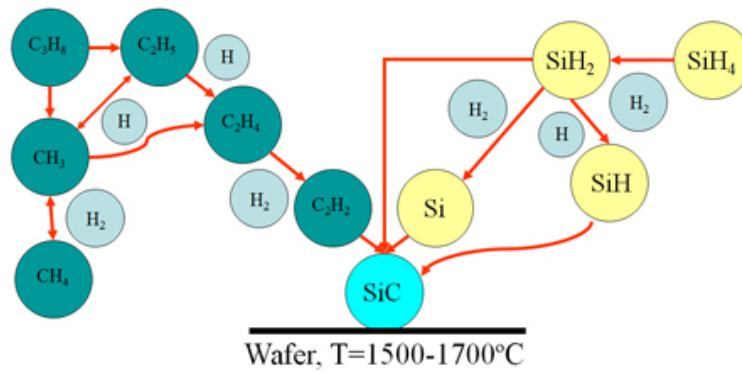
図Ⅲ.2.3.1-151 に、CVDSim SiC Edition で考慮されている SiC 反応モデルの概要を示す^[16]。本モデルでは、Danielsson らが用いた 110 種の反応ステップを考慮した気相反応モデル^[17]に比べ、計算速度向上のため、考慮する化学種および SiC 成膜反応ステップを絞り込んでいる。表 17 に CVDSim SiC Edition で考慮している反応ステップの一覧を示す(反応レートの詳細は割愛する)。

CVDSim SiC Edition による窒素(N)ドーピング計算においては、N 原子は SiC 結晶の C を置換しているとし、SiC 中に SiN がわずかに溶け込んだ希薄溶体として N ドーピング濃度を計算している。SiN-SiC 表面反応により N ドーピングに寄与する N 含有種として N₂ および HCN を考慮し、それぞれ下記反応による SiN 形成を考えるものとする。



このようにして得られた解析結果は、4 度オフおよび 2 度オフ 4H-SiC Si 面ウェハ上へのエピ成長実験にて得られた結果と比較した。

以下、結果および実以下、結果および実際のエピタキシャル成長実験結果との比較について示す。



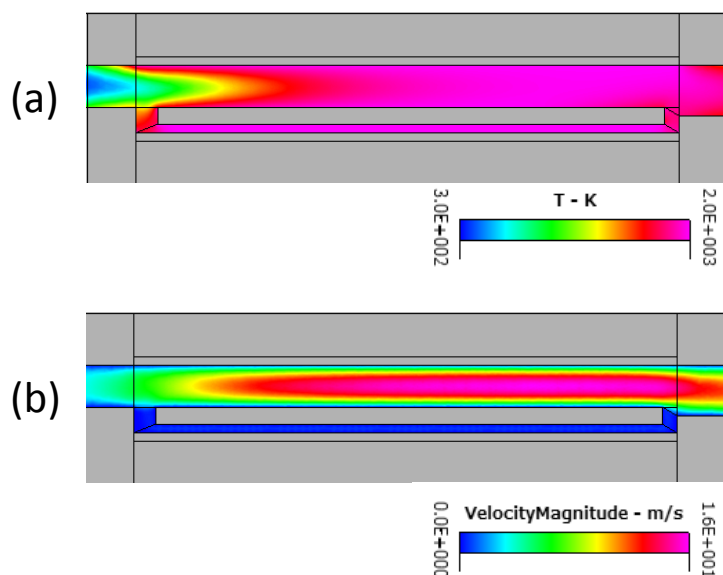
図Ⅲ.2.3.1-151 CVDSim SiC Editionで考慮するSiC成長における気相反応過程

表Ⅲ.2.3.1-17 シミュレーションで考慮したSiC成膜における気相反応

$C_3H_8 \rightleftharpoons C_2H_5 + CH_3$
$CH_4 + H \rightleftharpoons CH_3 + H_2$
$C_2H_5 \rightleftharpoons H + C_2H_4$
$C_2H_4 \rightleftharpoons H_2 + C_2H_2$
$C_2H_5 + H \rightleftharpoons 2CH_3$
$SiH_4 \rightleftharpoons H_2 + SiH_2$
$SiH_2 \rightleftharpoons H_2 + Si$
$H + SiH_2 \rightleftharpoons H_2 + SiH$
$2H \rightleftharpoons H_2$

<<ガス領域の温度分布>>

はじめに、回転サセプタ近傍における流体領域の温度分布および流速分布を図Ⅲ.2.3.1-152に示す。向かって左側にinletが配置され、断熱材の開口部より固定サセプタ(ホットウォール)と回転サセプタにより形成されたフローチャネルの中を、導入されたガスが左から右に向かって流れる。



図Ⅲ. 2. 3. 1-152 流体領域の(a) 温度分布 および(b) 流速分布.

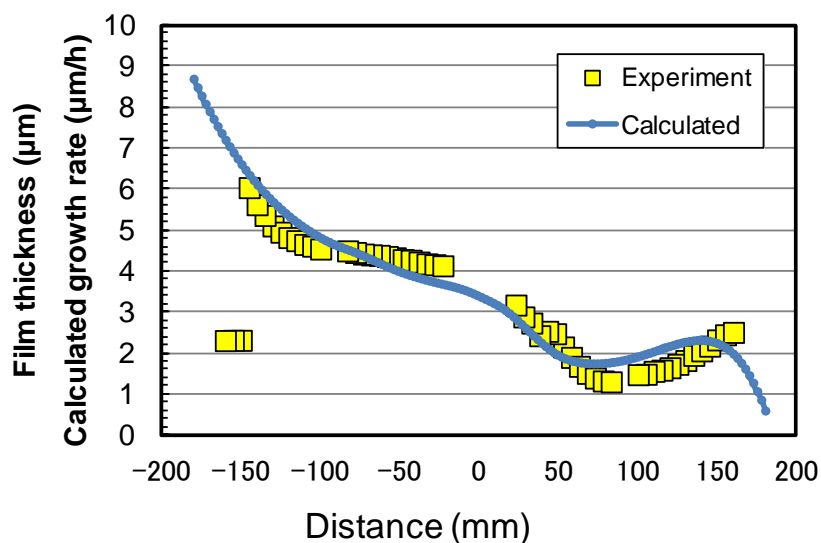
<<膜厚分布計算結果および実験結果との比較>>

図Ⅲ.2.3.1-153 に、シミュレーションにより求めた SiC 成長速度分布と実際のエピタキシャル成長実験で得た膜厚分布との比較を示す。ここで、比較対象とした実際のエピタキシャル成長実験においては、シミュレーションとの比較のためにサセプタ回転を行わず、3 インチ径の 4 度オフ SiC(0001) Si 面基板をガスフロー方向に平行に上流側・下流側それぞれ 2 枚ずつ並列配置し、次の成長条件にて成膜したものである。

レシピ上の成長温度設定: 1700°C、キャリアガス H₂ 流量: 130slm、
SiH₄ 流量 50sccm、C₂H₂ 流量 16.7sccm (原料 C/Si 比: 1.0)、成長時間: 60min.

シミュレーションにおいても、上記成長条件と同じガス流量を inlet 条件として与え計算を実施した。図Ⅲ.2.3.1-153 によると、成膜実験により得た膜厚分布は、ガスフロー上流側から下流に向かうに伴い減少するが、回転サセプタ温度が低下している下流端領域でやや増加傾向を示している。シミュレーションに用いた反応炉モデルが、実際の反応炉構造を簡略化した 2 次元構造であるため、シミュレーション結果と実際の成膜実験結果との差異はやむを得ないものと思われるが、シミュレーションにより求めた成長速度分布は、実際の成膜実験結果と傾向として良い一致を示している。そのため今回のモデル構造による SiC 反応シミュレーションは、SiC 成膜反応の定性的解

積には十分活用可能であると思われる。

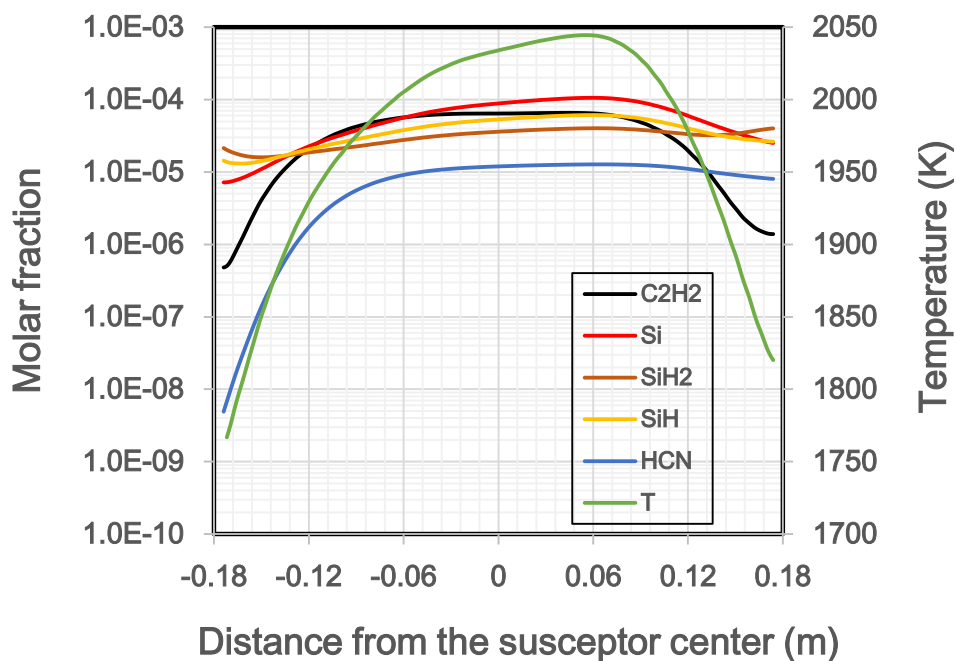


図Ⅲ.2.3.1-153 ウエハ公転なしでの SiC 上成長による膜厚分布とシミュレーション結果の比較.

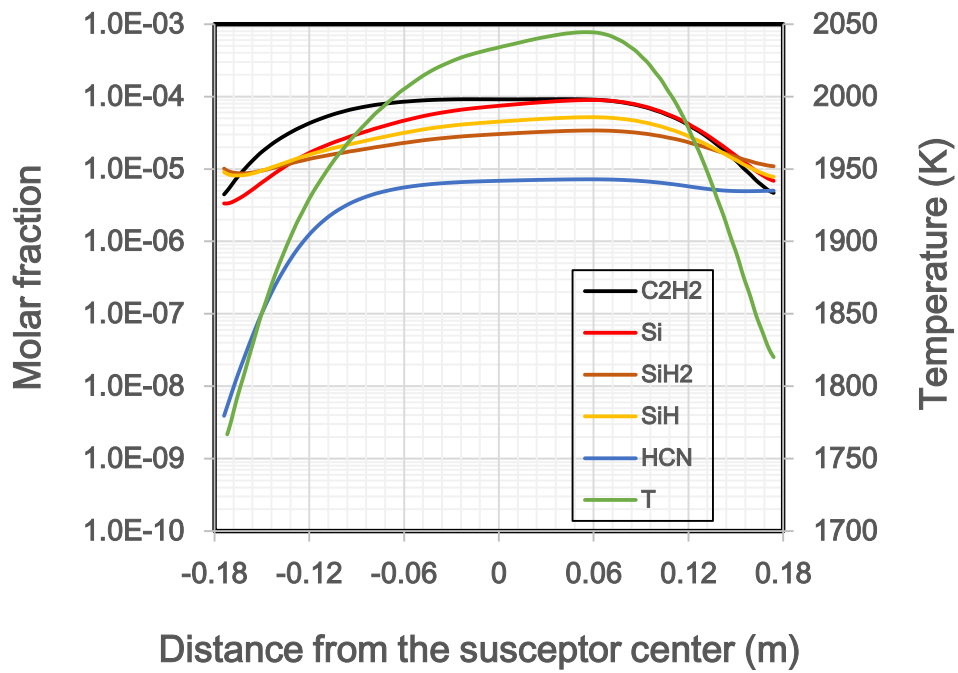
<<生成化学種分布およびその投入原料 C/Si 比依存性>>

考慮した 14 の化学種のうち代表的なもの(SiH₂、SiH、Si、C₂H₂、HCN)の回転サセプタ上面(SiC 基板)での濃度分布を図Ⅲ.2.3.1-154～図Ⅲ.2.3.1-156 に示す。ここでは、投入原料ガスの SiH₄ 量を固定して C₃H₈ 量を調整することで C/Si 比を 0.9(図Ⅲ.2.3.1-240)、1.0(図Ⅲ.2.3.1-155)、1.1(図Ⅲ.2.3.1-156)と変化させた場合の濃度分布変化を示している。また水素エッチングにより得た回転サセプタ上面温度も各図に示している。SiH₄の分解反応により生成される Si 系化学種(SiH₂、SiH、Si)の濃度は原料 C/Si 比によらずガスフロー上流から下流に向かうにしたがって上昇し、最高温度到達点周辺で最大濃度となる傾向を示し、そこから下流側に向かうに従い濃度が減少する。その際、温度の低い上流端および下流端では Si よりも水素化合物 SiH₂および SiH の濃度が高く、約 1900K(1627°C)を境に Si と Si 水素化合物 2 種の濃度が逆転する。C₃H₈ の分解反応による生成種のなかで最も SiC 成膜反応への寄与の高い C₂H₂ の濃度は、上流および下流の低温度領域で低く、中間領域ではほぼ一定となっている。C₂H₂ 濃度の投入原料 C/Si 比による変化量は、投入 C₃H₈ 量の変化幅(±10%)よりも大きくなっている。また温度勾配の大きい上流端および下流端近傍での C₂H₂ 濃度の対数変化量は、投入原料 C/Si 比が大きくなるに従い小さくなっている。

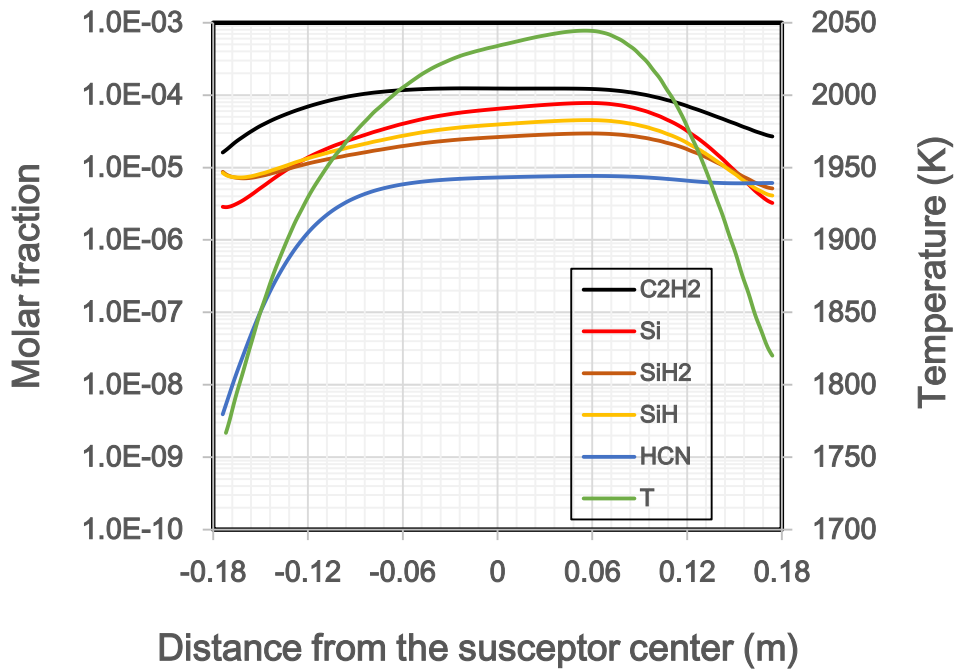
そして、N ドーピングに寄与する HCN 濃度であるが、温度の低い上流側では生成量が著しく低く、そこから下流に向かうに従い約 3 桁の濃度上昇を示し、それ以降は濃度変動が小さくなり、中間領域ではほぼ一定となっている。下流側の温度低下領域ではわずかに濃度低下を示すが、その変動量は上流側に比べるとはるかに小さい。この傾向は投入原料 C/Si 比によらず同様である。



図Ⅲ. 2. 3. 1-154 回転サセプタ上面(ウエハ表面)における主要化学種の濃度分布 (原料 C/Si 比=0.9) .



図Ⅲ.2.3.1-155 回転サセプタ上面(ウエハ表面)における主要化学種の濃度分布 (原料 C/Si 比=1.0).



図Ⅲ.2.3.1-156 回転サセプタ上面(ウエハ表面)における主要化学種の濃度分布 (原料 C/Si 比=1.1).

<<ウエハ表面での実効 C/Si 比分布>>

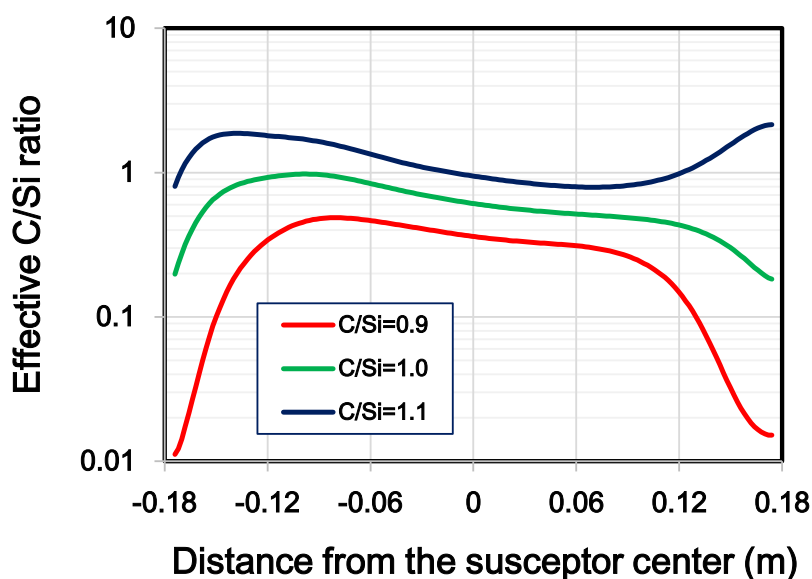
図Ⅲ.2.3.1-157 に、回転サセプタ上面(ウエハ表面)における実効 C/Si 比分布の投入原料 C/Si 比依存性を示す。ここで、実効 C/Si 比は SiC 成膜反応に寄与する主要化学種(Si、SiH、SiH₂、C₂H₂)の濃度を用い、次式で定の義した。

$$(\text{実効 C/Si 比}) = 2 \times [\text{C}_2\text{H}_2] / ([\text{Si}] + [\text{SiH}] + [\text{SiH}_2]) \quad \text{---式(1)}$$

ガスフロー上流側から下流側への実効 C/Si 比分布には、下記の傾向が見られる。

・原料 C/Si 比によらず、実効 C/Si 比は上流端では低く、そこから極大値をとったあと、最大温度到達点近傍まで単調減少している。この単調減少は、図Ⅲ.2.3.1-154~図Ⅲ.2.3.1-156 で見られたように、Si 系の化学種の濃度が上流から最高温度到達点近傍まで単調増加するのに対し、C₂H₂ 濃度はサセプタ中央領域でほぼ一定となっていることによる。

・下流側の温度低下領域における実効 C/Si 比の挙動は、原料 C/Si 比により異なる。原料 C/Si 比が 1 よりも小さい場合、実効 C/Si 比は下流側で低下するが、原料 C/Si 比が 1 より大きい場合では、実効 C/Si 比は下流側で増加する。



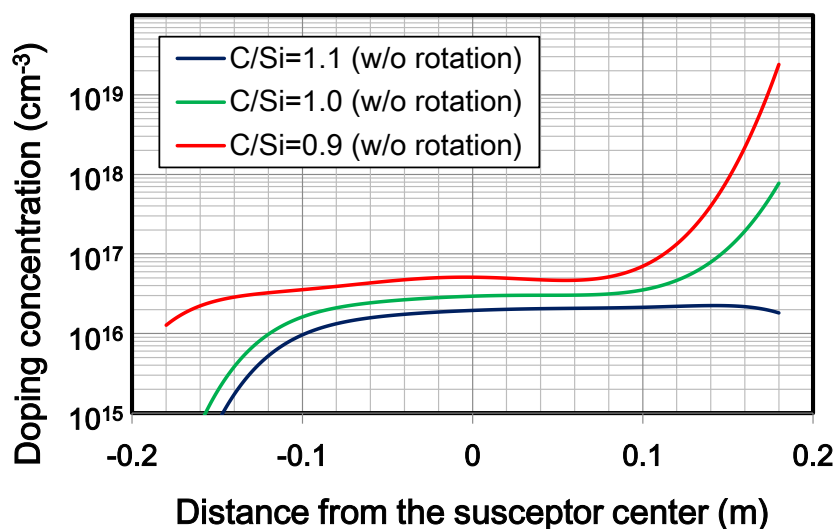
図Ⅲ. 2. 3. 1-157 回転サセプタ上面における実効 C/Si 比分布の原料 C/Si 比依存性.

<<N(窒素)ドーピング密度分布の計算結果および成長実験結果との比較>>

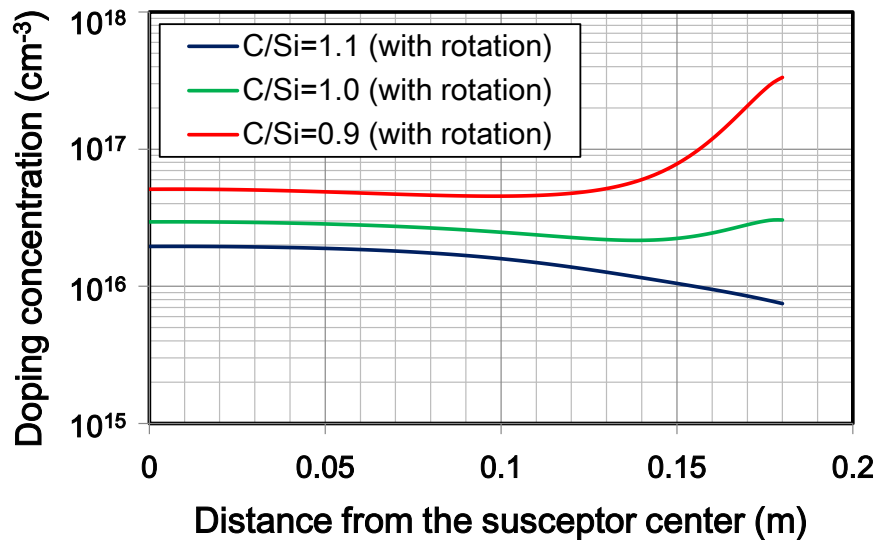
図Ⅲ.2.3.1-158 に、投入原料 C/Si 比を 0.9~1.1 の範囲で変化させた場合における N ドーピング濃度分布のシミュレーション結果を示す。原料 C/Si 比の変化により、シミュレーションで求められた N 濃度の分布傾向は大きく変化した。まず原料 C/Si 比が 0.9 の場合、上流側の N 濃度は回転サセプタ中央近傍領域の N 濃度に比べると低い、その差は比較的小さい。一方、下流側においては大幅な N 濃度増加が見られる。そこから原料 C/Si 比を 1.0 に上昇させると、下流側での N 濃度上昇が抑制される一方、上流側での N 濃度に低下傾向が現れる。さらに原料 C/Si 比を 1.1 に上昇させると、上流側での N 濃度が著しく低くなり、下流側での濃度変化はほとんど見られなくなっている。

図Ⅲ.2.3.1-158 で求めた N 濃度のシミュレーション結果をもとに、サセプタを回転させた場合の N ドーピング濃度分布を計算した結果を図Ⅲ.2.3.1-159 に示す。原料 C/Si 比が 1.1 の場合、サセプタ外周寄りで N ドーピング濃度は低下しているが、原料 C/Si 比を 0.9 に増加させると、サセプタ外周寄りでの N 濃度分布は増加している。

この図Ⅲ.2.3.1-159 に示す、シミュレーションで得られた N ドーピング濃度分布の原料 C/Si 比依存性は、4 度および 2 度オフ Si 面基板上エピタキシャル成長実験で見られたものと同じ傾向である。



図Ⅲ.2.3.1-158 N ドーピング濃度分布の原料 C/Si 比依存性(サセプタ無回転).



図Ⅲ.2.3.1-159 Nドーピング濃度分布の原料C/Si比依存性(サセプタ回転考慮).

<<N濃度分布の原料C/Si比依存性についての実効C/Siによる考察>>

図Ⅲ.2.3.1-159で示した、サセプタ回転を考慮したNドーピング濃度分布のシミュレーション結果は、4度オフおよび2度オフSi面上エピ成長実験と同様の傾向を示した。そこで、図Ⅲ.2.3.1-159のサセプタ回転考慮のN濃度分布計算のもとになった、サセプタ無回転でのN濃度分布(図Ⅲ.2.3.1-158)について、図Ⅲ.2.3.1-157で求めた実効C/Si比分布の原料C/Si比依存性、および図Ⅲ.2.3.1-154～図Ⅲ.2.3.1-156で示したHCN濃度分布をもとに考察する。

実効C/Si比分布の変化は、サイトコンペティション効果によるN取り込み量の変化に影響する。原料C/Si比=1.1の場合をみると、図Ⅲ.2.3.1-157で見られるように実効C/Si比の変動は比較的小さく、上流から下流にかけてのSiC膜中へのN取り込み確率はそれほど変化していないと推測される。それに対し、図Ⅲ.2.3.1-156で示したHCN濃度分布は、ガスフロー下流側ではサセプタ領域とさほど変わらないのに対し、上流側では著しく低くなっている。そのため、原料C/Si比が1.1の場合は、Nドーピング密度分布はHCN濃度分布の傾向を強く反映したものとなり、上流側で著しく低く、サセプタ中央から下流にかけてはほぼ一定になっていると考えられる。

一方、原料C/Si比=0.9の場合をみると、図Ⅲ.2.3.1-157で見られるようにサセプタ温度の低いガスフロー上流端および下流端にて実効C/Si比が低くなっており、上流側および下流側においてはSiC膜中へのN取り込み確率がサセプタ中央領域に比べて高くなっていると思われる。しかし図Ⅲ.2.3.1-154で示したHCN濃度分布は、ガスフロー下流側ではサセプタ領域とさほど変わらないのに対し、上流側では著しく低くなっている。そのため、

上流側では実効 C/Si 比が低く N 取り込みが起りやすいにもかかわらず N ドーピングに寄与する HCN 濃度が低いために N ドーピング濃度は増加しない。一方下流側では十分 HCN 濃度が高いうえに実効 C/Si 比が低く N 取り込み効率が高いため、N ドーピング濃度は激しく上昇する。

以上より、**図 III.2.3.1-159** で示したサセプタ回転考慮時の N ドーピング密度の原料 C/Si 比依存性においては、原料 C/Si 比が低い際は下流側の挙動が、逆に原料 C/Si 比が高い場合は上流側の影響が強く反映されていることがわかる。原料 C/Si 比の変化に対する実効 C/Si 比分布の挙動と、そこから予想される N 取り込み確率の分布、および HCN 濃度分布から推測される N ドーピング分布の傾向を**図 III.2.3.1-160** に示した。このように SiC 成膜に寄与する主要化学種の濃度より求めた実効 C/Si 比と HCN 濃度の分布を考慮することにより、シミュレーションで求めた N ドーピング濃度分布は説明可能である。

	上流側	中間	下流側
実効C/Si比	変化は比較的小さい		
N取り込み効率	変化は比較的小さい		
HCN濃度	著しく低	高	高
中間領域に対するN濃度	激しく低下	—	同程度

	上流側	中間	下流側
実効C/Si比	低	高	低
N取り込み効率	高	低	高
HCN濃度	著しく低	高	高
中間領域に対するN濃度	微減	—	激しく増加

図 III.2.3.1-160 実効 C/Si 比分布と HCN 濃度分布による N ドーピング挙動

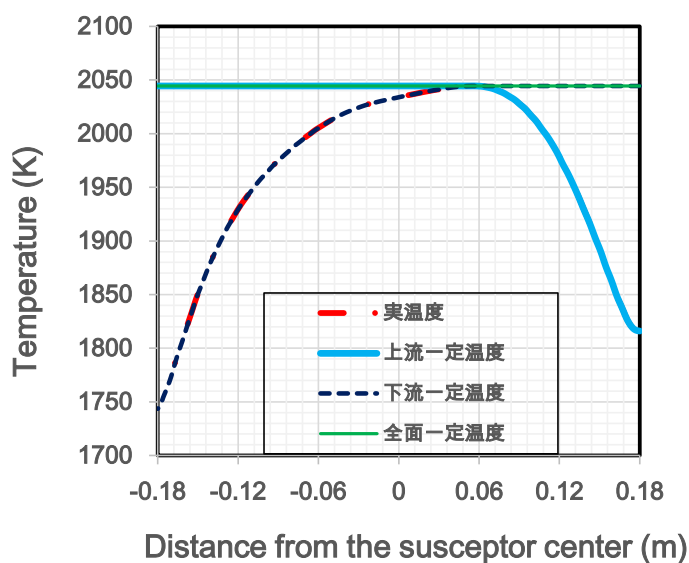
<<N ドーピング濃度分布に対するウエハ到達温度分布の影響>>

N ドーピング濃度分布は、ガスフロー方向に生じる実効 C/Si 比および HCN 濃度の大きな変動により説明できることを示した。これらの変動は原料ガスの分解により生じる各化学種の濃度がサセプタ表面において均一でないことに由来しており、**図 III.2.3.1-161** で求めたウエハ到達温度に見られるガスフロー上流側および下流側での大きな温度低下が影響している。そこで、CVD 反応シミュレーションにおける回転サセプタ上面の温度境界条件を変化させ、ウエハ到達温度分布が N ドーピング濃度分布に及ぼす影響を検討した。

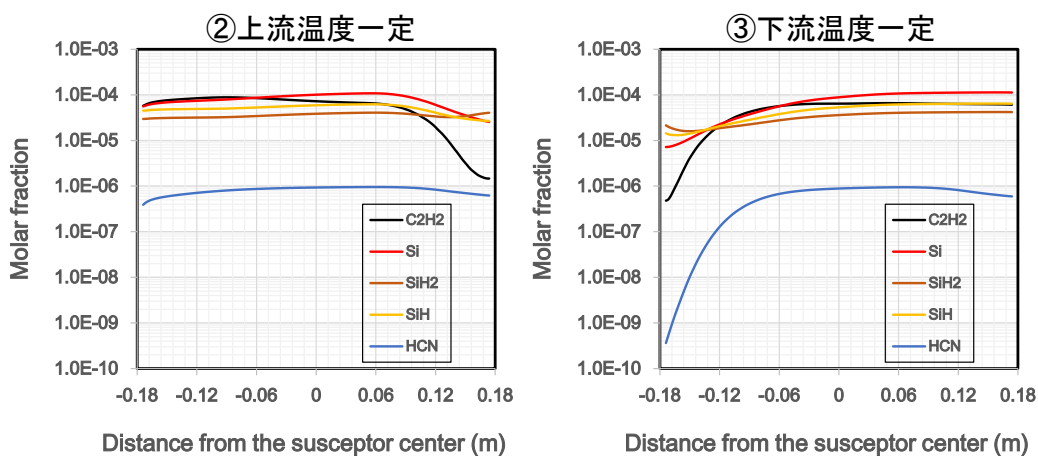
回転サセプタ上面の温度プロファイルについて、下記の 4 種類を検討した。

- ① 図Ⅲ.2.3.1-161 に示す、水素エッチングにより見積もられた実際のウエハ到達温度分布
- ② ①の温度分布より、上流側の温度低下が起こらないと仮定
- ③ ①の温度分布より、下流側の温度低下が起こらないと仮定
- ④ 全面にわたり、①の最高到達温度で均一と仮定

図Ⅲ.2.3.1-161 に、上記①~④の温度プロファイルを示す。この温度プロファイルを回転サセプタ上面での温度境界条件として与えて反応シミュレーションを行い、温度プロファイルの実効 C/Si 比分布および N 濃度プロファイルへの影響を調べた。



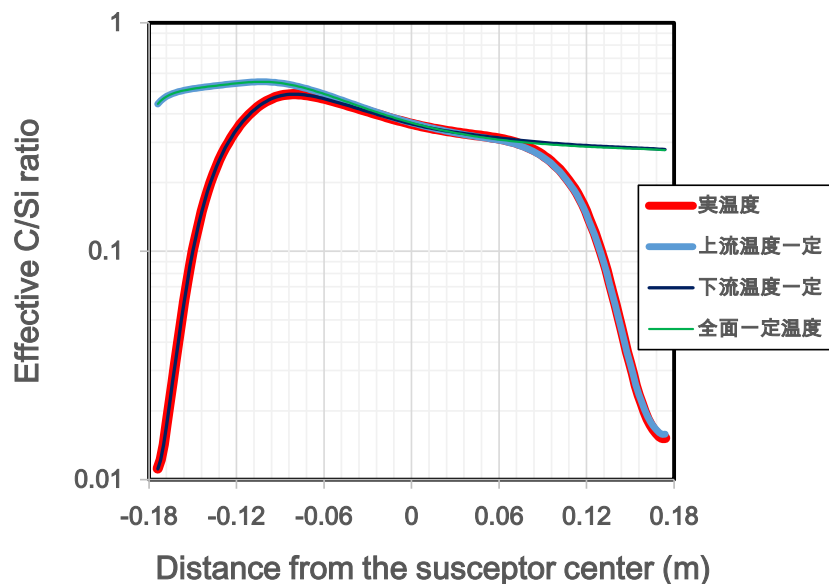
図Ⅲ. 2. 3. 1-161 検討した 4 種類の温度プロファイル



図Ⅲ. 2. 3. 1-162 ②上流温度一定の場合、および③下流温度一定の場合の主要化学種濃度分布.

図Ⅲ.2.3.1-162 に、投入原料 C/Si 比が 0.9 の場合における、上記②および③の場合の主要化学種の濃度分布を示す。当然の結果だが、温度低下をなくすと各化学種の濃度の面内均一性は向上する。④温度が完全に均一な場合は全面にわたり各化学種の濃度はほぼ均一となる。

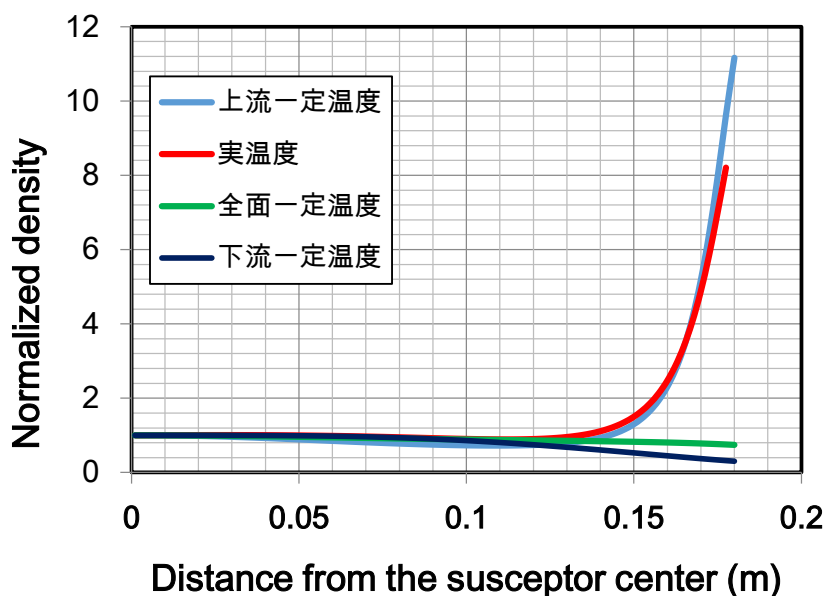
図Ⅲ.2.3.1-163 に、温度分布を上記①～④のように変化させた場合の、回転サセプタ上面での実効 C/Si 比分布を示す。上流および下流での温度低下をなくすと上流側あるいは下流側で見られた実効 C/Si 比の低下が見られなくなり、均一な実効 C/Si 比分布に近づく。図Ⅲ.2.3.1-164 に、温度分布を①～④のように変化させた場合の、サセプタ回転を考慮した N ドーピング密度分布(サセプタ回転中心での N 濃度により規格化)を示す。①実温度分布による N 密度分布に比べ、③下流温度一定および④全面温度一定の場合においてサセプタ外周寄りでの N 濃度上昇が抑制され、面内均一性が向上している。②上流温度一定の場合は、①実温度の場合と比較してキャリア密度分布の改善は見られない。これは本項でのシミュレーションは原料 C/Si 比=0.9 にて計算を行っており、N 濃度分布の変動は主に下流側の寄与にて発生しているためである。原料 C/Si 比が高い場合は、主に上流側での低い HCN 濃度がキャリア密度分布悪化要因となっているため、計算では図Ⅲ.2.3.1-164 の場合とは逆に上流側の温度低下をなくした方が N 濃度均一性は向上するのだが、詳細は割愛する。



図Ⅲ.2.3.1-163 実効 C/Si 比分布の温度分布依存性.

以上より、横型 CVD 装置による SiC 成長における N ドーピング密度分布には、ウエハ到達温度分布が大きく影響しており、温度均一性を向上させることが N ドーピン

グ密度の均一性向上に有効であることが示された。特に、投入原料 C/Si 比により、N ドーピング密度均一性を向上させるのに有効な、温度均一性を向上させるべき箇所が異なることが示唆された。



図Ⅲ.2.3.1-164 温度分布のNドーピング密度への影響(サセプタ回転考慮)

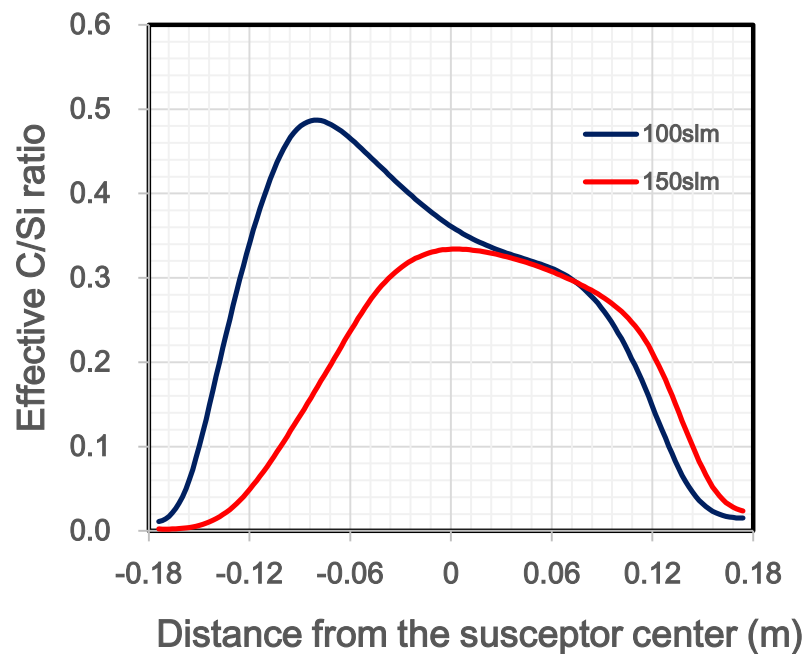
<<キャリアガス流量の実効 C/Si 比への影響>>

4度オフ Si 面および2度オフ Si 面上エピタキシャル成長実験において、キャリアガス流量を増加させて成長を行った場合の表面欠陥密度およびキャリア密度均一性の挙動が、原料 C/Si 比を減少させた際の挙動と類似していることが確認されている。そのため、キャリアガス流量の変化は原料 C/Si 比と同様に、ウエハ表面での実効 C/Si 比を変化させているものと考えられた。そこでシミュレーションにより、キャリアガス流量を変化させた場合の実効 C/Si 比を計算し、仮説の妥当性について検証を行った。

キャリアガス流量 100slm および 150slm の2水準を選択した。この際の温度分布は図Ⅲ.2.3.150-に示す。キャリアガス流量の増加により上流側の温度低下量が大きくなり、また最高温度到達点が下流にシフトしている。

この図Ⅲ.2.3.1-150の温度分布を境界条件として与え、C/Si=0.9にて反応シミュレーションを行った。図Ⅲ.2.3.1-165にキャリアガス流量2水準に対する実効 C/Si 比分布を示す。温度プロファイル同様、キャリアガス流量の増加により C₂H₂ 濃度の上流側での立ち上がりが遅れるために、実効 C/Si 比のプロファイル自体も下流側にシフトした形になっている。下流側での実効 C/Si 比にはさほど差は無いものの、上流側ではキャリアガス流量増加に伴い実効 C/Si 比が減少している。この傾向は、4度および2度

Si 面上実験結果との傾向と矛盾しない。



図Ⅲ. 2. 3. 1-165 異なるキャリアガス流量に対する実効 C/Si 比プロファイル.

以上により、

- ・N ドーピング密度の原料 C/Si 比依存性、および N ドーピング密度分布の形状は、ウエハ上の実効 C/Si 比分布および HCN 密度分布により説明可能である。
- ・キャリア密度均一性の向上には、ウエハ到達温度分布の均一性向上が効果的である。
- ・キャリアガス流量変化が実効 C/Si 比変化をもたらす、とするエピ成長実験結果からの仮説に対して、シミュレーションにおいて矛盾しない結果が得られた。

3) シャローピットの影響度合い評価と形状制御

当プロジェクトでは表面欠陥装置として共焦点式微分干渉顕微鏡 Lasetec 社製 SICA61 および SICA6X を用いた。装置の詳細はテーマ 5（共通基盤技術：評価）を参照されたい。

SICA では表 III.2.3.1-18 に示す内容に自動欠陥分類が行われる。テーマ 5 の研究において、それぞれの分類が従来の分類におけるどの欠陥を検出しているかと、それらが MOS キャパシタに与える影響度合いが明らかにされている。

本テーマにおけるエピタキシャル技術開発では「(1) 4°オフ Si 面での 6 インチエピタキシャルウエハ技術開発」で説明したように B/W として検出・分類されピットと認識される欠陥の数が各パラメータに対して大きな依存性を有しており、条件によっては非常に大きな値をとることが分かっている。

そこでテーマ 5 の研究と並行してピット (B/W) がデバイスに与える影響とそのメカニズムおよびエピタキシャル条件による変化を明らかにした。

表 III.2.3.1-18 SICA で主に検出・分類される欠陥

SICA分類	対応する欠陥種別
W/B	バンプ
B/W	ピット
Hline	キャロット
DLine(S)/DLine(M)	三角欠陥
Large	ダウンフォール
LatentA/B	バンチング

<<実験方法>>

エピタキシャル装置は東京エレクトロン社製 Probus-SiC を用いた。4 度オフ Si 面 3 インチウエハを 2 枚用いて、見なし 150mm とした。4 度オフ Si 面に対するエピタキシャル成長において、C/Si 比を変化することによりピットの数を制御することができる事が分かっているため、C/Si 比を 0.8 と 1.2 の 2 水準にてエピタキシャル成長を実施した。

ピットの数およびその深さ分布に対しては共焦点微分干渉顕微鏡 Lasertec 社製 SICA6X を用い、表面形状および断面形状に関しては原子間力顕微鏡 (Atomic Force Microscope; AFM) を用いた。

影響度合いを評価するデバイスとして、ショットキーバリアダイオード (Schottky barrier diodes: SBDs) と MOS (Metal Oxide Semiconductor) キャパシタを用いた。SBDs はエピタキシャル成長膜の上にショットキー電極として直径 1mm の Ni を EB 蒸着により堆積し、裏面のオーミック電極として Al を堆積することにより形成した。電気的評価はカーブトレーサーを用いて順方向および逆方向へ電圧を印加することにより電流-電圧 (I-V) 特性を測定した。MOS キャパシタはゲート酸化膜としてドライ酸化により 42nm の熱酸化膜を形成し、直径 140 μm の Al 電極を堆積することにより形成した。MOS キャパシタの電気的評価には定電流 TDDB 法を用い、ストレスを 0.45mA/cm² とした。い

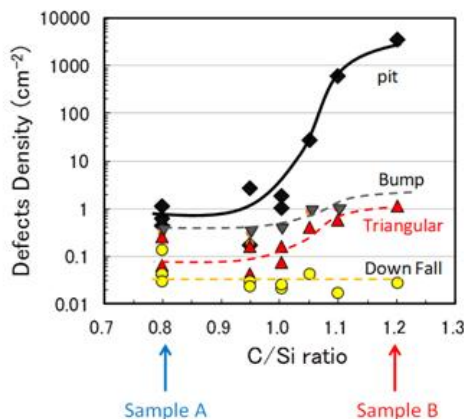
ずれの試料もエピ膜の膜厚を $5\mu\text{m}$ 、キャリア濃度を $5\times 10^{15}\text{cm}^{-3}$ とした。

<<結果および考察>>

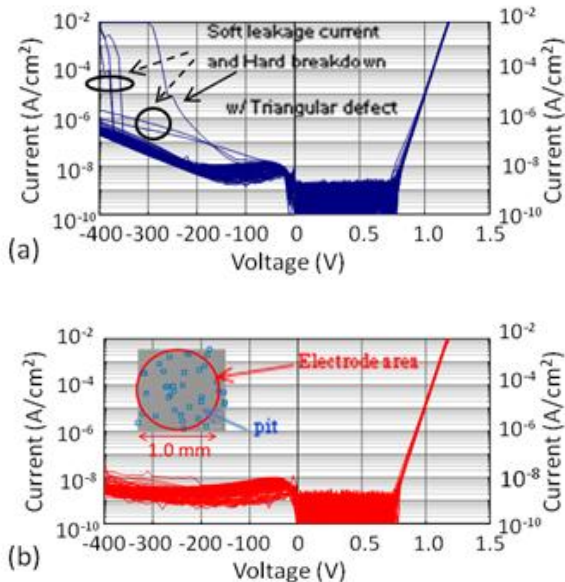
ピットがデバイスに与える影響と考察

図Ⅲ.2.3.1-166 に欠陥密度の C/Si 比依存性を示す。欠陥は SICA を用いて分類されたピット、バンプ、三角欠陥およびダウンフォールを示す。C/Si 比を上昇することによりダウンフォールを除いた欠陥の数値は増加している。これはダウンフォールがサセプタに付着する堆積物由来であることを考慮すると妥当な結果である。図Ⅲ.2.3.1-166 の中で最も依存性が大きい欠陥はピットであり、他の欠陥は C/Si 比依存性が小さいことが分かる。また、その値もピットが他の欠陥と比較して非常に大きいことが分かる。ここからも本報告ではピットに着目した。C/Si 比を 0.8(サンプル A)と 1.2 (サンプル B) とすることにより、ピット密度が小さい試料と非常に大きい試料を作成した。

まず、SBDs の I-V 特性に対するピットの影響について述べる。図Ⅲ.2.3.1-167 (a)と(b)それぞれにサンプル A とサンプル B 上に形成した SBDs の I-V 特性を示す。各 3 インチウエハ上で 116 個の SBDs を測定した。代表的なショットキー電極の写真を図Ⅲ.2.3.1-167 (b)に挿入している。この中で赤い丸はショットキー電極領域を示し、青い四角はピットが観察された場所を示している。サンプル B には高密度にピットが存在するために、各ショットキー電極内にも多くのピットが存在す



図Ⅲ. 2. 3. 1-166 欠陥密度の C/Si 比依存性
 菱形=ピット、逆三角形=バンプ、三角形=三角欠陥および丸=ダウンフォール



図Ⅲ. 2. 3. 1-167 SBDs の I - V 特性
 (a) サンプル A:C/Si=0.8, ピット密度= 0.9cm^{-2}
 (b) サンプル B:C/Si=1.2, ピット密度= 3500cm^{-2}

る。サンプル A の場合には、ショットキー電極内にピット観察されなかった。ピット密度から計算されるショットキー電極内に存在するピットの数はいずれもサンプル A では 1×10^{-3} 個、サンプル B では 28 個となる。サンプル B ではショットキー電極内に多くのピットが存在するにもかかわらず、I-V 特性に置いて逆方向に 400V 印加時の 10^{-6}A/cm^2 を超えるリーク電流の増加や、順方向での V_f 低下は見られなかった。図 III.2.3.1-167 (a) に示すように、サンプル A においても大半の SBDs はサンプル B と同じ特性を示した。なお、矢印で示した SBD ではソフトリークが観察されたが、この SBD のショットキー電極内には三角欠陥が観察された。また破線矢印で示した SBDs ではハードブレイクダウンおよびソフトリークが観察された。これらのショットキー電極内には欠陥が観察されておらず、基板内に存在する例えば積層欠陥が原因であると推定され^[18]、今後の検証が必要である。この結果から、ピットは SBDs の I-V 特性に対して影響しないといえることができる。

次に MOS キャパシタの評価結果について述べる。図 III.2.3.1-168 にはゲート酸化膜の TDDB に関してのサンプル A とサンプル B の比較を示す。それぞれの各ウエハで 2100 個の MOS キャパシタを測定した。Qbd の分布は D1 と D2 の 2 モードに分かれているが、これは電極内に **bunched step line** が含まれているか否かによる差である^[19]。図 III.2.3.1-168 から、ピット密度に関わらず、Qbd の分布に変化は無いことが分かる。この結果から、ピットは MOS キャパシタの電気特性に影響を与えないことが分かった。

上記から SICA で観察されるピットは SBDs および MOS キャパシタに対して影響が無いことが分かった。これはテーマ 5 (共通基盤技術：評価) の結果と一致する。

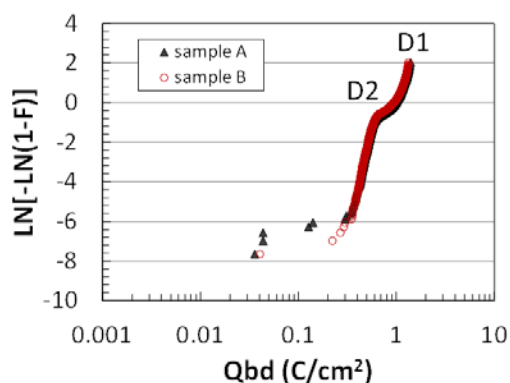


図 III. 2. 3. 1-168 定電流 TDDB 特性

参考文献との相違に関する考察

上記において SICA で観察されるピットは SBDs の I-V 特性に影響を与えないことが分かった。一方で、既存の報告ではピットが SBDs の電気特性に影響するという報告がある^[20,21]。

そこで両者の違いについて形状の相違について解析し、考察を行った。

まずピットの起源を確認するために、同一箇所の SICA 写真および X 線トポグラフィ

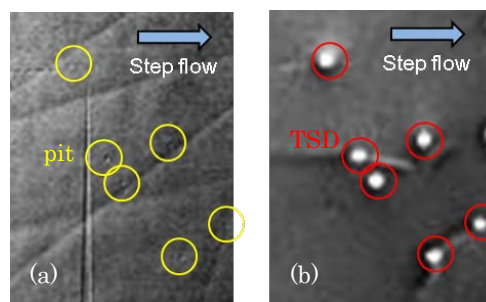
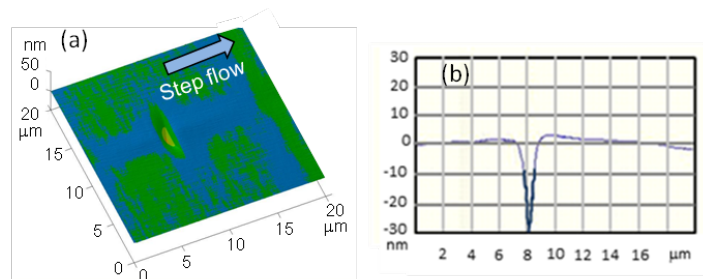


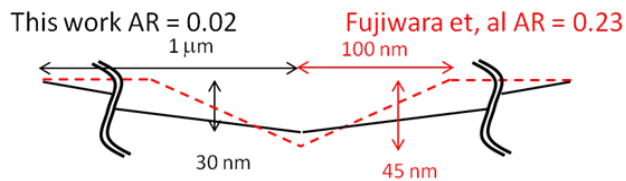
図 III.2.3.1-169 同一箇所の SICA 像 (a) と X 線トポグラフィ像 (b)

イメージの比較を実施した。図Ⅲ.2.3.1-169 (a)に SICA 像、(b)に X 線トポグラフィー像を示す。黄丸はピットを示し、赤丸は TSD を示す。図Ⅲ.2.3.1-169 (a),(b)のピット位置と TSD 位置はよい一致を示しており、ピットの起源が TSD であることが分かる。これは参考文献と同じであった[4]。図Ⅲ.2.3.1-166 に示すようにピット密度はおおよそ 3000cm^2 で飽和している。これは市販ウエハの TSD 密度に近い値であり、ほぼ全てのピットに関してその起源が TSD であると考えてよいことが分かる。図Ⅲ.2.3.1-167 および図Ⅲ.2.3.1-168 から本研究において観察されたピットは SBDs のチークにも、MOS キャパシタの Qbd にも影響しない。一般的に SBDs のリーク電流が増加する場合にはピット形状に起因する電界強度に依存する。また、MOS キャパシタの Qbd はピットの形状に起因するゲート酸化膜の膜厚変化に依存する。

そこで、我々はピットの形状に着目した。図Ⅲ.2.3.1-170 にはサンプル B に形成されたピットについて 3 次元 AFM 像および深さプロファイルを示す。ピットは逆円錐形であり、横方向の寸法が $2\mu\text{m}$ であり、深さが 30nm である。この値は参考文献[4]の深さ 25nm と同等であるが、横方向寸法が 200nm と比較して $2\mu\text{m}$ と 10 倍ほど大きいことが分かった。



図Ⅲ.2.3.1-170 ピットの AFM 観察結果
(a) 3次元像、(b) 深さプロファイル



図Ⅲ.2.3.1-171 本研究と参考文献[4]のピット模式図

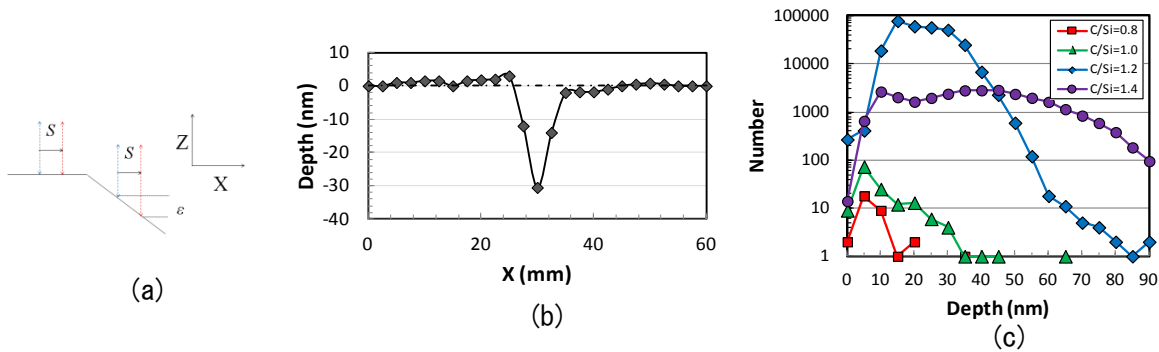
この結果から形状のアスペクト比(A/R =深さ÷幅)を計算すると、参考文献が $A/R=0.23$ に対して本研究のピットは $A/R=0.02$ と大変小さい。この比較を図Ⅲ.2.3.1-171 に模式図として示す。この比較から、SBDs のリーク電流増加はピットの形状が強く起因していると考えられる。すなわち本研究のピットのようにその形状が幅広かつ浅い (A/R が小さい) と SBDs のリーク電流増加はなく、また MOS キャパシタの TDDDB における Qbd 寿命の劣化もない。これは A/R 比が小さいと電界集中やゲート酸化膜ばらつきが小さくなるためである。参考文献とのピット形状の相違はエピタキシャル条件の相違であると考えられる。

ピット形状変化に対するエピタキシャル条件の影響

上記までにおいてピットの形状(A/R)がデバイスの電機特性に影響を及ぼすことが判明した。すなわちエピタキシャル成長時にピットの形状を制御することが重要である。

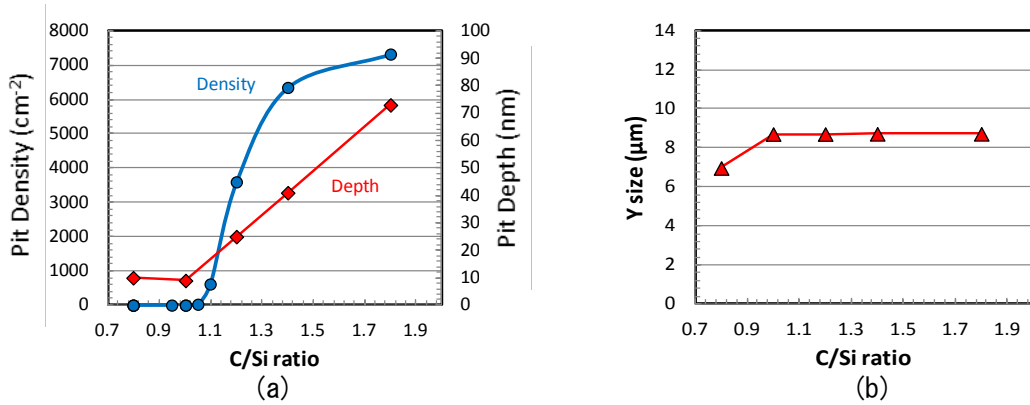
ここでは本研究に用いた Probus-SiC でエピタキシャル成長を実施した場合にピット形状を制御するためのパラメータの抽出と制御性の確認を実施した。

まず図Ⅲ.2.3.1-172 を用いてピットの形状を算出した方法を説明する。算出には SICA6X を用いた。SICA6X においては(a)に示す原理により光路差 S と干渉強度から深さ ϵ を同定することができる。この結果をスキャン方向にプロットしたものが(b)であり、ピットの幅と深さを読み取ることができる。この読み取り結果は SICA6X においてすべてのピットに対して自動的に計算することができる。(c)にはエピタキシャル



図Ⅲ.2.3.1-172 ピット形状算出方法

(a) SICA6X による深さ検出の原理図、(b)ピットの深さプロファイル例
(c) エピタキシャル条件によるピット深さ分布例



図Ⅲ.2.3.1-173 ピット密度とピット深さおよびピット幅の C/Si 比依存性
(a) 密度および深さ、(b) 幅

条件として C/Si 比を変更した場合のピット深さごとの検出数を示す。この例では C/Si 比が大きくなるとピットは深い方向に分布が変化していることがわかる。エピタキシャル条件に対するピット深さを比較する際にはこの分布からメディアン値を求めた。

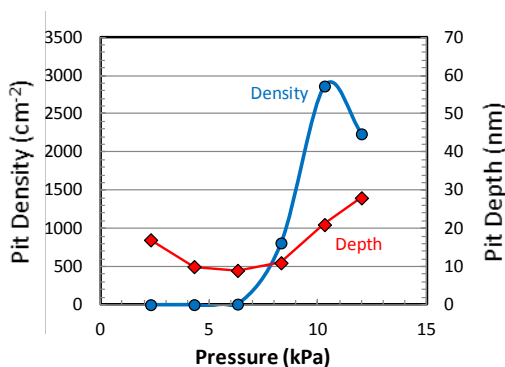
以降は各エピタキシャル成長パラメータに対する依存性を述べる。

まず図Ⅲ.2.3.1-173 に C/Si 比依存性を示す。(a)にはピット密度と深さの依存性を、(b)には幅の依存性を示す。ピット密度と深さは C/Si 比に大きく依存するが、幅に関しては変化がない。(ii) に示したようにピットは TSD 起因である。このためピット密

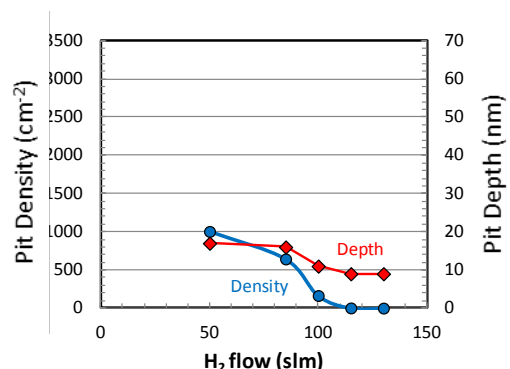
度は C/Si 比の上昇により基板の TSD 密度に一致するように飽和している。これと同様にピット深さも C/Si 比の上昇にしたがって深くなっている。なお、ピット深さが 10nm 以下で飽和しているように見えるのは、10nm が検出限界のためである。ピット密度の C/Si 比依存性はエピ表面での表面自由エネルギーの変化が起因していると考えられている[22]。すなわち Si リッチ条件では C リッチ条件と比較して表面自由エネルギーが低い。このため、Si リッチ条件においてはステップフローが優位となり、TSD を基点とするピットを浅く埋めていくと考えている。C リッチ条件では逆に TSD に起因する凹みを埋める効果が小さくなるためにその密度および深さが大きくなると考えられる。

なお、他のパラメータに対しても幅の変化は観察されなかった。したがって、ピット形状である A/R はピット深さの比較で表すことができる。

図Ⅲ.2.3.1-174 および図Ⅲ.2.3.1-175 には他のエピタキシャル成長パラメータの中でピット深さが変化するものとして成長圧力依存性とキャリア水素ガス流量依存性をそれぞれ示す。いずれもピット密度とピット深さのエピタキシャル成長パラメータに対する傾向は C/Si 比依存性と同じである。

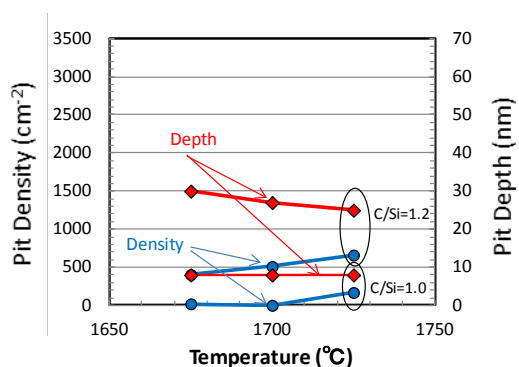


図Ⅲ.2.3.1-174 ピット密度とピット深さの成長圧力依存性



図Ⅲ.2.3.1-175 ピット密度とピット深さのキャリア水素ガス流量依存性

一方でピット密度とピット深さが変化しない例として成長温度依存性を図Ⅲ.2.3.1-176 に示す。C/Si 比が異なるとピット密度とピット深さは異なる。しかし、いずれの C/Si 比においても成長温度による密度と深さの変化はない。他のエピタキシ



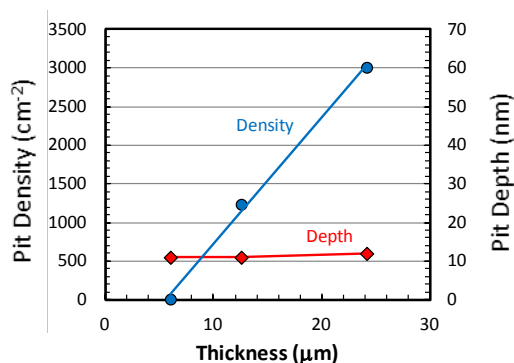
図Ⅲ.2.3.1-176 ピット密度とピット深さの成長温度依存性

表Ⅲ.2.3.1-19 ピット深さに対するエピタキシャルパラメータの影響

深さが変化するパラメータ	深さが変化しないパラメータ
・C/Si比	・成長温度
・成長圧力	・成長速度
・H₂流量	・オフ角、面方位

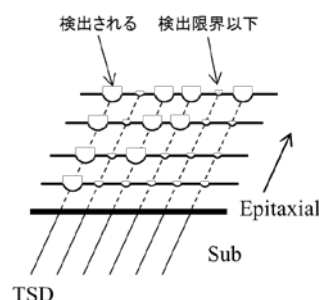
シャル成長パラメータを含めてピット深さの変化に関連するものと関連しないものを表Ⅲ.2.3.1-19に示す。変化に寄与するパラメータはC/Si比、成長圧力およびキャリア水素流量のみであり、これらの制御によりピット形状を制御できる。別項で述べたように、これらのパラメータはウエハ上の実効C/Si比を変化させるパラメータであり、C/Si比依存性で述べた内容を補完するものである。すなわち、実効C/Si比を制御することによりピット密度やキャリア濃度均一性を制御するだけでなく、ピットの形状も制御することができる。

次にピット形状のエピタキシャル成長中における変化について検証を行った。図Ⅲ.2.3.1-177には同一エピタキシャル成長条件において成長時間を変化させることにより膜厚を変化させた場合のピット密度とピット深さの膜厚依存性を示す。成長膜厚が増加するに従いピット密度は増加する。ピット密度が上限で飽和していないのは基板のTSD密度まで達していないためであると考えられ、さらに膜厚を増加していくと図Ⅲ.2.3.1-173(a)と同じように飽和すると考えられる。



図Ⅲ.2.3.1-177 ピット密度とピット深さの成長膜厚依存性

一方でピット深さは膜厚に依存しない。この現象を説明するために以下の仮説を設定した。この推定現象を説明する模式図を図Ⅲ.2.3.1-178に示す。(1)一部のTSDが起点となり検出される深さのピットが形成され残りは非常に浅い(現出限界以下)ピットで留まる、(2)膜厚が増加しても一旦形成された形状は保持される、(3)膜厚が増加すると浅い(検出限界以下)ピットが一定の割合で検出できるまで深く成長する。



図Ⅲ.2.3.1-178 エピタキシャル成長中の推定ピット生成状態模式図

この膜厚依存性の結果および推定現象から、膜厚が厚くなってもピット形状に変化はない。したがって膜厚に依存せずピットがデバイスに悪影響を及ぼすことはないと考えられる。

エピ表面上のピット深さをより浅くする方法

上記までの結果および考察から、本研究で実施したエピタキシャル成長条件の範囲内においてピットはデバイスへの悪影響がなく、その形状も制御可能であることが分か

った。さらに、ピット深さは実効 C/Si 比との関係が大きいことも分かった。一方で、実効 C/Si 比は他のエピタキシャル膜の特性、例えばキャリア濃度の均一性に大きな影響を与えることも分かっている。そこで、デバイスのオン抵抗や耐圧に寄与する下層とゲート酸化膜や SBDs のリークに関連する表層とでエピタキシャル成長条件を変更することにより、下層に求められる性能と上層に求められる性能を個別に制御する方法を開発した。

まず、SICA6X で検出されるピットに対する積層の影響を調べるために、上層と下層をそれぞれ $5\mu\text{m}$ 、合計 $10\mu\text{m}$ とし、下層と上層の C/Si 比を変化させた。図 III.2.3.1-179 に C/Si 比を 0.9 と 1.1 とした場合のピット密度とキャリア濃度均一性の関係を示す。左側の 3 点と右の 3 点は実験を実施した時期およびウエハのブールが異なるために値の絶対値は異な

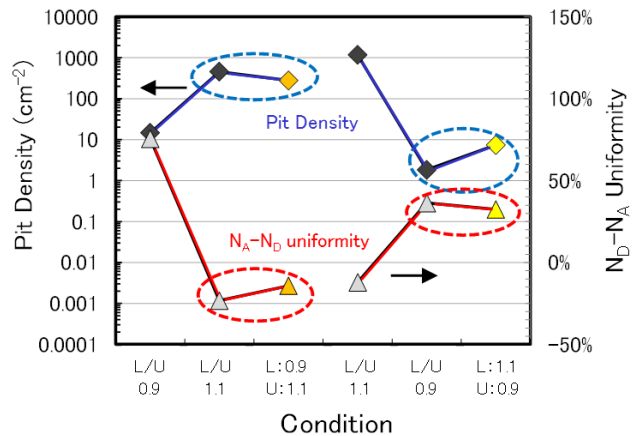


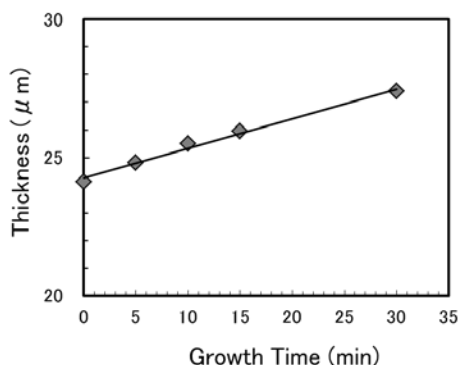
図 III. 2. 3. 1-179 ピット密度とキャリア濃度均一性の積層効果

っている。左の 3 点を比較した場合、C/Si 比を上昇することによりキャリア濃度均一性は改善しているが、ピット密度は上昇している。また、下層と上層の C/Si 比をそれぞれ 0.9 と 1.1 とした場合は、全層にわたって C/Si 比を 1.1 とした結果とほぼ一致する。これは下層でピットが見られない場合においても、表面のエピタキシャル条件をピットが顕在化する条件とすることにより表面にピットが出現していることを示している。これは (iii) で説明したピットの発生現象と矛盾しない。

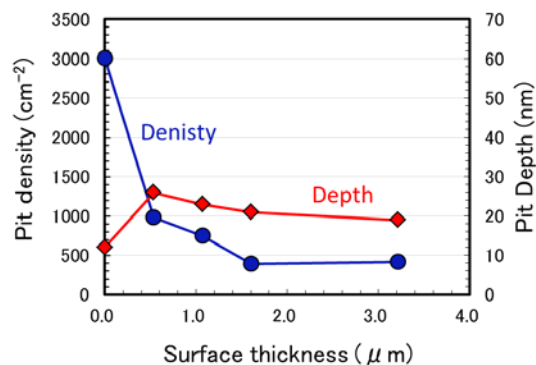
一方で右の 3 点を比較した場合は、下層をピットの多い条件としているにも関わらず、上層の C/Si 比を 0.9 とすることにより表面のピット密度を低減できている。すなわち、エピタキシャル膜表面のピット密度は下層に関わらずに上層のエピタキシャル条件により個別に制御が可能であることが分かった。

次に上層に必要なエピタキシャル膜厚を求めるために下層を $25\mu\text{m}$ と固定して、上層の膜厚を変化させた。図 III.2.3.1-180 には上層の成長時間と合計膜厚の関係を示す。よい直線関係が得られており、積層による変化はないことが分かる。図 III.2.3.1-181 には上記から求めた上層の膜厚とピット密度およびピット深さの関係を示す。ピット深さは若干の変動はあるが上層の膜厚に依存せずほぼ一定である。ピット密度は上層の膜厚が $0.5\mu\text{m}$ 以上とすることにより大幅に低減できることが分かった。 $0.5\mu\text{m}$ から $1.5\mu\text{m}$ まではピット密度の低減が観察され、 $1.5\mu\text{m}$ で飽和している。したがって、低 C/Si 比とした上層の膜厚を $0.5\mu\text{m}$ 以上、できれば $1.5\mu\text{m}$ 以上とする積層構造とするこ

とによりピット密度を低減することができることが分かった。



図Ⅲ. 2. 3. 1-180 上層成長時間と合計膜厚の関係



図Ⅲ. 2. 3. 1-181 ピット密度とピット深さの上層膜厚依存性

以上記したように、C/Si 比を変化することにより欠陥密度を変化させたウエハ上にショットキーバリアダイオードと MOS キャパシタを作成し、影響度合いを評価した結果、

- ・ SICA で検出されるピット(B/W)はショットキーバリアダイオードの順方向/逆方向の I-V 特性および MOS キャパシタの TDDB 特性に影響を及ぼさない。
- ・今回評価したピットの形状はおおよそ幅 2μm、深さ 30nm でありアスペクト比は 0.02 と計算される。これは電気特性に影響を及ぼすとされる過去の報告例のアスペクト比 0.23 と比較すると非常に小さく、ピットの形状制御が重要であることが分かった。
- ・ピット形状は C/Si 比、成長圧力およびキャリア水素流量で制御が可能であり、これは実効 C/Si 比制御と等価である。
- ・検出限界以下を含むピットの総数は成長条件により変化していないと推定でき、膜厚の増加により検出できる深さまで深くなるが、一定の深さからは変化しない。
- ・上層を低 C/Si 比とした積層構造とすることにより、検出できるピット密度を低減することができる。上層の膜厚は 0.5μm(できれば 1.5μm 以上)が必要であることが分かった。

4) 装置及び部材起因のバックグラウンド濃度の低減

エピタキシャル成長においてキャリア濃度を制御するためにバックグラウンド濃度を低減することが重要である。バックグラウンド濃度はエピタキシャル成長中のサイトコンペティション効果により取り込まれる窒素量に大きく依存する。これを抑制するために一般的に C/Si 比を上昇することが有効である。しかしながら C/Si 比は欠陥密度やキャリア濃度均一性等にも大きな影響を与えるため、バックグラウンド濃度のみで決定することができない。一方で反応室内に残留する窒素濃度を低減することも効果が高い。

4 度オフ C 面においてエピタキシャル成長前真空引きを増やすことによりバックグラウンド濃度の低減が確認できている。

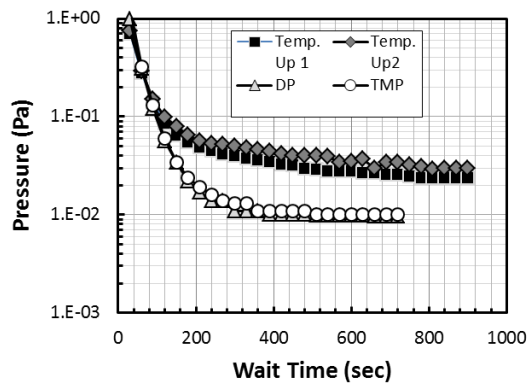
今回は残留窒素濃度の低減を目指し、装置部材、とくにウエハホルダーに吸着した窒素の除去に着目した。

<<実験方法>>

エピタキシャル装置は東京エレクトロン社製 Probus-SiC を用いた。エピタキシャル成長レシピの中で、ウエハホルダー(およびウエハ)を 600°C に過熱された反応室(PM1)に導入した。通常の拡散ポンプで真空引きを行い、真空引き時間と到達真空度の関係を調べた。構成部材としてウエハホルダーに着目し、数種類を準備し比較した。また、同じウエハホルダーに関して、エピタキシャル成長に使用した連続回数による差を確認した。

<<結果および考察>>

図Ⅲ.2.3.1-182 にウエハホルダーを搬入する前の装置状態による到達真空度を示す。図の中で Temp. Up1 は週末に装置を立ち下げた状態から立ち上げを実施、Temp. Up2 は装置を立ち下げた翌日に立ち上げを実施、DP は 600°C 保持の状態で一晩拡散ポンプにより真空引きを行った状態および TMP は 600°C 保持で一晩ターボポンプにより真空引きを行った場合を示す。なお、ウエハホルダーは数回使用してカセットに保管したものをを用いている。図から、一旦装置を立ち下げ(ポンプ停止および室温)すると真空引きに時間を要しかつ到達真空度も悪いことが分かる。これは反応室の部材である固定セプタや断熱材に吸着した



図Ⅲ. 2. 3. 1-182 各真空引き時間における到達真空度の処理前状態依存性

窒素が徐々に出ているためであると考えられる。吸着窒素の由来は 1) 若干のリークにより反応室に導入される窒素、2) 部材の内部より出てくる窒素等が考えられるが、詳細は不明である。

一方、装置を稼働させた状態で保持した場合には、真空引きを拡散ポンプで実施してもターボポンプで実施しても変化はない。したがって、一旦エピタキシャル成長温度(1630~1725℃)に上昇させると拡散ポンプで十分であることが分かる。

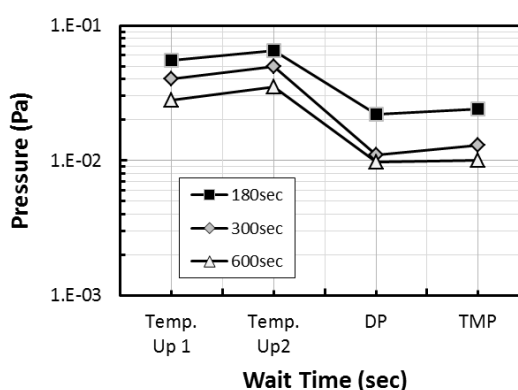
この到達真空度を比較する指標を明らかにするために、**図Ⅲ.2.3.1-183**に 180 秒、300 秒および 600 秒における到達真空度の処理前状態依存性を示す。確認する時間が異なっても処理前依存性は同じ傾向を示す。これから、以後は 180 秒における到達真空度を比較した。

次にウエハホルダーの状態による比較を行った。ウエハホルダーは a) メーカーコート品(3inch×6 ポケット)、b) FUPET コート品(6inch×1 ポケット)および c) FUPET コート品(6inch×3 ポケット)の 3 種類を比較した。いずれもポリエチレン袋に入れて一週間以上保管した状態から開始した。

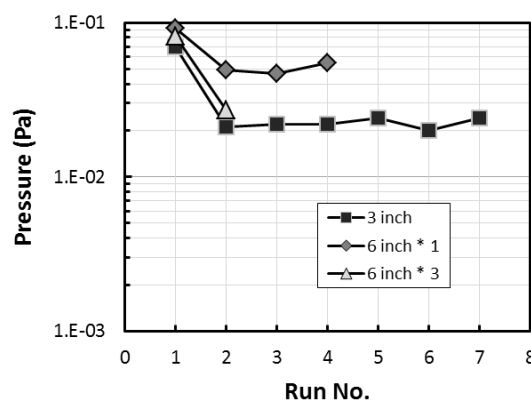
図Ⅲ.2.3.1-184に各ウエハホルダーに対する到達真空度の処理回数依存性を示す。

いずれのウエハホルダーにおいても、保管状態からの 1 ラン目は到達真空度が悪いが、2 ラン目以降は到達真空度が良好な状態で安定している。また、メーカーコート品(3inch)と FUPET コート品(6inch×1)の到達真空度が同じであるのに対して、FUPET コート品(6inch×3)は 2 ラン目以降の到達真空度が他と比較して悪い。これからウエハホルダーのコートよりも母材の個体差等の影響が大きいことを示唆しているが詳細は不明である。

このエピタキシャル成長前到達真空度とバックグラウンド濃度との詳細な関連データは取得できていないが、標準的なレシピでは初期の真空引き(Wait-step)の時間を 10 分とした。連続処理の場合にはこれを 5 分程度に短縮することも可能であると推察できる。



図Ⅲ.2.3.1-183 処理前装置状態による到達真空度



図Ⅲ.2.3.1-184 到達真空度の処理回数依存性

以上に記した如く、

- ・装置についてポンプを停止し室温まで低下した状態まで立ち下げると立ち上げ直後の到達真空度は悪い。
- ・600℃昇温状態で保持した場合には待機時の真空引きに関してポンプ依存性はない。
- ・ウエハホルダーは保管状態からの1ラン目の到達真空度は悪く、2ラン目以降は安定して良好な値となる。
- ・到達真空度はウエハホルダーのコーティングには依存せず、個体差があると推定されることが分かった。

(6) まとめ

1) 目標の達成度

基本計画目標

最終目標「口径：6 インチ、処理枚数：3 枚以上のエピタキシャル膜に対し、

- ・均一度：厚み±5%、ドーピング濃度±10%
- ・品質 エピ成長起因の表面欠陥密度：0.5 個/cm²以下

を実現する。」に対し、現在デバイス開発・製造の主流である 4°オフ Si 面を用い、3 枚 x 6 インチ配置において、膜厚均一度±2.8%、ドーピング濃度均一度±5%、表面欠陥密度 0.4 個/cm²を実現し、最終目標を達成した。

加えて 99%以上の高い基底面転位の貫通刃状転位への変換効率を 6 インチウエハで確認するとともに、SORI の小さなウエハを使用することで 6 インチウエハにおいても界面転位の発生を効果的に抑制する技術を確認した。更に、本研究開発で見出した成長指針に沿うことで、42 μm/h という 6 インチウエハを一度に多数枚処理できる CVD 装置では世界最高速且つ高均一、低欠陥のエピタキシャルウエハを実現し、当初の目標を大幅に上回る成果を得た。

自主設定目標

デバイス性能やウエハコスト削減の将来動向を見越して、4°オフ C 面の 6 インチエピタキシャルウエハ技術開発、4°オフよりもより低オフ角である 2° オフ Si 面ウエハを用いた 6 インチ対応化技術やさらに低オフ角である 1° 以下の微傾斜基板を用いた大口径化技術開発を行い、各課題で自主設定した目標を達成した。

具体的には、4° オフ C 面では 6 インチウエハで 50 μm/h を超える高速成長と高い膜厚均一性と低欠陥化実現した。一方で濃度均一性には改善の余地が残ったがシミュレーションを併用することで、その原因を追究し、改善に向けた指針を得た。

2° オフ Si 面ウエハを用いた 6 インチ対応化技術では 3 インチウエハ 2 枚を使用した見做し 6 インチではあるが当初の目標を大幅に上回る低欠陥化と均一性の両立を図ることができ、4° オフと同等以上のエピタキシャル成長が可能であることを示した。

オフ角が 1° 以下の微傾斜においても 4 インチウエハまで大口径化を進めることができ、特に C 面を用いた場合においては成長速度を含め 4° オフウエハと同等のエピタキシャル成長が可能であることを示した。

2) 成果の意義

6 インチウエハのエピタキシャル成長の結果は、国内で 1 例目、世界で 2 例目の結果となった。その後の研究開発の結果、均一度は既報告例とほぼ同等であるが、エピ欠陥密度は高水準にあり、且つ 40 μm/h を超える高速成長を 6 インチ多数枚

配置の CVD 装置で実現、世界トップレベルの高品質なエピタキシャル膜の成長を実証した。

本結果は 6 インチ基板の完成と同時に、高品質な 6 インチエピタキシャルウエハの垂直立上げが可能となる点で、SiC パワーデバイス製造 6 インチ化とそれに伴うコスト低下、デバイスの普及促進に大きく貢献するものである。

また、今回は 2° オフのエピタキシャル成長技術や微傾斜基板上的エピタキシャル成長技術も同時に確立し、低オフ角化によるさらなるコスト低下、普及促進、デバイス性能向上の道筋を示すことができた。

特に 2° オフのエピタキシャル技術においては 3 インチウエハ 2 枚を使用した見做し 6 インチにおいて、4° オフと同等以上のエピタキシャル成長が可能な技術を世界に先駆けて確立、今後予想される 6 インチウエハでの低オフ角化への対応をいち早く達成することが出来た。

また、本研究課題ではオフ角、面極性の異なるエピタキシャル成長技術を開発したため、これらの結果を同じ土俵で整理することにより従来は CVD 装置固有のものとなりがちな SiC のエピタキシャル成長における成長条件に対してユニバーサルな指針というものを提示することが出来た。この指針に沿うことにより、現状の条件からオフ角、面極性等を変更した場合の成長条件の導出が容易になる。

更にまた、共通基盤技術として水素前処理等のエピ欠陥低減技術、シミュレーション技術、シャローピットの取り扱い、バックグラウンド濃度の低減について取りまとめたことは、これらの共通課題に取り組む際の基盤になるものとする。

3) 知的財産権の取得

平成 22～26 年度で PCT を含め計 3 件の特許を出願完了した。

4) 成果の普及

6 インチウエハを使用したエピタキシャル成長の結果については国内初、世界 2 例目として MRS Spring meeting 2012 で発表を行った。その後もプロジェクト期間中毎年応用物理学会や先進パワー半導体分科会が主催する学会・研究会や MRS、ICSCRM、ECSCM といった国際会議での発表を行った。

表Ⅲ.2.3.1-20 特許、論文、外部発表等の件数(内訳)

区分 年度	特許出願			論文		その他外部発表 (プレス発表等)
	国内	外国	PCT※出 願	査読付き	その他	
H22FY	0 件	0 件	0 件	0 件	0 件	0 件
H23FY	0 件	0 件	0 件	1 件	0 件	3 件

H24FY	1 件	0 件	0 件	3 件	0 件	11 件
H25FY	0 件	0 件	1 件	10 件	0 件	15 件
H26FY	1 件	0 件	0 件	6 件	0 件	14 件

参考文献

- [1] S. Izumi, *et al.*, Appl. Phys. Lett. 86 (2005) 202108.
- [2] Ohtani *et al.*, J. Cryst. Growth, **210** (2000) 613.
- [3] 三谷 他, SiC 及び関連半導体研究 第 22 回講演会 L-10, p.288
- [4] X. Zhang *et al.*, Journal of Applied Physics 102, 093520 (2007)
- [5] X. Zhang *et al.*, Materials Science Forum Vols. 679-680 (2011) pp306-309
- [6] 長屋他, 先進パワー半導体分科会 第 1 回講演会 P-25
- [7] J. Nishio *et al.*, Mater. Sci. Forum 778-780 (2014) 109-112.
- [8] J. Nishio *et al.*, Mater. Sci. Forum, to be published (2015).
- [9] H. Asamizu *et al.*, 2014 MRS Spring Meeting and Exhibit, DD1.08 (2014)
- [10] S. Nakamura *et al.* Jpn. J. Appl. Phys. 42 (2003) L846.
- [11] T. Yamashita, *et al.*, Mater. Sci. Forum, 778-780, 374 (2014)
- [12] 浅水他, 第 75 回応用物理学会秋季学術講演会, 17a-A17-9 (2014)
- [13] K. Masumoto *et al.*, Materials 7 (2014) 7010.
- [14] K. Masumoto *et al.*, JJAP 54 (2015) 04DP04.
- [15] K. Kojima, S. Kuroda, H. Okumura and K. Arai, Sci. Forum, 556-557 85 (2009).
- [16] <http://str-soft.co.jp/product/cvdsim.html>.
- [17] O. Danielsson, A. Henry, E. Janzen, J. Cryst. Growth 243 (2002) 170-184.
- [18] H. Fujiwara *et al.*, Appl. Phys. Lett. 87 (2005), 051912
- [19] J. Sameshima *et al.*, Materials Science Forum Vols. 740-742 (2013) pp 745-748.
- [20] H. Fujiwara *et al.*, Appl. Phys. Lett. 100 (2012), 242102
- [21] H. Fujiwara *et al.*, Appl. Phys. Lett. 101 (2012), 042104
- [22] K. Masumoto *et al.*, Journal of Crystal Growth 139-143, 381 (2013).

2.3.2 高速・厚膜成長技術

本プロジェクトで目標とする耐圧 3kV級の高耐圧デバイスには、厚い高抵抗エピタキシャル膜が必要であるが、本研究のスタート時においては、成長速度とエピ品質との両立は確認されていなかった。そこで本研究開発項目では、4インチウエハを想定して、高耐圧デバイスの作製に対応できる 50 μm 以上の厚膜を 100 $\mu\text{m}/\text{h}$ 以上の高速成長で形成して、膜厚分布 $\pm 2\%$ 以内、ドナー濃度分布 $\pm 10\%$ 以内といった高均一性と、残留キャリア濃度 $3 \times 10^{14} \text{ cm}^{-3}$ 以下の高純度及び表面欠陥密度 1 個 cm^{-2} 以下を実現することを目標とした。

一般に、CVD 法によるエピタキシャル膜形成においては、原料ガスの供給量を増やしていけば成長速度は増大するが、原料ガスの濃度が高くなっていくと、やがて気相中で微結晶が発生してしまい成長速度は飽和する。エピ装置の気相中で生じるこの現象を均質核生成という。従って、100 $\mu\text{m}/\text{h}$ 以上の高速成長を実現するためには、均質核生成を抑制する技術が必要である。そのための方法としては、塩素を含むガス（塩化水素など）を添加するハライド法と、成長圧力を低くして均質核生成を起りにくくし、且つ、なるべく多くの原料ガスを効率的に基板表面に供給するガスフロー制御法が知られている。

4インチウエハを搭載して 100 $\mu\text{m}/\text{h}$ 以上の高速成長が実現できる装置はないので、本研究ではこの装置（以下4インチ実証炉と称す）を開発することを計画の軸とした。初めの3年間に、実証炉のための予備検討として、ハライド法とガスフロー制御法による高速成長の実験を産総研にある既存の装置を用いて行い、実証炉に採用する方式や課題を検討した。これと平行して実証炉の設計と製作も進めた。後半の2年間は、導入された実証炉を用いて目標を達成するためのエピ成長プロセスを検討した。以下では下記目次に従い、実証炉を用いた開発結果について述べる。まず、予備検討の結果とそれを踏まえて設計した実証炉の構成について示し、計画通りに 100 $\mu\text{m}/\text{h}$ 以上の高速成長が実現したことを述べる。次に 100 $\mu\text{m}/\text{h}$ の高速成長で形成したエピ膜の膜質は十分良好であったことを明らかにして、上述した目標項目の達成状況について述べる。最後に、目標にはあげられてはないが自発的に検討を行った項目として、①ハライド法とガスフロー制御法を組み合わせた高速成長、②4度オフウエハにおける高速成長、③4インチ実証炉の成長シミュレーションなどについての成果を述べる。

エピ成長を長時間続けていると、成長装置の内部に SiC 膜が堆積し、やがてそれらは剥離してエピ膜上に落下するなどエピ膜の品質によく影響を及ぼす。この SiC 堆積膜を除去する新しいクリーニング方法について、横浜国立大学の羽深教授に共同研究をお願いした。その成果の概略についても後半で述べる。

(1) 予備検討

1) ガスフロー制御法

- 2) ハライド法
- (2) 4インチ実証炉の開発
 - 1) 4インチ実証炉の構想
 - 2) 高速成長の実現
 - 3) 高速成長したエピ膜の膜質評価
 - 4) 目標項目の達成
 - 5) 目標項目以外の検討事項
 - (a) 塩素添加の効果
 - (b) 4度オフウエハ上の高速成長
 - (c) 成長シミュレーションの検討
- (3) 成長室内クリーニング法の検討
 - 1) 研究の進め方
 - 2) SiC 堆積物の形態
 - 3) SiC 堆積物の除去
 - (a) 粒子状 SiC 堆積物の除去
 - (b) 膜状堆積物の除去
 - (c) 繰り返しエッチングの検討
- (4) まとめ
 - 1) 目標の達成度
 - 2) 成果の意義
 - 3) 知的財産権の取得
 - 4) 成果の普及

(1) 予備検討

既存の装置を用いて、ガスフロー制御法及びハライド法の二つの方法でSiCの高速成長を試み、「口径2インチ、膜厚50 μm以上で、残留キャリア濃度 $3 \times 10^{14} \text{ cm}^{-3}$ 以下、エピ欠陥密度5個 cm^{-2} 以下」の実現を中間目標として取り組んだ。その結果、この二つの方法で100 μm/h以上の高速成長を実現し、以下の成果を得た。

1) ガスフロー制御法

<<予備検討結果の総括>>

ガスフロー制御法については、この方式のために設計された既存のCVD装置を用いた。3インチウエハ上に成長速度100 μm/h以上で形成した膜厚50 μm以上の厚膜において、残留キャリア濃度の中間目標 ($3 \times 10^{14} \text{ cm}^{-3}$ 以下) を達成し、表面欠陥(エピ欠陥)密度については達成の見込みのレベルまで到達した。さらに、面内均一性向上の改善を内外二重管でガスを供給することにより試みた。膜厚については3イ

ンチウエハ内の面内分布 $\pm 2\%$ 以内を実現したが、ドナー濃度の均一性 $\pm 10\%$ 以内を同時に満たす条件は見いだせず、両者の間にトレードオフの関係があることが分かった。

以下に実験から得られた主要な成果を述べる

<<2インチウエハでの検討結果と4インチ化へ向けた課題>>

ガスフロー制御法に用いた CVD 装置の成長室の概略を図 III.2.3.2-1 に示す。高周波誘導加熱されるグラファイト製のサセプタに対してウエハ（基板）は成長面を下側にして取り付けられる、いわゆるフェース・ダウン（デポ・アップ）の形式である。原料ガスはガス導入管により下側からウエハ表面に垂直な方向に供給される。このガス導入管もグラファイト製で誘導加熱されている。

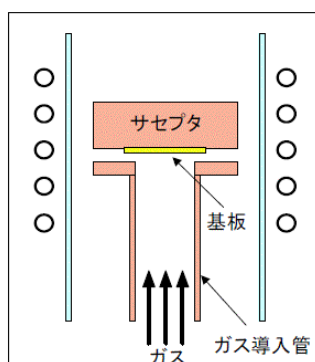


図 III.2.3.2-1 ガスフロー制御法に用いた CVD 装置の成長室の概略

図 III.2.3.2-2 はガスフロー制御法による 2 インチウエハ（8 度オフ）上への成長の研究結果をまとめたものである。横軸に成長速度をとり、縦軸はその成長速度で成長させる際に、鏡面のエピ膜が得られる C/Si 比（原料ガスの C_3H_8 と SiH_4 の流量の比から算出）の範囲を示している。鏡面が得られる領域の外側では、巨大なステップバンチングが発生したり、3C-SiC が混入したりする。この図に示したように、成長速度が速くなると鏡面が得られるエピ条件（C/Si 比の範囲）は著しく狭くなる。それでも適切に条件を選べば、成長速度 $100 \mu\text{m/h}$ 以上で鏡面の厚膜を形成することができる。図 III.2.3.2-2 では、左図の赤丸の条件で成長時間を変えて異なる厚さの厚膜を形成し、その表面モフォロジー（微分干渉顕微鏡写真）を示している。膜厚を $40 \mu\text{m}$ から $130 \mu\text{m}$ に増やしても鏡面の厚膜が形成されていることがわかる。このように、赤丸のような条件を採用することによって、成長速度 $100 \mu\text{m/h}$ 以上で膜厚 $50 \mu\text{m}$ 以上の鏡面の厚膜を形成することができる。

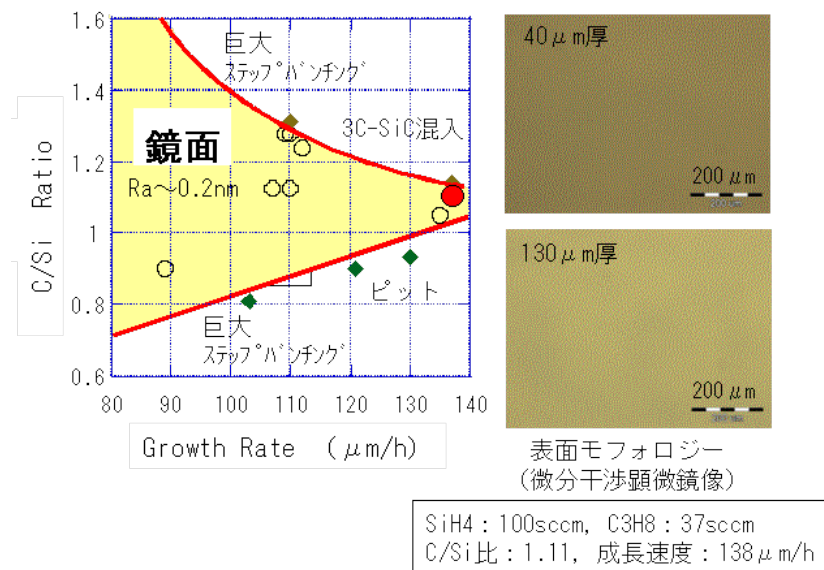


図 III. 2. 3. 2-2 鏡面のエピ膜が得られる C/Si 比の範囲

図 III.2.3.2-3 はガスフロー制御法で形成した 2 インチウエハ上のエピ膜の成長速度と残留キャリア濃度の面内分布を示した参考データである。得られている結果を本プロジェクトの開発目標（最終目標）値と比較すると、2 インチの範囲でドナー濃度分布は $\pm 10\%$ 以下を満たしているが、成長速度分布を膜厚分布と読み替えると、膜厚分布は $\pm 2\%$ でぎりぎりである。従って、4 インチウエハでの面内均一性の目標達成は容易でないことが予想される。そこで、以下のガスフロー制御法の検討においては、3 インチウエハにおける面内分布を改善して、4 インチ化に向けた知見を蓄積することを軸として実験を進め、その過程の中で、中間目標に挙げられている、残留キャリア濃度の低減と欠陥低減の検討を行うこととした。

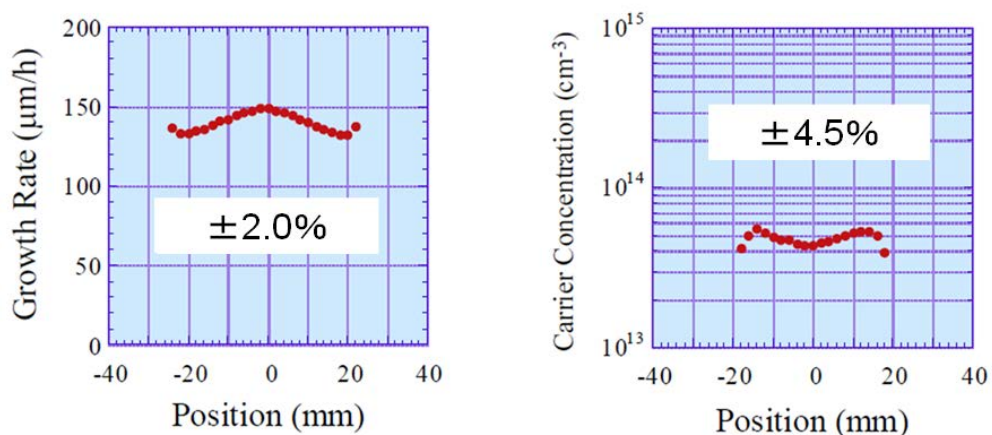


図 III. 2. 3. 2-3 ガスフロー制御法で形成した 2 インチウエハ上エピ膜の成長速度と残留キャリア濃度の面内分布（参考データ）

<<3インチウエハにおける面内均一性改善の検討>>

これまで、キャリアガス (H_2)、原料ガス (SiH_4 、 C_3H_8)、ドーピングガス (N_2) といった成長に用いるガスは、図 III.2.3.2-4 (a) のように全てを一緒にしてガス導入管を介して基板表面に供給されていた。このガス導入管を図 III.2.3.2-4 (b) に示したように内管 A と外管 B の二重にし、原料ガスなどのセットを 2 組用意して、内管と外管のそれぞれに独立に流して基板表面に供給することにした。この方法を以下では二重ガス供給法と呼ぶことにする。内外のガスの流量は独立に変えられるので、それらを調整してウエハ面内の膜厚とドナー濃度の均一化を図るといふわけである。実験には 8 度オフの 3 インチウエハを用いた。

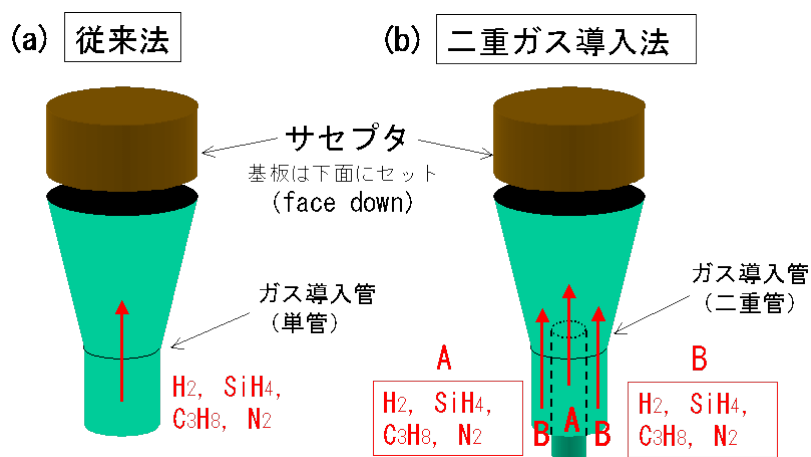


図 III.2.3.2-4 二重ガス供給法の説明図

図 III.2.3.2-5 に二重ガス供給法の実験結果の一例を示す。この図は、原料ガスを外側の管、ドーパントガスを内側の管に流して、キャリアガスの水素を内側と外側でどのように配分したらよいかについて調べたものである。その結果、水素を内側の管により多く配分することにより膜厚の均一性が向上することがわかった。しかしながら、膜厚分布が良くなった条件でもドナー濃度の均一性は改善されなかった。このような実験を多数行った結果をまとめ、膜厚分布とドナー濃度分布の相関をプロットしたものが図 III.2.3.2-6 である。検討の目標である膜厚分布 2% 以下、ドナー濃度分布 10% 以下を共に満たす範囲を図中の破線で囲んで示している。この図から明らかなように、膜厚分布だけならば目標を満たす条件はいくつもあるが、膜厚の均一性とドナー濃度の均一性はトレードオフの関係になっていて、両者の目標値を同時に満たす条件はいまだ見つかっていない。今後は、やみくもに実験をするのではなく、シミュレーション技術を立ち上げて、これまでの実験結果を解釈していくとともに、二重管の形状を含めた条件の最適化を図っていく予定である。

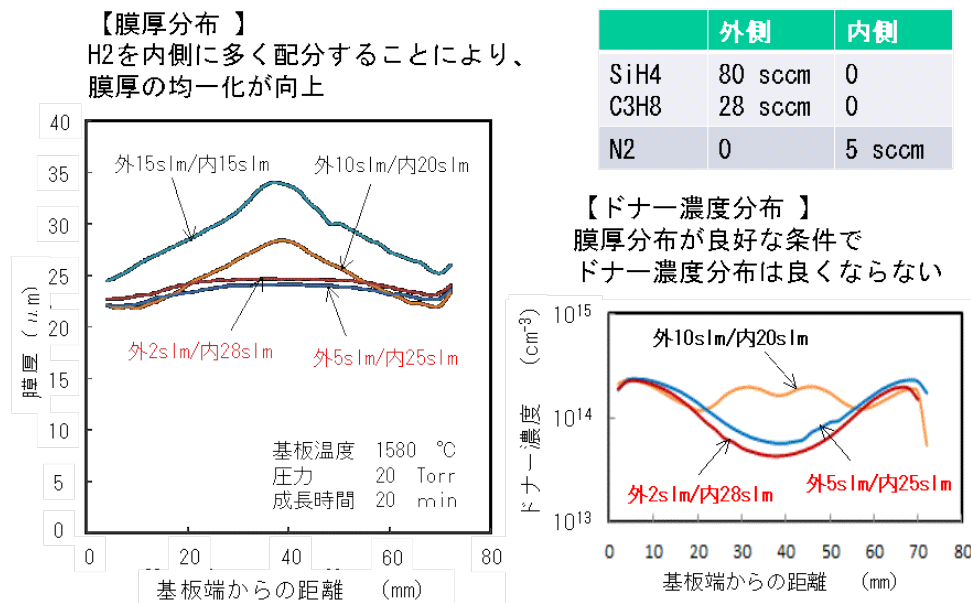


図 III. 2. 3. 2-5 二重ガス供給法の実験結果の一例

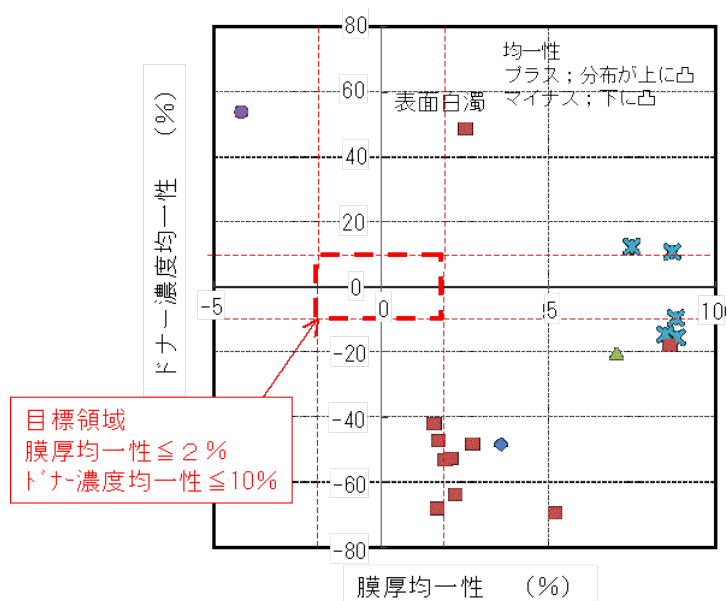


図 III. 2. 3. 2-6 二重ガス供給法の実験結果のまとめ
(膜厚の均一性とドナー濃度の均一性の相関)

<<3インチウエハ上厚膜の残留キャリア濃度と表面欠陥>>

これまで述べてきた均一性の実験を行う過程で、3インチウエハ上に形成した成長速度 100 $\mu\text{m/h}$ 以上、膜厚 50 μm 以上の厚膜における、残留キャリア濃度とエピ成長起因の表面欠陥（エピ欠陥）密度についても検討した。図 III.2.3.2-7 は残留キャリア濃度についての結果の一例である。図の(a)より、膜厚の分布は 58.9 μm から 63.1 μm である。成長時間は 35 分であるので、成長速度は 101.0 $\mu\text{m/h}$ から 108.1 $\mu\text{m/h}$ である。図の(b)は(a)のエピ膜の残留キャリア濃度（ドナー濃度）である。このエピ膜にはドナーとなる窒素をわずかに添加しているのに、厳密には残留キャリア濃度は図示されている値よりも小さくなるはずであるが、図から明らかなように、それでも中間目標の値である $3 \times 10^{14} \text{ cm}^{-3}$ をウエハ全面にわたって大きく下回っている。カンデラを用いて計測した、このエピ膜のエピ欠陥密度は 7.5 cm^{-2} であった。エピ欠陥密度については、現状では中間目標の値（ 5 cm^{-2} 以下）を満足できていない。今後は、成長室内のクリーニング、ウエハ前処理の最適化、エピ条件の最適化などにより低減を図る。

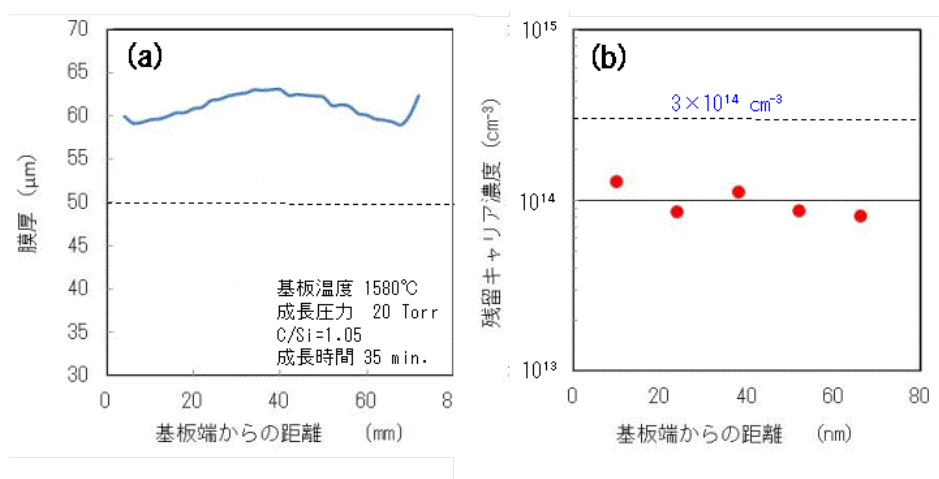


図 III.2.3.2-7 成長速度 100 $\mu\text{m/h}$ 以上、膜厚 50 μm 以上の厚膜における残留キャリア濃度の測定例

2) ハライド法

<<予備検討結果の総括>>

ハライド法については、既存の横型管状ホットウォール CVD 装置に塩化水素ガスを導入できるような小改造を施して検討に使用した。ガス流量の最適化により 4 度オフウエハ上で成長速度 100 $\mu\text{m/h}$ 以上の高速成長を達成したが、ステップバンチングが著しく発生すること、ウエハ面内の膜厚分布が著しく悪くなることなどの課題があることがわかった。ハライド法による高速成長は国内では検討例がほとんどなかったため、高速成長の実現ばかりでなく、エピ膜の膜質評価にも注力した。特に、腐食性がある塩化水素ガスを用いるにあたって重金属などの不純物が成長装

置の部材からエピ膜中へ取り込まれることが懸念されたが、二次イオン質量分析やグロー放電質量分析などを駆使して、そのような金属汚染は生じていないことを確認した。積層欠陥や Z1/2 密度（点欠陥に起因）などに関しても、ハライド法を採用することによる致命的な問題点は見出せなかった。これらの分析・評価については、平成 24 年度途中に認可された開発成果創出促進制度による資金を活用することにより研究が加速した。

<<成長速度と表面モフォロジー>>

実験には、既存の横型のホットウォール CVD 装置を使用し、モノシラン (SiH_4)、プロパン (C_3H_8) の原料ガスに塩素含有ガスとして塩化水素 (HCl) を添加して成長実験を行った。実験には 4 度オフの基板を用いた。

図 III.2.3.2-8 はハライド法の予備検討の結果として、成長速度と原料ガス供給量の関係を示したものである。ガスフロー制御法の予備検討の結果も併せて示してある。原料ガス供給量は SiH_4 流量のキャリアガス (H_2) 流量に対する分子数の比として Si/H_2 で表している。青色の丸が予備検討の結果、赤色の四角は既に報告されている LPE 社のデータである。実験は 12 mm 角の小さな基板で行い、ほぼ鏡面の膜を 104 $\mu\text{m}/\text{h}$ の成長速度で形成することができた。 Si/H_2 比と成長速度の相関は LPE 社の結果と類似している。 HCl を添加しないと $\text{Si}/\text{H}_2 \sim 0.05\%$ で均質核生成が発生し、成長速度は 8 $\mu\text{m}/\text{h}$ 程度にとどまっている。 HCl の添加により均質核生成の発生が抑制され、より多くの SiH_4 を投入することができて高速成長が実現したことが確認できた。

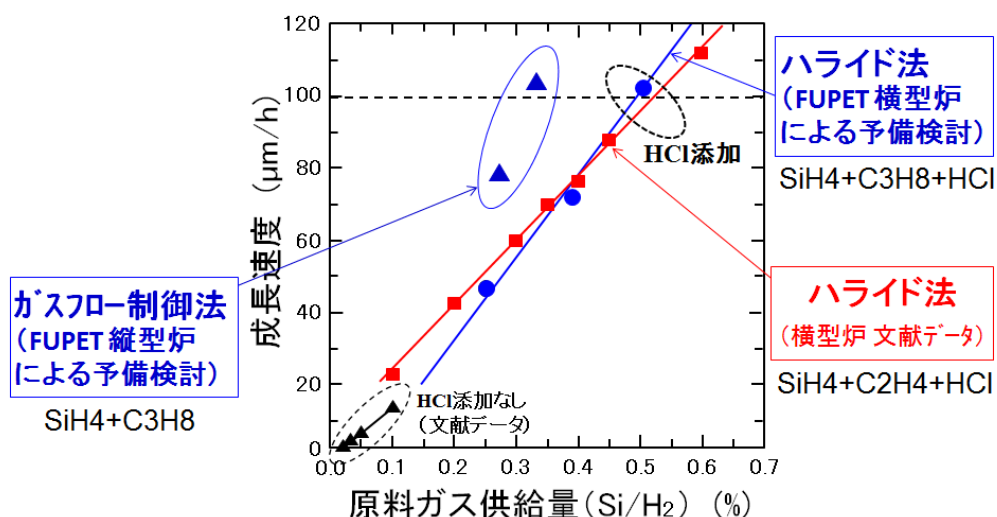


図 III.2.3.2-8 成長速度と原料ガス供給量の関係
(原料ガス供給料は SiH_4 流量と H_2 流量との比で表示)

図 III. 2.3.2-9 は原料ガスの流れに沿った成長速度の分布を示したもので、横軸は原料ガスの流れ方向の成長室内の位置を示している。原料ガスは図の左から右に流れている。赤、青の線で結んだ長い点列は 3 インチウエハの実験例で、3 インチウエハ内の成長速度の分布ということになる。図から明らかなように、ウエハの上流側では $100 \mu\text{m/h}$ 以上の成長速度を実現しているが、下流側になるにつれて成長速度は低下し半分くらいになる。成長室内でウエハは回転していないので、この結果は、上流側で原料ガスが消費されてしまって下流側に供給される原料ガスが少なくなっていると解釈できる。一方、短い点列は 12 mm 角の基板を成長室内のそれぞれ該当する場所に置いた場合の基板内の成長速度の分布である。3 インチウエハとほぼ同じような傾向を示している。

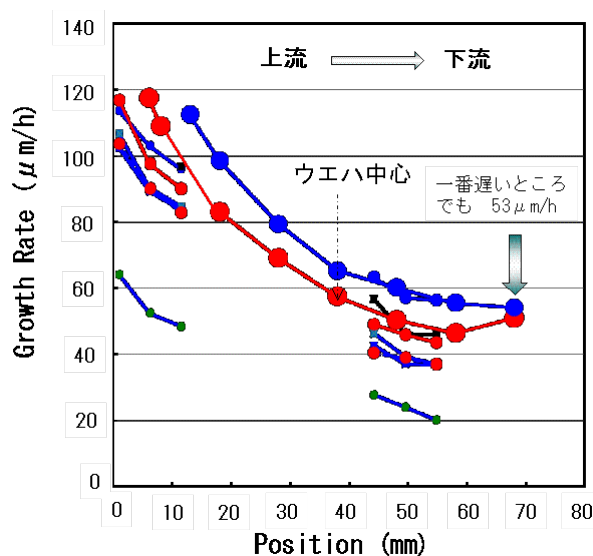


図 III. 2.3.2-9 原料ガスの流れに沿った成長速度の分布

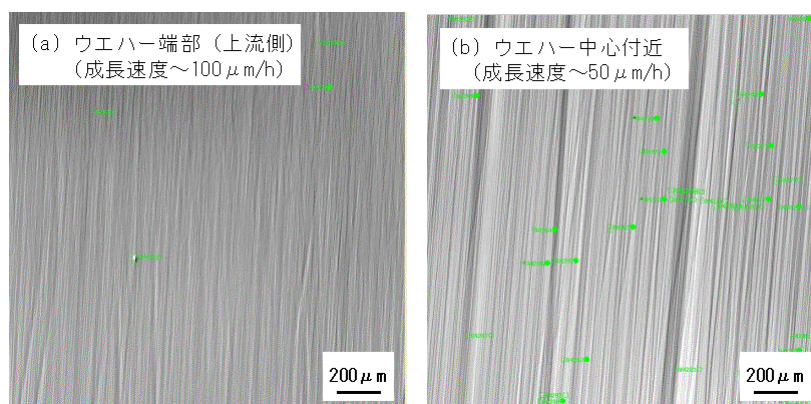


図 III. 2.3.2-10 3 インチウエハ上エピ膜の表面モフォロジー

図 III.2.3.2-10 は共焦点微分干渉顕微鏡 (C-DIC、製品名 SICA) で観察した 3 インチウエハ上エピ膜の表面モフォロジーで、(a) はウエハの上流側端部 (成長速度約 100 $\mu\text{m/h}$)、(b) はウエハ中心付近 (成長速度約 50 $\mu\text{m/h}$) である。どちらも三角欠陥やキャロットなどはみられなかったが、このように全面にステップバンチングが発生しており、これらの低減は今後の課題である。

<<不純物分析>>

HClやこれが分解して形成した塩素を含む分子により、ガス配管や成長室内の SUS部材、炭素部材がエッチングされ、そこからFeなどの重金属が成長雰囲気中に出てきてエピ膜に取り込まれることが懸念される。そこでハライド法で形成したエピ膜 (ハライド・エピ膜) の重金属の分析を行った。図III. 2. 3. 2-11 はその結果で、(a) は二次イオン質量分析 (SIMS)、(b) はグロー放電質量分析 (GD-MS) の場合である。SIMSは簡便な分析方法で精度も高いが検出限界が $10^{14}\sim 10^{15} \text{ cm}^{-3}$ とエピ膜のドナー濃度と同程度であり、多量に混入してはいないということにはわかったものの電気物性に影響を及ぼすレベルかどうかの確信が持てなかった。そこで、GD-MSによる再分析を行った。GD-MS分析では、定量精度はSIMSより劣るが、検出限界が 10⁻² ppm以下 ($\sim 10^{14} \text{ cm}^{-3}$ 以下) とSIMSより一桁以上小さくなる。GD-MS分析の結果をみると、ハライド・エピ膜中のFeを初めとする重金属の濃度は分析限界以下である。Crの分析限界が高めであるが、同様にSUS材に起因するであろうFeやNiがみられないことから、Crの量もこれらの同レベルと考えられる。以上から、重金属類の含有濃度は 10^{14} cm^{-3} より少ないということがわかった。塩素については、GD-MS分析では約 0.1 ppm ($\sim 10^{15} \text{ cm}^{-3}$) 検出された。エピ膜のない基板のみで検出される量の約 10 倍の値で膜中に塩素が存在している可能性がある。一方、SIMS分析では 10^{14} cm^{-3} 以下という結果となっている。この不一致の原因は不明である。

(a) SIMS分析結果		(b) GD-MS分析結果	
元素	濃度 (atoms/cm ³)	元素	濃度 (ppm $\sim 10^{16} \text{ cm}^{-3}$) *
N	1×10^{16} (検出限界以下)	N	
Cl	1×10^{14} (検出限界以下)	Cl	0.098 (基板でも0.01)
Zn	2×10^{17} (検出限界以下)	Zn	< 0.01 (検出限界以下)
Ni	3×10^{15} (検出限界以下)	Ni	< 0.006 (検出限界以下)
Co	3×10^{15} (検出限界以下)	Co	< 0.002 (検出限界以下)
Fe	2×10^{15} (検出限界以下)	Fe	< 0.002 (検出限界以下)
Mn	5×10^{14} (検出限界以下)	Mn	< 0.003 (検出限界以下)
Cr	3×10^{14} (検出限界以下)	Cr	< 0.03 (検出限界以下)
Ti	2×10^{14} (検出限界以下)	Ti	< 0.001 (検出限界以下)

* GD-MS ; グロー放電質量分析
定量に近い半定量分析が可能

図 III. 2. 3. 2-11 ハライド・エピ膜中の重金属分析

<<結晶欠陥評価>>

SiCのエピ膜中に発生する主要な結晶欠陥は、3種類の転位（貫通らせん転位、貫通刃状転位、基底面転位）と積層欠陥である。このうち、デバイス特性への影響が大きく、エピ技術の範囲内で低減できるものは基底面転位と積層欠陥であるので、ハライド・エピ膜中のこれらの結晶欠陥を調べた。基底面転位は放射光を用いて撮影した反射X線トポグラフにより観察した。図 III.2.3.2-12 はその結果の一例である。サンプルは3インチウエハ上に形成したハライド・エピ膜で、図 III.2.3.2-9 において青色の点列により成長速度分布を示したサンプルと同じものである。図 III.2.3.2-12 の上側が上流側に対応する。

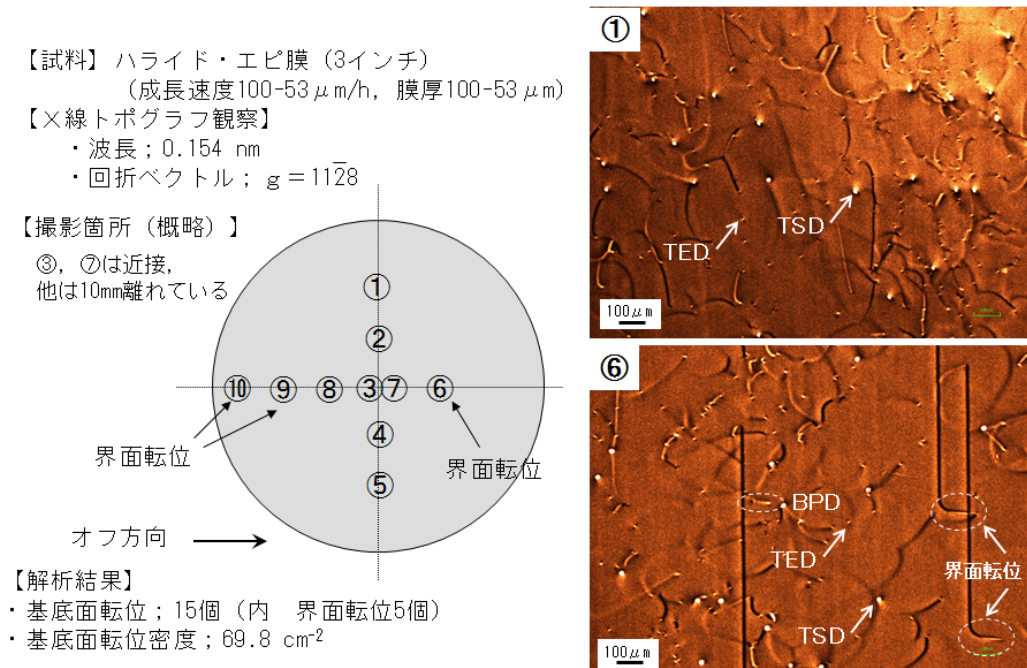


図 III.2.3.2-12 放射光トポグラフ像（基底面転位の評価）

トポグラフ像は3インチウエハのほぼ全面が撮影されているが、このうち、図 III.2.3.2-12 中の①～⑩で示した地点についてトポグラフ像（乾板）を光学顕微鏡を用いて拡大観察・撮影した。図中の①、⑥の写真はウエハ内①、⑥の箇所を拡大撮影したトポグラフ像の一例である。これらより基底面転位の数を数えた。図ではエピ膜中と基板のエピ膜近傍に存在する転位が、貫通らせん転位は大きな白い点で、貫通刃状転位は小さな白い点で、基底面転位は白い線で写っている。①～⑩の各地点の拡大写真から求めたエピ膜中の基底面転位の総数は15個（面密度に換算すると69.8 cm^{-2} ）であり、そのうちウエハから伝播した基底面転位が10個（46.5 cm^{-2} ）、ウエハとエピ膜の界面付近を起源として発生した基底面転位（いわゆる界面転位）が5個（23.3 cm^{-2} ）であった。界面転位がみられたのは⑥、⑨、⑩の地点であり、どこでも発生しているわけではなかった。4度オフ基板上に成長したエピ膜中の基

底面転位は、低減のための最適化を行えば 1 cm^2 以下のレベルまで減らせることが知られている。一方、市販のエピウエハでは、 $10^2 \sim 10^3 \text{ cm}^2$ もの基底面転位が存在する場合がある。これらの点を考慮すると、特に低減の最適化をしたわけでもなく基底面転位密度 $\sim 70 \text{ cm}^2$ というレベルは、さらに減らす必要はあるものの初期値としては良好と考える。

積層欠陥は周囲の正常な 4H-SiC と比べてバンドギャップの大きさが異なっているので、両者のフォトルミネッセンス (PL) ・スペクトルを比較することにより簡単に識別できる。3 インチウエハ上に形成したハライド・エピ膜全面の PL スペクトルを測定することにより、膜中の積層欠陥の発生を調べた。図 III.2.3.2-13 はその結果である。サンプルは放射光トポグラフの撮影に用いたものと同じで、図の上が上流側である。励起光の波長は 266 nm、ウエハ中の直径 70 mm の範囲について 0.5 mm 間隔で PL スペクトルを測定し、389 nm の発光の強度分布をマッピングした図を示している。この 389 nm の発光は 4H-SiC の主要な発光波長でありバンド端遷移によるものである。もし積層欠陥があればこの発光は弱くなるので、その付近の強度マップにそれが反映されるはずである。また、同図にはウエハ面内の 5 か所 (中心を通り、上下方向に 0、 $\pm 10 \text{ mm}$ 、 $\pm 20 \text{ mm}$ の位置) のスペクトルも示している。図の強度マップとスペクトルをみると、ウエハの上から下 (成長時のガス流れの上流から下流側) に向かう緩やかな強度の低減がみられるが、積層欠陥の存在を示唆するようなスペクトルは見られなかった。この緩やかな強度低減の原因は積層欠陥の発生のためではないが、詳細は不明である。

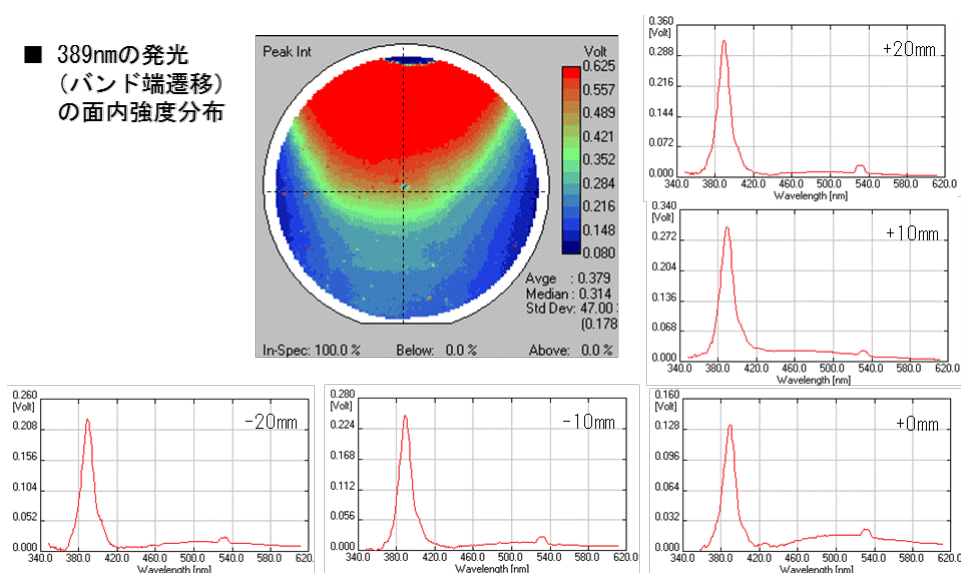


図 III.2.3.2-13 バンド端遷移発光 (389 nm) の強度分布とスペクトル

<<実証炉への反映>>

ハライド・エピ膜について、その他の評価も含めて検討したすべての評価結果を表Ⅲ.2.3.2-1にまとめて示す。100 μm/h以上の高速成長を達成し、重金属不純物の問題がないことはわかったが、ステップバンチングの抑制と3インチウエハ内の均一性には課題が残っている。このステップバンチングについては、4度オフ基板を用いているためであり、8度オフ基板を用いれば抑制できると考えている。一方、面内均一性については、ハライド法の固有の問題というより用いている装置上の問題と考えている。現状の横型のCVD装置では基板の回転機構がなく、成長条件の最適化だけでこの課題を解決することは容易ではない。これについては、後述する4インチ用の新規の成長装置にて検討したい。

ターミネーションを省いた簡単なショットキー電極をマスク蒸着で形成し、電流-電圧特性を測定した。きれいなショットキーダイオードの整流性を示したが、耐圧は100~200 Vであった。鏡面を有するエピ膜ではターミネーションを設けなくても、700 V程度の耐圧を示しているの、耐圧が低いのはおそらく表面のステップバンチングのためであろうと考えている。

表 Ⅲ.2.3.2-1 ハライド・エピ膜の評価結果のまとめ

項目	結果	評価	備考
表面モフォロジー	・前面にステップバンチング ・エピ欠陥は顕著には見られない	×	
ドナー濃度	10 ¹⁵ ~10 ¹⁶ cm ⁻³ 制御可能	○	
電流-電圧特性	耐圧 100~200V (理論耐圧 2~3 kV)	×	メタスタ電極、ターミネーションなしで評価
重金属不純物	検出限界以下	○	SIMS、GD-MS
基底面転位密度	~70 cm ⁻²	△	佐賀放射光
積層欠陥	積層欠陥の顕著な発生は観察されず	○	PLマッピング
ライフタイム	0.18 μs (京大 as grown膜~0.7 μs)	△	μPCD法 (京大条件)
深い準位 密度	・Z1/2 ; 1.2×10 ¹³ cm ⁻³ ~6.2×10 ¹³ cm ⁻³ (京大 as grown膜で6×10 ¹¹ ~2×10 ¹³) ・EH6/7 ; 1×10 ¹³ cm ⁻³ ~4.4×10 ¹³ cm ⁻³	△	ICTS法 エピ・プロセス改良によって低減

ライフタイムおよび深い準位密度の測定を外注にて行った。前者はμPCD (microwave photo conductivity decay : マイクロ波光導電減衰) 法、後者はICTS (isothermal capacitance transient spectroscopy : 等温過渡容量) 法を用いた。ライフタイムは0.18 μs、深い準位密度はZ_{1/2}センターの場合で1.2~6.2×10¹³ cm⁻³という結果となった。これらの値は、京大から報告されているas grown膜 (エピ成長後に改善のためのプロセスを施していないもの) についての値と比べてライフタイムは短く、Z_{1/2}センター密度は大きかった。ライフタイムが短いのはZ_{1/2}センター

が多いためである。Z_{1/2}センターの実体は炭素の真性点欠陥（金属不純物を含まない点欠陥）あるいはその複合体であり、低減するためのエピ後のプロセス技術がほぼ確立している。エピ膜で多いとしても実用上はあまり問題にはならないといえるが、エピ膜でZ_{1/2}センターが多いことがハライド法の固有の問題なのかどうかは、今後、調べていく必要がある。

以上のように、ハライド・エピ膜に対して様々な評価を行ってきたが、通常のエピ膜と比べて特にハライド・エピ膜であることによる致命的な欠点は、現時点では見いだされていない。

（２）４インチ実証炉の開発

１）４インチ実証炉の構想

ハライド法とガスフロー制御法の基礎的な検討を行ったが、実証炉の構想時点で、方式としてはどちらの方法が優れているかは判定できなかった。ただ、両者の実験を行った感触としては、ハライド法による高速成長は、既存のエピ装置を用いても、塩化水素を加えた成長条件を最適化することによって比較的容易に実現できそうだということを実感した。ウエハ面内の均一性などは母体となるエピ装置の基本設計（成長温度の均一性や原料ガスの流れ方など）に依存するであろうから、量産用のエピ装置を採用すれば、それは十分に高められると予想され、エピ装置として殊更開発する要素はあまり多くはないと考えられた。

一方、ガスフロー制御法はエピ装置の構造に依存する成長方法で、装置の開発要素が多くあると考えられるが、市販装置は適用できず、研究事例も少ない。そこで、４インチ用の実証炉は、ガスフロー制御法の方式を採用して、予備検討で明らかになった課題を改善することを方針として開発を進めることとした。

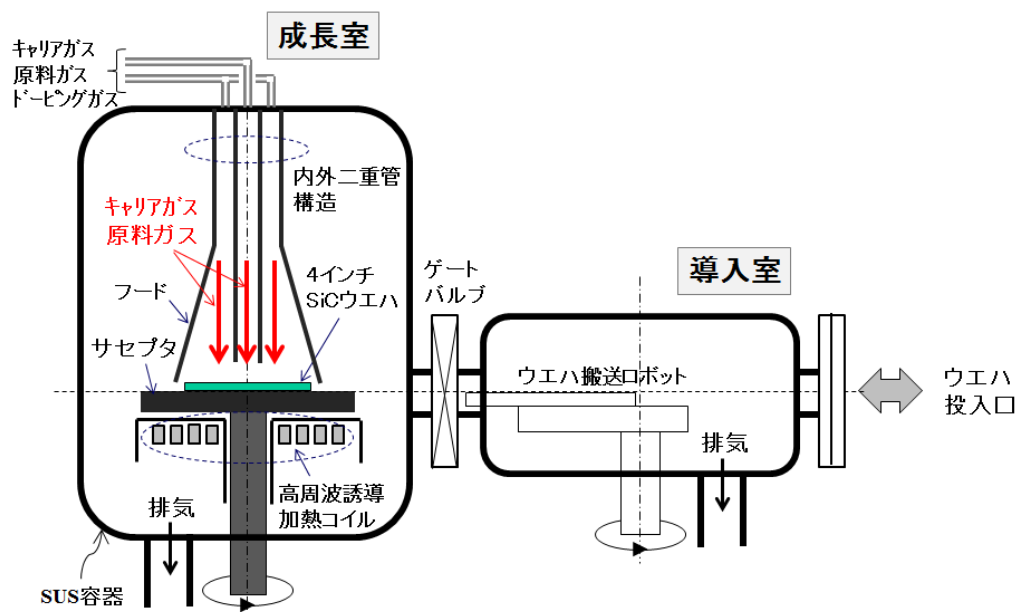
表Ⅲ.2.3.2-2は、平成26年度末に達成すべき開発目標（最終目標）と、ガスフロー制御法を採用した場合に実証炉の構想時点で考えているその達成の容易さ・難しさをおおまかに示したもので、○は容易、×は難しいという意味である。成長速度や膜厚はいわば前提条件であるが、既に予備検討で実現している。残留キャリア濃度についても予備検討の３インチウエハ上の厚膜で実現しており、問題なく達成できると考えている。表面欠陥密度は３インチウエハ上の厚膜で未達成であり、今後、検討が必要であるが、欠陥を減らしていくために成長条件をどのように修正していくかについてはある程度の経験知があるので、やがて達成できると予想している。一方、いちばんの課題と考えるのは、前項でも述べたように面内均一性の向上である。従って、４インチ実証炉の設計方針としては、高速成長を実現しつつ、面内均一性を良くするための機構を設けることが必要と考えた。

表Ⅲ.2.3.2-2 開発目標とその達成の容易さの予測

開発目標 (4インチウエハ)	達成の容易さ (予測)
成長速度 $\geq 100 \mu\text{m/h}$	○
膜厚 $\geq 50 \mu\text{m}$	○
残留キャリア濃度 $\leq 3 \times 10^{14} \text{cm}^{-3}$	○
膜厚分布 $\pm 2\%$ 以内, ドナー濃度分布 $\pm 10\%$ 以内	×
表面欠陥密度 $\leq 1.0 \text{cm}^{-2}$	△

4インチ実証炉の具体的なプランを図Ⅲ.2.3.2-14に示す。本装置の特長は以下のとおりである。

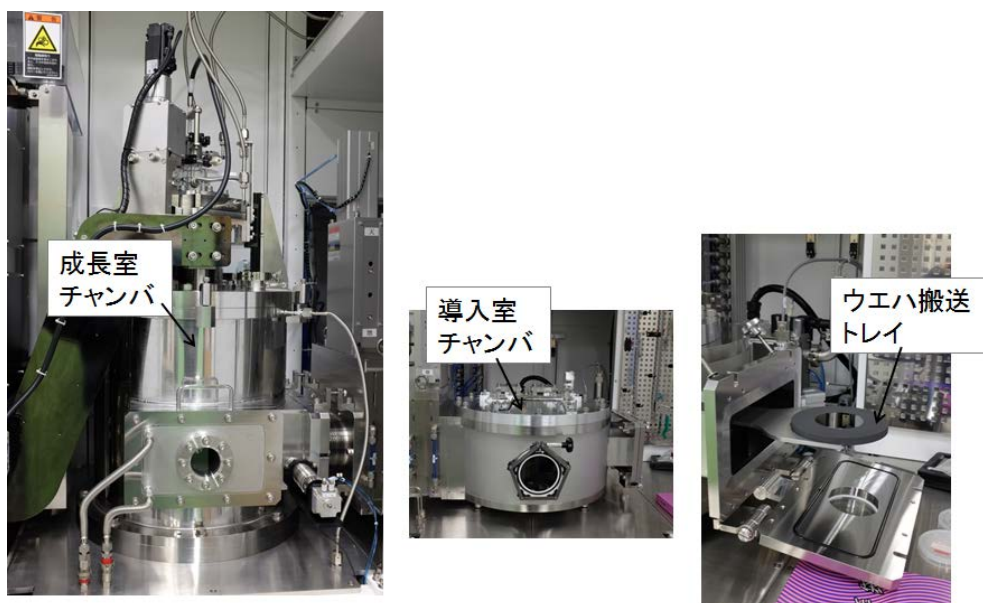
- ① 4インチウエハ1枚を搭載し数10 Torr程度の低圧力でエピ成長ができる枚葉型のCVD装置で、基本的にはガスフロー制御法の方式とした。
- ② ウエハはフェース・アップのレイアウトとし、ウエハが設置されるサセプタには回転機構を設けた。
- ③ 原料ガスの供給口として予備検討で検討したような内外二重管構造とフードを設け、二重管の各々は原料ガス、キャリアガス、ドーピングガスの流量を独立に設定できるようにした。予備検討では二重管の効果があまり現れていなかったため、管の太さ、形状、基板(ウエハ)からの距離などについて変えられるようにして検討パラメータを増やし、内外二重管の各々に流すガス流量の配分やフードの形状などと共に面内均一性の向上を図れるようにした。
- ④ 塩化水素や塩化シランなどのハライド系ガスを供給できるようにして、ハライド法とガスフロー制御法を組み合わせた高速成長を検討できるようにした。
- ⑤ 成長室のチャンバにウエハ導入室を付属させ、導入室から成長室にロボットアームを用いてウエハを減圧雰囲気下で搬送できる機構を設けることで、粉体を巻き上げずにウエハをセットできる機能を付与した。



図Ⅲ. 2. 3. 2-14 4インチ実証炉の構成

予備検討で用いたガスフロー制御法の装置はフェース・ダウンの方式であった。これをフェース・アップの方式に変更したのは、①ウエハの着脱を容易にするため、②フェース・ダウンでセットするにはウエハが落ちないようにこれを支える治具が必要になり、その結果としてウエハ上にエピ膜が堆積しない部分が生じてしまう（段差が生じてしまう）ことを避けるため、といった二つの理由からである。

産総研（つくば拠点）に納入後に撮影した、完成した4インチ実証炉の外観写真を図Ⅲ.2.3.2-15に示す。

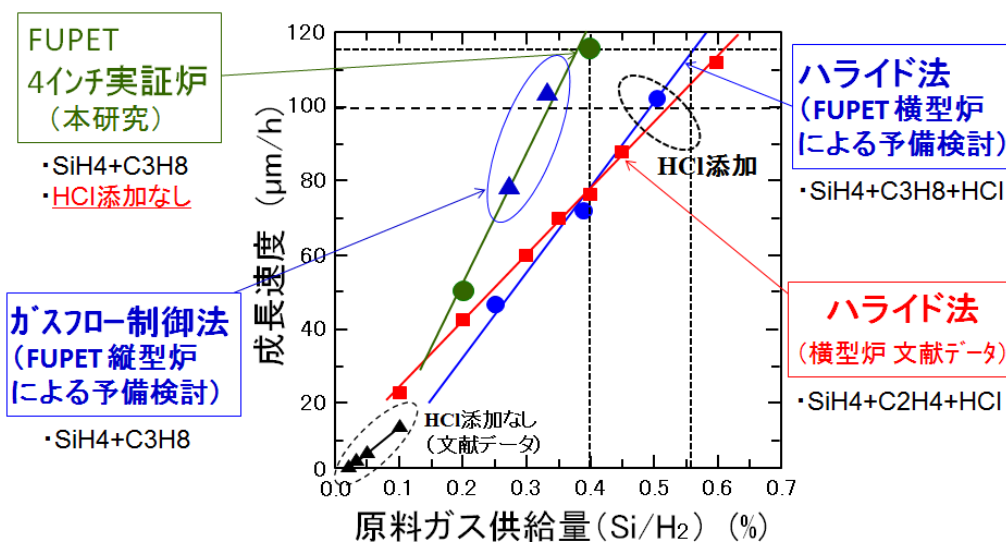


図Ⅲ. 2. 3. 2-15 4インチ実証炉の外観

2) 高速成長の実現

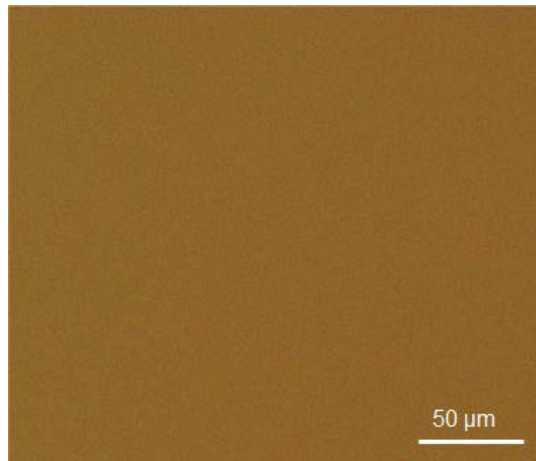
まず、4インチ実証炉を用いて、計画通りに 100 $\mu\text{m/h}$ 以上の成長速度で鏡面のエピ膜を形成できるかについて検討した。

図Ⅲ.2.3.2-16 は、成長速度と原料ガス供給量の関係を示したもので、ガスフロー制御法とハライド法の予備検討の結果に、4インチ実証炉による結果を緑色のプロットとして加えたものである。実験は3インチ・8度オフのウエハを用いて行った。図に示したように、実証炉でも 100 $\mu\text{m/h}$ 以上の成長速度で鏡面のエピ膜を得ることができた。鏡面のエピ膜を得る条件を見出すには、予備検討で採用した条件を基にして最適化を進めたことが有効であった。原料ガスの供給量と成長速度の関係は、実証炉と予備検討の結果が非常によく似た傾向を示して同一の直線に乗ってしまう。成長室内の構造が類似していることと、成長圧力をはじめとして比較的近い条件を採用していることが原因であると考えられるが、詳細な理由については不明である。4インチ・8度オフウエハ上でも同レベルの成長速度を実現している。

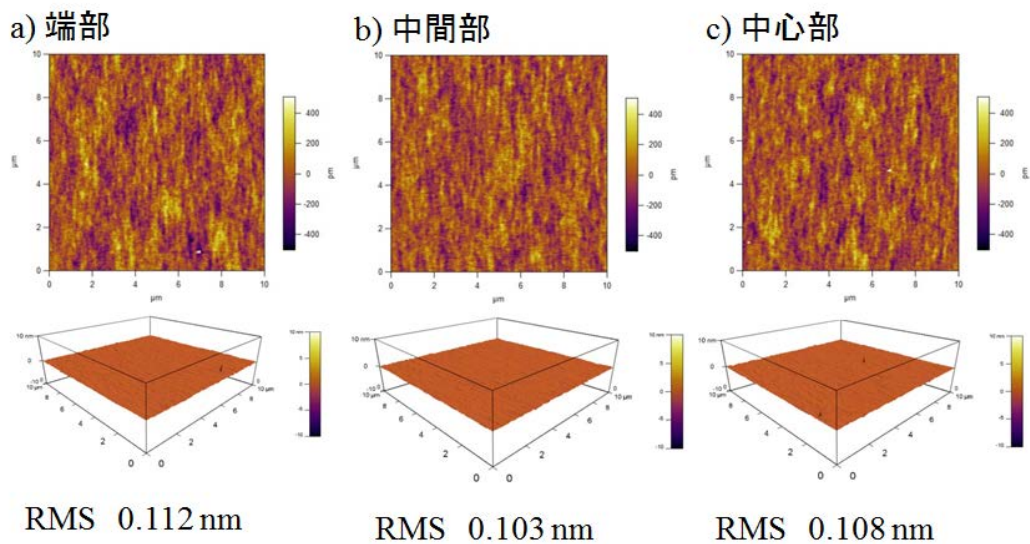


図Ⅲ. 2. 3. 2-16 成長速度と原料ガス供給量の関係
(4インチ実証炉による高速成長の実現)

4インチウエハ上に、成長速度 116 $\mu\text{m/h}$ で形成した厚さ 50 μm のエピ膜の表面モフォロジーを図Ⅲ.2.3.2-17 に示す。厚さ 50 μm でも平滑な表面が得られている。膜厚 35 μm のエピ膜表面を AFM で調べたところ、100 $\mu\text{m/h}$ 以上の成長速度であっても ウエハの中心部から端部にわたって RMS で約 0.1 nm の平坦性が得られていた。



図Ⅲ.2.3.2-17 100 μm/hの成長速度で形成した厚さ50 μmのエピ膜の表面モフォロジー（4インチ、8度オフウエハ）



図Ⅲ.2.3.2-18 100 μm/hの成長速度で形成した厚さ35 μmのエピ膜表面のAFM像

3) 高速成長したエピ膜の膜質評価

このように高速成長したエピ膜の膜質をいくつかの方法で評価し、重大な問題がないかを調べた。

まず初めはエピ膜中の不純物の分析である。図Ⅲ.2.3.2-14には描かれていないが、高周波誘導加熱コイルを覆う絶縁部材にPBNから成る材料が使われており、当初、リン（P）やホウ素（B）のエピ膜中への混入が気になった。また、成長室はステンレス（SUS）製であり、鉄やその他の金属元素の混入も懸念された。そこで、100 μm/h以上の成長速度で形成したエピ膜に対してグロー放電質量分析（GD-MS）を試みた。図Ⅲ.2.3.2-19はその結果である。通常、GD-MS分析の結果は重量ppmで

表されるが、この表では次式により、重量ppmの値を体積当たりの原子濃度 (cm⁻³) に換算している。

$$\text{原子濃度 (cm}^{-3}\text{)} = \text{分析値X (ppm wt)} / \text{M (原子量)} \times 1.93 \times 10^{18}$$

元素	原子量	ウエハ中心部 原子濃度 (cm ⁻³)	ウエハ端部 原子濃度 (cm ⁻³)
B	10.81	<5.4e14	<5.4e14
P	29.98	<2.6e14	<2.6e14
Ti	47.90	< 4.0e13	< 4.0e13
Cr	52.00	< 1.1e15	< 1.1e15
Mn	54.94	< 1.1e14	< 1.1e14
Fe	55.85	< 6.9e13	< 6.9e13
Ni	58.70	< 2.6e14	< 2.6e14
Cu	63.55	<3.0e14	<3.0e14
Zn	65.38	<5.9e14	<5.9e14
Mo	95.94	<2.0e14	<1.2e14

図Ⅲ. 2. 3. 2-19 高速成長したエピ膜中の重金属分析

図Ⅲ.2.3.2-19 から明らかなように、懸念された P、B や SUS 材の構成成分である鉄 (Fe)、クロム (Cr)、ニッケル (Ni) やそのほかの重金属は分析限界以下であることがわかった。Cr は他の元素に比べて分析限界値が大きいことが気になるが、SUS 材の主成分である Fe が十分少ないことから、おそらく問題はないと考えられる。後述するように、原料ガスに塩化水素を加える実験も始めている。予備検討では問題はなかったとはいえ、塩素による部材のエッチングの影響も確認しておく必要はあり、今後、定期的にエピ膜の分析はしていくこととした。

図Ⅲ.2.3.2-20 は 4 インチウエハ上に 100 μm/h 以上の成長速度で形成した厚さ 35 μm エピ膜をフォトルミネッセンス (PL) で評価した結果である。(a) はウエハ中心部から得られた PL スペクトルで、波長 389 nm にピークを持つ発光のみが見られる。これは 4H-SiC のバンド端遷移の発光と呼ばれるもので、積層欠陥などが発生していない 4H-SiC ではこのスペクトルのみが現れる。(b) はバンド端遷移の発光強度を 4 インチウエハ全面でマッピングした図である。ウエハの周辺部で発光強度が若干減少している傾向がみられるが、強度はほぼ一様である。積層欠陥やほかのポリタイプが混入しているとバンド端遷移の発光強度は著しく低下するので、このエピ膜中には積層欠陥やほかのポリタイプの著しい発生はないと考えられる。

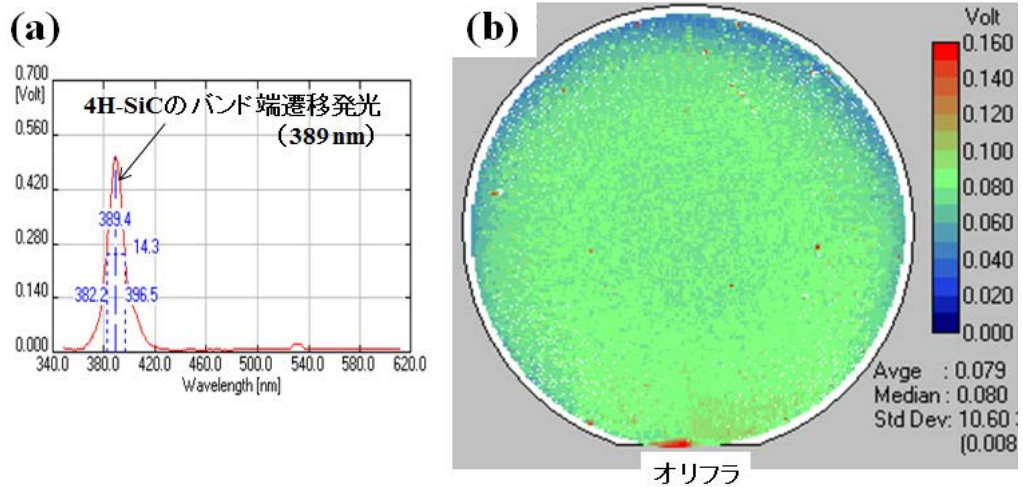


図 III. 2. 3. 2-20 4 インチウエハ上に高速成長したエピ膜の
 (a) フォトルミネッセンススペクトル (ウエハ中心部) と
 (b) バンド端遷移発光 (389nm) の強度マッピング

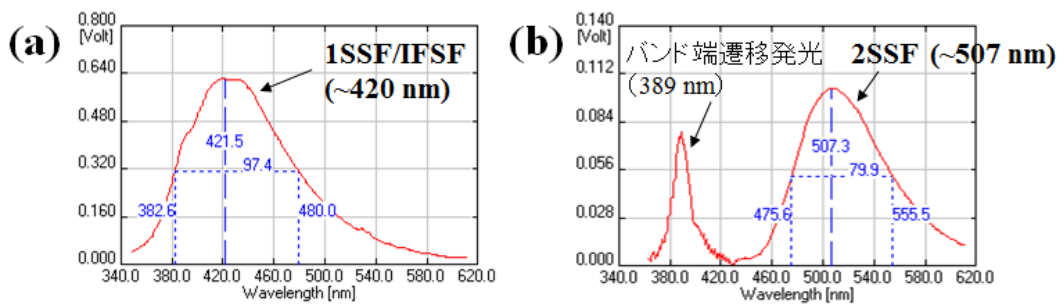
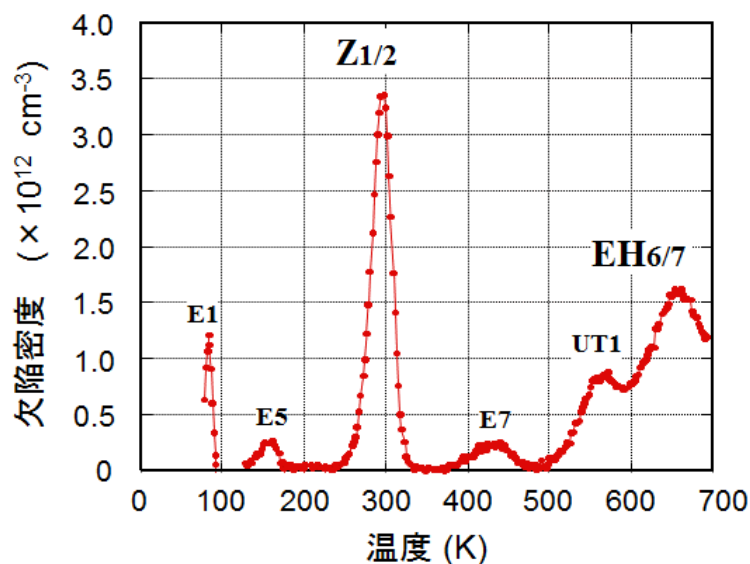


図 III. 2. 3. 2-21 4 インチウエハ上に高速成長したエピ膜中にみられた
 の積層欠陥の PL スペクトル

詳細に調べると、(a) 波長 420 nm 付近に現れる 1 層のショックレー型 (1SSF) あるいは 1 層フランク型 (1FSF) 積層欠陥及び (b) 波長 500 nm 付近に現れる 2 層のショックレー型積層欠陥 (2SSF) による発光がみられた。これらの積層欠陥は 4 インチウエハ全体 (最外周 2 mm 幅の領域を除く) で 24 か所ほどであった。密度に換算すると 0.33 cm^{-2} となり、欠陥密度としては十分抑制されているといえる。

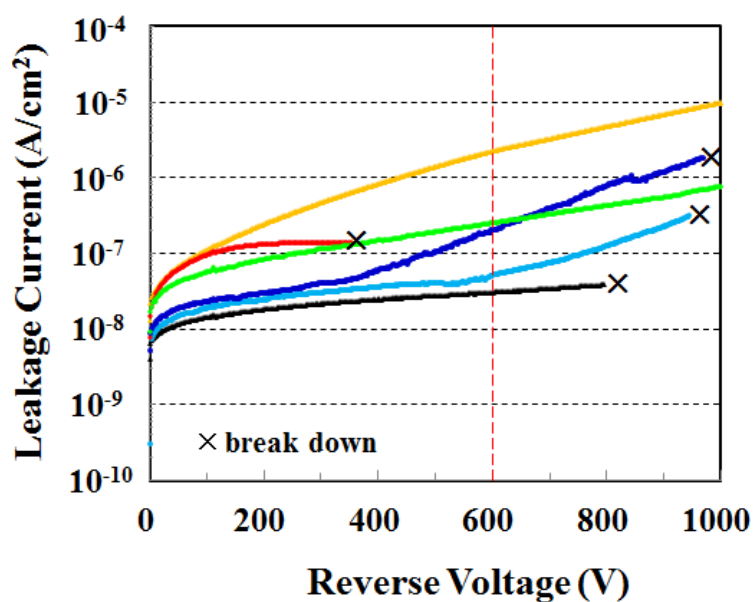
次にバンドギャップ内の深い準位について調べた。図 III.2.3.2-22 は 3 インチウエハ上に $100 \mu\text{m/h}$ 以上の成長速度で形成した厚さ $35 \mu\text{m}$ のエピ膜の Deep Level Transient Spectroscopy (DLTS) スペクトルを示す。最も強度の強い信号は Z_1 、 Z_2 とよばれる準位によるもので、炭素の空孔を伴う欠陥に起因し、少数キャリアのライフタイムに影響を及ぼす準位と考えられている。このエピ膜では Z_1 、 Z_2 の密度は $3.3 \times 10^{12} \text{ cm}^{-3}$ となった。この数値は、これまで予備検討で高速成長してきたエピ

膜での値 ($6.7\sim 7.6\times 10^{12}\text{ cm}^{-3}$) と比べ 1/2 程に減少したものであった。また、文献で開示されている欠陥密度の低い事例 ($1\sim 3\times 10^{12}\text{ cm}^{-3}$) と比べてもさほど遜色のない値となっており、その点から、このエピ膜の膜質は良好であると考えられる。



図Ⅲ. 2. 3. 2-22 3インチウエハ上に高速成長したエピ膜の DLTS スペクトル

図Ⅲ.2.3.2-23は3インチウエハ上に $100\text{ }\mu\text{m/h}$ 以上の成長速度で形成した厚さ $35\text{ }\mu\text{m}$ のエピ膜を 15 mm 角程度の大きさに裁断し、その表面にニッケルを蒸着することによって簡単なショットキー電極を設け、その電流・電圧特性を測定した結果で



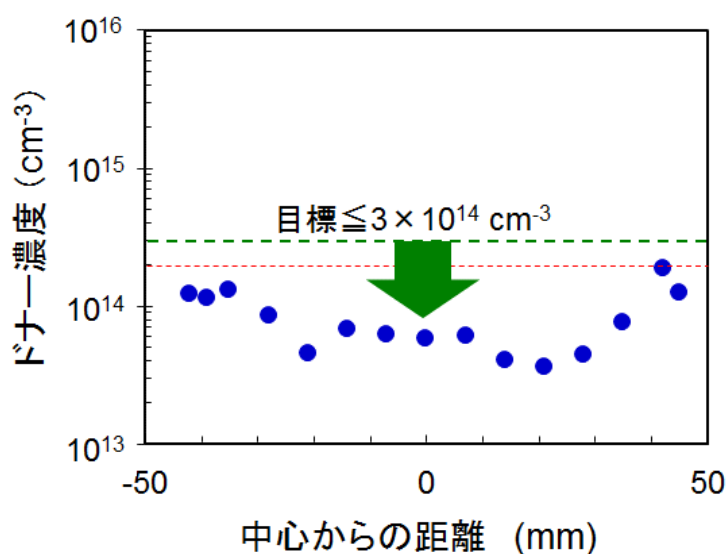
図Ⅲ. 2. 3. 2-23 高速成長したエピ膜の電流・電圧特性

ある。終端構造は特に設けていないので 400 V未満で破壊しているものもあり、耐電圧の値は参考にはならないが、漏れ電流によりエピ膜の品質を評価できる。600Vの逆バイアスを印加した場合の漏れ電流の値はばらつきが大きい、 $10^{-7} \sim 10^{-8}$ Acm²台と十分小さな値が得られている。漏れ電流を大きくする要因としては、表面欠陥やダウンフォールなどがあり、これらについては後の節で詳しく調べるが、膜質の評価結果としては、電気特性においても特に大きな問題はないと考えられる。

以上の検討から、100 $\mu\text{m/h}$ 以上の成長速度で形成したエピ膜の膜質には、特に致命的な問題点はなさそうに考えられる。

4) 目標項目の達成

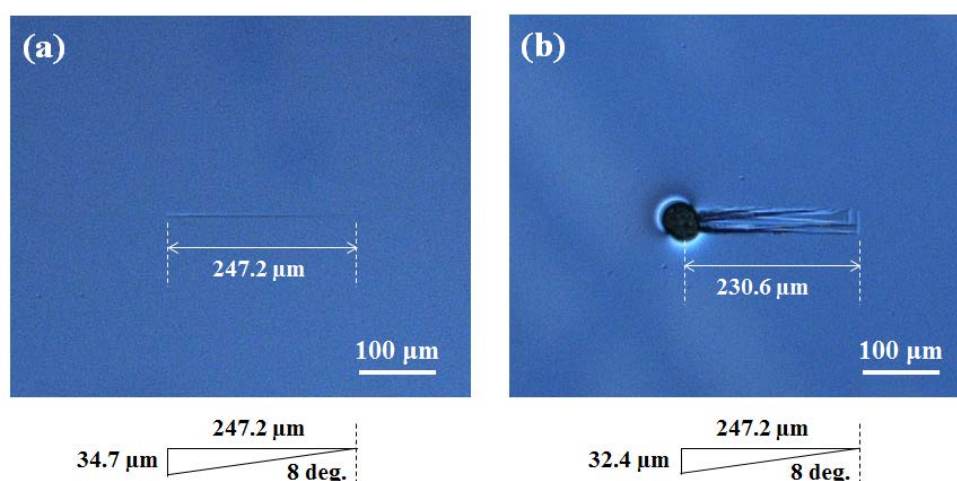
本節では、目標の各項目について、その達成状況について述べる。



図Ⅲ. 2.3.2-24 4インチウエハ上に高速成長したエピ膜の残留キャリア（ドナー）濃度の面内分布

図Ⅲ.2.3.2-24は、4インチウエハ上に100 $\mu\text{m/h}$ 以上の成長速度で形成したエピ膜の残留キャリア濃度（ドナー濃度）のウエハ面内の分布である。実際にはノンドープで作成するとエピ膜はp型の電氣的挙動を示すので、ドナーとなる窒素をわずかに添加している。図から明らかなように、それでも目標の値である $3 \times 10^{14} \text{ cm}^{-3}$ をウエハ全面にわたって下まわることが確認できた。

図Ⅲ.2.3.2-25は、4インチウエハ上に $100\ \mu\text{m}/\text{h}$ 以上の成長速度で形成した厚さ $35\ \mu\text{m}$ のエピ膜にみられた表面欠陥の微分干渉顕微鏡像である。8度オフのウエハを用いているために、発生する表面欠陥のほとんどはこのようなキャロットとダウンフォールに起因したものであった。図Ⅲ.2.3.2-25で、欠陥の大きさから、その発生起点を算出すると、表面からそれぞれ $34.7\ \mu\text{m}$ 、 $32.4\ \mu\text{m}$ となり、膜厚の値と概ね一致する。すなわち、これらの発生起点はエピ膜と基板の界面付近であるといえる。



図Ⅲ.2.3.2-25 4インチウエハ上に高速成長したエピ膜にみられる表面欠陥
(a)キャロット (b) ダウンフォール起因の表面欠陥

図Ⅲ.2.3.2-26は4インチウエハ上に $100\ \mu\text{m}/\text{h}$ 以上の成長速度で形成したエピ膜の表面欠陥密度とC/Si比(原料ガスである SiH_4 と C_3H_8 の流量比から算出)の関係を示したもので、エピ膜の膜厚をパラメータとしている。表面欠陥の数は、オートステージを備えた微分干渉顕微鏡により計測した。計測範囲はウエハ中央部の $60\ \text{mm} \times 60\ \text{mm}$ 内である。厚さ $50\ \mu\text{m}$ のエピ膜中の表面欠陥はC/Si比を繊細に調節することによって低減し、 $\text{C}/\text{Si}=0.95$ の条件において目標値以下となる表面欠陥密度 $0.93\ \text{cm}^{-2}$ を達成した。しかしながら、目標を達成できるC/Si比の範囲はたいへん狭いものであった。

現時点では測定データが十分ではないため、表面欠陥密度とエピ膜厚の関係は明確ではないが、厚さ $35\ \mu\text{m}$ のエピ膜の場合は、C/Si比の広い範囲において、表面欠陥が $1\ \text{cm}^{-2}$ 以下になっており、膜厚が厚くなるにしたがって表面欠陥が増大する可能性を示唆している。実際に、厚さ $50\ \mu\text{m}$ のエピ膜で観察されたキャロット欠陥の長さは必ずしも一定ではなく、図Ⅲ.2.3.2-25(a)で示したより短いものもあった。即ち、その発生起点はエピ膜と基板の界面付近ばかりでなく、エピ成長中に発生するものもあることを意味している。詳細の解明と対策は今後の検討課題である。

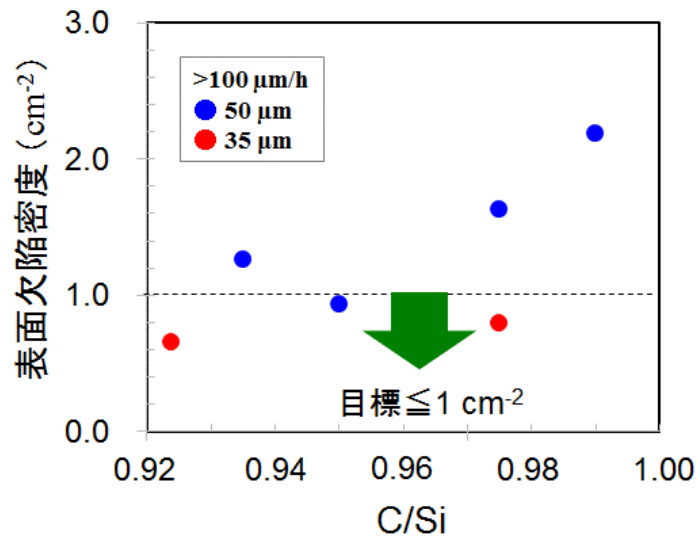
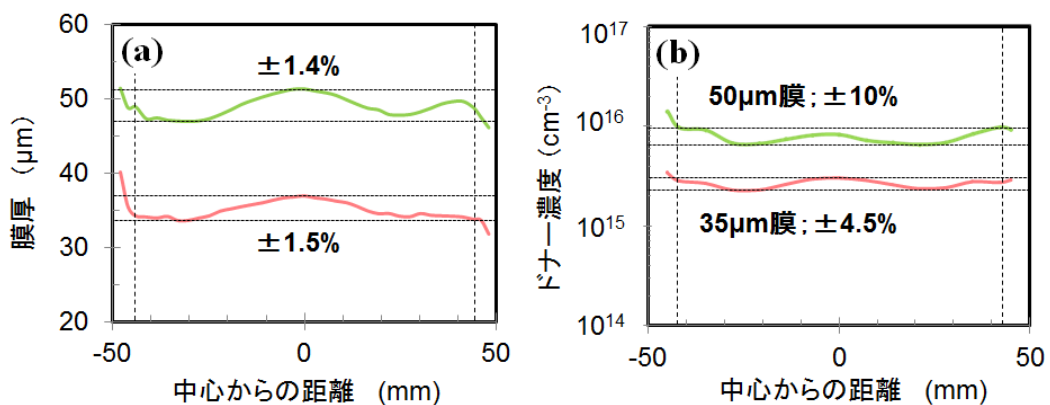


図 III. 2. 3. 2-26 4 インチウエハ上に高速成長したエピ膜にみられる表面欠陥密度と C/Si 比の関係

ウエハ面内の均一性の改善については、当初は二重管の外管のみからキャリアガス、原料ガスを供給する方法を検討していた。3 インチウエハでは目標値(膜厚 $\pm 2\%$ 、ドナー濃度 $\pm 10\%$)を概ね満たす結果を得られたが、4 インチウエハに拡大した場合には外管のみからのガス供給では良い結果を得られなかった。そのため、内管と外管の両方からガス供給する方式に切り替えてこれに注力した。

内・外管からの供給の検討に際しては、単にガス流量の配分の調整だけではうまくいかず、内管の形状、寸法まで検討した。その最終的な結果を図III.2.3.2-27に示す。4 インチウエハ上に形成した成長速度 $116 \mu\text{m/h}$ 、厚さ $50 \mu\text{m}$ のエピ膜について、膜厚の均一性は $\pm 1.4\%$ 、ドナー濃度の均一性は $\pm 10\%$ となり、目標を達成した。



図III. 2. 3. 2-27 4 インチウエハ上に高速成長したエピ膜の膜厚とドナー濃度の面内分布 (内管・外管からガス供給)

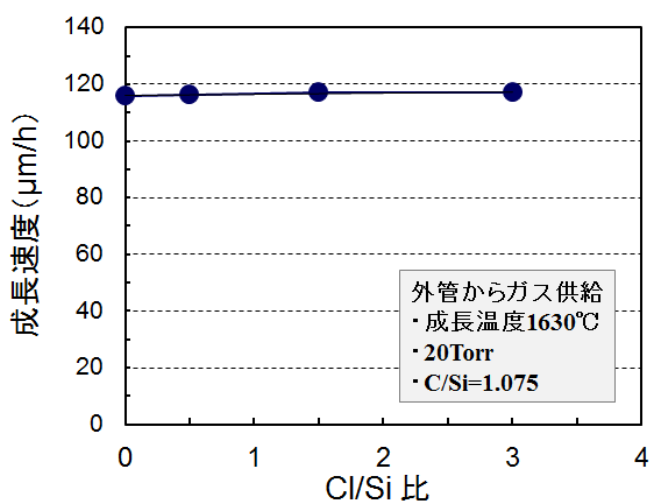
以上のように、当プロジェクトの最終目標である、成長速度 100 $\mu\text{m}/\text{h}$ 以上で作成した口径4インチ、膜厚 50 μm 以上のエピタキシャル膜に対して、残留キャリア（ドナー）濃度 $3 \times 10^{14} \text{ cm}^{-3}$ 以下、厚さの均一度 $\pm 2\%$ 、ドーピング（ドナー）濃度の均一度 $\pm 10\%$ 、表面欠陥密度 1.0 個/ cm^2 以下のすべての項目について、これを達成した。

5) 目標項目以外の検討事項

(a) 塩素添加の効果

本節では、ハライド法とガスフロー制御法を組み合わせた高速成長について検討した結果を述べる。具体的には、ガスフロー制御法によってすでに高速成長が実現している条件下で、さらに塩素を加えたら何が起こるかを調べることである。高速成長は実現しているので気相中の均質核生成はある程度抑制されているはずであるが、さらに塩素を加えることで、均質核生成の抑制がより完全になり、成長速度は増すのではないかということが期待することの一つである。本検討は目標項目ではないが、高速成長の機構を理解するという観点、および高速成長以外に塩素がもたらす効果はあるのかを知るという観点から自主的に行った。

図Ⅲ.2.3.2-28 は、100 $\mu\text{m}/\text{h}$ 以上の高速成長が実現している条件に、塩化水素（HCl）を用いて塩素を加えたときの成長速度の変化を示したものである。塩化水素の添加量は Cl の Si に対する比として表現してある。図のように、塩素を加えても成長速度は変化しなかった。塩素添加により成長速度が増加しないということは、高速成長を阻害する要因である均質核生成は、ガスフロー制御法によって、既に十分に抑制されていて、塩素の添加は何ら効果を及ぼしていないということである。また、逆に塩素を添加しても成長速度が低下することもないということは、塩素によるエピ膜のエッチングの影響もほとんど現れていないということである。



図Ⅲ. 2. 3. 2-28 成長速度におよぼす塩素添加の効果

成長速度以外の影響についても調べた。通常、高速成長の条件下では、鏡面のエピ膜が得られるC/Si比の範囲はとても狭くなる。本研究でもその範囲は0.1以下である。塩素を添加した場合、この範囲は若干広がる傾向がみられるが、それはわずかであった。また、エピ膜表面の平坦性(Ra)は塩素添加量にかかわらずRa値で0.1 nm未満で変わらなかった。Z₁/Z₂密度や基底面転位などの結晶欠陥の発生にも塩素添加の有意な影響は見られなかった。

以上のように、ガスフロー制御法において、成長速度をはじめとして成長条件の範囲、エピ膜質などに対して塩素添加の影響は殆どみられなかった。しかし、この結果は100 μm/h程度の成長速度の条件下においては、という前提条件で理解すべきかもしれない。例えば、現行よりも原料ガスの流量を数倍増やして数100 μm/hの成長速度を目指す場合には、もはやガスフロー制御法では均質核生成を抑制することが困難になり、塩素添加が不可欠になることは十分予想できることである。その検証は今後の課題としたい。

(b) 4度オフウエハ上の高速成長

これまで述べてきたことは、すべて8度オフウエハ上に高速成長を行った場合の結果である。しかしながら、現在、デバイスに用いられているエピ膜は4度オフウエハ上に形成されたものであるので、4度オフウエハ上にどこまで高速で成長できるかについては調べておく必要がある。

表Ⅲ.3.2-3は4度オフウエハ上に高速成長を試みた最近の事例である。4度オフウエハ上に高速成長を行うとステップバンチングが発生しやすくなるので、これを抑制するために、成長速度を低く抑えざるを得ない。そのため、表からもわかるように、4度オフウエハ上の現実的な成長速度はせいぜい50 μm/hほどである。

表Ⅲ. 2. 3. 2-3 4度オフウエハ上への高速成長の状況

研究機関	Si原料	C原料	添加ガス	成長温度(°C)	基板サイズ	オフ角	成長速度(μm/h)	平坦性(nm)
Cree (2013)	SiH ₂ Cl ₂	C ₃ H ₈	HCl		6 in.	4度	31	<0.3
電中研ほか(2013)	SiH ₄	C ₃ H ₈	HCl	1600	6 in.	4度	50	0.18
Linköping Univ. (2014)	SiHCl ₃	C ₃ H ₈	HCl	1610	4 in.	4度	25	<0.5

図Ⅲ.2.3.2-29は図Ⅲ.2.3.2-16のグラフに4度オフウエハ上高速成長の結果を書き加えたものである。4度オフウエハ上でも80 μm/hの高速成長は可能である。4度オフウエハ上の場合も8度オフウエハの場合と同じ直線上に乗っており、原料

ガスが分解してエピ膜に取り込まれる効率はオフ角度には依らないことがわかった。

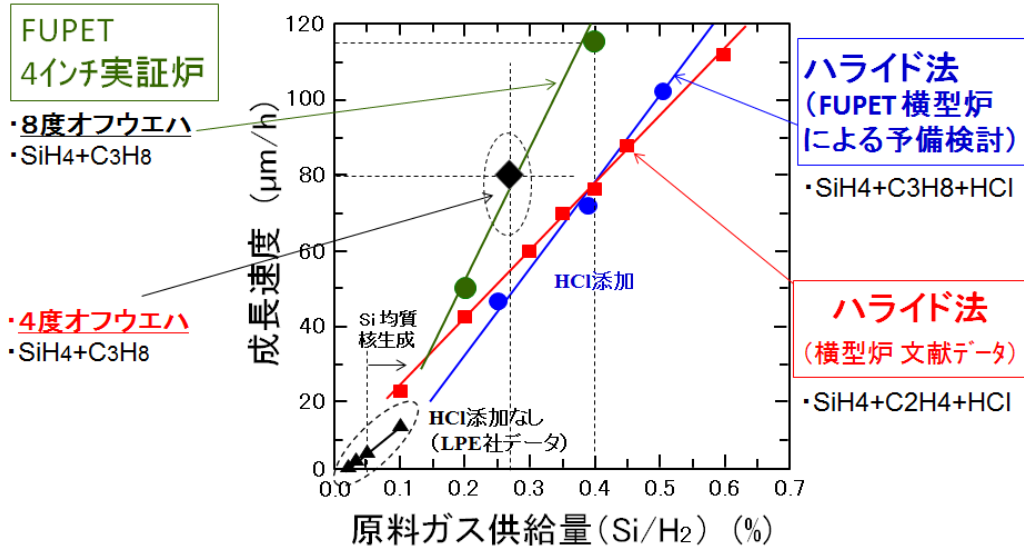
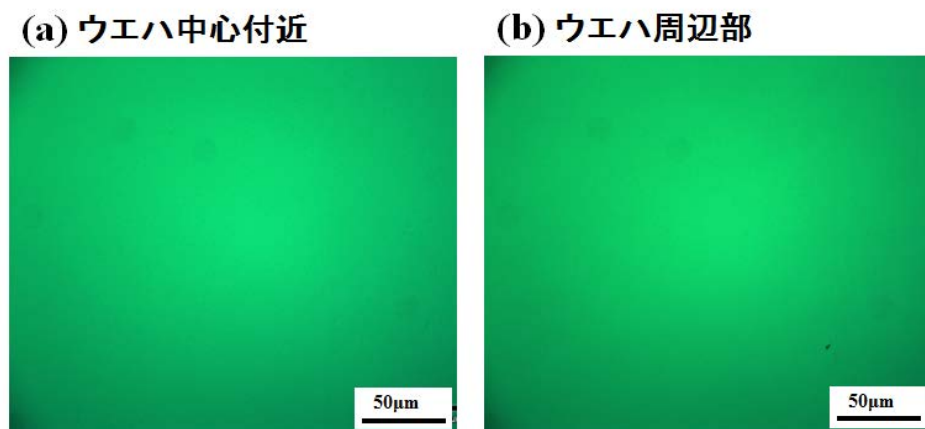
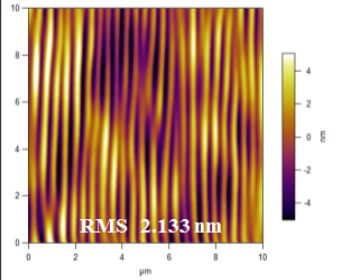
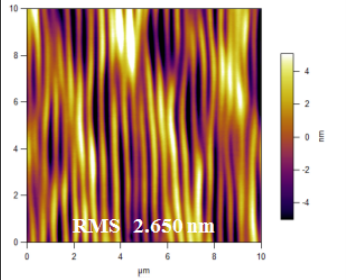
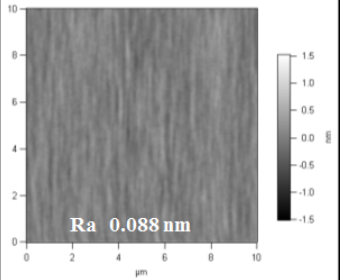


図 Ⅲ. 2. 3. 2-29 成長速度と原料ガス供給量の関係 (4度オフウエハ上の高速成長)

図Ⅲ.2.3.2-30 に示したように、微分干渉顕微鏡像で見ると、80 μm/h の成長速度でもエピ膜の表面は鏡面となった。しかしながら AFM で詳細に観察すると、図Ⅲ.2.3.2-31 のように、ウエハの中心部でバンチングが発生していることがわかり、成長速度を下げるが必要になった。結局、エピ膜全面で Ra 0.1nm 以下のレベルの平坦性が得られた成長速度は 67 μm/h であった。



図Ⅲ. 2. 3. 2-30 4度オフウエハ上 80 μm/h の成長速度で作成したエピ膜の微分干渉顕微鏡像

成長速度 110 $\mu\text{m/h}$	75 $\mu\text{m/h}$	67 $\mu\text{m/h}$
中心部バンチング	中心部バンチング	全面平坦
中心部; 2.13-2.44 nm (RMS) 周辺部*; 0.14 nm (RMS)	中心部; 2.65-2.82 nm (RMS) 周辺部*; 0.12 nm (RMS)	中心部; 0.08 nm (Ra) 周辺部*; 0.09 nm (Ra)
		

図Ⅲ. 2. 3. 2-31 4度オフウエハ上に高速成長したエピ膜表面のAFM像と平坦性

4度オフウエハ上に高速成長したエピ膜の膜質をいくつかの方法で調べた。図Ⅲ.2.3.2-32は深い準位についてのDLTS測定の結果で、8度オフウエハ上で高速成長したエピ膜と比較したものである。Z₁/Z₂密度やEH₆/EH₇密度は8度オフウエハ上高速成長エピ膜と同レベルであること、また、8度オフウエハ上ではみられたUT₁と呼ばれる順位は4度オフウエハ上エピ膜ではみられないことがわかった。また、基板（ウエハ）から伝播してきた基底面転位密度は0.4~1.3 cm⁻²であり、基底面転位の発生はよく抑制されていることがわかった。

以上のように、4度オフウエハ上については、成長速度は67 $\mu\text{m/h}$ まで低下するものの、膜質は8度オフと同レベルのものが得られることが分かった。

	Z ₁ /Z ₂ 密度	UT ₁ 密度	EH ₆ /EH ₇ 密度
8° オフ	$2.5 \times 10^{12} \text{ cm}^{-3}$	$9.7 \times 10^{11} \text{ cm}^{-3}$	$1.2 \times 10^{12} \text{ cm}^{-3}$
4° オフ	$2.3 \times 10^{12} \text{ cm}^{-3}$	なし	$1.2 \times 10^{12} \text{ cm}^{-3}$

図Ⅲ. 2. 3. 2-32 高速成長したエピ膜の深い準位密度のオフ角による違い

図Ⅲ.2.3.2-33は3インチ・4度オフウエハ上に高速成長したエピ膜の、放射光を用いた反射X線トポグラフ像である。中央(c)の円は3インチウエハ中の界面転位の発生の分布を模式的に示している。図中の記号の●は界面転位が多いこと、×は界面転位は見られないことを示している。3インチウエハ中の大部分の領域では界面転位は見られないが、オフ方向に垂直な方向の直径上の両端位置では図中の(a)、(e)に示すように、非常に多くの界面転位が発生していることがわかった。

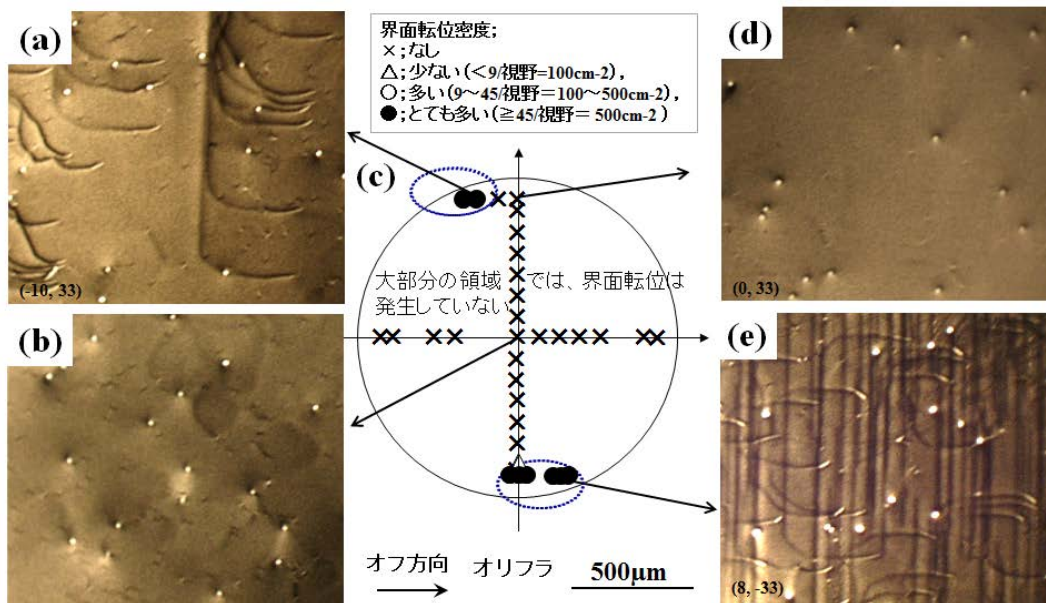


図 III. 2. 3. 2-33 4度オフウエハ上に高速成長したエピ膜の放射光反射X線トポグラフィ像

SiC エピ膜の界面転位は基底面上の刃状転位であり、エピ膜の熱応力により発生するといわれている。図 III.2.3.2-33 では転位線のコントラストが黒色 (dark contrast) であることから、その extra plane はエピ膜側ではなく基板 (ウエハ) 側にあることになる。そのような界面転位はエピ膜の圧縮応力を緩和する、すなわちエピ膜に圧縮応力が生じている個所に発生しやすいこと、その分布は図 III.2.3.2-33 (c) のようにウエハの端部であることなどから、これらの界面転位の発生要因はウエハ内の成長温度の不均一による熱応力であり、ウエハ中央部が周辺部より温度が低かったためであることが示唆される。ウエハの中心部の温度が低くなりがちであることは装置の欠点としてすでに指摘していることではあるが、そればかりでなく、ウエハとサセプタの熱接触の均一性にも課題があると考えられる。その改善を含め、界面転位の低減は今後の課題である。

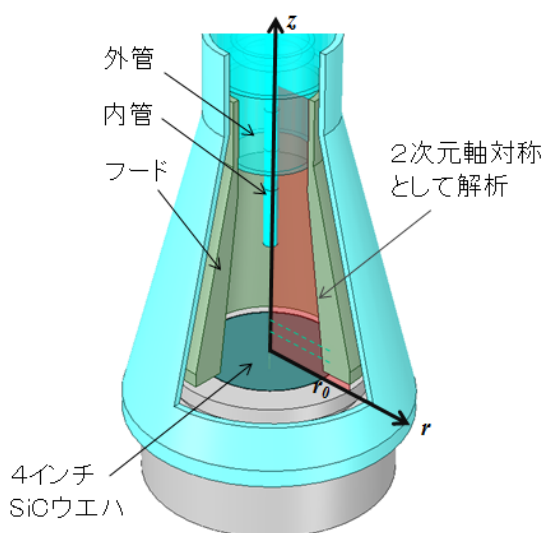
一方、図III.2.3.2-33のエピ膜では基板 (ウエハ) から伝播してきた基底面転位密度は 1.3 cm^{-2} であり、基底面転位の発生はよく抑制されている。

(c) 成長シミュレーションの検討

CVD プロセスによる結晶成長は、減圧かつ 1500°C を超える高温の条件で、原料ガスの化学反応、熱および流れが関与する複雑な現象である。その現象の解明には数値解析を利用した研究もおこなわれているが、その多くは横型炉での検討であり、本研究で行ったような、原料ガスが基板に垂直に衝突する流れの場での検討例は少

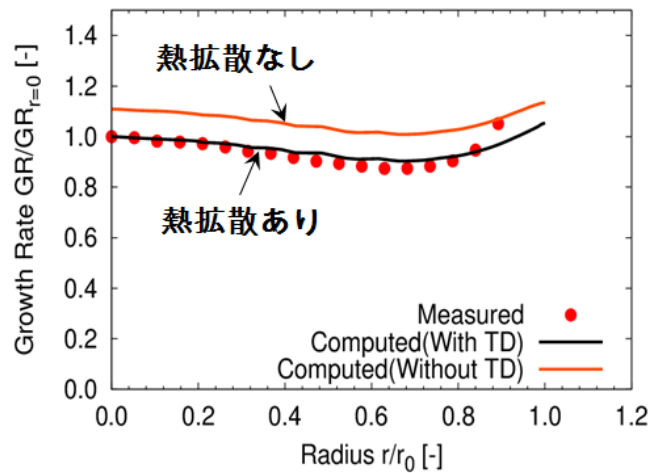
ない。そこで、高速成長で均一な膜厚を得るメカニズムの解明を行うため、4インチ実証炉に対して数値解析による検討を行った。

解析に用いた成長室の構造を図III.2.3.2-34に示す。シミュレーションの対象となる空間は、二次元軸対象モデルとした。原料ガスは成長室の上部から流入し、基板に衝突して半径方向に流出する。シミュレーションでは、層流流れをナビエーストークス運動方程式で、熱および化学種の移動を輸送方程式で考慮した。気相および表面反応はアレニウス反応則に基づく反応とした。また、成長室内では数百度の温度差が生じることから、化学種の拡散には濃度拡散とともに、熱拡散も考慮した。成長室内の温度は、基板（ウエハ）が設置されるサセプタが高周波誘導加熱により昇温されているため、事前に行った電磁界解析によって得られた温度を境界条件とし、サセプタ、基板および成長室外周に与えた。 SiH_4 、 C_3H_8 を原料とした気相および表面反応は、気相反応として17式、表面反応として15の式により構成される反応機構を用いた。



図III.2.3.2-34 シミュレーションに用いた成長室内の構造

シミュレーションによって得られた3インチウエハ上に成長するエピ膜の成長速度分布を図III.2.3.2-35に示す。図では比較のために実測の結果も示している。縦軸は基板中心の成長速度で規格化した相対成長速度であり、横軸は基板（ウエハ）の半径で規格化したものである。化学種の拡散として濃度拡散だけでなく熱拡散も考慮することにより、シミュレーションの結果は実測値とよく一致することがわかる。



図Ⅲ. 2. 3. 2-35 成長速度の面内分布の解析結果

(3) 成長室内クリーニング法の検討（横浜国大との共同実施）

一般に、エピ成長装置の内壁に堆積した膜を除去するには、反応容器（成長室）内を高温に昇温した後に腐食性ガス、例えば塩化水素などを導入して堆積膜と反応させ、これを気化しやすい化合物にして除去することが行われる。この手法は化学的手段による除去（エッチング）技術の一種であり、その工程はクリーニングと呼ばれる。SiC 膜のエピ成長において、これまでにクリーニング技術は確立されていない。

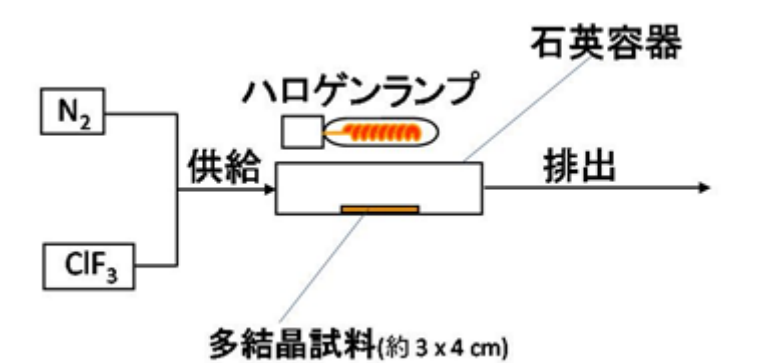
エピ装置の内壁やサセプタ上に残留するSiC堆積膜をクリーニングするためには、極めて高い活性を有するガスが必要と考えられる。本研究では、三フッ化塩素 (ClF_3) ガスをその候補として着目している。三フッ化塩素を用いると、多結晶 3C-SiC を 500 °C 以上の温度において 5 $\mu\text{m}/\text{min}$ 程度の速度でエッチングできることが知られているが、エッチングと同時に成長室内の部材に用いられているグラファイト、タンタルカーバイド (TaC) コーティング膜などに損傷を与える恐れがある。そこで、このガスを成長室のクリーニングに用いた場合に予想される種々の課題を整理し、その適用の可能性を検討した。この研究は、この分野の専門家である横浜国立大学の羽深教授と共同で実施した。

平成 22 年度は、SiC 膜成長装置の基板支持台（サセプタ）の表面コーティング膜として使用されている TaC 被膜の三フッ化塩素ガスに対する耐久性を調べた。その結果、表面の TaC コーティング膜およびその基材であるグラファイトの双方が室温から 400°C 程度において三フッ化塩素により著しく腐食されることわかった。SiC をクリーニングするためには 500°C 程度以上の温度を必要とすることから、TaC コーティング膜を用いることは著しく困難であることが結論された。

この結果に基づき、平成 23 年度以降は、サセプタなどに堆積して残留する SiC 堆積膜とサセプタ表面を被覆している SiC コーティング膜の三フッ化塩素によるエッチング速度の違いを調べ、SiC コーティング膜を損傷させずに SiC 堆積膜のみを除去する条件を探索することを検討した。

1) 研究の進め方

多結晶SiC膜のコーティングを施したグラファイトの小片を作成し、これにエピ成長装置を用いて厚さ 50 μm 以上あるいは 100 μm 以上のSiC膜を形成して、これをSiC堆積膜とみなした。これを試料とし、図III.2.3.2-36 に示す装置を用いて三フッ化塩素 (ClF_3) ガスによるエッチングの実験を行った。試料を多結晶 3C-SiC板の上に置いて石英ガラス容器の中に挿入し、その外側からハロゲンランプで加熱して昇温し、 ClF_3 ガスを導入してエッチングを行った。 ClF_3 ガスの濃度を調整する際には、希釈ガスとして窒素ガスを用いた。試料表面に繰り返しエッチングを施し、それぞれのエッチング後に装置から取り出して、重量測定と光学顕微鏡、走査型電子顕微鏡 (SEM) による表面観察を行った。



図III.2.3.2-36 三フッ化塩素ガスを用いたエッチング装置

検討は2段階からなっている。まず、上記の方法により SiC コーティング膜の損傷を調べて、最適なエッチング条件を探索した。そして、コーティング膜の損傷が少ない条件がわかったら、SiC の堆積とそのエッチングを繰り返し行って、どの程度繰り返し使える方法であるかを調べた。

2) SiC 堆積物の形態

この検討で明らかになった第一の知見は、SiC コート部材上に堆積する SiC の形態はいろいろあるということである。あるエピ装置を用いると、堆積物は粒子状になる。その断面を SEM により観察すると SiC 粒子は微小な接触点でコーティング膜に付着していることがわかった。一方、別のエピ装置を用いた場合は全体を覆う

ような膜状になった。この各々について、SiC コーティング膜を損傷させずに SiC 堆積物を除去するエッチング条件を探索した。

3) SiC 堆積物の除去

(a) 粒子状 SiC 堆積物の除去

粒子状SiC堆積物は、 ClF_3 ガスによる 290°C、120 分のエッチングによりきれいになくなった。コーティングされているSiC膜にも目立った損傷は見られなかった。粒子状堆積物のエッチングは、SiC粒子が徐々に小さくなってやがてなくなるわけではなく、SiC粒子とコーティング膜の接触点がエッチングされることにより、粒子がコーティング膜からはがれて除去されるという機構によることが試料の継続的な表面観察からわかった。

(b) 膜状堆積物の除去

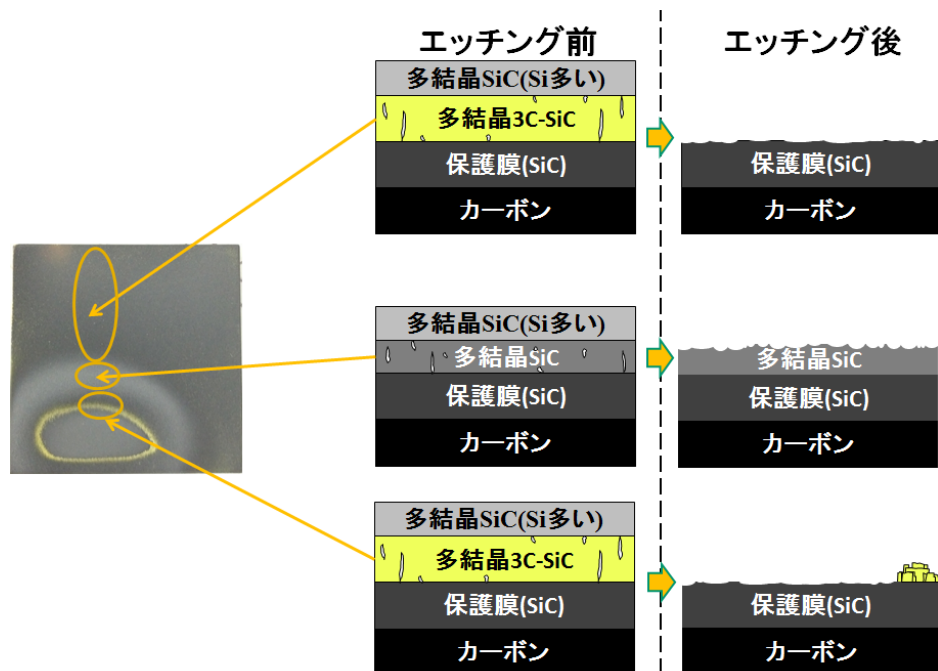
膜状SiC堆積物の除去を検討するに先立って、膜状SiC堆積物とSiCコーティング膜の各々のエッチング速度を調べた。 ClF_3 ガス（100%、流量 0.05 slm）を用いて 320°Cにてエッチングを行った場合のエッチング速度は、膜状SiC堆積物では 0.79 $\mu\text{m}/\text{min}$ 、SiCコーティング膜では 0.18 $\mu\text{m}/\text{min}$ となった。この約 4 倍程度のエッチング速度の差を利用して、SiCコーティング膜に極力損傷を与えずに、膜状SiC堆積物のみを除去するエッチング条件を探ることになる。

図Ⅲ.2.3.2-37は膜状SiC堆積物に被覆された試料の ClF_3 ガスによるエッチングの結果である。膜状の堆積物の場合は、場所によって異なる挙動が見られた。図中の○で示した領域では、エッチングが進むにつれた黄色の層（3C-SiCの層と考えられる）が現れてやがて消えていった。この領域はおそらく、3C-SiCの層を含む複数の層構造になっているものと推測される。図の下段にはその層構造がエッチングの進行と共にどのように消滅していくかの推測図を示した。

図Ⅲ.2.3.2-38は図Ⅲ.2.3.2-37で丸印を示した領域以外の場所の層構造とそのエッチングによる変化の推測図である。このように膜状 SiC 堆積物は場所によって異なる層構造を持っており、その結果として、場所によってエッチング速度が異なってくる。従って、SiC 堆積物全体の除去を行う際にはそれを踏まえた条件の設定が必要となる。エッチング温度と処理時間の詳細な検討の結果、320~330°Cで 120~150 分のエッチングにより SiC コーティング膜の損傷を抑制しつつ、膜状 SiC 堆積物を除去できることがわかった。

	エッチング前	290°C/60分エッチング後	300°C/60分エッチング後	310°C/60分エッチング後
外観写真				
SEM写真				
断面図(推定)				

図Ⅲ. 2. 3. 2-37 膜状 SiC 堆積物の除去とその機構



図Ⅲ. 2. 3. 2-38 膜状 SiC 堆積物の層構造

(c) 繰り返しエッチングの検討

330°C、120 分の条件を採用して、繰り返しエッチングを検討した。その結果、少なくとも 3 回までの堆積・エッチングの繰り返しは問題ないことを確認した。しかし、グラファイトをコーティングする SiC 膜の形態が従来のものから変わると、コーティング膜の損傷が大きく、エッチングは 1 回しかできないことがわかった。コーティング膜の形態の変化は、膜形成の際の何らかの条件のずれが原因と考えている。このように、コーティング膜の品質管理も重要であることが明らかになった。

(4) まとめ

1) 目標の達成度

4 インチウエハを搭載し 100 $\mu\text{m}/\text{h}$ 以上の成長速度で 4H-SiC 膜をホモエピタキシャル成長できる装置を開発し、8 度オフウエハ上の厚さ 50 μm のエピ膜において、以下のようにすべての項目について目標値を達成した。

- ① 残留キャリア濃度 達成値； $2 \times 10^{14} \text{ cm}^{-3}$ 以下（目標値； $3 \times 10^{14} \text{ cm}^{-3}$ 以下）
- ② 表面欠陥密度 達成値； 0.93 cm^{-2} （目標値； 1.0 cm^{-2} 以下）
- ③ 膜厚均一性 達成値； $\pm 1.4\%$ （目標値； $\pm 2\%$ 以内）
- ④ ドナー濃度均一性 達成値； $\pm 10\%$ （目標値； $\pm 10\%$ 以内）

また、100 $\mu\text{m}/\text{h}$ 以上の成長速度で形成した上記のエピ膜の膜質を調べ、積層欠陥や Z_1/Z_2 センターの発生は十分抑制されていることを確認した。

さらに、目標項目以外として以下の成果を得た。

- a) ガスフロー制御法による高速成長における塩素添加の効果を調べ、成長速度、鏡面のエピ膜が得られる条件の範囲、エピ膜の表面の平坦性、エピ膜質に対してその影響はみられないことを明らかにした。
- b) 4 度オフウエハ上への高速成長についても検討し、67 $\mu\text{m}/\text{h}$ の成長速度で平坦なエピ膜を実現できること、 Z_1/Z_2 センター密度は 8 度オフウエハ上のエピ膜と同レベルであること、基底面転位の発生はまだ課題は残るものの、ある程度抑制されていることなどを確認した。
- c) エピ成長シミュレーションによる解析を検討し、実験結果をよく再現できる結果を得た。

以上はつくば拠点における研究活動であるが、成長室内の SiC コーティングを施したグラファイト部材に堆積した SiC 膜の除去方法として、 ClF_3 ガスによるエッチングが適用できないか、横浜国立大学と共同研究を行った。SiC 膜が堆積した試料をつくば拠点のエピ装置で作成し、エッチング実験とその評価、最適なエッチング条件の探索を横国大にて検討した。SiC 堆積膜の形態を調べ、粒子状と膜状のものがあることを明らかにし、各々に対して SiC コーティング膜を損傷させないエッチ

ング条件を見出した。また、SiC コーティング膜の膜質によって、ClF₃ ガスによるエッチング耐性が異なることを明らかにした。

2) 成果の意義

SiC デバイスの研究開発は、高耐圧化に向けて展開している。3 kV 級のデバイスは鉄道用インバータに搭載されて試験走行を行う段階に来ており、今後は 6.5 kV 級～10 kV 以上級に注力されることが予想される。

10 kV を超える超高耐圧デバイスには 100 μm 以上の厚いエピ膜を作成することが必要である。本研究の意義の一つは実証炉の開発によってそのような厚いエピ膜の形成が容易になり、デバイス開発における厚いエピ膜の課題の研究が加速するという点である。厚いエピ膜を形成する装置としては成長室の容積の大きなプラネタリ型の量産装置を用いるよりもコンパクトな枚葉式の装置を用いるほうが、装置内壁に付着した厚い SiC 堆積膜のクリーニングやグラファイト部材の再生・交換などのメンテナンスの手間とコストを考えると有利になる可能性がある。その意味で、高速成長が可能な枚葉式のエピ装置の市場が小規模ではあるが生じることも考えられる。本研究の意義の二つ目は、そのような需要に答えられるエピ装置のプロトタイプを開発したという点にあり、選択枝を一つ増やした点である。

また、上述したように厚いエピ膜の需要が高まると、装置内壁に付着した厚い SiC 堆積膜のクリーニング技術が重要になる。今回の共同研究の成果は、エピ装置内のグラファイト部材に TaC コーティングを施している場合には適用できない。しかし、TaC コーティングは高価であることから意識的にこれを採用せず、より簡便な SiC コーティングを常用する量産装置もある。このようなケースには本研究で得られた ClF₃ ガスによるエッチングの知見は意義のあるものになったと考えられる。

3) 知的財産権の取得

国内出願を 5 件しており、これらに関連して 3 件の外国出願（PCT 出願を含む）がある。

4) 成果の普及

本プロジェクトで開発した高速成長エピ装置は、次期国家プロジェクトにおいて厚膜作製用装置として活用しながら装置としてのブラッシュアップを図る。普及するかどうかは、厚膜エピの需要、枚葉型高速エピ装置の必要性に関わる点でもあり、現時点では不透明である。

表 Ⅲ.2.3.2-4 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 （プレス発表等）
	国内	外国	PCT**出願	査読付 き	その他	
H22年度	0件	0件	0件	0件	0件	0件
H23年度	0件	0件	0件	0件	0件	0件
H24年度	3件	0件	0件	0件	0件	1件
H25年度	1件	1件	1件	1件	0件	4件
H26年度	1件	0件	1件	2件	0件	7件

*その他の外部発表・・・学会、研究会、国際会議でのポスター、口頭発表を含む

2.4 SiC 高耐圧スイッチングデバイス製造技術

2.4.1 新規耐圧構造デバイス技術

SiC-MOSFET は、Si-IGBT に対する優位性を持つが SiC デバイスで期待される特性オン抵抗より高い状況に鑑み、SiC-MOSFET の特性オン抵抗を限界へ向けて低減させ、「耐圧 3 kV 以上で特性オン抵抗 $15\text{m}\Omega\cdot\text{cm}^2$ 以下の高耐圧 SiC-MOSFET を実現する」ことを最終目標とし、研究開発に取り組んだ。プロジェクト開始時点での技術レベルを念頭に耐圧 3 kV 級プレーナ MOSFET の抵抗成分を解析した結果、チャンネル抵抗に加え、JFET 抵抗（チャンネル端部の隣接する p-well に挟まれたドレイン領域の抵抗）およびドリフト抵抗（耐圧を支える為に必要な長さを持つ低濃度ドレイン領域の抵抗）の寄与が大きく、それぞれ約 40%、25%、30%を占めることが分かった。この点は、1kV 級 MOSFET の抵抗成分の 80%がチャンネル抵抗であることは大きく異なっている。本研究開発項目では、(1)チャンネル移動度の高い C 面を活用し、かつ JFET 抵抗低減構造を採用した新構造のプレーナ型 MOSFET、(2)JFET 抵抗成分がなく、且つセルピッチの縮小が容易なため低オン抵抗化に有利な半面、高チャンネル移動度、且つ長期信頼性を担保できるゲート酸化膜形成法を確立するためのブレイクスルーが必要となるトレンチ型 MOSFET、及び(3)ドリフト抵抗の大幅な低減効果が期待されるものの SiC で実現する為には製造プロセス上のブレイクスルーが必要とされるスーパージャンクション(SJ)構造、の 3 テーマを研究開発テーマに掲げ、高耐圧 MOSFET においてオン抵抗を極限まで低減するための技術開発を行った。

下記の研究開発項目毎の研究成果について詳細を報告する。

- (1) プレーナ型 MOSFET の開発
 - 1) プレーナ型 MOSFET のデバイスシミュレーション設計
 - 2) CSL 構造のデバイス試作と評価
- (2) トレンチ型 MOSFET の開発
 - 1) デバイスシミュレーションによる新規構造の基礎検討
 - 2) 3.3 kV 耐圧トレンチ型 MOSFET 試作結果
 - (a) MeV イオン注入トレンチ型 MOSFET
 - (b) イオン注入・エピ再成長 (IE) トレンチ型 MOSFET
 - (c) ダブルトレンチ型 MOSFET
 - 3) 高信頼ゲート酸化膜技術
 - (a) a 面ラテラル MOS 構造によるゲート酸化膜基礎検討
 - (b) トレンチ MOS 構造における堆積ゲート酸化膜開発
 - (c) 高信頼性トレンチ MOS 構造制御技術開発
 - 4) SiC-MOS 界面評価手法の検討

- (3) スーパー Junction(SJ)構造形成技術開発
 - 1) SiC スーパー Junction構造(SJ)の検討
 - 2) マルチエピタキシャル法による SJ 構造形成の検討
 - (a) 高エネルギーイオン注入用マスク形成技術
 - (b) 裏面アライメントマークを用いたアライメントプロセス技術
 - (c) デバイスシミュレーション
 - (d) SJ 評価素子 (SJ-TEG) による電氣的評価
 - 3) トレンチ埋込み法による SJ 構造形成の検討
 - (a) 成長温度、メサ幅、C/Si 比の影響
 - (b) トレンチ埋込層の濃度分布
 - (c) メサ上部の成長の抑制
 - (d) Cl 系ガスの添加
- (4) まとめ
 - 1) 目標の達成度
 - 2) 成果の意義
 - 3) 知的財産権の取得
 - 4) 成果の普及

参考文献

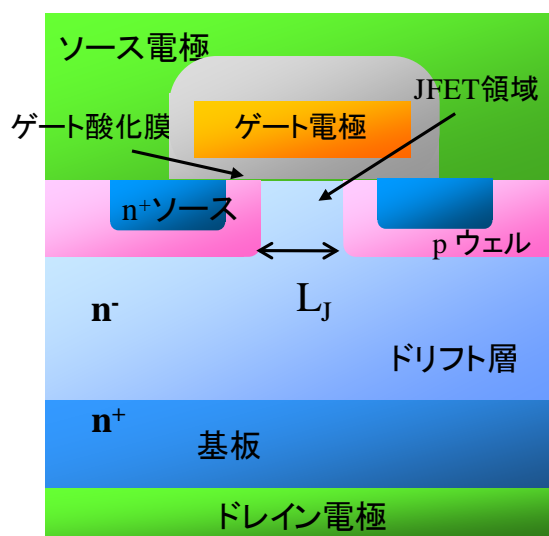
(1) プレーナ型 MOSFET の開発

本研究開発では、新構造のプレーナ MOS 構造としてチャネル移動度の高い C 面を使い、かつ JFET 抵抗を低減する JFET 抵抗低減構造を採用した構造を提案、シミュレーション設計を行い、試作による検証を実施した。その結果、現在までに JFET 抵抗低減構造の効果を確認すると共に、耐圧を確保するための終端部構造の設計指針を得た。

1) プレーナ型 MOSFET のデバイスシミュレーション設計

本研究開発項目ではデバイス形成プロセスが容易なプレーナ型を採用した上で、3 kV 領域に応用できる低オン抵抗と高信頼性を両立した高耐圧 SiC-MOSFET の実現を目標とする。デバイスの目標スペックを耐圧 3 kV 以上、特性オン抵抗 15 mΩ cm² 以下とした。

一般的なプレーナ型 MOSFET 構造を図Ⅲ.2.4.1-1 に示す。プレーナ型 MOSFET 構造を設計するうえで重要な点として、i) 耐圧 (V_{bd})、ii) 特性オン抵抗 (R_{onA}) があげられる。これに加えて SiC-MOSFET の場合、iii) ゲート酸化膜電界強度 (E_{ox}) が高くなる傾向があり、これら 3 つの設計項目を一定の設計範囲内に収める必要がある。



図Ⅲ.2.4.1-1 一般的なプレーナ型 MOSFET の断面構造

プレーナ型 MOSFET 構造ではチャネルを通過した電子は JFET 領域を経てドリフト層に流れ込み、ドレインへと到達する。通常のプレーナ型 MOSFET 構造では、JFET 領域の濃度はドリフト層の濃度と同じである。耐圧 1 kV 級の素子ではドリフト層の濃度が高いため、JFET 領域の濃度も高く、JFET 領域を電子が通過するときの抵抗 (JFET 抵抗) はトータルのオン抵抗に対して顕著な抵抗成分とはならないが、高耐圧素子ではドリフト層の濃度が低くなるため、必然的に JFET 抵抗の割

合が高くなる。JFET 抵抗を抑えるには p ウェル間の距離 (L_J) を広くとればよいが、それにより耐圧が低下するほか、オフ状態の JFET 領域上の E_{ox} が増大する。このトレードオフ関係をいかに回避するかが研究開発のポイントとなる。デバイスシミュレーションを用いた検討の結果、一般的なプレーナ型 MOSFET 構造を採用した場合、4H-SiC のカーボン面 (C 面) 上にチャネルを形成することでチャネル抵抗を低減した上で、 L_J を $2.5 \mu\text{m}$ とすれば目標のスペックを満たす可能性があることがわかった。しかしながら L_J が $2.5 \mu\text{m}$ よりも高いと E_{ox} が 3 MV/cm を超えてしまい、 L_J を $2.5 \mu\text{m}$ よりも小さくすると R_{onA} が $15 \text{ m}\Omega \cdot \text{cm}^2$ を超えるため、実際のデバイス実証の際のプロセスマージンが狭いことが課題となることも分かった。そこで、このトレードオフ改善のために、C 面チャネルに加え、JFET 領域により高濃度の電流拡散層 (CSL ; Current Spreading Layer) を導入した場合のデバイス特性についてシミュレーションによる検討を実施した。

デバイスシミュレーションを実施するにあたり、MOS チャネル伝導モデルを再現するため、C 面上に作製した横型 MOSFET からパラメータを抽出している。この横型 MOSFET の最大チャネル移動度は $40 \text{ cm}^2/\text{Vs}$ である。MOSFET のデバイスパラメータは以下の通りとした。ドリフト層の厚さは $26 \mu\text{m}$ 、ドーピング濃度は $3.7 \times 10^{15} \text{ cm}^{-3}$ 、セルピッチは $10 \mu\text{m}$ 、チャネル長は $1 \mu\text{m}$ とした。デバイスシミュレーションは 2 次元上で実施しており、アクティブエリアは 1 cm^2 である。

図 III.2.4.1-2 (a) にデバイスシミュレーションによる MOSFET のオン特性を示す。ここでドレイン電圧 (V_d) は 1.5 V としている。この計算結果から、ゲート電圧 (V_g) が 20 V の時、標準構造では R_{onA} が $15.8 \text{ m}\Omega \cdot \text{cm}^2$ であるのに対して、CSL 構造を適用することで $9.9 \text{ m}\Omega \cdot \text{cm}^2$ まで特性オン抵抗を低減することが可能である。一方で標準構造の耐圧は図 III.2.4.1-2(b) に示すように $3,900 \text{ V}$ であるが、CSL 構造付では

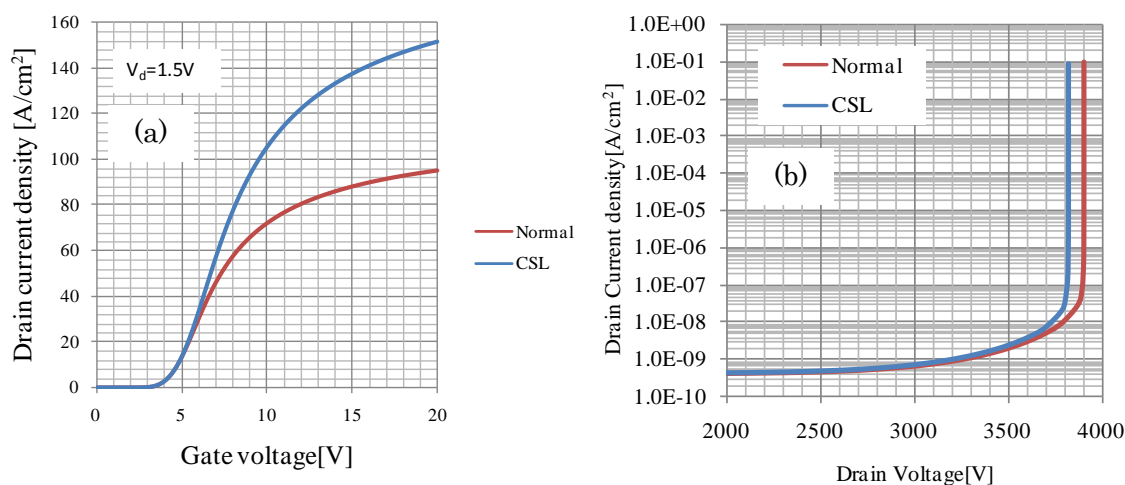


図 III. 2. 4. 1-2 デバイスシミュレーションによるデバイスのオン特性及びオフ特性の評価

3,800V となる。これらの結果から、CSL 構造を採用することにより特性オン抵抗の低減と、耐圧の両立が可能であることを示唆している。

2) CSL 構造のデバイス試作と評価

上述のデバイスシミュレーションでの検討結果を元に、デバイス試作を実施した。作製したデバイスのチップサイズは $1.9\text{ mm} \times 1.9\text{ mm}$ でアクティブエリアサイズは 0.82 mm^2 である。4H-SiC の C 面上に 2 種類のエピ成長を施したウエハを用意し、サンプル A はエピ層の厚さを $26\text{ }\mu\text{m}$ 、濃度を $3.0 \times 10^{15}\text{ cm}^{-3}$ とし、サンプル B はサンプル A の上にさらに CSL 層として厚さ $1\text{ }\mu\text{m}$ 、濃度 $1 \times 10^{16}\text{ cm}^{-3}$ のエピ層を追加した。セル配置は 6 角形セルを採用し、セルピッチは $10\text{ }\mu\text{m}$ 、チャンネル長は $1.0\text{ }\mu\text{m}$ とした。図 III.2.4.1-3 に作製した MOSFET のオン特性を示す。(a) サンプル A は、 $V_g=20\text{ V}$ のとき、 $28.9\text{ m}\Omega\text{ cm}^2$ であり、シミュレーション結果と比較してもかなり高い値となった。これは、JFET 領域の不純物濃度が想定よりも高かったことが原因と考えられる。これに対してサンプル B では、 $V_g=20\text{ V}$ のとき、 $14.6\text{ m}\Omega\text{ cm}^2$ となり、最終目標値を達成する結果が得られた。但し、この値もシミュレーションから予想される結果よりも高い値となっているが、サンプル A と同様の原因であることが予測される。図 III.2.4.1-4 に、ブロッキング特性を測定した結果を示す。耐圧も $3,600\text{ V}$ 以上が得られており、最終目標を達成している。また、しきい値電圧 V_{th}

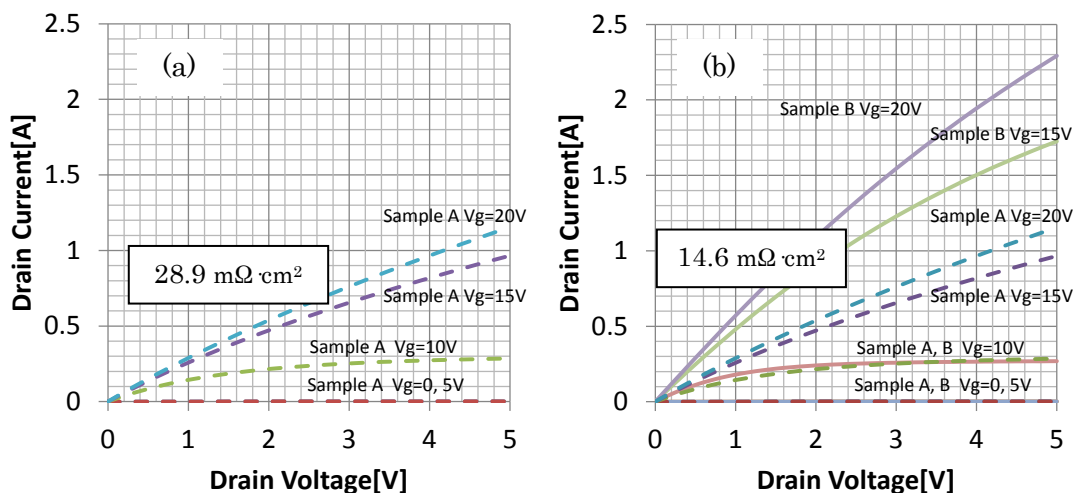
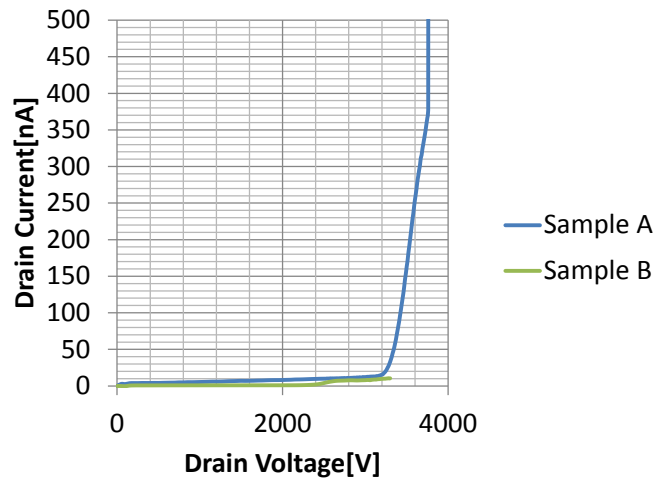


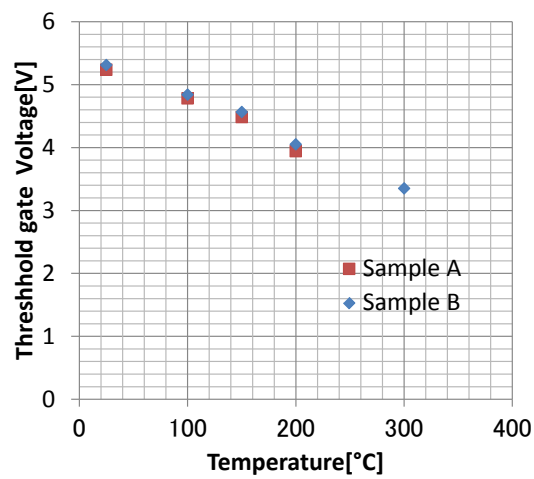
図 III. 2. 4. 1-3 作成した標準構造 (サンプル A) と CSL 構造 (サンプル B) のオン特性

は $300\text{ }^\circ\text{C}$ においても 3 V 以上を維持しており (図 III.2.4.1-5)、実用水準の高い値が得られている。

この結果から CSL 構造を採用することにより、特性オン抵抗を大幅に低減できることが実際のデバイス試作でも明らかになった。



図Ⅲ. 2. 4. 1-4 サンプルA、及びサンプルBのブロッキング特性



図Ⅲ. 2. 4. 1-5 サンプルA、及びサンプルBのオン特性

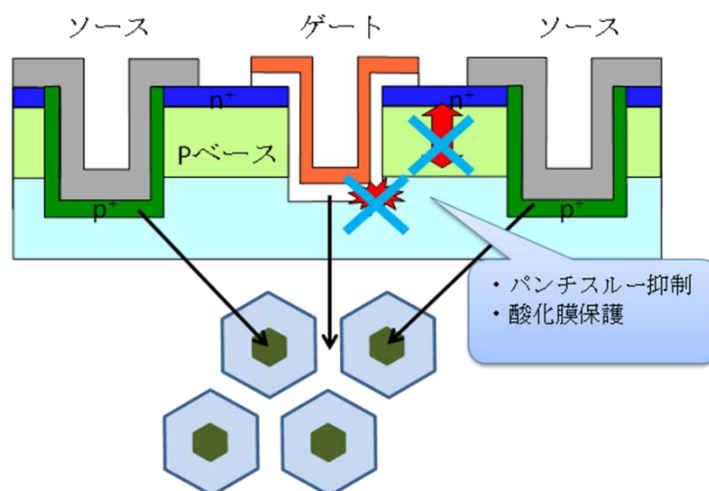
(2) トレンチ型 MOSFET の開発

本研究開発では、耐圧 3 kV 以上で $R_{onA} < 15 \text{ m}\Omega \cdot \text{cm}^2$ 以下を実現するため、まずはシミュレーションによるデバイス基本構造を検討し、次いで、具現化するプロセスとして高エネルギーイオン注入、あるいは量産化を意識したプロセスとしてイオン注入とエピタキシャル成長を融合したデバイスを試作した。更にはダブルトレンチを採用したデバイスも試作した。また低オン抵抗、高信頼性を実現する要素技術として、ゲート酸化膜開発、トレンチ形状制御技術開発、及び両者を組み合わせた高信頼性トレンチ MOS 構造制御技術開発を行った。

1) デバイスシミュレーションによる新規構造の基礎検討

トレンチ型 MOSFET はプレーナ型 MOSFET と比較してセル密度が高く低オン抵抗化が可能である。特に SiC-MOSFET ではチャネル移動度が理想値よりも低いいため、セル高密度化の効果は大きい。更にゲートが形成されるトレンチ面となる a 面は他の Si 面や C 面よりも高いチャネル移動度が報告されており、低オン抵抗化への効果は大きいと予想される。しかしながら、SiC トレンチ型 MOSFET には Si にはない SiC 特有の問題として、SiC が高電界を許容することで、阻止状態においてトレンチ内のゲート酸化膜にも高電界が印可されることが挙げられる。よって SiC トレンチ型 MOSFET 開発のポイントは如何にしてトレンチゲートの酸化膜耐性を上げるかという点になる。その為の手法として、トレンチゲートを高電界からシールドする構造を見出すことが必要である。次いで、SiC は硬く Si のようにトレンチエッチングが容易にできないため、高い酸化膜耐性が得られるトレンチ形成技術を開発すること、及び SiC の結晶構造である六方晶に起因したトレンチ内およびトレンチ方向による酸化膜特性の不均一性を抑制したゲート酸化膜を開発することである。ゲート酸化膜はこの他に当然ながら界面準位を低減し、チャネル移動度の向上としきい値電圧シフトの抑制とを兼ね備えている必要がある。

上記目標のために、我々は図Ⅲ.2.4.1-6に示すような六角形のゲートトレンチセル構造の中心に、底部にpベース領域を有する第2のトレンチを含む構造を提案した。この構造では阻止状態においてゲートトレンチ底の酸化膜を高電界からシールド

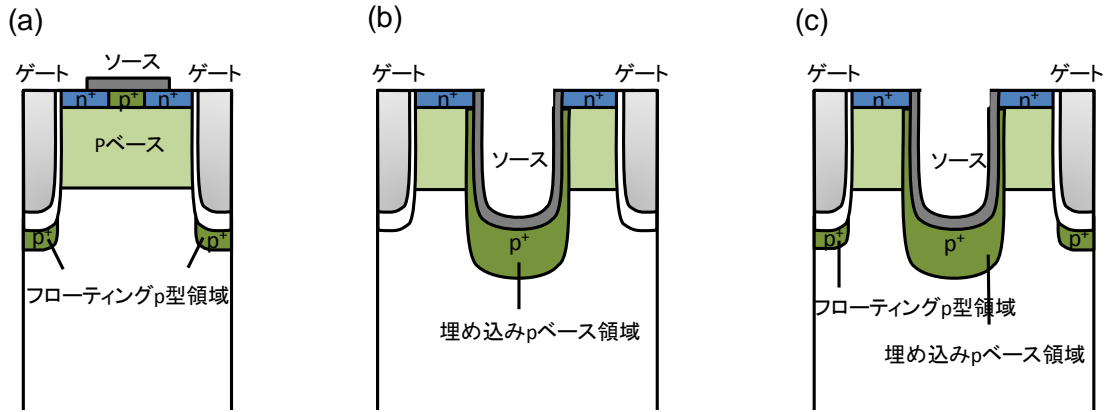


図Ⅲ.2.4.1-6 埋め込みpベース領域を有する構造の利点

ドでき、それと同時にpベースとドリフト層のpn接合もシールドされるため、パンチスルーによる耐圧低下を抑制できpベースを低濃度化してチャネル抵抗低減が可能となる。また、セル形状にすることにより埋め込みpベース領域から放射状に空乏層が拡張するため、オン電流経路に対するデッドスペースが最小限に抑えられ、オン抵抗の増大を回避できる。また六角形はSiCの結晶構造である六方晶と形状が一致するため、ゲートとなるトレンチ面の結晶方位を等価な面のみで構成でき、チャネル電流を均一化する効果もある。ウエハ表面のオフ角度の影響は、オフ角度が1度以下である微傾斜ウエハを採用することにより解消できる。

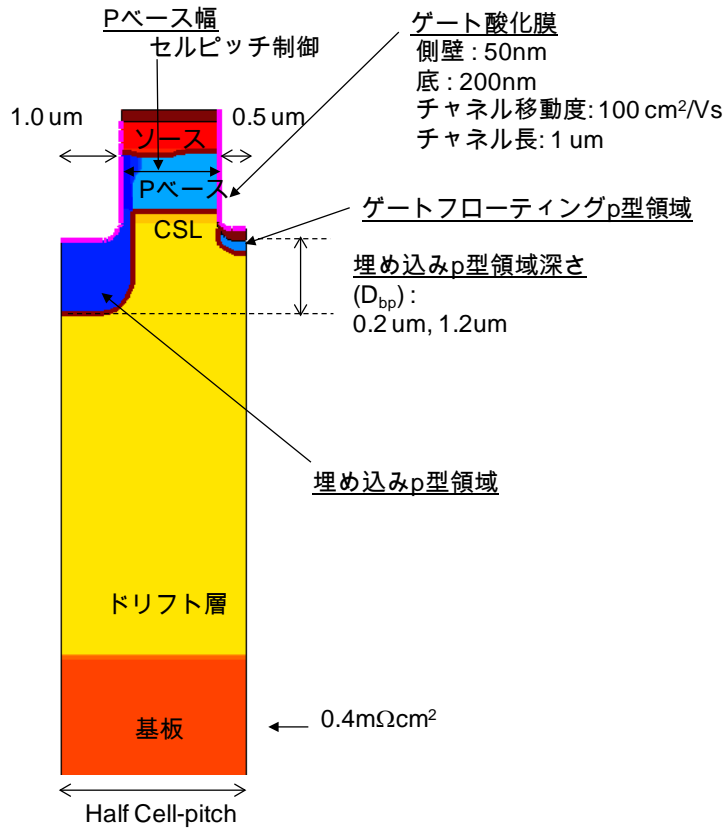
図Ⅲ.2.4.1-7はシミュレーションを行った3構造の断面模式図である。(a)はフローティングのp型領域をゲート酸化膜下に有する構造、(b)はpベースをゲートトレンチ間の中心で掘り下げた埋め込みpベース領域を有する構造、(c)はフローティングp型領域と埋め込みpベース領域を有する構造となっている。これらの構造についてpベース幅によってセルピッチを変えたときのオン抵抗とブレイクダウン時の酸化膜電界を計算した。図Ⅲ.2.4.1-8に計算した典型構造を示す。ゲートトレンチ幅は1.0 μm 、チャネル長は1.0 μm とした。pベース下には電流を横方向に広げるCSL層を不純物濃度 $1 \times 10^{17} \text{cm}^{-3}$ 、深さ200 nmに亘り形成した。ゲートトレンチ底のフローティングp型領域はトレンチ底から深さ200 nmに亘って $1 \times 10^{18} \text{cm}^{-3}$ のp型層を挿入した。埋め込みp型領域はゲートトレンチからの深さを0.2 μm と1.2 μm とした。オン抵抗の計算は、チャネル移動度の合わせこみをせず、チャネルの濃度が $1 \times 10^{16} \text{cm}^{-3}$ でチャネル移動度が $900 \text{cm}^2/\text{Vs}$ と仮定して計算し、得られた結果に

チャネル移動度が $100 \text{ cm}^2/\text{Vs}$ としたときに発生する抵抗分を加算した。ウエハ抵抗は $0.4 \text{ m}\Omega \text{ cm}^2$ と仮定し、更に加算してオン抵抗値とした。



図Ⅲ. 2. 4. 1-7 シミュレーションした3つのトレンチ型 MOSFET 構造

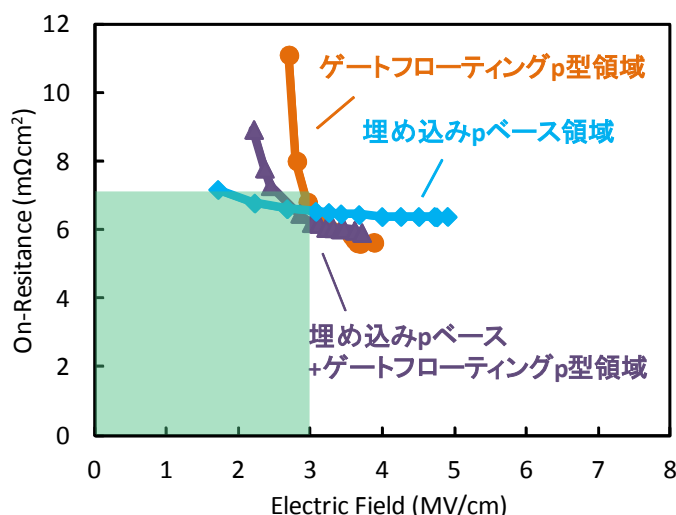
- (a) フローティング p 型領域をゲート酸化膜下に有する構造
- (b) p ベース内に埋め込み p ベース領域を有する構造
- (c) フローティング p 型領域と埋め込み p ベース領域を有する構造



図Ⅲ. 2. 4. 1-8 シミュレーションした構造と各条件

図Ⅲ.2.4.1-9は3.3 kV 耐圧のトレンチ型 MOSFET におけるオン抵抗とブレークダウン時の酸化膜電界を3つの構造で比較して示している。(a)構造ではオン抵抗と酸化膜電界のトレードオフが厳しく、オン抵抗 $7 \text{ m}\Omega \text{ cm}^2$ 以下と酸化膜電界 3 MV/cm 以下を満足する条件は1点しか得られなかった。これはセルピッチを狭めるとゲート下に存在する p 型領域がオン電流の経路を狭窄するためである。これに対し (b)構造では埋め込み p 型領域深さが $1.2 \mu\text{m}$ の場合、酸化膜電界が低下してもオン抵抗の増大がなく、上記の条件を満たすことができている。これは埋め込み p ベース領域がゲートトレンチから離れていることで電流経路への影響がなく、フローティングとは異なり p ベースとコンタクトしていることでオフ時に空乏層が拡張してトレンチゲートをシールドできるためである。(c)構造は、(a)構造と (b)構造の混合であり、埋め込み p 型領域深さが $0.2 \mu\text{m}$ でも酸化膜電界を抑えることができるが、ゲート下の p 型領域によってオン抵抗の増大が伴う。よって (b)構造すなわち埋め込み p ベース領域を有する構造 (図Ⅲ.2.4.1-7(b)) が最も優れているといえる。これらの結果よりトレンチ型 MOSFET の問題であった酸化膜への高電界を埋め込み p 型領域を有する構造によって低減できることが明らかとなった。

3.3 kV 耐圧素子で、更にオン抵抗を低減するにはドリフト抵抗の低減が必要である。スーパー Junction (SJ) 構造は Si-MOSFET で用いられている構造であり、p コラムと n コラムのチャージバランスを制御することにより高耐圧と低オン抵抗の両立を可能とする。この場合、コラムの周期には最適値があり活性部構造の周期と必ずしも一致しない。ストライプ構造ではその対策として、スーパー Junction 構造の方向に対して活性部のセルの方向を 90 度回転させることによりその不一致を解消している。しかしこの場合では上面から見たときのセル面積が半分



図Ⅲ. 2. 4. 1-9 3つ構造における3.3 kV 耐圧でのオン抵抗とブレークダウン時の酸化膜電界の関係

になってしまい、セル内での抵抗が支配的である SiC-MOSFET ではオン抵抗の低減効果は小さい。よって SJ 構造とセルの方向が同じであることが望ましいが、プレーナ型 MOSFET はセルピッチが $10\ \mu\text{m}$ 以上と長く周期が合わない。

これに対してトレンチ型 MOSFET では $5\ \mu\text{m}$ 前後のセルピッチが可能であり、SJ 構造と同一方向にし易い。しかしながら、トレンチ型 MOSFET は上記のように埋め込み p 型領域によってゲート酸化膜を電界からシールドすることを優先せねばならず、その効果はセルピッチで決まる。図 III.2.4.1-10 は、提案する TWO-ZONE スーパー Junction トレンチ型 MOSFET の断面模式図である。この構造はスーパー Junction の p コラム上部が高濃度となっており、埋め込み p 型領域の役目を果たし、p コラム下部はチャージバランスにより耐圧と低ドリフト抵抗を実現

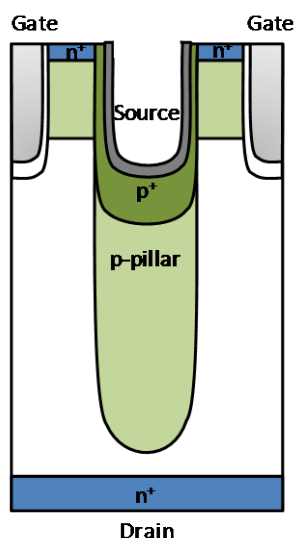
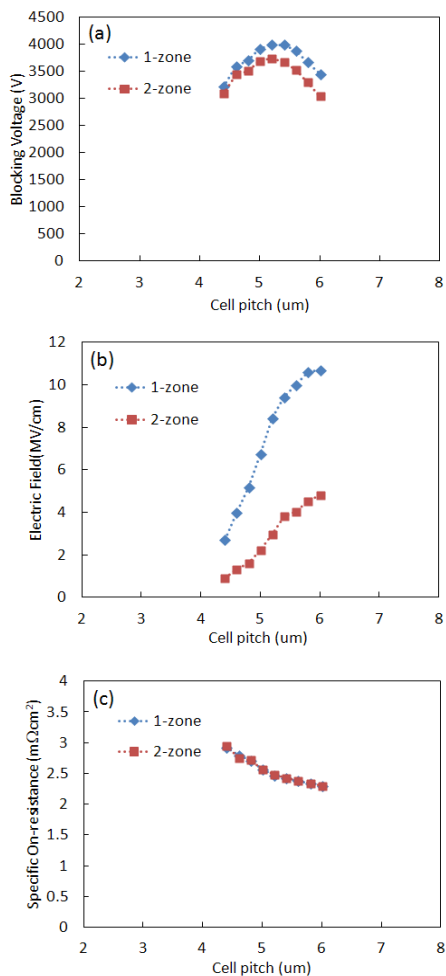


図 III. 2. 4. 1-10 TWO-ZONE スーパー Junction トレンチ型 MOSFET 構造

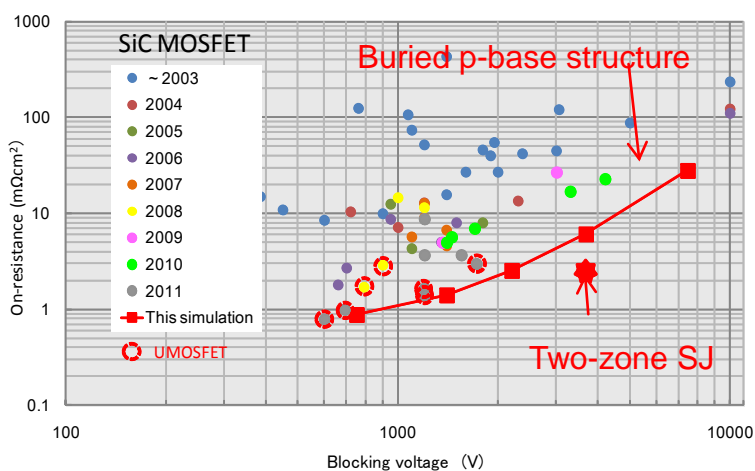
する。

図 III.2.4.1-11 はこの構造によるオン抵抗低減効果を調べた結果である。図中には比較として、p コラムの濃度が均一な通常のスーパー Junction である ONE-ZONE 構造の計算結果も示している。耐圧は TWO-ZONE とすることにより若干低下するが、酸化膜電界が大幅に低減している。一方、オン抵抗はこの構造で増大しておらず、耐圧 $3.5\ \text{kV}$ 以上、酸化膜電界 $3\ \text{MV/cm}$ 以下の条件において、オン抵抗 $2.5\ \text{m}\Omega\ \text{cm}^2$ という極めて低いオン抵抗が得られ、埋め込み p 型領域を有するトレンチ型 MOSFET 構造とすれば、スーパー Junction 構造との共存が可能であることが明らかとなった。図 III.2.4.1-12 は、埋め込み p 型領域を有する構造について $600\ \text{V}$ から $6.6\ \text{kV}$ 耐圧の範囲で計算した結果と、 $3.3\ \text{kV}$ 耐圧の TWO-ZONE スーパー Junction トレンチ型 MOSFET の計算結果を、これまで報告されたオン抵抗の実験値を比較して示している。図中トレンチ型 MOSFET の実験値は赤丸で囲っている。今回得られた計算結果は極めて低いオン抵抗を示し

ており、実現できれば世界トップのデータとなることが期待できる。さらに TWO-ZONE スーパー Junction トレンチ型 MOSFET は SiC-MOSFET の限界から突出したデバイスであるといえる。



図Ⅲ. 2. 4. 1-11 通常の ONE-ZONE と TWO-ZONE スーパー Junction トレンチ型 MOSFET 構造における (a) 耐圧、(b) ブレークダウン時の酸化膜電界、(c) オン抵抗のセルピッチ依存性



図Ⅲ. 2. 4. 1-12 本研究で得られたシミュレーション結果と、過去の報告例との比較

2) 3.3 kV 耐圧トレンチ型 MOSFET 試作結果

前項までのシミュレーション結果により、ゲートトレンチ脇に埋込 p ベース領域を配置することで、オン抵抗とゲート酸化膜保護を両立できることが分かった。本項では実際に 3.3 kV 耐圧のトレンチ型 MOSFET を試作し、その効果を実証した結果について報告する。

シミュレーションでは埋込 p ベース領域を形成する手法としてダブルトレンチを前提としたが、同様の効果を得るための素子構造はいくつか考えられる。ここでは量産化を念頭に、工程の簡素化、安定性など考慮して 3 種類の製法を検証する。図 III.2.4.1-13 は断面構造を比較した模式図である。(a)は埋め込み p ベース領域を高エネルギーイオン注入で形成した構造で、チャネルとなる p ベース領域をマスク越しに同時注入することで、これら 2 つの領域が単一工程で形成できることを特徴としている。その反面、p 型領域の濃度は単一となり設計の自由度が狭まるデメリットもある。(b)は埋め込み p ベース領域をイオン注入で形成した後、p ベースをエピタキシャル成長により形成した構造である。高エネルギーイオン注入という特殊な工程が不要であるが、代わりにイオン注入後のエピタキシャル成長が必要となる。イオン注入に対してエピの p ベースでは、ゲート酸化膜へのイオン注入欠陥の影響が排除できるため高い信頼性が期待できるが、エピタキシャル成長前後のアライメントが問題となり得る。(c)はトレンチエッチした側壁と底部にイオン注入で埋め込み p ベース領域を形成した構造で、高エネルギーイオン注入、エピタキシャル成長の両者が不要で一般的なプロセスのみで構成できるが、トレンチエッチで発生した表面凹凸によりプロセス難易度が増す事が懸念点である。この章では、埋め込み p ベース領域による酸化膜保護効果の確認に主眼を置き、プロセスが最もシンプルな高エネルギーイオン注入を用いたトレンチ MOSFET の試作結果を紹介する。

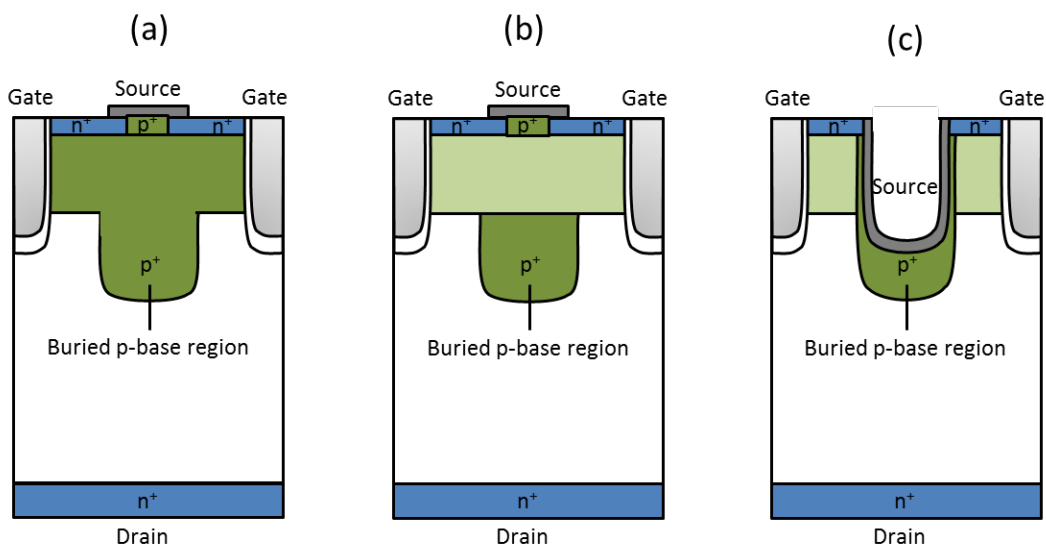


図 III. 2. 4. 1-13 本研究で作製したトレンチ型 MOSFET のデバイス構造

(a) MeV イオン注入トレンチ型 MOSFET

高エネルギーイオン注入にはアルミイオンを用い、埋め込み p ベース領域による酸化膜シールド効果とチャネル移動度を両立するように不純物濃度を設定した。ウエハは 4 度オフの Si 面と C 面の 2 種類としエピタキシャル膜は濃度を $3 \times 10^{15} \text{ cm}^{-3}$ で厚さを $25 \text{ }\mu\text{m}$ とした。ゲートトレンチは注入イオンの活性化後にドライエッチおよびポストアニール処理で形成した。ラウンド化アニールは水素雰囲気微量のシランを添加して行った。ゲート酸化膜は HTO (High Temperature Oxide) 膜を $800 \text{ }^\circ\text{C}$ で 100 nm 堆積し、その後 NO アニール処理を行った。ゲート電極はリンドープのポリシリコンとし、終端構造はメサエッチ+2 ゾーン JTE とした。埋め込み p ベース領域とゲートトレンチ間距離 (L_{BT}) をパラメータとし、オン抵抗とオフ時のゲート酸化膜電界のトレードオフを最適化した。作製したデバイスのユニットセルは{11-20}面の六角及び{11-20}面または{1-100}面のストライプとした。ウエハオフ方向に対し{11-20}面ストライプは直行し、{1-100}面ストライプは平行となっている。図 III.2.4.1-14 に MeV イオン注入で作製したトレンチ型 MOSFET の断面 SEM 写真を示す。SiC 中の白いコントラストが MeV イオン注入層である。

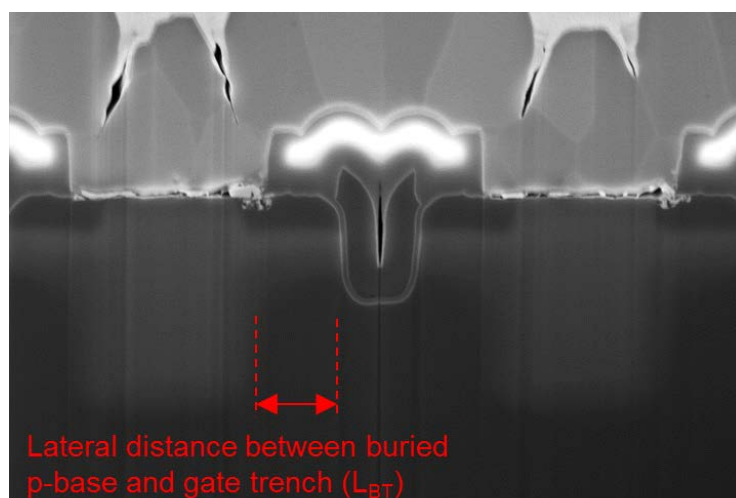
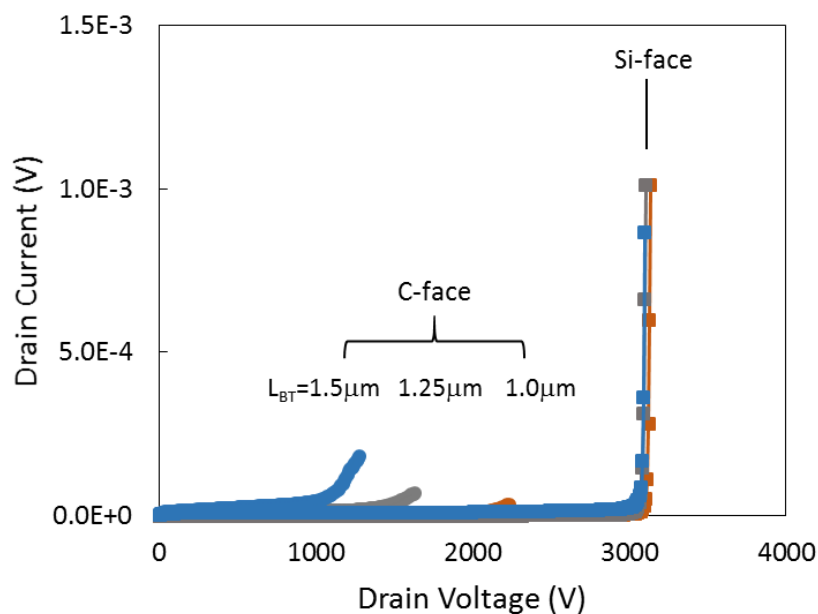


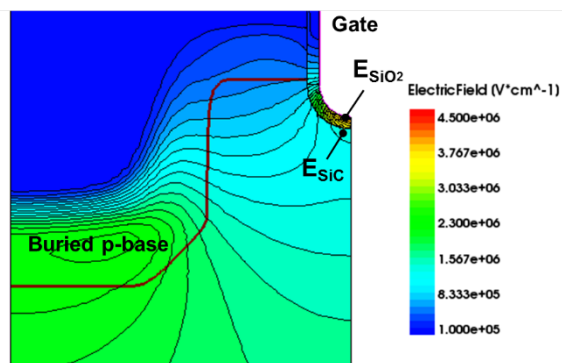
図 III. 2. 4. 1-14 作製した MeV イオン注入トレンチ型 MOSFET の断面 SEM 写真

図 III.2.4.1-15 は Si 面および C 面に作製した六角セルのトレンチ型 MOSFET において、 L_{BT} を変えた時の耐圧波形を比較している。Si 面では L_{BT} に依存せずアバランシェ降伏によって約 $3,100\text{V}$ の耐圧を示すのに対し、C 面ではそれ以下の電圧で絶縁破壊しており、 L_{BT} が大きくなると更に低下している。トレンチ底の電界は L_{BT} に依存して増減するので、C 面ではトレンチ底ゲート酸化膜の破壊電界が低いと推測される。埋め込み p ベース領域のシールド効果をデバイスシミュレーションにて確認した。図 III.2.4.1-17 は図 III.2.4.1-16 に示すドレイン電圧 $3,000\text{V}$

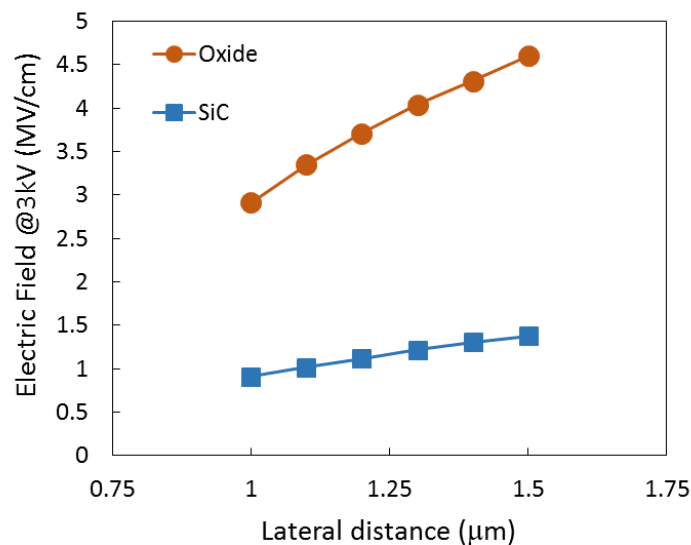
での最大酸化膜電界および隣接する SiC 電界の L_{BT} 依存性を示している。C 面で酸化膜破壊が発生する時の酸化膜電界は 3 MV/cm 程度と見積もられ、理想的な絶縁破壊電界よりも大幅に低い。



図Ⅲ. 2. 4. 1-15 Si 面およびC面に作製したトレンチ型 MOSFET の耐圧に対するゲートトレンチ~埋め込み p ベース間距離 (L_{BT}) の影響



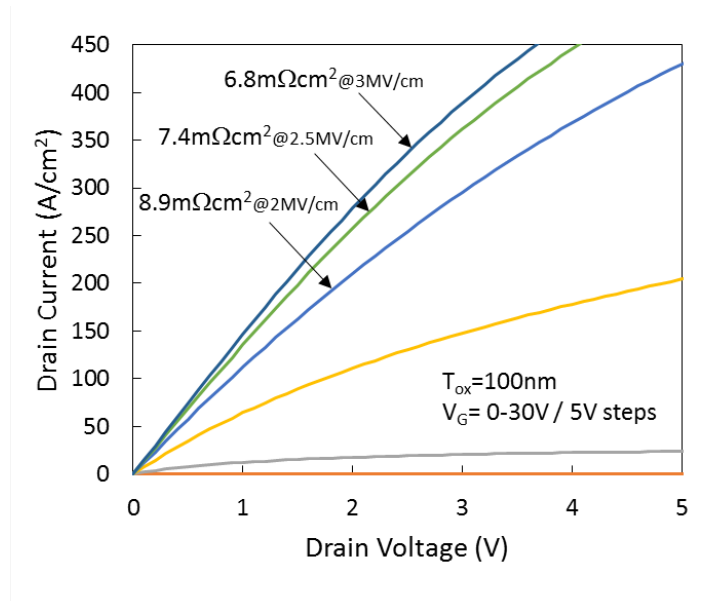
図Ⅲ. 2. 4. 1-16 オフ状態での最大酸化膜電界および隣接する SiC 電界の位置



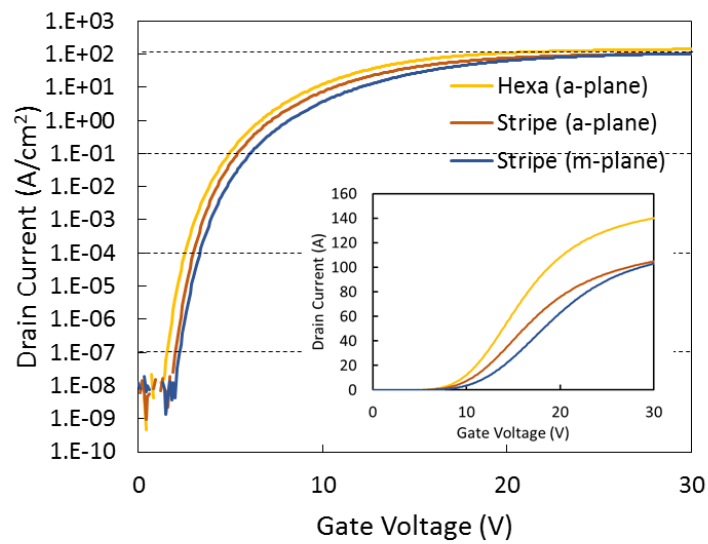
図Ⅲ. 2. 4. 1-17 図Ⅲ. 2. 4. 1-16 に示す位置におけるドレイン電圧 3,000V 時の電界

図Ⅲ.2.4.1-18 に最小のオン抵抗が得られた素子の I_d - V_d 特性を示す。ドレイン電圧 1 V で見積もったオン抵抗はゲート電圧 30 V、25 V、20 V でそれぞれ $6.8 \text{ m}\Omega\cdot\text{cm}^2$ 、 $7.4 \text{ m}\Omega\cdot\text{cm}^2$ 、 $8.9 \text{ m}\Omega\cdot\text{cm}^2$ であった。 $6.8 \text{ m}\Omega\cdot\text{cm}^2$ は 3kV 以上の耐圧を有する SiC-MOSFET において世界最小値である。このオン抵抗に占めるチャンネル抵抗成分はおおよそ $1 \text{ m}\Omega\cdot\text{cm}^2$ と見積もられる。図Ⅲ.2.4.1-19 は六角セルとストライプセルの I_d - V_g 特性を比較している。0.1 A/cm² で定義したしきい値電圧は六角セルで 5.0 V であった。セル構造によってしきい値が異なるのは、チャンネル移動度と同様にトレンチ面方位によって界面特性が異なることを反映している。図Ⅲ.2.4.1-20 に示すように六角セルのしきい値電圧は 200 °C で 3 V とノーマリオフが保たれている。

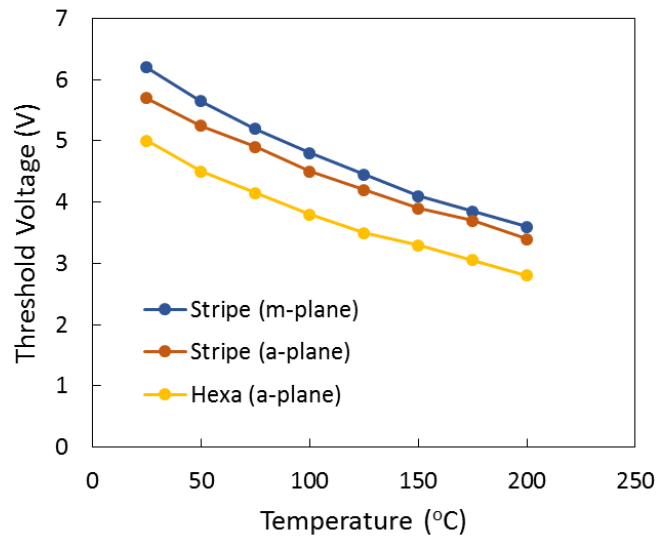
以上のように、ノーマリオフで極めて低いオン抵抗 $6.8 \text{ m}\Omega\cdot\text{cm}^2$ が得られたが、オフ時の酸化膜電界は図Ⅲ.2.4.1-17 のようにドレイン電圧 3,000 V で 4.5 MV/cm と依然として高く、埋め込み p ベース領域による保護効果は十分とは言えない。更なる電界抑制にはオン抵抗とのトレードオフ改善が必要だが、電流拡散層を埋め込み p ベース間に挿入することが効果的と予想される。



図Ⅲ. 2. 4. 1-18 Si 面に作製したトレンチ型 MOSFET におけるオン特性



図Ⅲ. 2. 4. 1-19 Si 面に作製したトレンチ型 MOSFET の I_d - V_g 特性のセル構造依存性



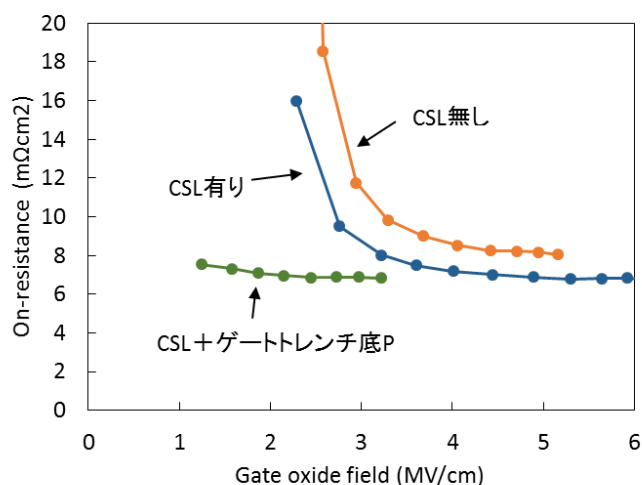
図Ⅲ.2.4.1-20 Si面に作製したトレンチ型MOSFETのしきい値電圧の温度依存性

上記結果を踏まえて、オン抵抗と酸化膜電界のトレードオフを改善するため CSL 層を挿入したトレンチ型 MOSFET を作製した。またこの際、耐圧 3.3 kV 以上となるようドリフト層を最適化した。ウエハは耐圧特性が優れたことから Si 面を選び、エピタキシャル膜はドリフト層を濃度 $3 \times 10^{15} \text{ cm}^{-3}$ で厚さ 29 μm とし、その上に電流拡散層 (CSL 層) として $2 \times 10^{16} \text{ cm}^{-3}$ の n 型層を堆積した。更にトレンチ底の酸化膜を保護するため、ゲートトレンチ底にフローティングの p 型層をイオン注入で形成した構造も作製し、特性を比較した。

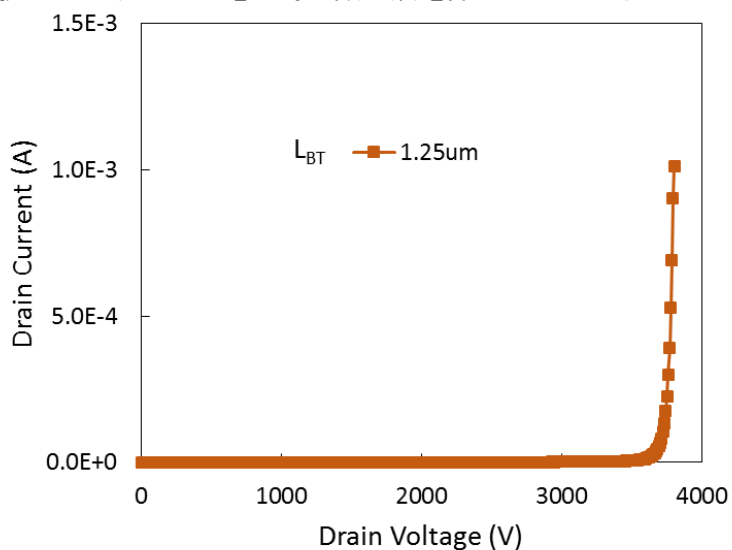
まずはデバイスシミュレーションにより、CSL およびトレンチ底 p 層の効果を検証した。図Ⅲ.2.4.1-21 は L_{BT} をパラメータとし、オン抵抗とアバランシェ電圧時の酸化膜電界のトレードオフを示している。各構造のプロットは右端が $L_{BT} = 1.5 \mu\text{m}$ で左に向かって $0.1 \mu\text{m}$ 刻みで小さくなっている。同じ L_{BT} で比較すると、オン抵抗減少と共に酸化膜電界が上昇しているが、プロット全体で比較すると明らかに CSL 有でトレードオフが改善している。更にゲートトレンチ底に p 層を入れることで、大幅に酸化膜電界が抑制されている。酸化膜電界 1 MV/cm 以下は計算できずプロットはないが、他の構造と同様に L_{BT} を更に小さくすると急激なオン抵抗増大が起きる。フローティングの p 層はオン状態での空乏化がソース短絡に比べて小さいので、JFET 抵抗の発生が抑制されている。

作製した CSL 有トレンチ MOSFET の耐圧波形を図Ⅲ.2.4.1-22 に示す。3,800 V でアバランシェに達しており、ドリフト層を最適化したことで 3.3 kV 耐圧クラスとして十分な耐圧が得られている。また、図Ⅲ.2.4.1-23 の I_d - V_d 特性に示すように、

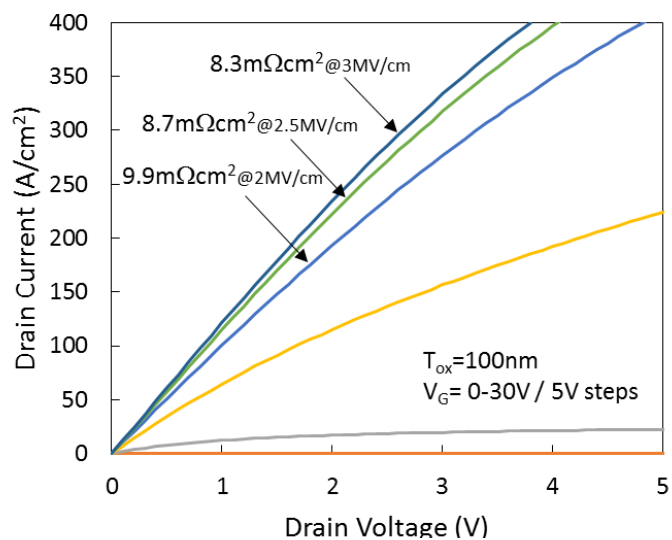
オン抵抗は $8.3 \text{ m}\Omega\cdot\text{cm}^2$ と高くなっているが、 3.3 kV 耐圧クラスにおいて世界最小オン抵抗である。オン抵抗増大はドリフト層厚さに加え L_{BT} 縮小により **JFET** 抵抗が想定以上に高くなったためと考えられる。トレンチ底にフローティング **p** 型層を入れた場合、オン抵抗は更に上昇し $9.4 \text{ m}\Omega\cdot\text{cm}^2$ であった。この構造に関してもシミュレーションにはなかった **JFET** 抵抗増大が起きており、**MeV** イオン注入の横方向広がりシミュレーションで再現できていないことが原因と考えられる。この素子のアバランシェ時の酸化膜電界はシミュレーションより 3 MV/cm と予想され、オン抵抗は若干増大したものの、酸化膜電界抑制との両立に成功したと言える。



図Ⅲ. 2. 4. 1-21 CSL 無し構造、CSL 有り構造、CSL+ゲートトレンチ底 P 付構造におけるオン抵抗とアバランシェ電圧時の酸化膜電界のトレードオフ



図Ⅲ. 2. 4. 1-22 電流拡散層およびドリフト層を最適化したSi 面トレンチ型MOSFETの耐圧



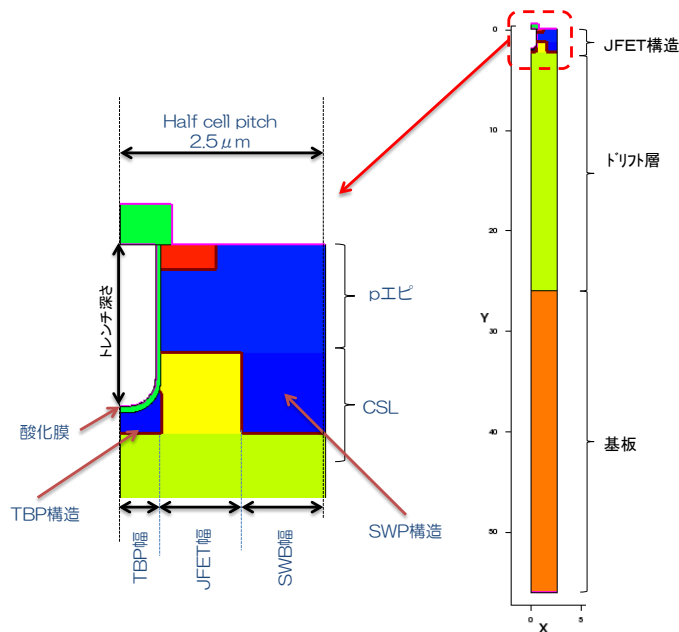
図Ⅲ. 2. 4. 1-23 電流拡散層およびドリフト層を最適化したSi 面トレンチ型MOSFETの I_d-V_d 特性

(b) イオン注入・エピ再成長(IE)トレンチ型 MOSFET

前項で紹介した MeV イオン注入トレンチ型 MOSFET は、高エネルギーイオン注入装置の活用が前提であるため量産化に課題がある。そこで、汎用のイオン注入装置とエピタキシャル成長を組み合わせることでゲートトレンチ底部への電界集中を緩和することの出来るデバイス構造を提案し、試作した結果について報告する。

<<デバイスシミュレーションによる構造設計>>

シミュレーションを行った構造の耐压構造の断面を図Ⅲ.2.4.1-24 に示す。n エピ層の厚さと濃度はそれぞれ $26\ \mu\text{m}$ 、 $3.0 \times 10^{15}\ \text{cm}^{-3}$ とした。p エピ層の濃度と厚さはそれぞれ $4.0 \times 10^{17}\ \text{cm}^{-3}$ 、 $1.3\ \mu\text{m}$ とした。また、ゲートトレンチ底の p 領域構造 (Trench Bottom p-base 構造 : TBP 構造) とソース電極を同電位にする構造を採用するための電極を配置している。このシミュレーションでの TBP 電極位置はトレンチ底と TBP 底の中心とした。また、アバランシェ降伏の起こりやすい TBP 構造下端、及び埋込 p 型領域 (Side Wall p-base 構造 : SWP 構造) と、電流経路の中で特に影響の大きいチャンネル終点からドリフト層までの JFET 部分の影響が特性に大きく影響する項目であるため、シミュレーションで計算したパラメータは TBP 濃度(SWP 濃度)・CSL 濃度・CSL 深さとした。

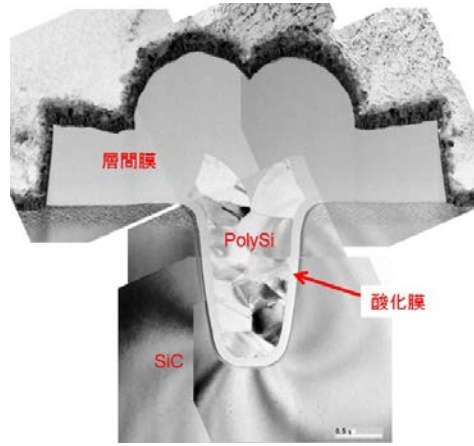


図Ⅲ.2.4.1-24 シミュレーションを行った IE トレンチ型 MOSFET 構造

上記シミュレーション結果を元に、イオン注入・エピ再成長トレンチ型 MOSFET の最適設計を行った。目標条件は耐圧が 3.3 kV 以上、酸化膜中最大電界強度が 3 MV/cm 以下、 R_{onA} が $12 \text{ m}\Omega\cdot\text{cm}^2$ 以下とした。その結果、JFET 幅・TBP 濃度(SWP 濃度)・TBP 濃度幅・CSL 濃度・CSL 深さの最適条件を得た。この条件での耐圧、酸化膜最大電界強度、オン抵抗はそれぞれ 3,500 V 以上、1 MV/cm 以下、 $10 \text{ m}\Omega\cdot\text{cm}^2$ 以下となり、目標特性を達成できることをシミュレーションで確認した。

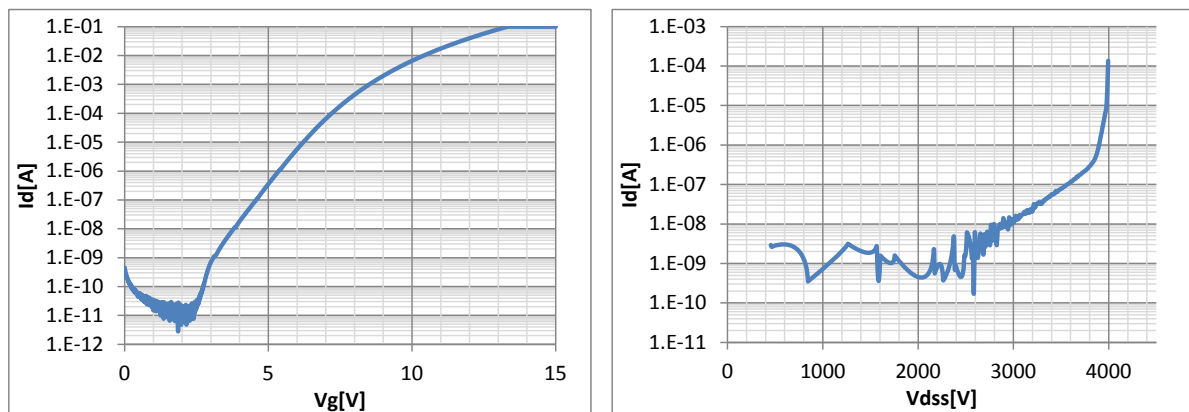
<<試作結果>>

図Ⅲ.2.4.1-25 は完成した素子の断面 TEM 観察結果である。概ね設計通りの仕上がりとなっている。



(a) 全体像 (b) トレンチ部 ((a)赤枠) 拡大

図Ⅲ.2.4.1-25 完成品の断面 TEM 観察結果



図Ⅲ.2.4.1-26 (a). 標準的な I_d - V_g カーブ, (b). 標準的な I_d - V_d カーブ

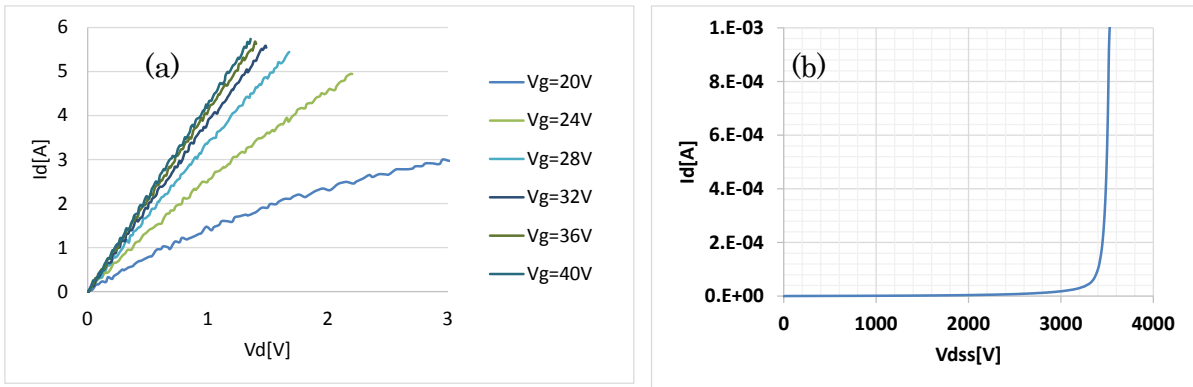
以下に、試作した素子の電気特性評価結果を示す。

試作した素子はチップサイズ 3 mm 正方形とし、定格電流は 5 A (100 A/cm²) とした。図Ⅲ.2.4.1-26 のそれぞれ標準的な I_d - V_g 特性と I_d - V_d 特性を示す。図Ⅲ.2.4.1-26 (a) の I_d - V_g 特性から I_d が 5 mA を示す V_g の値を V_{th} とした。また、図Ⅲ.2.4.1-26 (b) の I_d - V_d 特性から I_d が 1 mA を示す V_d の値を耐圧 (V_{BR}) とした。また、 R_{onA} は I_d が 1 A となる値 V_d から計算した。

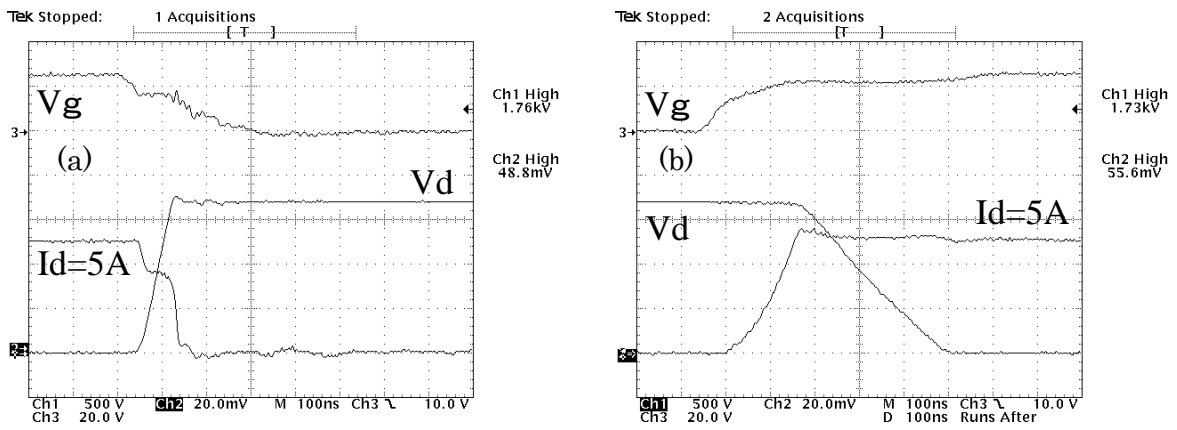
ウエハの状態から測定し得られた値の結果は、JFET 幅が 1 μ m ~ 1.5 μ m の範囲で耐圧は 3300 V 以上を満たしているが、 R_{onA} は 18 m Ω ·cm² 以上となった。

R_{onA} の実測値がシミュレーション結果と比較すると高くなっているが、素子を DBC 基板上に実装し R_{onA} を測定したところ、 V_g を 40 V まで上げても抵抗が更に減少することを確認した。図Ⅲ.2.4.1-27 にそれぞれ確認した素子の R_{onA} 、 V_{BR} 波形を示す。図Ⅲ.2.4.1-27 (b)に示されるように耐圧は 3.5 kV あり、図Ⅲ.2.4.1-27(a)に示されるように V_g を 40 V まで上げると R_{onA} は $11.1 \text{ m}\Omega \cdot \text{cm}^2$ まで下がる。この結果からチャネルの濃度条件がまだ十分に最適化されず高濃度となっているため、高い電圧でのゲート電圧依存性が出ていると考えられる。

次に $V_{bus}=1,700 \text{ V}$ 、 $I_d=5 \text{ A}$ での Turn On/Off 動作を確認した。試験条件は $L_l=1.0 \text{ mH}$ 、 $V_g=25 \text{ V}/0 \text{ V}$ 、 $R_g=50 \Omega$ である。図Ⅲ.2.4.1-28 にそれぞれ Turn Off、Turn On 波形を示す。この結果、高電圧、高電流でのスイッチング動作も問題ないことを確認した。



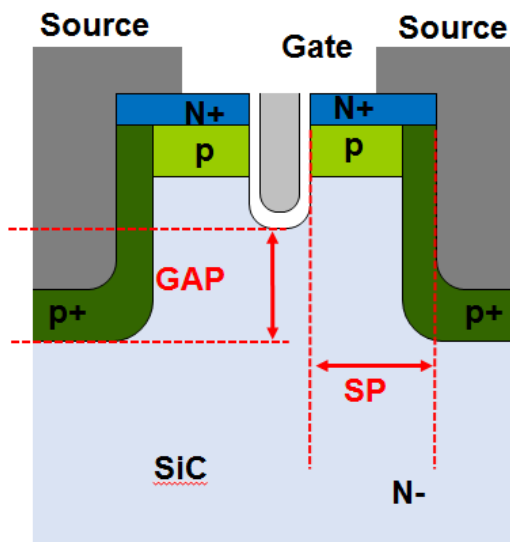
図Ⅲ. 2. 4. 1-27 低抵抗素子の (a) R_{onA} 波形, (b) V_{BR} 波形



図Ⅲ. 2. 4. 1-28 (a) Turn off 波形, (b) Turn on 波形

(c) ダブルトレンチ型 MOSFET

本項では、ドライエッチング、及び汎用のイオン注入装置を活用することによりゲートトレンチ底部への電界集中を緩和することの出来るデバイス構造(ダブルトレンチ型 MOSFET)を提案し、試作した結果について報告する。



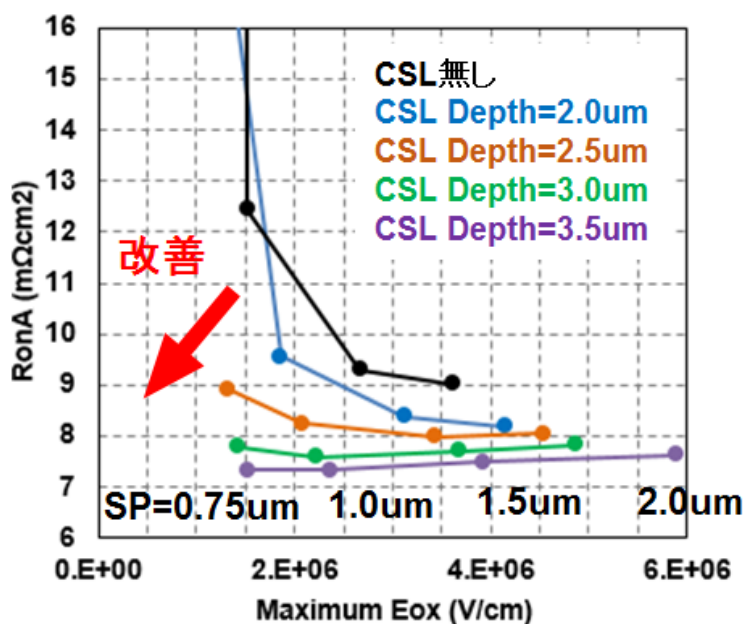
図Ⅲ.2.4.1-29 ダブルトレンチ型 SiC トレンチ MOSFET

<<デバイスシミュレーションによる構造設計>>

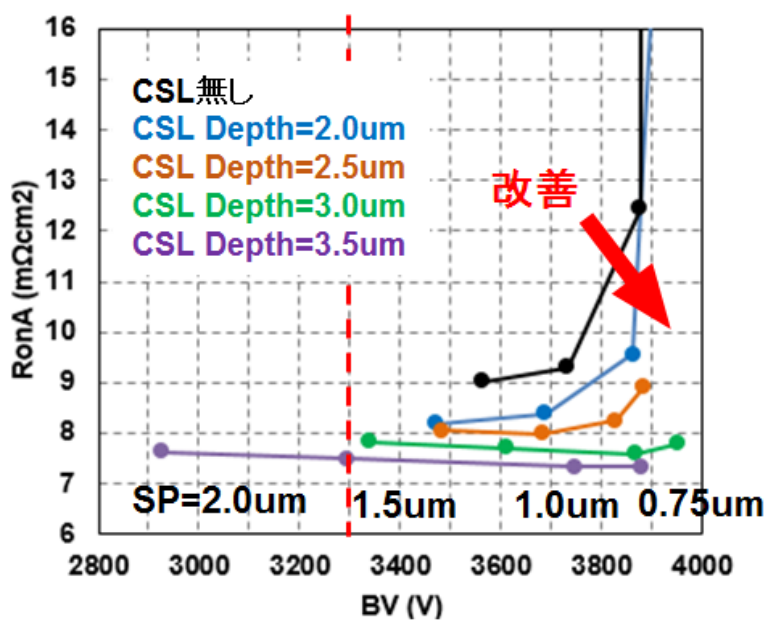
ダブルトレンチ型 MOSFET 構造はゲート酸化膜電界を抑制するためにコンタクトトレンチから伸びる空乏層をゲートトレンチに届きやすくする必要があり、一方で、オン状態での JFET 抵抗が増加してしまう事が大きな課題である。このようなゲート酸化膜電界とオン抵抗との間のトレードオフ関係については、ゲートトレンチ底とコンタクトトレンチ部の p 層の深さの差(図Ⅲ.2.4.1-29 中の GAP)や、コンタクトトレンチとゲートトレンチの横方向の距離(図Ⅲ.2.4.1-29 中の SP)の調整により最適化する必要がある。GAP を大きくするためにはコンタクトトレンチ深さとコンタクトトレンチ下部の p 層を深くする必要があるがプロセスの難易度が高くなる。

SP 値をパラメータとした時の R_{onA} と酸化膜電界の関係を図Ⅲ.2.4.1-30(a)に、 R_{onA} と耐圧の関係を図Ⅲ.2.4.1-30(b)に示す。SP が短いほど JFET 抵抗が大きくなり R_{onA} が増大する。CSL 無し構造では、 R_{onA} の SP 依存性が大きく、JFET 抵抗を十分に下げつつ酸化膜電界を抑えるための設計マージンが狭いことがわかる。一方、高濃度 n 型 CSL 層を入れることで R_{onA} と酸化膜電界のトレードオフが改善できることが分かる。図Ⅲ.2.4.1-31 に CSL 深さを固定して CSL 層の濃度を変えたときの、(a) R_{onA} と酸化膜電界、(b) R_{onA} と耐圧のトレードオフを示す。CSL 層の濃度が濃くなるとトレードオフが改善されるが、同じ SP で比べると酸化膜電

界が増加していることがわかる。また、耐圧の観点ではシミュレーション条件内であればすべて目標の 3,300V 以上である。

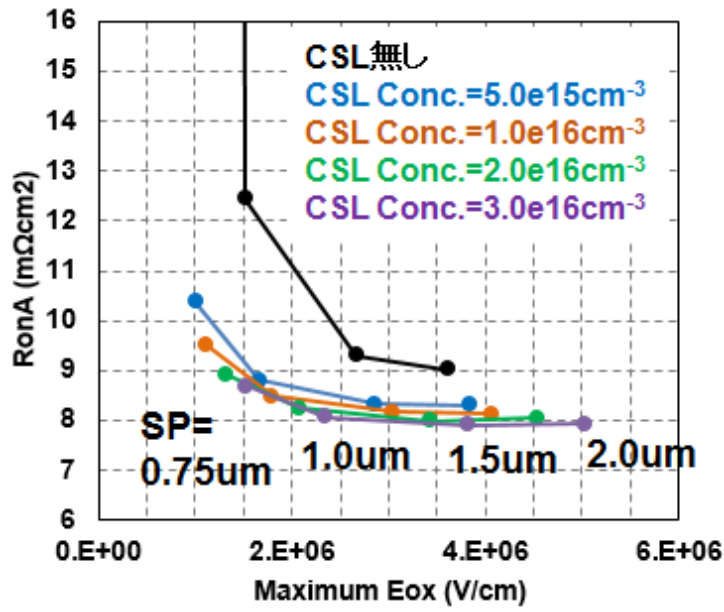


(a)

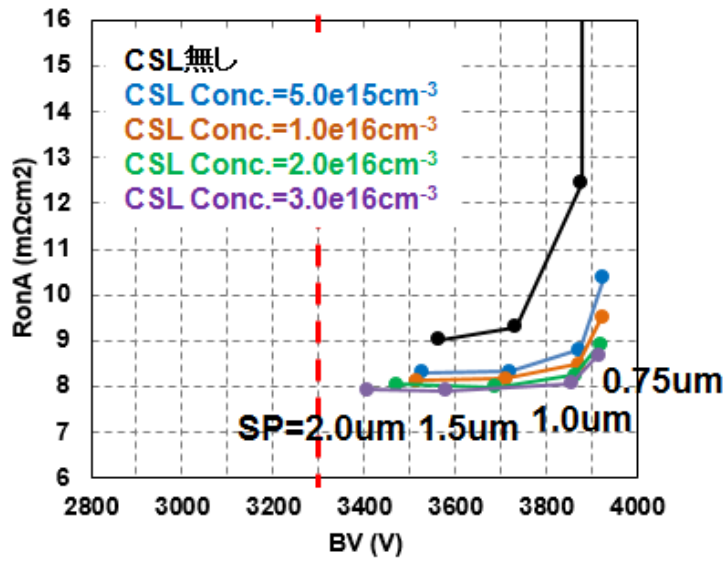


(b)

図Ⅲ. 2. 4. 1-30 CSL 層の深さを変えた時の (a) R_{onA} - E_{ox} トレードオフと (b) R_{onA} -耐圧トレードオフ



(a)



(b)

図Ⅲ. 2. 4. 1-31 CSL 層濃度を変えた時の (a) R_{onA} - E_{ox} トレードオフと (b) R_{onA} -耐圧 トレードオフ

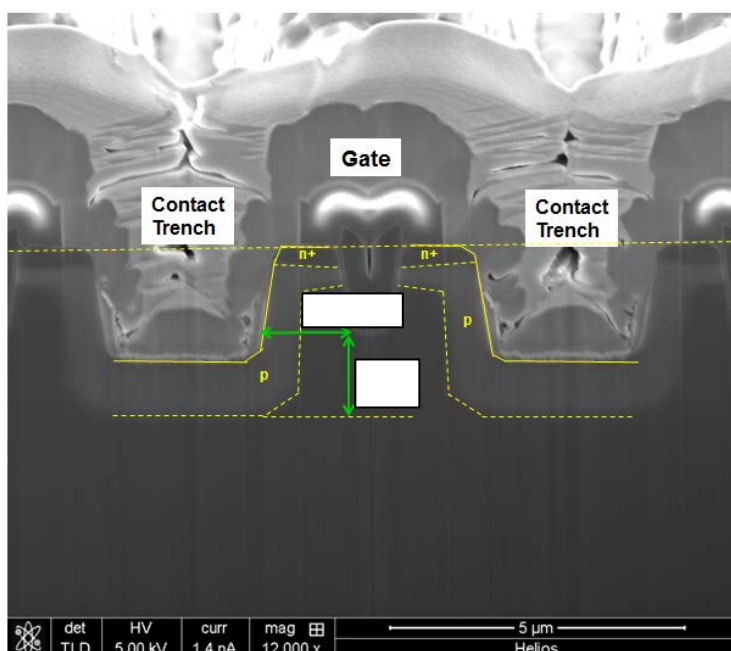
<<デバイスプロセス検討>>

同じウエハ上で、ストライプセルと六角セルのダブルトレンチ型 MOSFET を試作した。コンタクトトレンチを形成するとともに、トレンチ形成に用いた酸化膜マスクをそのまま側壁イオン注入に流用した。また、トレンチ底の表面にコンタクト用に濃い p 層イオン注入も実施した。その後、マスク酸化膜を剥離し、Al イオン注入によりチャネル部を形成した。続いて、活性化アニール時の表面荒れ防止のためグラファイト膜を形成する。活性化アニールを実施した後にグラファイト膜を除去した。その後、ゲートトレンチを形成しトレンチアニールによりトレンチ側壁を平坦化し、ゲート酸化膜として HTO 膜を堆積させた後にアニール処理した。ゲート酸化膜上にポリシリコンを堆積させ、層間絶縁膜を形成した後にソースのコンタクトホールを形成する。

以上のプロセス工程でダブルトレンチ型 MOSFET を試作した。

<<デバイス試作結果>>

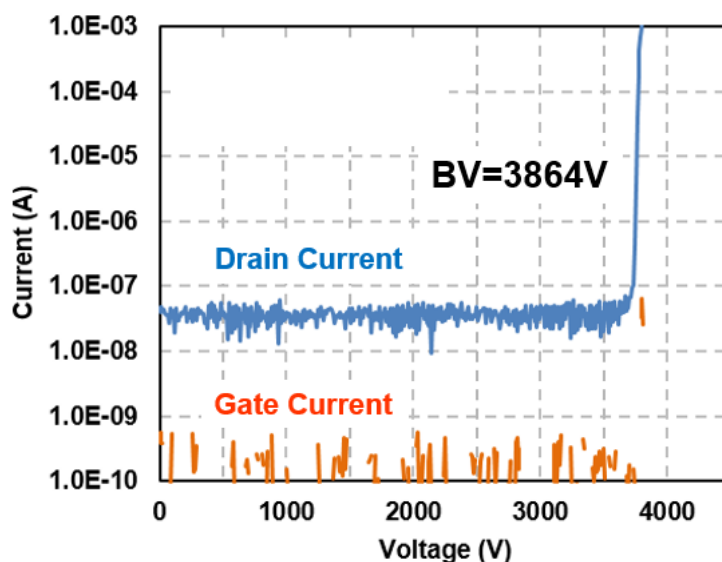
図Ⅲ.2.4.1-32 に試作したダブルトレンチ型 MOSFET の SEM 断面像を示す。斜めイオン注入によりトレンチコンタクト部を p 層で保護出来ていることが分かる。コンタクト抵抗低減のための Ti シリサイドはコンタクトトレンチ底部には設計通り形成できている。Al はスパッタで形成しており、対策として等方性が良い条件に変更する余地がある。



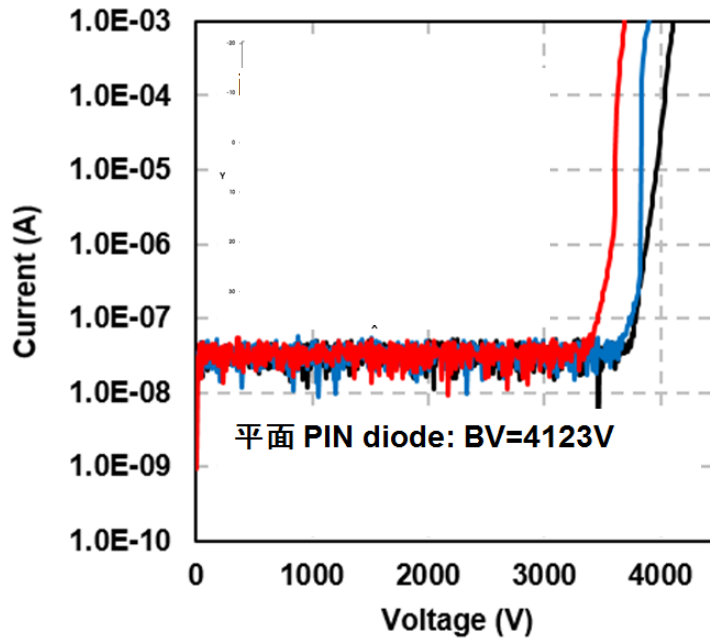
図Ⅲ. 2. 4. 1-32 ダブルトレンチ型 MOSFET 試作の FIB 断面図

図Ⅲ.2.4.1-33 に試作したストライプセルのダブルトレンチ型 MOSFET の耐圧波形を示す。得られた耐圧は 3,864V であり、目標値である 3,300V 以上の耐圧を実現できた。シミュレーション結果から想定された耐圧は 3,700V~3,800V であったが、側壁の p 層が設計値よりも深くなっているため耐圧が向上したと予想される。また、耐圧測定時のゲート電流の波形も同時に示すが、FN 電流によるゲートリーク電流が流れておらず酸化膜電界が 4.0 MV/cm 以下に抑制できていることがわかる。活性領域と耐圧構造の接続部の耐圧を検討するために TEG 上に同時に作製した平面 PN 接合ダイオードの耐圧波形を図Ⅲ.2.4.1-34 に示す。

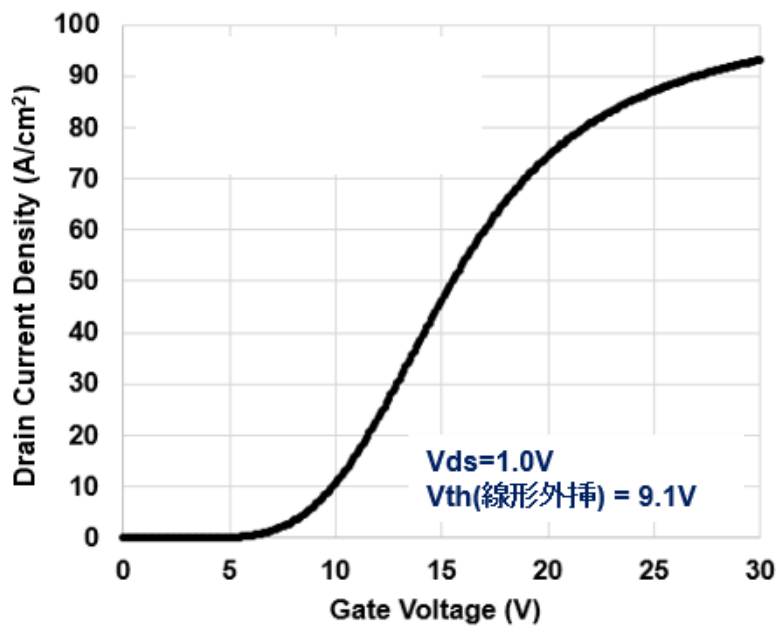
図Ⅲ.2.4.1-35 に、図Ⅲ.2.4.1-33 で耐圧を測定した素子の I_d - V_g 特性を示す。 $V_d=1.0$ V のとき線形外挿によるしきい値電圧 V_{th} は 9.1 V と、比較的高い値が得られており、完全なノーマリオフ特性が得られている。図Ⅲ.2.4.1-36 に電流密度が 100 A/cm² の時の R_{onA} の V_g 依存性を示す。 $V_g=40$ V の時に、 $R_{onA}=10.3$ m Ω ·cm² が得られており、目標の 12 m Ω ·cm² 以下を達成している。



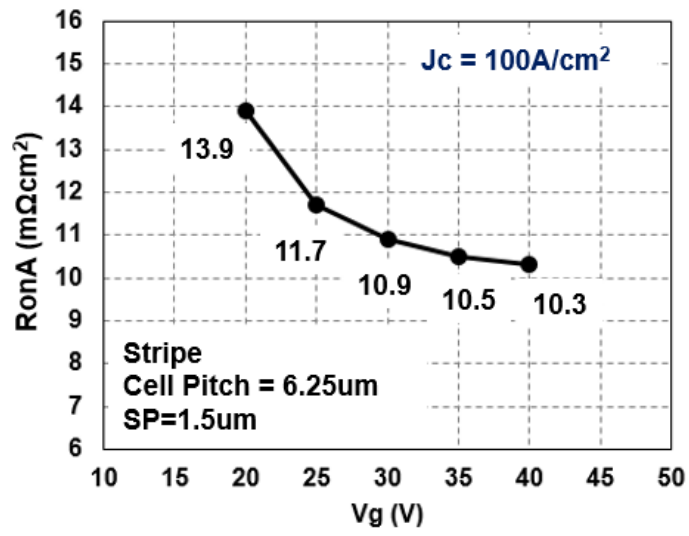
図Ⅲ.2.4.1-33 試作したダブルトレンチ型 MOSFET の耐圧波形



図Ⅲ. 2. 4. 1-34 pn 接合ダイオードの耐圧波形



図Ⅲ. 2. 4. 1-35 ダブルトレンチ型 MOSFET の I_d - V_g 特性



図Ⅲ. 2. 4. 1-36 ダブルトレンチ型 MOSFET の R_{onA} の V_g 依存性

3) 高信頼ゲート酸化膜技術

(a) a 面ラテラル MOS 構造によるゲート酸化膜基礎検討

チャネル領域をトレンチ構造側壁に形成するトレンチ型 MOSFET では、高いチャネル移動度が利用できる(11-20)面がトレンチ構造の側壁となるため、オン抵抗の低減に非常に有効である。SiC のゲート酸化膜形成法に関して、熱酸化法による成長速度の配向面依存性が大きいいため、本研究開発ではトレンチ内壁における絶縁膜厚均一性を確保するため堆積法によるゲート酸化膜形成技術を採用する。しかし、堆積膜自体の絶縁性及びその他特性が未知であるため、まずはチャネル移動度、しきい値に影響する MOS 界面を熱酸化膜をベースに開発する。本項では、a 面上熱酸化膜の界面特性評価を行った結果について報告する。

<<a 面上熱酸化膜の界面特性評価>>

チャネル移動度評価

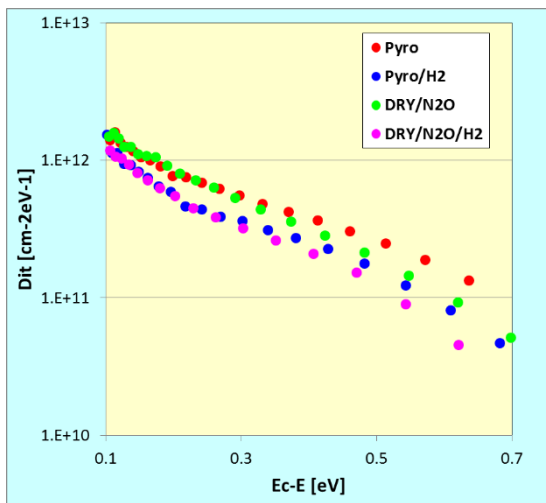
基板として、MOS キャパシタ作製には n 型 4H-SiC(11-20)エピタキシャルウエハを、MOSFET 作製には p 型エピタキシャルウエハを使用した。エピタキシャル層の膜厚及びキャリア濃度は、n 型、p 型ともにそれぞれ $10\ \mu\text{m}$ 、 $1 \times 10^{16}\ \text{cm}^{-3}$ である。MOSFET のソース・ドレイン領域形成には P イオン注入を、基板コンタクト領域には Al イオン注入を実施した後、Ar 雰囲気中で $1600\ \text{°C}$ の活性化アニールを行った。ゲート絶縁膜は、標準的な RCA 洗浄後に、 $1100\ \text{°C}$ のウェット熱酸化、または $1350\ \text{°C}$ の N_2 希釈ドライ熱酸化を用いて形成した。その後、酸化後アニールとして、 $1250\ \text{°C}$ の N_2O 処理、または $1000\ \text{°C}$ の H_2 処理を施すことにより、表 III.2.4.1-1 に示す 4 種類のゲート絶縁膜を形成した。

図 III.2.4.1-37 に 4 種類の MOS キャパシタから解析された界面準位密度 (D_{it}) 分布を示す。ウェット熱酸化膜及びドライ/ N_2O 熱酸化膜の両方において、 H_2 処理を実施することにより D_{it} が低減していることが示されている。次に、MOSFET のドレイン電流 (I_d) - ゲート電圧 (V_g) 特性を図 III.2.4.1-38 に示す。 V_d は $0.1\ \text{V}$ である。酸化手法に関わらず全ての MOSFET はノーマリオフ動作であることを示す。 I_d - V_g 曲線より MOSFET のチャネル移動度について解析したところ、 H_2 処理はチャネル移動度向上に効果があることが示されており、ウェット熱酸化膜において $137.6\ \text{cm}^2/\text{Vs}$ (試料(b))、ドライ/ N_2O 熱酸化膜において $119.6\ \text{cm}^2/\text{Vs}$ (試料(d)) と非常に高い移動度が得られた。この H_2 処理によるチャネル移動度向上は、界面欠陥の水素終端による効果と考えられる。一方、定電流ストレス TDDDB 測定 (ストレス電流密度: $7\ \text{mA}/\text{cm}^2$) により MOS キャパシタの絶縁破壊電荷総量 (Q_{BD}) を評価した結果、ウェット熱酸化膜に比べてドライ/ N_2O 熱酸化膜の方が大きな Q_{BD} 値を示しており、ドライ/ N_2O 熱酸化膜 (試料(c)) において最も高い $15.9\ \text{C}/\text{cm}^2$ が得られた。表 III.2.4.1-1 に電界効果チャネル移動度 (μ_{FE}) 及び Q_{BD} をそれぞれ

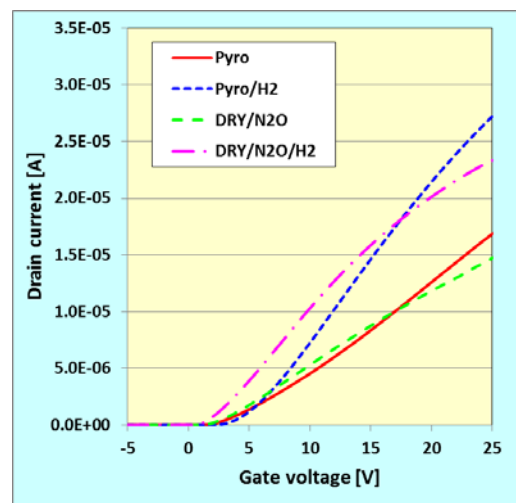
表Ⅲ. 2. 4. 1-1 MOSFET 及び MOS キャパシタ解析結果

Sample	Gate oxidation condition	E_{OT} [nm]	μ_{FE} [cm ² /Vs]	Q_{BD} [C/cm ²]
(a)	Pyrogenic ox.	47.4	88.6	1.4
(b)	Pyrogenic ox. / H ₂ POA	47.7	137.6	3.1
(c)	Dilute-DRY ox. / N ₂ O POA	40.7	57.2	15.9
(d)	Dilute-DRY ox. / N ₂ O POA / H ₂ POA	40.2	119.6	14.0

示す。



図Ⅲ. 2. 4. 1-37 MOS キャパシタの D_{it} 分布



図Ⅲ. 2. 4. 1-38 MOSFET の I_d - V_g 特性

しきい値安定性評価

SiC-MOSFET のしきい値電圧(V_{th})の安定性は、チャネル移動度の向上やゲート絶縁膜の高信頼性化とともに重要な開発課題の一つである。しかしながら、ストレス条件や測定手法により V_{th} の測定値は容易に変動するため、定量的な解析が困難である。例えば、図III.2.4.1-39 に示すような MOSFET に対する BTI (Bias Temperature Instability) テストを実施した場合、ゲートストレス印加時には MOS 界面へのキャリア注入が生じるため、 V_{th} がゲートストレス印加時間と共に変化する。一方、 V_{th} 測定時にはゲートバイアスが低くなるために MOS 界面からのキャリア放出 (Dynamic recovery 現象) が起こる。この Dynamic recovery 現象は、時間に対し指数関数的に変化することが知られており、ストレス条件や測定タイミングに大きく依存する。その結果、 V_{th} 測定値が大きく変化する。そのため、本項では同一のストレス条件及び測定条件下で評価した SiC-MOSFET の V_{th} 安定性について、ウエハ結晶面依存、およびゲート酸化膜形成法依存の観点から考察したので報告する。

V_{th} 安定性評価 TEG 構造となる横型 MOSFET を作製するため、基板として p 型 4H-SiC Si 面、C 面、a 面エピタキシャルウエハを使用した。エピタキシャル層の膜厚及びキャリア濃度は、各結晶面ともにそれぞれ 10 μm 、 $1 \times 10^{16} \text{ cm}^{-3}$ である。ゲート絶縁膜は、標準的な RCA 洗浄後に、ドライ酸化またはウェット熱酸化によりゲート熱酸化膜を形成した後、酸化後アニールとして H_2 処理、 N_2O 処理、NO 処理、または NH_3 処理を施すことにより、表III.2.4.1-2 に示す 4 種類のゲート絶縁膜を形成した。

V_{th} 安定性評価には BTS テストを実施した。ゲートストレスとして Positive-BTS (PBTS) では +15V、Negative-BTS (NBTS) では -15V を用いた。ゲートストレス印加時間は 8000 秒、測定温度は 25 $^{\circ}\text{C}$ 、100 $^{\circ}\text{C}$ 、200 $^{\circ}\text{C}$ で行った。また、本測定ではドレイン電流が 100 nA (ドレイン電圧 : 1 V) の時のゲート電圧を V_{th} とした。表III.2.4.1-2 に BTS テスト前の 25 $^{\circ}\text{C}$ での各 MOSFET の V_{th} を示す。また表 III.2.4.1-3 には電界効果移動度 (μ_{FE}) のピーク値を示す。

図III.2.4.1-40 に典型的な V_{th} 安定性の温度依存性を示す。測定試料は DRY/ N_2O (Si 面) である。Positive-BTS 試験を 25 $^{\circ}\text{C}$ 、100 $^{\circ}\text{C}$ 、200 $^{\circ}\text{C}$ で実施した。また縦軸の V_{th} シフト (ΔV_{th}) は下式より算出した。

$$\Delta V_{th} = V_{th}(t) - V_{th}(0s) \quad (1)$$

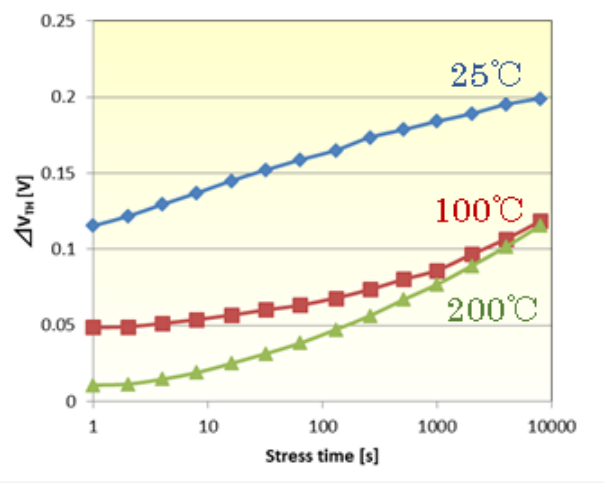
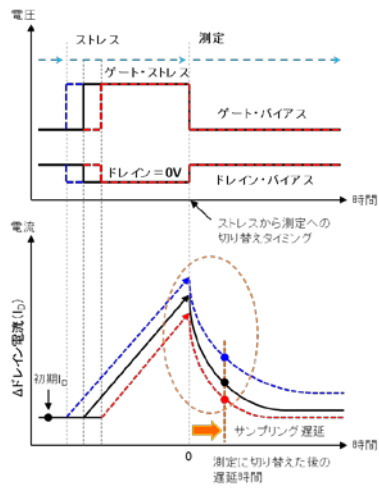
図より、各テスト温度条件で V_{th} の Positive シフトが観察されており、MOS 界面への電子トラップが生じていることが示されている。またテスト温度の上昇により ΔV_{th} が低下しており、 V_{th} 測定時のトラップ電子の放出 (過渡応答現象) が生じていることを示唆している。

表Ⅲ. 2. 4. 1-2 4H-SiC Si 面, C 面及び $(11\bar{2}0)$ 面上に作製された MOSFET の 25°C での V_{th}

Gate oxidation process	Initial V_{TH} [V] @25°C		
	Si 面	C 面	$(11\bar{2}0)$ 面
Pyrogenic ox. / H ₂ POA	5.2	3.0	4.7
DRY ox. / N ₂ O POA	2.7	8.3	4.6
DRY ox. / NO POA	2.2	3.0	3.9
DRY ox. / NH ₃ POA	1.6	4.6	5.5

表Ⅲ. 2. 4. 1-3 4H-SiC Si 面, C 面及び $(11\bar{2}0)$ 面上に作製された MOSFET の 25°C での μ_{FE}

Gate oxidation process	Initial μ_{FE} [cm ² /Vs] @25°C		
	Si 面	C 面	$(11\bar{2}0)$ 面
Pyrogenic ox. / H ₂ POA	18	65	129
DRY ox. / N ₂ O POA	21	11	33
DRY ox. / NO POA	28	31	98
DRY ox. / NH ₃ POA	25	25	22



図Ⅲ.2.4.1-39 BTI テストにおける過渡
応答現象

図Ⅲ.2.4.1-40 V_{th} instability 特性の
温度依存性

<<a 面上堆積酸化膜の界面特性評価>>

トレンチ型 MOSFET において熱酸化法でゲート酸化膜を形成する場合、酸化レート の面方位依存性によりゲート酸化膜厚が不均一になり、電気特性や信頼性への影響が懸念される。本項では、トレンチ型 MOSFET のゲート酸化膜として堆積膜を活用することを視野に入れ、a 面上堆積酸化膜の界面特性評価を行った結果について報告する。

ゲート絶縁膜形成プロセス技術

図 III.2.4.1-41 に、本研究で試作したデバイスの断面模式図を示す。図 III.2.4.1-41(a)に示す a 面 MOS キャパシタは、 n^+ 基板上に形成された n 型エピ層上に形成し、エピ層の不純物濃度は約 $1 \times 10^{16} \text{ cm}^{-3}$ である。図 III.2.4.1-41 (b)に示す a 面横型 MOSFET は、 n^+ 基板上に形成された p 型エピ層上に形成し、エピ層の不純物濃度は約 $1 \times 10^{16} \text{ cm}^{-3}$ である。さらに、図 III.2.4.1-41 (c)に示すように、MOS キャパシタと同様の n 型エピ層に、Al をイオン注入し、インプラチャネルを有する図 III.2.4.1-41 (b)と同構造の横型 MOSFET を作製した。ゲート絶縁膜は、膜厚 50 nm の HTO 膜を形成し、POA を行うことにより形成した。POA は、Ar、 H_2O 、 H_2 、 N_2O 、 NH_3 の雰囲気中で、これら単独、または複数の条件を連続して行った。ゲート電極には、リンドーポポリシリコン (D-poly) を用い、ソース、ドレイン及びボディコンタクトには Ni を用いた。

作製した MOS キャパシタ及び MOSFET の電气的特性評価を行い、CV 特性、 I_d - V_g 特性、しきい値の温度依存性を調べた。

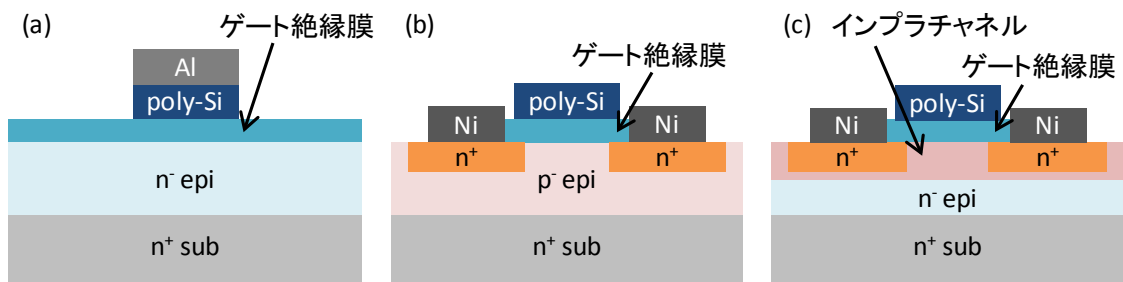


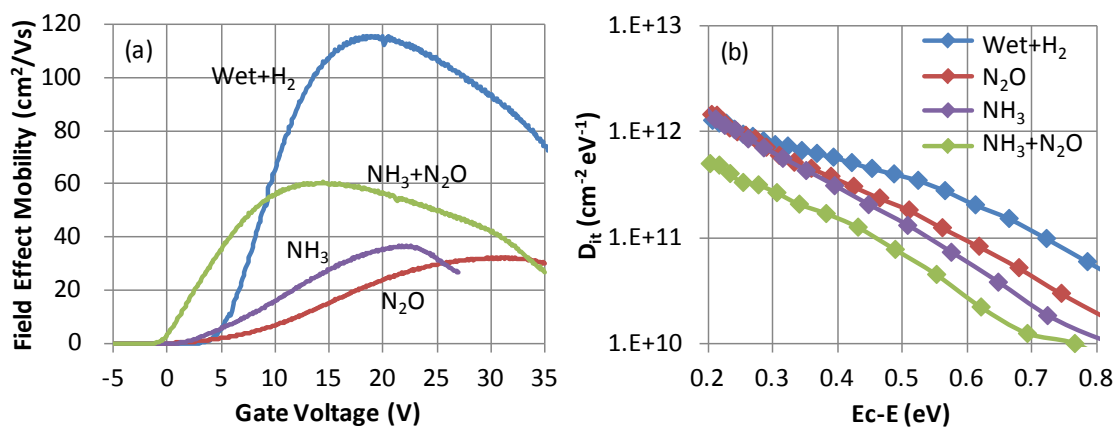
図 III. 2. 4. 1-41 a 面基板を用いて試作したデバイスの断面模式図 (a) MOS キャパシタ、(b)横型 MOSFET、(c)インプラチャネル横型 MOSFET

チャンネル移動度・しきい値電圧評価

図Ⅲ.2.4.1-42(a)に、HTO 膜に各種 POA を施した a 面横型 MOSFET の電界効果移動度を示す。Ar POA の後に Wet POA と H₂ POA を連続して行った場合 (Wet+H₂)、最も高い移動度が得られ、電界効果移動度の最大値は 116 cm²/Vs であった。また、NH₃ POA 後に N₂O POA を行った場合(NH₃+N₂O)、N₂O または NH₃ POA のみを行った場合に比べて、移動度が顕著に改善されていることが分かる。これらのゲート酸化膜で MOS キャパシタを作製し、CV 特性より High-Low 法を用いて界面準位密度(D_{it})を見積もった結果を図Ⅲ.2.4.1-42 (b)に示す。この結果から、N₂O または NH₃ に比べて、NH₃+N₂O では D_{it} が減少しているものの、最も移動度の高かった Wet+H₂ の D_{it} は、バンド端に近い領域では N₂O や NH₃ と同等であり、D_{it} と移動度の傾向に相関は見られなかった。表Ⅲ.2.4.1-4 に、これらの電界効果移動度の最大値(μ_{FE_max})、線形外挿法による閾値(V_{th})、MOS キャパシタより得られた換算膜厚 (EOT) 及び E_c-E = 0.2 eV での D_{it} を示す。

表Ⅲ.2.4.1-4 各 POA 条件の電気的特性

	μ _{FE_max} (cm ² /Vs)	V _{th} (V)	D _{it} (cm ⁻² eV ⁻¹)
Wet+H ₂	116	9.8	1.5 × 10 ¹²
N ₂ O	32	15.9	1.7 × 10 ¹²
NH ₃	37	10.4	1.6 × 10 ¹²
NH ₃ +N ₂ O	60	4.3	5 × 10 ¹¹



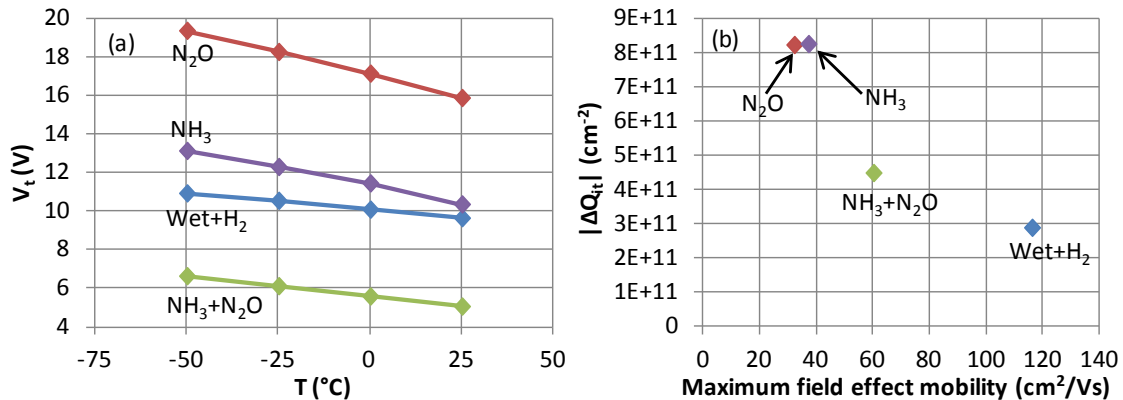
図Ⅲ.2.4.1-42 (a)a 面横型 MOSFET の電界効果移動度の POA 条件依存性、(b)a 面 MOS キャパシタから得られた界面準位密度

前述の通り、CV 特性の High-Low 法より得られる D_{it} と移動度には相関が見られなかった。そこで、MOSFET の閾値の温度依存性から、界面トラップ電荷量を見積もり、移動度との相関を調べた。図Ⅲ.2.4.1-43 (a)に、 $-50\sim 25\text{ }^\circ\text{C}$ で測定した $I_d\text{-}V_g$ 特性より得られた V_{th} (線形外挿法による閾値) を示す。この図より、移動度の高かった $\text{Wet}+\text{H}_2$ 及び $\text{NH}_3+\text{N}_2\text{O}$ では V_{th} の温度変化が比較的小さいことがわかる。閾値の温度変化 ΔV_{th} は、次の式で表わされる。

$$\Delta V_t = \Delta(2\psi_B) + \frac{\Delta(\sqrt{4\epsilon_{\text{SiC}}qN_a\psi_B})}{C_{\text{ox}}} + \frac{\Delta Q_{it}}{C_{\text{ox}}}$$

ここで、 $\Delta(2\psi_B)$ は強反転に必要なバンドの曲がりの変化量、 $\Delta(\sqrt{4\epsilon_{\text{SiC}}qN_a\psi_B})$ は空乏層電荷の変化量、 ΔQ_{it} は界面トラップ電荷の変化量である。この式を用いることにより、測定した温度範囲に対応するエネルギー領域に存在する界面トラップ電荷量 ΔQ_{it} が算出される。 $-50\sim 0\text{ }^\circ\text{C}$ の温度範囲に対応するエネルギー範囲は、SiC のバンドギャップ中の、伝導帯端から $0.17\sim 0.21\text{ eV}$ である。この方法により、CV 特性の High-Low 法では見積もりが困難なバンド端により近い領域での界面トラップを評価することができる。

図Ⅲ.2.4.1-43 (b)に、各 POA 条件について、 $25\text{ }^\circ\text{C}$ での電界効果移動度の最大値と、上記のエネルギー範囲における ΔQ_{it} の関係を示す。これより、移動度の低い N_2O や NH_3 は高い ΔQ_{it} を示し、また、最も高い移動度が得られた $\text{Wet}+\text{H}_2$ は最も低い ΔQ_{it} を示しており、界面トラップ電荷量と移動度の相関が得られた。



図Ⅲ.2.4.1-43 (a)線形外挿法によるしきい値の温度依存性、(b)電界効果移動度の最大値と界面トラップ電荷量 ($E_c\text{-}E = 0.17\sim 0.21\text{ eV}$) の相関

(b) トレンチ MOS 構造における堆積ゲート酸化膜開発

<<トレンチゲート構造への適用検討 (プロセス、面方位依存性)>>

トレンチ型 MOSFET では、1 つのセル内に{11-20}や{1-100}面等の複数のチャンネル面が存在し、さらに、トレンチの形成方向により基板のオフ角の影響が異なることが予想される。本項目では、トレンチ型 MOSFET の移動度や閾値、及びそれらのチャンネル面方位による特性ばらつきに対するゲート絶縁膜プロセスの影響について報告する。

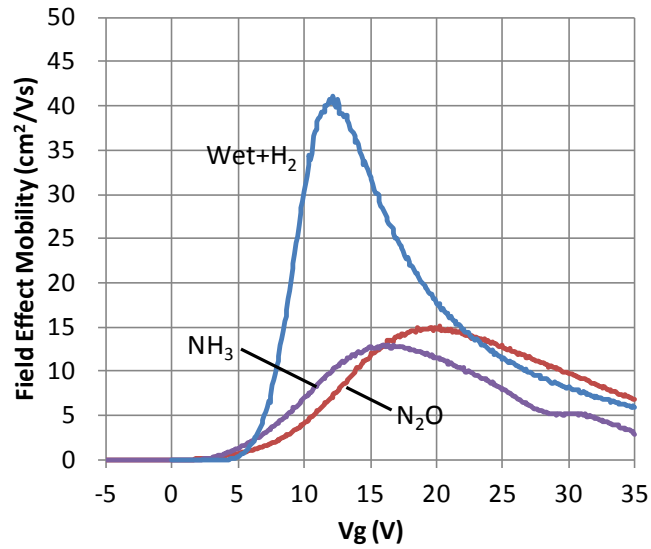
本項目では、4° オフ 4H-SiC C 面基板を用い、p ベースは Al をイオン注入して作製した。活性化アニール後、ドライエッチングによりゲートトレンチを形成した。さらに、トレンチ側壁の平滑化及びトレンチ開口部や底部の角を丸めるためのアニール (トレンチアニール) を行った。トレンチは、ウェハのオリフラに対して垂直方向から、15°毎に形成し、トレンチ方向 0°は(11-20)チャンネル面に相当する。ゲート絶縁膜は、CVD 法で膜厚 50 nm の HTO (高温堆積酸化) 膜を形成し、POA (酸化後熱処理) を行うことにより形成した。POA は、Ar、H₂O、H₂、N₂O、NH₃ の雰囲気中で、これら単独、または複数の条件を連続して行った。ゲート電極には、リンドープポリシリコン (D-poly) を用い、ソース、ドレイン及びボディコンタクトには Ni を用いた。

作製したトレンチ型 MOSFET の電气的特性評価を行い、I_d-V_g 特性及び閾値の温度依存性を調べた。トレンチ型 MOSFET では、チャンネル上のゲート絶縁膜の EOT を直接見積もるのが困難である。よって、a 面基板の MOS キャパシタを同時に作製し、それより得られた EOT をトレンチ型 MOSFET の EOT とした。

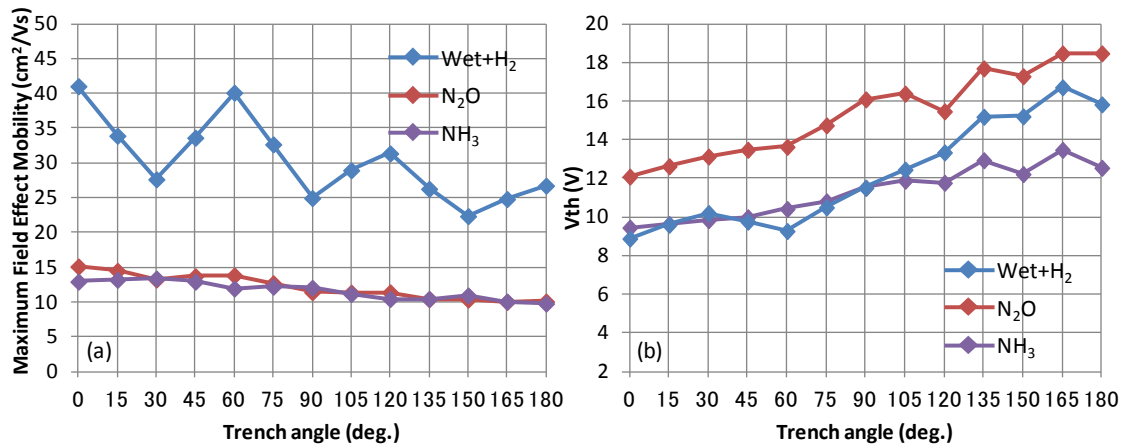
図Ⅲ.2.4.1-44 に、HTO 膜を堆積後、Ar POA の後に Wet POA と H₂ POA を連続して行った場合(Wet+H₂)、さらに、N₂O POA のみ(N₂O)、NH₃ POA のみ(NH₃)を行った場合の、トレンチ方向 0° (チャンネル面 : (11-20)) の電界効果移動度を示す。Wet+H₂ で最も高い移動度が得られ、電界効果移動度の最大値は 41 cm²/Vs であった。これに対し、N₂O、NH₃ では、最大電界効果移動度は、それぞれ 15、13 cm²/Vs であった。図Ⅲ.2.4.1-45 (a)、(b)に、これらの最大電界効果移動度と線形外挿法で求めた閾値のトレンチ方向依存性をそれぞれ示す。図Ⅲ.2.4.1-45(a)より、Wet+H₂ ではすべてのトレンチ方向において N₂O、NH₃ より高い移動度を示しており、さらに、30°毎の周期が見られる。すなわち、30°、90°、150°に相当する m 面に比べて、0°、60°、120°に相当する a 面の方が高い移動度を示している。これに対し、窒化処理を施した N₂O、NH₃ では、周期的な変化が抑制されていることが分かる。

また、図Ⅲ.2.4.1-45 (a)、(b)より、トレンチ方向を示す角度が大きいほど、移動度が低下し、しきい値が上昇していることがわかる。これは基板のオフ角の影響によるもので、C 面に傾斜している 0° ((11-20)面) に対して、Si 面に傾斜している 180° ((-1-120)面) の方が低移動度かつ高しきい値であることを反映している。

以上の結果より、窒化処理により移動度は劣化するものの、トレンチ方向による移動度のばらつきが抑制されることがわかった。また、移動度や閾値がゲート酸化膜プロセスだけでなく、トレンチ方向にも依存することが分かった。



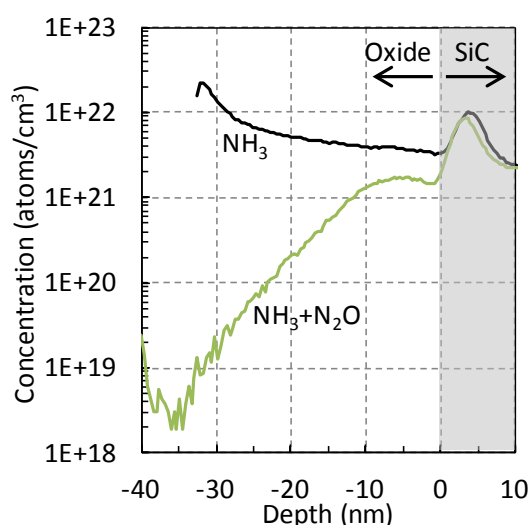
図Ⅲ. 2. 4. 1-44 Wet+H₂、N₂O、NH₃ のトレンチ方向 0° (チャンネル面: (11-20)) の電界効果移動度



図Ⅲ. 2. 4. 1-45 Wet+H₂、N₂O、NH₃ の (a) 最大電界効果移動度、及び (b) 線形外挿法によるしきい値のトレンチ方向依存性

図Ⅲ.2.4.1-46 に、a 面基板の上に堆積した HTO 膜に NH₃ POA または、NH₃ POA 後に N₂O POA を施した膜中の窒素の SIMS プロファイルを示す。これより、NH₃ POA 後では膜全体に 10²¹ cm⁻³ 程度の濃度の窒素が分布していることがわかる。一方、NH₃ POA 後に N₂O POA を施すと膜全体で窒素濃度が減少し、特に酸化膜表面に近い領域で窒素が顕著に減少していることがわかる。

N₂O アニール初期段階では、N₂O が N₂ 分子と O 原子に熱分解し、その後の反応により N₂、O₂、NO が発生する。SiO₂/SiC が N₂O 中でアニールされると、NO による界面の窒化と、O₂ による界面の酸化が同時に進行する。N₂O POA での窒化により、SiO₂/SiC 界面の欠陥を終端することができるが、過剰な酸化の進行は界面の特性を劣化させ得ることが報告されている。一方、SiON 膜が N₂O 中でアニールされると、SiON 中の N は O 原子に置換され、膜中から除去される。その結果、N₂O アニールにおいて、O 原子の一部は N の置換に寄与し、さらに、酸化膜中に N が存在するため O₂ の拡散が抑制され、界面の酸化が進みにくい。図Ⅲ.2.4.1-46 の SIMS で示したように、NH₃ POA により導入された N が、上記の置換反応により N₂O POA 後に膜中から除去されたと考えられる。その結果、界面の酸化の進行が抑制され、N₂O POA のみの場合に比べて NH₃ POA 後に N₂O POA を施すことにより、移動度が改善したと考えられる。



図Ⅲ.2.4.1-46 a 面基板の上に堆積した HTO 膜に NH₃ POA または NH₃+N₂O POA を施した膜中の窒素の SIMS プロファイル

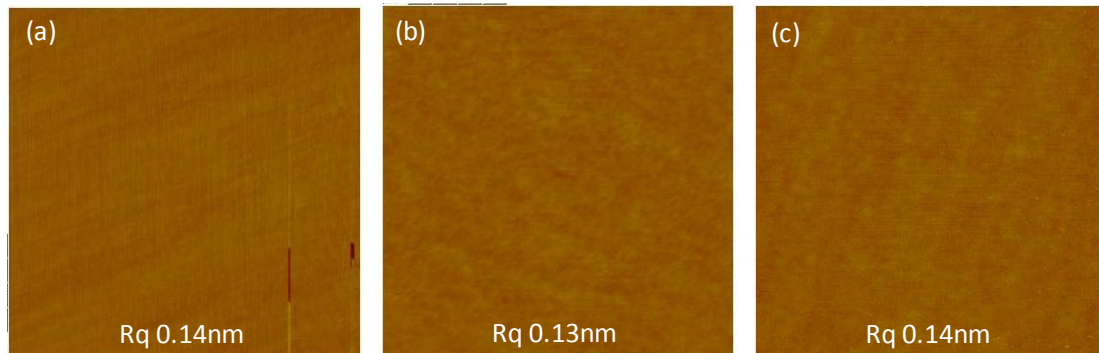
<<a 面、m 面上に作製した横型 MOSFET を用いた検討>>

本項目では、トレンチ型 MOSFET 向けのゲート絶縁膜の開発に向けて、a 面及び m 面基板上に作製したラテラル MOSFET において、ゲート絶縁膜形成プロセスを検討し、a 面と m 面の特性比較を行った結果について報告する。

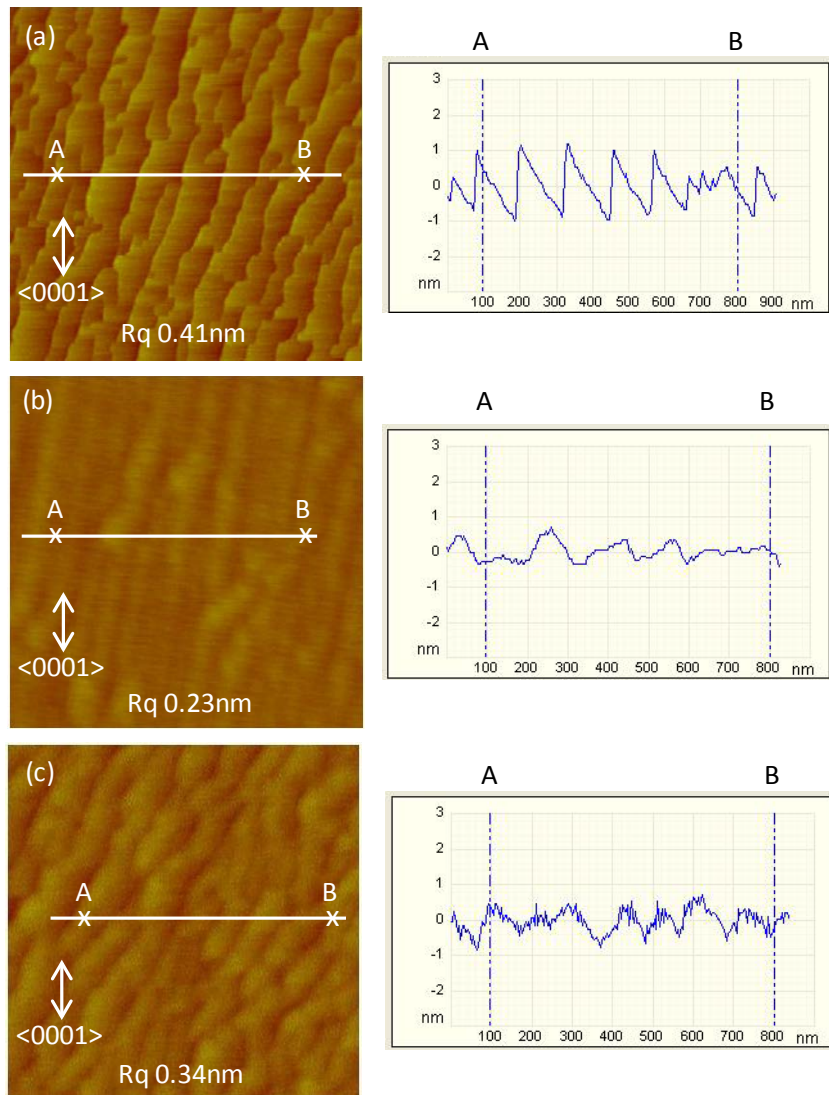
a 面及び m 面基板上に、いずれも不純物濃度 $5 \times 10^{15} \text{ cm}^{-3}$ の p 型エピ層が形成された基板を準備し、横型 MOSFET を作製した。ゲート絶縁膜は、CVD 法で膜厚 50 nm の HTO 膜を形成し、POA を行うことにより形成した。POA は、Ar、 H_2O 、 H_2 、 N_2O 、 NH_3 の雰囲気中で、これら単独、または複数の条件を連続して行った。ゲート電極には、リンドーブポリシリコン (D-poly) を用いた。ソース、ドレイン及びボディコンタクトには Al を用いた。

作製した MOSFET の電気的特性評価を行い、 I_d - V_g 特性、閾値及び移動度の温度依存性や、閾値の安定性を調べた。また、AFM より、 SiO_2/SiC 界面の粗さを調べた。

図Ⅲ.2.4.1-47 に、a 面基板の(a)エピ表面、(b)Wet+ H_2 POA 後、及び(c)NO POA 後の AFM 像を示す。同図より、a 面基板はエピ表面及び POA 後の表面ともに同程度に平坦であることがわかる。一方、図Ⅲ.2.4.1-48 (a)に示す m 面基板のエピ表面では、高低差 2 nm 程度の段差が見られる。図Ⅲ.2.4.1-48 (b)、(c)に示す Wet+ H_2 POA 後、及び NO POA 後では、エピ表面に比べて凹凸の高低差が減少しているが、a 面に比べて高い Rq 値を示している。

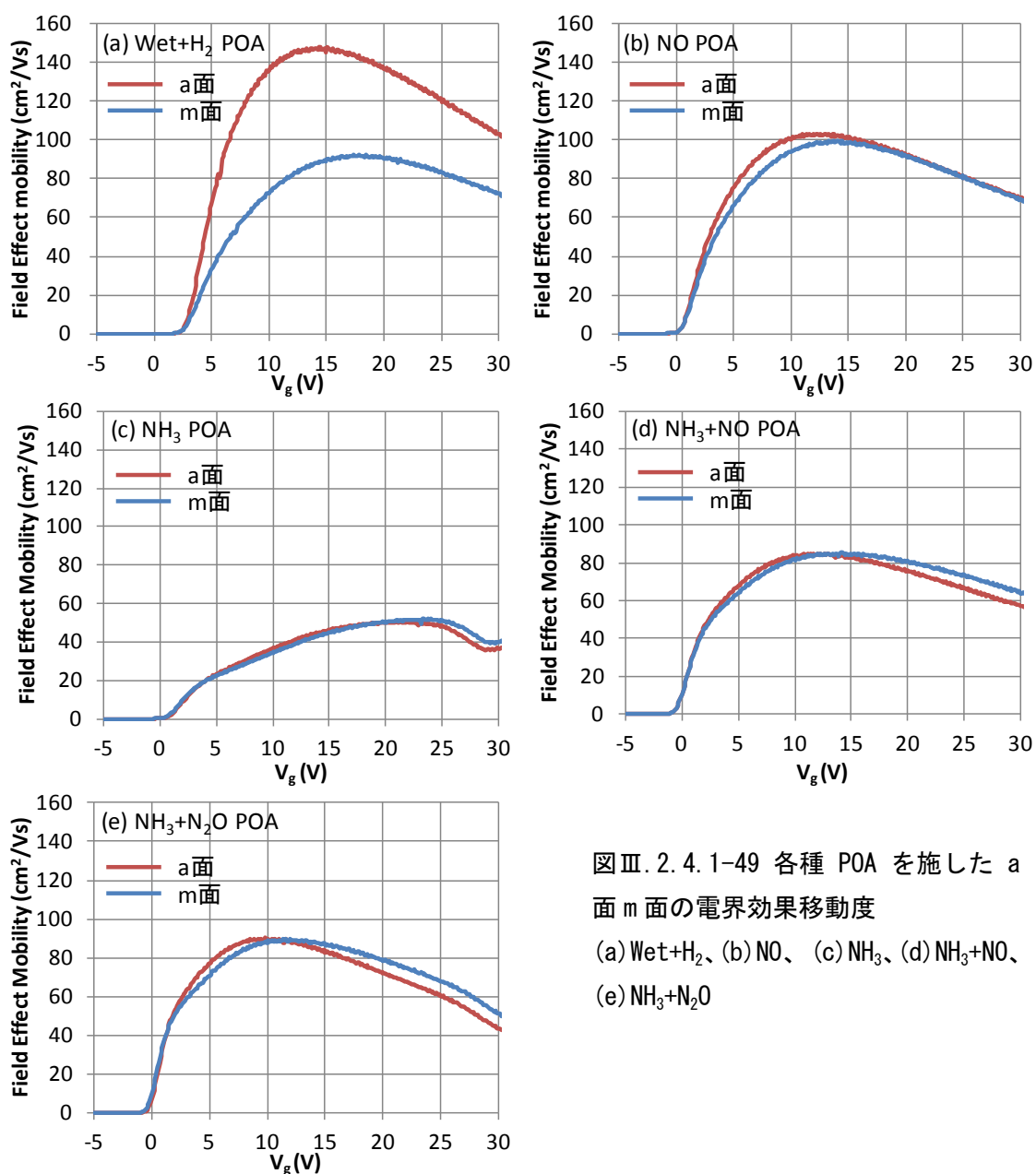


図Ⅲ. 2. 4. 1-47 (a)as-epi、(b)Wet+ H_2 POA、(c)NO POA 後の a 面基板表面の AFM



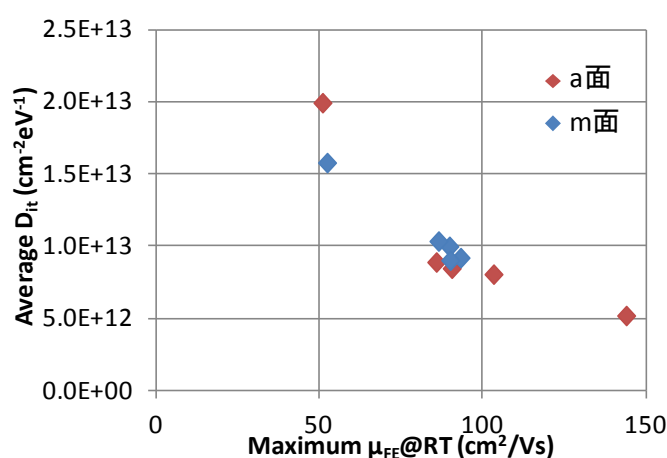
図Ⅲ. 2. 4. 1-48 (a)as-epi、(b)Wet+H₂ POA、(c)NO POA 後の m 面基板表面の AFM 像とラインプロファイル

図Ⅲ.2.4.1-49 (a)～(e)に、様々な POA 処理を行った a 面及び m 面の電界効果移動度を示す。Wet+H₂ POA 後 (図Ⅲ.2.4.1-49 (a)) では、a 面では最大で 148 cm²/Vs と高い移動度が得られているのに対し、m 面では 92 cm²/Vs であり、a 面と m 面で移動度の差が顕著であった。一方、図Ⅲ.2.4.1-49 (b)～(e) に示す窒化 POA を行った場合、いずれの場合も a 面と m 面が同程度の移動度を示すことがわかる。さらに、窒化 POA の中では、NO POA によりが最も高い移動度が得られた。



図Ⅲ.2.4.1-49 各種 POA を施した a 面 m 面の電界効果移動度
(a)Wet+H₂、(b)NO、(c)NH₃、(d)NH₃+NO、
(e)NH₃+N₂O

更に、しきい値の温度依存性より界面トラップ電荷量を見積もった。チャンネルのアクセプタ濃度 $5 \times 10^{15} \text{ cm}^{-3}$ と、測定温度 $-45 \sim 0 \text{ }^\circ\text{C}$ でのしきい値（線形外挿法）の変化量 ΔV_{th} より、SiC のバンドギャップ中の伝導帯端から $0.18 \sim 0.23 \text{ eV}$ の領域に存在する界面トラップ電荷量 ΔQ_{it} が算出される。得られた ΔQ_{it} を上記エネルギー範囲で割ることにより、このエネルギー領域での平均の D_{it} (Average D_{it}) を見積もった。この値と、室温での電界効果移動度の最大値との関係を、図Ⅲ.2.4.1-50 に示す。これより、移動度が高いほど D_{it} が小さく、移動度と D_{it} の良い相関が見られる。また、a 面と m 面が同様の傾向を示していることから、a 面と m 面で見られる移動度の差は、主に界面準位に起因することが示唆される。

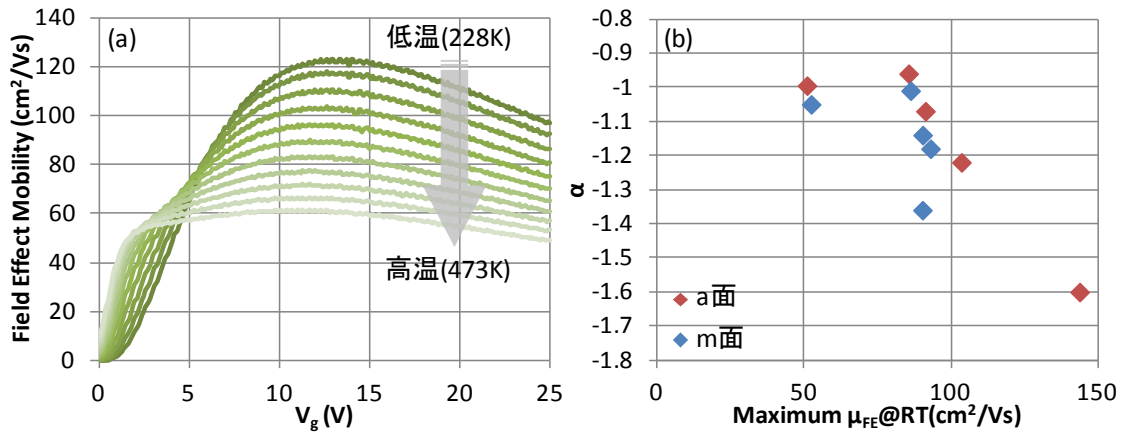


図Ⅲ.2.4.1-50 最大電界効果移動度に対する平均界面準位密度

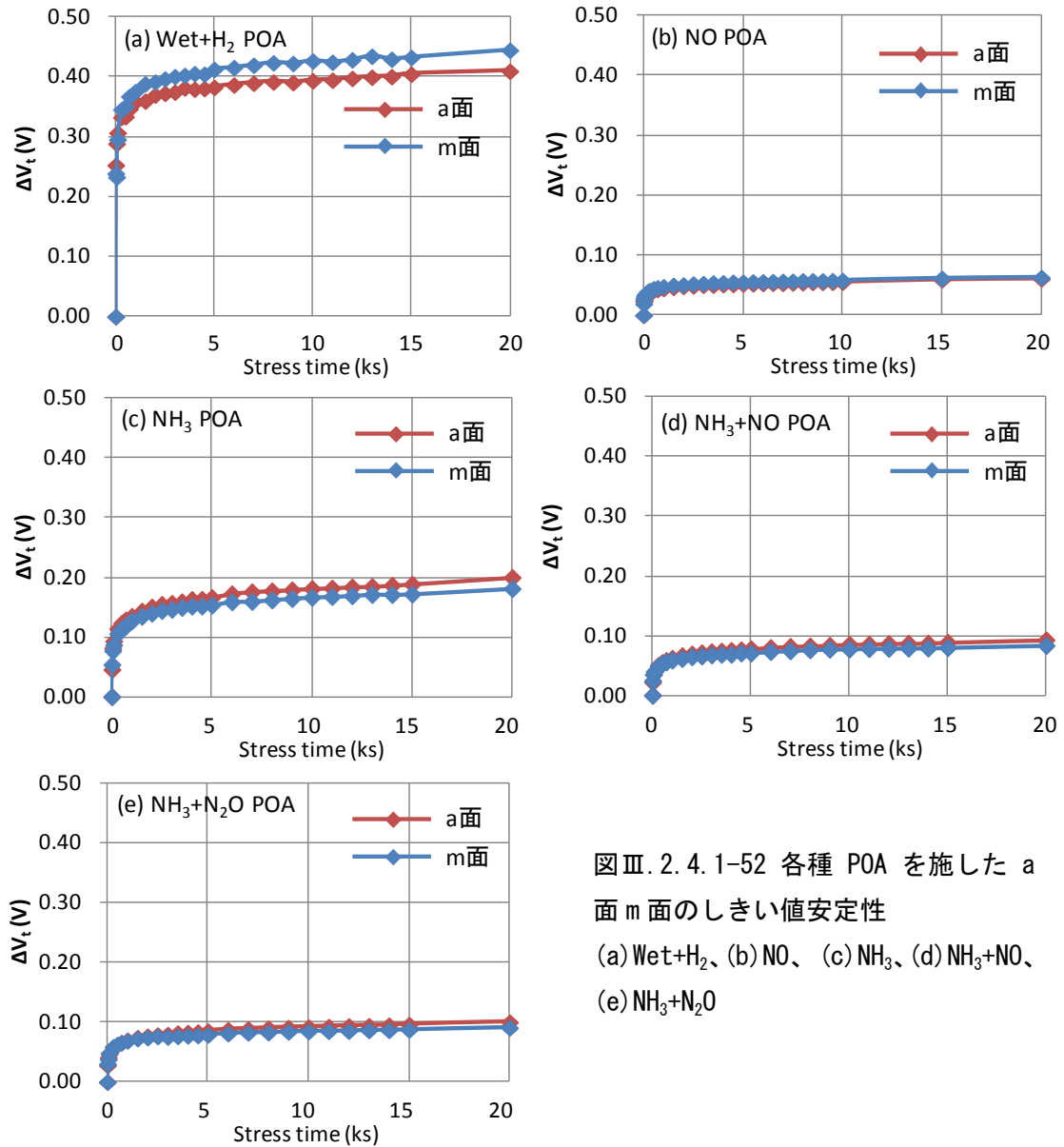
続いて、移動度の温度依存性についても評価した。図Ⅲ.2.4.1-51 (a)に、測定温度 $-45 \sim 200 \text{ }^\circ\text{C}$ で評価した MOSFET の、典型的な電界効果移動度の温度依存性を示す。これより、温度が高いほど移動度の最大値が低いことがわかる。そこで、移動度の最大値 μ_{FE} と測定温度 T について、 $\mu_{FE} \propto T^\alpha$ と近似し、 α の値を算出した。図Ⅲ.2.4.1-51 (b)に、 α を移動度の最大値について整理した結果を示す。これより、すべての試料において $\alpha < 0$ であることがわかる。このことは、クーロン散乱の効果が比較的弱いことを示している。また、a 面 m 面ともに、概ね移動度が高いほど α の絶対値が大きい。よって、移動度の温度依存性からも、a 面と m 面の移動度の差は、主に界面準位に起因することが示唆される。

各 POA を施した MOSFET のしきい値の安定性について、a 面と m 面を比較した。測定は、室温にて V_g ストレス $+15\text{V}$ を印加し、しきい値のシフト量 ΔV_{th} を取得した。ここでのしきい値は、 $I_d=100 \text{ nA}$ となるゲート電圧とした。図Ⅲ.2.4.1-52 (a)~(e)に、様々な POA 処理を行った a 面及び m 面の ΔV_{th} を示す。これより、Wet+ H_2 POA の場合では、a 面に比べて m 面の ΔV_{th} が大きいことがわかる。一方、図Ⅲ.2.4.1-52 (b)~(e)に示す窒化 POA の場合は、Wet+ H_2 POA に比べて ΔV_{th} が

小さく、さらに、いずれの POA の場合も a 面と m 面が同程度の ΔV_{th} であることがわかる。



図Ⅲ. 2. 4. 1-51 (a) 電界効果移動度の温度依存性、(b) 最大電界効果移動度に対する α



図Ⅲ. 2. 4. 1-52 各種 POA を施した a 面 m 面のしきい値安定性 (a) Wet+H₂、(b) NO、(c) NH₃、(d) NH₃+NO、(e) NH₃+N₂O

(c) 高信頼性トレンチ MOS 構造制御技術開発

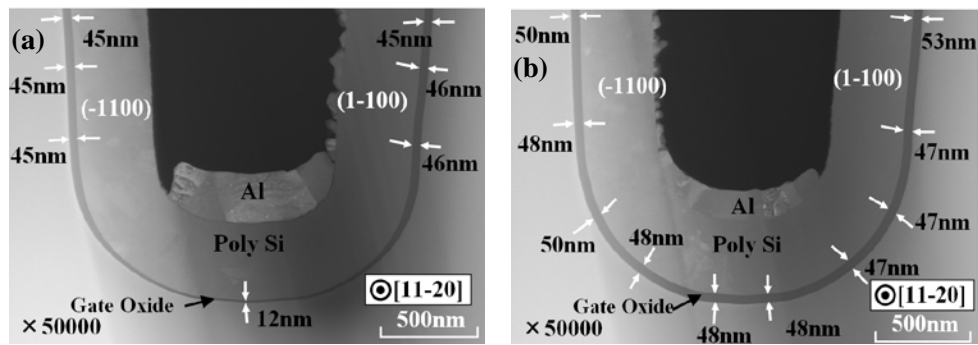
前項までは、トレンチ型 MOSFET のチャネル移動度およびしきい値電圧に着目しゲート酸化膜開発を行ってきた。もう一つの重要な要素である酸化膜寿命は、酸化膜質に加えトレンチの形状や表面粗さなども影響が予想される。本項では、高信頼性を有するゲートトレンチ構造を開発するために、熱酸化法、及び堆積法の比較、及び堆積酸化膜とトレンチ形成プロセスの開発によるトレンチゲート酸化膜特性の改善を行い、電気特性・信頼性評価を行った結果について報告する。

<<熱酸化法と堆積法によるゲート酸化膜信頼性比較>>

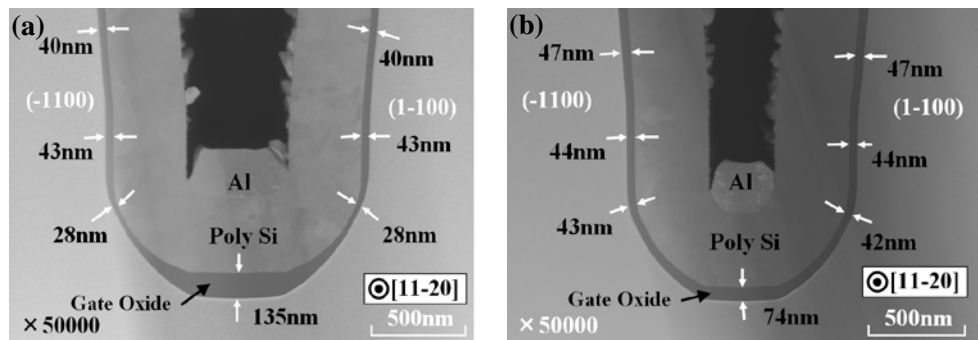
トレンチ MOS キャパシタの作製は、Si 面(8°オフ)、C 面(4°オフ)の n 型 4H-SiC エピタキシャル基板を用いた。ゲートトレンチはドライエッチングで形成し、形状制御のため SiH₄/Ar 及び H₂ 雰囲気中でアニールを行った。また、[11-20]方向に対し垂直に掘ったものを 0°として、30°毎に角度を変えて形成し角度依存性を調べた。堆積酸化膜形成には LTO 膜を用いた。堆積 SiO₂ をトレンチ内面に約 50 nm 堆積させ、その後 Ar POA による酸化膜の焼締め、Wet POA による界面改善を行った。また、熱酸化膜は Wet 酸化により形成した。なおゲート電極にはリンドーブ Poly-Si を用いた。ゲート酸化膜の膜厚は FIB-STEM による観察を行い測定した。トレンチゲートの絶縁耐圧は TZDB 測定により評価した。

図Ⅲ.2.4.1-53、図Ⅲ.2.4.1-54 に熱酸化膜及び堆積酸化膜を用いた、Si 面及び C 面トレンチ MOS キャパシタの FIB-STEM による断面観察結果を示す。熱酸化膜では面方位による酸化レートの違いにより、トレンチ側壁、ラウンド部及び底部において膜厚が不均一となっている。特にトレンチ側壁の膜厚に対し Si 面では底部が 4 分の 1、C 面においてはラウンド部が約半分となった。これに対して、堆積酸化膜を用いた場合、Si 面においてはトレンチ内面に均一に酸化膜を形成することができた。一方、C 面においては堆積後の Wet POA の影響により、トレンチ底部が他の部分よりも若干厚くなることが分った。

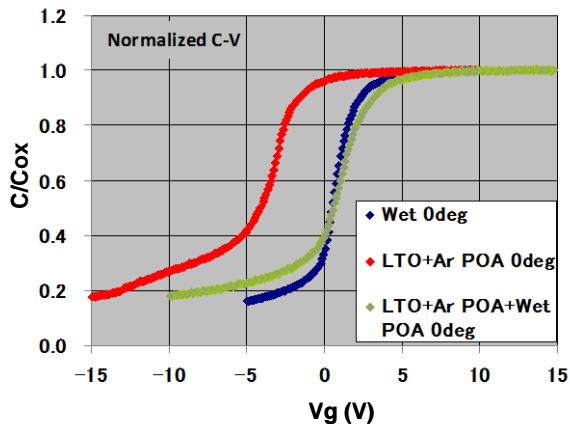
堆積酸化膜形成には、LTO 堆積後、Ar 雰囲気中で焼き締め処理を行い、さらに、



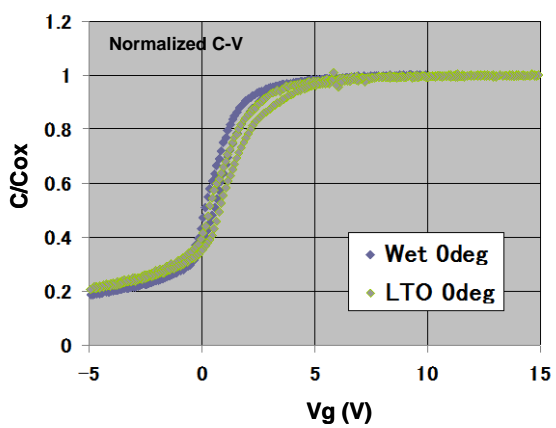
図Ⅲ. 2. 4. 1-53 Si 面トレンチ MOS キャパシタの断面写真 (a) 熱酸化膜、(b) 堆積酸化膜



図Ⅲ. 2. 4. 1-54 C 面トレンチ MOS キャパシタの断面写真 (a) 熱酸化膜、(b) 堆積酸化膜



図Ⅲ. 2. 4. 1-55 CV 測定結果



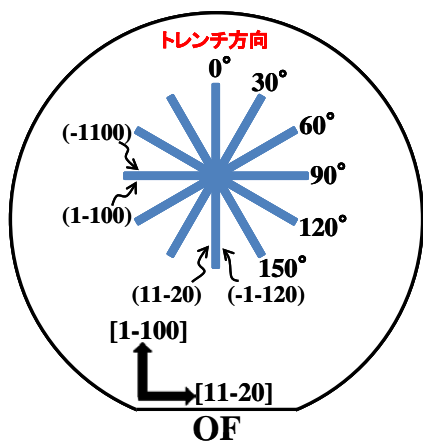
図Ⅲ. 2. 4. 1-56 CV ヒステリシス測定結果

SiC 基板界面との特性改善を目的に、Wet POA を実施している。これらの POA 処理が酸化膜にどのような影響を及ぼすのかを調べるため、酸化膜の CV 測定を行った。また、比較として、直接 Wet 熱酸化で作成した酸化膜の CV 測定も行った。その結果を図Ⅲ.2.4.1-55 に示す。LTO 堆積後、Ar 雰囲気中で焼き締め処理のみをしたものは、直接熱酸化に比べ V_{fb} が大きく負へシフトする結果となった。しかし、Ar POA に加え Wet POA を実施したものは、 V_{fb} は大きく正方向へシフトし、直接熱酸化による酸化膜に近い結果となった。これにより、Wet POA によって SiC 基板と堆積酸化膜の界面特性が大きく改善されている事が分った。また、図

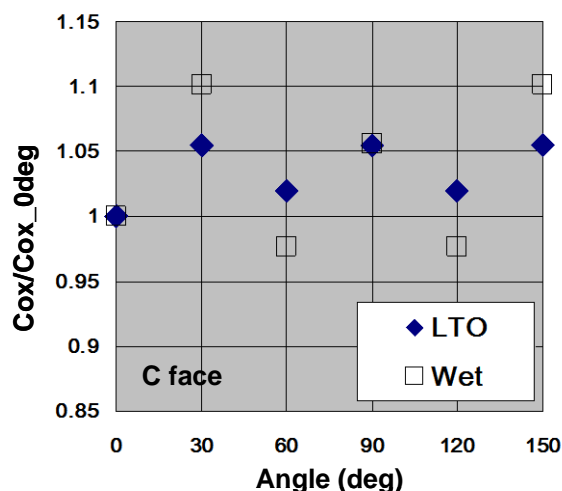
Ⅲ.2.4.1-56 にそれぞれの酸化膜の CV ヒステリシス測定結果を示す。堆積酸化膜のヒステリシスは $V_{hys} < 1V$ となっているが、直接熱酸化膜に比べ大きい。そのため、 D_{it} を低下させるために、Wet POA 後に窒化や H_2 POA 等の処理による更なる膜質改善必要である。

今回のトレンチ MOS キャパシタのトレンチは、図Ⅲ.2.4.1-57 に示すように [11-20] 方向に対し垂直なものを 0° として、 30° 毎に角度を変えて形成した。これにより酸化膜厚トレンチ角度依存性を調べた。その結果を図Ⅲ.2.4.1-58 のゲート容量 (C_{ox}) のトレンチ角度方向依存性に示す。熱酸化膜では C_{ox} のトレンチ角度方向依存性が顕著に現れている。これに対し、堆積酸化膜を用いた場合には、 C_{ox} のトレンチ角度方向依存性が緩和され、面方位による酸化膜厚差が抑制されている事が示唆される。

図Ⅲ.2.4.1-59 に熱酸化膜及び堆積酸化膜を用いた、Si 面及び C 面トレンチ MOS キャパシタの TZDB 測定結果を示す。なお、破壊電界の計算にはそれぞれのトレンチ MOS キャパシタの側壁の酸化膜厚を用いた。堆積酸化膜を用いることにより、FN 電流の立ち上がり電界は約 $5 MV/cm$ 、絶縁破壊電界は約 $9 MV/cm$ と大幅に増大した。また、熱酸化膜を用いた場合と比べて Si 面と C 面の面方位による TZDB 測定結果の違いが殆ど見られなくなった。さらに、トレンチ角度方向による特性の差も減少している。これは堆積酸化膜を用いることにより、トレンチ内面のゲート酸化膜厚が均一となり、トレンチ角度方向依存性が抑制されたためである。



図Ⅲ.2.4.1-57 トレンチ MOS キャパシタの形成角度

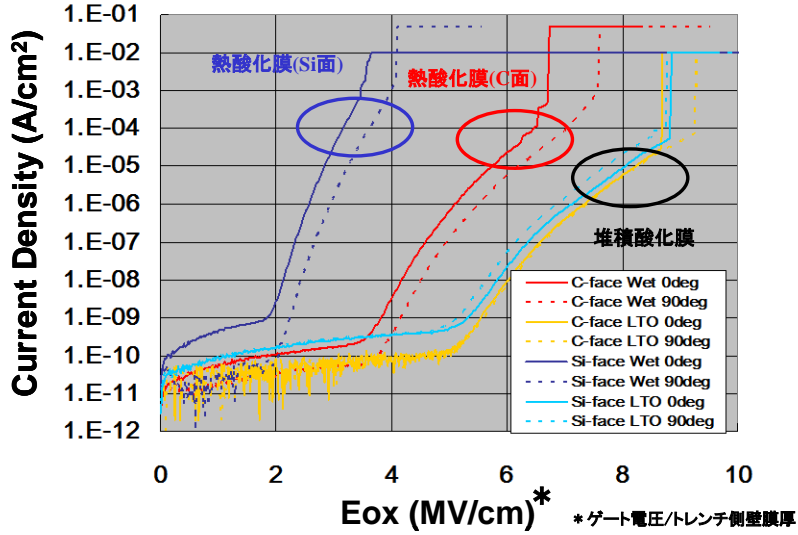


図Ⅲ.2.4.1-58 ゲート容量 (C_{ox}) のトレンチ角度依存性

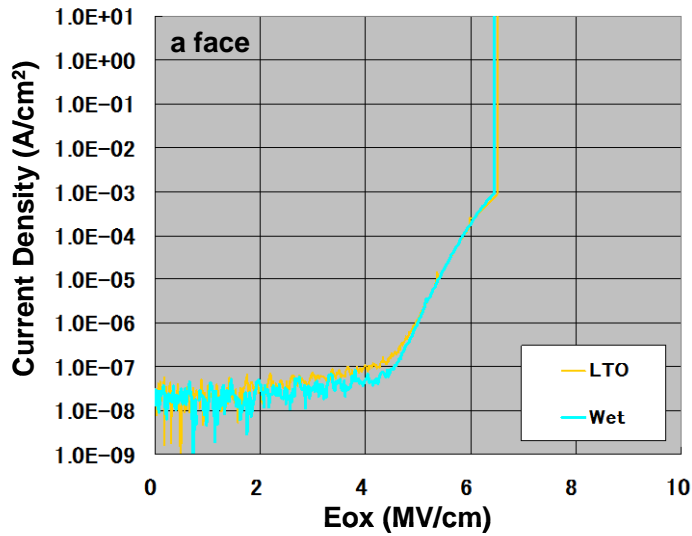
また、堆積酸化膜の膜質だけを評価するため、a 面ウェハ上にプレーナ型の MOS キャパシタを作成し TZDB 測定を行った。その結果 (図Ⅲ.2.4.1-60)、直接熱酸化膜及び堆積酸化膜は TZDB においては、どちらもほとんど膜質の差が見られなかった。よって、上記の堆積酸化膜によるトレンチ MOS キャパシタの TZDB 結果

の改善は、トレンチ面内のゲート酸化膜の均一性が大きく影響しているものと考えられる。

以上の結果から堆積酸化膜は、SiC トレンチ MOSFET のゲート酸化膜形成において有効な手法であると考えられる。



図Ⅲ. 2. 4. 1-59 絶縁耐圧(TZDB)測定結果：トレンチ MOS キャパシタ



図Ⅲ. 2. 4. 1-60 絶縁耐圧(TZDB)測定結果：a 面プレーナ MOS キャパシタ

<<堆積酸化膜とトレンチプロセスの開発によるゲート酸化膜特性の改善>>

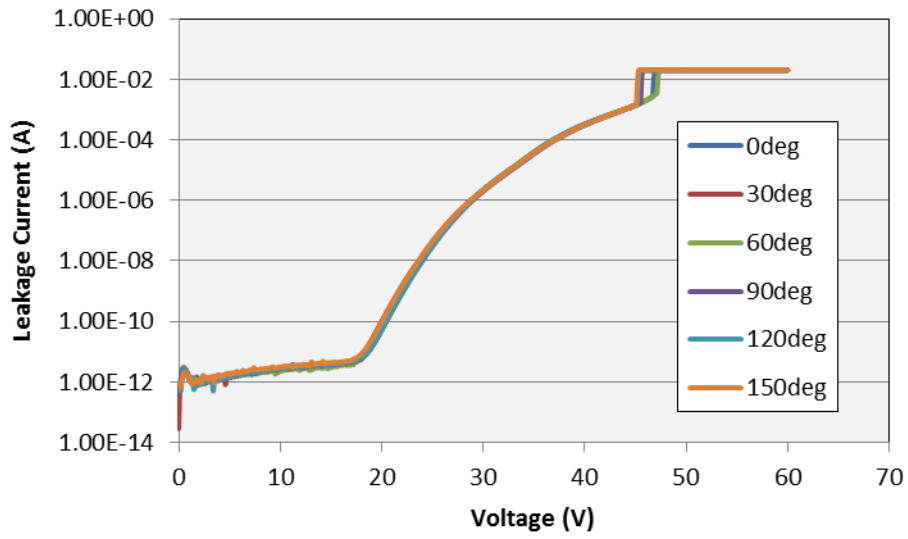
本項では、HTO膜をゲート酸化膜に用いる検討を進めた結果について述べる。HTO膜は、成膜温度の低い(400°C) LTO膜と比較して、より緻密で膜質の良い酸化膜が得られることが期待できる。

SiCは基板の物理的な硬度が高いため、Si半導体に比ベトレンチ形状制御が難しく、理想的な形状にすることは容易ではない。そのため、形状起因によるトレンチゲート酸化膜の特性低下が懸念される。今回、高温アニール処理とHTO膜を組み合わせ、トレンチゲート酸化膜特性の改善を検討した。

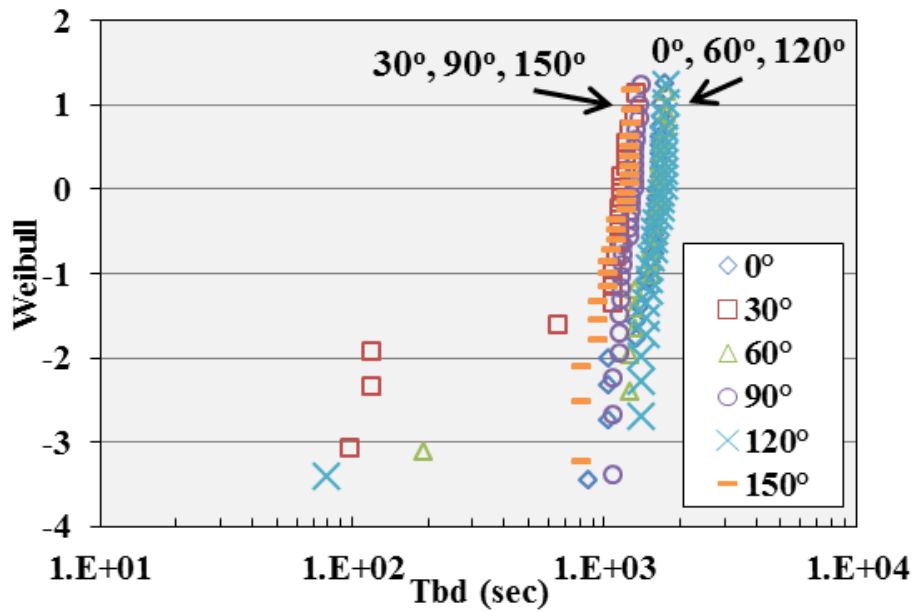
測定に使用したトレンチMOSキャパシタはC面エピ基板に作成した。ゲート酸化膜形成はHTO膜を用い、膜厚を50nmとした。トレンチアニール雰囲気はSiH₄/Ar+H₂とし、電気特性・信頼性への影響を評価した。また、トレンチの角度を0°、30°、60°、90°、120°、150°と振り分け、トレンチ角度依存を調べた。ここで、トレンチ角度0°の場合、トレンチ側壁には(11-20)面が得られ、トレンチ角度60°、120°の場合の側壁は、これと等価な面が得られる。一方、トレンチ角度90°の場合は、トレンチ側壁に(1-100)面が得られ、トレンチ角度30°、150°の場合の側壁は、これと等価な面が得られる。

図Ⅲ.2.4.1-61に上記手法により作成したトレンチMOSキャパシタに対してTZDB(Time Zero Dielectric Breakdown)測定を行った結果を示す。FN電流の立ち上がり電圧、及び絶縁破壊電圧ともにトレンチ角度依存性は無く、そろった特性が得られている。一方、同条件で作成した試料のTDDB(Time Dependent Dielectric Breakdown)試験結果を図Ⅲ.2.4.1-62に示す。今回の実験では定電流測定を行い、印加した電流は、30μAである。

いくつかの初期故障、偶発故障が見られるものの、摩耗故障に相当する領域のワイブルプロットの傾きは垂直に近く、高い信頼性が得られていることが分かる。また、ワイブルプロットはトレンチ角度方向30°、90°、150°((1-100)面)とトレンチ角度方向0°、60°、120°((11-20)面)の2つのグループに分かれ、(1-100)面に比べ、(11-20)面の方が信頼性が高い結果を示した。



図Ⅲ. 2. 4. 1-61 トレンチ MOS キャパシタ (SiH₄/Ar+H₂ アニール) の IV 測定結果



図Ⅲ. 2. 4. 1-62 トレンチ MOS キャパシタ (SiH₄/Ar+H₂ アニール) の TDDB 測定結果

<<トレンチ型 MOSFET の空乏モード動作検討>>

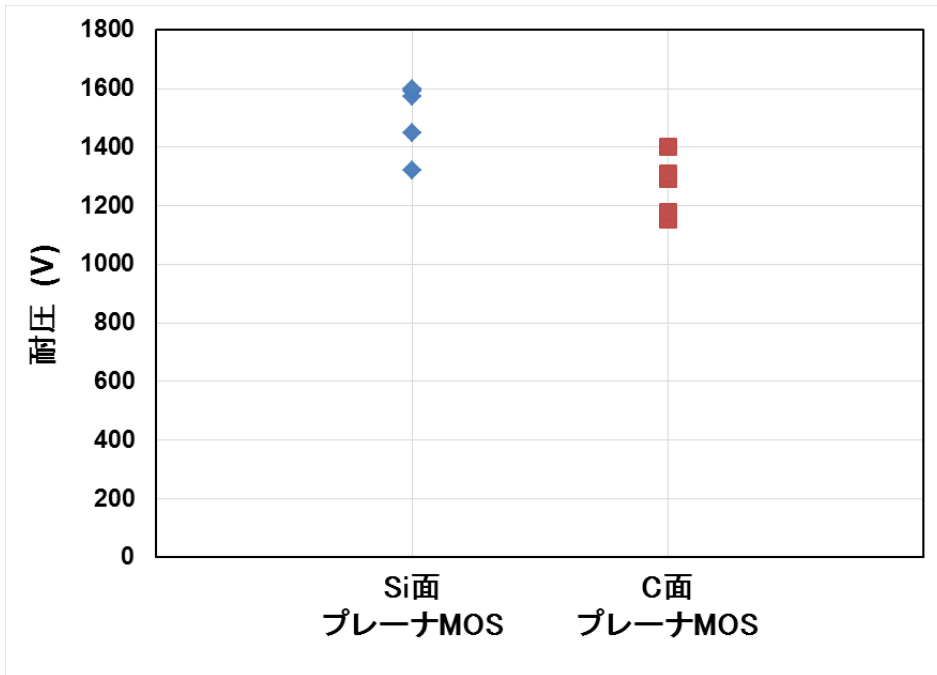
トレンチ型 MOSFET において、空乏モードにおける素子信頼性の確保は重要な評価項目である。本項目では、同一のプロセスで Si 面および C 面上に空乏モード酸化膜耐圧測定可能な MOS キャパシタを作製・評価した結果について報告する。

空乏モード酸化膜耐圧測定を行うため、JTE 構造による終端構造を形成したプレーナ型およびトレンチ型の MOS キャパシタを、Si 面および C 面上に作製した。ゲート酸化膜形成は、これまで試作したトレンチ型 MOSFET と同様、HTO 膜を成膜後に NO POA を行った。その他プロセスに関してもトレンチ MOSFET の形成手法、条件を踏襲している。

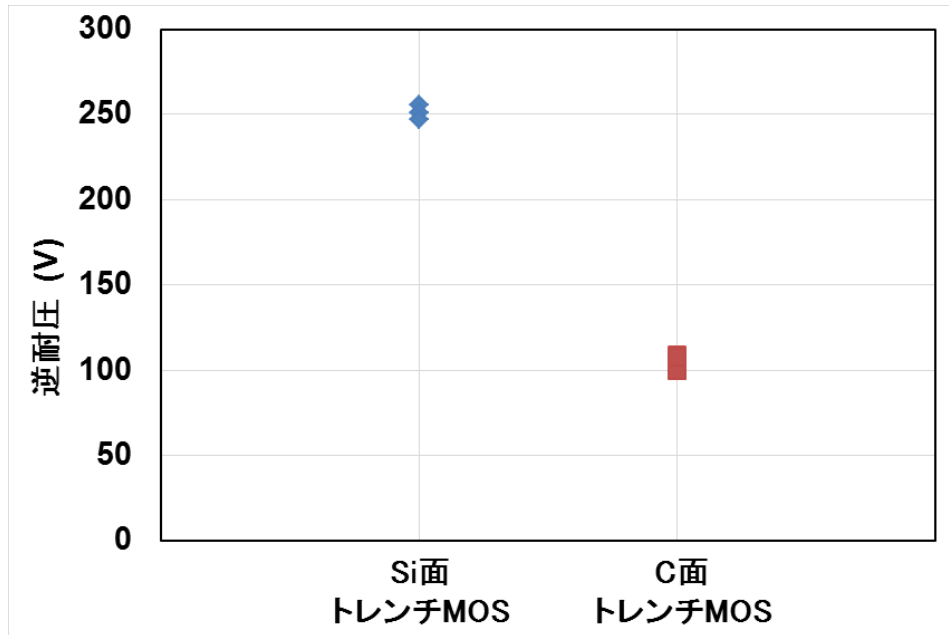
図Ⅲ.2.4.1-63 に標準構造のプレーナ型 MOS キャパシタに対して行った Si 面、C 面上 TEG の空乏モード酸化膜耐圧を比較した結果を示す。本測定はゲート電極に 0 V、基板電極に正バイアスを印可することにより実施している。Si 面標準構造及び C 面標準構造の比較から、同じ工程で作製をしたにもかかわらず、C 面上に形成した MOS キャパシタの方が、空乏モード酸化膜耐圧が低いことがわかる。

図Ⅲ.2.4.1-64 に標準構造のトレンチ型 MOS キャパシタに対して行った Si 面、C 面上 TEG の空乏モード酸化膜耐圧比較結果を示す。同一のプロセスで作製したにも関わらず C 面上に形成した MOS キャパシタの方が Si 面上に形成した素子よりも空乏モード酸化膜耐圧が低い。これはプレーナ型 MOS キャパシタと同様の傾向であり、トレンチ MOS キャパシタにおいてもトレンチ底部の酸化膜がどちらの面方位上に形成されるかで空乏モード酸化膜耐圧が決まることを示唆している。

トレンチ型 MOS キャパシタの方がプレーナ型 MOS キャパシタと比較して空乏モード酸化膜耐圧が低い要因に関しては、トレンチ形成によるドリフト層の薄膜化の量では説明できず、トレンチ底部ラウンドによる電界集中による効果であると考えられる。



図Ⅲ. 2. 4. 1-63 空乏モード酸化膜耐圧の面方位依存性



図Ⅲ. 2. 4. 1-64 標準構造のトレンチ型 MOS キャパシタに対して行った Si 面、C 面上 TEG の空乏モード酸化膜耐圧比較

4) SiC-MOS 界面評価手法の検討

SiC-MOSFET は、Si-IGBT に代わる高性能パワースイッチング素子として古くからその実用化が期待されてきたが、当初予想されたようなペースでは普及は進んでいない。勿論、ウェハコストの問題が最も大きな原因であるのは間違いないが、デバイスの性能が想定通り向上していないことも大きな原因である。特に、①MOSFET のチャネル移動度が低い、②しきい値電圧の安定性を含む信頼性、等の課題は現在でも完全に解決されていない。これらの課題を解決するためには、まず起きている現象を正確に把握・解析することが必要であるが、SiC-MOS 界面の物理的描画が曖昧なため、統一的な理解が得られていないのが現状である。

本項目では、SiC-MOS 界面を正しく理解するための評価法について検討した結果について報告する。

<<MOSFET サブスレッシュヨルド特性からの SiC-MOS 界面準位定量化>>

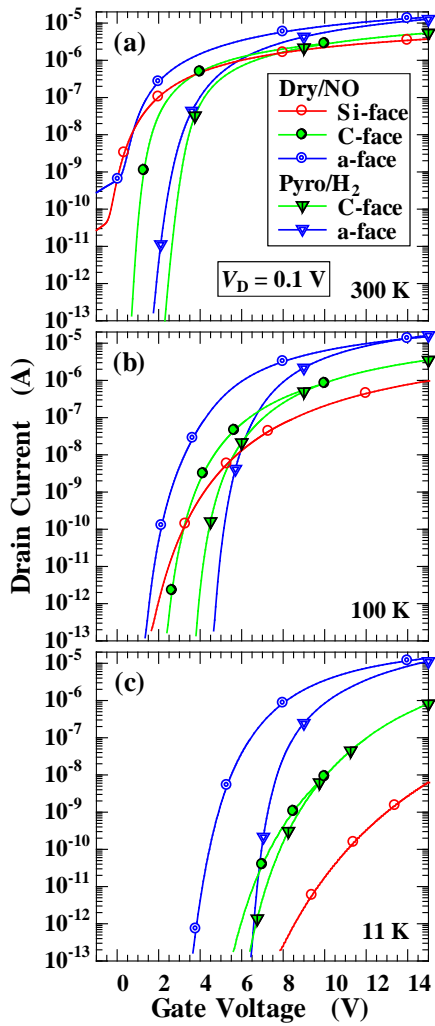
SiC MOSFET では、SiO₂/SiC 界面準位がチャネル性能を抑制していると考えられてきたが、その因果関係の検証は十分ではなかった。本項では、極低温での MOSFET のサブスレッシュヨルド特性から、伝導帯端の界面準位密度を評価し、これが従来評価されてきたバンドギャップ中の準位密度より 1 桁以上多く、チャネル性能に反比例し、既存の特性向上プロセス後も残存することを示した。

n チャネル MOSFET は、4H-SiC の p 型エピ層 ($N_A: 1 \times 10^{16} \text{ cm}^{-3}$) の Si 面、C 面、及び a 面上に作製した。ゲート酸化膜は、二種類の酸化/アニーリングプロセスを用いて形成した。第一はドライ酸化+窒化処理 (dry/nitridation) で、第二はパイロジェニック酸化+水素処理 (Pyro/H₂) である。典型的な条件とその評価結果を表 III.2.4.1-5 に示す。ゲート特性は、ドレイン電圧 (V_d) を 0.1 V に設定し、ゲート電圧 (V_g) を約 0.01 V/s で高電圧から低電圧に掃引しながら測定した。

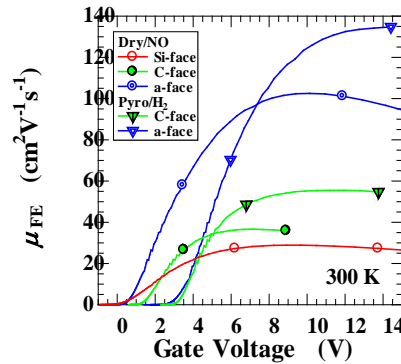
図 III.2.4.1-65(a)、(b)、(c) に 300、100、及び 11 K、での表 III.2.4.1-5 に要約された 5 つの MOSFET のゲートの特性を示す。図 III.2.4.1-66 に 300 K でのこれらの MOSFET の電界効果移動度 (μ_{FE}) を示す。a 面上の特性が最も良好であり、Si 面上の特性が最も劣っていた。300 K での μ_{FE} のピーク値を表 III.2.4.1-5 に示す。

表Ⅲ. 2. 4. 1-5 典型的な界面形成条件と評価結果

Face	Oxidation/ annealing process	t_{ox} nm	$\mu_{FE,peak}(300\text{ K})$ $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$	$D_{T,\Delta I}(0.00\text{ eV})$ $\text{cm}^{-2}\text{eV}^{-1}$	$N_{T,\Delta I}$ cm^{-2}
Si-face	Dry / NO POA	48	29	4.2×10^{14}	5.3×10^{12}
C-face	Dry / NO POA	47	37	2.4×10^{14}	2.9×10^{12}
C-face	Wet / H ₂ POA	53	55	1.8×10^{14}	2.2×10^{12}
a-face	Dry / NO POA	42	103	1.1×10^{14}	2.1×10^{12}
a-face	Wet / H ₂ POA	48	133	6.4×10^{13}	1.2×10^{12}



図Ⅲ. 2. 4. 1-65 (a) 300 K, (b) 100 K, and (c) 11 K における MOSFET のゲート特性 (ドレイン電流の方向: $\perp[0001]$)

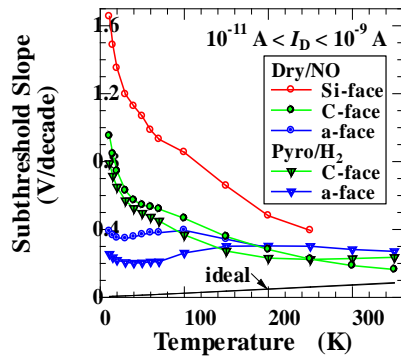


図Ⅲ. 2. 4. 1-66 300 Kにおける試作した MOSFET の電界効果移動度 (μ_{FE})

図Ⅲ.2.4.1-67 に式 (1) から算出したサブスレシヨルドスロープ (SS) の温度依存性を示す。

$$S(T) = \frac{V_g(T, I_{d3}) - V_g(T, I_{d1})}{\log_{10} I_{d3} - \log_{10} I_{d1}}, \quad (1)$$

ここで、 $I_{d1} = 10^{-11}$ A、 $I_{d3} = 10^{-9}$ A に固定した。界面準位のない理想的なスロープ (図中の黒線) と比較した場合、4H-SiC の n チャネル MOSFET の SS は著しく劣化している。Si 面、C 面のスロープは温度の低下に伴って劇的に増加した。一方、a 面の SS は同じレベルのままであった。異なる温度での SS は、異なるエネルギーでの界面準位密度 (D_{IT}) を反映しているので、室温のみでの SS の評価は、全体的な界面特性を明らかにするのに不十分であることがわかった。



図Ⅲ. 2. 4. 1-67 サブスレシヨルドスロープの温度依存性

MOSFET のサブスレシヨルドスロープから D_{IT} のエネルギー分布は次式で与えられる。

$$D_{IT,\Delta I}(E_C - E_T) = \frac{C_{OX}}{e} \frac{\{V_g(T, I_{d3}) - V_g(T, I_{d1})\}_{EXP} - \{V_g(T, I_{d3}) - V_g(T, I_{d1})\}_{SIM}}{E_F(T, I_{d3}) - E_F(T, I_{d1})}, \quad (2)$$

$$E_C - E_T = E_C - E_F(T, I_{d2}), \quad (3)$$

添字「EXP」と「SIM」で表される V_g の差は、それぞれ、実測された SS と界面準

位の存在しない理想的な場合の SS に相当する。ここで、 $I_{d1} = 10^{-11}$ A、 $I_{d2} = 10^{-10}$ A、 $I_{d3} = 10^{-9}$ A に固定した。 E_F は、実験結果から得ることができないので、シミュレータを使用して計算から $E_F(T, I_d)$ を決定した。T 及び I_d の関数としての E_F は界面準位の存在によって影響されないので、シミュレーションは、界面準位のない理想的な MOSFET で行った。チャンネル長、ゲート酸化膜厚、及びアクセプタ濃度は、試作した MOSFET と同じである。アクセプタに不完全なイオン化モデル、及び、電子キャリア統計にフェルミ・ディラック積分を用いた。我々はサブスレッショルド領域のチャンネル移動度を測定できないので、一定の移動度 ($200 \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$) を用いた。不確実な移動度の仮定によって界面準位密度の算出に誤差が発生するが、伝導帯近傍の D_{IT} の評価誤差は十分に小さいことを確認した。図 III.2.4.1-68 は、ドレイン電流を $I_{d1} = 10^{-11}$ A、 $I_{d2} = 10^{-10}$ A、 $I_{d3} = 10^{-9}$ A に固定したときの、温度の関数として計算された $E_C - E_F$ である。サブスレッショルド領域に対応したフェルミエネルギーは、温度の低下とともに E_C に近づき、11 K では 0.00 eV である。つまり、極低温でのサブスレッショルドスロープから伝導帯端の界面準位密度を評価できる。

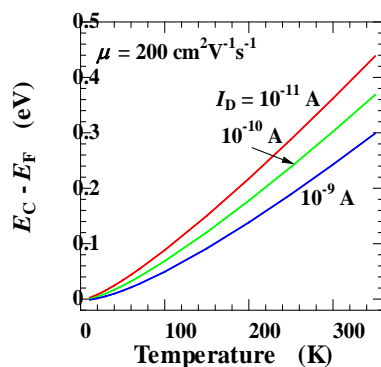
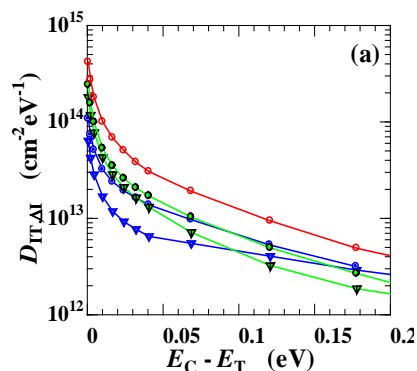


図 III. 2. 4. 1-68 計算した界面のフェルミレベル ($E_C - E_F$)

図 III.2.4.1-69 は、式(2)及び(3)を適用して得られた D_{IT} のエネルギー分布である。 E_C に近づくほど界面準位密度が増加した。増加の傾向は E_C 近傍 ($E_C - E_T < 0.03$ eV) でかなり顕著であった。対照的に、0.2 eV の近くの D_{IT} はごくわずかであった。11 K でのサブスレッショルドスロープから算出した 0.00 eV での D_{IT} の値を表 III.2.4.1-7 に示す。



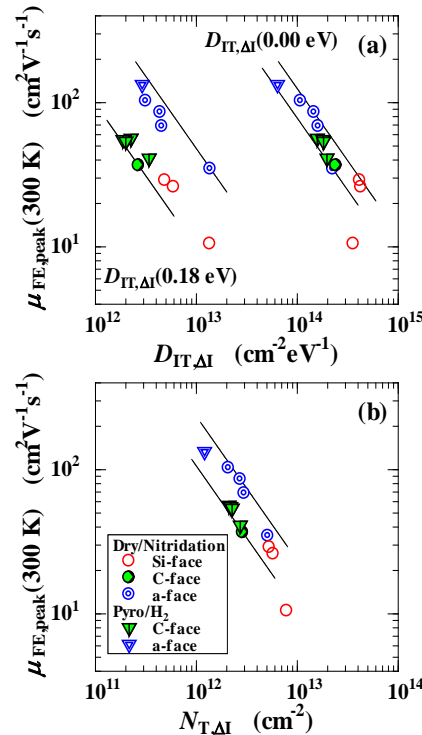
図Ⅲ. 2. 4. 1-69 界面準位密度 ($D_{IT,\Delta I}$)

D_{IT} の総数は次式で与えられる。

$$N_{T,\Delta I} = \int_{E_{T,\min}}^{E_{T,\max}} D_{IT,\Delta I}(E_C - E_T) dE_T, \quad (6)$$

$E_C - E_{T,\max}$ (T_{\min}) と $E_C - E_{T,\min}$ (T_{\max}) は 0.00 eV (11 K) と 0.18 eV (200 K) に固定した。得られた $N_{T,\Delta I}$ を表Ⅲ.2.4.1-7 に示す。

図Ⅲ.2.4.1-70 (a) は、 $\mu_{FE,peak}(300\text{ K})$ と 0.00 と 0.18 eV での $D_{IT,\Delta I}$ との種々のサンプルでの相関関係を示している。図Ⅲ.2.4.1-70(b) は $\mu_{FE,peak}(300\text{ K})$ と $N_{T,\Delta I}$ との相関関係を示している。ここで、実用的な温度での線形領域におけるチャネル性能を表す指標として縦軸には $\mu_{FE,peak}(300\text{ K})$ を用いた。結晶面及び用いた酸化/アニールプロセスにかかわらず、 $\mu_{FE,peak}(300\text{ K})$ と $D_{IT,\Delta I}(0.00\text{ eV})$ に一意的な相関関係が得られた。一方、 $\mu_{FE,peak}(300\text{ K})$ との相関関係は $D_{IT,\Delta I}(0.00\text{ eV})$ 、 $N_{T,\Delta I}$ 、 $D_{IT,\Delta I}(0.18\text{ eV})$ の順に弱くなった。 $D_{IT,\Delta I}(0.18\text{ eV})$ との相関を見ると、同じ D_{IT} で比較した場合、a 面の $\mu_{FE,peak}(300\text{ K})$ は他面の $\mu_{FE,peak}(300\text{ K})$ より高かった。つまり、 E_C 極近傍の D_{IT} が $\mu_{FE,peak}(300\text{ K})$ を決定する最も重要な要因であることを明らかにした。



図Ⅲ. 2. 4. 1-70 (a) 電界効果移動度 ($\mu_{FE,peak}(300\text{ K})$) と界面準位密度 ($D_{IT,\Delta I}(0.00\text{ eV})$ 、 $D_{IT,\Delta I}(0.18\text{ eV})$) の相関 (b) 電界効果移動度 ($\mu_{FE,peak}(300\text{ K})$) と 0.00 eV から 0.18 eV の界面準位密度の合計 ($N_{T,\Delta I}$) の相関

(3) スーパー Junction (SJ) 構造形成技術開発

SJ デバイスの開発に向け、2つの SJ 構造作製技術としてマルチエピタキシャル法とトレンチ埋込み法の開発を行うと共に、デバイスシミュレーションを用いた SJ ドリフト層の設計指針の検討を行った。マルチエピタキシャル法では、1回の注入で形成される SJ 構造を長尺化するため、MeV イオン注入用の厚膜 (>6 μm) マスク形成技術の開発を行った。またエピ成長とイオン注入の繰返しステップで注入領域を縦方向に整合させるため、裏面アラインメントマークを用いた SiC ならではの露光技術を開発し、高精度なアライメント露光動作を確認した。これらの要素技術を用いて、3段のエピ成長とイオン注入の繰返しにより耐圧 1-2kV の SJ 評価素子を作製した。結果として、耐圧 2kV 素子で SiC 理論限界に対し、45%のドリフト抵抗低減を実証することに成功した。一方、トレンチ埋込み法では埋戻しエピにおける基本パラメータを把握すると共に、深さ 7.3 μm のトレンチ埋込を実証し、更に塩素導入により深さ 10 μm 以上のトレンチ埋込への対応についてもその実現手段を見出した。SJ ドリフト層の設計では、3D デバイスシミュレーションを用いて、濃度バラツキを想定した解析を行い、濃度設計指針等のプロセスマージンを確保するための対応策を見出した。

1) SiC スーパー Junction 構造 (SJ) の検討

ユニポーラ型のパワーデバイスでは、高耐圧素子ほどドリフト層のキャリア濃度は低くエピ膜厚は厚くなるため、ドリフト抵抗は増大する。スーパー Junction (SJ) 構造はドリフト抵抗を半導体材料の物性限界以下に低減させ、ユニポーラ素子の限界性能を超えるデバイス作製技術として知られ、Si ではすでに 600 V~900 V の SJ 構造デバイスが実用化されている。SJ 構造は p 型領域と n 型領域を交互に配置した pn カラム構造を有しており、それぞれの領域の幅を狭めることで耐圧を低下させずに不純物濃度を高濃度化し、オン抵抗を低減させることが可能となる。Si で SJ 構造を形成する代表的な方法には、トレンチ埋め込み法とマルチエピタキシャル法の2つが挙げられる (図 III.2.4.1-71 参照)。

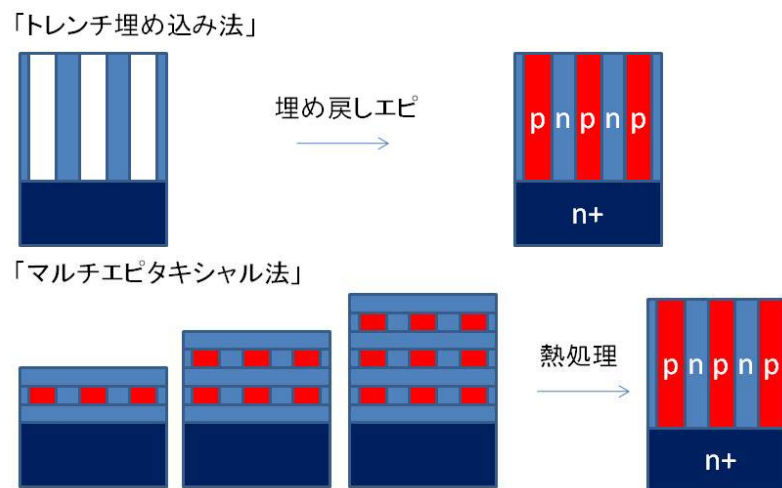
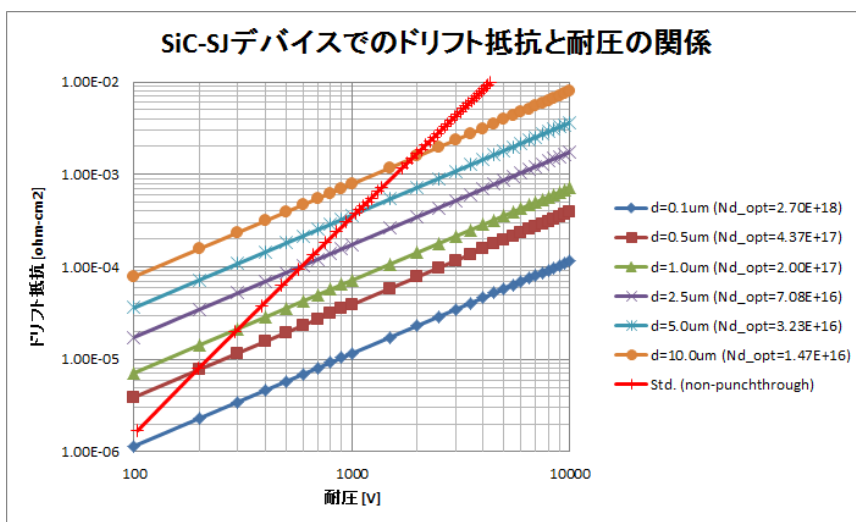


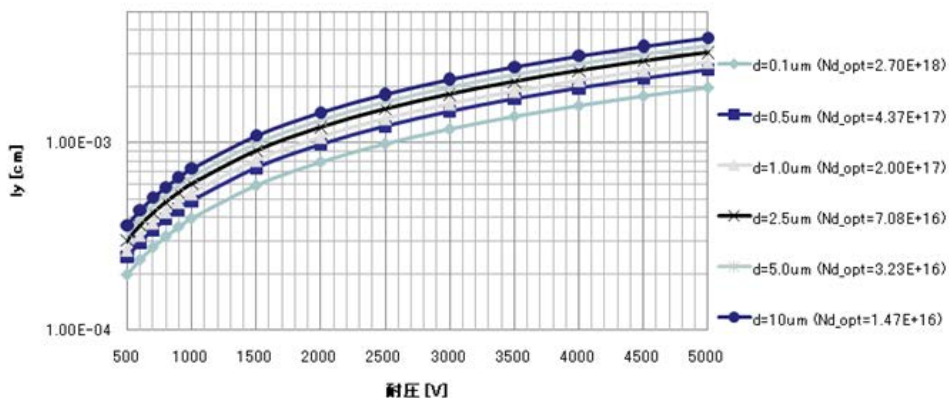
図 III. 2. 4. 1-71 SJ 構造の作製法



図Ⅲ. 2. 4. 1-72 ドリフト抵抗と耐圧の関係

トレンチ埋め込み法では、エッチングにより深いトレンチを形成した後、埋め戻しエピによって pn カラム構造を形成する。一方、マルチエピタキシャル法では、イオン注入とエピ成長を多数回繰り返した後、熱処理によってドーパントを拡散させ pn カラム構造を形成する。例えばトレンチ埋め込み法では、トレンチ内部に空孔を形成させず 10 μm 以上のトレンチを埋め戻すことが必要となるが、そのような成長に成功した報告例はない。また、マルチエピタキシャル法で SJ 構造を形成する場合、SiC では不純物拡散の制御が難しいため、イオン注入後の拡散でカラム構造を形成することが困難である。SiC ではこのような作製上の困難さから、これまで SJ 構造形成の試みはなかった。他方 SiC 中での不純物拡散が極めて小さいことは pn カラム構造の微細化には有利な条件であり、低オン抵抗化への期待は大きい。

図Ⅲ.2.4.1-72 に、いくつかの pn カラムの幅(=d)について SiC のユニポーラ限界(赤線)に対する SJ 構造デバイスの適用効果を示す。ここで、 N_{d_opt} は SJ 構造に



図Ⅲ. 2. 4. 1-73 SJ 構造の膜厚 (l_y) と耐圧の関係

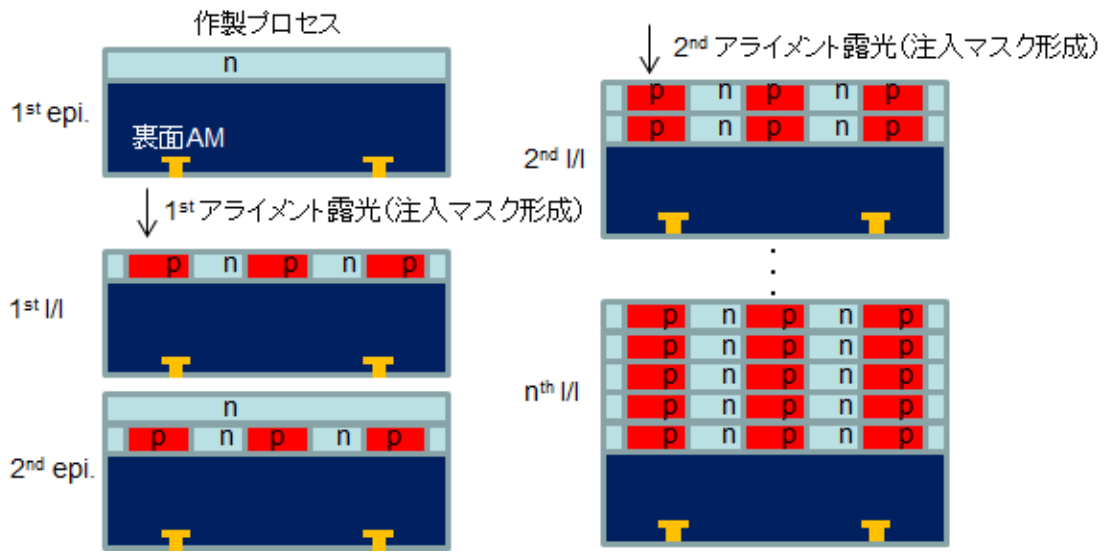
において各 pn カラム幅で許容される最大濃度である。例えば pn カラム幅が 2.5 μm の場合、耐圧 600 V 付近でドリフト抵抗はユニポーラ限界と同程度、3 kV 付近で 1/8 となり更に 5 kV 付近では 1/16 まで低減される。すなわち、その効果は高耐圧ほど大きくなる。Si-SJ デバイスの場合には 600 V 付近ですでにユニポーラ限界の 1/8($d=5 \mu\text{m}$)程度となることから^[1]、SiC ではより高耐圧側でその効果が顕著となる。図Ⅲ.2.4.1-73 に SJ 構造の膜厚と耐圧の関係を示す。同図より 3~5 kV 耐圧の SJ デバイスを作製するためには、10~40 μm の膜厚が必要になることが分かる。pn カラム構造の長尺化は製造プロセスをより困難なものとしコストを増大させることから、費用対効果を十分に考慮した製造プロセスの構築が重要となる。SiC-SJ デバイスを有効に活用するためには、プロセスマージンを考慮した安定な製造プロセス技術を確立し、低コストで SJ 構造の長尺化を実現することが最大の課題といえる。

本研究ではマルチエピタキシャル法とトレンチ埋め込み法の 2 つの作製方法を用いて SiC-SJ 構造の形成を試みた。並行して 2 つの方法で実際に作製される SJ 構造の特徴（形状、濃度分布ら）を考慮したデバイスシミュレーションを行い、SiC-SJ デバイスの設計指針を明確化した。

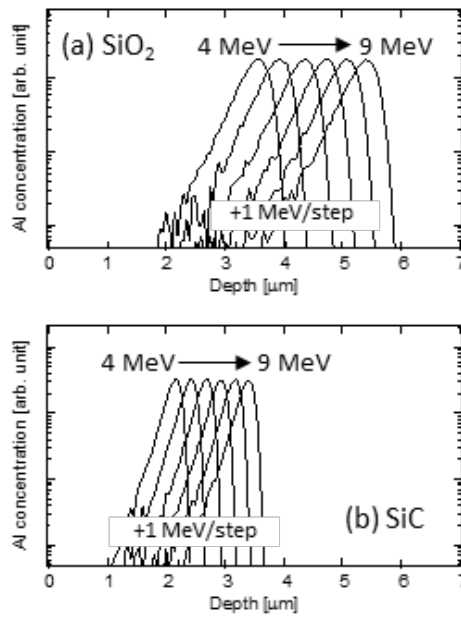
2) マルチエピタキシャル法による SJ 構造形成の検討

(a) 高エネルギーイオン注入用マスク形成技術

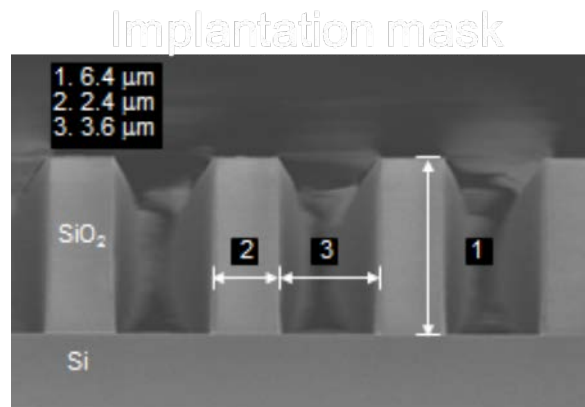
マルチエピタキシャル法では、イオン注入とエピタキシャル成長の繰り返しにより pn カラム構造を形成する（図Ⅲ.2.4.1-74 参照）。SiC ではドーパントの拡散制御が困難なため、1 回の注入深さを深くしてエピ成長とイオン注入の繰り返し回数を減少させることが望ましい。本研究では MeV 級の高エネルギーイオン注入を用いることで、繰り返し回数の低減を試みた。MeV 級のイオン注入を選択的に行うためには、厚い注入マスクを形成する必要がある。図Ⅲ.2.4.1-75 に示すように注入マスクに酸化膜を使用する場合、例えばアルミニウムを 3.5 μm の深さで SiC に注入するためには 6 μm 以上の厚さが必要となり、厚い酸化膜を制御性よくエッチングする技術の開発が必須となる。図Ⅲ.2.4.1-76 は厚さ 6.4 μm の酸化膜を 6 μm ピッチで選択的にエッチングした結果であり、9 MeV での Al 注入を可能とする。ほぼ矩形に近いマスク形状が得られていることが分かる。



図Ⅲ. 2. 4. 1-74 マルチエピタキシャル法によるSJ構造作製手順



図Ⅲ. 2. 4. 1-75 (a) SiO₂、(b) SiC 中の Al 注入プロファイルの注入エネルギー依存性)



図Ⅲ.2.4.1-76 高エネルギーイオン注入用マスク（断面 SEM 象）

(b) 裏面アライメントマークを用いたアライメントプロセス技術

図Ⅲ.2.4.1-73に示したように、耐圧 3 kV 以上の素子を実現するためには約 15 μm 以上（pn カラム幅に依存）の SJ 構造の厚みが必要であり、一回の注入が 3 μm であれば 5 回以上のイオン注入とエピ成長を繰り返す必要がある。従って SJ 構造の形成過程においては、1 回目の注入で形成した SJ 構造に対し、整合した SJ 構造を 2 回目以降に形成する必要がある（図Ⅲ.2.4.1-74 参照）。通常のフォトリソ工程においては、ウエハ表面上にアライメントマーク(AM)を形成するが、マルチエピタキシャル法では 2 回目以降のエピ成長によって AM 形状が崩れることが懸念される。特に SiC ではオフ基板を使用することや、成長温度が高いことなどの影響が大きいと考えられる。そこで本研究ではウエハ裏面に AM を形成し、エピ成長によって AM 形状が影響を受けにくい方法を探索した。SiC では可視光に対してウエハが透明なため、裏面に形成した AM を表面から観察することが可能である。この特徴を利用し、ウエハ表面から裏面 AM を認識する方法を試みた。その結果、実際に裏面に形成した AM に対してエピ成長後にアライメント露光を行い、アライメント精度が 0.25 μm 程度であることを確認することが出来た。図Ⅲ.2.4.1-77 は後述する 2 回の MeV イオン注入により実際に試作した耐圧評価用素子（SJ-PN-TEG）の断面 SEM 像である。1 回目の 7 MeV の注入により約 3 μm 、2 回目の 2.5 MeV の注入により約 2.5 μm の注入領域が形成され、トータルで 5.5 μm の SJ 構造が形成されていることがわかる。1 回目の注入と 2 回目の注入の間にはエピ成長があるが、注入領域は整合しており裏面 AM によるアライメント露光の有効性を確認できる。

後述するように、トレンチ埋込み法においても一回当たり 5 μm 程度の成長を繰り返す多段階成長で SJ 構造を形成することが現実的であり、裏面 AM を用いたアライメント法の確立はいずれの作製方法にも重要な要素技術となる。



図Ⅲ. 2. 4. 1-77 2 段の MeV 注入により形成した SJ 構造の断面 SEM 像

(c) デバイスシミュレーション

SiC-SJ 構造デバイスでの設計指針を得るため、デバイスシミュレーション (TCAD) による検討を行った。まずは、pn カラム構造の幅(d)と最適濃度(N_{d_opt})の関係について、図Ⅲ.2.4.1-78(a)の構造モデルを用いて調べた。ここでの最適濃度とは、pn 接合部が絶縁破壊電界(E_c)に達した際にドリフト層が完全空乏化する濃度であり、式(2)はそのときの N_{d_opt} と d の関係を表す。図Ⅲ.2.4.1-78(a)のモデルでは SJ 構造上部に p+領域 (青) を設け、更に SJ 構造下端には電界集中を緩和するためのバッファ層 (2 μm) を加えている。バッファ層の濃度は pn ピラー構造の n 型領域 (橙) と同じである (薄い青が SJ 構造の p 型領域)。図中では省略しているが基板には 300 μm の n+SiC 層 (赤) があり、計算では上部電極(p+側)を 0V として n+ 基板側の下部電極に正の電圧を印加している。

$$q \times N_{d_opt} \times d = \epsilon \times E_c \quad \dots \dots (2)$$

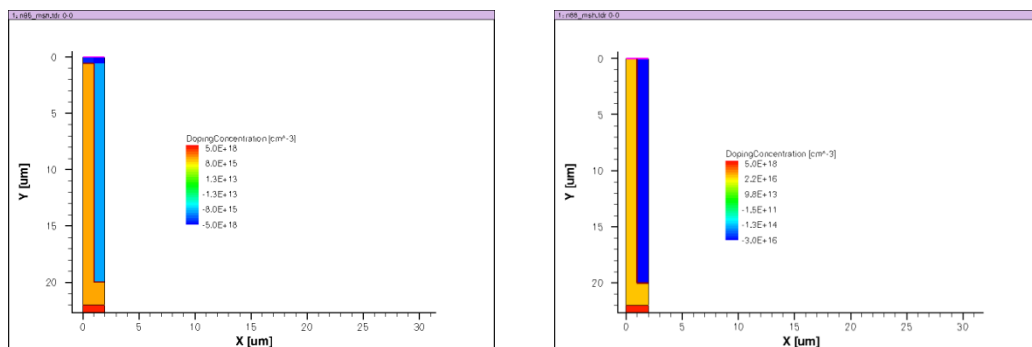
q: 1.6×10^{-19} [C]

$N_{d_opt}(= N_{a_opt})$: ドナー (アクセプター) 濃度 [cm⁻³]

d: pn カラム構造の幅 [cm]

ϵ : 誘電率 [F/cm]

E_c : 絶縁破壊電界強度 [V/cm]

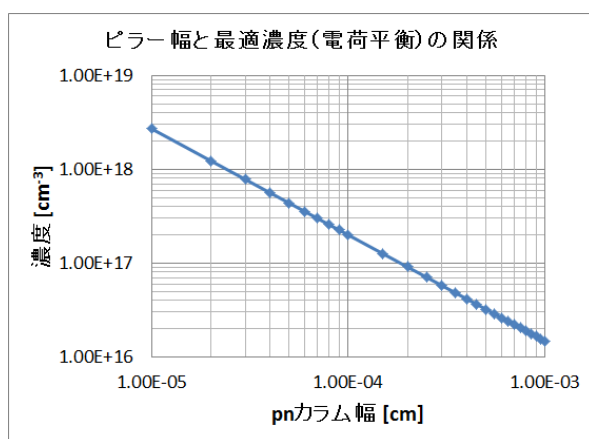


図Ⅲ. 2. 4. 1-78 デバイスシミュレーション構造モデル

(a) 耐圧計算、(b) オン抵抗計算

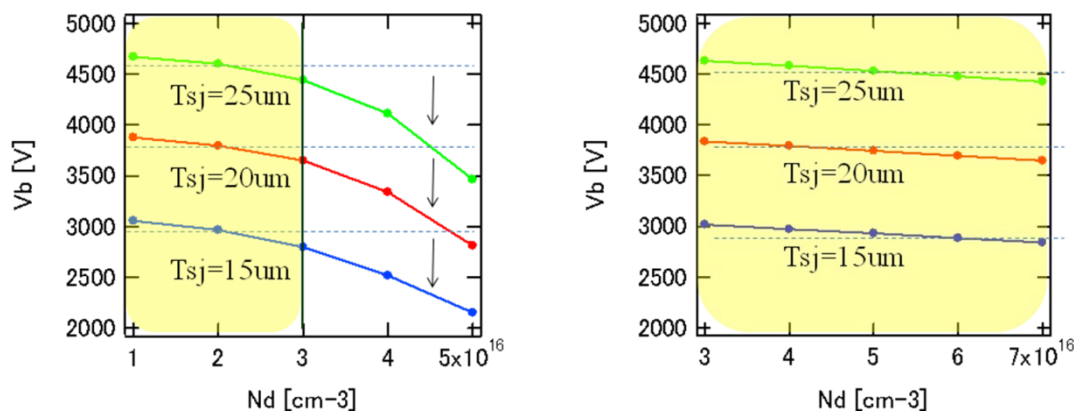
図Ⅲ.2.4.1-79はSiCでの不純物濃度と E_c の関係を式(2)に代入し、SiC-SJ構造における d と N_{d_opt} の関係を求めた結果である（n型とp型の濃度は同じ($N_d=N_a$)と仮定）。図よりpnカラム幅の減少に伴い N_{d_opt} は単調に増加し、微細化するほど高濃度化が可能になることが分かる。ただし、実際にはSJ構造の形成上の問題（トレンチ加工精度、ドーパントの拡散、アライメント精度など）からカラム幅は制限を受ける。例えば現実的なカラム幅として1~5 μm を考えると、 $N_{d_opt}=2.0\times 10^{17}\sim 3.2\times 10^{16}\text{cm}^{-3}$ となる。一方SJ構造における耐圧(V_{bd})は、次に示すようにカラム幅に依らずSJ構造の厚み(= l_y)によって設計することができる。

ここではまず $Q_n=Q_p$ (Q_n :n領域の電荷量、 Q_p :p領域の電荷量)の場合について、図Ⅲ.2.4.1-78(a)と同じ構造モデルを用いて耐圧計算を行った。TCADでは N_d をパラメータとし、 N_{d_opt} 以外の濃度での耐圧計算も行っている。図Ⅲ.2.4.1-80はそれぞれ(a) $d=5\mu\text{m}$ と(b) $2\mu\text{m}$ でSJ構造の厚み(= T_{sj})を15, 20, 25 μm と変化させたときの V_{bd} と N_d の関係である。 $d=5\mu\text{m}$ と $2\mu\text{m}$ での N_{d_opt} は式(2)より、それぞれ $3.2\times 10^{16}\text{cm}^{-3}$ と $9.1\times 10^{16}\text{cm}^{-3}$ となる。



図Ⅲ.2.4.1-79 pnカラム幅(= d)と濃度(= N_{d_opt})の関係

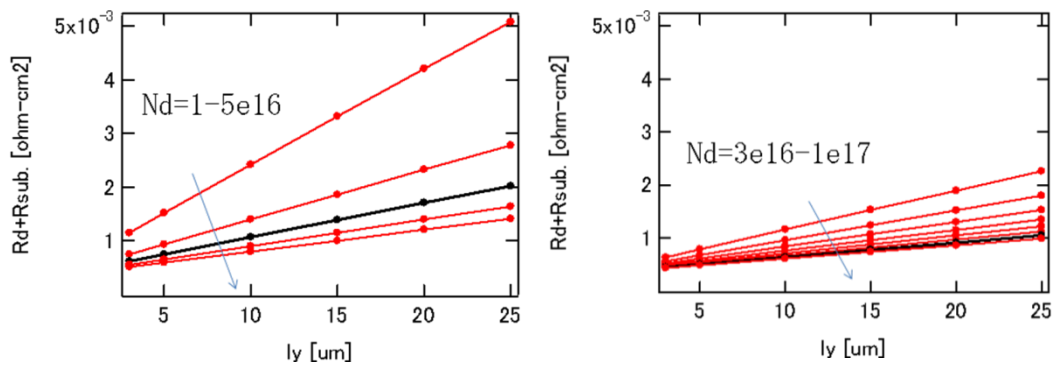
いずれのカラム幅でも、黄色で示した濃度領域 ($N_d < N_{d,opt}$) では T_{sj} が $5\ \mu\text{m}$ 厚くなるごとに $800\ \text{V}$ 程度耐圧が向上しており、 T_{sj} による耐圧設計が可能であることが TCAD の結果からも確認できる。同じ T_{sj} で V_{bd} の濃度依存性に注目すると、 $N_d < N_{d,opt}$ での濃度変化に対する V_{bd} の変化は僅かであるが、 $N_{d,opt}$ を超える濃度では V_{bd} が大きく低下している (図Ⅲ.2.4.1-80 (a)参照)。 $d=2\ \mu\text{m}$ の場合には、横軸の $N_d=3\cdot 7\times 10^{16}\text{cm}^{-3}$ が全て $N_d < N_{d,opt}$ の領域になるため、高濃度でも V_{bd} はほぼ



図Ⅲ.2.4.1-80 濃度と耐圧の関係(a) $d=5\ \mu\text{m}$, (b) $2\ \mu\text{m}$ (黄色領域が $N_d < N_{d,opt}$)

一定で高い値を維持する。これは $N_d < N_{d,opt}$ の場合、SJ 構造の pn 接合部の電界が E_c よりも低い電界でドリフト層を空乏化させ、SJ 構造内の電界分布が一様になるためと考えられる (図Ⅲ.2.4.1-80(b))。

次に、図Ⅲ.2.4.1-78(b)の構造モデル (青 : p 型領域、橙 : n 型領域、赤 : n^+ 領域) を用いて、特性オン抵抗 (R_{onA}) の計算を行った。耐圧計算モデルと同様に SJ 構造下部にはバッファ層を設け、構造モデルの上端、下端をオーミック電極として電圧-電流特性から抵抗を算出した。したがって、ここでの R_{onA} はドリフト抵抗と基板抵抗 (厚さ : $300\ \mu\text{m}$, 濃度 : $5 \times 10^{18}\ \text{cm}^{-3}$) を足しあわせたものとなる。図Ⅲ.2.4.1-81 に $d=5\ \mu\text{m}$ と $2\ \mu\text{m}$ の l_y と R_{onA} の関係をそれぞれ示す。図中の黒線はそれぞれのカラム幅における $N_d = N_{d,opt}$ の結果である。いずれのカラム幅でも濃度の増加に伴い R_{onA} は単調に減少することが分かる。例えば同じ $N_d=3 \times 10^{16}\ \text{cm}^{-3}$ と $l_y=25\ \mu\text{m}$ で $d=5\ \mu\text{m}$ と $2\ \mu\text{m}$ を比較すると、 $d=5\ \mu\text{m}$ では R_{onA} は $2.0\ \text{m}\Omega\ \text{cm}^2$ 、 $d=2\ \mu\text{m}$ では $2.2\ \text{m}\Omega\ \text{cm}^2$ と $d=5\ \mu\text{m}$ の方が低い R_{onA} を示す。これは $d=2\ \mu\text{m}$ では電流経路が狭くなるためと考えられる。上述したように、 $d=5\ \mu\text{m}$ で N_d を $3 \times 10^{16}\ \text{cm}^{-3}$ に設計すると、仮に濃度が高濃度側にずれた場合に大きく耐圧が低下する。例えば 30% の濃度マージンを考慮すると、実際には $N_d=2 \times 10^{16}\ \text{cm}^{-3}$ 程度に設計する必要がある。一方 $d=2\ \mu\text{m}$ では $N_{d,opt}$ が $9 \times 10^{16}\ \text{cm}^{-3}$ と大きいので、濃度を $5 \times 10^{16}\ \text{cm}^{-3}$ とした場合でも濃度のずれに対して耐圧変化が小さく、設計マージンが大きく

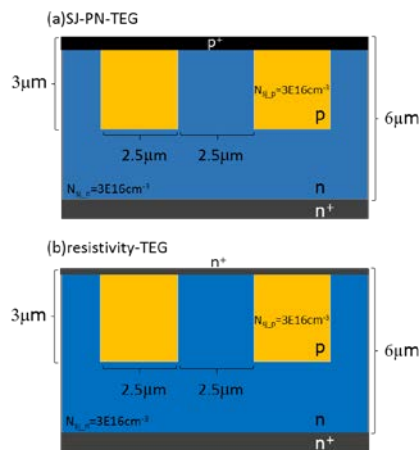


図Ⅲ. 2. 4. 1-81 SJ 膜厚 (l_y) と R_{onA} の関係
 (a) $d=5 \mu\text{m}$, (b) $2 \mu\text{m}$ (N_d は $1e16$ ステップで増加)

なる。 $d=5 \mu\text{m}$, $l_y=20 \mu\text{m}$, $N_d=2 \times 10^{16} \text{cm}^{-3}$ と $d=2 \mu\text{m}$, $l_y=20 \mu\text{m}$, $N_d=5 \times 10^{16} \text{cm}^{-3}$ で R_{onA} を比較した場合、耐圧はどちらも 3.7 kV 以上となるが、 R_{onA} は $d=2 \mu\text{m}$ が $5 \mu\text{m}$ およそ半分となる。

以上の結果より、コラム幅を微細化して N_{d_opt} を高くすることが、低 R_{onA} と耐圧設計マージンを両立するために有効であることが示唆された。SJ 構造形成の観点からは、微細幅 (かつ深い) トレンチ形成およびその埋め戻しエピ成長技術、コラム構造の繋ぎ目のアライメント精度向上などが重要な要素技術になると考えられる。

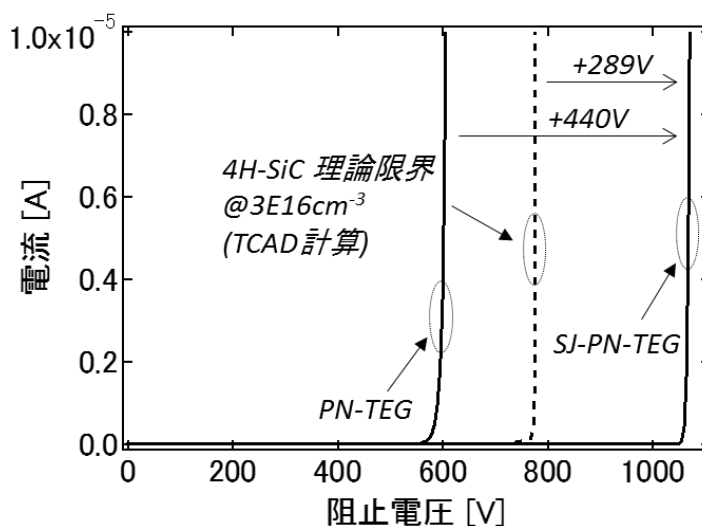
(d) SJ 評価素子 (SJ-TEG) による電氣的評価



図Ⅲ. 2. 4. 1-82 (a) 耐圧評価用 SJ-PN-TEG、
 (b) ドリフト抵抗評価用 resistivity-TEG

以上のような要素検討・要素作製技術を背景に、マルチエピ法によりドリフト層に PN ピラー構造を持つ SJ 評価素子 (SJ-TEG) を作製した。本研究では耐圧評価

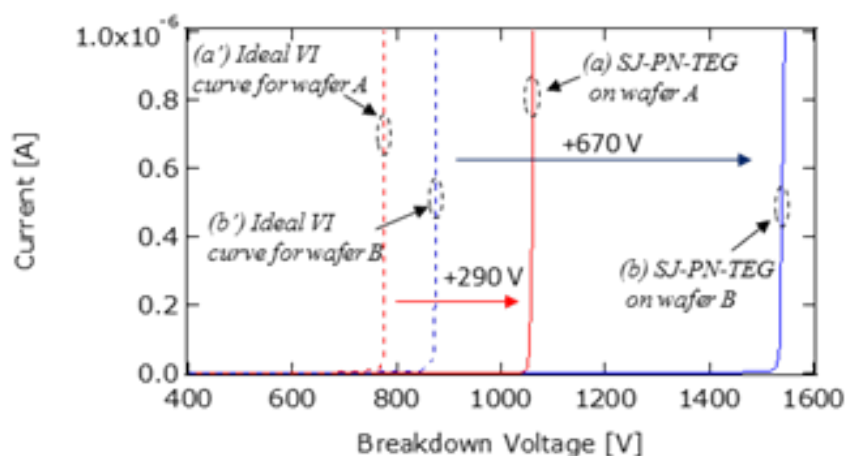
とドリフト抵抗 (R_{drift}) 評価用に 2 つのタイプの TEG を作製した。耐圧評価には 図Ⅲ.2.4.1-82 (a) PN 接合型の TEG (SJ-PN-TEG)、(b) オン抵抗評価にはドリフト層に PN ピラー構造をもつ単純な抵抗体の構造 (resistivity-TEG) を用い、それぞれ IV 特性を評価した。比較のため、ドリフト層に PN ピラー構造を持たない通常構造 (以下、PN-TEG) を同一ウエハ上に作製し、耐圧に関して SJ-TEG との比較を行った。第 1 次試作においては簡便なプロセスで SiC 半導体における SJ 構造の導入効果を検証するため、n 型のエピ膜に 1 回の Al イオン注入を行って SJ 構造を形成した。TEG 試作に用いたウエハのエピ膜厚、濃度はそれぞれ $6.0 \mu\text{m}$ 、 $3.1 \times 10^{16} \text{cm}^{-3}$ である。Al のイオン注入は最大 7 MeV の注入エネルギーで、ボックスプロファイルを形成した。7 MeV での注入深さは $3 \mu\text{m}$ 程度であり、ドリフト層の約半分が SJ 構造に対応する。PN ピラーの周期は $5 \mu\text{m}$ で p 型、n 型それぞれのピラー幅 ($=d$) は等間隔 ($d=2.5 \mu\text{m}$) とした。上述したように SJ 構造ではピラー幅 d に応じてオン抵抗を最小とする濃度 ($N_{\text{sj_full_dep}}$ = 電界が絶縁破壊強度に達したときに SJ 領域が完全に空乏化する濃度) が変わり、 d が狭いほど $N_{\text{sj_full_dep}}$ は増加する ($2.5 \mu\text{m}$ のとき $N_{\text{sj_full_dep}}$ は $7 \times 10^{16} \text{cm}^{-3}$ と見積もられる。)。今回の試作ではプロセスマージンを考慮し、その半分以下の濃度で SJ 構造を設計した。終端構造には JTE (Junction Termination Extension) 構造を採用し、その形成条件は SJ-PN-TEG に最適化した。



図Ⅲ. 2. 4. 1-83 耐圧評価用素子 (SJ-PN-TEG) のブロッキング特性 1

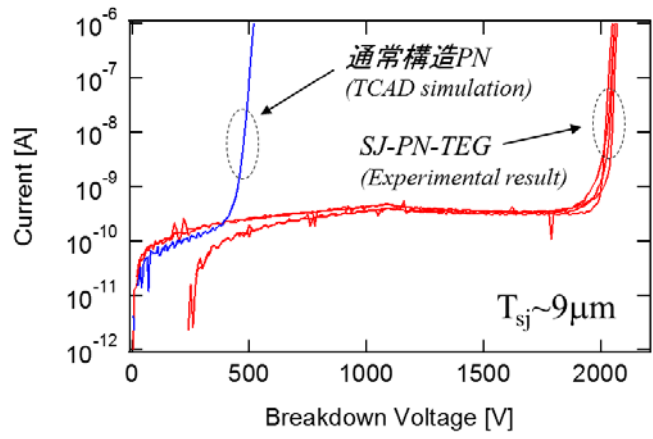
デバイスシミュレーション (TCAD) を用いて PN-TEG と SJ-PN-TEG の理想耐圧を計算した結果、それぞれ 776 V、1,035 V と見積もられた。図Ⅲ.2.4.1-83 に試作した PN-TEG および SJ-PN-TEG の測定結果および PN-TEG の TCAD 計算結果を示す。試作した PN-TEG と SJ-PN-TEG との耐圧はそれぞれ 595 V、1,065 V と

なり、SJ-PN-TEG の耐圧は通常構造に対して 440 V 高く、シミュレーションの結果ともよく一致した。一方で、PN-TEG の耐圧は 595 V と計算値を 181 V 下回った。これは、JTE の形成条件が SJ-PN-TEG に最適化されているため、終端部で耐圧が制限されたためと考えられる。Na=3x10¹⁶ cm⁻³での最大空乏層幅は 5.5 μm であり、さらにエピ膜厚を厚くしても通常構造の PN-TEG では耐圧増加はない。すなわち、本試作条件での理想耐圧が 776 V である。SJ-PN-TEG はこれに対して 289 V 耐圧が増加しており、これは SJ 構造の導入効果と結論できる。ドリフト抵抗の評価には resistivity-TEG の IV 特性を用いた。実際の IV 特性には R_{drift}に加え、基板抵抗 (R_{sub.}=0.59 mΩ·cm²) が含まれる。実測した IV 特性から電流密度 500 A/cm²における R_{drift} (+ R_{sub.}) は 0.88 mΩ·cm² と見積もられ、同構造に対する TCAD の計算結果 0.87 mΩ·cm² とよく一致することが確認された。



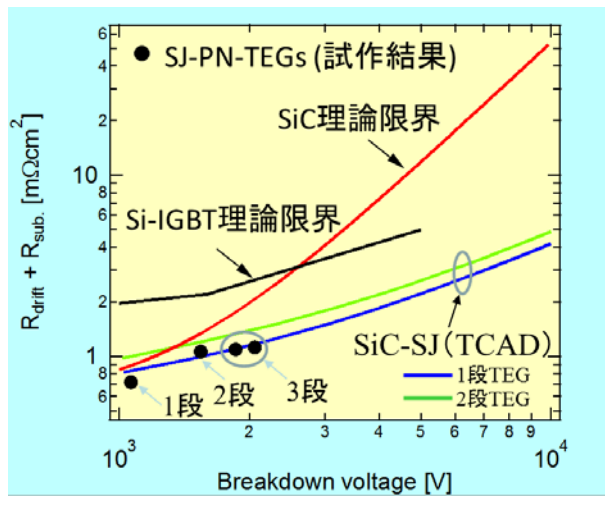
図Ⅲ. 2. 4. 1-84 耐圧評価用素子 (SJ-PN-TEG) のブロッキング特性 2

図Ⅲ.2.4.1-84 は 1 段での TEG 試作結果に加え、2 段のイオン注入により作製した SJ-PN-TEG および PN-TEG (TCAD シミュレーション) の IV 特性を加えたものである。赤と青の実線がそれぞれ 1 段と 2 段の注入で作製した SJ-PN-TEG の試作結果、破線が SJ 構造を持たない PN-TEG の TCAD による計算結果に対応する。図より 2 段で作製した SJ-PN-TEG の耐圧は 1,545 V まで増加していることが分かる。すなわち、注入回数を 1 段から 2 段に増加させることにより耐圧増分が 289 V から 670 V へと大きく増加することが確認された。このことは上述した裏面 AM を用いたアライメント法が正確に機能していることを示す。SJ 構造を持たない PN-TEG の特性が 1 段と 2 段で異なるのは使用したウエハの濃度の違いに起因し、2 段の SJ-PN-TEG 試作に用いたウエハの理想耐圧は 875 V となる。



図Ⅲ. 2. 4. 1-85 耐圧評価用素子 (SJ-PN-TEG) のブロッキング特性 3

図Ⅲ.2.4.1-85 は 3 段の MeV 注入により作製した SJ-PN-TEG (赤、4 素子) および同一ウエハ上に作製した PN-TEG (青) のブロッキング特性である (縦軸 LOG スケール)。耐圧は 2,060V と 2 段 MeV 注入によって形成した SJ 構造の更に 500 V 以上の耐圧増加が確認できた。また高エネルギー MeV 注入による SJ 構造の作製においては、イオン注入のダメージによりリーク電流の増大が懸念されたが、通常構造のリーク電流と同程度であることが確認された。



図Ⅲ. 2. 4. 1-86 ドリフト抵抗と耐圧のトレードオフ関係

図Ⅲ.2.4.1-86 は 1 段から 3 段までの SJ 評価素子の試作結果 (黒点) および TCAD の計算結果 (1 段と 2 段) を縦軸ドリフト抵抗、横軸耐圧としてプロットしたものである。参考として SiC と Si-IGBT の理論限界特性を合わせて示している。SJ 評価素子の試作結果は TCAD の予測値とよく一致しており、3 段までの SJ 素子が設計通りに作製できていることが確認できた。ここでは 3 段 SJ 評価素子の TCAD 計

算結果を示していないが、ベースとなる n 型エピ層の濃度が 1 段 SJ-TEG に近いことから、1 段でのシミュレーション結果に近い値を示したと考えられる。以上の結果から、**図Ⅲ.2.4.1-86** の計算結果に従って SJ 素子の試作が可能となれば、耐圧 3.3kV クラスの素子において $2 \text{ m}\Omega\cdot\text{cm}^2$ 以下のドリフト抵抗が実現されることが示された。

3) トレンチ埋込み法による SJ 構造形成の検討

Si における SJ 構造においてもトレンチ部のエピタキシャル成長による埋め戻し技術は用いられるが、SiC の場合、ウエハにオフ角が存在するためにトレンチの方向により成長の様式が異なること、高温成長のためトレンチ部が変形する、高耐圧化のためにはトレンチの深さが 10 数 μm に及ぶことなどの問題があり実現には至っていない。一方、トレンチ部への埋め込み技術としては深さ数 μm の浅い埋め込み層を用いた SIT や JFET が報告されており技術的な可能性は示されている^{[2], [3]}。そこでまず、深いトレンチ部への p 型エピタキシャル層埋め込みに必要な基本的な成長条件の探索を行った。また、トレンチ埋め込み領域の濃度分布を調べた。

トレンチ部の埋め込み実験には横型 Hot-Wall CVD 装置を使用した。原料ガスには SiC のエピタキシャル成長で一般に用いられる水素-シラン-プロパンの組み合わせを使用した。p 型層の形成にはドーパントとしてトリメチルアルミニウム (TMA) を使用した。実験では成長温度、プロパンとシランの流量比 (C/Si 比)、トレンチ幅とメサ幅をパラメータとして基本的な埋め込み条件の探索を行った。埋め込み領域の濃度分布は走査型広がり抵抗顕微鏡法 (SSRM ; Scanning Spread Resistance Microscopy) を用いて測定した。成長用基板としては n 型エピタキシャルウエハ (膜厚 $10 \mu\text{m}$ 、窒素濃度 10^{16} cm^{-3} 台) にラインアンドスペースのトレンチを形成したものをを用いた。トレンチの深さは $6\sim 15 \mu\text{m}$ 、トレンチ/メサの幅は $L/S=2/2\sim 9/9 \mu\text{m}$ のものを使用した。ウエハは [11-20] 方向に 4 度オフしたのものを使用しラインアンドスペースの向きは [1-100] 方向とした。

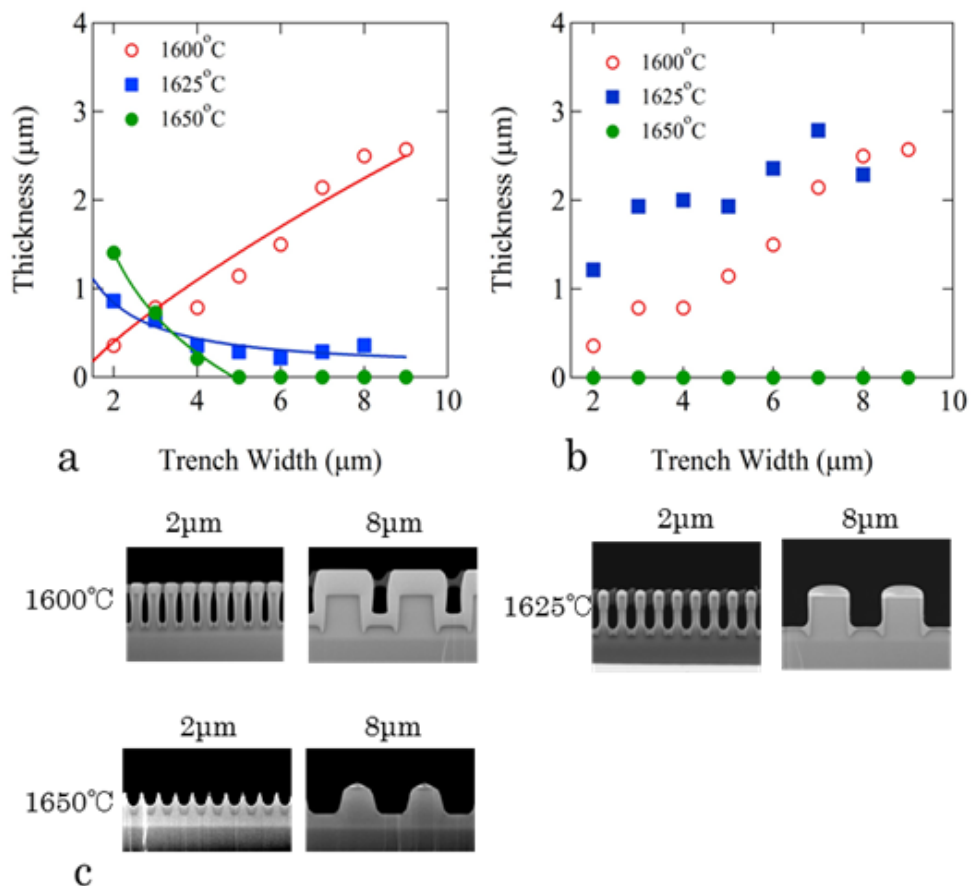
(a) 成長温度、メサ幅、C/Si 比の影響

図Ⅲ.2.4.1-87(a) に基板温度を変えた時のトレンチ底部からの成長量とトレンチ幅の関係を示す。トレンチ深さは $7 \mu\text{m}$ の試料を用いた。図からわかるようにトレンチ幅に対するトレンチ底部の成長量が基板温度に対して変化している。基板温度が $1600 \text{ }^\circ\text{C}$ ではトレンチ幅が狭い場合はトレンチ底部からの成長が少ない半面、トレンチ幅が広がるとトレンチ底部からの成長量は多くなることがわかる。一方、基板温度が $1625 \text{ }^\circ\text{C}$ 、 $1650 \text{ }^\circ\text{C}$ と基板温度が高温になるに従いトレンチ幅の狭い方がトレンチ底部の成長量が多くなり、トレンチ幅が広がるに従い成長量は減少している。一方、トレンチ表面の成長量は**図Ⅲ.2.4.1-87(b)**からわかるように $1625 \text{ }^\circ\text{C}$ 以下では基板温度に関係なく、トレンチ幅が狭いほど少なくなることがわかる。また、

1650 °C ではトレンチ表面にはほとんど成長していないことがわかる。このようなトレンチの埋め込み成長ではトレンチ底部の成長量(D)は以下の式で表わすことが可能である^[4]。

$$D = a\Omega + b/L \quad \dots \dots (1)$$

ここで Ω はトレンチ部の立体角、L はトレンチ幅、a、b は Fitting パラメータである。式(1)の第1項は原料ガスが気相中からトレンチ底部へ直接供給される量に依存する項、すなわち通常のエピタキシャル成長のモード、第2項は表面拡散により原料ガスがトレンチ表面から底部へ供給される成長モードの項である。式(1)で実験結果をフィッティングした結果を図Ⅲ.2.4.1-87(a)に実線で示す。いずれも良い一致を示している。基板温度が 1600 °C の場合、フィッティングパラメータは $a=2.7$ 、 $b=-0.4$ が得られ、トレンチ底部の成長が気相中からの原料ガス供給のみで起きていることがわかる。そのため、トレンチ幅が広がると原料ガスのトレンチ底部への供給量の増加するためトレンチ底部の成長量が増加する。1625 °C では $a=0.04$ 、

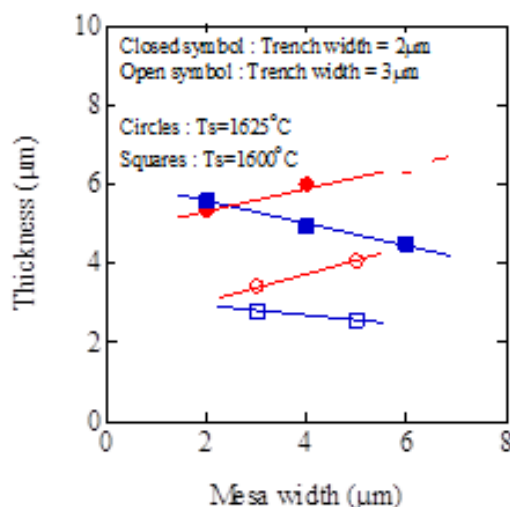


図Ⅲ. 2. 4. 1-87 トレンチ埋め込み成長に対する基板温度の影響

- (a) トレンチ底部の成長量 vs トレンチ幅
- (b) トレンチ表面の成長量 vs トレンチ幅
- (c) 断面 SEM 像

$b=1.7$ となり表面拡散の影響が支配的となっている。 $1650\text{ }^{\circ}\text{C}$ では $a=-1.1$ 、 $b=3.4$ となり、表面拡散の影響がより強くなりながら、 a がマイナスとなることから気相中からトレンチ底部への原料ガス供給が成長に寄与していないと考えられる。これはトレンチ幅が広い場合トレンチ底部の成長が起きていないことから明らかで、 $1650\text{ }^{\circ}\text{C}$ の成長においてはトレンチ表面にも成長が起きていないことから水素エッチングの影響と考えられる。以上の結果からトレンチ幅が狭い場合は、表面拡散によるトレンチ底部への原料供給が支配的な高温での成長がトレンチ埋め込みには有効であり、水素によるエッチングの効果を考慮することでトレンチ表面での成長を抑制、ボイド形成のリスク無しにトレンチを埋め込むことが可能と考えられる。一方、トレンチ幅が広い場合は気相中からトレンチ底部への原料ガス供給が支配的な低温での成長が有効であることがわかった。しかしながら、この場合はトレンチ底部と同時にトレンチ表面も成長するために閉塞によるボイド形成の可能性が考えられる。

図Ⅲ.2.4.1-88 にトレンチ幅が一定でメサ幅が異なる試料におけるトレンチの埋め込み量を示す。成長温度が $1625\text{ }^{\circ}\text{C}$ の場合、メサ幅が広いほどトレンチ部の埋め込み量が増加しておりメサ部がトレンチ部へ拡散原子の供給元になっていることが判る。一方、 $1600\text{ }^{\circ}\text{C}$ の場合、表面拡散が支配的ではないため、トレンチ部へ供給されるべき原子がメサ部に堆積、成長するためメサ部の幅が広いほどトレンチ部の埋め込みが阻害される。図Ⅲ.2.4.1-89(a)に C/Si 比を変化させたときのトレンチ底部の成長量を示す。データのばらつきはあるものの C/Si 比の大きい方がトレンチ底部の成長量が多く、埋め込みには有利と考えられる。一方、トレンチ表面の成長量 (図Ⅲ.2.4.1-89(b)) はトレンチ底部同様 C/Si 比の大きい方が成長量も大きくなっている。断面 SEM による形状観察 (図Ⅲ.2.4.1-89(c)) からは C/Si 比が高い場合、トレンチ表面の成長量が多いながらもその形状は元々の形状を変えることなく垂



図Ⅲ. 2. 4. 1-88 トレンチ埋め込み成長量に対するメサ幅の影響

直方向にのみ成長しており、トレンチ閉塞のリスクは少ないと思われる。しかし図 III.2.4.1-89(a),(b)からわかるように C/Si 比が大きい場合はトレンチ底部の成長量に対してトレンチ表面の成長量は 2 倍以上になる。その結果、このような条件では元々

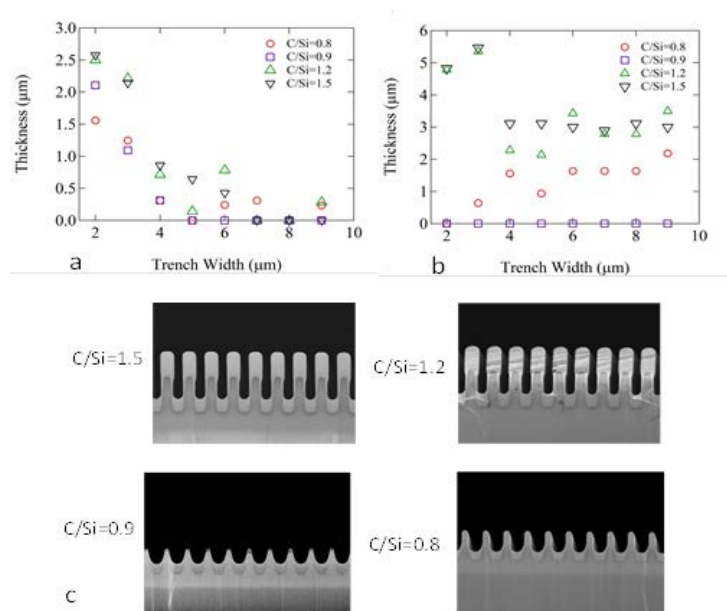


図 III. 2. 4. 1-89 トレンチ埋め込み成長に対する C/Si 比の影響

(a) トレンチ底部の成長量 vs トレンチ幅

(b) トレンチ表面の成長量 vs トレンチ幅

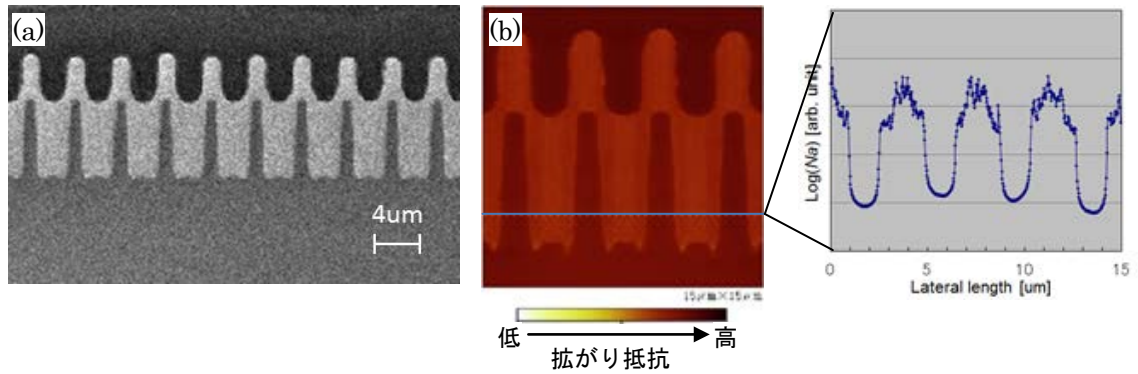
(c) 幅 2 μm のトレンチ断面 SEM 像

のトレンチを完全に埋め込んだ場合、表面には埋め込んだトレンチ深さの 2 倍以上のトレンチが埋め込み成長により形成されることになり、研磨などにより表面を平坦化させる際に欠けなどのリスクを伴うことになる。そのため埋め込み成長の条件としては表面成長量の少ない C/Si < 1 の条件の方が適していると考えられる。

(b) トレンチ埋込層の濃度分布

これまでの結果を使用して深さ 7 μm、幅 2 μm のトレンチに対して埋め込みを行った結果を図 III.2.4.1-90 に示す。ボイドを形成させることなくトレンチを埋め込むことができた。この埋め込み領域に対して SSRM を用いて測定したトレンチ部の濃度分布を図 III.2.4.1-90(b) に示す。図からわかるように埋め込み領域の側壁近傍で側壁に沿って埋め込み方向に中央部と比べて濃淡の濃い領域が存在し、不純物濃度の薄い領域の生じていることが判った。SSRM の断面プロファイルからは側壁近傍と中央部での濃度差は約 4 倍と見積もられる。図 III.2.4.1-91 にトレンチ幅が 3 μm と

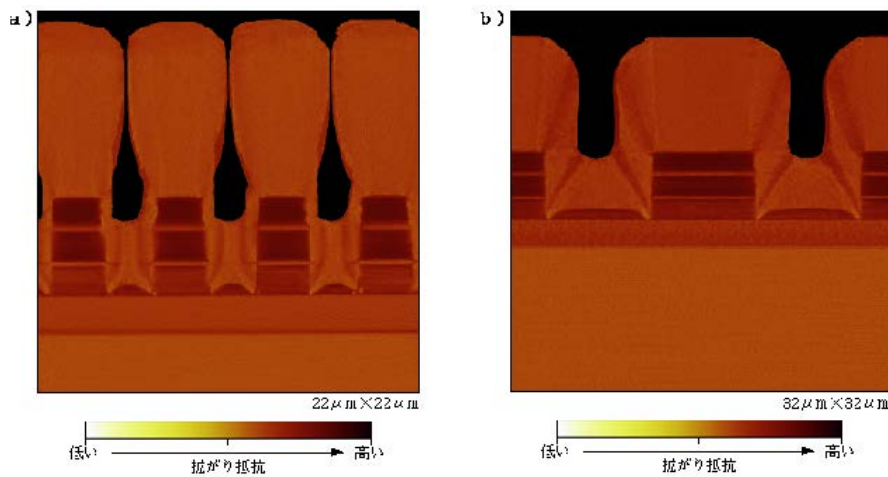
9 μm の試料において SSRM の測定を行った結果を示す。図Ⅲ.2.4.1-91(b)のトレン



図Ⅲ. 2. 4. 1-90 トレンチ埋め込み結果と埋め込み領域の濃度分布

(a) トレンチの断面 SEM 像

(b) SSRM によるトレンチ埋め込み領域の濃度プロファイル



図Ⅲ. 2. 4. 1-91 トレンチ幅が(a)3 μm と(b)9 μm 試料の SSRM 像

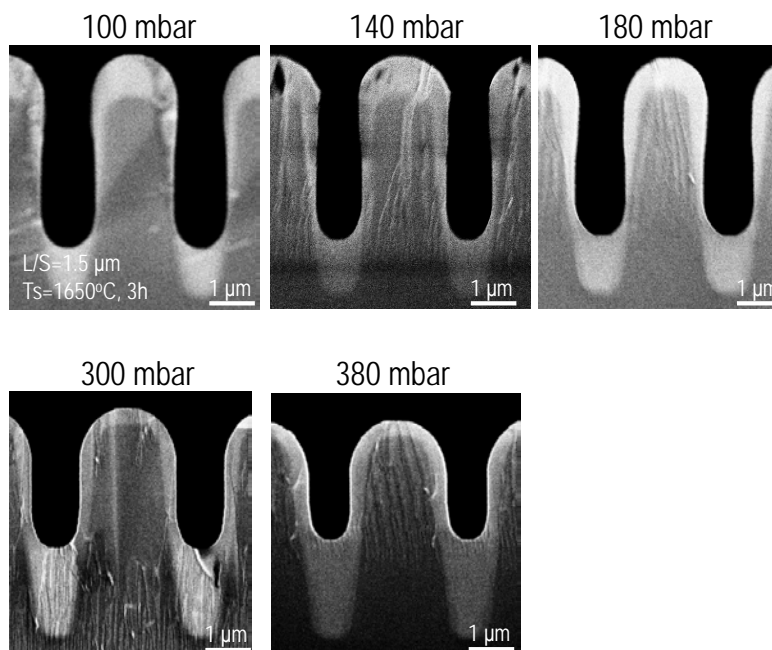
チ幅が 2 μm の試料と比較すると濃淡の濃い領域、すなわち濃度の薄い部分が埋め込みに伴いトレンチ側壁から離れた領域に形成されている。3 μm と 9 μm の比較においてもトレンチ幅が広いほど濃度の薄い領域がトレンチ中央部に伸びている。これはトレンチ底からの成長 (C 面成長) と側壁からの成長 (a 面成長) の競合によりその界面で濃度が薄くなっているものと考えられる。このことから、側壁から a 面成長を押さえてトレンチ底からの成長を支配的にすることがトレンチ埋め込み領域の濃度均一性を確保する上で重要であることが判った。

(c) メサ上部の成長の抑制

これまで述べてきたように高温成長は表面拡散を促進させ、メサ部の成長を抑制しながらトレンチ埋め込みが可能であるが、高温による強い水素エッチング効果によりトレンチ形状が変化してしまう。そこで温度以外の成長パラメータによりメサ部の成長抑制を試みたところ、成長圧力を変化させることでメサ部の成長を抑制しながら水素エッチングによるトレンチ形状の変化を抑制することが可能であることが明らかになった。

図Ⅲ.2.4.1-92は、成長圧力を100 mbarから380 mbarまで変化させたときの埋め込み後の断面SEM写真である。圧力が100 mbarと低い場合、SEM写真からはトレンチ底とメサ部の成長がほぼ同じ程度であることが見て取れる。また、トレンチ側壁においては圧力が100 mbarと低い場合、メサ端部の成長量に比べて深さの1/2前後で側壁にはほとんど成長が起きていない。圧力を上げるに従い、メサ部の成長が減少しながらトレンチ底の成長が増加している。加えてメサ端部の成長量と側壁の成長量がほぼ等しくなり、成長中の側壁はきれいなU字になっており閉塞の可能性の小さいことがわかる。

本結果からはより高い成長圧力において、さらなる埋め込み速度の向上が期待できるが、成長圧力は均一性にも影響をあたえるため、あまりに高い成長圧力では大面積ウエハ全面に均一に埋め込むことが困難になってしまう可能性がある。

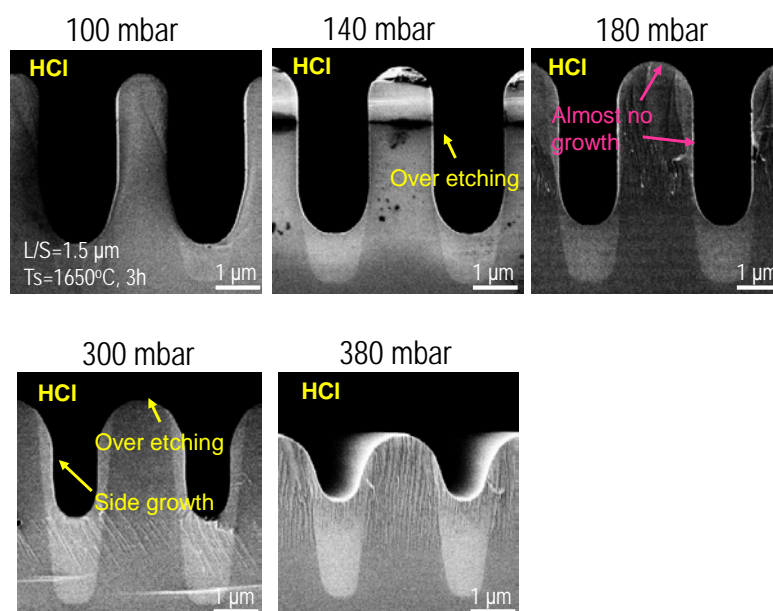


図Ⅲ.2.4.1-92 トレンチ幅: 1.5 μm、メサ幅: 1.5 μm のトレンチの断面 SEM 像

(d) Cl 系ガスの添加

図Ⅲ.2.4.1-92 から判るように、メサ部の成長量は圧力に対して 300mbar 以上で飽和傾向を示し、圧力の制御だけではメサ部の成長を完全に抑えることはできない。このことは、トレンチ底の成長速度を増加させるために投入原料を増加させると、メサ部の成長速度も投入原料の増加に伴い増加することを意味する。

そこでエッチング作用のある HCl ガスを添加し、その効果を検討した。HCl ガスは Si に対して強いエッチング作用を示すことはよく知られており、Si のエピタキシャル膜成長用 CVD 装置等では HCl ガスによる炉内のクリーニングに使用されている。一方、SiC に対する HCl のエッチング作用は Si に比べると非常に弱いことが知られている。



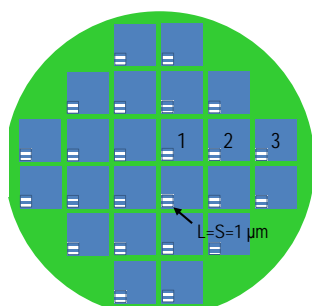
図Ⅲ.2.4.1-93 トレンチ幅: 1.5 μm、メサ幅: 1.5 μm のトレンチの断面 SEM 像

図Ⅲ.2.4.1-93 に HCl ガスを添加しながら成長圧力を 100 mbar から 380 mbar まで変化させたときの埋め込み後の断面 SEM 写真である。成長圧力が低い場合、HCl を添加することによりトレンチ側壁がエッチングされ、トレンチ幅が広がっていることがわかる。このトレンチ側壁のエッチングは成長圧力が高くなるに従い減少し、300 mbar 以上ではトレンチ側壁にも成長していることが図Ⅲ.2.4.1-93 から見て取れる。一方、成長圧力が 180 mbar においてトレンチ側壁はエッチングと成長がバランスし、成長もエッチングも起きていない状態であることがわかった。また、メサ部に置いては HCl を 100 sccm 添加することでどの成長圧力条件でも成長の起きていないことがわかる。このことは HCl を添加することによりトレンチ底部は成長する一方でメサ部はエッチングにより成長を抑制できる、すなわち選択成長が可能であることを意味している。この結果はさらなる深いトレンチの埋め込みに対し

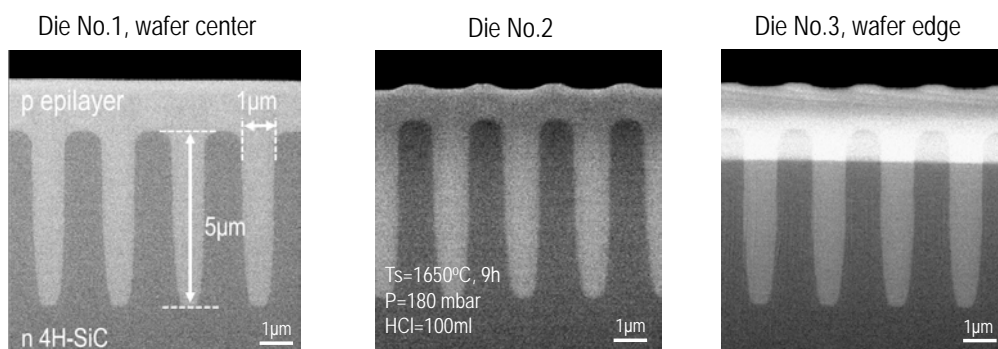
て閉塞のリスクを最小にできることを意味している。

HCl 添加の効果を利用して 3 インチウエハ全面で埋め込んだ結果を図Ⅲ.2.4.1-94 に示す。本実験で用いた CVD 装置はウエハが自転しているため図Ⅲ.2.4.1-94(a) に示すようにウエハ中心、1/2R、ウエハエッジの 3 か所を評価した。図Ⅲ.2.4.1-94(b) に示す断面 SEM 像からいずれの箇所においてもトレンチが p 型層できれいに埋め込まれていることがわかる。この結果から、3 インチウエハ全面に形成された深さ 5 μm のトレンチを p 型層で埋め込むことが可能な技術を開発した。

Die arrangement on 3" wafer



(a)



(b)

図Ⅲ.2.4.1-94 3 インチウエハ全面での埋め込み結果

(a) 3 インチウエハ内のトレンチ Die 配置。(b) トレンチ埋め込み後の断面 SEM 像

(4) まとめ

プレーナ型 SiC-MOSFET 開発では、耐圧 3 kV 領域に応用できる低オン抵抗と高信頼性を両立した構造設計及びデバイス試作を行った。シミュレーション検討で、C 面上にチャネルを形成した上で、CSL 構造を適用することで $9.9 \text{ m}\Omega \cdot \text{cm}^2$ まで特性オン抵抗を低減することが示唆された。また、デバイス試作を実施した結果、標準構造のデバイスにおいて、 R_{onA} は $28.9 \text{ m}\Omega \cdot \text{cm}^2$ であったのに対して、CSL 構造付きのデバイスでは R_{onA} は $14.6 \text{ m}\Omega \cdot \text{cm}^2$ とオン抵抗を大きく低減できることがわかった。

トレンチ型 SiC-MOSFET 開発では、3.3 kV 耐圧素子において、深い p ベース領域を有する構造でオン抵抗とブレイクダウン時の酸化膜電界強度の低減を両立できることをシミュレーションにより明らかにし、実際に試作した結果、耐圧 3,800 V、特性オン抵抗 $8.3 \text{ m}\Omega \cdot \text{cm}^2$ という極めて優れた特性を有するトレンチ型 MOSFET の試作に成功した。ゲートトレンチの形成条件、ゲート酸化膜の形成条件、耐圧構造等の要素技術を最適化することで、上記の特性を実現することが可能となった。

SJ デバイスの開発に向け、デバイスシミュレーションを用いた SJ ドリフト層の設計指針の検討を行い濃度設計指針等のプロセスマージンを確保するための対応策を見出した。試作においては、マルチエピタキシャル法で、3 段のエピ成長とイオン注入の繰返しにより耐圧 2kV 以上の SiC-SJ 素子を作製し、同耐圧の SiC 理論限界に対して 45% のドリフト抵抗低減を実証することに成功した。一方、トレンチ埋込み法では深さ $7.3 \mu\text{m}$ のトレンチ埋込に成功し、更に塩素導入により深さ $10 \mu\text{m}$ 以上のトレンチ埋込への対応についてもその実現手段を見出した。

1) 目標の達成度

「必要な各種要素技術を高度化し、耐圧：3kV 以上で特性オン抵抗： $15 \text{ m}\Omega \cdot \text{cm}^2$ 以下の高耐圧 SiC-MOSFET を実現する。」という最終目標に対し、高チャネル移動度と高信頼性を兼ね備えたゲート酸化膜形成技術(プレーナ、トレンチ共通)、CSL 層導入と目標耐圧を両立するための終端構造設計(プレーナ)、ゲート酸化膜への電界集中を緩和するためのトレンチ形成技術(トレンチ)、SJ 構造形成技術等、デバイスシミュレーションにより理想化したデバイス構造、つまりは理想的なデバイス特性を実現するための各種要素プロセス技術を開発した。これらの技術を活用することにより、トレンチ型 MOSFET において、耐圧 3,800 V、特性オン抵抗 $8.3 \text{ m}\Omega \cdot \text{cm}^2$ という、当初目標を大幅に超える特性を実現したことは極めて大きな成果であると考えている。

SJ 構造形成技術の開発は、ドリフト層の抵抗を削減して究極の低オン抵抗を目指す構造として、技術的ハードルが高いが将来必要になる技術と位置づけて要素技術開発に取り組んだもので、「耐圧 2kV 以上で SiC 理論限界を超えるドリフト

抵抗を実現する」という自主設定目標を設定した。これ対し、耐圧 2060V、ドリフト抵抗 $1.12\text{m}\Omega\text{cm}^2$ (SiC 理論限界のドリフト層抵抗を 45%低減) を達成した。(パワーデバイス分野において権威ある国際会議である 26th International Symposium on Power Semiconductor Devices & IC's(2014.6)において Best Paper Award を受賞した)

2) 成果の意義

例えば、高チャネル移動度と高信頼性を兼ね備えたゲート酸化膜形成技術は、本事業で目標としている 3~5 kV 耐圧 MOSFET のみではなく、すべての電圧レンジで活用可能な共通技術であり、その波及効果は計り知れない。他の要素プロセス技術も含め、本研究計画では出来る限り単純化したプロセス技術開発を目指しており、実用化を強く意識した研究開発を行っている。オーソドックスなプロセス技術で作製できるプレーナ型 MOSFET において、素子設計を最適化することで 3 kV 以上の耐圧、 $10\text{m}\Omega\text{cm}^2$ 近い R_{onA} が実現可能であることをシミュレーション、及び実験から示せたことは、同耐圧の Si-IGBT との差別化という意味で極めて大きな成果である。ダブルトレンチ構造を用いたトレンチ型 MOSFET では、プレーナ型 MOSFET では達成不可能な $10\text{m}\Omega\text{cm}^2$ 以下の R_{onA} が実現可能であることをシミュレーション、及び実際の試作により明らかにした。また、素子構造として実現するためには極めてハードルが高いが、トレンチ型 MOSFET と SJ 構造とを組み合わせることで、3.3 kV 耐圧、 $2.5\text{m}\Omega\text{cm}^2$ という、SiC のユニポーラ限界をも超える、極限までの低オン抵抗化が可能であることを見出す事が出来た。試作で実証した耐圧 3,800 V、特性オン抵抗 $8.3\text{m}\Omega\text{cm}^2$ という特性は 3.3kV 耐圧クラス以上において世界最小オン抵抗であり、これは中高耐圧デバイスにおいてもトレンチ型 MOSFET によるオン抵抗低減効果が著しいことを証明した結果と言える。トレンチ型 MOSFET を 3 種類の異なる製法で完成させたことは、特性を実証したのみならず、量産化へのプロセスの柔軟性を示しており、今後の特性改善の可能性を示唆する結果と言える。また、目標値のオン抵抗のみならず、しきい値電圧、しきい値電圧安定性、長期信頼性という重要な特性に対しても、優れた特性を実現する要素プロセス開発に成功しており、3.3kV 耐圧クラスにおいて、低オン抵抗 MOSFET の実用化が大幅に前進したといえる。

本研究で試作した SJ 評価素子と同じ濃度設計で 3.3kV 耐圧の素子を作製した場合 (ドリフト層厚のみを長尺化した場合)、ドリフト抵抗は $1.8\text{m}\Omega\text{cm}^2$ (@耐圧 3.89kV) となることをシミュレーションで確認しており、上記デバイスの実現可能性を示した。SJ 構造形成技術として開発した高エネルギーイオン注入マスク形成技術と裏面アライメントマークを用いた露光技術は、マルチエピ法のみならず埋戻しエピ法における深いトレンチ形成や SJ 構造に整合した MOS 構造の形成技術にも必要な技術であり、今後の SJ 素子開発に重要な意義を持つ。

3) 知的財産権の取得

上記、トレンチ型 MOSFET と SJ 構造との組み合わせた素子構造に関する特許出願を行った。

4) 成果の普及

トレンチ型 MOSFET、及び SJ 構造に関する研究成果は、応用物理学会、SiC 及び関連ワイドギャップ半導体研究会等の国内学会のみでなく、ICSCRM (International Conference on SiC and Related Materials) 等の国際会議においても積極的に成果の普及を進めてきた。特に、先にも述べたがパワーデバイス分野において権威ある国際会議である 26th International Symposium on Power Semiconductor Devices & IC's(2014.6)における SJ に関する発表に対して Best Paper Award を受賞したことは特筆すべきことである。また、SJ デバイス開発は今後 SIP (戦略的イノベーション創造プログラム) において更なる展開を行っていく。

表Ⅲ. 2.4.1-16 特許、論文、外部発表等の件数 (内訳)

区分 年度	特許出願			論文		その他外部発表 (プレス発表等)
	国内	外国	PCT※出願	査読付き	その他	
H22FY	0 件	0 件	0 件	1 件	0 件	1 件
H23FY	1 件	0 件	0 件	0 件	0 件	1 件
H24FY	1 件	2 件	0 件	3 件	0 件	12 件
H25FY	1 件	0 件	0 件	5 件	0 件	12 件
H26FY	1 件	0 件	1 件	5 件	0 件	8 件

参考文献

- [1] T. Fujihira, Jpn. J. Appl. Phys. 36, (1997)6254.
- [2] Y. Tanaka, K. Yano, M. Okamoto, A. Takatsuka, K. Fukuda, M. Kazuga, K. Arai, T. Tatsuo, Mater. Sci. Forum, 527-529 1219 (2006).
- [3] R. K. Malhan, Y. Takeuchi, M. Kataoka, A.-P. Mihaila, S. J. Rashid, F. Ueda, and G. A. J. Amaratunga, Microelectron. Eng. 83, 107 (2006).
- [4] N. Sugiyama, Y. Takeuchi, M. Kataoka, A. Schoner, and R. K. Malhan, Mater. Sci. Forum, 600-603 171 (2009).

2.4.2 高耐圧大容量デバイス／変換器技術

本研究開発項目では、「耐圧：3kV以上、オン抵抗80mΩ以下（室温環境下）、定格出力電流密度100A/cm²以上の高耐圧SiC-MOSFETを開発し、当該デバイスを用いたMVA級電力変換器を試作して、その動作時の電力損失が同耐圧のSi電力変換器の50%以下であることを実証する。」を最終目標として研究開発を推進した。

まず、使用する高耐圧大電流素子の耐圧終端構造を最適化し、ショットキーバリアダイオード(SBD)に適用して3.3kV級高耐圧大電流SBDを実現した。次に、3.3kV級MOSFETの抵抗性分として大きな割合を占めるJFET抵抗成分をJFET領域のドーピング量を最適にすることにより低減し、耐圧とオン抵抗のトレードオフ関係を最適設計した。これと、先にSBDで実証した耐圧終端構造を組み合わせ、80mΩ以下の低オン抵抗MOSFETを実現した。

素子開発とリンクして、開発した高耐圧大容量素子を用いた大容量電力変換器を試作評価した。まず、ダイオードに開発した高耐圧大容量SiC-SBDを用い、スイッチング素子にSi-IGBTを用いたハイブリッドモジュールを試作し、ダイオードのリカバリー電流レスを実証した。次に、開発した高耐圧大容量SiC-SBDと高耐圧大容量SiC-MOSFETを用いて、基礎評価モジュールを試作した。1000A級の大電流を扱う変換器を組むためには、複数の素子を並列接続した多並列接続を用いるが、その際スイッチング時の分流アンバランスが最大の懸念点である。これに対し、基礎評価モジュールを用いて課題を抽出し、それを解決するための回路、実装技術を開発した。開発した技術を用い、分流アンバランスが無いことを検証した。最後に、開発した高耐圧大容量SBDとMOSFETを用いてMVA級のフルSiCモジュールを試作し、動作時の電力損失を評価して、同耐圧のSi電力変換器の50%以下であることを実証し、最終目標を達成した。

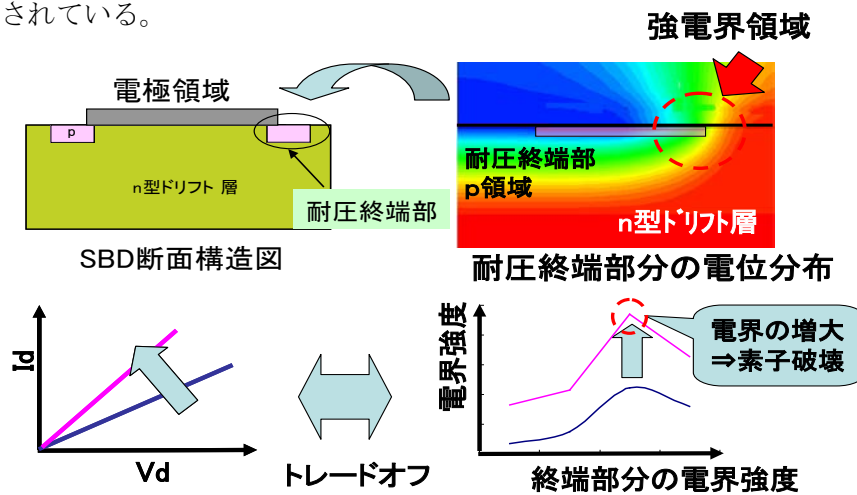
次項からは、本研究開発項目「高耐圧大容量デバイス/変換機技術」で実施した以下の項目について説明する。

- (1) 3.3kV 耐圧構造
- (2) 3.3kV 高耐圧大容量 SBD
- (3) 3.3kV 高耐圧大容量 MOSFET
 - 1) 基本構造
 - 2) MOSFET の低抵抗化技術 -JFET ドーピング-
 - 3) MOSFET セル構造最適化
 - 4) 大容量 MOSFET の特性評価
 - 5) ボディーダイオード通電特性
- (4) 高耐圧・大容量モジュール
 - 1) ハイブリッドモジュール

- 2) 高耐圧・大容量フル SiC モジュール
- (5) まとめ
 - 1) 目標の達成度
 - 2) 成果の意義
 - 3) 知的財産権の取得
 - 4) 成果の普及

(1) 3.3kV 耐圧構造

高耐圧低損失 SiC デバイスを実現するための課題について図Ⅲ.2.4.2-1 を用いて説明する。図Ⅲ.2.4.2-1 には、デバイスの断面形状（左上）、終端部分の電界分布（右上）、順方向の電圧電流特性（左下）及び終端部分の電界強度（右下）が示されている。



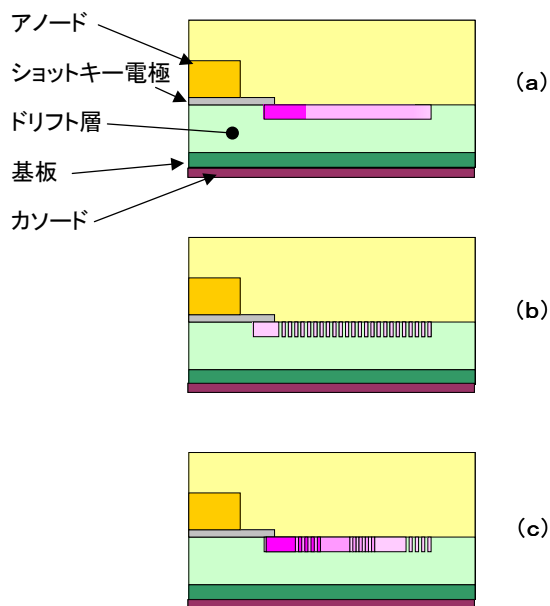
図Ⅲ. 2. 4. 2-1 高耐圧低抵抗デバイスの課題

SiC-MOSFET もしくは SBD は、Si-IGBT もしくは PN ダイオードと異なりユニポーラーデバイスであるため、デバイスの導通時の損失はドリフト層の不純物濃度に依存する。図Ⅲ.2.4.2-1 の左下図の赤線と青線が不純物濃度の高い場合と低い場合の電圧電流特性をそれぞれ示している。図のように不純物濃度の高い方が低抵抗特性を得ることが出来る。このため損失を低減するには不純物濃度を高くし素子の抵抗値を低減することが求められる。

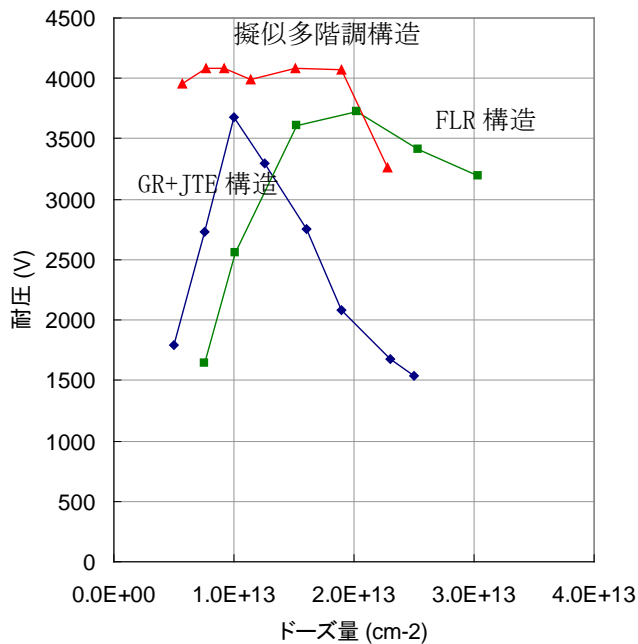
一方で、素子の耐圧特性を確保するためには、高電圧を印加した時の素子内部の電界強度を材料の破壊電界強度以下に抑制する必要がある。この素子内部の電界強度は不純物濃度に応じて大きくなる。また、図Ⅲ.2.4.2-1の右上に示されているように耐圧終端部で電界強度が最大値となる。図Ⅲ.2.4.2-1の右下に終端部近傍の電界強度分布を示している。図の赤線及び青線が不純物濃度の高い場合と低い場合をそれぞれ示している。図に表れている最大の電界強度をSiCの絶縁破壊電界強度以下に抑制することが必要であり、それによって許容される不純物濃度の上限値が定められることになる。

以上のように、素子の抵抗値と耐圧終端部の電界強度にはトレードオフの関係がある。SiCデバイスの低損失化（低抵抗化）と高耐圧化にはトレードオフ関係を改善し低抵抗と高耐圧を両立するための技術的なブレークスルーが求められる。

今回、デバイスシミュレータを用いて耐圧終端構造の設計を行い、従来のGR-JTE（Guard Ring + Junction Termination Extension）構造ないしはFLR（Field Limiting Ring）構造では達成できなかった低抵抗と高耐圧の両立を実現する新しい耐圧終端構造を見出した。図Ⅲ.2.4.2-2に検討した耐圧



図Ⅲ.2.4.2-2 耐圧終端構造図
 (a) GR+JTE 構造
 (b) FLR 構造
 (c) 擬似多階調構造



図Ⅲ.2.4.2-3 ドーズ量と耐圧特性

終端構造図を示す。(a)、(b)、(c)は、それぞれ従来型の GR+JTE 構造、FLR 構造及び今回の擬似多階調構造を示している。図中のピンク色部分が p 型不純物 (Al) を注入して形成する耐圧終端構造を示している。

GR+JTE 構造及び擬似多階調構造は、低濃度 n 型ドリフト層に Al イオン注入を 2 回行うことで形成している。特に今回の擬似多階調構造では、Al イオン注入を 2 回行うことにより低ドーズ領域と中ドーズ領域を形成すると共にその重ね合わさった部分で高ドーズ領域を形成している。このため、注入されたドーズ量の分布を細かく制御でき他の二つの耐圧終端構造 (GR+JTE と FLR 構造) より電界緩和効果を高めることが可能となる。

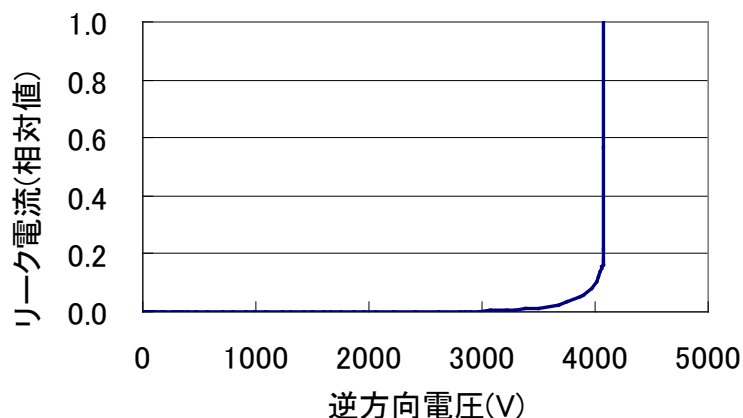
図Ⅲ.2.4.2-3 に各種耐圧終端構造のドーズ量と耐圧の関係を示している。横軸がドーズ量、縦軸が耐圧を示している。計算では n 型ドリフト層の不純物濃度を $3 \times 10^{15}/\text{cm}^3$ 、厚みを $30\mu\text{m}$ としている。

図に示されるように GR+JTE 構造 (菱形) では、ドーズ量が $1 \times 10^{13}/\text{cm}^2$ で耐圧の最大値を持ち、その値は 3.5kV 程度である。また、ドーズ量の変動に対して急激に耐圧が劣化する特性を持っており、プロセスのバラツキに対して裕度が少ないことが推測される。

FLR 構造では、GR+JTE 構造と異なりドーズ量の広い領域 (1×10^{15} から $2.5 \times 10^{13}/\text{cm}^2$) で安定な耐圧特性が得られているが最大値で 3.5kV 程度にとどま

っており、ウエハの不純物濃度のバラツキを考慮すると 3.3kV 耐圧デバイスの耐圧終端構造としては余裕のない構造となっている。

一方、擬似多階調構造においては、 $1 \times 10^{13}/\text{cm}^2$ から $2 \times 10^{13}/\text{cm}^2$ の幅広



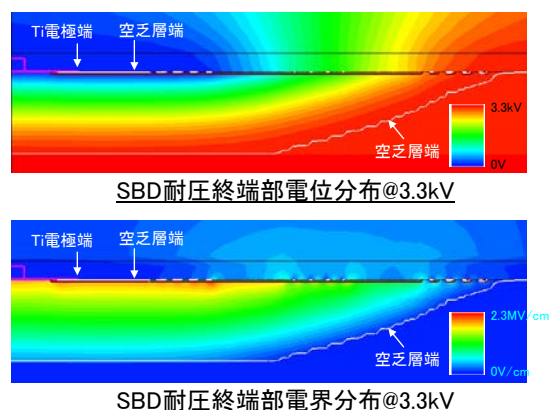
図Ⅲ.2.4.2-4 擬似多階調構造の耐圧特性

い領域で 4.0kV に近い耐圧が得られていることが分かる。

図Ⅲ.2.4.2-4 にシミュレーションで得られた擬似多階調構造の耐圧特性を示す。図に示されるように 3kV 近傍からトンネル電流が流れだし 4kV 近傍で降伏電流が発生している。

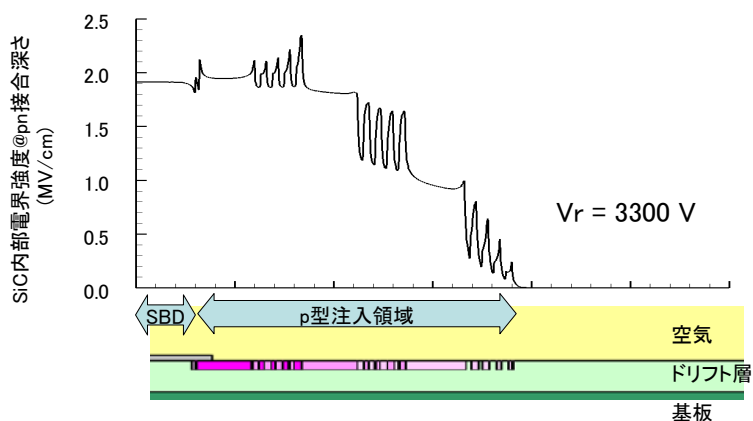
以上のように、従来型耐圧終端構造においては耐圧特性及びドーズ量依存性に課題があったが、擬似多階調構造においては、より優れた高耐圧特性が得られるとともに、ドーズ量変動に対してロバスト性を持っていることが分かる。

図Ⅲ.2.4.2-5 に上記擬似多階調耐圧終端構造を SBD に適用した際の耐圧シミュレーション結果を示している。図は耐圧終端部分の電位分布を示しており、図において左側がショットキー電極側、右側がチップ端部側である。ショットキー電極部と耐圧終端部の境界は、図中で「Ti 電極端」と示されているところにある。上図は電位分布を示しており、下図は電界分布を示している。図のように電位分布はなだらかに変化しており局所的な高電界領域が存在していないことわかる。また、3.3kV 印加時の空乏層の位置も合わせて図中に示している。



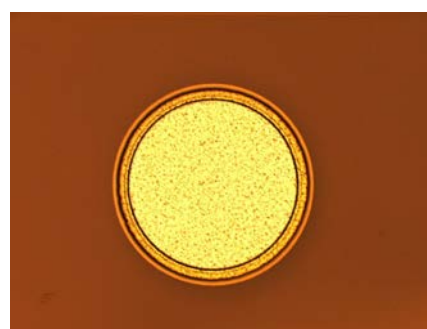
図Ⅲ. 2. 4. 2-5 耐圧終端部の電位／電界分布

図Ⅲ.2.4.2-6 に擬似多段階構造の SiC デバイス内部の電界分布を示す。図は 3.3kV を印加した場合の電界強度分布を示している。図に示されるように、SBD 領域



図Ⅲ. 2. 4. 2-6 耐圧終端部近傍のデバイス内部電界強度分布

は 2MV/cm 弱の電界強度となり、耐圧終端部で FLR に対応した場所でスパイク状の強電界が発生している。しかしながら、その値は 2.3MV/cm 程度であり SiC の破壊電界強度に対して十分低い電界強度であると考えられる。



図Ⅲ. 2. 4. 2-7 試作 SiC-SBD (0.5mmΦ)

前述の耐圧終端構造を実証する目的で 3.3kV耐圧SiC-SBDのTEG試作を行っ

た。3.3kV 耐圧の SiC-SBD は、4H-SiC の n 型エピ基板を用いて製作しており、ドリフト層の不純物濃度は $3 \times 10^{15}/\text{cm}^3$ であり厚みは $30\mu\text{m}$ である。ショットキー電極材料として Ti を用い、電極形成前の犠牲酸化と成膜後の熱処理により $\Phi_B=1.22\text{V}$ 、 n 値=1.02 の界面を形成した。試作 SBD は図 III.2.4.2-7 に示されるように円形の電極形状を

しており電極直径は 0.5mm である。耐圧終端構造は Al イオン注入で形成した擬似多階調構造としている。擬似多階調形成後、Ti によりショットキー障壁を形成し、表面および裏面に Al 電極を形成している。TEG の耐圧特性は、カーブトレーサを用いて評価した。

図 III.2.4.2-8 に、作製した 3.3kV SiC-SBD の耐圧特性を示す。図の横軸は素子間 (A-K 間) 電圧を示しており縦軸はリーク電流密度 (A/cm^2) を示している。図に示されるように 3.8kV 近傍で降伏電流が発生している。3.3kV が印加されたときの逆方向リーク電流密度は $2.4 \times 10^{-4} \text{A}/\text{cm}^2 (25^\circ\text{C})$ であり、実用上問題のないレベルに抑えられていることが示された。

このように擬似多階調構造により最適ドーズ量において 3.3kV 耐圧 SiC デバイスとして十分な耐圧が得られていることが分かった。今回の試作では、各種サイズの TEG を用いて評価を行っているが、リーク電流密度と電極サイズの間には依存性が見られなかった。このことは、電極面積を拡大してもリーク電流値の大幅な増加が発生しないことを示唆している。

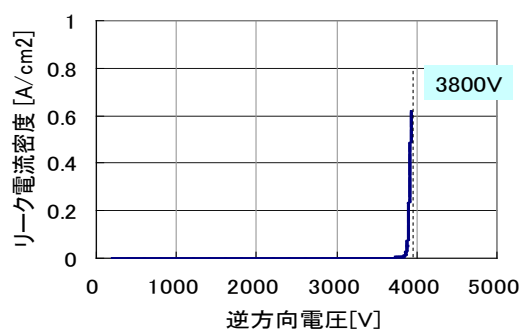


図 III.2.4.2-8 試作 SiC-SBD の耐圧特性 (室温)

(2) 3.3kV 高耐圧大容量ショットキーバリアダイオード (SBD)

本節では高耐圧大容量 SBD の静特性及びスイッチング特性について試作評価結果を説明する。

図 III.2.4.2-9 に試作した前述の SiC-SBD の各種温度 (25°C 、 100°C 、 125°C 、 150°C) における順方向電流-電圧特性を示す。いずれの温度においても SBD 特有の良好な直線性を示して

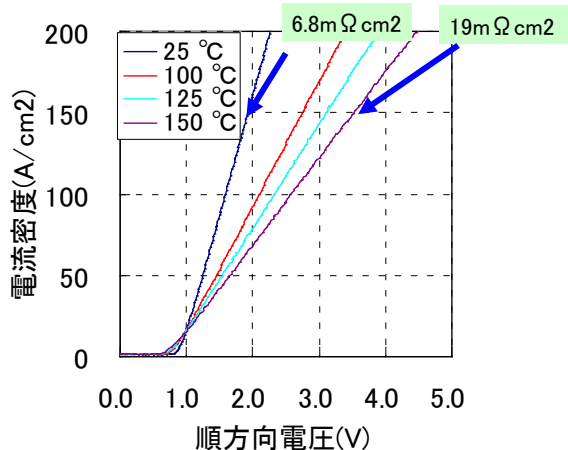


図 III.2.4.2-9 順方向電流-電圧特性

いる。また、室温と 150℃時の電流密度 150A/cm²における順方向電圧はそれぞれ 2.0Vと 3.5Vであり、微分抵抗率は 6.8mΩcm²と 19mΩcm²であった。また、前述のように、ダイオードとしてのパラメータはΦ_B=1.22V、n値=1.02 であり理想的に形成されていることが分かる。

高耐圧 SiC パワーデバイスの大容量化を実現するためには、SiC 素子の低抵抗化とともに素子面積の拡大が必要となる。素子の面積は自由に大きくできるわけではなく、素子歩留まりを左右する SiC ウェハ内の結晶欠陥密度や製造プロセスによるウェハ面内の素子特性の不均一性等によって制限される。そこで、高耐圧素子を大面積化することによる特性劣化の有無を検証するため、耐圧 3.3kV の SiC-SBD の試作及び電気特性評価を行い、高耐圧・大面積 SiC-SBD の実証を行った。

試作 SiC-SBD の素子サイズは 8.7mm × 8.9mm である。図 III.2.4.2-10 に試作した SiC-SBD の全体外観写真を示す。

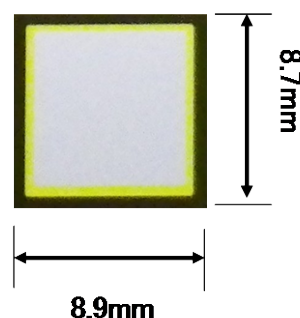


図 III. 2. 4. 2-10 試作 SBD

SBDは不純物濃度 3×10^{15} 個/cm³、厚み 30μm のドリフト層が形成されたn型の 4H-SiC基板を用いて製作した。ショットキー電極材料としてTiを採用した。終端構造はTEG試作結果から 3.8kV以上の耐圧が確認されている擬似多階調構造を採用した。電界緩和効果をもとめ、終端領域を擬似的に 6 種類のイオン注入領域に分割して形成していることが特徴である。

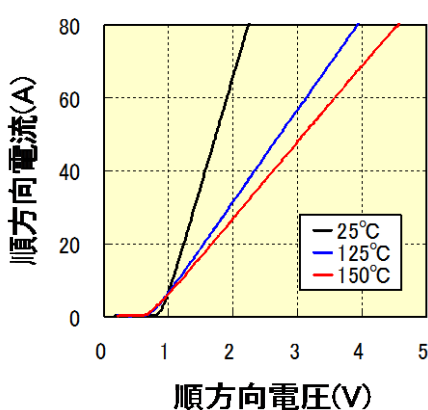


図 III. 2. 4. 2-11 試作 SiC-SBD の順方向 I-V 温度特性

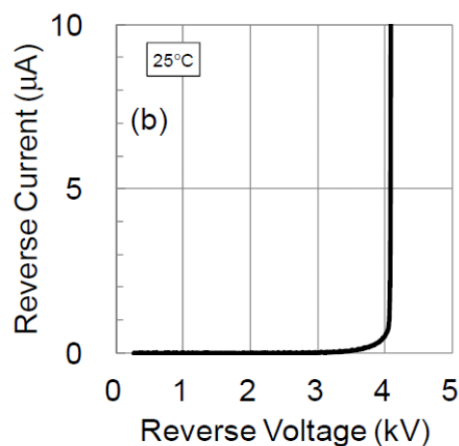


図 III. 2. 4. 2-12 SBD のリーク特性

図Ⅲ.2.4.2-11 に順方向I-V特性を示す。温度 25℃、125℃と 150℃のいずれにおいても良好な直線性を示している。例えば、電流 60Aにおける順方向電圧はそれぞれ 1.9Vと 3.6V、微分抵抗率は $7.5\text{m}\Omega\text{cm}^2$ と $22\text{m}\Omega\text{cm}^2$ であった。Ti電極の採用により立ち上がり電圧を下げたことで良好な順方向特性を実現している。順方向特性の評価結果より、小面積TEG結果と比較して大面積化しても顕著な特性劣化がないことが確認できた。

この微分抵抗率を前節のTEG試作結果と比較しても大きな差が見られないことから、SiC-SBDを大面積化しても微分抵抗率に影響を与えないことを確認できた。

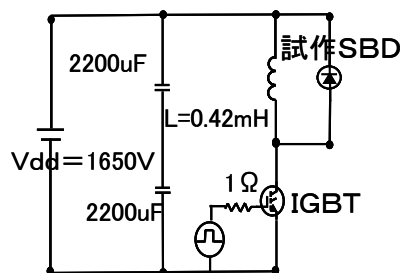
また、リーク特性の測定結果を図Ⅲ.2.4.2-12 に示す。

次に、大面積 SiC-SBD のスイッチング特性の検証を行った結果について説明する。

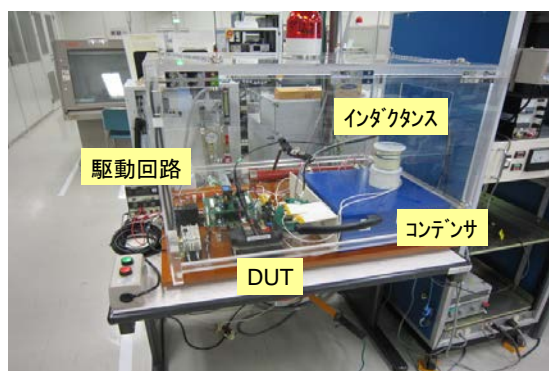
図Ⅲ.2.4.2-13 にリカバリ特性の評価回路図を示す。また、リカバリ特性を評価しリカバリ電流が流れないことを確認し、耐圧 3.3kV の大面積 SiC-SBD において高速スイッチングとリカバリのないスイッチング特性が両立できることを実証した。

動特性評価を行うためにスイッチング試験設備を構築した。図Ⅲ.2.4.2-14 にその写真を示している。試験設備はインダクタンス負荷時の SBD スwitching特性評価が可能のように構成されている。スイッチング素子として Si-IGBT を用いている。IGBT と組み合わせたハーフブリッジ回路において、インダクタンス負荷

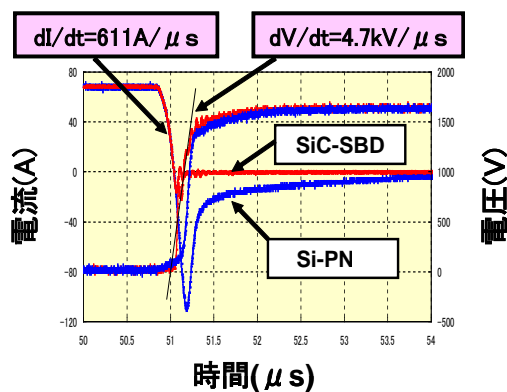
評価回路



図Ⅲ.2.4.2-13 リカバリ特性の評価回路図



図Ⅲ.2.4.2-14 スwitching試験装置



図Ⅲ.2.4.2-14 SiC-SBDのリカバリ特性

時のリカバリ特性を耐圧 3.3kV の Si-PN ダイオードと比較した。

図Ⅲ.2.4.2-14 にリカバリ波形の測定結果の一例を示す。試作した大面積 SiC-SBD 素子と Si-PN ダイオード素子に対してスイッチング時の di/dt は同じに設定している。図Ⅲ.2.4.2-14 に示されるように、Si-PN ダイオードにはバイポーラデバイスであることから大きなリカバリ電流が観測されるが、ユニポーラデバイスである SiC-SBD ではリカバリ電流が見られないことがわかる。この時の di/dt は $610A/\mu s$ 、 dV/dt は $4.7kV/\mu s$ である。スイッチング試験では最大 $760A/\mu s$ まで試験を実施したが、素子破壊などはなく正常にスイッチングできることを確認している。この結果から、耐圧 3.3kV の大面積 SiC-SBD において高速スイッチングとリカバリのないスイッチング特性を持つことを実証できた。

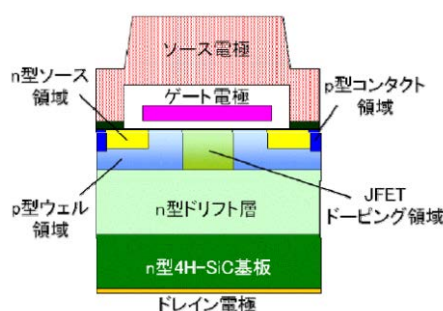
(3) 3.3kV 高耐圧大容量 MOSFET

本節では高耐圧大容量 MOSFET 実現に向けて実施した開発内容について説明する。3.3kV 級 MOSFET では、抵抗性分として大きな割合を占める JFET 抵抗成分の削減が課題であり、これに対して JFET 領域に局所的にイオン注入を行う JFET ドーピング構造を開発し、そのドーピング量を最適化した。これと、先に SBD で実証した耐圧終端構造を組み合わせ、大容量 MOSFET を作成した。作成した大容量 MOSFET のスイッチング特性および遮断性能と、信頼性に大きな影響を与えるボディダイオードの通電特性を評価した結果を述べる。

1) 基本構造

SiC-MOSFET の基本構造は、Si のパワー MOSFET に広く採用されている DMOSFET (Double-diffused MOSFET) 構造である (図Ⅲ.2.4.2-15)。Si では不純物の熱拡散により本構造を形成するのにに対して、SiC では不純物の拡散係数が小さいことから、選択的なイオン注入により本構造を形成する。

実際の MOSFET は、単位セルトランジスタを同一チップ内に複数個並列接続して形成される。なるべく抵抗を下げるため高濃度に不純物がドーピングされた n 型 SiC 基板を支持基板として、高耐圧を維持するための低不純物濃度 n 型 SiC ドリフト層を形成し、選択的イオン注入、活性化アニール、ゲート酸化膜形成、電極形成プロセスを経て MOSFET が作製される。



図Ⅲ.2.4.2-15 MOSFET 単位セルの断面図

今回は、3.3kV耐圧SiC-MOSFETとして、n型 4H-SiC基板上にエピタキシャル

ル成長された、不純物濃度 $3 \times 10^{15}/\text{cm}^3$ 、厚み $30\mu\text{m}$ の n 型 SiC ドリフト層上に MOSFET 構造を形成した。ドリフト層の不純物濃度および厚みは、3.3kV 耐圧を十分に確保できるように、耐圧シミュレーションにより設計した。素子周辺部の耐圧終端構造には、約 4kV のドレイン電圧印加時に安定したアバランシェ降伏が生じるよう独自に開発した FLR (Field Limiting Ring) 構造を採用した。

MOSFET のセル構造パラメータとして、チャネル長を $0.4\mu\text{m} \sim 1.6\mu\text{m}$ 、p 型ウェルで挟まれた JFET (Junction Field Effect Transistor) 領域の幅、すなわち JFET 長を $1.6\mu\text{m} \sim 3.6\mu\text{m}$ の範囲で変化させた。セルピッチは $11\mu\text{m}$ とし、有効面積の異なる 3 種類 ($4.8 \times 10^{-5}\text{cm}^2$ 、 $2.0 \times 10^{-3}\text{cm}^2$ 、 $9.0 \times 10^{-2}\text{cm}^2$) の素子を作製した。

p 型ウェル領域、n 型ソース領域、p 型コンタクト領域、JFET ドーピング領域にイオン注入された不純物の活性化のために、 1700°C で熱処理を実施した。ゲート酸化膜は熱酸化および窒化処理により形成し、酸化膜厚は 50nm とした。ソース/ドレインのコンタクト電極として Ni シリサイドを形成した。

2) MOSFET の低抵抗化技術 -JFET ドーピング-

3.3kV 耐圧 SiC-MOSFET においては、高耐圧を確保するためにドリフト層の不純物濃度を比較的 low に設計しているため、JFET 領域の抵抗成分、すなわち JFET 抵抗が高くなりやすい。

JFET 抵抗を低減する方法として、JFET 長の拡大や JFET 領域における不純物濃度の高濃度化 (JFET ドーピング) が挙げられるが、これらはいずれもゲート酸化膜電界の増大をもたらすため、MOSFET の耐圧や長期的な信頼性に悪影響を及ぼす。

すなわち、JFET 抵抗とゲート酸化膜電界はトレードオフの関係にあり、ゲート酸化膜電界の増大を抑制しつつ JFET 抵抗を低減するために、JFET 長/JFET ドーピングを最適に設計することが極めて重要になる。

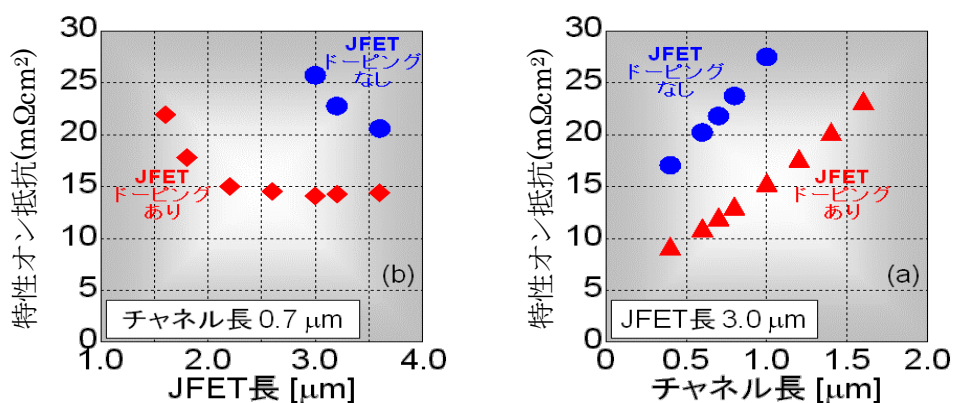
今回、プロセス/デバイスシミュレーションを活用して、JFET ドーピングのパラメータを、不純物濃度 $1 \times 10^{17}/\text{cm}^3$ 、厚み約 $1\mu\text{m}$ に最適化した。JFET ドーピングは n 型不純物である窒素の多段イオン注入により形成した。厚み方向のプロファイルに関しては、MOSFET のチャネル特性やゲート酸化膜電界に影響を及ぼさないよう、ドリフト層の表面近傍を避けてイオン注入を施した。

3) MOSFET セル構造最適化

図 III. 2. 4. 2-16 に特性オン抵抗のチャネル長依存性および JFET 長依存性を示す。図中には JFET ドーピングを実施した素子と実施しない素子の特性を併せて示している。素子の有効面積はいずれも $2.0 \times 10^{-3}\text{cm}^2$ である。

図Ⅲ. 2. 4. 2-16 (A)から、JFET 長を縮小すると特性オン抵抗は顕著に増大し、JFET ドーピングを実施しない素子では JFET 長が比較的長い場合でも特性オン抵抗の増大が著しいことが分かる。今回試作した JFET 長の範囲 (1.6 μm ~3.6 μm) において、JFET ドーピングを実施した素子でいずれも特性オン抵抗が低減することから、JFET 領域の空乏化が特性オン抵抗に与える影響が大きいことを示唆している。

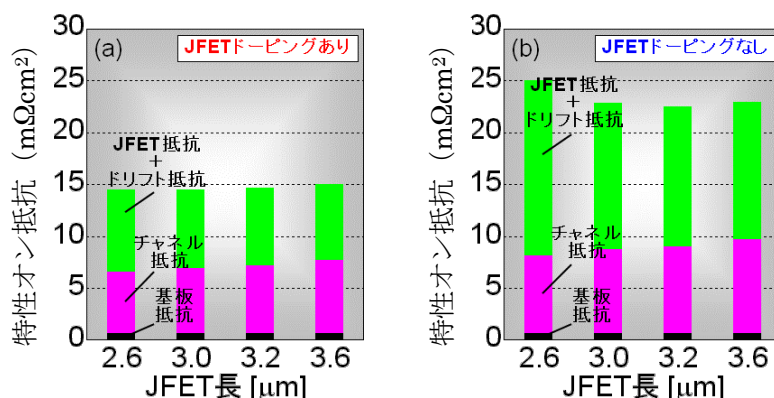
図Ⅲ. 2. 4. 2-16 (b)から、特性オン抵抗はチャンネル長の縮小にともない単調減少し、JFET ドーピングの有無に依らず同様の傾向を示すことが分かる。また、JFET ドーピングを実施することで、JFET ドーピングを実施しない素子に比べて特性オン抵抗を 8~12 $\text{m}\Omega\text{cm}^2$ 低減できることが分かる。



図Ⅲ. 2. 4. 2-16 特性オン抵抗の(a) JFET 長依存性および(b)チャンネル長依存性

特性オン抵抗の抵抗成分内訳を図Ⅲ. 2. 4. 2-17に示す。チャンネル抵抗は、それ以外の寄生抵抗を十分に低減した MOSFET を評価することで算出した。

JFET 抵抗およびドリフト抵抗は、チャンネル部分を電氣的に短絡した MOSFET を評価して求めた。



図Ⅲ. 2. 4. 2-17 特性オン抵抗の抵抗成分内訳

JFET ドーピングの有無に依らず、JFET 長を縮小するとチャンネル抵抗が減少することが分かる。これは、セルピッチを $11\mu\text{m}$ 、チャンネル長を $0.7\mu\text{m}$ に固定しているため、JFET 長の縮小にともないチャンネル幅密度が増加することに起因する。

その一方で、JFET 抵抗およびドリフト抵抗は、JFET 長の縮小にともない増大し、JFET ドーピングを実施しない素子において特に顕著な増加を示すことが分かる。

3.3kV 耐圧 SiC-MOSFET においては、素子全体の抵抗を低減するために、JFET ドーピングを実施して JFET 抵抗を低減することが極めて有効であると考えられる。

ゲート電圧 -10V におけるアバランシェ降伏電圧の JFET 長依存性を図 III. 2. 4. 2-18 に示す。JFET ドーピングを実施した素子では JFET 長の拡大にともない降伏電圧が低下することが分かる。これは、p 型ウェルの端部に生ずる電界強度が高くなることに起因すると考えられる。特性オン抵抗の低減と高耐圧を両立するためには、JFET 長および JFET ドーピングを最適に設計することが極めて重要である。

次にオン抵抗の温度依存性について説明する。

チャンネル長 $0.7\mu\text{m}$ 、JFET 長 $3.0\mu\text{m}$ 、有効面積 $4.8 \times 10^{-5}\text{cm}^2$ の素子に対する特性オン抵抗の温度依存性を図 III. 2. 4. 2-19 に示す。JFET ドーピングを実施しない素子では、室温において $23\text{m}\Omega\text{cm}^2$ であった特性オン抵抗は、 150°C で $42\text{m}\Omega\text{cm}^2$ まで

増大するのに対して、JFET ドーピングを実施した素子では、室温～ 150°C の範囲における特性オン抵抗の変化は $12\text{m}\Omega\text{cm}^2 \sim 20\text{m}\Omega\text{cm}^2$ と比較的小さいことが分かる。

以上より、3.3kV 耐圧 SiC-MOSFET の低抵抗化技術として適用した JFET ドーピングは、室温だけでなく高温においても MOSFET の低抵抗化を実現できる、極めて有効な手法であると言える。

上記の TEG を用いた結果をもとにパラメータ最適化を行った。

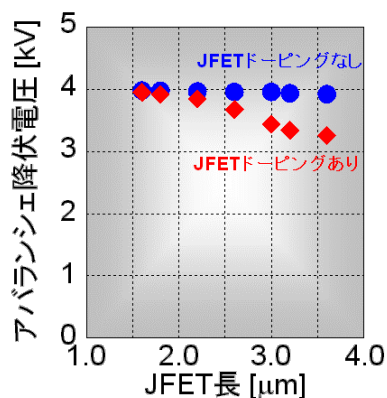


図 III. 2. 4. 2-18 アバランシェ降伏電圧の JFET 長依存性

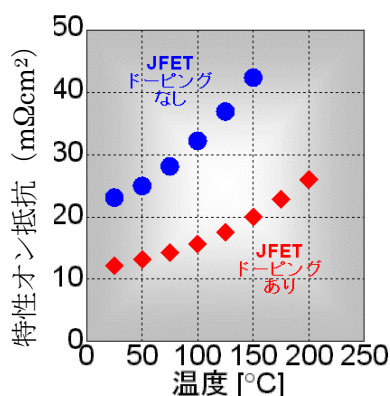
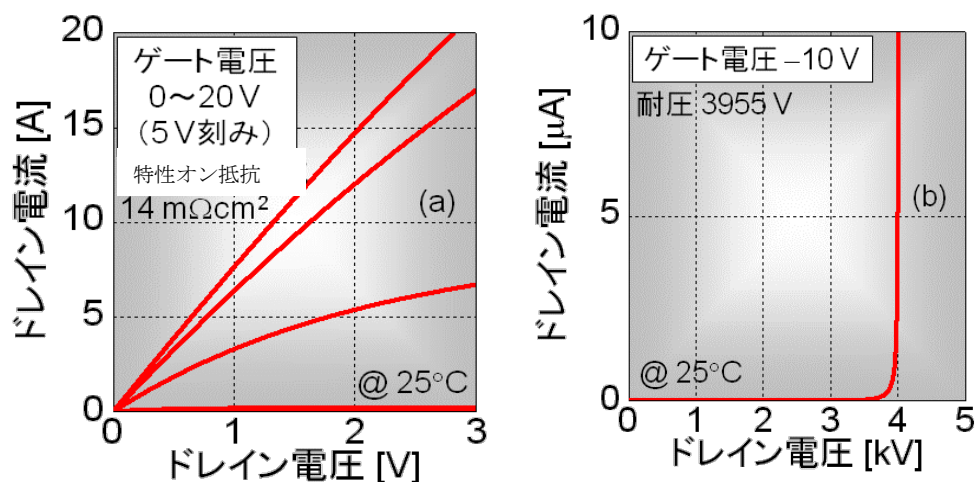


図 III. 2. 4. 2-19 実効オン抵抗の温度依存性



図Ⅲ. 2. 4. 2-20 (a)ドレイン電流-電圧特性および(b)耐圧特性

作製したMOSFETの静特性を室温にて評価した。有効面積 $9.0 \times 10^{-2} \text{cm}^2$ を有する 3.3kV 耐圧 SiC-MOSFET のドレイン電流-電圧特性および耐圧特性を図Ⅲ. 2. 4. 2-20 に示す。

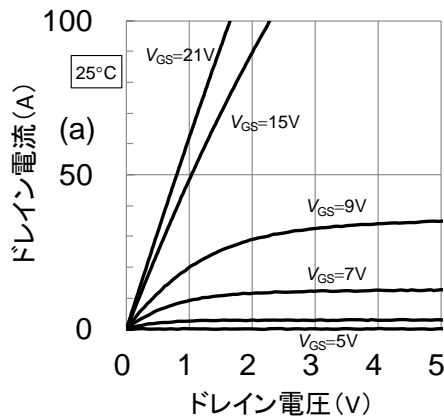
図に示されるように、ゲート電圧を 15V とした時の、ドレイン電流密度 100A/cm^2 での特性オン抵抗は $14 \text{m}\Omega \text{cm}^2$ が得られた。

ゲート電圧 -10V におけるアバランシェ降伏電圧は約 3.9kV が得られており、3.3kVMOSFET として十分な耐圧を確保している。

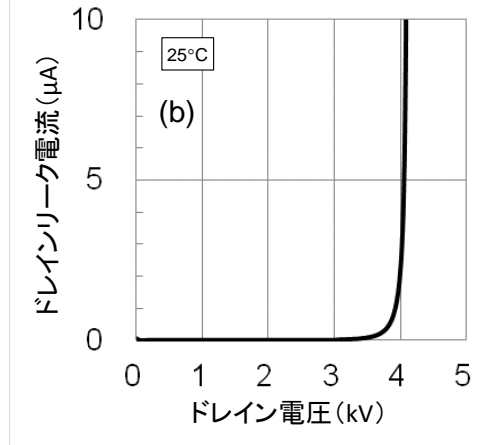
以上のように JFET ドープ及びセル構造の最適化により 3.3kV-MOSFET として十分な低オン抵抗と耐圧を両立できることを実証した。

4) 大容量MOSFETの特性評価

以上の評価結果をもとにMVA級の電力変換機に適用できるMOSFETの試作を行った。MOSFET作製に用いたウエハは、ドリフト層として30μm厚、n型不純物濃度 $3 \times 10^{15} / \text{cm}^3$ である。MOSFET 基本パラメータは前述のTEGより求めた値であり、チャンネル長1.6μm、JFET長1.3μm、セルピッチ11μmである。有効面積は、MOSFETの場合0.83cm²である。



図Ⅲ.2.4.2-21 試作 MOSFET の順方向特性



図Ⅲ.2.4.2-22 試作 MOSFET の耐圧特性

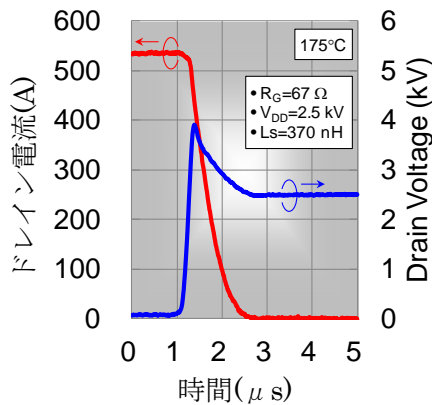
MOSFETの静特性を室温にて評価した。ドレイン電流-電圧特性および耐圧特性を図Ⅲ.2.4.2-21及びⅢ.2.4.2-22 に示す。

図に示されるように、ゲート電圧15V、ドレイン電流84A(電流密度100A/cm²)における抵抗値23.3mΩ(特性オン抵抗は21mΩcm²)を実現している。また、耐圧特性においてもゲート電圧-10Vにおけるアバランシェ降伏電圧は約4kVが得られており、3.3kV耐圧を十分に確保しつつ低抵抗なMOSFETが実現できていることが分かる。

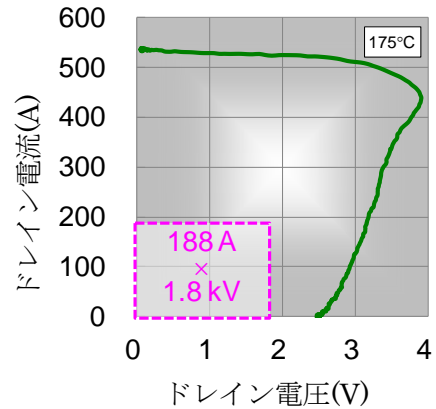
次にスイッチング特性について説明する。

図Ⅲ.2.4.2-23に素子温度が175°Cのスイッチング波形(ターンオフ時)を示す。ゲート抵抗は67Ωである。このときの回路の寄生インダクタンスは370nHであり、DC電圧は2.5kVである。図において赤は電流波形であり、青は電圧波形を示している。図に示されるように540Aの電流を正常に遮断できていることが分かる。因みに通電電流値は評価装置で通電できる最大電流値である。

この波形をもとに、RBSOAをプロットした結果を図Ⅲ.2.4.2-24に示す。図において縦軸は電流値を横軸は素子の電圧値を示している。図中の波線領域は定格電流値の2倍の領域を示しており、通常想定される動作領域に対して十分広い領域で素子破壊を起こすことなく安定に電流を遮断できることを示している。



図Ⅲ. 2. 4. 2-23 遮断時のスイッチング波形



図Ⅲ. 2. 4. 2-24 RBSOA 評価結果

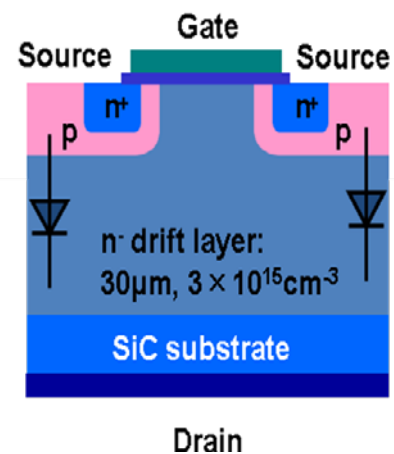
5) ボディーダイオード通電特性

SiC デバイスを用いてモジュールを構成する場合、MOSFET は SBD と逆並列に接続され 1 アームを構成している。この構成で同期整流モードでインバータ動作を行うとデッドタイム期間中は SBD に還流電流が流れる。

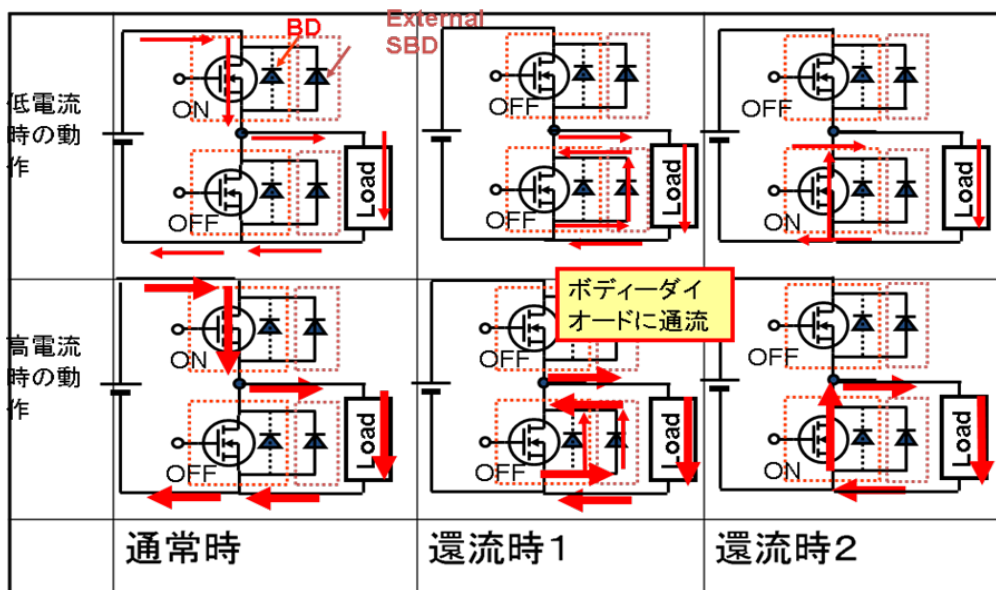
素子の耐圧が高くなると耐圧特性を実現するためにドリフト層の濃度が薄くなると共に厚みが厚くなる。この結果ドリフト層の抵抗値が高くなる。

したがってインバータを大電流で動作する場合には、デッドタイム期間中に電流の流れる SBD の電圧降下が動作電流とともに高くなる。この電圧降下が約 2.5V を超えると、図Ⅲ.2.4.2-25 に示されている MOSFET に内蔵されている PN ダイオード（ボディーダイオード）に電流が流れることになる。

この様子を示すために、図Ⅲ.2.4.2-26 にインバータ動作時の電流の流れを示す。



図Ⅲ. 2. 4. 2-25 MOSFET の内蔵 PN ダイオード



図Ⅲ.2.4.2-26 インバータ動作時の MOSFET、ボディーダイオード及び外付 SBD に流れる電流経路

上側：低電流動作時 下側：大電流動作時

通常時：上側の MOSFET が ON 状態、下側の MOSFET が OFF 状態

還流時 1：上下の MOSFET がいずれも OFF 状態

還流時 2：上側の MOSFET が OFF 状態、下側の MOSFET が ON 状態

図において電流の流れを赤矢印で示しており、MOSFET に逆並列に接続されているダイオードのうち、右側が外付けの SBD を左側が MOSFET のボディーダイオードを示している。

図において上側がインバータを低電流で動作させたときの電流の流れを示している。電流が高くなった場合を下側の図で示している。

横方向の図は以下の状態を示している。

通常時：上側の MOSFET が ON 状態、下側の MOSFET が OFF 状態であり、上側の MOSFET を通して負荷に電流が流れている状態。

還流時 1：上下の MOSFET がいずれも OFF となり還流電流がダイオードに流れる状態

還流時 2：下側の MOSFET が ON 状態となり還流電流が MOSFET のチャンネルに流れる状態

図Ⅲ.2.4.2-26 の下段中図に示されるように流れる電流が大きい場合には、MOSFET のボディーダイオードに電流が流れることになる。

SiC-MOSFET のボディーダイオードに電流が流れた場合、エピ中に存在する基底面転移を起点として積層欠陥が進展する。積層欠陥は電流の流れを遮る作用を持つため、MOSFET の順方向特性に悪影響を与え特性オン抵抗が高くなる等

特性が劣化する。

3. 3kV モジュールを構成する SBD は微分抵抗値が大きくなるため還流電流が流れる際の電圧降下が大きくなり、MOSFET のボディダイオードに電流が流れる場合が想定される。特に高温化で動作させる場合には SBD の抵抗値がさらに大きくなるため、ボディダイオードに電流が流れやすくなる。したがって、ボ

ディダイオードに電流が流れても素子特性が劣化しない対策をとる必要がある。

本開発では、ドリフト層の成長条件の最適化と MOSFET を選別することにより、ボディダイオードに電流が流れた時の特性劣化を抑制した。

図Ⅲ.2.4.2-27 にボディダイオードに電流を流した前後の MOSFET のオン抵抗値の変動のヒストグラムを示している。図において、白抜き

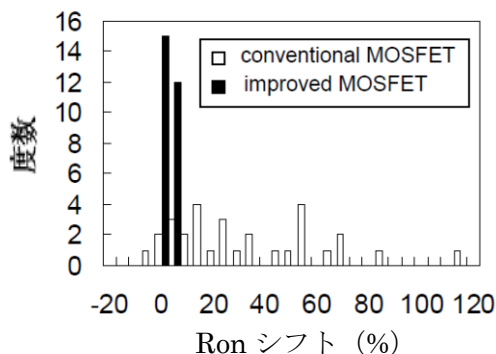
の棒グラフが従来構造の MOSFET を示しており、黒の棒グラフが今回開発した MOSFET の通電後のオン抵抗値の変化を示している。

図に示されるように、従来構造では 100% 近い特性変動が発生していたが、本開発により特性変動を抑制できていることが分かる。

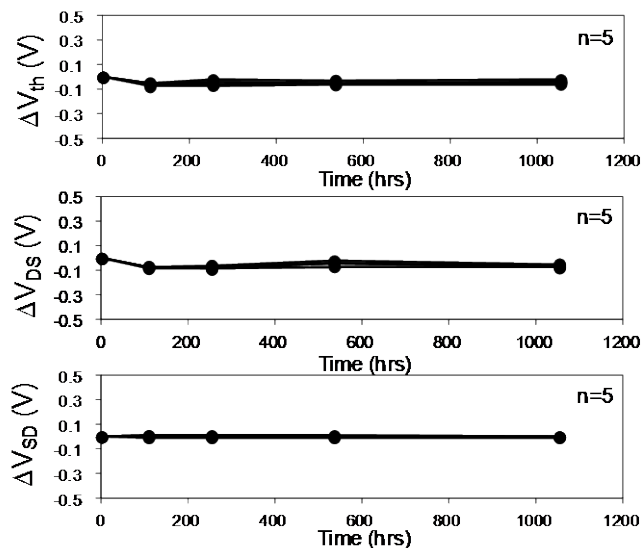
また、長期的な変動についても評価を行った。結果を図Ⅲ.2.4.2-28 に示す。

図は素子温度を 175°C にして 170A/cm² の電流密度でボディダイオードに電流を流した場合の長期的な特性変動を示している。

上図が V_{th} の変動、中図が MOSFET のオン電圧、下図がボディダイオードに流した場合のオン電圧の変動を示している。オン電圧の評価は 100A/cm² の電流



図Ⅲ.2.4.2-27 ボディダイオード通電善後の MOSFET のオン抵抗値変動



図Ⅲ.2.4.2-28 ボディダイオード通電による長期的特性変動 (素子温度 175°C、通電電流密度 170A/cm²)

密度での値である。

図に示されるように、1000 時間にわたって電流を通电し続けた場合でも、 V_{th} の変動が 0.1V 以下、オン電圧の変動も 0.1V 以下であることが分かる。以上のように、ボディダイオードに電流を流しても特性変動を抑制できることを実証した。

以上のように本プロジェクトでの開発によりデバイスの高耐圧化と低抵抗化のトレードオフを改善する技術を開発することにより当初の目標であった、

- 耐圧： 3.3kV
- 抵抗値： $\leq 80\text{m}\Omega$ (室温環境下)
- 定格出力電流密度： $100\text{A}/\text{cm}^2$

を満足する MOSFET を実現することができた。下表に得られたデバイス性能のベンチマークを示す。表に示すように他の研究機関 (ICSCRM2013 等より引用) に比較しても大容量化低抵抗化の点で優れている結果が得られた。

表Ⅲ. 2.4.2-1 試作デバイス性能の比較表

	三菱	A社	B社	C社	D社
耐圧	3.8kV	3.2kV	3.3kV	3.8 kV	3.5kV
電流	80A	1.1A	30A	25A	7A
抵抗	23.3m Ω	1776m Ω	76m Ω	62m Ω	290m Ω

(4) 高耐圧・大容量モジュール

本節では Si-IGBT と SiC-SBD を組み合わせたハイブリッドモジュール及び SiC-MOSFET と SiC-SBD を組み合わせたフル SiC モジュールの評価結果を説明する。

まず、3.3kV、定格電流 75A の SiC-SBD を開発し、Si-IGBT と組み合わせて 1000A 級大容量パワーモジュールを試作・評価した結果について説明する。

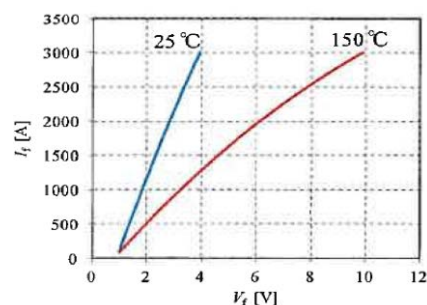
1) ハイブリッドモジュール

本モジュールを用いて評価を行った。

今回試作した 3300V SiC-SBD 組込みパワーモジュールの外観を図



図Ⅲ.2.4.2-29 3300V SiC-SBD 組込みパワーモジュールの外観図



図Ⅲ.2.4.2-30 パワーモジュールとしてのダイオード特性

Ⅲ.2.4.2-29 に示す。従来のSi-IGBT モジュールパッケージを用い、Si PN 接合ダイオードをSiC-SBD に置き換えた。1パッケージに1つのスイッチング 素子が入っている、いわゆる1in1 構成であり、ベース板サイズは190×140mm である。

パワーモジュールとしてのSiC-SBD 順方向特性を図Ⅲ.2.4.2-30に示す。図に示されるように同電流であっても温度上昇とともに電圧降下は大きくなる。例えば1000A 通流時に25℃であれば電圧降下は約1.8V であるが、150℃では約3.3V となる。電流アンバランスを抑制するため、パワーモジュール多並列時には好都合な特性と言える。

次に連続スイッチング試験結果について説明する。

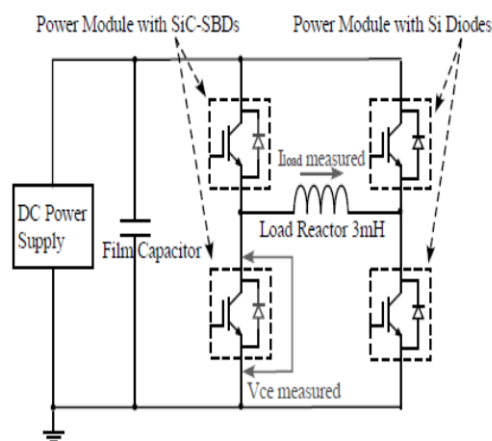
3300V SiC-SBD 搭載パワーモジュールを単相2レベルインバータのU相に適し、連続スイッチング試験を行なった。もう一方の相であるV相には従来のSi PN 接合ダイオード搭載パワーモジュールを用いた。

連続スイッチング試験装置の回路図を図Ⅲ.2.4.2-31 に示す。インバータの負荷としてはインダクタンス仕様値3mHのリアクトルを用いた。フィルムコンデンサを多並列し、インバータのPN 間コンデンサとして用いた。寄生インダクタンスを抑えるため、コンデンサと計4 個のパワーモジュールの間の接続にはブスバーを用いた。連続スイッチング試験において、U相下アームのSiC-SBD 搭載パワーモジュールの主端子間電圧Vce、負荷リアクトル電流Iload を測定した。

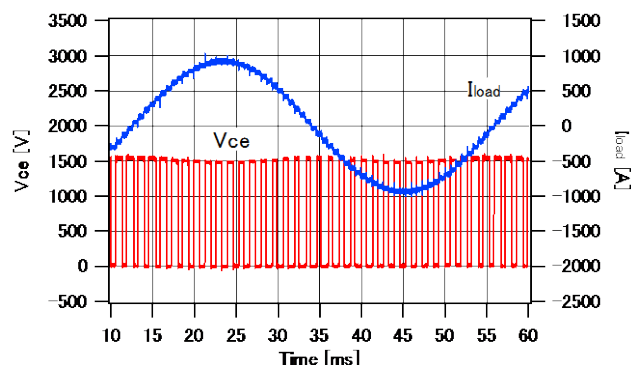
連続スイッチング試験の試験時間はおおよそ5 分間である。負荷リアクトル電流の波高値は920A、二乗平均平方根は655Arms であった。

連続スイッチング試験にて得られた、負荷リアクトル電流Iload 波形およびU 相下アームの3300V

SiC-SBD 搭載パワーモジュールの主端子間電圧Vce 波形を図Ⅲ.2.4.2-32 に示す。図 において時間軸が5ms/div であり、負荷リアクトル電流Iload の交流1



図Ⅲ.2.4.2-31 連続スイッチング試験装置の回路図



図Ⅲ.2.4.2-32 負荷リアクトルの電流波形

周期分を示している。

負荷リアクトル電流は歪みの少ない正弦波状であり、単相2 レベルインバータが正しく動作していたことがわかる。図の波形に示されているように連続スイッチングノイズによる誤動作は見られず、3300VSiC-SBD 搭載パワーモジュールは良好に動作している。

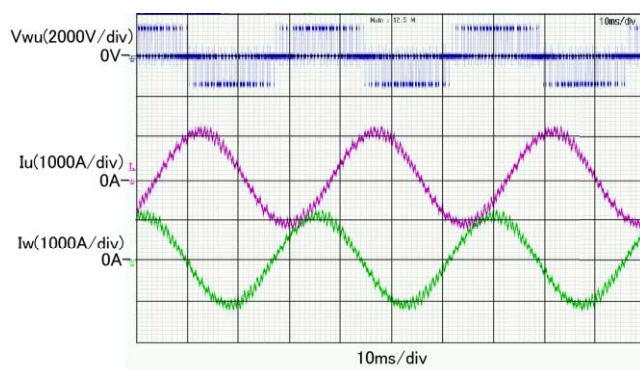
次に、誘導電動機と組み合わせた試験結果について説明する。

上述の評価結果を踏まえ、直流1500V 架線の鉄道車両用の3 相2 レベルインバータに本パワーモジュール6 個を組み込みこんだインバータを試作した。典型的な鉄道車両運転パターンに従ってインバータをVVVF 制御（可変電圧可変周波数制御）にて動作させ、誘導電動機との組み合わせ試験を行なった。

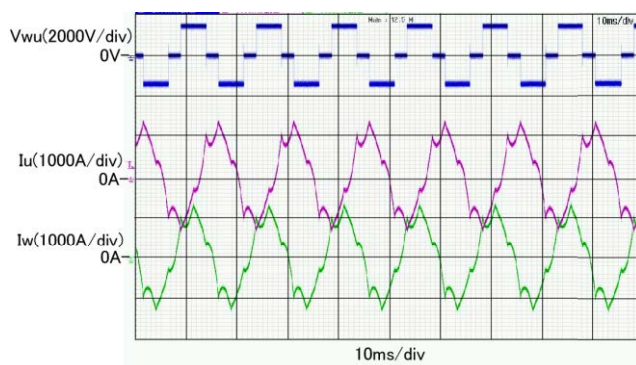
1500V の架線電圧に対応し、インバータ入力電圧は1500V とした。インバータの負荷である誘導電動機は容量185kWの4 台並列とし、インバータは合計容量740kWを出力した。

図Ⅲ.2.4.2-33 は低速回転時の典型的な波形である。これは、インバータ周波数とスイッチング周波数の同期をとらない”非同期”と呼ばれる運転パターンにおける波形であり、相電流のピークは1200A であった。

図Ⅲ.2.4.2-34 は高速回転時の典型的な波形である。これは、インバータ周波数とスイッチング周波数の間に1:1 比の同期をとる”同期1 パルス”と呼ばれる運転パターンにおける波形であり、相電流のピークは1300A であった。



図Ⅲ.2.4.2-33 低速回転時の VVVF インバータ動作波形



図Ⅲ. 2. 4. 2-34 高速回転時のテストインバータ動作波形

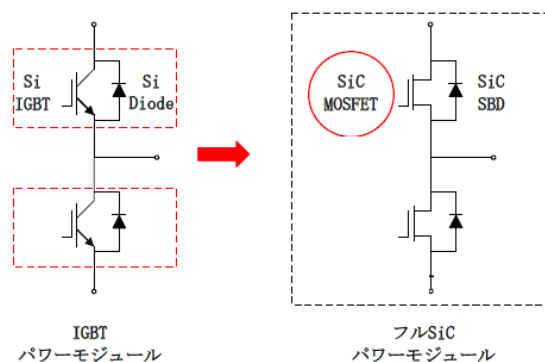
2) 高耐圧・大容量フルSiCモジュール

本節では、開発した耐圧 3.3kV の SiC-SBD と SiC-MOSFET を組み合わせて特性評価を行った結果について説明する。モジュールは前述の MOSFET 及び SBD をそれぞれ 16 個並列に接続し構成している。

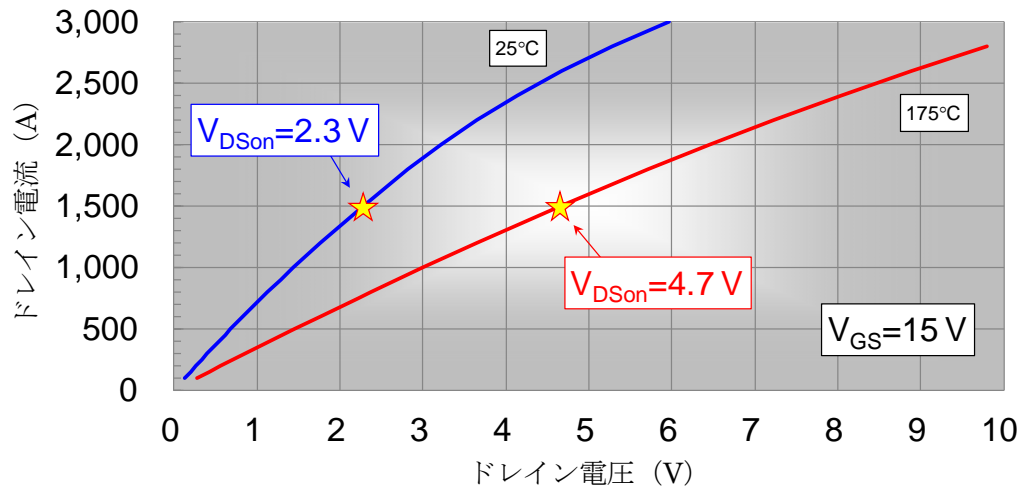
図Ⅲ.2.4.2-35 に試作したモジュールの構成を示している。通常の IGBT を用いたモジュールでは、1つのモジュールに1つのスイッチング素子が搭載されている構造 (1in1) となっており、上下アームを形成するためには 2 個のモジュールが必要であった。

一方 SiC デバイスを用いた場合、素子に通電できる電流密度を増やすことができる。このためフル SiC モジュールでは右図に示されるように 1つのモジュールに 2つのスイッチング素子を搭載している。

作製したモジュールの静特性及び動特性を図Ⅲ. 2. 4. 2-36、 図Ⅲ. 2. 4. 2-37 に示す。図Ⅲ. 2. 4. 2-36 中の青線は 25℃の測定結果を示しており赤線は 175℃の特性を示している。ゲート電圧は 15V である。図に示されるようにオン電圧は室温で 2.3V、175℃で 4.7V である。

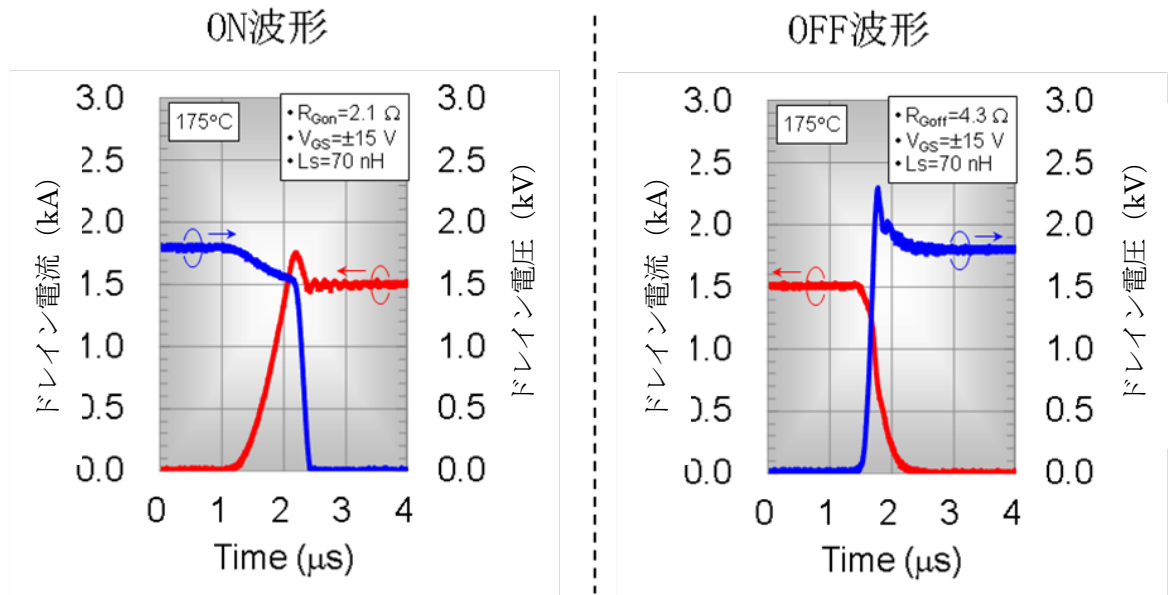


図Ⅲ. 2. 4. 2-35 IGBT パワーモジュールとフル SiC パワーモジュールの構成



図Ⅲ. 2. 4. 2-36 試作モジュールの静特性

図Ⅲ. 2. 4. 2-37 はスイッチング特性を示している。左がターンオン時、右がターンオフ時の波形を示している。いずれも 1.5kA を通電した時の波形を示している。ゲート抵抗は ON 時が 2.1Ω、OFF 時が 4.3Ωであり、ゲート電圧は -15V/+15V でスイッチングしている。主回路の浮遊インダクタンスは 70nH である。



図Ⅲ. 2. 4. 2-37 試作モジュールのスイッチング特性

図に示されているように、スイッチング速度はON時で1μs以下、OFF時で0.5μs以下であることが分かる。



図Ⅲ.2.4.2-38. フル SiC 適用インバーター装置

以上の特性を持つフル SiC モジュールを適用した鉄道車両用のインバータを作製した。図Ⅲ.2.4.2-38 に作製した DC1500V 架線対応 SiC 適用鉄道車両用のフル SiC 適用インバーター装置を示す(三菱電機株式会社 広報 2013 年 12 月 25 日より)。

本インバータ装置は SiC の低損失特性を活かした設計を行うことにより従来インバータ装置に対して体積及び質量ともに 65%低減できており、従来の Si デバイスを用いたインバータではできなかった小型軽量化を実現している(三菱電機株式会社 広報 2013 年 12 月 25 日より)。

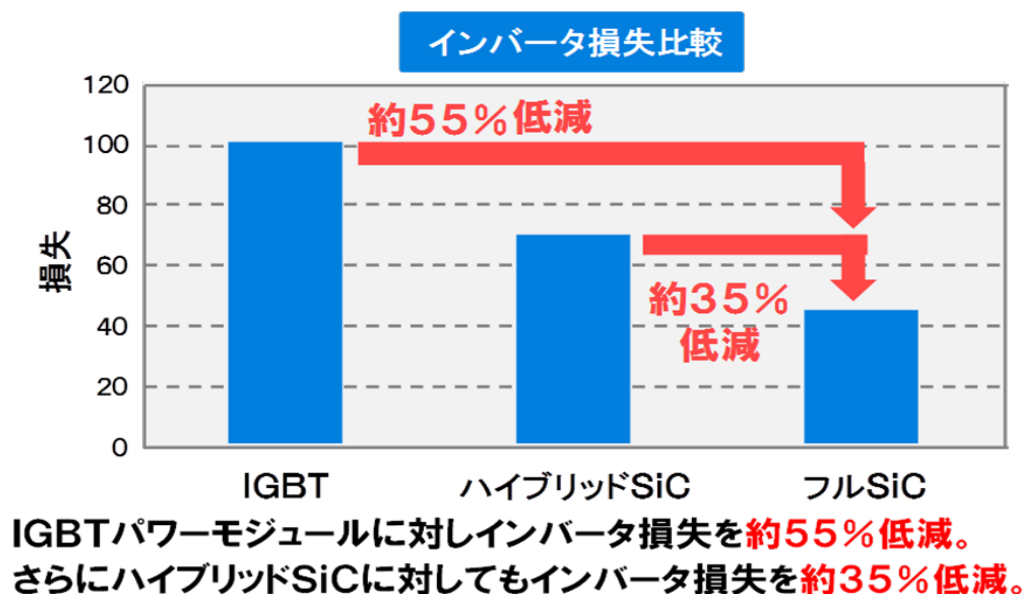


図Ⅲ.2.4.2-39 従来インバータ装置との体制・重量比較

次に、Si-IGBT を用いたモジュール、SiC-SBD を用いたハイブリッド型モジ

ジュール、及びフル SiC モジュールを用いてインバータ動作時の損失比較を行った結果を以下に示す。

図Ⅲ.2.4.2-40 にインバータ動作時の損失比較を行っている。図に示されるように、フル SiC モジュールでは、Si モジュールに対して損失を 55%低減できることが分かった。また、ハイブリッドモジュールに対しても 35%低減されている。



図Ⅲ. 2. 4. 2-40 インバータ動作時の損失比較

また、全速度領域での電力回生ブレーキを適用して回生電力量を増加させることによって、モーターを含めた主回路システム全体の消費電力量を従来システムと比較して約 30%以上の削減が期待できる。

以上のように本プロジェクトで開発した高耐圧デバイスを用いて電力変換器の開発を行い当初の目標であった、

- 電力変換器 (3.3kV 1200A) の試作
 - 電力損失 : Si 電力変換器の 1/2 以下
- を満足する電力変換器を実現することができた。

(5) まとめ

1) 目標の達成度

SiC デバイスの高耐圧化に向けた耐圧終端構造として、従来構造では実現できなかった低抵抗特性と高耐圧特性を両立できる擬似多階調構造を考案した。また、MOSFET の低抵抗化に向けて JFET 部へのドーピング技術の開発をおこなった。以上の成果により、大容量低抵抗 (80A、抵抗 23mΩ) の MOSFET を実現し当初目標値をクリアした。

この MOSFET を用いて MVA 級の電力変換器を試作し、当初の目標であった Si 電力変換器に対して電力損失を 50%以上改善できることを実証し最終目標を達成した。

2) 成果の意義

本開発により 3.3kV 耐圧の大面積 SiC デバイス技術を確立することができた。また、フル SiC 高耐圧大容量パワーモジュールの実現に必要な技術を確認することが出来た。

以上のように、チップ技術、モジュール技術のいずれにおいても MVA 級のフル SiC 高耐圧大容量パワーモジュールを実現するために必要不可欠な技術を得ることができており、今後の飛躍的な市場拡大が予想される鉄道などを中心とする高耐圧電力変換器の実現に大きく寄与するものである。

また、本プロジェクトで得られたデバイスの低抵抗化技術は多の耐圧クラスのデバイスの高性能化にも展開でき SiC デバイスの更なる低抵抗化への展望が開けた。

モジュール設計技術においても多並列接続時の負荷バランスの設計技術を取得することが出来たため、モジュールの更なる大容量化も可能となる。

3) 知的財産権の取得

知的財産権については 2 件出願した。

4) 成果の普及

本開発の成果を普及させるため、電気学会、応用物理学会などの国内学会や国際会議で合計 16 件の発表を行った。また、成果の広報発表も 2 件実施した。

表Ⅲ. 2.4.2-1 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 （プレス発表等）
	国内	外国	PCT※出願	査読付き	その他	
H22FY	0件	0件	0件	0件	0件	2件
H23FY	0件	0件	0件	0件	0件	3件
H24FY	0件	0件	0件	1件	0件	3件
F25FY	0件	0件	0件	0件	0件	4件
F26FY	2件	0件	0件	2件	0件	7件

2.4.3 大口径対応デバイスプロセス装置（助成事業）

2.4.3.1 大口径対応デバイスプロセス装置（その1）

（1）大口径化イオン注入装置開発の検討

6 インチ SiC ウェハに常温から 800℃までの広範囲高温注入ができるイオン注入量産装置を 1 年以内(2012 年度末まで)に開発した。

（2）まとめ

1) 目標の達成度

100%

2) 成果の意義

本装置を SiC デバイス量産ラインに投入することにより、生産性向上、コスト低減による需要の喚起、SiC パワー半導体市場の拡大が促される。

3) 知的財産権の取得

国内特許を 1 件出願した。

4) 成果の普及

イオン注入装置の国際学会（IIT2012：Ion Implantation Technology 2012）で Poster 発表を行った。

表Ⅲ. 2.4.3.1-1 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (講演・プレス発表等)
	国内	外国	PCT*出願	査読付き	その他	
H24FY	1 件	0 件	0 件	0 件	0 件	1 件

2.4.3.2 大口径対応デバイスプロセス装置(その2)

(1) 活性化アニール装置の開発

本プロジェクトでは、まず要素評価機のハード設計・組立・調整を実施した。その後、製作した評価機を用いて反応炉の基本評価を実施し、さらに装置の耐熱評価、温度特性（温度均一性、昇降温特性）のデータを取得し、評価機が設計通りのハード性能を有することを確認した。

(2) まとめ

1) 目標の達成度

100%

2) 成果の意義

本装置を今後量産化していく事は、高性能で安価なパワーデバイスを安定的に供給する事につながり、日本を含め世界の低炭素社会をより早期に実現することが可能となる。

3) 知的財産権の取得

8件出願予定である。

4) 成果の普及

プロジェクト成果の普及活動に関しては単年度のプロジェクトということもあり、装置立ち上げ及びハード評価が主のため外部発表は行っていない。今後、プロセス評価結果が出てくる段階で論文等を随時発表していく予定である。

表Ⅲ.2.1.4.3.2-1 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (講演・プレス発表等)
	国内	外国	PCT*出願	査読付き	その他	
H23FY	0件	0件	0件	0件	0件	0件

2.5 高耐熱部品統合パワーモジュール化技術開発

2.5.1 高耐熱コンデンサ

高温作動するSiC半導体パワーモジュールにおけるスイッチング時に生じる過渡的な高電圧を吸収するスナバ回路に使用される高耐熱コンデンサを開発した。具体的には、静電容量 0.1 μ F級、耐電圧 1 kV級、共振周波数 10 MHz級のコンデンサにおいて、使用時の耐熱温度 250°Cであり、-40~250°Cの温度領域における静電容量の変動が $\pm 10\%$ 以下、かつ、体積が 40 mm³以下（例えば、5×4×2 mm）の高耐熱コンデンサを目標とした。

積層セラミックコンデンサの2メーカー（村田製作所、太陽誘電）に、それぞれ集中研野洲分室、集中研高崎分室を設け、異なる手法を用いて目標達成を目指した。集中研分室の採用により、企業が保有する試作ラインを活用し、しかも物質的なコンタミネーション及び技術・ノウハウのコンタミネーションを防いだ。東京工業大学と産総研は、高耐熱コンデンサの開発支援を行った。具体的には、以下の研究開発を行った。

（1）高比抵抗材料系

高温下で比抵抗の低下が基本的に少ない高比抵抗材料系で、積層セラミックコンデンサ（以下、MLCCと記す）を開発した。高耐熱化のためには、欠陥や不純物といった、抵抗を低下させる要因を低減させることが重要である。特に、酸素欠陥は熱と電圧によりマイグレーションを起こし、抵抗を大きく低下させるため、その生成あるいは移動を抑制する必要がある。このため、酸素欠陥が生成しないしにくい材料系あるいは酸素欠陥の移動を抑制できるような材料系の検討を行い、目標の達成を目指した。

（2）複合ペロブスカイト材料系

比誘電率が比較的大きい複合ペロブスカイト材料系に着目して高耐熱コンデンサを開発した。複合ペロブスカイト型構造は(A₁, A₂, A₃, ...)(B₁, B₂, B₃, ...)O₃で表現される組成式を有し、Aサイトの価数とBサイトの価数の和が6価（酸素負イオン価数 2-×3）になるように調節することにより絶縁性の確保を目指した。

（3）開発支援1：絶縁破壊強度評価

微小領域における絶縁破壊強度を測定する手法を開発しており、プロジェクトで開発する材料について、耐電圧を効率よく高い信頼性を持って測定することにより、コンデンサの耐圧向上に寄与した。

（4）開発支援2：最適結晶粒径の確定

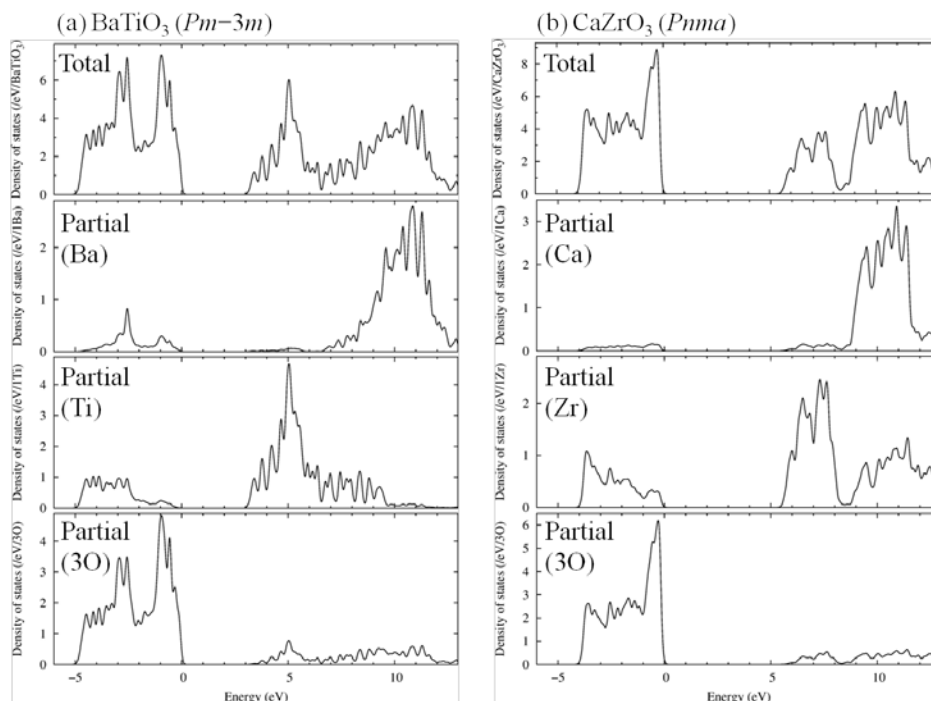
エアロゾルディポジション法（以下、AD法と記す）により微粒子の粒径を保ったまま緻密化する技術を保有しており、この緻密体を熱処理することにより緻密なまま粒径を変化させることができる。誘電体は、粒径により誘電率を変化させるため、この技術を使用して、プロジェクトで開発する材料について、誘電率と耐電圧の両特性をバランスさせた粒径を明らかにして、高耐熱コンデンサの開発に貢献した。

(1) 高比抵抗材料系 (FCRA 集中研野洲分室)

高耐熱コンデンサを設計するにあたって、コンデンサの誘電体層の材料選定は極めて重要である。第一の選定基準は、高温下で比抵抗の低下が少ない材料系であることである。

図Ⅲ.2.5.1-1は、第一原理計算により求めたBaTiO₃ (*Pm-3m*)、CaZrO₃ (*Pnma*)の電子状態密度を示したものである。なお、この理論計算には、密度汎関数理論に基づいた第一原理計算コードVASPを用いた^{1,2)}。基底関数として平面波を用い、カットオフエネルギーを400 eVとした。逆格子空間におけるエネルギーサンプリング点は、BaTiO₃ (*Pm-3m*)、CaZrO₃ (*Pnma*) に対して、それぞれ12×12×12、6×4×4とした。電子交換・相関の近似法としてGeneralized gradient approximationを用い、構造最適化計算を行った。エネルギーバンドギャップを定量的に評価するために、電子状態密度の計算には、前記条件に基づいたハイブリッド汎関数法 (HSE06) を用いた。図では、全電子状態密度 (Total) と共に、各原子の部分電子状態密度 (Partial) を別個に表す。また、価電子帯上端のエネルギーを0 eVとした。

理論計算の結果、積層セラミックコンデンサの誘電体層として一般的によく使用されるBaTiO₃と常誘電体であるCaZrO₃のバンドギャップはそれぞれ 3.15 eV、5.48 eVと、後者のバンドギャップが前者のおよそ1.7倍である。



図Ⅲ.2.5.1-1 BaTiO₃ (*Pm-3m*)、CaZrO₃ (*Pnma*) の電子状態密度の理論計算結果

これは、後者の材料が理想的な状態では、耐圧性など良好な特性を有することを示している。

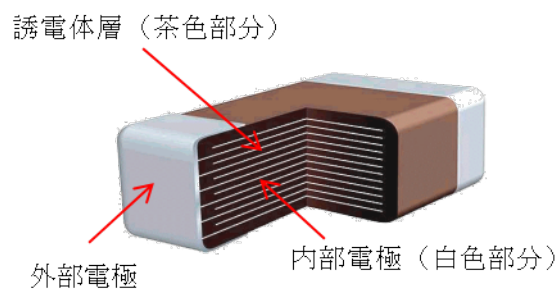
また、一般的に比抵抗の低下は、酸素欠陥が原因とされるが、これの主要因である不純物準位の存在においても、十分なバンドギャップを確保できる可能性を示唆しており、これが高い信頼性を期待できる。

このようにCaZrO₃系材料は常誘電体であるため、誘電率がBaTiO₃を代表とする強誘電体材料に比較して、非誘電率 $\epsilon_r=30$ と低いものの、 $-50^{\circ}\text{C}\sim 300^{\circ}\text{C}$ の温度範囲による温度特性が良好で、誘電正接においても 250°C 付近まで良好であることから、高比抵抗材料系の対象材料としては、CaZrO₃系材料を選定した。

1) 積層セラミックコンデンサの試作

積層セラミックコンデンサは、図Ⅲ.2.5.1-2に示されるように誘電体層と内部電極と称する電極層が交互に積層された構造となっており、この内部電極を積層体の端面に配置する外部電極によって集電している。コンデンサの静電容量は、この誘電体層の厚みと積層数によって決まる。本開発では、図中誘電体層に高比抵抗系材料としてCaZrO₃系ペロブスカイトを用い、内部電極としてはNiを用いた。また、外部電極は、内部電極がNiの場合、通常、銅ペーストを塗布、焼き付けた後、その表面にNi、Snの2層のめっきが施される。しかし、今回の目的とする高耐熱部品としてのコンデンサにおいては、回路基板上の実装に使用されるはんだ材との適合性の問題から銅ペースト材の焼き付けまでとした。

また、後述する表Ⅲ.2.5.1-2に示すように、二次レベル品以降で、性能目標としてコンデンサの体積が 40mm^3 以下と定められている。積層セラミックコンデンサの一般的なチップサイズとして表Ⅲ.2.5.1-1に示すものが挙げられるが、性能目標とされているチップの体積が 40mm^3 以下であることを考慮すると、4520サイズ以下のサイズでは厚みTが現実的でない数値となってしまう。したがって、目標とするサイズとしては4532サイズ以上と考えられる。今回の検討では、最も大きなサイズとなる5750サイズで検討することとした。このサイズは、複合ペロブスカイト材料系の開発との共通事項としている。

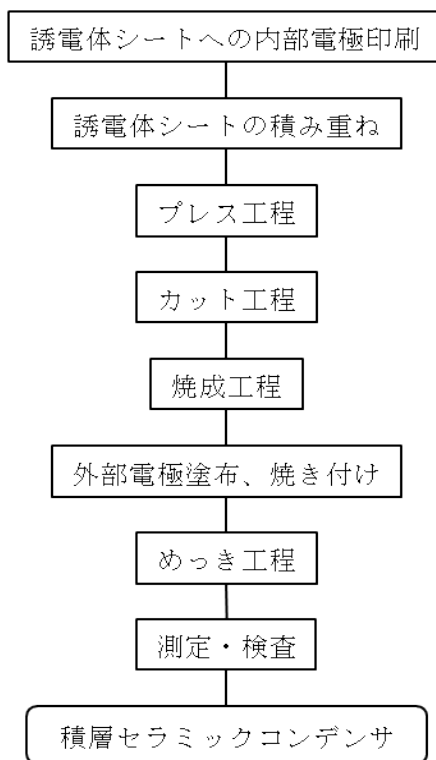


図Ⅲ.2.5.1-2 積層セラミックコンデンサの構造

表Ⅲ.2.5.1-1 積層セラミックコンデンサのチップサイズ

サイズ	大きさ		
	L(mm)	W(mm)	T(mm)
3216	3.2	1.6	7.8
3225	3.2	2.5	5.0
4520	4.5	2.0	4.4
4532	4.5	3.2	2.7
5728	5.7	2.8	2.5
5750	5.7	5.0	1.4

※厚み T は、チップの体積を 40mm³ とした時の値



図Ⅲ.2.5.1-3 積層セラミックコンデンサの製造フロー³⁾

積層セラミックコンデンサの製造工程について簡単に述べる。まず、誘電体材料を合成した後、各種溶剤等と調合・粉碎し、セラミックペーストとする。これを薄いシート状に成型（図中の誘電体シート）した後、図Ⅲ.2.5.1-3 に示す、主に8つの加工工程を経て積層セラミックコンデンサは完成する。

2) 各試作品の電気特性

本プロジェクトでは、表Ⅲ.2.5.1-2 に示すように零次レベル部品から最終レベル部品の4段階の試作レベルがあり、それぞれ満たすべき性能目標が定められている。

今回の試作にあたっては、一次レベル部品と二次レベル部品の違いは、二次レベル部品において耐電圧、共振周波数、体積、静電容量において具体的数値が定められている点であり、設計上、静電容量を満たす部品が試作できれば、一次レベル部品と二次レベル部品とを兼ねることができることから、一次レベル部品試作の段階で、二次レベル部品の性能目標を試作目標とした。

表Ⅲ.2.5.1-2 本プロジェクトの高耐熱コンデンサの性能目標

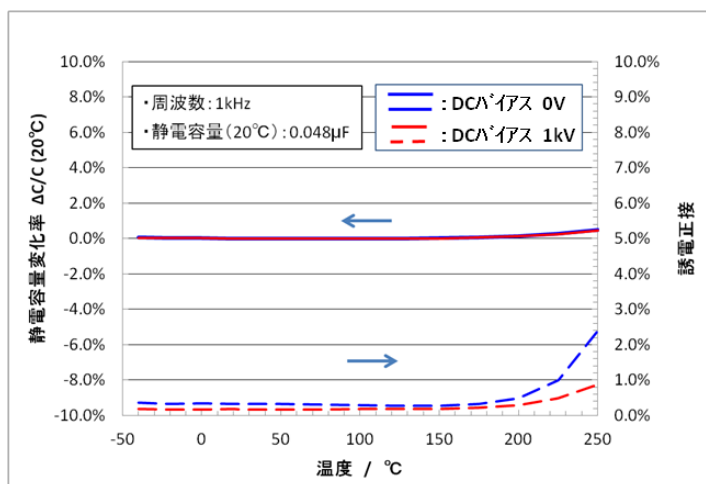
	性能目標	開発課題
零次レベル部品	既存材料使用品、耐熱温度(85~125℃)	開発課題は特になし。
一次レベル部品	-40~+250℃での静電容量の変化率：±10%以下	<ul style="list-style-type: none"> 高耐熱誘電体材料の基本組成の確定。 NiあるいはCuと高耐熱誘電体材料との共焼成技術の開発。
二次レベル部品	-40~+250℃での静電容量の変化率：±10%以下 耐電圧：1 kV級、 共振周波数：10 MHz級 体積40mm ³ 以下 静電容量：0.05 μF級	<ul style="list-style-type: none"> 耐電圧特性の向上。 高周波動作に対応した部品構造の設計と開発。
最終レベル部品	-40~+250℃での静電容量の変化率：±10%以下 耐電圧：1 kV級 共振周波数：10 MHz級 体積：40mm ³ 以下 静電容量：0.1 μF級	<ul style="list-style-type: none"> 静電容量の向上。

図Ⅲ.2.5.1-4 は、一次および二次レベル部品の試作例である。サイズは、Lが5.7mm、Wが5.0mm、Tが1.4、または2.5mmとなっている。



図Ⅲ.2.5.1-4 試作した一次および二次レベル部品
※青線のマス目は1mm

図Ⅲ.2.5.1-5 は、一次および二次レベル部品について測定した、 -40°C ～ $+250^{\circ}\text{C}$ における静電容量の温度変化率、および誘電正接についてプロットしたものである。併せて、 1kV の直流電圧印加し、同様に測定した結果についてもプロットしている。

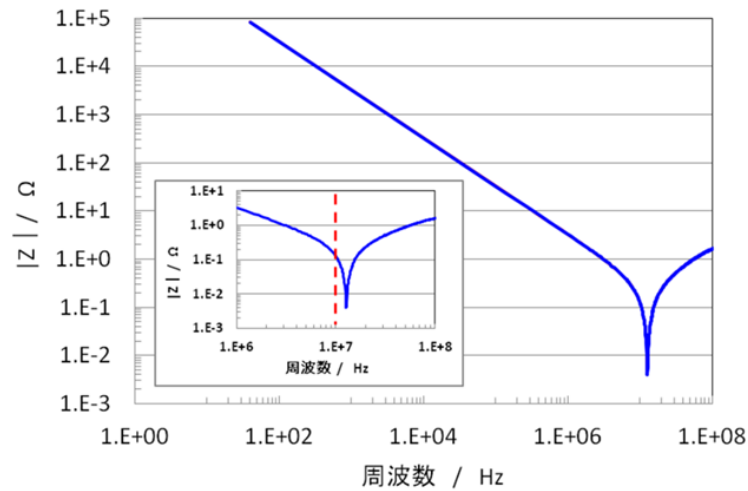


図Ⅲ.2.5.1-5 一次および二次レベル部品の静電容量の温度変化率、および誘電正接

試作したコンデンサの静電容量は、 $0.048\mu\text{F}$ であった。また、静電容量の温度変化率は、 -40°C から $+250^{\circ}\text{C}$ までほぼフラットな温度変化を示し、 $\pm 1\%$ 以下であることを確認した。また、誘電正接については、 -40°C から $+200^{\circ}\text{C}$ までは 1% 未満の良好な特性を示した。一方で、 $+200^{\circ}\text{C}$ を超えるあたりから徐々に上昇しているが、基本的には良好な結果を得た。また、直流電圧を 1kV 印加しながら同様に静電容量を測定した結果、静電容量の温度変化率、誘電正接いずれについても直流電圧を印加しない場合と同様の温度特性を示し、電圧印加による影響はないことを確認した。

図Ⅲ.2.5.1-6 は、一次および二次レベル部品の共振周波数を測定した結果である。測定は、アジレントテクノロジー社（現キーサイトテクノロジー社）のプレジジョンインピーダンスアナライザ 4294A を用いて行った。共振周波数は 13MHz と測定され、二次レベル部品の性能目標値である、 10MHz 級を満たしていることを確認した。

これらの結果を総合すると、今回試作した一次および二次レベル部品については、当初設定した性能目標いずれも満たしており、当初の目標を達成したことを確認した。



図Ⅲ.2.5.1-6 一次および二次レベル部品の共振周波数

試作したコンデンサについて、誘電体層の結晶性を確認することを目的として、TEM 観察を行った。測定試料は、コンデンサを機械研磨によって断面を作製し、次に集束イオンビーム加工装置により観察試料を作製した。TEM 観察は、高分解能透過型電子顕微鏡 H-9000UHR を用い、観察条件として加速電圧を 300kV とした。

図Ⅲ.2.5.1-7 は、試作した二次レベル部品の誘電体層部分を観察したものである。図Ⅲ.2.5.1-8 は、図Ⅲ.2.5.1-7 で観察される粒界部分を拡大し、格子像を観察したものである。粒界近傍部分は格子の乱れが観察されたが、粒内部分については乱れが観察されず結晶性についても良好であることが推測されたが、粒界と粒内でこのように格子像に差異がみられることが確認できた。



図Ⅲ.2.5.1-7 試作した積層コンデンサの誘電体層断面 TEM 像 (-111 入射)



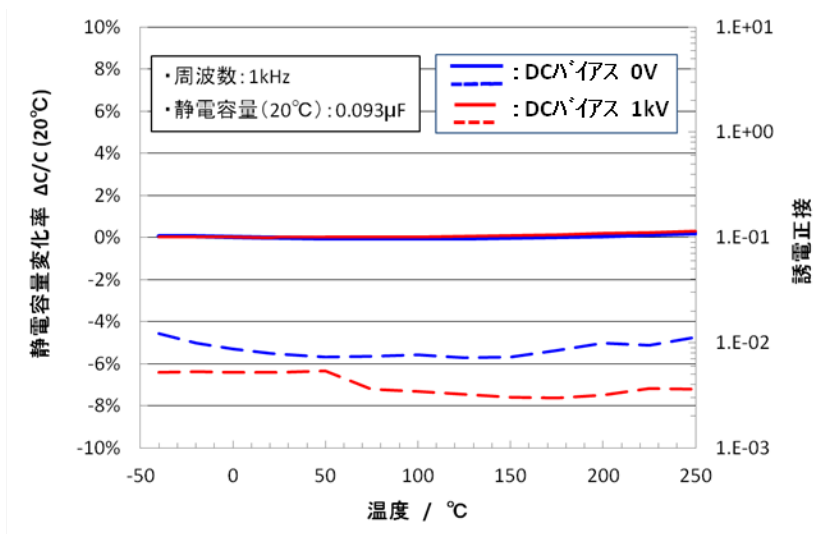
図Ⅲ.2.5.1-8 図Ⅲ.2.5.1-7○部分の拡大画像（格子像）（111 入射）

図Ⅲ.2.5.1-9 は、最終レベル部品の試作例である。表Ⅲ.2.5.1-2 に示した最終レベル部品の性能目標である 40mm^3 を満たす形状（図Ⅲ.2.5.1-9 中右側のコンデンサ）と誘電体層厚みを厚めにした 2 種類のコンデンサを試作した。



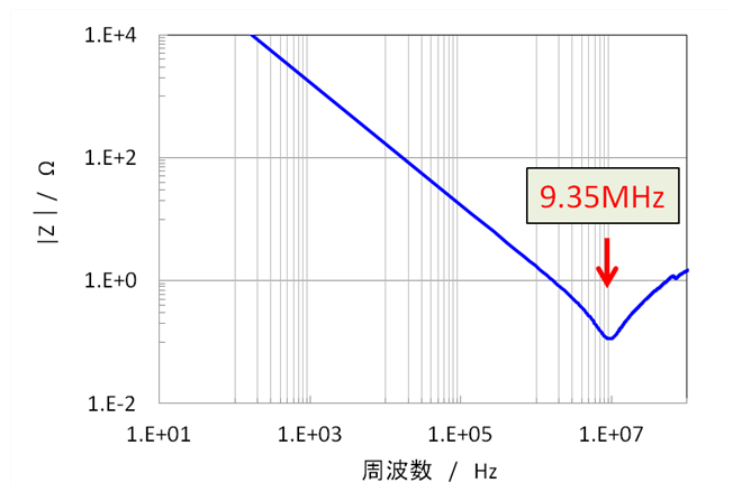
図Ⅲ.2.5.1-9 試作した最終レベル部品
※青線のマス目は 1mm

図Ⅲ.2.5.1-10 は、最終レベル部品の静電容量の温度変化率、および誘電正接について、 $-40^{\circ}\text{C}\sim+250^{\circ}\text{C}$ における静電容量の温度変化率、および誘電正接についてプロットしたものである。併せて、1kV の直流電圧を印加し、同様に測定した結果についてもプロットしている。



図Ⅲ.2.5.1-10 最終レベル部品の静電容量の温度変化率、および誘電正接

試作したコンデンサの静電容量は、 $0.093\mu\text{F}$ であった。また、静電容量の温度変化率は、 -40°C から $+250^{\circ}\text{C}$ までほぼフラットな温度変化を示し、 $\pm 1\%$ 以下であることが確認できた。また、誘電正接については、 -40°C から $+250^{\circ}\text{C}$ まで 1% 以下の良好な特性を示した。また、直流電圧を 1kV 印加しながら同様に静電容量を測定した結果、静電容量の温度変化率、誘電正接いずれについても直流電圧を印加しない場合と同様の温度特性を示し、電圧印加による影響はないことを確認した。



図Ⅲ.2.5.1-11 最終レベル部品の共振周波数

図Ⅲ.2.5.1-11 は、最終レベル部品の共振周波数を測定した結果である。測定は、アジレントテクノロジー社（現キーサイトテクノロジー社）のプレジジョンインピーダンスアナライザ 4294A を用いて行った。共振周波数は 9.35MHz と測定

され、二次レベル部品の性能目標値である、10MHz 級を満たしていることを確認した。

これらの結果を総合すると、今回試作した最終レベル部品についても、当初設定した性能目標いずれも満たしており、当初の目標を達成したことを確認した。

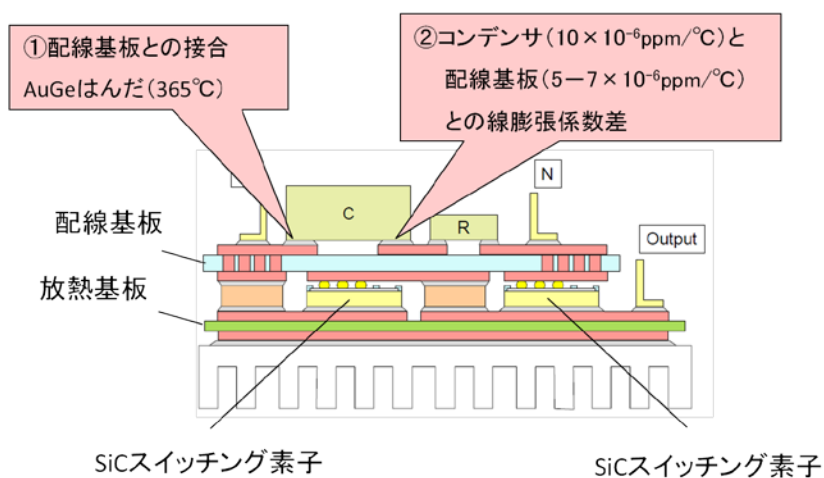
以上、今回試作した最終モジュール部品の仕様を表Ⅲ.2.5.1-3 にまとめた。当初定められた表Ⅲ.2.5.1-2 に示す開発目標を満たす特性を有するコンデンサの開発に成功した。

表Ⅲ.2.5.1-3 試作した最終モジュール部品の仕様例

サイズ	5750
厚み(mm)	1.4
体積	40.0
静電容量(μF) : 室温	0.093
自己共振周波数(MHz)	9.35
-40 $^{\circ}\text{C}$ ~+250 $^{\circ}\text{C}$ における温度変化率(+20 $^{\circ}\text{C}$ 基準)	$\pm 1\%$ 以内
抵抗(Ω) : 室温	0.22
誘電正接 : 室温	10^{-4} オーダー

3) 外部電極および接合材の課題

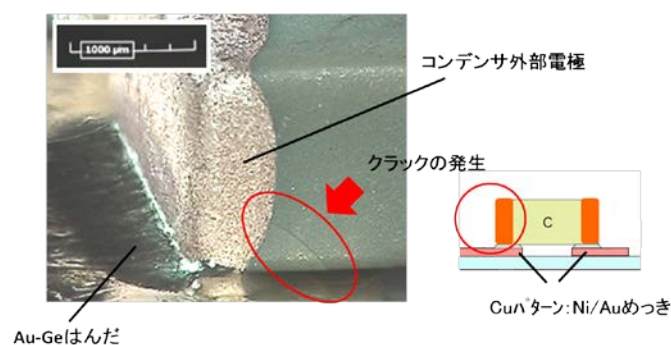
図Ⅲ.2.5.1-12 は、今回試作するモジュールの構成を示したものである。配線基板上面にスナバ回路を構成するコンデンサと抵抗が配置される。これらは、配線基板のパターンに Au-15wt%Ge 合金（融点=365 $^{\circ}\text{C}$ ）を用いて接合される。



図Ⅲ.2.5.1-12 モジュールの構成と配線基板への接合時の線膨張係数差の課題

これらの接合は、リフローはんだづけによって行うが、その際モジュールは400℃以上の温度に加熱される。この際、注意すべきは、配線基板、コンデンサそれぞれの線膨張係数に数 ppm/℃程度の差があることであり、これが接合における加熱時等、大きな温度変化がある際に両者の伸縮差により応力が発生する原因となることが懸念される。

図Ⅲ.2.5.1-13 は、配線基板にコンデンサを Au-15wt%Ge はんだを用いて、リフローはんだ付けにより直接実装した直後の接合部分を拡大したものである。コンデンサ本体の外部電極下部にクラックが発生していることが確認できる。このクラック発生は、懸念した通り、上述した配線基板とコンデンサの線膨張係数差が起因するものと考えられる。

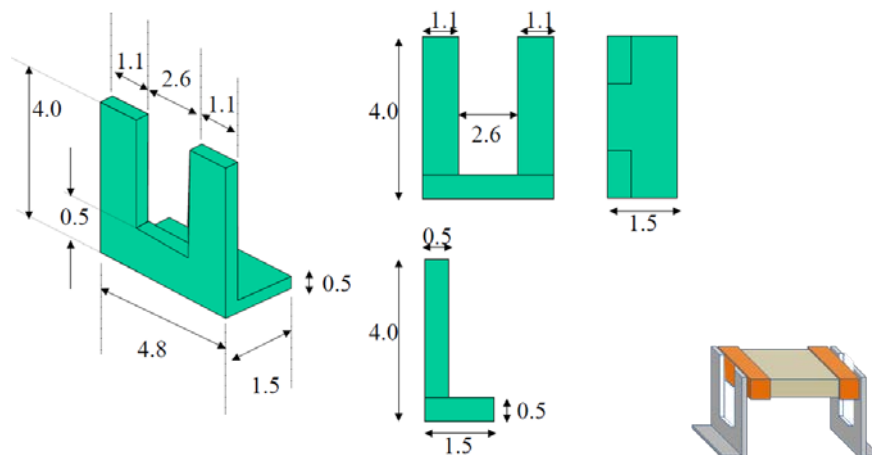


図Ⅲ.2.5.1-13 配線基板への直接実装によるコンデンサ接合部付近のクラック発生

このクラック発生を防ぐには、配線基板とコンデンサの線膨張係数差を小さくするような材料設計、配線基板とコンデンサの接合はんだの選定など線膨張係数差を何らかの方法で緩和することが考えられる。配線基板、あるいはコンデンサの線膨張係数を制御するには、主テーマとなる高耐熱材料設計も踏まえて考えることになるため難易度が高く、また、接合はんだの選定には、モジュールを構成する部品を接合していくために必要とされる接合材料を開発する必要があり、これについても難易度が高い。そこで、今回は、高耐熱コンデンサの開発に特化することができるよう、コンデンサに線膨張係数差を緩和するための金属端子部品を介する方法を採択することによってこれを試みることにした。

図Ⅲ.2.5.1-14 は、今回試作した金属端子の形状を示したものである。基板に実装する際、複合ペロブスカイト材料系により作製されたコンデンサと形状が統一されている必要があるため、金属端子形状については両者共通事項としている。材質は、コンデンサの線膨張係数に近い SUS430 とした。

この金属端子とコンデンサの外部電極との接合については、コンデンサを回路基板に実装する接合材として、Au-15wt%Ge（融点：365℃）を使用することとなっており、それよりも高い融点を有する接合材を採用する必要がある。今回は、

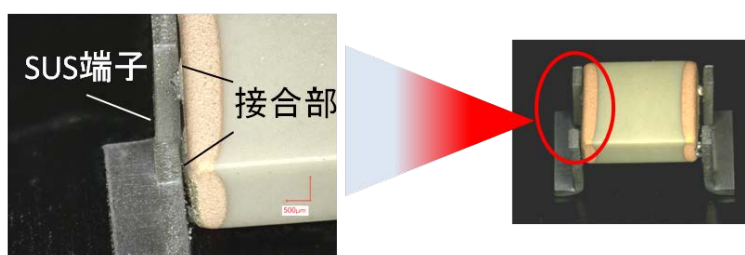


図Ⅲ.2.5.1-14 金属端子形状（当初設計）

昭栄化学工業様開発品である、AuIn 合金粉末ペースト材を塗布して焼き付ける方法で対応した。

接合条件としては、処理温度 700℃、保持時間 30 分とし、雰囲気は、窒素中に 0.3～1.0%水素を混合させたガスを導入することにより行った。

図Ⅲ.2.5.1-15 は、金属端子を接合した状態を示したものである。接合処理したにもかかわらず、金属端子はコンデンサから脱離しやすく、接合部を観察するとコンデンサの外部電極との接合がほとんど取れていないことがわかった。ステンレスは、表面に不動態膜を形成しやすく、これが接合材との濡れ性、接合性が十分確保できない原因ではないかと推測された。そこで、端子の母材を無酸素銅（C1020）とし、表面に Ni めっきを施し、接合性の改善を試みた。

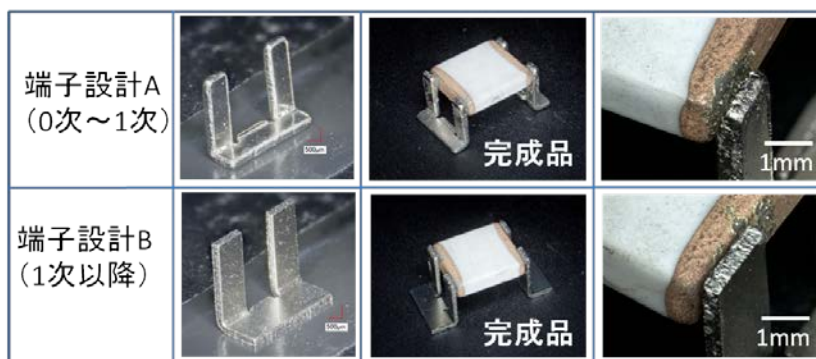


図Ⅲ.2.5.1-15 接合部分の状態

図Ⅲ.2.5.1-16 は、その接合状態を観察したものである。零次レベル部品での端子形状は、コンデンサの外部電極との接触面積が小さく、一次レベル部品以降ではその接触面積を大きくする形状を採用している。今回、コンデンサの外部電極は銅ペーストを焼き付けたものとなっているが、接合材である AuIn 合金による喰われが発生し、SUS 端子に比較すると接合性は改善されているものの、

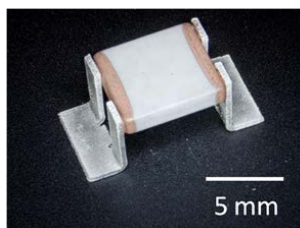
外部電極への影響が確認されたため、AuIn 合金を接合材として採用するのは難しいと判断した。

この接合部分については、本開発の主要な部分にもかかわらず、一からの検討とするには、難易度が高く、また、外部電極の種類によって接合材との接合性も変わることから、高比抵抗材料系、および複合ペロブスカイト材料系それぞれが



図III.2.5.1-16 端子材を Cu 製(Ni めっき)とした時の接合状態

独自の技術によって取り組むこととなった。そこで、我々は接合材として、社内実績のある銅を主体としたペーストを用い、端子も SUS430 から銅 (C1020) に替えることで接合性を高めることにした。図III.2.5.1-17 は、社内実績のある接合材をとして完成し金属端子付きコンデンサである。接合材によるコンデンサ外部電極の喰われは確認されず、金属端子に対する接合材の濡れ性も良好であることが確認できた。表III.2.5.1-4 は、ボンドテストによる金属端子の接合強度を測定した例である。接合強度は十分な強度を確保しており、本プロジェクトでは上記の条件にて、最終モジュール部品まで対応することに決定した。



図III.2.5.1-17 端子材を Cu 製(Ni めっき)とした時の接合状態 (二次レベル品)

表III.2.5.1-4 最終決定した金属端子構成における接合強度の測定例 (二次モジュール部品)

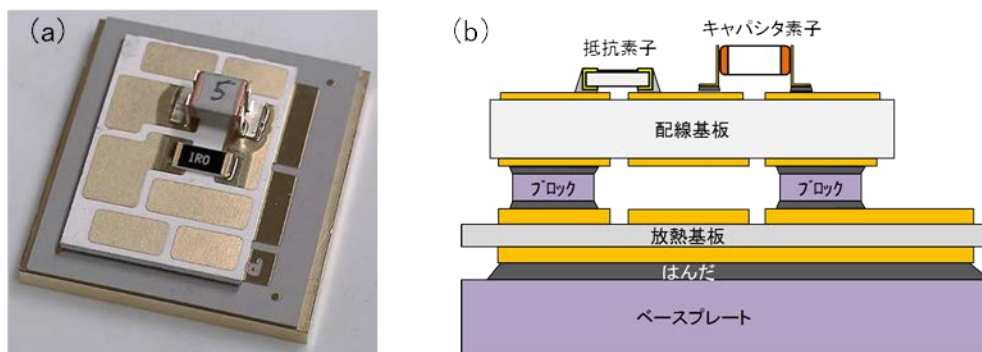
平均強度(N)	最大値(N)	最小値(N)
10.8	13.9	6.4

4) 冷熱サイクル試験結果

図Ⅲ.2.5.1-18 に示したモジュールの構成にて実装状態における寿命のボトルネックを抽出することを目的として、キャパシタ素子および抵抗素子の、モジュールへの実装状態における冷熱サイクル耐量の確認を行った。

(配線基板への接合、冷熱サイクル試験と評価は FUPET にて実施。)

冷熱サイクル試験機 (エスペック株式会社/TSE-11-AS) を使用し、大気雰囲気下、+250°C 18分 ⇄ -40°C 12分 (30分/サイクル) の条件にて試験を実施した。部品の詳細は表Ⅲ.2.5.1-5 に示す通りである。なお、当サンプルは高電圧を印加しないためゲル封止を行っておらず、また今回の評価対象ではないチップ (MOSFET) も実装をしていない。



図Ⅲ.2.5.1-18 熱サイクル試験用モジュールサンプルの外観
(a)サンプル外観、(b)サンプル断面模式図

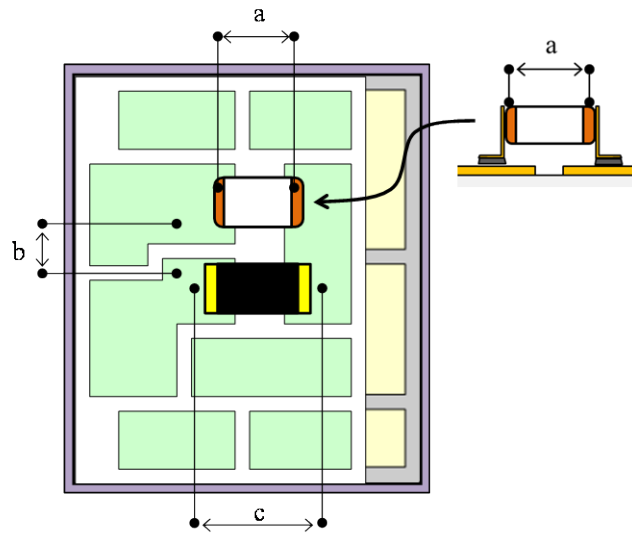
表Ⅲ.2.5.1-5 部品の詳細

キャパシタ素子	村田製作所/二次試作品 “D” : 厚み
抵抗素子	KOA/一次試作品
配線基板	日本ガイシ/一次試作品
放熱基板	DENKA/裏面ベタパターン/Cu 厚み 150 μm
ベースプレート	アライドマテリアル/SUS410
金属ブロック	アライドマテリアル/Cu-W
はんだ	住友金属鋳山/Au-12wt%Ge プリフォーム

冷熱サイクル耐量を評価する指標としての測定項目は以下の通りである。

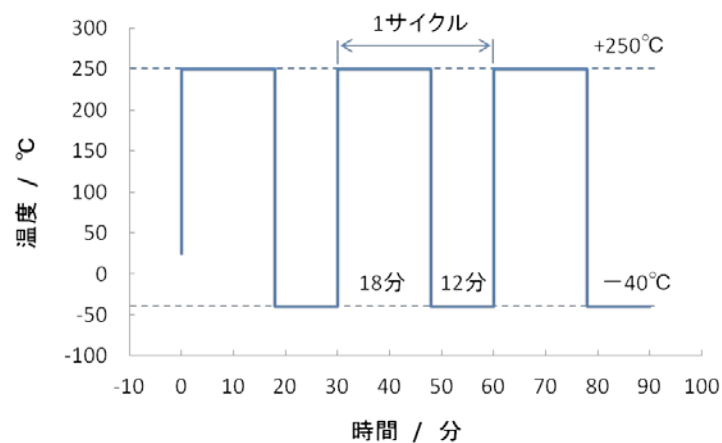
キャパシタ素子について：静電容量 (OK 判定：初期値±5%以内)

測定箇所を図Ⅲ.2.5.1-19 に示す。静電容量は、アジレントテクノロジー社 (現キーサイトテクノロジー社) インピーダンスアナライザ 4294A により同図中の a (キャパシタ素子の電極部分)、b (配線基板の Cu 配線) の 2 箇所を測定を行った。



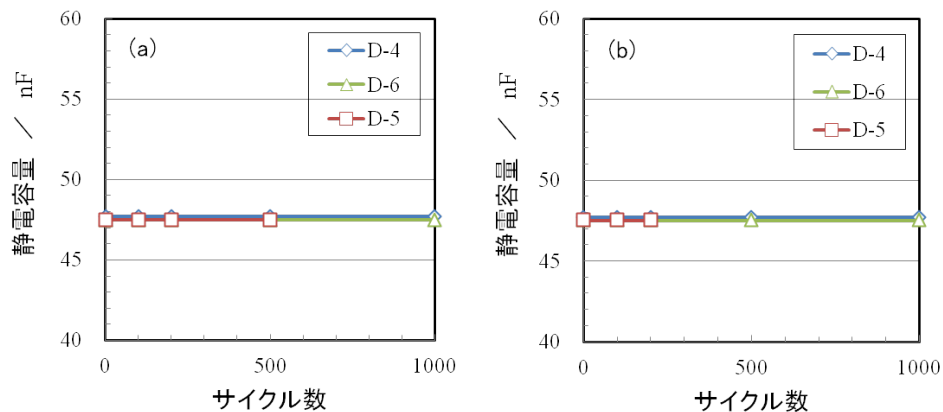
図Ⅲ.2.5.1-19 測定箇所

測定条件について以下に述べる。静電容量は、室温、信号電圧 0.5Vrms、DC バイアス off の下、周波数 100kHz における測定値で評価を行った。これを、図Ⅲ.2.5.1-20 に示す温度プロファイルにしたがって、冷熱サイクル数 1000 サイクルまでの範囲で逐次測定を行った。



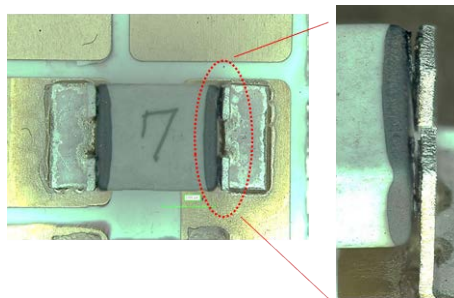
図Ⅲ.2.5.1-20 熱サイクル試験の温度サイクル

静電容量の測定結果を図Ⅲ.2.5.1-21 に示す。(a)は図Ⅲ.2.5.1-19 に示す測定箇所 a、(b)は同図の測定箇所 b における測定結果である。サンプル D-4 および D-6 については、1000cyc 後も静電容量変化は±0.1nF 程度であり、良好な特性を示した。しかし、サンプル D-5 については、500 サイクル後、(a)では問題なかったが、(b)では NG となった。



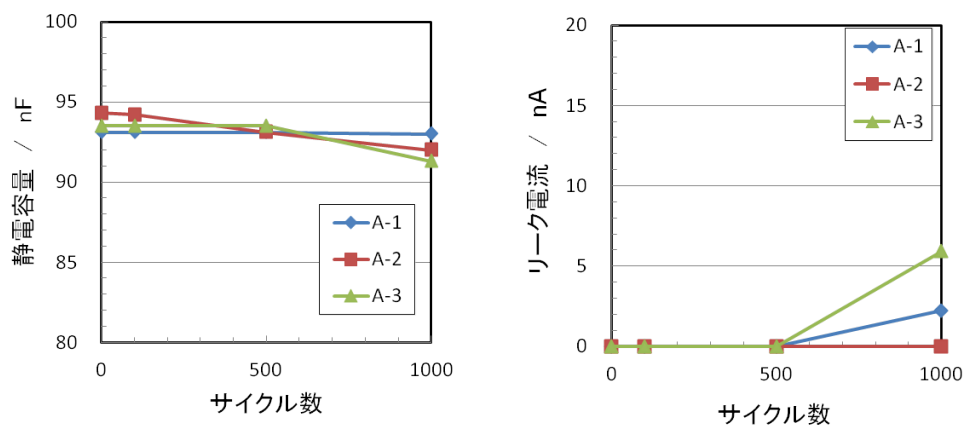
図Ⅲ.2.5.1-21 一次レベル部品の静電容量と冷熱サイクル数の関係
(a)は測定箇所 a、(b)は測定箇所 b における測定結果

サンプル D-5 についてコンデンサ金属端子間の外観を観察したところ、図Ⅲ.2.5.1-22 に示すようにコンデンサ外部電極-端子間の接合部が破断し、断線していたことが判明した。



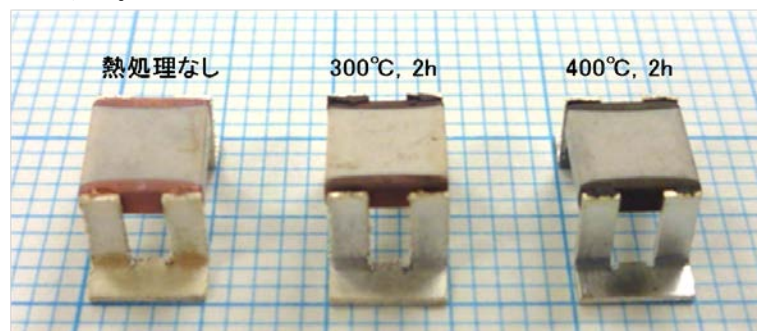
図Ⅲ.2.5.1-22 サンプル D-5 の素子-端子間の断線（500サイクル後）
※注）写真の素子に表記した数字は実験都合により付与した管理番号

最終モジュール部品について同様に測定した結果を図Ⅲ.2.5.1-23 に示す。測定は、図Ⅲ.2.5.1-19 に示す測定箇所 a についてのみ行った。1000 サイクル後、静電容量は、2.5%の低下が見られ、リーク電流は、6nA 程度の上昇が見られたサンプルもあったが、特性としては問題ない結果が得られた。



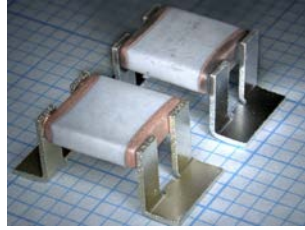
図Ⅲ.2.5.1-23 一次レベル部品の静電容量、リーク電流と冷熱サイクル数の関係

ここで、一次レベル部品で見られたコンデンサ外部電極—端子間の接合部の破断についてで解決策を検討した。図Ⅲ.2.5.1-24 は、コンデンサを大気中で 300℃、および 400℃ 2 時間加熱した時の外観を示したものである。熱処理温度が上昇するに伴い、外部電極である銅が変色していることが確認された。これは、銅の酸化によるものと推測され、接合部分も銅主体であることから、これらが酸化することによる劣化が原因であると推定した。そこで、その酸化を防ぐことを目的として、コンデンサの外部電極、および接合部分をコートすることにより酸化の防止を試みた。



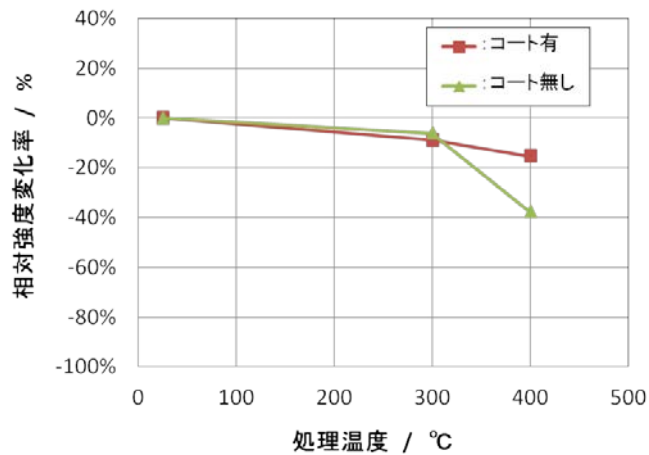
図Ⅲ.2.5.1-24 大気中熱処理による外部電極の変色

図 2.5.1.1.1-25 は、外部電極、および接合部分をコート材により被覆した例である。



図Ⅲ.2.5.1-25 接合部保護無しコンデンサ（手前）と改良した保護有コンデンサ（奥）

コート有品、および無し品両者について、大気中 300℃、2 時間、および 400℃、2 時間処理した試料についてボンドテストを用いた強度試験を行ったところ、図Ⅲ.2.5.1-26 に示すようにコート無しにおいては、相対的な接合強度が 40%程度低下するのにならび、コート有の場合は半分以下の低下に抑えることができた。今回は、コート材の選定が不十分であることと、コートの塗布が手作業であったことから、被覆が不十分であった可能性があるが、これらを最適化することにより、熱サイクル試験における金属端子接合部分の強度低下は防ぐことが可能であると考えられる。



図Ⅲ.2.5.1-26 コート有無における大気中熱処理後の相対的強度の比較

(2) 複合ペロブスカイト材料系 (FCRA 集中研高崎分室)

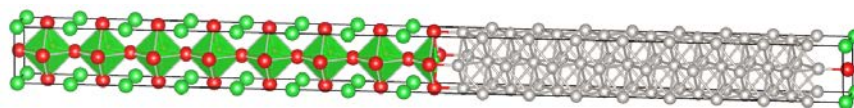
SiCパワー半導体を使用する小型インバータに搭載されるスナバ回路向けの複合ペロブスカイト材料系積層セラミックコンデンサ (MLCC) は、研究、開発、製造で実績のある太陽誘電株式会社内に設置された高崎分室にて検討が行われた。MLCCはスマートフォンやパソコンに代表されるIT機器には多量に使われており、その他の一般的な電気機器にも多く使われている。しかし、それらの使用条件は室温+ α 程度の温度で、且つ電圧は半導体の耐圧に合わせて数十V程度が一般的である。本プロジェクトでは1kV級という高い電圧、250°Cという高い温度を両立させる極めて高い目標が設定された。従来の用途とは大幅に異なる開発目標であることから、当分室では誘電体材料の開発から着手した。限られた時間の中で効率的な材料設計を行うために、まず、第一原理計算により絶縁性の高い材料の方向性を明らかにした。次に、計算で候補となった材料組成の実験的検証を行い、目標を達成できる材料組成候補を絞り込んだ。ここでは東京工業大学や産業技術総合研究所で検討した誘電体の物性評価結果を活用した。最後に最適化された材料設計を用いたMLCCの試作検証を行った。その結果、-40~+250°Cでの静電容量の変化率が $\pm 10\%$ 以下で、耐電圧が1 kV級、共振周波数10 MHz級、体積40mm³以下で静電容量0.1 μ F級という目標をクリアしたMLCCの試作に成功した。なお、検討の中期段階でFUPETにて冷熱サイクル試験を行った結果、目標温度の上下限である-40~+250°Cの温度変化を与えたところ、配線基板とMLCCの熱膨張係数の違いによる膨張収縮を原因とする不具合が発生した。解決策として、当初の目標には記載されていない金属端子による応力緩和構造を検討し、最終モジュール部品にて課題の解決を図った。

1) 計算による材料設計

(a) 絶縁性の良い誘電体探索：金属/誘電体接合障壁の計算

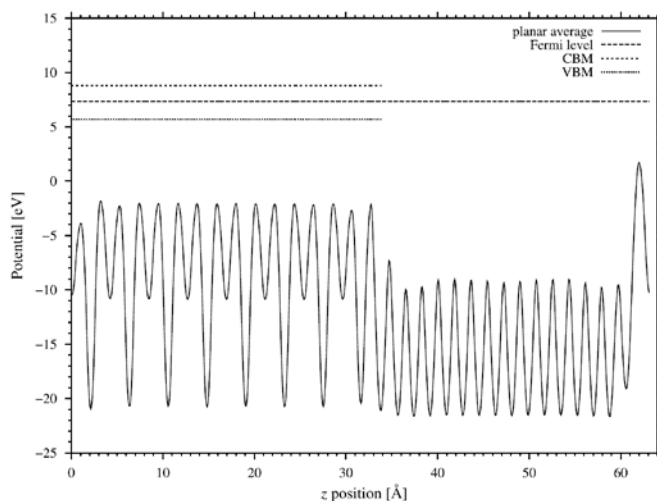
一般的なMLCCに最も多く用いられているBaTiO₃(BT)よりも、誘電率は劣るが高耐電圧が期待されるジルコナイト系ペロブスカイトに対して、第一原理計算により金属/誘電体接合のエネルギー障壁を求め、キャパシタの耐電圧性の定性的予測を試みた。当初は真空層を有するスラブモデルを用いた第一原理計算により誘電体の電子親和力の値を求め材料比較を行おうとした。スラブモデルとは特定の方向に領域1 (真空層) と領域2 (誘電体層) のスラブが交互に積層した計算モデルである。しかしながら、適用可能な計算規模のスラブモデルでは真空層の大きさが足りず、条件により電子親和力の大小関係が変化することがわかった。したがって、金属と絶縁体の構造モデルを接続させた真空層のないスラブモデルの計算を行い、系全体のFermi準位と誘電体の伝導帯の底 (conduction band minimum; CBM) のエネルギー差から金属/誘電体接合のエネルギー障壁導出を実施した。

正方晶BT, 立方晶BaZrO₃ (BZ), 斜方晶CaZrO₃ (CZ)を計算対象物質とした。接合する金属にはNiやCuよりも格子定数がペロブスカイトに近いPtを用いた。格子定数a, bは誘電体の単位胞の値に固定し, c軸方向に誘電体層8周期とPt層8周期を接合したスラブモデルを作成した。図III. 2. 5. 1-27 に例としてBZのスラブモデルをそれぞれ示す。計算にはVASPコードを用い, 交換・相関エネルギーの近似にはGGA-PBEを用いた。カットオフエネルギーは650 eV, k点はBT, BZは6×6×1, CZは4×4×1のMonkhorst-Pack法でメッシングして, 原子座標とc軸の大きさの構造緩和計算を行った。構造緩和計算により得られたエネルギーからFermi準位および誘電体の内部平均ポテンシャルを抽出した。内部平均ポテンシャルを基準として誘電体バルク計算より導出したCBMをスラブ計算結果と合わせることで, スラブモデルのFermi準位と誘電体のCBMのエネルギー差, 即ち金属/誘電体接合のエネルギー障壁を求めた。



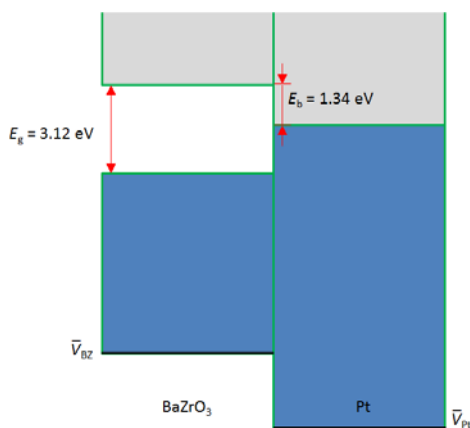
図III. 2. 5. 1-27 BaZrO₃/Pt接合のスラブモデル。

図III. 2. 5. 1-28 にスラブモデルの構造緩和計算より導出したBZ/Pt接合の内部平均ポテンシャル, Fermi準位, およびBZのバルク計算より導出したCBM, 価電子帯の頂 (VBM; valence band maximum) を示す。また, 図III. 2. 5. 1-29 にこの結果を模式的に示した図を示す。BZ/Pt接合のエネルギー障壁 $E_b = 1.34$ eV

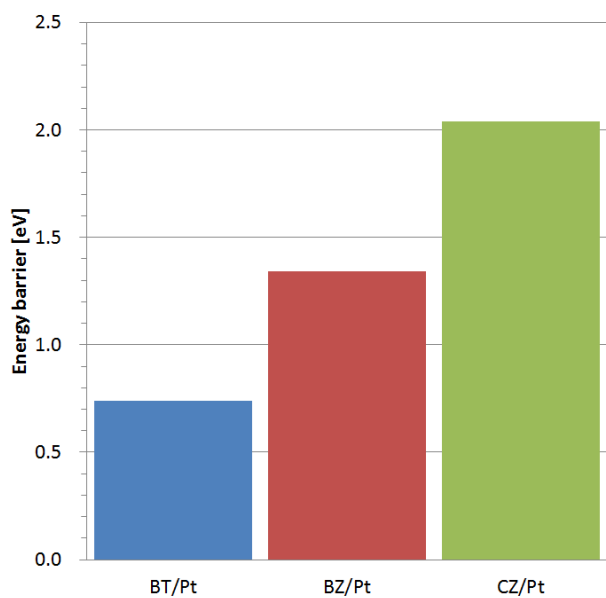


図III. 2. 5. 1-28 シミュレーションにより得られたBaZrO₃/Pt接合モデルの内部平均ポテンシャル, Fermi準位およびBaZrO₃の価電子帯の頂 (VBM), 伝導帯の底 (CBM)。

であった。BT, CZ でも同様の計算を行い、まとめた結果が図Ⅲ. 2. 5. 1-30 である。CZ > BZ > BT の順でエネルギー障壁が高く、誘電体単体のバンドギャップの大きさとほぼ対応することがわかった。



図Ⅲ. 2. 5. 1-29 BaZrO₃/Pt接合のエネルギー模式図。



図Ⅲ. 2. 5. 1-30 誘電体/Pt 接合のエネルギー障壁の比較。

(b) 誘電体中の酸素欠損の生成エネルギーおよび拡散障壁の計算

誘電体中の酸素欠損はキャパシタの寿命の主要因と考えられており、還元焼成時に酸素欠損が生成され難いこと、または生成してしまった酸素欠損が拡散しにくいことが要求される。したがって前節で対象とした高耐電圧が期待されるジルコネイト系ペロブスカイトに対して、第一原理計算により酸素欠損の生成エネルギーおよび拡散障壁の計算を実施した。

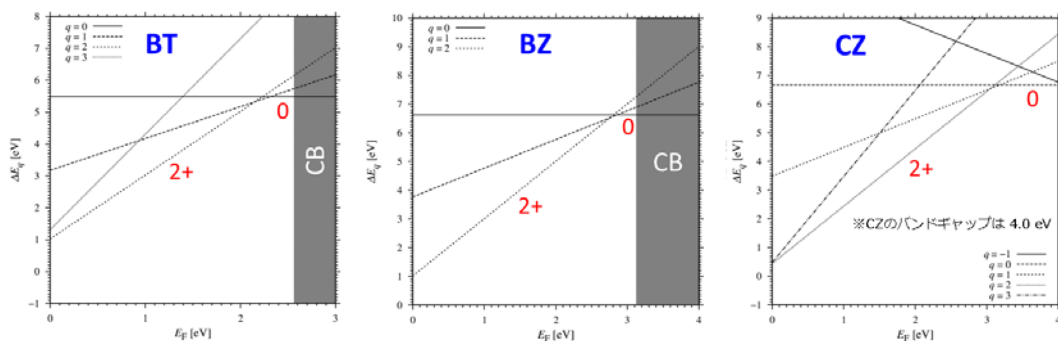
BT, BZ については、 $3 \times 3 \times 3$ スーパーセルから酸素を 1 個抜いた 134 原子モデルを作成した。BT は菱面体晶の構造を用いた。CZ については $2 \times 2 \times 2$ スー

パーセルから酸素を1個抜いた159原子モデルを作成した(CZの単位胞は擬立方晶に対して $\sqrt{2} \times \sqrt{2} \times 2$ 倍セルを元々取っている)。酸素は結晶学的に独立なサイトからそれぞれ抜いたので、BTは2通り、BZは1通り、CZは4通りの酸素欠損スーパーセルモデルが作成された。計算にはVASPコードを用い、交換・相関エネルギーの近似にはGGA-PBEを用いた。カットオフエネルギーは600 eVとし、 k 点は $2 \times 2 \times 2$ のMonkhorst-Pack法でメッシングした。酸素欠損の生成エネルギー計算では電子数を変化させた計算を行い、下記の式で生成エネルギーを求めた。

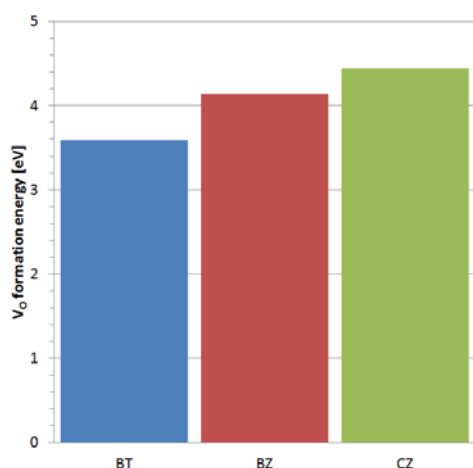
$$\Delta E_q = E_{\text{def},q} + \frac{1}{2} \mu_{\text{O}_2} - E_{\text{perfect},0} + q(E_F + \mu_{\text{VBM}})$$

ここで、 $E_{\text{def},q}$ は酸素欠損を導入し、スーパーセルを電荷 q に帯電させた場合の全エネルギー、 $E_{\text{perfect},0}$ は酸素欠損をさせないとき(BT, BZは135原子, CZは160原子モデル)の中性セルの全エネルギー、 μ_{O_2} は酸素分子の化学ポテンシャル、 μ_{VBM} , E_F はそれぞれVBMとフェルミ準位のエネルギーを示す。酸素欠損の拡散障壁の計算では酸素八面体の辺に沿って結晶学的に独立な全ての経路についてnudged elastic band (NEB) 計算を行った。独立な経路は、BTは3経路、BZは1経路、CZは6経路ある。

図III. 2. 5. 1-31に酸素欠損の生成エネルギーを示す。 $E_F=0$ はVBMを表す。電子キャリアが増えると2価から0価に変化する。このことはバンドギャップ内に欠損準位を持つことを表す。また、バンドギャップの半分の位置で生成エネルギーを評価したものを図III. 2. 5. 1-32に示す。CZ > BZ > BTの順で酸素欠損が生成されにくいことがわかった。

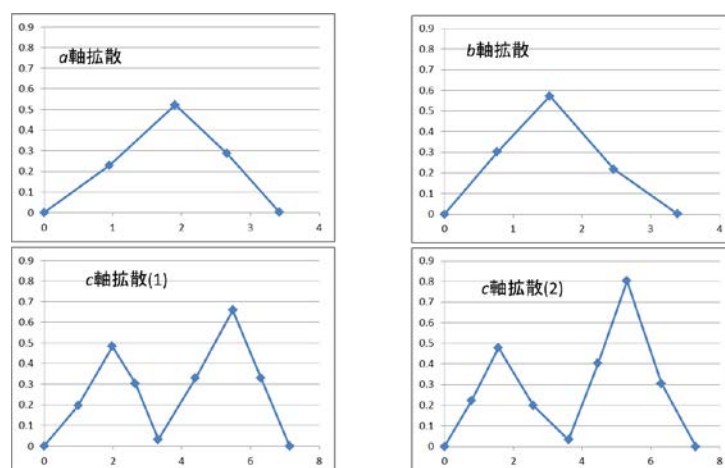


図III. 2. 5. 1-31 シミュレーションにより得られた酸素欠損生成エネルギー。

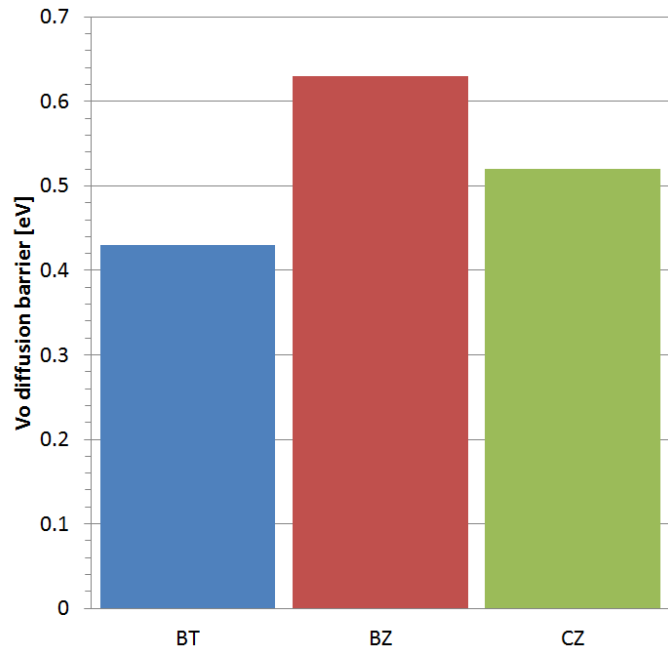


図Ⅲ. 2. 5. 1-32 酸素欠損生成エネルギーの比較。

次に酸素欠損の拡散障壁を示す。ある経路を通ると次に必ず通らなければならない経路もあるため、例えばCZでは隣接サイトへの独立な経路は6経路であるが、c軸方向への拡散を示す4経路については2つ隣への拡散を考えると2経路がペアになる。この計算結果を図Ⅲ. 2. 5. 1-33に示す。a軸、b軸、c軸方向の拡散障壁はそれぞれ0.52 eV、0.57 eV、0.66 eVであり、もっとも拡散されやすいのがa軸方向であった。他の材料も同様の計算の結果を行いまとめたのが図 2. 5. 1. 2-34である。BZ > CZ > BTの順で酸素欠損が拡散されにくいことがわかった。



図Ⅲ. 2. 5. 1-33 シミュレーションにより得られたCaZrO₃中の酸素欠損拡散障壁。



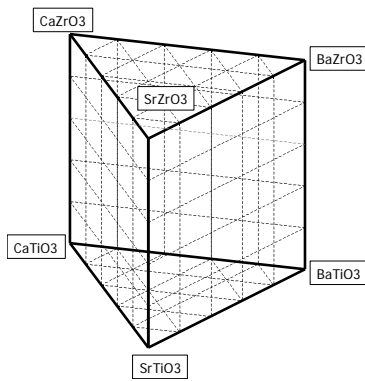
図Ⅲ. 2. 5. 1-34 酸素欠損拡散障壁の比較。

(c) 計算による材料設計の総括

以上の計算結果より，BZ，CZが絶縁性や酸素欠損の影響の観点ではBTよりも優れた材料であることが示された。これらの材料をベースとして詳細な組成設計をすることとした。

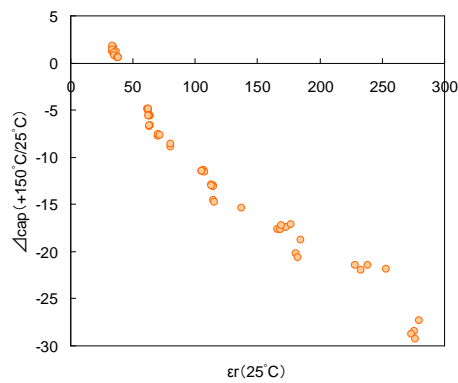
2) 実験による材料設計

誘電体材料の大まかな設計方針が第一原理計算により導出されたことから、次に実際に誘電体組成を変更した実験を行い誘電特性、絶縁特性の評価を行った。誘電体組成は、ペロブスカイト構造におけるAサイト元素をBa, Ca, Sr、Bサイト元素をTi, Zrの計5成分とし、その成分比を変化させた。図Ⅲ. 2. 5. 1-35に示すような5成分系の材料実験は、膨大な実験数が必要となるが、前述した第一原理計算により候補組成が導出されていることから、効率的な実験計画を立案し実行した。実験は原料の粉末を湿式法にて分散混合し、仮焼炉を用いて原料合成を行った。合成した材料に、焼結助剤を添加して乾式成形を行い、1000℃以上の温度で焼結させることで誘電体のペレットを作成した。



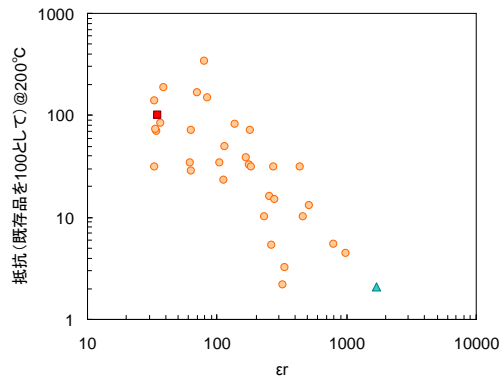
図Ⅲ. 2. 5. 1-35 材料検討の組成範囲イメージ

図Ⅲ. 2. 5. 1-36 に室温での誘電率と+150°Cにおける容量変化率の関係を示す。誘電率と容量変化率は一意の関係に有ると思われ、誘電率が低くなるほど容量変化率は小さくなった。



図Ⅲ. 2. 5. 1-36 複合ペロブスカイト材料の誘電率と温度特性(変化率)の関係

図Ⅲ. 2. 5. 1-37 に室温での誘電率に対する 200°Cでの絶縁抵抗の規格値を示す。温度変化率とは異なり、誘電率が同じでも絶縁抵抗は1桁近い差が見られた。第一原理計算の結果より、材料組成に応じてバンドギャップは異なっていることが示されたが、この実験結果は、材料組成の中でも複合ペロブスカイトの組成比によりバンドギャップが変化することを示唆していると思われる。

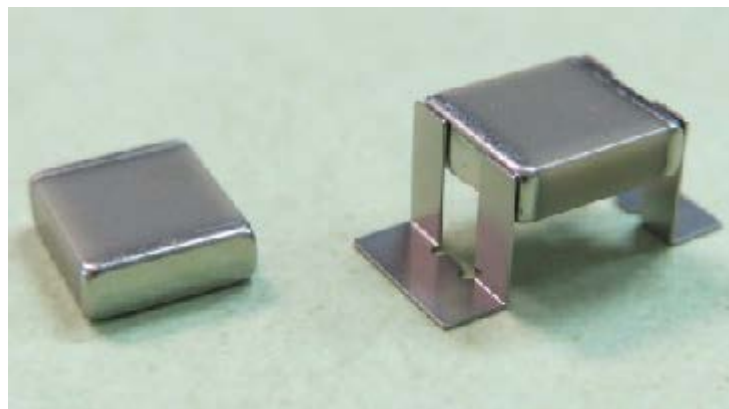


図Ⅲ. 2. 5. 1-37 複合ペロブスカイト材料の誘電率と絶縁抵抗の関係

以上の結果を基に、誘電率と温度特性、絶縁性のバランスを最適化した誘電体組成を決定した。

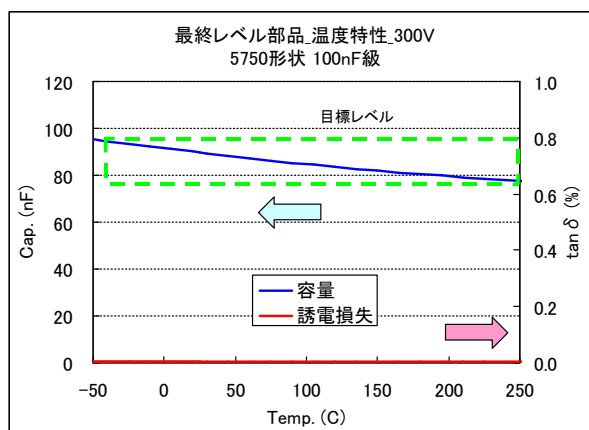
3) 積層セラミックスコンデンサ試作と評価

材料組成検討において決定された複合ペロブスカイト原料を用いて、積層セラミックスコンデンサの試作を行った。積層セラミックスコンデンサの試作は、実績のある太陽誘電社内の試作設備を用いて行われた。誘電体材料とバインダを溶媒で混練し、PET フィルム上にグリーンシートを形成した。グリーンシート上に、Ni 内部電極をパターンニングし、所定の枚数を積層して成形体を得た。成形体を所定寸法に裁断し、Ni の外部電極を塗布した後に 1000°C 以上の温度で焼成を行った。積層セラミックスコンデンサの設計は、プロジェクトの目標である 100nF の容量と 40mm³ 以下の体積を実現するために、5.7×5.0×1.4mm の寸法狙いとした。完成した試作サンプルの写真を図Ⅲ. 2. 5. 1-38 に示す。



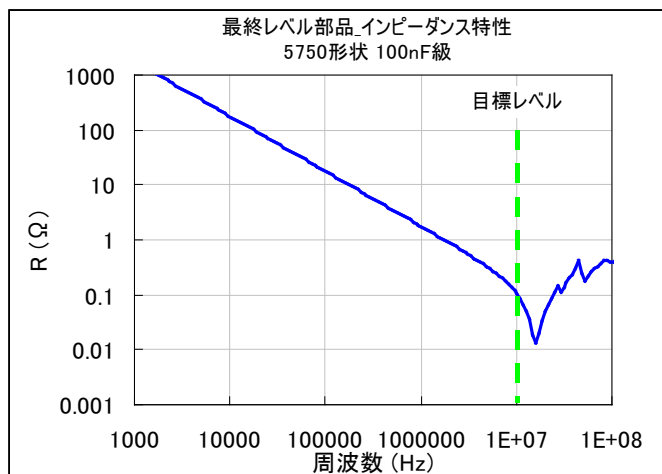
図Ⅲ. 2. 5. 1-38 複合ペロブスカイト材料を用いた最終レベル部品外観

図Ⅲ. 2. 5. 1-39 に試作された積層セラミックスコンデンサの容量と誘電損失の温度特性を示す。プロジェクトの目標である -40°C から $+250^{\circ}\text{C}$ の容量変化率が $\pm 10\%$ 以内になっていた。誘電損失は全温度域で 0.1% 以下と非常に低い値を示した。



図Ⅲ. 2. 5. 1-39 最終レベル部品の容量と誘電損失の温度依存性

図Ⅲ. 2. 5. 1-40 にインピーダンスカーブを示す。プロジェクトの目標である 10MHz の共振周波数に対して、得られた結果は 10MHz 以上の共振周波数を示した。



図Ⅲ. 2. 5. 1-40 最終レベル部品の容量と誘電損失の温度依存性

表Ⅲ. 2. 5. 1-6 にプロジェクト目標と試作サンプルの評価結果、目標達成判定を示す。全ての目標について、クリアしていることを確認した。

表Ⅲ. 2. 5. 1-6 試作品の目標達成状態

目標	結果	判定
-40～+250℃での静電容量 の変化率が±10%以下	±9.9%	目標クリア
耐電圧が1 kV 級	1.2kV 以上	目標クリア
共振周波数 10 MHz 級	16MHz	目標クリア
体積 40mm ³ 以下	外形：5.7×4.9×1.4mm 体積：39.1mm ³	目標クリア
静電容量 0.1 μF 級	91nF	目標クリア

4) FUPET によるキャパシタ素子の実装状態における冷熱サイクル試験

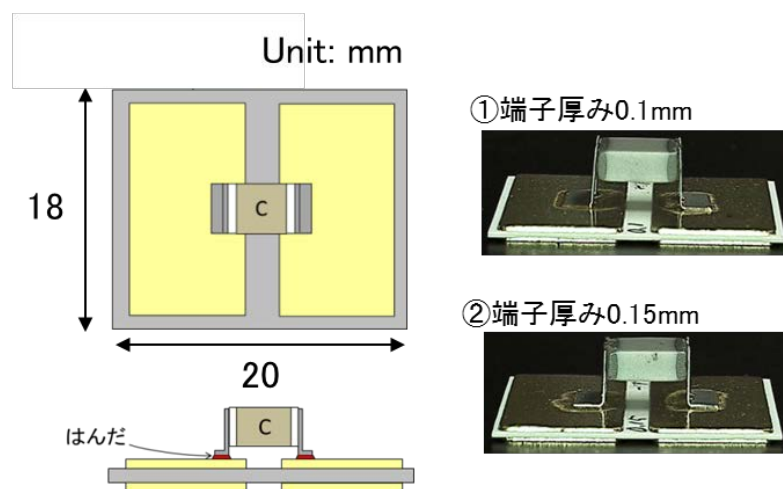
積層セラミックコンデンサとしてはプロジェクトの目標はクリアしたが、本プロジェクトの全体目標はSiCを用いた小型インバータを実際に動作させ、課題の抽出と改善方法を明らかにすることである。インバータ回路へ積層セラミックコンデンサを組み込むためには配線基板への実装が不可欠であることから、共同研究先のFUPETにて、基板実装の実験と一部信頼性に関する評価を行った。ここで、積層セラミックコンデンサと配線基板との熱膨張係数差が大きく、実装前の段階から問題が発生することが懸念されるとの指摘があった。そこで、熱膨張時の応力を緩和する目的で、金属端子を付加することとした。種々の金属端子や接合部材の検討を行った結果、当初予想した熱膨張係数差に起因すると予測される数々のトラブルが発生したが、最終的には金属端子の高さを最適化し且つ板厚を薄くすることで、冷熱サイクル時の応力を緩和し信頼性を確保できる見込みがあることを明らかにした。

同時に、最終レベルのキャパシタ素子の、実装状態における冷熱サイクル耐量の確認を行い、これにより、本キャパシタ素子の実装に関する寿命のボトルネックを抽出することも目的とした。

【実験方法】

冷熱サイクル試験機（エスペック株式会社/TSE-11-AS）を使用し、大気雰囲気下、250℃ 18分 ⇄ -40℃ 12分（30分/cyc）の条件にて試験を実施した。

サンプルの模式図、外観図を図Ⅲ. 2. 5. 1-41に示す。部品の詳細は表Ⅲ. 2. 5. 1-7に示す。



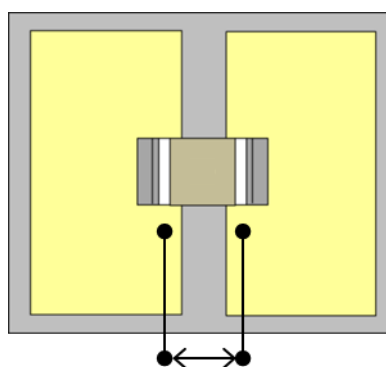
図Ⅲ. 2. 5. 1-41 サンプル模式図、外観図

表Ⅲ. 2. 5. 1-7 サンプルの部品詳細

キャパシタ	最終モジュール部品サンプル (100nF 級 端子厚み 0.1mm、0.15mm)
はんだ	住友金属鉍山/Au-12wt%Ge プリフォーム
セラミック基板	日立金属/AMB Cu-SiN 基板 (めっき : Ni 5 μ m、Au 0.1 μ m)

サンプルは、端子厚み 0.1mm、0.15mm それぞれ n=3 で作製し、それぞれ名称を“0.1-x”、“0.15-x” (x は 1~3) とした。

冷熱サイクル耐量を評価する指標は、静電容量 (OK 判定 : 初期値 \pm 5%以内) とした。測定箇所を図Ⅲ. 2. 5. 1-42 に示す。インピーダンスアナライザ (Agilent Technologies, Inc./4294A) により同図中の配線基板の Cu 配線で測定を行った。



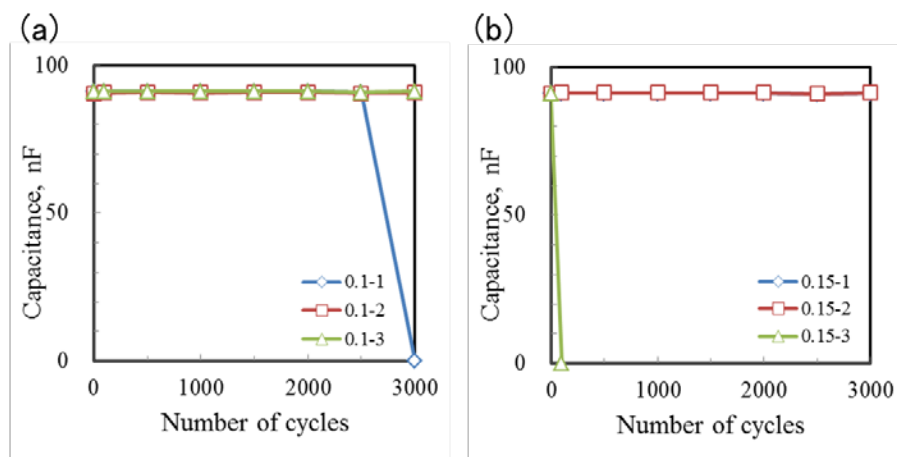
図Ⅲ. 2. 5. 1-42 測定箇所についてセラミック基板の Cu 配線部分

なお測定条件は、室温、信号電圧 0.5Vrms、DC バイアス off とし、周波数 100kHz の測定値を確認する。冷熱サイクル数 3000cyc までの範囲で逐次測定を行った。

【結果】

静電容量の測定結果を図Ⅲ. 2. 5. 1-43 に示す。(a)は端子厚み 0.1mm、(b)は端子厚み 0.15mm のサンプルの測定結果である。

100cyc 後の測定で、端子厚み 0.15mm のサンプル 1 個 (“0.15-3”) が静電容量が 10pF 以下まで大幅に低下し NG となった。3000cyc 後の測定で、端子厚み 0.1mm のサンプル 1 個 (“0.1-1”) が同様に静電容量が大幅に低下し NG となった。

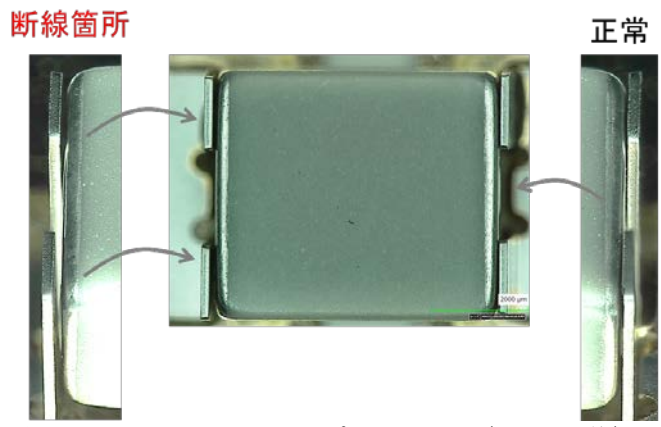


図Ⅲ. 2. 5. 1-43 キャパシタ素子の静電容量と冷熱サイクル数の関係
(a)端子厚み 0.1mm、(b) 端子厚み 0.15mm の結果

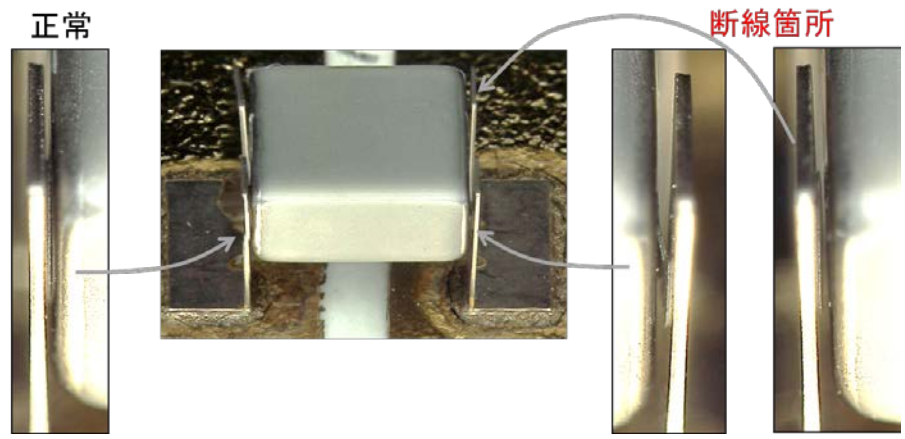
【考察】

NG となった “0.15-3” および “0.1-1” を外観観察した結果をそれぞれ、図Ⅲ. 2. 5. 1-44 および図Ⅲ. 2. 5. 1-45 に示す。いずれもキャパシタ-端子間の接合箇所が破断し、断線が生じていることを確認した。

しかし端子厚み 0.1mm と 0.15mm とでは、最初に断線を確認したサイクル数がそれぞれ、3000cyc と 100cyc であり、端子厚みが薄いほど冷熱サイクル耐性が良好であると推測する。



図Ⅲ. 2. 5. 1-44 サンプル 0. 15-3 (100cyc 後)



図Ⅲ. 2. 5. 1-45 サンプル 0. 1-1 (3000cyc 後)

【結論】

キャパシタ素子の実装状態における冷熱サイクル耐量の確認を行った結果、端子厚み 0. 1mm のサンプル 3 つのうち 1 つで、3000cyc 後にキャパシタ-端子間の接合部で断線が発生した。また端子厚み 0. 15mm のサンプル 3 つのうち 1 つで、100cyc 後に同様の故障が生じた。端子厚みが薄いほど冷熱サイクル耐性が良好

(3) 開発支援 1：絶縁破壊強度評価（東京工業大学）

高耐熱コンデンサの開発において重要となる材料科学的知見は、高温でのセラミックス材料の絶縁耐圧の評価技術を確立すること、目的とするコンデンサを設計するときに誘電材料の比誘電率の最適値を算出する根拠を明らかにすることである。開発支援 1：絶縁破壊強度評価では、主にこれら 2 点について研究を実施した。

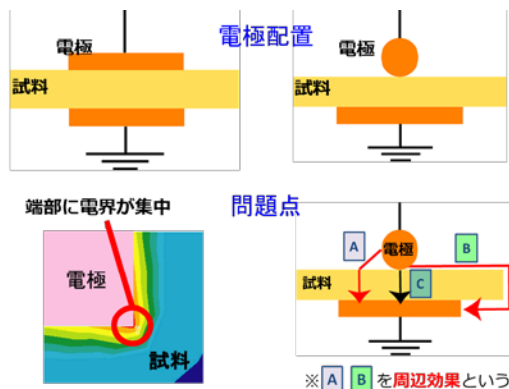
一般に絶縁破壊強度の測定結果は試料ごとに大きくばらつくため、ワイブル統計による処理が必要になる。しかしながら、この統計処理には、ひとつの測定条件で 20 サンプル以上が必要になり、材料組成や温度を変えて絶縁破壊強度を測定する本プロジェクトでは、研究の効率性を著しく阻害することとなる。そこで高効率で高精度な絶縁破壊強度の評価方法の開発に取り組んだ。焼結体に先端が一定の曲率をもつホールを形成し、その内側を片側の電極とすることで、ホールの先端部分に電界を集中させその部分で絶縁破壊を起こさせた。これにより、試料中の欠陥が起点となる破壊が少なくなり、また、ひとつの試料から多くの測定点を得ることができ、ばらつきの少ない測定データを短時間で得ることができた。さらに、ホール先端での電界集中係数を有限要素法シミュレーションで計算することで、従来まで、大きな問題であった絶縁破壊電界の試料厚み依存性を取り除くことができた。新しく開発した評価法で村田製作所および太陽誘電から提供されたサンプルの評価を行うとともに、本評価法を両社内で実施できるようにした。

積層セラミックスのキャパシタンスは誘電材料の誘電率と絶縁耐圧で決まる。誘電率が低く耐圧の高い材料を多数枚積層するのと、誘電率が高く耐圧の低い材料を少数枚積層するのではサイズは同一となるが、コストは積層数にともない増加する。したがって、誘電率はなるべく高くする方が好ましいが、一般に誘電率が高くなると絶縁耐圧は低下することが知られている。しかしながら、その原因については諸説あるものの明らかとはなっていない。そこで、本研究ではこれを解明することを目的として研究を行った。チタン酸カルシウム—ジルコン酸カルシウム系固溶体のセラミックスを作製し、上に述べた評価法で絶縁耐圧を評価した。

1) 評価法

従来の絶縁破壊強度評価法の問題点を述べる。図 III. 2. 5. 1-46 に示すように主に 2 種類の電極形状が使用されているが、電極の角や凸部に電界が集中しその効果を定量的に見積もれず、さらに、図に示すように試料の周辺を経由する電流パスが無視できないため正確な絶縁耐圧を評価することは一般的に困難である。また、従来法では 1 つのサンプルについて測定を行えば、そのサンプルは当然ながら破壊されてしまう。したがって、統計処理のために多数のサンプルを準備する必要があり、サンプル間のバラツキが測定結果に大きな影響を与える。さらに、従来法の最大の

問題といえるのは、絶縁破壊強度（電界）がサンプルの厚みに依存してしまうことである。この問題を解決しなければ、本研究の目的を達成することはできない。



図Ⅲ. 2. 5. 1-46 従来までの絶縁耐圧評価法の電極配置と問題点

そこで本研究では、従来法の問題点を解決するため新たに図Ⅲ. 2. 5. 1-47 に示す電極構造を採用した。焼成前のセラミックス成形体に先端が球状のダイヤモンドドリルで直径 1mm のホールを複数空けておき、焼成後にこのホールの中に金スパッタで電極を形成する。この電極では電界はドリルホールの先端部に集中するため周辺効果を考慮する必要がなく、1つのサンプルで多数の測定データを得ることができ、測定の効率が格段に向上する。



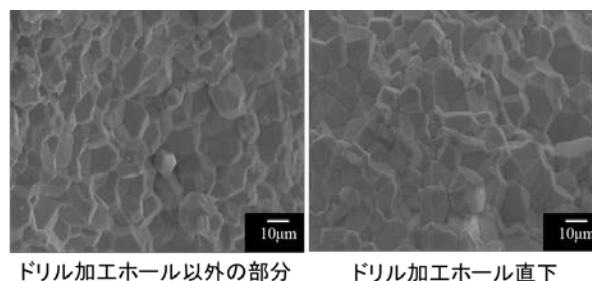
図Ⅲ. 2. 5. 1-47 本研究で開発した評価法の電極構造

ドリル加工に使用した装置および加工後のサンプルの写真、焼成後のサンプルの写真、焼成後のドリル加工ホールの断面電子顕微鏡写真を図Ⅲ. 2. 5. 1-48 に示す。XYステージにドリルを装着することで等間隔かつ深さ精度を保ってドリルホールを形成することができた。焼成後のサンプルでもドリルホールは変形せずに残り、電子顕微鏡写真から明らかなように先端部の球状の形も維持していた。



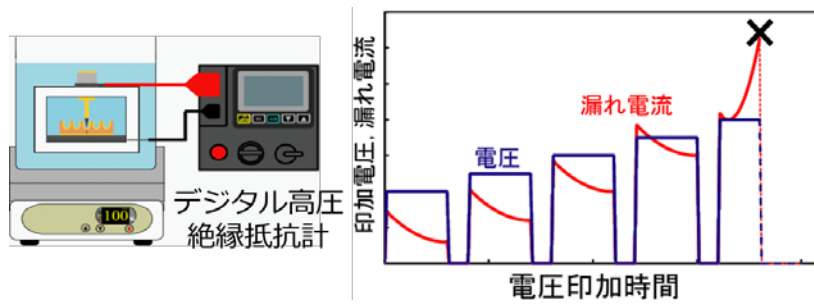
図Ⅲ. 2. 5. 1-48 ドリル加工に使用した装置および加工後のサンプルの写真、
焼成後のサンプルの写真、焼成後のドリルホール断面電子顕微鏡写真

電界集中により絶縁破壊はドリルホール先端で起こる。したがって、もしも、ドリルホール先端部とそれ以外の部分でセラミックスの微細組織が異なれば、本研究の方法では材料の特性を正確に評価できなくなる。この危惧を解消するため、ホール先端部とそれ以外の部分の組織を電子顕微鏡で観察した。その結果を図Ⅲ. 2. 5. 1-49 に示す。両方で組織の差は観察されず、ホールの加工により化学組成が変化するとは考えられないので、ホール先端部とそれ以外の部分で材料的な差はないと結論した。これにより、絶縁破壊が特定部位で選択的に起こっても絶縁耐圧はサンプルの全体の値を代表していると考えられる。



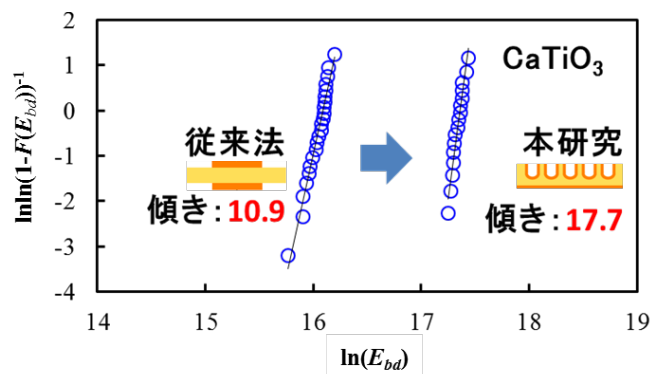
図Ⅲ. 2. 5. 1-49 ドリル加工ホール以外の部分およびホール直下の電子顕微鏡写真

測定装置の構成図と絶縁破壊の起点の求め方を図Ⅲ. 2. 5. 1-50 に示す。測定は140℃の絶縁オイル中で、サンプル上の複数のドリルホールについて連続的に行った。高電圧を印加しながらサンプルを流れる電流を測定した。電圧を上昇すると電流も上昇するが時間とともに一定値に近づく現象が観察された。これはコンデンサの充電による変位電流であり絶縁破壊現象とは関係ない。さらに電圧を上昇すると漏れ電流の影響が現れ電流の上昇幅が大きくなることが観察された。電圧がある値になると時間とともに電流は減少せず、加速度的に増加し続けた。この電圧を絶縁耐圧とし、電圧をサンプルの厚みで割った電界を絶縁破壊強度とした。得られた絶縁破壊強度に対してワイブルプロットによる統計処理を行い、破壊確率にはメジアン・ランク法を用いた。



図Ⅲ. 2. 5. 1-50 測定装置の構成図と絶縁破壊の起点の求め方

CaTiO₃セラミックスについて測定した絶縁破壊確率のワイブルプロットを図Ⅲ. 2. 5. 1-51に示す。 E_{bd} は絶縁破壊強度、 $F(E_{bd})$ は絶縁破壊確率である。直線の傾きから計算される形状母数 m の値が大きいほど、絶縁破壊強度のばらつきが小さいことを示している。従来法である平行平板の電極を用いた場合には形状母数は10.9であったが、本研究で開発した新評価法では形状母数は17.7と顕著に増加した。これは従来法ではサンプル間のばらつきが測定結果に入っているのに対し、新評価法ではドリル加工のばらつきのみとなるためである。これにより、本研究で開発した方法で十分な精度で絶縁破壊強度の評価ができることが明らかとなった。



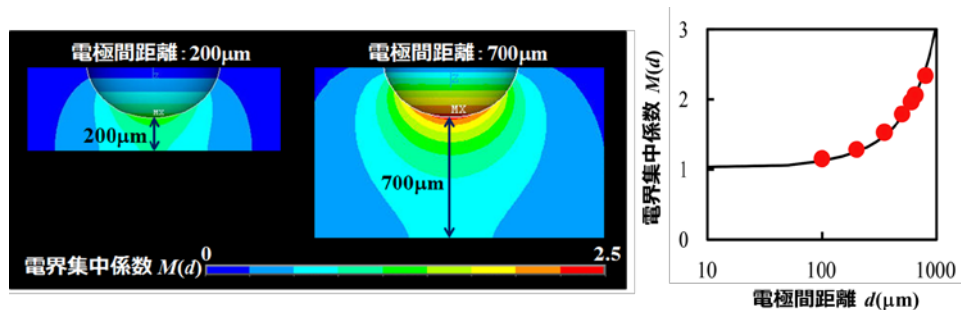
図Ⅲ. 2. 5. 1-51 CaTiO₃セラミックスの絶縁破壊確率のワイブルプロット

しかしながら、絶縁耐圧をサンプルの厚みで割っただけの絶縁破壊強度は見かけの値であり、材料本来の性質を示していない。これはドリルホール先端部への電界集中を考慮していないためである。電界集中係数をサンプルの厚さ d の関数として $M(d)$ で定義すると絶縁破壊強度 E_{bd} は絶縁耐圧 V_{bd} と次の関係を持つ。

$$E_{bd} = M(d) \times V_{bd} / d$$

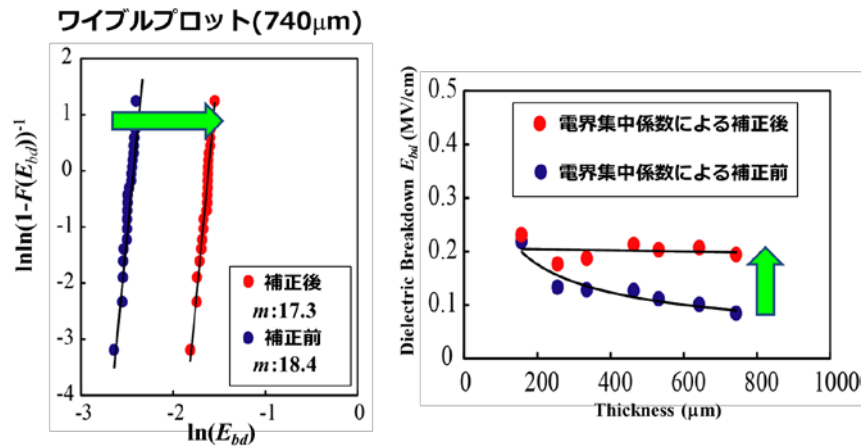
従来法では $M(d)$ はサンプルの種類や形状によらず $M = 1$ と近似してきた。本研究では、測定精度を向上するために電界集中係数 $M(d)$ を有限要素法（解析ソフトANSYS13.0）の静電場解析により求めた。解析結果を図Ⅲ. 2. 5. 1-52に示す。左側の2つの図はサンプルの厚さが異なるときの電界集中係数の大きさを色の変化で示

した図で、色が赤に近づくほど電界集中の程度が高くなることを示している。いずれのサンプルでもドリルホール先端で電界集中係数は最大となっており、この部分に電界が集中して絶縁破壊の起点となることがわかる。また、サンプルが厚くなるほど先端部での電界集中係数は大きくなることが分かった。右側の図は、電界集中係数のサンプル厚さ依存性を示している。厚さが $100\ \mu\text{m}$ 程度までは電界集中の影響を無視することができるが、 $500\ \mu\text{m}$ 以上では電界集中係数は1よりも顕著に大きくなり、印加した電圧から単純に計算される電界よりも、実際にサンプルにかかる電界は高くなるため、電界集中の影響を考慮しないと絶縁破壊強度を低く見積もり過ぎることが明らかとなった。従来法では、サンプルの厚さにより絶縁破壊強度が変化することが大きな問題であったが、本解析によりその原因が解明された。



図Ⅲ. 2. 5. 1-52 誘電要素法解析の結果
電界集中係数のサンプル内の位置およびサンプル厚さによる変化

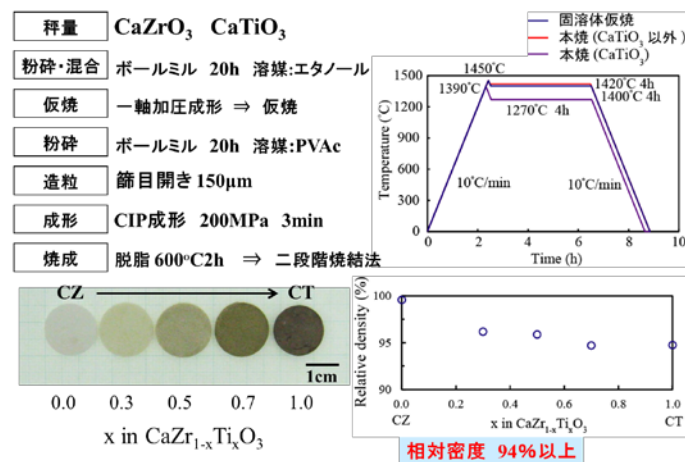
サンプル厚さの異なる CaTiO_3 セラミックスの絶縁破壊強度の解析結果を図Ⅲ. 2. 5. 1-53に示す。ワイブルプロットの結果は傾きから求められる形状母数は電荷集中効果の補正前後でほとんど変化しないが、絶縁破壊強度は補正後に顕著に増加していた。これは補正が測定結果のばらつきに影響を与えないためである。左側の図より、補正によりサンプル厚さ依存性がなくなっていることがわかる。絶縁破壊強度はサンプルに固有な材料物性値であり、その値がサンプルの形状に依存することはありえない。今回の解析で厚さ依存性が消失したことは、電界集中係数を用いた補正法が正当であることを示す結果である。これにより、異なるサンプル間での絶縁破壊強度の比較が可能になった。



図Ⅲ. 2. 5. 1-53 CaTiO₃セラミックスの絶縁破壊確率のワイブルプロットの電界集中係数の補正前後での絶縁破壊強度のサンプル厚さ依存性

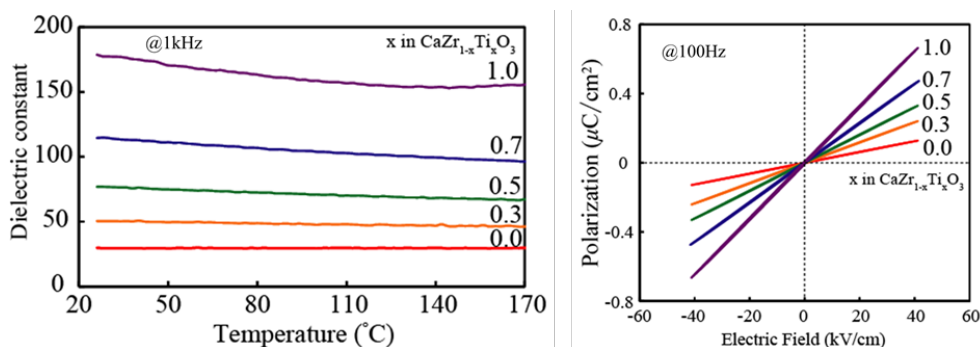
2) モデル材料の評価

高温コンデンサに使用される誘電体の候補材料はCaTiO₃-CaZrO₃系固溶体セラミックスである。そこで本研究ではモデルサンプルとして、この固溶体セラミックスを作成し絶縁破壊強度の組成依存性について検討し、最終的に村田製作所および太陽誘電製サンプルと比較した。サンプルの作製フローチャートを図Ⅲ. 2. 5. 1-54に示す。CaZr_{1-x}Ti_xO₃ (x=0.0, 0.3, 0.5, 0.7, 1.0)となるようにCaCO₃, ZrO₂, TiO₂を秤量し、ボールミルでエタノールを溶媒として20時間混合した。これを一軸成形後、仮焼し原料粉末を得た。セラミックス試料の作製では、この原料粉にPVAをバインダーとして加え、篩を通したのちCIP成形し、2段階焼成法で焼結させた。2段階焼成法は粒子同士のネッキングと粒成長を分離した焼成プロセスで、粒成長を抑制しながら密化を図ることができる新しい焼成法である。この方法を用いることで、相対密度94%以上のち密なセラミックスを微細組織をほぼそろえて作ることができた。



図Ⅲ. 2. 5. 1-54 CaZr_{1-x}Ti_xO₃セラミックス作成フローチャート

作製した $\text{CaZr}_{1-x}\text{Ti}_x\text{O}_3$ セラミックスの誘電特性を図Ⅲ. 2. 5. 1-55 に示す。誘電率は CaTiO_3 が最も高く、ジルコニウム固溶量の増加とともに低下することが明らかとなった。これは CaTiO_3 では結晶構造内の TiO_6 8 面体の存在により、 SrTiO_3 のように低温における強誘電性の痕跡がわずかながら現れるためである。これを反映し CaTiO_3 では低温になるに従い誘電率が増加している。ジルコニウムを固溶するとこの強誘電的な痕跡はなくなり、最終的には完全に常誘電性となる。今回の測定では誘電率測定の上限温度は 170°C であるが、ジルコニウムを固溶した材料は 250°C 程度までは誘電体として機能し、高温コンデンサ用の材料として使用できる。



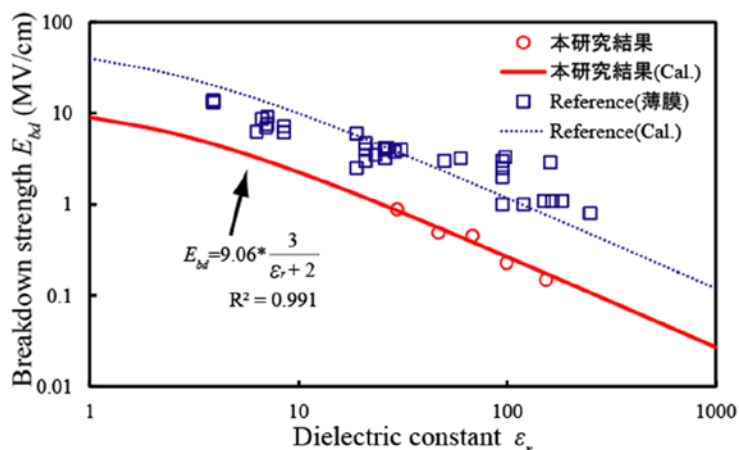
図Ⅲ. 2. 5. 1-55 $\text{CaZr}_{1-x}\text{Ti}_x\text{O}_3$ セラミックスの誘電特性

$\text{CaZr}_{1-x}\text{Ti}_x\text{O}_3$ セラミックスの絶縁破壊強度の誘電率依存性を図Ⅲ. 2. 5. 1-56 に示す。絶縁破壊強度は誘電率の増加とともに低下している。これまで知られている物質の絶縁破壊メカニズムとして、①真性破壊、②熱的破壊、③電子なだれ破壊、④電気機械的破壊があり、電界のかかり方の議論としてグリフィスモデルと局所場理論がある。これらについてまず簡単に説明する。

- ①真性破壊は、不純物準位より伝導帯に励起した電子や自由電子が電界により加速され、格子系と衝突して破壊する機構である。
- ②熱的破壊は、試料中を流れる電流から発生するジュール熱により試料中の熱平衡が保てなくなり、破壊する機構である。
- ③電子なだれ破壊は、伝導帯にある電子が価電子帯の電子と電離衝突を繰り返し、電子なだれを発生させ格子構造を破壊する機構である。
- ④電気機械的破壊は、電圧を印加するときに極板間にはたらくマクスウェル応力により試料が圧縮応力を受け、やがて破壊する機構である。(検討の結果、本研究で取り扱う材料ではこの機構は成立しないことがわかった)

また、電界のかかり方を補正するグリフィスモデルは、脆性材料の常に存在する微小なクラックに電界が集中し、そこを起点として上の4つのメカニズムで破壊に至るといふモデルである。このモデルによれば絶縁破壊強度は材料の誘電率の $-1/2$ 乗に比例して変化する。局所場理論は、原子や分子にかかる電界は電圧をサンプル

厚みで除した平均の電界とは異なるという理論で、ローレンツの古典的な理論では平均の電場に $3/(\epsilon_r+2)$ を乗じた補正が必要となる。



図Ⅲ. 2. 5. 1-56 CaZr_{1-x}Ti_xO₃セラミックスの絶縁破壊強度の誘電率依存性

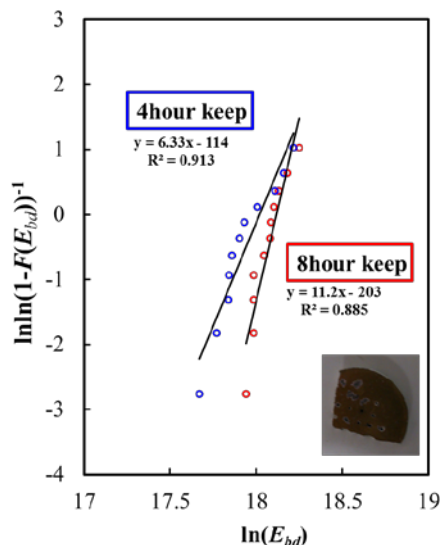
図Ⅲ. 2. 5. 1-56 に載せた文献値はほぼ全てのサンプルで絶縁破壊強度は材料の誘電率の-1/2 乗に比例して変化しており、グリフィスモデルの有効性が示されている。本研究で測定したCaZr_{1-x}Ti_xO₃セラミックスの低温領域の絶縁破壊強度はグリフィスモデルにより説明された。上にあげた①、②、③の機構は全て伝導帯にある電子が絶縁破壊を引き起こしている。低温で電子濃度が低い場合には、微小クラックへの電界の集中が絶縁破壊強度を決めるというグリフィスモデルが成立するのは妥当な結果である。

しかしながら、図Ⅲ. 2. 5. 1-56 のCaZr_{1-x}Ti_xO₃セラミックスの結果はグリフィスモデルからは逸脱していることがわかる。高温コンデンサを開発する上でこの点は非常に重要である。高温では伝導帯にある電子が比較的多くなり、微小クラックへの電界の集中よりも、材料自体の絶縁破壊への耐性が絶縁破壊強度を決める。この時に最も重要な因子は伝導帯の電子濃度であるが、今回のサンプルのように、もしもサンプル間でそれが一定とみなせるならば、図Ⅲ. 2. 5. 1-56 の赤い実線（計算値）に示すように最終的には局所場理論により絶縁破壊強度の誘電率依存性は説明されることになる。

3) 開発材料の評価

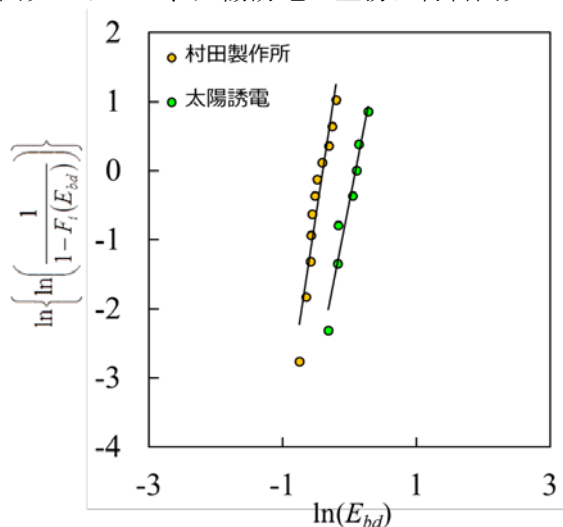
本研究で開発した新評価法を村田製作所製のサンプルに適用した結果を図Ⅲ. 2. 5. 1-57 に示す。サンプルはCaZrO₃を基体とする組成変性セラミックスである。本研究開発において、村田製作所の主務は従来材料を用いて積層コンデンサを作ることであり、材料開発は積極的に行っていない。図Ⅲ. 2. 5. 1-57 は既存の材料の熱処理時間を変えた結果である。青色のプロットは、焼成条件の最高温度 1390℃、

保持温度 1270℃、保持時間 4hourであり、赤色のプロットは最高温度 1390℃、保持温度 1270℃、保持時間 8hourである。保持温度を長くすることで材料の不均一性や微細組織における欠陥濃度が減少し、絶縁破壊強度が増加するとともに、傾きが急峻になりばらつきが低減していることがわかる。同図中に絶縁破壊試験後のサンプル底面の写真を示した。絶縁破壊により、ドリルホールは底面まで貫通しており、絶縁破壊がドリルホール先端で選択的に起こっていることがわかる。本結果は、開発した新評価法が、実材料にも有効に使えることを示している。



図Ⅲ. 2. 5. 1-57 村田製作所製サンプルの絶縁破壊強度の評価結果

本研究で開発した新評価法を太陽誘電製のサンプルに適用した結果を図Ⅲ. 2. 5. 1-58に示す。サンプルは組成変性した多成分系のペロブスカイト型誘電体である。本研究開発において、太陽誘電の主務は材料開発であったため、従来材



図Ⅲ. 2. 5. 1-58 村田製作所製および太陽誘電製サンプルの絶縁破壊強度の評価結果

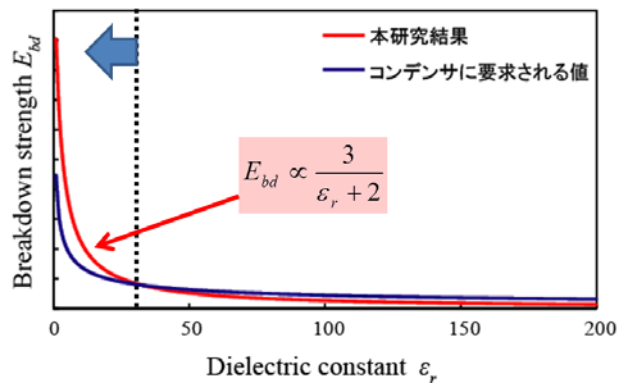
料（比誘電率約 30）を用いている村田製作所よりも、比誘電率約 50 の太陽誘電製サンプルの方が高い絶縁耐圧を示すことが明らかとなった。

高温で使用できるスナバコンデンサを積層セラミックスコンデンサで実現する上で、どの程度の誘電率を持つ材料を使うのが有利かという点について以下に述べる。誘電率の高い材料を用いる場合は、比較的厚い誘電体層を用いて絶縁耐圧を増加させる必要があるのに対し、誘電率の低い材料を用いる場合は、静電容量を上げるため誘電体層を薄くして積層数を増やす必要がある。製造コストは積層数でほぼ決まるので、なるべく高い誘電率の材料を使う方が好ましいが、図Ⅲ2.5.1-56 に示した絶縁破壊強度の誘電率依存性から計算すると誘電率の低い方が小型化に有利という結果になる。

本研究開発の最終目標値は以下のとおりである。

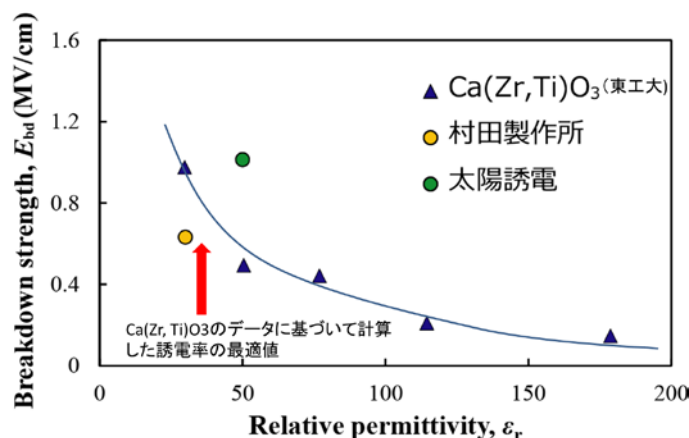
静電容量 (C)	0.1 μ F
電圧 (V)	1200V
面積 (S)	5×5mm
厚さ (dn)	1.6 mm

これを実現するための素子構造を比誘電率を変えながら設計し、その時必要となる誘電体の絶縁破壊強度をプロットしたのが図Ⅲ.2.5.1-59 の青線である。これに対し、本研究のCaZr_{1-x}Ti_xO₃セラミックスの研究で得られた局所場理論に基づく絶縁破壊電圧の比誘電率依存性をプロットしたのが、図Ⅲ.2.5.1-59 の赤線である。材料物性値である赤線が設計値の青線より上になければ、素子を作ることはできない。これを可能とする比誘電率の範囲で約 35 以下であり、製造コストの観点からなるべく高い比誘電率を選べば、高温でのスナバコンデンサ用材料には、比誘電率 30-40 程度の材料が最適ということになる。



図Ⅲ.2.5.1-59 高温スナバコンデンサの要求値（青線）と材料物性の理論値（赤線）

東工大、村田製作所、太陽誘電製のサンプルの絶縁破壊強度の比誘電率依存性を図Ⅲ. 2. 5. 1-60 に示す。上述の結果で、最適な比誘電率は 30-40 程度と見積もられた。全く独立に開発を行った 2 つの企業が、最終的にほぼその程度の比誘電率を持つ材料を選んだのは決して偶然ではないと考えられる。しかし、この値はあくまで東工大のデータに基づき計算をおこなったもので、材料開発により太陽誘電のように高誘電率でも高絶縁破壊強度を有する材料が得られれば、図中の赤線は上側にシフトするので最適な比誘電率も増加する。太陽誘電製の材料を使うならば、最適値は 30-40 程度から 50-60 程度になるはずである。

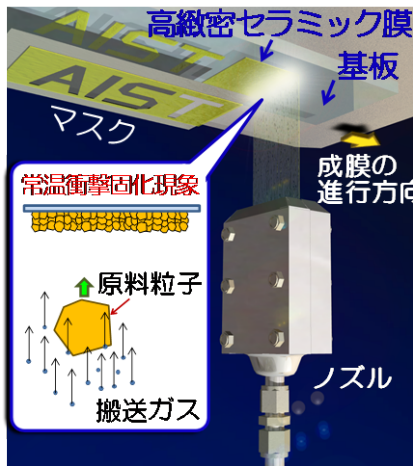


図Ⅲ. 2. 5. 1-60 各種サンプルの絶縁破壊強度の比誘電率依存性

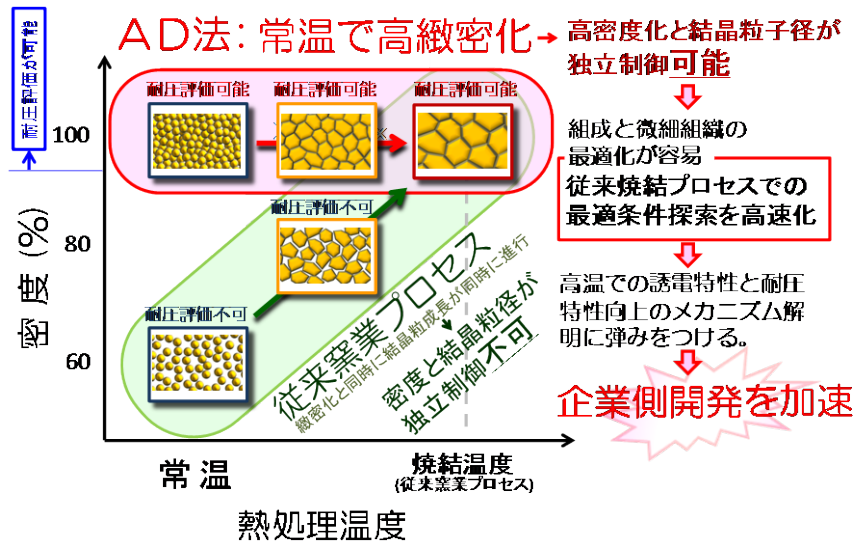
最後に、本研究開発の開発支援として、高温スナバコンデンサ用誘電体の開発指針について述べる。高温での絶縁破壊強度を決定するのは伝導帯での電子濃度である。したがって、電子やホールを形成する欠陥は極力減らす必要がある。バンドギャップは広い方が好ましいが、そのような材料は誘電率が低いので誘電率と絶縁耐圧のバランスが必要となる。比誘電率の最適値は 50-60 であるが、さらに高い誘電率でも高い絶縁破壊強度を有する材料を探索する必要がある。特に、ニッケル内部電極を使用する場合には、還元焼成で電荷数の変化するイオンの使用は避ける方が好ましい。ペロブスカイト系誘電体では誘電率を上げるためにチタンの使用は避けられないが、その場合には、還元焼成により生成する 3 価チタンを介したホッピング伝導を抑制する添加物を併用する必要がある。また、粒界に有効なアクセプターを局在させ再酸化での粒界絶縁性を確保する必要がある。チタン酸バリウムの高誘電率キャパシタでは、電界下での酸素空孔の移動が素子の信頼性を決めているが、本コンデンサでは高温電界下での電子の移動による真正破壊が素子の（電気的な）信頼性を決めると推察される。

(4) 開発支援2：最適結晶粒径の確定 (FCRA 集中研 (つくば))

これまで、SiC 半導体が効率よく動作できる高温領域(250~300℃)での誘電体材料のリーク電流密度特性、高周波数での誘電特性が評価されている事例は殆どない。また、既存の窯業プロセスでは焼成に伴い緻密化と同時に結晶粒成長が同時に進行するため、結晶粒径サイズの効果や添加物の効果を明確に区別し、特性向上の指針を明らかにするのに時間を要してきた。エアロゾルデポジション (AD) 法は、セラミックス微粒子を基板に吹き付けた時の衝撃力を利用し、常温でバインダーレス、添加物レスで高緻密なセラミックスを作製できる技術で (図Ⅲ.2.5.1-61)、成膜後の熱処理により高密度一定の条件で結晶粒子サイズを精密制御でき、上記の最適条件の探索を容易できる可能性がある (図Ⅲ.2.5.1-62)。

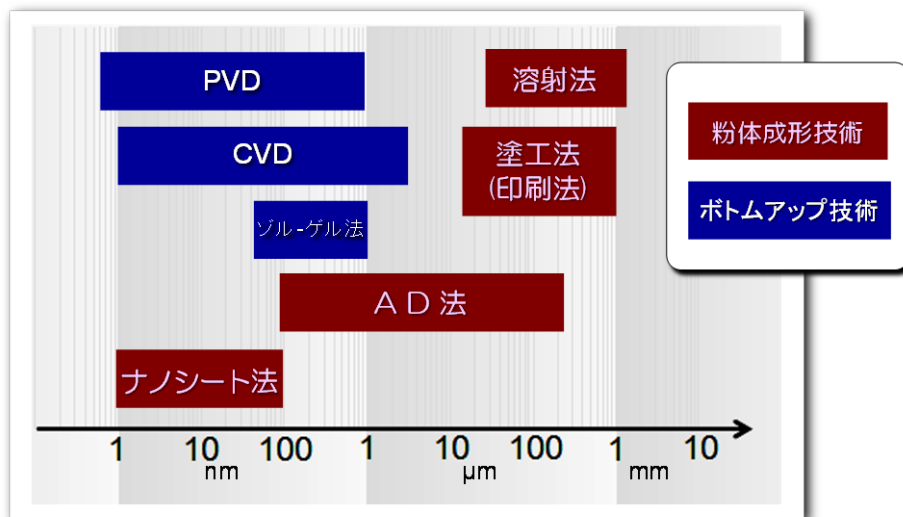


図Ⅲ.2.5.1-61 エアロゾルでポジション(AD)法

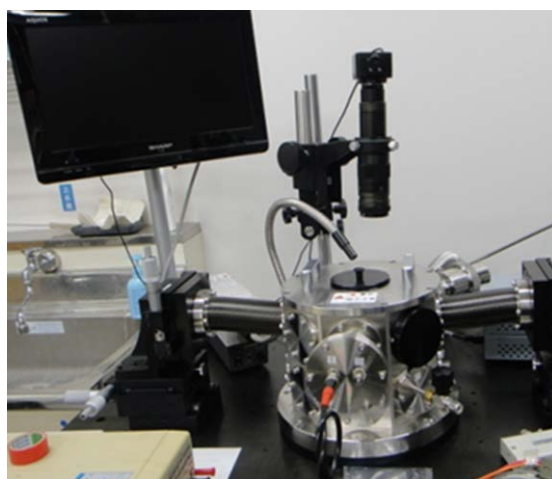


図Ⅲ.2.5.1-62 AD法と従来窯業法の相違と開発支援の関係

また、他の窯業プロセス技術と比較すると、AD法は高耐熱コンデンサで狙う誘電体層厚み(数 μm)のコーティング製膜において明らかに有利である(図Ⅲ.2.5.1-63)。さらに、高温での誘電特性や絶縁特性の結晶粒径依存性の評価を可能とする、高耐圧プローバーを独自に開発している(図Ⅲ.2.5.1-64)。このプローバーでは、評価試料に対し $-190\sim 300^{\circ}\text{C}$ の範囲で $\pm 3\text{kV}$ の高電圧を印可しながら微小電流の測定が可能である。



図Ⅲ.2.5.1-63 セラミック膜作製プロセス技術の種類と膜厚の関係



図Ⅲ.2.5.1-64 セラミックス開発用プローバー

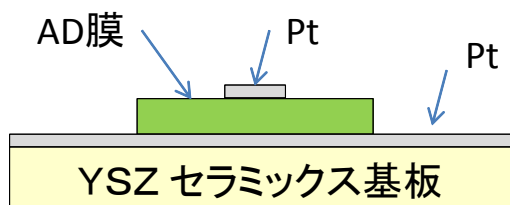
上記のAD法の特徴を利用して参画企業からの提供原料を用いたAD緻密膜による誘電体膜の高温特性評価を行うことで、高耐熱コンデンサの高温開発支援を担った。野洲分室、高崎分室から開発材料の粉末支給を受け、これをAD法により製膜

できるよう原料粒子の調整や成膜条件を検討し、AD緻密膜を得た。得られたAD膜について熱処理による結晶粒径制御の基礎的検討し、粒子径サイズと絶縁特性について評価を行った。

1) リーク電流密度特性評価

AD法を用いると、焼結体で時折見られる三重点などの空隙が全くない、微細かつ高緻密な膜を得ることができるため、誘電体膜の絶縁特性評価が容易になる。また、高温でのリーク電流密度特性を評価して参画企業に情報をフィードバックすることで、部品のさらなる信頼性向上に貢献できる。そこで、参画企業から提供を受けた原料粉末を用いてAD膜を作製し、室温と高温（300℃）でのリーク電流密度特性を評価した。

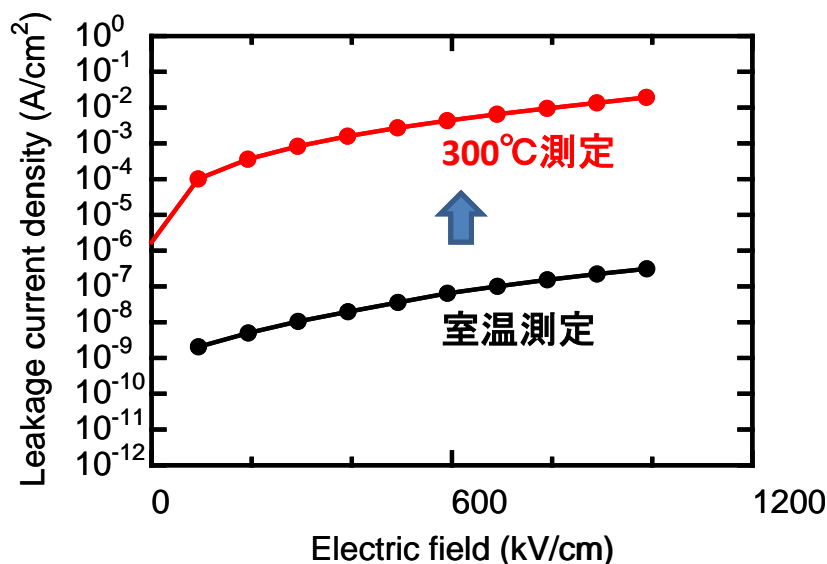
原料粉末は、AD法による成膜直前に1000℃で1時間の乾燥処理が施され、続いて、AD膜になるように適切な粉砕処理が行われた。この出発原料粉末をAD法に適用することでPt/Ti/YSZ基板の上にAD膜（膜厚：1-3 μm）を作製した。成膜チャンバーの圧力は300 Pa程度で、ノズルのオリフィスは10 mm × 400 μm、キャリアガスとして2-10 l/minの窒素ガスを用いた。基板-ノズル間距離は5-10mm程度である。さらに上部電極として0.5 × 0.5 mm²のAu電極をスパッタし、評価試料を得た（図Ⅲ.2.5.1-65）。



図Ⅲ.2.5.1-65 リーク電流特性評価試料

図Ⅲ.2.5.1-66に、参画企業提供原料粉末で作製されたAD膜のリーク電流密度特性を示す。室温での測定結果では、1 MV/cmの高い印可電界に対して10⁻⁶ A/cm²オーダーの低電流密度を示したが、300℃の高温になると同一印可電界で10⁻² A/cm²オーダー、つまり、4桁ほど高いリーク電流密度が確認された。高温でのリーク電流密度上昇について、原料粉末の純度に起因した酸素欠陥が一つの原因と考えられる。300℃程度まで測定温度が上昇すると、酸素イオンの移動が容易になりホールも形成しやすくなると推測される。したがって、キャリア種の特定を進めることで、仮に、酸素欠陥によるホールが高温でのリーク電流密度特性を劣化させているものと判明すれば、原料純度、ドーパント種の選択、結晶構造

(酸素八面体から酸素四面体の利用)の検討などが、部品の信頼性の向上に有効と期待される。



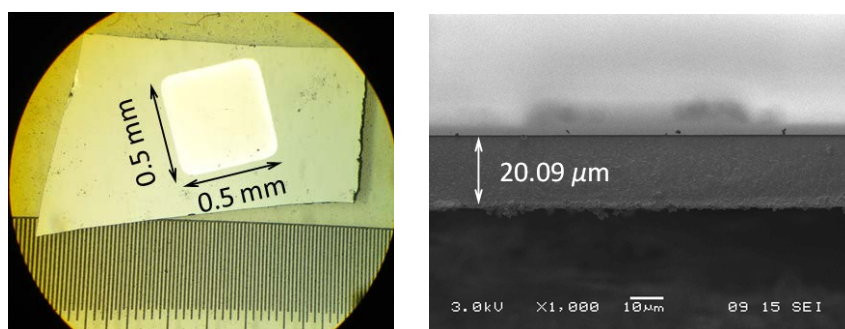
図Ⅲ. 2. 5. 1-66 参画企業提供のセラミック粉末から作製したAD膜のリーク電流特性

AD法を利用することで、参画企業提供の原料粉末の高緻密化膜を常温で作製することに成功し、室温と300°Cでのリーク電流密度特性を評価した。高温でのキャリア種特定を進めることで高温での絶縁性改善に展開すれば、高温での部品信頼性向上につながる可能性があることを示唆し、提供のあった原料粉末からの物性についても参画企業にフィードバックすることができた。

2) 誘電特性評価

コンデンサに用いられる誘電体材料の比誘電率は、誘電材料そのものが示す潜在的な値に加えて、結晶子サイズ、内部応力などの外的要因からも影響を受ける。スクリーン印刷法などの既存の窯業プロセスでは、焼成に伴った緻密化と同時に粒成長が同時に進行する。したがって、これまで結晶子サイズの効果や添加物の効果を明確に区別し、物性向上の指針を明らかにするには時間を要した。近年注目されているAD法では、高緻密かつ微細な構造を持った膜を常温で得ることができる。したがって、製膜後の熱処理だけで、比較的自由に結晶子サイズを調整できる。しかしながら、基材に原料粒子を吹き付けることで高緻密膜を得るAD法では、製膜中のショットピーニング効果が原因とされる内部応力や、その後の熱処理中に発生する、基材と膜の線膨張係数差が原因の内部応力などによる影響で、比誘電率が変化してしまい、誘電材料そのものが示す潜在的な比誘電率の値を観

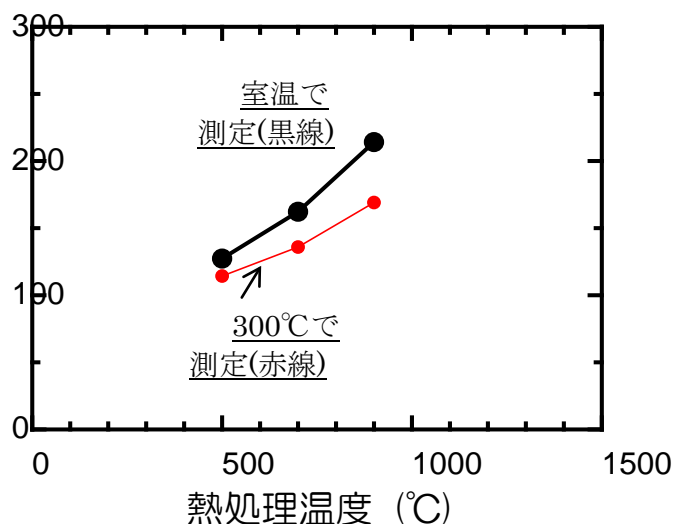
察することは非常に困難であった。したがって、誘電体の材料開発にAD法を用いる場合は、基板から剥離させた「自律膜」にすることが望ましい。AD膜を基板から剥離させる方法は、大きくわけて2通りが報告されている。一つは、基材にポリカーボネートなどの有機材料を用いる方法である。有機基材上に製膜したADサンプルをそのまま熱処理することで基材を焼失させ、結果的にAD膜のみを残すことができる。もう一つは、アンカーリング効果の弱い誘電材料と基材の組み合わせでAD膜を作製し、熱処理することで、基材と膜の線膨張係数差によって剥離させる方法である。有機基材を焼失させた場合、焼失中に発生する一酸化炭素の影響によりAD膜が還元されてしまう可能性が考えられる。参画企業から提供を受けた誘電材料の耐還元性が不明のため、今回は、線膨張係数差による剥離を試みることにした。線膨張係数差を利用した誘電材料のAD自立膜作製の既往の報告では、チタン酸ストロンチウム(SrTiO_3 , STO)単結晶が基材に用いられている。今回、同様の方法を用いることにした。参画企業から提供の原料粉末は、前節のリーク電流密度特性の評価に向けて作製したAD膜と同様、成膜直前に 1000°C で1時間の乾燥処理を施され、続いて、AD膜になるように適切な粉碎処理が行われた。STO単結晶基板上におよそ $20\mu\text{m}$ 厚のAD膜を作製した。成膜チャンバーの圧力は 300 Pa 程度で、ノズルのオリフィスは $10\text{ mm} \times 400\mu\text{m}$ 、キャリアガスとして $2\text{--}10\text{ l/min}$ の窒素ガスを用いた。基板-ノズル間距離は $5\text{--}10\text{ mm}$ 程度である。得られたAD膜は、大気中 500°C の熱処理により、STO基板から剥離させた。剥離したAD自立膜に対して、さらに 500°C から 900°C までの熱処理を加えることで、様々な大きさの結晶子サイズをもつAD自立膜を作製した。これらのAD自立膜の両面に $0.5 \times 0.5\text{ mm}^2$ のAu電極をスパッタすることで、評価試料を得た(図 III.2.5.1-67)。



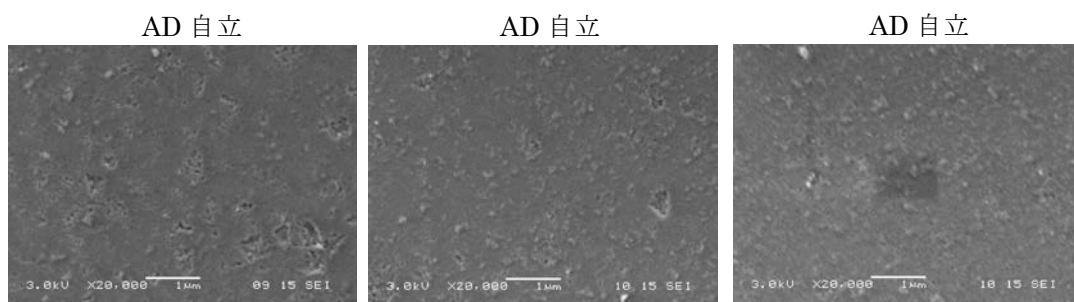
図III.2.5.1-67 参画企業提供のセラミック粉末から作製したAD自律膜

図III.2.5.1-68に熱処理により結晶子サイズを調整したAD自立膜の室温および 300°C における誘電特性評価結果を示す。また図III.2.5.1-69に、評価した試料の電子顕微鏡(SEM)写真を示す。図III.2.5.1-69に示すように、熱処理温度を

900℃では、粒子径が観察できるほどの粒成長は確認されなかったが、一般的に熱処理温度が上がると、結晶子サイズは大きくなる。したがって、図Ⅲ.2.5.1-68では、熱処理温度が高くなるに従い結晶子サイズも大きくなっているものと考えられる。つまり、熱処理温度が高くなる（結晶子サイズが大きくなる）に従い、比誘電率も大きくなることが示された。さらに、測定温度 300℃の高温下では、誘電率が少し低下していることが確認された。この比誘電率の低下は 300℃までで 5%以下であったが、一方で、900℃までの熱処理温度で結晶子サイズが与える比誘電率の影響では、50%近く値が上昇している。製造時の熱処理温度による比誘電率の変動が、品質管理上とても重要であることが示唆された。



図Ⅲ.2.5.1-68 AD 自律膜の熱処理温度と比誘電率の関係

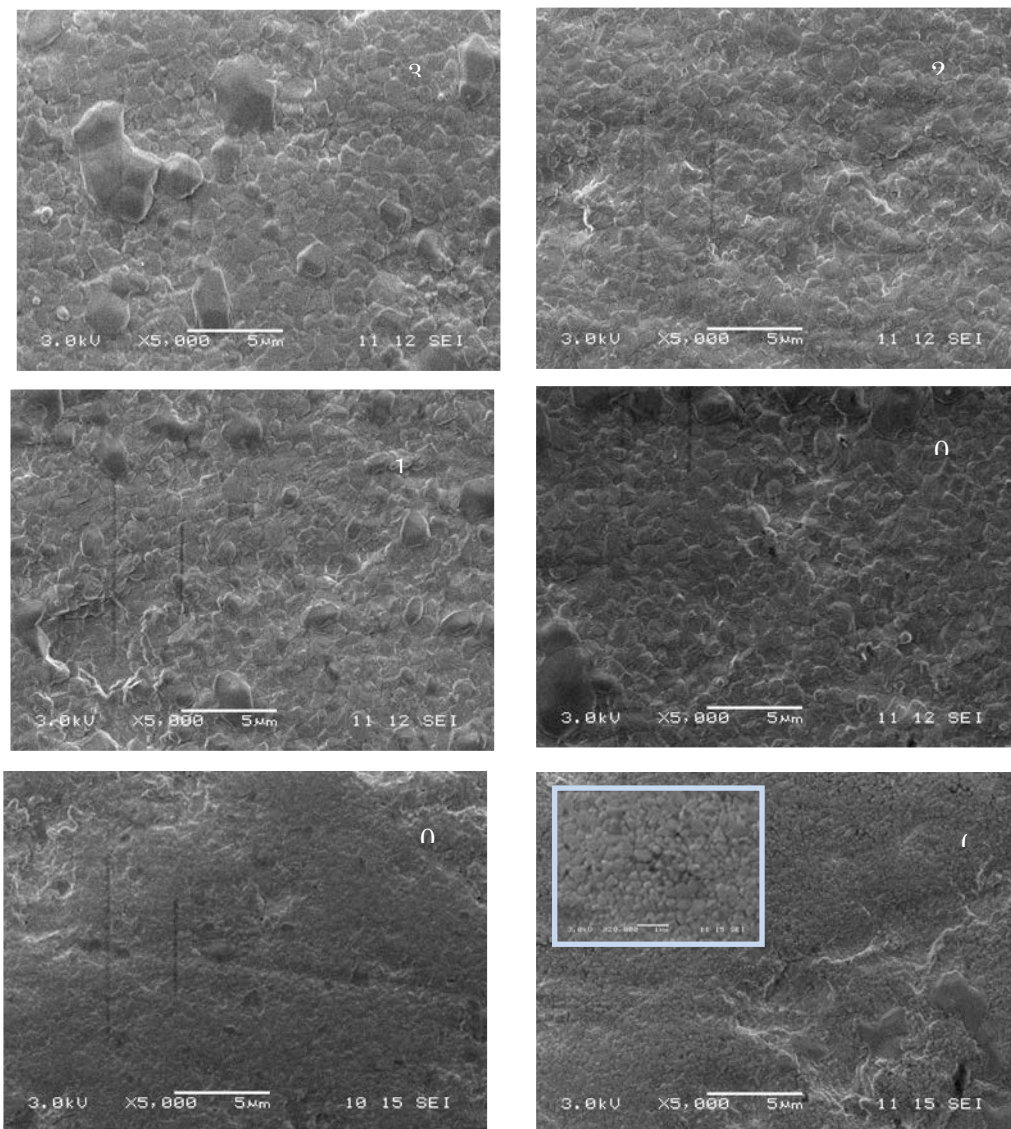


図Ⅲ.2.5.1-69 AD 自律膜の微細構造観察

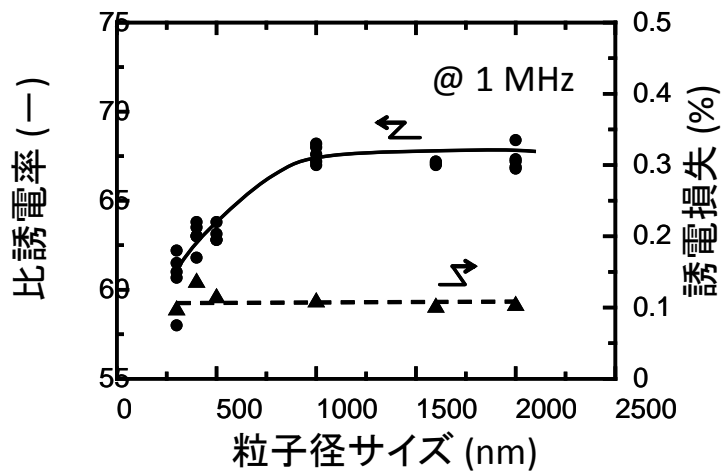
続いて、二次レベル部品に用いられる誘電材料について、結晶子サイズが与える誘電特性への影響を調査した。上述のように、900℃以上の熱処理で比誘電率が一定になることが推測される。よって、通常の固相法を用いた焼結体セラミックスによる結晶子サイズと比誘電率の関係を調査した。参画企業提供の誘電材料

粉末をプレス成型したのち、1000°Cから1300°Cまでの温度範囲で焼結した。どの試料も、相対密度95%以上の十分に緻密なセラミックスであった。得られた試料については、SEMによる微細構造観察を行った。また、厚さ100 μm 程度になるようにスライス・研磨して、両面に1.0 \times 1.0mm²の金電極をスパッタし、室温での誘電特性を評価した。

図Ⅲ.2.5.1-70に得られた焼結体試料の微細構造観察結果を示す。1300°Cまで焼結温度をあげることで、約2 μm 程度まで粒成長が促進した。粒子の形状は、単純ペロブスカイト構造をもつ誘電材料特有の球状であった。図Ⅲ.2.5.1-71に粒子径サイズと比誘電率および誘電損失の関係を示す。粒径がおよそ1 μm 程度になるまで比誘電率は大きくなり、それ以上の粒子径サイズの大きさでは、比誘電率がおよそ65で一定の値を示すようになった。誘電損失は、どの試料でも0.1%程度を示していた。粒子径サイズが1 μm 以下では、比誘電率は結晶子サイズの大きさが支配的になり、1 μm 以上では、結晶構造が示す潜在的な比誘電率の値である比誘電率の値(65)が支配的となることが明らかとなった。



図Ⅲ.2.5.1-70 二次レベル部品材料を用いた焼結温度の違いによる微細構造の変化の様子



図Ⅲ. 2. 5. 1-71 参画企業提供のセラミック粉末から作製したセラミックスにおける粒径サイズと誘電特性の関係

結晶子サイズがおよそ $1\mu\text{m}$ 以下では、比誘電率の値は結晶子サイズ（粒子径サイズ）の値に大きく依存するようになり、結晶子サイズがおよそ $1\mu\text{m}$ 以上では、粒子径サイズによらず誘電率の値はほぼ一定で、使用する環境温度に依存するようになることが明らかとなった。さらに、使用環境温度が比誘電率に与える影響は 5% 程度以内に収まることも明らかとし、参画企業へ情報を提供することができた。

(5) まとめ

1) 目標の達成度

高耐熱コンデンサに関わる最終目標である「静電容量 $0.1\mu\text{F}$ 級、耐電圧 1kV 級、共振周波数 10MHz 級のコンデンサにおいて、使用時の耐熱温度 250°C であり、 $-40\sim+250^\circ\text{C}$ の温度領域における静電容量の変動が $\pm 10\%$ 以下、かつ、体積が 40mm^3 以下（例えば、 $5\times 4\times 2\text{mm}$ ）。」に対して、上述した通り、高比抵抗材料系及び複合ペロブスカイト材料系高耐熱コンデンサとともに、 $0.1\mu\text{F}$ 級の静電容量（それぞれ、 93nF 及び 91nF ）、 1kV 級の耐電圧（共に、 1.2kV 以上）、 10MHz 級の自己共振周波数（それぞれ、 9.35MHz 及び 16MHz ）を確認し、耐熱温度 250°C 、 $-40\sim+250^\circ\text{C}$ における静電容量の変動率が $\pm 10\%$ 以下（それぞれ、 $\pm 1\%$ 未満及び $\pm 9.9\%$ ）、体積が 40mm^3 以下を確認し、目標は共に達成した。また、接合相手との熱膨張率差による応力を緩和するための金属製金具についても設計指針を得た。

開発支援においては、誘電体材料自身が持つ耐電圧を効率的に高い信頼性で測定する手法を明らかにすることができ、また、誘電体材料の焼結体の粒径（結晶子サイズ）がある値以上にならないと最大の誘電率値を持たないことを開発材料でも明らかにすることができた。

2) 成果の意義

上記目標は、現状市販品では到達しえない耐熱性と静電容量の温度変動率であり、高温となるSiC半導体デバイスの直近に設置する受動部品を製造可能であることを示せ、スナバ回路を内蔵した小型SiCパワーモジュールの試作を可能とした。また、高温に曝される受動回路の部品開発のための誘電体材料系を明らかにすることができた。

3) 知的財産の取得

本事業における高耐熱コンデンサ研究開発では参画企業が既に所有する知的財産に大きく依存する形で進めた。同時に、コンデンサ分野は国際的な企業間の競争が厳しい分野であり、企業からのノウハウ流出の恐れがある知財の出願は行われなかった。また、開発支援では、評価技術が主な対象であり、特許性はなかった。

4) 成果の普及

実用化に向けて、別事業において主に信頼性向上と仕様の多様化に着眼した技術開発を継続するとともに、企業においても事業化に向けた開発を継続する。ここで開発されたコンデンサは、高温の過酷な環境に耐えるものであり、他分野における使用も考えることができる。これまでのプロジェクトの外部発表の一覧を下記に表す。なお、本事業実施期間終了後に2件の学会発表がなされた。

表Ⅲ.2.5.1-8 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 （講演・プレス発表等）
	国内	外国	PCT [※] 出願	査読付き	その他	
H24FY	0件	0件	0件	0件	0件	0件
H25FY	0件	0件	0件	0件	0件	1件
H26FY	0件	0件	0件	0件	0件	1件

参考文献

- 1) G. Kresse and J. Furthmüller Phys. Rev. B54 (1996) 11169.
- 2) G. Kresse and D. Joubert Phys. Rev. B59 (1999) 1758.
- 3) 株式会社村田製作所 コンデンサの基礎【第3回】チップ積層セラミックコンデンサができるまで

URL: http://www.murata.co.jp/products/emicon_fun/2011/05/cap16.html

2.5.2 高耐熱抵抗

SiC半導体モジュールにおけるスナバ回路用の高耐熱スナバ抵抗を開発した。具体的には、抵抗値 10 Ω級、定格電力 1 W級において、耐熱温度 250°C、-40~250°Cの温度領域における抵抗値変動±10 %以下、10 MHzまでの周波数領域における抵抗値の変動が±10 %以下、体積:20 mm³以下を満たす高耐熱抵抗を目標とした。

具体的な研究開発項目は以下の通りである。

(1) 材料・プロセス開発の成果

縮退半導体であるSnO₂等の単純酸化物、La_{1-x}Sr_xMnO₃系あるいはBi₂Sr₂Ca_{1-x}Y_xCu₂O_{8+y}系複合酸化物抵抗体の温度抵抗変動の抑制、安定性について研究するとともに、それらの厚膜化、結晶化した抵抗体膜を製造するプロセスの開発を行った。

(2) 抵抗器開発

スナバ抵抗が曝される高温に耐え、高速のスイッチングに対応できる抵抗器の構造設計と保護コーティング等の材料の検討を行い、(1)で開発した材料を用いた抵抗器を試作し、高温安定性やヒートサイクル試験などの評価により、技術目標の達成を目指した。

(3) 開発支援：抵抗材料の電子物性評価・解析

顕微UV-VIS-IR分光装置を用いてRuO₂抵抗体（薄膜多結晶体）の局所反射率スペクトルデータから局所キャリア濃度の空間分布を定性的に評価する手法を提案し、さらに得られたデータを基に開発抵抗体素子の熱劣化の機構について解析を行なうことで、素子の設計・改良にあたり有意な情報を迅速に提供することを目指した。

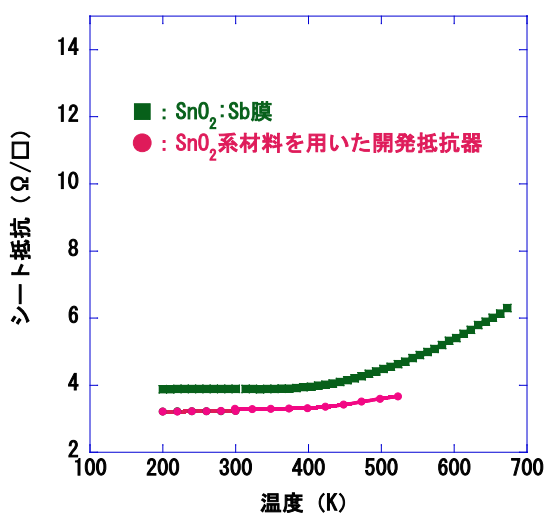
(1) 材料・プロセス開発 (FCRA 集中研 (つくば))

単純酸化物抵抗体の開発においては、縮退半導体である SnO_2 等の単純酸化物について、種々の金属元素のドーピングにより、高温域の抵抗変動抑制効果を見出した。また、金属有機化合物と酸化物粒子からなるハイブリッド溶液を用いたプロセスにより、ガラス成分を含まない薄膜を作製し、薄膜においても低抵抗化に成功した。更に、ランプを用いた光反応を用いることで、パターニングと高温加熱なしに結晶化した抵抗体膜を製造するプロセスを開発した。続いて、プロジェクト提案時に着目していた、複合酸化物抵抗体Aとして、 $\text{La}_{1-x}\text{Sr}_x\text{MnO}_3$ 系の薄膜を開発し、高温域でのT.C.R. (temperature coefficient of resistance; 抵抗温度依存性)特性、長期安定性に優れていることを示す一方で、低温域のT.C.R. 特性の向上が今後望まれることがわかった。金属的伝導から半導体的伝導への遷移領域において低抵抗温度係数を発現する特性¹⁾が抵抗体開発に有用であることが確認され、本概念をさらに拡張することにより、複合酸化物抵抗体Bの着想に至った。複合酸化物抵抗体Bにおいては、そのバルク体の作製及び電気特性評価について述べた後、熱機械特性について述べる。そして、その厚膜化プロセスの開発および開発抵抗体厚膜の電気特性について述べ総括する。

1) 単純酸化物系抵抗体の開発

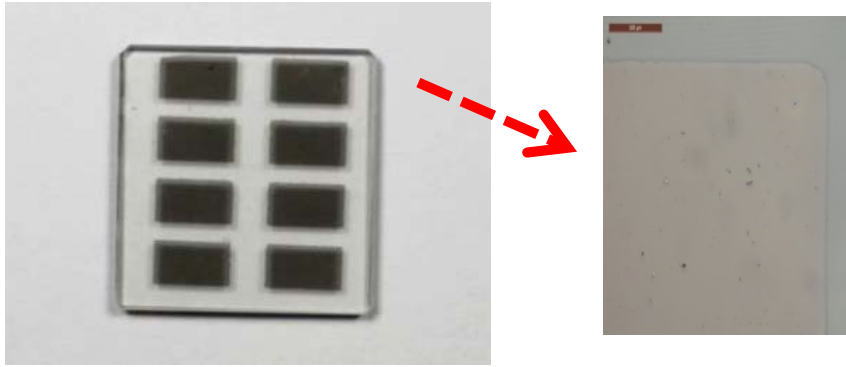
酸化スズ材料は安価な材料であり、ドーピングにより半導体から金属的電導を示すことから、既に抵抗器材料として用いられてきている。しかしながら、チップ抵抗用の薄膜材料では、図Ⅲ. 2. 5. 2-1 に示すように、125℃より高温になると徐々に抵抗が上昇し、-40～250℃における抵抗値変動は±9.4%という課題があった。

これらの高温側の抵抗変化は、酸化スズの酸化反応が寄与していると考えられることから、本プロジェクトでは、酸素欠陥制御に有効な異種金属イオンのドーピングを金塗布熱分解法により検討した。また、ハイブリッド溶液を用いた新規酸化スズ厚膜合成プロセスの開発による低抵抗化を実現し、保護膜、電極の改良を行い、-40～250℃においてシート抵抗 3 Ω/□ かつ抵抗値変動±5.65%の膜の開発に成功した(図Ⅲ. 2. 5. 2-1)。

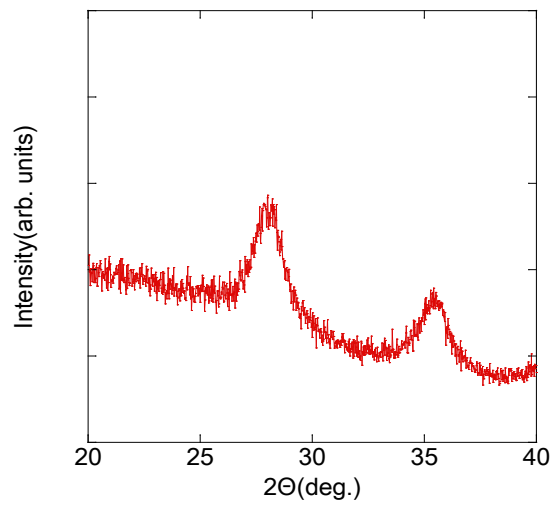


図Ⅲ. 2. 5. 2-1 酸化スズ厚膜の抵抗の温度依存性

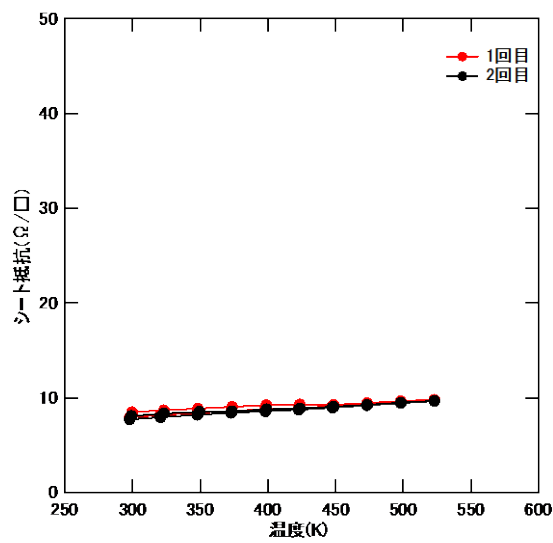
一方、チップ抵抗体では、一般にルテニウム材料をベースとした厚膜(10 μm)が用いられている。このルテニウム系酸化物抵抗体は、通常、鉛含有ガラスが含まれていることや、印刷技術ではパターン精度に限界があることから、産総研で開発した塗布光照射法による抵抗体膜製造プロセスの開発を行った。特に、プロセスコストを低減するため、安価なランプ光源を用いたプロセスを検討し、感光性のハイブリッド溶液の開発により、図Ⅲ. 2. 5. 2-2 に示すように、光照射によるパターンニングを実現した。また、光照射により高温の加熱工程なしに結晶化し(図Ⅲ. 2. 5. 2-3)、室温で10 Ω/□のシート抵抗を持つ膜(図Ⅲ. 2. 5. 2-4)の作製に成功した。以上のように、抵抗コスト化が可能なハイブリッド溶液とランプ光源を用いた新規プロセスを用いて、リソグラフィを用いないパターンニングが可能な緻密膜抵抗体の作製プロセスの開発に成功した。



図Ⅲ. 2. 5. 2-2 光パターニング



図Ⅲ. 2. 5. 2-3 光結晶化したRuO₂膜



図Ⅲ. 2. 5. 2-4 光結晶化膜の抵抗温度依存性

2) 複合酸化物抵抗体 B の作製及び評価

SiCパワーモジュールは 250°C 程度の高温作動が想定されており、それともない受動素子である厚膜抵抗器などの周辺部材にも高耐熱化が求められていた。しかしながら、従来の厚膜抵抗器は 125°C もしくは 155°C 以下に対して設計されており、SiCパワーモジュールで想定される 250°C における耐熱性は考慮されていない。また、従来の抵抗体では、ルテニウム酸化物とガラスの混合物が用いられているが、ルテニウムが比較的高価であること、ガラスは高耐熱化の観点からすると軟化などの問題から極力使用しないことが望ましいことから、新規高耐熱抵抗体材料の開発が急務であった。このような背景下、我々は、前節で述べたように、複合酸化物抵抗体 A としてマンガン系ペロブスカイト酸化物に着目し、高温域での優れた T. C. R. 特性、及び、長期安定性を得ることに成功した¹⁾。しかしながら、低温域における T. C. R. 特性の改善が課題であった。そこで、本研究では、高耐熱パワーモジュール用抵抗器に向けた高耐熱抵抗体材料の候補材料として、異種金属ドーピングの全域にわたって固溶体を形成し、抵抗の温度依存性がドーピング量 (x) とともに金属的伝導から半導体的伝導へと遷移する $\text{Bi}_2\text{Sr}_2\text{Ca}_{1-x}\text{Y}_x\text{Cu}_2\text{O}_y$ に着目し^{2,3)}、電気特性並びに T. C. R. 特性の評価により、広い温度範囲 (-40°C~250°C) で T. C. R. が最小となる組成を検討した。

続いて、パワーエレクトロニクス応用では、広い温度範囲での熱変化も予想されることから、耐熱応力特性などの構造材料的要素の検討が必要となっている。しかしながら、Y 置換の Bi-2212 系酸化物の熱機械特性についての報告は限られていた。そこで、本研究では、Y 置換 Bi-2212 抵抗体材料の熱膨張係数や熱伝導率について系統的に調査した。

最後に、本材料を高耐熱チップ抵抗器に応用するための膜抵抗体の開発をおこなった。

以上のアプローチにより、Y 置換 Bi2212 系抵抗体厚膜を作製し、その電気特性を評価した。その結果、プロジェクト目標である TCR 特性を満たすチップ抵抗器用の抵抗体膜を開発することに成功した。

【実験方法】

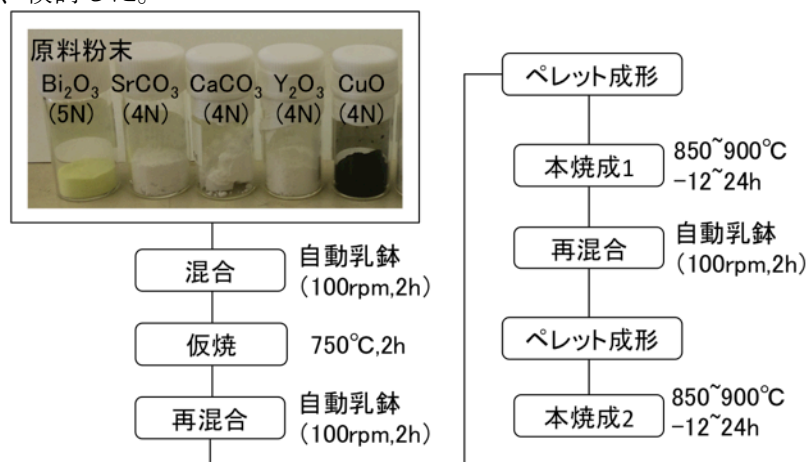
$\text{Bi}_2\text{Sr}_2\text{Ca}_{1-x}\text{Y}_x\text{Cu}_2\text{O}_{8+y}$ 焼結体は、図 III. 2. 5. 2-5 に示すように、 Bi_2O_3 (純度 99.999% (5N))、 SrCO_3 (純度 99.99% (4N))、 CaCO_3 (4N)、 Y_2O_3 (4N)、 CuO (4N) を乳鉢で混合し、次いで、大気雰囲気下において、750 °C で 2 h 仮焼成、最終的には、本焼成①840~900 °C、12~24 h 焼成、更に、粉碎後、本焼成②により合成した。

得られたペレット試料について、粉碎したものを XRD により相の同定及び結晶性評価をするとともに、ペレットを用いて van der Pauw 法にて電気抵抗率の温

度依存性を調べた。このとき、室温以上は大気雰囲気、室温以下はヘリウム置換雰囲気にて測定をおこなった。また、T. C. R. は各点の温度微分として算出した。

熱物理特性として、レーザーフラッシュ法にて熱拡散係数(κ)及び比熱(c)の測定をおこなった。密度(ρ)には寸法密度を用いた。これらの値から熱伝導率(k)を $k = \kappa \rho c$ によって算出した。熱膨張係数は直方体のペレットを成形し、熱機械分析装置によって測定した。

固相反応法で作製した Y 置換 Bi2212 粉末を主成分の導電材料として、厚膜抵抗体ペーストを作製した。抵抗体ペーストとして、最終的に、24 種類のペーストを作製し、検討した。



図Ⅲ. 2. 5. 2-5 $\text{Bi}_2\text{Sr}_2\text{Ca}_{1-x}\text{Y}_x\text{Cu}_2\text{O}_{8+y}$ ペレット作製手順

【結果及び考察】

作製したペレットの外見写真を図Ⅲ. 2. 5. 2-6 に示す。表面は平滑で欠けもなく、いずれの組成も、焼結密度は 70%程度であった。

図Ⅲ. 2. 5. 2-7 にペレットの表面/破面の二次電子像を示す。組成 $x = 0$ (a-c) においては、850 °C で 12 h 焼成したときには、一辺が十数 μm 程度で厚みがサブ μm 程度の薄い板状の結晶粒から構成される組織を有していた(a)。層状 850 °C における焼成時間の合計が長くなるにつれて(a→b→c)、個々の板状結晶粒が焼結して、エッジが丸みを帯びていくとともに、結晶粒のサイズも数 μm へと微細化していく様子が見られる。しかしながら、微細化に伴って開気孔が増えており、大きく緻密化しているとはいえなかった。更なる緻密化には加圧焼結プロセスなどが必要と考えられる。一方で、 $x = 0.6$ (d-f) においても、12 h 焼成 (d) における結晶粒のサイズが $x = 0$ (a) と比べて微細な他は同様の傾向であった。

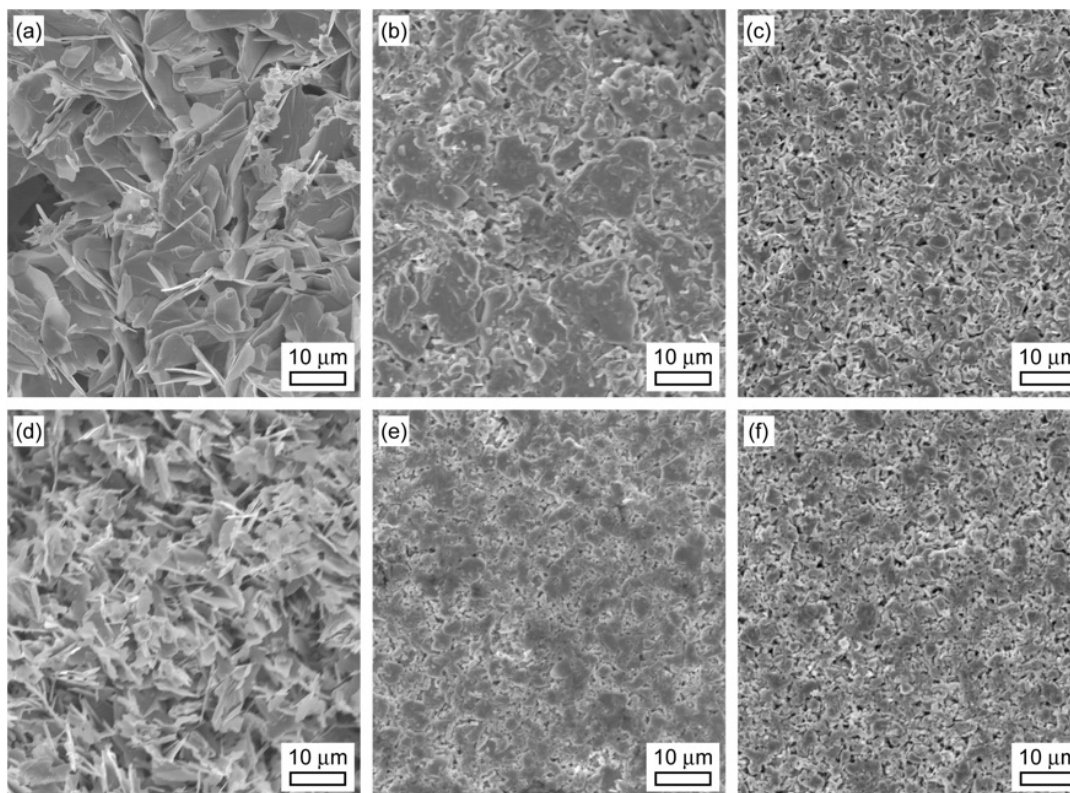
図Ⅲ. 2. 5. 2-8 に本焼成後のペレット表面の XRD パターンを示す。 $x = 0$ においては、30° 付近に不純物相と考えられるピークが存在するが、それ以外はすべての組成においてほぼ Bi-2212 単相とみなせる純度のものがえられた。

図Ⅲ. 2. 5. 2-9 に XRD パターンから計算した Bi-2212 の格子定数の Y 依存性を示す。斜方晶であるという報告がなされているが、その差は小さかったので、正方晶と見なして 0010 のピークより、格子定数を求めた。Ca サイトに Y が置換されていくにつれて、 $a = b$ 軸方向の格子定数が単調増加し、同時に c 軸方向に単調減少していったことから、全領域において Y が Ca サイトへ固溶したことが確認された。



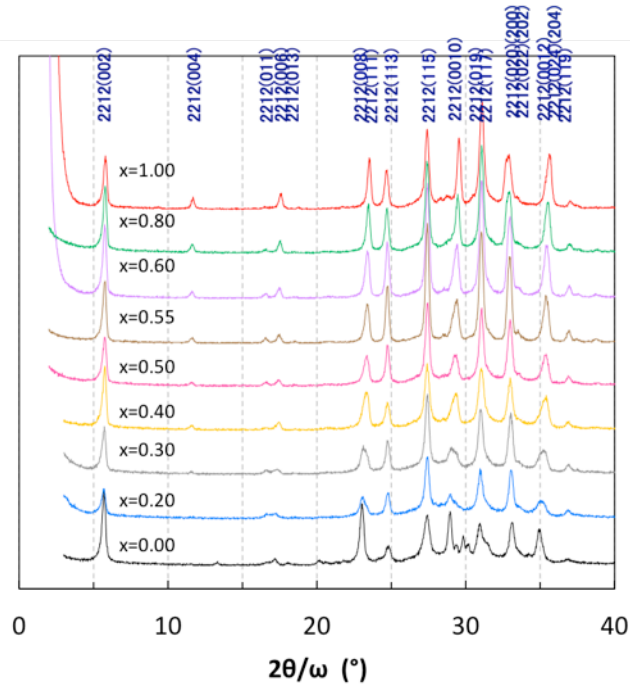
図Ⅲ. 2. 5. 2-6 ペレットの外見写真:

組成 $x = 0.6$ 、 $850\text{ }^{\circ}\text{C}$ で $12\text{ h} \times 2$ 回焼成したペレットで、直径 10 mm 、厚さ 1.3 mm 。

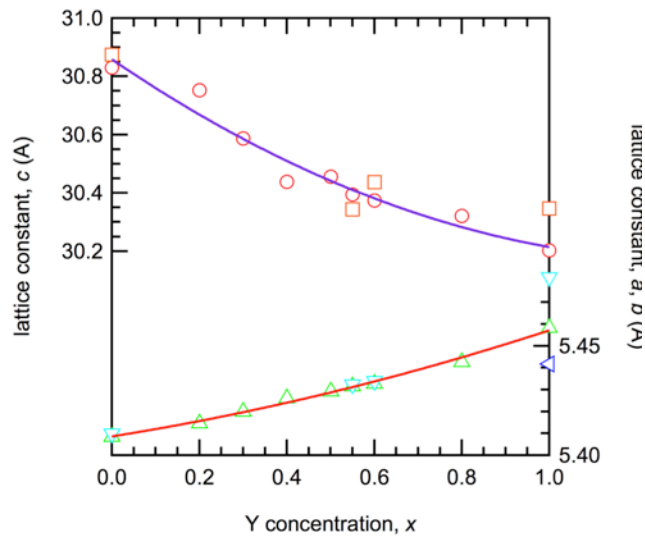


図Ⅲ. 2. 5. 2-7 $\text{Bi}_2\text{Sr}_2\text{Ca}_{1-x}\text{Y}_x\text{CuO}_{8+y}$ ペレットの表面/破面の二次電子像:

(a) $x = 0$ 、 $850\text{ }^{\circ}\text{C}$ で 12 h 焼成、(b) $x = 0$ 、 $850\text{ }^{\circ}\text{C}$ で $12\text{ h} \times 2$ 回焼成、(c) $x = 0$ 、 $850\text{ }^{\circ}\text{C}$ で $24\text{ h} \times 2$ 回焼成、(d) $x = 0.6$ 、 $850\text{ }^{\circ}\text{C}$ で 12 h 焼成、(e) $x = 0.6$ 、 $850\text{ }^{\circ}\text{C}$ で $12\text{ h} \times 2$ 回焼成、(f) $x = 0.6$ 、 $850\text{ }^{\circ}\text{C}$ で $24\text{ h} \times 2$ 回焼成。



図Ⅲ. 2. 5. 2-8 本焼後のペレットの XRD 回折パターン

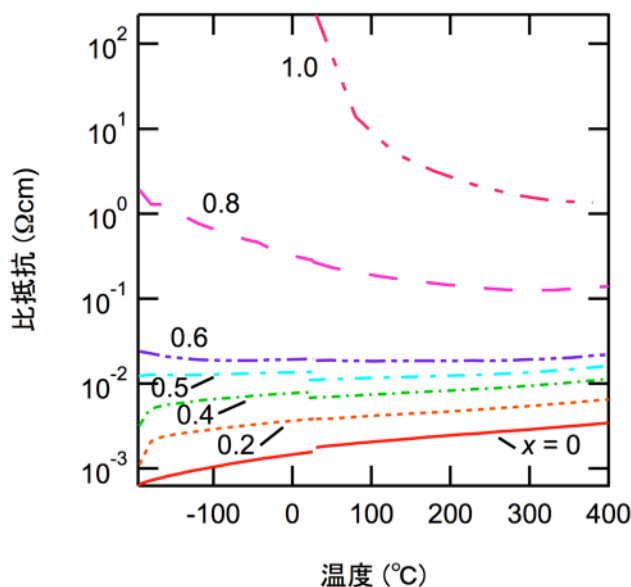


図Ⅲ. 2. 5. 2-9 作製した $\text{Bi}_2\text{Sr}_2\text{Ca}_{1-x}\text{Y}_x\text{CuO}_{8+y}$ 抵抗体の格子定数

図Ⅲ. 2. 5. 2-10 に Y を変化させたときの Bi-2212 の比抵抗の温度依存性の変化を示す。300 °C 以下では、Y の増大とともに、比抵抗の絶対値が大きくなるとともに、温度依存性も金属的伝導から半導体的伝導へと変化していくことが確認できた。

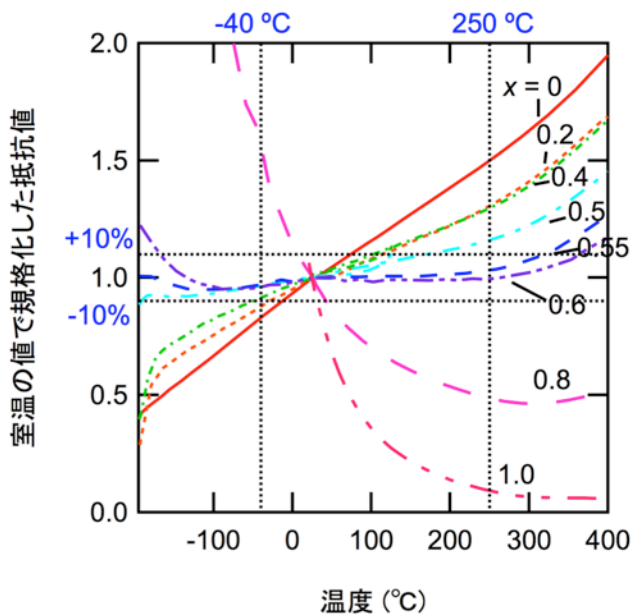
この比抵抗の温度依存性をもとに室温での抵抗値で規格化したグラフを図Ⅲ. 2. 5. 2-11 に示す。T. C. R. の定義より、傾きが T. C. R. に対応している。組成 x

= 0.55 及び 0.6 において、-40 °C以上 250 °C以下の領域において、室温時の抵抗値に対して±5%以内に抵抗値変動が収まっており、金属的伝導から半導体的伝導への遷移領域の利用が T. C. R. 調整に有効であることが示された。

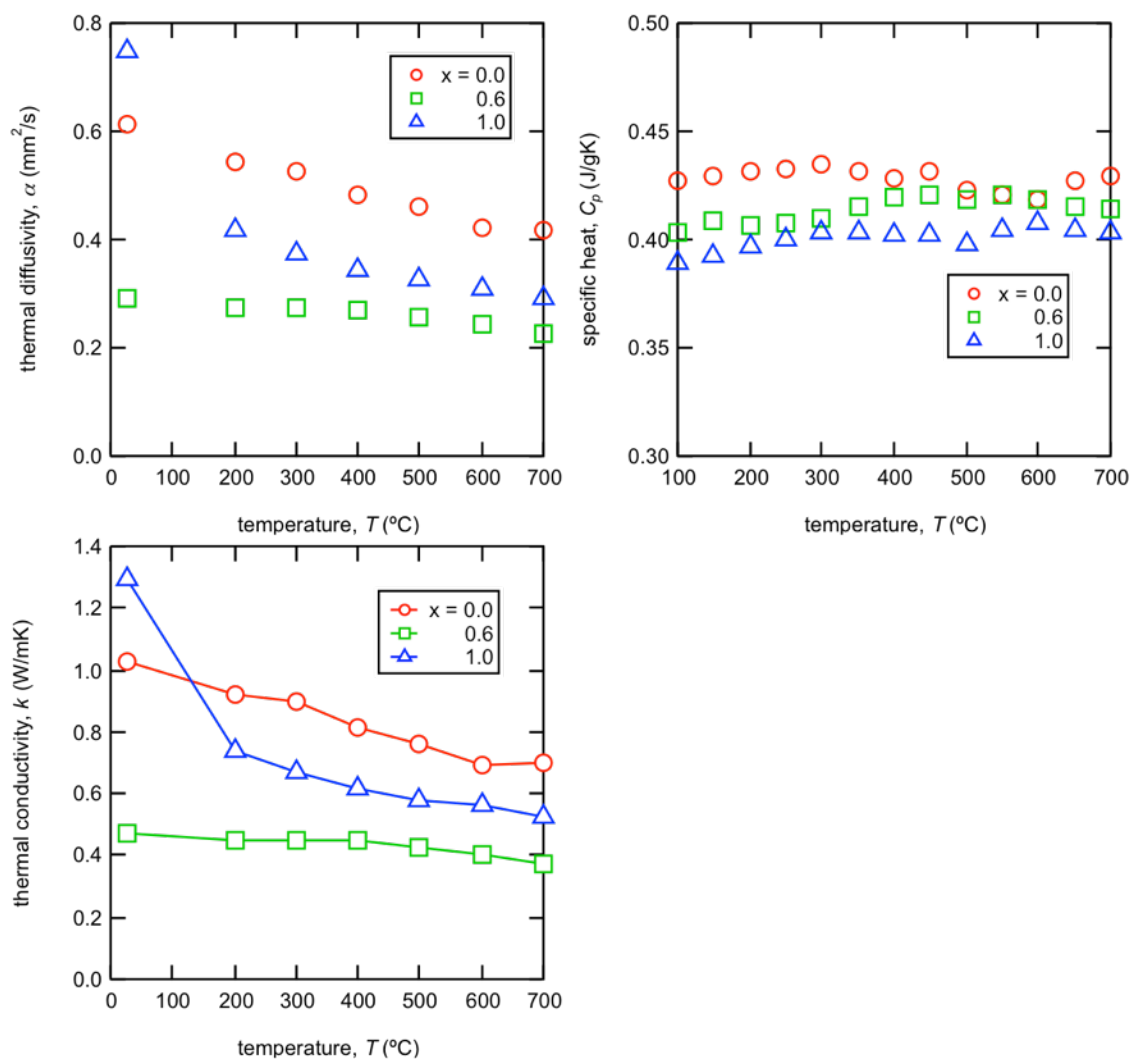


図Ⅲ. 2. 5. 2-10 Bi-2212 の比抵抗:

室温での抵抗値のずれは低温側と高温側を別測定していることに起因する。

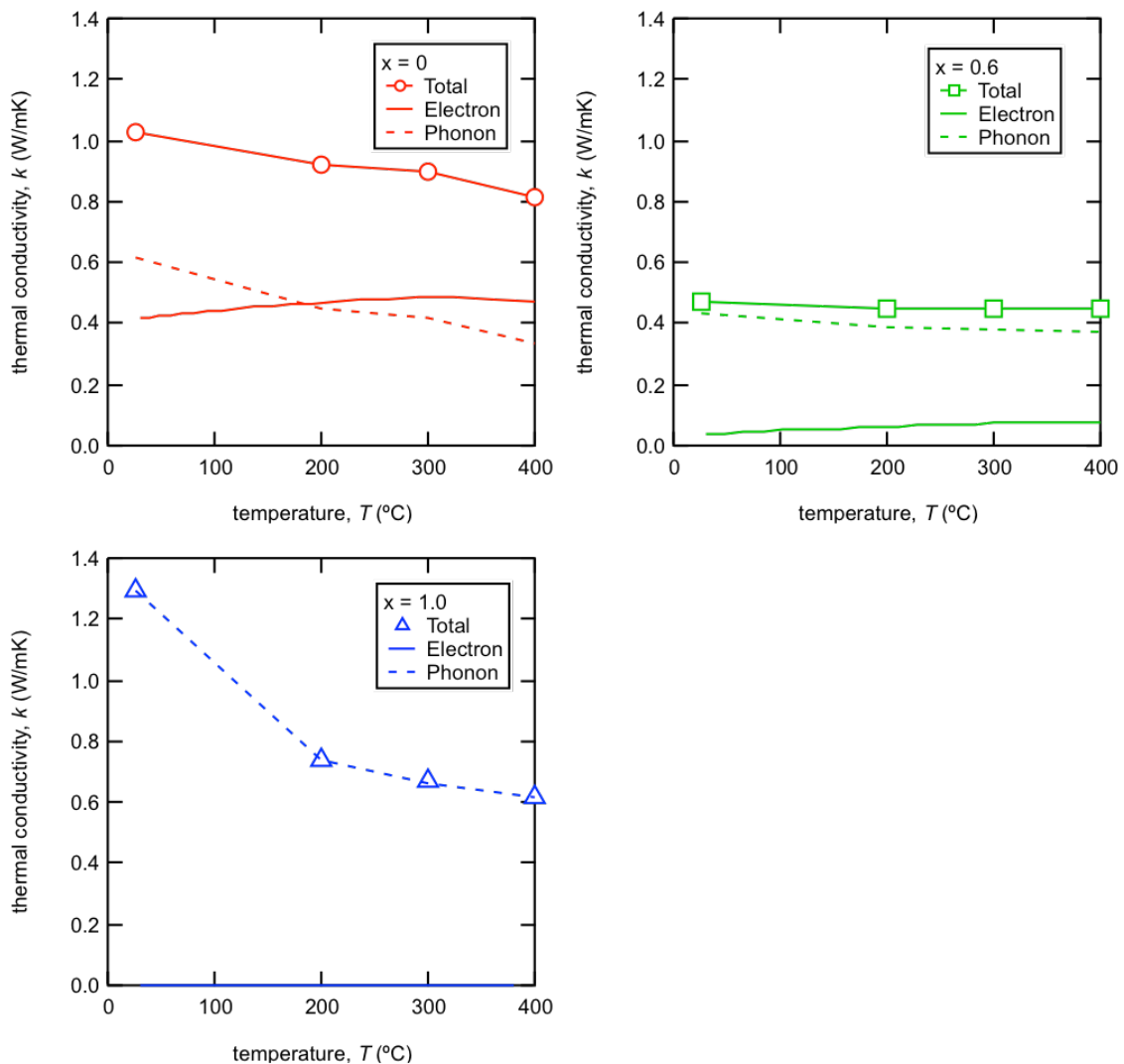


図Ⅲ. 2. 5. 2-11 Bi-2212 の規格化抵抗値:
室温における抵抗値で規格化した抵抗値を示す。



図Ⅲ. 2. 5. 2-12 Bi-2212 の熱拡散率、比熱、熱伝導率の温度依存性

図Ⅲ. 2. 5. 2-12 に、Y 置換 Bi-2212 の熱拡散率、比熱、及び、熱伝導率の温度依存性を示す。金属的伝導を示す $x = 0$ 、半導体的伝導を示す $x = 1.0$ 、及び、T. C. R. が小さくなる $x = 0.6$ の 3 つの組成について調べた。熱拡散率(a)は室温では、 $x = 0.6$ が最小で、 0.0 、 1.0 が大きかった。温度が増大するにつれ、いずれの組成においても熱拡散率は小さくなった。比熱(b)の組成依存性は小さかったが、 x が大きくなるにつれて小さくなる傾向に合った。また温度の増大と共に比熱はわずかに大きくなる傾向にあった。熱伝導率(c)は、熱拡散率と同様の傾向を示した。



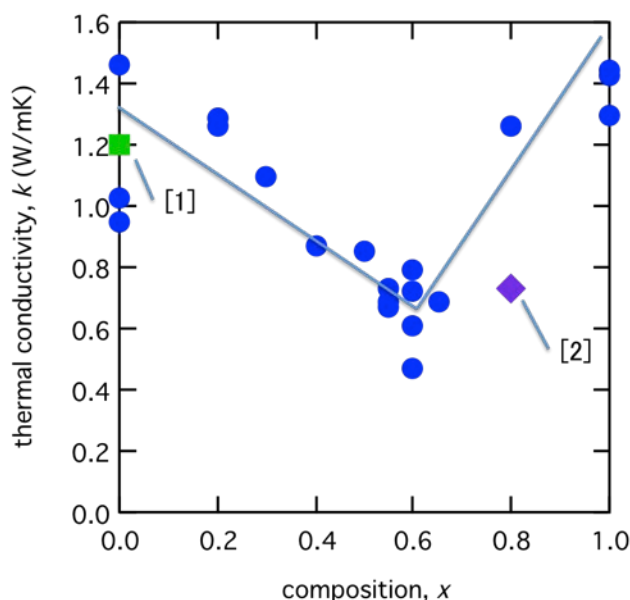
図Ⅲ. 2. 5. 2-13 電子による熱伝導とフォノンによる熱伝導の割合

図Ⅲ. 2. 5. 2-13 に、熱伝導率における電子伝導の寄与とフォノン伝導の寄与分の割合を示す。電子伝導の寄与分をWiedemann-Franz則を仮定して導出し、総括熱伝導率から電子伝導分を差し引いたものをフォノン伝導の寄与分として導出した⁴⁾。 $x = 0$ では、室温においては 40%程度が電子伝導の寄与分であるが、温度の増大とともに、電子伝導の寄与分は増大し、400°Cにおいては 50%以上が電子伝導分の寄与と、電子伝導による熱伝導が極めて大きいことがわかった。一方で、フォノン伝導は温度の増大とともに大きく減少しており、結果的に、全体の熱伝導率が小さくなっていることがわかった。 $x = 0.6$ では、電子伝導の寄与は 10%程度であった。フォノン伝導の温度依存性があまり大きくないことに加え、T.C.R. が小さいことによって、電子伝導の温度依存性も小さいため、全体としての熱伝導率の変化もほとんど見られなかったと考えられる。 $x = 1.0$ になると、

すべてがフォノン伝導の寄与分と見なすことができた。フォノン伝導は温度の増大につれ大きく減少しており、総括熱伝導率も大きく低下した。

図Ⅲ. 2. 5. 2-14 に、Y 置換 Bi2212 の室温における熱伝導率の値を示す。ばらつきは多少見られるものの、 $x = 0.6$ 付近で最小となり、両側で大きくなる傾向が確認できる。先の議論から、極小値の左側においては、 x の増大に伴う熱伝導率の減少は電気伝導率低下に伴う電子伝導の定価によるところが大きく、極小値右側で増大していくのは、フォノン伝導の増大によるところが大きいことがわかる。

$x = 0.6$ の Y 置換 Bi2212 の熱膨張率は、50°Cから 250°Cまでの平均値として、11 ppm/K であった。



図Ⅲ. 2. 5. 2-14 Bi-2212 の室温における熱伝導率。

[1] Peacor & Uher (1989)⁵⁾、[2] Yasukawa & Murayama (2000)³⁾。

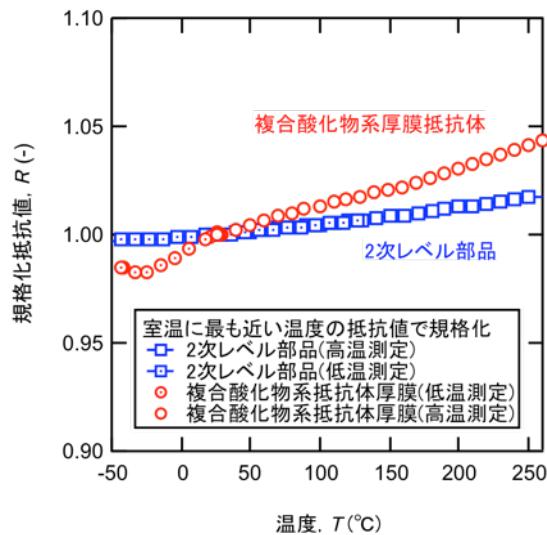
得られた物性値が現行の抵抗体と比較してどの程度の位置づけにあるかについて表Ⅲ. 2. 5. 2-1 にまとめた。比較のため、現行の抵抗体に含まれる導電体成分としてRuO₂及びPb₂Ru₂O₇を、調整剤として鉛ボロシリケート(PbO-B₂O₃-SiO₂)系のガラスの物性値を併せて示した。熱膨張係数に関して、現行の抵抗体材料は、熱膨張係数が大きく異なるコンポジットと捉えることができるため、熱応力の観点からは、単相物質であるBi2212 の優位性をみることができる。一方、熱伝導率に関しては、現行抵抗体のガラス成分と同程度の値にとどまった。ただし、今後、緻密性、配向性制御によって、熱伝導率の向上がある程度は見込めることから、最終的には、現行抵抗体と同等もしくはそれ以上の熱伝導率特性も得られると考えられる。

表Ⅲ. 2. 5. 2-1 Bi2212 の比熱と熱膨張係数及び現行抵抗体材料との比較

	RuO ₂	Pb ₂ Ru ₂ O ₇	PbO-B ₂ O ₃ -SiO ₂	Bi-2212-Y
熱膨張係数, a (ppm/K)	4	11	~8	11
熱伝導率, k (W/mK)	50	N/A	0.5-1.0	0.5~1.4*
比熱, c (J/gK)	0.42	N/A	N/A	0.39-0.43

*緻密性、配向性制御により向上の余地あり

開発したした厚膜抵抗体の TCR 特性を 図Ⅲ. 2. 5. 2-15 に示した。プロジェクト目標である-40℃から 250℃における抵抗値変動が±10%以内に収まっているだけでなく、さらに±5%以内を達成しており、非常に有望であることがわかる。また、二次レベル部品の抵抗温度特性と比較しても遜色のないものがえられている。



図Ⅲ. 2. 5. 2-15 開発した複合酸化物系膜抵抗体 B の抵抗温度依存性比較のため、二次レベル部品の抵抗温度依存性も併せて示した。

【複合酸化物抵抗体 B の総括】

T. C. R. の調整法として、金属的伝導から半導体的伝導への遷移領域を利用することが有用であることを示した。実際に、全率固溶系の Bi-2212 系をモデルとして T. C. R. を評価したところ、 $x = 0.55$ 近傍で T. C. R. は最小となり、-40℃から 250℃の幅広い領域において T. C. R. 変動を 5%以内に押さえることが可能であった。この値はプロジェクト目標である±10%以内を十分に達成できる値である。すなわち、本材料系が T. C. R. 特性という観点から高耐熱抵抗体として有望であることを示した。

また、Y 置換 Bi2212 の熱機械特性を測定した。本材料は、熱伝導率の組成依存性が大きく、電気抵抗率が、Y 置換とともに増大していくのに対して、熱伝導率

は $x = 0.6$ で極小値を示した。電気抵抗率の温度依存性が小さくなる組成において熱伝導率の温度依存性も小さくなったことは興味深い。この熱伝導率の組成依存性は、電気特性の最適化が必ずしも熱機械特性にとって最適ではないことを示しており、パワーエレクトロニクス用部材の設計にはこれらの要素も考慮する必要があることが示唆された。また、熱膨張係数の大きく異なる材料のコンポジットとみなせる現行抵抗体に比べて、Bi2212 が単相材料であることに熱膨張の観点からは優位性を見出すことができた。熱伝導率に関しては現行の抵抗体材料と同程度であったが、緻密性、配向性の向上により、一定の増加が期待できることから、将来的には優位性も現れると考える。

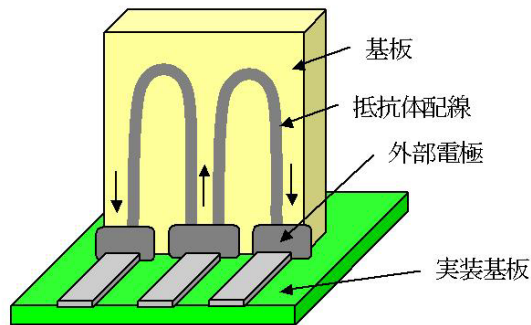
最後に、Y 置換 Bi2212 抵抗体膜製造プロセスの開発並びに開発膜抵抗体の電気特性評価を行った。各種条件の最適化により、シート抵抗が $2\Omega/\square$ で -40°C から 250°C における抵抗値変動が $\pm 5\%$ と、プロジェクト目標である 10Ω 級で T.C.R. 特性も -40°C から 250°C における抵抗値変動が $\pm 10\%$ 以内を達成する抵抗体膜の作製に成功した（特許出願準備中）。本抵抗体膜は高価なルテニウムや有害な鉛を含んでおらず、経済性、環境性といった観点からも優れており、非常に有望な抵抗体膜であると考えられる。

3) 材料・プロセス開発の総括

本プロジェクトでは、 $-40\sim 250^{\circ}\text{C}$ において使用可能な高耐熱抵抗器の開発を目的として、単純酸化物材料及び複合酸化物材料の開発、光を用いた新規膜プロセスの開発を行った。これらの開発材料は、現行のチップ抵抗器に用いられている材料よりも安価であり、また、抵抗体膜とした際に鉛フリーである特徴を有する。更に、開発した新規ハイブリッドインクと光製造プロセスを用いた膜製造プロセスは、使用材料の低減や抵抗値調整、更には製造プロセスの低温化を可能とし、モジュール化に重要な様々な基材を用いた抵抗器への展開も期待できる。今後、これらの成果を用いた抵抗器をモジュールに組み込み、信頼性・耐久性試験及び改良を行うことで、国際競争力のある新しい高耐熱抵抗器の実用化を推進していく予定である。

(2) 抵抗器の開発 (FCRA 集中研 (つくば))

抵抗器の開発では、高温使用環境を考慮した構造設計が大きな課題である。従来の角型チップ抵抗器の構造は製品(抵抗体)の両端に外部電極が設置されているが、あくまで最高使用温度が155℃での設計である。今回のプロジェクトでは、抵抗器の自己発熱を考慮すると、抵抗器の最高温度は300℃程度と予想された。材料が同じ場合は、線熱膨張係数の差が既存製品の約2倍になってしまうため、既存の構造ではヒートサイクル試験等で短期間に破壊してしまう可能性が高い。また、メインスイッチのスイッチング速度の高速化に伴い、スナバ回路用の抵抗器には優れた周波数特性が必要とされる。10MHzでもインダクタンス成分が発生しないようにするため、図Ⅲ.2.5.2-16 に示すようなカウンターフロー配線、片側電極構造に関するシミュレーションを実施して新規構造について検討した。



図Ⅲ.2.5.2-16 カウンターフロー・片側電極構造のイメージ図

(1) で開発した材料を用いた抵抗体構造を作製し、シリコン系耐熱樹脂や無機材料系の保護膜について適用の可能性を検討した。外部電極は一部のチップ抵抗器でも採用しているAuを中心に検討した。チップ部品単体の実装信頼性、環境負荷時の性能評価については、自動車分野、航空・宇宙分野で培った信頼性評価技術を用いて抵抗値の高温安定性やヒートサイクル試験などの評価をおこなった。

高耐熱抵抗の当初目標抵抗値である「10Ω級」に加え、実装基盤技術担当のFUPETとの擦り合わせにより、「1Ω」の高耐熱抵抗器の開発も併せておこなった。従って、抵抗器開発においては、開発部品の名称を次のように定義した。

- ・ 零次レベル～最終レベル部品…標準的な構造の部品単体で、各次レベルの目標性能を満足する部品
- ・ 零次モジュール～最終モジュール部品…モジュールに使用する部品

表Ⅲ.2.5.2-2(a)に示すステップで開発をおこない、高耐熱抵抗器の開発に成功し、最終的に表Ⅲ.2.5.2-2(b)を満たす開発抵抗器を実装グループへ供給した。

表Ⅲ. 2. 5. 2-2 目標達成状況

(a) 開発段階

(b) 最終部品

開発段階	性能目標	到達状況	目標項目	目標値	実測値等	達成状況
0次レベル部品	現行市販品:耐熱温度(155°C)	達成	-40~+250°Cの温度領域における抵抗値変動	±10%以下	±3%以下	達成
0次モジュール部品	0次レベル部品をFUPET仕様のカスタマイズ	達成				
1次レベル部品	耐熱温度250°C、-40~250°Cの温度領域における抵抗値変動:±15%以下	達成	使用時の耐熱温度	250°C	250°C1000時間放置で外觀および室温抵抗値に変化なし	達成
1次モジュール部品	1次レベル部品をFUPET仕様のカスタマイズ	達成				
2次レベル部品	耐熱温度250°C、-40~250°Cの温度領域における抵抗値変動:±10%以下	達成	10MHzまでの周波数領域における抵抗値変動	±10%以下	±3%以下	達成
2次モジュール部品	2次レベル部品をFUPET仕様のカスタマイズ	達成				
最終レベル部品	耐熱温度250°C、-40~250°Cの温度領域における抵抗値変動±10%以下、10 MHzまでの周波数領域における抵抗値の変動が±10%以下、体積:20 mm ³ 以下	達成	体積	20mm ³ 以下	6.3 × 3.1 × 0.6 = 11.7mm ³	達成
最終モジュール部品	最終レベル部品をFUPET仕様のカスタマイズ	達成				

1) 部品構造設計

(a) プロジェクト開始時の市販品の把握

KOA 社内のプロジェクト開始時の市販品について、高温放置試験および高周波特性評価試験を実施し、耐熱性および高周波特性についての課題を再抽出するとともに、プロジェクトの方向性を再検討した。

【目的、実験方法】

目標の 250°Cは周囲温度でありかつ、抵抗器は自己発熱する素子であることを考慮すると 250°Cよりもさらに高温領域、例えば 300°Cあるいは 350°Cの耐熱性が必要とされる可能性があった。よって、250, 300, 350°Cの高温放置試験を実施した。抵抗器は各種 5 個ずつ使用し、区別のために No. 1~5 までナンバリングし管理した。抵抗器は実装せず、部品のみ(リードタイプはリード線を含む)で評価した。

【結果】

部品各種の共通点として、電極およびリード線が黒く変色したことから表面の Sn 層の酸化が測定抵抗値に影響を及ぼしていることが推察された。特にリードタイプは高温になるとリード線の劣化が激しかった。本試験で抽出された現状と課題は以下の 2 点である。①電極およびリード線表面の Sn が酸化されないような材料(例えば Au)等を検討する必要がある ②エポキシ樹脂系保護膜が劣化するため、これらの材料は使用不可である。

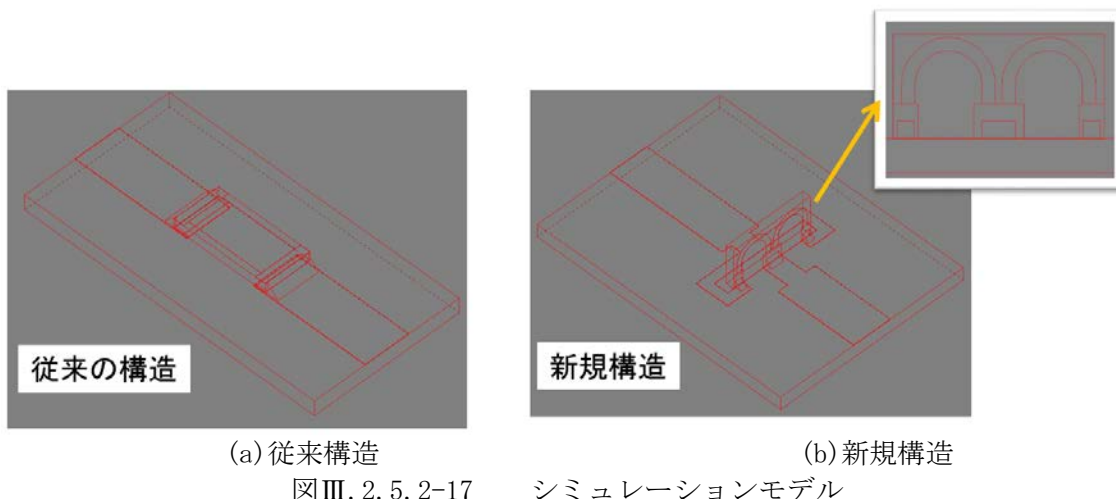
(b) シミュレーション

抵抗器取付基板と抵抗器との間の熱応力緩和、インダクタンス成分を打ち消すことが可能なカウンターフロー構造を有すると考えられる抵抗器のシミュレーションを実施した。

【実験】

図Ⅲ. 2. 5. 2-16 の新規抵抗体配線(カウンターフロー構造)の有効性を熱応力

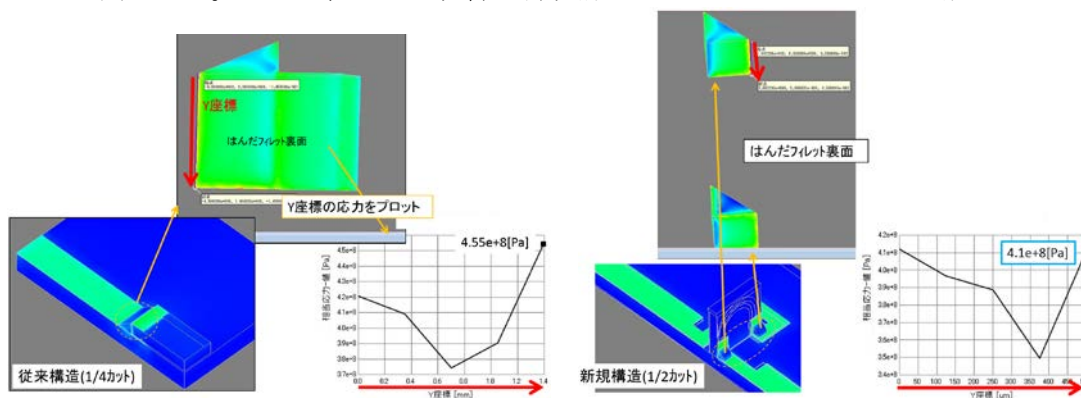
および磁場の観点から Femtet にてシミュレーション解析し、従来構造との比較検討をおこなった。解析に用いるモデルを図Ⅲ. 2. 5. 2-17 に示す。



図Ⅲ. 2. 5. 2-17 シミュレーションモデル

【結果】

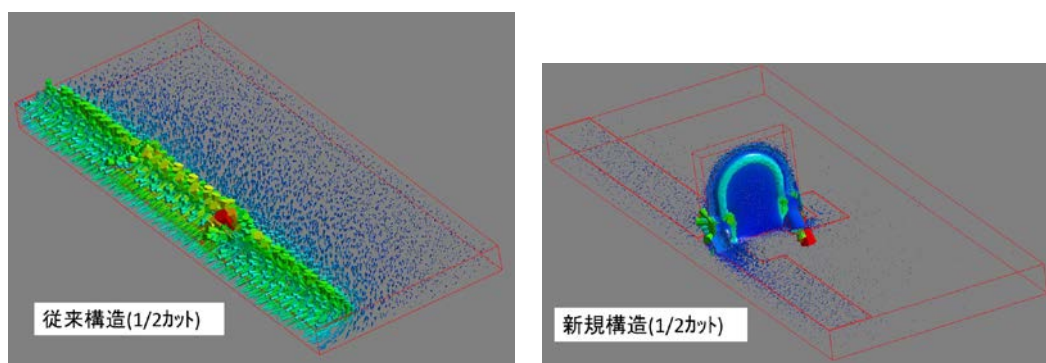
計算を簡単にするために、従来構造は 1/4 カット、新規構造は 1/2 カットして計算した結果を図Ⅲ. 2. 5. 2-18 に示した。はんだフィレットにかかる応力の最大値を比較すると、従来構造は 4.55×10^8 [Pa]、新規構造は 4.1×10^8 [Pa] と算出された。よって、応力の影響は新規構造の方が小さくなることが推定された。



図Ⅲ. 2. 5. 2-18 はんだフィレットにかかる応力

熱応力同様、計算の簡単のためにモデルを縮尺した。従来構造、新規構造ともに 1/2 カットして計算した結果を図Ⅲ. 2. 5. 2-19 に示した。計算モデル全体にかかるインダクタンス値を比較すると、従来構造は 1.93×10^{-8} [H]、新規構造の予備計算においては 2.53×10^{-8} [H] と算出された。そこで、新規構造の結果を踏まえ、図Ⅲ. 2. 5. 2-20 で予測したインダクタンス成分を打ち消す効果について検証した。図Ⅲ. 2. 5. 2-20 には抵抗体パターンを狭くした場合の 1/2 モデルを示した。計算

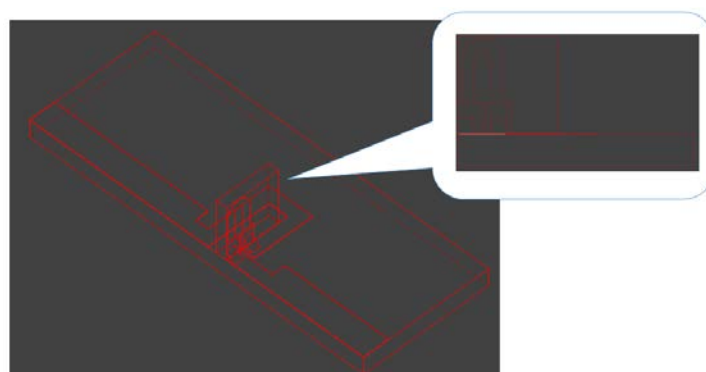
の結果、インダクタンスは 2.03×10^{-8} [H] となり、カウンターフロー構造による一定の成果が見られた。今回は配線パターンに制約があることから、配線パターンも含むインダクタンスは従来構造と同程度であったものの、配線パターンも含めた改良により、全体のインダクタンスを最小化できる可能性のある結果であり、興味深い結果であった。



(a) 従来構造

(b) 新規構造

図Ⅲ. 2. 5. 2-19 磁場解析結果



図Ⅲ. 2. 5. 2-20 抵抗体パターンを狭くした新規構造 1/2 モデル

(c) 開発の方向性

FUPETからの要求仕様、抵抗器の製造プロセス、今後の市場の可能性を考慮した結果、厚膜チップ抵抗器をベースとした開発で一本化することとした。また、厚膜チップ抵抗器には数種類のサイズがあり、 $0.4 \times 0.2 \times 0.13 = 0.01 \text{ mm}^3$ から $6.3 \times 3.1 \times 0.6 = 11.7 \text{ mm}^3$ までがラインナップされているが、抵抗器の目標性能を考えて、必要十分なサイズである、 $6.3 \times 3.1 \times 0.6 = 11.7 \text{ mm}^3$ サイズの抵抗器での開発をおこなうこととした。また、抵抗値変動は $\pm 10\%$ と比較的大きな抵抗値許容差であることから、抵抗値を微調整するトリミングラインは省略する方向で開発を進めた。トリミングラインは抵抗体にレーザーを当てることによりおこなうが、一方で、抵抗体の一部損傷していることから、本工程を省略することに

より、抵抗体の耐久性向上も期待できる。

2) 抵抗器の評価

(a) 抵抗温度依存性

一般に抵抗値は温度変化に伴い変動するため、T.C.R. が極めて重要な指標となる。図Ⅲ. 2. 5. 2-21 に T.C.R. の説明を示す。

規定の温度間における1Kあたりの抵抗値の変化率をいい、次式により算出した値となります。

$$\text{抵抗温度係数} (\times 10^{-6}/\text{K}) = \frac{R - R_0}{R_0} \times \frac{1}{T - T_0} \times 10^6$$

ただし
R : T°Cにおける抵抗実測値(Ω)
R₀: T₀°Cにおける抵抗実測値(Ω)
T : 試験温度の実測値(°C)
T₀: 基準温度の実測値(°C)

抵抗器の抵抗値はいつも一定ではありません。温度によって抵抗値は変わります。
例えば、25°Cで公称抵抗値100kΩ、抵抗温度係数(T.C.R.) 100×10⁻⁶/Kの抵抗器は、使用温度範囲-55°C～+155°Cでは99.2kΩ～101.3kΩの間で抵抗値が変化します。
抵抗温度係数は抵抗体の材質によって決まる値であり、一般的には金属皮膜は抵抗温度係数が小さな抵抗体です。
なお、この抵抗温度係数(T.C.R.)は温度によって抵抗値が直線的に変化することを示すものではありません。
また、カタログで規定する規格値は抵抗器の自己温度上昇の影響を含まない値です。

抵抗体材質	T.C.R.(×10 ⁻⁶ /K)
炭素皮膜	-1300～+350
金属皮膜	±5～±200
メタルグレース皮膜	±50～±350
酸化金属皮膜	±200～±300

*特定の製品を示すものではありません

【出典】 KOA(株)ホームページ <http://www.koaproducts.com/ba3.php>
図Ⅲ. 2. 5. 2-21 T.C.R.

【実験】

+250°Cまでの T.C.R. を測定するために、高温対応抵抗評価装置を導入し、特性を評価した。具体的には、抵抗器を試料ホルダに取り付け、加熱炉にて雰囲気温度を制御しながら、隣接の演算装置で抵抗値の変化量を算出した。

【結果】

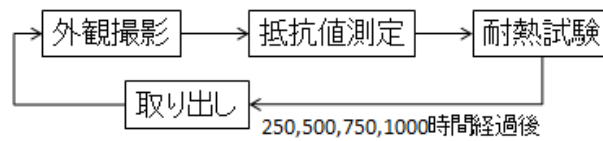
いずれの抵抗器も本プロジェクトの目標性能である、抵抗値変動±10%以下を満足したことを確認した。

(b) 高温放置

抵抗器を耐熱試験 250～350°Cに供した。また、Au めっき後の抵抗体保護膜の状態を確認するために保護膜の表面観察もおこなった。

【実験】

実験フローは図Ⅲ. 2. 5. 2-22 の通りである。



図Ⅲ. 2. 5. 2-22 実験フロー

【結果】

表Ⅲ. 2. 5. 2-3 に高温放置試験 1000 時間後の抵抗器の外観を、図Ⅲ. 2. 5. 2-23 に高温放置試験後の抵抗値変化率を示した。外観については、零次レベルでは抵抗体保護膜として樹脂系材料を用いていることから 250℃でも保護膜の劣化が認められた。一次レベル以降ではガラス系保護膜を採用したことから 350℃でも外観は変化することはなかった。また、いずれの抵抗器も 350℃では電極表面に変化が現れた。抵抗値変化率については、いずれの抵抗器も高温放置 750 時間前後から、抵抗値が急激に増加した。この急激な抵抗値の増加は、電極表面の変化と関係性があると考え、原因を究明するために一次レベル(10Ω)抵抗器の電極付近の断面を SEM-EDS (Scanning Electron Microscopy - Energy Dispersive X-ray Spectrometry)を用いて分析した。測定箇所は図Ⅲ. 2. 5. 2-24 に、SEM-EDS 分析結果を表Ⅲ. 2. 5. 2-4 に示した。EDS マッピングの結果から、Ag の拡散は 350℃から出現し始めた。これは零次～二次レベル品いずれの抵抗器も同様の現象だった。これらの抵抗器は保護膜およびトリミング有無以外は同一であることから、表電極、抵抗体、プリガラス、Ni めっき層、Au めっき層のうち、特に表電極 Ag が、高温放置試験の熱の影響で Au めっき層へ拡散したと考えられた。一方で、表電極と Au めっき層の間には約 5μm の厚い Ni めっき層が存在しており、EDS によると、表電極 Ag の Ni めっき層への拡散は確認されなかった。以上のことから推察すると、次の 2 つの要因が考えられる。

- ・ Ni めっき層に微小なポアがあり、ポアから Ag が拡散した。
- ・ Ni めっき層を Ag が拡散した。






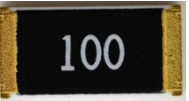
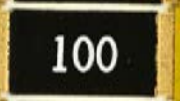

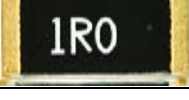

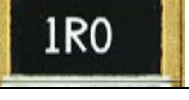
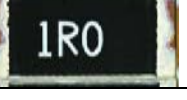
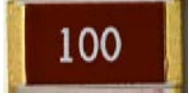




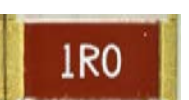

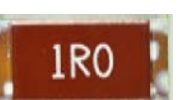
どちらが主因子であるかは明らかになっていないが、この解明が今後の高耐熱化の重要なポイントと考えられる。いずれにしても、材料の観点からは Ag の使用が原因である可能性が高い。本プロジェクト達成のためには、Ag 電極でも十分な安定性は保証されるが、将来的な長期安定性の更なる向上のためには次のふたつの対策が有効であろう。

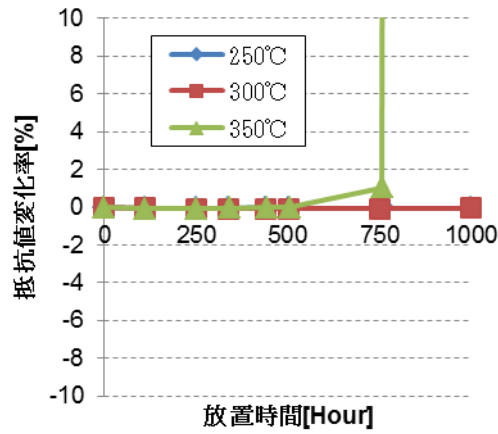
- ①電極を Ag フリーにする。
- ②表電極と Au めっき層の間に拡散バリア層を形成させる。

実際に、①および②については、発展的課題として、抵抗器を試作し、①については、表裏電極 Ag を Au に置き換えた抵抗器を作製、②については、Ni

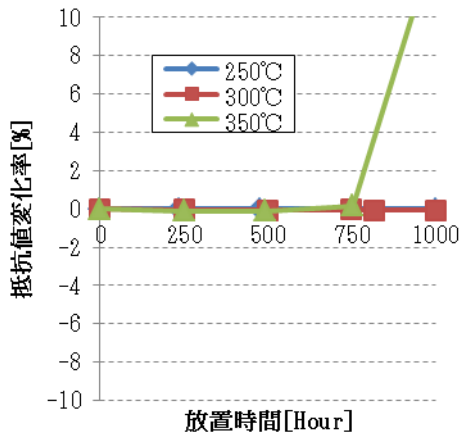
めっき層と Au めっき層の間に Pd めっき層を加えた抵抗器を作製し、耐熱試験評価、めっき条件、めっき膜厚の調整を行い、特許を出願した。

表Ⅲ. 2. 5. 2-3 高温放置試験 1000 時間後の外観

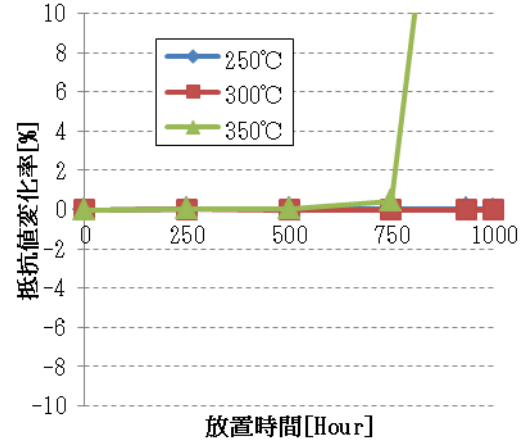
	投入前	250℃	300℃	350℃
零次レベル (10Ω)				
一次レベル (10Ω)				
一次モジュール (1Ω)				
二次レベル (10Ω) =最終レベル				
二次モジュール (1Ω) =最終モジュール				



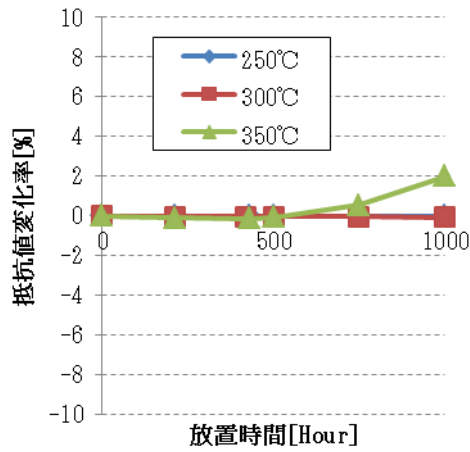
(a) 零次レベル



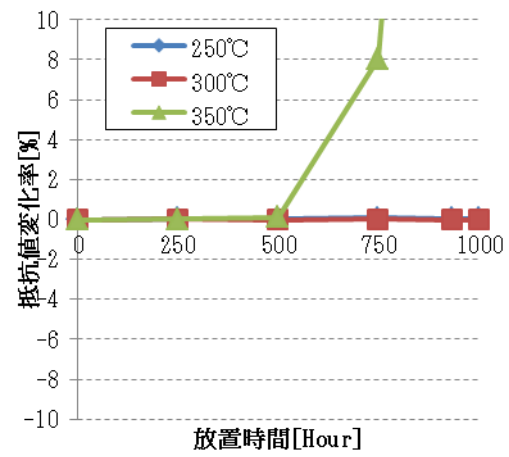
(b) 一次レベル (10 Ω)



(c) 一次モジュール (1 Ω)

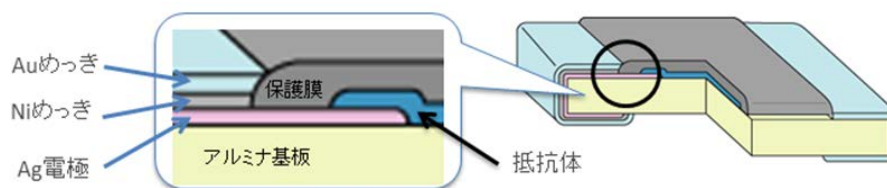


(d) 二次レベル (10 Ω)



(e) 二次モジュール (1 Ω)

図Ⅲ. 2. 5. 2-23 零次～二次 (=最終)モジュール抵抗器の抵抗値変化率 n=5



図Ⅲ. 2. 5. 2-24 測定箇所

表Ⅲ. 2. 5. 2-4 SEM-EDS 分析結果

	試験前	250°C	300°C	350°C
SEM				
EDS Ag				

(c) 高周波特性

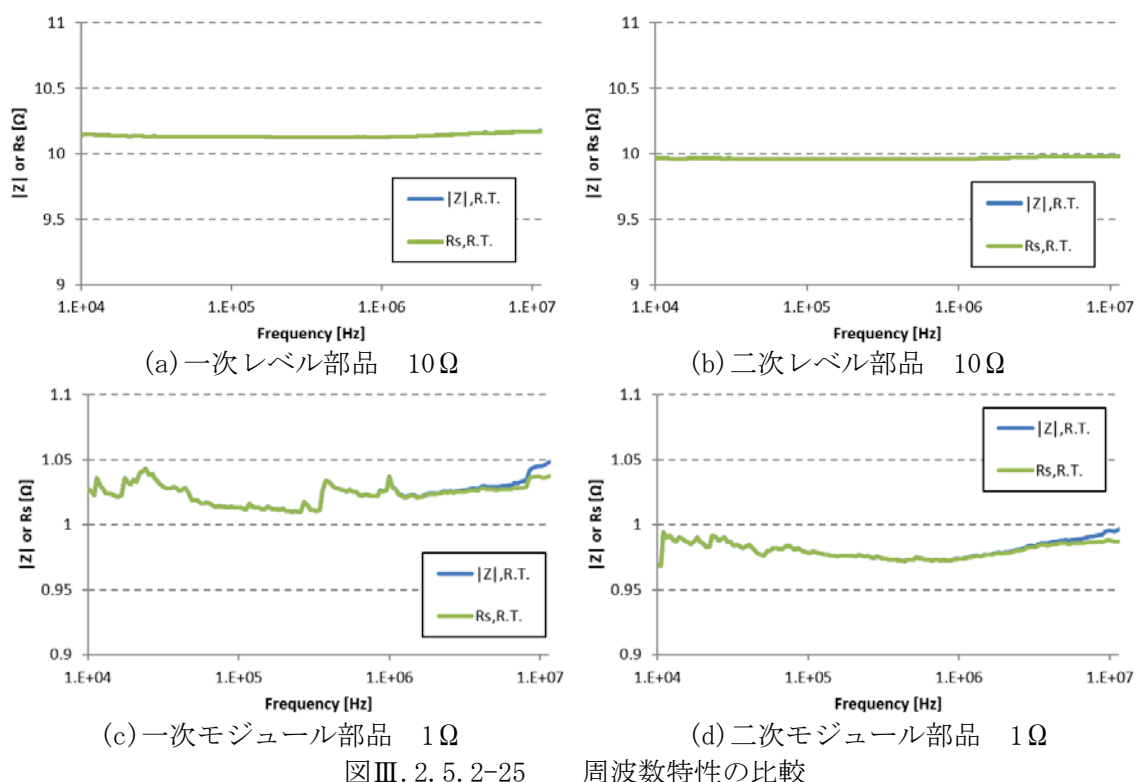
高温における抵抗器単体の周波数特性を評価した。

【実験】

簡易的ではあるが、インピーダンスアナライザ 4294A を用いて室温における周波数特性の評価をおこなった。4294A のオープン・ショート・ロード補正は、専用治具を使用して処理した。なお、測定にあたり、アジレント・テクノロジー株式会社(現 キーサイト・テクノロジー合同会社) 新井氏にご協力頂いた。

【結果】

測定結果を図Ⅲ. 2. 5. 2-25 に示した。10MHz における抵抗値変動は±10%以内であることが確認された。



3) 抵抗器開発の総括

抵抗器の開発では、始めに現状把握として市販されている厚膜チップ抵抗器を用いて、250℃高温放置試験や定格 1W 負荷試験を実施することにより課題を抽出した。電極表面を Snめっきから Auめっきに変更することが、耐熱性の向上に有効であった。抵抗体保護膜を樹脂からガラスに変更し、さらなる耐熱性向上の実現に成功した。詳細は、2.5.2(3) 開発支援：抵抗材料の電子物性評価・解析 を参照されたいが、トリミングの導入により抵抗体の劣化が起こりうるということが、開発支援により明らかになったため、トリミングを施さない抵抗器も開発し、耐熱性の更なる向上に役立てた。開発した抵抗器は、250℃においては十分な耐熱性を示し、プロジェクト目標である、抵抗値 10 Ω 級、定格電力 1 W 級において、耐熱温度 250℃、-40～250℃の温度領域における抵抗値変動 ±10 % 以下、10 MHz までの周波数領域における抵抗値の変動が ±10 % 以下、体積: 20 mm³ 以下を満たす高耐熱抵抗の開発に成功した。一方で、発展的課題として、350℃における長時間耐熱性が課題となっており、電極構造を中心に更なる改良が望まれる。また、本プロジェクトの到達目標にはなかった、種々のその他の抵抗器の評価を今後社内で行い、実用化していく予定である。

(3) 開発支援：抵抗材料の電子物性評価・解析（東京大学）

本プロジェクトにおいて開発が進められているパワーデバイス用チップ抵抗体は、基板上に印刷された金属薄膜平行電極上に酸化ルテニウム (RuO_2) もしくはビスマーストロンチウム銅酸化物 ($\text{Bi}_2\text{Sr}_2\text{CaCu}_2\text{O}_{8+\delta}$) を主成分とする抵抗体ペーストを焼き付け、保護用樹脂もしくはガラスのコーティングにより作製している。開発抵抗体にあつては 250°C 以上の温度条件かつ連続使用 1,000 時間以上といった過酷な条件下にあつても、初期の T.C.R. 特性の維持、抵抗値の時間変動 $\pm 10\%$ 以内という高い性能が要求されており、試作された素子にあつてもし経時劣化が引き起こされた場合には速やかにその原因を究明する必要がある。開発抵抗体はその構造上、熱による経時劣化を最も起こしやすい部位として、熱活性化による物質移動やそれに伴う固相反応がおこりやすい電極-抵抗体界面を考えるのが妥当であり、その劣化部位を完全に特定するにあつては局所の電気的性質の評価・解析が必要となってくる。考えられる評価手法の中でマイクロ電極による局所導電性の評価が直接的かつ有効と思われるが、電極の取り付け配線に高度な技術と手間を要し、期待される空間分解能がせいぜい $100\ \mu\text{m}$ 角程度と低いという欠点もあつて本系における熱劣化部位の特定という目的に必ずしもかなった評価法ではない。

抵抗体研究開発グループにおいては、電極-抵抗体界面の局所抵抗値評価にあたり、非接触かつ抵抗値劣化の解析に十分な空間分解能が期待され、迅速かつ簡便に局所抵抗（キャリア濃度）の評価手法を模索した。その結果、最終的に光学的手法による局所抵抗（キャリア濃度）評価を提案するに至った。 RuO_2 は金属導電性を示す物質であり、その伝導帯は主として $2/3$ 占有の $\text{Ru } 3d t_{2g}$ バンドで構成されている。キャリア濃度は純粋金属に比べて低く、室温で 10^{21}cm^{-3} 程度でありこのことに起因して単結晶試料においては $\hbar\omega = 1.5\ \text{eV}$ 付近に自由電子による光吸収が報告されている。もし RuO_2 抵抗体の電気伝導に関して単純な Drude モデルが適用可であれば、この自由電子吸収の開始される光の振動周波数 ω_p は

$$\omega_p = \sqrt{\frac{n e^2 \epsilon_0}{\epsilon_0 m^*}}$$

n : キャリア濃度、 m^* : 電子の有効質量、 e : 素電荷、 ϵ_0 : 真空の誘電率で表される。よって、局所光学反射率の測定を行えば RuO_2 のキャリア密度は自由電子の光吸収のカットオフ周波数 ω_p などのパラメータにより評価可能であると考えてよい。本研究においては顕微 UV-VIS-IR 分光装置を用いて RuO_2 抵抗体（薄膜多結晶）の局所反射率スペクトルデータから局所キャリア濃度の空間分布を定性的に評価する手法を提案し、さらに得られたデータを基に開発抵抗体素子の熱劣化の機構について解析を行なうことで、素子の設計・改良にあたり有意な情報を迅速に提供することを目指した。

1) 局所反射率測定装置の試作と光学特性評価法

酸化ルテニウム (RuO_2) の自由電子による光吸収において予想されるキャリア濃度から判断すると ω_p が VIS-IR 領域にあることが予想されるので、測定には汎用の UV-VIS-IR 分光光度計がそのまま利用できる。図 III. 2. 5. 2-26 は本研究に用いた局所光学反射率測定装置であり、JASCO 製 MSV-370 顕微 UV-VIS-IR 分光光度計の可動試料ステージ上に加熱装置 (室温~350°C) を取り付けた構造をしている。局所分析はアパーチャーによりプローブ光を絞ることで行える。分解能の限界は理論上 $\lambda = 2,000 \text{ nm}$ で $2.7 \mu\text{m}$ であるが、装置の精度 (S/N比) を考慮してアパーチャー幅を 15-20 μm 程度以上とした。抵抗体薄膜-電極界面を重点的に調べるため、実際のプローブ径を 20 μm (x 軸方向) x 200 μm (y 軸方向) 程度とし、感度 (検出器へ導入される光量) を確保しつつ x 軸方向 (抵抗体膜-電極界面垂直方向) の十分な空間分解能を確保して測定を行った。

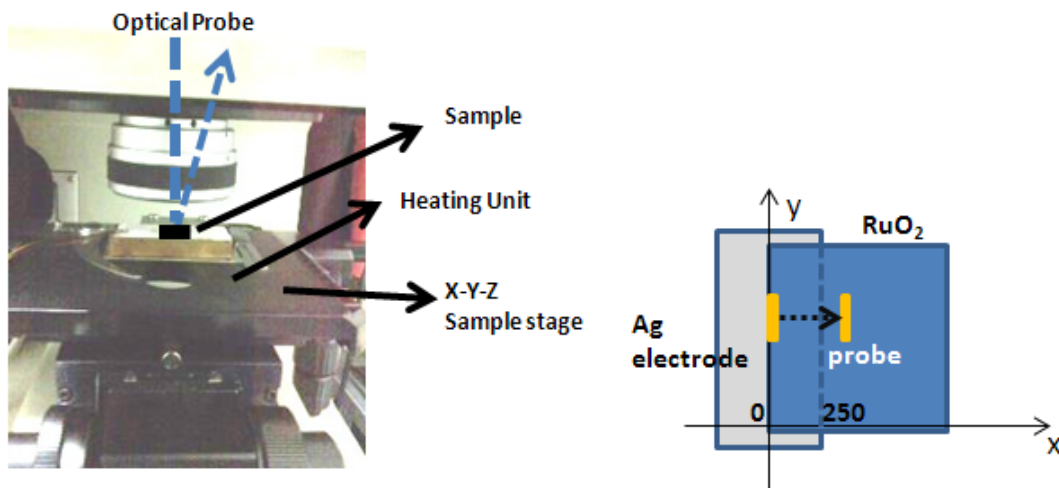
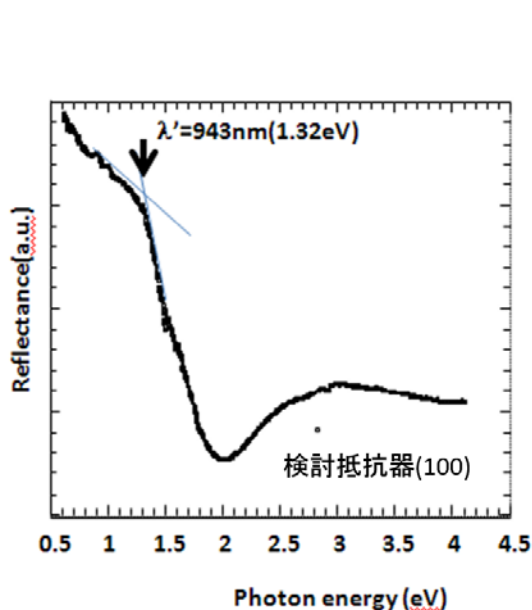


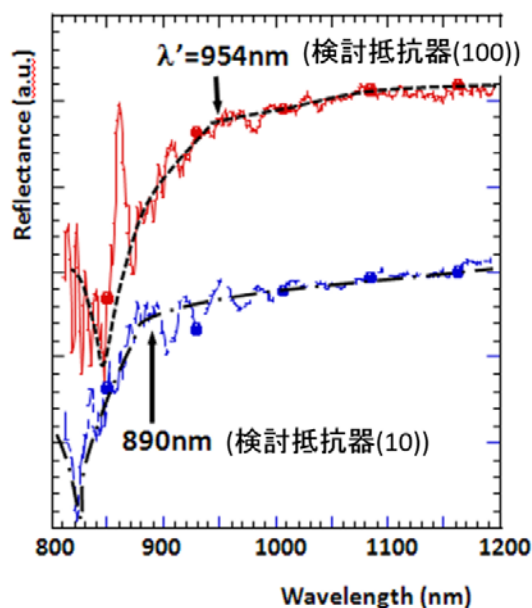
図 III. 2. 5. 2-26 本研究において電極界面評価のため構築した顕微 UV-VIS-IR 分光器 Reference は Al 蒸着膜を用い、データは Al を基準とする相対反射率である。

図 III. 2. 5. 2-27 が RuO_2 抵抗体膜の典型的な反射スペクトルである。 $\hbar\omega' = hc/\lambda' = 1.5 \text{ eV}$ ($\lambda = 943 \text{ nm}$) 付近にて反射率の急激な落ち込みが見られ、これが RuO_2 の自由電子吸収に由来していると思われる。簡便には $\lambda' = 2\pi c / \omega'$ を指標として抵抗体におけるキャリア濃度の分布を求めることができるはずではあるが、 RuO_2 にあつては自由電子による吸収端付近に p-d もしくは d-d 遷移といった bound electron による光吸収帯が存在して誘電率の虚数成分 (ϵ_2) が影響を受け、本来キャリア濃度のみの関数であるはずのプラズマエッジのエネルギーが低エネルギー側にシフトしている。ただし反射率の低下が開始される波長 λ' (エネルギー: $\hbar\omega'$) が実際のキャリア濃度と連動して変動するならば、定量性は保証されないものの定性的にはキャリア濃度の時間変動、空間分布を評価することができる。図

Ⅲ. 2. 5. 2-28 はキャリア濃度の異なるRuO₂抵抗体の光学反射スペクトルを比較したものである。



図Ⅲ. 2. 5. 2-27 RuO₂抵抗体膜の反射スペクトル。横軸は入射光子のエネルギーに換算している。



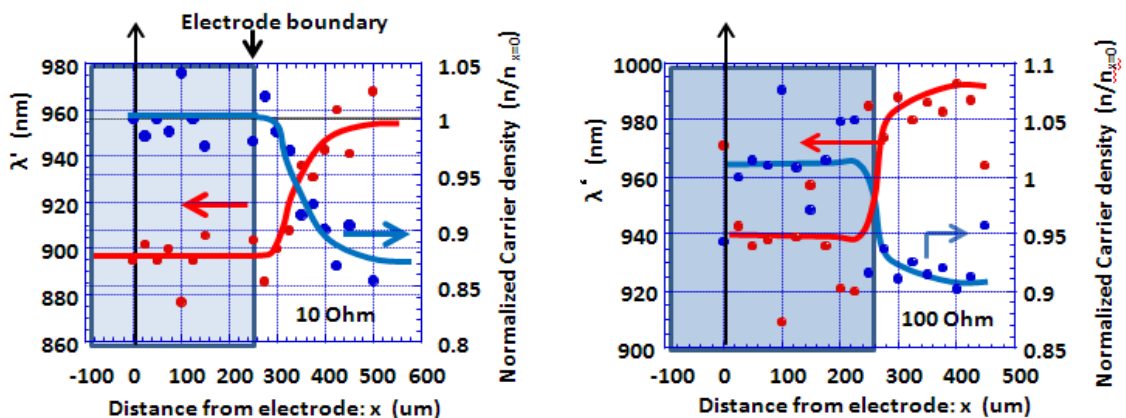
図Ⅲ. 2. 5. 2-28 異なる抵抗値（キャリア濃度）のRuO₂抵抗体素子の反射スペクトル。

図Ⅲ. 2. 5. 2-28 中、検討抵抗器(10) はRu酸化物を含む抵抗器 10Ω、検討抵抗器(100) はRu酸化物を含む抵抗器 100Ωの呼称であり、電氣的 (Hall効果) に求めたキャリア濃度はそれぞれ、 $n = 1.01 \times 10^{21} \text{ cm}^{-3}$ (検討抵抗器(10)) および $n = 1.57 \times 10^{21} \text{ cm}^{-3}$ (検討抵抗器(10)) である。検討抵抗器の外観を図Ⅲ. 2. 5. 2-29 右図に示す。一方、反射率のデータにDrude理論を適用して光学的に求めたキャリア濃度は $n = 1.22 \times 10^{21} \text{ cm}^{-3}$ (検討抵抗器(100)) および $n = 1.41 \times 10^{21} \text{ cm}^{-3}$ (検討抵抗器(10)) であり、高キャリア濃度状態ほど自由電子吸収開始の波長 λ' が短波長側にシフトしていることがわかる。電氣的 (Hall効果) および光学的 (反射率) に求めたキャリア濃度は完全に定量的には一致せず、光学的手法においては変化率が圧縮されている傾向があるが、キャリア濃度に連動する変数として定性的には議論可能である。Drudeモデルにおけるプラズマ周波数 ω_p は、正確には反射スペクトルのKramers-Kronig (K-K) 解析により位相成分を復活させて、複素誘電率 $\epsilon = \epsilon_1 + i\epsilon_2$ を求め、 ϵ_1 の正負が逆転する (すなわち、誘電応答が正から負に変わる) エネルギー ($\hbar\omega_p$) をもって定義するものではあるが、図Ⅲ. 2. 5. 2-27 のようなスペクトルを示す物質系では測定範囲内での低エネルギー側の値の発散が理由でK-K変換が行えず ϵ_1 が正確に求まらないため、同じくキャリア濃度の指標となる別パラメータ λ' を用いることになる。しかし、定性的議論においてはこの点は差し支えない。

2) 微小領域光学反射スペクトルによるAg電極-RuO₂抵抗体界面のキャリア濃度の空間分布の評価

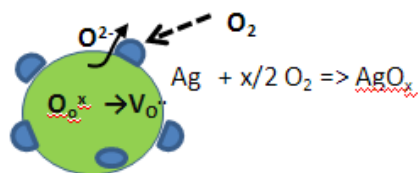
検討抵抗体（検討抵抗器の構成のうち、基体、抵抗体、電極からなる形成体）を用い、電極-RuO₂抵抗体界面近傍のキャリア濃度の空間分布を評価した。図Ⅲ.2.5.2-29は、検討抵抗器 10Ωおよび 100Ωの検討抵抗体における初期状態における反射率の落ち込みの波長 λ' の位置： x 依存性を示す。 λ' の逆数がおおむねキャリア濃度の平方根 \sqrt{n} に比例するため、 λ' が小さいほど高キャリア濃度といえる。両者とも傾向は類似しており、Ag電極近傍のRuO₂膜は $x = 0 \sim 250 \mu\text{m}$ でキャリア濃度が高くなっている領域が存在する。またこの電極近傍領域は抵抗体の下地にAg電極膜が存在する領域であり、AgとRuO₂間の相互作用（拡散）によりRuO₂キャリア濃度が増加したと推察できる。チップ抵抗体は前出のように基板上の平行電極上にRuO₂を主成分とするペーストを 400℃ → 850℃の2段階の加熱により焼き付けて作製する。その間RuO₂と電極のAgが反応することがあればRuO₂の電気物性は電極からの拡散物質により修飾を受けるはずである。

RuO₂-Ag混合体の空気中での熱重量分析の結果、250℃以上の加熱でAgの表面酸化（AgO_x生成）に伴う重量増加、850℃で温度キープ中でのAgO_xからのO₂放出（表面がAgへの還元）に伴う重量減少、降温過程の300℃以下での重量の再増加（Agの再酸化）が示唆された。TG結果に基づいて推論を行うと、プレ焼成中（400℃, 2h）で酸化されていたAg電極が850℃本焼成中に還元されAgとなり、Ag-RuO₂界面のAgが降温中に再酸化される際RuO₂から酸素を奪うことで、RuO₂中に電子ドナーとなる酸素欠損を生じ、結果Ag電極直下のRuO₂のキャリア濃度が増大していたと解釈できる（図Ⅲ.2.5.2-30 ①）。



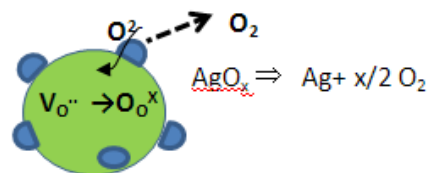
図Ⅲ.2.5.2-29 使用前検討抵抗器におけるキャリア濃度の空間分布。
左図が 10Ω、右図は 100Ωのデータである。図中、右縦軸は参考までに $x = 0$ を基準とした相対キャリア濃度を Drude モデルに算出したもの。

① 試料作製時の酸素空孔生成



高温焼成(850°C)により電極よりAgが拡散、冷却途中でのAgの部分酸化によりRuO₂中に酸素空孔(V_O⁻)形成

② 熱劣化過程での酸素空孔消滅



①の逆過程

Ag表面のAgO_x層が耐熱試験(~350°C)時に熱分解。その際、発生した酸素イオンがRuO₂中へ拡散し酸素空孔(V_O⁻)の一部が消滅

→ 電極界面のキャリア濃度増加

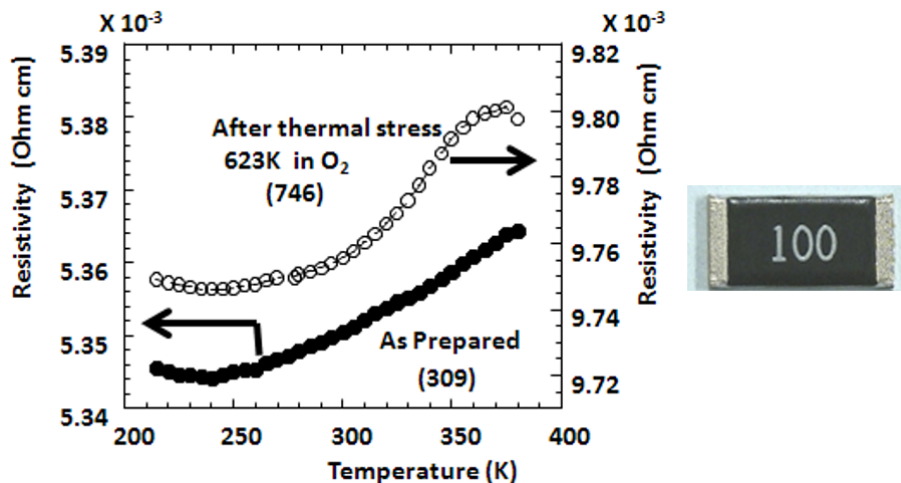
→ 電極界面のキャリア濃度減少

図Ⅲ. 2. 5. 2-30 製造プロセスにおけるAg電極近傍のRuO₂抵抗体キャリア濃度増加のメカニズムに関する仮説

結論として、Agを電極とする検討抵抗体は製造の過程①で、Ag電極の酸化に伴って界面近傍に高キャリア濃度層が形成されることがわかった。AgをとりまくAgO_x層は350°Cの耐熱試験環境下では熱分解をおこし、その際のRuO₂の酸素欠損の減少による素子の高抵抗化が懸念される(図Ⅲ. 2. 5. 2-30 ②)。一方で250°C以下ではこの反応はおこらないため、抵抗値の熱劣化は起こらない。抵抗体の熱劣化に関する詳しい解析は次章に示す。

3) 検討抵抗器の熱劣化の詳細とその機構解明

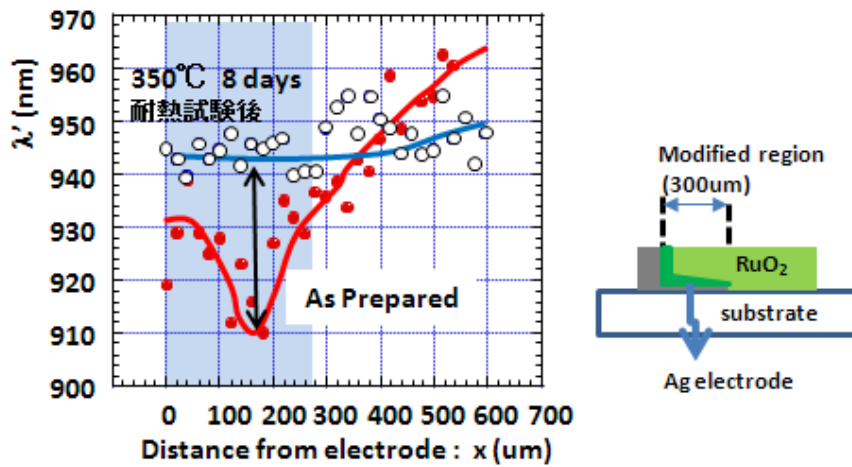
前章にて、Ag電極使用のRuO₂抵抗体(検討抵抗器)においては、製造過程でそのAg-RuO₂界面が高キャリア状態になっており、高温(>250°C)以上の環境下での使用において、酸素欠陥が再び外界の酸素と反応して濃度変動がおこることが危惧された。そこで、実際に加速高温放置試験(350°C, O₂中)を行いRuO₂抵抗体を熱劣化させ、どの部位で抵抗値の変動(増大)が認められるかを確認した。図Ⅲ. 2. 5. 2-31は検討抵抗体100Ωの350°C、8日間、O₂中にて放置試験をしたのちの抵抗温度曲線を比較したものである。



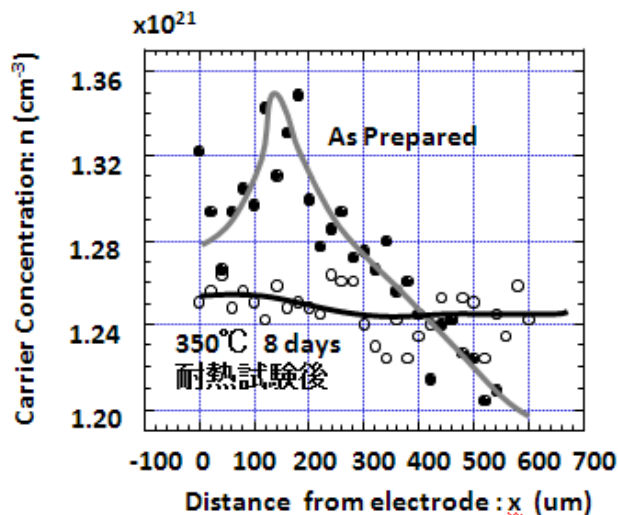
図Ⅲ. 2. 5. 2-31 検討抵抗体の耐熱試験 (350°C、O₂中、8日間) 前後における抵抗温度曲線の比較。図中 () は TCR (ppm/K) を示す。右図は検討抵抗器。

検討抵抗体は抵抗体が外気にむき出しになっているため、検討抵抗器と比較して雰囲気酸素がRuO₂欠陥生成・消滅反応に容易に関与する。その結果、検討抵抗器と比較して劣化が早期に起こりやすくまた、室温 (298K) 抵抗値も 78%増と検討抵抗器の 8 倍近い抵抗増大がある。またT.C.R. 特性も約 2 倍に悪化していることが明らかとなった。このときの電極近傍におけるλ' の空間分布を耐熱試験前後で比較したものが 図Ⅲ. 2. 5. 2-32 である。図中ハッチの部分の下地にAg電極が存在している領域でありこの部分でRuO₂がハイキャリア状態になっているが、耐熱試験後はこのハイキャリア領域が消滅し、電極沖合のキャリア濃度とほぼ同等もしくは若干のハイキャリア状態になることがわかった。

図Ⅲ. 2. 5. 2-32 のデータをもとに単純 Drude モデルを適用し、キャリア濃度の空間分布に書き直した図が図Ⅲ. 2. 5. 2-33 である。熱処理にともなう界面キャリア数の減少を算出すると約 7%減少という結果となる。先に議論したようにλ' をパラメータとする解析は定量性に欠ける点があり、数値に明確な物理的意味を持たせることは困難である。先のキャリア数の異なる抵抗体の反射スペクトル比較の議論から、光学的手法により求めたキャリア数の変化率は実際より圧縮されている傾向があるため、本系におけるキャリア数の変化幅は 7%を超える値ではあることは推察できる。



図Ⅲ. 2. 5. 2-32 検討抵抗器の 350°C耐熱試験前後での λ' の空間分布の差異。
右図は抵抗体断面の模式図で $x=0 \sim 300 \mu\text{m}$ 付近までは抵抗体薄膜下部に Ag 電極が存在する。

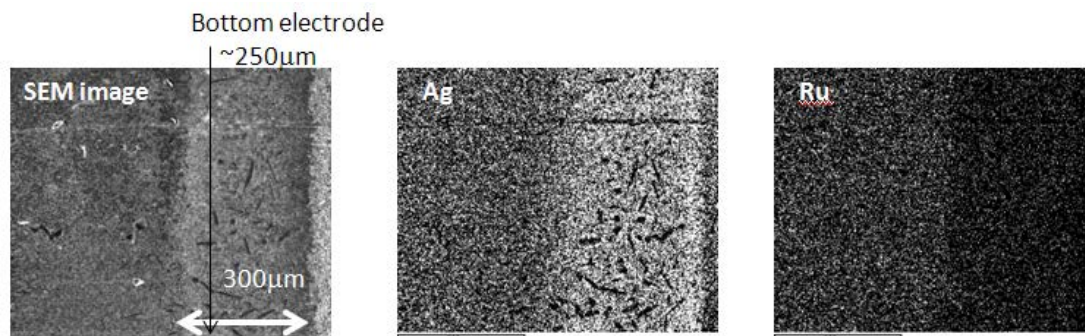


図Ⅲ. 2. 5. 2-33 Drudeモデルを仮定し λ' の空間分布 (図Ⅲ. 2. 5. 2-32) より算出した検討抵抗器の 350°C耐熱試験前後におけるAg-Ru₂O₃界面近傍のキャリア濃度の空間分布の差異。

$x = 180 \mu\text{m}$ 付近では熱処理前と比べ約 7%のキャリア濃度減少が認められる。

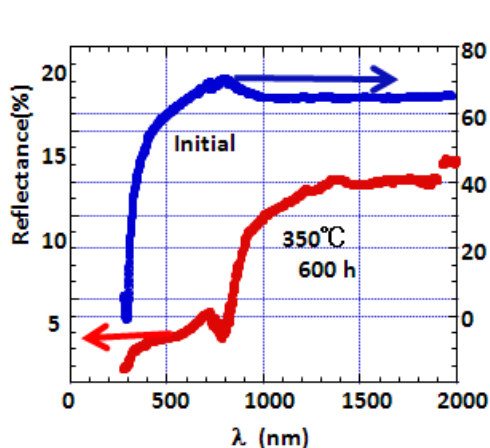
SiCデバイスの想定される温度上昇 (～250°C) を超える条件下では、Ag電極は物理的にもダメージを受ける。図Ⅲ. 2. 5. 2-34 は 350°C、8 日間の放置試験後のAg-Ru₂O₃界面におけるSEM像およびEDXによるAg、Ruの元素マッピングの結果である。SEM像右端から約 50 μmのところ界面があり、それより右側はAg電極、左側はRu₂O₃抵抗体である。AgはRu₂O₃への拡散が著しく、Ag-Ru₂O₃界面から沖合に向かって約 400 μmまでAg濃度の高い領域が存在する。一方でAg電極上には界面近傍でAg欠損が確認される領域が存在し、同時にRuのAg電極上への侵入が認められる。これは界面を通してAg、Ruが相互拡散を起こしていることを意味し、間違いなく電極劣化

の一因である。RuO₂へのAgの拡散はSEM-EDX観察から表面拡散が支配的と考えられ、結果RuO₂粒子表面にAgO_x層が点在する描像が考えられる。これがAgO_x相を通してRuO₂相への酸化物イオンの取り込み・引き抜きが 350℃加熱による抵抗値変化の一因とする図Ⅲ. 2. 5. 2-30 のモデル構築の根拠にもなっている。

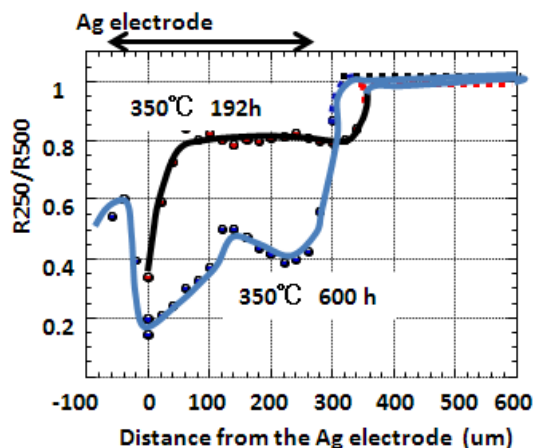


図Ⅲ. 2. 5. 2-34 高温耐熱試験(350℃、8 days) による検討抵抗体の Ag 電極近傍の Ag, Ru の元素分布。
加熱により Bottom 電極直上で Ag 濃度が大きい部分が発現し、電極からの Ag の拡散が示唆される

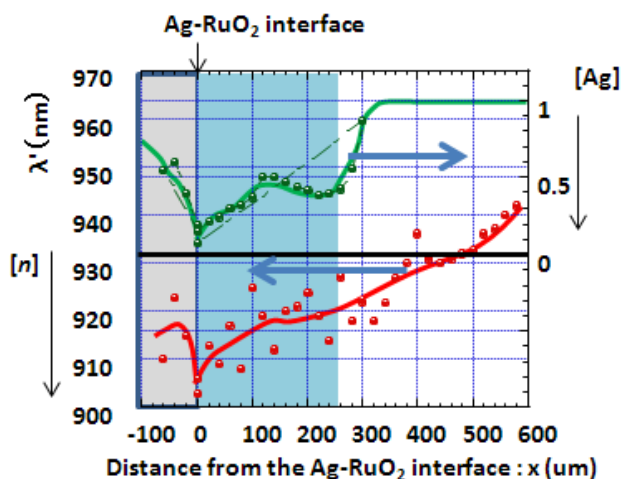
熱劣化試料の電極近傍におけるAgの空間分布は反射スペクトルから評価が可能である。図Ⅲ. 2. 5. 2-35 は検討抵抗体のAg電極部分 (Ag-RuO₂界面から $x = -40 \mu\text{m}$ (Ag Bottom電極直上の位置) における反射スペクトルである。初期試料におけるAg電極上の反射スペクトルにおいてはAg特有の 4d-5s 遷移に伴う吸収が $\lambda = 320 \text{ nm}$ 付近に観測され、この近傍での反射率の落ち込みが観測されるのみであるが、同じ地点の 350℃での熱処理後のスペクトル (図中下線) にあつては、反射率の絶対値が 1/4 以下に低下すると同時に、 $\lambda = 900 \text{ nm}$ 付近にRuO₂の自由電子吸収と思われる反射率の落ち込みが観測される。このことから 350℃の熱処理下でRuO₂がAg電極上へ移動し、同時に電極AgのRuO₂膜へと拡散がおきていることがわかる。Agによる $\lambda = 320 \text{ nm}$ の吸収が観測される領域 (電極界面からの距離: x) を図Ⅲ. 2. 5. 2-36 に示す。図の縦軸は $\lambda = 320 \text{ nm}$ における反射率(R320)を $\lambda = 500 \text{ nm}$ の反射率(R500)で規格化しているため、数値が小さくなるほど高濃度のAgが存在していることを意味する。これによると長時間の高温 (350℃) 保持によりAg-RuO₂界面から約 350 μm にわたってRuO₂にAgが拡散している領域が現れ、これに伴い電極側はAgが追いつけられなかった結果のAg絶対量減少、RuO₂の電極域への拡散といった物理的ダメージが示唆される。Ag電極のダメージに伴うキャリア濃度の空間分布変動とRuO₂中のAg濃度との相関を図Ⅲ. 2. 5. 2-37 に示す。



図Ⅲ. 2. 5. 2-35 熱処理前後での Ag 電極上の反射スペクトルの変化



図Ⅲ. 2. 5. 2-36 耐熱試験後の Ag-RuO₂ 界面の反射スペクトルにおける Ag による光吸収強度の空間分布



図Ⅲ. 2. 5. 2-37 検討抗体における Ag 濃度 [Ag] (右軸) とキャリア濃度 [n] (左軸) の空間分布の定性的変動。

単純なDrudeモデルでは $\lambda' \propto 1/\sqrt{n}$ (あるいは $\omega_p \propto \sqrt{n}$) の関係が成立するため、図中の左縦軸は下へ行くほど高キャリア濃度となる。図中の右縦軸は図Ⅲ. 2. 5. 2-36 同様、[Ag]と反比例の関係にあることから、[Ag] と [n]のAg-RuO₂ 界面近傍上での空間分布は類似していることがわかり、熱処理後のAgの拡散量がキャリア濃度と正の相関があることが見てとれる。この結果もAgの酸化還元に伴うRuO₂からの酸素の出入り・酸素欠損の生成消滅と関連付けて説明が可であり、すなわち図Ⅲ. 2. 5. 2-30 に示したようにRuO₂の酸素欠損生成はAgの酸化に必要な酸素イオンをRuO₂から奪うとして説明できる。

以上、Ag電極を用いた検討抗体にあっては、製造過程での高温熱処理や品質保証限界 (T = 250°C) を上回る温度条件 (350°C) の使用により、電極のAgがRuO₂抗体へ拡散し、それに伴ってRuO₂の酸素欠損濃度が増大し、結果としてキャリア濃

度の増大している可能性が示唆された。一方で、実験的には高温条件下での長時間使用により“抵抗値”は増大している結果が示されたが、これは

- ① 製造過程で形成された界面高キャリア層が、350°C熱処理に伴って製造過程で形成された電極表面の酸化層 (AgO_x 層) からの放出酸素のために消失したことに伴う界面抵抗の増大 (図Ⅲ. 2. 5. 2-33)
- ② 350°C熱処理に伴うAgの RuO_2 への拡散に伴うAg電極上のAg欠損層の成長、すなわち電極が物理的ダメージを受ける (図Ⅲ. 2. 5. 2-34)

による素子高抵抗化が、Agの拡散、再酸化に伴う RuO_2 酸素欠損の生成、キャリア濃度の増加の効果を上回ったことによるものと推察される。いずれにしても、いくら熱的に安定な RuO_2 をベースに抵抗体を設計・構築しても製造時から始まるAg電極- RuO_2 薄膜間の物質移動 (Agの RuO_2 層への拡散) は避けられず、これが抵抗体熱劣化 (高温下長期使用による抵抗値の変動) の一因となることが明らかとなった。

4) チップ抵抗素子の耐熱化

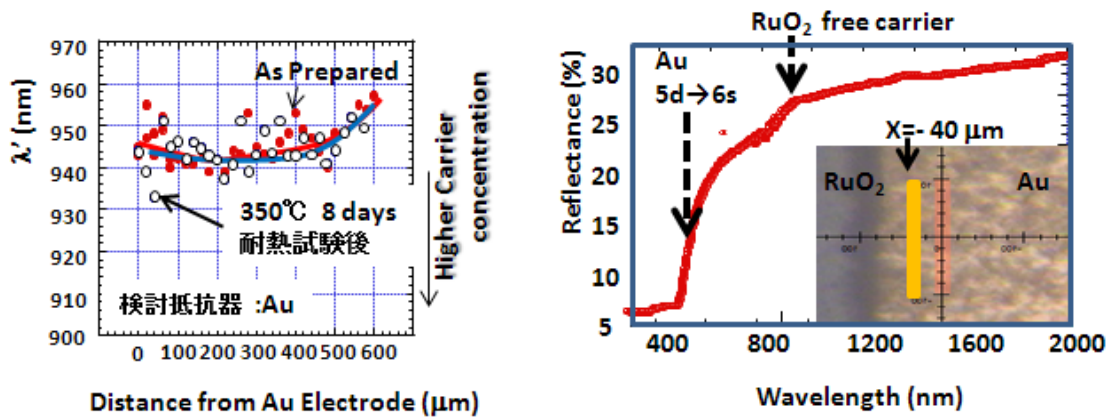
～検討抵抗器をベースとする開発抵抗体の耐熱性評価～

前章において、抵抗器チップを構成するにあたり、たとえ RuO_2 に代表される化学的に安定な素材を用いた場合であっても、電極へのAgの使用により製品の熱的安定性に問題が生じることがわかった。抵抗器研究開発グループでは、周波数特性を維持した上で熱的安定性向上を目指して、電極材料に化学的に安定なAuを選定し、ボンディングやパッケージ材料など周辺技術の開発に努めてきた。本章では開発抵抗体におけるAu電極使用の優位性を科学的に証明すべく、二次供給部品となったAu電極使用の検討抵抗器 (検討抵抗器: Au) を用いて、 RuO_2 抵抗体膜の電極周囲の局所導電率の評価を行った。

図Ⅲ. 2. 5. 2-38 は、検討抵抗器: Auにおける電極近傍における λ' の熱処理前後における空間分布を示す。As preparedの試料においても検討抵抗体で観測された界面高キャリア濃度層は観測されず、キャリア濃度は電極界面からの距離に関係なくほぼ空間的に均一であった。Auの5d-6s吸収に由来する $\lambda = 650 \text{ nm}$ 付近の反射率の低下は $x > 0$ の全てのポイントで観測されず、Auは製造時及び耐熱試験時において RuO_2 抵抗体膜には全く拡散しないことが明らかとなった。また、耐熱試験 (350°C、8days) 後であっても、キャリア濃度の空間分布は初期試料とほぼ変わらず、熱処理の有無で界面抵抗が全く変動しないことがわかり、Au電極使用の有用性が局所キャリア濃度分布不変の観点からも明らかとなった。また、耐熱試験後の電極表面の機械的損傷は認められなかったことと相まって (図Ⅲ. 2. 5. 2-39 挿入図)、Au電極の高耐熱性・安定性を証明することとなった。

Ag電極使用時に問題となった高温長時間使用時の RuO_2 のAu電極への拡散はAu電極使用の場合であっても僅かながら存在する。図Ⅲ. 2. 5. 2-39 は耐熱試験後の検討抵

抗器: AuのAu電極界面から $40 \mu\text{m}$ の電極上 ($x = -40 \mu\text{m}$) における反射スペクトルである。前述のAu特有の $5d-6s$ 吸収帯が $\lambda = 650 \text{ nm}$ に存在しているが、 $\lambda' = 920 \text{ nm}$ において僅かに RuO_2 の自由電子吸収と思われる反射率の低下が認められ、 RuO_2 のAu電極上への拡散が示唆される。ただし、Ag電極の従来品と異なり、電極の物理的ダメージを伴っておらず、電極抵抗の増大のとして要因とは認められない。



図Ⅲ. 2. 5. 2-38 Au電極使用の RuO_2 抵抗体(SG73: Au) の熱処理前後でのキャリア濃度空間分布の差異。SG73 従来品と同じく $x = 0 \sim 300 \mu\text{m}$ 付近までは抵抗体膜下部にAu電極が存在する。

図Ⅲ. 2. 5. 2-39 350°C での耐熱試験後のAu電極上の反射スペクトル。測定エリアは黄色の長方形で示してある ($x = -40 \mu\text{m}$)。

5) 電子物性評価・解析の総括

パワーデバイス用 RuO_2 抵抗体における局所反射率の評価により RuO_2 キャリア濃度の空間分布を簡便に評価する手法を開拓し、電極—抵抗体界面の詳細な観測結果をもとに、抵抗体の熱劣化の要因を明らかにした。Ag- RuO_2 界面におけるAgの拡散とその酸化還元に伴う RuO_2 中の酸素欠損の生成消滅によりそのキャリア濃度が変動し、熱劣化・抵抗値変動の一因となっていることがわかった。この現象の発現は電極を化学的に不活性なAuに替えることによって完全に防げることが明らかになった。

(4) まとめ

1) 目標の達成度

高耐熱抵抗に関わる最終目標である「抵抗値10Ω級、定格電力1W級の抵抗体において、使用時の耐熱温度250℃であり、-40～+250℃の温度領域における抵抗値の変動が±10%以下、かつ、10MHzまでの周波数領域における抵抗値の変動が±10%以下、かつ、体積20mm³以下（例えば、6.3×3.1×1mm）。」に対して、上述の通り、高耐熱抵抗を試作し、抵抗値10Ω及び1Ω（実装用モジュール部品）、耐熱温度250℃（1W通電時300℃）、-40～+250℃における抵抗値の変動率±3%以下、10MHzまでの周波数領域における抵抗値の変動が±3%以下、体積11.7mm³を確認し、目標は達成した。

開発支援においては、電極—抵抗体界面近傍の抵抗キャリア濃度の空間分布簡便な評価から、抵抗体の熱劣化の要因を明らかにすることができた。

2) 成果の意義

上記目標は、現状市販品から欠落した仕様の耐熱性と抵抗値の温度変動率であり、高温となるSiC半導体デバイスの直近に設置する受動部品を製造可能であることを示せ、スナバ回路を内蔵した小型SiCパワーモジュールの試作を可能とした。また、高温に曝される受動回路の部品の耐熱構造と部品を構成する材料に要求される特性を明らかにすることができた。

3) 知的財産の取得

本事業における高耐熱抵抗研究開発において、平成25年度に国内出願2件を行った。

（別事業による試験データの追加を行い平成27年度中に1件の出願予定である。）

4) 成果の普及

実用化に向けて、別事業において主に信頼性向上と仕様の多様化に着眼した技術開発を継続する。ここで開発された抵抗は、高温の過酷な環境に耐えるものであり、他分野における使用も考えることができる。これまでのプロジェクトの外部発表の一覧を下記に表す。

表Ⅲ.2.5.2-5 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (講演・プレス発表等)
	国内	外国	PCT※出願	査読付き	その他	
H24FY	0件	0件	0件	0件	0件	0件
H25FY	2件	0件	0件	1件	0件	4件
H26FY	0件	0件	0件	0件	0件	5件

参考文献

- 1) Shinoda, K., T. Nakajima, T. Tsuchiya (2014), Fabrication of $\text{La}_{1-x}\text{Sr}_x\text{MnO}_3$ thin films by chemical solution deposition for high-temperature resistive materials, *Journal of the Ceramic Society of Japan* 122, 415-420.
- 2) Tamegai, T., K.-i. Koga, K. Suzuki, M. Ichihara, F. Sakai and Y. Iye (1988), Metal-Insulator Transition in the $\text{Bi}_2\text{Sr}_2\text{Ca}_{1-x}\text{Y}_x\text{Cu}_2\text{O}_{8+y}$ System, *Japanese Journal of Applied Physics* 28, L112-L115.
- 3) Yasukawa, M. and N. Murayama (2000), High-temperature thermoelectric properties of the sintered $\text{Bi}_2\text{Sr}_2\text{Ca}_{1-x}\text{Y}_x\text{Cu}_2\text{O}_y$ ($x = 0 - 1$), *Journal of Materials Science* 35(13), 3409-3413.
- 4) Crommie, M. and A. Zettl (1990), Thermal conductivity of single-crystal Bi-Sr-Ca-Cu-O, *Physical Review B* 41(16), 10978.
- 5) Peacor, S. D. and C. Uher (1989), Thermal conductivity of Bi-Sr-Ca-Cu-O superconductors: Correlation with the low-temperature specific-heat behavior, *Physical Review B* 39(16), 11559-11562.
- 6) Hoshino, K., H. Takahara and M. Fukutomi (1988), Preparation of Superconducting Bi-Sr-Ca-Cu-O Printed Thick Films on MgO Substrate and Ag Metal Tape, *Japanese Journal of Applied Physics* 27, L1297-L1299.
- 7) Ban, E., T. Yoshimura and Y. Matsuoka (1998), $\text{Bi}_2\text{Sr}_2\text{CaCu}_2\text{O}_y$ thick films on alumina substrates without buffer layers, *Journal of Alloys and Compounds* 269(1-2), L17-L19.
- 8) Noji, H. and F. Furusawa (1999), Microstructural and superconducting properties of Bi-2212 thick films melt-solidified with $\text{Bi}_2\text{Al}_4\text{O}_9$, *Superconductor Science and Technology* 12(4), 226-231.

2.5.3 メタライズ放熱基板

メタライズ放熱基板は、半導体素子とヒートシンクとの絶縁、及び素子から発生する熱の放熱の役割を担うとともに、電力の受供給のための導体回路を搭載する。具体的には、絶縁基板の両面に金属プレートが接合された構造を有し、片面の金属プレートは導体回路としての、反対面はヒートスプレッドとしての機能を担う。

パワーモジュールの大電力化、高密度化に伴い、素子から発生する熱の放熱技術は極めて重要な課題となってきた。このためメタライズ放熱基板には、大電力化に対応した耐電圧と高い放熱性が必要とされている。さらに、SiC パワー素子の高温動作（250℃）と寒冷地での使用を考慮すると、-40℃から 250℃の幅広い温度差の冷熱サイクルに耐えることが求められる。

既存の高熱伝導性絶縁基板の特性をまとめたものが表Ⅲ.2.5.3-1 である。窒化アルミニウムは高い熱伝導率を持つものの、機械的特性に乏しい。メタライズ放熱基板として冷熱サイクルを行った場合、金属と絶縁基板の熱膨張差により接合部近傍は大きな繰り返し応力を受ける。強度、靱性の低い現状の窒化アルミニウムでは、冷熱サイクルにおいて基材にキ裂が生成し基材の破壊や金属プレートの剥がれが生じるという問題があった。一方、窒化ケイ素は優れた機械特性を持つものの、熱伝導率が窒化アルミニウムの約半分の値であり放熱性に乏しいという問題があった。

表Ⅲ.2.5.3-1 高熱伝導セラミック絶縁基板の熱的・機械的特性例

窒化アルミニウム				窒化ケイ素			
メーカー	熱伝導率 (W/(m・K))	強度 (MPa)	破壊靱性 (MPam ^{1/2})	メーカー	熱伝導率 (W/(m・K))	強度 (MPa)	破壊靱性 (MPam ^{1/2})
T社	170	350	-	D社	90	600	-
	250	300	-		N社	70	700
D社	150	400	-	H社	90	750	6.4
	180	400	-	T社	90	650	6.5
M社	170	450	-	J社	100	700	7.5
	230	200	-	K社	60	850	5
C社	170	350	3.3	(各社カタログ、HPより抜粋)			
	200	330	3				
K社	150	310	-				

以上の観点から本開発品における技術課題は以下の通りである。

- ・高放熱性（熱伝導率 180W/(m・K) 以上）と優れた機械特性（曲げ強度 600MPa以上、破壊靱性 6MPa・m^{1/2}以上）を併せ持つ絶縁素材の開発。
- ・上記の素材を用いたサイズ 5000mm²以上、厚み 1/80inch (0.32mm) 以下の放熱絶縁基板の製造技術の開発。
- ・上記放熱絶縁基板への金属プレートの高信頼性メタライズ技術の開発（耐電圧 1200V 以上、-40～250℃の温度範囲での耐ヒートサイクルが 1000 回以上）。

これらの課題を解決するために、次に掲げる研究開発を実施した。

(1) 高熱伝導窒化ケイ素素材の開発

窒化アルミニウムはその結晶系に由来し、焼結体は等方的な粒子から構成され韌性に乏しく、強度と破壊靱性の目標値を同時に達成することは極めて困難である。そこで、窒化ケイ素の機械的特性を損なうことなく同素材の高熱伝導化を図ることとした。欠陥のない窒化ケイ素単結晶の理論的な熱伝導率は $200 \text{ W/(m}\cdot\text{K)}$ と予想されている。熱伝導率の目標値は、理論値に極めて近い値であり、焼結体の高熱伝導化には、熱伝導を阻害する大きな要因である窒化ケイ素粒子内部の格子欠陥（不純物元素の固溶など）を低減させることが重要である。特に、不純物酸素は窒化ケイ素結晶に固溶して結晶空孔を生成し熱伝導率を大きく低下させる。このため、高純度ケイ素粉末を出発原料することにより大気に晒すことなくケイ素成形体を窒化し、その後にポスト焼結を行うプロセス（窒化反応・ポスト焼結手法）を採用し、本手法のプロセスパラメータを詳細に検討・最適化することにより目標達成を目指した。

(2) 薄板基板の製造プロセスの開発

セラミック絶縁基板の量産化においては、焼結後に所定の厚みとなるセラミック薄板基板の製造方法の開発が不可欠である。そこで、シート成形法を用いた薄板基板の製造技術開発に取り組んだ。本製造プロセスを実現するために、1)成形用バインダーからの不純物混入を低減し且つ不純物酸素の総量の制御を可能とする混合、成形、脱脂プロセス、並びに 2)焼結助剤の揮散による表面変質層の生成を抑制するポスト焼結技術の開発を行った。また、ケイ素成形体窒化時の反応熱を抑制する目的で、ケイ素粉末に希釈材として窒化ケイ素を添加する効果についても検討を行った。

(3) 高信頼性メタライズ技術の開発

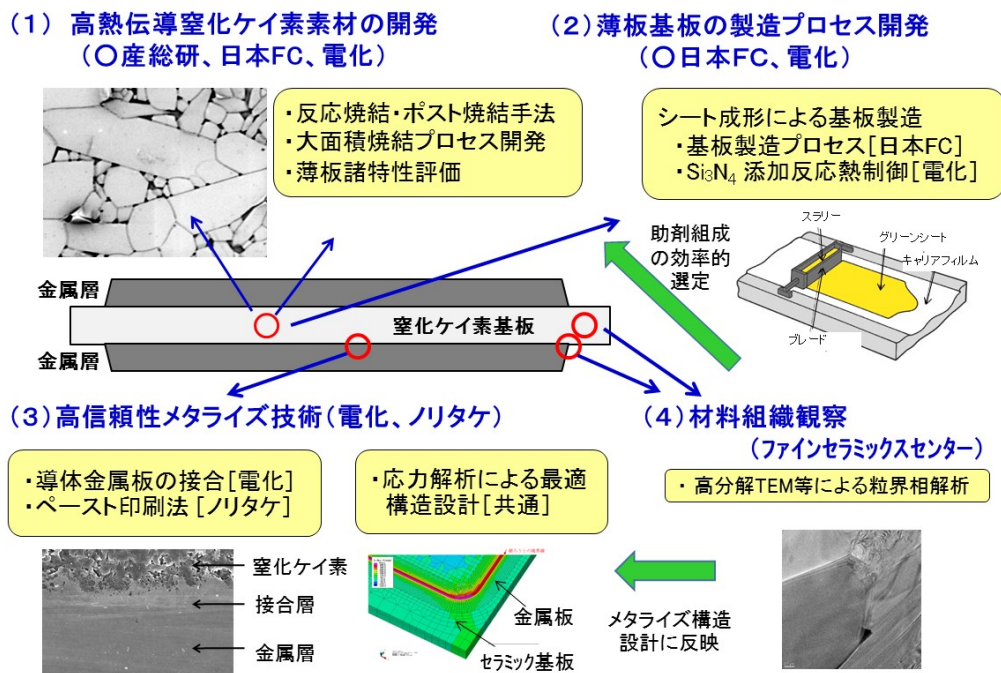
本プロジェクトでのメタライズ放熱基板には、従来のシリコン半導体用のメタライズ基板と異なり、 $-40^{\circ}\text{C}\sim 250^{\circ}\text{C}$ の大きな耐ヒートサイクル性が求められる。このため、基板表面の性状、ロウ材組成・厚み、金属層の種類・性状等の因子を系統的に検討し、高熱伝導基板と金属層との健全な接合と接合界面での応力緩和を可能とする接合技術の開発を目指した。また、導体金属層とセラミック基板との接合時の残留応力の低減を目的として、低温での接合や導体層の熱膨張係数の低減を可能とする金属粉末のペースト印刷を用いたメタライズ技術についても併せて開発を行った。

(4) 開発支援：微小域構造解析・組成分析

先に述べたように窒化ケイ素の高熱伝導化においては、窒化ケイ素粒子内部の固溶酸素量を低減させることが極めて重要である。焼結時の粒成長過程で、小さな窒化ケイ素粒子は高温で生成した融液に溶解し、より大きな粒子に再析出する。融液（粒界相）の組成を制御することにより、再析出する窒化ケイ素の不純物酸素量を大きく低

減させることができる。ただし、粒界相の組成は、出発原料として用いる焼結助剤の種類や原料中の不純物酸素量に加えて、焼結雰囲気や焼結時間により変化する。このため、助剤の種類、量、原料中の不純物酸素量、加熱条件等のプロセスパラメータが粒界相の構造と組成に及ぼす影響を系統的に調べることは極めて重要である。そこで、高解能透過型電子顕微鏡等を用いた粒界相の構造解析を行い、高熱伝導窒化ケイ素素材の開発における材料設計を支援した。

なお、ここで掲げた(1)から(4)の開発課題のメタライズ放熱基板における位置づけ及び担当機関は、図Ⅲ.2.5.3-1に示す通りである。



図Ⅲ.2.5.3-1 メタライズ放熱基板開発における課題と担当機関の連携

(1) 高熱伝導窒化ケイ素素材の開発 (FCRA 集中研 (中部))

パワーデバイスの回路基板には高い絶縁性、放熱性、耐熱性が必要とされている。また、自動車などに搭載される場合、大きな温度変化にさらされ、接合部には高い応力が発生するため、高い熱伝導率に加えて優れた機械特性も強く求められるようになってきた。窒化ケイ素セラミックス (Si_3N_4) は優れた機械特性を持つ構造材料として知られている。また、純粋な Si_3N_4 結晶は、 $200\text{W}/(\text{m}\cdot\text{K})$ を超える高い熱伝導率を持つことが予測されている。しかし、従来の製造技術では窒化ケイ素の強度を維持しつつ高熱伝導化を行うことが極めて困難であった。本研究は、高い熱伝導率と優れた機械特性を併せ持つ窒化ケイ素セラミックスを開発することを目的とした。

窒化ケイ素セラミックスの熱伝導は格子振動 (フォノンと呼ばれる) によって起こるため、フォノンの散乱因子である結晶内部の欠陥は熱伝導率を著しく低下させる。市販の高純度窒化ケイ素粉末には、約 1mass% 程度の酸素が不純物として含まれている。 Si_3N_4 結晶へ酸素が固溶することにより、結晶格子の Si 位置に空孔が生じ、結晶の熱伝導率を大きく低下させる。このため、出発原料となる Si_3N_4 粒子中に含まれる不純物酸素量を減らすことが、高熱伝導化に対しては重要となる。本研究は、高純度で低酸素含有量のシリコン粉末を出発原料として使用可能な反応焼結法に着目した。

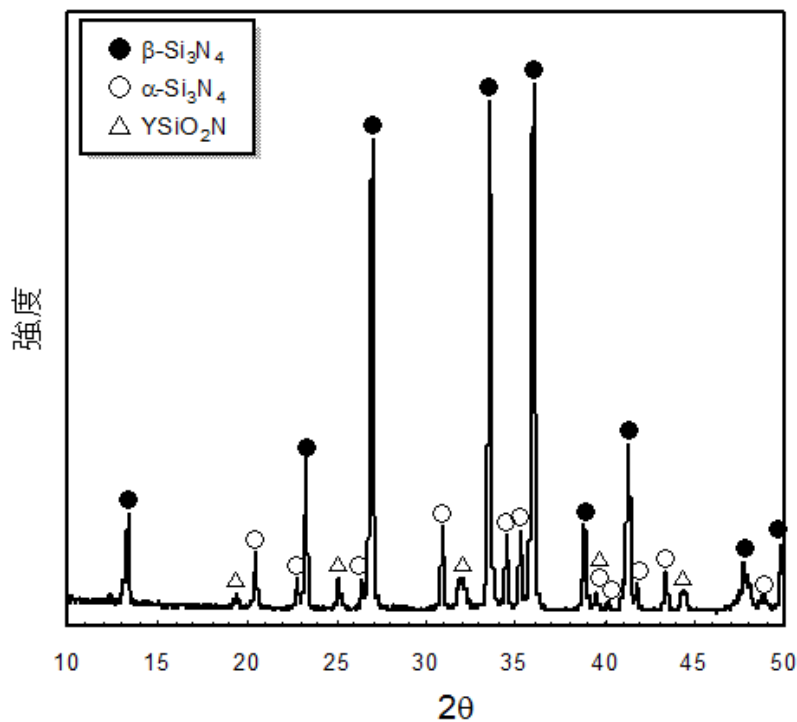
反応焼結法は、①原料粉末として不純物酸素の少ないシリコン粉末を使用できること、②シリコン粉末成形体は寸法変化なしで窒化が進むため、窒化後には比較的高い相対密度の窒化体が得られ、その後のポスト焼結による緻密化が容易であること、③シリコン粉末と窒素との反応による窒化ケイ素への転換とその後の緻密化を一連の工程で空気に触れさせずに行うことができる。このため、酸化による不純物酸素の含有を最大限に除去できるため、最終的に得られる焼結体の窒化ケイ素粒子内部の不純物酸素量を大きく低減させることができる、といった利点が考えられる。このような観点から、反応焼結法は微細組織の制御された高熱伝導 Si_3N_4 の作製に有利なプロセスと捉えることができる。本コンセプトに基づき、本研究は反応焼結法による高熱伝導窒化ケイ素素材の開発を実施した。

1) 反応焼結・ポスト焼結法による窒化ケイ素の高熱伝導化

不純物酸素量 0.28mass%、平均粒径 $8.5\mu\text{m}$ の高純度シリコン粉末を原料として用いた。このシリコン粉末に対して、窒化後 Si がすべて Si_3N_4 になったとして仮定したモル数に対して、2mol% の Y_2O_3 と 5mol% の MgO を焼結助剤として添加した。シリコン粉末と焼結助剤は、 Si_3N_4 ポットと Si_3N_4 ボールを用いて遊星ボールミルで粉砕を行った。溶媒はエタノールを使用し、回転スピードは 250rpm、粉砕時間は 2 時間とした。粉砕終了後、真空乾燥及び篩通しを行い、粉砕した粉末を約 18g 秤量した。秤量した粉末は 45mm x 45mm のステンレス製の金型を用いてプレス

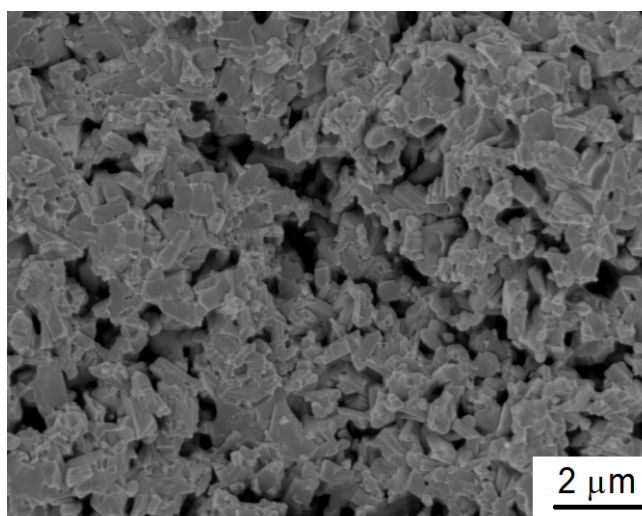
成形を行った。プレス終了後、300MPaで冷間静水圧プレスを行った。成形体は、BN坩堝にセットし、さらにBN坩堝をグラファイト坩堝の中にセットした。成形体は、グラファイト抵抗加熱炉を用いて0.1MPaの窒素雰囲気、1400°Cで8時間加熱し、窒化処理を行った。次いで、ポスト焼結として、窒化体を0.9MPaの加圧窒素中、1900°Cで3~60時間焼成を行った。

図Ⅲ.2.5.3-2に2mol% Y₂O₃と5mol% MgOの焼結助剤を添加したシリコン成形体を0.1MPaの窒素中1400°Cで8時間窒化した試料のX線回折による結晶相の同定結果を示す。得られた窒化体中に残留シリコンは認められなかった。シリコン粉末が完全に窒化され、α-Si₃N₄及びβ-Si₃N₄に転化した。定量分析の結果、β相の割合は82.5%であった。また、窒化ケイ素以外の結晶相として、少量のYSiO₂Nが認められた。



図Ⅲ.2.5.3-2 窒化体の X 線回折パターン
(1400°C、8 時間、0.1MPa 窒素中で窒化)

図Ⅲ.2.5.3-3 に窒化体の走査型電子顕微鏡写真を示す。窒化体はサブミクロンの微細な粒子より構成される均質な組織を有する。このように、粒径の比較的粗いシリコン粉末を用いた場合でも、窒化条件が適正であれば、窒化過程でシリコン粒子は溶けずに微細化され、微細均質な高密度の窒化体を得られる。本研究では、窒化体の相対密度は74%程度であり、通常窒化ケイ素を原料として使用した成形体では得ることができない高密度のものが得られた。



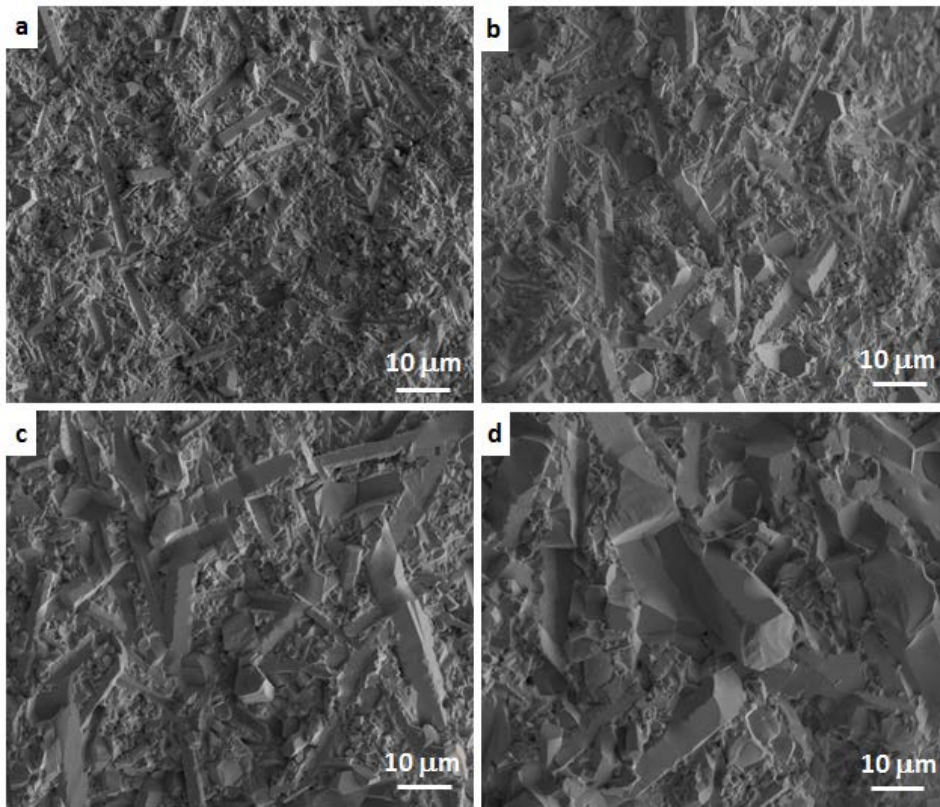
図Ⅲ.2.5.3-3 窒化体の走査型電子顕微鏡写真
(1400°C、8 時間、0.1MPa 窒素中で窒化)

表Ⅲ.2.5.3-2 に窒化体を 1900°C、0.9MPa 窒素中で 3~60 時間ポスト焼結を行った窒化ケイ素焼結体の密度及び熱伝導率を示す。全ての焼結体は約 99%の相対密度を有し、緻密化ができた。

表Ⅲ.2.5.3-2 ポスト焼結により得られたSi₃N₄焼結体の密度及び熱伝導率

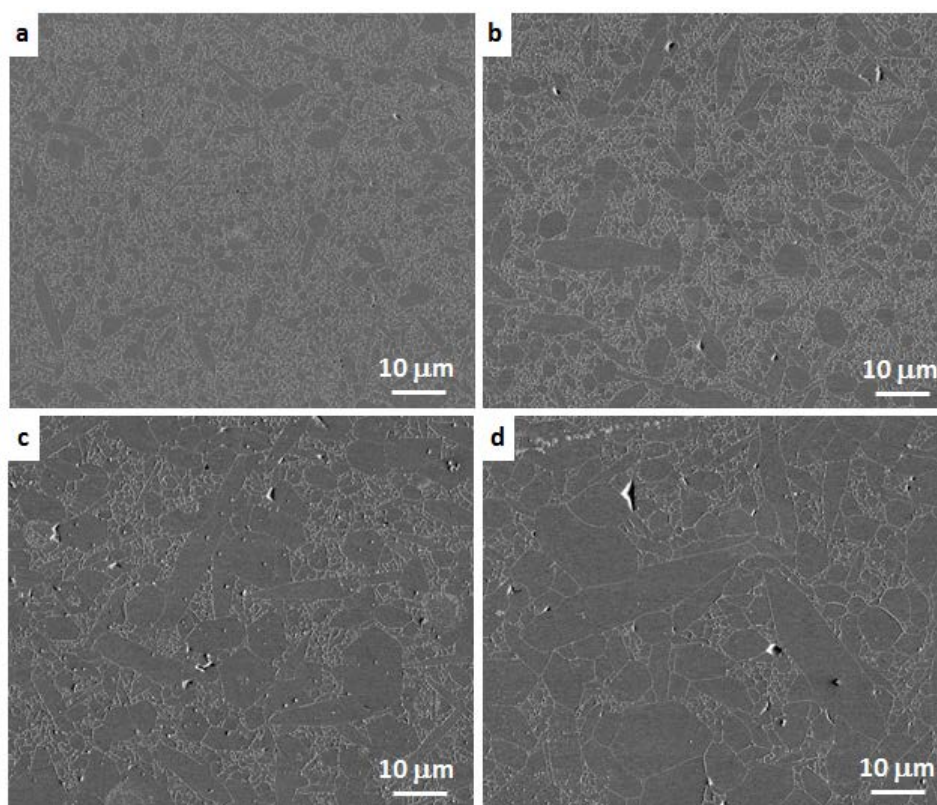
焼結時間 (h)	密度 (g/cm ³)	相対密度 (%)	熱伝導率 (W/(m·K))
3	3.212	99.3	109
6	3.215	99.4	125
12	3.206	99.1	146
24	3.187	98.5	154
60	3.181	98.3	165

図Ⅲ.2.5.3-4 に 3~24 時間ポスト焼結を行った窒化ケイ素焼結体の破断面の走査型電子顕微鏡写真を示す。3 時間焼結の材料の組織は微細な針状の結晶粒から構成されている。焼結時間が長くなると、結晶粒が大きく柱状に成長する。また、破壊形態は主に粒界破壊であることが示されている。これらの材料を研磨し、CF₄プラズマによるエッチング処理を行った試料表面の走査型電子顕微鏡写真を図Ⅲ.2.5.3-5 に示す。焼結体は、気孔はほとんど見られず、微細なマトリックス中に柱状粒子が分散した複合的な組織が観察される。24 時間焼結した材料においては、一部の柱状粒子が径 10 μm、長さ 50~60 μmまで成長していることが観察された。



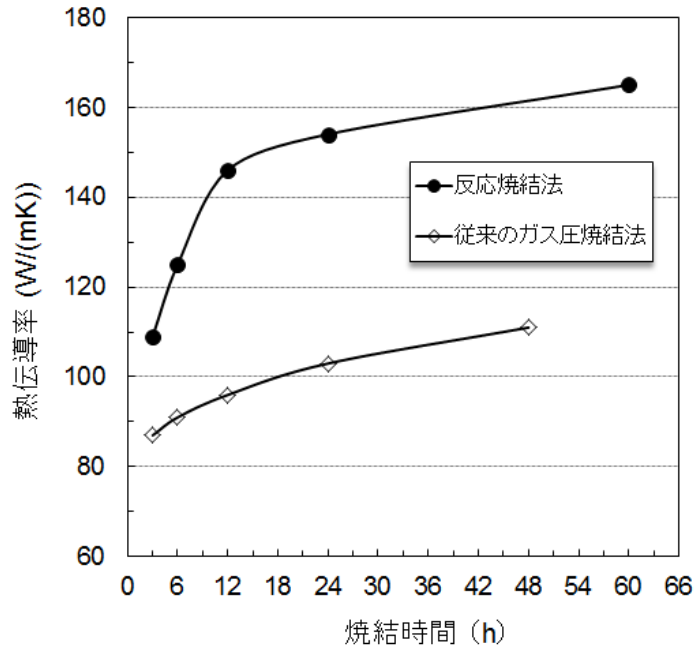
図Ⅲ.2.5.3-4 窒化ケイ素焼結体の破断面の走査型電子顕微鏡写真
 ; 焼結時間 : (a) 3 時間、(b) 6 時間、(c) 12 時間、(d) 24 時間

焼結体の熱伝導率はレーザーフラッシュ法を用いて測定を行った。測定用の試料は、焼結体を直径 10mm、厚み 3mm の円盤状の形状に切断・加工して作製した。円盤状試験体の表面に厚み 60nm の Au コーティングを施し、さらにコロイダルグラファイトをスプレーにより塗布した。表Ⅲ.2.5.3-2 に示されているように、1900℃、0.9MPa の窒素中で 3, 6, 12, 24 および 60 時間ポスト焼結を行った窒化ケイ素の熱伝導率は、それぞれ 109, 125, 146, 154 および 165 W/(m·K)であり、従来の高純度窒化ケイ素粉末を原料とするガス圧焼結法比べて非常に高い熱伝導率が得られた。図Ⅲ.2.5.3-6 に本研究で開発した反応焼結・ポスト焼結法で作製した窒化ケイ素と従来のガス圧焼結法で作製した窒化ケイ素の熱伝導率を比較して示す。反応焼結法で作製した窒化ケイ素は、従来のガス圧焼結法で作製した材料と比較して、明らかに高い熱伝導率を示すことが確認された。

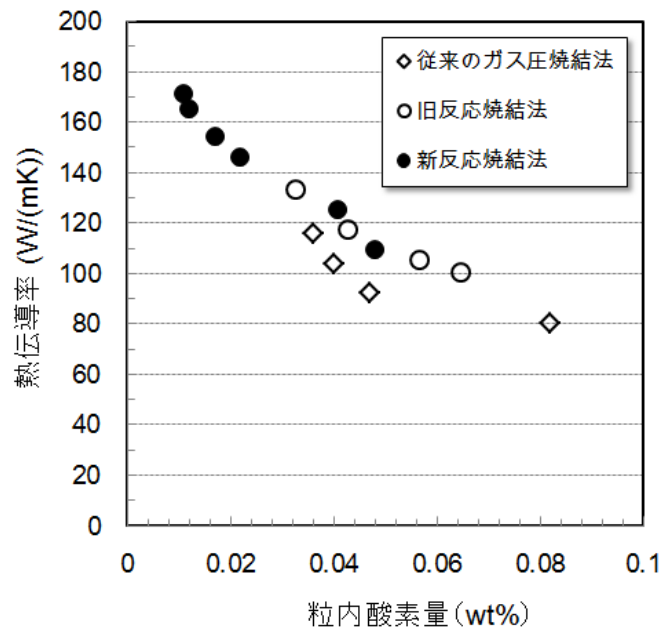


図Ⅲ.2.5.3-5 研磨・エッチング処理を行った窒化ケイ素焼結体表面の走査型電子顕微鏡写真；
焼結時間：(a) 3 時間、(b) 6 時間、(c) 12 時間、(d) 24 時間

窒化ケイ素の熱伝導率と結晶粒内部の不純物酸素量の関係を探るために、粒内酸素量の測定を行った。焼結体から数 mm の試料を切り出し、振動ミルで粉碎を行い、酸処理で粒界相を溶解除去し、焼結体中の窒化ケイ素粒子のみを収集した。その後、LECO 社製酸素・窒素分析装置を用いて窒素量と酸素量の定量分析を行った。更に、ピーク分離の処理を行い、窒化ケイ素粒子に固溶した酸素を定量した。1900℃、0.9MPa の窒素中で 3、6、12、24、及び 60 時間ポスト焼結を行った窒化ケイ素の粒内酸素量は、それぞれ 0.048、0.041、0.022、0.017、及び 0.012 wt%であった。反応焼結法で作製した窒化ケイ素焼結体、及び従来の窒化ケイ素粉末を用いる方法で作製した窒化ケイ素焼結体（従来のガス圧焼結法）の熱伝導率と粒内酸素量の関係を図Ⅲ.2.5.3-7 に比較して示す。なお、反応焼結法・ポスト焼結体に関しては、開発初期段階の窒化プロセスによるもの（旧反応焼結）並びに熱伝導率をさらに向上させるため窒化時の雰囲気還元性を強めたものとしたプロセス（新反応焼結）の二種類をプロットしている。この図に示されるように、100 W/(m·K)以上の高い熱伝導率を得るためには、焼結体中の窒化ケイ素粒子内部に固溶する酸素量の低減が極めて重要である。



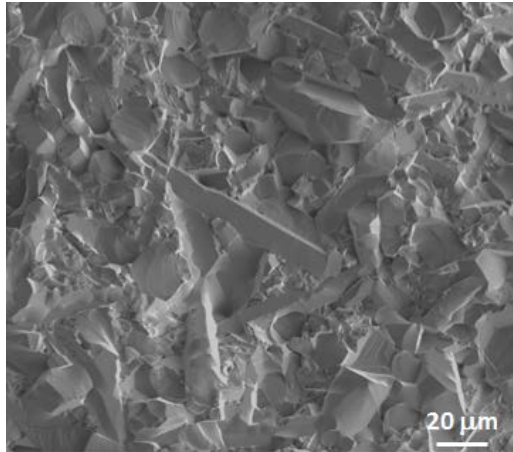
図Ⅲ.2.5.3-6 反応焼結・ポスト焼結法と従来 of ガス圧焼結法で作製した窒化ケイ素の焼結時間と熱伝導率の関係 (いずれも 1900°C、0.9MPa 窒素中で焼結)



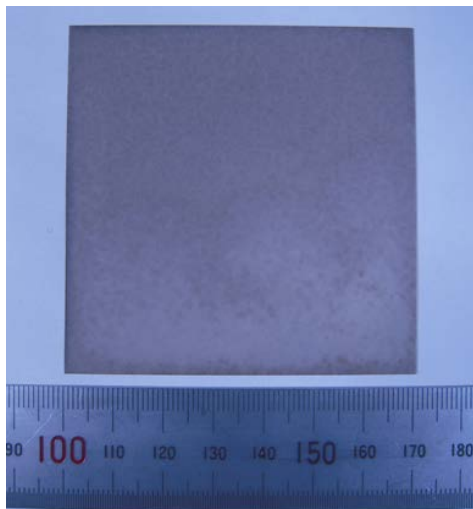
Ⅲ.2.5.3-7 種々の方法で作製した窒化ケイ素セラミックスの熱伝導率と固溶酸素量の関係 (いずれも 1900°C、0.9MPa 窒素中で焼結)

さらなる高熱伝導化のためには、窒化ケイ素結晶粒 (β -Si₃N₄) 中の構造欠陥を減らすこととアモルファス粒界相を結晶化させることが必要である。そのために、焼結工程における冷却速度の制御を行った。1900°C、0.9MPa 窒素中で 60 時間の

焼結の後、 $0.2^{\circ}\text{C}/\text{min}$ の低い速度で冷却を行った。その結果、 $182\text{ W}/(\text{m}\cdot\text{K})$ の高い熱伝導率（世界最高）を有する窒化ケイ素セラミックスが得られた。図Ⅲ.2.5.3-8に $182\text{ W}/(\text{m}\cdot\text{K})$ の熱伝導率を有する窒化ケイ素の組織の電子顕微鏡写真を示す。



図Ⅲ.2.5.3-8 $182\text{ W}/(\text{m}\cdot\text{K})$ の熱伝導率を有する窒化ケイ素焼結体の破断面の走査型電子顕微鏡写真



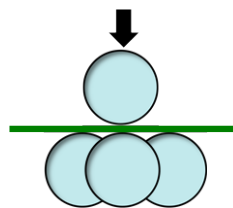
図Ⅲ.2.5.3-9 $71\text{mm} \times 71\text{mm} \times 0.32\text{mm}$ の高熱伝導窒化ケイ素基板の写真

上記の成形・窒化・ポスト焼結技術を発展させ、サイズ 5000mm^2 以上の窒化ケイ素基板の作製実験を行った。この場合、 $90\text{mm} \times 90\text{mm}$ のステンレス製の金型を用いてプレス成形を行った。プレス終了後、 300MPa で冷間静水圧プレスを行った。成形体は、 1400°C 、 0.1MPa の窒素中で 8 時間窒化を行った。次いで、 1900°C 、 0.9MPa の窒素中で 60 時間のポスト焼結を行い、 $0.2^{\circ}\text{C}/\text{min}$ の低速冷却の熱処理を行った。得られた窒化ケイ素の熱伝導率は $180\text{W}/(\text{mK})$ を有することを確認した。

図Ⅲ.2.5.3-9 に作製したサイズ 71mm x 71mm (5041mm²)、厚み 0.32mm の高熱伝導窒化ケイ素基板の写真を示す。なお、ここで作製した薄板基板は、厚み約 3mm のバルク焼結体から研削加工により 0.32mm としたものである。

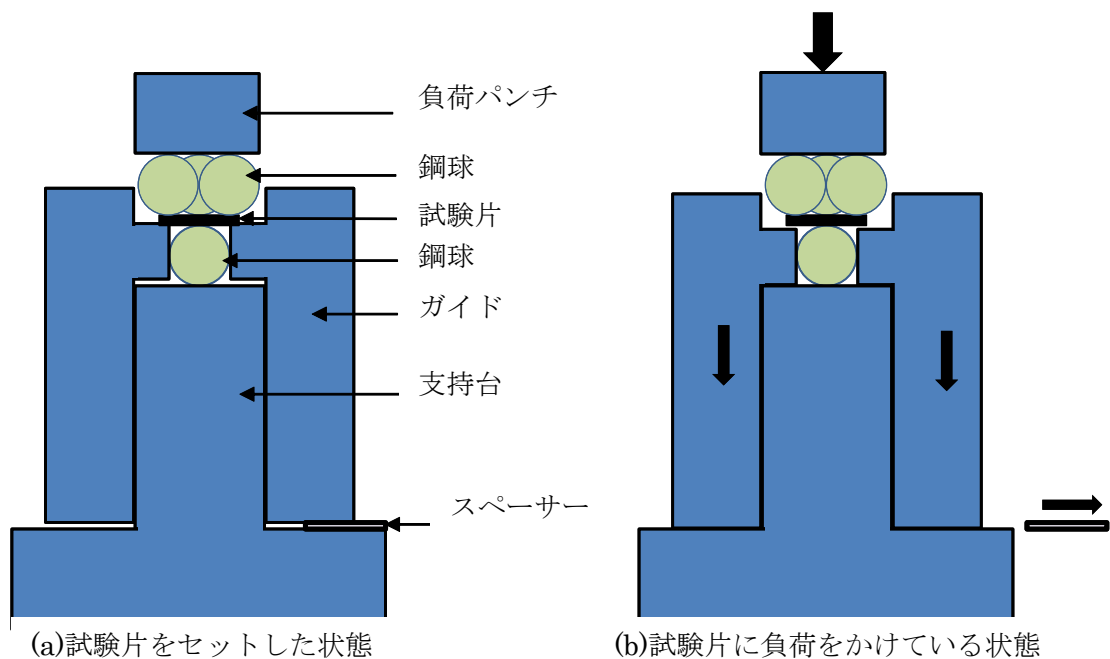
2) 高熱伝導窒化ケイ素焼結体の機械的特性

セラミック放熱基板のように薄い板の強度評価においては、通常の 3 点曲げ、又は、4 点曲げなどの 1 軸の曲げ試験では、試験片のエッジからの破壊を避けることが一般に困難であり、試験片エッジの仕上がり状態に強度が大きく依存してしまい、材料の強度を正しく測定できないという問題がある。これに対して、リング・オン・リング試験や、ボール・オン・3 ボール (B3B) といった 2 軸曲げ試験では、試験片のエッジ部は主要な負荷領域から離れており、試験片エッジからの破壊という問題を避けることができることから、薄板の破壊強度をより正確に測定できるものとして期待されている。特に、ボール・オン・3 ボール試験においては、図Ⅲ.2.5.3-10 に示すように、試験片は 3 個の球から 3 点で支持されることから、試験片表面が平面でなくとも応力分布の計算に支障を生じず、正確に破壊強度を計算することができるというメリットがある。また、直径が 2 mm で厚みが 100 μm までの微小な試験片にも対応することができるとされている。このため、厚みが 0.3 mm しかないような非常に薄く、多少の反りが避けられない基板製品の強度測定には、最適な試験法ともいえる。



図Ⅲ.2.5.3-10 ボール・オン・3 ボール試験法の模式図

実際の試験においては、図Ⅲ.2.5.3-11 の概略図、及び図Ⅲ.2.5.3-12 の写真に示す治具を用い、3 個のボールが試験片の上にくる構造となっている。測定手順としては、まずは、試験片を治具ガイドの所定の位置にセットして 3 個の球を載せる (図Ⅲ.2.5.3-11(a))。その後、スペーサーを取り外して、ガイドを下にずらして、試験片に上部から負荷することにより、試験片を破断させ、その破壊荷重を測定する (図Ⅲ.2.5.3-11(b))。得られた破壊荷重から、次式を用いて破壊強度 σ_{\max} を算出する。



図Ⅲ.2.5.3-11 ボール・オン・3ボール試験法の測定手順

$$\sigma_{\max} = f(R, Ra, t, \nu) \cdot F/t^2$$

ここで、 F は破壊荷重、 t は試験片の厚み、 R は試験片の半径、 Ra は3個の球の頂点を結ぶ円の半径、 ν はポアソン比であり、 f は、これらの寸法とポアソン比の関数である。

この関数 f は、以下の式に示されるように、 $c_0 \sim c_6$ までの7個の定数を用いて計算される。

$$f(R, Ra, t, \nu) = c_0 + \frac{\left(c_1 + c_2 \frac{t}{R} + c_3 \left(\frac{t}{R} \right)^2 + c_4 \left(\frac{t}{R} \right)^3 \right)}{1 + c_5 \left(\frac{t}{R} \right)} \left(1 + c_6 \frac{Ra}{R} \right)$$

7個の定数は、ポアソン比、 $\nu = 0.2, 0.25, 0.3$ の場合について、数値が与えられている。

測定する材料の ν 値が、この値の間にある場合、前後のポアソン比を用いて、 f を求め、次式のように、比例計算により、当該 ν 値での f を求める。例えば、窒化ケイ素のポアソン比が $\nu = 0.277$ であれ、 $\nu = 0.25$ と 0.3 について、 $f(R, Ra, t, \nu = 0.25)$ と $f(R, Ra, t, \nu = 0.30)$ を求めた後に、 $f(R, Ra, t, \nu = 0.277)$ を計算する。



図Ⅲ.2.5.3-12 ボール・オン・3 ボール試験治具

$$f(R, Ra, t, v) = \frac{v_2 - v}{v_2 - v_1} f(R, Ra, t, v_1) + \frac{v - v_1}{v_2 - v_1} f(R, Ra, t, v_2)$$

1900℃、0.9MPa窒素中で6～60時間ポスト焼結を行った種々の窒化ケイ素焼結体から直径12mm、厚み0.32mmの円板状の試験片を加工し、ボール・オン・3ボール法を用いて曲げ強度の測定を行った。表Ⅲ.2.5.3-3に測定結果を示す。焼成時間の増加とともに粒子成長が進行し、機械強度の低下をもたらした。しかし、焼成時間が24時間以上になると、柱状の β - Si_3N_4 粒子がお互いに接触しそれ以上の成長を抑えるため、粒成長が緩やかになる。結果的に、得られた焼結体の機械強度の低下も緩やかになる。60時間の焼結を行った材料でも、721MPaの高い強度を有する。

破壊靱性は、JIS-R1607に準じた予き裂導入破壊試験法（SEPB法）により測定した。焼結体から3mm x 4mm x 36mmの試験片を加工し、予き裂としてポップイン亀裂を導入した。予亀裂を導入した試験片を内側スパン10mm、外側スパン16mmの曲げ試験支持具の間に配置し、クロスヘッド速度0.5 mm/minで荷重を加え、試験片が破壊する際の最大荷重を測定した。得られた破壊荷重と予亀裂の長さから破壊靱性を算出した。表Ⅲ.2.5.3-3に1900℃、0.9MPa窒素中で6～60時間ポスト焼結を行った種々の窒化ケイ素焼結体の破壊靱性を強度、熱伝導率と合わせて示す。6時間焼成で得た窒化ケイ素は8.6 MPa·m^{1/2}の高い破壊靱性を有した。焼成時間が長くなると、破壊靱性がさらに向上した。表に示されるように、本研究で開発した反応焼結法により、高熱伝導、高強度、高靱性を兼ね備えた窒化ケイ素材料が実現されている。例えば、1900℃、0.9MPa窒素中で60時間の焼結と低速

冷却の熱処理を行った窒化ケイ素材料は、182 W/(m·K)の熱伝導率、721MPaの曲げ強度と 11 MPa·m^{1/2}の破壊靱性を有する。

表Ⅲ.2.5.3-3 反応焼結・ポスト焼結法で作製したSi₃N₄焼結体の機械的特性

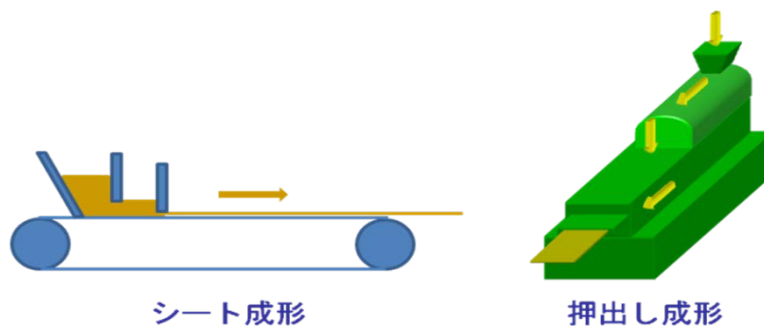
ポスト焼結条件	曲げ強度 (MPa)	破壊靱性 (MPa·m ^{1/2})	熱伝導率 (W/(m·K))
1900°C / 6h	1005±12	8.6±0.1	125
1900°C / 12h	874±33	9.7±0.1	146
1900°C / 24h	766±27	10.7±0.2	154
1900°C / 60h + 熱処理	721±22	11.0±0.2	182

(2) 薄板基板の製造プロセス (FCRA 集中研 (中部))

一般的にセラミックス薄板基板の製造プロセスは、図Ⅲ.2.5.3-13 に示すように、シート成形法や押出成形で作製される。シート成形法^{1), 2)}はセラミック製の電子部品をつくる製法として最も一般的に使われている。セラミックス原料粉末と有機結合剤 (バインダー)、可塑剤、有機溶剤などを混合した泥状の液体 (スラリー) をキャリアフィルムに薄く引き延ばし成形体を得る手法である。シート成形では、0.1～1mm程度の厚さを得るのが一般的であり、主に電子機器用セラミックス基板、LSI用セラミックパッケージ、多層セラミック回路基板、セラミックコンデンサ等の製造に広く使用される。

押出成形^{3), 5)}は、セラミック原料に、有機バインダーを約数%～十数%の割合で混ぜて、粘土状の坯土を調整し、所定形状の口金から押し出して成形する。液状の原料 (杯土) を型に流し込むため複雑形状の成形が可能なことと、原料の硬化スピードが早いのが特徴である。可塑性を有する杯土を口金から押し出すという基本操作から、押し出し成形は口金構造で決まる断面形状を持った長尺状の成形に適している。また、連続的に成形できることから量産性に優れている。押し出し成形の例として、自動車用排ガス処理用コーージェライトハニカム等がある。しかし、坯土の調整において水分を添加するので参加しやすい原料を扱うことは難しい。

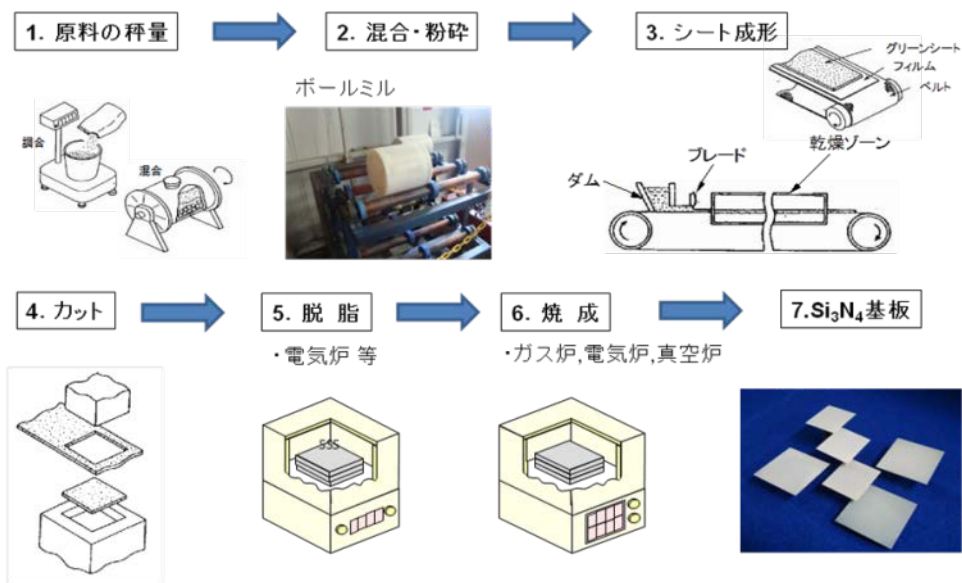
本研究開発においては、シート成形法を選択し金属ケイ素を主原料に用いたシート成形について開発を行った。



図Ⅲ.2.5.3-13 シート成形法および射出成形法

1) 薄板基板の製造プロセス

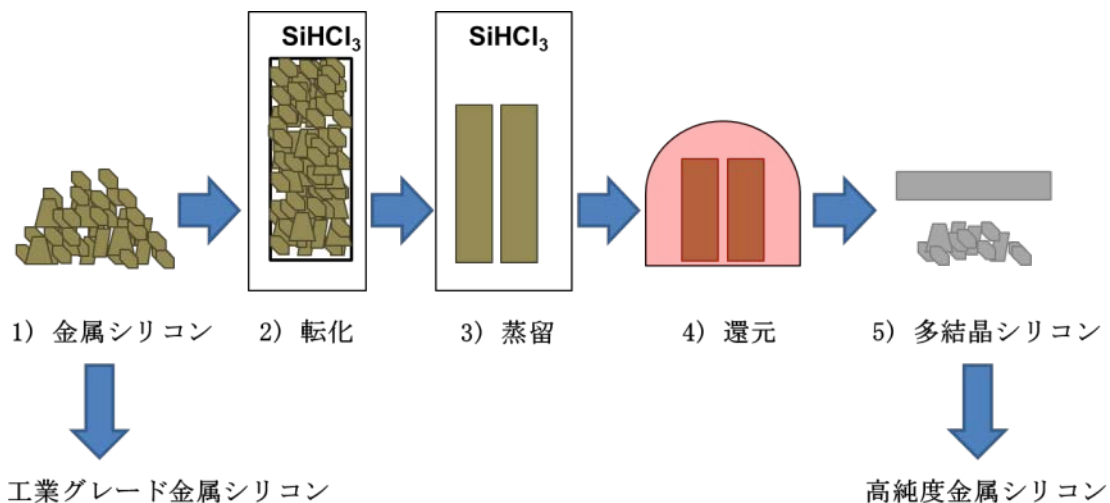
シート成形による薄板基板の製造プロセスの概略を図Ⅲ.2.5.3-14 に示す。本プロセスは、1) 金属ケイ素粉末に希土類酸化物等の焼結助剤、溶媒、有機バインダーを添加し、ボールミル混合を用いたスラリーの調整、2) ドクターブレード法によるグリーンシートの作製、3) グリーンシートの脱脂、4) 脱脂体の窒化によるケイ素の窒化ケイ素への転換、5) 窒化体のポスト焼結による薄板形状の窒化ケイ素焼結体の作製、から構成される。



図Ⅲ.2.5.3-14 薄板基板の製造工程の一例

2) ケイ素粉末原料の選択

高熱伝導窒化ケイ素素材の開発においては反応焼結法の優位性を実証するため主原料に不純物酸素量の少ない金属シリコン粉末を用いた。一般的に高純度金属シリコン粉末は次に示すような工程を経て作製される（図Ⅲ.2.5.3-15）。



図Ⅲ.2.5.3-15 高純度金属シリコン粉末の作製方法

まず、電気炉に石英の鉱石を入れ約 1900℃に熱するとシリコンが熔融して電気炉の底にたまり、それを取り出し金属シリコンを作製し、その純度は約 98～99.9%程度である。作製した金属シリコンは次に転化を行う。粉砕した金属シリコンと四塩化珪素、水素ガスを反応させトリクロロシランを生成する。次に生成したトリクロロシランの精密蒸留を行い、高純度トリクロロシランを作製する。生成し

た高純度トリクロロシランを水素ガスで還元し多結晶シリコン(純度：99.99999999%)を作製する。以上の工程を得て高純度金属シリコン粉末は作製される。

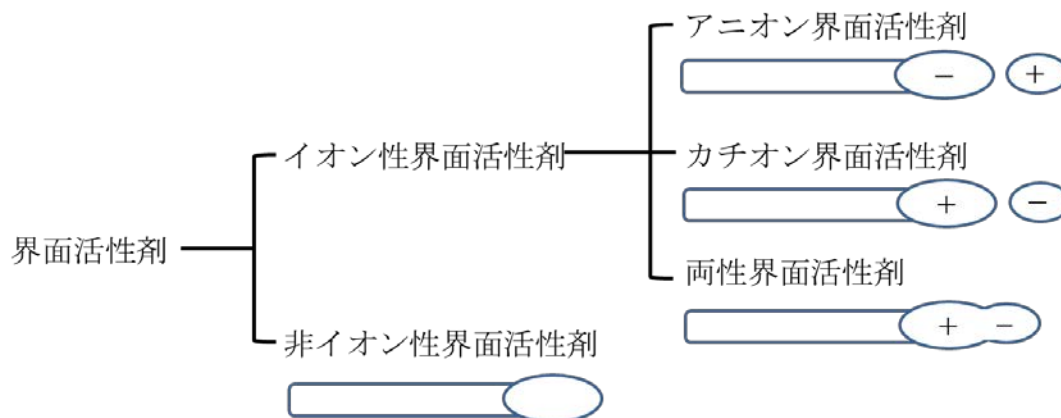
3) スラリーの調合

工業用金属ケイ素粉末を用いてスラリーを調整する前に、表Ⅲ.2.5.3-4 に示すように粉碎時間による酸素量の変化を検討し、粉碎時間の決定を行った。また、主原料及び焼結助剤の粉碎・分散を効率よく行うためには、分散剤の添加が重要となる。分散剤には図Ⅲ.2.5.3-16 に示すように様々な種類がある。そこで分散剤の原料への影響を確認するため分散剤の検討を行い、分散剤の種類及び添加量を決定した(図Ⅲ.2.5.3-17)。

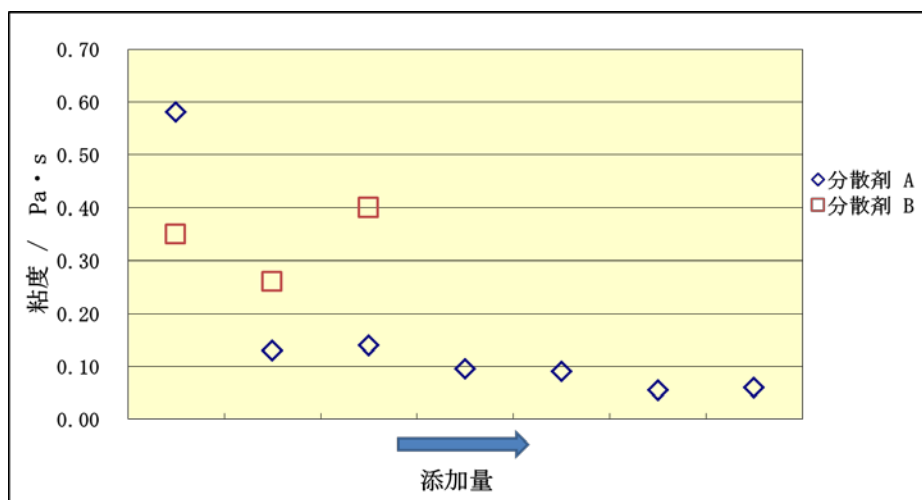
表Ⅲ.2.5.3-4 粉碎時における金属シリコンの酸化挙動

		粉碎時間			
		初期	0.5h	1.0h	2.0h
Ref. Si	酸素量	1.00	—	—	2.45
候補材料	酸素量	1.00	1.20	1.72	2.48

※初期酸素量を1として計算



図Ⅲ.2.5.3-16 分散剤の種類



図Ⅲ.2.5.3-17 分散剤の添加量とスラリー粘度の関係

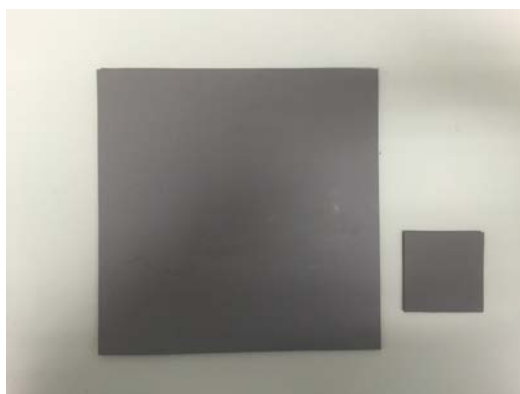
4) シート成形プロセスの確立

粉碎・混合を行ったスラリーは、脱泡機を用いて粘度調整を行い塗工機にセットしシート成形を行った。シート成形体は予め温度調整をした乾燥ゾーンにて乾燥を行った。作製したシートを図Ⅲ.2.5.3-18 に示す。スラリーの粉碎状態・粘度・乾燥工程の条件を最適化することでシートにワレの無い成形体を作製することに成功した。



図Ⅲ.2.5.3-18 シート成形体

シート成形体の厚みは 0.4mm となるように調整し、シートから 120×120 mm 形状及び 30×30mm 形状の板状成形体を切り出し、窒化・ポスト焼結用の試料とした。(図Ⅲ.2.5.3-19)。



図Ⅲ.2.5.3-19 シート成形体写真：
120×120×0.4t mm（左）、30×30×0.4t mm（右）

5) 脱脂工程プロセスの確立

作製したシートは脱脂炉（図Ⅲ.2.5.3-20）を用いて有機バインダーを除去した。

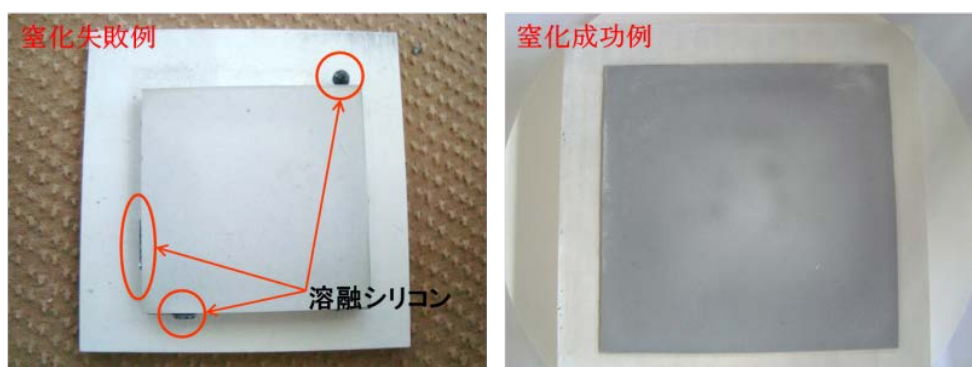


図Ⅲ.2.5.3-20 使用した脱脂炉

まず（30×30×0.4mmt）のシートを用いて脱脂条件の検討を行った。

6) 窒化およびポスト焼結条件の確立

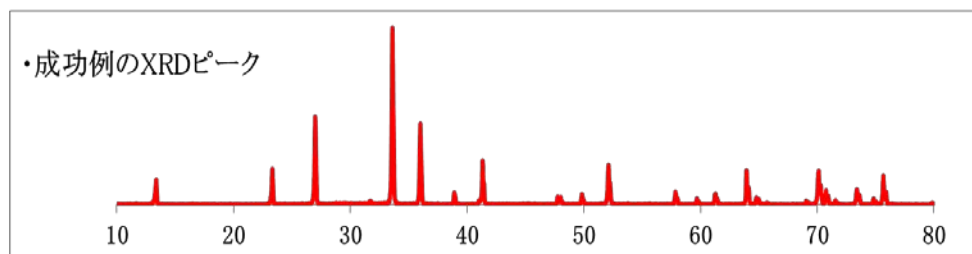
金属シリコンの窒化反応は、発熱反応となる。そのため窒化時に金属シリコンが溶融しないように加熱プロファイルを制御することが必要となる。図Ⅲ.2.5.3-21に窒化条件が最適化されず一部シリコンが溶融した例（左の写真）、及び加熱プロファイル等の窒化条件を最適化して作製した窒化体の写真を示す。



図Ⅲ.2.5.3-21 窒化条件が最適化されていない例（左）及び最適化して得られた窒化体の写真（右）

さらに、窒化条件を最適化して得られた窒化体は、図Ⅲ.2.5.3-22 に示すように XRD 回折においても残留 Si のピークは認められなかった。

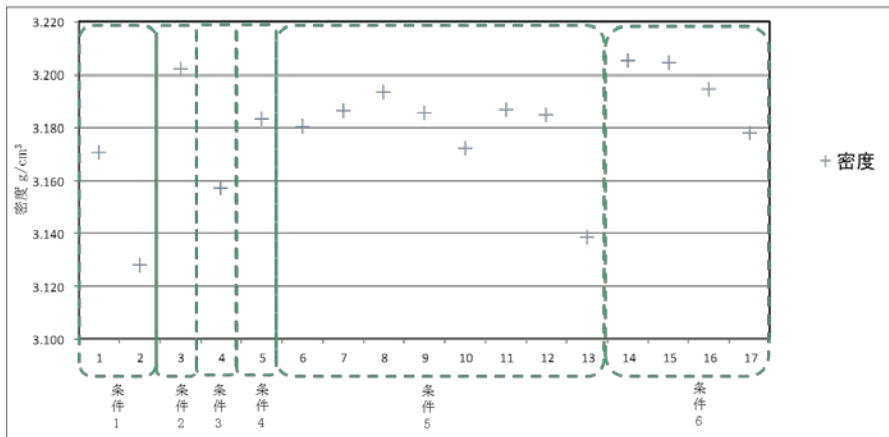
次に窒化した試料を用いてポスト焼結条件の検討を行った。なお焼結は、図Ⅲ.2.5.3-23 に示す雰囲気制御加圧焼成炉を用いて行った。図Ⅲ.2.5.3-24 に焼結条件毎の焼結体密度を示す。加熱パターン、焼成治具、焼成雰囲気などの条件を最適化することにより、相対密度 99%以上の窒化ケイ素薄板基板を作製することに成功した。



図Ⅲ.2.5.3-22 窒化条件を最適化して得られた窒化体の XRD 回折パターン (残留シリコンは認められない)



図Ⅲ.2.5.3-23 雰囲気制御加圧焼成炉の写真



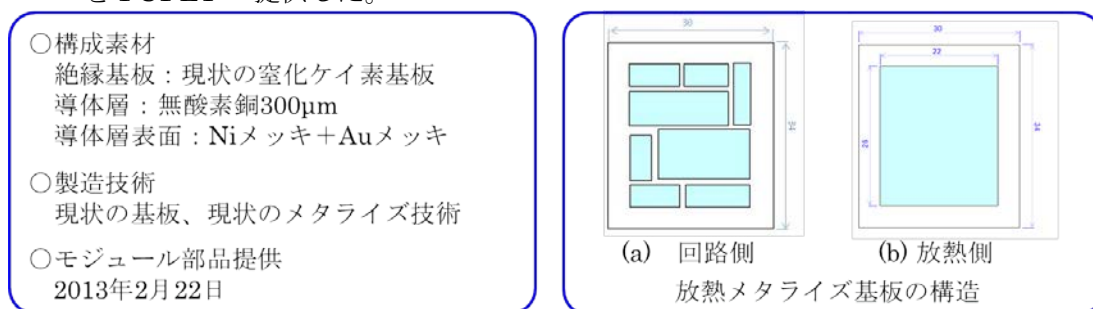
図Ⅲ.2.5.3-24 焼成条件ごとの焼結体密度

(3) 高信頼性メタライズ技術（ロウ付けメタライズ）（FCRA 集中研（中部））

高信頼性メタライズ基板の最終開発目標は、熱伝導率 $180\text{W}/(\text{m}\cdot\text{K})$ 以上、曲げ強度 600MPa 以上、破壊靱性 $6\text{MPa}\cdot\text{m}^{1/2}$ 以上の窒化ケイ素基板(供給基板サイズ $28\times 24\times 0.32\text{mm}$)を用いたメタライズ基板において、耐電圧 1200V 以上、 $-40^{\circ}\text{C}\sim 250^{\circ}\text{C}$ の温度範囲にて冷熱サイクル 1000 回以上を達成することである。目標達成に向けた技術開発として、メタライズ層のロウ材組成や接合条件、回路構造の最適化を行った。

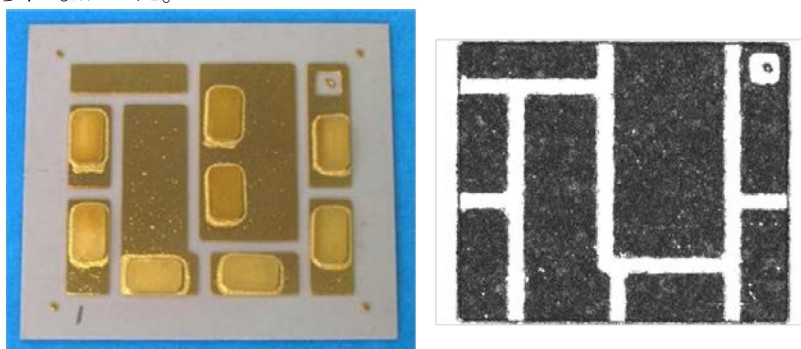
1) メタライズ技術

零次モジュール部品は既存の窒化ケイ素基板およびメタライズ技術を用いたメタライズ基板にて課題の抽出を行った。図Ⅲ.2.5.3-25 に示す構造のメタライズ基板を FUPET へ提供した。



図Ⅲ.2.5.3-25 零次モジュール部品の構成と簡易図面

FUPET にて所定の箇所に金属ブロックを貼り合わせ、 $-40^{\circ}\text{C}\sim 250^{\circ}\text{C}$ の冷熱サイクルを 1000 サイクル実施した。 1000 サイクル終了後に FCRA にて界面の剥離状態を超音波探傷装置 (SAT) により評価した。冷熱サイクル 1000 サイクル後の概観写真および SAT 画像を、図Ⅲ.2.5.3-26 に示す。SAT 画像から基板界面の剥離は認められなかった。



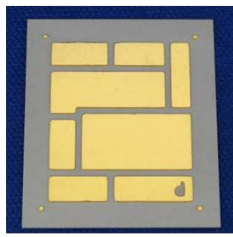
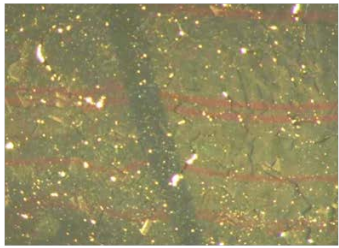
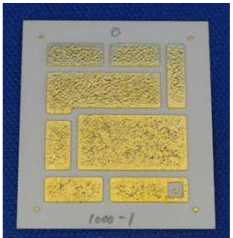
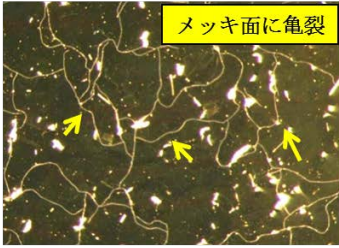
図Ⅲ.2.5.3-26 零次モジュール部品の 1000 サイクル後の概観写真(左)と SAT 画像(右)

零次モジュール部品での冷熱サイクル試験および組立工程において、以下に示すようにいくつかの課題が抽出された。

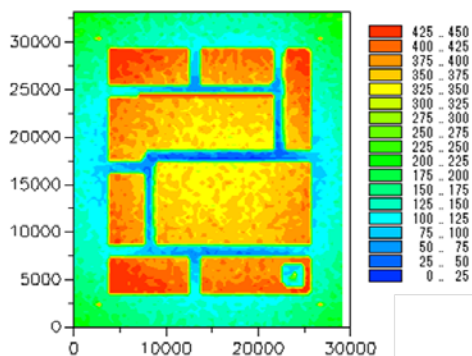
まずは、冷熱サイクルの回数が増加するに従いメッキ表面に亀裂が発生し、表面

の平滑性が低下することが分かった。表Ⅲ.2.5.3-5 に冷熱サイクル評価前の放熱基板のメッキ表面画像と 1000 サイクル後の放熱基板のメッキ表面画像を示す。冷熱サイクル評価前は比較的高い平滑性を有しているが、1000 サイクル終了後には多くの亀裂が発生している。これは、冷熱サイクル条件の 250℃が Ni の結晶化領域であること、銅板とセラミックス板の熱膨張率差により銅板表面に歪み応力が発生していることが原因として考えられる。

表Ⅲ.2.5.3-5 冷熱サイクル前後におけるメッキ表面の画像

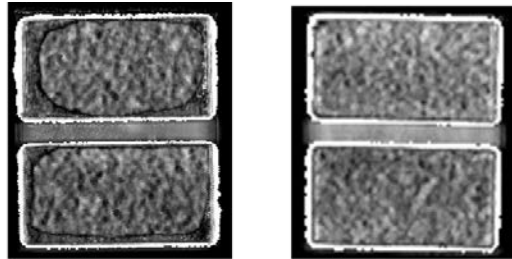
	概観写真	メッキ表面画像
冷熱サイクル前		
1000サイクル後		

また、モジュールの実装工程においてメタライズ放熱基板の反りにより基板中央部で半田の接合不良が発生することが FUPET にて確認された。図Ⅲ.2.5.3-27 に基板形状測定装置を用いて評価した零次モジュール部品の 250℃におけるコンター図を示す。この図から、250℃において 120~150μm の反りが発生していることを確認した。これは、零次モジュール部品では、表面が回路パターンであるのに対し裏面がベタ構造のため、表裏での銅板の面積割合が異なることに由来する。



図Ⅲ.2.5.3-27 零次モジュール部品の 250℃でのコンター図

また、産総研にて削りだしにより作製した高熱伝導窒化ケイ素基板に適したメタライズ層の開発のため、メタライズ層のロウ材組成の見直しおよび接合条件の最適化を行った。評価用の簡易的な回路構造にて一次レベルの素材（熱伝導率 150 W/(m·K)以上）に従来法及び改良を加えたメタライズ法を用いて作製したサンプルの冷熱サイクル評価後の SAT 画像を図Ⅲ.2.5.3-28 に示す。



従来メタライズ技術 改良型メタライズ技術

図Ⅲ.2.5.3-28 従来法と改良メタライズ法の冷熱サイクル後の SAT 画像

従来のメタライズプロセスでは、セラミックスとメタライズ層の界面で一部剥離の発生が認められた。これは、高熱伝導窒化ケイ素は既存の窒化ケイ素に比べて粒子径が大きく、また粒界ガラス相が少ないなど両者の微細構造の差に起因するものと推察される。一方、改良型メタライズでは剥離が発生しておらず、より高い信頼性を有していることを確認した。以降のモジュール部品では、改良型のメタライズ技術を用いたメタライズ基板を提供した。

一次モジュール部品では、熱伝導率 150W/(m·K)以上、曲げ強度 500 MPa以上、破壊靱性 6 MPa·m^{1/2}以上の窒化ケイ素基板（供給基板サイズ 28×24×0.32t mm）を用いたメタライズ基板において、耐電圧 1200V以上、-40℃～250℃の温度範囲にて冷熱サイクル 1000 回以上を達成することが要求される。また、零次モジュール部品から得られた課題への対策として、①導体層の厚み低減および②放熱側の構造設計の見直しを行い、図Ⅲ.2.5.3-29 に示す構成の基板を改良型一次モジュール基板としてFUPETへ提供した。

- 構成素材
絶縁基板：窒化ケイ素基板(150W/(m·K))
導体層：無酸素銅150μm
導体層表面：Niメッキ+Auメッキ
- 製造技術
改良型メタライズ技術
- モジュール部品提供
2013年12月10日

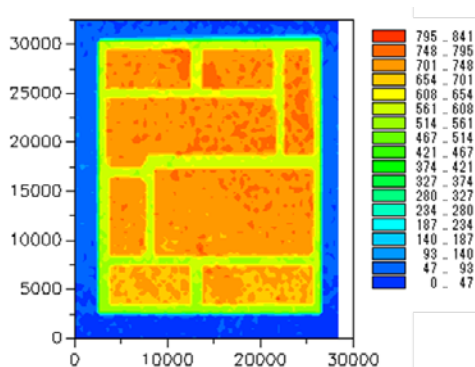
(a)回路側

(b)放熱側

放熱メタライズ基板の構造

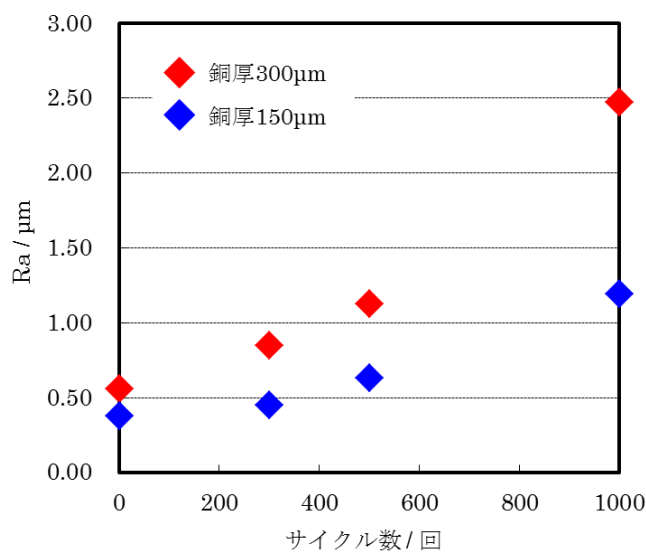
図Ⅲ.2.5.3-29 改良型一次モジュール部品の構成および簡易図面

改良型一次モジュール部品において、基板反り測定装置を用いて 250℃での反り量を評価した結果を図Ⅲ.2.5.3-30 に示す。250℃での反り量は零次モジュール部品の 150μm から 10μm 程度まで低下していることが確認された。



図Ⅲ.2.5.3-30 改良型一次モジュール部品の 250℃でのコンター図

また、改良型一次モジュール基板では導体層の厚みを 300μm から 150μm にしたことによりメッキ表面に改善が見られた。図Ⅲ.2.5.3-31 に導体層 300μm（零次



図Ⅲ.2.5.3-31 導体層 300μm と 150μm におけるサイクル数と表面 Ra の関係

イクル数とメッキ表面の Ra の関係を示した。測定は接触式の表面粗さ計を用いて実施した。いずれもサイクル数の増加と共に Ra が増加したが、銅厚 150μm のサンプルは銅厚 300μm のサンプルより低い値を示し、サイクル数が増加するに従いその差は大きくなった。導体層の厚みを薄くすることにより、メッキ表面の凹凸を低減できることが分かった。

モジュール組立工程において、放熱基板、配線基板、ヒートシンク材の熱膨張係数の差による反りが問題となり、各材料での熱膨張係数評価を実施した。メタライズ放熱基板では銅厚 150μm および 300μm のサンプルをいずれも表裏同一の回路

構造で作製し、それぞれデジタル画像相関法により評価を実施した。測定結果を表Ⅲ.2.5.3-6に示す。

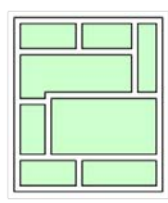
表Ⅲ.2.5.3-6 メタライズ放熱基板の熱膨張係数 (単位: ppm/K)

	-40℃～20℃	20℃～100℃	20℃～150℃	20℃～250℃
窒化ケイ素基板	—	—	—	3.2 (3.0～3.4)
放熱基板 (銅厚: 150μm)	3.5 (2.5～4.3)	3.9 (3.4～4.4)	3.6 (3.4～3.8)	3.3 (3.2～3.5)
放熱基板 (銅厚: 300μm)	—	—	—	5.7 (5.5～5.9)

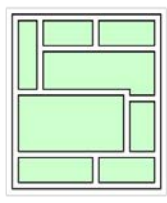
銅厚 150μm のメタライズ基板の熱膨張係数は各温度域で 3.5 ppm/K 程度であり、導体層を張り合わせる前の窒化ケイ素セラミックス基板と近い値を示すことが分かった。また、いずれの放熱基板も複合則から求められる熱膨張係数よりも小さい値を示すことが分かった。

二次モジュール部品では、熱伝導率 165W/(m·K)以上、曲げ強度 500 MPa以上、破壊靱性 6 MPa・m^{1/2}以上の窒化ケイ素基板（供給基板サイズ 28×24×0.32t mm）を用いたメタライズ基板において、耐電圧 1200V以上、-40℃～250℃の温度範囲にて冷熱サイクル 1000 回以上を達成することが要求される。基板の反りおよびメッキ表面の凹凸を低減させるため、セラミックス白板を二次レベル素材に変更した以外は図Ⅲ.2.5.3-32 に示す改良型モジュール部品と同構造のメタライズ放熱基板をFUPETへ提出した。

- 構成素材
絶縁基板：窒化ケイ素基板(165W/(m·K))
導体層：無酸素銅150μm
導体層表面：Niメッキ+Auメッキ
- 製造技術
改良型メタライズ技術
- モジュール部品提供
2014年3月14日



(a)回路側

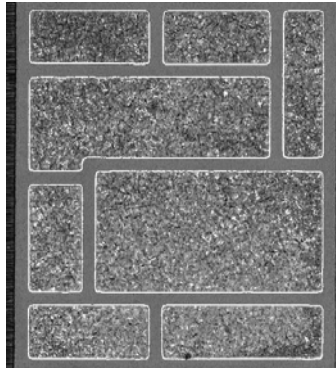


(b)放熱側

放熱メタライズ基板の構造

図Ⅲ.2.5.3-32 二次モジュール部品の構成および簡易図面

二次モジュール部品において、メタライズ基板単体での冷熱サイクル評価を実施し、1000 サイクル経過後に SAT 評価を実施した。図Ⅲ.2.5.3-33 に二次モジュール部品での冷熱サイクル 1000 サイクル後の SAT 画像を示す。SAT 画像からは二次モジュール部品においてもセラミックス基板とメタライズ層の界面に剥離は認められなかった。



図Ⅲ.2.5.3-33 二次モジュール部品の 1000 サイクル後の SAT 画像

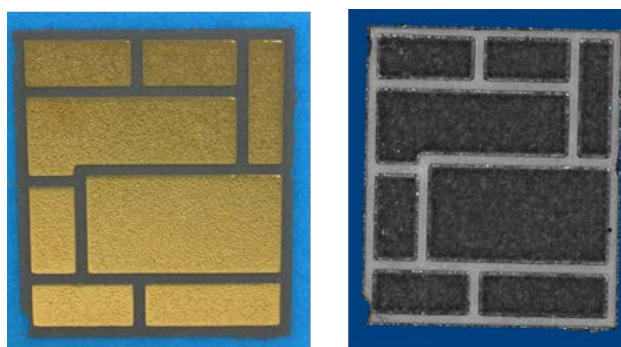
最終モジュール部品では、熱伝導率 $180\text{W}/(\text{m}\cdot\text{K})$ 以上、曲げ強度 600MPa 以上、破壊靱性 $6\text{MPa}\cdot\text{m}^{1/2}$ 以上の窒化ケイ素基板（供給基板サイズ $28\times 24\times 0.32\text{t mm}$ ）を用いたメタライズ基板において、耐電圧 1200V 以上、 $-40^\circ\text{C}\sim 250^\circ\text{C}$ の温度範囲にて冷熱サイクル 1000 回以上を達成することが要求される。最終モジュール部品においても基板の反りおよびメッキ表面の凹凸を低減させるため、窒化ケイ素基板の素材以外は図Ⅲ.2.5.3-34 に示す改良型一次モジュール部品と同構造のメタライズ基板をFUPETへ提出した。

<ul style="list-style-type: none"> ○構成素材 絶縁基板：窒化ケイ素基板($180\text{W}/(\text{m}\cdot\text{K})$) 導体層：無酸素銅$150\mu\text{m}$ 導体層表面：Niメッキ+Auメッキ ○製造技術 改良型メタライズ技術 ○モジュール部品提供 2014年8月6日 	<p>(a)回路側 (b)放熱側</p> <p>放熱メタライズ基板の構造</p>
--	---

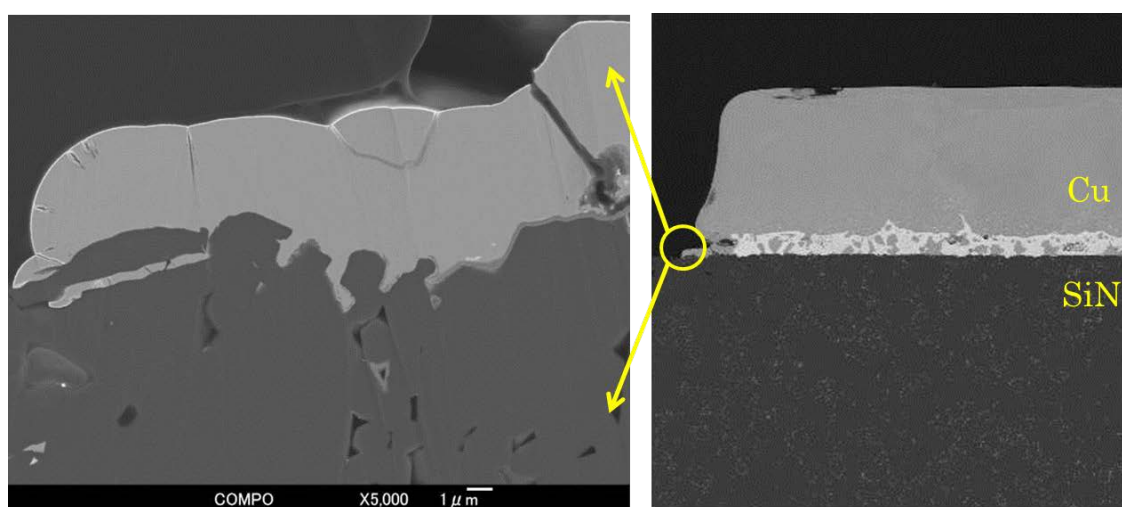
図Ⅲ.2.5.3-34 最終モジュール部品の構成および簡易図面

最終モジュール部品において、メタライズ基板単体での冷熱サイクル評価を実施し、1000 サイクル経過後に SAT 評価を実施した。図Ⅲ.2.5.3-35 に最終モジュール部品での冷熱サイクル 1000 サイクル後の SAT 画像を示す。図中左下の基板欠けはハンドリングによるものであり、それ以外の箇所では最終モジュール部品においてもセラミックス基板とメタライズ層の界面に剥離は認められなかった。

また、最終モジュール部品においてセラミックス基板とメタライズ層の端部において、SEM による断面の微構造観察を実施した。その結果を図Ⅲ.2.5.3-36 に示す。断面観察結果からも界面剥離は観察されず、最終モジュール基板においても最終要求特性である温度条件 $-40^\circ\text{C}\sim 250^\circ\text{C}$ での冷熱サイクル 1000 サイクルを達成したことを確認した。



図Ⅲ.2.5.3-35 最終モジュール部品の 1000 サイクル後の概観写真(左) 及び SAT 画像(右)



図Ⅲ.2.5.3-36 最終モジュール部品の断面 SEM 観察

表Ⅲ.2.5.3-7 に最終モジュール部品での目標達成状況を示す。耐電圧および冷熱サイクルにおいて目標値をクリアし、FUPET への各モジュール部品の提出を全て完了した。

表Ⅲ.2.5.3-7 最終モジュール部品の最終目標達成状況

要求特性	最終部品特性
耐電圧 1,200V (セラミックス厚 0.32mm)	3,600V 耐圧試験クリア 達成を確認
冷熱サイクル 1000 サイクル (-40℃~250℃)	SAT および断面観察から 達成を確認

2) 高熱伝導窒化ケイ素出発原料

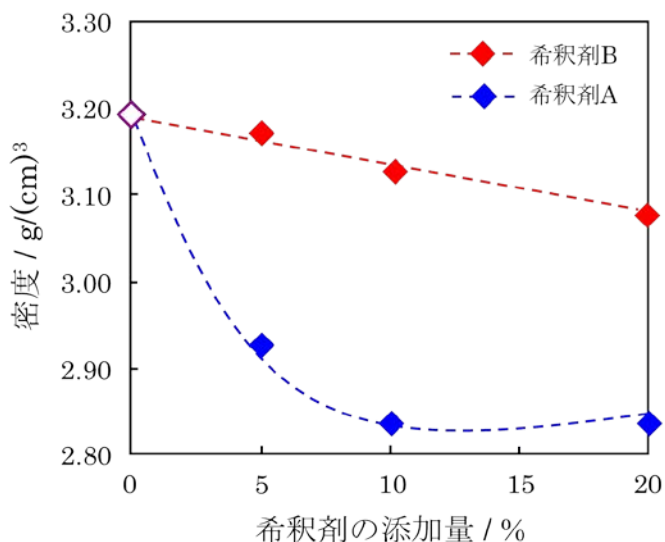
その他の開発事項として、高熱伝導窒化ケイ素基板の手法である反応焼結・ポスト焼結法における Si の窒化反応熱を制御することを目的に、出発原料である Si 粉末に特性の異なる窒化ケイ素粉末を添加し得られた焼結体の特性評価を行った。ケイ素粉末にその窒化物である窒化ケイ素粉末を添加することで、系全体の反応熱を

低下させることができる。表Ⅲ.2.5.3-8 に使用した Si 原料および添加剤として用いた窒化ケイ素基板粉末の特性を示す。

表Ⅲ.2.5.3-8 使用した原料粉末特性

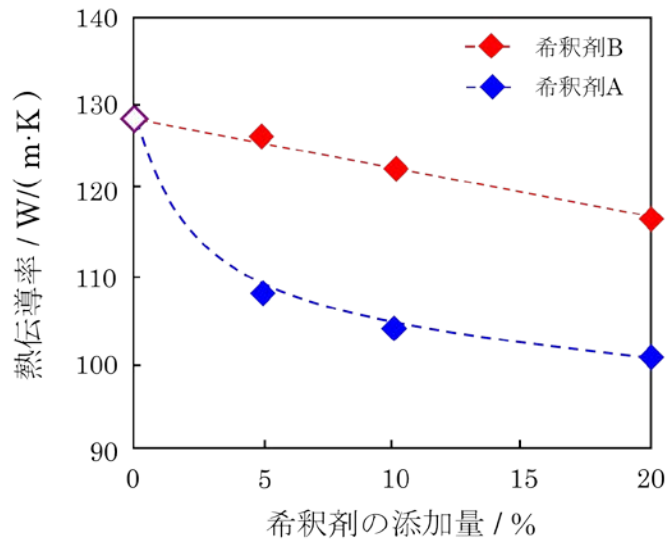
	Si 原料	添加剤 A	添加剤 B
粒径 (μm)	8.5	0.6	1.2
不純物酸素量 (mass%)	0.3	1.1	1.9
α 率 (%)		99	40

出発物質である Si 粉末に対して焼結助剤として酸化マグネシウムおよび酸化イットリウムを所定量加え、特性の異なる窒化ケイ素粉末を任意の配合で添加し混合を行った。得られた混合粉末を板状に金型成形し、CIP 処理を行った後、窒素中 1400℃、保持時間 4 時間で反応焼結を行った。得られた反応焼結体を窒素中 1900℃、保持時間 6 時間でポスト焼結を行うことで窒化ケイ素セラミックスを得た。



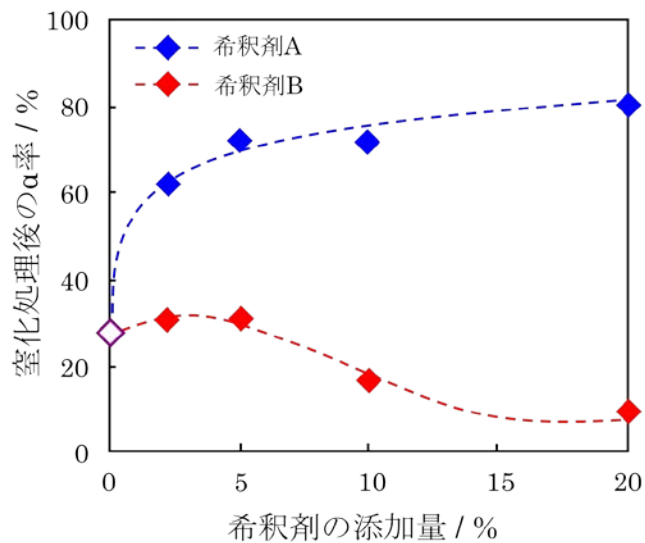
図Ⅲ.2.5.3-37 窒化ケイ素セラミックスの密度と希釈剤の添加量の関係

図Ⅲ.2.5.3-37 に 1900℃の焼結により得られた窒化ケイ素セラミックスの密度と希釈剤である窒化ケイ素の添加量との関係を示す。焼結体の密度は希釈剤の種類に大きく依存し、希釈剤 B を加えたサンプルは希釈剤 A を加えたサンプルより高い焼結体密度を有し、無添加のものと同等の値を示した。



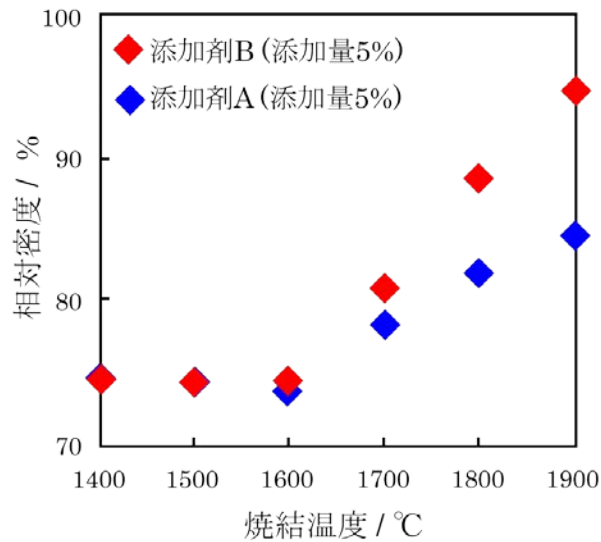
図Ⅲ.2.5.3-38 窒化ケイ素セラミックスの熱伝導率と希釈剤の添加量の関係

図Ⅲ.2.5.3-38 に 1900°Cのポスト焼結により得られた窒化ケイ素セラミックスの熱伝導率と窒化ケイ素の添加量との関係を示す。密度と同様に希釈剤も種類に大きく依存した。即ち、希釈剤 A を加えた試料は添加量とともに熱伝導率は急激に低下するが、希釈剤 B を加えた試料は大きな熱伝導率の低下は認められなかった。



図Ⅲ.2.5.3-39 窒化処理後のα率と希釈剤の添加量の関係

図Ⅲ.2.5.3-39 に 1400°Cにて窒化処理した後の窒化体ペレットにて XRD 評価を行った結果を示す。窒化処理後のα率は添加剤窒化ケイ素粉末のα率に依存し、α率の低い希釈剤 B を添加すると低くなり、α率の高い希釈剤 A を添加すると高くなった。



図Ⅲ.2.5.3-40 希釈剤 A および B の添加量 5%における焼結挙動の比較

図Ⅲ.2.5.3-40 に希釈剤 A および B の添加量 5%における焼結挙動の比較を示す。この結果から、希釈剤 A では 1600°Cを過ぎたあたりから緻密化阻害が起こっていることがわかる。これは、希釈剤 A を添加することで前述通りの窒化処理時の α 率が高くなり、その後のポスト焼結過程において針状の β 相窒化ケイ素粒子が成長し、立体障害により緻密化阻害を引き起こされたものと考えられる。

以上のことから、反応焼結・ポスト焼結法の窒化反応熱を制御する窒化ケイ素粉末として α 率の低い原料を用いることが重要であり、その結果無添加と同等の密度および熱伝導率を有する窒化ケイ素が得られることが分かった。

(4) ペースト印刷メタライズ技術 (FCRA 集中研 (中部))

既存の窒化ケイ素基板に対して、金属 (銅) 粉末をペースト化した銅ペーストを印刷焼成してメタライズする技術を開発した。主な特性目標としては、銅層の電気抵抗率を $10 \mu \Omega \text{ cm}$ 以下とし、冷熱サイクル試験 ($-40 \sim 250^\circ \text{C}$) 1000 サイクル以上で剥離しないことであり、いずれも達成することができた。以下に詳細を述べる。

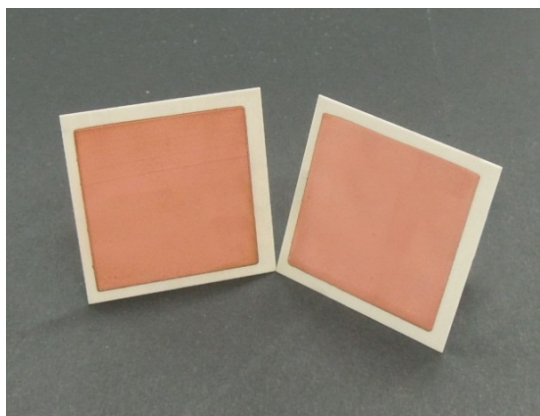
1) 銅ペースト焼結後の評価試験

【サンプル】

35mm 角で厚み 0.32mm の窒化ケイ素基板 (日立金属製) に対して、開発した銅ペーストを、メタルマスクを使って印刷、乾燥、焼成し、 $30 \times 30 \times 0.1 \text{ mm}$ の銅層を形成した。サンプルリストを表Ⅲ. 2. 5. 3-9 に示す。ここでフィラーAについては、銅層を両面形成したサンプルも作成している (品種: A30-1 (D)、A30-2 (D))。そして、これらのサンプルのうち、A30-1 に準じたサンプル写真を図Ⅲ. 2. 5. 3-41 に示す。なお、冷熱サイクル試験を行う場合には、銅層の表面に酸化防止用のニッケル金めっきを行った。ニッケルめっき厚みは $5 \mu \text{ m}$ 、金めっき厚みは $0.3 \mu \text{ m}$ としている。

表Ⅲ. 2. 5. 3-9 冷熱サイクル試験サンプル

品種	サイズ	フィラー種	銅層	電気抵抗率	銅層熱膨張率
				($\mu \Omega \text{ cm}$)	($\text{ppm}/^\circ \text{C}$)
A30-1	【窒化ケイ素基板】 $35 \times 35 \times 0.32 \text{ mm}$	フィラーA	片面	9	11.2
A30-2					
A30-3					
B30-1		フィラーA	片面	15	9.6
B30-2					
B30-3					
C30-1	【銅層】 $30 \times 30 \times 0.1 \text{ mm}$	フィラーB	片面	5	11.2
C30-2					
A30-1(D)		フィラーA	両面	9	11.2
A30-2(D)					



図Ⅲ. 2. 5. 3-41 冷熱サイクルサンプル写真 (ニッケル金めっき前)

【冷熱サイクル試験】

本プロジェクトで導入した「冷熱サイクル試験装置」を用いて、これらの試料について冷熱サイクル試験を実施した。試験は、「-40℃で 18 分保持」⇔「250℃で 18 分保持」を交互に繰り返した。1000 サイクル後に銅層が剥離を起こしていないかを手で押して確認した。その結果、すべてのサンプルで銅層の剥離がないことを確認できた。その後 3000 サイクルまで試験したが、すべての銅層で剥離を起こさなかった。(表Ⅲ. 2. 5. 3-10)

表Ⅲ. 2. 5. 3-10 冷熱サイクル試験結果

品種	サイズ	銅層	電気抵抗率	銅層熱膨張率	冷熱サイクル試験結果
			($\mu\Omega\text{cm}$)	(ppm/°C)	
A30-1	【窒化ケイ素基板】 35×35×0.32mm 【銅層】 30×30×0.1mm	片面	9	11.2	3000サイクル 剥離なし
A30-2					
A30-3					
B30-1		片面	15	9.6	
B30-2					
B30-3					
C30-1		片面	5	11.2	
C30-2					
A30-1(D)		両面	9	11.2	
A30-2(D)					

2) 銅ペースト焼結後の評価試験 (FUPETと共同実施)

【サンプル】

FUPET (実装基板グループ) の協力を得て、さらに詳細な評価を進めた。18×20×0.32mm の窒化ケイ素基板 (日立金属製) 上にFUPET指定パターンの銅層 (厚み 0.15mm・両面) を形成した。ここでフィラー種としては、両面で銅層を形成して耐冷熱サイクル試験を行った実績のあるフィラーAとした。銅層形成の後、酸化防止用のニッケル金めっきを行った。

表Ⅲ. 2. 5. 3-11 FUPET向けサンプル

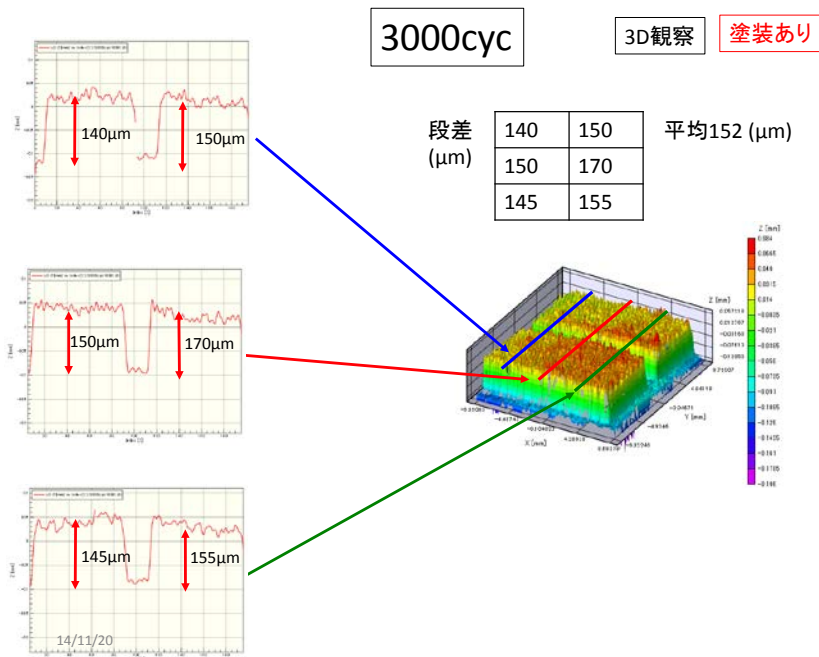
サイズ	フィラー種	銅層	電気抵抗率	銅層の熱膨張率
			($\mu\Omega\text{cm}$)	(ppm/°C)
【窒化ケイ素基板】 18×20×0.32mm 【銅層】 8.5×17×0.15mm 2か所×両面	フィラーA	両面	9	11.2



図Ⅲ. 2. 5. 3-42 FUPET向けサンプル写真
(ニッケル金めつき済み)

【評価試験1：冷熱サイクル試験】

−40℃・18分、250℃・18分を交互に繰り返す冷熱サイクル試験をおこなった。そして各サイクル後に銅層が剥離を起こしていないかを手で押して確認した。その結果、いずれも銅層の剥離がないことを確認できた。また 3000 サイクル後の寸法測定を行い、銅層の浮き上がりが無いことも確認した。(図Ⅲ. 2. 5. 3-43、表Ⅲ. 2. 5. 3-12)



図Ⅲ. 2. 5. 3-43 3000サイクル後の表面形状測定結果 (FUPET評価)

表Ⅲ.2.5.3-12 F U P E Tでの冷熱サイクル試験結果

サイズ	銅層	電気抵抗率	銅層の熱膨張率	冷熱サイクル 試験結果
		($\mu\Omega\text{cm}$)	($\text{ppm}/^\circ\text{C}$)	
【窒化ケイ素基板】 18×20×0.32mm 【銅層】 8.5×17×0.15mm 2か所×両面	両面	9	11.2	3000サイクル 剥離なし

【評価試験2：接合強度試験】

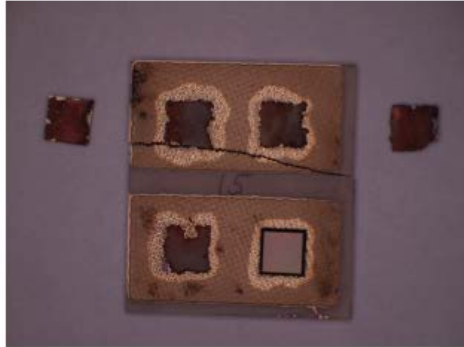
銅層表面に Au-Ge 系ロウ材を用いて SBD チップ（サイズ 3.8mm 角）を接合し、シェア強度試験をおこなった。比較用基板は日立金属製のメタライズ基板である。その結果を表Ⅲ.2.5.3-13 に示す。接合強度は約 50MPa であり、比較用基板よりは小さいとはいえ、かなり大きい値を示した。また、シェア強度試験後のサンプルの観察画像を図Ⅲ.2.5.3-44 に示す。破壊モードとしては、銅とセラミック基板の接合界面ではなく銅層そのものが破断している。このことから、本試験では、銅層そのものの強度を評価していると考えられる。

表Ⅲ.2.5.3-13 シェア接合強度試験結果（F U P E T評価）

	サンプル番号	印加力(kgf)	シェア強度(MPa)
ノリタケ殿基板	①	70.32	47.76
	②	75.12	51.02
	③	75.16	51.04
	平均	73.53	49.94
比較用基板	④	125.69	85.36
	⑤	161.21	109.48
	⑥	121.48	82.50
	平均	136.13	92.45

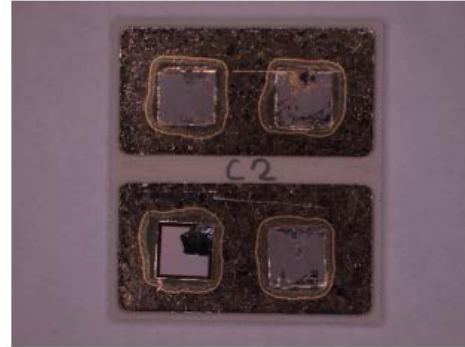
シエアテスト後の観察画像

ノリタケ殿基板



- Cu配線にチップほどの大きさの穴があいている
- シエア後のチップ裏面にCuが付着している

比較用基板



- 基板のきれいに接合材料(AuGe)が残っている



Cu配線

チップ／接合材界面

図Ⅲ. 2. 5. 3-44 シエア接合強度試験後の観察画像

(5) 微小域構造解析 (FCRA 集中研熱田分室)

SiCパワーモジュールの放熱基板として用いられる Si_3N_4 焼結体には優れた熱伝導特性が要求される。そこで、更なる高熱伝導率化を目指すためには、熱の伝搬を阻害する要因を明らかにし、より優れた材料の開発を推進する必要がある。熱田分室の役割としては、種々の電子顕微鏡(走査電子顕微鏡; SEM, 透過電子顕微鏡; TEM, 走査透過電子顕微鏡; STEM)法およびそれに付随した分光(エネルギー分散型X線分光; EDS, 電子エネルギー損失分光; EELS)法を用いて、 Si_3N_4 焼結体の高熱伝導化と密接な関係にある粒内および粒界相の構造解析や組成分析を行い、 Si_3N_4 素材の高熱伝導化につながる有用な知見を製造プロセスにフィードバックすることを目的に研究を行った。具体的には、高分解能TEM法を用いて Si_3N_4 焼結体の粒界相厚さを明らかにし、熱伝導率の異なる3種類の Si_3N_4 焼結体について、その熱伝導率の差を生じる主要な要因を解明するために、SEM-EDS法を用いて Si_3N_4 粒内および粒界三重点の組成分析を行った。また、STEM-EELS法を用いて Si_3N_4 粒内、粒界三重点および二粒子境界からのスペクトルを収集し、熱伝導率の異なる試料間や同一試料内の分析視野間における化学結合状態の違いについて比較解析を行った。

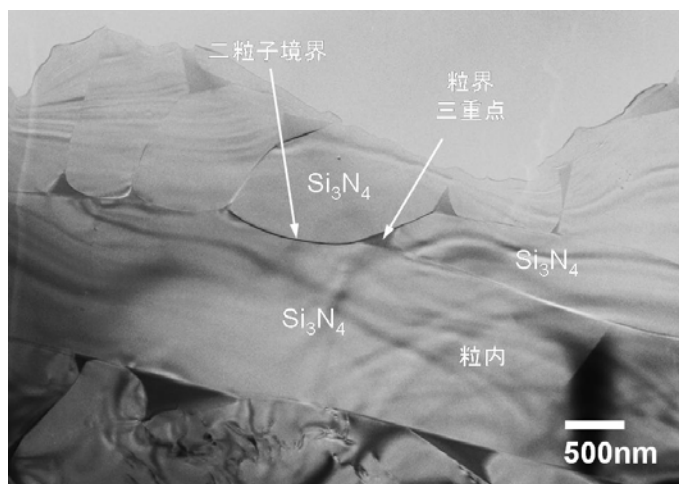
本研究に用いた試料は、表Ⅲ.2.5.3-14 に示すように、焼結助剤の添加量(2mol% Y_2O_3 , 5mol% MgO)と焼成温度(1,900°C)を一定にし、原料粉末、焼成方法、焼成時間、アニールの有無を変えた熱伝導率の異なる3種類の Si_3N_4 焼結体である。ガス圧焼結に使用した Si_3N_4 原料粉末は、宇部製のE10グレードであり、1.2mass%の不純物酸素が含まれている。一方、ポスト反応焼結に用いた原料は、高純度化学製のSi粉末であり、 Si_3N_4 換算の不純物酸素は0.27mass%である。焼成時間は、S5およびS12が24時間、S29が60時間であり、S29についてはその後アニール処理も行っている。X線回折の結果からは、3試料全てに β - Si_3N_4 とメリライト($\text{Y}_2\text{Si}_3\text{O}_3\text{N}_4$)相の存在が確認されている。S29、S5およびS12の熱伝導率は、それぞれ177W/(m·K)、133W/(m·K)および103W/(m·K)である。また、EELSスペクトルの比較解析にはメリライト焼結体をリファレンスとして用いた。SEM観察試料は、焼結体の表面を機械研磨により鏡面仕上げした後、導電性を付与するために厚さ1nmのCスパッタを施した。TEMおよびSTEM観察試料は、機械研磨によって厚さ約50 μm まで調製した後、ディンプリングにより最薄部を約15 μm まで薄片化し、Arイオンシニングにより薄膜試料を作製した。なお、TEMおよびSTEM観察試料についても導電性を付与するために厚さ1nmのCスパッタを施した。SEM観察には日立ハイテクノロジーズ製の電界放射型走査電子顕微鏡SU8000を用い、SEM-EDS分析にはBruker製のエネルギー分散型X線分光装置QUANTAXを使用した。またTEM観察にはJEOL製の透過電子顕微鏡JEM-2010DMを用い、STEM観察にはTopcon製の電界放射型透過電子顕微鏡EM-002BFを使用した。STEM-EDS分析にはThermo

Scientific製のエネルギー分散型X線分光装置NSSを用い、STEM-EELS分析にはGatan製の電子エネルギー損失分光装置Enfinaを使用した。

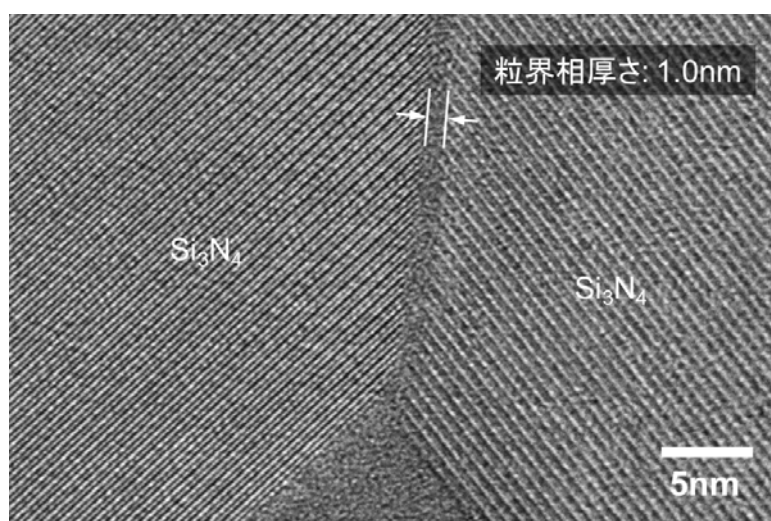
表III. 2. 5. 3-14 分析対象試料の詳細

試料 (Sample No.)	製法	原料組成	焼結条件	熱伝導率 (W/(m·K))
窒化珪素 (S12)	ガス圧 焼結法	Si_3N_4+ (2mol% Y_2O_3 +5mol%MgO)	1900°C, 24h	103
窒化珪素 (S5)	ポスト反 応焼結法	$\text{Si}+(2\text{mol}\%\text{Y}_2\text{O}_3+5\text{mol}\%\text{MgO})$	1900°C, 24h	133
窒化珪素 (S29)	ポスト反 応焼結法	$\text{Si}+(2\text{mol}\%\text{Y}_2\text{O}_3+5\text{mol}\%\text{MgO})$	1900°C, 60h +annealing	177
メリライト	-	$\text{Y}_2\text{Si}_3\text{O}_3\text{N}_4$	-	-

Si_3N_4 焼結体中の熱の伝搬を妨げる要因としては、① Si_3N_4 粒内の不純物酸素、②二粒子境界や③粒界三重点における構造や化学結合状態の変化などが考えられる。そこで、まず初めに Si_3N_4 焼結体の粒界相の有無を確認するためにTEM観察を行った。図III.2.5.3-45 にポスト反応焼結 Si_3N_4 (S5)の低倍明視野像を示す。S5は μm オーダーの粒子によって構成される多結晶体であり、その三重点には粒界相の存在が確認できる。また、二粒子境界の高分解能観察を行うと、図III.2.5.3-46 に示すように厚さ1.0~1.3nmの粒界相が形成されていることが分かる。このことから、先に述べた熱伝導を妨げる要因として上述の全ての可能性を考慮する必要がある。そこで、次に Si_3N_4 粒内および粒界三重点における元素組成に着目し、SEM-EDSを用いて同一試料内における分析視野毎の組成変化や、異なる試料間における元素組成の違いについて比較を行った。



図III. 2. 5. 3-45 ポスト反応焼結 Si_3N_4 (Sample No. S5)の低倍明視野像



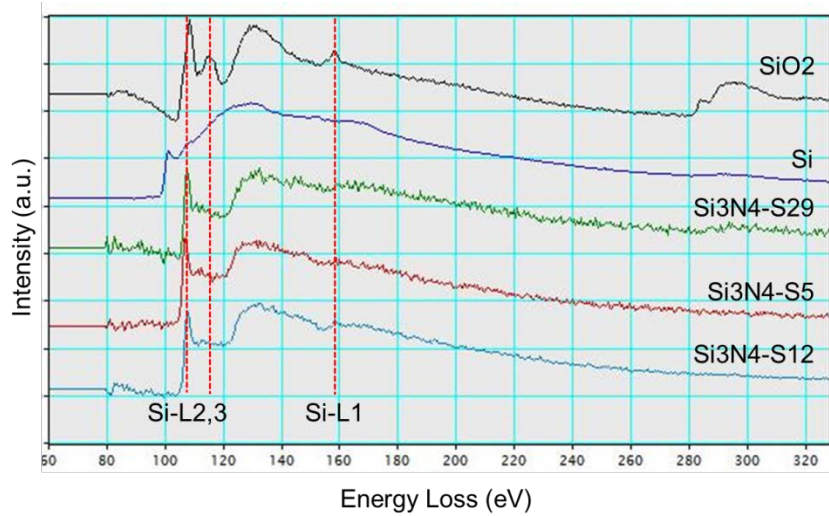
図Ⅲ. 2. 5. 3-46 反応焼結 Si_3N_4 (Sample No. S5) 二粒子境界の高分解能透過電子顕微鏡像

表Ⅲ. 2. 5. 3-15 は、熱伝導率の異なる 3 種類の Si_3N_4 焼結体の粒内および粒界三重点における元素組成について示したものである。定量分析には、バルク試料に対して一般的によく用いられるZAF補正法を適用した。不純物を含まない Si_3N_4 粒内におけるN/Si比は 1.33 であり、3 試料とも同一試料内の異なる分析視野間においてほぼ一定の組成比を示している。また、粒内の酸素濃度についても、EDSの検出限界(すなわちノイズレベル)に相当する値を示しており、分析視野による組成変動や試料間の組成のばらつきなどはほとんど見られなかった。一方、粒界三重点の元素組成には視野毎のばらつきが現れている。X線回折において確認されているメリライト相が粒界三重点に形成されていると仮定した場合、その領域のN/Si比およびO/N比はそれぞれ 1.33 および 0.75 となる。分析視野の幾つかはその組成比に近い値を示していることから、三重点によってはメリライト相が形成されている可能性が示唆される。また、焼結助剤として添加した 2mol%の Y_2O_3 および 5mol%のMgOは、粒内にはほとんど存在しないことから粒界相に押し出され濃化すると考えられるが、どの粒界三重点においてもMg濃度があまり高くないことから焼成の際に大部分が系外に放出されると考えられる。

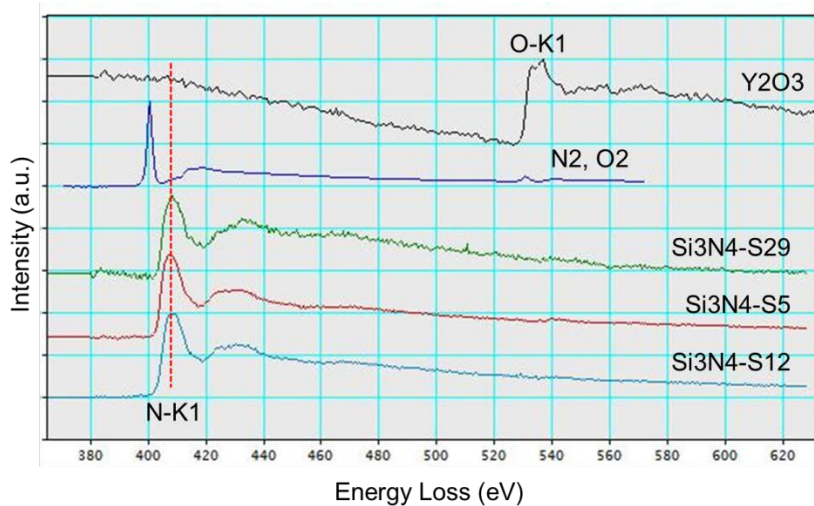
表Ⅲ. 2. 5. 3-15 各試料の粒内および粒界三重点における SEM-EDS 定量分析値

試料	分析領域	定量分析値(atom%)						N/Si比	O/N比	
		Si	N	Y	Mg	O	Total			
S12	粒内-1	45.82	53.35	0.15	0.10	0.57	99.99	1.16	0.01	Si ₃ N ₄ 相 Si: 42.86at% N: 57.14at% N/Si比: 1.33 O/N比: 0.00
	粒内-2	45.93	53.07	0.13	0.05	0.81	99.99	1.16	0.02	
	粒内-3	45.17	53.85	0.13	0.08	0.77	100.00	1.19	0.01	
	三重点-1	32.10	32.23	7.03	3.80	24.85	100.01	1.00	0.77	
	三重点-2	42.24	32.67	14.69	0.03	10.38	100.01	0.77	0.32	
	三重点-3	52.96	27.57	16.66	0.45	2.37	100.01	0.52	0.09	
S5	粒内-1	44.75	54.68	0.11	0.00	0.45	99.99	1.22	0.01	Y ₂ SiO ₃ N ₄ 相 Y: 16.67at% Si: 25.00at% O: 25.00at% N: 33.33at% N/Si比: 1.33 O/N比: 0.75
	粒内-2	44.57	54.66	0.13	0.06	0.57	99.99	1.23	0.01	
	粒内-3	44.76	54.58	0.07	0.02	0.57	100.00	1.22	0.01	
	三重点-1	30.07	34.73	7.11	2.24	25.86	100.01	1.15	0.74	
	三重点-2	32.94	31.72	6.95	2.07	26.32	100.00	0.96	0.83	
	三重点-3	31.43	36.16	6.32	2.14	23.96	100.01	1.15	0.66	
S29	粒内-1	44.45	54.71	0.14	0.06	0.64	100.00	1.23	0.01	
	粒内-2	44.72	54.43	0.15	0.03	0.67	100.00	1.22	0.01	
	粒内-3	44.97	54.49	0.13	0.01	0.41	100.01	1.21	0.01	
	三重点-1	30.20	35.82	8.00	1.21	24.77	100.00	1.19	0.69	
	三重点-2	34.84	46.10	5.89	0.61	12.56	100.00	1.32	0.27	
	三重点-3	30.55	29.95	8.41	1.75	29.34	100.00	0.98	0.98	

前述の結果より、Si₃N₄粒内の酸素量はSEM-EDSの検出限界以下であるため、その絶対値を熱伝導率の異なる試料間あるいは同一試料内の分析視野間で比較することは不可能であるが、分析視野毎の酸素濃度の増減がほとんど見られないことから、SEM-EDSの検出感度の範囲においては0原子や他の不純物が局在化しない均一な組成であることが分かる。一方、粒界三重点には助剤成分が濃化しており、その組成比からメリライト相の存在が示唆される。そこで、次に熱伝導率の異なる3種類のSi₃N₄について粒内、粒界三重点および二粒子境界のSTEM-EELS分析を行い、そのスペクトル形状について比較を行った。また、リファレンスとなるメリライト多結晶体のEELSスペクトルも収集し、そのスペクトル形状も併せて比較を行った。図Ⅲ. 2. 5. 3-47は、3種類のSi₃N₄焼結体の粒内から取得したエネルギーロス80~320eVの範囲のEELSスペクトルである。また、参考のため金属SiおよびSiO₂のEELSスペクトルも併記する。Si₃N₄焼結体の粒内すなわち個々の単結晶粒子から得られるEELSスペクトルにはSi-L1端およびSi-L2端は観測されないが、SiO₂のEELSスペクトルにはそれが明瞭に現れている。また、金属SiのEELSスペクトルについてもSi-L3端のピークシフトと明らかな形状の違いが認められる。しかしながら、熱伝導率の異なる試料間における粒内のEELSスペクトルにはほとんど変化が認められない。この特徴は、図Ⅲ. 2. 5. 3-48に示した粒内から取得したエネルギーロス380~620eVの範囲のEELSスペクトルにも現れている。Si₃N₄粒内から得たEELSスペクトルのN-K1端のピーク位置およびスペクトル形状は、N₂ガスから取得したスペクトルのそれとは明らかに異なっていることが分かる。しかしながら、熱伝導率の異なる試料間のピーク形状にほとんど差が見られない点は前述のSi-L端と同様である。



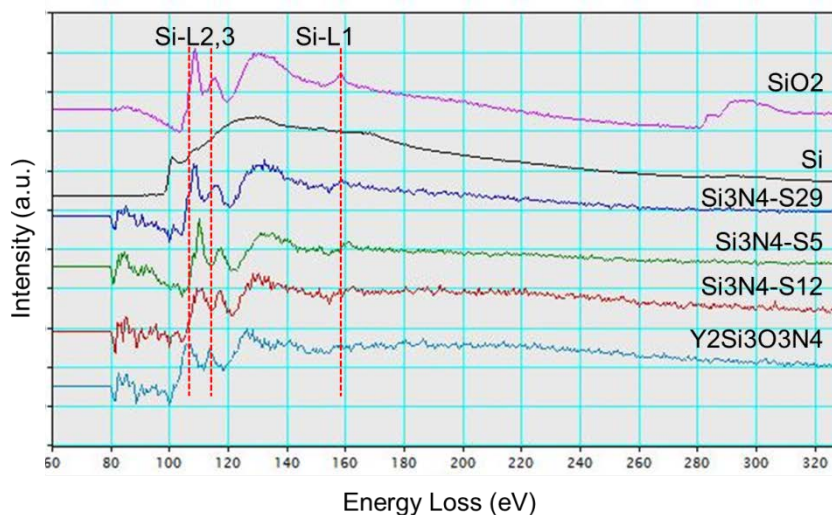
図Ⅲ. 2. 5. 3-47 Si_3N_4 焼結体の粒内から得たSTEM-EELSスペクトル
エネルギーロス: 80~320eV



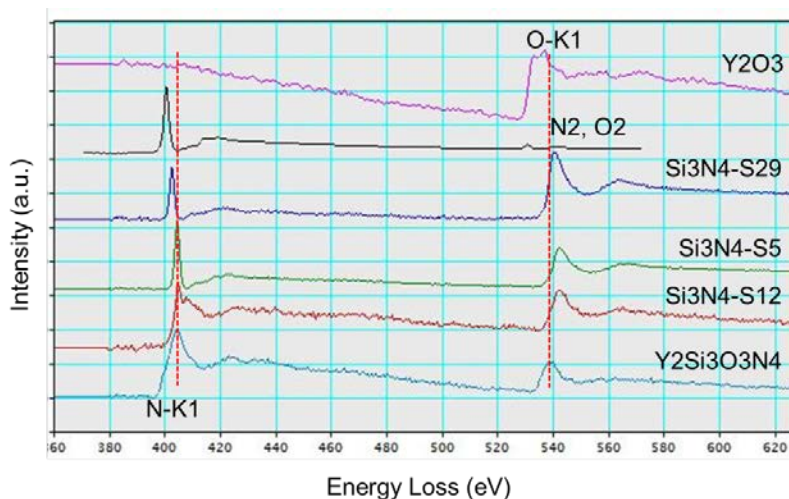
図Ⅲ. 2. 5. 3-48 Si_3N_4 焼結体の粒内から得たSTEM-EELSスペクトル
エネルギーロス: 380~620eV

次に、熱伝導率の異なる 3 種類の Si_3N_4 焼結体の粒界三重点についてSTEM-EELS解析を行った。図Ⅲ. 2. 5. 3-49 は、エネルギーロス 80~320eVの範囲から取得したEELSスペクトルである。 Si_3N_4 の粒界三重点では、Si-L2,3 端は明瞭に観測されており、Si-L1 端についても若干のピークが認められる。この特徴は、 SiO_2 およびメリライトどちらのEELSスペクトルとも酷似しており、Si-L端のスペクトル形状からどちらの構造に近いのかを判定するのは難しい。そのため、図Ⅲ. 2. 5. 3-50 に示したエネルギーロス 380~620eVの範囲から取得した粒界三重点のEELSスペクトルについても併せて比較を行った。 Si_3N_4 の粒界三重点から取得したN-K1 端はシャープな形状を示すが、メリライトのそれは半値幅の広い比較的ブロードなピーク形状であることから異なる特徴を有していることが分かる。 Si_3N_4 焼結体のXRD測定からメリライト相の形成

が確認されており、SEM-EDSからもメリライト相の組成比に近い粒界三重点が存在することが確認されているが、EELSスペクトルではメリライト相の化学結合状態とは異なる特徴を示すことから、異なる結晶構造を有しているかバルクのメリライト結晶とは異なる特殊な化学結合状態が形成されている可能性が考えられる。



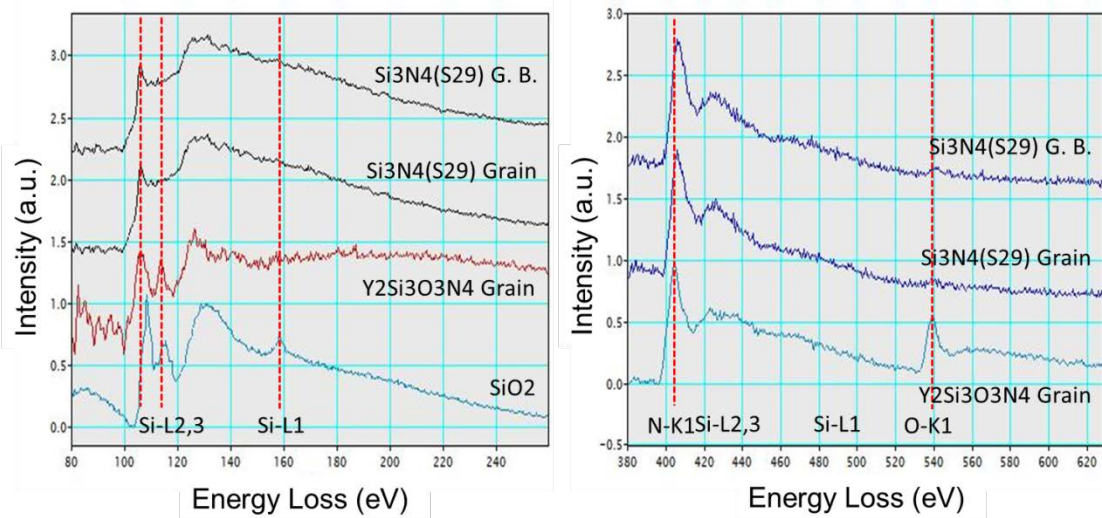
図Ⅲ. 2. 5. 3-49 Si_3N_4 焼結体の粒界三重点から得たSTEM-EELSスペクトル
エネルギーロス: 80~320eV



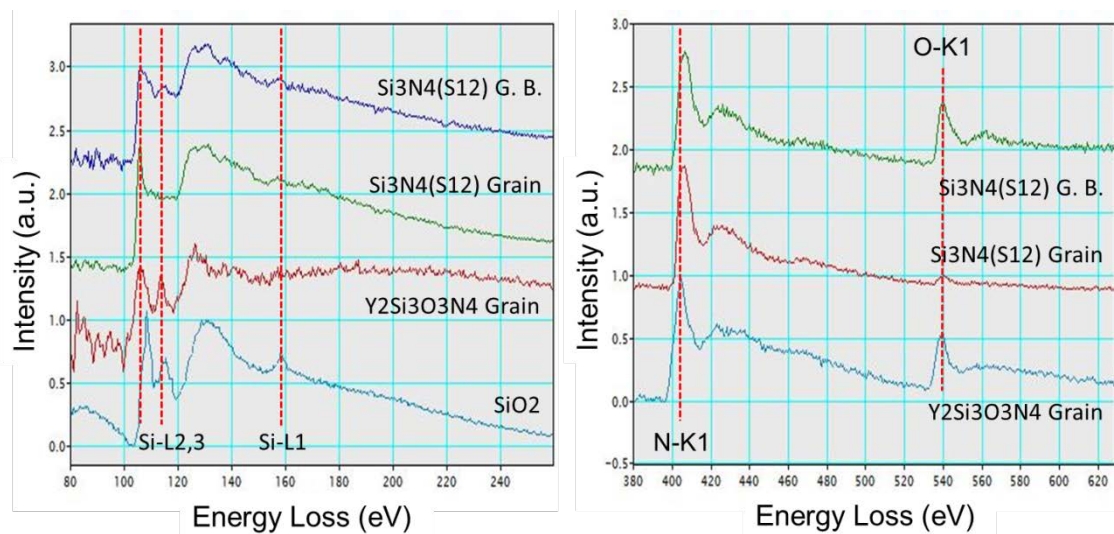
図Ⅲ. 2. 5. 3-50 Si_3N_4 焼結体の粒界三重点から得たSTEM-EELSスペクトル
エネルギーロス: 380~620eV

最後に、 Si_3N_4 焼結体の二粒子境界周辺から取得したEELSスペクトルの比較を行った。図Ⅲ. 2. 5. 3-51 および図Ⅲ. 2. 5. 3-52 は、それぞれポスト反応焼結 Si_3N_4 (Sample No. 29) およびガス圧焼結 Si_3N_4 (Sample No. 12) の二粒子境界周辺から取得したSTEM-EELSスペクトルである。なお、二粒子境界のEELSスペクトルは、高倍率でのSTEM観察により粒界位置を確認しながら取得したスペクトルであるが、粒界幅が約 1nmと非

常に狭いため隣接する Si_3N_4 粒子の影響を含んでいる可能性がある。S12、S29 共に粒内から得たSi-L端およびN-K端のスペクトル形状は、前述の粒内のスペクトル(図Ⅲ.2.5.3-47 および図Ⅲ.2.5.3-48)と対応する。また、S12 の二粒子境界から得たEELSスペクトルに観測されるSi-L2 端のピークは、前述の粒内三重重点のスペクトル(図Ⅲ.2.5.3-49)と対応する。しかし、S29 の二粒子境界から得たSi-L2 端のピークが消失している点や、S12 およびS29 の二粒子境界から得たN-K1 端の半値幅がブロードになっている点は、粒内三重重点のスペクトル形状と異なっている。これらが熱伝導率の異なる試料間に見られる二粒子境界の優位な特徴であるのかについては、より詳細な解析が必要である。



図Ⅲ.2.5.3-51 ポスト反応焼結 Si_3N_4 (Sample No. S29)の二粒子境界周辺のSTEM-EELS スペクトル



図Ⅲ.2.5.3-52 ガス圧焼結 Si_3N_4 (Sample No. S12)の二粒子境界周辺のSTEM-EELS スペクトル

これまでの解析結果を整理すると、熱伝導率の異なる 3 種類の Si_3N_4 焼結体の粒内に対して行ったSEM-EDS定量分析からは、熱伝導率の異なる試料間、同一試料内の異なる視野間ともに粒内の元素組成にはほとんどばらつきが見られなかった。また、粒内から取得したSTEM-EELSスペクトルのSi-L端よりも高エネルギー損失側に現れるEXELFS(広域電子エネルギー損失微細構造; Si原子の配位構造などを反映)の形状についても熱伝導率の異なる試料間、同一試料内の異なる視野間で違いが認められなかった。 Si_3N_4 粒内に取り込まれる不純物酸素濃度と熱伝導特性との相関についてはまだ不明な部分が多いが、前述の結果より、 Si_3N_4 粒内の不純物酸素がSi原子の配位構造に及ぼす影響は非常に小さいと考えられる。一方、 Si_3N_4 焼結体の粒界三重点に対して行ったSEM-EDS定量分析からは、同一試料内でも分析箇所による元素組成のばらつきが大きく、熱伝導率の異なる試料間での比較は難しい。しかし、一部の粒界三重点においてはメリライト相に近い元素組成を有することから、その存在が示唆される。この点については、粒界三重点および二粒子境界から収集したSTEM-EELSスペクトルより、メリライト相のSi-L端のスペクトルに酷似したピーク形状が確認されているが、 SiO_2 のSi-L端のスペクトル形状とも酷似していることから、粒界相の結晶構造を断定することは難しい。しかしながら、内殻励起損失スペクトルが現れるELNES(損失端近傍構造)のピーク形状やその高エネルギー損失側に現れるEXELFSのスペクトル形状は、粒内のそれとは異なることから、粒界相において化学結合状態が大きく変化することは明らかである。

(5) まとめ

1) 目標の達成度

メタライズ放熱基板に関わる最終目標である「熱伝導率180W/(mK)以上、曲げ強度600MPa以上、破壊靱性 6 MPa・m^{1/2}以上の絶縁素材を用いた、サイズ5000mm²以上、厚み1/80inch (0.32mm) 以下で両面に金属プレートが接合されたメタライズ放熱基板において、耐電圧1200V以上、-40～+250℃の温度範囲での耐ヒートサイクルが1000回以上。」に対して、上述の通り、窒化ケイ素素材、窒化ケイ素薄板及びメタライズ放熱基板を試作し、窒化ケイ素素材では熱伝導率182W/(m・K)、曲げ強度721Pa、破壊靱性11MPa・m^{1/2}を達成した。薄板製造ではシート成型法を用いて基板サイズ5,000mm²、厚さ0.32mmの窒化ケイ素薄板を試作した。両面を銅薄板によりメタライズした基板は、3,600Vの電圧を負荷しても破壊せず、-40～+250℃の温度範囲の冷熱サイクル1,000回においてもセラミックスに亀裂が発生しないことを確認し、目標を達成した。

また、500℃で焼付け可能なペーストメタライズ法を並行して開発し、電気抵抗率5μΩ、-40～+250℃の冷熱サイクル3,000回に耐えることを確認した。

2) 成果の意義

上記目標を達成することは、現状市販品されている窒化アルミ放熱基板と同等の高い熱伝導率と窒化ケイ素放熱基板の機械的強さを、同時に併せ持つメタライズ放熱基板を製造可能であることを示すものである。SiC半導体を高温作動させる場合に放熱基板が経験する温度サイクルに耐え得る高熱伝導な放熱基が実現可能であることは、SiCパワーモジュールにおいてSiCデバイスからの排熱を効率的に行えることを示すものであり、小型で高性能なSiCパワーモジュールの実用化に資するものである。

3) 知的財産の取得

本事業におけるメタライズ放熱基板研究開発において、特許を平成25年度に4件、平成26年度に1件国内出願した。

4) 成果の普及

実用化に向けて、別事業において主に信頼性向上とコスト低減・量産化にそれぞれ着眼した技術開発を継続する。開発される放熱基板は、従来のメタライズ放熱基板と比較して、性能と信頼性が高くなると予想され、他分野における使用も十分に考えることができる。これまでのプロジェクトの外部発表の一覧を下記に表す。

表Ⅲ.2.5.3-16 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (講演・プレス発表等)
	国内	外国	PCT*出願	査読付き	その他	
H24FY	0件	0件	0件	0件	0件	1件
H25FY	4件	0件	0件	1件	0件	7件
H26FY	1件	0件	0件	0件	0件	16件

参考文献

- 1) 野村 武史, 佐藤 茂樹, ニューセラミックス, Vol.11, No.7 (1998)
- 2) 大塚 寛治, 粉体工学会誌, 28, 759-764 (1991)
- 3) G. C. Robinson, Eds. G. Y. Onoda, Jr. and L. L. Hench, 391-407, John Wiley & Sons (1978)
- 4) 山本 登, 和田重孝, セラミックス, 12, 37-42 (1976)
- 5) J. S. Reed, Principles of Ceramics Processing, 355-379, Wiley (1986)

2.5.4 配線基板

パワーモジュールの大電力化、高密度化、さらには SiC 素子の採用による動作温度の高温化（250℃）に伴い、素子と外部電極等を接続する配線は、高い耐熱性、信頼性、電氣的絶縁性を兼ね備えた構造が必要となってきた。

これらの要求に応えるため耐熱性、絶縁性に優れるセラミックス基板に配線回路を内蔵させた新規な配線基板の開発を目指した。本配線基板は、ソース及びドレイン電極等の半導体チップからの引き出しと、外部端子へ接続するための配線を内蔵した、多層回路基板である。片側の主面には SiC パワー素子が実装され、その反対の面にはスナバコンデンサ等の受動部品との取り合い端子を有し、またゲートドライブ回路との電氣的な接続用の配線も内蔵する。SiC パワー素子の主電極に接続される内層配線には大電流が通電されるため、低損失な配線が必要となる。既存のパワー半導体モジュールにおいて、このような構造を持つ配線基板は実用化されていない。同様の機能をもつ集積回路用セラミックスパッケージでは、通電電流は最大で 5A 程度で、使用温度の上限も 125℃レベルである。

以上の観点から本配線基板を実現するための技術課題は以下の通りである。

- ・ 高電圧・高電流（1200V、50A）に対応したセラミックス内部の配線形成技術
- ・ 実装されるパワー素子電極に対する配線の位置精度±20 μm 以下
- ・ 配線基板のモジュール組み込み状態における高温駆動環境における信頼性保証（耐熱 250℃対応）

上記の課題を解決するために、下記の研究開発を実施した。

（1）ビアアレイ配線方式による配線基板開発

本開発項目においては、基板の厚み方向に主として大電流を流す構造を持つ配線基板の開発を実施した。アルミナをセラミック母材としたセラミックシートを作製し、それらにビアホールをパンチングにて形成し、W/Mo 等のアルミナと同時焼成可能な金属ペーストのビアホールへの充填及び、内層配線の印刷を行う。出来上がったシートを積層して、同時焼成を行う事によりセラミック多層基板を作製する。基板内層に形成する配線パターンはゲート電極制御用の弱電系であり、ソース・ドレイン電流が通電される強電系配線は基板上下を貫通するストレートビアにより対応する。基板表裏面には半導体素子や、受動部品の実装のため、Cu 等の厚膜回路パターンを形成する。構造の概略図を図Ⅲ.2.5.4-1(a)に示す。

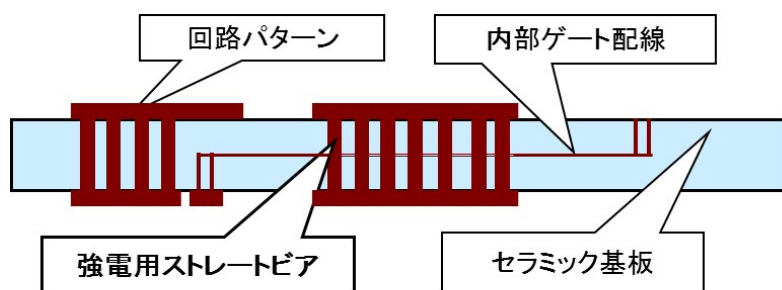
（2）肉厚内層配線方式による配線基板

本開発項目においては、基板の内層面内に主として大電流を流す構造を持つ配線基板の開発を実施した。本基板においては、あらかじめ印刷した Cu 系配線上にセラミックシートを成形する手法を検討した。セラミック母材としては、Cu との同時焼成が可能な低温焼成基板（LTCC：Low temperature co-fired ceramic）を用い

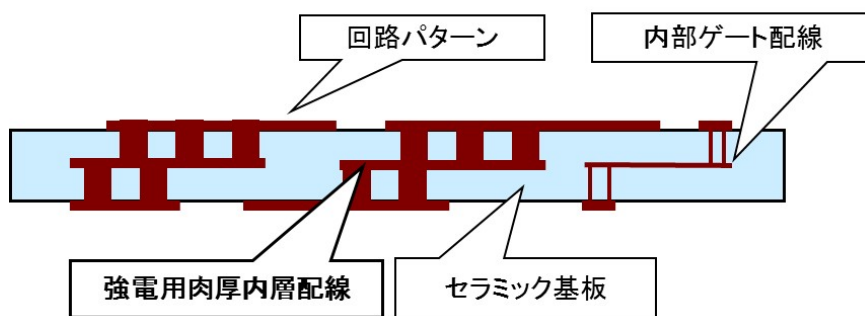
た。基板表面と裏面の回路パターンは、実装側での組み立てを共通化するために基本的には同じ構造とした。肉厚内層配線方式の構造の概略図を図Ⅲ.2.5.4-1(b)に示す。

(3) 開発支援：熱応力解析

配線基板は、熱膨張係数の大きい金属層が熱膨張係数の小さなセラミック層の内部及び表層に複合化された構造を有する。このため、配線基板の製造時、さらには冷熱サイクル時に両者の熱膨張差に起因する大きな応力が生ずる。また、通電時には、導体層の発熱による局所的な熱応力が発生する。部品の構造設計及び使用時の耐ヒートサイクル性、信頼性向上の観点から、熱応力に関する解析が必要不可欠である。本発項目では、セラミック層に接合された導体層の機械的物性を取得するとともに、熱-構造、熱-電気、並びに熱-電気-構造の解析についての手法を検討し、モデル構造体を用いて組み立てた解析手法の妥当性を検証した。



(a)ビアアレイ配線方式



(b)肉厚内層配線方式

図Ⅲ.2.5.4-1 配線基板の構造の概略図

(1) ビアアレイ配線方式 (FCRA 集中研 (中部))

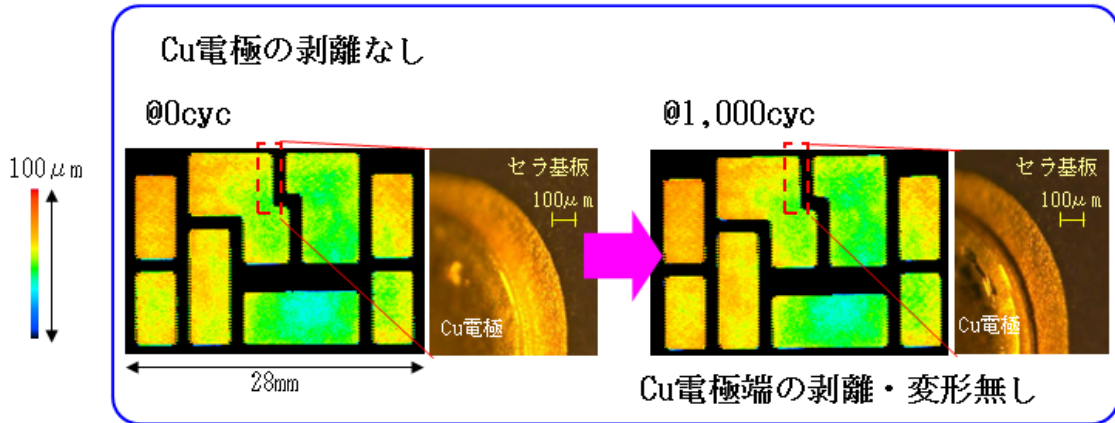
ビアアレイ配線方式において、配線基板内に設けられる電流経路としては、エミッタ、コレクタ、UVWの強電系 3 ラインとゲート制御用の弱電系ラインとなる。配線基板における各強電ラインは、FETとSBDの 2 素子実装領域 (クリアランスを含みおおよそ 5.0x5.0mm) において 50A級の通電が求められる。すなわち内部配線の単位面積当たりの電流密度 200A/cm²レベルの通電が最終目標となる。懸念される課題として、電流印加時の局所発熱による導体層の熱膨張がもたらすクラック発生がある。破損の主因となる導体層の発熱を抑えるためには、ビア電極面積の比率 (ビア電極面積の総計/素子実装領域 5.0x5.0mm) を増加させ導体抵抗を低減させることが考えられる。しかし、一方では、ビア電極面積の増加は同時焼成後のセラミック層の残留応力の増加をもたらす、両者はトレードオフの関係となる。また並列する各ビアへ電流の配分を行うため、基板表裏面に形成される回路パターン厚みについても、ビアの電流バラつきや配線抵抗の低減のためには厚い膜形成が有効だが、冷熱サイクルに対する信頼性保証とのトレードオフとなる。これらの問題を解決するため、各設計因子について、電気回路解析、熱応力数値解析を用いた最適化を図ると共に、ビアの集積比率や冷熱サイクルによる配線基板の耐久信頼性について検証を行った。

高耐熱部品統合パワーモジュールに適用可能な配線基板を開発し、その耐熱性を評価するとともに、低インダクタンス化の効果及び、非破壊での電気接続信頼性評価の基本技術を確認した。耐熱性の向上においては、配線抵抗とトレードオフの関係となる、ビア配置の集積化に取り組み、P-N 間の配線経路において 2m Ω 以下の配線抵抗値を実現した。また、セラミック基板上への厚膜 (t100 μ m) の Cu 電極層形成において、セラミックとの同時焼成で下地層を形成するとともに、Cu 電極の端面を下地層の先端から数十 μ m 引き下げることでより応力緩和構造を形成した。この結果、-40 $^{\circ}$ C~250 $^{\circ}$ C 1,000 サイクルの冷熱試験においてもセラミック割れや、剥離の発生を抑制することが可能となった。(図Ⅲ. 2. 5. 4-2(a) 参照)

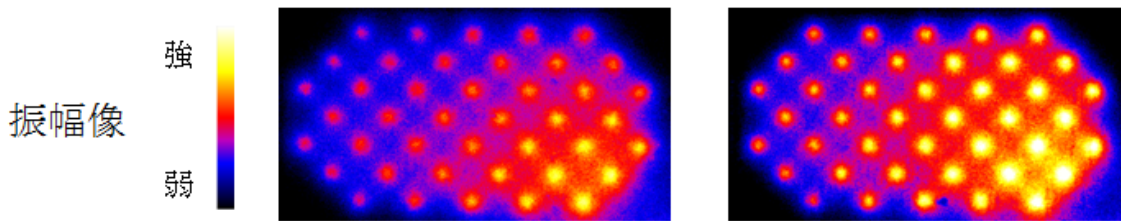
更に、配線基板のメリットの 1 つである、パワーモジュール内配線の低インダクタンス化への寄与について実証した。渦電流効果を加味した配線基板の P-N 間のインダクタンスはおおよそ 4.4nH であることを専用の評価装置を導入して実証した。また、これと並行して行った準静電界数値解析においても同様の結果を得ており、測定結果の妥当性を確認した。

ビアアレイ方式では複数のビアを並列配置することにより、低抵抗化を実現しており、ビア及び、ビアと Cu 電極間の電気接続信頼性が重要な要素となる。これらを非破壊で評価するため、周期的な通電とこれに同期した発熱変化を検出するロックイン発熱解析法を利用した評価技術を確認した。テスト基板により、欠陥検出が

可能であることを確認した上で、試料となる配線基板を冷熱サイクル試験（-40～250℃ 1,000 サイクル）及び、通電サイクル試験（50A 通電 10,000 サイクル）で評価した。この試験前後で、ロックイン発熱解析法での結果に有意差は見られず、電気接続信頼性の確保を実証した。（図Ⅲ. 2. 5. 4-2(b) 参照）



(a) レーザ変位計による電極表面測定結果並びに、電極エッジ部の拡大写真
サイクル前 冷熱 1,000cyc 後



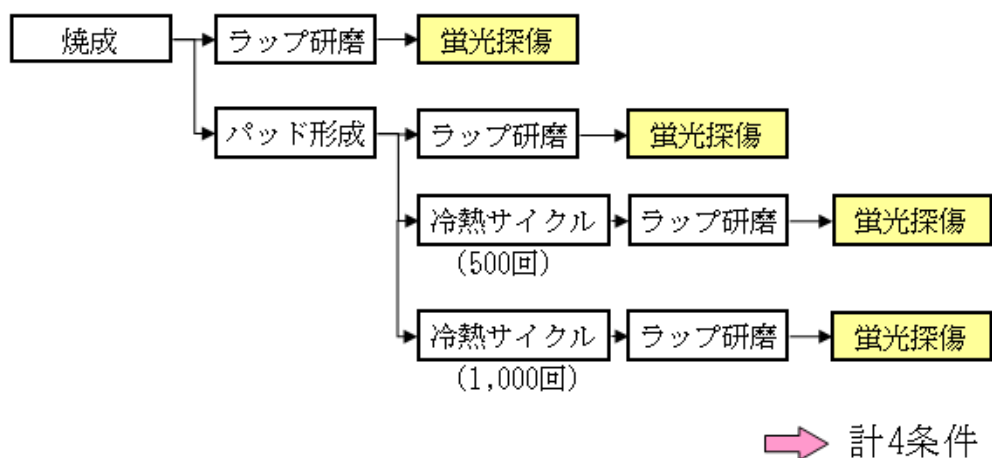
(b) ロックイン発熱解析結果
図Ⅲ. 2. 5. 4-2 電気接続信頼性評価結果

1) ビアアレイの高密度化

量産で使用されている HTCC 材を用いたアルミナパッケージにおいては、5A 程度の通電が想定されているが、パワーモジュール用配線基板では 50A の大電流通電が要求される。これに対応するためには、上下に貫通するビアアレイ部を低抵抗化する必要があるため、ビアアレイの高密度化の開発を行った。ビアインクは高融点金属である、W/Mo が用いられ、グリーンシートにおいて穴埋めした後、同時焼成 (Co-fire) によりビアとして形成される。低抵抗化のためには、ビアアレイ内のビア密度を上げ、1 電極内のビア本数を増加させることで、低抵抗化を図ることができる。一方で、ビア密度を上げることにより、ビアとセラミックの熱膨張差に起因する、ビアを起点としたクラックの発生が顕著となる。

このため、ビア密度をできる限り高くした上で、クラックなどの不具合が発生しない条件を探索した。パラメータとしてビア径、ビア配置及び、ビアピッチ等を複数変化させたビアアレイを形成した、評価基板を作製し冷熱サイクル試験にて最適

化検討を行った。評価フローを図Ⅲ. 2. 5. 4-3 に示す。



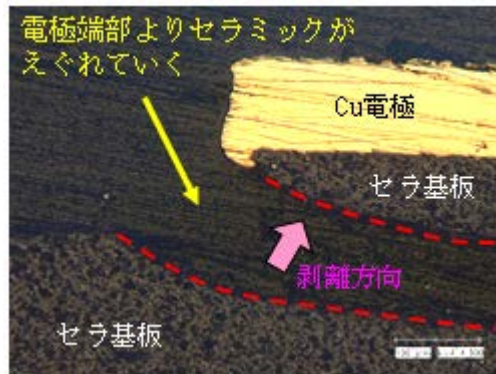
図Ⅲ. 2. 5. 4-3 評価フロー

評価基板には、大電流が流れる 1 電極エリア内のデザインを「ビア配列(千鳥、格子)、ビア径 (3 段階)、ビアピッチ (3 段階)」の 3 つのパラメータ計 18 通りのパターンとして 1 枚のパネルに配置した。

上記基板を各工程後（焼成後、電極層形成後、冷熱サイクル 500 サイクル終了後、1,000 サイクル終了後）、蛍光探傷にて、ビア-ビア間のクラック、ビア周辺部の染み込みの有無を確認した。この結果、格子配列でビア密度が最も高くなる 1 条件のみ異常が確認されたが、それ以外すべてのパターンで染み込みは確認できなかった。この結果を踏まえて、配列・ビア径・ビアピッチを選定した結果、ビア密度は初期デザイン品と比べ、およそ 2.5 倍の密度の向上と、冷熱サイクル信頼性を同時に実現した。

2) Cu 電極の接合信頼性向上

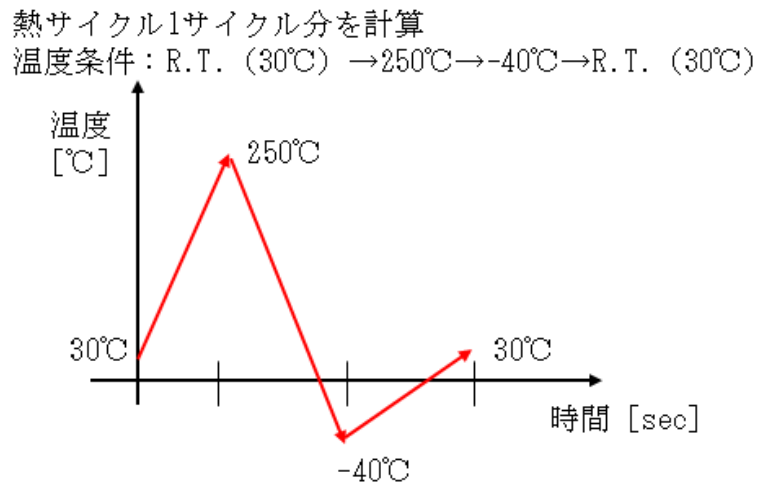
信号系で用いられるセラミックパッケージの Cu 電極層の厚みは、5~10 μm 程度である。零次試作においては、電解 Cu メッキにより、6 μm の電極厚みで配線基板を作製した。この基板での冷熱サイクル試験 (-40 $^{\circ}\text{C}$ ~250 $^{\circ}\text{C}$) では、1,000 サイクル経過においても、電極剥離等の故障の発生は見られなかった。しかし、大電流対応として求められる電極厚みは 100 μm と非常に厚いことから、冷熱サイクル試験を行うことにより、セラミックとの熱膨張差に起因する電極の剥離が発生してしまう。(図Ⅲ. 2. 5. 4-4 参照)



図Ⅲ. 2. 5. 4-4 電極剥離の発生状況 (Cu 100 μm)

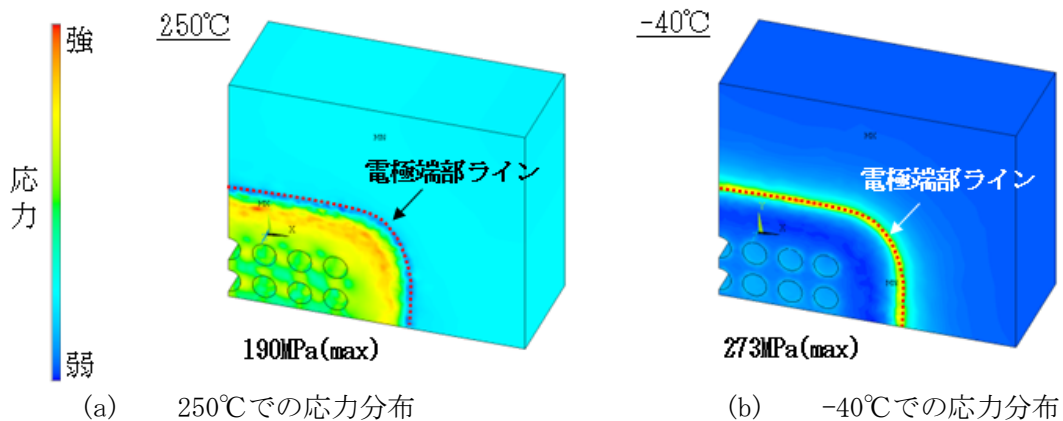
水平方向に大電流を通電し、デバイスが実装される電極面内に電位分布を発生させないためには、厚膜のCu電極が必要となる。しかし、セラミックとCuの熱膨張差は、およそ10ppm/Kと大きく、これに起因する熱応力を分散、緩和及び、抑制する等の対策が必要となる。

冷熱サイクルによる、応力集中は、セラミック面から垂直に立ち上がる、電極パッドのエッジ部で発生する。この部位の応力を分散させることで、電極の剥離を防止することを課題として取り組んだ。はじめに、冷熱サイクル試験において発生する、電極部の剥離現象についてそのメカニズムを明確にするため、数値解析モデルにより最大応力が発生する条件について考察を行った。温度サイクル条件を図Ⅲ. 2. 5. 4-5に示す。



図Ⅲ. 2. 5. 4-5 温度サイクル条件

数値解析の結果を図Ⅲ. 2. 5. 4-6に示す。この結果から、温度は-40°Cにおいて最も高い応力が発生し、発生部位はセラミック面のCu電極接合部の端面であることが確認できた。



図Ⅲ. 2. 5. 4-6 数値解析の結果

この温度、部位にフォーカスし Cu 電極端面の形状を変化させた 2 つのケース (①、②) の応力解析を実施した。

①の $t100\mu\text{m}$ 仕様は、セラ基板と Cu 電極間に W/Mo 組成からなる、下敷き (co-fire) 層を形成し、且つ Cu 電極端面を下敷き層先端から引き下げた位置に形成した。更に、Cu 電極は層厚 $100\mu\text{m}$ を 2 段階に分けて段付きで形成した。

②の $t40\mu\text{m}$ 仕様は、①と同様に下敷き層を形成した後、引き下がった位置から層厚 $40\mu\text{m}$ の Cu 電極を形成した。これら 2 つのモデルでの解析結果は、 -40°C の条件においてそれぞれ、①は 78MPa 、②は 111MPa と最大応力値 273MPa のおよそ $1/3$ まで低減できる見込みが得られた。

これらの結果を踏まえ、配線基板を作製し 1,500 サイクルまでの冷熱サイクル評価を実施した。数百サイクル終了毎にレーザ変位計を用いて表面形状を測定した結果、すべての基板において、電極剥離に起因するパターンの浮き上がりは発生しておらず、電気的接続機能を十分満足するものと判断した。

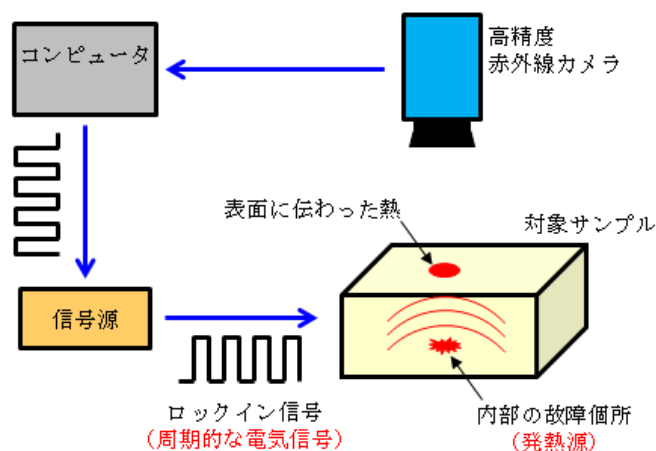
3) ロックイン赤外発熱解析評価技術の確立と信頼性評価

ビアレイ方式配線基板においては、 $-40^\circ\text{C}\sim 250^\circ\text{C}$ といった厳しい環境で使用され、内蔵ビアには 50A という大電流が通電される。この仕様条件において、電気配線及び、絶縁の信頼性を確保するためには、設計技術とともに、信頼性評価技術が重要となる。

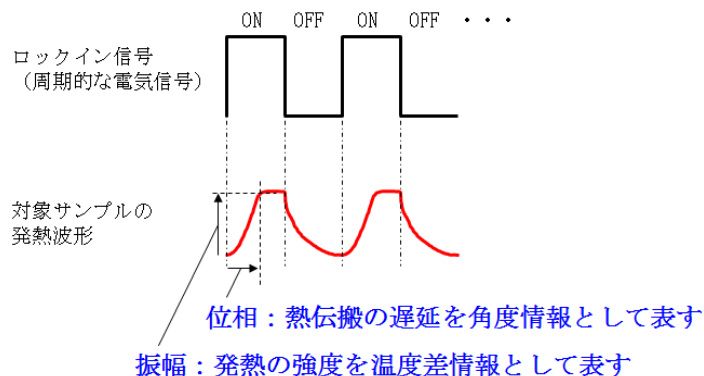
配線基板の故障モードとしては、セラミック割れや、電極の剥離及び、ビアの断線などが考えられる。これらの故障の発生有無の評価は、破壊検査による基板断面の観察、非破壊検査では X 線透過または、電気抵抗測定などの手法が挙げられる。しかし、破壊検査では、試料作製過程におけるダメージの発生が懸念され、X 線や電気抵抗測定では、ビア 1 本レベルでの検出が困難なケースが多い。ここでは、対象となる配線経路における健全性を非破壊且つ、ビア 1 本単位で評価可能とするこ

とを目的として実施した。

ロックイン赤外発熱解析とは、図Ⅲ.2.5.4-7 に示すように、対象モジュール部品に周期的な電気信号を与えることにより、ジュール発熱を発生させ、高精度赤外線カメラを用いてこれと同期した微小な温度変化を相関付けて測定する。一般的な赤外線カメラでの測定では、対象モジュール部品全体が発熱して捉えられない故障個所を、ピンポイントで検出可能な評価手法である。得られる結果は、振幅情報と位相情報である。振幅は発熱の強度を温度差情報として表し、位相は熱伝搬の遅延を角度情報として表す。(図Ⅲ.2.5.4-8 参照)



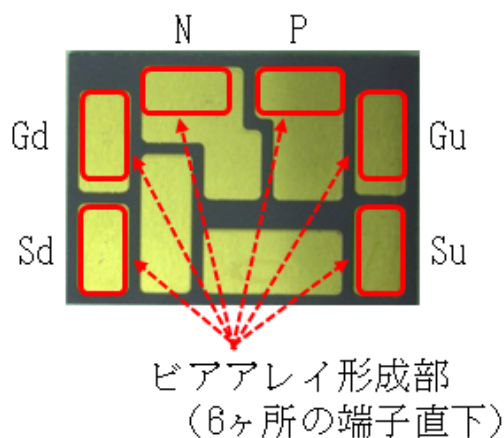
図Ⅲ.2.5.4-7 ロックイン赤外発熱解析のシステム概略図



図Ⅲ.2.5.4-8 振幅情報と位相情報

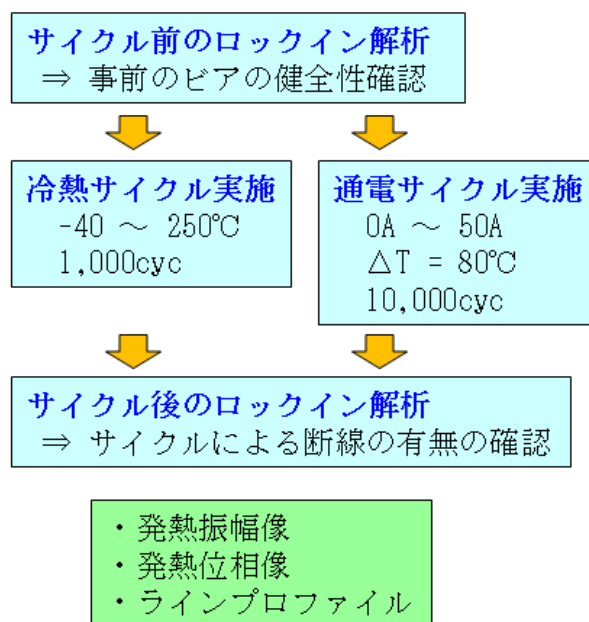
図Ⅲ.2.5.4-9 に示す配線基板のビアアレイについて、通電回路を形成してロックイン発熱解析を実施する。図Ⅲ.2.5.4-10 に、評価手順を示す。初めにビアが正常に機能していることをロックイン解析にて評価する。この配線基板を冷熱サイクル (-40°C~250°C 1,000 サイクル) と、通電サイクル ($\Delta T=80^\circ\text{C}$ 50A 通電 10,000 サイクル) の評価を実施し、評価後のそれぞれの基板について、断線有無

の確認を目的として再度ロックイン解析を行った。



図Ⅲ. 2. 5. 4-9 配線基板のビアアレイ形成部

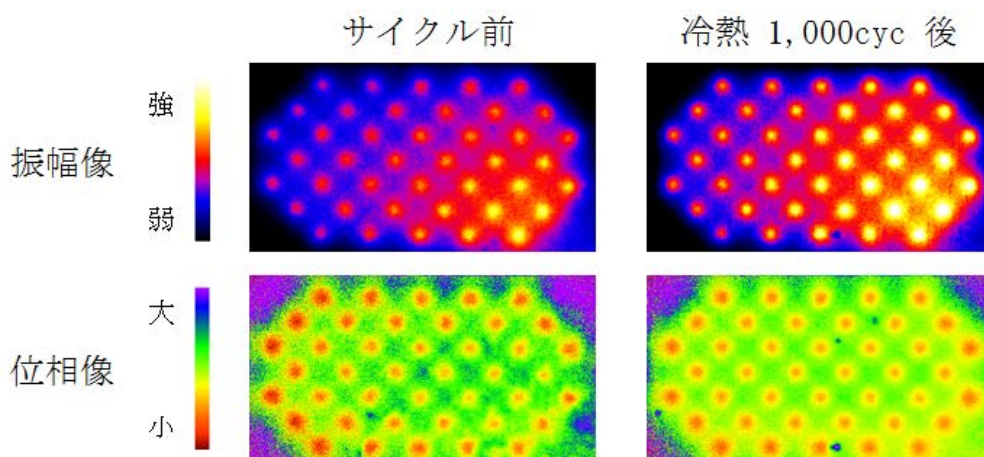
■評価手順



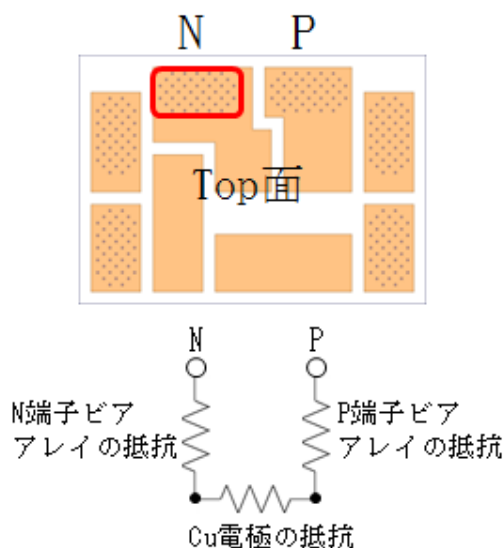
図Ⅲ. 2. 5. 4-10 評価手順

冷熱サイクル評価前後のロックイン解析結果の一例を図Ⅲ. 2. 5. 4-11 に示す。ロックイン発熱解析による温度上昇の振幅像と位相像（電気信号からの遅れ角度）をそれぞれ示す。また、N 端子ビアアレイの位置と等価回路を図Ⅲ. 2. 5. 4-12 に示す。

冷熱サイクル評価前と、評価後いずれにおいても、Cu 電極下に配置されているビア全てを確認できる。このことから、冷熱サイクル後もビア全てが正常に機能していると判断できる。



図Ⅲ. 2. 5. 4-11 ロックイン発熱解析結果①



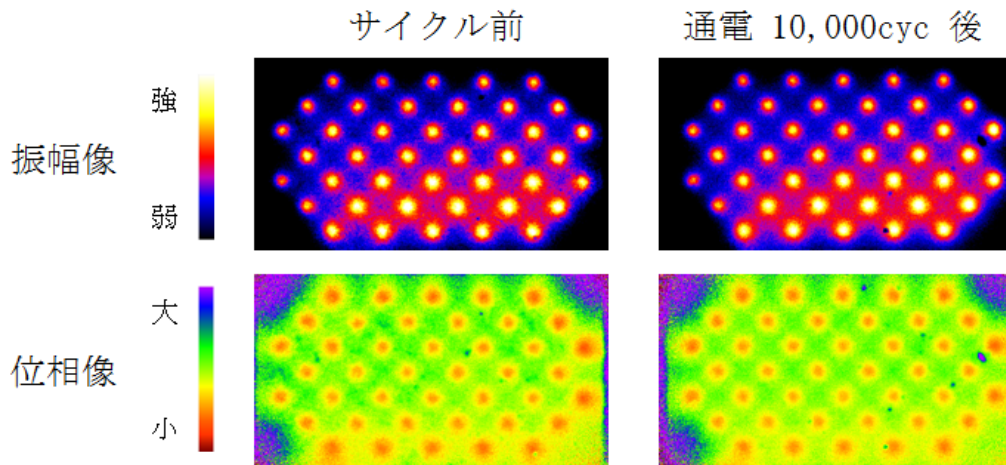
図Ⅲ. 2. 5. 4-12 N 端子ビアアレイの位置 (上) と等価回路 (下)

次に、通電サイクル評価前後のロックイン解析結果の一例を図Ⅲ. 2. 5. 4-13 に示す。ロックイン発熱解析による温度上昇の振幅像と位相像（電気信号からの遅れ角度）をそれぞれ示す。また、P 端子ビアアレイの位置と等価回路を図Ⅲ. 2. 5. 4-14 に示す。

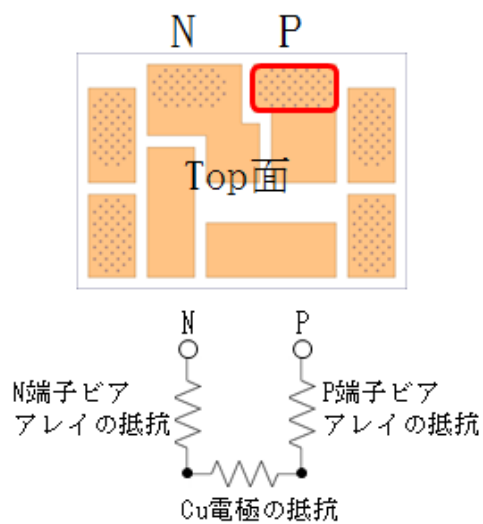
通電サイクル試験は電流を 50A で規定し、ON/OFF サイクルを制御することにより、配線基板の最高温度部の温度上昇（ ΔT_c ）が 80deg 以上となる条件にて実施した。

通電サイクル評価前と、10,000 サイクル後いずれにおいても、Cu 電極下に配置されているビア全てを確認できる。以上の結果より、冷熱サイクル、通電サイクル

後いずれにおいてもビア全てが正常に機能していることを確認できた。



図Ⅲ. 2. 5. 4-13 ロックイン発熱解析結果②



図Ⅲ. 2. 5. 4-14 P 端子ビアアレイの位置 (上) と等価回路 (下)

(2) 肉厚内層配線方式 (FCRA 集中研 (中部))

本研究の目的は、絶縁基板内層に肉厚の導体層を形成する技術の確立並びに電気回路解析、熱応力数値解析を用いた内層導体形状の最適設計により、主として基板の内層面内に大電流を流す肉厚内層配線方式の配線基板を開発することである。

配線基板の目標は、使用時の耐熱温度 250°C、耐電圧 1,200V/50A 級の電流が通電可能な内部配線を有する、というものである。

研究概要は次の通りである。既存のセラミックス多層基板のパワーモジュールへの応用展開を制限した要因として内層配線の抵抗を上げることができる。セラミックス多層基板においては、内層面内に電流を流す配線を形成する場合、セラミックスグリーンシートに配線を印刷し、それらを互いに圧着して焼成するという工程の制約から、基板中の配線厚みは $\sim 15\mu\text{m}$ 以下に限られていた。このため、Ag や Cu を内層導体材料に使用する低温焼成セラミックス (LTCC) においてもシート抵抗は $2.5\text{ m}\Omega/\square$ 程度であった。これに対し、パワーモジュールにおいては 50 A の電流を許容するためシート抵抗を $0.5\text{ m}\Omega/\square$ 以下にする必要がある。本研究開発では、上記の問題点を解決するため、グリーンシート上に導体を印刷する既存の方法と異なり、あらかじめ印刷した配線上にセラミックスシートを成形する手法を検討する。パワーモジュールにおいては、内層配線の抵抗が低いことが重要であるため、導体材料としては Cu 系を採用する。

このようなセラミックスと金属導体を一体化した配線基板の開発にあたって、基板設計については FUPET と協議・検討し、基板単体としての基本特性評価や信頼性評価は FCRA にて行う。また、モジュール組立時の問題有無の確認や、チップや放熱基板との接合性の確認、モジュールのヒートサイクル信頼性評価については、FUPET に配線基板を提供することで FUPET にて評価することで進めた。

1) 設計および作製プロセス

まずは、配線基板の設計について概要を述べる。

上述したように 50 A の大電流通電用の導体材料として Cu を選定し、耐熱基板材料として LTCC を選定した。導体寸法については抵抗値低減のために表層導体の厚みを $100\mu\text{m}$ 、内層導体の厚みを $50\mu\text{m}$ と、従来の基板に比べて大幅な肉厚設計とし、多数のビアで表層導体と内層導体を接続させることで表層導体と内層導体間の抵抗も低減させることとした。

配線基板に要求される機能としては、外部への配線引き回しのために SiC 半導体チップからの配線をビアを経由して配線基板の反対面に引き出すこと、配線基板上に受動部品を積載すること、モジュール回路のインダクタンス低減のための内層導体を形成すること、である。肉厚内層導体を有する多層積層基板構造、表層導体は表裏で異なるパターンとし、SiC 半導体チップや受動部品、更には SiC 半導体

チップのソースやゲートの取り出し電極も接合する。最終部品の導体厚みは、表層導体が $100\mu\text{m}$ 、内層導体が $50\mu\text{m}$ であるが、最初の配線基板（零次モジュール部品）には表層導体のみで、内層導体やビアを形成しない単純な形状から始めることとした。この目的は、作製上の課題を明確にするため、まずは表層導体形成の点から始めることを狙った。一次モジュール部品では、零次モジュール部品には無かった内層導体とビアも形成し、ほぼ最終形態の配線基板構造とした。なお、導体材料としては、Cu に無機フィラーを加えたものを使用した。表層導体には、実装時のはんだ濡れ性確保のために Ni/Au めっきを行った。

次いで、配線基板作製プロセスについて概要を説明する。配線基板の各層に相当する肉厚導体やビアを形成したのちに、これら導体周辺に LTCC を形成することで数パターンの単層シートを作製する。これらの単層シートを所定の順番で積層して多層積層シートとし、この多層積層シートの状態で Cu と LTCC を同時焼成した。焼成したあとは機械加工・めっきというプロセスである。

2) 材料物性

熱応力シミュレーションを行うため、基板に使用している材料単体（Cu のみ、LTCC のみ）や基板の物性を測定した。

特に、導体である焼結 Cu の物性値測定は重要である。なぜならば、配線基板の焼結 Cu には無機フィラーを添加してあることと、データブック等に記載されている Cu は圧延等の機械加工が加えられたり、不純物量が異なるなどの違いがあるため、異なる物性値を有する可能性があるためである。モジュール部品としては、LTCC と同時焼成した配線基板の LTCC を除去して焼結 Cu のみを取り出して測定に使用した。物性値としては、平均線膨張係数を測定した。弾性率と降伏応力の測定も試みたものの、正確な測定はできなかった。

更に、LTCC の諸物性測定と、Cu と LTCC の複合体である配線基板の平均線膨張係数を測定した。

(a) 焼結 Cu の平均線膨張係数測定

平均線膨張測定はレーザースペックル法により実施した。測定温度は 100°C から 300°C 、昇温速度は $10^{\circ}\text{C}/\text{min}$ とした。また、Cu が酸化しないよう 5Pa 以下の低真空窒素雰囲気中で測定を行った。

平均線膨張係数は $15 \times 10^{-6}/\text{K}$ であり、一般的な Cu の平均線膨張係数 $17 \times 10^{-6}/\text{K}$ と比べてやや小さいであった。これは Cu に無機フィラーを添加してあるためと考えられる。無機フィラーの量については、今後の実用化への評価を進めていく中で諸特性への影響によっては、フィラーの種類・量を調整する必要性が生ずる可能性がある。

(b) LTCC の各種物性測定

LTCC 単体の各物性についても測定した。測定には Cu 導体を含まない LTCC のみのモジュール部品を作製し使用した。測定項目が多いため、個別の測定条件等についての説明は省略する。

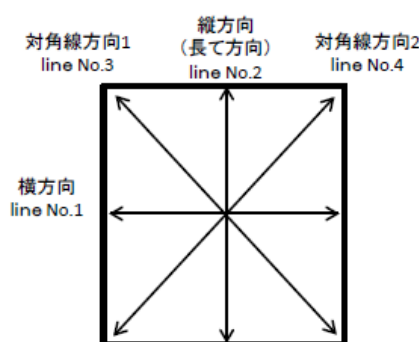
測定結果を表Ⅲ.2.5.4-1 に示す。平均線膨張係数は $5.7 \times 10^{-6}/K$ であり、焼結 Cu の約 1/3 であった。

表Ⅲ.2.5.4-1 LTCC の各種物性値

物性	温度	単位	測定値
弾性率	室温	GPa	106
	400°C	GPa	108
平均線膨張係数	室温 - 400°C	$\times 10^{-6} \text{ 1/K}$	5.7
ポアソン比	室温	-	0.22
比重	室温	-	2.8
比熱	室温	J/(kg·K)	7.8×10^2
	300°C	J/(kg·K)	9.7×10^2
熱伝導率	室温	W/(m·K)	3.4
	300°C	W/(m·K)	2.9

(c) 肉厚内層配線基板の線膨張係数測定

上記、焼結 Cu と LTCC の平均線膨張係数の結果から、配線基板の熱膨張係数は試算できるが、実際の肉厚内層配線基板で線膨張係数を測定した。測定は画像相関法により実施した。測定温度は 150°C、250°C、-40°C とした。配線基板の配線パターンが非対称パターンであり、場所により Cu と LTCC の体積割合が異なるため、測定においては縦方向、横方向に対角方向の 2 方向を加えた 4 方向の寸法変化から、それぞれの方向の線膨張係数を求めた。(図Ⅲ.2.5.4-15 参照)



図Ⅲ.2.5.4-15 レーザースペックル法による平均線膨張係数測定位置

測定方向のばらつきが比較的小さく、-40°C から 250°C の平均線膨張係数に換算すると $7.1 \times 10^{-6}/K$ となる。

(a)、(b) で測定した焼結 Cu と LTCC の平均線膨張係数と弾性率を用いて、基板内

のCuとLTCC割合から、下記式を用いて計算した線膨張係数は $6.0 \times 10^{-6}/K$ となり、実測した平均線膨張係数とは少しのずれが生じた。

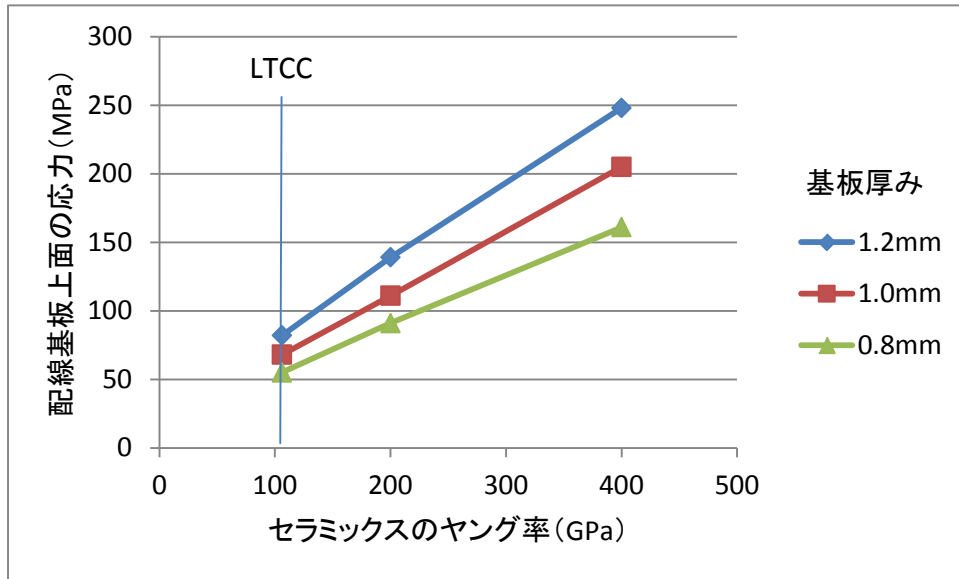
$$\frac{\alpha_1 E_1 V_1 + \alpha_2 E_2 V_2}{E_1 V_1 + E_2 V_2}$$

α : 平均線膨張係数 E : 弾性率 V : 体積割合

式Ⅲ.2.5.4-1 平均線膨張係数を求める計算式

3) 応力シミュレーション解析

上記2) の材料単体の物性測定結果から、モジュールの配線基板に生じる応力シミュレーションを行った。下記にはその一例として、LTCC 材料の弾性率が変化した場合と、配線基板厚みが変わった場合の、配線基板上面に発生する引張応力を解析した結果を示す。ここでは Cu の弾性率を 127GPa として計算した。これ以外にもシミュレーションを行い、配線基板の設計へ反映させた。これらシミュレーションの結果は、特に冷熱ヒートサイクルの信頼性向上に役立った。



図Ⅲ.2.5.4-16 応力シミュレーション結果

4) 配線基板の評価

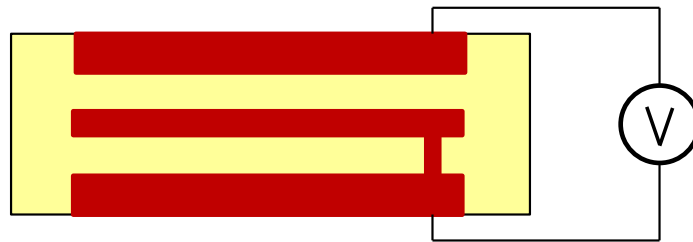
ここからは、基板単体の特性評価について、評価内容と結果についてまとめる。評価項目は下記の通りである。

- ・絶縁耐圧試験
- ・耐大電流通電試験
- ・ヒートサイクル試験

<<絶縁耐圧試験>>

耐電圧 1,200V という目標に対し、絶縁耐圧の確認を目的として試験を実施した。

下記概略図のとおり、ビアで導通していない表層導体と内層導体間に 1,200V の直列電界を印加して、絶縁破壊の発生有無を確認した。所定電圧を 10s 印加して絶縁破壊が発生するか否かについて試験した。電圧は低電圧から始めて、最大で 3,600V とした。



図Ⅲ.2.5.4-17 絶縁耐圧試験の概略図

絶縁破壊は発生せず、1,200V の 3 倍の 3,600V までの絶縁耐圧を有することを確認した。

<<耐大電流通電試験>>

50A の通電電流という目標に対し、大電流通電により配線基板に不具合が発生するのか、発生するとしたらどのような不具合なのか確認することを目的として試験を実施した。

表層導体に 50A の電流をパルス通電した。パルス通電条件は、50A の直流電流を通電時間 1s、休止時間 6s の方形波を 1 サイクルとし、10,000 サイクルを印加した。

10,000 サイクル通電の前後において、50A を通電した導体部分にジュール熱発生による溶断などは見られなかった。外観・導体抵抗値に変化は見られず、50A 通電に対する耐久信頼性を有することを確認した。

<<ヒートサイクル試験>>

配線基板の目標としては、メタライズ放熱基板のように -40~250°C の温度範囲での耐ヒートサイクル信頼性は要求されていないものの、メタライズ放熱基板と同じ環境に晒されると想定されるため、同様のヒートサイクルに対する耐久性を確認することを目的として試験を行った。

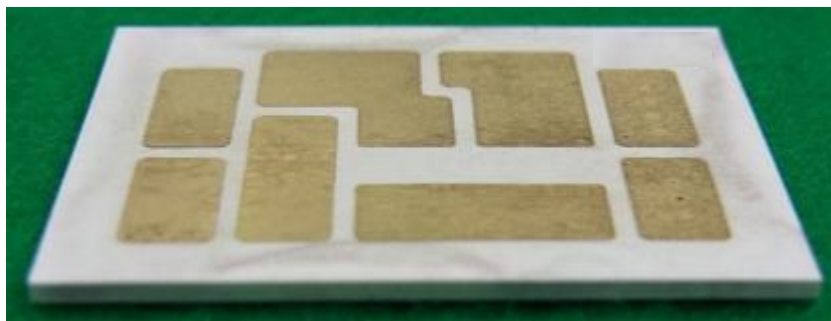
大気雰囲気下、250°C 18 分 ⇔ -40°C 18 分 (36 分/サイクル) の設定とした。

ヒートサイクル試験のサイクル数は最大 3,000 サイクルまで行った。

評価したモジュール部品は、内層導体もビアも形成しなかった零次モジュール部品を行い、次いで内層導体もビアも形成した一次モジュール部品について実施した。

内層導体やビアを形成しなかった零次モジュール部品では、100 サイクルまでで表層導体が剥離した。この剥離の原因は、Cu と LTCC の熱膨張の差である。即ち、配線基板は作製プロセスの焼成中では、Cu と LTCC 界面には応力が無いと考えられるが、冷却するに従って熱膨張に起因する収縮量の差により、Cu と LTCC の界面で応力が発生する。基板は室温状態において既に応力が発生した状態であり、室温から-40℃に冷却されると界面の応力は増加し、250℃に加熱されると応力は低減する。ヒートサイクルにより応力が繰り返し印加され、やがて剥離が発生するようになる。

そこで、Cu と LTCC 界面の付着強度を向上させるため、界面形状を調整し、焼成条件も一部見直すなどした。その結果、内層導体とビアを形成した一次モジュール部品では、図Ⅲ.2.5.4-18 に見られるような剥離の発生は無く、n=3 のモジュール部品では最大 3,000 サイクルのヒートサイクル試験後でも剥離の発生は見られなかった。



図Ⅲ.2.5.4-18 改善してヒートサイクル試験で剥離が発生しなかったモジュール部品

上記した結果のとおり、肉厚内層配線基板単体としては、絶縁耐圧試験、耐大電流通電試験、ヒートサイクル試験において、信頼性を有することが確認できた。次に、モジュールでの信頼性を確認した。

5) モジュール評価

FUPET 側にて肉厚内層配線基板を用いたモジュールを作製し、モジュール組立時やヒートサイクル試験時にどのような課題が存在するか確認してもらった。試験に用いた配線基板は、基板厚みが 1.0mm と 1.1mm の 2 種類とした。具体的な評

価は、a)バンプ接合、b)モジュール組立時の不具合確認、c)モジュールのヒートサイクル試験である。

<<バンプ接合>>

FUPET において、SiC 半導体チップと配線基板の接合は、Al バンプによる接合とした。FUPET に供給した配線基板のロットにより、Al バンプ接合強度が異なり、接合強度が小さなものでは、その後のハンドリング中に接合部が剥離するものがあることがわかった。FCRA にて原因を探るため、使用した配線基板ロット導体の表面粗さを確認したところ、Al バンプ接合強度が高い基板は、接合強度が低い基板に比べて、表面粗さ (Ra) が小さい傾向にあることがわかった。現在のところ、配線基板の導体表面粗さと、Al バンプの接合強度に相関は見られるものの、これが主原因かどうかまでは確認できておらず、次期プロジェクトの課題であると認識した。

<<モジュール組立時の不具合確認>>

FUPET にて、モジュールを組み立てた時点での不具合発生の有無を確認することを目的とし、ベースメタル (フィンの代替)・放熱基板・配線基板でモジュールを作製し、不具合発生の有無を確認した。この試験では通電を行わないため、SiC 半導体チップは組み込まなかった。使用した配線基板の厚みは、1.0mm と 1.1mm の 2 種類とした。ベースメタルとしては、FUPET が材料コストや平均線膨張係数を考慮して Al, Cu, SUS410 の 3 種類を使用した。3 種類の材料の平均線膨張係数を表Ⅲ.2.5.4-2 に示す。

表Ⅲ.2.5.4-2 各種ベースメタル材質の平均線膨張係数

材質	Al	Cu	SUS410
平均線膨張係数($\times 10^{-6}$ 1/K)	23	18	10

FUPET にてモジュール組立のはんだ付け後、一部のモジュールの配線基板に割れが発生した。発生状況は表Ⅲ.2.5.4-3 にまとめた通りで、3 種類のベースメタル材質で見ると、平均線膨張係数が大きな Al と Cu のベースメタルで割れが発生した。一方、平均線膨張係数が小さな SUS410 では、配線基板厚み 1.1mm では割れが発生したものの、配線基板厚み 1.0mm では割れは発生しなかった。これは③応力シミュレーション解析で得た結果の通り、基板厚みが厚いほど発生する応力が大きくなり、その結果として基板が割れたと考えられる。

表Ⅲ.2.5.4-3 モジュール組立時の配線基板クラック発生状況

配線基板厚み	ベースプレート材質	組立後の基板割れ
1.0mm	Al	発生
	Cu	発生
	SUS410	無し
1.1mm	SUS410	発生

<<モジュールのヒートサイクル試験>>

モジュールのヒートサイクルでは、基板単体のヒートサイクルとは異なる不具合が起きるか確認することを目的とし、FUPETにてモジュールでのヒートサイクル試験を実施した。

ヒートサイクル試験に用いたモジュールは、SiCチップを組み込み、導通確認ができるものとした。試験前に導通に不具合が無いことを確認してからヒートサイクルを実施した。

ヒートサイクル試験中、300サイクル終了後に一部のモジュールでオープン不良が発生した。FUPETにて、オープン不良となったモジュールについて解体確認したところ、配線基板の表層導体の一部が破断していることがわかった。

破断の原因は次の通りと推測する。破断した部分は、両側に大きな表層導体があり、ヒートサイクル試験の冷却時に表層導体全体は収縮するが、破断が発生した細い部分は両側の大きな表層導体が存在するため収縮することができず、繰り返し引張応力を受けた結果、破断に至った。

破断の暫定対策として、FCRAで破断した表層導体部分の幅を広げて強度を向上させた結果、FUPETにおけるヒートサイクル試験1,000サイクル終了後でも破断が発生しないことを確認した。

(3) 開発支援：熱応力解析（FCRA 集中研（中部））

配線基板は、アルミナおよびアルミナ系セラミック基板をベースに、その表面および内部に金属導体層を配した構造を有している。表面導体層としては、導電性の高い銅が用いられている。導体層の形成技術としては、①金属薄板を接合する方法、②メッキあるいはスパッタ法、③ペースト印刷法がある。金属薄板は高電流を処理することができるものの、高温で薄板を接合後にエッチングにより回路を形成するため、プロセスが煩雑となる。一方、メッキ、スパッタ並びにペースト印刷においては、大電力には対応が難しいものの、低温での導体層形成が可能（メッキ、スパッタ）、直接回路形成が可能（ペースト印刷）という利点がある。

アルミナの熱膨張係数は約 $7 \times 10^{-6} / ^\circ\text{C}$ （室温）であり、銅の $18 \times 10^{-6} / ^\circ\text{C}$ に比べて極めて小さい。パワーモジュールは、寒冷地での環境温度と半導体デバイスからの発熱を考えると、使用時には大きな温度サイクルに晒される。シリコン半導体を用いたパワーデバイスでは $-40 \sim +150^\circ\text{C}$ 程度の温度サイクルを想定した試験が行われている。このような温度サイクル試験においては、金属とセラミックの熱膨張差により、両者に大きな繰り返し応力がかかる。このため、セラミック部の部分的な破壊、導体層の損傷などの問題が発生する。SiC半導体を用いたパワーデバイスでは、ジャンクション温度が 250°C と想定されており、温度サイクルはさらに厳しいものとなる。セラミックは脆性材料でその破壊現象は単純であるが、金属は弾性変形に加えて、高応力下や高い温度領域では塑性・クリープの影響が大きくなる。このため、温度サイクル下での、事象の解析や回路基板の信頼性向上において、金属の塑性・クリープ変形に関する知見が必要である。

しかしながら、銅を始めとする多くの金属は、Si 半導体デバイスの使用温度 150°C 以下では高い応力による塑性変形は生じて、クリープ変形はほとんど生じない。このため、これまでに 150°C 以下での塑性変形についてはバルク体を使って調べられてはいるものの、 200°C 付近の塑性・クリープ変形はほとんど調べられていない。例えば、導体層に用いられる銅スパッタ膜とメッキ膜の 200°C 以上におけるクリープ変形について調査・公表された文献は 6 報が確認できただけである。銅ペースト膜に至っては、皆無である。

回路基板に用いられる導体層膜の厚みは $100 \mu\text{m}$ 以下、放熱基板で検討されている薄板でも $300 \mu\text{m}$ 以下である。これら導体膜/薄板の機械的特性は、薄くなるとバルクのそれと異なる可能性がある。また、ヤング率、熱膨張係数などの評価は、バルク用に規定された JIS 評価手法を用いることが困難なケースもある。このため、金属膜/薄板の機械的特性を評価する手法が必要となる。

上述したように、銅金属は 200°C を超えた温度域で、塑性変形だけでなくクリープ変形を生じる。構造設計において重要な役割を担う CAE シミュレータはクリープ解析を実施できるものは多いが、標準搭載されているクリープひずみ則はノートン

則、Garofalo 則などバルク材料を対象としたものである。これに対し、銅導体層の厚さが薄くなると、これらのひずみ則によるクリープ構成式では単純に記述できないことが考えられる。このため、実測に基づくクリープ構成式をシミュレータに組み込み、解析を実施する必要がある。これら一連の作業はメーカーの技術サポート対象外であり、プロジェクト内で手法を検討する必要がある。

また、CAE シミュレータは電気-伝熱、及び伝熱-構造の連成解析は標準機能として装備されている。配線基板は、電流が流れることにより導体層が発熱、温度分布が生じ、応力の発生と変形を引き起こす。この過程をシミュレートするためには電気-伝熱-構造に関する過渡解析が必要となる。

そこで本テーマにおいては、次に掲げる課題を設定し、研究開発を実施した。そして、導体層を内蔵する配線基板の計算機科学による変形挙動の解析における検討課題を抽出した。

- 1) 金属導体層の機械的特性評価手法の検討
 - (a) 導体層膜の塑性・クリープ変形および応力
 - (b) 多孔質導体層膜のヤング率評価
- 2) 金属導体層/セラミック基板複合体の温度変化、変形挙動等の解析
 - (a) 通電時の基板温度変化の解析
 - (b) 通電時の基板の変形挙動の解析
 - (c) プログラマブル関数を用いたクリープ変形解析
 - (d) 光テコ法による金属/セラミック二層基板の変形挙動の解析

1) 金属導体層の機械的特性評価手法の確立

(a) 導体層膜の塑性・クリープ変形および応力

導体層膜の塑性・クリープ変形は、その形状や低い強度のため、バルク用に規定された JIS 等による評価が困難である。このため、薄板基板表面に評価用導体層膜を形成し、基板の反り形状から膜内の残留応力を測定する方法(以下では光てこ法と称する)により、塑性・クリープ変形の解析が可能であるかどうかの検証を行った。

光てこ法による膜内の残留応力の評価手順を以下に示す。

1. 導体層膜(以下、膜と略記)を形成する前の薄板基板の形状を測定し、反り量を曲率半径 R_1 として算出する。
2. 膜を基板片面に形成する(試験体と呼ぶ)。
3. 膜を形成したときの温度条件等で膜、基板それぞれに応力が発生し、試験体の変形が生じる。このときの反り量(曲率半径) R_2 を求める。
4. R_1 と R_2 から、膜によって基板に引き起こされた正味の反り量 R を次式によって算出する。

$$\frac{1}{R} = \frac{1}{R_2} - \frac{1}{R_1}$$

5. 膜の厚みに対し、基板の厚みが十分大きいとき、次式(ストーニーの式)により膜中に残留している応力 σ_F が求まる。

$$\sigma_F = \frac{E_s}{1-\nu_s} \cdot \frac{t_s^2}{6Rt_F}$$

ここで、 E_s 、 ν_s 、 t_s はそれぞれ基板のヤング率、ポアソン比、厚さである。
 t_F は膜の厚さである。

6. 試験体を所定の温度に昇降温し、各々の温度で R_2 を測定し、 σ_F を求める。

今回評価用に用いた膜は、銅ペースト印刷・焼結により形成し、厚さは 10-20 μm に調整した。基板および試験体反り量は、レーザ光を照射し、その反射光によって測定を行う。このため、試験体表面はレーザ光が正常に反射するように、鏡面が望ましい。そこで薄板基板は、両面を鏡面研磨したアルミナ基板(直径 3-4 インチ、厚さ 300 μm)を用いた。

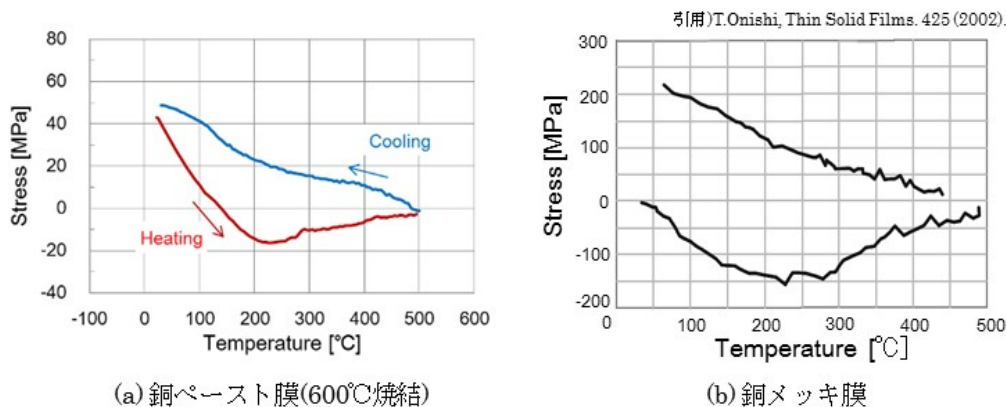
600°C 焼結によって作製した銅ペースト膜試験体を昇降温したときの、膜内の残留応力変化を図 III.2.5.4-19 に示す。なお図には、比較用として他の研究文献で報告されている銅メッキ膜の残留応力も示す。図中の正の応力は膜が引張り応力を受けていることを、負の応力は圧縮応力を受けていることを示す。

銅ペースト膜(a)は、室温で 40MPa 程度の引張り応力を受けている。そこから加熱され温度が上昇すると、引張り応力は低下し、140°C 付近で圧縮応力へと変化する。さらに 200°C までは圧縮応力が増加し続け、そして増加が止まる。さらに温度が上昇すると、圧縮応力は減少し、500°C 付近ではほぼ 0MPa となる。冷却時には、引張り応力が増加し続ける。

今回得られたペースト膜に対する温度-応力曲線は、(b)で示すメッキ膜のほか、他の研究グループで実施された銅メッキ膜、銅スパッタ膜の結果と比べ、初期応力、応力の絶対値は異なっている。しかし、室温から 200°C までの圧縮応力の増加、200 から 500°C にかけての圧縮応力の減少、500°C から冷却したときの引張り応力の増加など、全体の変化の傾向としては似た挙動を示していることが分かる。また、次項(b) 多孔質導体層膜のヤング率評価で示すように、本測定から算出されるヤング率は 27GPa で、球形インデンテーション法により直接求めた 30GPa と良い一致を示す。

さらに、他の研究グループでは、この温度-応力曲線から、評価対象膜のクリープひずみ速度における各種パラメータを算出し、その結果をもとに、例えば Si 基板上に形成したビアに銅金属を充填させるプロセスをシミュレートし、実際に良好な充填結果が得られる条件の算出に成功している。

以上より、今回検討した導体層膜内の残留応力やクリープ特性を評価するために光てこ法は適当であると判断される。さらに、今後のパワーモジュール開発に有効であると結論づけられる。



図III.2.5.4-19 加熱温度と導体層膜内の応力の関係

他の研究グループが実施、公表している銅スパッタ膜、メッキ膜の残留応力は、各膜を Si 基板上に形成した試験体を用いて評価している。これに対し、本プロジェクトでの評価はアルミナ基板を用いている。この基板の違いは、室温から昇温したときの弾性変形領域では顕著に現れるが、クリープ変形領域および冷却時ではあまり差を生じさせないことが本成果の一部として分かっている。

表III.2.5.4-4 銅ペースト膜、銅スパッタ膜および銅メッキ膜の最大圧縮応力および引張り応力

膜	最大圧縮応力		最大引張り応力	
	[MPa]	(温度 [°C])	[MPa]	(温度 [°C])
銅ペースト (600°C)	17	210-240	49	30
銅ペースト (700°C)	29	200-250	47	30
銅ペースト (800°C)	38	180-240	52	30
銅スパッタ膜*)	40	210-220	270	30
銅メッキ膜**)	60	190-240	220	(50)
銅メッキ膜***)	130	200-280	220	(80)

*) M. D. Thouless et al., J. Mater. Res. 8(8), (1993) 1845.

**) 関口他, 日本金属学会誌 64(5), (2000) 379.

***) T. Onishi et al., Thin Solid Films 425, (2002) 265.

表III.2.5.4-4 に今回得られた銅ペースト膜並びに他の研究グループがこれまでに公表している銅スパッタ膜、メッキ膜について、室温から 500°Cまで昇降温したときの最大圧縮応力と最大引張り応力を示す。

表から明らかなように、銅スパッタ膜、銅メッキ膜と比較すると、銅ペースト膜内に発生する残留応力、特に冷却時の引張り応力は非常に低いことが分かる。

このことから、ペースト印刷・焼結により作製された導体層膜は、温度サイクル下での導体層および基板の劣化・損傷を低減させることが可能な手法として期待される。

(b) 多孔質導体層膜のヤング率評価

ペースト印刷・焼結法などで形成される導体層膜のヤング率を評価する手法として以下に掲げる方法を検討した。

- ・歪ゲージ法
- ・球形インデンテーション法
- ・光てこ法による温度-残留応力曲線から算出する方法

<<歪ゲージ法>>

銅ペーストそのものをバルク状に成形・焼結し評価用の試料を作製した。バルク試験体のヤング率およびポアソン比評価に用いられる歪ゲージを利用し、銅ペースト塊のヤング率およびポアソン比を測定した。試験体の様子を図Ⅲ.2.5.4-20に示す。



図 I .2.5.4.3-20 ブロック形状に焼結したペーストのヤング率測定

<<球形インデンテーション法>>

薄膜状態でもヤング率を直接測定できる方法として、インデンテーション法がある。これは、三角錐型圧子(バーコピッチ圧子)等の圧子を評価膜に押し当て、押し込んだ強さと押し込み深さから、評価膜の硬度やヤング率などの機械的特性を評価する方法である。

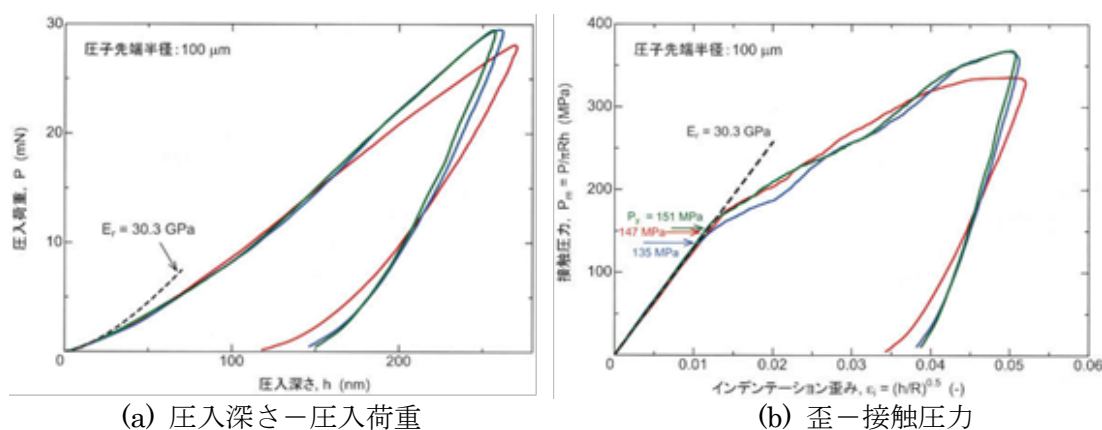
ナノインデントと呼ばれる装置では、ナノサイズの結晶粒のヤング率を測定できる特徴をもつ。一方、モジュールの構造解析に必要な導体層のヤング率は、結晶粒ひとつずつのヤング率ではなく、膜全体の平均的なヤング率が必要となる。例えば、銅粒子をナノインデント法で測定すると、結晶方位によって値が異なり、複合弾性率 E_r は Cu(100)が 68GPa、Cu(111)は 91GPa である(清水他によ

る)。一方、バルク銅は製法によっても異なるが、おおよそ 110–130GPa とされている。この差を生ずる原因の一つに結晶粒界の存在が挙げられる。このため、膜の平均的なヤング率を求めるには結晶粒界の影響も含んだ測定法が必要である。

そこで、ナノインデントで用いられる三角錐型圧子(バーコビッチ圧子)ではなく、先端が球状の球形圧子を用いた球形インデントーション法によるヤング率評価について検討した。

評価用試験体は、アルミナ基板上に形成した銅ペースト膜である。膜厚が薄いと圧子押し込み時に膜下のアルミナ基板の影響が出てくる恐れがあるため、数 μm 以上の厚さが必要である。本試験では 10–20 μm 厚の膜を用いた。また球形圧子の半径は、28 μm と 100 μm のものを使用した。

図Ⅲ.2.5.4-21 に 600°C焼結ペースト膜に 100 μm ダイヤモンド球形圧子を押し込んだときの、(a)圧入深さ–圧入荷重曲線、および同曲線から得られる(b)インデントーション歪–接触圧力曲線を示す。3つの色曲線は、同一試験体の任意の3か所にそれぞれ圧子を押し込んだときの曲線である。



(a) 圧入深さ–圧入荷重

(b) 歪–接触圧力

図Ⅲ.2.5.4-21 焼結銅ペースト膜に球形圧子を押し込んだときのインデントーション曲線

押し込み荷重 P 、球形圧子の半径 R 、押し込み深さ h 、複合弾性率を E_r とすると、Herz の接触解は、

$$P = \frac{4}{3} \sqrt{RE_r} h^{3/2}$$

となる。両辺を押し込み時の接触面積 $\pi R h$ で割ることにより、接触圧力 P_m とインデントーション歪 $\epsilon_i = (h/R)^{1/2}$ の関係が次式で得られる。

$$P_m = \frac{P}{\pi R h} = \frac{4}{3\pi} E_r \left(\frac{h}{R} \right)^{1/2}$$

また、 E_r は膜と圧子のヤング率 E_i 、ポアソン比 ν_i が複合しており、次式で表される。

$$\frac{1}{E_r} = \left(\frac{1-\nu^2}{E} \right)_{sample} + \left(\frac{1-\nu_i^2}{E_i} \right)_{indenter}$$

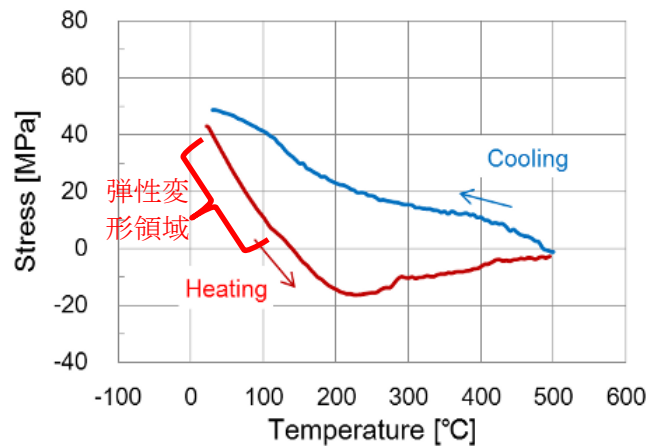
ダイヤモンド圧子の場合、 $E_i=1141\text{GPa}$ 、 $\nu_i=0.07$ である。これらの関係から、図で示した銅ペースト膜のヤング率は 30.3GPa と求められる。

<<光てこ法による温度-残留応力曲線から算出する方法>>

光てこ法による温度-残留応力曲線(図Ⅲ.2.5.4-22)において、室温から加熱した時に現れる直線部分は膜が弾性変形を起こしている領域である。この直線の傾き $\Delta\sigma_F/\Delta T$ は、

$$\bar{E}_F \cdot (\alpha_F - \alpha_S) = \frac{E_F}{1-\nu_F} (\alpha_F - \alpha_S) = -\frac{\Delta\sigma_F}{\Delta T}$$

で表される。ここで、 E_F 、 ν_F 、 α_F はそれぞれ膜のヤング率、ポアソン比および線膨張係数を、 α_S は基板の線膨張係数である。



図Ⅲ.2.5.4-22 温度-残留応力曲線と弾性変形領域

表Ⅲ.2.5.4-5 に、歪ゲージを用いて大気中で圧縮試験により求めたヤング率、ペースト膜に対し $28\mu\text{m}$ 圧子および $100\mu\text{m}$ 圧子を用いたインデンテーション法で求めたヤング率、および前項の光てこ法の温度-応力曲線から求めたヤング率を示す。

焼結塊を歪ゲージ法で求めたヤング率は、他の測定値と比べ非常に小さい。球形圧子 $28\mu\text{m}$ を用いた球形インデンテーション法では、同一焼結温度試料間で差が大きい。これに対し、 $100\mu\text{m}$ 圧子インデンテーションと光てこ法では 600°C 焼結試料で互いに近い値となっている。また、光てこ法では同一焼成温度試料間で互いに近い値となっている。

ただし、光てこ法による算出は、評価膜の線膨張係数とポアソン比が必要である。正確な値を他の測定等により得ることができれば問題ないが、特にポアソン比を得ることは容易ではない。一方、球形インデンテーション法でもポアソン比が必要である。1 以下のポアソン比の 2 乗で計算されるため、誤差に与える影響は光てこ法よりは小さいものの、誤差は生じる。

そこで、100 μ m 圧子による球形インデンテーション法と、光てこ法の二種類の方法により膜のヤング率を求め、両者の値が近いものとなれば信頼性のあるデータとして採用することが妥当と考えられる。

表Ⅲ.2.5.4-5 各種法で求めた銅ペースト膜のヤング率 [GPa]

焼結温度	歪ゲージ	インデンテーション法		光てこ法*)
		28 μ 圧子	100 μ m 圧子	
600	11.9 \pm 0.4	60.2	30.3	29
	—	43.9	26.1	25
700	—	57.3	—	59
	—	70.1	—	57
800	21.4 \pm 1.0	65.6	—	82
	—	45.3	—	78

*) 銅の線膨張係数およびポアソン比を $18 \times 10^{-6} / ^\circ\text{C}$ 、0.35 と仮定

注) 同一の焼結温度でも、試験体はすべて異なる

2) 金属導体層/セラミック基板複合体の温度変化、変形挙動等の解析

(a) 配線基板通電時の温度上昇の解析

配線回路を有する基板に電流を流したときの温度変化をサーモグラフ及び熱電対で実測するとともに、ANSYS の電気-伝熱過渡解析を用いたシミュレーションを実施し、両者の結果を比較検討した。

この検証実験により、配線基板に電流を流したときの温度分布を評価するためには、以下の点について十分に考慮する必要があることが分かった。

- ・配線基板に温度、流量並びに流れ場を制御した空気を送風する。
- ・基板から熱伝導により熱が逃げるルートを意図的に設定し、基板から逃げる量を正確に測定する。

温度、流量並びに流れ場を制御した空気を送風する理由は、シミュレーション時に精度の高い境界条件が設定可能となるためである。シミュレーションを実施する際、空気と接している基板表面には境界条件として熱伝達係数と環境温度を設定する。基板表面の形状が複雑、もしくは流路が複雑でなければ、熱伝達係数は簡単な幾何学計算で求めることができる。これにより、精度の高い境界条件が設定可能となり、シミュレーション上で現象を再現しやすくなる。

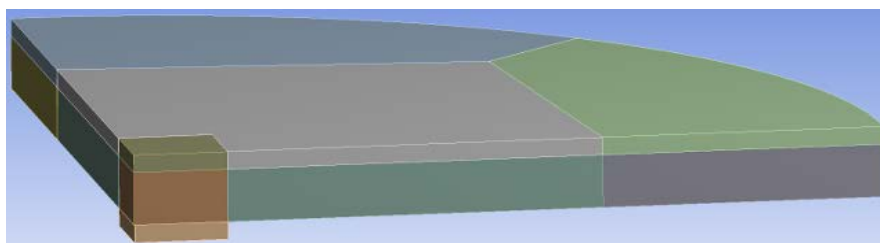
基板から熱伝導により熱が逃げるルートを意図的に設定し、逃げる量を正確に

測定する理由は、シミュレーションの収束性を上げ、計算時間を短縮するためである。熱の逃げを基板表面からの対流熱伝達のみとした場合、解析の収束が非常に悪く、計算が終了しないこともしばしば生じる。これに対し、熱伝達よりも十分多い量の熱が基板から逃げ出す条件では、計算の収束性が良くなる。

(b) 通電時の基板の変形挙動の解析

導体層を内蔵するセラミック基板の通電時における温度上昇、並びに温度上昇に伴う基板と導体層の変形挙動について、計算機によるシミュレーションを実施した。具体的には次に示す手順で行った。

計算モデルは、図Ⅲ.2.5.4-23 に示す基板上面に金属膜を形成し、反対面(裏面)中央にヒータを貼り付けた構造の 1/4 モデルである。



図Ⅲ.2.5.4-23 解析の手順検証に用いた計算モデル (1/4 モデル)

解析は、次の手順で行った。

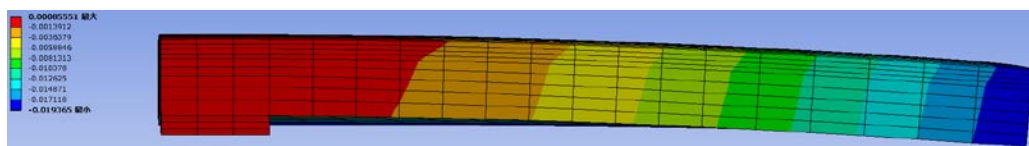
- ・ ヒータに発熱量(発熱密度)を設定し、ANSYS 標準機能である伝熱-構造解析により基板の変形量を求める。
- ・ 電気-伝熱解析でヒータに電流を設定しジュール発熱によって生じる温度分布を求め、その温度分布を構造解析の温度荷重として設定し、構造解析を行って変形量を求める(電気-伝熱-構造解析)。

ANSYS による電気-伝熱-構造解析を行うための設定を図Ⅲ.2.5.4-24 に示す。



図Ⅲ.2.5.4-24 ANSYS による電気-伝熱解析と構造解析の設定

図Ⅲ.2.5.4-25 に電気－伝熱－構造過渡解析によって求めた Z 軸方向(鉛直方向)の変形量を示す。

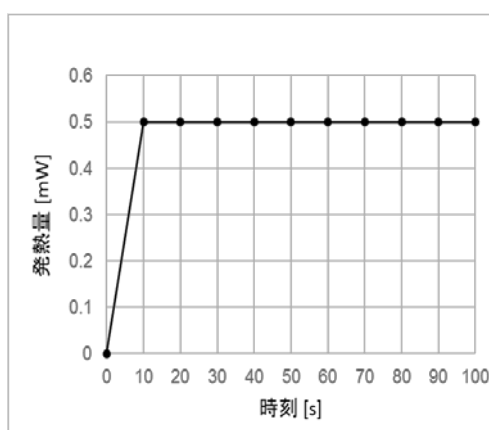


図Ⅲ.2.5.4-25 電気－伝熱－構造解析によって得られた Z 軸(鉛直方向)変位

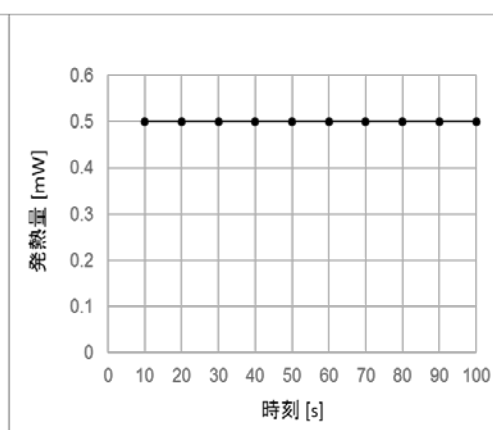
表Ⅲ.2.5.4-6 に、初期温度を室温とし、ヒータが 0.5W 発熱したときの、時間経過による温度と Z 軸方向の変位量を示す。変位量は、最も変位が大きい外周部(図では右端)の値である。60s 時に温度が 2°C 程度低く、それに合わせ変位も小さくなっている。120s を経過すると、両解析の温度、変位量はほぼ一致している。この理由は、シミュレータ内でのヒータ発熱量の扱いの違いである。伝熱－構造解析における発熱(密度)は 0→10s で 0.5W まで線形増加する設定とした(図Ⅲ.2.5.4-26(a))。一方、電気－伝熱－構造解析においては、電気－伝熱解析から

表Ⅲ.2.5.4-6 電気、伝熱および構造の解析によって得られた Z 軸変位量

解析種別	伝熱－構造解析		電気－伝熱－構造解析	
荷重条件	ヒータに発熱量 (0.5W/m ³)		ヒータに電流 (223mA)	
時刻 [s]	温度 [°C]	変位 [μ m]	温度 [°C]	変位 [μ m]
60	68	5.07	65-66	4.78
120	101	8.65	99-100	8.48
180	127	11.4	126-127	11.3
240	147	13.6	147-148	13.6
300	164	15.4	164-164	15.4



(a) 伝熱－構造解析



(b) 電気－伝熱－構造解析

図Ⅲ.2.5.4-26 構造解析で考慮されるヒータ発熱量

構造解析への温度荷重の受け渡し条件を 10s 毎と設定したため、通電による発熱量が、通電開始から 10s 経過後に初めて構造解析に温度荷重 0.5W としてとして受け渡され、10s 未満では 0W になっていた(図Ⅲ.2.5.4-26(b))ためである。以上より、電気-伝熱-構造解析では、温度荷重条件の受け渡しに注意を払う必要があることが分かった。

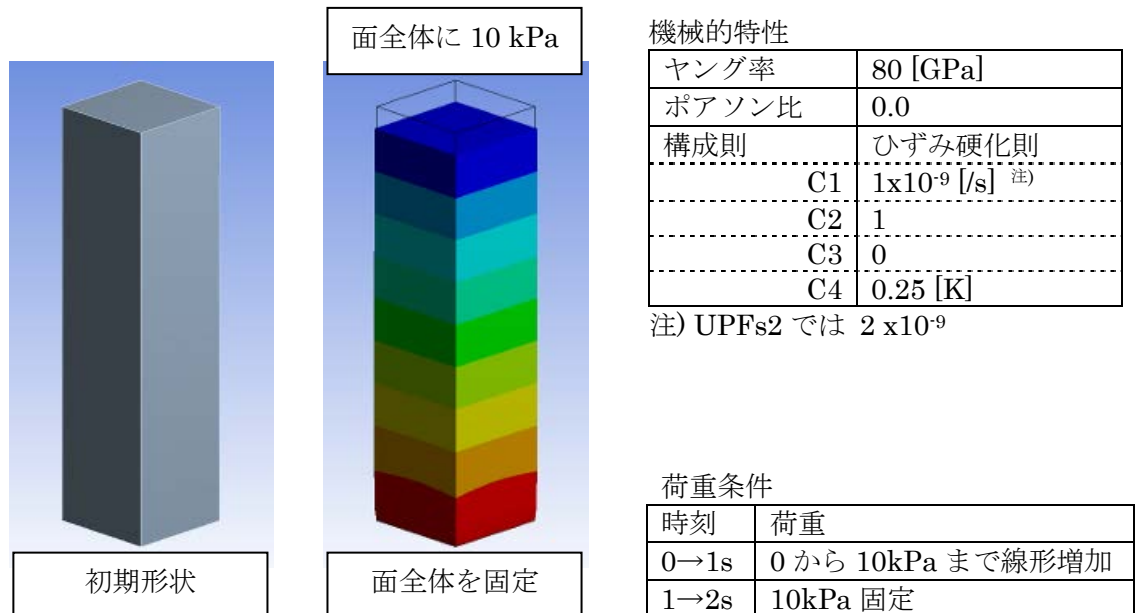
(c) プログラマブル関数を用いたクリープ変形

ANSYS や Abacus を始めとする高機能汎用 CAE ツールには、様々な解析に対応できるように、数多くの機能が装備されている。しかし、薄膜のクリープひずみなど一般的ではない材料特性（材料構成則と呼ぶ）を考慮にいれた解析を行うためには、ほぼ例外なくユーザによって新たな材料構成則を組み込む必要がある。ANSYS において新材料構成則を組み込む機能はユーザーサブルーチン(UPFs)機能と呼ばれる。

UPFs を利用したクリープ解析を実施するために、まず UPFs により構成則を正常に組み込む手順を検討した。具体的には、ANSYS に標準機能として搭載されているひずみ硬化則(下式)を UPFs により組み込み、両解析結果を比較した。

$$\dot{\varepsilon}_{cr} = C1 \cdot \sigma^{C2} \cdot \varepsilon^{C3} \cdot \exp(-C4/T)$$

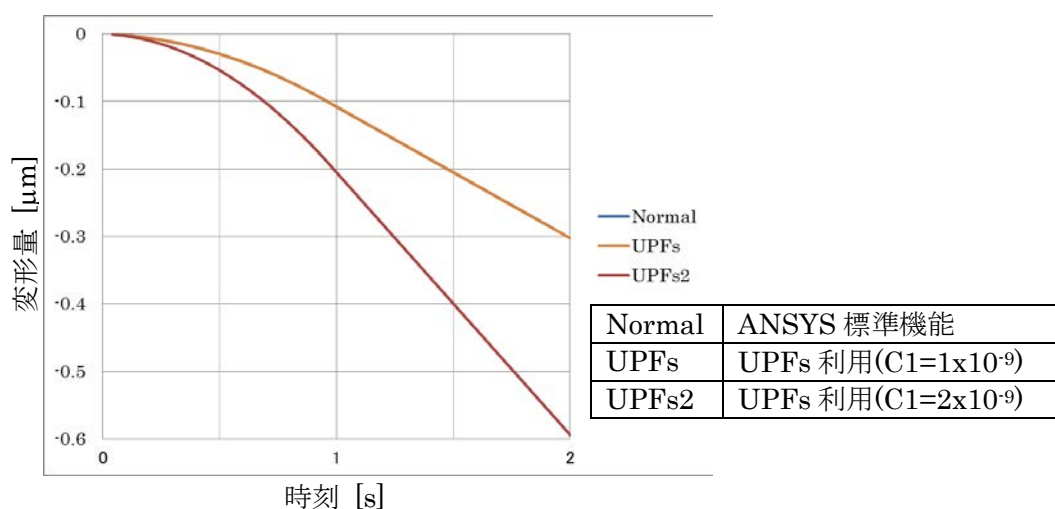
図Ⅲ.2.5.4-27 に計算に用いたモデルおよび機械的特性と荷重条件を示す。サイズは $5 \times 5 \times 20 \text{ mm}^3$ とした。圧縮方向へ荷重をかけることによって変形が生じている様子が再現されている。



図Ⅲ.2.5.4-27 計算モデル。左) 初期、右) 荷重をかけて 2 秒後

長軸方向の変形量を図Ⅲ.2.5.4-28 に示す。標準機能による解析結果 Normal の青線が見えないが、これは UPFs の結果と一致しているためである。UPFs2 の C1 は UPFs の 2 倍、つまりクリープひずみ速度は 2 倍であるが、それにあわせ、変形量もほぼ 2 倍に増加している。

以上より、UPFs により新たに構成則を組み込んでクリープ解析ができるようになったと考えられる。



図Ⅲ.2.5.4-28 長軸方向の変形量の時間変化

(d) 光テコ法による金属/セラミック二層基板の変形挙動の解析

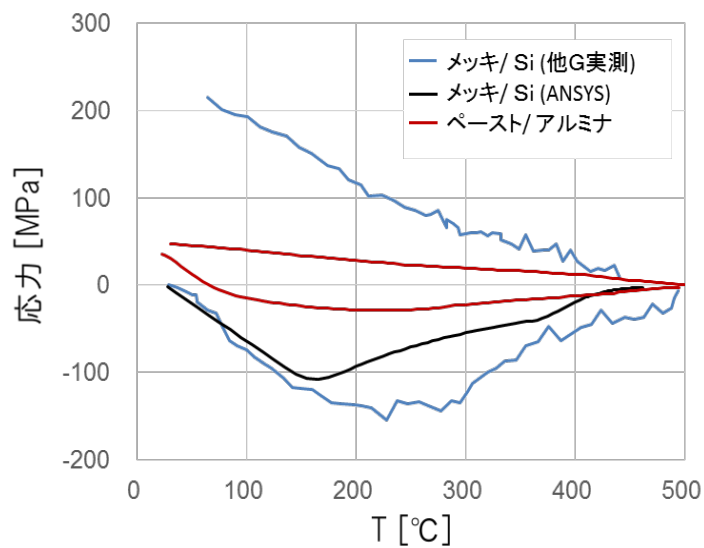
前項で検討した ANSYS UPFs を用いたクリープ解析により、1) (a) 項で示した光てこ法による金属/セラミック二層基板の変形・応力挙動をシミュレートできるかを検討した。クリープ構成則は、薄膜用に提案されたクリープ構成則を用いた。

図Ⅲ.2.5.4-29 に、銅メッキ膜の実測値(Onishi ら)および ANSYS UPFs による計算値、銅ペースト膜の実測値を示す。ANSYS UPFs 解析のパラメータは、Onishi らがメッキ膜のパラメータとして報告した値を利用した。

Onishi らは銅メッキ/Si 基板中の残留応力の実測値と解析値はよい一致を示したと報告している。しかし、今回同じパラメータを用いて ANSYS によって算出した銅メッキ/Si 基板の解析値は、報告値と大きな差がある。

また、メッキ膜のパラメータを利用して銅ペースト/アルミナ基板の残留応力解析値は、実測値と大きな差がある。ペースト膜のクリープに関するパラメータはメッキ膜とは異なると考えられる。さらに、現在検討されているパワーモジュールには、銅メッキ膜、銅薄板、ニッケルメッキなど、クリープ変形を起こす種々

の金属層・材が使用されるが、200°Cを超える領域でのクリープ速度を始めとする機械的諸物性には、値が確定されていないものが存在する。これらの値はパワーモジュールの構造解析シミュレーションには必須のパラメータである。



図Ⅲ.2.5.4-29 銅メッキ/Si 基板および銅ペースト/アルミナ基板中の残留応力

(4) まとめ

1) 目標の達成度

配線基板に関わる最終目標である「使用時の耐熱温度250℃であり、当該温度において耐電圧1200V、50A級の電流が通電可能な内部配線を有し、かつ、実装されるパワー素子電極に対する内部配線の位置精度±20μm以下。」に対して、上述の通り、ビアレイ配線方式及び肉厚内層配線方式の2方式による配線基板の試作を行った。

ビアレイ配線方式配線基板では、冷熱サイクル-40～+250℃ 1000 サイクルにて電極剥離発生のないこと、通電サイクル0～50A 10000 サイクル試験にてビア断線の発生のないこと、50A連続通電基板温度250℃にて、P-N間の抵抗値は2mΩ以下であること、かつ適用するセラミック材料として、絶縁破壊電圧15kV/t1mmの十分な耐圧を確認し、さらにゲートソース間のクリアランス設計値(300μm)に対して、N=20で平均320μmであることを確認し、目標は達成した。

厚肉内層配線方式配線基板においても、-40～+250℃のヒートサイクル試験において、基板単体・モジュールの両方において1,000 サイクル以上での剥離・割れの発生がないこと、耐電圧では3,600V印加により絶縁破壊の発生がないこと、50Aパルス通電10,000 サイクルでも外観・抵抗値の変化がないこと、さらに、基板の内部配線において、ゲート電極と、隣接するソース電極の間隔が、設計値に対し、±20μm以下であることを確認し、目標は達成した。

2) 成果の意義

情報処理用の配線基板の最大電流は5A程度であり、50A級のパワーモジュール用の耐熱性配線基板の試作は世界初の試みと言え、パワーモジュールにおける3次元実装の道を開拓するものとなる可能性がある。またセラミックス製の配線基板は、高温作動するパワーモジュールにおいてフットプリントを削減する可能性を示唆している。

3) 知的財産の取得

本事業における配線基板研究開発において特許を平成25年度に6件国内出願した。

4) 成果の普及

実用化に向けて、別事業において主に信頼性と機能向上に着眼した技術開発を継続する。これまでのプロジェクトの外部発表の一覧を下記に表す。

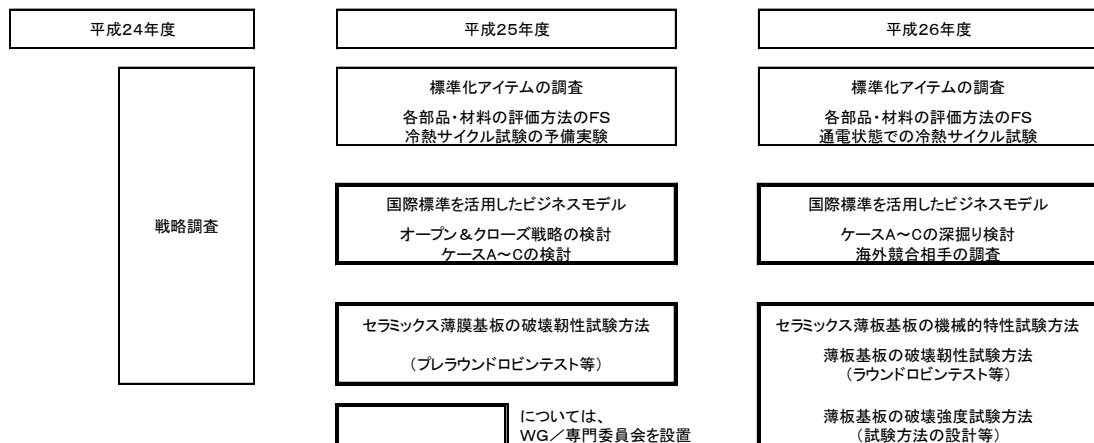
表Ⅲ. 2. 5. 4-7 特許、論文、外部発表等の件数(内訳)

区分 年度	特許出願			論文		その他外部発表 (講演・プレス発表等)
	国内	外国	PCT*出願	査読付き	その他	
H24FY	0件	0件	0件	0件	0件	0件
H25FY	6件	0件	0件	0件	0件	1件
H26FY	0件	0件	0件	1件	1件	3件

2.5.5 高耐熱部品の国際標準化等に関する調査研究（JFCA 再委託）

パワー半導体の開発はアメリカ、ドイツ、中国、韓国等、世界の多くの国でも国家課題として激しく開発競争している。セラミックスを中核素材とした周辺部材の開発力は日本が最も高く、本研究開発の成果は世界の標準として位置づけることが可能である。そのため国際標準化に向けてどのように取り組むかを開発段階で調査研究しておくことが重要である。このために、各国の、参入企業、サプライチェーンの状況、研究開発動向、知的財産の出願状況、標準化動向の調査を行う。学識経験者、ユーザーを中心とする委員よりなる専門家委員会を設け、調査結果を評価、重要な課題を絞り込み重点調査を進める。最終的に、調査結果をまとめるとともに、標準戦略の検討を行う。また、海外の関連機関を訪問して、議論することで、先導的な標準化活動を進めていく。

本調査研究における委員会構成を図Ⅲ.2.5.5-1 に示す。



図Ⅲ.2.5.5-1 本調査研究の委員会構成

平成24年度から高耐熱部品統合パワーモジュール化技術開発プロジェクトがNEDO 委託事業として、「高耐熱パワーモジュール」を構成する「高耐熱コンデンサ」、「高耐熱抵抗」、「高耐熱配線基板」、「高耐熱放熱基板」及び「高耐熱接合技術」の研究開発が始まった。問題は、この技術開発に成功した後である。技術開発の成果を使って、どのように市場を創設・拡大し、利益を確保していくかで、近年、我が国の企業は、技術開発で優位に立ちながら、市場拡大期になると新興国等の企業に敗れ、市場から撤退していくことが多い。また、パワー半導体に業態が近いDRAM やシステムLSI でも同様のことが起こっている。一方、欧米企業や一部の日本企業では、国際標準の活用と知的財産権の管理を戦略的に組み合わせることで、高い利益率を継続的に確保することに成功している。

このような観点から、本調査研究では、高耐熱部品統合パワーモジュール化技術開発プロジェクトの研究開発成果の事業化を図るため、国際標準化戦略のあり方について検討を行った。まず、高耐熱パワーモジュールに関する市場動向を把握し、次に、

現在の技術水準を特許動向から国際比較し、さらに、将来の競争相手を予測するため学術論文の発表状況を分析した。さらに、国際標準化戦略を検討するに当たって、まず、既存の関連標準を調査するとともに、関係企業の標準化ニーズを把握した。そして、我が国企業が差別化技術を有する領域や、国際標準化が市場創造・拡大に資する仕組みなどを踏まえて国際標準化戦略を検討した。短期間での調査研究であったため、関係者間の十分な合意形成はできなかったが、国際標準化戦略の方向性を示すことができた。

開発した基盤技術を活用して産業化するためには、各企業の戦略とともに、国レベルの戦略的施策とが必要であることから、国際標準化に関する国レベルの戦略を提案、推進するためのファインセラミックス業界としての基本ルールを調査し提案することとした。

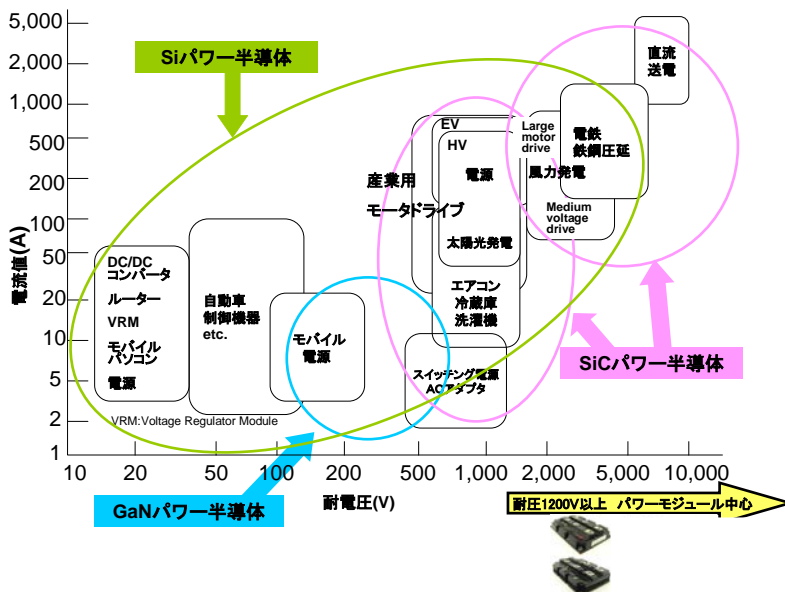
今後は、欧米諸国や新興国のライバル企業の経営戦略、技術水準、研究開発動向等を調査することも、日本企業連合のビジネスモデルを検討する上で必要となってくるものと考えられる。

(1) 平成24年度研究成果

1) 初年度の調査研究における標準化アイテムの検討

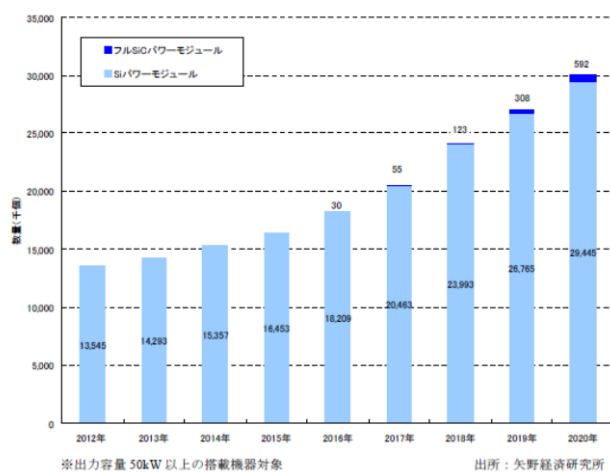
(a) 市場動向調査

図Ⅲ.2.5.5-2 にパワー半導体の電圧/電流値と搭載用途と各半導体材料の適用範囲を示した。Si(シリコン)パワー半導体は、低耐圧から高耐圧までカバーしており、最も耐圧が高いもので6.5kVのものが製品化されている。SiC(炭化ケイ素)、GaN(窒化ガリウム)パワー半導体については、SiCが耐圧600Vを超える高耐圧・大電流領域、GaNが耐圧600V以下の中低圧領域で、高速スイッチング特性が求められる用途での搭載が期待されている。本開発が対象とするのは、HV/EV、太陽光発電/風力発電用PCS (Power Conditioning System)、産業機器、電鉄など、60kW、耐圧1200V/50A以上の用途が中心となる。



図Ⅲ.2.5.5-2 パワー半導体の電圧/電流値と搭載用途と各半導体材料の適用範囲

また、高耐熱パワーモジュールに関する市場動向に関して情報収集を行い、耐圧1200V/50A相当以上のパワーモジュールについて、2012年から2020年までの世界の市場規模の見通しを得た。(図Ⅲ.2.5.5-3) その中で、ダイオードとトランジスタともにSiC半導体とするフルSiCパワーモジュールの市場は2016年頃に立ち上がると予測され、2020年時点での出荷数量は、592千個と見込まれ、Si製のパワーモジュール29,445千個に比べると2%となることが分かった。



図Ⅲ.2.5.5-3 パワーモジュールのデバイス別市場規模予測 (世界市場 出荷数量)

表Ⅲ.2.5.5-1 パワーモジュールの需要分野別市場規模予測 (世界市場 出荷数量)

(単位：千個、億ドル)

	2012年	2013年	2014年	2015年	2016年	2017年	2018年	2019年	2020年
自動車	1,944	2,524	3,371	4,217	5,690	7,713	11,044	13,746	16,418
新エネルギー	519	546	579	591	659	700	771	828	942
産業機器	10,800	10,929	11,093	11,315	11,541	11,737	11,914	12,092	12,249
電鉄	282	294	314	330	349	368	387	407	428
数量 TTL	13,545	14,293	15,357	16,453	18,239	20,518	24,116	27,073	30,037
前年比		105.5%	107.4%	107.1%	110.9%	112.5%	117.5%	112.3%	110.9%
金額 TTL	22.0	23.4	25.7	27.8	31.3	34.8	41.7	46.0	48.0
前年比		106.2%	109.9%	108.0%	112.7%	111.1%	120.0%	110.3%	104.3%

※出力容量 50kW 以上の搭載機器対象
出所：矢野経済研究所

(b) 特許動向調査

日本以外のプレイヤーを調べるのに適しているヨーロッパ特許庁のデータを用いて分析を行った。はじめに、次の検索を行った。

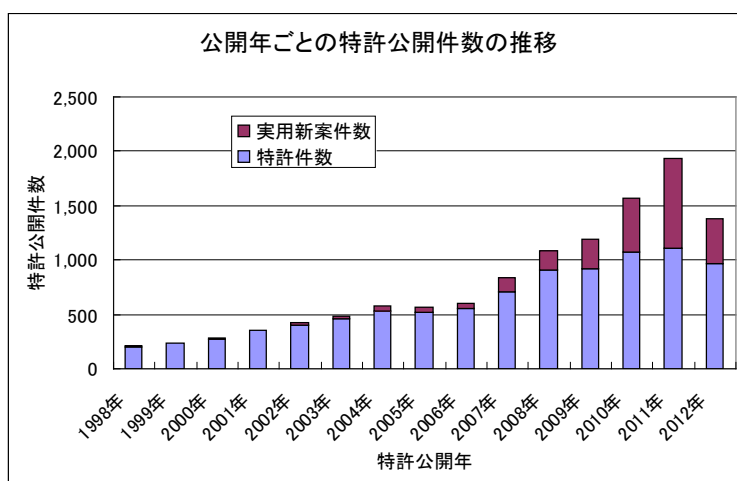
キーワード：Power Module または Power Semiconductor Module

IPC：[H01L23/36+H01L23/2.5.5]*[H01L25/07*+H01L25/18]

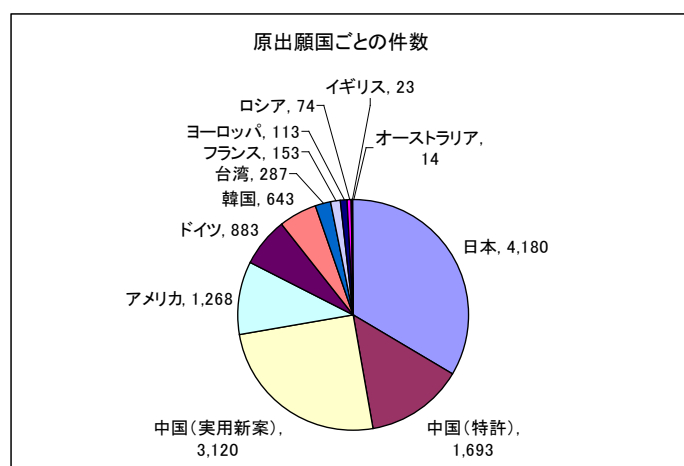
(冷却機構を持つ半導体製品)

抽出期間：1998年～

この結果、抽出件数は 12,356 件となった。図Ⅲ.2.5.5-4、図Ⅲ.2.5.5-5 に、特許の公開件数の推移、原出願国の件数を、それぞれ示した。原出願国の件数は出願人の国籍別に近いものと考えられる。日本企業の出願は約 3 割を占めているが、実用新案も含め中国企業はさらに多くの出願を行っていることがわかる。

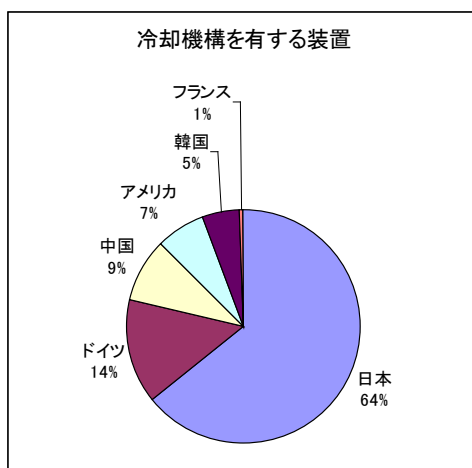


図Ⅲ.2.5.5-4 特許の公開件数の推移



図Ⅲ.2.5.5-5 原出願国の件数

さらに本開発の対象となる高電力用途にしぼるため、heat sink、 radiator、 cooling、 dissipator の「冷却構造」に関する用語を含むものに限定すると、総件数は 493 件と、まだ少ない。図Ⅲ.2.5.5-6 に、原出願国の件数を示した。また、表Ⅲ.2.5.5-2 に出願件数 20 の出願人を示した。高電力用途では日本が先行し、主たる日本企業が上位を占めている。



図Ⅲ.2.5.5-6 冷却機構を有する特許の原出願国

表Ⅲ.2.5.5-2 冷却機構を有する特許の上位 20 社の出願人リスト

Applicant(s)	出願件数	Applicant(s)	出願件数
MITSUBISHI MATERIALS CORP [JP]	43	SEMIGRONG ELECTRONICS AG [DE]	11
MITSUBISHI ELECTRIC CORP [JP]	32	BOSCH GMBH ROBERT [DE]	9
HITACHI LTD [JP]	27	SAMSUNG ELECTRONICS CO LTD [KR]	9
TOYOTA MOTOR CO LTD [JP]	27	SUMITOMO METAL ELECTRONICS DEV [JP]	9
TOSHIBA CORP [JP]	22	FUJI ELECTRIC CO LTD [JP]	8
DENSO CORP [JP]	18	HITACHI METALS LTD [JP]	8
DENKI KAGAKU KOGYO KK [JP]	17	NIPPON INTER ELECTRONICS CORP [JP]	7
SIEMENS AG [DE]	13	INFINEON TECHNOLOGIES AG [DE]	6
EUPEC GMBH & CO KG [DE]	11	SUMITOMO ELECTRIC INDUSTRIES [JP]	6
NEC CORP [JP]	11	NISSAN MOTOR [JP]	5

(c) 研究動向調査

学術論文の掲載状況から、次のとおり本開発に関する研究論文数の分析を行った。

使用データベース：

米 Thomson Reuters 社の Institute for Scientific In-formation (ISI) 社によって提供されている下記の 3 つ (全て英語の論文)

①Science Citation Index Expanded (SCI-EXPANDED)

②Social Sciences Citation Index (SSCI)

③Arts and Humanities Citation Index (A-HCI)

検索ソフト：Web of Science

分析ソフト：東京大学総合研究機構イノベーション政策研究センターで開発された「学術俯瞰マップ作成システム」

「高耐熱コンデンサ」などの各要素について 100～数 100 件の論文のクラスターを見出し、論文数により分析した。ほとんどの要素で米国の論文数が多かった。これに対し、調査対象が英語論文のためもあるが、日本の論文数は、一部の要素を除いて決して高くない。特に、ここ数年で論文数が増加していて、新しいと考えられる研究分野では、日本の存在感は小さい。日本の論文数が上位にあるのは、過去の大規模ナショナルプロジェクトにより多くの論文が発行された技術要素である。近年では中国の論文数は日本を上回る要素技術もある。学術分野における研究の相対的な地位の低下があるとすれば、将来の国際競争力への影響も懸念される。

(d) 国際標準の調査

関連する ICS (International Classification for Standards) コードにより調査した結果、ISO がファインセラミックス材料関連で 66 件、IEC が本開発に関わるコンデンサなどの要素関連で 662 件あり、内容からも、材料・部材であれば ISO/TC206、部品は IEC の TC22、TC40、TC47 などが提案先となる。

関連標準としては、国際標準以外に ASTM International、CEN、IEEE、JEDEC (The Joint Electron Device Engineering Council)、JEITA 等に見いだされた。

産業技術総合研究所から提案された 2 つの標準化アイテムについては、平成 25 年度からセラミックス薄板の破壊靱性試験方法について、平成 26 年度からはセラミックス薄板の破壊強度試験方法について、それぞれ専門委員会を設置し、プレラウンドロビンテストを開始することが検討されている。

2) 国際標準化の基本方針

(a) 考慮すべきこと

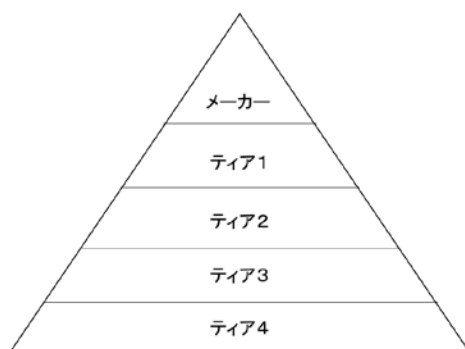
<< 新規市場の創設・拡大>>

市場創生期においては、製品標準のみならず試験・検査標準が新しい性能を数字で示すことで新規市場の創設・拡大に大きな役割を果たすとされる。製品化と同時に市場を急速に拡大させていくためには、材質や性能の測定方法の標準化、信頼性・耐久性などの評価方法の標準化などを研究開発の段階から同時並行的に

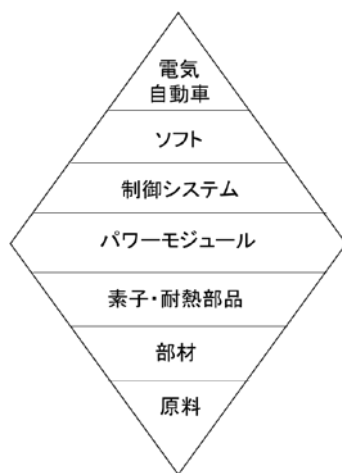
準備しておくことが望ましい。

<<サプライチェーンの構造>>

一部の高度部材や特殊部品においては、図Ⅲ.2.5.5-7 の従来のサプライチェーン（ピラミッド型）ではなく、図Ⅲ.2.5.5-8 のようなダイヤモンド型サプライチェーンが構成されている。ハイテク性の高い電気自動車においても、ダイヤモンド型サプライチェーンが構成される可能性が高いと考えられる。なお、図Ⅲ.2.5.5-7 は、あくまでイメージ図であって、材料・原料部分がボトルネックとなることを明言するものではない。



図Ⅲ.2.5.5-7 従来のサプライチェーン（ピラミッド型）



図Ⅲ.2.5.5-8 想定されるサプライチェーン（ダイヤモンド型）

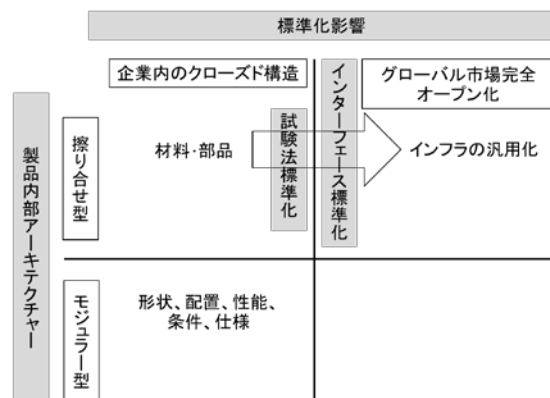
(b) 検討すべき国際標準化戦略

ケースA：パートナー企業だけで、川上から川下まで完全にクローズドすることができる場合

摺り合わせ型技術によって、材料・原料の調達から生産・販売までをパートナー企業だけで、完全にクローズドすることができる場合の標準化戦略である。

(図Ⅲ.2.5.5-9)

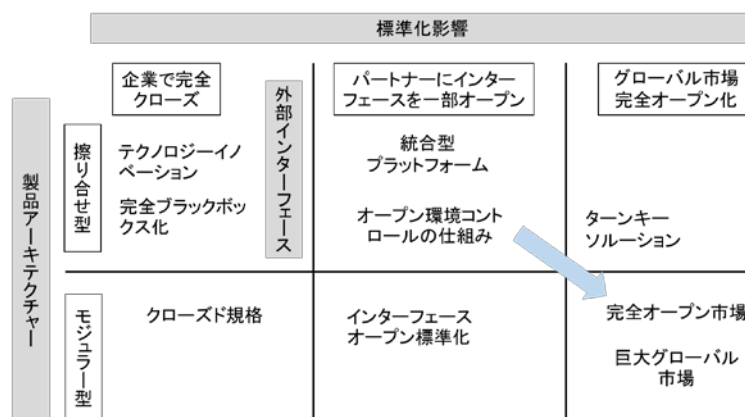
デジカメ業界が各社の固有技術はクローズドなまま、画像記録に使用するメモリーカード形式やファイル形式を標準化することで、膨大なパソコンユーザーを顧客として取り込み、市場を急速に拡大させたことがその例である。ただし、競合する企業群が摺り合わせ型クローズドモデルを採用していない場合、この状態は、コスト競争の面で安定的ではないと考えられる。



図III.2.5.5-9 摺り合わせ型クローズドモデルの標準戦略

ケースB：川下領域に新興国企業の参入することは所与のものとし、基幹材料・部材・部品の優位性を活用する場合

摺り合わせ型技術によってビジネスを完全にクローズドできない場合に、差別化できる領域とオープンなグローバル市場との間に、コントロール可能な中間領域を設け、その中間領域を通じて、グローバル市場への低コスト大量供給を実現し、基幹材料、基幹部材、基幹部品の供給によって高い利益率を獲得するための標準化戦略である。(図III.2.5.5-10)



図III.2.5.5-10 基幹部材・部品モデルの標準戦略

三菱化学株式会社が DVD メディア生産において、必須材料の AZO 色素を基に加工レシピと製造装置（スタンプ）の販売で構築したビジネスモデルがある。これは、インテルがパソコンのマザーボードのリファレンス設計情報を開示し、パソコンとマイクロプロセッサを大量普及させ、ひいては、パソコン業界で屈指の利益率を実現したビジネスモデルと同じものである。

(c) 産業政策上の効果

<<標準化の効果>>

標準化の意義・効果は、事業者にとっては、「市場拡大・貿易促進」、「コスト削減・生産性向上」、「社内マネジメント向上」であり、消費者にとっては、「便利さ向上」、「分かりやすさ向上」「安心・安全増進」であるとされている。一方、経済のグローバル化にともない、国際標準がビジネスモデルを左右するほどの影響を持つほどになっている。そのため、企業においては、自らの業態と保有する知的財産権を踏まえて、国際標準を戦略的に活用することを検討する必要がある。

(d) 審議の過程で示された標準化に関するコメント

- ①グローバル化の進展に伴い、「国際標準を制する企業が世界を制する」と言われるようになった。
- ②一般論として、国際標準化のメリットとしては下記の項目が挙げられる。
 - ・内外のユーザが新製品を評価し易くなることで市場拡大が期待できる。
 - ・品質・特性の比較ができることで、海外品との差別化ができる。
 - ・国際標準化することで、海外に売り込みやすくなる。
 - ・競争力の源泉となるノウハウ等の技術流出が懸念される。

(2) 平成25年度研究成果

1) 次年度(2013年)における部品部材標準化アイテムの調査

(a) 既存規格の調査

2012年度の成果を受け、2013年度は、高耐熱に関する材料・原料、高耐熱部材、さらに高耐熱部品の高温条件下での試験方法検討にあたり、発行済みのJIS及びJEITA(一般社団法人電子情報技術産業協会)規格から、関連する既存規格を調査した。

コンデンサについては、JIS C5101-1「電子機器用固定コンデンサー—第1部：品目別通則」、抵抗器については、JIS C5201-1「電子機器用固定抵抗器—第1部：品目別通則」を基に調査した。コンデンサの温度に関する評価項目の一覧を表Ⅲ.2.5.5-3に、抵抗器の温度に関する評価項目の一覧を表Ⅲ.2.5.5-4に示す。

表Ⅲ.2.5.5-3 コンデンサに関する温度環境下での評価項目一覧

対象	コンデンサ		
基本	JIS C5101-1:2010		
項目	項番	条件	試験方法
温度サイクル	4.21.6	高温(2-2)、低温(2-1)を参考に、基本6cycle・day	C60068-2-30
高温	4.21.2	max. +1000°C	C60068-2-2
低温	4.21.4	max. -65°C	C60068-2-1
温湿度サイクル	4.21.3	25←→上限	C60068-2-30
	4.21.6	25~75←→95%RH	C60068-2-30
高温・高湿	4.22	40°C,93%RH	C60068-2-78
高温保存	4.25.1	max. +1000°C	C60068-2-2
低温保存	4.25.2	max. -65°C	C60068-2-1
高温及び低温特性	4.29	4.21.2	C60068-2-2
		4.21.4	C60068-2-1
温度急変	4.16		C60068-2-14

表Ⅲ.2.5.5-4 抵抗器に関する温度環境下での評価項目一覧

対象	抵抗器		
基本	JIS C5201-1:2011		
項目	項番	条件	試験方法
温度サイクル			
高温	4.23.2	max. +1000°C	C60068-2-2
低温	4.23.4	max. -65°C	C60068-2-1
温湿度サイクル	4.23.3	25←→上限	C60068-2-30
	4.23.6	25~75←→95%RH	C60068-2-30
高温・高湿(定常)	4.24	40°C,93%RH	C60068-2-78
高温・高湿(加速)	4.37	85°C,85%RH	C60068-2-67
耐久性	4.25	70°C,室温,上限温度	
低温動作	4.36	-55°C	
はんだ耐熱性	4.18	260°C	C60068-2-20
温度急変	4.19		C60068-2-14

このうち、「高温」に関する試験を規定するJIS C60068-2-2「環境試験方法—電気・電子—第2-2部：高温(耐熱性)試験方法(試験記号：B)」には、試験温

度と試験時間について規定されている。

また”低温”に関する試験を規定する JIS C60068-2-1「環境試験方法—電気・電子—第 2-1 部：低温（耐寒性）試験方法（試験記号：A）」には、試験温度と試験時間について規定されている。

パッケージについては、JEITA 規格 ED-4701/001「半導体デバイスの環境及び耐久性試験方法（基本事項に関する評価項目）」に必要な評価項目が規定されている。評価項目の一覧を表Ⅲ.2.5.5-5 に示す。

このうち、”高温”に関する試験を規定する ED-4701/200「試験方法 201：高温保存試験」には、試験温度と試験時間について規定されている。保存温度の許容差の記述はあるが、試験温度は個別規格で規定することを基本としている。

表Ⅲ.2.5.5-5 パッケージに関する温度環境下での評価項目一覧

対象	パッケージ	
基本	EIAJ(JEITA) ED-4701/001:2001	
項目	試験方法	条件
温度サイクル	試験方法105A:2013	max. -65℃→150℃, 10cycle·day
温湿度サイクル	試験方法203:2001	25℃,90%RH→65℃,90%RH
高温保存	試験方法201:2001	個別規格
低温保存	試験方法202:2001	個別規格
高温高湿保存	試験方法103A:2013	max. +130℃, 85% (不飽和蒸気圧試験)
はんだ耐熱性	試験方法301A:2003	max.260℃
熱衝撃	試験方法307A:2003	max. -65℃→+150℃
高温動作寿命	試験方法101A:2013	高温動作、高温逆バイアス、高温順バイアス
高温高湿バイアス	試験方法102A:2013	max. +130℃, 85% (不飽和蒸気圧試験)
加湿実装ストレス	試験方法104A:2013	max.260℃
断続動作	試験方法106A:2013	個別規格

また、”低温”に関する試験を規定する ED-4701/200「試験方法 202：低温保存試験」には、試験温度と試験時間について規定されている。保存温度の許容差の記述はあるが、試験温度は個別規格で規定することを基本としている。

以上のように、JIS には高耐熱部品が想定している高温（保存）条件（250℃）と低温（保存）条件（-40℃）の温度条件は規定されており、保存試験については既存の規格が利用できることが分かった。またデバイスについても個別規格で規定することになっているため、今後検討される規格の中で、必要な温度を柔軟に規定することで対応できることが分かった。

(b) 市販品と研究試作品を使った冷熱サイクル試験

(a)で述べたように、標準化に向けた課題が明確になってきた。そこで、現状の

規格の問題点を抽出するために、電気・電子部品の評価を請け負っている外部試験機関を使って、冷熱サイクル試験を実施した。

<<評価条件>>

コンデンサ及び抵抗器の市販品のカタログに記載された評価条件を参考に、JIS C60068-2-14「環境試験方法—電気・電子—第 2-14 部：温度変化試験方法（試験記号：N）」の試験 Na に準拠し、高温（TB）250℃、低温（TA）-55℃、さらし時間（t1）30 分（低温→高温移行のため 6 分、高温→低温移行のため 11 分プラスして切換え）とし、一槽式恒温槽を用いて通電しない状態で 500 サイクルの冷熱サイクルを負荷する。

<<評価結果>>

開発品は 500 サイクルの冷熱サイクル試験後でも初期の特性が維持されていた。一方、使用温度が 125℃までの市販品でも、所定の温度負荷はかかっていたにも関わらず、500 サイクルの冷熱サイクル試験後でも初期の特性が維持されていた。

2) オープン&クローズ戦略

我が国としては、新興国企業に技術が伝播して新興国の製造業が発展していくという製造業のグローパライゼーションの流れを完全に止めることはできない。日本企業にとって出来ることは、守るべき領域（クローズ領域）と開放する領域（オープン領域）に分けて、技術の伝播速度を戦略的にコントロールすることだけである。また、我が国が法人税率引き下げ、減価償却制度の柔軟化、投資税額控除等の世界的な政策競争に参加できないのならば、日本の製造業は、アジア等の新興国の産業支援策を活用して、新興国企業の成長とともに歩む新たなメカニズムを構築することで、先進国型製造業に変容していく必要がある。

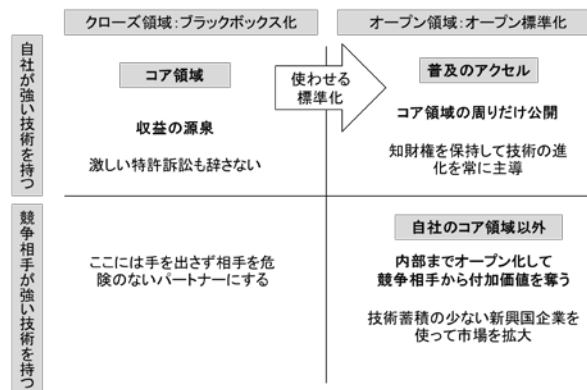
そこで、国際標準戦略WGでは、小川紘一主査が提唱する「オープン&クローズ戦略」を基に、国際標準を活用したビジネスモデルを検討していくこととした。なお、ここで、本章の記述の多くは、小川紘一主査の著書「オープン&クローズ戦略」（翔泳社、2014年）からの引用であることをお断りしておく。

オープン&クローズ戦略では、守るべきコア領域（クローズ領域）をノウハウの秘匿と知的財産権で徹底的に守る一方で、開放する領域（オープン領域）では、リファレンス情報やターンキーソリューションの提供と国際標準化の推進で、新興国企業を積極的に取り込んでいく。そして、コア領域では、クロスライセンスを徹底して排除するとともに、競争相手になりかねない相手は、サプライチェーンの中のコア領域以外を任せながら市場を拡大させていく。（図Ⅲ.2.5.5-11）

オープン&クローズ戦略の基本事項は、次の通りである。

- ①互いの協業によって付加価値を増やすためのビジネス・プラットフォームと

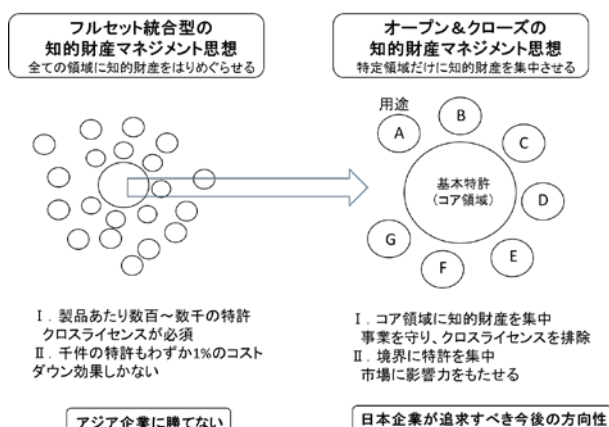
- 協業のルールを自社優位に事前設計する。
- ② 自社のコア領域を起点に、市場(オープン領域)と自社(クローズ領域)との境界を自社優位に形成する。
 - ③ 技術がオープン市場へ伝播するスピードを事業戦略としてコントロールし、クローズされたコア領域を守りながら、大量普及と高収益(特に価格維持)とを同時実現させる仕組みを構築する。
 - ④ 自社のコア領域から市場に向かって強い影響力を持たせ、自社優位の産業生態系を維持・強化する仕組みを構築する。
 - ⑤ 同時にグローバル市場の技術イノベーション成果を、産業生態系を介して自社のコア領域へ直結させる仕組みを構築する。
 - ⑥ これらをオープン環境で長期に維持・安定化させる知的財産マネジメントを、自らの手で創り出す。



図Ⅲ.2.5.5-11 オープン&クローズ戦略における領域区分

<<コア領域を守る知的財産権マネジメント>>

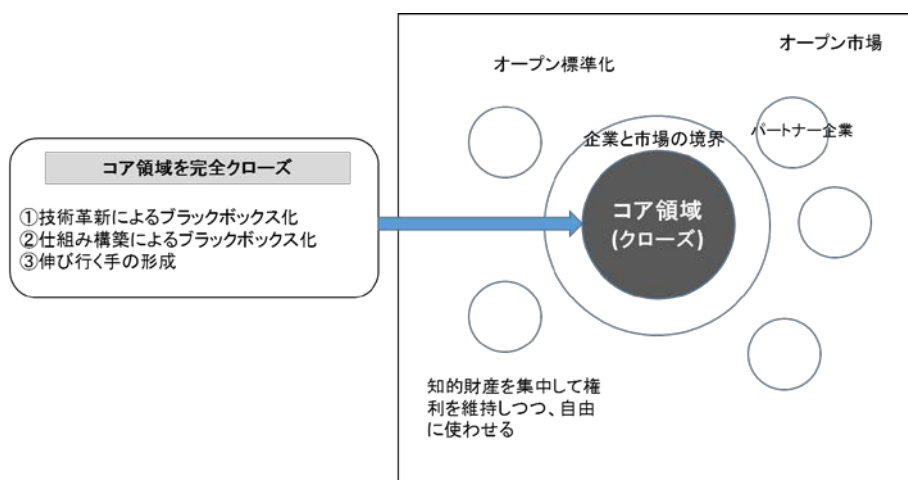
オープン&クローズ戦略を実現するための知的財産マネジメントは、従来、日本企業の多くで見られたフルセット統合型知的財産マネジメントではなく、図Ⅲ.2.5.5-12 に示すとおりコア領域だけを守るという思想で行われるべきである。そして、特許等の知的財産権は、コア領域とオープン領域の境界域に出願することとし、クロスライセンスは、徹底的に排除する。また、できれば、コア領域の核心部は、ノウハウとして秘匿し、ブラックボックス化することが望ましい。



図Ⅲ.2.5.5-12 フルセット統合型知財マネジメントとオープン&クローズ型知財マネジメント

<<国際標準の位置付け>>

オープン&クローズ戦略では、国際標準は、図Ⅲ.2.5.5-13 に示すとおり、コア領域とオープン領域の境界に導入され、技術伝播の速度を高める働きをする。これにより、原料・部材の調達コストの引き下げや新製品のグローバル市場の迅速な立ち上げが促進されることが期待される。

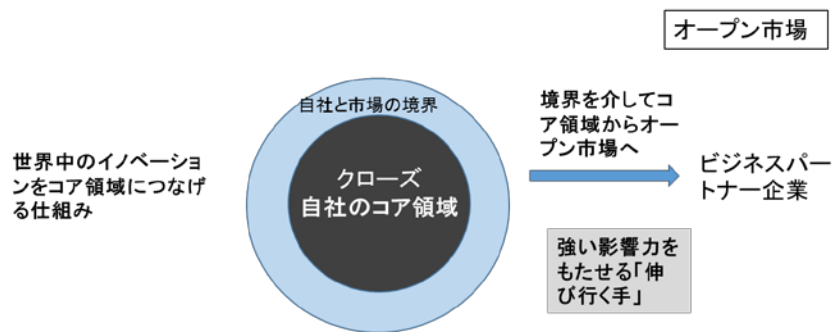


図Ⅲ.2.5.5-13 オープン&クローズ戦略における国際標準の位置づけ

<<伸びゆく手の設計>>

オープン&クローズ戦略では、図Ⅲ.2.5.5-14 に示すように、自社のコア領域 (クローズ領域) からグローバル市場 (オープン領域) に強い影響力を行使する仕組み「伸びゆく手」を事前に構築しておく必要がある。

部材メーカーが構築した代表的な伸びゆく手の事例としては、米インテル社によるパソコンのマザーボードのリファレンス設計情報の無償提供と、三菱化学によるDVDディスク製造に関するターンキーソリューションの提供があげられる。



図Ⅲ.2.5.5-14 伸びゆく手の概念

<<オープン&クローズ戦略の成立要件>>

これまで述べてきたオープン&クローズ戦略が成立するための要件をまとめると、次のようになる。

- 1.優れたコア技術の開発
- 2.産業生態系（クローズ／オープン領域、伸びゆく手等）の事前設計
- 3.クロスライセンスを排してコア領域を守る知財マネジメント
- 4.測定値や評価結果の信頼性を裏付ける国際標準
- 5.改編権を渡さない契約マネジメント
- 6.技術革新の主導権（持続的な研究開発）

3) 薄板基板破壊靱性試験方法の標準化

最近では高効率変換と高温作動が可能な SiC パワーエレクトロニクス の出現により、デバイスはさらに小型化や動作温度の高温化の傾向にあり、従来にも増して大きな熱履歴に曝される。熱サイクル時には、Cu とセラミックスの熱膨張係数の差により接合部に大きな熱応力が発生し、セラミックス部の微視的な破壊によりメタライズの剥離が問題となっている。このような熱応力に耐えるためには、セラミックス基板に高い強度と靱性が求められている。しかしセラミックス基板の機械的特性評価手法の標準化がされていないため、メーカーは経験に基づく従来の機械的特性評価に準じた独自の試験を行っており、異なる機関で得られた数値データを相互比較することが厳密にはできない。さらに、現状では基板としての機械特性の評価手法がなく、多大な時間と労力をかけて行ったメタライズ基板の熱サイクル試験の結果を、評価・解析するための基礎的なデータが得られていないという問題を有している。従って、セラミックス基板の強度と靱性を公正に評価できる試験方法の開発・確立が不可欠である。

しかし、従来のファインセラミックスを対象とした標準的な破壊靱性試験方法は、図Ⅲ.2.5.5-15 に示すように、試験片の厚みが 3mm 以上ある棒状試験片を対象としたものであり、これまでセラミックス基板の機械的特性評価手法の標準化はされてこなかった。このため、メーカーは経験に基づく従来の機械的特性評価法に準じた

試験を行っており、異なる機関で得られた数値データを相互比較することが厳密にはできない。従って、セラミックス基板の強度と靱性を公正に評価できる試験方法の開発・確立が不可欠である。

AIST セラミックスの破壊靱性試験方法 - ISO 4				
寸法の比較的大きな試験片に巨視的なき裂を導入し、破壊応力から臨界応力拡大係数を算出				
試験法	Single Edge Precracked Beam (SEPB)	Surface Crack in Flexure (SCF)	Chevron-Notched Beam (CNB)	Single-Edge V-Notch Beam (SEVNB)
き裂の導入法	ビッカース圧子を用いてき裂導入後に、予き裂導入治具を用いてポップイン	ビッカース圧子を用いてき裂導入後に、表面残留応力層を機械的に除去	先のとがった3角形状にき裂形状を加工	切断砥石でノッチ導入後に、剃刀とダイヤモンド砥粒でき裂先端を鋭いV字形状に加工
TPの寸法	3×4×18~, 36~, 45~	3×4×25~, 35~, 45~	3×4×36~	3×4×36~
規格	ISO 15732	ISO 18756	ISO 24370	ISO 23416

SEP法

CNB法

$$K_{Ic} = (P / B W^{3/2}) Y$$

P: 破壊荷重
a: 予き裂長さ
Y: き裂形状因子
B: 試験片幅
W: 試験片厚み

基板材料を対象とした試験方法はない。⇒ 開発の必要性

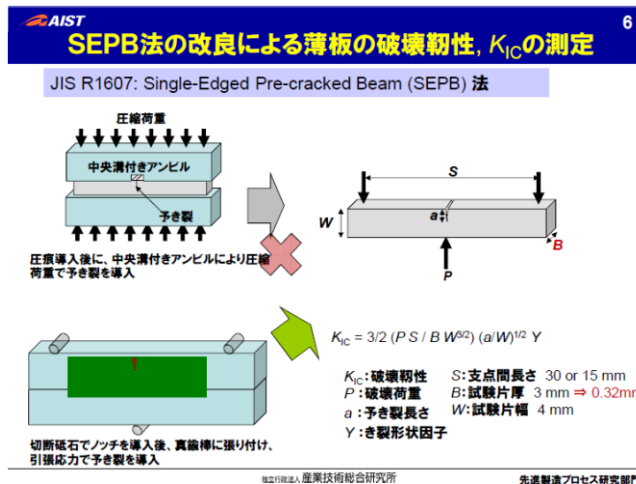
独立行政法人産業技術総合研究所 先進製造プロセス研究部門

図Ⅲ.2.5.5-15 ファインセラミックスの標準的な破壊靱性試験方法

(a) 「セラミックス薄板の破壊靱性試験方法」プレラウンドロビン試験

薄板用の破壊靱性試験方法の候補としては、SEPB (Single Edge Precrack Beam) 法やダブルトーション (DT) 法、圧子圧入 (IF) 法があげられるが、表に示すように SEPB 法が比較的容易に実施でき JIS に採用されて一般に広く使われていることや、破壊力学的に厳密な手法であることから、本手法を薄板試験片用に改良した手法を採用することとした。

図Ⅲ.2.5.5-16 に本プレラウンドロビン試験で採用した薄板用 SEPB 試験方法を示す。薄板試験片には、標準試験片のようにビッカース圧子を圧入することが不可能であるために、かわりに、切欠きノッチを導入した試験片を真鍮棒の側面に貼り付けて、これを3点曲げ試験することにより、ノッチ先端から鋭い予き裂を導入することとした。予き裂が導入された試験片を用いて、従来の SEPB 法と同じように3点曲げによる破断荷重を測定し、JIS R 1607「ファインセラミックスの破壊じん(靱)性試験方法」に定められている算出式に従って、破壊靱性 K_{Ic} を算出する。本手法は第1回の本専門委員会において検討され、プレラウンドロビン試験において実施されることとなった。



図Ⅲ.2.5.5-16 薄板用に改良された SEPB 法による破壊靱性試験方法の概要

必要な機材と治具を以下に示す。

1. 切欠きノッチを導入する切断機（例えば平和テクニカ製のファインカットなど）
2. 切断砥石
3. プレクラック導入検出用の音響センサー、もしくは、聴診器
4. プラスチックのピンセット
5. 切欠きノッチ導入用の試験片固定治具
6. プレクラック（予き裂）導入治具一式（産総研より支給）
7. SEPB 試験治具一式（産総研より支給）

試験片は、窒化ケイ素とアルミナ、窒化アルミの3種類とし、バルクの焼結体から切り出して $40 \times 4 \times 0.64$ mm と $40 \times 4 \times 0.32$ mm の板状に加工した。

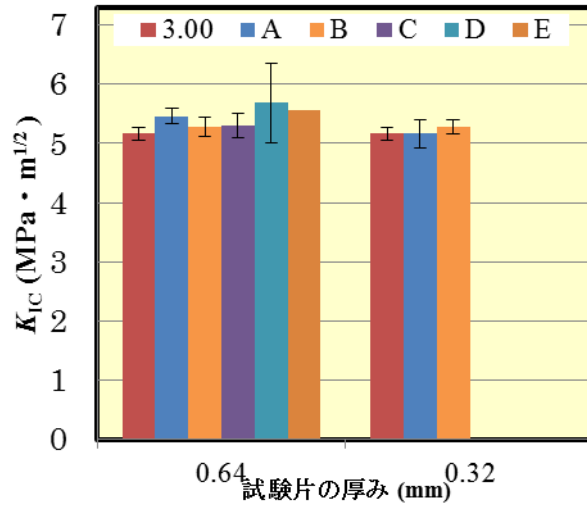
測定手順を以下に示す。

1. 試験片寸法の測定
2. 切欠きノッチの導入
3. プレクラックの導入
4. 破断荷重の測定
5. 予き裂長さの測定
6. 破壊靱性の計算

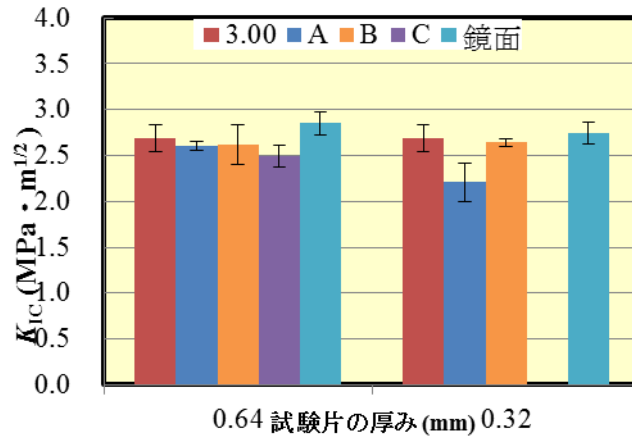
(b) 試験結果

<< 破壊靱性測定結果 >>

窒化ケイ素薄板と、窒化アルミ薄板、アルミナ薄板の各機関の測定結果を図Ⅲ.2.5.5-17 と図Ⅲ.2.5.5-18 に示す。



図III.2.5.5-17 窒化ケイ素薄板の破壊靱性プレラウンド試験結果



図III.2.5.5-18 窒化アルミ薄板の破壊靱性プレラウンド試験結果

試験方法に若干の工夫が必要であることが理解され、現場での試験の訓練を実施したうえで、国内ラウンドロビンを実施することとした。

(3) 平成26年度研究成果

1) 標準化アイテム

<<新規標準化アイテムの検討>>

高温でのモジュール評価試験方法について過去の標準を調べて、パワー半導体モジュールへの適用をまず検討することにした。高温条件での耐久性評価に関するJIS規格を参考にして議論した結果、JIS R 1692：ファインセラミックス基板の熱疲労試験方法をベースに新規標準アイテムを検討した。

<<新規標準化アイテムに関するアンケート結果>>

委員会での議論を元に、部品の組合せによる信頼性試験方法に関する新規標準化アイテムについて、16名の委員を対象にアンケートを依頼した。回答は7名で、回収率は44%であった。

2) 国際標準化戦略

経済産業省は、企業の事業戦略にとって有効なツールである標準化戦略、知財戦略が、日本では各々独立した手段であると考えられてきたこと、近年、特許技術が標準に必須なものとして含まれる例が増大し、欧米を中心として標準必須特許に関する大きな知財係争が起こってきたことから、知財と標準化への的確な対応が必須とした。具体的には、標準と特許はもはや独立した手段ではなく、両者を組み合わせた戦略が有力なビジネスツールで、標準化戦略と知財マネジメントを連携させ、知財戦略・標準化戦略と研究開発戦略・事業戦略を一体として展開することが、企業の競争力優位を確保するための手段として重要となっているとした。

このため、2012年3月、経済産業省は具体的な標準化戦略と連携した知財マネジメントを実践していくべきかを考える上で参考となる過去の成功事例・失敗事例を「標準化戦略に連携した知財マネジメント事例集」として取りまとめ、国内関係者へ啓発を行ってきた。2014年8月、事例集の改訂版を「知財と標準化の戦略事例分析」及びその姉妹本として「標準化と認証の戦略事例分析」として取りまとめ公表した。

また、現在、政府は、2006年に国際標準化官民戦略会議（経済産業省、主要産業界首脳で構成）で、2015年までに欧州諸国に比肩しうるように国際標準化を戦略的に推進するべく、国際標準化戦略目標として、2000年代初頭に比し、国際標準提案を倍増、欧州並みとなる幹事国数の増加を設定した。

2010年には、政府知的財産推進戦略の中で、今後世界的な成長が期待される産業分野を選定し、図Ⅲ.2.5.5-19のように7分野12項目について国際標準化が政府全体で戦略的に進めるとした。2012年に、「トップスタンダード制度」を創設し、特定企業又はグループからの国際標準化提案を可能にする道を拓いた。2013年に、日本再興戦略において、トップスタンダード制度の推進、グローバルに通用する認証

基盤の整備等により、知財戦略・標準化戦略を抜本的に強化するとして、2014年度予算において標準化関連予算措置の充実を図った。

1	先端医療（iPS、ゲノム、先端医療機器）
2	水
3	次世代自動車
4	鉄道
5	エネルギー管理（スマートグリッド、省エネ技術、蓄電池等）
6	コンテンツメディア（クラウド、3D、デジタルサイネージ等）
7	ロボット

図Ⅲ.2.5.5-19 国際標準化特定戦略分野

(a) 標準化戦略の策定

新しい技術や製品により市場を開拓し発展させるツールとして標準化を活用していくためには、まず、何を目的として標準化を行うか明確にすることが重要である。それは単に技術面だけでなく、ビジネスの視点から標準化の目的を明確にしなければならない。また、同時に関連する企業等が有する知的財産と標準化の関係について整理することも必要となる。こうした戦略に基づいて、どのような場で、どういった規格を策定するかという具体的な戦術を策定する。もちろん、この検討過程で標準化は必要ないとの結論に達することもある。

次に標準化戦略を策定する際のポイントについて記述する。

<<標準化を活用する目的の明確化>>

標準化を活用する目的は、必ずしもひとつではなく、複数に渡る場合もあるので、具体的な技術、製品等に即して検討する必要がある。また、海外の企業等で標準化が進められ、自らのビジネスが影響を受ける場合もあり、特に、欧米の企業だけでなく中国等の新興国においても積極的に標準化を進めているので、標準化戦略を策定する際には、自らの必要性だけでなく海外企業等の動向についても考慮したうえで、総合的に検討することが重要である。

<<高性能製品のスペックや評価法の標準化による市場での差別化促進>>

優れた性能を持つ製品のスペック（形状、寸法、品質、性能等）を標準化することで、従来の製品に比べての優位性を購入者に示すことが可能にある。また、優れた性能についての評価方法を標準化することで他の製品との性能差別化をすることが可能となる。最近では、製品そのものの性能だけでなく、環境負荷や社会影響等の多様な面からの評価方法の標準化が登場している。

新たな技術等の場合では、必要となる標準化が行われないうまま機能の低い製品が先行的に市場に出ると、購入者の信頼を獲得できず、かえって将来の市場発展の阻害要因となる可能性がある。こうした場合には標準化を進めることで、その性能を満たさない製品との違いを明確化し、市場からの信頼性向上が期待できる。

<<相互接続性確保のための標準化による市場拡大促進>>

新たな技術や製品が、他の製品と接続して情報をやり取りすることで機能を発揮したり、利便性が向上する場合には、その接続のためのインターフェイス等の相互接続性について標準化し、市場の構築・拡大を促進する方法がある。相互接続性の標準化は、購入者の利便性が向上するだけでなく、購入に際して安心感を高める効果も期待できる。

<<安全性に関する標準化による市場の信頼性向上>>

新しい技術や製品の中には、その用途等から安全性の確保が市場形成や発展の上で特に重要になるものがある。これまでにない新たな技術・製品の場合には、安全性に関して法的な規制が存在しない場合がある。そうした場合に標準化によって、安全性について客観的な指標を明確化する方法がある。

<<特定分野の組織マネジメントシステムの標準化による信頼性向上>>

前述の目的を持つ標準化は、機器等のハードウェアに関するものが中心であるが、ISO 9000やISO 14000のような組織のマネジメントに関する標準化も国際的には積極的に取り込まれている。近年では、特定の産業や分野に特化して、その産業等の特性や市場から要求される水準に応じた組織のマネジメントシステムの標準化も進められている。こうした分野の標準化を進めることにより、自らの組織が有する優れた品質管理等の体制や能力を対外的に示すこと等が可能になる。

<<知的財産と標準化との関係の明確化（オープン・クローズ戦略）>>

標準化を進める際には、それが最終的には企業の利益につながっていく具体的なモデルを想定することが重要である。そのためには、新しい技術や製品に関して自らが有する知的財産と、推進しようとする標準化の内容との関係を予め明確化していくことが重要である。

具体的には、自らがもつ知的財産（コア技術）のうち、どの部分を標準化（オープン）にすべきか、また、どの部分はクローズのままにして自らの競争力を発揮していくかについて戦略を構築した上で、どのタイプの標準化を進めるかを検討することが必要である。自らがもつ知的財産（コア技術）と標準化との関係を大別すると次の3つにタイプに分かれる。

Aタイプ：知的財産を包含した標準化

Bタイプ：知的財産に密接に関連する周辺部の標準化

Cタイプ：知的財産による性能差別化が明らかになるような試験・評価方法の標準化

ただし、全ての標準化が常にこのA、B、Cのタイプの何れかに分類される訳ではなく、それぞれのタイプの要素が複合的になる場合もある。

(b) 標準化戦略のフローチャート

これまでの流れを、フローチャートにすれば次のようになる。

市場形成・発展のために国際標準を活用するか否か。→→NO

↓YES

国際標準を活用する目的の明確化

↓①市場の拡大

↓②市場の信認確保

↓③市場の信頼確保

↓④市場での差別化

↓

知的財産と標準化との関係明確化(オープン・クローズ戦略)

規格の種類等の検討

↓

①国際規格、②国内規格、③フォーラム規格

↓

①製品規格、②機能安全規格、③性能評価規格、④MS規格、⑤用語規格

(c) 知財と標準化の戦略事例

事例では、標準化のメリット、デメリットを次のように説明している。

(メリット)

- 市場が拡大し、
- 標準化部分の価格が低下し、
- 製品を共有化できる。
- 技術移転が容易となる。

(デメリット)

- 他社の参入が容易となる。

また、標準必須特許を保持して標準を活用する戦略、自社のコア領域をブラックボックス化して異なるレイヤーの標準をコントロールする戦略など、ビジネスモデルやサプライチェーンでのポジションの違いによって、標準化が市場のプレーヤーそれぞれに異なった影響を与える。従って、今日では、自社の領域をクローズにした上でどこをオープン領域として標準化するか戦略的な標準化が重要になってきているとした。

(d) 国際標準戦略に関するアンケート調査

日本ファインセラミックス協会は、国際標準化と競争優位の戦略のあり方を探る調査研究の最終年度として、これまでの成果をとりまとめ、外部講師による体験談等も踏まえて国際標準化事業に臨むためのガイドとなる指針作りを目的にアンケート調査を実施した。アンケート調査は、国際標準化の最前線で活躍されている

ISO/TC206（ファインセラミックス）、ISO/TC150（外科用インプラント）国内業務委員及びJFCA 運営委員会及び企画会議委員に対して行った。

<<アンケートの調査結果>>

アンケート調査は、日本は技術開発で優位に立ちながら、市場拡大期に入ると研究開発投資が利益に結び付かなくなり、新興国企業に敗れ市場から撤退していく、いわゆる、「技術」に勝って「ルール」に負けることが多いと言われることに起因したものである。アンケートにあたっては、欧米企業や一部の日本企業は、国際標準の活用と知的財産権の管理を戦略的に組み合わせ、高い利益率の継続的な確保に成功していること、市場の開拓・拡大・差別化という標準の優位戦略が、有効なビジネスツールであるという認識が高まっていること、経団連での国際標準化戦略部会の設置、経済産業大臣主催による「標準化官民戦略会議」等が発足したことを事前情報としてインプットした。

<<アンケートのまとめ>>

アンケート結果を集大成すると、次のようなことが導き出される。

- 国際会議に参加しない限り、日本企業が開発した方法を世界標準にすることはできず、国際標準化でメリットを得ることはない。
- 国際会議では粘り強く対応し、日本人で群れなく、積極的に他国委員と交流し、同調してもらえるネットワーク作りが非常に重要。
- 科学的根拠をもち、理論的に議論することが重要。英語力不足は、図や絵などの併用でコミュニケーションを図ると効果的。
- 今後の市場拡大が見込まれる分野の試験法、評価法に注力し、バックデータを充実させること。他国よりも早く動いて標準化することが大事。
- 他国が受け入れやすいシンプルな内容で特殊な試験装置・機器を用いない規格とすることが重要。
- 標準のプロを育てるには、語学力・専門知識・JIS/ISO 知識の取得や国際会議の場数を踏ます事を計画的（場合によっては定年まで）に行う。
- 幹事国を担当している他のTCの取組みは参考になるので、国内委員会の相互連携、横断的情報共有を図る。

(e) 国際標準立案の手引き

日本のファインセラミックス産業は、現在、グローバル市場の4割を占める生産額で世界トップの座を確保している。2020年のグローバル市場は、8兆円（754億米ドル）に拡大すると予測され、日本、米国及び中国の3ヶ国で世界の75%を担うとされる。ファインセラミックスは、日本のキラーテクノロジーであり、今後の成長が期待される素材産業のひとつである。

<<ファインセラミックス業界の立ち位置>>

日本のファインセラミックス産業の立ち位置には、以下のような競争環境がある。

三大材料である金属材料、有機材料からの代替に対し、ファインセラミックス材料の優位性を発揮する研究開発が重要である。また、欧米諸国や新興国からの新規参入に対して差別化が必要である。ファインセラミックスは川上産業のため、川下産業からのコスト削減の要求等を受ける。この脅威は日本の国内市場に留まらず、グローバル市場では欧米諸国や新興国のライバル企業からの影響も強く受けざるを得ない。このようなファインセラミックス業界の立ち位置を理解して、国際標準化戦力を立案していくことが大事であり、最善のビジネスモデルを検討していくことが大切である。

<<標準化のゼロイチ分析>>

経済産業省が国際標準団体向けに作成した「知財と標準化の戦略事例分析」の中で提示した標準化戦略のフローチャートは、標準化の有無の目安として有益である。なお、ISO/TC206 で議論されているファインセラミックスの国際標準化の領域は、目下のところ製品規格でなく、材料の信頼性を測る試験・評価方法の標準化が大半である。

3) 薄板基板破壊靱性試験方法

最近では高効率変換と高温作動が可能な SiC パワーエレクトロニクスの出現により、モジュールはさらに小型化や動作温度の高温化の傾向にあり、従来にも増して大きな温度変化に曝される。熱サイクル時には、Cu とセラミックスの熱膨張係数の差により接合部に大きな熱応力が発生し、セラミックス部の微視的な破壊によりメタライズの剥離が問題となっている。このような熱応力に耐えるためには、セラミックス基板に高い強度と靱性が求められている。しかしセラミックス基板の機械的特性評価手法の標準化がなされていないため、メーカーは経験に基づく従来の機械的特性評価に準じた独自の試験を行っており、異なる機関で得られた数値データを相互比較することが厳密にはできない。さらに、現状では基板としての機械特性の適切な評価手法がなく、多大な時間と労力をかけて行ったメタライズ基板の熱サイクル試験の結果を、評価・解析するための基礎的なデータが得られていないという問題を有している。従って、セラミックス基板の強度と靱性を公正に評価できる試験方法の開発・確立が不可欠である。

(a) ラウンドロビン試験

薄板用に改良された破壊靱性試験方法の実施容易性と再現性を確認するために、国内 7 機関によるラウンドロビン試験を、SEPB 法と SEVNB 法についてそれぞれ別の期間に実施した。

<<SEPB法参加機関及び試験片>>

試験片は、窒化ケイ素と窒化アルミ、アルミナの 3 種類とし、バルクの焼結体から切り出して 40×4×0.64 mm と 40×4×0.32 mm の板状に加工した研削薄板

試験片と、同サイズの焼放し基板とした。参加機関は、7 機関である。なお、バルク焼結体については、JIS 標準試験片による SEP B 法による測定値も産総研にて測定を行い、研削薄板試験片の測定値と比較した。

<<SEP B法試験結果>>

窒化ケイ素と窒化アルミ、アルミナについて、研削薄板と焼き放し基板の測定結果を表Ⅲ.2.5.5-6～表Ⅲ.2.5.5-11 にそれぞれ示す。いずれの表から明らかなように試験片の厚さに関わらず、各機関ともほぼ同じ破壊靱性となり、各機関のバラツキもほぼ同じであった。

以上の結果から、本測定手法によれば、各機関とも妥当な破壊靱性の測定ができることが明らかとなった。測定値のバラツキに着目すると、標準偏差は 0.1～0.3 MPa $m^{1/2}$ の範囲にあり、従来の標準手法によるバラツキと同レベルとなり、セラミックスの靱性の差異を識別するに足る測定精度であることがわかった。

表Ⅲ.2.5.5-6 窒化ケイ素研削薄板のSEP B法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{IC} の 平均値 (MPa · $m^{1/2}$)	標準偏差 (MPa · $m^{1/2}$)	有効測 定数	破壊靱性 K_{IC} の 平均値 (MPa · $m^{1/2}$)	標準偏差 (MPa · $m^{1/2}$)	有効測 定数
A	5.53	0.13	7	5.27	0.25	5
B	5.31	0.16	9	5.37	0.13	8
C	5.40	0.20	5	5.40	0.24	5
D	5.75	0.68	6	-	-	-
E	5.64	-	1	-	-	-
平均	5.53	0.18		5.35	0.07	
標準試験片(厚 み3 mm)	5.16	0.10	6	5.16	0.10	6

表Ⅲ.2.5.5-7 窒化ケイ素焼き放し基板のSEP B法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{IC} の平 均値 (MPa · $m^{1/2}$)	標準偏差 (MPa · $m^{1/2}$)	有効測 定数	破壊靱性 K_{IC} の平 均値 (MPa · $m^{1/2}$)	標準偏差 (MPa · $m^{1/2}$)	有効測 定数
A	8.34	0.37	8	8.18	0.17	10
B	8.40	0.28	5	8.41	0.33	7
C	8.28	0.61	10	8.40	0.58	9
平均	8.34	0.06		8.33	0.13	

表Ⅲ.2.5.5-8 窒化アルミ研削薄板のSEPB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{Ic} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数	破壊靱性 K_{Ic} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数
A	2.63	0.05	6	2.55	0.49	8
B	2.68	0.21	7	2.72	0.05	2
C	2.53	0.12	5	-	-	-
平均	2.61	0.08		2.64	0.12	
標準試験片(厚 み3 mm)	2.69	0.15	5	2.69	0.15	6

表Ⅲ.2.5.5-9 窒化アルミ焼き放し基板のSEPB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{Ic} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数	破壊靱性 K_{Ic} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数
A	2.84	0.15	7	2.77	0.15	9
F	2.96	0.07	5	2.93	0.31	5
G	2.97	0.41	2	2.95	0.24	3
平均	2.92	0.07		2.88	0.10	

表Ⅲ.2.5.5-10 アルミナ研削薄板のSEPB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{Ic} の平均値(MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数	破壊靱性 K_{Ic} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数
A	3.13	0.17	6	3.37	0.25	7
D	3.24	0.47	7	-	-	-
E	-	-	0	-	-	0
平均	3.19	0.08		3.37	-	
標準試験片 (厚み3 mm)	3.40	0.37	7	3.40	0.37	7

表Ⅲ.2.5.5-11 アルミナ焼き放し基板のSEPB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{Ic} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数	破壊靱性 K_{Ic} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数
A	3.48	0.15	8	3.32	0.17	8
D	2.89	0.35	7	3.35	0.86	7
E	(2.17)	(0.20)	(7)	(1.74)	(0.40)	(2)
平均	3.19	0.42		3.34	0.02	

<<SEVNB法参加機関及び試験片>>

試験片は SEPB 法と同じ、窒化ケイ素と窒化アルミ、アルミナの 3 種類とし、

バルクの焼結体から切り出して $40 \times 4 \times 0.64 \text{ mm}$ と $40 \times 4 \times 0.32 \text{ mm}$ の研削薄板試験片を作製した。焼き放し基板製品からは、 $40 \times 4 \times 0.64 \text{ mm}$ と、 $40 \times 4 \times 0.32 \text{ mm}$ 、又は、 $40 \times 4 \times 0.38 \text{ mm}$ の薄板試験片を作製した。V ノッチの導入は産総研で一括して行い、各機関（東工大・愛媛大・日本 FC・トクヤマ・電気化学工業・日本ガイシ・産総研）に配布した。

<<SEVNB法試験結果>>

窒化ケイ素と窒化アルミ、アルミナについて、研削薄板と焼きはなし基板の測定結果を表Ⅲ.2.5.5-12～表Ⅲ.2.5.5-17 にそれぞれ示す。表から明らかのように試験片の厚さに関わらず、各機関ともほぼ同じ破壊靱性となり、各機関のバラツキもほぼ同じであった。SEPB 法による測定結果との比較では、SEPB 法による値よりも小さくなる傾向が見られた。これは、靱性が高い窒化ケイ素の焼き放し基板において顕著であり、おそらくは上昇型 R 曲線効果が、SEPB 法において発現するのに対し、SEVNB 法ではほとんど発現しないためであろうと考えられた。以上の結果から、本測定手法によれば、各機関とも妥当な破壊靱性の測定ができることが明らかとなった。

表Ⅲ.2.5.5-12 窒化ケイ素研削薄板のSEVNB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{IC} の 平均値 (MPa · $m^{1/2}$)	標準偏差 (MPa · $m^{1/2}$)	有効測 定数	破壊靱性 K_{IC} の 平均値 (MPa · $m^{1/2}$)	標準偏差 (MPa · $m^{1/2}$)	有効測 定数
A	5.31	0.69	6	5.03	0.18	7
SEPB法平均	5.53	0.18		5.35	0.07	
標準試験片(厚み 3 mm)	5.16	0.10	6	5.16	0.10	6

表Ⅲ.2.5.5-13 窒化ケイ素焼き放し基板のSEVNB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{IC} の 平均値 (MPa · $m^{1/2}$)	標準偏差 (MPa · $m^{1/2}$)	有効測 定数	破壊靱性 K_{IC} の平 均値 (MPa · $m^{1/2}$)	標準偏差 (MPa · $m^{1/2}$)	有効測 定数
A	7.02	0.04	6	6.92	0.27	6
B	6.97	0.18	6	6.97	0.14	6
平均	7.00	0.04		6.95	0.04	
SEPB法平均	8.34	0.06		8.33	0.13	

表Ⅲ.2.5.5-14 窒化アルミ研削薄板のSEVNB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{IC} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数	破壊靱性 K_{IC} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数
A	2.40	0.10	5	2.29	0.08	5
B	2.62	0.06	5	2.28	0.58	6
平均	2.51	0.16		2.29	0.01	
SEPB法平均	2.61	0.08		2.64	0.12	
標準試験片(厚み 3 mm)	2.69	0.15	5	2.69	0.15	6

表Ⅲ.2.5.5-15 窒化アルミ焼き放し基板のSEVNB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{IC} の平 均値(MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数	破壊靱性 K_{IC} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数
A	2.47	0.14	6	2.43	0.06	6
F	2.70	0.29	4	3.07	0.27	5
G	2.67	0.11	5	2.57	0.13	3
平均	2.61	0.13		2.69	0.34	
SEPB法で の平均	2.92	0.07		2.88	0.10	

表Ⅲ.2.5.5-16 アルミナ研削薄板のSEVNB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{IC} の平 均値(MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数	破壊靱性 K_{IC} の 平均値 (MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数
A	3.10	0.20	5	3.05	0.15	4
E	2.80	0.09	5	2.87	0.11	5
平均	2.95	0.21		2.96	0.13	
SEPB法で の平均	3.19	0.08		3.37		
標準試験片 (厚み3 mm)	2.69	0.15	5	2.69	0.15	6

表Ⅲ.2.5.5-17 アルミナ焼き放し基板のSEVNB法による破壊靱性ラウンドロビン試験結果

測定機関	厚み 0.64 mm			厚み 0.32 mm		
	破壊靱性 K_{Ic} の 平均値(MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数	破壊靱性 K_{Ic} の 平均値(MPa · m ^{1/2})	標準偏差 (MPa · m ^{1/2})	有効測 定数
A	3.69	0.31	6	4.13	0.23	5
D	3.40	0.09	5	3.22	0.21	5
平均	3.55	0.21		3.68	0.64	
SEPB法で の平均	3.19	0.42		3.34	0.02	

(b) 国際標準化に向けた活動
 <<ISO/TC206 第21回総会での事前説明>>

Future proposal for next year ISO/TC206 Praha, 1 Czech, Sep 2-3, 2014

Test method for fracture toughness of monolithic ceramic thin plates

Proposal to: WG 6 Mechanical properties

H. Miyazaki*, Y. Yoshizawa, K. Hirao, T. Ohji
 National Institute of Advanced Industrial Science and Technology (AIST), Nagoya, Japan

National Institute of Advanced Industrial Science and Technology

Background

Power module which controls high electric power has become a key device in many advanced applications. ex. EV

High fracture toughness of ceramic substrate is necessary for reliability of the device.

Major standard tests for fracture toughness of ceramics are not applicable to substrates since they require large test pieces with thickness of 3 mm.

National Institute of Advanced Industrial Science and Technology

Outline of fracture toughness test for thin ceramic plates

ISO 15732: Single-Edged Pre-cracked Beam (SEPB) method

Both usual precracking procedure and bending test for beam are difficult for thin plates.

An alternative method (Sherman, J. Am. Ceram. Soc. 80, 1904 (1997))

Fracture load, P , is measured by 3PB using a special fixture which supports a thin specimen parallel to the loading direction.

National Institute of Advanced Industrial Science and Technology

Results of a domestic round-robin test for Si_3N_4 thin plate

Thickness (mm)	Standard size	A	B	C	D	E
0.64	~5.2	~5.5	~5.3	~5.4	~5.6	~5.4
0.32	~5.1	~5.2	~5.3	~5.4	~5.5	~5.2

Good match between labs was obtained for both 0.64 and 0.32 thick samples. The same reasonable consistency was also obtained for Al_2O_3 and AlN .

National Institute of Advanced Industrial Science and Technology

International Round Robin Test (RRT)

An international round robin test for this technique will be conducted this year since the method should be well understood before the standardization. We have two entries from Asian institutes. Need some participants from European institutes. We hope the participants to become experts for the new work item.

Contact:
 E-mail: h-miyazaki@aist.go.jp
 National Institute of Advanced Industrial Science and Technology (AIST), Nagoya, Japan

National Institute of Advanced Industrial Science and Technology

図 III.2.5.5-20 ISO/TC206 総会での事前説明

2015年3月末にISO/TC206委員会へ提案する予定の国際規格素案が、2015年9月の当委員会の第22回総会で新規業務項目として採用されるために、2014年9月1-3日にチェコのプラハにて開かれた第21回総会にて提案予定の規格素案の概要の事前説明を行った。審議を担当するWG6 Mechanical propertiesのミーティングと、Advisory Groupのミーティング、そして、第21回総会にて、”Future proposal for next year”として短いプレゼンテーションを行った。以下に、総会での発表内容を示す。まず1枚目では、規格素案のタイトルと提出WGを示し、2枚目では、背景と規格の必要性を示した。また、3枚目では、新規提案の改良型SEPB法の概要を、4枚目では国内ラウンドロビン試験によって、一般の研究機関が測定可能なことと、良好な再現性が得られることを示した。最後に、国際ラウンドロビン試験を実施予定であり、参加者を募集していることや、参加機関には素案の審議に必要なエキスパートになって欲しい旨をアピールした。

<<国際ラウンドロビン試験>>

国外研究機関においても、提案予定の測定手法が実施可能であることや、測定値に再現性が得られることを明らかにすることが、国際標準化には欠かせない。また、ISO/TC206委員会での審議の開始に5人以上のエキスパートが必要であることから、ラウンドロビン参加者にエキスパートとして審議に参加してもらう、または、エキスパートを推薦してもらうことが期待できることから、国際ラウンドロビンを実施する。

試験手法としてはSEPB法とSEVNB法の2つとし、試験片は、SEPB法では窒化ケイ素研削薄板、SEVNB法ではアルミナ焼き放し基板とした。操作手順は、SEPB法とSEVNB法の国内ラウンドロビン試験とほぼ同一とした。SEPB法では切欠きノッチを導入した試験片を、SEVNB法ではVノッチを導入した試験片を送付した。この他に、試験に必要な各種曲げ治具や聴診器の他、試験片を真鍮棒に貼り付けるためのワックスを送付し、用いた器材による相違が試験結果に影響しないようにした。また、操作手順を記載した実施要領の他、操作手順をよりよく理解するために操作手順を撮影したDVDも送付した。

<<ISO素案>>

上記ラウンドロビン試験の結果および委員会で検討された内容を基に作成された「SEPB法によるセラミックス薄板の破壊靱性測定法」のISO素案を以下に記載する。なお、SEVNB法によるセラミックス薄板の破壊靱性測定法は、試験片厚みと用いる曲げ治具の箇所を除き、現行のSEVNB試験法のISO 23146の試験方法とかなり重複することから、第3回委員会での審議において、ISO 23146に曲げ治具の記述を追加し、厚みの適用範囲を拡げるという修正案も検討された。

しかし、規格ユーザーの利便性や、国際規格としての受け入れやすさ、発行後の修正などといったメンテナンスを考慮して、SEPB法とSEVNB法を一つのISO素案として統合し、「セラミックス薄板の破壊靱性測定法」としてISO/TC206へ提案することになった。

4) 調査研究を終えるに当たり

(a) 今日の業界の課題

現在、日本ファインセラミックス協会は、グローバル市場を睨んで業界発展のために、①世界ルールをリードする、②市場をリードする、③材料をリードするという3本の矢で、工業会としての事業を展開しているが、今後、業界としての取り組むべき課題としては、次のようなものが挙げられる。

<<更なる機能の追求と低コストへの対応>>

ファインセラミックス材料への市場ニーズが多様化する中、どの領域を研究開発のターゲットとして技術革新を進めていくかは、経営の重要な課題である。ハイエンドな物性や金属材料、有機材料（三大材料）にない機能の極限研究が必要で、これに的確に対応するには、物質をナノスケールで制御するナノテクノロジーの活用が重要である。このため、マクロ（製品）とマイクロ（ナノスケール）をつなぐ知識の共有や知識の構造化（プラットフォームをつくり）が求められ、企業研究者や技術者の意識を変えていく必要がある。

また、ファインセラミックスの機能とコストの両立が求められるグローバル市場では、中国や韓国をはじめとする新興国との技術格差が縮小し、競争が厳しくなることが予想される。このため、企業の総合力でローコストイノベーションを強化していくことが重要である。これには、設計（レシピ）や原材料の見直しはもちろん、生産技術や製造プロセスの見直し、物流体系の見直し、品質管理に至るまで総合的な取り組みで達成されるものである。また、研究者や技術者のモチベーションが上げる施策も重要である。

<<良質な理工系人材確保への対応>>

ファインセラミックス産業が持続的に成長するには、次世代を担う良質な理工系人材を持続的に確保することであり、これは日本のものづくり産業のイノベーション創出力を左右する重要な課題である。産業界が求める人材は、高度化し、高い専門性をもち、企業活動やものづくりについて知識と興味をもつ人材である。その中で、プロセステクノロジーに関する基礎知識を求められることが多い。しかし、大学での教育は、学生が論文に結びつきにくいプロセステクノロジー系の学科を敬遠する傾向にあることから、予算が削減され、学科維持が困難となるケースもみられるなど危機的状況にあり、プロセステクノロジー教育の維持・充実が課題となっている。

一方、理系離れという言葉に代表されるように人材の確保が難しくなっていること、また、企業からみたとき専門領域が狭く、企業活動やものづくりについての実感覚が乏しいなど、産業界が求める人材と大学からの人材とのミスマッチが生じている。このため、例えば、この問題解決には、大学側だけでなく、産業界も産学連携の強化や柔軟なキャリアパス（修士卒技術者を企業が一旦採用し、企業でものづくりを体験させた後に、再び大学の博士課程で専門分野を一層深めさせる）等で人材の育成に積極的に関与していくことが重要である。

<<技術力に見合った収益性の確保とビジネスモデルづくり>>

日本のファインセラミックス産業の技術力は、依然として高いものがある。しかし、その技術力を自社の収益に結びつける力については十分でないことが指摘されている。技術力に見合った収益性を確保するには、自社の製品・技術の立ち位置を見極めた上でのビジネスモデルの強化が必要である。例えば、新製品を開発するとともに、その出口となる市場の開拓や自社製品が他と代替出来ない価値を持つことが重要である。また、自社製品の非代替性を長期にわたって保持しつつ収益性を確保するための戦略として、技術のブラックボックス化と標準化を組み合わせた技術戦略が重要になる。そして、あえて面倒な手がかかる領域、複雑難解な領域を、製造プロセスの中に残すことによってブラックボックス化し、その周辺技術を標準化するなど、企業の技術特性に応じた様々な工夫が必要である。

(b) 市場のグローバル化と国際標準

市場のグローバル化で見過ごすことが出来ないのは、欧州の国際的なスタンダード設定能力である。そして、欧州の強みは複数の国家にまたがってスタンダードを設定し、それをグローバルな国際標準に変えていく。国際標準化機構（ISO）や国際電気標準会議（IEC）の技術標準の設定では、欧州だけで 27 の票があり国際交渉で圧倒的な影響力を持っている。ただ、日本に比べて標準化事業に積極的に関与していることは間違いない。しかし、こうした国際標準提案も研究開発のコア技術がなければ十分な効果を発揮することはできない。標準は、コア技術があってこそ力が発揮できるものであり、幸い日本のファインセラミックス分野の研究開発能力は優れているので、長期的な展望で国際標準化を捉え、標準戦略においても選択と集中で臨むのが効果的である。

次に、現在の日本は、外国におけるインフラ事業の受注が中心的な課題になっている。これは国家戦略と科学技術政策とを一緒に組み込んだパッケージ戦略である。このパッケージとしてのイノベーション戦略を進めていくうえで重要になるのが国際標準の設定である。しかし、これまでグローバル市場で重要な役割を果たす国際標準についてはあまり関心が払われてこなかった。欧州では国際標準の設定が巧みで、技術力の劣位を政治的な交渉力でカバーしてきた面があり、日本ではせっかくのスタンダードが活かされないケースがある。これが日本は技術に勝ってルールに

負けるという代名詞に代表されるものである。パッケージ化と国際標準が一体となった戦略になって初めて、グローバルな競争市場で日本の優位性が生まれることを早く認識すべきである。

最後に、継続して新しい技術基盤を作り出す観点から、政府はブレークスルーまでに長年の研究開発や企業だけでは取り組み難い先の見えにくいテーマは、大学や産総研、NIMSなどの国立研究所での基礎研究やコンソーシアムによる共同研究を拡充していく必要がある。そして、民間の知恵や創意工夫を最大限重視し独創的なテーマについては特定企業が主導して取り組むことができる体制を整えることも検討していく必要がある。

(5) まとめ

1) 目標の達成度

高耐熱部品の国際標準化等に関する調査研究に関わる最終目標である「プロジェクト参加企業の間で標準化に関する情報を共有する。また専門家委員会において、他の産業化の成功事例等を参考に、知的財産、標準化、サプライチェーン形成等に関する国レベルの戦略を検討する。特に市場拡大および日本企業のシェア確保のため、開発技術を国際標準にする戦略を検討する。さらにISO等に提案するための方法、スケジュール、課題、対策を明らかにし、また海外の関連機関とのネットワーク形成等、わが国が標準化を主導できる基盤づくりを行う。」に対して、上述の通り、担当原課職員、参画企業の標準担当者、電子部品の規格制定の協会職員、及び学識経験者等を委員とし調査研究を行った。

先ず、市場動向、特許動向、研究動向、国際標準の調査から新規市場について考察し、標準化対象の絞り込みを行い、同時に、標準化を進める場合のオープン&クローズ戦略を考慮した標準化のケーススタディーを行った。また、放熱基板に用いられる薄板基板の破壊靱性試験法に関してISO提案準備のため国内ラウンドロビン試験を行い、国際標準提案に向けた基盤づくりを行うことにより、目標を達成した。

2) 成果の意義

高耐熱部品は我が国が強い産業競争力を持つ電子部品とセラミックス部品に関わる製品であり、我が国が国際標準化を主導できることは、産業競争力を維持する観点からも重要な意味を持つ。調査研究では、国際標準制定に至る時間と手順、さらに市場獲得の観点からの成功事例、失敗事例を参考とした標準化におけるオープン戦略、クローズド戦略が、各社の標準担当者に紹介され、議論が行われることにより、意識が喚起された。また、放熱基板用のセラミックス薄板の靱性評価手法がISOに提案され、本会議で機論される段階まで推進させることができた。

3) 知的財産の取得

国際標準の提案に向けての標準戦略と提案準備のための調査であるため、特許等の知的財産には直接的な関係はない。

4) 成果の普及

ISO 提案・制定作業に向けて、別事業において主に信頼性向上とラウンドロビン試験に関連する事業を継続する。これまでのプロジェクトの外部発表の一覧を下記に表す。

表Ⅲ.2.5.5-18 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 （講演・プレス発表等）
	国内	外国	PCT※出願	査読付き	その他	
H24FY	0件	0件	0件	0件	0件	0件
H25FY	0件	0件	0件	0件	0件	0件
H26FY	0件	0件	0件	0件	0件	2件

2.5.6 高耐熱部品の実装基盤技術

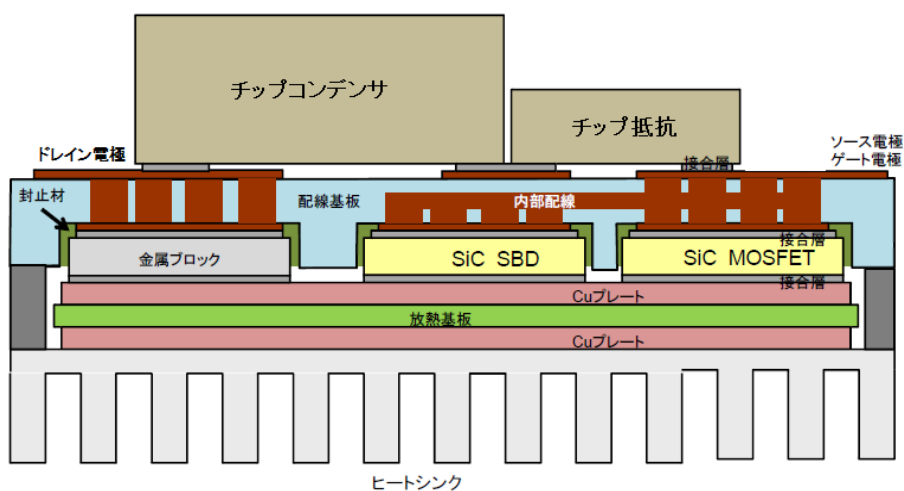
2.5.1～2.5.4 で開発された高耐熱部品は、半導体チップと共にモジュールとして組み立てられて始めて、電力変換機能を発揮するようになる。本テーマでは、SiC 半導体チップ及び高耐熱部品の性能を有効に引き出すためのモジュール構造成立性、及び試作されたモジュールの信頼性評価を対象に開発を行った。

その概要を以下の構成で説明する。

- (1) 高耐熱部品の実装基盤技術の開発
 - 1) 受動部品を搭載した高耐熱モジュール
 - 2) 高耐熱モジュール開発に向けた取り組み課題の選択
 - 3) 個別的課題
- (2) 信頼性・電気的特性の評価
 - 1) 信頼性確認技術の開発
 - 2) 電気試験その他の評価技術の開発
 - 3) 簿超された課題と見通し
- (3) まとめ
 - 1) 目標の達成度
 - 2) 成果の意義
 - 3) 知的財産権の取得
 - 4) 成果の普及。

(1) 高耐熱部品の実装基盤技術の開発

本節では、今回開発した高耐熱部品を利用したモジュールについて、その構造面からの説明を行う。



図Ⅲ.2.5.6-1 モジュール構造の基本構想

1) 受動部品を混載した高耐熱モジュール

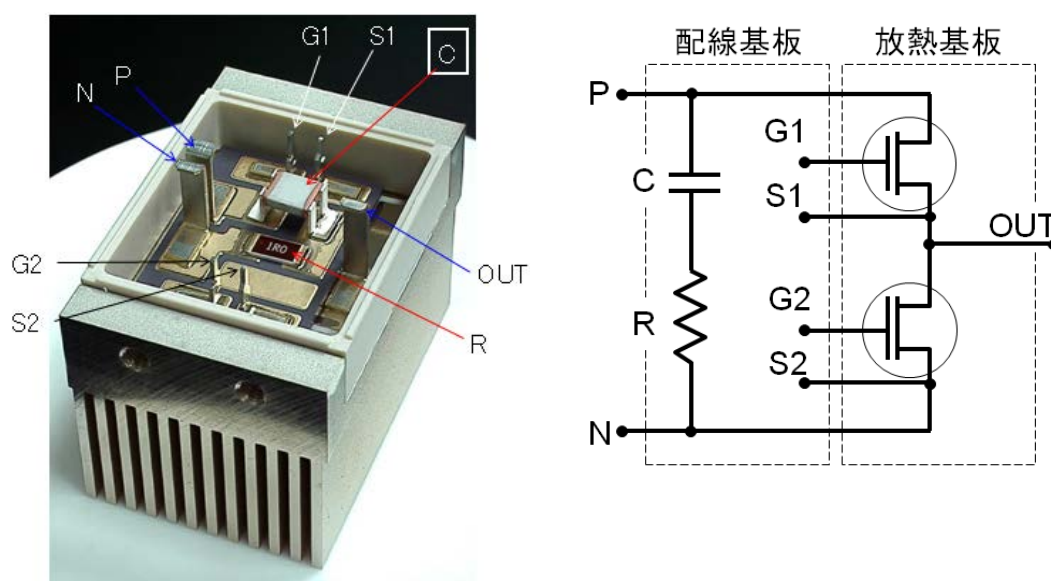
(a) 目標と開発の概要

本開発では、接合温度 225°C で動作する SiC パワー素子近傍に高耐熱受動素子を配置した、1200V-50A 級のパワーモジュールを具現化する技術構築を目指した。ここで「高耐熱受動素子」とはセラミックコンデンサ素子と、セラミックを基材としたチップ抵抗素子であり、FCRA 側から供給を受けた。これらを使ってスナバ回路を構成しモジュール内に組み込んだ。さらに FCRA 側から複数種の新開発セラミック基板の供給を受けてモジュールを試作した。本開発は、これら FCRA 側で開発した部品が実際にモジュールに実装された状態において、高温下で設計通り機能するか否かを検証する目的もあり、評価データは随時、FCRA 側の部品メーカーにもフィードバックし、相互に連携しながら開発を進め、最終的に課題の解決もしくは解決へ向けた見通しを得るに至った。

開発の手順としては、各部品単体 → 2つの部材を接合した状態 → モジュール全体という順序で、高温放置試験、温度サイクル試験、高温動作試験などを実施して、大温度差においても熱的・機械的・電気的な特性を維持できるモジュール技術を構築していった。課題は接合部の強度や成立性に関するものが多く、接合部の破断した表面や断面観察あるいは透過観察によって、さらには化学分析評価、熱変形評価、過渡熱解析などを活用して現象解明にあたった。また、併せて必要な評価技術の開発も行った。以下、解決に向けてチャレンジした課題説明の前に、まず技術構築の題材としたモジュールの基本構造と組立プロセスを説明する。

(b) モジュール構造

図Ⅲ.2.5.6-1 はプロジェクトの開始時から目標としたモジュール構造の模式図で

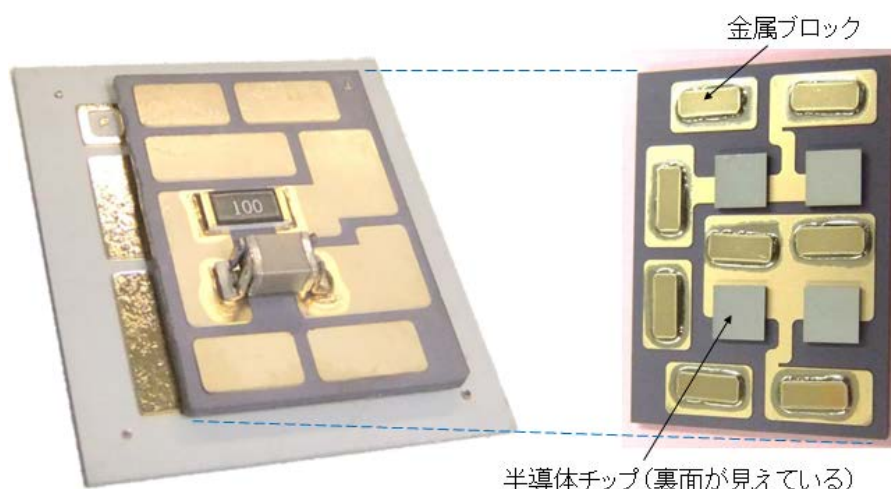


図Ⅲ.2.5.6-2 モジュールの概要

ある。図Ⅲ.2.5.6-2(a)は試作したモジュールの写真(上蓋は除去)、(b)は等価回路である。これは 2-in-1 型と呼ばれる、いわゆるブリッジ回路の 1 相分を内蔵するモジュールである。図(a)の表面にはセラミックコンデンサ(図中、C)と抵抗チップ(同じく R)と各種端子が見えている。

このモジュールは一般的なパワーモジュールと異なる 3 つの特徴がある。第 1 は、セラミック基板が 2 枚使われている点である。1 つは半導体チップの裏面を接続するもので、従来から使われているもので、本報では「メタライズ放熱基板」もしくは単に「放熱基板」と呼ぶ。もう 1 つは、半導体チップのおもて面の電極を接続するセラミック基板で、本報では「配線基板」と呼ぶ。この基板には表裏に配線があり、ビアホールと内層配線によって接続されている。これには、(イ)半導体チップのおもて面配線の低インダクタンス化、(ロ)端子を配線基板上に配置することによるモジュールのフットプリントの削減という目的のほか、(ハ)次の仕様を満たす目的がある。すなわち第 2 の特徴として、この配線基板の上部の配線にはスナバ回路を構成する、上述のセラミックコンデンサ素子と抵抗素子が配置されている点である。このような構成には次のような理由がある。スナバ(snubber)回路のおもな機能は、配線インダクタンスに溜まった磁気エネルギーの影響により、たとえばターンオフ時のトランジスタの主端子間に過渡的に余分な電圧がかかるが、このエネルギーをバイパスして電圧上昇を緩衝することである。ちなみに、図Ⅲ.2.5.6-2(b)のようなスナバ回路が働けるのは、図の左側にある配線(図示していない部分)に関連する磁気エネルギーであり、スナバ回路から右側の、トランジスタのドレインもしくはソース端子に至るまでの配線がもつ磁気エネルギーの影響には効果がなく、この部分の影響はどうしてもトランジスタ自身が受けなければならない。となると、図(b)のスナバ回路からトランジスタまでの配線を極力短くし、インダクタンスを抑制しなければならない。この様な理由により、従来はモジュールの外側に置かれるスナバ回路を、高速スイッチングする SiC トランジスタの場合は、モジュール内部に持つ必要に迫られた。しかし、その代わりとしてスナバ回路を構成するコンデンサ素子や抵抗素子は、SiC 素子が発する高温に晒されるため、高温でも特性が変動しないものである必要がある。

そして第 3 には、放熱基板が空冷フィン付きのヒートシンクに直接、ハンダ付けされている点である。従来の冷却システムでは、汎用性や保守性も鑑み、半導体素子を実装したセラミック基板はモジュールの一部である金属板にハンダ付けされ、モジュールの金属板の、外部に露出した部分と別体のフィン付きヒートシンクとを、伝熱グリースなどを挟んで熱的に結合していた。しかし、この方式は熱抵抗が高すぎるのと、今回想定している 225°C 近くに耐えられる伝熱グリースが存在しないことから、セラミック基板をフィン付きヒートシンクにハンダ付けすることにした。

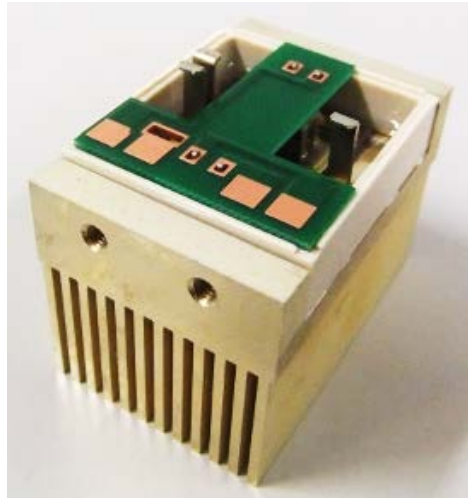


図III.2.5.6-3 トランジスタ周辺の構造

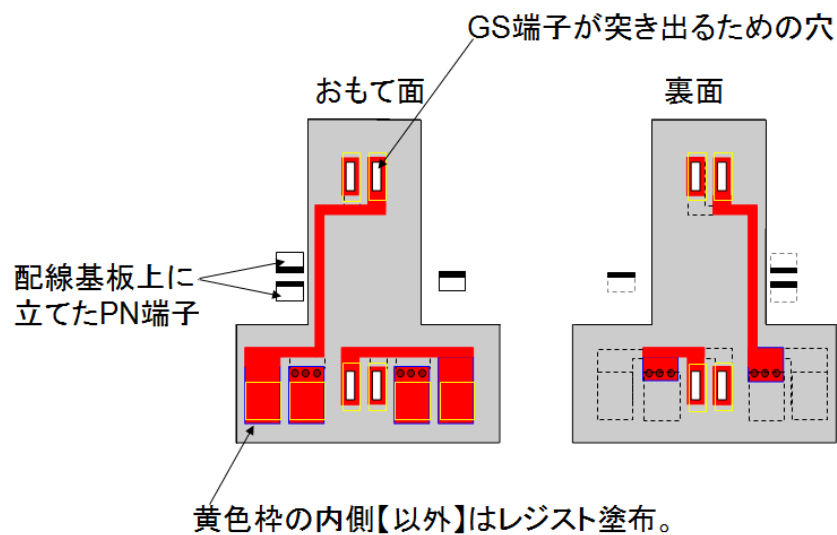
ところで、図III.2.5.6-2(a)では SiC トランジスタチップは配線基板の下に隠れて見えない。そこで図III.2.5.6-3 に2つのセラミック基板に挟まれた内部構造を示す。図の左側には放熱基板と配線基板を重ね合せて実装された様子(図III.2.5.6-2 とは180度回転。端子なし)、右側には配線基板の裏側(接合前)の様子を示す。この写真には4つの SiC トランジスタチップ(上下アームとも2チップ並列接続)の裏面が見えている。2つのセラミック基板は後述するように、まず配線基板側に半導体チップと金属ブロックを接合し、その後、放熱基板側へ接続する順序で組み立てる。

その SiC トランジスタチップには、米国 Cree 社製の SiC-MOSFET のベアチップ「CPMF-1200-S080B」(4.08mm角、1200V、 $R_{ds(ON)}=80\text{m}\Omega$)を採用した。このチップはプロジェクト開始時に入手可能だった、このクラスでは唯一のベアチップである。ところで、MOSFET チップは高温になるほどオン抵抗が増大する。カタログによるとこのチップの場合、定格電流値は 25°C では 50A だが、 100°C では 30A となっている。そこで高温でも 50A 級の電流を駆動できるモジュールを実現するため、このように1アームにつき2チップ並列構成とした。なお、図中の「金属ブロック」とは、後で詳しく説明するが上下のセラミック基板上の配線を連絡する導体である。

また、一般にこのような構成の回路ではトランジスタに並列して還流ダイオードを併設するが今回は省略した。その主たる理由は、今回の技術構築にあたり最大のチャレンジの1つである「2枚のセラミック基板の間に、厚みの異なる複数種の部品を挟み込んで実装する」という技術の構築に、なるべく簡素な構成で取り組むためである。前記図III.2.5.6-3 に示した今回の構成でも2枚のセラミック基板の間には既にトランジスタチップと金属ブロックという2種類の部品が存在する。それに SiC-MOSFET の場合、その寄生ダイオードに還流電流を流しても、原理的には問題なく機能する。

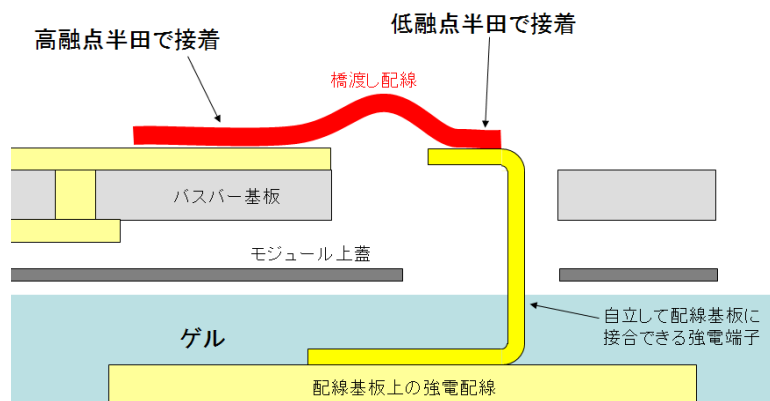


(a)モジュールの上蓋を実装した様子



図Ⅲ.2.5.6-4 上蓋を実装したモジュール

図Ⅲ.2.5.6-4(a)は、モジュールの上蓋を実装した様子、(b)は上蓋の配線図である。モジュール内のゲート信号配線は上蓋の配線と連結し、図(a)手前の接続パッドまでゲート配線と帰還用のソース配線を表裏に重ね合せており、配線インダクタンスが最小になるようにしている。なお、一般にモジュールは端子以外の部分はこうした上蓋によって密封されるが、今回は後述するインバータユニット専用に一体化することを想定し、同ユニットに属するバスバー基板に実装してはじめて密封される構造とした。

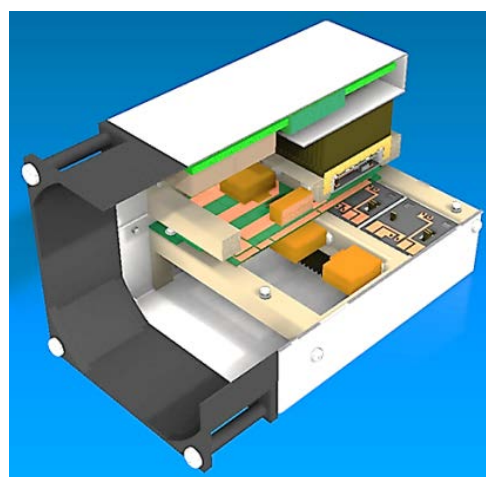


図Ⅲ.2.5.6-5 インバータユニット

今回は、モジュールをなるべく実用に近い形式で動作を確認することを最初から目指し、後述するような3相インバータユニットに組み込むことをモジュール設計当初から考えていた。理由は、モジュール単体で最善でも、そのモジュールが装置に組み込まれた状態ではじめて発生する不具合の存在を否定できないからである。そのユニットには強電バスバーを束ねた「バスバー基板」が用意されており、モジュールの強電端子は図Ⅲ.2.5.6-5に示すように、前述のモジュールの上蓋から突き出して、バスバー基板と接続するようになっている。そして、モジュールの外殻の外周をバスバー基板に接着材で接着し、最終的にはこの図の強電端子接続部までポッティング剤などで封止する構想だった。いずれにせよ、強電配線、信号配線とも、極力、低インダクタンスで結線することを目指した。



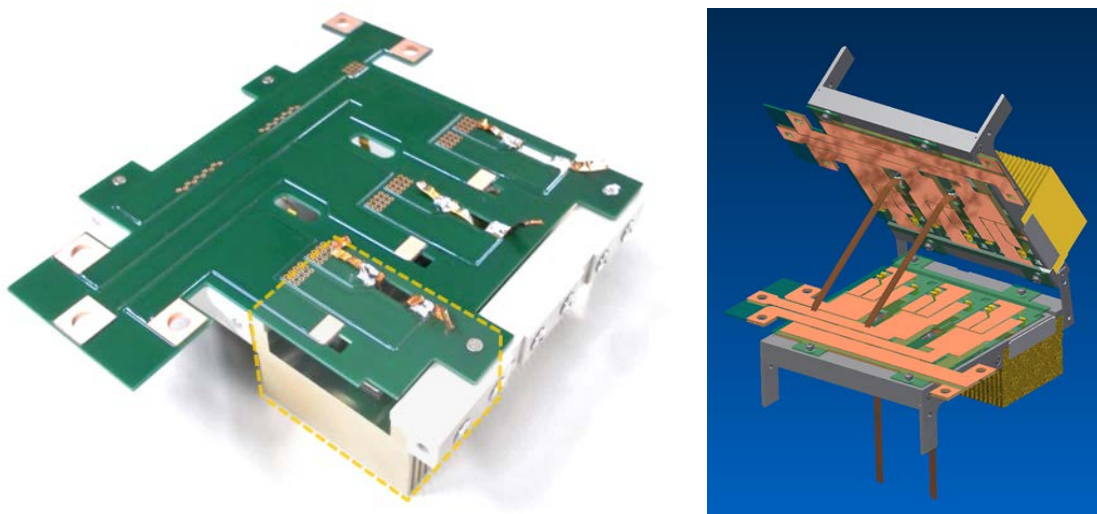
(a)インバータユニットの外観



(b)内部構造

図Ⅲ.2.5.6-6 インバータユニットの構造

図Ⅲ.2.5.6-6(a)はそのインバータユニットの外観、(b)は内部のカット図である。四角いダクト型をしており、一端(図の左側)には 92mm 角ファンを付けて内部に風を送る。その風の一番風下に当たる他端(図(a)の右側)に、最も高温になるモジュールを配置した。同図(b)は、インバータユニットの内部を示すカット図である。モジュールのフィン部分は 225°C 近くになるが、ユニット筐体にはその熱が伝わらないように、モジュールの保持部分は耐熱プラスチックによるフレームを介して筐体に固定されており、フィンの先端も筐体とは僅かに空隙を設けて直接伝熱しないようにしている。



(a) バスバー基板とモジュール(手前の破線領域) (b) 2枚のバスバー基板の構成

図Ⅲ.2.5.6-7 バスバー基板

図Ⅲ.2.5.6-7(a)はバスバー基板の全体像である。これは厚み 200 μ m の銅箔をもつプリント基板で、表裏に PN バスバーと 3 相の出力バスバーをもち、3 相分に相当する 3 つのモジュールが接続されている。黄色い破線領域がモジュール 1 つぶんである。手前に見える端子が 3 相の出力端子、図の上側にある端子が入力の PN 端子である。なお、ユニットにはこのバスバー基板が 2 枚搭載されており、相互に対称形をして同図(b)のように重ね合せて実装されている。



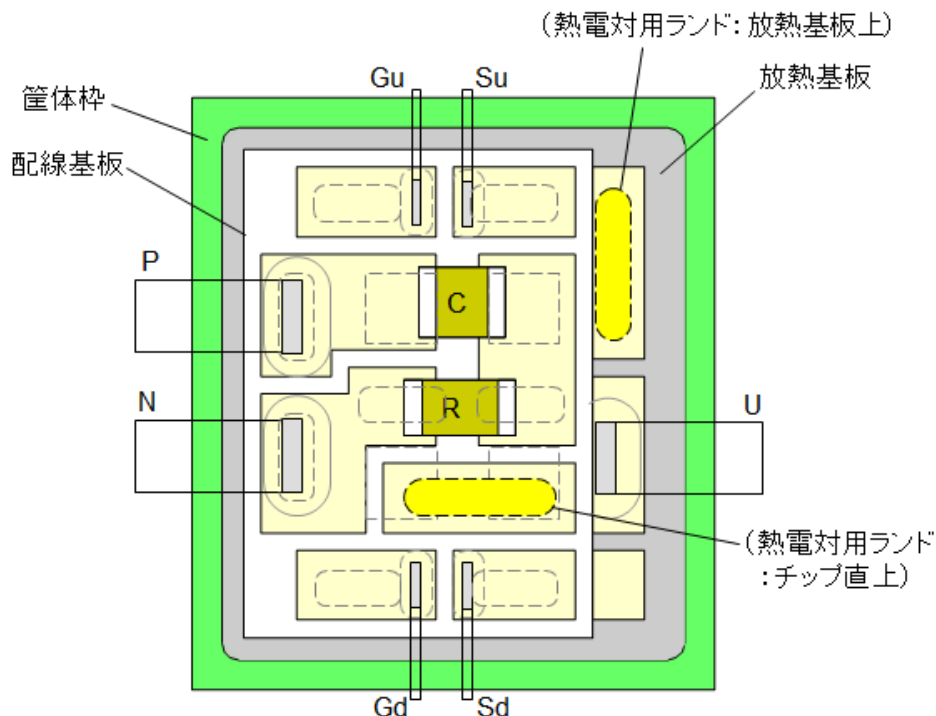
図Ⅲ.2.5.6-8 ゲート駆動回路部

すなわち、このインバータユニットでは1相につき2モジュールを並列使用している。この図 (b)は組立途中で2枚のバスバー基板を組み合わせる途中の工程を示した図で、図中の暗赤色の線はゲート信号配線である。図Ⅲ.2.5.6-8は、図Ⅲ.2.5.6-6(a)の上部を開いてゲート駆動回路とゲート駆動用電源などを収めた駆動回路基板を露出させたところである。

(c) 各セラミック基板の構造

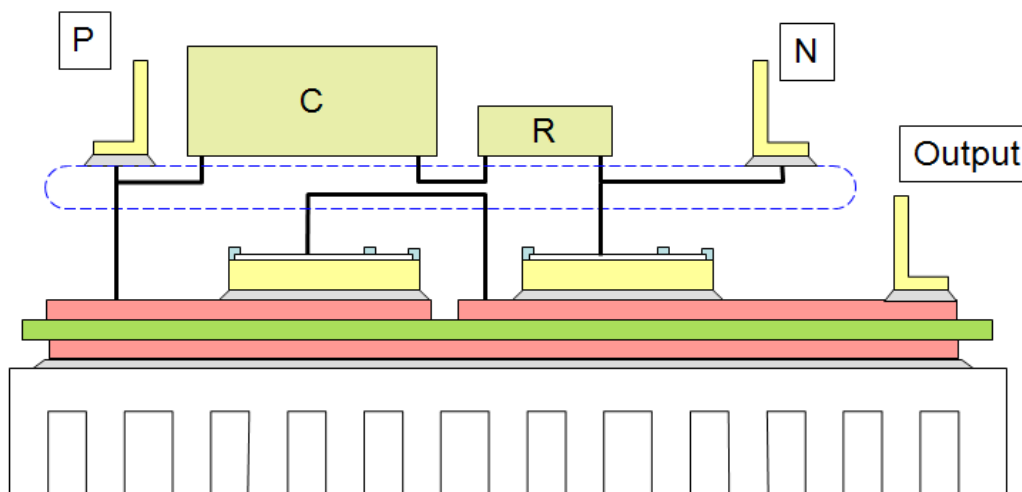
前記図Ⅲ.2.5.6-2 から図Ⅲ.2.5.6-3 に示した、積層されたセラミック基板構造について、改めて図Ⅲ.2.5.6-9にて概要を説明する。

電氣的側面から説明すると、まず配線基板上の左側にはPN端子(DC電源からの電力入力端子)がある。P端子に続く配線は図に見えるように配線基板上のセラミックコンデンサチップCそして抵抗チップRを経てN端子へと繋がっている。また、配線基板のPN端子を設置領域の直下にはビアホールが設けられていて裏面配線と連絡し、さらにこれに接続する金属ブロックを介して放熱基板上的配線へと分岐している。また、同じ配線基板上には、上下アームの各トランジスタチップのゲート端子に接続する端子(Gu、Gd)ならびにゲート信号の帰還用線路の端子(Su、Sd)が見えている。出力端子Uは放熱基板上にある。



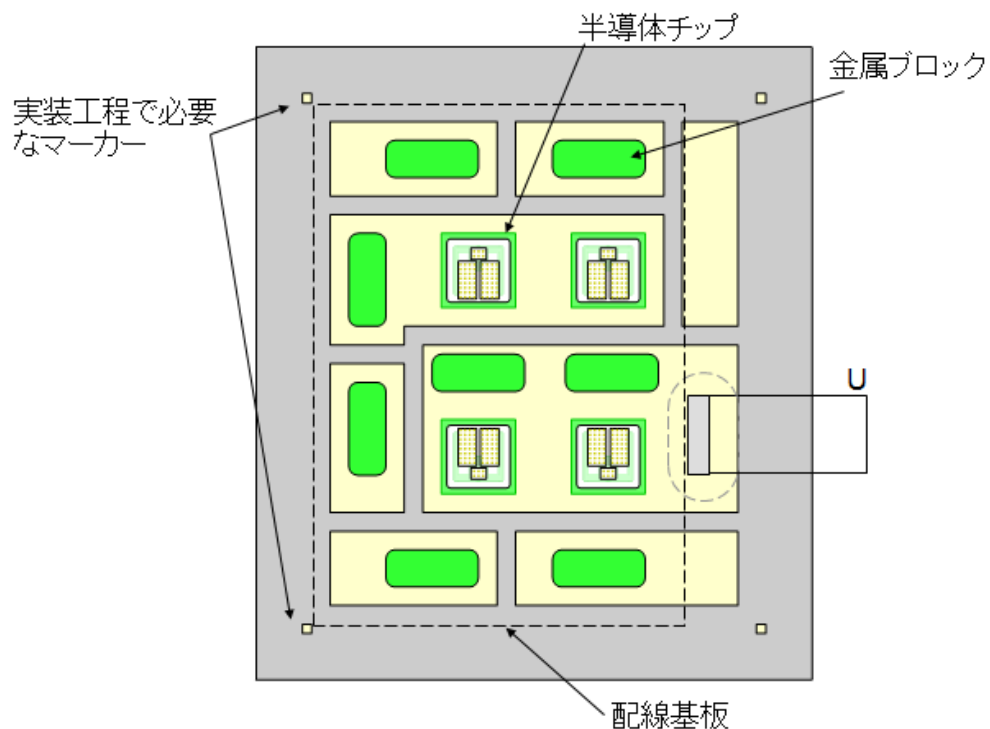
図Ⅲ.2.5.6-9 実装構造の概要

次に熱的、機械的側面では、放熱基板と配線基板の間には 4 つのトランジスタチップ(図中の破線による正方形)が、放熱性を考慮してモジュール全体の中央にほぼ均等に配置されている。そして、後述するようにトランジスタチップのおもて面電極と配線基板との接続は機械的にやや脆弱であるため、これらを囲むように金属ブロック(同じく破線による角丸長方形)を 8 つ使い、配線基板を支えている。また、配線基板上にあるコンデンサチップ C と抵抗チップ R の接続部直下には、必ずトランジスタチップか金属ブロックが存在し、組立時に想定される荷重を受けるとともに、動作時には伝熱路となっている。特に抵抗チップ R の直下にはトランジスタチップではなく金属ブロックを配し、抵抗からの発熱を高熱伝導率で排除するよう配慮した。



図Ⅲ.2.5.6-10 セラミック基板間の結線図

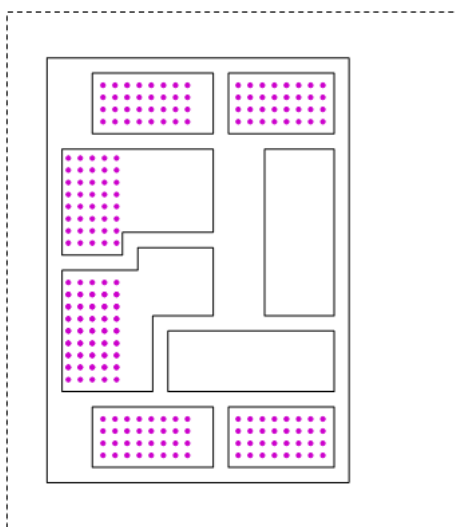
図Ⅲ.2.5.6-10 は、配線基板内の強電配線の様子を模式的に示したもので、ここでは主にトランジスタチップ周辺の結線を説明する。上述のとおり、P 端子は配線基板上にあり、放熱基板側にある、上アームのトランジスタ(図中の左側)のドレイン電極へつながる配線と接続している。そしてこのトランジスタチップのソース電極は配線基板の裏面に接続し、金属ブロック(図示せず)を介して放熱基板側にある下アームのトランジスタチップのドレイン電極へつながる配線に接続している。そして下アームのトランジスタのソース配線は配線基板の裏面側にある配線ならびに内層導体を介して、図にあるように配線基板上にある N 端子へと接続している。なお、設計途中では配線基板も放熱基板と同サイズにし、U 端子も配線基板上へもってきて、トランジスタチップを 10 個の金属ブロックで対称形に囲う構想もあったが、図Ⅲ.2.5.6-9 中に黄色い破線領域で示したように将来、放熱基板と配線基板の温度を個別に計測できる余地を残すため、現在の設計としている。



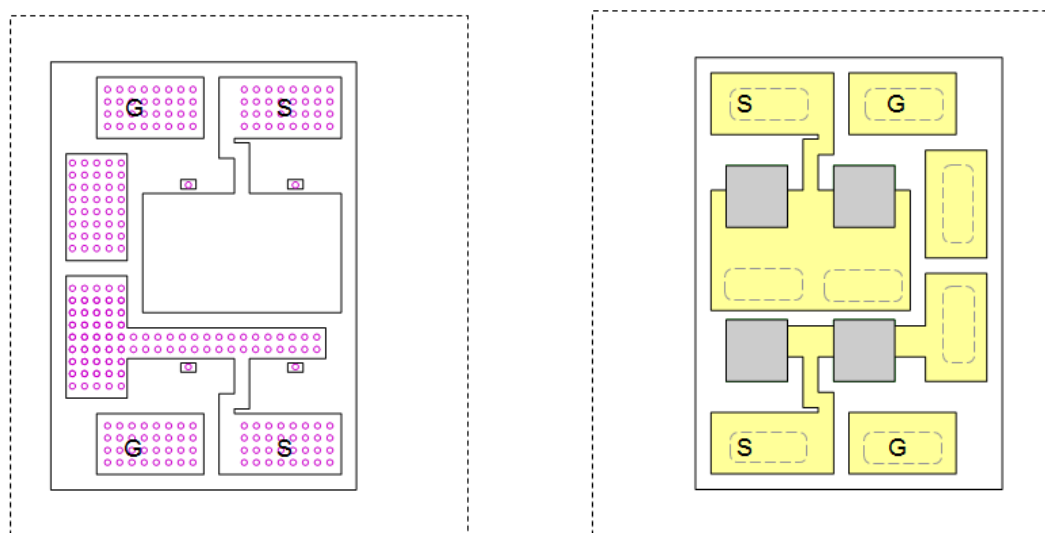
図Ⅲ.2.5.6-11 放熱基板の配線パターン

図Ⅲ.2.5.6-11は、このような構成の一部である放熱基板表面の配線パターンである。図中には、トランジスタチップと金属ブロックの配置も一緒に示した。トランジスタチップはゲート領域がセラミック基板の外側へ向くように配置されている。また、上述したように金属ブロックはそれぞれ電気的な役割があるが、トランジスタチップを囲うように熱的、力学的な意味を持たせて、サイズと個数に配慮した。なお、後で詳しく説明するが、こうしたセラミック基板は製造途中の温度変化で反りによって自壊しないよう、両面に金属箔をもち、一般に裏面は全面にベタな金属箔が存在する。今回はそこにも課題があったので対応した。その件については、次節で述べる。

図Ⅲ.2.5.6-12 は配線基板のおもて面の配線パターン、図Ⅲ.2.5.6-13 は、配線基板の裏面配線の様子である。(a)は前記図Ⅲ.2.5.6-7 と同様、おもて面から見た透視図、(b)はひっくり返して裏面から見た図にトランジスタチップ(裏面が見えている)の存在を加えた。図中の破線は放熱基板の位置を、○や●はビアホールが存在を示している。



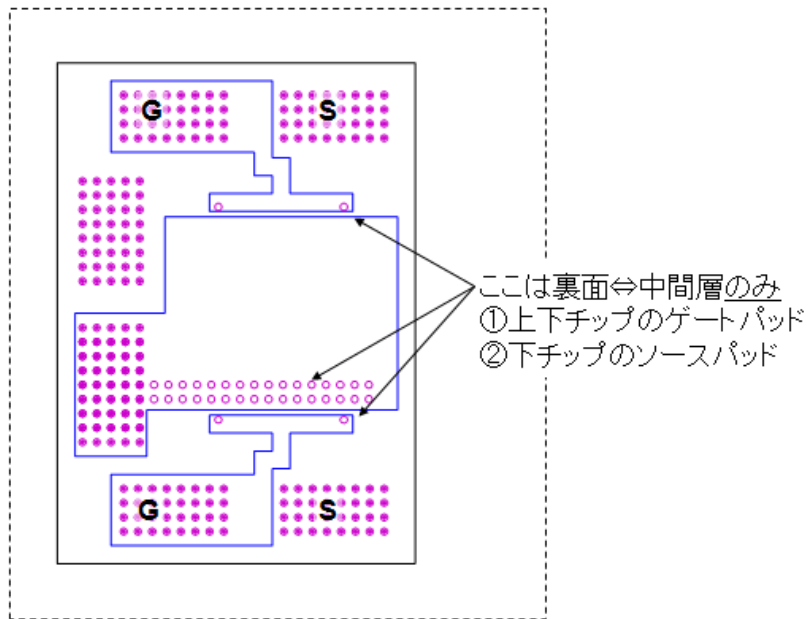
図Ⅲ.2.5.6-12 配線基板のおもて面の配線パターン



(a)透視図

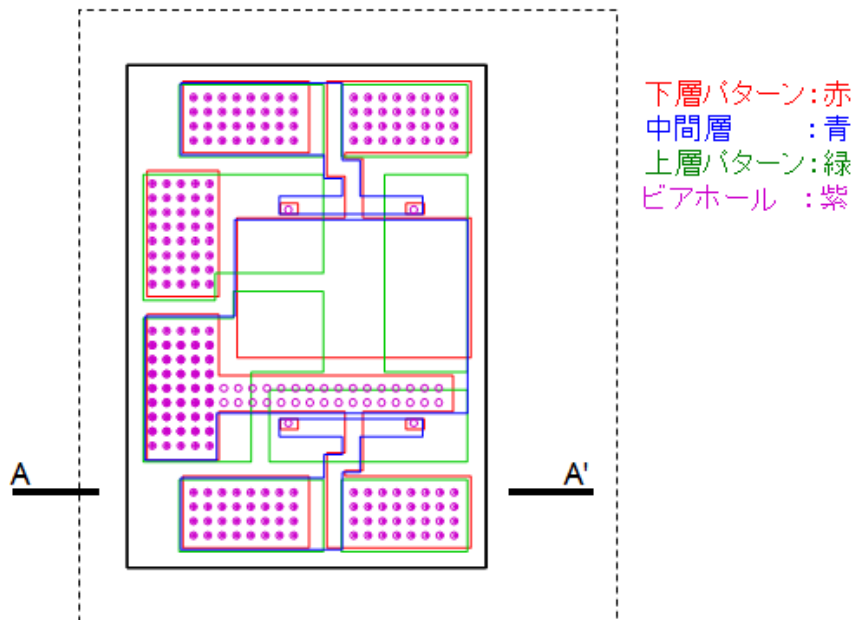
(b)裏面から見た図

図Ⅲ.2.5.6-13 配線基板の裏面の配線パターン



図Ⅲ.2.5.6-14 配線基板の内部配線

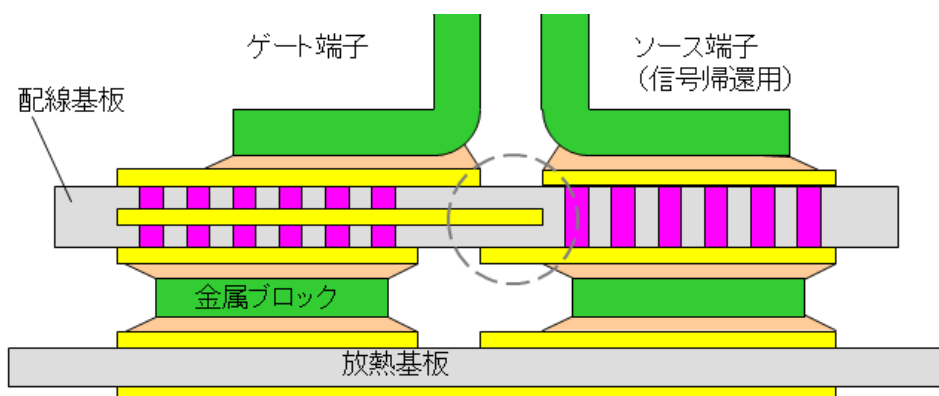
図Ⅲ.2.5.6-14 は、配線基板中の内部導体の様子を示したものである。このように上下のトランジスタチップのゲート配線は内部導体を使って表裏面のゲート電極とつなげている。よって、配線基板の裏面にあつてトランジスタチップのゲート電極



図Ⅲ.2.5.6-15 配線基板中の配線を重ねて透視した図

と接続する領域のビアホールは内部配線までの接続となっている。なお、図中で下アームトランジスタのソース電極と繋がる内部導体が、上アームトランジスタのソース電極の上まで広く被っているのは、配線基板のおもて面にコの字を描いて配置されたスナバ回路を電流が流れる際に発生する磁気エネルギーを、この導体内で閉じて流れる渦電流でキャンセルしてスナバ回路のインダクタンスを低減させる目的をもっている。ちなみに、配線基板の裏面にも広い金属パターンがあるが、幾何学的に配線基板のおもて面にある上述のコの字の配線を覆わないので、インダクタンス低減効果は望めない。

図Ⅲ.2.5.6-15 は、配線基板の「おもて面配線」「内部導体」「裏面配線」を重ねて上から透視した図である。これを観ると、たとえば上アームに属する 2 つのトランジスタチップと接続するゲート配線が、等距離のところ合流して信号帰還上のソース配線と重なっているのがわかる。これは 2 つのチップ間で信号伝達のタイミングを同期させ、配線インダクタンスを低減させるためである。



図Ⅲ.2.5.6-16 ゲート端子付近の配線基板中の構造

また、図Ⅲ.2.5.6-15 に描いた線分 A-A で切った断面を図Ⅲ.2.5.6-16 に示す。配線基板のゲート電極、ソース電極のすぐ近くまで配線は重なっている。前述の図Ⅲ.2.5.6-16 にてソース配線が S 字型に湾曲しているのはこうした都合による。

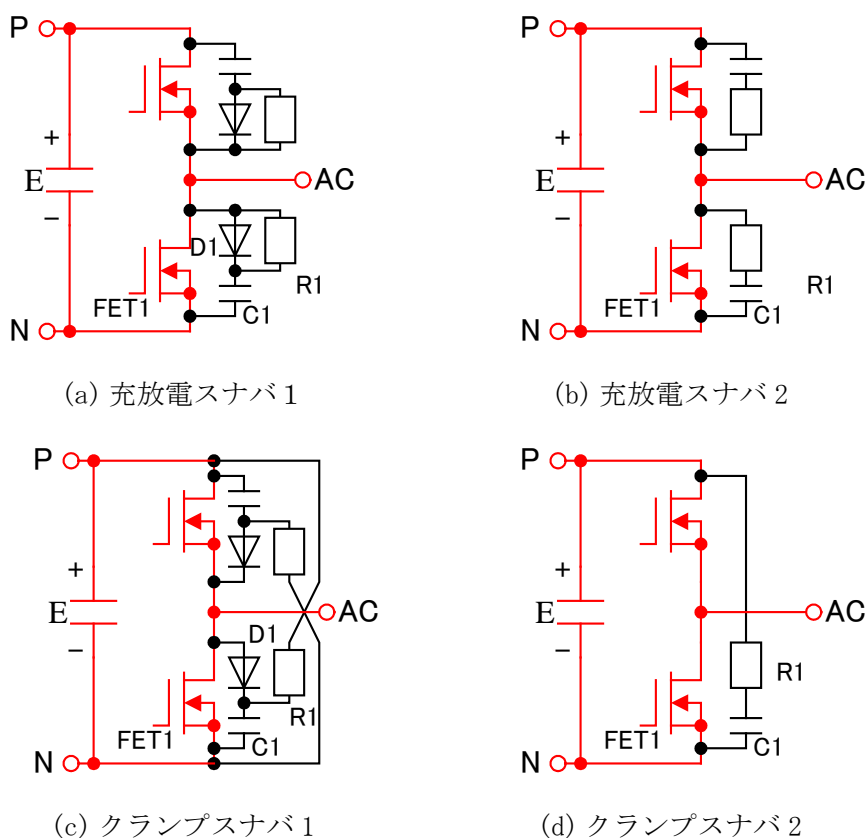
ちなみに、配線基板のゲートパッドとソースパッドが、それぞれビアホールによって表裏が連絡していることは、モジュールの機能としては意味を持たないが、組立ての途中、配線基板にトランジスタチップを実装した段階で、接続確認をする際、配線基板を裏返し、チップを実装した側でゲート、ソースの接続確認をするためにこのようにした。

以上、初期にはこのような設計をしたが、開発が進むにつれ、FCRA 側から軽微な変更の要請を受けた部分はある。

(d) スナバ回路

SiC パワーデバイス は、従来から使われている Si パワーデバイス と比較して高速にスイッチングできる。また、Si-IGBT のターンオフにあるテール電流が発生しないので、低損失なスイッチングが実現する。しかし高速なスイッチングによって発生する di/dt は、モジュール内外にスイッチング損失や電圧サージなどの電氣的ストレスを増大させる。これらストレスを軽減するために、スナバ回路を用いる。

代表的なスナバ回路を図Ⅲ.2.5.6-17 に示す。



図Ⅲ.2.5.6-17 スナバ回路

(a) (b) は、スイッチング毎にキャパシタが充放電するタイプで、パワーデバイスに発生するスイッチング損失や電圧サージなどの電氣的ストレスを効果的に低減する。特に(a)は、パワーデバイスにかかる dv/dt が小さく、ターンオフ時の電氣的ストレスが小さい。反面、これらスナバ回路は、スナバ損失が大きくなるという欠点がある。

たとえば、スナバキャパシタを 100 nF、直流 600 V、スイッチング周波数を 10kHz とした場合、スナバ(a)のスナバ抵抗に発生する損失は以下の式になる。

$$\begin{aligned}\text{スイッチング損失} &= \frac{1}{2}[\text{スナバキャパシタ容量}] \times [\text{直流電圧}]^2 \times [\text{スイッチング周波数}] \\ &= \frac{1}{2} \times 100[\text{nF}] \times (600[\text{V}])^2 \times 10[\text{kHz}] = 180[\text{W}]\end{aligned}$$

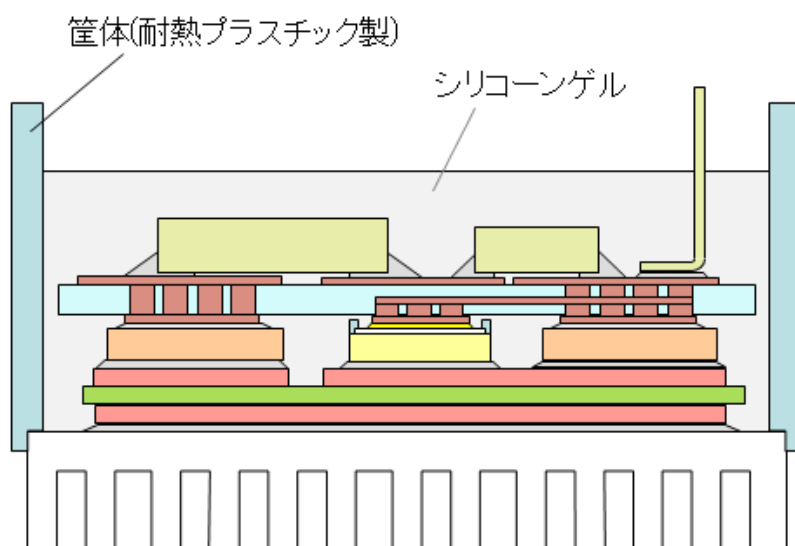
この値はパワーモジュールの定格導通損失よりも大きくなることもあり、さらに負荷の大きさに関係なく発生する。

これに対して(c) (d)はスナバ回路損失が小さい。これらは、サージ電圧低減とリングングの抑制にのみ作用し、パワーデバイスの dv/dt およびスイッチング損失の低減効果がほとんどない。

この他、回路構成の容易さ、部品点数なども考慮し、適切なスナバ回路を選択することが重要である。

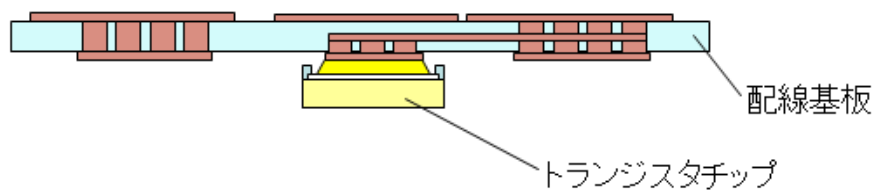
(e) 組立プロセス

本プロジェクトでは、組立プロセスに多くの課題があった。ここでは先に組立プロセスの概要を説明し、次節にて実際にモジュールを組み立てるにあたって立ち上がった課題と、その解決の方向性について説明する。



図Ⅲ.2.5.6-18 モジュール完成時の構造

図Ⅲ.2.5.6-18は、これから解説するモジュールの、完成時の断面構造である。前記 図Ⅲ.2.5.6-1 と同等だが、筐体が設けられ、セラミック基板の周辺はシリコーンゲルで封止されている。

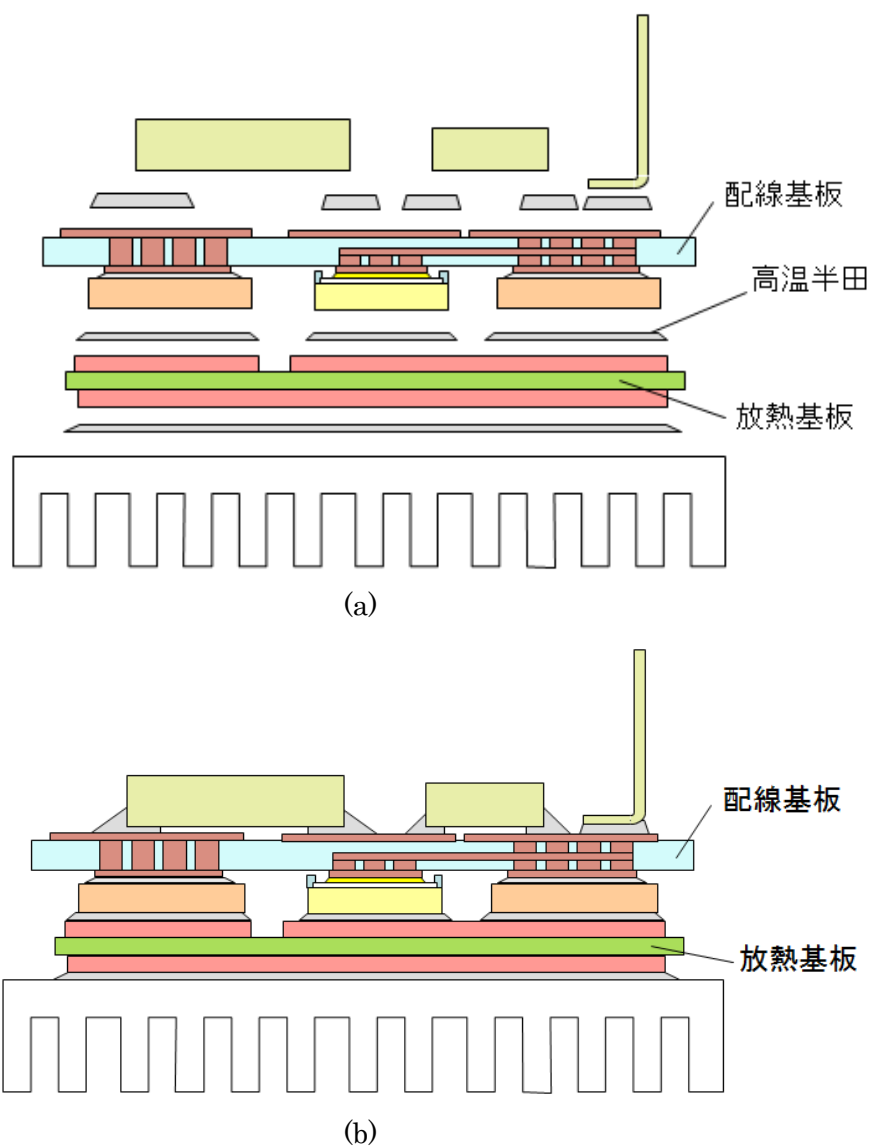


図Ⅲ.2.5.6-19 おもて面電極の接合

組み立ては一般に、位置合わせが厳しい部分から順次実施してゆく。よって今回の構造では、トランジスタチップのおもて面電極と配線基板の接合から実施することになる。図Ⅲ.2.5.6-19は、これを説明する断面図で、本プロジェクトにおいてこの領域の接続は、後述するようにAu製もしくはAl製のバンプを使った(理由後述)。接続方法はまず半導体チップのおもて面電極にバンプを形成し、これを位置合わせ機能のついた専用の超音波接合装置にて配線基板上の対応する領域に接合した。

次に配線基板側に金属ブロックを接合し、あとは図Ⅲ.2.5.6-20のように、他の部品をすべて一括で接合した。ここで図示しなかったが各部品の固定には専用の固定具を使って位置を整えた。なお、従来の組立手順によれば融点の異なるハンダを使い、工程を下るに従って融点の低いハンダを使うなどして逐次組み立ててゆくところだが、接合温度 225℃という今回のモジュール仕様に対して長期信頼性を確保できるハンダ材の組合せが現実的に見出せなかったので、工法を工夫してこのように一括接合した。ちなみに使用したハンダは一定面積に整形した板状の AuGe 共晶ハンダ(厚さ 30 μm)である。

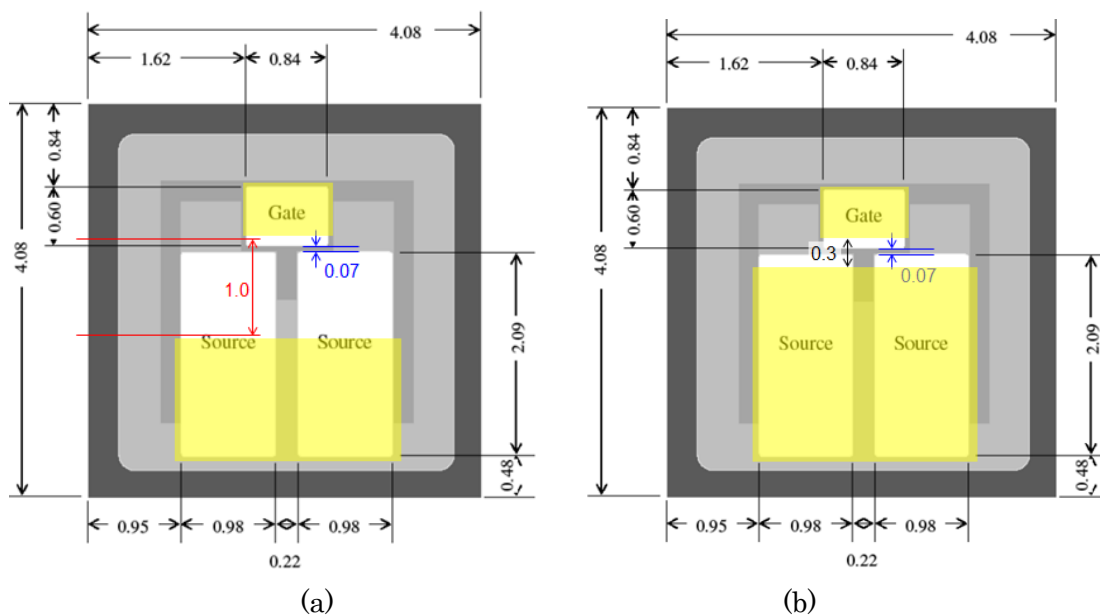
そして最後に耐熱プラスチック製の筐体枠を取り付け、耐熱シリコーンゲルを充填し、半導体周辺を封止して前記の図Ⅲ.2.5.6-18 を完成させる。



図Ⅲ.2.5.6-20 放熱基板との接合

2) 高耐熱モジュール開発に向けた取り組み課題の選択

前節までに説明したような構造と組立プロセスをベースとして、冒頭に述べた仕様のモジュール構造を具現化する技術開発を目指した。本節では、「構造」と「組立プロセス」に分けて、各々取り組んだ課題を説明する。なお、課題解決へ向けて取り組んだ主要な要素技術課題については 2.5.6 (1) 3)にて各々詳しく説明する。



図Ⅲ.2.5.6-21 トランジスタチップのおもて面構造

(a) 構造に関連する課題

ここで「構造の課題」とは、「機械強度」や「幾何学的成立性」のみならず「熱」「電気」に関係する、実使用時に関連するすべてを指す。

パワーモジュールに使われるセラミック基板表面の配線厚みは $300\mu\text{m}$ が標準であるが、本プロジェクトにおける配線厚みは $100\mu\text{m}$ とした。あえて変更した当初の理由は今回の MOSFET チップを接合する構造上の都合である。

図Ⅲ.2.5.6-21 は、前述のトランジスタチップのおもて面の電極パターンである。問題はソース(Source)電極パッドとゲート(Gate)電極パッドの間は $70\mu\text{m}$ しかないことである(図Ⅲ.2.5.6-21 (a)、(b)中の青線部)。なお、どのパワートランジスタチップでも、ここの寸法は似たようなもので、配線基板を使う以上、本件には普遍性がある。すなわち、これら電極パッドと対応する配線基板上の配線も、当然のことながらソースとゲートは分離していなければならない。しかし、セラミック基板の配線形成プロセスからして、従来の配線厚みでは成立しない。セラミック基板上の配線パターンは、基板の上に板状の銅箔をロウ材で溶接した後、ウェットエッチングにてパターニングする都合から、導体パターン間の最小間隔は厚みの3倍必要である。すなわち、銅箔厚を従来の $300\mu\text{m}$ とした場合、最小パターン間隔はどのメーカーでも公称 1mm である。ところが、 1mm とは図Ⅲ.2.5.6-21 中に赤線で示す寸法であり、チップ上のゲートパッド領域と接続する領域を確保すると、図中に黄色い領域で示したように、ソース領域パッド領域の40%以上が接続できなくなってしまう。もし、前述したように、配線基板との接合材にハンダを使うとなったら安全率を考えて実際に接合できるソース領域はさらに減ることになる。これでは主電流を流すのに十分な接続とはならず、チップ内に無視できない電流密度の分布をもたらしてしまう。逆に、チップ上の $70\mu\text{m}$ の間隔に対応して配線基板上の対応配線の間隔も $70\mu\text{m}$ にしようとする、位置合わせ精度も考慮すると配線基板上のパターン間隔は $90\mu\text{m}$ 。すなわち配線厚みは $30\mu\text{m}$ にしなければならない。これは従来の厚みの $1/10$ である。さすがにそれでは①実装抵抗が気になるし、さらには②これまでにない高温を長期間経験すると接合材が固体拡散して導体の電気抵抗を変調させるかも知れず、また③一般的な接合材層の厚みより遥かに薄くなることから、半導体チップとの間の熱膨張係数差によって過大なストレスがかかり、配線自体の密着度確保に影響する可能性がある。なにより、④これほどまでに厚みの違う導体パターンをメーカーが作れるかが最大の問題でもあった。

ここで上記①のセラミック基板上の配線抵抗について考察してみる。配線を形成している Cu の抵抗率 $R_{th}(T)$ の温度依存性は、

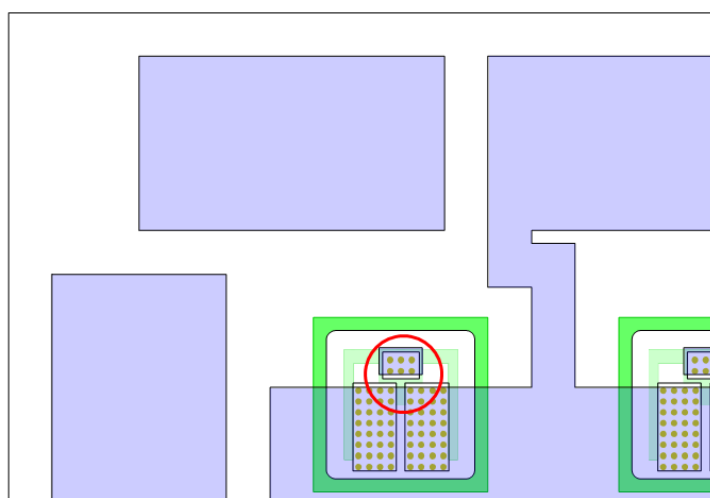
$$R_{th}(T) = (1 + \alpha(T - T_0)) * R_{th}(T_0) \quad \dots \text{(式-1)}$$

という関係式がある。ここで α は温度係数、 T_0 は基底温度である。Cu の温度係数は

4.3×10^{-3} とされており、 25°C で $1.76 \mu \Omega \cdot \text{cm}$ 、 250°C では $3.42 \mu \Omega \cdot \text{cm}$ となる。モジュール内の代表的な配線の寸法として、幅はトランジスタチップの幅と同じで、長さは幅の10倍としてみる。すると、 250°C における配線の抵抗値は、従来の $300 \mu \text{m}$ 厚なら $1.1 \text{m}\Omega$ 、 $100 \mu \text{m}$ 厚なら $3.4 \text{m}\Omega$ 、 $30 \mu \text{m}$ 厚なら $11.4 \text{m}\Omega$ となる。

一方、今回使うSiC-MOSFETのオン抵抗は $80 \text{m}\Omega @ 25^\circ\text{C}$ 。カタログデータから 100°C にて左記の116%、 150°C にて137%となっている。これを $R_{on} = a + b \cdot e^{cT}$ という実験式で外挿すると 250°C では237%となる。すなわち、 25°C にて $80 \text{m}\Omega$ だったオン抵抗 R_{on} は 250°C では約 $190 \text{m}\Omega$ になる。これらの値をベースに計算すると、上記配線の抵抗値はそれぞれ、 $300 \mu \text{m}$ 厚なら0.6%、 $100 \mu \text{m}$ 厚なら1.8%、 $30 \mu \text{m}$ 厚なら6%に相当する。一方、MOSFETのオン抵抗は、このモジュールの設計を開始した2012年秋の時点で公表されている1200V級SiC-MOSFETのトップデータよりかなり高い。オン抵抗が $80 \text{m}\Omega$ であるこのチップの活性領域面積は推定 0.1cm^2 。よって、特性オン抵抗 R_{sp} は $8 \text{m}\Omega \cdot \text{cm}^2 @ 25^\circ\text{C}$ である。これに対し R_{sp} のトップデータは $1.41 \text{m}\Omega \cdot \text{cm}^2$ 。すなわち5.67倍の差がある。ここで仮に学会トップレベルのMOSFETをベースにして計算すると、上記の配線抵抗は、 $300 \mu \text{m}$ 厚なら3.4%、 $100 \mu \text{m}$ 厚なら10.2%、 $30 \mu \text{m}$ 厚なら34%に相当する。すなわち、仮に $30 \mu \text{m}$ 厚とすると、このトランジスタチップをモジュールに実装したことによって、オン損失が34%も増えてしまうということになる。

実用可能なSiC-MOSFETのオン抵抗の将来予測はできないが、プロジェクト開始時点で現状だけ満足する設計をしても意味がないので、学会トップレベルのMOSFETチップを搭載しても成立可能なこと、そして上記4)を考慮してメーカーの意見を聞き、セラミック基板上のCu箔の厚みは $100 \mu \text{m}$ とした。これにより、図III.2.5.6-21(b)に示すように、トランジスタチップのソースパッドとゲートパッドに



図III.2.5.6-22 配線基板とトランジスタチップの配置

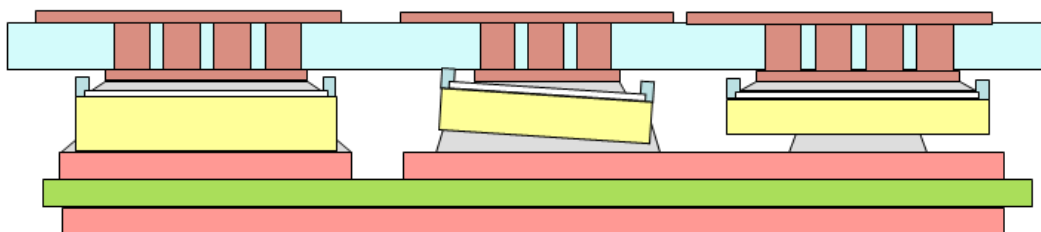
対応する配線基板側の配線(図中で黄色い領域)は間隔 $300\mu\text{m}$ で形成することができ、十分な接合領域を確保することができた。

図Ⅲ.2.5.6-22 は、配線基板の裏面配線(空色の領域)を、おもて面から透視したものに、トランジスタチップのおもて面パターンを重ねあわせたものである。図中の赤い丸の部分のパターン間隔は $300\mu\text{m}(=0.3\text{mm})$ 。その他の部分の間隔は従来どおり 1mm である。

なお、放熱基板は本件に直接関係なかったが、こちらも配線厚みを $100\mu\text{m}$ にするようメーカーに打診したところ、すぐに材料が揃わないとのことで $150\mu\text{m}$ を採用した。

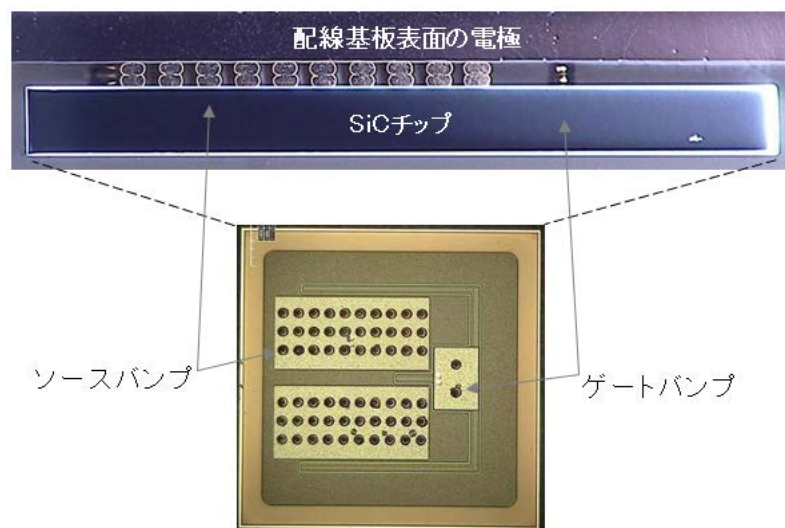
また、この導体の薄膜化には別の利点もあった。すなわち、2.5.6.1(3)④b)に示すように、セラミック基板上に従来どおりの $300\mu\text{m}$ 厚の Cu 箔をもつ基板では、セラミック基板と Cu 箔の熱膨張係数差の違いから、 $-40^{\circ}\text{C}\leftrightarrow 250^{\circ}\text{C}$ の温度サイクル試験を実施すると、Cu 箔表面の凹凸が激化し、表面の Ni メッキがひび割れ、割れた隙間の Cu が酸化し、場合によってはその凹凸が激し過ぎることから接合したトランジスタチップとの接合層に劣化を引き起こすことが判ってきた。しかし、 $150\mu\text{m}$ 厚にすればこうした影響が劇的に改善されることが判った。

前記図Ⅲ.2.5.6-19 に示したように今回、半導体チップのおもて面電極と対応配線との接続には Au 製もしくは Al 製のバンブを使った。ワイヤボンディングでない従来の工法としては、ハンダを用いる方法が一般的である。しかし、問題はチップおもて面には主電極と制御電極とが存在していることであり、これらを両方の電極ともハンダで外部配線と接続しようとする、ハンダが溶融した時に短絡する可能性があるため、両領域の距離はハンダ厚みの 3 倍以上は確保したいが、そうするとチップ内の電流分布に偏りが生じてしまう。また、それでも短絡の危険性を完全には排除できない。そこで、市井で実用化されている構造では、主電流のみ外部電極とハンダで接合し、制御電極はワイヤボンディングを使っている。しかし、それでも半導体チップの両面をハンダ接合する場合は深刻な問題がある。



図Ⅲ.2.5.6-23 高さが合わない部品による想定不具合

図Ⅲ.2.5.6-23 は、放熱基板と配線基板の間に複数種の部品を挟み込んで電気接続を確保する際に想定された不具合を説明する図である。繰り返しになるが今回は、2枚のセラミック基板の間に半導体チップその他の部品を挟み込んで電気的な接続をとる。その際、もし高さが違う部品があると、図のようなことが起こる。即ち、図中には3つの部品が挟み込まれているが、左側の部品が他のものより分厚い場合、厚みが薄い部品はうまく接合できなくなる。すなわち、図の中央の部品のように傾いて付いてしまう場合もある。こうなると、たとえばトランジスタチップのおもて面の外周部にある電界緩和領域で不具合が発生するかも知れない。また、図の右側の部品のように、ハンダが厚みの違いを吸収できず、チップ裏面が完全に接合しないかも知れない。もちろん、左のチップにて、逆にハンダが溢れてしまい、他の領域との短絡を引き起こす可能性もある。



(a)Au バンプの断面写真(上)とチップ表面写真



(b)Al バンプの表面写真

図Ⅲ.2.5.6-24 チップおもて面電極のバンプ構造

その部品の厚みばらつきについて今回の場合で具体例を挙げると、前出の SiC-MOSFET のカタログによると、トランジスタチップの厚みの仕様は $365 \pm 40 \mu\text{m}$ となっている。今回のモジュールでは複数チップを挟み込むので、他の部品のことを何も考えなかったとしても、チップ相互で最大 $80 \mu\text{m}$ の厚みの差を吸収してボイドも欠落もない接合層を形成する技術が求められる。より具体的には、厚みが $(365+40) \mu\text{m}$ と $(365-40) \mu\text{m}$ のチップが同じモジュールに同居した場合、約 $4080 \mu\text{m} \times 4080 \mu\text{m} \times \pm 40 \mu\text{m}$ というハンダの体積の変動を問題なく吸収するしくみが必要になる。仮にもとのハンダ層の体積 $400 \mu\text{m}$ (チップ厚みの変動幅 $40 \mu\text{m}$ の 10 倍) としても、直方体換算でチップの周辺に $\pm 100 \mu\text{m}$ はみ出たても問題ないしくみ、という事になる。

こうした問題を避けるため、我々は新手法を開発する必要に迫られた。チップ裏面の接合はハンダを使うとして、チップおもて面の接合部に要求される機能を以下のように設定した。すなわち、

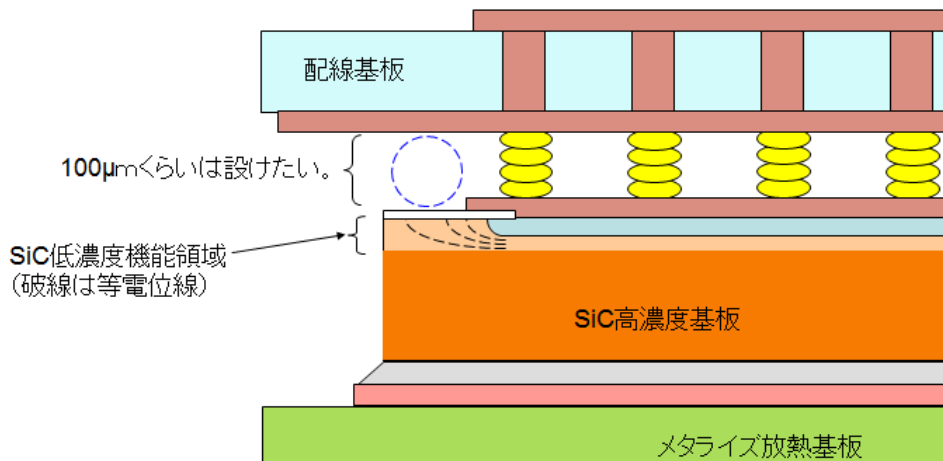
- ①電気と熱の良導体であること。
- ②接合時に液相にならず、組立工程でチップのおもて面にあるソース電極とゲート電極の間で短絡を生じる可能性のないこと。
- ③押したら潰れる性質をもちながら、配線基板を機械的に支える能力をもつこと(図Ⅲ.2.5.6-1などを参照)。
- ④以上の能力を 250°C でも保持すること。

以上の条件を満たす工法として、まず積層 Au バンプを使った接続方法、次に超音波ボンディング用の Al ワイヤを使った Al バンプによる接続方法を開発した。これらについては後述する。

当初の計画では、図Ⅲ.2.5.6-1 に示すようにチップコンデンサとチップ抵抗は配線基板上に普通にハンダ接合する計画だった。しかし、コンデンサを構成するセラミックが応力によって容量が変化することが判り、結局、図Ⅲ.2.5.6-2(a)の写真にあるように、チップコンデンサのみ、配線基板に直にハンダ付けするのではなく、足を付けて接続することにした。この足の設計については、別項の記述に譲る。

なお、チップ抵抗はアルミナ基板の上に膜状の抵抗が張り付けてある構造で、応力の影響は受けにくいとのことで、端子に足は付けず、実際に配線基板に接続しても応力に関する特性変動は見られなかった。

今回使うチップも含め、縦型トランジスタのチップの周辺部には「ガードリング」もしくは「電界緩和構造」という構造が存在している。その機能は、おもて面にあるソース電極が(0V)であるのに対し、トランジスタチップの側面はドレイン電圧(今回の場合は最大で 1200V 近く)になるため、その間の電界集中を緩和し、絶縁破壊を防ぐことである。SiC トランジスタチップの場合、この領域の上空は絶縁性の



図III.2.5.6-25 チップ周辺部の模式図

物質で充填しておかないと、ドレイン電圧がトランジスタチップ本来の絶縁破壊耐圧に到達する前に、空中で絶縁破壊してしまう。そこでまず、耐熱ゲルの選定が課題であった。これについては最適な材料（後述）が見つかった。

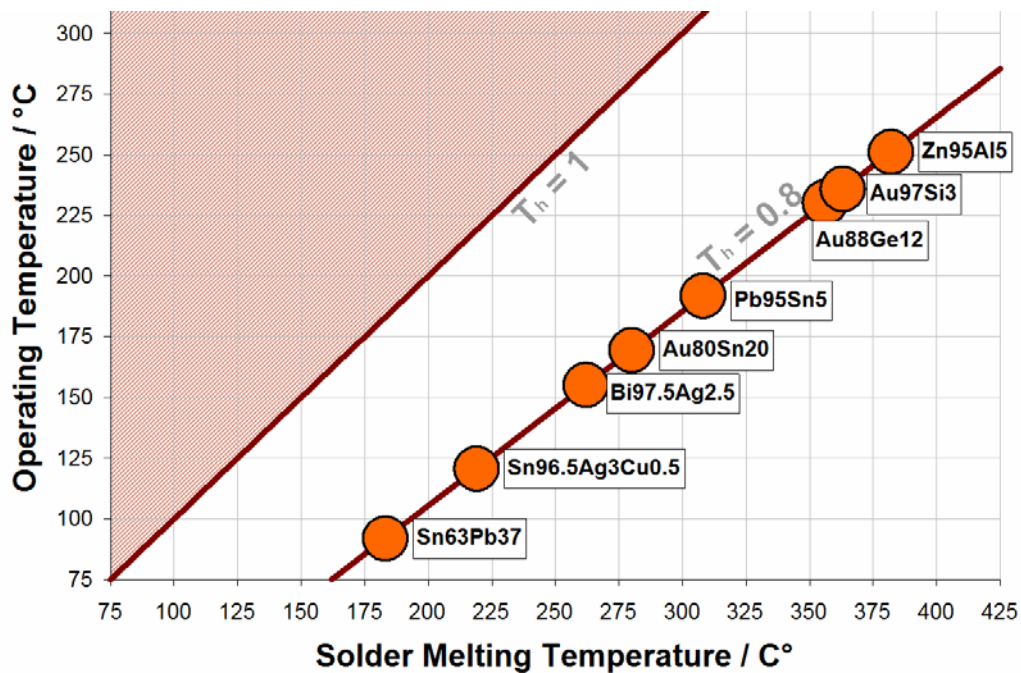
次に、チップのおもて面の電極取り出しに配線基板とバンプを採用した時点で、果たしてバンプが形成する狭い空隙に絶縁プラスチックもしくはゲルが充填できるか？という懸念が持ち上がった。もし、この領域に気泡が存在すると、速いスイッチング時に周囲との電界強度の差によって、その気泡の中で放電が生じることが知られている。すると、著しい場合は気泡の内部が焼損して導電性を帯びてきて、絶縁破壊につながることもある。この確認実験に先立ち、バンプ高さすなわち半導体チップと配線基板の間の距離はおおよそ $100\mu\text{m}$ 程度であることが判っていたので、 $100\mu\text{m}$ の空隙に高耐熱ゲルが充填できるか否かの予備実験を行い、上記の樹脂が充填可能であることを確認した。

その上でさらに、電気的には以下の懸念点があった。図III.2.5.6-25 は、配線基板に実装されたトランジスタチップの外周部の様子を拡大した模式図である。この図に示すように、ガードリング上空の配線基板表面に、ソース電位の配線が存在する領域がある。よって、①この間の絶縁は大丈夫か？ ②この配線がガードリング上空の電界に影響し、チップの絶縁耐圧を低下せしめないか？という2つが懸念されたが、結果的にモジュールを形成してみたところ、問題は生じなかった。

今回のモジュールで最も広い面積を接合するのは、図III.2.5.6-20 に示した、メタライズ放熱基板とフィン台座間である。表裏の銅箔と合わせたメタライズ放熱基板の合成線膨張係数は約 5ppm/K 程度であるが、放熱フィン側の金属の多くは、その膨張係数が 20ppm/K 内外であり、このままでは接合しても不具合が生じることは明らかである。そこで、フィン台座の材料選定は1つの大きな課題であった。

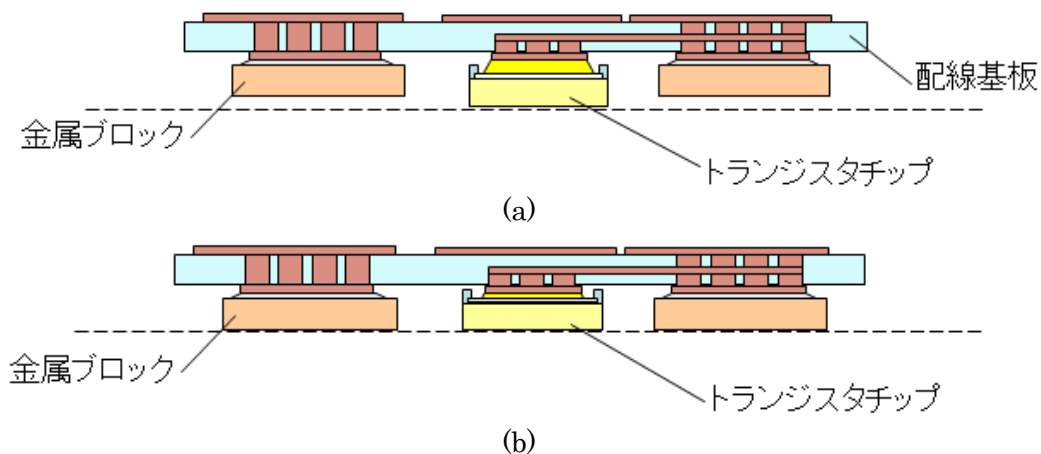
図Ⅲ.2.5.6-26 は開発の後半で発見した文献からの引用だが、一定の前提条件に基づき、ハンダの融点と一定の信頼性が保てる動作上限温度の関係を示したものである。これによると動作上限温度を 225°C とすると、使えるハンダは AuGe 系か ZnAl 系に限られる。そして、動作温度を 250°C にすると、使えるハンダは ZnAl 系のみとなるが、ZnAl 系ハンダは酸化しやすく、プロセス途中でハンダ表面に乗じてしまう酸化膜を破って接合するところに工夫が必要であることが、これまでの国プロにて判明している。また、これ以上の融点の合金は、鉛と呼ばれ、融点が最低でも 560°C となる。一方、一般の半導体チップのおもて面電極に使われている Al 電極は 1% 程度の Si を含んでおり、融点が 450°C 程度なので、接合材として鉛を使えば半導体チップにダメージを与えてしまう。そこで、本開発では、新しいコンセプトに基づいた 2 種類の接合材の開発を行った。

1 つ目は AuGe 系ハンダと Ag シンター材を使った接合材で、2.5.6.1(3)③a) で詳しく説明するように、AuGe 系ハンダに Ag が混ざると固相線が上昇することを利用した接合材で、いわゆるハンダの融点を自由に選べる接合材である。2 つ目は Cu と Sn を主体とする Transient Liquid Phase Sintering (TLPS) と呼ばれる工法である。これは Cu を主体とした粒子と Sn を主体とした粒子を混合したペーストを用い、最初 220°C 近くで Sn が熔融して空隙を埋めた後、固相拡散によって Cu と Sn の金属間化合物を形成し、280°C の最終的に融点が 600°C 以上の固体になる。その内容については 2.5.6 3) (c) b) で説明する。



図Ⅲ.2.5.6-26 ハンダの融点と信頼性確保した動作上限温度

引用：Matthias Knoerr, et al., Integrated Power Electronics Systems (CIPS), 2010
6th International Conference on 16-18 March 2010, Nurnberg, pp.1-6



図Ⅲ.2.5.6-27 金属ブロックの接合と高さ合わせ

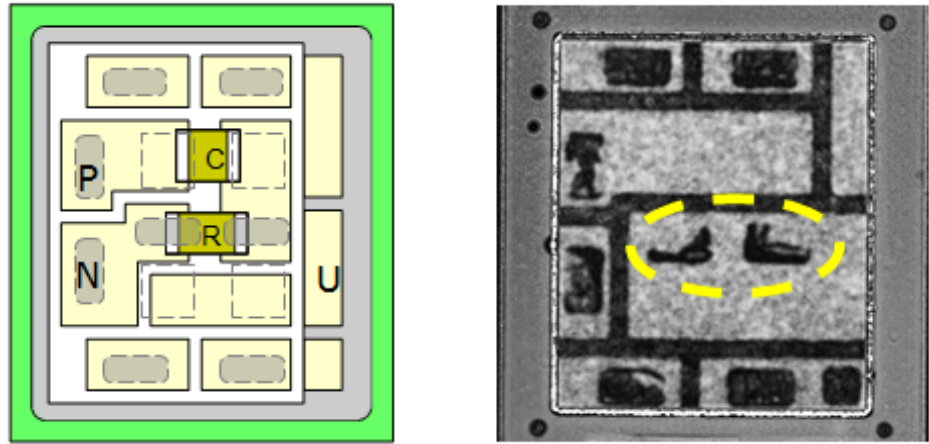
今回、2枚のセラミック基板の間には SiC-MOSFET チップと金属ブロックという2種類の部品を挟み込む。そこでこの2種類の部品は配線基板に接合してから放熱基板に接合するまでの間に、この2種類の部材の高さを均一にしておかなければならない。金属ブロックは図Ⅲ.2.5.6-19 から図Ⅲ.2.5.6-20 へ移る間に接合されているが、この間のプロセスを改めて詳しく説明すると、まず図Ⅲ.2.5.6-19 にて配線基板に半導体チップを接合した後、図Ⅲ.2.5.6-27 (a)のように金属ブロックをハンダ接

合する。この際、図のように金属ブロックの高さよりトランジスタチップの方が高いように、予めバンプの高さを設定しておく。そして、同図(b)のように、平板に挟んで加圧し、バンプを押しつぶすことで半導体チップと金属ブロックの高さを均一にする。この工程については 2.5.6 (1) 3) (d)にて説明する。

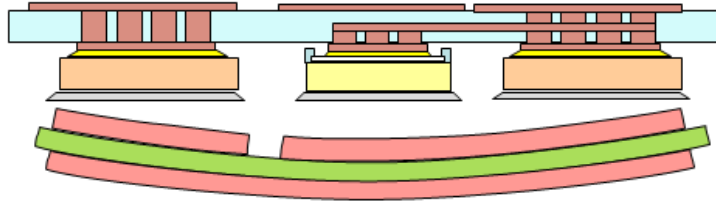
また、このようにして接合し、放熱基板との間に挟み込んだ構造が温度変化に晒されたとき、超音波接合しているバンプ部にけっして引張応力が生じないよう、金属ブロックの熱膨張係数は材料選定によって対応した。その詳細も 2.5.6 (1) 3) (d)にて説明する。

一般的に、放熱基板の裏面はベタに導体が存在する。一方、おもて面にはパターンが切ってあるので、温度が変化すれば当然、反りが生じる。これまでこの事得不具合を生じた報告はなかったが、今回、図III.2.5.6-28 (a)の右側の SAT 画像にあるように、配線基板と放熱基板を繋ぐ金属ブロックの接合で、接合不良が生じてしまった。原因は、AuGe ハンダを使って接合する際の 450°Cという高温で、放熱基板が端部と中央の高さが 100 μ m 以上になるまで反ってしまったからである。このような反りは従来も発生していたが、従来はハンダの厚みが 100 μ m 以上あったので問題にならなかった。これに対し、使用した AuGe 板ハンダの厚みは 30 μ m。よって 356°C以上で熔融したハンダが表面張力で盛り上がったとしても、ギャップを埋めるには届かなかったのである。この不具合に対する対策として、結局は裏面にもおもて面と同じ、すなわち透かして一致するパターンを形成した。これによって放熱基板の反りは格段に抑制され、不具合は解消された。これについては 2.5.6 (1) 3) (d)にて説明する。

なお、このようにCTE差による反りの問題は、放熱基板と配線基板の間でも生じた。放熱基板が反らなかったとしても、両面に 150 μ mのCu箔をもつ、厚み 320 μ mのSi₃N₄基板の合成CTEは常温で 6.6ppm/Kあるのに対し、両面に 100 μ mのCu箔をもつ、厚み 800 μ m近いLTCCもしくはアルミナの場合、CTEはそれぞれ 8.4と 9.0ppm/Kである。また、今回で前述したように配線基板と放熱基板とフィン台座は一括接合であるため、高温で接合して常温に戻したときはフィン台座の方が先に縮むため、後述するように配線基板に過大なストレスがかかることになった。結局、今回のような構造の成立性はCTEの組合せ問題であり、配線基板と放熱基板のCTE差に留まらず、全体のCTEを見渡さなければならないことが当初予想され、結果もその通りになった。



(a)2枚のセラミックを接合した構造(左)と接合部の SAT 画像(右)



(b)接合時の高温状態で起こっていたことの想像図

図Ⅲ.2.5.6-28 放熱基板が接合できない不具合

(b) スナバ回路の選択

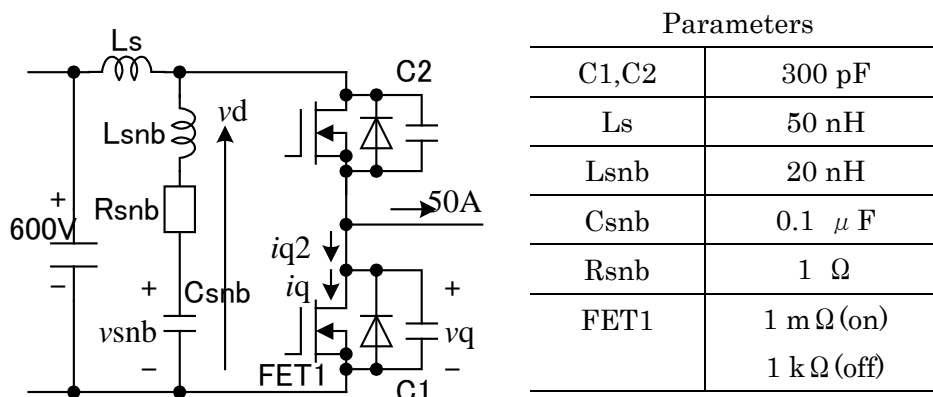
本課題にあっては、スナバ回路損失の小さい図Ⅲ. 2.5.6-17 (d)のクランプスナバ2を採用する。

スナバ効果を確認するために、回路(d)について簡易シミュレーションを実施した。図Ⅲ. 2.5.6-29 にシミュレーション条件、図Ⅲ. 2.5.6-30 にシミュレーション結果を示す。FET はオン時の抵抗値を $1\text{m}\Omega$ 、オフ時を $1\text{k}\Omega$ とし、 300ns の時間で抵抗値を変化させた。

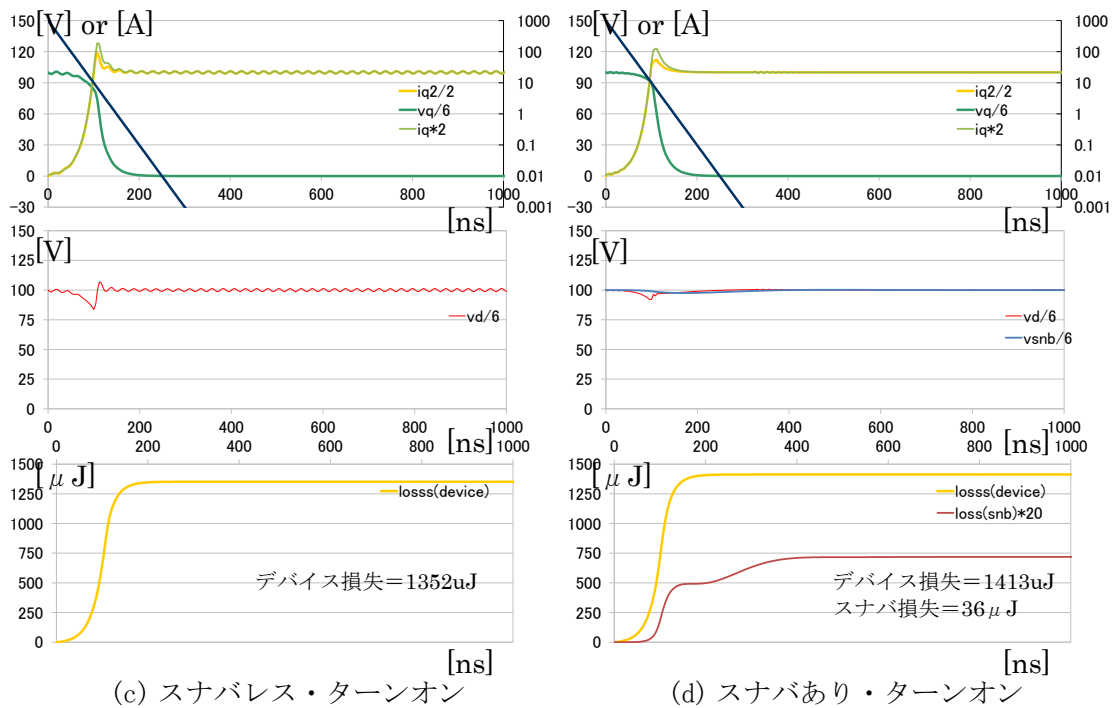
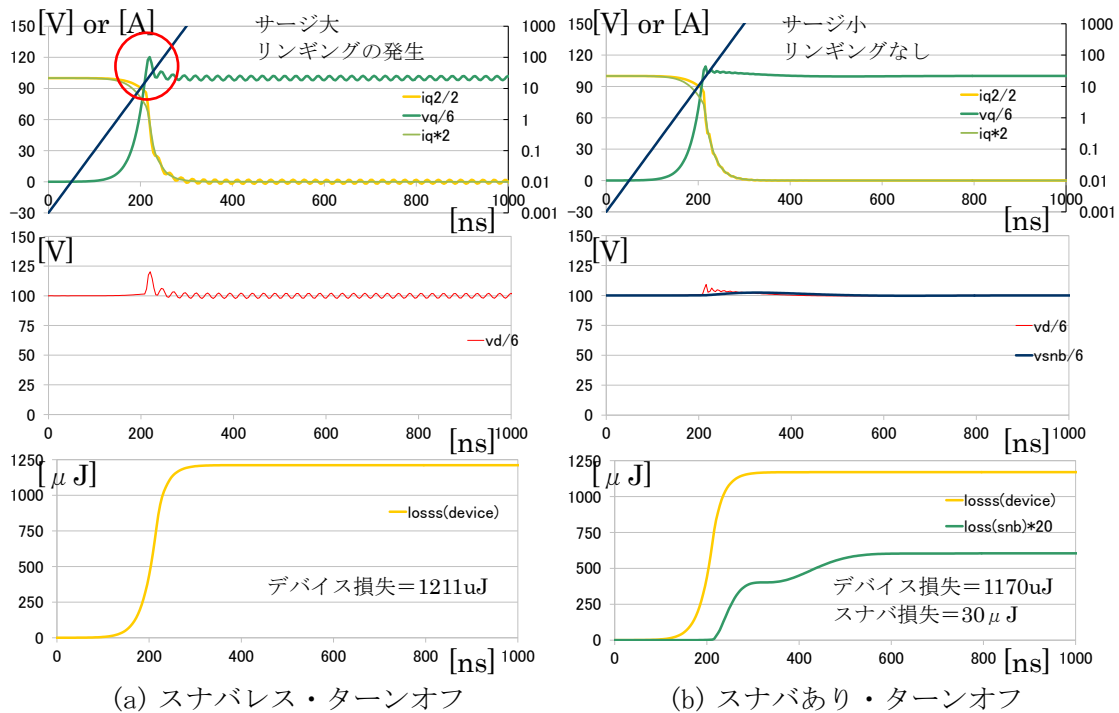
図Ⅲ. 2.5.6-30 (a)と同図(b)を比較して明らかなように、スナバを設けることでスイッチングサージ電圧とリンギング（電圧脈動）を低減できている。さらにターンオフ時の損失では、前者が $1211\mu\text{J}$ に対して、後者は $1200\mu\text{J}$ （デバイス損失= $1170\mu\text{J}$ 、スナバ損失= $30\mu\text{J}$ ）となり、スナバがあったほうが低損失になっている。

スナバ回路の主な効果は以下の3点である。

1. サージ電圧の抑制
2. リンギング（共振現象）の減衰
3. パワーデバイスストレス（ターンオフ損失ほか）の低減



図Ⅲ.2.5.6.1-29 スナバ回路動作シミュレーション条件



図Ⅲ.2.5.6-30 スナバ回路動作シミュレーション結果

3) 個別的課題

(a) 半導体チップの表面接合法

ここでは SiC パワーデバイスの半導体最大接合温度 T_{jmax} を 200~250°C の温度領域まで動作可能とする半導体チップの表面接合方法を報告する。本プロジェクトにおける表面接合に求められる要件としては大きく 3 点ある。まずモジュール構造がチップ両面を直接基板に接合するサンドイッチ構造であることから、必然的に表面接合方法はパワーモジュールに一般的に使用されるワイヤボンディングではなく、フリップチップ接合方法の開発が必要となる。そして、サンドイッチ構造の制約から、基板に挟まれる部材高さがはんだ厚みで調整できる範囲のばらつきに収まる必要がある。そのためパワーデバイスをフリップチップ接合する接合材料は、接合後にパワーデバイスをプレスすると塑性変形を起こし、他の部材の高さまでレベリング可能な材料である事が望まれる。最後に、レベリングを行った後にパワーデバイス裏面および他の部材を一括リフローするプロセスが存在するため、この時使用するダイアタッチ材の接合プロセス温度にてゲート~ソース間のショートのを防ぐため溶融しないことが望まれる。以上 3 点を満足する表面接合の開発を行った。

そして、表面接合において求められる信頼性としては、-40~250°C の冷熱試験、250°C 高温放置試験、を行い応力および化学的反応により接合部のショート、抵抗値の急激な上昇が無い事が求められる。

a) 金バンプによる接合技術

i) 熱圧着と超音波接合

開発モジュールでは2枚の基板間にFETチップを実装する構造を採用している。この構造では、FETチップのゲート・ソース電極を配線基板に、ドレイン電極を放熱基板に接合する。その際、従来使われているワイヤボンディングによる接合は使用できない。そこではんだ、バンプ、シンター材などの接合材が考えられる。

接合部に求められる仕様として、ゲート・ソース間の絶縁確保、チップ・基板間距離 $100\ \mu\text{m}$ 以上などが挙げられる。チップ・基板間距離については、使用するFETチップの定格が 1200V のため、ソース電極に接続される基板配線と、FETチップのガードリング部分との間に 1200V の耐圧を確保する必要があるためである。

数十 μm のゲート・ソース間を短絡せず、接合層厚 $100\ \mu\text{m}$ 以上を実現するにはバンプによる接合が適していると判断し、バンプによるゲート・ソース電極と配線基板との接合を検討した。

フリップチップ実装方法は熱圧着と超音波接合の2通りの手法を用いて実験的確認を行った。表Ⅲ.2.5.6-1 に熱圧着の条件を、表Ⅲ.2.5.6-2 に超音波接合の条件を示す。熱圧着での接合条件は接合温度 400°C 、加圧時間 60 秒、荷重は 60N ～ 300N とした。超音波接合条件は接合温度 150°C 、超音波印加時間 0.5 秒、超音波振幅 $3.12\ \mu\text{m}$ 、荷重は $50\sim 100\text{N}$ とした。サンプル数は各条件 3 個とした。

接合サンプルの評価にはシエア試験、接合後のバンプ高さ測定、ドレイン電流の測定を用いた。シエア試験ではバンプが機械的に接合されているかを、バンプ高さ測定では接合後のバンプ高さが絶縁耐圧による基準値 $100\ \mu\text{m}$ 以上であるかを、ドレイン電流の測定ではバンプが電氣的に接合されているかを評価した。シエア試験は DAGE 社製 DAGE-SERIES-4000PXY を使用し、テストスピードは $200\ \mu\text{m/s}$ とした。バンプ高さは断面観察により測定した。なお、熱圧着サンプルではチップのゲート電極にバンプを 2 個、ソース電極にバンプを 60 個形成したものを、超音波接合サンプルではチップのゲート電極にバンプを 6 個、ソース電極にバンプを 60 個形成したものを、を用いた。

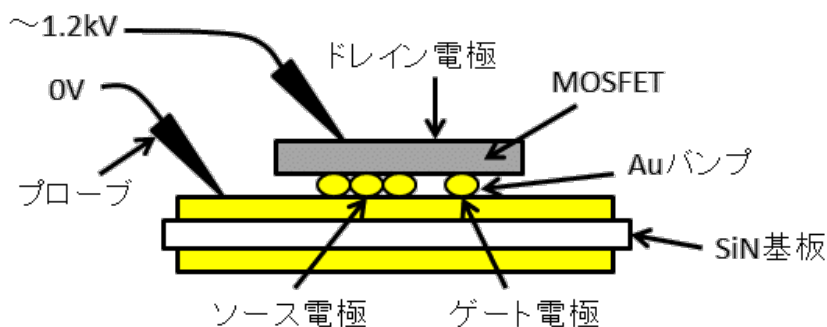
表Ⅲ.2.5.6-1 熱圧着接合条件

条件	バンプ段数	荷重[N]	接合温度[°C]	加圧時間[秒]
1	2	60	400	60
2	2	150	400	60
3	2	200	400	60
4	2	250	400	60
5	2	300	400	60

表Ⅲ.2.5.6-2 超音波接合条件

条件	バンプ段数	荷重[N]	接合温度[°C]	超音波振幅[μm]	超音波発振時間[秒]
6	2	50	150	3.12	0.5
7	2	100	150	3.12	0.5

ドレイン電流の測定は図Ⅲ.2.5.6-31に示すようにゲート、ソース電極が接合されている基板パターンを0Vとし、ドレイン電極に1.2kVまで電圧をかけてドレイン電流を測定した。Cree社のデータシートより、25°CにおいてVGSが0Vの状態ではVDSを1.2kVとした場合のドレイン電流は最大で100μAである。ゲート電極がパターンに接合されていない場合、ドレインに電圧を印加する際にゲート電位も変動するためドレイン電流が100μAより大きくなる。安定して接合されているワイヤーボンディングサンプルのドレイン電流を測定した。ゲートが接合されているワイヤーボンディングサンプルでは、1.2kVでのドレイン電流が20nA以下となった。ゲート電極が接続されていないサンプルでは測定機の出力限界である2.5mAが流れ、測定不能であった。よってドレイン電流が100μA以上となる場合をNGと判定した。



図Ⅲ.2.5.6-31 ドレイン電流測定方法

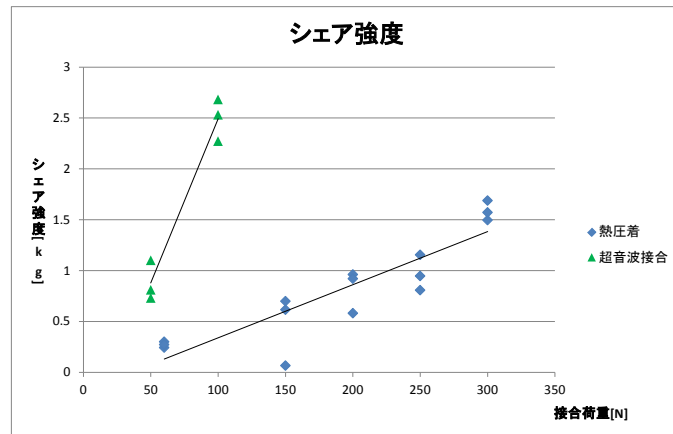
熱圧着サンプルのシェア試験結果を表Ⅲ.2.5.6-3に、超音波接合サンプルのシェア試験結果を表Ⅲ.2.5.6-4に示す。また、熱圧着サンプル、超音波接合サンプルの接合荷重とシェア強度の関係を図Ⅲ.2.5.6-32に示す。いずれも接合荷重の大きい方が、シェア強度が高いという傾向が見られた。

表Ⅲ.2.5.6-3 熱圧着サンプルのシエア試験結果

条件	圧着荷重[N]	シエア強度[kg]
1	60	0.299
	60	0.242
	60	0.271
2	150	0.615
	150	0.699
	150	0.065
3	200	0.960
	200	0.920
	200	0.580
4	250	0.945
	250	1.154
	250	0.807
5	300	1.495
	300	1.570
	300	1.687

表Ⅲ.2.5.6-4 超音波接合サンプルのシエア試験結果

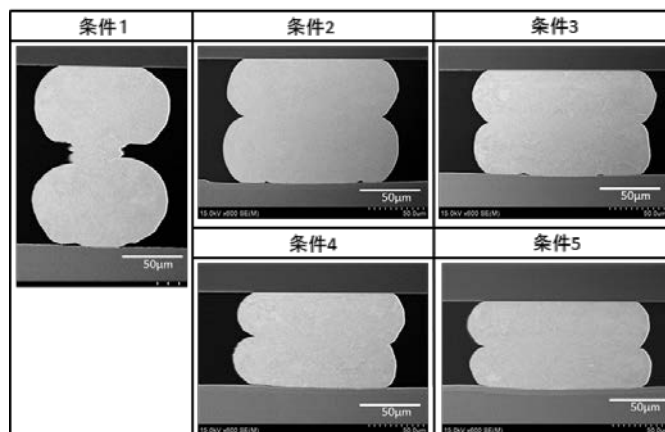
条件	接合荷重[N]	シエア強度[kg]
6	50	0.81
	50	1.1
	50	0.73
7	100	2.53
	100	2.68
	100	2.27



図Ⅲ.2.5.6-32 接合荷重とシエア強度

図Ⅲ.2.5.6-33 に熱圧着サンプルの断面を、表Ⅲ.2.5.6-5 に熱圧着サンプルのバンプ高さ測定及び電気試験結果を示す。表Ⅲ.2.5.6-5 から、条件3～5では、接合後のバンプ高さが基準値 100 μ m を下回っているため不合格とし、電気試験は行わなかった。図Ⅲ.2.5.6-34、図Ⅲ.2.5.6-35 に超音波接合サンプルの断面を表Ⅲ.2.5.6-6 に超音波接合サンプルのバンプ高さ測定及び電気試験結果を示す。熱

圧着サンプル、超音波接合サンプルそれぞれのバンプ高さとシェア強度の関係を図Ⅲ.2.5.6-33に示す。熱圧着、超音波接合それぞれバンプ高さが高いほどシェア強度が低い傾向がある。また、同じバンプ高さの場合、熱圧着に比べて超音波接合の方が、シェア強度が高いことがわかった。

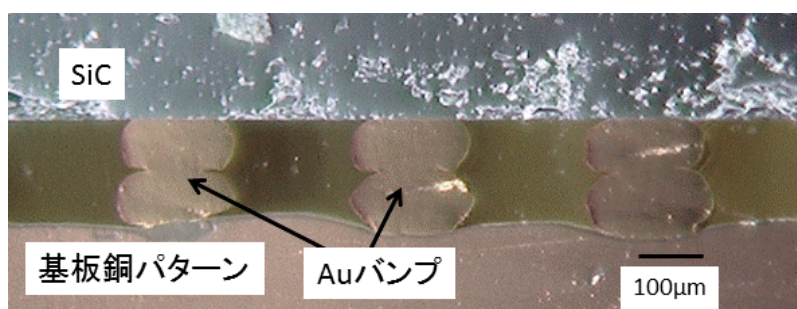


図Ⅲ.2.5.6-33 熱圧着サンプルの断面

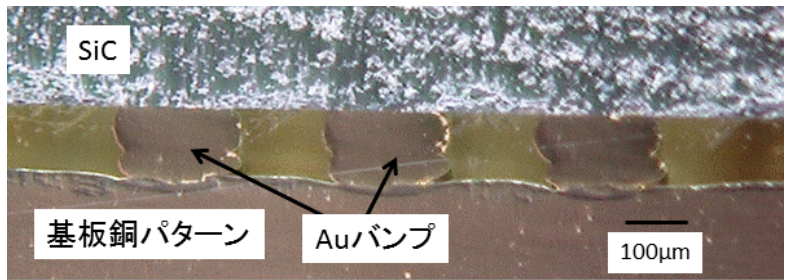
表Ⅲ.2.5.6-5 熱圧着サンプルのバンプ高さ測定及び電気試験結果

条件	圧着荷重[N]	接合後バンプ高さ[μm]	電気試験結果
1	60	160	2/3 NG
2	150	120	3/3 NG
3	200	90(高さ不足※)	高さ不足により実施せず
4	250	85(高さ不足※)	高さ不足により実施せず
5	300	80(高さ不足※)	高さ不足により実施せず

※バンプ高さは $100\mu\text{m}$ 以上必要



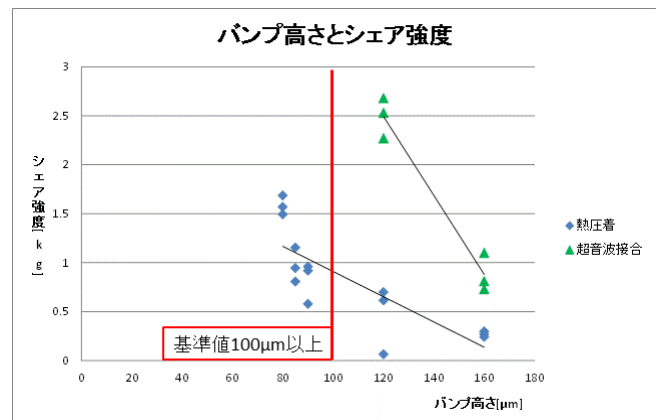
図Ⅲ.2.5.6-34 超音波接合サンプルの断面 (条件6)



図Ⅲ.2.5.6-35 超音波接合サンプルの断面（条件7）

表Ⅲ.2.5.6-6 超音波接合サンプルのバンプ高さ測定及び電気試験結果

条件	接合荷重[N]	接合後バンプ高さ[μm]	電気試験結果
6	50	160	3/3 OK
7	100	120	3/3 OK



図Ⅲ.2.5.6-36 バンプ高さとしエア強度の関係

これらの結果より、熱圧着サンプルと超音波接合サンプル共に接合荷重を大きくするとシエア強度が高くなる傾向にあることが読み取れる。これは高荷重で接合することでバンプが大きく変形し、接合面積が大きくなり、強度が上昇するものと考えられる。

表Ⅲ.2.5.6-5より、熱圧着サンプルでは、圧着荷重を200N以上になるとバンプが変形し過ぎてバンプの高さが基準値100 μm よりも低くなり絶縁耐圧不足による不合格で、圧着荷重60N、150Nでは電気試験が不合格であった。よって熱圧着には解はなかった。

接合後のバンプ高さとしエア強度とを比較すると熱圧着、超音波接合共にバンプ高さが低いとしエア強度が高い傾向にある。しかし、同じバンプ高さで比較すると熱圧着に比べて超音波接合のシエア強度が高い。これは、超音波振動の摩擦によってAuバンプや基板電極表面の吸着物や酸化被膜が破壊、除去され、接合が

強くなったためと考えられる。このため低い荷重でバンプをつぶし過ぎることなく、強い接合が得られる超音波接合が有効である。

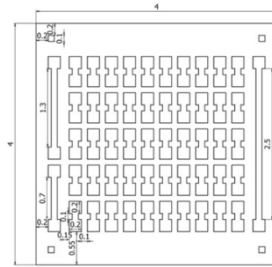
以上より、熱圧着、超音波接合いずれも接合荷重が大きい程、バンプ高さが低い程シア強度は高いということが判った。また、熱圧着に比べて超音波接合の方が、同じバンプ高さでのシア強度が高いということが判った。熱圧着と超音波接合によるフリップチップ実装を比較し、超音波接合を用いることで接合温度を熱圧着の 400℃から 150℃に変更しても接合強度を維持出来ることを確認した。

ii) デイジー部材を用いた条件だし

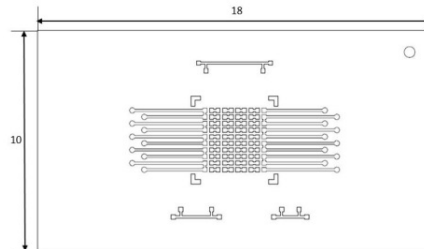
実験に使用した部材を表Ⅲ. 2.5.6-7 に示す。Au バンプの超音波接合の評価にはデイジーチェーンのチップと基板を用いた。100 個の Au バンプを直列に接続するパターンとした。チップ表面のパターン及び寸法を図Ⅲ. 2.5.6-37 に示す。チップ材質は Si を用いた。基板表面のパターン及び寸法を図Ⅲ. 2.5.6-38 に示す。基板材質はアルミナを用いた。チップ側に Au バンプを 2 段形成し、超音波フリップチップ接合する。Au バンプを 2 段形成したデイジーチェーンチップを図Ⅲ. 2.5.6-39 に示す。

表Ⅲ. 2.5.6-7 実験に使用した部材

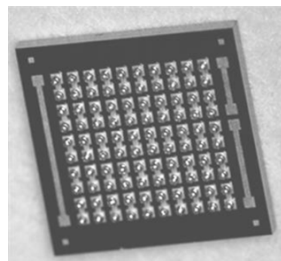
使用部材	材質	配線
デイジーチェーンチップ	Si	Au(2 μm)
デイジーチェーン基板	Al ₂ O ₃	W/Ni/Pd/Au (15/6.4/0.06/0.055 μm)



図Ⅲ. 2.5.6-37 デイジーチェーンのチップ



図Ⅲ. 2.5.6-38 デイジーチェーンの基板



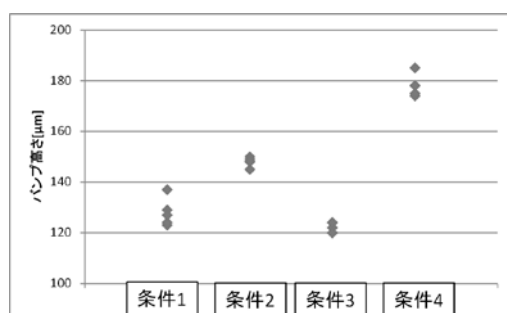
図Ⅲ. 2.5.6-39 Au バンプ 2 段形成したチップ

接合強度やバンプ高さが異なる 4 通りの接合条件でフリップチップ接合したサンプルを作製し、電気試験、断面観察、レッドインク試験、シエア試験により評価した。接合にはアスリートFA製のフリップチップボンダCB505を用いた。4 通りの接合条件を表Ⅲ. 2.5.6-8 に示す。超音波発振時間を 1~5 秒の範囲で、荷重を 50~150N の範囲で変化させて条件だしをした。その中から、4 通りの接合条件を選出した。選出基準として条件 1~3 は接合後のバンプ高さとしシエア強度について比較しやすいものを選んだ。条件 4 については、接合後のバンプ高さが高い条件を選んだ。条件 1 に対して条件 2 はシエア強度同等でバンプ高さが 20 μm 程度高い。条件 3 はバンプ高さ同等でシエア強度が 0.5N/バンプ程度強い。条件 4 はシエア強度 0.3N/バンプ程度弱く、バンプ高さが 60 μm 程度高い。条件イニシャル状態、冷熱試験 (-40°C15 分 \leftrightarrow 250°C15 分/cycle) 500、1000 サイクル後を比較した。

表Ⅲ. 2.5.6-8 接合条件

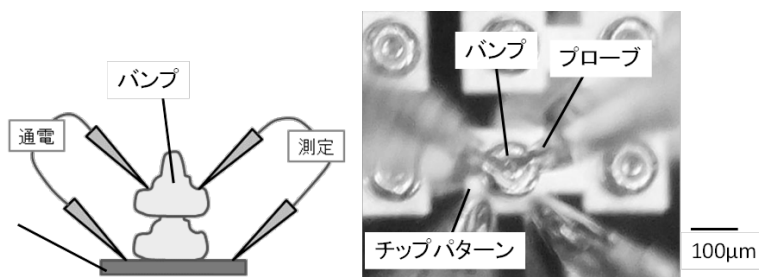
接合条件	US振幅[μm]	発振時間[s]	接合荷重[N]	接合温度[°C]
条件1	3	1	150	100
条件2	3	5	75	100
条件3	3	2	150	100
条件4	3	5	50	100

各条件で接合したサンプルのバンプ高さ測定結果を図Ⅲ. 2.5.6-40 に示す。バンプ高さの測定方法はマイクロメータを用いて、基板底面からチップ裏面までの全体厚さと、基板厚さを測定し、全体厚さから基板とチップ厚さを引いた。チップ高さについては、n=10 の測定にて 361 $\mu\text{m} \pm 0.9$ とばらつきが小さかったことから平均値の 361 μm とした。基板については個別測定とした。測定の結果、各条件とも想定したバンプ高さであった。

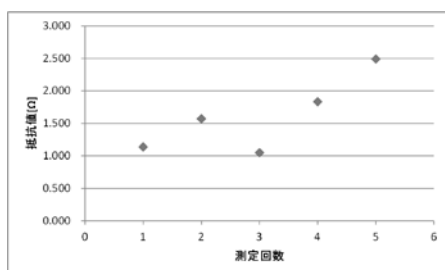


図Ⅲ. 2.5.6-40 接合サンプルのバンプ高さ

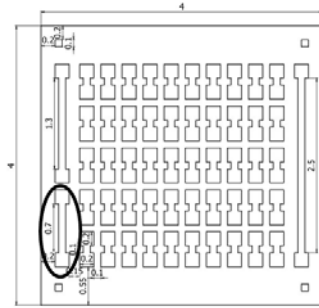
接合前のバンプ、チップ配線、基板配線の抵抗値を測定した。抵抗値は半導体パラメータアナライザ (Agilent 4156C) を用いて4端子法にて測定した。また、チップ及び基板は接合前段階で冷熱試験戦後の抵抗変化も測定した。接合前バンプの抵抗測定方法を図Ⅲ. 2.5.6-41に、測定結果を図Ⅲ. 2.5.6-42に示す。n=5の平均値は1.6mΩであった。バンプは図Ⅲ. 2.5.6-41に示すような形状をしており、最も細い部分ではφ38μm、最も太い部分ではφ150μm程度で、バンプ高さは約200μmである。φ38μm、長さ200μmの金線の抵抗値(理論値)は3.8mΩ、φ150μm、長さ200μmの金線の抵抗値は0.14mΩであることからバンプの抵抗値1.6mΩは妥当な値であると判断した。チップ配線については、図Ⅲ. 2.5.6-43に丸で示す抵抗測定用パターンを測定した。イニシャルから冷熱試験(-40℃15分⇄250℃15分/cycle)1000サイクルまで測定した結果を図Ⅲ. 2.5.6-44に示す。結果としてチップ配線の抵抗値は冷熱試験前後でほぼ変化しなかった。基板配線については、図Ⅲ. 2.5.6-45に丸で示す配線パターンの抵抗を測定した。イニシャルから冷熱試験1000サイクルまで測定した結果を図Ⅲ. 2.5.6-46に示す。基板配線ではイニシャルから冷熱100サイクルまでの間に約4%配線抵抗が低下し、その後1000サイクルまで安定していた。今回の電気試験では、バンプの破断の有無を確認することが目的である。そのため、評価に支障はないと判断して試験を実施した。



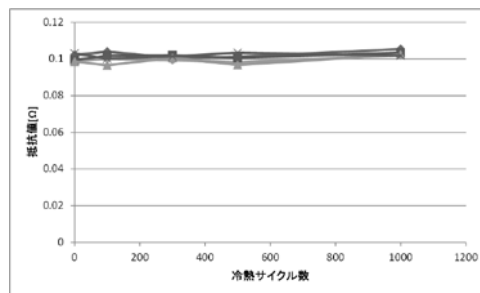
図Ⅲ. 2.5.6-41 バンプの抵抗測定イメージ



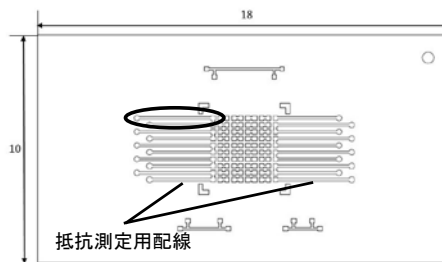
図Ⅲ. 2.5.6-42 Au バンプ抵抗測定結果



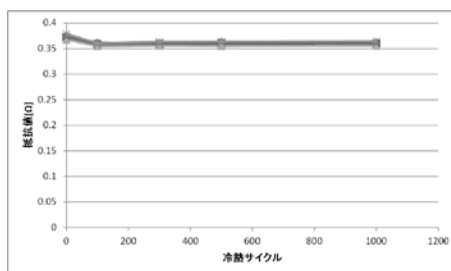
図Ⅲ. 2.5.6-43 チップ配線抵抗測定箇所



図Ⅲ. 2.5.6-44 チップ配線抵抗測定結果



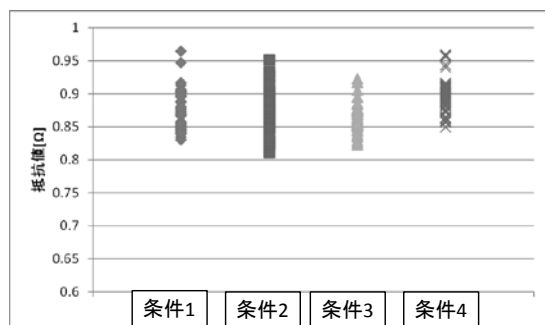
図Ⅲ. 2.5.6-45 基板配線抵抗測定箇所



図Ⅲ. 2.5.6-46 基板配線抵抗測定結果

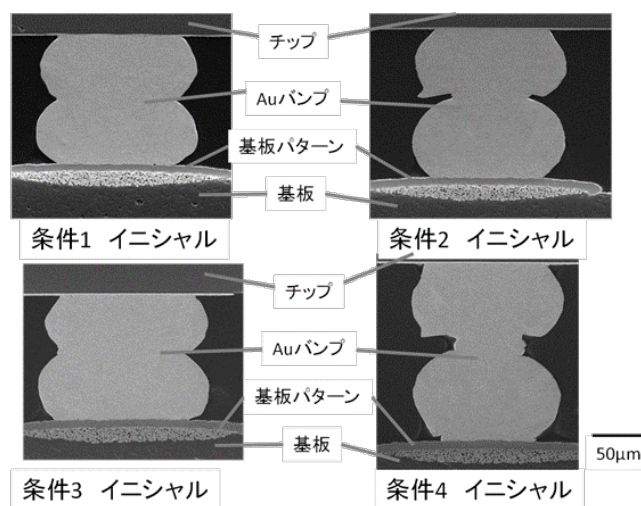
接合後サンプルの電気試験は図Ⅲ. 2.5.6-45 に示す基板パターンの抵抗測定用配線を用いた。両側の抵抗測定用配線にプローブを当てることでダイジーチェーンのバンプ 10 個を直列で測定した。測定点数は 1 基板あたり 10 か所で、

基板枚数は5枚とした。結果を図Ⅲ. 2.5.6-47に示す。抵抗値は全て0.8~1Ωの範囲内であった。基板の配線抵抗は約0.7Ω、チップの配線抵抗は約0.07Ω、バンプの抵抗は1個当たり約1.6mΩで10個直列であることから妥当であるといえる。全てのバンプが電氣的に接続されていることを確認した。



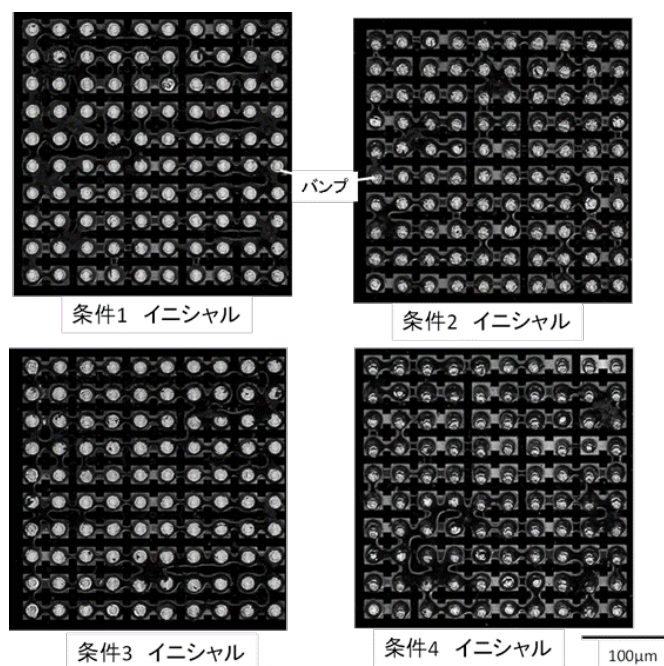
図Ⅲ. 2.5.6-47 電気試験結果

各条件の断面観察結果を図Ⅲ. 2.5.6-48に示す。イニシャル状態ではバンプや接合部でのクラックは確認されなかった。条件4では特にバンプ高さを高くするため、バンプの潰れが少なく接合面積が小さいものとなっている。



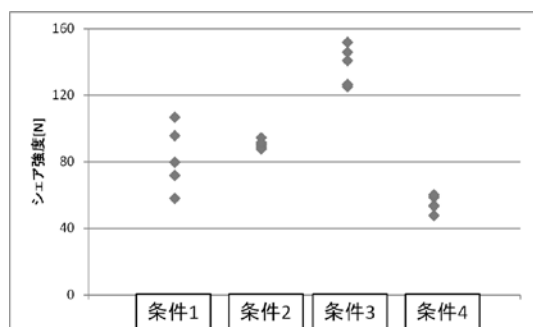
図Ⅲ. 2.5.6-48 各サンプルの Au バンプ断面

レッドインク試験にはTombowの油性インクを使用した。乾燥後にシエアテスターで剥離した。各条件のレッドインク試験結果を図Ⅲ. 2.5.6-49に示す。全てのバンプ部分でインクが付いていないことからイニシャル状態では全てのバンプが接合されていることを確認した。



図Ⅲ. 2.5.6-49 イニシャル状態でのレッドインク試験結果

各条件のイニシャルでのシェア試験結果を図Ⅲ. 2.5.6-50 に示す。シェア強度と信頼性との関係を確認するため、条件 3 は事前評価にて接合強度の高かった接合条件を用いた。条件 4 にてシェア強度が低いのは、バンプ高さを維持して接合したためである。適用予定のモジュールではチップは 2 枚の基板にて挟み込む構造となる。そのため、シェア強度の基準は決められていない。



図Ⅲ. 2.5.6-50 イニシャル状態でのシェア試験結果

冷熱試験 (-40℃ 15 分 ⇄ 250℃ 15 分/cycle) 前後の電気試験結果を図Ⅲ. 2.5.6-51 に示す。抵抗値 2 Ω 以上を不良として、各条件の不良発生率をグラフにした。抵抗値の基準はモジュールの仕様である、「Au バンプ接合部の抵抗値 2mΩ 以下」から算出した。モジュールでは Au バンプ 60 個並列に形成するため、バンプ 1 つ辺りの抵抗値は 120mΩ、10 個直列とすると 1.2 Ω となる。測定

結果に含まれる基板の配線抵抗が約 0.7Ω 、チップの配線抵抗が約 0.07Ω のため、全体として測定値 2Ω 以上を不良の基準とした。測定点数基板 5 枚で各 10 か所測定とした。条件 1 にて不良の発生率が特に高く 56% だった。条件 4 では不良発生率が 500 サイクル、1000 サイクルで変わらず 2% であった。

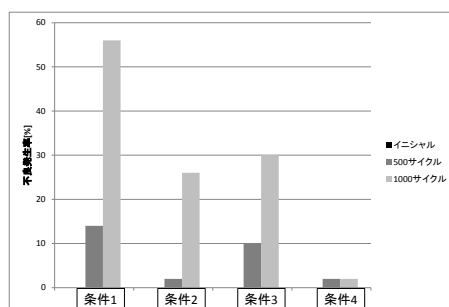
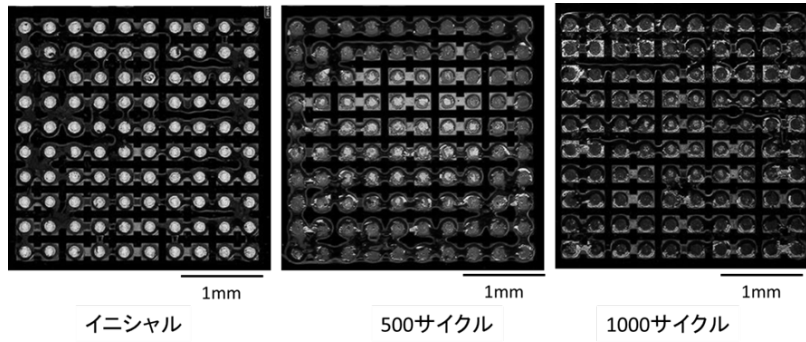
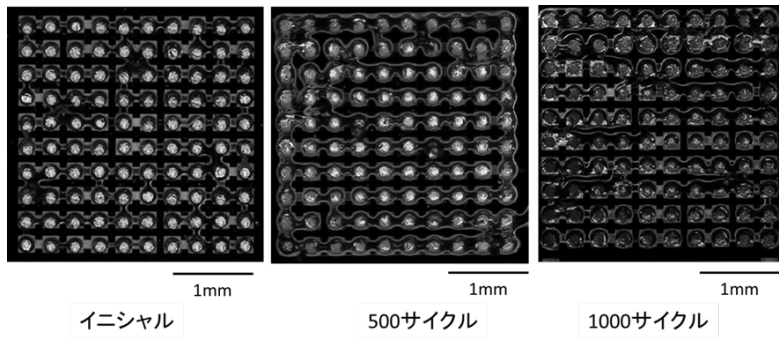


図 III. 2.5.6-51 冷熱試験前後の電気試験結果

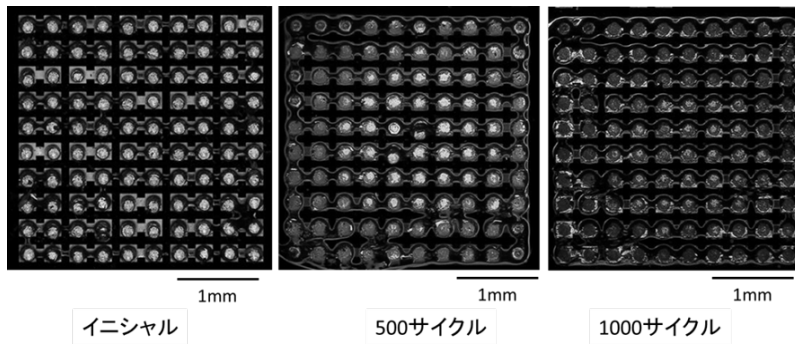
各条件のレッドインク試験結果を図 III. 2.5.6-52～55 に示す。レッドインク試験結果の合否判定は、インクが付着していない範囲が $\phi 30\mu\text{m}$ 以上とした。判定基準は電流密度を基準とした。開発中モジュールの仕様として電流密度 $2.9 \times 10^4 \text{A}/\text{cm}^2$ 以下とされている。開発中のモジュールでは 1 チップあたり 12A 通電する。チップには 60 個バンプを並列形成するため 1 バンプあたりの通電量は 0.2A となる。電流密度が $2.9 \times 10^4 \text{A}/\text{cm}^2$ 以下となるには、バンプ 1 個あたりの直径は $30\mu\text{m}$ 必要である。各条件の判定結果を図 III. 2.5.6-56～59 に示す。サンプル数は各 $n=5$ で、図中の数字は合格となったサンプル数を示す。5 個全てで合格となった箇所を 5 として黒く表示した。各条件とも外周から破断しており、中央部に破断していないバンプが残る結果となった。中央部に残った破断していない範囲に収まる円を描きその直径を合格範囲の広さとした。条件 4 では内側で一か所 1/5NG となっている箇所があるがその周囲は破断していないことから、この 1 点は無視して範囲を測定した。結果を図 III. 2.5.6-60 に示す。



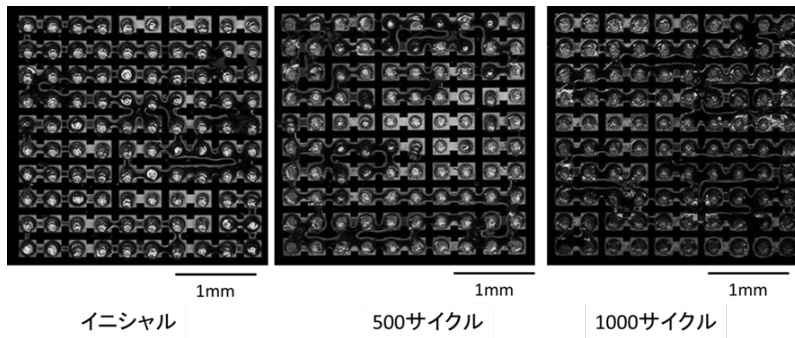
図Ⅲ. 2.5.6-52 条件1 レッドインク試験結果



図Ⅲ. 2.5.6-53 条件2 レッドインク試験結果



図Ⅲ. 2.5.6-54 条件3 レッドインク試験結果



図Ⅲ. 2.5.6-55 条件4 レッドインク試験結果

0	1	0	0	0	1	0	0	0	0
0	0	1	1	2	2	2	0	0	0
0	2	2	5	5	5	5	3	0	0
0	2	5	5	5	5	5	4	2	0
0	2	5	5	5	5	5	5	2	0
1	2	5	5	5	5	5	5	0	0
0	1	5	5	5	5	5	2	0	0
0	1	2	3	4	5	2	2	1	0
0	0	0	0	0	1	0	0	0	0
1	0	0	1	0	0	0	0	0	1

500サイクル

0	0	0	0	0	0	1	0	0	0
0	0	1	1	2	2	1	0	0	0
0	0	2	4	3	5	2	1	0	0
0	0	3	5	5	5	5	4	1	1
0	0	3	5	5	5	5	5	1	0
0	0	3	5	5	5	5	5	2	0
0	0	1	3	4	4	4	3	2	1
0	0	0	1	3	3	2	2	0	0
0	0	0	0	0	0	0	0	0	0
0	0	0	0	0	0	0	0	0	0

1000サイクル

図Ⅲ. 2.5.6-56 条件1 レッドインク試験結果の判定

0	0	0	1	0	1	0	1	0	0
0	0	2	3	5	4	4	2	2	1
0	1	5	5	5	5	5	5	4	2
2	3	5	5	5	5	4	5	5	4
4	5	5	5	5	5	5	5	5	3
2	5	5	5	5	5	5	5	5	3
0	5	5	5	5	5	5	5	5	4
2	4	5	5	5	5	5	4	4	3
0	1	2	4	4	4	4	4	0	0
0	1	2	3	3	3	4	3	2	3

500サイクル

0	0	0	0	0	0	0	0	0	0
0	0	1	2	2	2	2	0	0	0
0	0	2	4	4	4	4	4	2	1
0	2	5	5	5	5	5	5	4	0
0	1	3	5	5	5	5	5	4	1
0	2	5	5	5	5	5	5	5	3
0	0	3	5	5	5	5	5	5	1
0	1	2	4	5	5	4	5	5	0
0	0	0	1	2	4	4	4	3	3
0	0	0	1	3	3	2	3	1	0

1000サイクル

図Ⅲ. 2.5.6-57 条件2 レッドインク試験結果の判定

0	1	0	2	2	4	3	3	1	0
0	0	1	4	4	4	3	3	2	2
0	0	1	5	5	5	5	4	2	0
0	1	5	5	5	5	5	5	5	0
0	1	5	5	5	5	5	5	5	2
0	1	5	5	5	5	5	5	4	0
0	0	4	5	5	5	5	5	3	0
0	1	1	3	4	4	4	1	1	0
0	0	0	1	2	2	0	0	0	0
0	0	1	0	2	1	0	1	1	0

500サイクル

0	0	1	1	0	0	1	0	0	0
0	0	0	0	0	1	1	0	0	0
0	0	0	1	3	4	3	2	2	1
0	0	1	5	5	5	5	5	2	1
0	1	3	5	5	5	5	5	3	1
0	0	3	5	5	5	5	5	2	1
0	0	2	5	5	5	5	5	2	1
0	0	1	2	2	3	2	1	0	0
0	0	0	0	1	1	1	1	0	0
0	0	0	0	0	0	0	1	0	0

1000サイクル

図Ⅲ. 2.5.6-58 条件3 レッドインク試験結果の判定

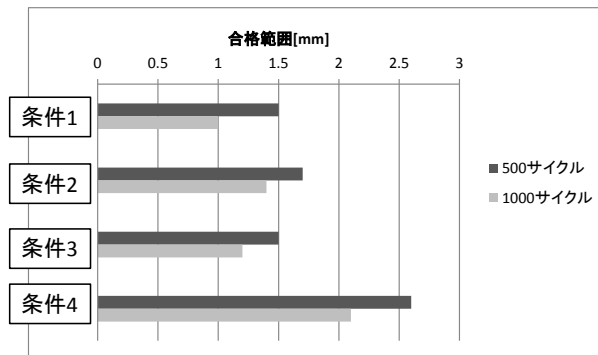
0	2	2	5	5	5	4	3	3	2
1	4	4	5	5	5	5	5	5	4
4	4	5	5	5	5	5	5	4	4
4	5	5	5	5	5	5	5	5	4
4	5	5	5	5	5	5	5	5	5
4	5	5	5	5	5	5	5	5	5
4	5	5	5	5	5	5	5	5	5
3	5	5	5	5	5	5	5	5	5
1	3	5	5	5	5	5	5	5	5
0	1	4	5	5	5	5	5	5	1

500サイクル

0	0	2	3	2	4	3	1	0	0
0	2	2	5	5	5	4	3	2	0
1	1	4	5	5	5	4	4	2	0
1	5	5	5	5	5	5	4	4	3
2	3	5	5	5	5	5	5	5	1
3	4	5	5	5	5	5	5	5	2
1	4	5	5	5	5	5	5	4	3
1	5	3	5	5	4	5	5	4	1
1	2	4	4	5	5	5	5	2	1
0	0	0	1	4	3	2	0	0	0

1000サイクル

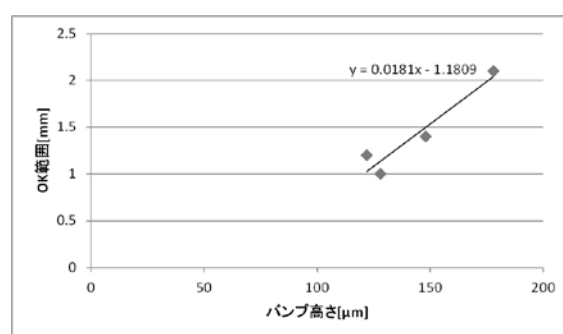
図Ⅲ. 2.5.6-59 条件4 レッドインク試験結果の判定



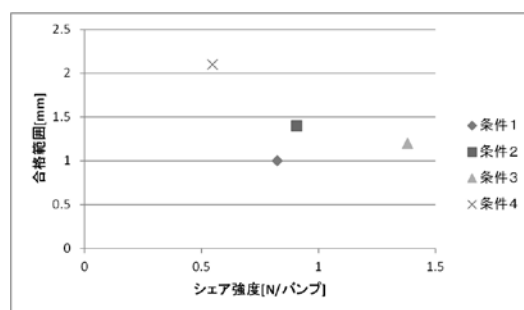
図Ⅲ. 2.5.6-60 各条件の合格範囲

図Ⅲ. 2.5.6-60 に示す各条件の合格範囲とバンプ高さとの関係を図Ⅲ. 2.5.6-61 に示す。バンプが高い方が冷熱試験 1000 サイクルでの合格範囲が広い傾向にある。この結果からバンプ形成範囲 2.9mm にて冷熱 1000 サイクル耐えるためのバンプ高さを計算すると、225 μ m となった。また、イニシャル状態でのシェア強度と合格範囲との関係を図Ⅲ. 2.5.6-62 に示す。シェア強度の平均値が高い条件にて合格範囲が狭い傾向となった。これは、シェア強度を強くする場合バンプを潰すため、バンプ高さが低くなり結果的に合格範囲が低くなったものと考えられる。

電気試験結果とレッドインク試験結果とで傾向が異なる点については、評価方法、判定基準の違いによるものと考えられる。電気試験ではバンプ 10 個直列でテストしており、その内の 1 か所でも破断していれば不合格となる。また、大電流での試験ではないためわずかでも繋がっていれば通電して合格となる。それに対してレッドインク試験ではインクが付着していない範囲が $\phi 30 \mu\text{m}$ 以上を合格基準としたため、それ以下の面積で接合されている場合は不合格と判定される。今回の目的では、どの程度まで破断が進行しているかを確認する必要があった。そのため全てのバンプを個別に判定可能なレッドインク試験結果をもとに考察した。



図Ⅲ. 2.5.6-61 合格範囲とバンプ高さとの関係



図Ⅲ. 2.5.6-62 合格範囲とシェア強度との関係

ここでは、デージーチェーン部材を用いて Au バンプ接合サンプルの冷熱試験を実施した結果を示した。試験後のサンプルを評価することでバンプ高さが接合部信頼性に有意のパラメータであることを確認した。また、接合後のバンプ高さと破断範囲との関係から冷熱試験 1000 サイクル耐えるのに必要なバンプ高さの見通しをたてた。今後、この結果を元に Au バンプ接合部の信頼性向上を目指す。

iii) 組み立て時のチップ動作不良について(不具合工程の特定)

半導体チップの表面接合に Au バンプを用いてモジュールを組み立てた際に半導体チップの不具合(特性変化)が発生する。不具合の内容は D-S 間のリーク電流増加である。実装前はゲート 0V、D-S 間 500V で D-S リーク電流が 1nA 以下で、実装後では D-S リーク電流が $1\mu\text{A}$ 以上となる。この不具合について調査した。

まず、組み立て工程のどの段階で半導体チップの不具合が発生するかを調査するため、各工程後に電気試験を実施した。工程はフリップチップ接合、金属ブロックはんだ付け、チップ平坦化、放熱基板はんだ付けである。

結果として、チップ平坦化工程までは特に変化が無く、放熱基板はんだ付け後に 4/4 で D-S リークが増加した。測定結果を図 III. 2.5.6-63 に示す。基板 2 のチップ 1 では 500V 印加する前にリーク電流が $100\mu\text{A}$ (カタログ仕様値) に近づいたためそこで試験を中断した。基板 2 のチップ 2 ではリーク電流の測定中に電流量が安定せず電流、電圧が変動したため試験を中断した。チップ平坦化工程後までは 4 チップとも 500V 印加時の D-S リーク電流は 1nA 以下であった。放熱基板はんだ付け後では 4 チップ全てで D-S リーク電流が $1\mu\text{A}$ 以上となった。これより、放熱基板はんだ付け工程にてチップの不具合が発生していることを確認した。

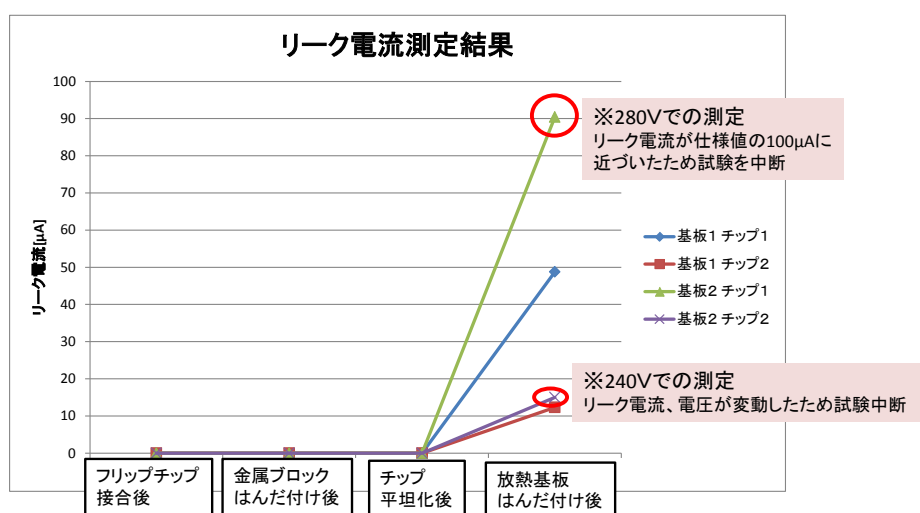
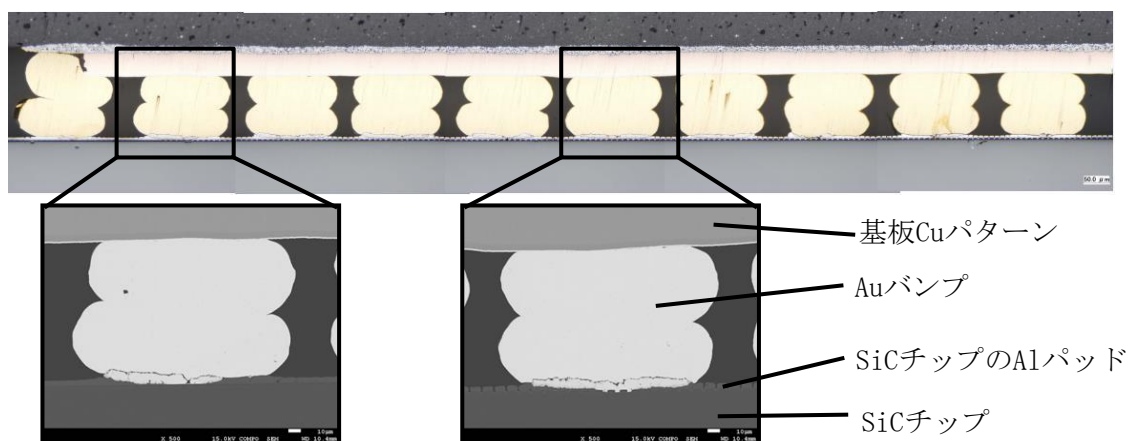


図 III. 2.5.6-63 各組み立て工程後のリーク電流変化

放熱基板はんだ付け工程でチップにかかる負荷は熱によるチップ特性の変化、Al パッドと Au バンプとの金属間化合物による影響、基板反りによる応力、半導体チップの裏面をはんだ付けすることによるチップとはんだとの線膨張係数差による応力などがある。チップ不具合に影響している因子を調査するための実験をした。

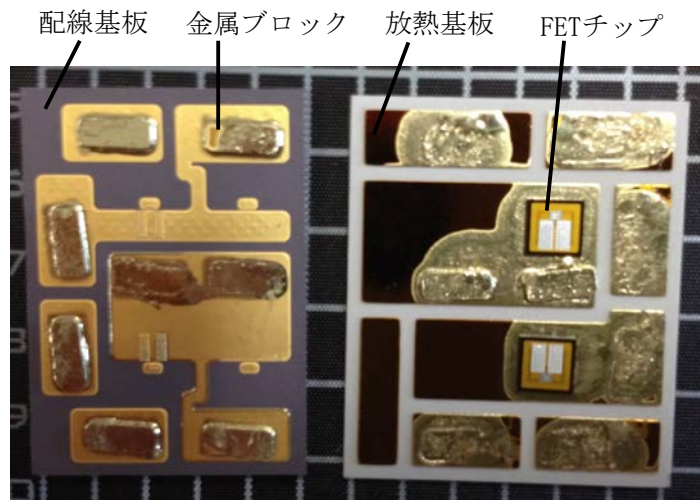
不具合が発生したモジュールの断面観察を実施した。図 III. 2.5.6-64 に断面観察

結果を示す。端の bumps が基板パターンからはみ出しているのは、基板パターンが指定寸法通りに出来ていないためである。破断はチップのパッドと bumps との間で発生しており、基板パターンに正常に接合されている bumps でも破断していることから、このことはチップ動作不良とは関係ないと判断した。チップのパッドと bumps との間で破断している。また、デージーチェーン部材を用いた冷熱試験結果と違ってチップの外側だけでなく中央付近まで bumps が破断している。チップと基板との線膨張係数差によるせん断応力であれば、中心から離れるほど負荷が大きくなり、チップ中央付近ではほとんど応力が掛からないためチップ中央付近では接続が維持される。このことから、破断の要因はチップと基板との線膨張係数差によるせん断応力ではなく、チップ全体に負荷がかかって破断したと考えられる。

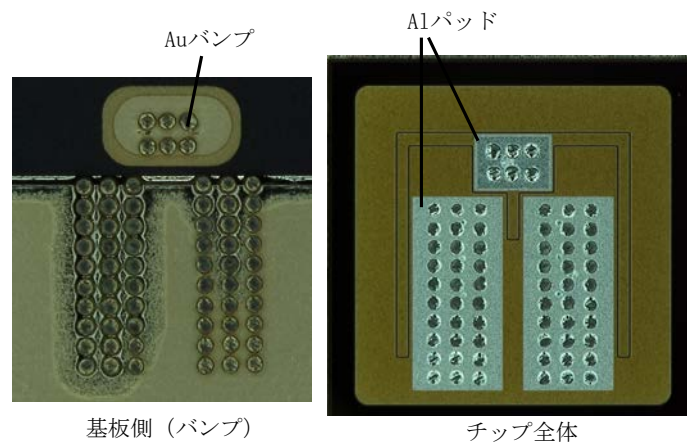


図Ⅲ. 2.5.6-64 不具合が発生したモジュールの断面

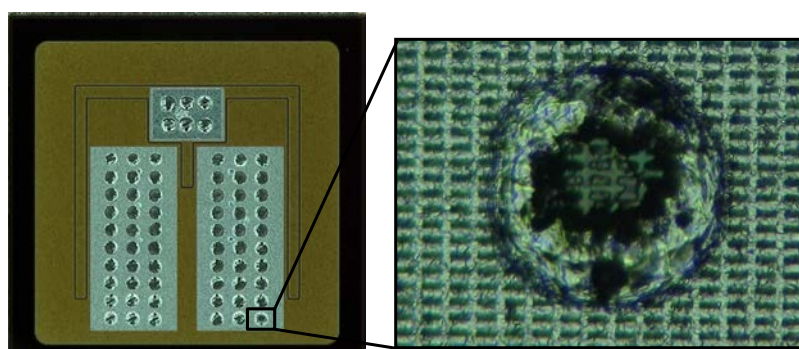
不具合が発生したモジュールのはんだを溶融させて分解した。分解後のサンプルを図Ⅲ. 2.5.6-65～67に示す。チップの表面（ゲート、ソース電極側）は bumps で配線基板に、裏面（ドレイン電極側）は AuGe はんだで放熱基板に接合していた。ホットプレート上で加熱して配線基板と放熱基板とを剥離させたところ、チップは放熱基板側に付いていた。溶融したはんだ側にチップが付いていたことから、bumps による接合はほぼ破断していたと考えられる。インシヤルのシヤ強度は 25～35N 程度であり、bumps の接合が維持されていればはんだの表面張力で剥がれるとは考えにくい。そのため分解前から bumps 接合部はほぼ破断していたと考えられる。破断面の拡大図を図Ⅲ. 2.5.6-67に示す。bumps は全て基板側に付いていることから、bumps とチップのパッドとの間で破断している。破断モードは Al パッド側がクレータリングとなっている。



図Ⅲ. 2.5.6-65 溶融させて分解したサンプル(全体)



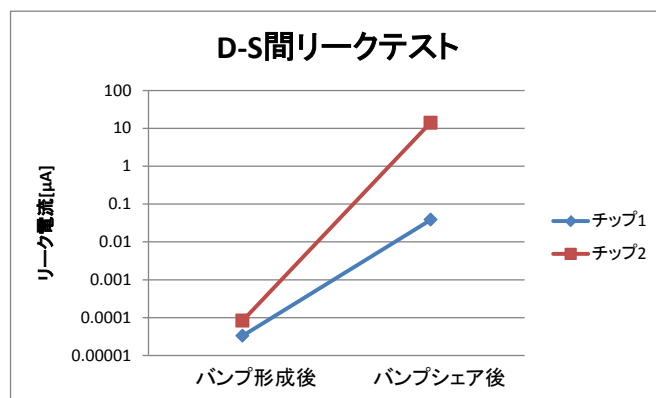
図Ⅲ. 2.5.6-66 溶融させて分解したサンプル(チップ部拡大)



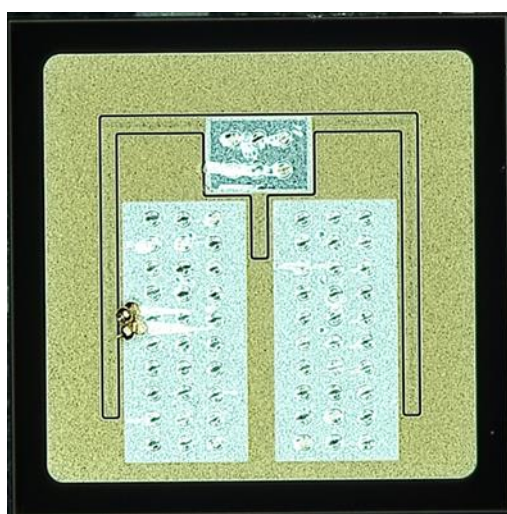
図Ⅲ. 2.5.6-67 分解したサンプルのバンプ部拡大

チップのゲート、ソースパッドに Au バンプを形成し、バンプをシェアして電気試験をした。結果を図Ⅲ. 2.5.6-68 に示す。バンプシェア後でモジュール組み立て時と同じモードの不具合が発生した。ゲート、ソース間の絶縁は維持されたまま、

ドレイン、ソース間のリーク電流が増加している。破断面を図Ⅲ. 2.5.6-69 に示す。破断モードはA1 パッド側がクレータリングで破断している。程度の差はあるものの、モジュール組み立て後と同じモードである。破断モード、不具合モードが共通していることから、モジュール組み立て時の不具合はゲート、ソースパッドに形成した Au バンプが剥離する際に発生していると考えられる。



図Ⅲ. 2.5.6-68 バンプ形成後、そのバンプをシェア後の D-S 間リークテスト



図Ⅲ. 2.5.6-69 バンプシェア後のチップ、ソース・ゲート面

低融点はんだを用いてモジュール組み立てを実施した。ΔT を小さくしてチップにかかる負荷の低減を試みた。用いたはんだは 3 種類で表Ⅲ. 2.5.6-9 に示す。結果として 3 種類のはんだ全てでチップの不具合が発生した。3 種類とも 500V の電圧をかける前にリーク電流が 100 μA に達したためそこで試験を中断した。

歪みの大きさを ($\Delta CTE \times \Delta T \times$ 部材大きさ) と考えると、ΔT を小さくすることで歪みを小さくできるが、今回融点 190°C の SnZn での不具合が発生した。

表Ⅲ. 2. 5. 6-9

はんだ材	融点	メーカー名	型番
AuSn	280°C	三菱マテリアル	Au-22wt%Snペースト
SuAgCu	220°C	日本スペリア	SN100C
SnZn	190°C	千住金属	TSURU22-60/1.0

モジュール組み立て時に発生するチップの不具合について調査をした。組み立て工程の、放熱基板はんだ付け工程にて不具合が発生していることを確認した。不具合の発生したサンプルを調査し、チップ、バンプ間で破断が発生していることを確認した。また、バンプが一部ではなく全体で破断していた。

金属ブロックの線膨張係数は6.5でチップとAuバンプとを合わせた見かけ上の線膨張係数は5.96（チップ厚み365 μ m、線膨張係数3.7、Auバンプ厚み100 μ m、線膨張係数14.2 μ m）のため、放熱基板はんだ付け後にはんだ融点から常温まで冷却する間、圧縮方向に作用する。そのため、金属ブロックとの線膨張係数差によって引き剥がされたとは考えられない。

チップにバンプを形成し、破断させることで同じ不具合モードが発生することを確認した。そのため、チップと基板との線膨張係数差によるものではなく、配線基板と放熱基板との線膨張係数差によって破断したと考えられる。

b) アルミバンプによる接合技術

金バンプ接合技術は既存半導体市場において実績のあるフリップチップ接合方法の一つであるが、近年の金建値の高騰により、実装コストの増加が問題となる。加えて、一般的なパワーデバイスの電極金属はAlであるために、250°Cまでの使用想定でAuバンプを使用する場合、そのまま接合するとAu-Alの金属間化合物を形成するために信頼性が大きく低下する事が知られている。そのために、我々の使用温度領域ではジンケート処理などによるNi-Auめっきの作製などの電極の事前処理が必要となり、工程の増加、コストの増加が必要となる。よって低コストな材料及びプロセスによる実装技術の開発が望まれている。

そのため、我々は材料コストの低いAlを使用するフリップチップ接合の研究を行った。現在アルミニウムワイヤーボンディングによるチップ表面の電氣的接合手法はパワーデバイスにて広く普及している技術である。本研究ではそのワイヤーボンディングのワイヤー材及び装置を利用しAlバンプをチップ上に形成し、そのチップを超音波接合によって基板に接合するという手段を用いた。

この手法のメリットは、バンプ形成およびフリップチップ接合のプロセスが共に室温・大気中にて行うことが可能であるため、プロセスが非常に簡便であり、熱履歴による後工程の懸念も回避できる。また、チップの電極はAl電極のまま使用でき、基板表面についても、世間に広く普及しているNiめっきやNi-Auめっきを有したCu配線に接合可能であるため、周辺部材コストも量産効果が出ている物を使用できる。

しかし、このような手法は量産実績等が無いため、信頼性の点において未知の点が多く存在すると考えられる。そのため、単純サンプルを作製し、信頼性試験を行い本実装方法の実力及び課題点の抽出を行った。また、本手法を用いてモジュールを作製し、冷熱試験を行った後の接合状態も確認している。

本実験でAlバンプの材料として使用した部材は、田中貴金属製Alワイヤー型番TANWの直径200 μ mを使用した。本ワイヤーの再結晶温度は250°C以下である。シェア強度評価用チップはAl-Cu0.5の電極を有する4mm角のSiダミーチップを使用した。電気試験用にはsemisouth社製SiCショットキーバリアダイオード、型番SDC30S120を使用した。接合強度評価用にSiダミーチップを使用した理由は、SiCウェハはダミーチップであってもコストが高く、参考文献¹⁾を見ると線膨張率はSiが2.92ppm/K、SiCが2.77ppm/Kとほぼ同一の値であり、ヤング率のチップ面方向についてみると、同文献によりSiが165GPa、SiCが507GPaとなっており、Alのヤング率70.3GPaと比較するとどちらも十分に大きいと考え、基礎評価を行うにあたり、信頼性の判断ができると考えた。フリップチップを行う基板は日立金属製のSi₃N₄セラミックスを使用したDBC基板であり、表面にはNi、Auめっきを有している。上記にてAlとAuは金属間加工物を形成し、信頼性が低下すると述べているにも関わらず、Auめっきの

ついている基板を使用した理由は、プロジェクトにおいて共通部材として使用する必要からである。また、下記に示す実験結果よりAuの存在が原因とみられる強度低下は特に見られなかった。それぞれの部材の詳細は表Ⅲ. 2.5.6-10 に示す。

バンプ形成に使用した装置はオーソダイン製 360C であり、ウェッジは 127156-8 である。フリップチップ実装はアスリート F A 製 CB-1800 を使用した。それぞれの装置における接合は表Ⅲ. 2.5.6-11 に示す条件で作製している。

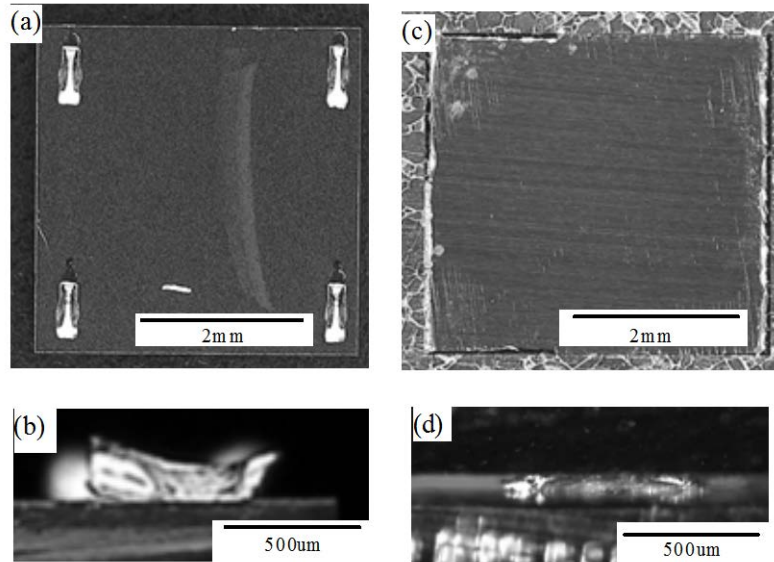
図Ⅲ. 2.5.6-70 にシヤ強度測定用サンプルの写真を示す。バンプ形成時のチップに対する狙い位置は、シヤ強度測定用サンプルでは図Ⅲ. 2.5.6-70(a)のイメージにて各エッジから横軸 $300\ \mu\text{m}$ 、縦軸 $510\ \mu\text{m}$ 内側を狙って作製した。電気測定用サンプルは横軸 $600\ \mu\text{m}$ 、縦軸 $771\ \mu\text{m}$ を狙った。フリップチップ時の超音波印加方向は特に断りが無い限り、図Ⅲ. 2.5.6-70(a)のバンプ長手方向に振幅させて作成した。また、バンプ作製時はバンプの向きは4つ同じ方向に向くように作製している。図Ⅲ. 2.5.6-70(d)に示したフリップチップボンディング後の基板～チップ間クリアランスは強度測定用サンプルでは平均 $78\ \mu\text{m}$ であった。また、これ以降図Ⅲ. 2.5.6-70(a)の縦方向のバンプの向きを長手、横方向の向きを短手と表記する。

表Ⅲ.2.5.6-10 部材

	Maker	Specifications
Al Wire	Tanaka Kikinzoku Handbai K.K.	TANW φ 200 μm
Ceramics	Hitachi Metals, Ltd.	Base material: Si ₃ N ₄ Ceramics (0.3 mm) Substrate wiring: Oxygen-free copper foil plated with electroless nickel phosphorus (5 μm) and Au (0.5 μm)
Dummy chip	SHIIMA ELECTRONICS INC.	Si wafer, Chip size: 4.0×4.0 mm ² Thickness: 365 μm Chip face metallization: Al-Cu0.5 (1 μm)
Chip	Semisouth Laboratories, Inc.	SiC SBD, Chip size: 3.8× 3.8 mm ² Thickness: 368 μm, Anode metallization: Al (3 μm) Cathode metallization: Ni/Ag (1.1 μm)

表Ⅲ.2.5.6-11 接合条件

Wire bonding conditions		Flip chip bonding conditions	
Start force (g)	200	Power (kg)	4.5
End force (g)	205	Amplitude of ultrasonic (μm)	1.8
Start power (arb. u.)	40	Rise time (s)	0.5
End power (arb. u.)	45	Time of application (s)	0.5
Ramp time (ms)	15		
Total time (ms)	80		



図Ⅲ.2.5.6-70 Al バンプ形成後及びフリップチップ後イメージ
 (a) バンプ形成後のチップ画像, (b) Al バンプの横からの画像(c) フリップチップ後のチップ画像 and (d) フリップチップ後の Al バンプの横からの画像

実施した信頼性試験は、高温放置、冷熱サイクル試験である。上記実験を行ったサンプルに対し、シエア試験および電気抵抗の測定を行った。各試験においては特に断りが無い限りサンプル数は4個であり、その平均値を結果として示した。

高温放置試験は大気雰囲気にて 250℃に保持。冷熱試験は大気雰囲気にて 250℃保持 18 分、-40℃保持 12 分、1 サイクル 30 分の設定としている。

Dage 社ボンドテスター・モデル 4000 を使用し、バンプの接合強度をシエア試験にて測定を行った。特に断りが無い限り、シエア試験の方向は図Ⅲ. 2.5.6-70(a) のバンプイメージから見ると横方向からチップに治具を当て試験をしている。

シエア強度の基準としてはIEC60749-19 を参考にした。本規格はチップ接合のダイアタッチ材のシエア強度の基準であるが、今回開発した方法の比較対象は参考文献²⁾のようなダイアタッチ材となる事と、バンプによるフリップチップボンディングの一般的な規格が無いためである。本実験サンプルの場合、チップ側接合面積よりもバンプ面積が大きい事が分かっている。今回、強度を計算する場合の面積はバンプ面積を採用しており、1 チップ 4 つ分のバンプ面積は 0.94mm²となる。よってIEC60749-19 に照らした場合、規格値は 6.1MPaとなる。本論文ではこの値を信頼性の閾値とする。

また、高温時のシエア試験時にはサンプルをヒーターに3分間保持してからシエア試験を行っている。250℃狙いにおいてこの方法で温度が安定する事を確認している。

SiC-SBD にバンプを形成し、フリップチップボンディングを行ったサンプルに対して、図Ⅲ. 2.5.6-71 に示すように順方向抵抗値測定を行った。測定方法は4端子法とし、1方をチップ裏面電極、もう一方はフリップチップボンディングを行った基板部に針を落とし測定を行った。この測定方法ではA1バンプの抵抗並びにSBDの順方向の抵抗値が測定される。測定結果はフリップチップ後の電気抵抗値を100%とし、高温放置、冷熱試験を行ったことによる抵抗値変動に注目した。

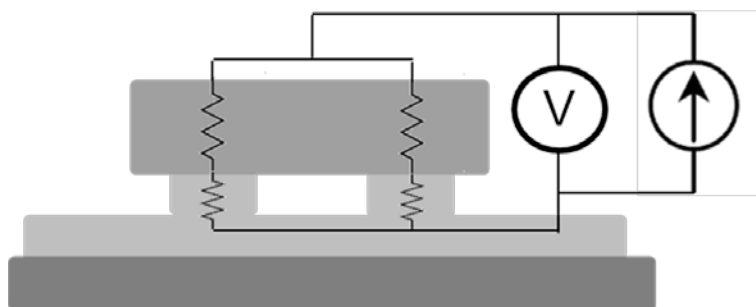
高温放置を3000時間まで行い、各時間におけるシエア強度と電気抵抗変動を測定した結果を図Ⅲ. 2.5.6-72 に示す。シエア強度は高温放置を行うと、初期の強度に対して急激な上昇が観察された。その後、強度が高い状態で維持され、3000時間後においてIEC規格の6.5倍の余裕度を有していた。また、電気抵抗は3000時間後であっても5%も変動がなく信頼性上問題ないと判断する。

次に、図Ⅲ. 2.5.6-73 に初期および高温放置20時間後のサンプルに対してシエア試験を行い、基板に残ったバンプの基板を見上げたアングルと、そのバンプの断面画像を示す。シエア試験の方向は、図Ⅲ. 2.5.6-73 (a), (c)の写真に対して右側から左へチップを押している。図Ⅲ. 2.5.6-73 (a), (c)それぞれのバンプに対して図で示した白線の部位にて断面観察を行った結果が図Ⅲ. 2.5.6-73 (b), (d)である。初期サンプルはシエア試験を行った場合図Ⅲ. 2.5.6-73 (a), (b)に見られる様にバンプの変形がほぼ見られず、チップ接合界面での破断が主であった。一方、高温放置20時間後は図Ⅲ. 2.5.6-73 (c), (d)にあるようにチップ接合部に引っ張られバンプが変形し、チップ接合界面で破断するのではなく、チップ、基板側どちらにもA1バンプ片が残るバルク破壊が主であった。4つのバンプそれぞれが同様の変形しているため、バンプは4つすべてが接合されていたと判断した。また、この破断の傾向は高温放置3000時間後のサンプルであっても同様であった。

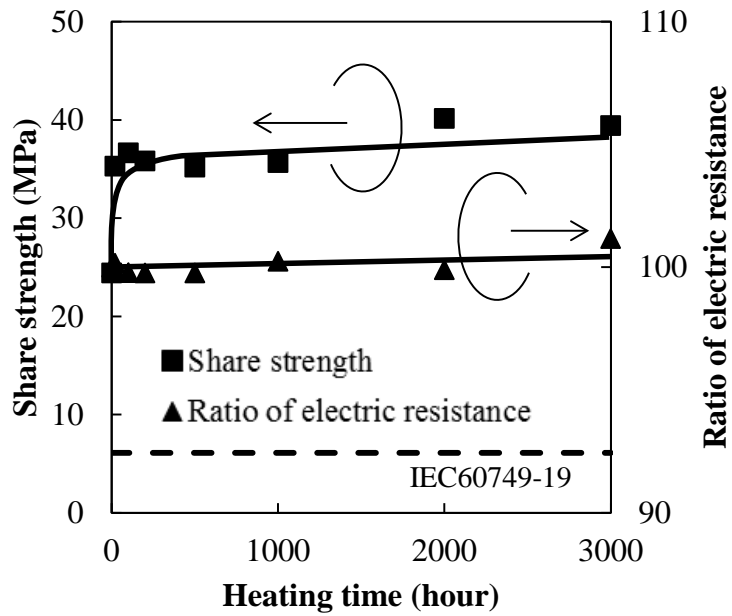
図Ⅲ. 2.5.6-74に初期および高温放置20時間後のシエア試験前のバンプ断面SEM画像を示す。画像上側がチップ、下側が基板の上下関係になっている。また、断面位置はバンプのチップ側接合中心を通るように狙っている。バンプの結晶粒径は初期図Ⅲ. 2.5.6-74 (a), (b)に見られる様に全体に粒径が小さく主に数 μm 程度の粒径が主であるが、高温放置20時間後になると、平均38 μm 程度まで大きくなっている事が分かる。一般的に結晶粒径と降伏応力の関係はホールペッチ式³⁾に示される様に、粒径が小さいほど降伏応力が高くなる。また、本バンプと同じ材料のワイヤーを使用したA1ワイヤーの実験⁴⁾では、粒径が大きくなると破断強度が低下する傾向が観察されている。しかし、本実験結果においては粒径が大きくなっている高温放置サンプルの方がシエア強度は大きいという矛盾した結果を示し

ている。参考文献⁵⁾によると、加工硬化されている状態は再結晶された状態に比べ延性が低下する事が示されている。本実験サンプルはバンプ形成時およびフリップチップ時の2回超音波接合をA1バンプに対して行っており、バンプ全体において加工硬化が行われ延性が低い状態であると考えられる。そのため、初期状態は微小粒径および加工硬化によって降伏応力が高温放置後よりも高いと考えられるが、4つのバンプに均一にシヤ試験時の応力がかからず、部分的に応力集中が起き、そこから破壊していくためシヤ試験時のピーク強度が低く出ていると推測する。

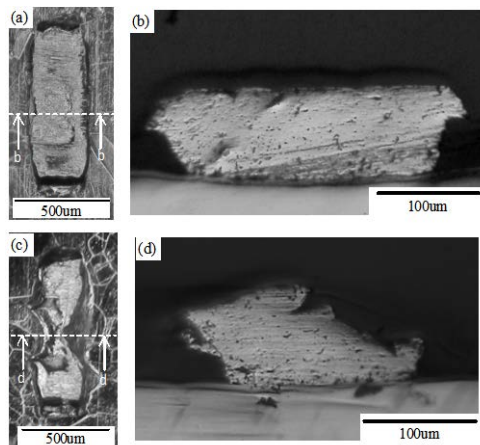
この推論を裏付けるために以下のような実験を行った。初期および高温放置100時間後のサンプルを用意し、0.03mmのSUS材のshim tapeを基板〜チップ間のクリアランスに入れ一つのバンプをほかのバンプに影響がいかないよう少しずつ削って削除し、シヤ試験を行った。この時のシヤ強度をバンプが削除されていない時のシヤ強度と比較した結果が図Ⅲ.2.5.6-75である。初期サンプルはバンプの数を1つ減らしても強度が9.8%しか落ちなかった。一方、高温放置100時間行ったサンプルにおいては、バンプを1つ削除すると、強度低下は20.9%を示した。もし4つのバンプに均一にシヤ試験の力がかかっていたならば、バンプを1つ削除した場合、25%程度の強度低下が起こると考えられるが、初期品は大きくずれ、高温放置100時間後サンプルはほぼ想定値と同程度の強度低下を示した。よって初期状態では加工硬化により延性が低下しているため、4つのバンプに均等に荷重がかかる前に荷重によるクラック及び破断が進んでいたと説明できる。



図Ⅲ.2.5.6-71 電気抵抗測定方法

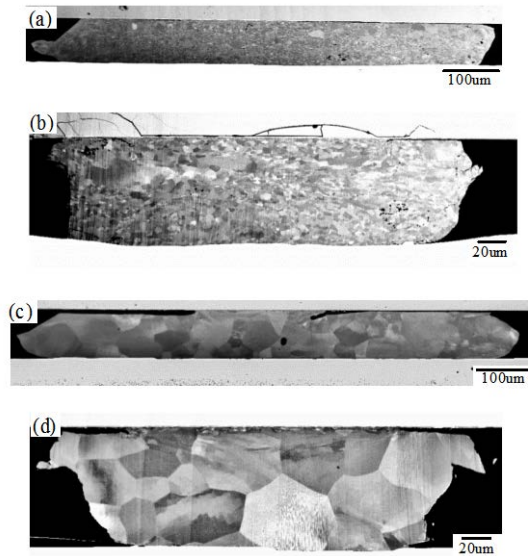


図Ⅲ.2.5.6-72 高温放置試験におけるシェア強度の変化と電気抵抗の変化率



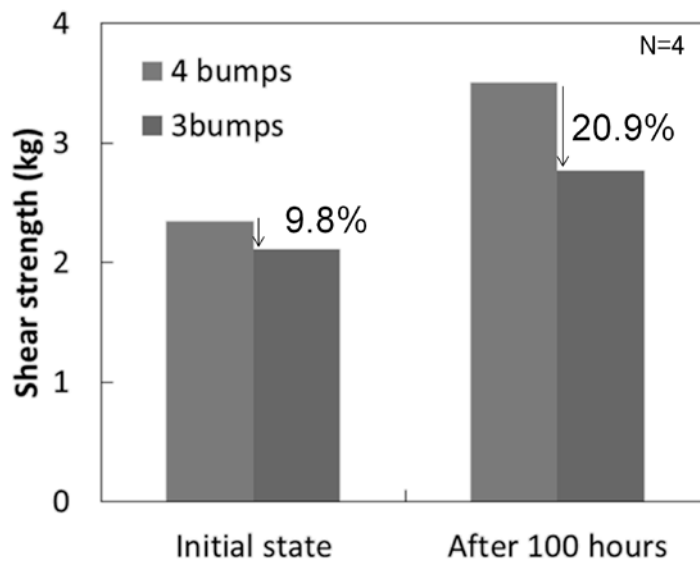
図Ⅲ.2.5.6-73 シェア試験後のバンプの変形状態

(a), (b) : 初期サンプルのシェア試験後のバンプの状態及びその断面観察結果。(c), (d) : 250°C20 時間熱処理後サンプルのシェア試験後の状態及びその断面観察結果



図Ⅲ.2.5.6-74 シェア試験前のバンプの断面観察画像

(a), (b)初期サンプルのシェア試験前断面観察結果; (c), (d) 250°C20 事件熱処理後の断面観察結果



図Ⅲ.2.5.6-75 バンプ 1 個除去後のシェア強度の変化

図Ⅲ.2.5.6-76に冷熱試験を3000回まで行い、各サイクル数でのシェア強度と、電気抵抗変動を示す。なお、今回の試験サンプルについては、フリップチップ時の超音波印加方向により信頼性が異なるかを確認するために2種類のサンプルを

作成した。長手に超音波の振幅を印加した物をタイプ A、短手方向に振幅を印加した物をタイプ B とする。タイプ B はサンプルの都合により、初期および 500 サイクル後の試験結果しかない。

シェア強度についてタイプ A は一旦初期状態に対して強度があがるが、その後サイクルが進むごとに強度が低下し、500 サイクルにおいて初期強度とほぼ同じ値まで低下する傾向を示した。そしてその後ほぼ直線上に 1500 サイクルぐらいまで強度低下している事が分かる。1500 サイクルでの IEC 規格に対する余裕度は 1.5 倍である。しかし、その後強度低下の傾向が変わり、3000 サイクルまで緩やかな強度低下に変化している事が分かる。そして、3000 サイクル後は IEC 規格を下回る強度しかないことが判明した。

タイプ B においては初期と 500 サイクル後の試験結果しかないが、同様に 500 サイクル後は初期強度とほぼ同じ値の強度となっており、タイプ B の値はタイプ A に対して初期値で 2.2%、500 サイクル後で 9.7% のズレであるので、ほぼ誤差範囲と考えられ、フリップチップ時の超音波方向での差異は見られなかった。

シェア試験時の破断部は、タイプ A について 500 サイクルまではほぼ図 III. 2.5.6-73 (c), (d) と同様のチップ接合部を中心としたバルク破壊であるが、さらにサイクルが進むにつれ、破断箇所は変わらないが、図 III. 2.5.6-73 (c) ほど大きな変形はしなくなっていく。また、チップと基板側でバンプが長手方向で半分ずつ残るような破断も散見された。一方タイプ B も 500 サイクルまでの結果であるが、図 III. 2.5.6-73(c) の様なバルク破壊が主であったが、多少基板側接合部まで達する破断する傾向が散見された。電気抵抗は、タイプ A、B どちらも変動値は 5% 以下であり信頼性に問題になるレベルではないと判断する。

図 III. 2.5.6-77 にタイプ A の冷熱試験 500, 1000, 2000 サイクル後の長手、短手それぞれのバンプ断面 SEM 画像を示す。画像は上側がチップ、下側が基板のレイアウトとなっている。また、各図の左に示した A, B, C, D の記号と図 III. 2.5.6-77 (a) に示した各バンプの記号が対応し、観察方向はチップの外側からバンプを見る方向になっている。断面位置はチップ接合部中心を通るように狙っている。

500 サイクル後を見ると初期状態の図 III. 2.5.6-77 (a), (b) から比べ粒径が大きくなっている事が分かる。また、図 III. 2.5.6-77 (b), (c) どちらもチップ接合面側のチップの外側に位置するところにクラックが入っている。

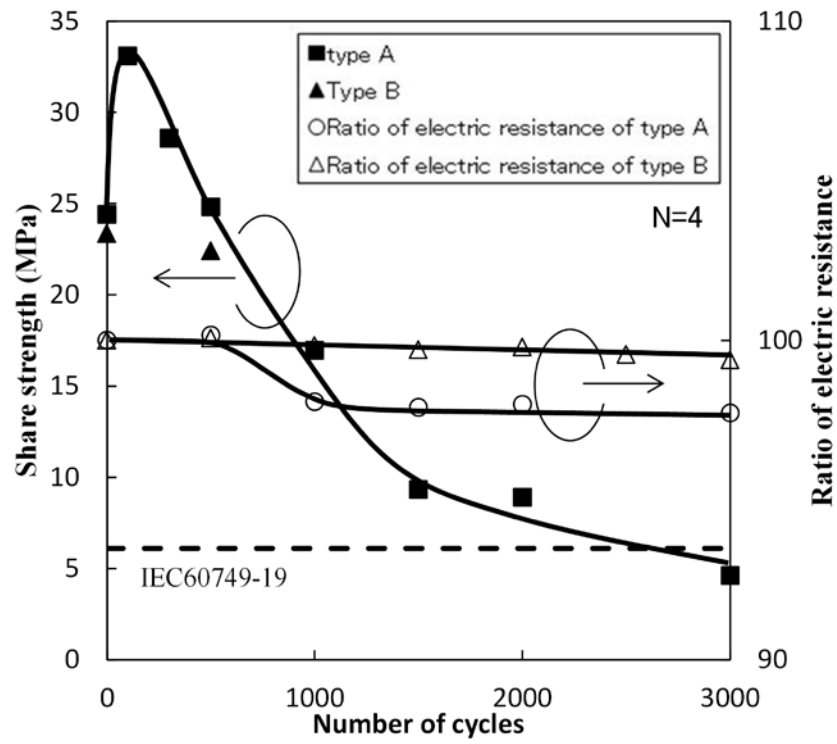
1000 サイクル後のバンプはクラック進展も観察されるが、それとは異なり、図 III. 2.5.6-77 (e), (g) は元の形状から大きく変形しており、図 III. 2.5.6-77 (g) は特徴としてチップの内側に倒れこむように変形している。しかし、4 つのバンプすべてが接合された状態である事が分かる。

2000 サイクル後になると、短手のバンプの変形がさらに顕著になっており、図 III. 2.5.6-77 (i), (j) 共にチップの内側に倒れるような形状になっている。また、図

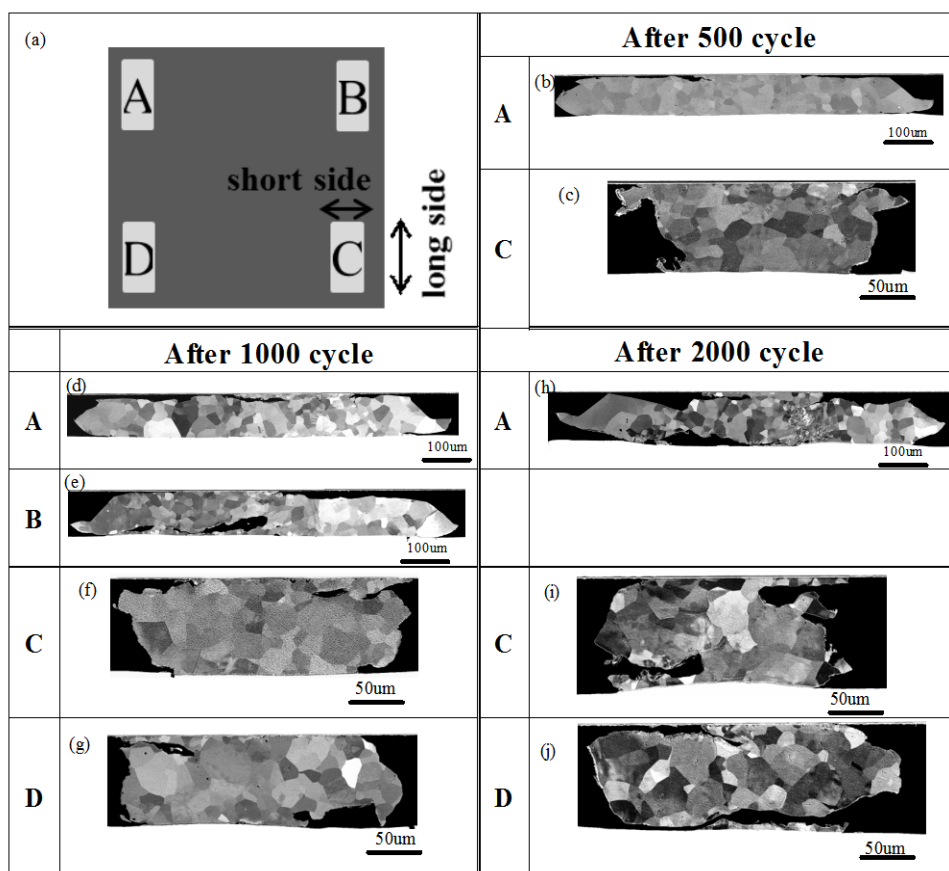
Ⅲ. 2.5.6-77 (j)はバンプが破断している事が分かる。図Ⅲ. 2.5.6-77 (h) は基板側の接合部が半分ほどはがれており、一部クラック進展及びその先端付近での微小粒径や転位がいることによるまだら状に観察された。

本観察結果より図Ⅲ. 2.5.6-77 (g), (i), (j)の様には短手のバンプはチップの内側に対して倒れるような変形が発生し、サイクルが進むとより顕著になる事が判明した。Alバンプ材質の再結晶温度が 250℃以下である事と、高温になると強度が低下するため⁴⁾、250℃付近では材質自体が非常に柔らかく、応力はバンプ全体が変形するのに応力が使われ、クラックの様な一か所への応力が集中する事が抑えられていると考えられる。参考文献⁶⁾においてバンプ材質の伸びが低いと冷熱試験で早いサイクルではくりが見られており、伸びが良い材質では冷熱サイクルの寿命が延びるとあり、その変形形状は本実験結果の短手のバンプ変形と類似している。よってAlバンプ材質が柔らかいことがバンプの破断を起きにくくしており、良い実験結果になったと説明できる。

図Ⅲ. 2.5.6-76にて一旦シェア強度が上昇し、500 サイクルで初期と強度が同じぐらいになった理由は、図Ⅲ. 2.5.6-76 の結果より再結晶による延性の回復およびクラック進展によるものと説明できる。また、1500 サイクル前後で強度低下の傾向が変化する理由については、1000 サイクルまでバンプが 4 つ接合しているが、2000 サイクルでは破断しているバンプも観察されるため、冷熱による発生応力に変化が出たためと考えられる。



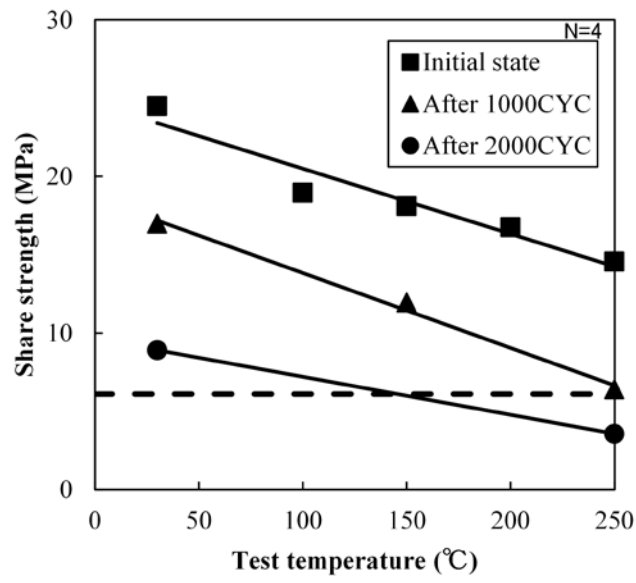
図III.2.5.6-76 冷熱試験におけるシェア強度の変化と電気抵抗の変化



図Ⅲ.2.5.6-77 冷熱試験における断面観察結果

(a) 観察下バンプの位置対応. (b), (d), (e), (h) バンプ長手方向観察結果
(c), (f), (g), (i), (j) バンプ短方向観察結果.

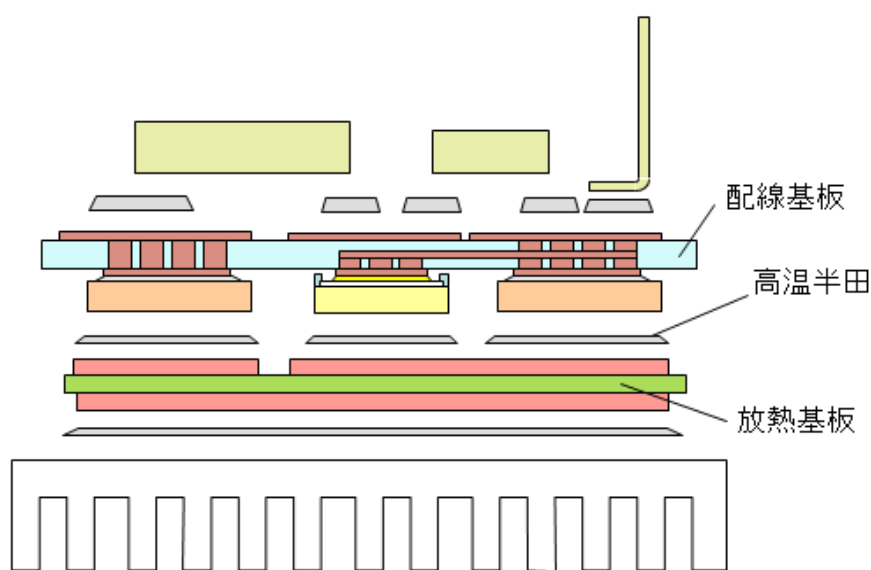
初期および冷熱試験 1000 サイクル、2000 サイクルで抜き出したサンプルを 250° Cまでの高温状態でのシェア強度を測定した結果を図Ⅲ. 2. 5. 6-78 に示す。シェア強度は高温になるにつれ強度は低下して行くことが分かる。この傾向は参考文献⁴⁾の同じ材質を使用したA1ワイヤーでもみられるため、この材料一般的な傾向であると考えられる。初期品は 250°CであってもIEC60749-19 に対して 2.4 倍の余裕度を有している。また、1000 サイクル品は 250°CにおいてIEC規格に対して 1.05 倍の値となりほぼIEC規格値を同じであった。2000 サイクルの場合室温においてはIECを満足しているが、250°Cでは規格を下回る結果となった。



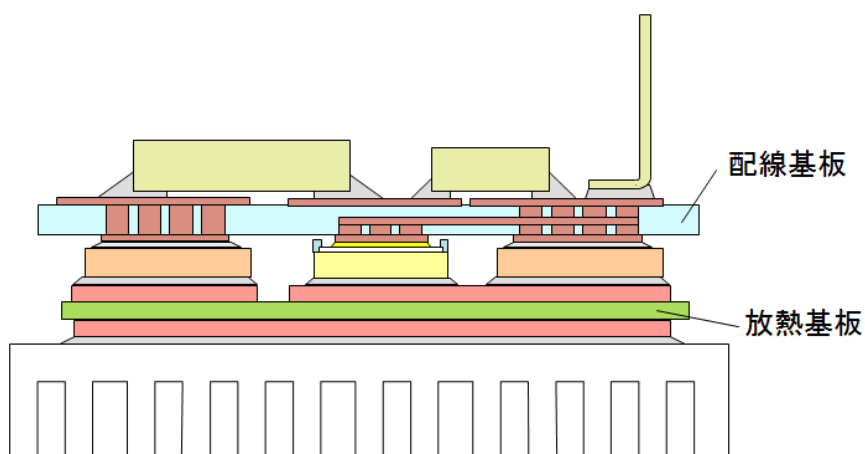
図Ⅲ.2.5.6-78 各冷熱試験サンプルにおける高温でのシェア強度

(b) 周辺部品の接合方法

周辺部品（コンデンサ、抵抗、端子、ヒートシンク）の接合は、配線基板側に金属ブロックを接合したのち、図Ⅲ.2.5.6-79に示すように、他の部品をすべて一括で、Au-Ge 共晶はんだで接合した。その際、各部品の固定には、専用の固定具を用いて、位置調整を行った。なお、従来の組立手順によれば融点の異なるハンダを使い、工程を下るに従って融点の低いハンダを使うなどして逐次組み立ててゆくところだが、接合温度 225℃という今回のモジュール仕様に対して長期信頼性を確保できるハンダ材の組合せが現実的に見出せなかったので、工法を工夫し Au-Ge 共晶はんだで一括接合した。



(a)



(b)

図Ⅲ.2.5.6-79 放熱基板との接合

(c) 高耐熱接合材の開発

a) AuGe-Ag 接合技術

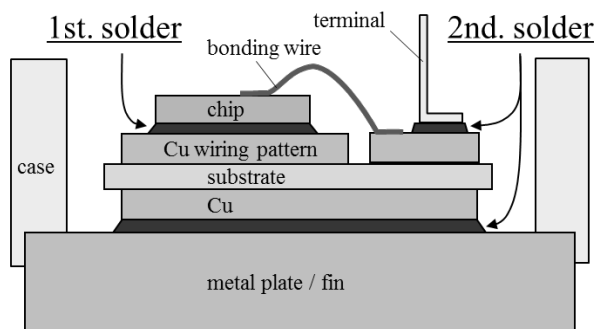
ここでは、SiCパワー半導体の T_j が 250°C に達するパワーモジュールを組立てるための接合技術を説明する。図Ⅲ.2.5.6-80 に、対象としている直接冷却型のパワーモジュールの断面模式図を示す。同モジュールを組立てるには、図中に1st.solder、2nd.solderと示すように、異なる固相線温度の接合材が個別に必要である。なぜならば1st.solderが、2nd.solderの接合工程中に融けると、部品の位置ずれや脱落が生じ、短絡および絶縁が発生する可能性があるためである。従って1st.solder は 2nd.solderより固相線温度が高いことが望ましい。半導体チップの T_j を最大 250°C とする場合、信頼性を考慮すると⁷⁾、1st.solder、2nd.solderの固相線温度としてはそれぞれ 400°C 級、 350°C 級が適切であると考えている。このうち、 350°C 級に該当する接合材は、入手性が良く、信頼性の高い⁸⁾Au-Geはんだを使用する。一方、 400°C 級に該当する接合材は市販レベルで該当するものが無いため、開発が必要であると考えた。

以下に詳細を報告する。

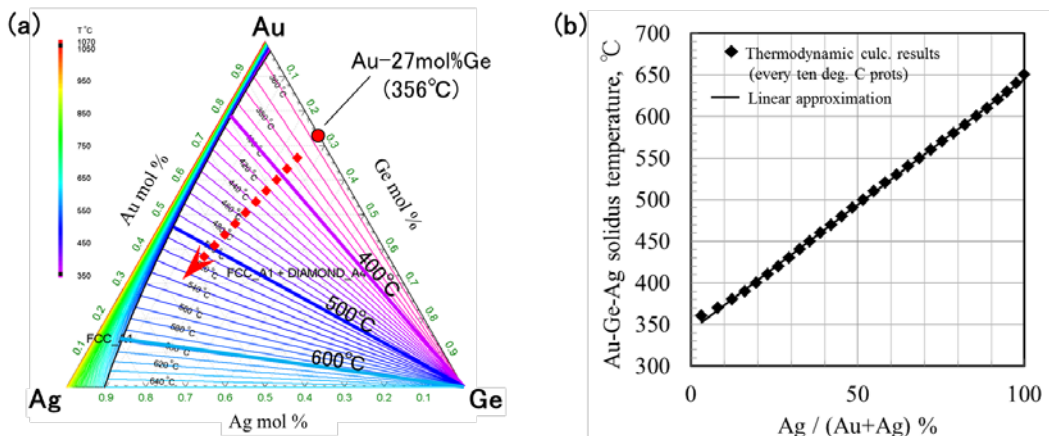
i) 固相線温度上昇のための原理と基本プロセス

図Ⅲ.2.5.6-80 に示す直接冷却型のパワーモジュールの 1st.solder の開発対象として、Au-Ge-Ag の 3 元系合金を選定した。その着眼点は、前述した Au-Ge はんだ合金に Ag が溶けると、固相線温度が上昇する点である。以下に図を用いて説明する。図Ⅲ.2.5.6-81 に、Au-Ge-Ag の 3 元系合金の平衡状態図 (FactSage による熱力学計算結果) を示す。この図の各軸は Au、Ge、Ag 各成分の mol% を示し、コンターは任意の成分比率における合金の固相線温度を示している。Au-Ge の共晶点は 356°C で、同図中では点で示す箇所 (Au : Ge = 73% : 27%) に当たる。そこに Ag が溶けると、同図中の矢印に沿って成分比率が変化し、固相線温度が上昇していくことが見て取れる。更にこの 3 元状態図をもとに、右図を作成した。同図によれば Au-Ge-Ag 合金中に少量の Ge が含まれていれば、Au と Ag の比率と固相線温度が一意に対応する。本研究では右図を利用して、Au-Ge-Ag 合金の固相線温度の推定を行う。

次に工法について説明する。本研究では、Au-Ge-Ag 合金の形成をすばやく完了させられるよう、シンター材とも呼ばれる Ag 粒子を焼結させた、多孔質 Ag 層を利用する。すなわちセラミック基板に多孔質 Ag 層を形成し、その Ag 層に液相の Au-Ge はんだを毛細管現象により溶浸^{7, 9)} させ、接合層全体を Au-Ge-Ag 合金化させながら接合する。



図Ⅲ.2.5.6-80 直接冷却型のパワーモジュールの断面模式図



図Ⅲ.2.5.6-81 (a)Au-Ge-Ag 3 元系合金状態図 (固相線図)、
 (b)Au-Ge-Ag 固相線温度と Au と Ag の比(=Ag/(Au+Ag))の相関曲線

表Ⅲ.2.5.6-12 サンプルの構成材料

材料	製造メーカー	詳細
AuGe はんだ	住友金属鉱山(株)	Au-12 wt%Ge Size: 2.0×2.0×0.03 mm ³
Ag シンター材	ヘンケルジャパン(株)	品名: SSP2020 粒径: サブミクロン～ミクロン
セラミック基板	日立金属(株)	セラミック: Si ₃ N ₄ (t 0.32 mm) 配線金属: 無酸素銅 (t 0.3 mm) 無電解Ni-Pめっき(5μm)/フラッシュ金めっき(0.5μm)

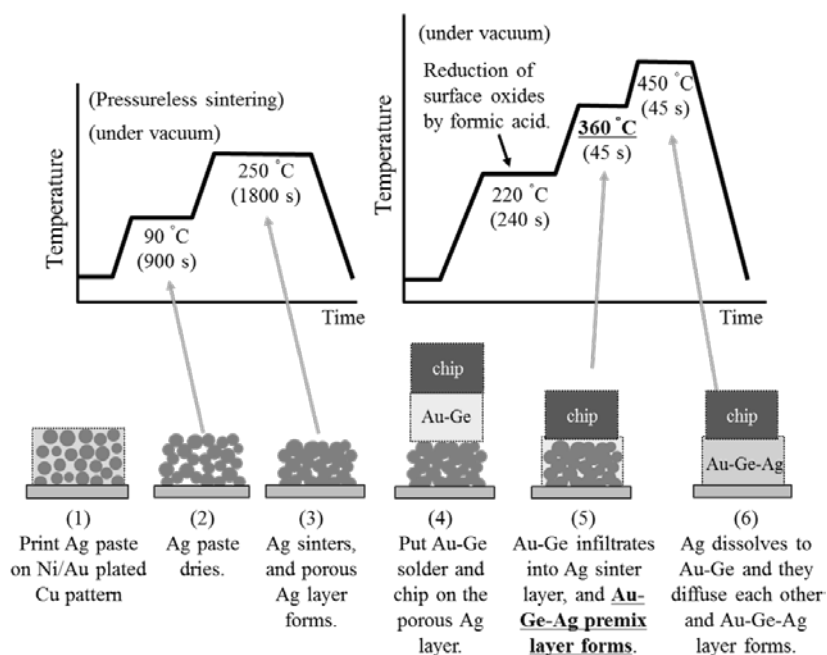
ここでは、接合完了時の Au-Ge-Ag の固相線温度が 400℃級になるよう十分な Ag 量を設定し、Au-Ge-Ag 接合層の形成プロセスの検討を行った。詳細を図Ⅲ.2.5.6-82 および以下に示す。

- (1): 無電解 Ni-P めっき、フラッシュ Au めっきを施した無酸素 Cu の配線パターン上に、Ag 粒子の入ったペースト (以下 Ag ペースト) をスクリーン印刷する。
- (2)(3): 真空雰囲気下、Ag ペーストへの加圧はせず、90℃に加熱し 900 s 保持した後、250℃に加熱し 1800 s 保持し、Ag ペーストの有機溶剤を揮発させ、多孔質 Ag 層を形成する。
- (4): 多孔質 Ag 層の上に Au-Ge 板はんだとチップを乗せる。その後加熱温度 220℃で蟻酸還元処理を行う。

(5): 真空雰囲気下、Au-Ge はんだを、その固相線温度 356°C よりわずかに高い 360°C に加熱して融かし多孔質 Ag 層に溶浸させ、Au-Ge-Ag 予備混合層を形成する。

(6): 450°C に加熱し、Ag を Au-Ge に拡散させ Au-Ge-Ag 層を形成する。

ここで工程(5)について説明を加える。工程(5)を省略した場合、工程(6)で、溶融した Au-Ge はんだが多孔質 Ag 層に溶浸しない内に、局所的に固相化が進み、均一な接合層が得られない。その効果を確認する予備実験として、工程(5)を経ず工程(1)-(4)、(6)で Au-Ge-Ag 接合を形成し、図.5 に示すサンプルを作製、後述の 2.4 節に示す装置で室温のシェア強度測定を行った。その結果、0~30 MPa (n=5) と不安定かつ低い接合強度になった。一方、工程(5)を挿入することで、シェア強度は 51±11 MPa (n = 14) と高い数値で安定している。



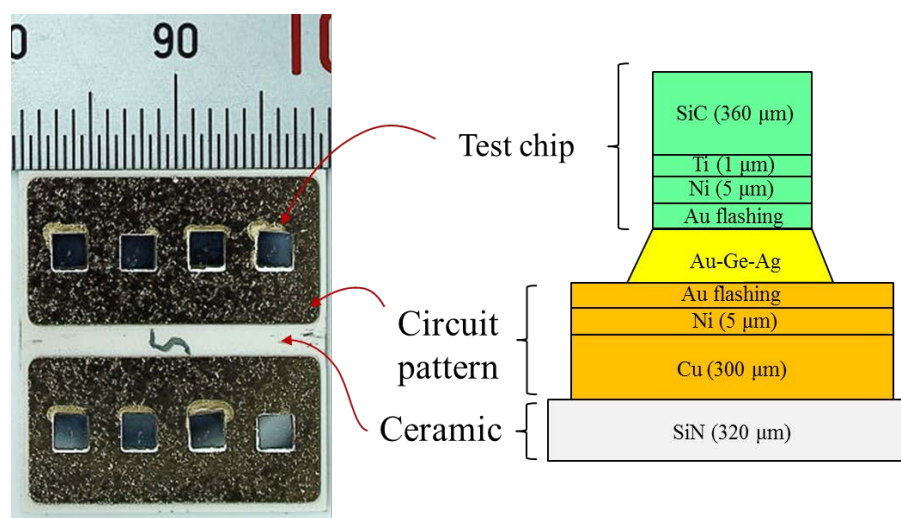
図III.2.5.6.1-82 Au-Ge-Ag 接合プロセス

サンプルの構成材料を表III.2.5.6-12に示す。これらを用いて、図III.2.5.6-82に示す接合方法により、図III.2.5.6-83に示すサンプルを作製した。同図左下がサンプルの外観写真で、配線パターン付きの1枚のセラミック基板に複数のチップを接合している。同図右下はサンプルの断面図である。接合層と接するチップ裏面およびCu配線パターン表面にはそれぞれNi/Auめっきを施している。なお多孔質 Ag 層の形成、および Au-Ge-Ag 接合にはいずれも真空リフロー装置 (SRO-704、ATV Technology GmbH) を用いた。

図Ⅲ.2.5.6-82 の工程(3)、(5)、(6)でそれぞれサンプルを抜き取り室温に戻し、各段階の断面組織を、SEM（走査型電子顕微鏡）および EDX（エネルギー分散型蛍光 X 線分析装置）を用いて観察し、接合層の合金化の進行の確認を行った。

図Ⅲ.2.5.6-83 に示すサンプルを対象に、室温（25℃）、150℃、250℃、350℃、400℃、425℃の各温度にて万能型ボンドテスタ（シリーズ 4000、デイズ・ジャパン株式会社）でシェアテストを行い、接合強度の確認を行った。

図Ⅲ.2.5.6-82 の (6) に当たる接合条件（同図中：450℃（45s））を表Ⅲ.2.5.6-13 に示すように変化させ、各接合条件についてサンプルを作製し、断面観察を行い、固相線温度分布の比較を行った。



図Ⅲ.2.5.6-83 サンプルについて

表Ⅲ.2.5.6-13 固相線温度制御検証 プロセス条件

Sample	Process parameter	
	Hold temperature	Hold time
(A)	400 °C	45s
(B)	450 °C	45s
(C)	450 °C	180s

図Ⅲ.2.5.6-84 に (a)多孔質 Ag 層、(b) Au-Ge-Ag 予備混合層、(c)Au-Ge-Ag 接合層の断面 SEM 画像を示す。各図はそれぞれ図Ⅲ.2.5.6-82 の(3)、(5)、(6)に対応する。また各図中に EDX 分析の結果を Au:Ag の mol%比率として円グラフで示し、その結果をもとに推定した固相線温度を併記した。

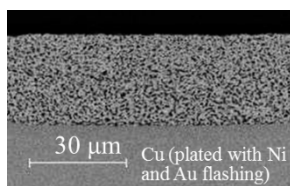
図Ⅲ.2.5.6-84 (a) : Cu 配線パターン上に多孔質の Ag 層が形成されていた。

図Ⅲ.2.5.6-84 (b) : 接合層内のチップ近傍領域には Ag が殆ど存在していないが、Cu 配線パターン近傍は Au:Ag の mol%比率が 30%:70%程度で混合した層が形成されていた。

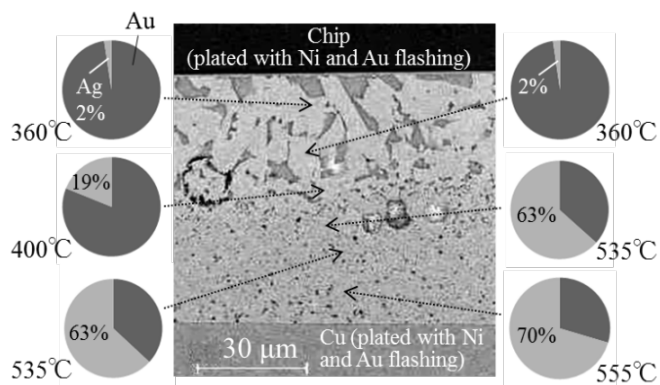
図Ⅲ.2.5.6-84 (c) : 接合層の全領域にて、Au:Ag の mol%比率としては Ag が少なくとも 35%検出されており、その固相線温度の推定値は 450°Cである。なお Cu 配線パターン近傍の Au:Ag の mol%比率は 30%:70%で (b)の場合と同様であった。

図Ⅲ.2.5.6-85 に、高温シェアテストの結果を示す。Au-Ge-Ag 接合のシェア強度は、Au-Ge の固相線温度直下の 350°Cにおいても 10 MPa 以上であり、更に 425°C以上まで強度を持つことも確認出来た。

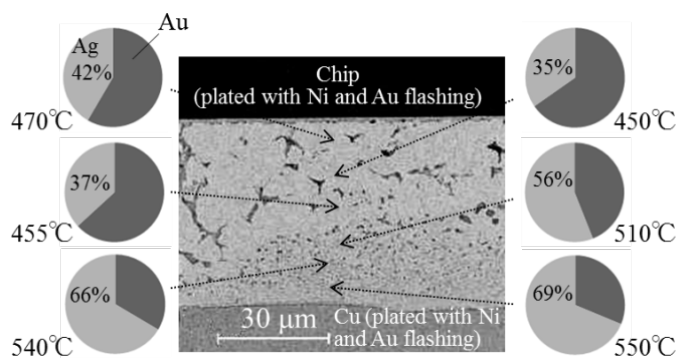
一方 Au-Ge 接合は、室温~250°Cまでは高い強度を持つが、固相線温度直下の 350°Cでは 0 MPa であることを確認した。



(a) Ag 焼結直後の断面

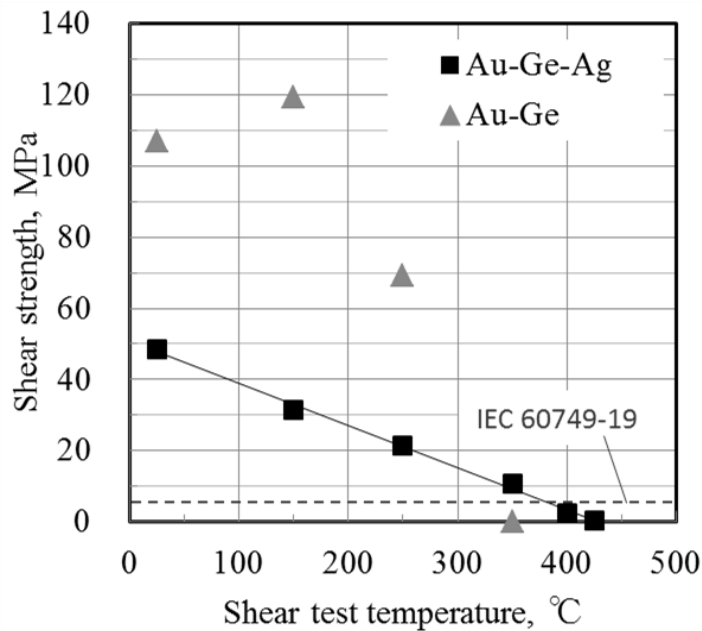


(b) 予備混合層の断面



(c) Au-Ge-Ag 接合層

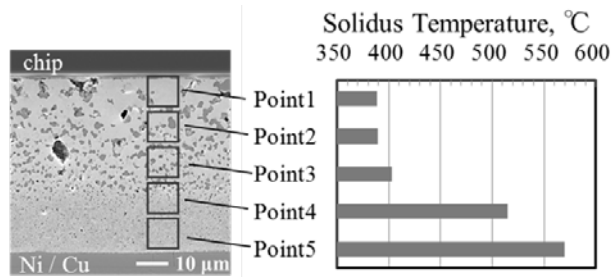
図III.2.5.6-84 Au-Ge-Ag 接合のプロセスの断面観察結果



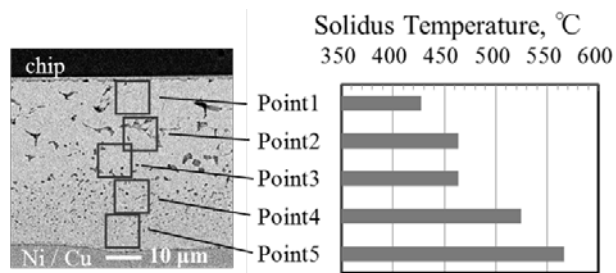
図Ⅲ.2.5.6-85 高温シェアテスト結果

結果を図Ⅲ.2.5.6-86 (a)~(c)に示す。各条件で最も Ag 濃度が薄い箇所について固相線温度の比較をすると、(a)は 390°C、(b)は 428°C、(c)は 444°C となった。保持時間は同じ 45s で保持温度のみが異なる(a)と(b)とを比較すると、保持温度が高いほど固相線温度は高くなる傾向がある。一方、保持温度は 450°C で保持時間のみが異なる(b)と(c)とを比較すると、保持時間が長いほど接合層全体の固相線温度が保持温度に近づき、均質化する傾向が見られた。

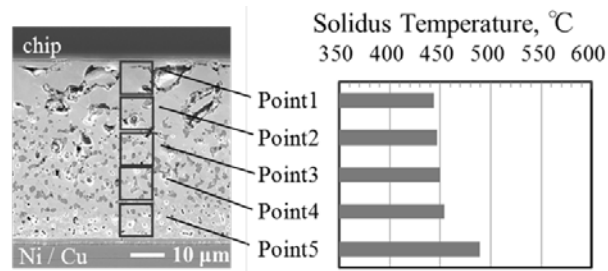
予備混合層の段階(図Ⅲ.2.5.6-84 (b))では、多孔質 Ag 層(図Ⅲ.2.5.6-84 (a))に融けた Au-Ge が浸透し、図Ⅲ.2.5.6-82 (5)の状態が形成されていることが示唆された。続いて 450°C に昇温すると、図Ⅲ.2.5.6-84 (c)に示す通り、接合層全体に Ag が拡散し、固相線温度 450°C 相当となり、400°C 級の固相線温度をもつ接合を形成することが出来た。



(a) 保持温度 400°C、保持時間 45s



(b) 保持温度 450°C、保持時間 45s



(c) 保持温度 450°C、保持時間 180s

図Ⅲ.2.5.6-86 接合条件と固相線温度分布との関係

図Ⅲ.2.5.6-85 に示す高温シエアテストの結果より、Au-Ge-Ag 接合は、350°C においてはシエア強度 10MPa であり、425°C においても強度を保持していることが確認出来た。従って本接合条件下で形成した Au-Ge-Ag 接合層の固相線温度は 425°C 以上であり、固相線温度の推定値(450°C)の妥当性を裏付けている。

ここまでの考察により、図Ⅲ.2.5.6-82 に示したプロセスを用いて Au-Ge-Ag 接合を形成すると、その固相線温度が 425°C 以上になることを確認した。

ところで同じ材料構成のサンプルに対し、接合条件を変更した結果が図Ⅲ.2.5.6-86 である。この結果より、Au-Ge-Ag 接合層の固相線温度は保持温度の高低に追従し、保持時間を長くすると接合層全体が更に保持温度に近づくことを示している。特に保持時間を長くした接合条件（同図(c)）については、保持温度 450°C に対し接合層の固相線温度はほぼ全体が 450°C 前後になっている。すなわち、接合層の固相線温度を保持温度によって制御することが可能である。

また同図(c)にて最下層（point5）の固相線温度は 489°C と高いが、これは接合層の全体が固相線温度 450°C に達するに十分な量の Ag が、多孔質 Ag 層から供給されてなお、Ag が溶け残っていたことを示唆している。従って Au-Ge-Ag 接合の固相線温度を保持温度により制御するには、十分な Ag 量を備えた多孔質 Ag 層を予め形成する必要があると考える。

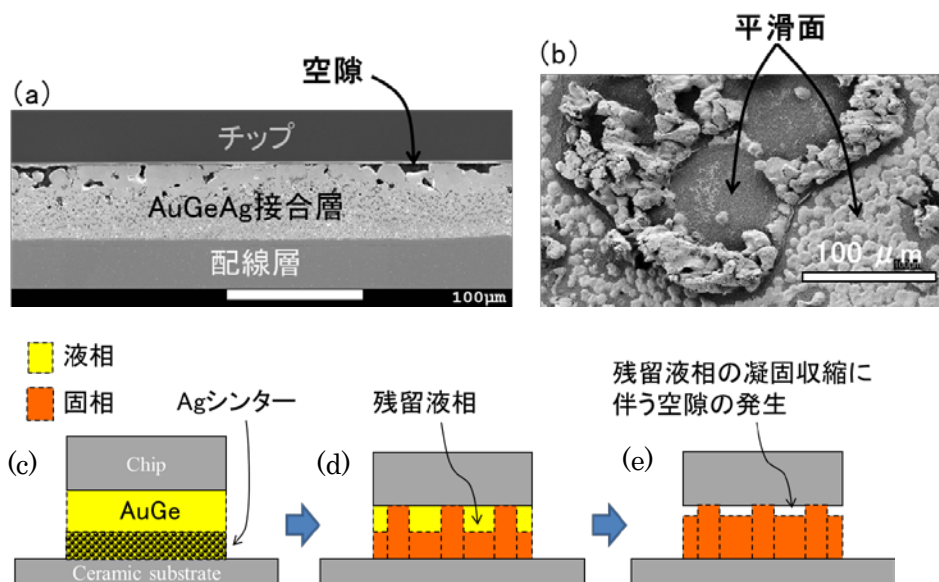
ここでは、SiC パワー半導体の Tj が 250°C に達するパワーモジュールを組立てるための、接合技術の開発を説明した。具体的には固相線温度 400°C 級の接合層の実現を目的とし、Ni/Au めっき済 Cu 配線パターン上に形成した多孔質 Ag 層に Au-Ge はんだを溶浸させ、450°C で Au-Ge-Ag 合金化させる方法を提案し、一連の検証実験を行った。その結果、提案するプロセスにより Au-Ge-Ag 接合の固相線温度を 450°C に向上させることが出来、425°C 以上まで接合強度を持つことも確認した。また、接合層の固相線温度を保持温度によって制御出来ることも示した。従って上記パワーモジュールの組立に有効なことを確認出来た。今後さらにプロセス条件の最適化を図り、接合層の均質化、および接合信頼性を確保する。

ii) 固相線温度を制御可能な金系はんだの高信頼化方法

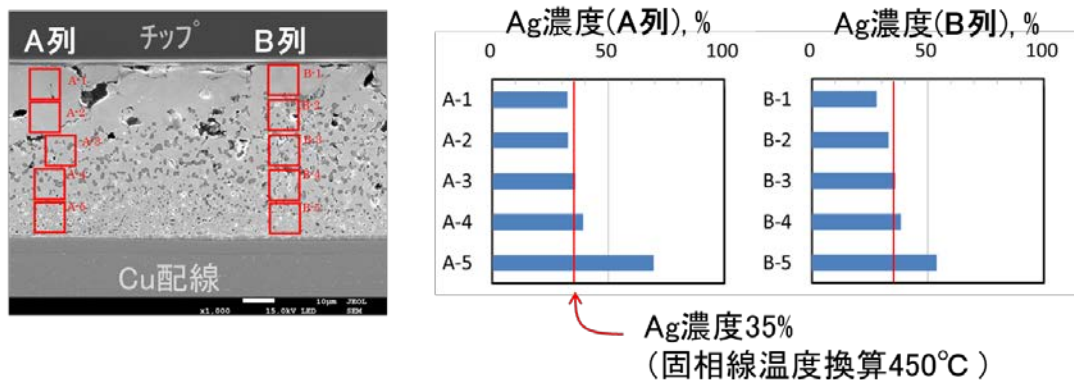
①a では、入手性の良い固相線温度 350°C級の Au-Ge はんだと、焼結用 Ag 粒子を組み合わせ、固相線温度 400°C級の接合層を形成可能なことを示した。

但し、実製品への適用に対しては、更なる接合強度の高強度化や長期信頼性の確保が課題と考えた。図Ⅲ.2.5.6-87 (a)にAu-Ge-Ag接合部の断面SEM写真を示すが、接合後の半導体チップ裏面近傍に、空隙が集中する傾向を確認した。更に同図(b)に示す破面（チップ側）には平滑面が多く見られ、これが空隙に相当する箇所と考えられる。AuGe接合のシア強度が 100MPaを超える⁸⁾一方、AuGeAg接合が 50MPaと低い水準にあるのは、この空隙が接合面積の縮小を招き、強度上のボトルネックになっていたためと考えられた。そこで、この空隙を解消し、接合面積を確保することで、接合強度と長期信頼性を向上させることを目的とした。

まず空隙の発生メカニズムについて考察した。本接合は、プロセス後半で高温に保持し AuGe はんだと Ag シンターを反応させて固相線温度の高い AuGeAg 合金に変化させる。図Ⅲ.2.5.6-87(a)は融けた AuGe はんだと Ag シンターが共存している、合金化前の状態である。液相の Ag 濃度が上昇すると固化するので、(b)ではAgが濃化した領域で固相成長し、チップ-基板間が AuGeAg の固体で接続されるが、このとき一部に液相が残留する。そして残留液相が凝固収縮すると、(c)に示すように空隙が発生すると推定した。



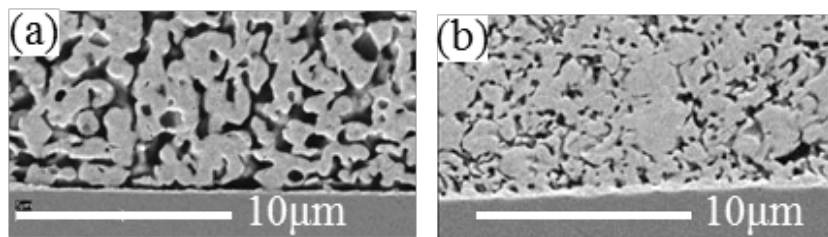
図Ⅲ.2.5.6-87 (a)Au-Ge-Ag 接合部の断面 SEM 像 (b)破面 SEM 写真、
(c)-(e)Au-Ge-Ag 接合部に空隙発生メカニズムの予想



図III.2.5.6-88 AuGeAg 接合層 断面分析

想定メカニズムの検証のために、図III.2.5.6-88 に示す断面分析を行った。同図の赤く囲った縦1列の Ag 濃度を調べた。横軸は Ag 濃度 (Au+Ag を 100 mol% とした)。縦軸は縦方向の位置に対応する。A 列と B 列とも、Ag 濃度 35%、固相線温度換算 450°C まで上昇したので、高温保持中に固化したと考えられる。その中でもチップ裏面近傍の Ag 濃度が最も低く、遅れて固まったことが推察される。そして B-1 が A-1 より Ag 濃度が低いので、さらに遅れて固まったと考えられる。つまり推定メカニズムの状況が発生していた可能性が高い。

空隙発生の一つの解決手段としては、高温保持中に Au-Ge-Ag 接合層のチップ裏面近傍を凝固させないことにより、推定メカニズムの発生を防ぐことが考えられる。そのためには、Ag の濃度上昇によって凝固しないよう AuGe と Ag との反応を抑える必要がある。そこで AuGe の浸透量を減らすため、多孔質 Ag 層を形成する焼結用 Ag 粒子として、①で適用していた micro サイズ-焼結用 Ag 粒子 (以下 micro-Ag) に代わり、これよりも粒径の小さい nano サイズ-焼結用 Ag 粒子 (以下 nano-Ag) を利用することを検討した。なお、図III.2.5.6-89(a)、(b) はそれぞれ micro-Ag、nano-Ag で形成した多孔質 Ag 層の断面図である。以下に、一連の検証実験について報告する。



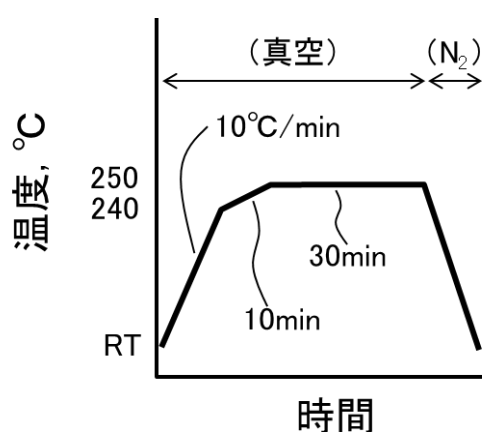
図III.2.5.6-89 多孔質 Ag 層の断面 SEM 像 (a)micro-Ag、(b)nano-Ag

表Ⅲ.2.5.6-14 サンプルの構成材料

材料	製造メーカー	詳細
AuGe はんだ	住友金属鉱山(株)	Au-12 wt%Ge Size: 2.0×2.0×0.03 mm ³
Ag シンター材	(株)応用ナノ粒子 研究所	品名: ANP-1 粒径: ナノ～サブミクロン
セラミック基板	日立金属(株)	セラミック: Si ₃ N ₄ (t 0.32 mm) 配線金属: 無酸素銅 (t 0.3 mm) 無電解Ni-Pめっき(5μm)/フラッシュ金めっき (0.5μm)
テストチップ	サンケン電気(株)	Siウエハ、チップサイズ: 2.0×2.0×0.37 mm ³ Ti (1μm)/Niめっき(5μm)/フラッシュ金めっき (0.1μm)

サンプルの構成材料は表Ⅲ.2.5.6-14 に示す通りである。サンプルは図Ⅲ.2.5.6-83 に示したものと同様のものを作製した。図Ⅲ.2.5.6-82 に示した AuGeAg 接合プロセスの中で、nano-Ag の多孔質 Ag 層を形成するプロセスは、図Ⅲ.2.5.6-90 に示すプロファイルを使用した。

作製したサンプルを加工し、Au-Ge-Ag 接合層の断面試料を作製した。断面内の空隙の有無について SEM (走査型電子顕微鏡) で確認を行った。また断面組織の成分比率について EDX (エネルギー分散型蛍光 X 線分析装置) で確認を行った。



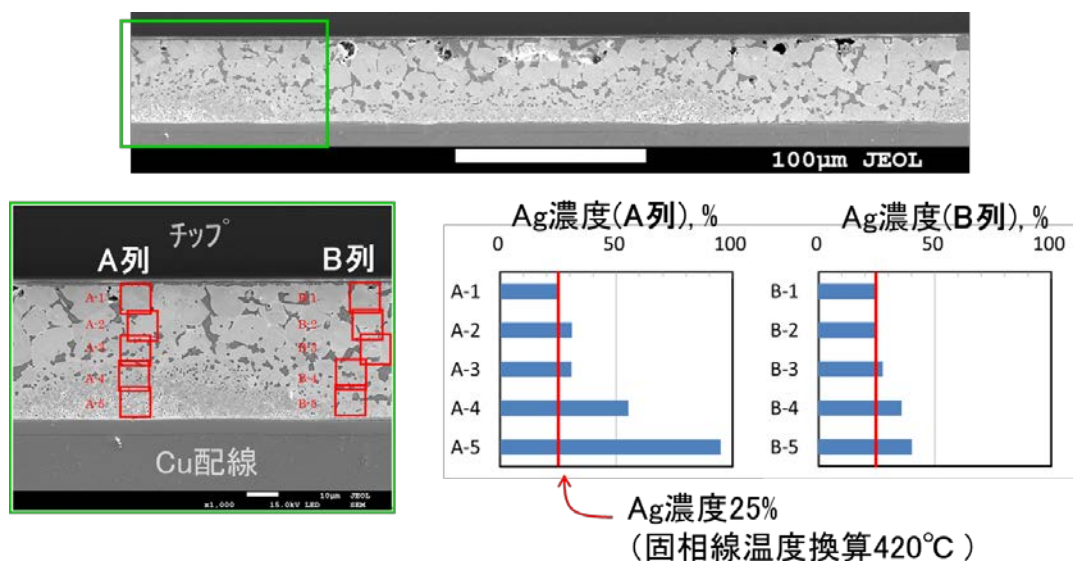
図Ⅲ.2.5.6-90 nano-Ag の多孔質 Ag 層の焼結プロファイル

作製したサンプルを対象に、Au-Ge-Ag 接合の 25°C~400°Cにおけるシエア強度を、万能型ボンドテスタ シリーズ 4000 (ダイジ・ジャパン株式会社) を用いて確認を行った。

また、作製したサンプルを対象に、冷熱試験装置 TSE-11-AS (エスペック株式会社) を用いて、-40°C~250°Cの冷熱サイクルを 30 分/cyc で、1000cyc まで行いシエア強度の測定と断面観察を行った。

図Ⅲ.2.5.6-91 の上部に、nano-Ag を適用した AuGeAg 接合の断面 SEM 像を示すが、図Ⅲ.2.5.6-87 (a)で見られた空隙が殆ど消失し、接合層として良好な接合形態となったことを確認出来た。

更に、同断面図の緑色で囲った領域の、赤く囲った縦一列の A 列、B 列について、EDX による成分分析を行った。その Ag 濃度分布を、同図右側に示す。その結果、チップ裏面近傍の Ag 濃度をみると、25%弱であることを確認した。その Ag 濃度は、固相線温度換算で 420°C以下であり、リフロー温度で固化しないレベルに抑えられたものと考えられる。

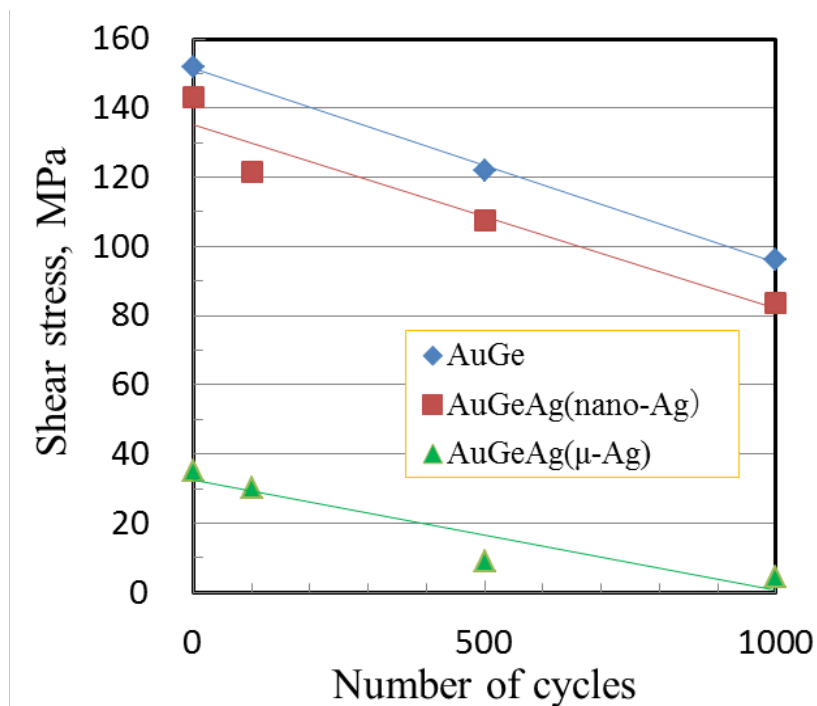


図Ⅲ.2.5.6-91 nano-Ag を適用した Au-Ge-Ag 接合層の断面分析結果

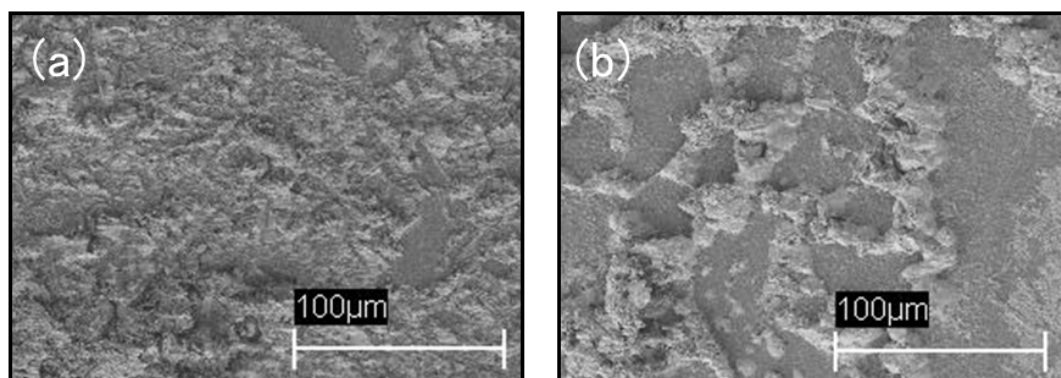
図Ⅲ.2.5.6-92 に、接合強度の温度依存性を調べた結果を示す。横軸がテスト温度、縦軸がシエア強度を示す。nano-Ag を適用した今回のサンプル (同図赤印) は、AuGe (同図青印) と比較すると、室温~250°Cでは同等の高い強度を示し、更に 350°Cでは AuGe が強度 0 になる一方で、10MPa の強度を保持していた。

また、micro-Ag を適用したサンプル (同図緑印) と比較すると、強度が大幅

に向上したことも確認出来た。図Ⅲ.2.5.6-93 に示す室温破壊の破面状態を比較すると、平滑面が大幅に減っていることも確認出来た。



図Ⅲ.2.5.6-92 Au-Ge-Ag 接合強度とシエアテスト温度との相関



図Ⅲ.2.5.6-93 Au-Ge-Ag 接合のシエアテスト後の破面 (テスト温度：室温)
(a)nano-Ag 適用、(b)micro-Ag 適用

接合強度の冷熱サイクル依存性を調べた結果を図Ⅲ.2.5.6-94 に示す。横軸は冷熱サイクル数、縦軸はシヤ強度である。Au-Geの結果は参考文献²⁾を参照したものであるが、nano-Agを適用したAu-Ge-Ag接合は、それと同等の高い水準にあることが確認出来た。micro-Agを適用したものと比較すると、大幅に向上していることも確認出来た。

図Ⅲ.2.5.6-95 (a) に示すのは、1000cyc 後の AuGeAg 接合層において最も損傷が激しい箇所の断面 SEM 像であるが、nano-Ag を適用したものは接合層の全体で破壊する傾向があった。一方、同図 (b) に示すのは micro-Ag を適用した Au-Ge-Ag 接合の 1000cyc 後の断面 SEM 像であり、チップ裏面近傍の空隙に沿って亀裂が進展する傾向があることを確認した。

接合層のチップ裏面近傍の Ag 濃度は 25% (固相線温度換算：420°C) となっていたことから、接合プロセスの最終工程である 450°C 高温保持中に AuGeAg が固化しなくなったと考えられる。

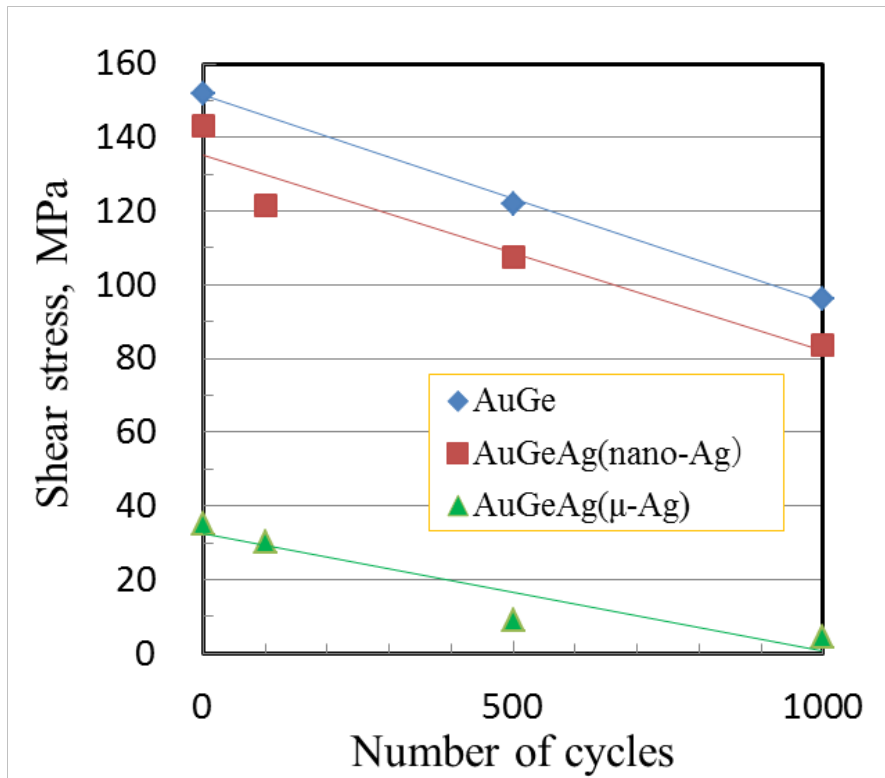
また、チップ裏面近傍の空隙が見られなくなったことから、450°C 高温保持中に Ag が濃化した領域で固相成長し、チップ裏面まで固体で接続されといった状況 (図Ⅲ.2.5.6-87(b)) は発生しなくなったと考えられる。

さらに、冷熱サイクル起因の亀裂進展が、接合層全体で発生していたことから、強度上のボトルネックが解消したと考えられる。

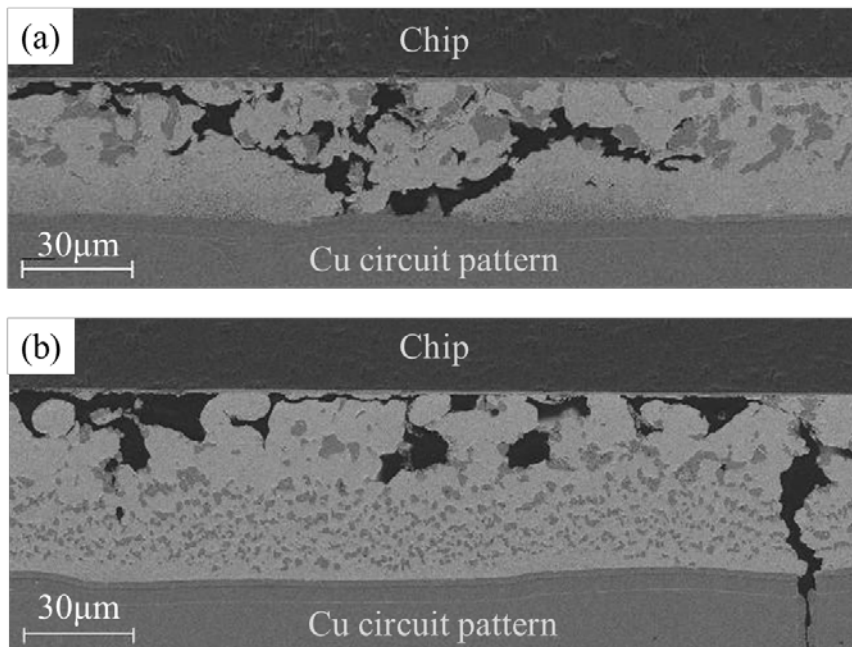
ところで、①において micro-Ag を採用していた経緯は、熔融した Au-Ge はんだを Ag の多孔質体全体に浸透させやすくし、Au-Ge-Ag 合金化の反応を促進する狙いがあった。確かに保持温度 450°C で反応させると、Au-Ge-Ag 接合層の固相線温度を 450°C にまで上昇させることが出来た。

しかし、接合の高強度化、長期信頼性確保の観点からは、固相線温度が 420°C 程度に抑制されるものの、室温～250°C での使用温度領域における接合強度を確保した今回の方法がより適していると考えている。

以上に説明した通り、半導体チップの最大動作温度が 250°C に達するパワーモジュールの組立に対応可能な、固相線温度を制御出来る金系はんだについて、接合に使用する焼結用 Ag 粒子として nano-Ag を適用した結果、空隙の発生を解消し、高強度化および高信頼化に成功した。本接合技術により、半導体チップの $T_j=250^\circ\text{C}$ を定格温度とする高耐熱パワー半導体モジュールの実現が可能となる。



図Ⅲ.2.5.6-94 Au-Ge-Ag 接合強度と冷熱サイクル数との関係



図Ⅲ.2.5.6-95 $-40^{\circ}\text{C}\sim 250^{\circ}\text{C}$ の冷熱サイクル1000cyc後のAu-Ge-Ag接合断面SEM像 : (a)nano-Agを適用、(b)micro-Agを適用

iii) モジュールへの適用

金属ブロックと配線基板との接合に AuGeAg 接合を適用し、残る部品には AuGe 接合を適用する、2 回のはんだ接合工程によりモジュールの組立を行い、その組立成立性を確認する。

サンプルの構成部材は表Ⅲ.2.5.6-15 に示す通りである。まず組立プロセスを以下 (1) ~ (5) にて説明する。

プロセス (1) 配線基板のフリップチップ接合面の鏡面出し

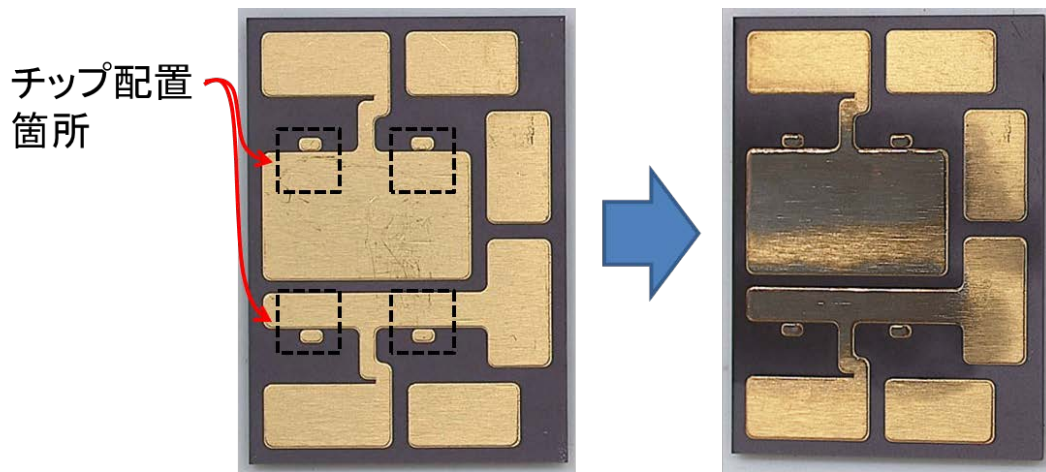
図Ⅲ.2.5.6-96 に示すように、配線基板（裏面）の、チップを Al バンプフリップチップ接合する箇所に対し、バフ研磨により鏡面出しをする。この時、Au めっきは剥がれても構わないが、下地の 5 μm 厚みの Ni めっきは完全に剥がれてはならない。Ni が完全に剥がれると Cu が露出し、Al バンプの接合性が悪化するためである。なお研磨に使用したツールはミニルーター（PROXXON 株式会社/MM100）、純毛バフ（同社/No.28800）およびワックス研磨剤（同社/No.28292）である。研磨の後はアセトンおよび IPA で超音波洗浄を行う。

プロセス (2) Ag ペースト塗布、焼結

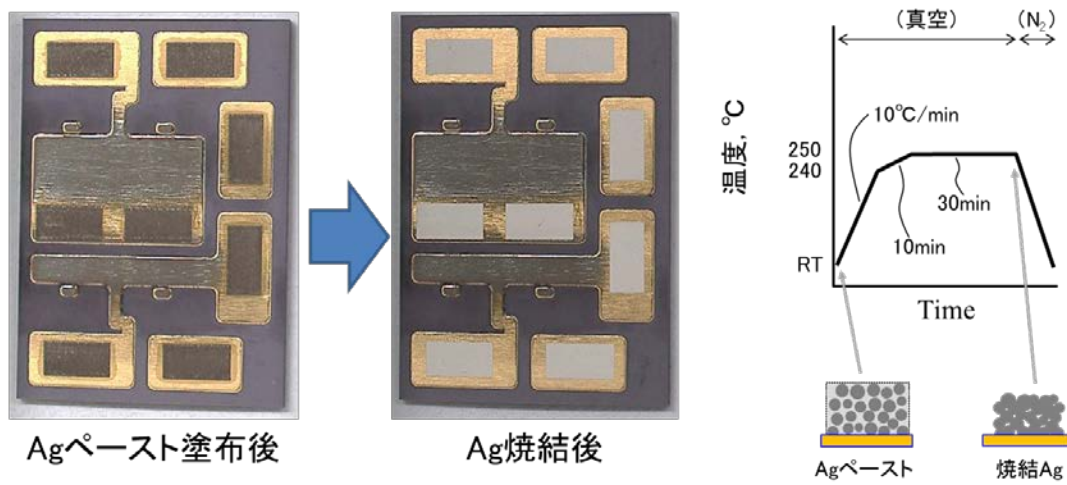
図Ⅲ.2.5.6-97 に示すように、配線基板（裏面）の、金属ブロックを AuGeAg 接合する箇所に対し、Ag ペーストを塗布する。まずスクリーンマスクを用いて 22 μm 厚みの印刷を行う（同図左）。次に、真空リフロー炉内で同図右に示す条件により、Ag の焼結を行う。焼結後のサンプルは同図中央に示すようになり、厚みは平均約 20 μm になる。

表Ⅲ.2.5.6-15 サンプルの構成材料

配線基板	日本特殊陶業/3 次試作品
放熱基板	DENKA/表裏ミラーパターン/Cu 厚 150 μm
チップ(MOSFET)	CREE/CPMF-1200-S080B
ベースプレート	アライドマテリアル/SUS410
金属ブロック	アライドマテリアル/Cu-W
端子	アスク/C1100 (Ni/Au めっき)
はんだ	住友金属鉱山/Au-12wt%Ge プリフォーム
Ag ペースト	応用ナノ粒子研究所/ANP-1
バンプ	Al (G 電極 1 個、S 電極 10 個)



図Ⅲ.2.5.6-96 配線基板のフリップチップ面の鏡面出し



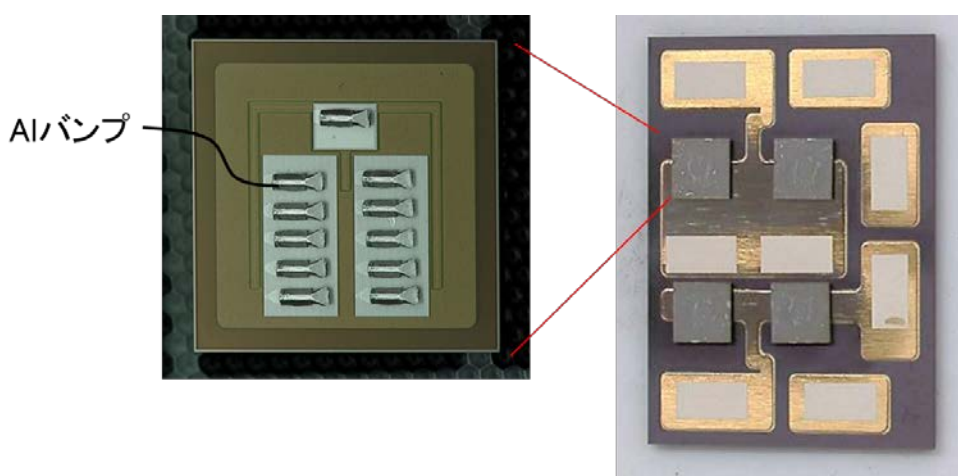
図Ⅲ.2.5.6-97 Agペースト塗布、焼結

プロセス (3) チップのフリップチップ接合

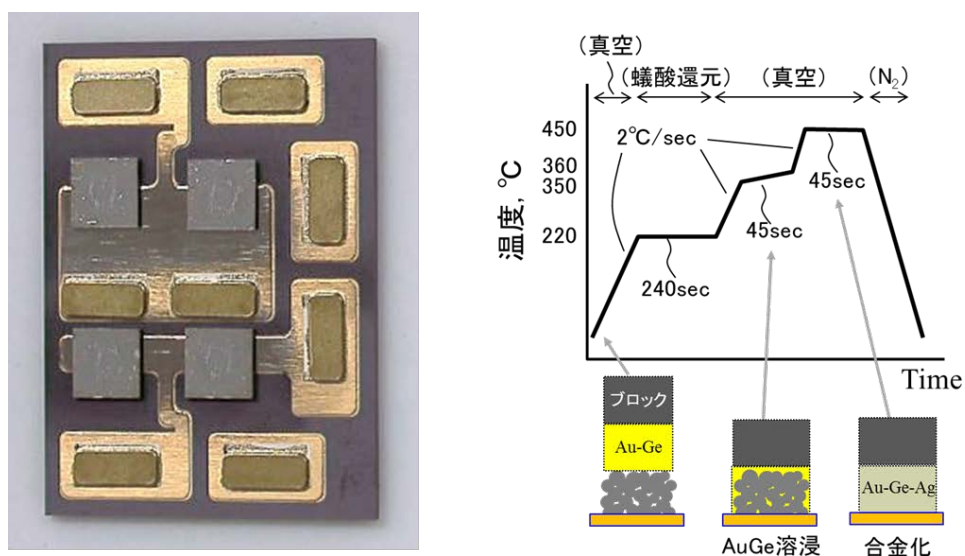
図Ⅲ.2.5.6-98 左に示すように、チップのゲート電極・ソース電極に Al バンプを付与する。Al バンプはワイヤボンダ（オーソダイン/360C/127156-8）により付与している。その後、フリップチップボンダ（アスリート FA 株式会社 /CB-1800）により、Al バンプ付きチップを (1) で鏡面出した配線基板に接合する。

プロセス (4) 金属ブロックの AuGeAg 接合

図Ⅲ.2.5.6-99 左に示すように、金属ブロックを AuGeAg 接合する。Ag 焼結層の上に、AuGe はんだと金属ブロックを重ね、真空リフロー炉内で同図右に示す条件により接合を行う。



図Ⅲ.2.5.6-98 チップのフリップチップ接合

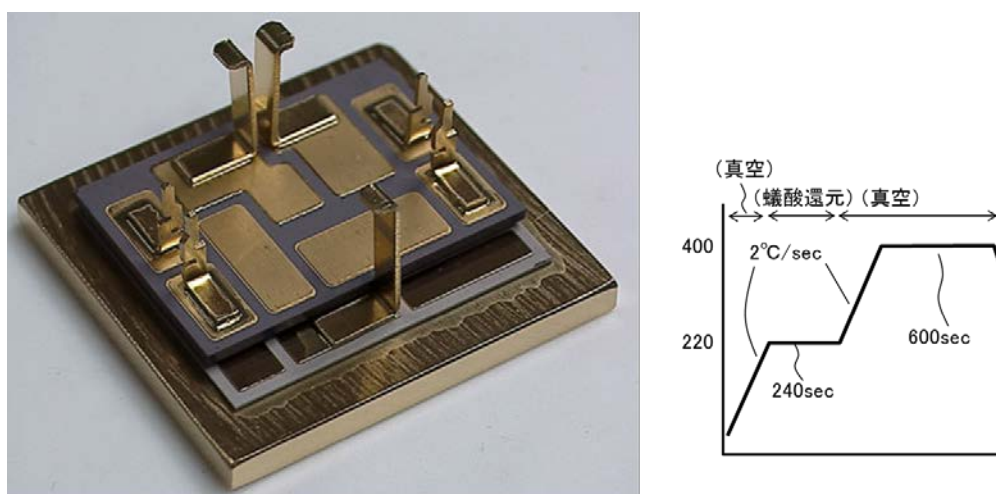


図Ⅲ.2.5.6-99 金属ブロックの AuGeAg 接合

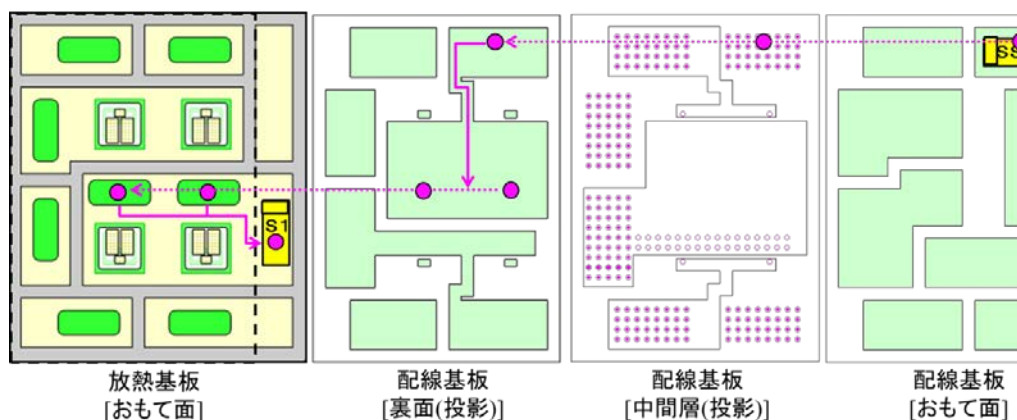
プロセス (5) 放熱基板、ベースプレート、端子の AuGe 接合

図Ⅲ.2.5.6-100 に示すように、放熱基板、ベースプレート、端子を、同図右に示す条件で AuGe はんだ接合を行う。

次に、上記組立プロセスを経たサンプル 3 つを対象に、AuGeAg 接合を経由する電流経路の通電を確認するため、金属ブロックを経由する上アーム S1-SS1 間配線の電気抵抗値を測定する。測定する電流経路の概略図を図Ⅲ.2.5.6-101 に示す。



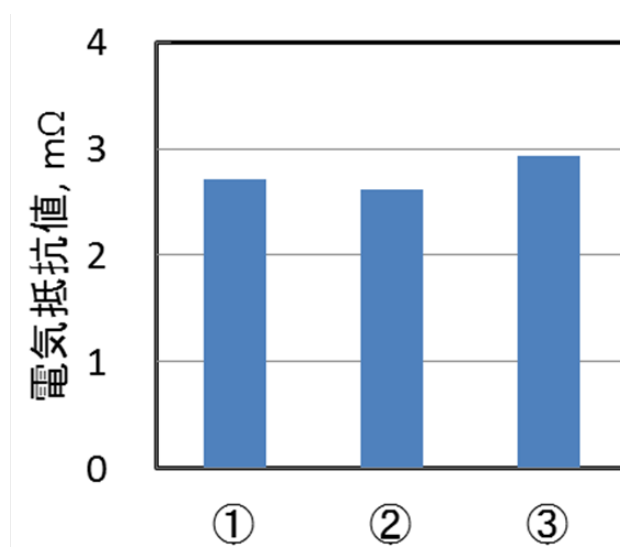
図Ⅲ.2.5.6-100 放熱基板、ベースプレート、端子の AuGe 接合



図Ⅲ.2.5.6-101 上アーム S1-SS1 間配線抵抗測定の電流経路 (矢印)

3つのサンプルを①～③と呼称し、それぞれの電気抵抗値を測定した結果を図Ⅲ.2.5.6-102に示す。n=3で $2.8\text{m}\Omega \pm 6\%$ であり、絶縁なく通電が確認出来た。この数値は本モジュールに適用したオン抵抗 $80\text{m}\Omega$ のチップに対し5%未満の値であり、損失のウェイトとしても小さい。

AuGeAg接合およびAuGeによる2回のはんだ接合工程によりモジュールを組立て、n=3全てで通電を確認した。以上により、 $T_j=250^\circ\text{C}$ に対応可能なモジュールを実現可能となった。



図Ⅲ.2.5.6-102 金属ブロック経由の電気抵抗値測定

b) CuSn 粒子による TLPS 接合法

電力変換器は、小型化・高効率化を目指しており、これに沿ってこの目的のため SiC など低損失な次世代パワー半導体素子の開発、適用モジュールへの応用などが進んでいる。しかし、小型で高効率な電力変換器の開発のためには、半導体素子は高温動作が避けられない。そのため、これら次世代パワー半導体自体はその高温に耐えられるものの素子のみでなく、周辺部材の高耐熱化や、それらを使った実装技術の構築が急務である。ところで、現在想定されている SiC 等次世代半導体素子を用いたモジュールの組立では、一般的に、2 回以上の接合プロセスが必要となる。詳しくは、セラミック基板にチップ接合し、次に、ワイヤでチップの表面電極と配線電極と接続する。その後、セラミック基板をベース金属板に接合する。2 回目の接合時に 1 回目の接合が溶けて部品の位置がずれることは許されない。そのため、1 回目の接合材料の融点は、2 回目の接合材の融点より高くなければならない。しかし、素子の動作温度約 250°C を想定すると、使用できる接合材料の種類は少なく、2 段階の組み合わせとなると大変厳しい。

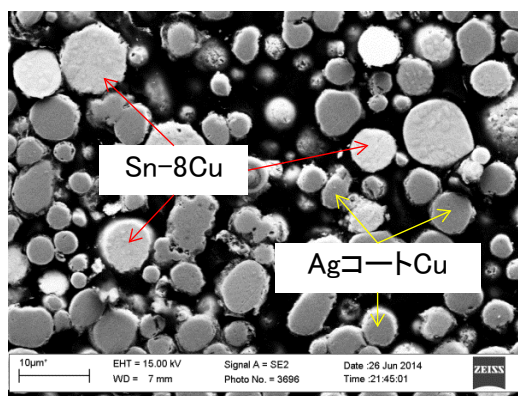
遷移的液相焼結法(TLPS)は低いプロセス温度で、接合が一度形成されると、より高温においても接合が保持され、同じ接合材料で逐次接合ができるため、200°C 以上の高温で動作する SiC パワーモジュールの組み立てが期待される¹⁰⁾。そこで、Cu-Sn 系合金接合に着目した。Cu/Sn による TLPS 法は、まず Sn の融点(232°C)以上で熔融状態の Sn が固体 Cu と反応して Cu₆Sn₅ (融点 415°C)ができ、更に高温保持すると、Cu₆Sn₅ と Cu が拡散反応して Cu₃Sn になる。Cu₃Sn 相 (融点: 約 700°C) は Cu₆Sn₅ や、従来の Pb 基-、金基-高温はんだより、融点、強度、熱伝導率、コストでも優れた特徴を有し、SiC 素子の次世代接合材料として期待されている²⁻⁵⁾。本研究では、パワーモジュールの組立に実用できる技術として、Cu/Sn ペーストによる Cu₃Sn 接合を目的して、研究を進めた。本研究では、まず、Cu/Sn ペーストから Cu₃Sn 相を形成できる原理実証を行ってその生成条件を明らかにし、その後、Cu/Sn ペーストによる実際の接合プロセスに適用して Cu₃Sn 接合を検討する。最後に、SiC 素子の表面 Al 電極への接合材としての活用可能性について検討した。この三つの内容を次のようにそれぞれ報告する。

i) Cu_3Sn の遷移的液相焼結(TLPS)の原理

合金微粉末(AgコートCu/(Sn+Cu)合金)ペーストを 250°C 以上で動作するSiCパワー素子の接合材として使用するTLPSの適用条件を明らかにするため、ペースト材料の化学反応プロセス温度依存性を調べた。ペーストの示差熱走査熱量測定(DSC)結果から、 280°C 、20分でTLPS反応が完了することが示唆された。この結果に基づき、SEM/EDX、XRD分析を行った結果、上記のプロセス後、 Cu_6Sn_5 が検出されず、 Cu_3Sn 相になる接合形成の可能性を示した。

本研究では、ナプラ開発のナノコンポジット構造合金微粉末(AgコートCu/(Sn+Cu)合金)ペーストによる Cu_3Sn 相接合の可能性について検討した。

ペーストの金属材料はAgコートCu:Sn-8wt.%Cu=70:30の重量比の金属粒子を用いた。高融点金属であるCu粒子($2\sim 13\mu\text{m}$)はその表面に酸化防止のための約 $0.1\mu\text{m}$ 厚みのAgがコートされている。低融点の金属粒子としてはSn-8wt.%Cuの組成を持つナノコンポジット構造合金粒子($5\sim 13\mu\text{m}$)を用いた。これらの粒子は混合重量比70:30で、有機溶剤中に混合され、ペースト状で提供されている。図III.2.5.6-103は、Cu-Snペーストを乾燥させ、SEMで観察したものである。



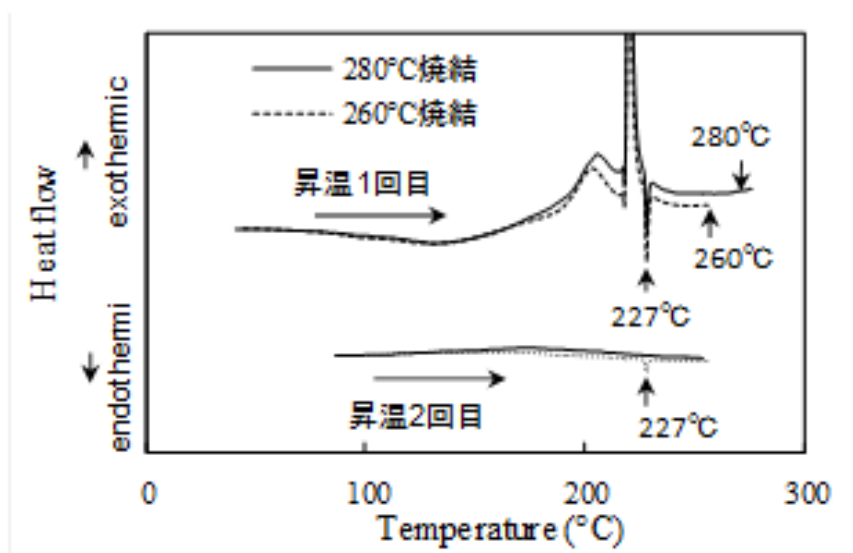
図III.2.5.6-103 Cu/Sn ペーストの断面組織

ペースト材料の化学反応プロセス温度依存性を調べた。ペーストの示差熱走査熱量測定(DSC)測定を行った。保持温度はそれぞれ 260°C 、 280°C で、保持時間は20minであった。昇温と降温速度は $10^\circ\text{C}/\text{min}$ であった。高温保持後、低融点のSn合金が残っているかどうかを検討するために、1回目冷却した後、再び、2回目のDSC測定を行った。吸熱ピークの有無に基づき、低融点のSn合金を判断するDSC測定のリファレンスセルと試料容器はアルミナ(Al_2O_3)であった。ペースト量は $10\pm 1\text{mg}$ であった。

TLPS反応した後、 Cu_6Sn_5 相の残留を確認するために、XRD分析を行った。真空リフロー炉でTLPS反応を実施した。TLPS反応は窒素中、反応温度 260°C

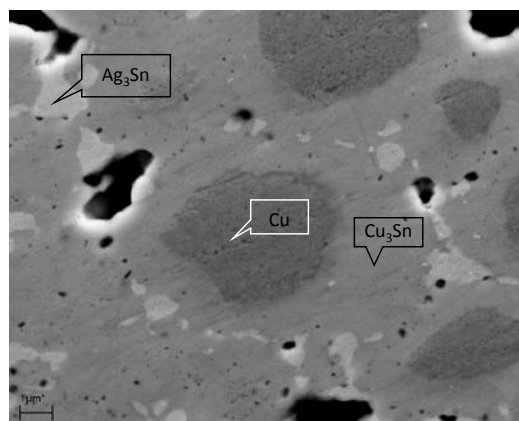
と 280°C、保持時間 20min であった。試料をアルミナ(Al_2O_3)で焼結した。ペースト量は約 1000mg であった。焼結後の試料の寸法は 20mm×20mm、厚さは約 0.5mm であった。

図Ⅲ.2.5.6-104 は最高到達温度 260°C と 280°C で昇降温の繰り返し測定したペーストの DSC 結果を示す。測定は N_2 中、昇温後、到達温度の 260°C と 280°C ではそれぞれ 20 分間高温保持した。どちらの温度も、昇温 1 回目では、227°C で Sn-8wt.%Cu 粒子が溶けて吸熱ピークが検出された。冷却後の 2 回目の昇温では、260°C では 1 回目と同様に 227°C の吸熱ピークが検出されたが、280°C では検出されなかった。これは、280°C、20 分間の低温・短時間で Sn-8wt.%Cu が高融点の化合物に変化し、TLPS 反応が完了したと考えられる。



図Ⅲ.2.5.6-104 DSC 測定結果

点線は最高到達温度 260°C、実線は同 280°C の結果

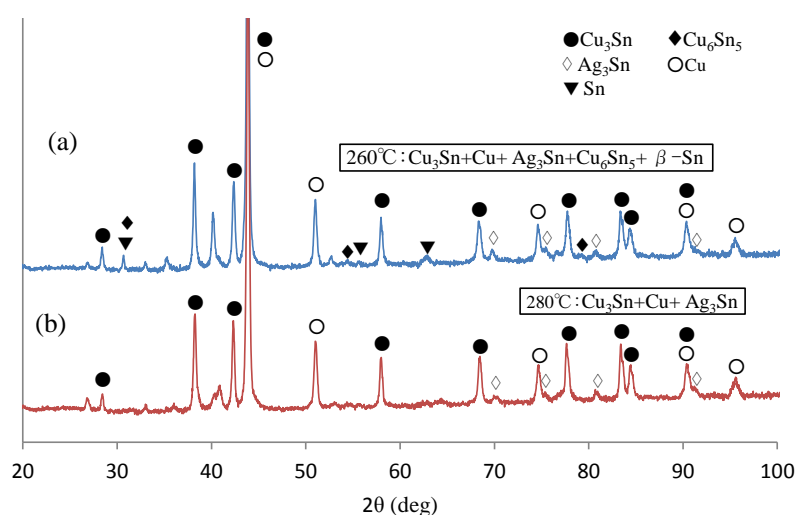


図Ⅲ.2.5.6-105 280°C、20 分 TLPS 後、試料の研磨面の SEM 写真

図Ⅲ.2.5.6-105は280℃、20分の条件でTLPS後、試料研磨後のSEM写真を示す。SEM像では、3つのコントラスト部分が観察された。各部分をEDXで分析したところ、Cu、Cu₃Sn及びAg₃Sn相を確認できた。高温動作SiCパワー素子の実装に向けたナノコンポジット構造合金微粉末(AgコートCu+Sn-Cu合金)ペースト酸化防止のためAgコートしたCu粒子、融点低下のためSn-8wt%Cu粒子からなるペーストを用いた。227℃を超えると、Sn合金粒子が溶けてCu粒子を覆う。即ちTLPSと呼ばれる反応が起きる。まず、溶融SnがAgコートと反応して、Ag₃Snの固体微粒子になる。そこに、溶融SnがCuと反応してCu₆Sn₅になる。さらに、280℃でCuが固相拡散し強固・高融点で安定なCu₃Snになる。すなわち、280℃という低温プロセスで700℃の融点を有するCu₃Snが形成できる。そのため、同じ材料と接合プロセスで複数回の接合が可能となる。

図Ⅲ.2.5.6-106は (a)260℃と(b)280℃それぞれ20分間TLPS後のXRD解析結果を示す。260℃では、Cu₃Sn、CuとAg₃Sn相以外、β-SnとCu₆Sn₅も検出されたが、280℃では、β-SnとCu₆Sn₅が検出されず、Cu₃Sn、CuとAg₃Sn相しか検出されなかった。主要な反応相はCu₃Sn相であることが分かった。

ナノコンポジット構造合金微粉末(AgコートCu + (Sn+Cu)合金)ペーストでは、TLPS反応が280℃、20minの低温、且つ、短時間で完了し、高い融点(約700℃)を持つCu₃Sn相の接合形成の可能性を示した。これにより、この接合方法は高温で動作するSiCパワー素子を用いたパワーモジュールの実現に有望であると考えている。今後、接合プロセスの最適化を行い、Cu₃Sn接合を狙う。

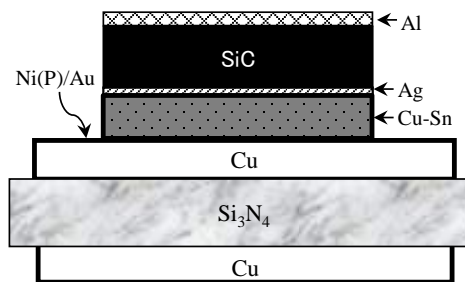


図Ⅲ.2.5.6-106 Ag コート Cu+Sn-Cu 合金ペーストを 280℃、20min 焼結後の XRD 解析結果

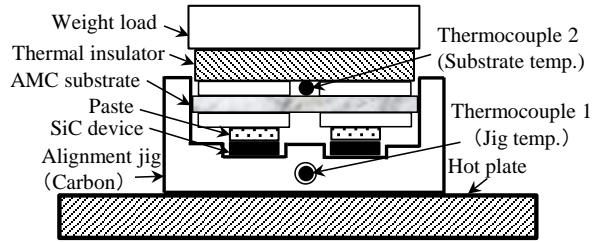
ii) Cu₃Sn接合プロセス

上記のように 280°C、20 分の低温・短時間の加熱することによりCu₆Sn₅を含まないCu₃Snのみの相を形成できことを明らかにしました。Cu-SnペーストからCu₃Sn相を形成できることを示す原理を実証したが、本研究では、Cu-Snペーストを実際の接合プロセスに適用、すなわち、SiC素子を基板に接合して、評価を行いましたので報告する。上記のように、遷移的な液相状態におけるSnとCuの焼結反応は温度に強く依存するため、接合プロセスでは、接合材の温度制御が重要である。このため、温度を精密且つ均一に制御でき、加圧可能なプロセスを検討した。更に、ペースト印刷技術とチップ位置合わせを組み合わせることにより、チップ背面の高さが揃い、ボイドと剥離面の状態にばらつきのない接合プロセスをできた。以上より、再現性の良い接合プロセスを構築することができた。

SiCパワー素子の高温動作接合にこのCu-Snペーストを適用する接合構造を図III.2.5.6-107に示す。SiCパワー素子のAg電極をCu-Snペーストにより、Si₃N₄/Cu/Ni(P)/Auの構造を持つ銅貼りセラミック基板に接合した。セラミック基板のCu配線とSi₃N₄の熱膨張係数(CTE)はそれぞれ約16ppmと約3ppmであるため、接合プロセスの温度から室温に冷却時など、片面にのみCu電極板がある場合は、熱応力による銅貼りセラミック基板の反りが生じる。これを防ぐため、セラミック基板の両面にセラミック基板の両面に対称なCu電極板構造とした。またCu電極板は高温で酸化しやすいので、その表面には耐酸化性を有するNi(P)/Auめっきがなされている。



図III.2.5.6-107 接合の概念図

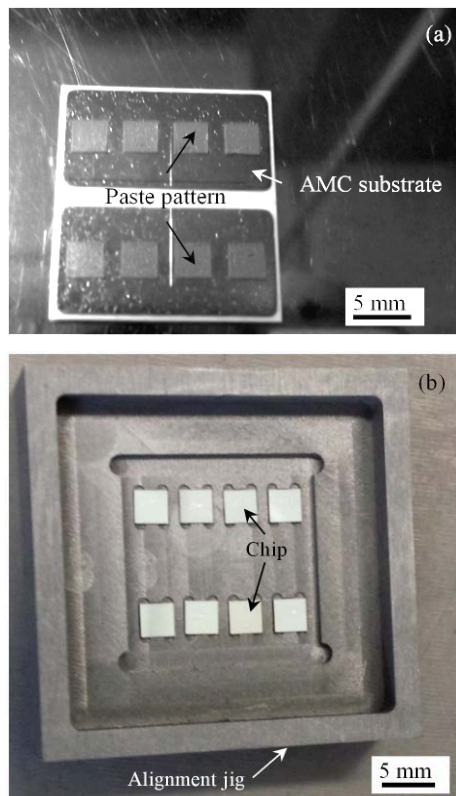


図Ⅲ.2.5.6-108 SiC 素子の Cu/Sn ペーストによる TLPS 接合
プロセス概念図

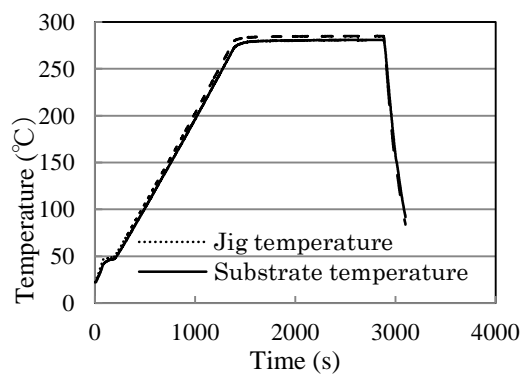
図Ⅲ.2.5.6-108 は接合形成のセットアップを示す。このセットアップは真空引き可能な真空チャンバー内に設置されたホットプレート (Hot plate) 上に位置合わせ治具 (Alignment jig)、断熱材 (Thermal insulator) 及び荷重 (Weight load) から構成される。ホットプレートはその下の加熱ヒーターにより加熱される。加熱プロファイルは昇温、定温、窒素フロー冷却の設定ができる。位置合わせ治具 (材質：カーボン；製法：切削加工) には、SiC素子 (3.08 mm×3.08 mm×0.37 mm) が治具底面の凹部に素子表面を下にして挿入する。これにより素子接合面はAg電極 (Ni/Ag約 1.1 μm厚) になる。AMC基板には素子に対応する位置に Cu-Snペーストパターンを形成し、位置合わせ治具内に装着することで±100 μm 以内の位置合わせができる。セラミック基板は両面メタライズセラミック Si₃N₄ (0.32mm) /Cu (0.3mm) /Ni (P) (5 μm) /Au (0.05 μm) の構造 (括弧内の数値は厚み) を有し、外寸 20 mm×18 mmで、二つのCu電極板 (17 mm×8.5 mm) が基板両面に対称構造とした。このセットアップでは、加熱が位置合わせ治具の底面からのみ行われるので、接合の温度は熱容量の大きな荷重の影響を受ける可能性がある。そのため、熱伝導率の小さなテフロン板 (約 0.25 W/mK) を荷重と位置合わせ治具の間に挿入した。接合部の温度は直接に測定することが困難であるため、このセットアップでは、位置合わせ治具部の温度とAMC基板の裏面の温度をそれぞれ熱電対で測定して推定した。接合プロセスは酸素の影響を防ぐため、窒素雰囲気中で実行し、窒素ガス置換は2回の真空引き工程で行った。

このセットアップでは、8個のSiC素子を銅貼りセラミック基板上のCu電極上に4×2列に同時に接合する。この基板には、SiC素子の接合部に対応する位置にCu-Snペーストパターンをスクリーン印刷機で形成した (図Ⅲ.2.5.6-109 (a))。形成したCu-Snペーストパターンの厚みの測定値は55±5 μmである。位置合わせ治具の底面にセットしたSiC素子の写真を図Ⅲ.2.5.6-109 (b)に示す。接合荷重は0.1MPaに設定し、766gのステンレス製荷重をテフロン板の上に搭載した。チャンバー内の雰囲気を窒素置換した後、大気圧窒素中で加熱を行う。

加熱プロファイルは昇温速度 13°C/min、定温 280°C、20 分、その後、窒素フロー冷却を行う。



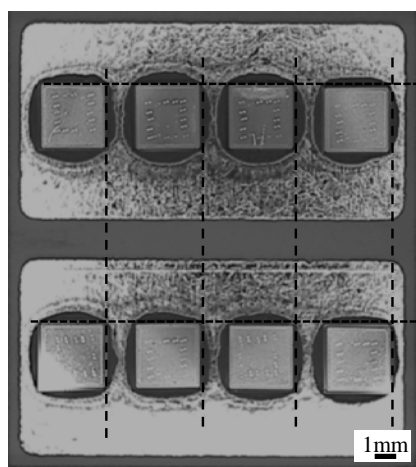
図Ⅲ.2.5.6-109 (a)スクリーン印刷後の Cu/Sn ペースト;
(b)カーボン治具に SiC チップ



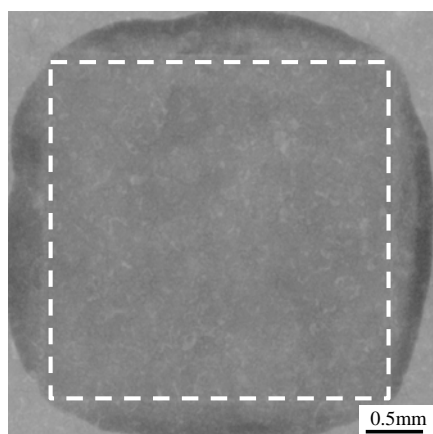
図Ⅲ.2.5.6-110 実測した接合部上下の温度プロファイル

図Ⅲ.2.5.6-110はこのセットアップを用いて8個のSiC素子を接合した時の温度プロファイルを示す。AMC基板（実線）と位置合わせ治具（点線）における測定温度は昇温中では良く一致している。また、20分間の一定温度制御中は、AMC基板の温度変化：280℃→282℃、位置合わせ治具の温度変化：284℃→287℃であった。この結果から、接合部の温度は13℃/minの昇温速度で、且つ、定温中は280℃～287℃の範囲で制御されている。接合部分の温度の制御では、SiC素子部分での熱伝導による熱移動量は断熱材による熱移動量は遙かに大きいため、接合部の温度制御性と安定性を確保できると考えられる。

図Ⅲ.2.5.6-111に、SiC素子を接合した試料の写真を示す。8個のSiC素子はペースト印刷位置に対して±100μm以内で接合されている。SiC素子の接合高さは両面接合構造に適用する場合、揃っていることが重要であるため、レーザ変位計で、その高さ方向のプロファイルを測定した。SiC素子の高さ方向のばらつきは約5μmであり、Cu-Sn接合材の厚さのばらつきも同等であると推定される。これは各SiC素子に分圧された0.1MPaの荷重が均等であったことを示している。



図Ⅲ.2.5.6-111 Cu/Sn ペーストで接合した試料の外観



図Ⅲ.2.5.6-112 X線透過写真

銅貼りセラミック基板上と SiC 素子間の TLPS 接合部の状態を観察するため、素子部分を X 線透過法で観察した。図Ⅲ.2.5.6-112 に観察した写真の一例を示す。同図では、窒素雰囲気中で接合を行ったが、通常はんだ接合で観察されるボイドは観察されなかった。他の素子部分についても同様に観察を行い、定性的に差がないことを確認した。

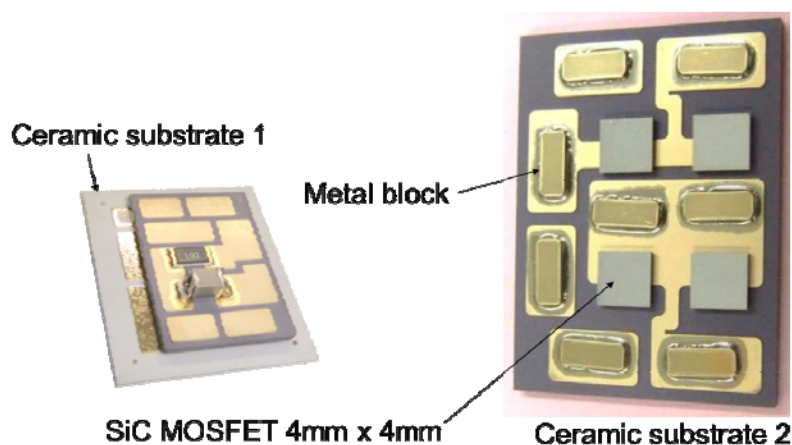
以上で説明した通り、遷移的な液相状態における Cu と Sn の焼結反応は温度に強く依存するため、接合プロセスでは、接合材の温度制御が重要である。このため、温度を精密且つ均一に制御でき、加圧可能なプロセスを開発した。更に、ペースト印刷技術とチップ位置合わせを組み合わせることにより、チップ背面の高さが揃い、ボイドと剥離面の状態にばらつきのない接合プロセスを構築できた。以上より、再現性の良い接合プロセスを構築することができたので、今後、接合条件の最適化を行う。

(d) 二基板間の組立法

a) 金属ブロック

本モジュール構造において、放熱基板と配線基板間の電氣的導通を確保すること及び、構造体として配線基板を保持する目的として金属ブロックを用いた。図Ⅲ.2.5.6-113 のモジュール内部構造に示すように金属ブロックは配置される。また、図Ⅲ.2.5.6-114 のモジュール断面図に示すように金属ブロックが実装される放熱基板と配線基板のギャップには半導体チップも実装されるため、半導体チップと厚さを合わせる必要がある。しかし、構成部品の寸法ばらつきが存在するため、高さ合わせ工程を実施することとした。高さ合わせは配線基板にチップ及び金属ブロックを実装する際、図Ⅲ.2.5.6-115 に示すように必ず半導体チップが高くなるように設計し、チップを加圧しバンプをつぶすことにより高さをあわせる工程である。高さ合わせ工程でつぶせるバンプの高さは、バンプの元の高さの1/2 までとした。

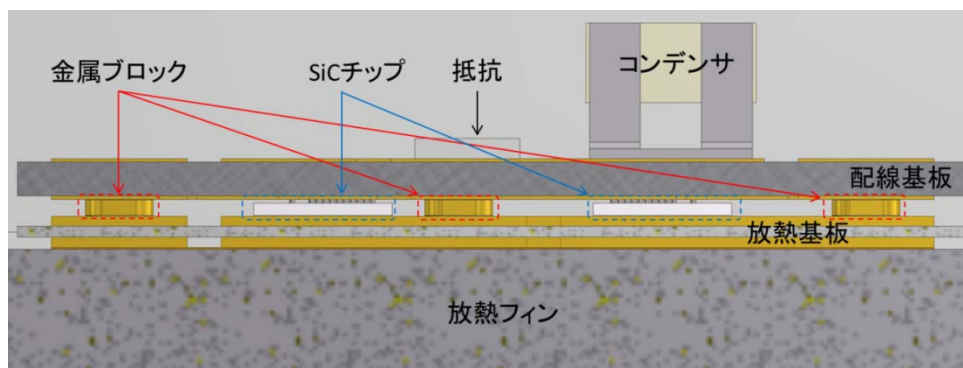
一方、半導体チップも金属ブロック同様、放熱基板と配線基板間に配置されている。よって、半導体チップとバンプの合成線膨張係数と金属ブロックの線膨張係数の差が大きいと、温度変化によってチップへの過度な応力発生やバンプを引きはがす方向に応力が発生し信頼性を低下させる恐れがあるため、金属ブロックの線膨張係数を半導体チップとバンプに合わせる必要がある。今回、我々は金属ブロックに CuW を用いることにより半導体チップとバンプの合成線膨張係数を合わせた。



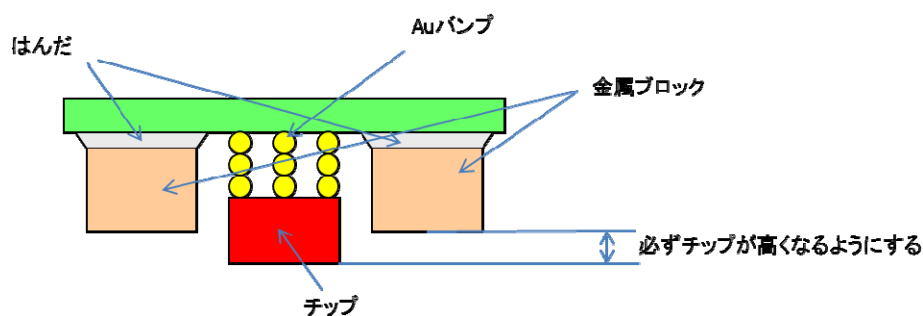
図Ⅲ.2.5.6-113 モジュール内部構造

金属ブロックは電氣的導通以外にも構造体として配線基板を保持する機能も有するため、金属ブロックの配置とバンプにかかる応力についても ANSYS Mechanical によるコンピュータ解析にて検討した。金属ブロックで半導体チッ

プを囲うように配置するバンプにかかる応力を低減できる。金属ブロックは AuGe はんだを用いて各基板へ接合するため、表面は Ni/Au めっきとした。



図Ⅲ.2.5.6-114 モジュール断面図



図Ⅲ.2.5.6-115 金属ブロックとチップの高さ関係

SiC チップは Cree 製 CPMF-1200-S080B (Z-FeTTM Silicon Carbide MOSFET) を用いた。これに対して必ずチップの方が $10\mu\text{m}$ 以上高くなるように金属ブロックの厚さを設定する。Au バンプのつぶし代は最大で元の高さの半分までつぶせると仮定した。半導体チップ厚さはカタログ値で $365\mu\text{m} \pm 40\mu\text{m}$ であるが、ばらつきが大きく設計が困難なため、実際の半導体チップの厚さを測定し、限定することで、Au バンプ高さ、つぶし代、金属ブロック厚さと公差の設計自由度を持たせた。特に但し、実際の製品として設計する場合はカタログ値に対して成立するよう設計が必要である。

半導体チップの厚さばらつきの測定結果を図Ⅲ.2.5.6-116 に示す。今回測定したサンプルは 1 ロット分、合計 49 チップで、厚さの平均値は $375\mu\text{m}$ であった。また正規分布をしめしており、標準偏差が約 $1.7\mu\text{m}$ であることからばらつきを 3σ とすると、今回のロットは $375\mu\text{m} \pm 5\mu\text{m}$ であった。今回の金属ブロック厚さの決定にはこの値を用いた。

上記を考慮して決定した金属ブロック厚さ及びバンプ高さを表Ⅲ.2.5.6-16 に

示す。この時、高さ合わせ工程における Au バンプの押しつぶし量は図 III.2.5.6-117 に示すように $10\mu\text{m}\sim 70\mu\text{m}$ である。

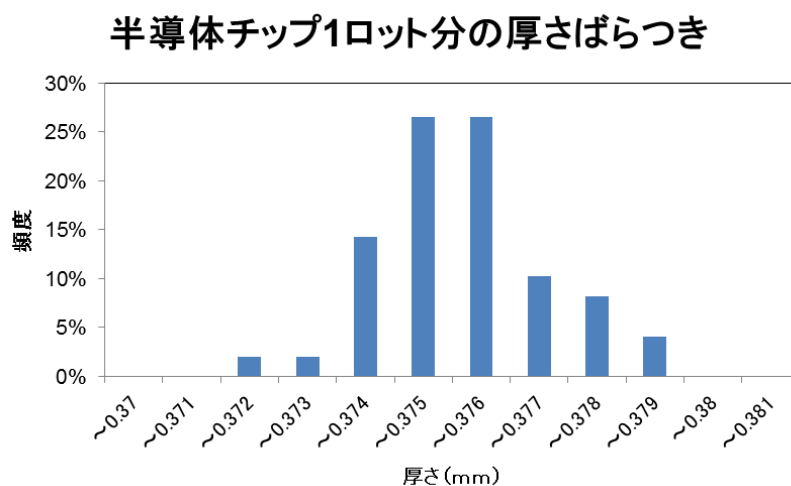


図 III.2.5.6-116 半導体チップ 1 ロット分の厚さばらつき

表 III.2.5.6-16 加圧工程前の厚さ (チップ、金属ブロック、Au バンプ)

	厚さ [μm]
チップ	375 ± 5
金属ブロック	455 ± 25
Auバンプ	140

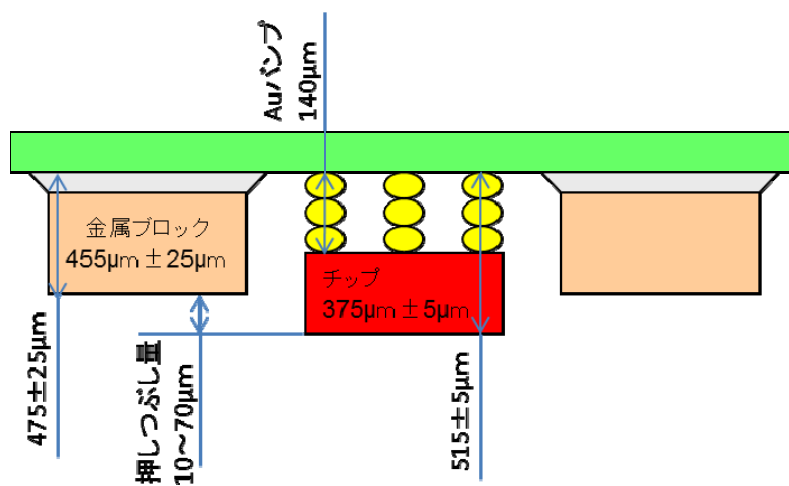


図 III.2.5.6-117 金属ブロックの厚さと押しつぶし量

CTE の計算に際して、金属ブロックは上下の基板を固定する機能を有するため剛体とし、金属ブロック、Au バンプ、SiC チップの厚さ方向の CTE ミスマッチによって歪が発生するのは接合面積比より Au バンプのみと仮定する。

SiC の線膨張係数を $3.7\text{ppm}/^\circ\text{C}$ 、Au バンプを $14.2\text{ppm}/^\circ\text{C}$ 、AuGe はんだを $13\text{ppm}/^\circ\text{C}$ とした場合、AuGe はんだ厚さを $20\mu\text{m}$ 上記で算出した寸法の標準値を用いると合成線膨張係数は $6.2\text{ppm}/^\circ\text{C}$ である。ここで、金属ブロックに Cu (線膨張係数 $17\text{ppm}/^\circ\text{C}$) を用いると金属ブロックと AuGe はんだの合成線膨張係数は $16.7\text{ppm}/^\circ\text{C}$ となる。すると、合成線膨張係数の差によって図 III.2.5.6-118 に示すようにチップおよびバンプに応力が発生する。(a)冷却時は Cu の収縮量が大きいためチップとバンプに圧縮応力が発生し、(b)加熱時は Cu が大きく膨張するため、チップとバンプに引張応力が発生する。計算上、 $-40^\circ\text{C}\leftrightarrow 250^\circ\text{C}$ の冷熱サイクルではバンプに約 1.5% のひずみが発生する。図 III.2.5.6-119 より 1.5% のひずみは塑性域であるため、繰り返しひずみによりバンプにクラックの発生が懸念される。バンプにクラックが発生しないためにはバンプの弾性域でひずみを抑える必要があり、約 0.2% 以下を目標とした。図 III.2.5.6-120 に各合成線膨張係数差と冷熱サイクル時の温度差 $\Delta T=290^\circ\text{C}$ でバンプに発生するひずみの関係を示す。ひずみが 0.2% 以下にするには合成線膨張係数の差を $1.4\text{ppm}/^\circ\text{C}$ 以下にする必要がある。今回我々は線膨張係数 $6.5\text{ppm}/^\circ\text{C}$ の CuW を金属ブロックに用いることにより、合成線膨張係数差を $1.4\text{ppm}/^\circ\text{C}$ 以下にし、ひずみを 0.2% 以下に抑える設計とした。

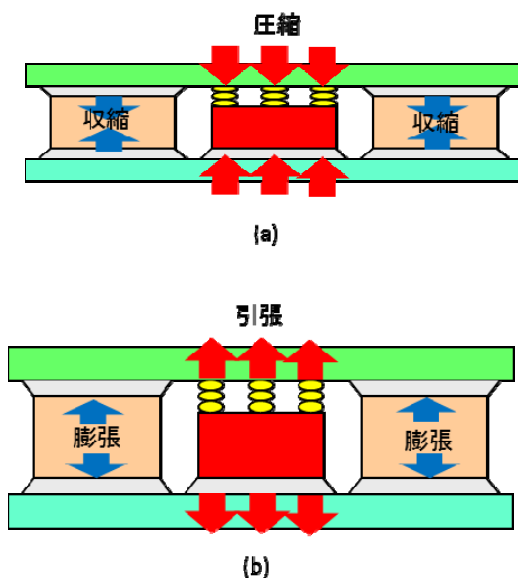


図 III.2.5.6-118 温度変化時にバンプ及びチップに発生する力
(a) 冷却時 (b) 加熱時

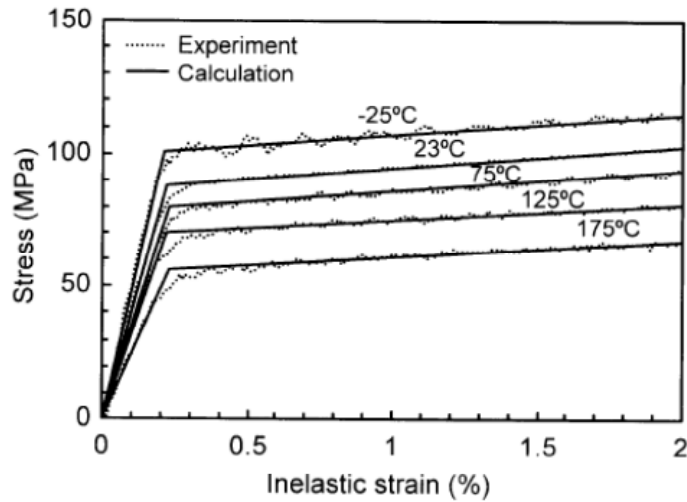
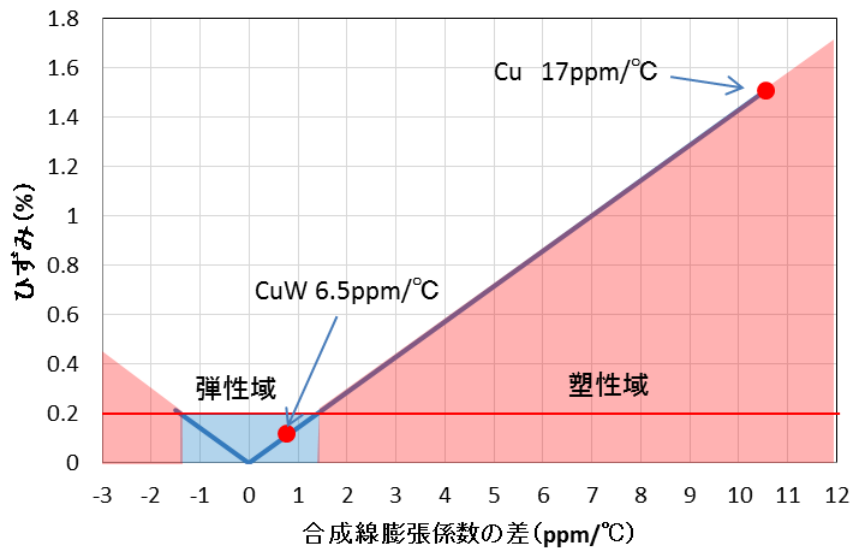


Fig. 19 Relationship between stress and inelastic strain of Au wire at each temperature

図Ⅲ.2.5.6-119 金線の各温度における応力歪み線図

(出展) 谷田一真, 秋山雪治, 山地泰弘, 高橋浩之, 川上崇, 高橋健司, 「20 μm ピッチ微細 Au バンプ接合に関する基礎検討」エレクトロニクス実装学会誌, 10, [7] 546~556, (2007).



図Ⅲ.2.5.6-120 合成線膨張係数差と冷熱サイクル時の温度差 $\Delta T=290^\circ\text{C}$ でバンプに発生するひずみの関係

b) サイクル後の配線金属荒れ

i) 繰り返し冷熱サイクル応力条件下における AMC 基板の Cu 配線の酸化と変形

高温動作 SiC 電力変換器に用いられる銅貼りセラミック(Si_3N_4)基板は、各部品と電気回路のサポートであり、パワーモジュールの信頼性を支配する。SiC 素子、高耐熱受動素子及び冷却器などの各部品は銅貼りセラミック基板の Cu 配線に接合されるので、その Cu 配線の高温における安定性が非常に重要である。銅貼りセラミック基板の高温信頼性について、250°C 高温保持実験と -40~250°C の冷熱サイクルの条件下で検討した。3000 サイクル実験を行った。250°C、3000 時間高温保持実験した後、基板が安定で、Cu 配線の酸化が非常に少なく、Cu 配線はあまり変形しなかった。Au-Ge 共晶はんだで接合した SiC-SBD の接合強度は緩やかに低下した。-40~250°C の冷熱サイクルの条件下で、3000 サイクル後も、Cu 配線の剥離は見つからなかった。しかし、繰り返し応力によって Cu 配線の激しい変形が観察された。 Si_3N_4 基板上に作製した Cu 配線パターンについて、冷熱サイクル試験を行ったところ、配線の激しい変形が観察された。Cu 配線の激しい変形によってその上の Ni(P)酸化防止層にクラックが入り、Cu 配線が激しく酸化された。結果としては Au-Ge 共晶はんだで接合した SiC-SBD の接合強度が顕著に低減した。

H 社製の銅貼りセラミック基板を用いた。銅電極板は AMC (Active Metal Brazed Copper) と呼ばれる技術で Si_3N_4 基板に貼り付けた。この基板の構造は次の通りであり：Au(50nm)/Ni(P)(5 μm)/Cu(300 μm)/ Si_3N_4 (320 μm)/Cu(300 μm)/Ni(P)(5 μm)/Au(50nm)。基板の寸法は 20mm×18mm で、その両面に 2 ランドの Cu 配線 (17mm×8.5mm) が貼り付けられる。

銅貼りセラミック基板の信頼性について、250°C 高温保持実験と -40~250°C の冷熱サイクルの条件下で検討した。-40~250°C の冷熱サイクル評価試験では、基板の金属配線の表面に 5 箇所を選んで、その表面状態と表面粗さをレーザー顕微鏡で観察・測定を行い、その冷熱サイクル数の依存性を追跡した。基板の断面に対して、光学顕微鏡でその断面状態について検討した。また、SEM (scanning electron microscope) と EDX (energy dispersed X-ray analyzer) により、冷熱サイクル後の生成物について分析した。

SiC-SBD 素子 (2mm×2mm) を Au-12Ge 共晶はんだでこの基板に接合した。接合は真空リフロー炉 (Model SRO-704, ATV Technoogy GmbH, Germany) を用いて、410°C、1.5min、真空中で行った。シエア強度はシエア強度試験機 (Model 4000, Dage Holdings, Ltd., UK) を用いて、200/s のツール速度、室温でシエア強度を測定した。

図 III.2.5.6-121 (a) と (b) はそれぞれ作製した後と 250°C、3000h 高温保持実験後の銅配線基板の断面レーザー顕微鏡写真を示す。高温保持後の断面状態を示

すために Cu 配線の拡大写真を示す。

250°Cで、3000 時間、高温保持した後、Cu 配線はあまり変形しなかったが(図 III.2.5.6-121 (b))、-40~250°Cの冷熱サイクルの条件下で、2000 サイクル後も、Cu 配線の剥離は見つからなかった。しかし、Cu 配線の激しい組成変形が観察された (図 III.2.5.6-122)。

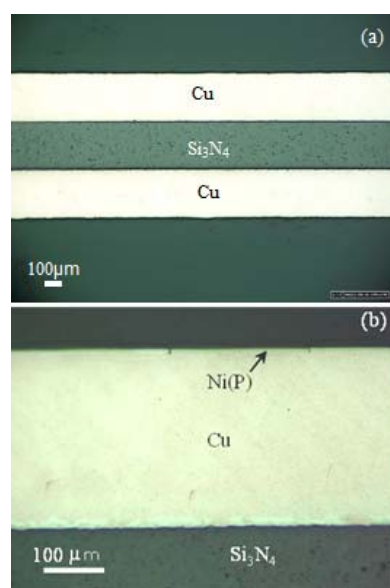


図 III.2.5.6-121 銅配線基板の断面レーザー顕微鏡写真 (a)作製した後; (b)250°C、3000h 高温保持実験した後

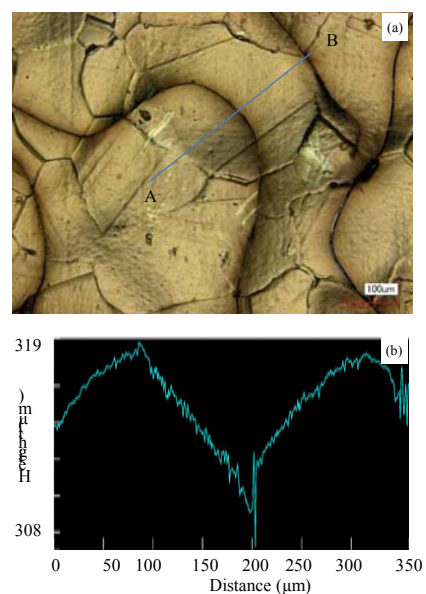
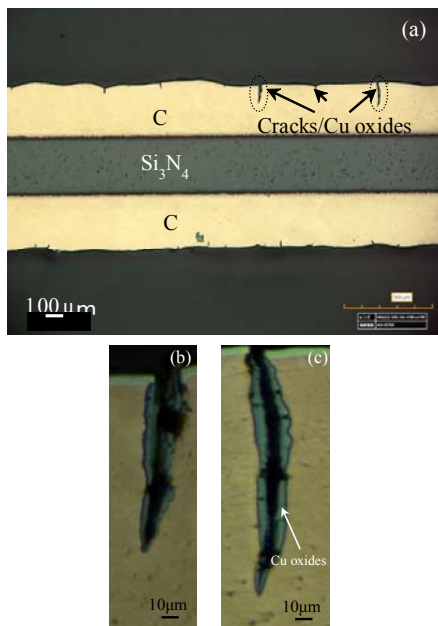
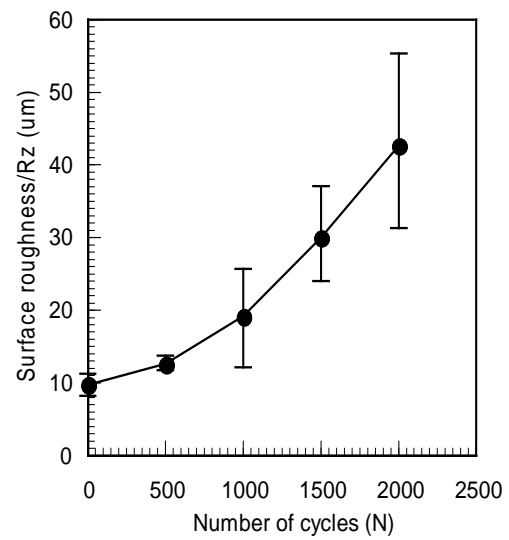


図 III.2.5.6-122 (a)Cu 配線の 2000 サイクル後の表面状態 (b)図(a)の A-B 間の表面プロファイル



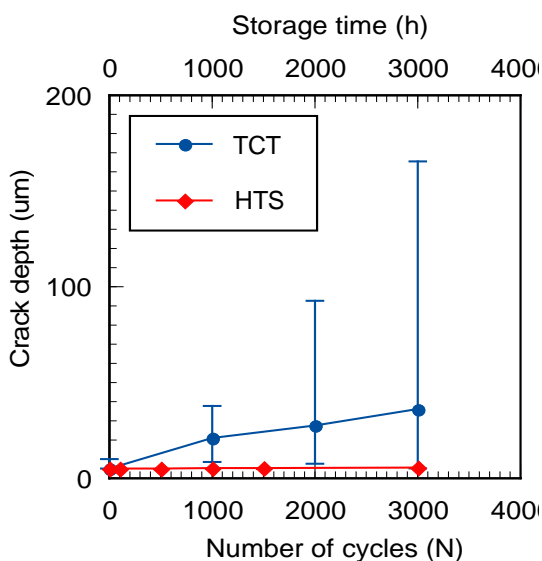
図III.2.5.6-123 (a) 3000 サイクル後の Cu 貼りセラミック基板の断面写真 (b)-(c)クラック部の拡大写真



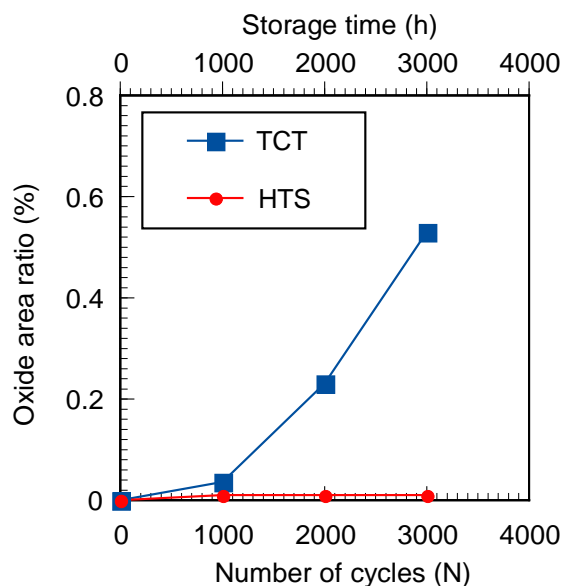
図III.2.5.6-124 Cu 貼りセラミック基板の Cu 配線の表面十点平均粗さ Rz のサイクル依存性

図III.2.5.6-123 (a)は、3000 サイクル後の Cu 貼りセラミック基板の断面状態を示す。セラミックの両サイドの Cu 配線は激しい変形が観察された。そして、図III.2.5.6-123 (b)と(c)に示すように、Cu の塑性変形によってその表面の Ni(P) 酸化防止層にクラックが入り、その下の銅が酸化された。

Cu 貼りセラミック基板の Cu 配線の表面十点平均粗さ Rz のサイクル依存性は図III.2.5.6-124 に示す。Rz は冷熱サイクル数の増加に伴い増加したことが分かった。



図III.2.5.6-125 Cu 配線内部のクラック侵入深さの高温保持（HTS）時間及び冷熱（TCT）サイクル数の依存性



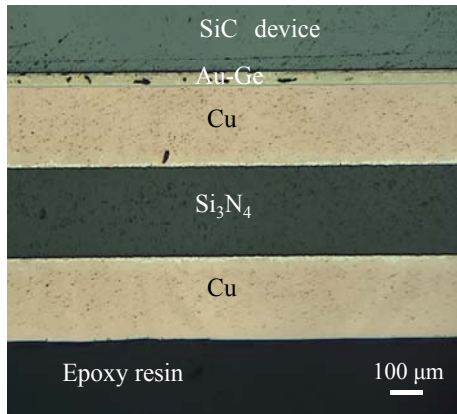
図III.2.5.6-126 Cu 配線内部の銅酸化物の面積割合の高温保持（HTS）時間及び冷熱（TCT）サイクル数の依存性

図III.2.5.6-125 は Cu 配線内部のクラック侵入深さの高温保持（HTS）時間及び冷熱（TCT）サイクル数の依存性を示す。高温保持の場合は、クラックの厚さが小さく、高温保持時間の増加に伴い、ほぼ増加しなかった。これに対して、冷熱サイクルの条件下で、クラックの深さが冷熱サイクル数の増加に伴い増加した。TCT データの上限と下限はそれぞれ深さの最大と最小値を示し、最初に生成したクラックの成長と新しいクラックの生成に対応する。

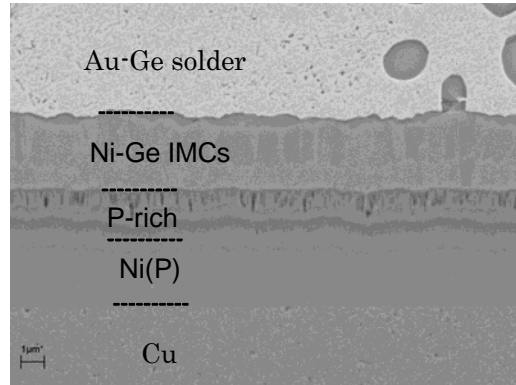
Cu 配線の変形によってクラックが生成し、繰り返し応力によってクラックが成長した。Cu が高温で酸化しやすいので、クラックには、Ni(P)酸化保護層が破壊され、Cu が酸化された。断面における Cu 酸化物の面積と銅配線全面面積の割合の高温保持時間及び熱サイクル数の依存性は図III.2.5.6-126 に示す。高温保持の場合は、酸化物の面積は非常に小さく、高温保持時間の増加に伴いほぼ変化しなかった。これに対して、冷熱サイクルの場合は、酸化銅の面積の割合はサイクル数の増加に伴い顕著に増加した。

SiC-SBD を接合した Cu 配線基板の接合部の状態を検査するために、3000h 高温保持した後の試料の断面観察結果を図III.2.5.6-127 に示す。接合部の配線は平坦になり接合部には変形がほぼ観察されなかった。SEM/EDX により接合部の詳しい調査結果は図III.2.5.6-128 に示す。接合部では、Ni-Ge 金属間化合物(IMC)が検出されたが、250℃、3000h 高温保持後、Ni-Ge 金属間化合物の厚さは約 4 μm 以下で、接合部には、大きなダメージを加えなかったと考えられ

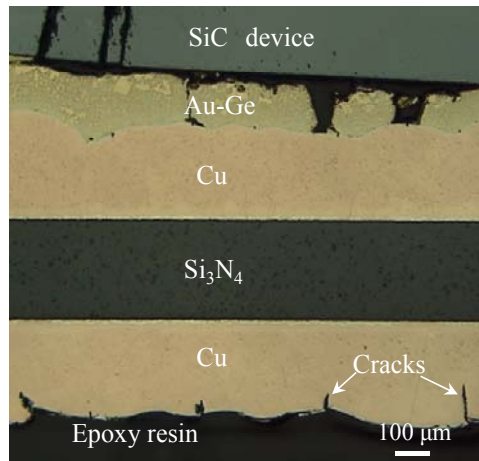
る。



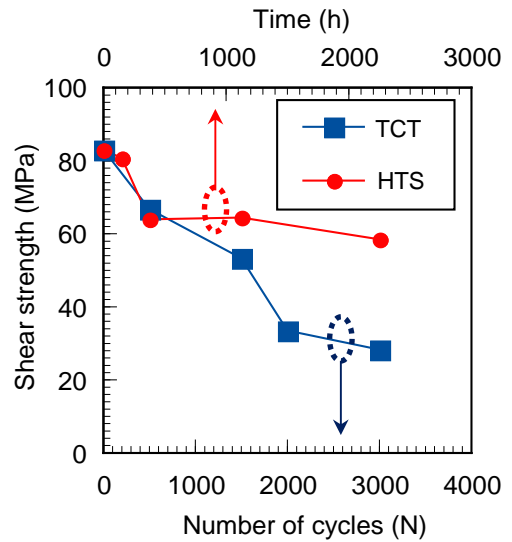
図Ⅲ.2.5.6-127 SiC-SBD を接合した Cu 貼りセラミック基板の 250°C、3000h 高温保持後の断面状態



図Ⅲ.2.5.6-128 250°Cにおける 3000h 高温保持後の SiC-SBD 接合部の断面状態



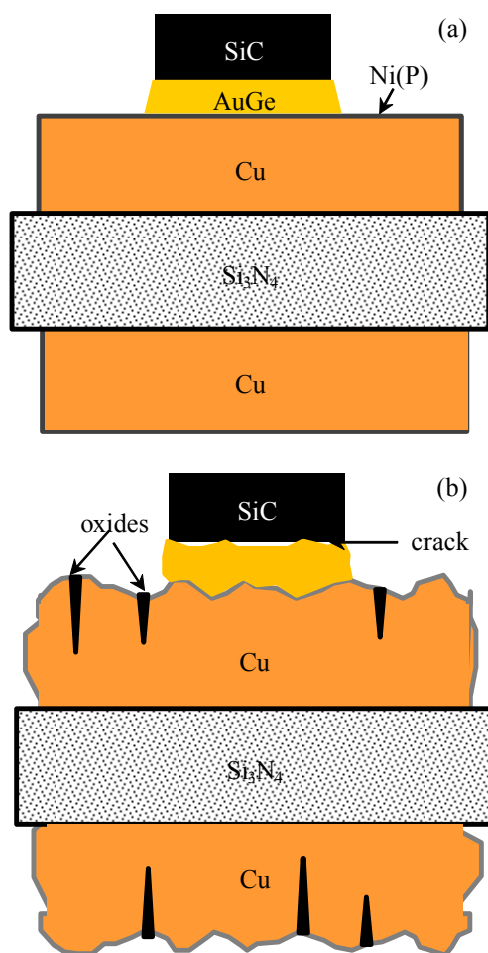
図Ⅲ.2.5.6-129 3000 サイクル後の SiC 素子接合部の断面光学顕微鏡写真



図Ⅲ.2.5.6-130 SiC 素子のシェア強度の高温保持時間(HTS)と冷熱サイクル数の依存性

図Ⅲ.2.5.6-129 は 3000 冷熱サイクル後、SiC-SBD を接合した Cu 貼りセラミック基板の断面写真を示す。接合部の下の銅配線の激しい変形も観察された。Cu 配線と接合している Au-Ge はんだは Cu と一緒に変形したのも観察された。はんだは塑性変形によって SiC-SBD チップの裏面から剥離したことも観察された。繰り返し応力条件下で銅配線の激しい塑性変形により接合強度を低下させる恐れがあると考えられる。この Au-Ge 共晶はんだで接合した SiC-SBD の接合強度は冷熱サイクルの進行に伴い低下した。これに対して、250℃高温保持の場合は、接合強度は緩やかに低下した (図Ⅲ.2.5.6-130)

繰り返し熱応力による銅配線の変形で SiC 素子の接合強度の劣化に及ぼす影響は図Ⅲ.2.5.6-131 で説明する。真空リフローの条件下で SiC 素子を Au-Ge はんだで接合した (図Ⅲ.2.5.6-131 (a))。接合後、SiC 素子が基板と良好な接合が



図Ⅲ.2.5.6-131 銅配線の塑性変形による SiC 素子接合強度の低下を引き起こす概念図 (a)接合直後; (b)繰り返し熱応力を加えた後

できた。SiC パワーモジュールの動作温度は従来の Si 素子パワーモジュールの動作温度よりかなり高い温度 250°C で動作するので、基板を含む動作環境は厳しくなる。このような条件下で、銅配線とセラミックの間に熱膨張係数の差によって大きな応力が生じた。この大きな応力で Cu 配線の変形が発生した(図 III.2.5.6-131 (b))。接合部では、はんだと銅配線と一緒に変形して、一部のはんだは SiC 素子の接合面から剥離した。結果としては、接合強度が低下させた。従って、より過酷な条件 -40°C~250°C で動作する SiC パワーモジュールの Cu 貼りセラミック基板の Cu 配線の変形はパワーモジュールの信頼性に大きな影響を及ぼす。Cu 配線変形の低減は非常に重要である。

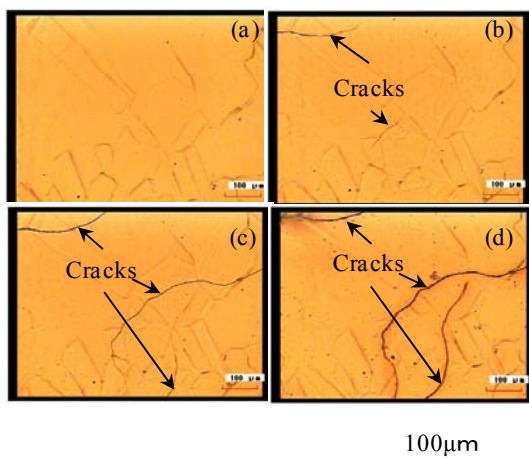
ii) 高温動作 SiC 電力変換器に用られる銅貼りセラミック基板の Cu 配線変形の低減手法

次世代 SiC パワー素子等を用いた高温パワーエレクトロニクス研究開発が進んでいる [1-2]。パワーエレクトロニクス機器の高パワー密度化及び高温動作を実現するためには、高温実装技術の開発が非常に重要である。250°C 以上に耐えるパワー素子の実装基板との接合技術がキー技術となり、高信頼性が必要である。特に、実装基板はパワーモジュールの各部品と電気回路のサポートであり、パワーモジュールの信頼性によく関連する。従来、Si デバイスを用いたパワーモジュールでは、現行の Cu 配線セラミック基板が対応できるが、SiC デバイスを用いたパワーモジュールは 250°C またはそれ以上の温度で動作するので、実装基板の高温信頼性に懸念がある。特に、冷熱サイクルの条件下で、熱応力による金属配線の剥離、金属配線の変形、酸化等が生じる恐れがある。セラミック基板の配線は主に Cu を採用されている。Cu 配線が高温で酸化しやすいので、Ni(P)酸化防止層が必要である [3-4]。本研究では、高温動作 SiC 電力変換器に用いる実装基板の Cu 配線変形及びクラックの生成について検討する。従来の Si に比べて高温動作が期待される SiC を用いた電力変換器モジュールに使用される Si₃N₄ 基 AMC (Active Metal Brazed Copper) 基板に対して、-40~250°C の冷熱サイクル試験を行った。その結果、熱応力により Si₃N₄-AMC 基板の Cu 配線の変形と Cu 配線表面の Ni(P)酸化防止層にクラックが発生し、Cu 配線が高温酸化した。冷熱サイクル数の増大に伴って、Cu 配線表面におけるクラックの生長と表面粗さの増大を観測した。熱応力による Cu 配線の変形に及ぼす Cu 配線の厚みの影響を検討するために、300 μm-Cu 配線と 150 μm-Cu 配線の変形及び表面粗さを比較した。300 μm-Cu 配線の表面粗さは冷熱サイクル数の増加に伴い顕著的に増加したが、150 μm-Cu 配線の表面粗さは緩やかに増加した。薄い Cu 配線の変形量が小さい。

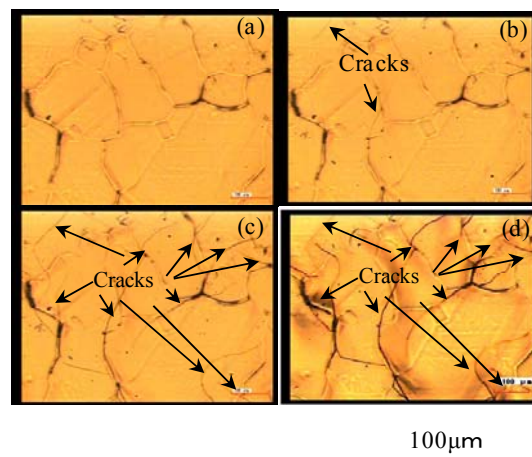
2 種類 Cu 厚み (150 と 300 μm) の銅配線セラミック (Si₃N₄) 基板を用いた。

銅配線は AMC 技術でセラミック基板に貼り付けた。基板の構造は次の通りであり：Au(50nm)/Ni(P)(5 μ m)/Cu(300 μ m or 150 μ m)/Si₃N₄(320 μ m)/ Cu(300 μ m or 150 μ m)/Ni(P)(5 μ m)/Au(50nm)、それぞれ 150 μ m-Cu 基板と 300 μ m-Cu 基板と称す。いずれのタイプの基板に対しても、-40~250°Cの冷熱サイクル試験を行った。基板の金属配線の表面に 5箇所を選んで、その表面状態と表面粗さをレーザー顕微鏡で観察・測定を行い、その冷熱サイクル数の依存性を追跡した。300 μ m-Cu 基板に対して、FIB (Focused Ion Beam) により観察断面を加工し、試料断面の SIM (Scanning Ion Microscopy) 写真を取り、観察・分析を行った。そして、150 μ m-Cu 基板と 300 μ m-Cu 基板の断面に対して、光学顕微鏡でその断面状態について検討した。また、SEM (scanning electron microscope) と EDX (energy dispersed X-ray analyzer) により、冷熱サイクル後の生成物について分析した。

図Ⅲ.2.5.6-132 は 150 μ m-Cu 基板の表面状態に及ぼす冷熱サイクル数の影響を示す。初期では、図Ⅲ.2.5.6-132 (a)に示すように、試料の表面にクラックが観察されなかったが、200 サイクル後、クラックが観察された (図Ⅲ.2.5.6-132 (b))。その後、冷熱サイクル数の増加に伴いクラックが成長し、新しいクラックも生成した (図Ⅲ.2.5.6.132 (c)-(d))。

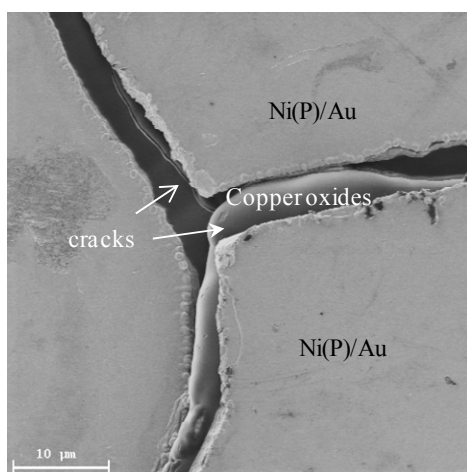


図Ⅲ.2.5.6-132 厚さ150 μ mの Cu配線を有するAMC基板の冷熱サイクル後の表面レーザー顕微鏡写真 (a) 0 cycle; (b) 200 cycles; (c) 300 cycles; (d) 2000 cycles.

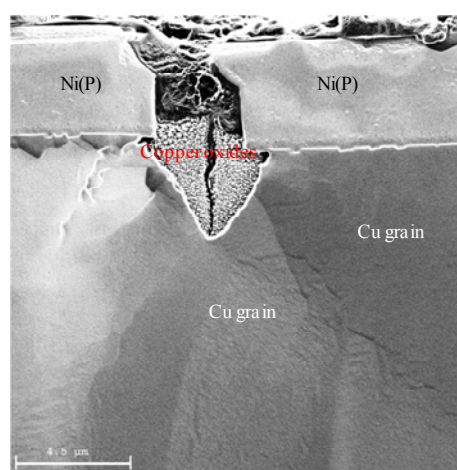


図Ⅲ.2.5.6-133 厚さ 300 μ m の Cu 配線を有する AMC 基板の冷熱サイクル後の表面レーザー顕微鏡写真 (a) 0 cycle; (b) 200 cycles; (c) 300 cycles; (d) 2000 cycles

図Ⅲ.2.5.6-133 は $300\ \mu\text{m-Cu}$ 基板の表面の一箇所の表面状態に及ぼす冷熱サイクル数の影響を示す。 $150\ \mu\text{m-Cu}$ 基板と同じように、初期では、図Ⅲ.2.5.6-133(a)に示すように、試料の表面にクラックが観察されなかったが、200 サイクル後、クラックが観察された (図Ⅲ.2.5.6-133(b))。そして、300 サイクル後、クラックの数がかなり増加した。クラックは冷熱サイクル数の増加に伴いクラックが成長し、新しいクラックも生成した (図Ⅲ.2.5.6-133 (c)-(d))。



図Ⅲ.2.5.6-134 $300\ \mu\text{m}$ 厚さの Cu 貼りセラミック基板の 3000 サイクル後の Cu 配線の表面写真

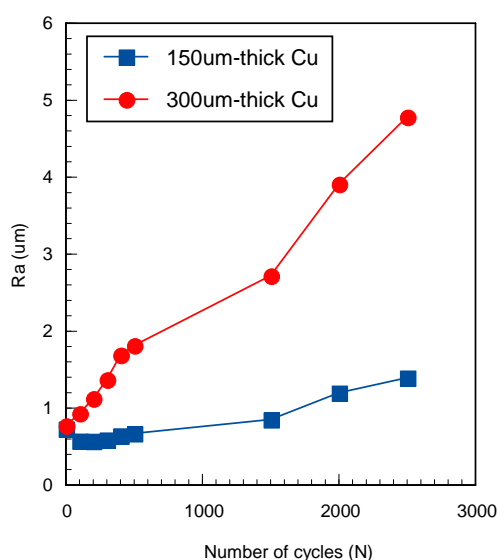


図Ⅲ.2.5.6-135 $150\ \mu\text{m}$ 厚さの Cu 貼りセラミック基板の 500 サイクル後の Cu 配線の断面写真

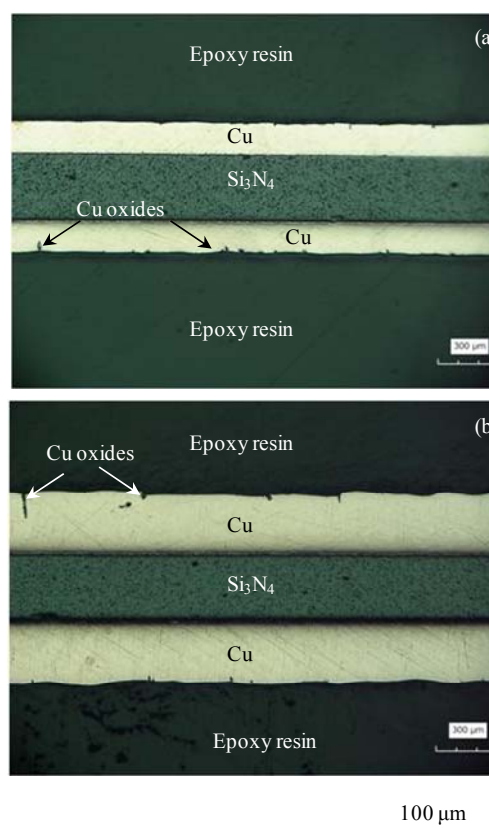
図Ⅲ.2.5.6-134 は $300\ \mu\text{m-Cu}$ 基板の 3000 サイクル冷熱サイクル後の表面 SIM 写真を示す。冷熱サイクル試験後、クラックが Ni(P)/Au 酸化保護層に発生した。冷熱サイクルによって熱応力が発生し、Cu 配線を変形させ、その Cu 粒子表面の Ni(P)層にはクラックが生じた。冷熱サイクルの高温段階では、空気中の酸素 (O_2) がこれらのクラックを通じて Cu 配線を酸化させた。冷熱サイクルの増加に伴い、Cu 配線 ($16.7 \times 10^{-6}/\text{K}$) と Si_3N_4 セラミック基板 ($3 \times 10^{-6}/\text{K}$) の熱膨張係数の差が大きいので、温度変化すると大きな熱応力が生じ、Cu 配線を塑性変形させた。Cu の変形に伴い、クラックも進展した。クラックところの Cu も酸化された。SEM/EDX 分析によると、酸化銅は酸化銅 (I) (Cu_2O) と酸化銅 (II) (CuO) から構成されたことがわかった。酸化銅は冷熱サイクル際には、クラックが入り、酸素が Cu を酸化させた。この過程が繰り返し、Cu 配線の酸化が進展した。

クラック生成の原因を調べるために、500 サイクル経過した $150\ \mu\text{m-Cu}$ 基板の断面状態を SIM で観察した。図Ⅲ.2.5.6.135 に示すように、クラックが

Cu 粒界のところに発生した。両側の図Ⅲ.2.5.6-135 (b)の断面 SIM 写真に示すように、Cu 配線が変形し、Ni(P)層が割れた。割れた Ni(P)層の間にはステップが観察された。銅配線の変形によって、配線表面に凹凸が発生した。150 μ m-Cu と 300 μ m-Cu 基板の配線の表面粗さ Ra と冷熱サイクル数の依存性を図Ⅲ.2.5.6-136 に示す。150 μ m-Cu 配線の表面粗さは冷熱サイクル数の増加に伴い緩やかに増加した。その後、やや速く増加した。冷熱サイクル試験の初期段階表面粗さは僅かに増加した。これに対して、300 μ m-Cu 基板の配線の表面粗さは、最初の段階から冷熱サイクル数の増加に伴い顕著的に増加した。3000 サイクル後、いずれの基板の Cu 配線はセラミック基板から剥離しなかったが、300 μ m-Cu 基板の配線の表面粗さは 150 μ m-Cu 基板より 4 倍以上高い。



図Ⅲ.2.5.6-136 Cu 貼りセラミック基板の Cu 配線の表面粗さの冷熱サイクル数の依存性



図Ⅲ.2.5.6-137 150 μ m-Cu と 300 μ m-Cu 基板の 3000 サイクル後の断面光学顕微鏡写真

図Ⅲ.2.5.6-137 は 150 μ m-Cu と 300 μ m-Cu 基板の 3000 サイクル後の断面の光学顕微鏡写真を示す。いずれの基板においても、Cu 配線には、クラック及び Cu 酸化物が観察された。300 μ m-Cu 基板の変形は 150 μ m-Cu 基板よりか

なり激しかった。300 μ m-Cu 基板配線の表面には、ステップが多数観察された。この Cu 激しい変形は SiC 素子等の接合強度に大きな影響がある。

従来の Si に比べて高温動作が期待される SiC を用いた電力変換器モジュールに使用される AMC 基板に対して、 $-40\sim 250^{\circ}\text{C}$ の冷熱サイクル試験を行った。その結果、熱応力により Cu 配線の変形と Cu 配線表面の Ni(P)酸化防止層にクラックが発生し、Cu 配線が高温酸化した。冷熱サイクル数の増大に伴って、Cu 配線表面におけるクラックの生長と表面粗さの増大を観測した。300 μ m-Cu 配線の表面粗さは冷熱サイクル数の増加に伴い顕著的に増加したが、150 μ m-Cu 配線の表面粗さは緩やかに増加した。薄い Cu 配線が変形量が小さい。Si₃N₄ 基板上に作製した Cu 配線パターンについて、冷熱サイクル試験を行ったところ、表面に変形やクラックが観察された。変形量は、Cu 膜厚の増大に応じて大きくなったことから、モジュールの組み立てには、必要な電気抵抗を下回る範囲で、なるべく薄い Cu 回路パターンを用いるべきという指針を得た。

今後 SiC 素子を薄い配線を有するセラミック基板に接合し、その影響の精査を行う。

c) AuGe はんだ接合における電解 Ni めっきと無電解 Ni めっきの高温信頼性比較

Au-Ge はんだを用いて接合する部品の表面処理は Ni/Au めっきが一般的である⁵⁾。CuW や CuMo は主に、難めっき材として知られており、電解 Ni めっきが用いられることが多い。我々はモジュール検討段階において、電解 Ni/Au めっき処理した CuW 製ベースプレートと実装基板を接合したパワーモジュールにおいて、 $-40^{\circ}\text{C}\leftrightarrow 250^{\circ}\text{C}$ で冷熱サイクル試験を実施した。すると数百サイクルで実装基板と CuW 製ベースプレート間が剥離することが確認された。剥離した面を確認した結果、Cu-W 表面の Ni と Au-Ge が反応して生成された Ni-Ge と Ni めっき間で剥離していることが観察された。しかしながら、P を含む無電解 Ni めっき処理したベースプレートを用いたモジュールにおいて冷熱サイクル試験した結果、1000 サイクルでも剥離は発生しなかった。このことから、無電解 Ni めっきを用いることで Au-Ge はんだ接合における高温信頼性を向上できると考えた。

Au-Ge はんだ接合における電解 Ni めっきと無電解 Ni めっきの高温信頼性を比較する。両者のサンプルを作成し高温放置及び冷熱サイクルを実施し、シエア強度にて評価した。また、高温放置サンプルについて断面およびシエア試験後の破面を SEM-EDX で観察し考察した。

図 III.2.5.6-138 に高温放置及び冷熱サイクルに用いたサンプル写真と断面模式図を示す。サンプルに用いた CuW ブロックは $2\times 2\text{mm}^2$ 、厚さ 0.4mm で表面処理として電解もしくは P を含有する無電解 Ni めっき 5~10 μm を下地として、Au

めっき $0.1\mu\text{m}$ が全面に被着されている。実装基板には厚さ $320\mu\text{m}$ の Si_3N_4 基板の両面に厚さ $300\mu\text{m}$ の銅配線パターンを貼り付けられている。CuW ブロックサイズは $2\times 2\text{mm}^2$ 、厚さ $30\mu\text{m}$ である。サンプル構造は CuW ブロックを Au-Ge 共晶プリフォームはんだで実装基板に接合する。リフロー条件は減圧、 450°C 雰囲気にて 45sec で行った。リフローには ATV Technology 社製 SRO-704 を用いた。

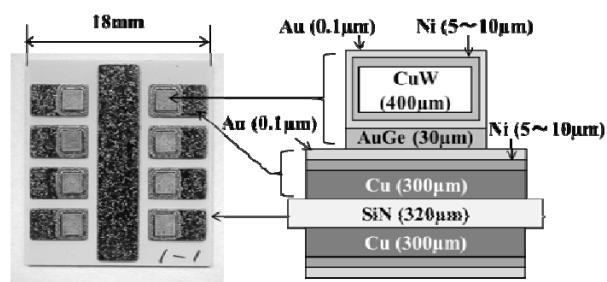
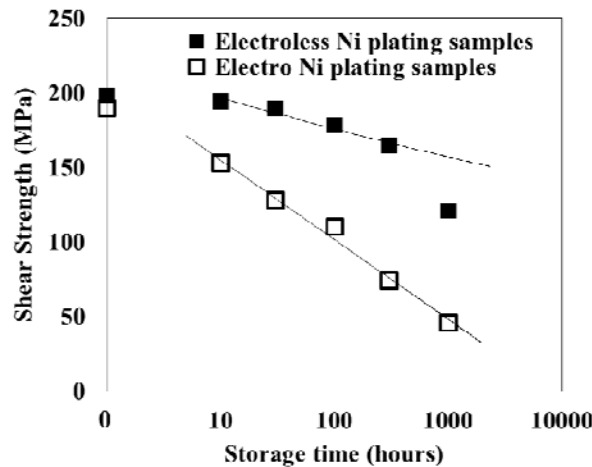


図 III. 2.5.6-138 高温放置試験、冷熱細工試験に用いたサンプルの構造

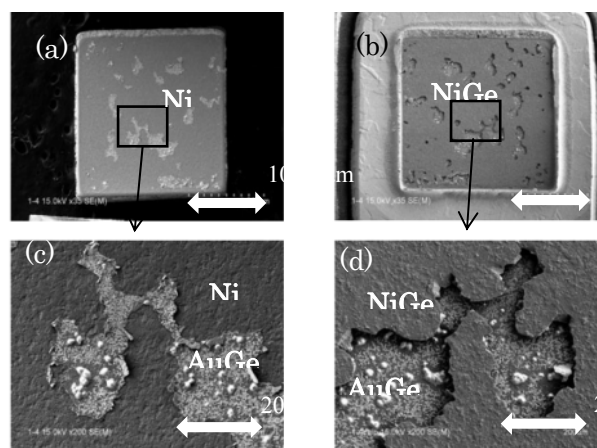
電解 Ni めっきサンプルおよび無電解 Ni サンプルに対して 250°C 高温放置を 1000 時間まで実施し、所定の時間でサンプルを抜き取り、常温にてシェア強度試験を実施し、比較を行った。シェア強度試験には Dage 社製万能型ボンドテスター 4000 を用いた。また、シェア試験後のサンプルについて CuW 側と基板側の破面を SEM-EDX にて元素分析し、破断箇所を確認した。また、断面観察を実施し、破断する箇所の状態を確認した。同様に、 $-40^\circ\text{C}\leftrightarrow 250^\circ\text{C}$ における冷熱サイクルを実施し、所定のサイクル数にて抜き取り、超音波探傷装置(SAT) による観察を実施後、シェア強度試験を実施した。SAT 観察には日立製 Fine SAT を用い、プローブ周波数は 140MHz で観察した。冷熱サイクルの 1 サイクルの所要時間は約 30 分で実施した。

250°C 高温放置後のシェア強度試験結果を図 III.2.5.6-139 に示す。シェア強度試験は各抜き取り時間に対し $N=6$ で実施した。図 III.2.5.6-139 には電解 Ni めっきサンプルと無電解 Ni めっきのシェア強度の平均値をプロットしている。初期は電解 Ni めっきサンプルと無電解 Ni めっきサンプルは平均値でほぼ同じ強度であった。高温放置 1000 時間では電解 Ni めっきサンプルはシェア強度の平均値が約 75%程度低下した。一方、無電解 Ni めっきサンプルは 40%程度までしか低下しておらず、接合信頼性を改善できている。



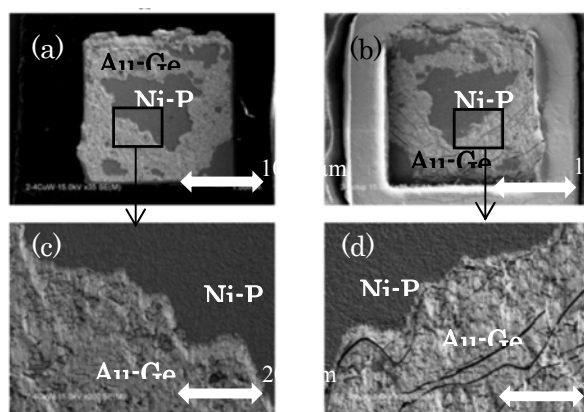
図III. 2.5.6-139 250℃高温放置後のシェア強度放置時間依存性

電解Niめっきと無電解Niめっきでシェア強度に大きな差が生じ始めた高温放置100時間後のサンプルについて、SEM-EDXを用いて破面の元素分析を実施した。高温放置0時間では、シェア試験破断箇所は電解Niめっきサンプル、無電解NiめっきサンプルともにAu-Ge層で発生している。図III.2.5.6-140に電解Niめっきサンプルの分析結果を示す。CuW側の破面の大部分を占めるのはNiで、基板側はAu-Ge共晶はんだに含まれるGeとNiが反応して生成されたNi-Ge合金であり剥離した位置がNiとNi-Geの界面であった。また、CuWブロック側と基板側で破面を比較すると対称となっており拡大図を見ると同じ模様が両側にみられる。ここで、CuWと基板の両側にAu-Geが存在している。一般にAu-Ge



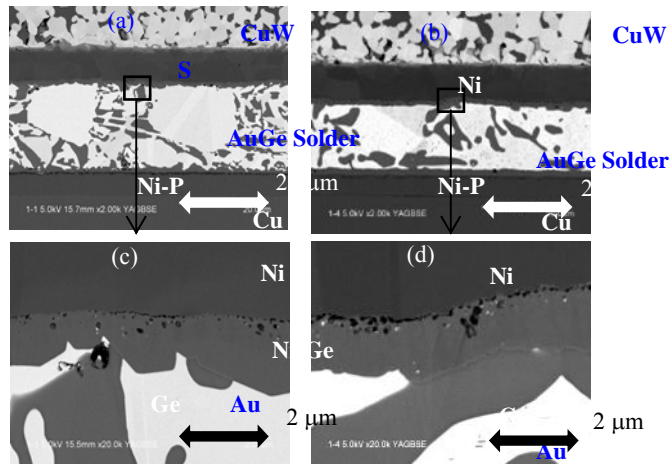
図III. 2.5.6-140 SEM、EDXの結果 (a), (c)電解メッキCuW金属ブロック (b), (d) 250℃、100時間放置試験後のシェア試験後の基板表面

は破断すると延性破壊するが、この観察結果からは延性破壊の形跡は確認できないため、もともと接合されていないボイドである。一方、無電解Niめっきサンプルの観察結果を図Ⅲ.2.5.6-141に示す。電解Niめっきと比較してCuWと基板の両側にAu-Geが大きな面積で確認された。また、Au-Geが延性破壊しており、ボイドもなく接合されていた。接合部の中央は両側ともNi-Pが確認された。他の高温放置時間で抜き取りしたサンプルを観察した結果、Ni-Pで破断する面積は初期では観察されておらず、高温放置時間を増すごとに増加していく傾向があり、Ni-P層内に強度低下の要因があると考えられる。ここまでの破面の元素分析により、各サンプルの破断箇所が特定された。シェア強度試験で破断する箇所に着目して断面観察を実施する。



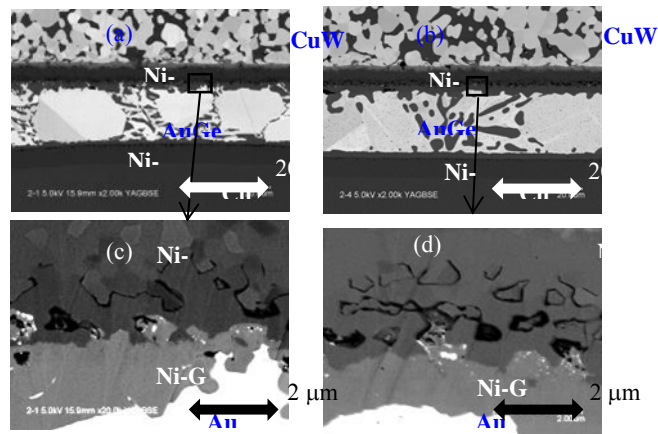
図Ⅲ.2.5.6-141 SEM、EDXの結果 (a), (c)無電解メッキCuW金属ブロック (b), (d) 250°C、100時間放置試験後のシェア試験後の基板表面

図Ⅲ.2.5.6-142に電解Niめっきサンプルの初期および高温放置100時間後の断面観察結果を示す。断面観察ではSEM-EDXにより元素分析を実施した。破面観察から高温放置によりNiとNi-Ge合金層の界面が弱くなりシェア強度試験で破断するため、NiとNi-Geの界面に着目して断面観察を実施した。初期の段階でNiとNi-Ge界面にカーケンダルボイド⁶⁾が観察された。100時間後ではNiとNi-Ge界面に発生したカーケンダルボイドが拡大しており、隣り合ったボイドが連続的に繋がっている。シェア強度低下はこのボイドの拡大によりNiとNi-Ge界面の接合面積が低下したのが原因であると推定できる。



図Ⅲ.2.5.6-142 電解メッキサンプルのSEM-EDX結果
(a), (c)初期状態、(b), (d) 250°C、100時間高温放置後

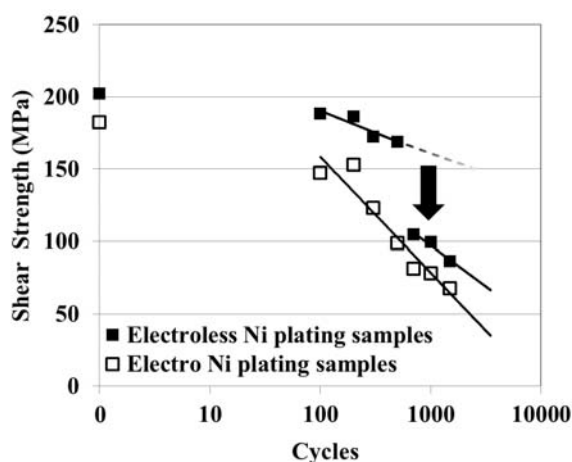
図Ⅲ.2.5.6-143に無電解Niめっきサンプルの初期および高温放置100時間後の断面観察結果を示す。破面観察から高温放置によりNi-Pで破断していたため、Ni-P層に着目して断面観察を実施した。初期及び100時間後の両方において、Ni-P層とNi-Ge層間にはカーケンダルポイドは発生していないが、Ni-P層内の粒界に沿ったポイドが存在している。また、100時間後では初期に比べてこのポイドが大きくなっている。しかしながら、電解Niめっきサンプルのようにポイドが連続的に繋がっていないため、アンカー効果によりシェア強度低下は小さい。



図Ⅲ.2.5.6-143 無電解メッキサンプルのSEM-EDX結果
(a), (c)初期状態、(b), (d) 250°C、100時間高温放置後

冷熱サイクル試験後の各サンプルについて接合層の SAT 観察を実施した。一般的に冷熱サイクル試験により接合層に不良が発生する場合、接合面の端部からはんだクラックが進展することが知られているが、今回の結果では SAT による端部からのクラック進展はいずれのサンプルにおいても確認されなかった。

-40 °C⇔250 °Cにおける冷熱サイクル 1500 サイクルまで実施したサンプルについて、シヤ強度試験を行った結果を図Ⅲ.2.5.6-144 に示す。シヤ強度試験は各抜き取りサイクルに対し N=3 で実施し、電解 Ni めっきと無電解 Ni めっきのシヤ強度の平均値をプロットした。冷熱サイクル 500 サイクルで電解 Ni めっきサンプルはシヤ強度が約 44%低下した。対して無電解 Ni めっきサンプルは 13%程度しか低下しなかった。ところが、700 サイクル以上では無電解 Ni めっきサンプルの強度が極端に減少した。初期から 500 サイクルまでの試験結果から 1500 サイクルまでのシヤ強度を予測した線を図Ⅲ.2.5.6-144 に示した。無電解 Ni めっきサンプルはこの予測に対して著しく強度が低下している。破面を観察した結果、500 サイクルまでは破断箇所が Au-Ge はんだ層であったが、700 サイクル以降では Ni-P 層で破断していた。今後、500 サイクル及び 700 サイクルの断面観察を実施し今回確認された著しいシヤ強度低下について分析を実施する。



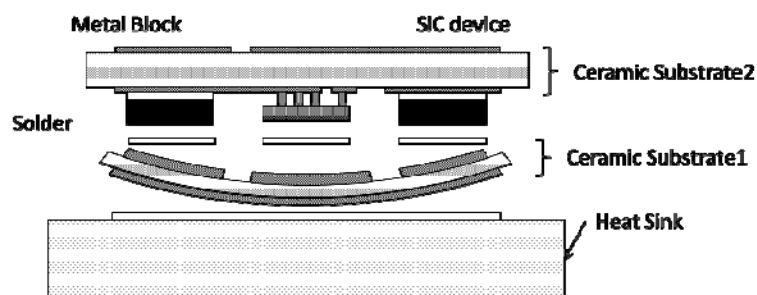
図Ⅲ.2.5.6-144 冷熱サイクル試験 (-40 °C~250 °C) 後のシヤ強度

Au-Ge はんだ接合における電解 Ni めっきと無電解 Ni めっきの高温信頼性を 250°C 高温放置及び-40°C⇔250°C 冷熱サイクル後のシヤ強度試験にて比較評価した。高温放置 1000 時間において無電解 Ni めっきを用いることで電解 Ni めっきに比べて高い高温信頼性を得ることができた。冷熱サイクルにおいては無電解 Ni めっきを用いることで電解 Ni めっきに比べ高い高温信頼性を得ることができた。しかし、無電解 Ni めっきは 700 サイクル以上ではシヤ強度が著しく低下するこ

とがわかった。今後、冷熱サイクル後のサンプルについて詳細分析を実施するとともに、更なる高温信頼性の改善を検討する。

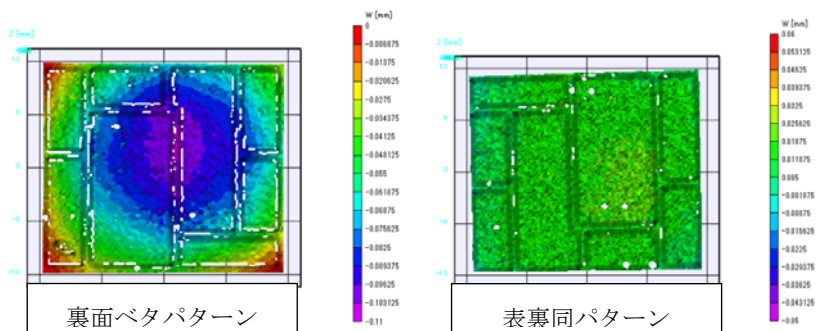
d) 一括リフロー時の放熱基板の反りによる接合不良

本パワーモジュールの実装は上記に示したように 450°C で行われるため、従来の Si デバイス実装プロセス温度に比べ非常に高い。そのため、部材間の線膨張差が顕著に表れるため、基板などが大きく反り、実装不良を発生させる恐れがある。一般的なパワーモジュールに使用するセラミック基板は、デバイス実装面には Cu 配線パターンを形成し、裏面にはベタパターンを形成する。同様に、本実装プロセスにおいても同様銅配線パターンをセラミック基板 1 に用いると、表裏の CTE のアンバランスにより図Ⅲ.2.5.6-145 のような反りが発生する。本報告においては、セラミック基板 1 の裏面 Cu 配線パターンをベタパターンから表面と対称なパターンに変更することで対策を行い、対策前後のセラミック基板 1 の常温と 250°C の反りの測定を実施した。



図Ⅲ.2.5.6-145 裏面ベタ配線を有する資料のそり模式図

図Ⅲ.2.5.6-146 に常温から 250°C まで昇温した際のセラミック基板の反り変化量測定し結果を示す。図は SiC デバイスを実装する配線パターン側から、測定した結果で、(a)は裏面配線パターンがベタパターンのセラミック基板である。(b)は裏面パターンを表面パターンと対称パターンにしたセラミック基板である。(a)は 250°C に昇温することにより、銅の分量のアンバランスから反りが発生している。対して(b)は表裏の銅の配置が等しいため反りは発生していない。反りで比較すると(a)は約 90μm であるのに対して(b)は 10μm 以下である。表裏対称パターンにすることで常温から 250°C までの反りを 1/9 以下に低減できることを確認した。

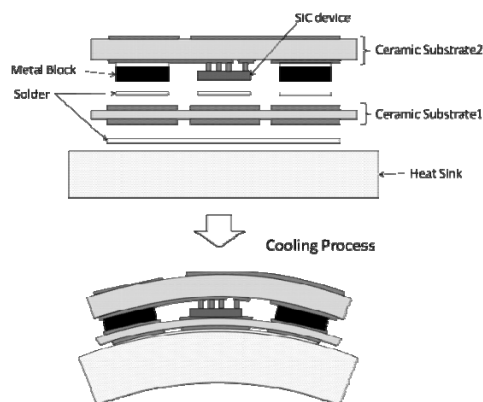


図Ⅲ.2.5.6-146 セラミック基板の反り変化量測定結果

また、はんだ接合時の 356°C においては対策を行わない場合、反り量約 140 μ m 程度と推定した。

e) モジュールの反り(リフロー後)

一般的なパワーモジュールは、メタル配線を施したセラミック基板の一面に半導体デバイス、他面を伝熱グリスを介して冷却器を取り付けた構成が主である。近年では熱抵抗低減を目的にセラミック基板を冷却器に直接はんだ接合するグリスを用いない構造も開発されている。高温で動作する SiC パワーモジュールの場合、デバイスの発熱処理が難しいため、本報のパワーモジュールではグリスを用いない構造を採用した。一方、高温動作モジュールの実装工程は従来のモジュール実装工程に比べ非常に実装プロセス温度が高い。高温実装プロセスによりモジュールが反り、接合不良が発生する恐れがある。また、従来よりパワーモジュールに用いられる Al や Cu などの金属材料はセラミック基板に対して線膨張係数 (CTE) が大きい。よって、このような構造のパワーモジュールが高温動作、すなわち従来より大きな幅の温度変化を経験すると過大な反りが発生し、長期信頼性上の課題となる可能性がある。本報告では、-40°C から 250°C の広い範囲で動作するパワーモジュールにおいて、実装プロセスにおける課題を明確化し解決した。また長期信頼性に影響するモジュールの反り低減に取り組んだ。また、有限要素法によるシミュレーションを実施し、反り測定結果と比較考察したので報告する。

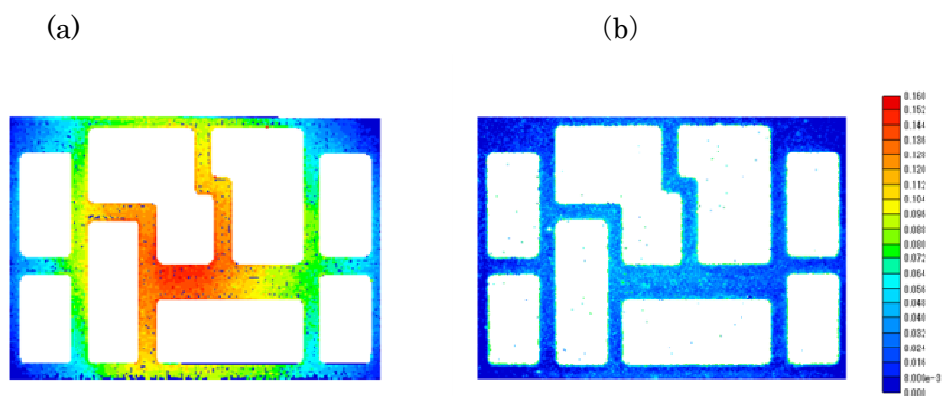


図Ⅲ.2.5.6-147 冷却器とセラミック基板の CTE 差によって発生するそり

実装プロセスの冷却において、冷却器とセラミック基板の CTE 差によって図Ⅲ.2.5.6-147 のようにモジュールに反りが発生する。セラミック基板との CTE 差が小さい冷却器材料を用いることで反りを低減できることを実験及び有限要素法によるシミュレーションにより確認した。

反り評価用サンプルについて説明する。冷却器は厚み 3 mm のベースプレートとした。また、SiC デバイスについては、応力を吸収するバンプを介して接合されているため、反りへの影響が小さいと判断し省略した。セラミック基板 1 の材質は SiN を使い、セラミック基板 2 にはアルミナを用いた。セラミック基板 1 とセラミック基板 2 の合成の CTE は計算により約 6 ppm/°C である。ベースプレート材料は、一般的な材料として Cu (約 17 ppm/°C) と比較的低い CTE を持つ SUS410 (約 10 ppm/°C) を用いた。

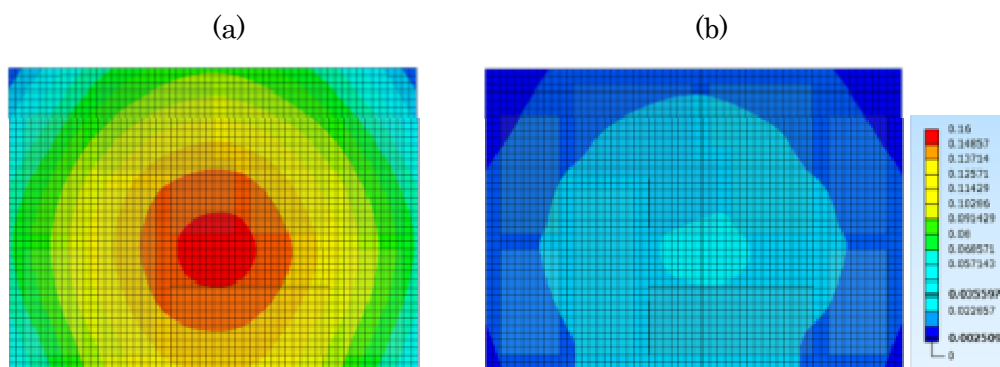
図Ⅲ.2.5.6-148 にベースプレート材質を変化させた場合の計測結果を示す。測定面はセラミック基板 2 の受動素子搭載面を計測した。Cu 配線部はセラミック部との段差及び厚さばらつきが大きいため、簡単にセラミック基板の部分のみを評価した。(a) Cu を用いたサンプルは上に凸に約 140 μm の反りが確認された。モジュール作成プロセス温度から常温に冷却する際、はんだが凝固し部品間が接合され部品間の CTE 差と冷却の温度差によって反ったと考えられる。Cu の CTE はセラミック基板の CTE に対して大きいことから、ベースプレートの収縮が大きく、上に凸の反りが発生したと考えられる。一方、(b) SUS410 を用いたサンプルに関しても上に凸の反りが発生しているが、反り量は約 40 μm であり、Cu に対して反りが 1/3 以下に低減した。



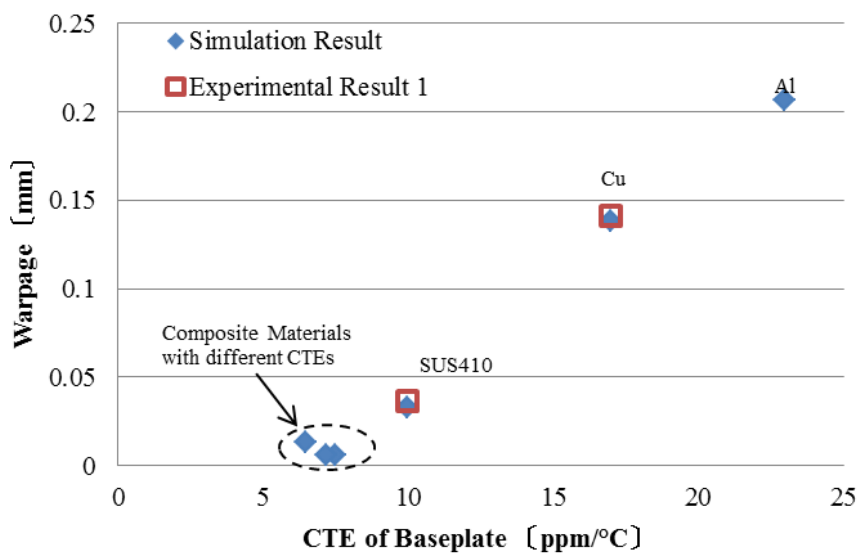
図Ⅲ.2.5.6-148 ベースプレート材質を変化させた場合の計測結果
(a) Cu(CTE~17 ppm/°C)の場合、(b) SUS410 (CTE~10 ppm/°C) の場合

シミュレーション結果を図Ⅲ.2.5.6-149 に示す。解析条件ははんだ融点である 356°C を応力フリーとして、356°C から常温に下げたときの反りを解析した。反りはセラミック基板 2 のセラミック部分を評価した。(a)は Cu 製ベースプレートをモデル化したもので、(b)は SUS410 をモデル化したものである。図Ⅲ.2.5.6-149 の実験結果と比較し、反りの傾向がよく合う。また、図Ⅲ.2.5.6-150 に本モジュールにおける CTE と反り量の関係の実験結果と解析結果をプロットした。反り

量を比較しても実験結果と解析結果がよく合うことが確認された。これにより、他の CTE を持つベースプレートにおけるモジュールに発生する反りの予測が可能になり、6~7ppm/°C 付近で反りが最少となると予測できる。これは 2 枚のセラミック基板の合成 CTE である 6ppm/°C とよく合う。



図III.2.5.6-149 ベースプレート材質を変化させた場合のシミュレーション結果
(a) Cu(CTE~17 ppm/°C)の場合、(b) SUS410 (CTE~10 ppm/°C) の場合

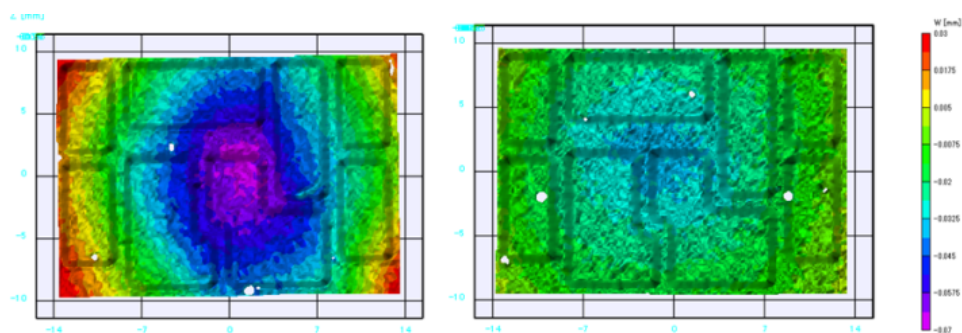


図III.2.5.6-150 本モジュールにおける CTE と反り量の関係の実験結果と解析結果

f) 温度変化に対する反りの挙動

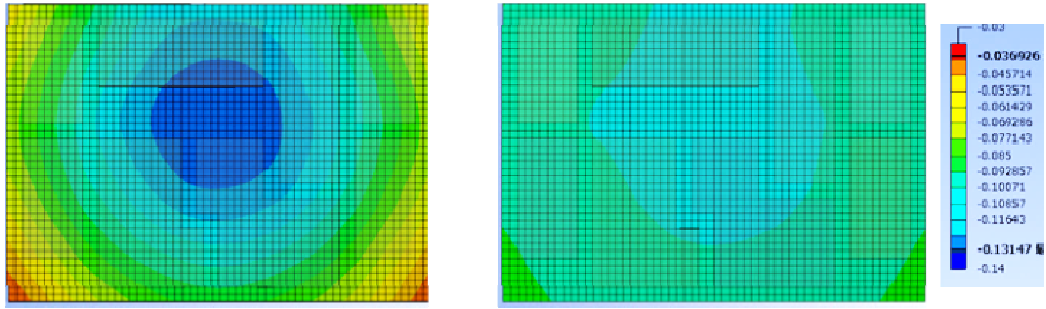
長期信頼性を考慮すると常温時の反りに加え、温度変化によって反りがどれだけ変化するかを把握することが重要である。温度変化による反りが各接合部に歪を発生し、はんだクラック進展による寿命低下が確認されている。ここでは常温から 250°C の範囲におけるモジュールの反りを測定し、常温の反りを基準にしたときの反りの変化量を評価した。

図Ⅲ.2.5.6-151 に常温時を基準とし、250°Cまで昇温した際のモジュールの反り変化量の測定結果を示す。(a)はCuベースプレートを用いたモジュールで(b)はSUS410ベースプレートを用いたモジュールの測定結果である。常温から 250°C まで昇温することでベースプレートがセラミック基板に対して大きく熱膨張することで、基板中央が凹む形で反っている。常温での測定結果同様、Cu ベースプレートは 80 μ m と顕著に反っているのに対して SUS410 の反りは 35 μ m と非常に小さい。

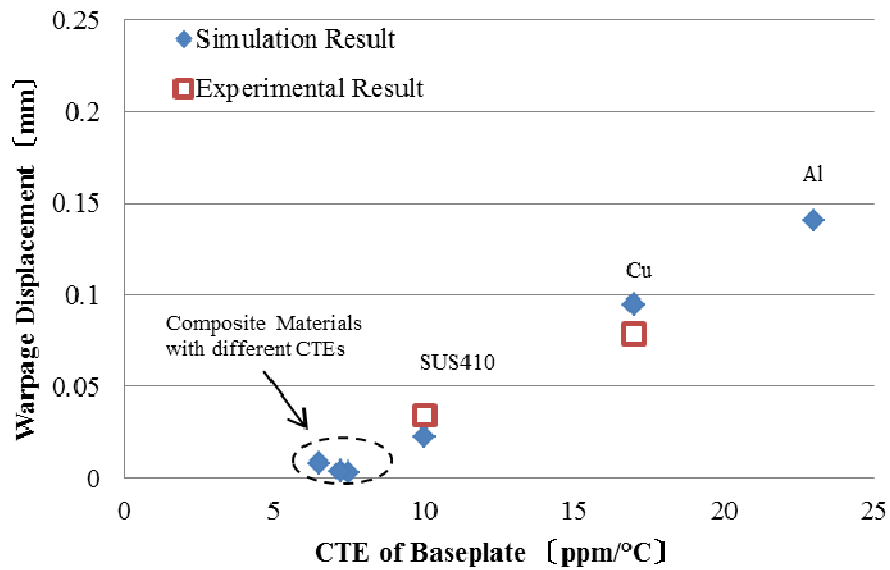


図Ⅲ.2.5.6-151 常温時を基準とし、250°Cまで昇温した際のモジュールの反り変化量

図Ⅲ.2.5.6-152 に常温から 250°Cまで昇温させた解析結果を示す。(a)に Cu ベースプレートを用いたモジュール、(b)に SUS410 ベースプレートを用いたモジュールの解析結果を示す。実験結果と同様の傾向が確認された。また、図Ⅲ.2.5.6-153 に本モジュールにおけるベースプレートの CTE と反り変化量の関係を示した。セラミック基板との CTE 差の大きい Cu 製や Al 製のベースプレート材は冷熱サイクルにより反りが非常に大きく変化しており、モジュールの長期信頼性を確保するのが困難であることが予想される。また解析結果がよく合うことから、常温から 250 °Cにおけるモジュールの反りの変化の予測が可能になった。

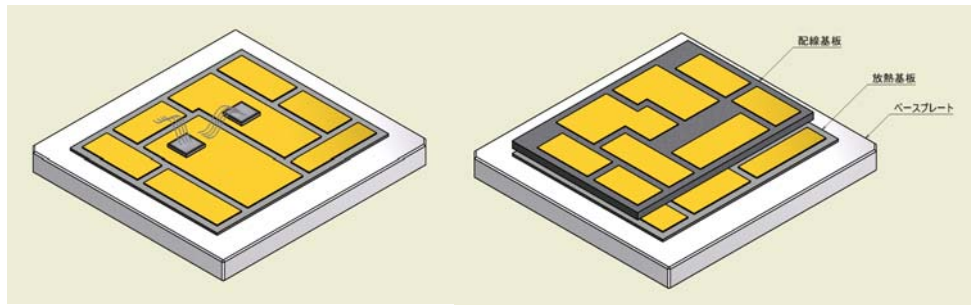


図Ⅲ.2.5.6-152 常温から 250°C まで昇温させた解析結果



図Ⅲ.2.5.6-153 本モジュールにおけるベースプレートの CTE と反り変化量

図Ⅲ.2.5.6-154 に示す 2 種類のサンプル形状にて、線膨張係数の異なるベースプレートを用いた評価用モジュールを作成し、 $-40^{\circ}\text{C} \Leftrightarrow 250^{\circ}\text{C}$ の冷熱サイクルを実施し、ベースプレートと放熱基板間のはんだに発生するクラックを評価した。ベースプレートと放熱基板間のはんだの機能として、構造体としての保持も重要であるが、半導体チップから発せられる熱を冷却するための熱経路としての機能も非常に重要である。はんだクラックが発生すると放熱性能の低下が懸念される。評価方法に関して、各抜き取りサイクル数にて超音波顕微鏡を用いてベースプレートと放熱基板間のはんだ層を観察し、接合している面積を評価した。ベースプレート材料は一般的な材料として Al と Cu、線膨張係数が比較的セラミック基板に近い SUS410 材、さらに、線膨張係数をセラミック基板に合わせた複合材として、CuW を用いて比較した。



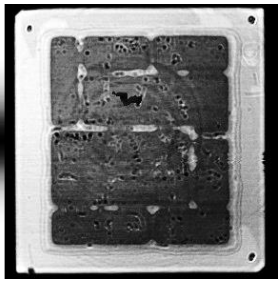
(a)

(b)

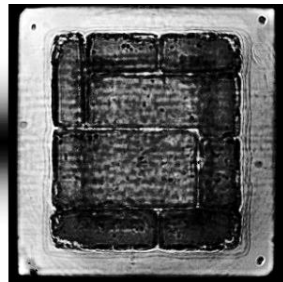
図Ⅲ. 2.5.6-154 サンプル外観 (a)サンプル①, (b)サンプル②

初期、500 サイクル、2000 サイクル後の超音波顕微鏡観察結果を図Ⅲ. 2.5.6-155 に示す。また、各冷熱サイクルにおける初期面積に対する接合面積比を図Ⅲ. 2.5.6-156 に示す。Cu は 100 サイクルからすでに接合面積が約 50%まで減少しており、500 サイクルでは 10%程度まで減少したためそれ以降は中止した。また、比較的セラミック基板に近い線膨張係数を有する SUS410 については 200 サイクルから徐々にクラックが進展し接合面積が低下し始めた。1000 サイクルでは約 40%低減し、3000 サイクルでは 40%程度まで減少すると予測される。複合材に関しては、SAT ではクラック進展は確認されなかった。線膨張係数を積極的に合わせることで長期信頼性が確保できた。また、予想に反して Al は今回実験した材料の中で最もセラミックとの線膨張係数差が大きい材料であったにも関わらず、1000 サイクルを経過してもほとんどクラックは確認されなかった。これは、Al が他の材料に比べ非常に柔らかい材料であるため、Al がひずみ、応力緩和していると考えられる。図Ⅲ.2.5.6-157 に 2000 サイクル後の Al ベースプレートサンプルの裏面を示す。基板を接合した位置に対応して表面にしわが発生している。サイクル数を経過するごとにしわが成長し、さらに反りの形状が変化していることから、Al ベースプレートが繰り返し応力を受けて塑性変形していると考えられる。この結果から Al はセラミックとの線膨張係数差は比較的大きいが、応力緩和効果があるためはんだクラック対策としての効果が期待される。しかしながら、Al ベースプレートは反りそのものが大きい。そのため、配線基板や半導体チップ、バンプ接合部の信頼性低下が課題となる。

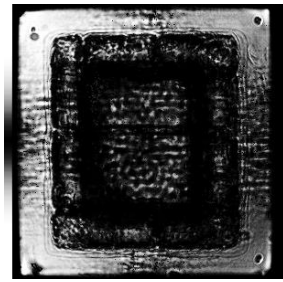
225℃以上の高温動作確認用パワーモジュールには、はんだクラック進展及び、反りによる配線基板、半導体チップ、バンプ接合部への影響を考慮し、SUS410 を用いて空冷フィンを用いることとした。SUS410 製フィンの冷却性能については別章にて報告する。



(a)

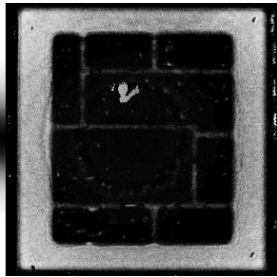


(b)

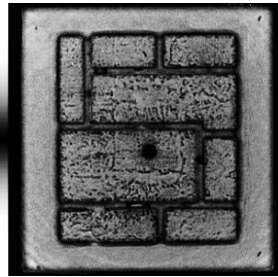


(c)

サンプル① Al (a)初期, (b)500 サイクル, (c)2000 サイクル

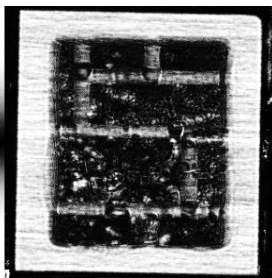


(a)

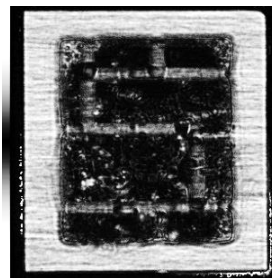


(b)

サンプル① Cu (a)初期, (b)500 サイクル



(a)

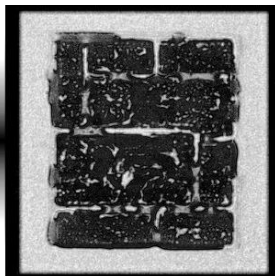


(b)

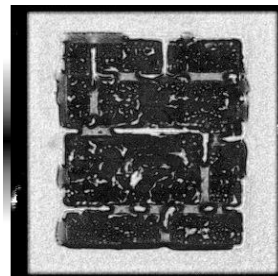


(c)

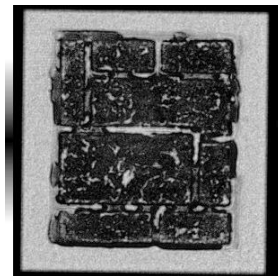
サンプル① SUS410 (a)初期, (b)500 サイクル, (c)2000 サイクル



(a)

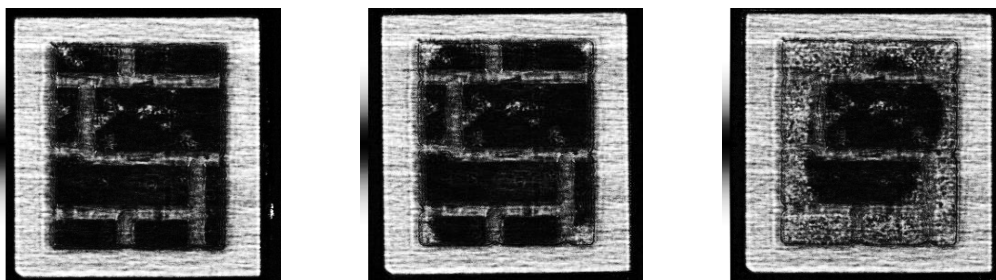


(b)

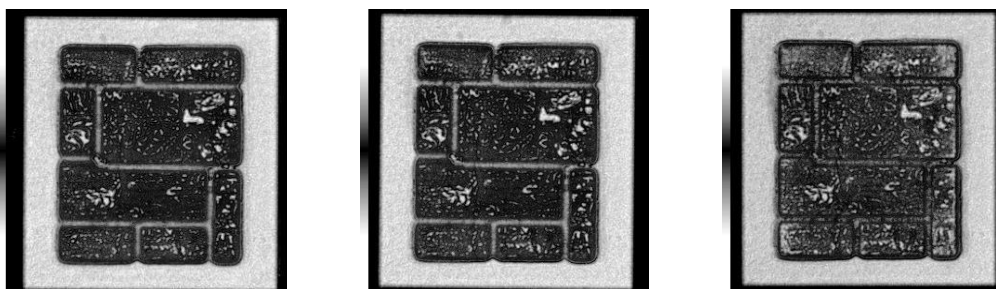


(c)

サンプル① CuW (a)初期, (b)500 サイクル, (c)2000 サイクル

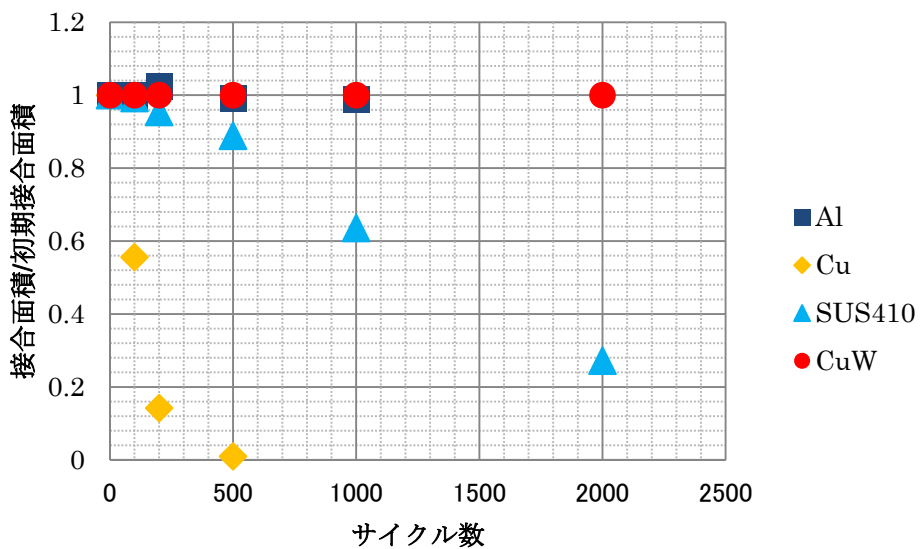


(a) (b) (c)
 サンプル② SUS410 (a)初期, (b)500 サイクル, (c)2000 サイクル



(a) (b) (c)
 サンプル② CuW (a)初期, (b)500 サイクル, (c)2000 サイクル

図Ⅲ. 2.5.6-155 初期、500 サイクル、2000 サイクル後の超音波顕微鏡観察結果



図Ⅲ. 2.5.6-156 サンプル①における初期に対する接合面積比



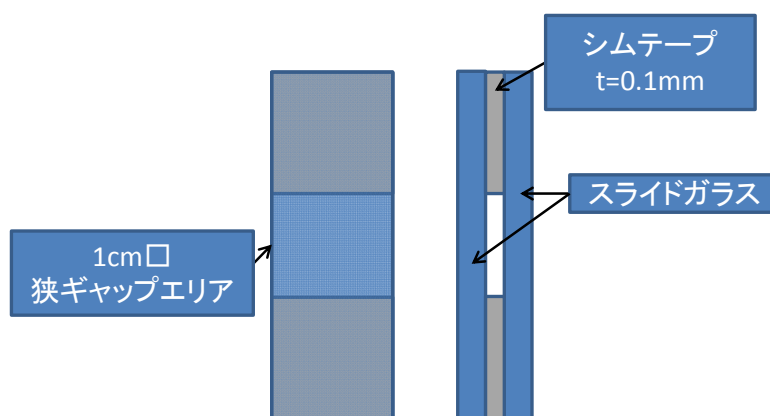
図Ⅲ. 2.5.6-157 2000 サイクル後の Al ベースプレートサンプルの裏面

(e) 半導体チップ周辺の封止

パワーモジュールをフリップ接合やはんだ接合を行い作製が出来たとしても、そのモジュールに電氣的耐圧が無ければ所望の動作をさせることはできない。今回のパワーモジュールにおいて耐圧が必要とされる部位の一つとして、フリップチップ接合を行っていることによるチップ表面～基板表面間の空間耐圧であり、設計としては 1000V に耐える必要がある。今回のそのチップ表面及び空間にゲルを注入することになっているため、一般的に用いられるエポキシのアンダーフィル材とことなる。そのため、ゲルの充填性、熱劣化によるボイドの発生、耐圧変化の影響を知る必要がある。そのために、簡易サンプルによる充填性及び 250℃における熱劣化の判定、並びに耐圧の確認を行った。

a) ゲルの選定実験

本実験で使用したスライドガラスは松浪硝子工業製、品番 S1112 を使用した。このスライドガラスの長手方向を約 1 cm幅になるように BUEHLER 製、型番 IsoMet1000 にて切断を行った。そのガラス片に 0.1mm のミスミ製 SUS シムプレート約 1cm の幅になるようにセットし、図Ⅲ.2.5.6-158 の様な狭ギャップを持ち、対向する 2 辺が閉構造のサンプルを作製した。実験に用いるゲルは参考文献 1) にて評価されている部材を参考にメーカー推奨の部材を集めた。



図Ⅲ.2.5.6-158 ゲル選定実験用部材図

サンプル作製方法は、Al カップ中に狭ギャップサンプルを置き、ゲルをサンプルの狭ギャップ部が埋まる程度の量を充填し、その後真空脱気を 5 分間行った。本実験に使用したゲルはすべてこの時点で狭ギャップに残留ボイドが見られないことを確認している。その後、メーカー推奨のキュア条件での熱処理後、250℃高温放置 20、50、100 時間後の状態を観察しボイド、ワレが無いかを確認した。サンプル数はゲル毎に 3 個作製しており、NGの判定はそのうち 1 つでもゲルにボイド、クラックが確認できたときとした。

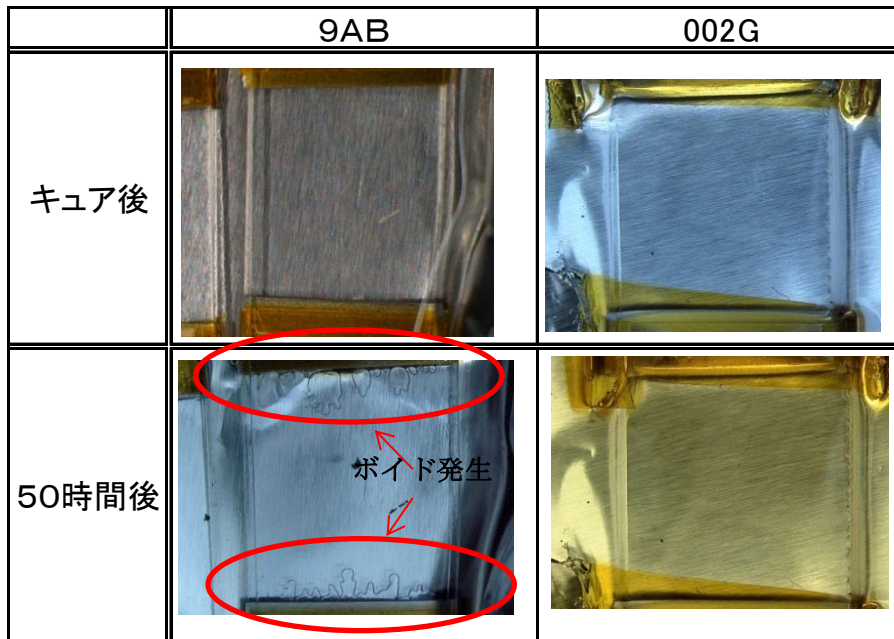
表Ⅲ.2.5.6-17 に各部材での熱履歴によるボイド、クラックが発生していない場合を○、発生した場合を×として示した。また、代表として X-32-3318-9A/B と 002G のゲルのキュア後並びに高温放置 250℃ 50 時間後の観察結果を図Ⅲ.2.5.6-159 に示す。結果として、ADEKA 製 BYX-002G が最もボイド、クラックの発生が遅い事が分かった。不良の発生の大きな傾向として、図Ⅲ.2.5.6-159 の X-32-3318-9A/B の 50 時間後に見られる様なシムテープの周辺部よりボイドやクラックが発生するのが主であった。これは、参考文献 1)において、ゲルは加熱による影響で固化しながら収縮、同じ現象が起こるとある。そのため、シムテープが存在し、収縮した際にゲルが周辺から来ることができない部位から不良が発生したと説明できる。

また、図Ⅲ.2.5.6-160 に DCT-GB002-1-NT のゲル使用し、サンプルををゲルにて覆わず作製した物の 250℃ 50 時間後降温放置結果を示す。図Ⅲ.2.5.6-160 を見てわかるように、クラックやボイドが発生している事が分かる。狭ギャップ部横から観察すると、クラックと思わしき部位は穴が開いている事が確認できた。よって、高温放置によって発生しているボイド、クラックは実際にゲルがその部位からなくなっているため、この状態がチップのガードリング上などで起こった際には、耐圧が著しく低下すると考えられる。

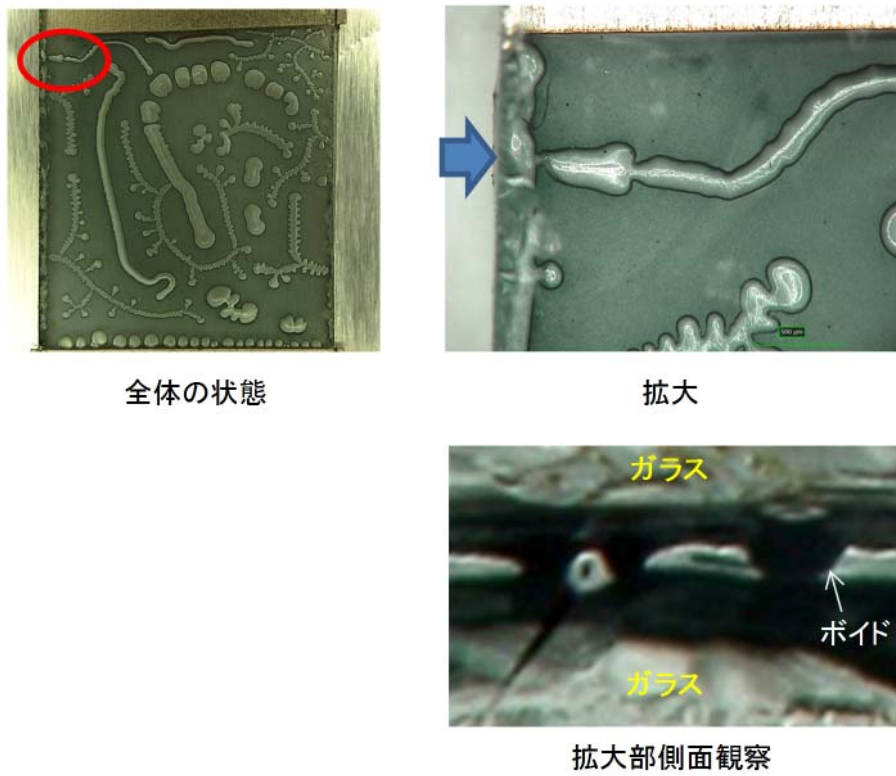
よって、狭ギャップ構造においては、参考文献の様なよく見られる構造と異なる信頼性結果が得られた。狭ギャップでの不良発生は対向する閉じた 2 辺より発生したため、モジュール等作製において似た構造部位が発生する場合には十分に注意する必要という指針が得られた。

表Ⅲ.2.5.6-17 高温放置の試験結果

	キュア後	20h	50h	100h
DCT-GB002-1-NT	○	×		
X-32-3318-9A/B	○	×		
BYX-002G	○	○	○	×
RX-157A	×			



図Ⅲ.2.5.6-159 高温放置におけるゲルの状態変化



図Ⅲ.2.5.6-160 ゲル不良状態がボイドである事の確認

b) 電氣的信頼性評価

前記実験より ADEKA 製 BYX-002G が狭ギャップ構造におけるボイド・クラックの発生が起りにくい事が判明した。次にこのゲルが狭ギャップ状態において目標の電氣的耐圧を確保できるかを評価した結果を示す。

試験サンプルは、図Ⅲ.2.5.6-161 に示すような評価サンプルを作製した。30 mm 角の電極基板と 0.1mm 厚のスペーサー基板を使用している。電極基板にはスルーホールにて表裏導通がとられた表裏同形状丸型電極 9 個と 4 隅の表裏に 2.5mm□ の配線パターンを有している。その基板同士を 4 隅の配線パターン上にスペーサー基板を挟み込み固定することにより 0.1mm のクリアランスを持って対向している。

この基板の間にゲルを注入、真空脱気及びキュアを行ってサンプルを作製した。基板には 9 個の電極を有しているので、1 サンプルにつき電氣的耐圧測定は 9 か所行える。そのサンプルを 250℃ 高温放置並びに -40℃～250℃ 冷熱試験に投入し、リーク電流の変化を観察した。

リーク電流の測定は、岩通計測株式会社製 CS-3200 を使用し直流電流を流した時の測定としている。測定用ジグは図Ⅲ.2.5.6-161 にあるようにホチキスに似た形状の電極を有するクランパーを作製し、測定時一定の荷重になるように電極に接点を当て計測している。

また、ショートしていると判断する条件は 1000V 印加時に 0.12mA を超えた電流が流れた場合としている。数値の読み取りは、電圧をかけて 30 秒経過後のデジタル表示されている値を記録している。また、グラフ表示の場合 nA/div が最小表示であるため、デジタル表示における 100pA 以下はほぼ誤差レベルと判断する。

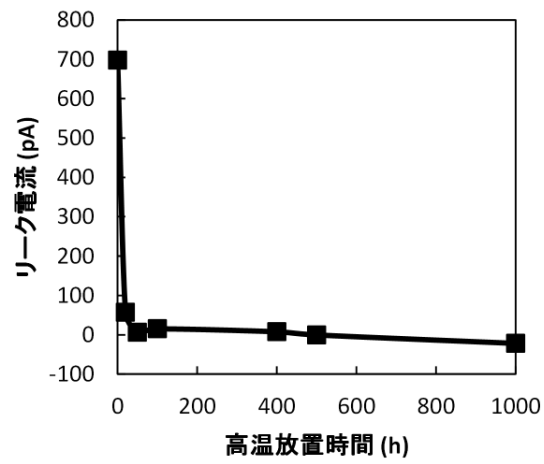


図Ⅲ.2.5.6-161 ゲル選定実験用部材図

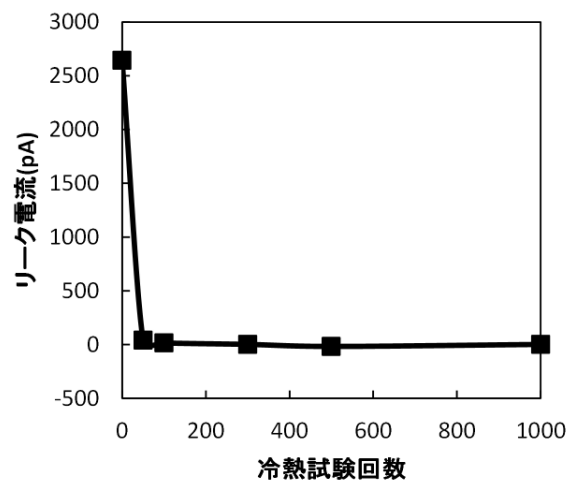
図Ⅲ.2.5.6-162 に高温放置試験におけるリーク電流の平均値をしめす。サンプル作製後の初期においてリーク電流不良が5か所発生した。そのため、その部位は測定からはずし、合計22か所の静電容量とリーク電流測定結果となる。リーク電流不良部については脱気不良によるボイドが考えられるが、故障解析は行えていない。リーク電流不良箇所は1000時間後であっても増えることはなかった。リーク電流は初期700pA程度であるが、さらに高温放置を行うと、急激にリーク電流の減少が確認でき、ほぼリーク電流は観察できないレベルまでとなっている。シリコーンゲルは、スライドガラス実験でも示したように、熱の影響により固化しながら収縮する。そのため、ゲルの密度が上昇する事により、リーク電流の低下が起こったと推測される。

図Ⅲ.2.5.6-163 に冷熱試験におけるリーク電流の平均値を示す。サンプル作製後の初期においてリーク電流不良が1か所発生した。また、冷熱試験サイクルを50回行ったところ、リーク電流不良が6か所に増えた。100サイクル以降は新たなリーク電流不良は発生しなかった。リーク電流の平均値は不良箇所の値は入れず、また1度不良が出た場所はその後測定の対象としていない。リーク電流の傾向は高温放置と同じ様に急激にリーク電流が低下し、ほぼ誤差レベルになっている。リーク電流の値が急激に低下する理由は、高温放置の結果の考察と同様にゲルに密度が上昇したためと推測される。一方、初期のリーク電流が高温放置試験サンプルの値と大きく異なり2.6nA程度である事が分かる。これは、キュア条件は高温放置並びに冷熱試験サンプル共に同じ条件でおこなっているが、高温放置試験サンプルと冷熱試験サンプルは同時に作成しておらず、ロットの違いにより、キュア時のゲルの架橋密度が異なり、リーク電流状態が異なる可能性があるか裏付けに至っていない。今後は推奨キュア条件に加え、初期リーク電流が落ち着くまでの熱処理を初期に加えて安定してから試験を行う必要があると考える。

以上の結果より、ゲル材質自体の熱劣化によるリーク電流増加は無いと判断でき、問題は初期および低サイクル時に発現する不良の解明及び対策が重要であると考えられる。



図Ⅲ.2.5.6-162 高温放置試験におけるリーク電流の変化



図Ⅲ.2.5.6-163 冷熱試験におけるリーク電流の変化

(2) 信頼性・電気的特性の評価

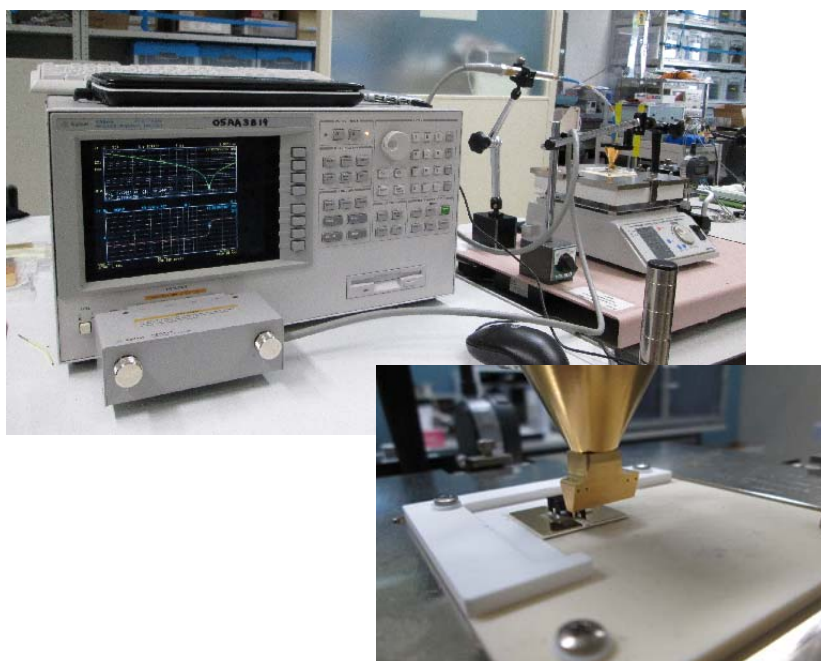
本来、開発とは評価して基準に合格しての開発なので、評価結果は前章の各技術の説明に付した。ここでは本開発を進めるにあたり、新たに技術開発しなければならなかった信頼性評価技術について、信頼性の確認、電気性能の確認の両面から説明するとともに、残された課題を示す。

1) 信頼性確認技術の開発

(a) 高精度インピーダンス評価技術

受動部品、とくにコンデンサの共振周波数測定をインピーダンスアナライザーを用いて行う場合、低インピーダンス測定となるため、再現性のある高精度な測定を行うためには、機械的／熱的な接触、外来ノイズに対策が必要となる。ここでは、Agilent Technology 社製 4294A (以下、4294A と略す) プレシジョンインピーダンスアナライザー用に 4 端子プローブを開発し、比較的容易に、FCRA から提供された高耐熱コンデンサ (50nF 品) に対し、再現性のある測定を達成できたので報告する。

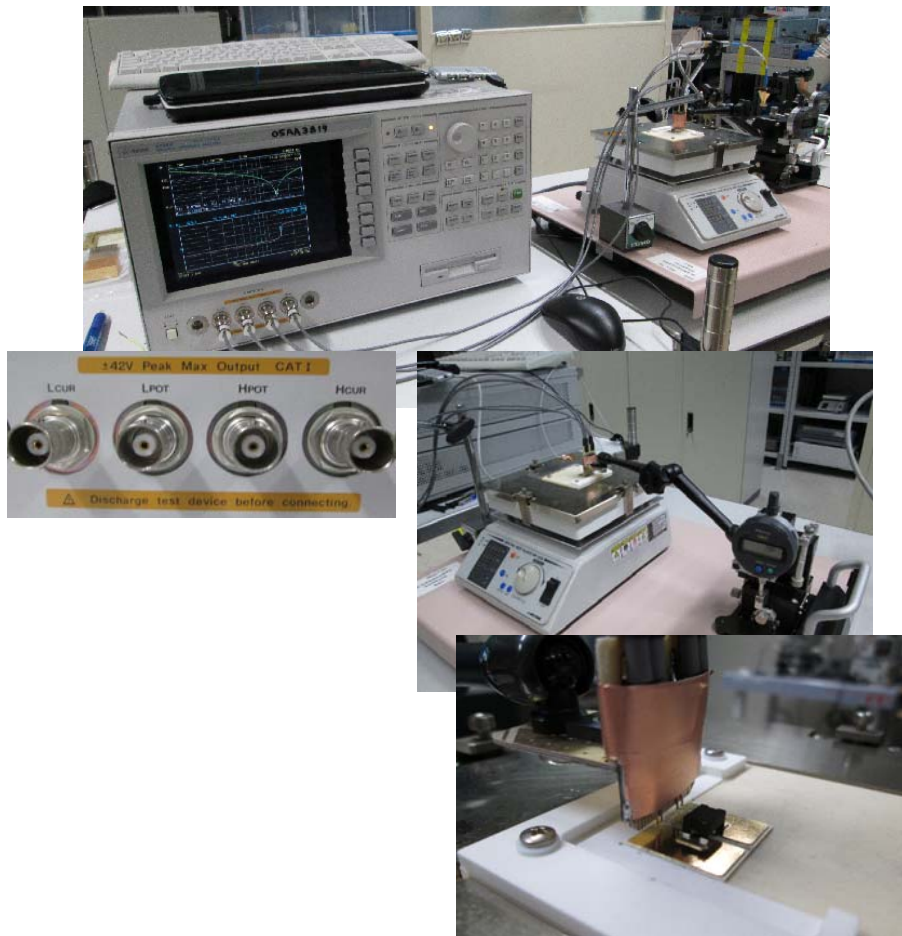
4294A は、40Hz～110MHz の周波数帯に対応したインピーダンスアナライザーで、S_ic 向け砂場回路に用いようとするコンデンサの共振周波数 (1～10MHz と予想) の評価に的的すると考えられる。筐体は 4 端子測定が可能な構成となっているが、任意形状のサンプル測定を簡便におこなうため、2 端子測定を行うプローブを用意した (図 III.2.5.6-164)。



図Ⅲ.2.5.6-164 2端子プローブ

準備した2端子プローブは、プローブ近傍で4端子-2端子変換を行える構成とするため、ごく短いSMAケーブル(約15cm)で42941Aインピーダンス・プローブのSMA端子に接続した。プローブ先端には2本のスプリングプローブ(ストローク:500 μ m)を設置し、機械的な配置に対する配慮を行った。プローブは、高さ方向に10 μ m制御可能デジタルスケールを備えたプローブポジショナーにセットして使用した。FCRA提供されたコンデンサは、2電極を有するSiN基板にはんだで接合された試料の電極部分に接触させることで評価を行った。

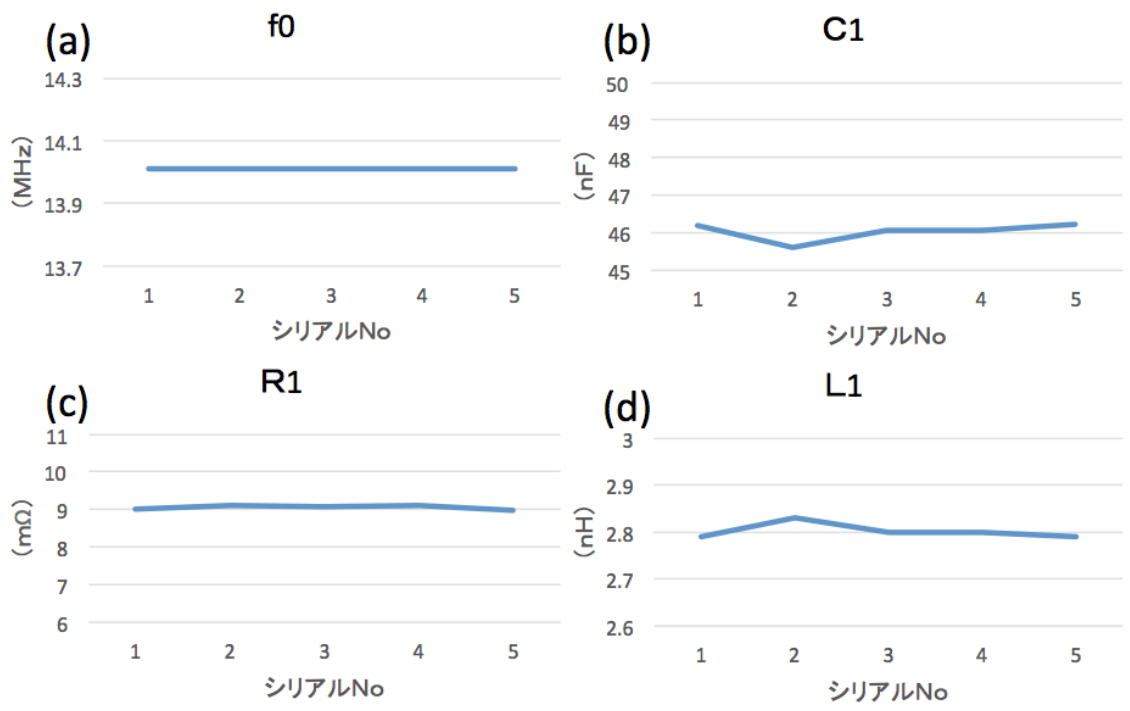
一方、4端子プローブは、4294Aプレジジョンインピーダンスアナライザーの各端子に直接接合できるBNCケーブルを有し、先端をスプリングプローブに直結することで、サンプルのごく近傍まで外装によりシールドされ構造とした(図Ⅲ.2.5.6-165)。デジタルスケールを有するプローブポジショナーにセットしたのは、2端子プローブと同様である。



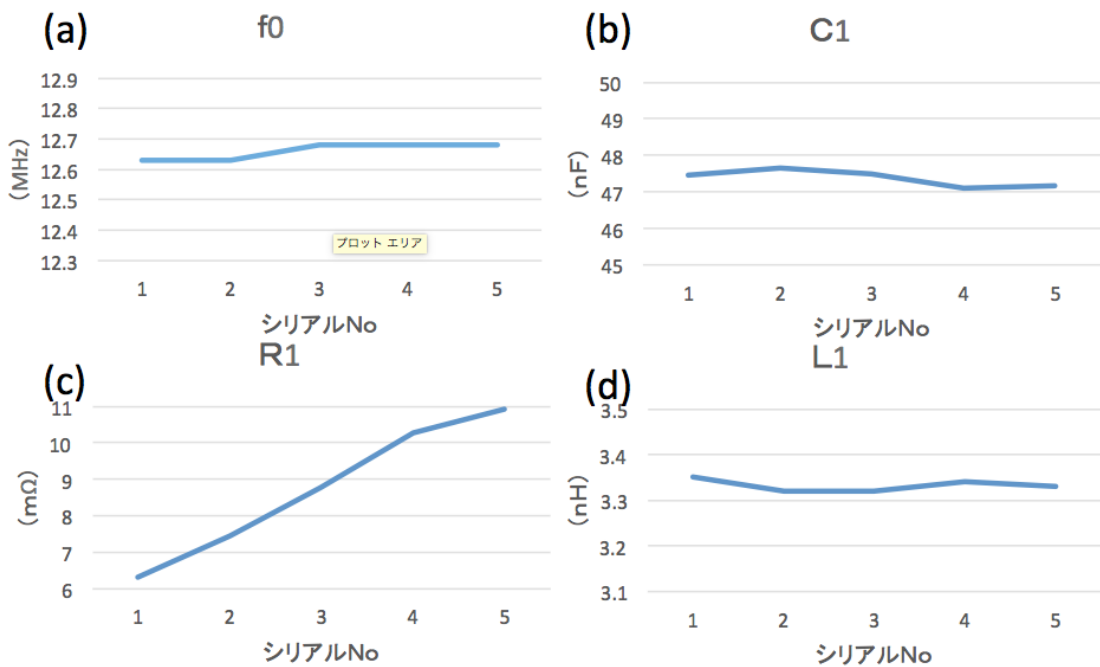
図Ⅲ.2.5.6-165 4端子プローブ

図Ⅲ.2.5.6-166に4端子プローブによる評価結果を、図Ⅲ.2.5.6-167に比較のため2端子プローブによる評価結果を示す。4端子、2端子の測定で、それぞれ、コンデンサ容量46.0nF、47.4nFが測定できており。接合容量の評価に問題がないことはわかった。一方、2端子での抵抗成分測定では、 $6\text{m}\Omega \sim 11\text{m}\Omega$ と値が安定せず、4端子測定では $9\text{m}\Omega$ と安定していた。抵抗成分はインピーダンスが最低となる共振点での値となる。そのため、装置の基本計測性能が反映される。4294Aではインピーダンスの感度が $10\text{m}\Omega$ であり、 $\sim\text{m}\Omega$ レベルの評価は厳しいと考えられ、これを反映して2端子のR0評価は値が安定しないと考えらる。一方、4端子測定では、同様のノイズの影響を受けていると考えられるが、4端子測定をしているため、ノイズの影響を分離できていると考えている。

以上より、共振点近傍の低インピーダンスな評価を行うには、4端子法で測定を行うことが重要であることがわかった。



図III.2.5.6-166 4端子プローブによる評価



図III.2.5.6-167 2端子プローブによる評価

(b) 接合破断面の凹凸表示法

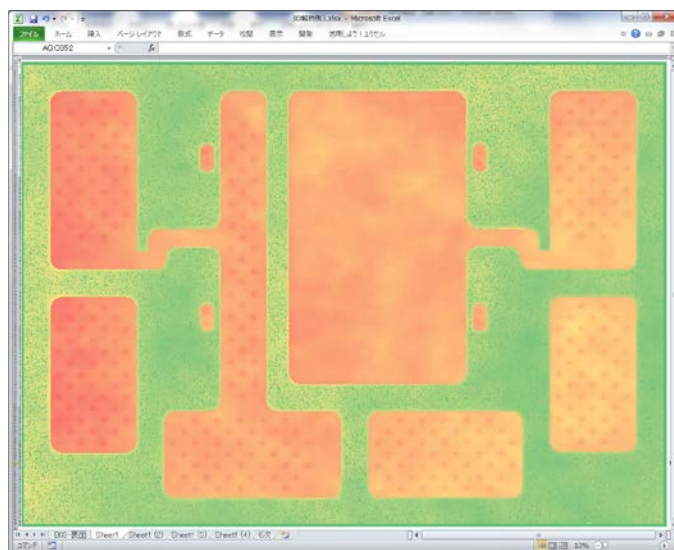
本プロジェクトにおいては、パワーデバイス／配線基板／放熱基板／ベース金属の接合、接合強度および接合面の信頼性の向上が課題である。これら接合にあたっては、接合面の凹凸がないことが望ましい。接合面の凹凸はああ原因で発生する。凹凸の周期には、数 mm 以上から数 $10 \mu\text{m}$ 以下まで様々な成分があり、それぞれ、発生原因と信頼性などへの影響がかわってくる。そこで、凹凸の評価方法を開発する。

一般に表面粗さは最大高さ R_y または算術平均粗さ R_a で定義されている。それぞれの定義を以下に示す。

$$R_y = \max(z_i) - \min(z_i)$$

$$R_a = \frac{1}{n} \sum_{i=1}^n (z_i - \bar{z})$$

前述の通り、凹凸によって生じる不具合は多様であり、上式で示した一般式の R_y や R_a を用いて評価が難しい。そこで凹凸評価を行うアルゴリズムを提案して活用した。以下に、凹凸の評価について述べる。図Ⅲ.2.5.6-168 は、レーザー変位計を使って測定した配線基板の凹凸である。基板のサイズは横 $28\text{mm} \times$ 縦 20mm であり、データは x 方向の分解能が $25 \mu\text{m}$ (データ数 1129 点)、y 方向の分解能が $50 \mu\text{m}$ (データ数 405 点)、z 方向の分解能が $0.00778 \mu\text{m}$ である (データ総数 457245 点)。同図において、赤 > 黄 > 緑の順に高さを持つ。このレーザー変位計データを用いて、凹凸の種類と評価方法を個別に説明する。



図Ⅲ.2.5.6-168 レーザー変位計による基板高さの測定結果例

まず、数 mm 以上の周期に係わる凹凸を評価する。この周期の凹凸は、はんだリフローなどの実装プロセスや高温動作における熱応力で発生する。セラミック基板の割れや、長期信頼性における剥がれの原因となる。

基板の凹凸を関数近似で求める方式を述べる。評価にあたり、図Ⅲ.2.5.6-169のように元データ 427245 点から、セラミック面のみを抽出する。また、エッジ部分などに発生するレーザー変位計の測定ノイズも排除する。評価に用いた点は 171714 点となった。

高さデータ z が、位置 (x, y) に対して以下の関係が成り立つと仮定する。

$$z(x, y) = A_{00} + A_{10} \cdot x + A_{01} \cdot y + A_{20} \cdot x^2 + A_{11} \cdot xy + A_{02} \cdot y^2 + \varepsilon$$

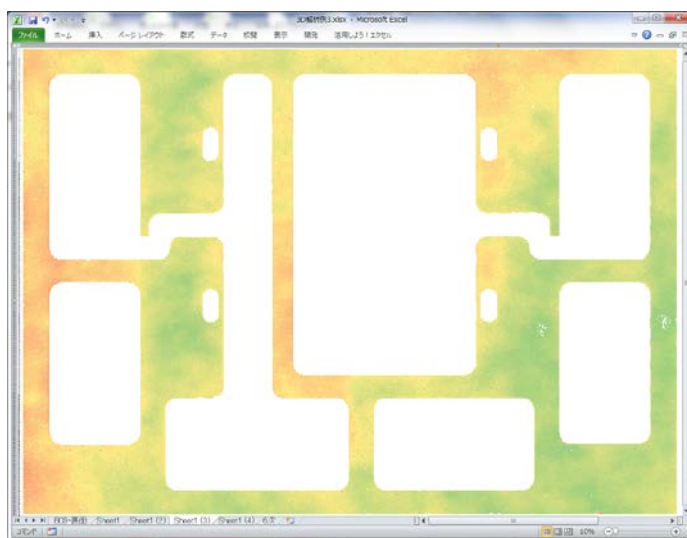
x, y : 位置情報, z : 高さ情報, ε : 誤差

$\sum \varepsilon^2$ を最小にする係数を導く。すなわち、以下の連立方程式を解く。

$$\sum \varepsilon^2 = \sum (A_{00} + A_{10} \cdot x + A_{01} \cdot y + A_{20} \cdot x^2 + A_{11} \cdot xy + A_{02} \cdot y^2 - z(x, y))^2$$

$$\frac{\partial}{\partial A_{00}} \sum \varepsilon^2 = 0, \frac{\partial}{\partial A_{10}} \sum \varepsilon^2 = 0, \frac{\partial}{\partial A_{01}} \sum \varepsilon^2 = 0, \frac{\partial}{\partial A_{20}} \sum \varepsilon^2 = 0, \frac{\partial}{\partial A_{11}} \sum \varepsilon^2 = 0, \frac{\partial}{\partial A_{02}} \sum \varepsilon^2 = 0$$

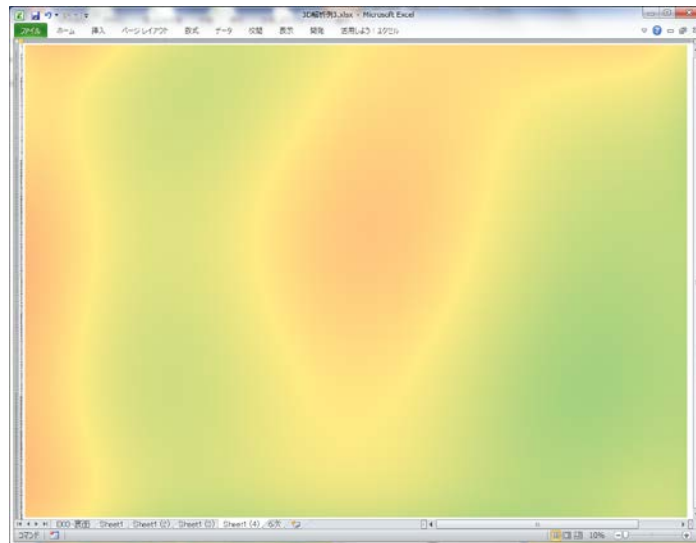
上記の連立方程式を解くと以下のようになる。



図Ⅲ.2.5.6-169 セラミック面の高さばらつき

$$\begin{bmatrix} A_{00} \\ A_{10} \\ A_{01} \\ A_{20} \\ A_{11} \\ A_{02} \end{bmatrix} = \begin{bmatrix} \sum 1 & \sum x & \sum y & \sum x^2 & \sum xy & \sum y^2 \\ \sum 1 \cdot x & \sum x \cdot x & \sum y \cdot x & \sum x^2 \cdot x & \sum xy \cdot x & \sum y^2 \cdot x \\ \sum 1 \cdot y & \sum x \cdot y & \sum y \cdot y & \sum x^2 \cdot y & \sum xy \cdot y & \sum y^2 \cdot y \\ \sum 1 \cdot x^2 & \sum x \cdot x^2 & \sum y \cdot x^2 & \sum x^2 \cdot x^2 & \sum xy \cdot x^2 & \sum y^2 \cdot x^2 \\ \sum 1 \cdot xy & \sum x \cdot xy & \sum y \cdot xy & \sum x^2 \cdot xy & \sum xy \cdot xy & \sum y^2 \cdot xy \\ \sum 1 \cdot y^2 & \sum x \cdot y^2 & \sum y \cdot y^2 & \sum x^2 \cdot y^2 & \sum xy \cdot y^2 & \sum y^2 \cdot y^2 \end{bmatrix}^{-1} \begin{bmatrix} \sum z \\ \sum z \cdot x \\ \sum z \cdot y \\ \sum z \cdot x^2 \\ \sum z \cdot xy \\ \sum z \cdot y^2 \end{bmatrix}$$

上式は2次の近似だが、同様の方法で高次関数平面へ拡張ができる。



図Ⅲ.2.5.6-170 配線基板の変形推定量（6次関数で近似）

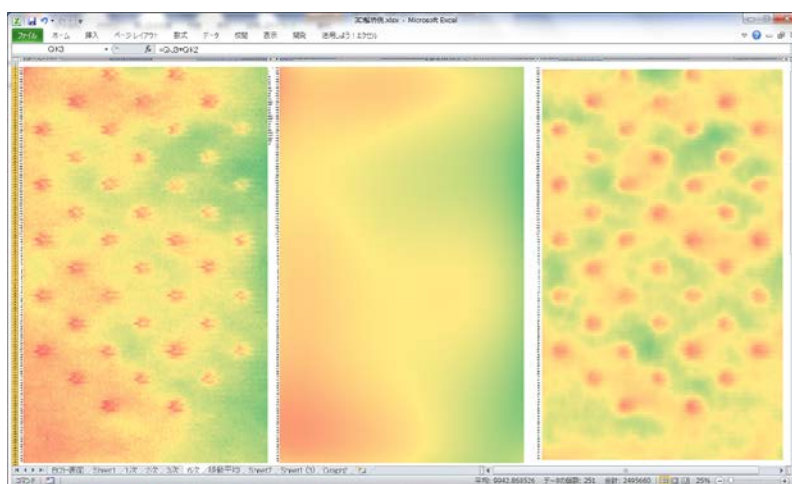
図Ⅲ.2.5.6-170 は図Ⅲ.2.5.6-169 から算出した変形量（うねり、反り）の推定結果である。図Ⅲ.2.5.6-169 では判りにくいパターン面も含めた凹凸が解析できており、凹凸の高さや曲率半径などの抽出を原図である図Ⅲ.2.5.6-169 よりも正確かつ容易に算出できるようになる。なお図Ⅲ.2.5.6-170 は6次関数、すなわち以下の式で近似している。

$$\begin{aligned} z(x,y) = & A_{00} + A_{10} \cdot x + A_{01} \cdot y + A_{20} \cdot x^2 + A_{11} \cdot xy + A_{02} \cdot y^2 + A_{30} \cdot x^3 + A_{21} \cdot x^2y + A_{12} \cdot xy^2 + A_{03} \cdot y^3 \\ & + A_{40} \cdot x^4 + A_{31} \cdot x^3y + A_{22} \cdot x^2y^2 + A_{13} \cdot xy^3 + A_{04} \cdot y^4 \\ & + A_{50} \cdot x^5 + A_{41} \cdot x^4y + A_{32} \cdot x^3y^2 + A_{23} \cdot x^2y^3 + A_{14} \cdot xy^4 + A_{05} \cdot y^5 \\ & + A_{60} \cdot x^6 + A_{51} \cdot x^5y + A_{42} \cdot x^4y^2 + A_{33} \cdot x^3y^3 + A_{24} \cdot x^2y^4 + A_{15} \cdot xy^5 + A_{06} \cdot y^6 \\ & + \varepsilon \end{aligned}$$

こうした評価は、配線パターンが施された基板だけでなく、一部の部品が実装されているなど見えない部分がある平面の補間推定や変形量の改善効果の検証に役立つ。

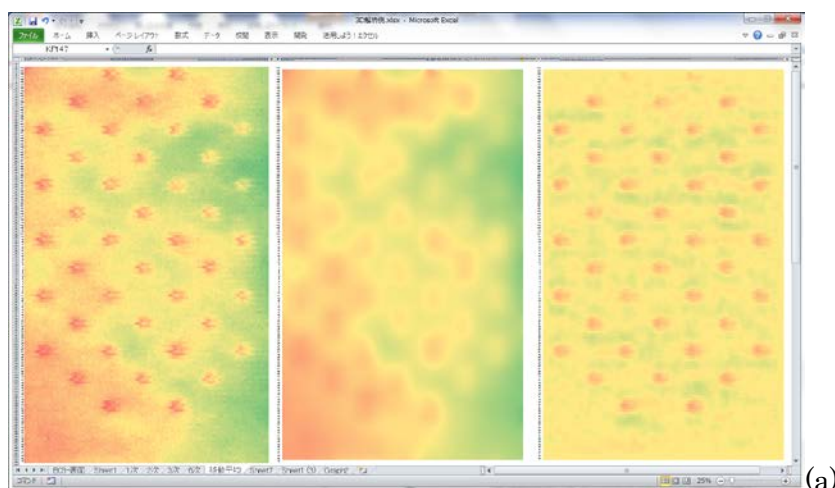
次に、 $100\ \mu\text{m}$ 程度の周期に係わる凹凸を説明する。バンプまたはバンプによって SiC パワーデバイスにかかる応力、バンプの接合強度の検討、はんだ厚さの設計に使う。

測定結果に対して、前節で示した関数近似フィルタ、または、移動平均フィルタをかけて、元データとの差分をとる方法がある。図Ⅲ.2.5.6-171,172 に計算結果の例を示す。なお、元データは図Ⅲ.2.5.6-168 配線基板の金属パターン部である。両方式とも元データからうねりを除去し、表面の凹凸だけを可視化できている。



(a) 元データ (b)関数近似 (c) (a)-(b)

図Ⅲ.2.5.6-171 関数近似による中周期の凹凸評価



元データ (b)移動平均フィルタ (c) (a)-(b)

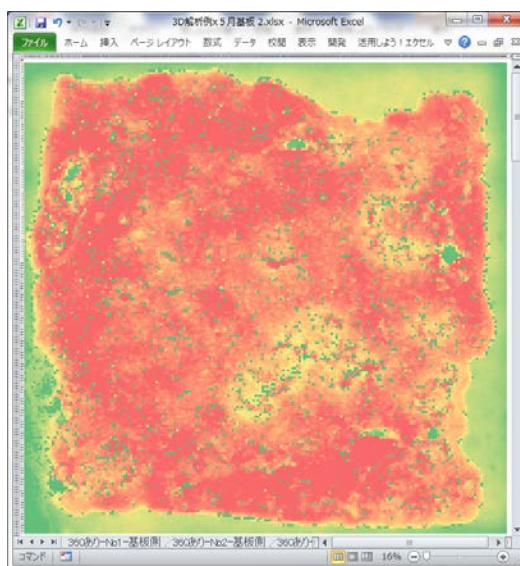
図Ⅲ.2.5.6-172 移動平均フィルタによる中周期の凹凸評価

10 μm 以下の周期に係わる凹凸の評価は、接合強度の破壊試験における接合破断面の解析などに有効である。はんだ接合部の破断面分析において、破断モードは①デバイス-はんだ界面破壊、②はんだ内破断、③はんだ-配線基板界面破壊の3つに分けられる。それぞれのモードで、破断面の凹凸に違いが生じる。また、④はんだ接合時に発生したボイドも凹凸に係わる。これらの比率を分析するときには有用となる。

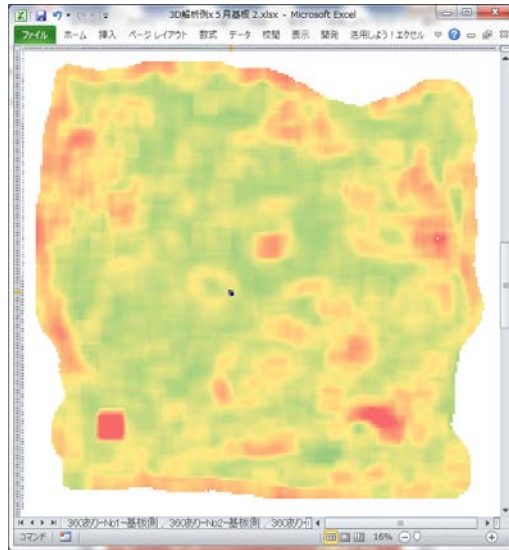
図Ⅲ.2.5.6-173 は破断試験後の金属パターン側破断面の凹凸実測定結果である。x 方向と y 方向の分解能は共に 10 μm で破断試験評価半導体デバイスは約 2.2mm 角である。

図Ⅲ.2.5.6-174 は、移動分散処理の画像である。60 μm 角の領域 (49 点) のデータを用いて分散を求める。Ry とほぼ同じ値が得られる。最大値と最小値の2値のみを使う Ry は、測定誤差または測定ノイズの影響を強く受けるため、誤差が乗りやすい。領域内の全てのデータを計算に用いる本方式は、最大値と最小値以外を捨てる Ry よりも測定ノイズの影響を受けづらく、解析精度が安定する。

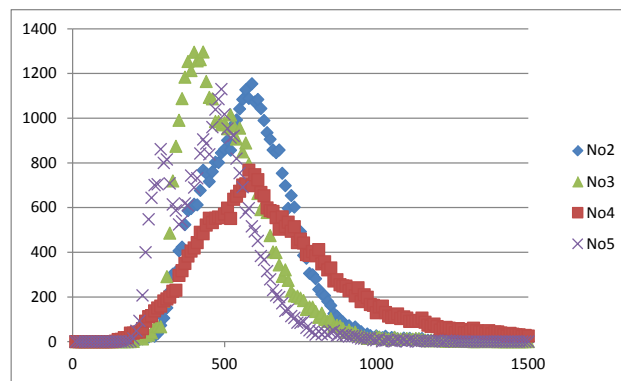
図Ⅲ.2.5.6-175 は移動分散のヒストグラムである。ヒストグラムの形状は、接合強度に関係することが確認されている。これらのデータ分析により、接合強度不良の理論的な解析が期待される。



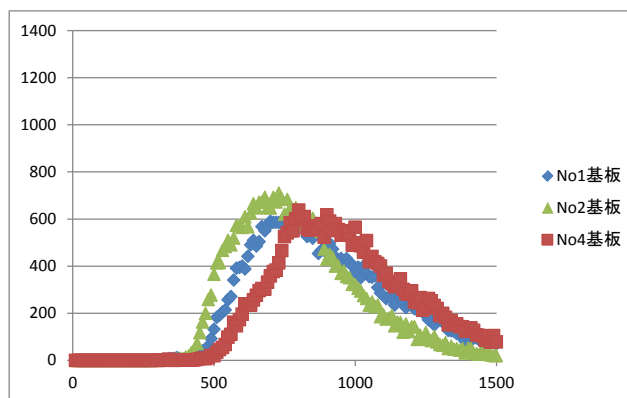
図Ⅲ.2.5.6-173 破断試験における、破断部分の凹凸測定結果



図Ⅲ.2.5.6-174 移動分散データ処理



(a) 高い接合強度 (50MPa 以上) の移動分散ヒストグラム



(b) 低い接合強度 (20MPa 程度) の移動分散ヒストグラム

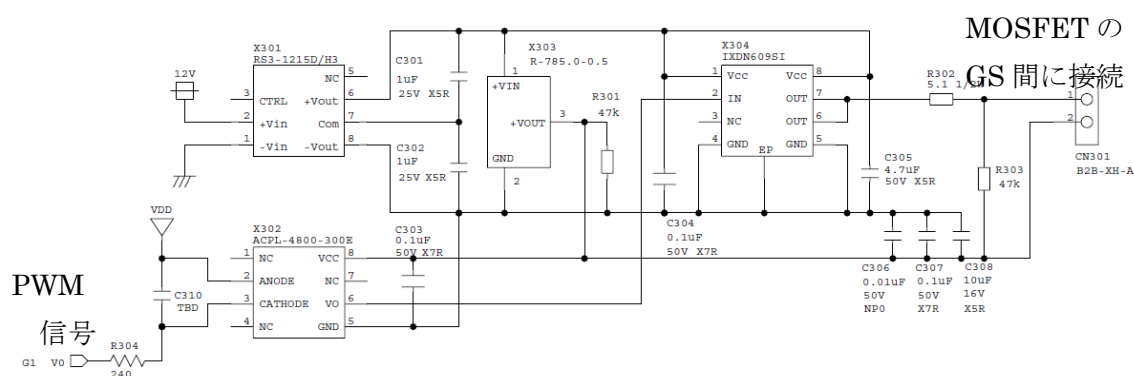
縦軸は $60 \mu\text{m}$ 角 49 点データの移動分散で 1count = 7.78 nm

図Ⅲ.2.5.6-175 移動分散のヒストグラム

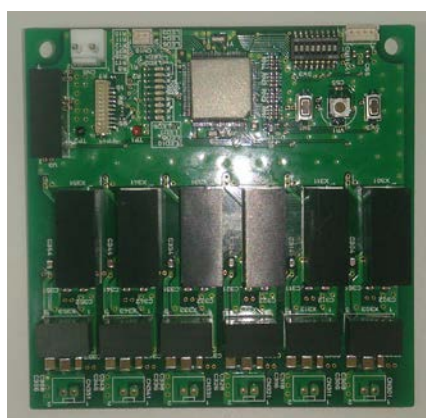
2) 電気試験その他の評価技術の開発

(a) スwitchング評価技術

ゲート駆動回路について、回路図と写真をそれぞれ図Ⅲ.2.5.6-176 と図Ⅲ.2.5.6-177 に示す。SiC-MOSFETのCREE社で公開している回路図面 (URL: <http://www.cree.com/~media/Files/Cree/Power/Application%20Notes/CPWRAN10.pdf> 2015年2月2日参照) を基本としている。CREE社図面では、ひとつのゲート駆動回路に対して2個の絶縁DC/DCコンバータを使用していたが、小型化をするために一方を非絶縁のDC/DCコンバータに変更した。基板の大きさは横90mm×縦88mmであり、写真下部が駆動部、上部が制御部である。制御部中央には32ビットマイコン(ルネサス社: V853IG3)があり、これにプログラムを書き込むことで、任意のゲート波形を形成する。マイコンから出力されたゲート波形は、フォトカプラによって絶縁してそれぞれのゲート駆動部に供給される。



図Ⅲ.2.5.6-176 ゲート駆動回路
(回路図抜粋: 1 モジュールに上記回路が 2 個必要)



(a) 表面

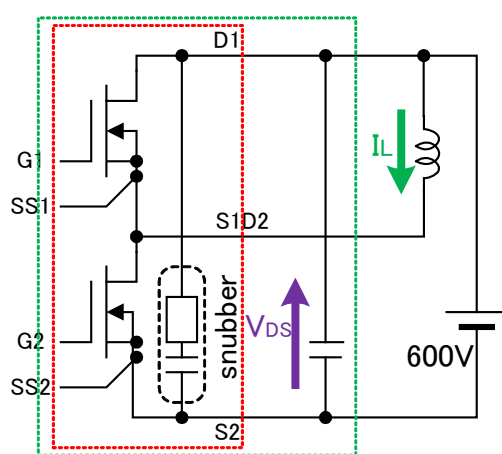


(b) 裏面

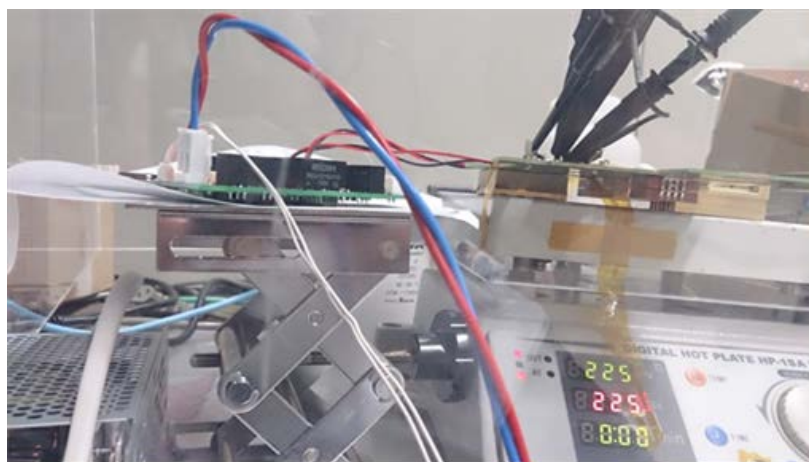
図Ⅲ.2.5.6-177 ゲート駆動回路 (写真: 図Ⅲ.2.5.6-176 が 6 回路入り)

ここでは3種類のスイッチング試験方法を述べる。パワーモジュールにかかる負担が大きくなるため、後者に行くほど、モジュールの信頼性が要求される。

図Ⅲ.2.5.6-178, 179に回路図および外観を示す。下側 MOSFET に対して長短の2回のオン信号をかけて、2パルス目のスイッチング波形を評価する。1モジュールだけでスイッチング評価可能であり、同時にパワーデバイスにかかる負担が少ない特徴がある。短時間(1ms以下)の通電であるため、パワーデバイスの温度上昇ほとんどない。外部熱源を使った高温動作試験にも使われる。スイッチングの詳細な動作、スナバ効果の確認などに使われる。



図Ⅲ.2.5.6-178 ダブルパルス試験の回路図

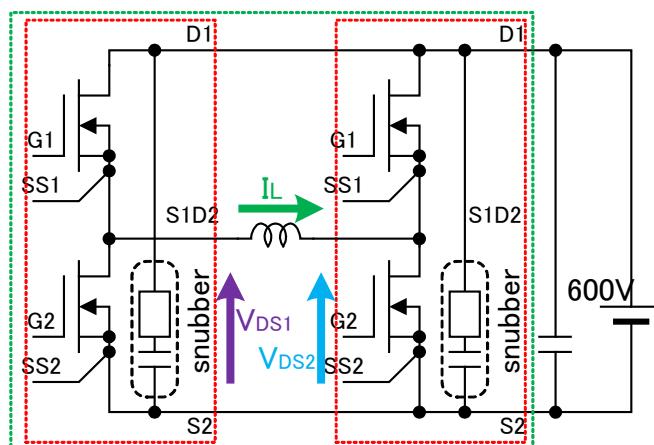


図Ⅲ.2.5.6-179 ダブルパルス試験の外観

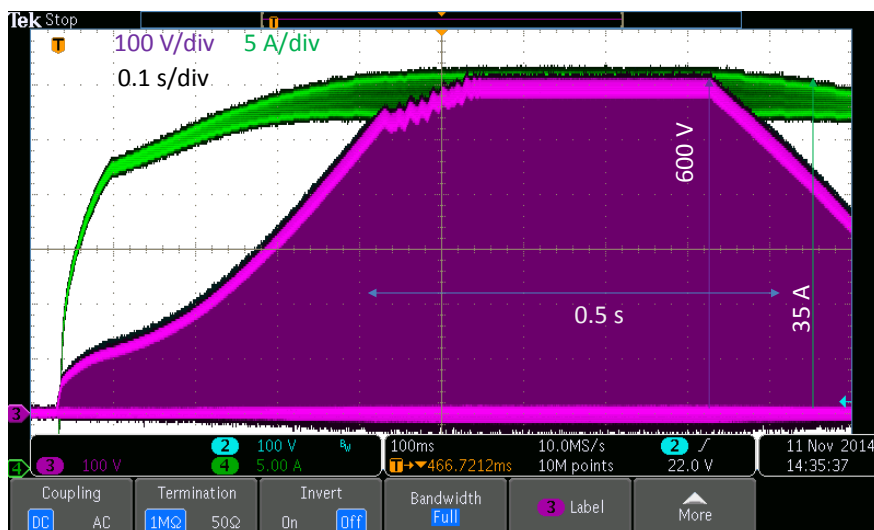
図Ⅲ.2.5.6-180に回路図を示す。二つのパワーモジュールを用いる。リアクトル電流を一定に保つように2個のパワーモジュールをPWM制御しながら、1秒間前後の通電を行う。スイッチング周波数を50kHzとした場合、数秒間の試験であっても

数 10 万回のスイッチングを実施でき、より実機動作に近いストレスがパワーモジュールにかかる。さらに、短時間通電で冷却フィンの熱上昇をほとんど無視できるため、冷却設計なしでも通電が可能である。

図Ⅲ.2.5.6-181 に 0.5 秒間通電の実験波形を示す。同図の時間軸拡大は後述する。連続スイッチングに伴うスナバ抵抗の放電動作などが確認できる。



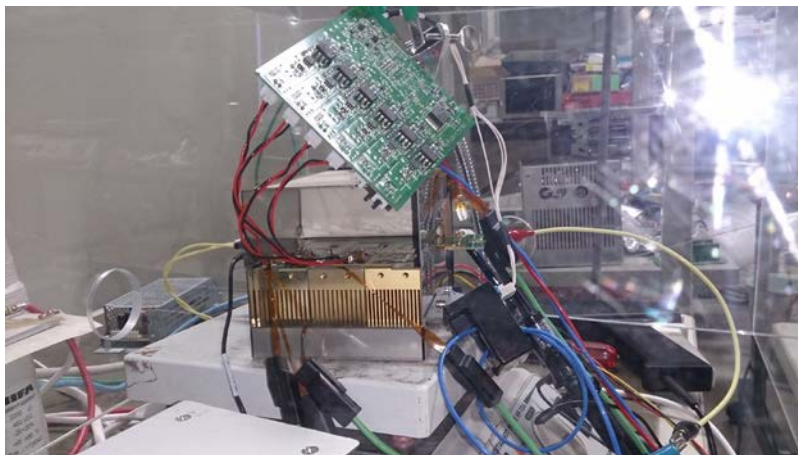
図Ⅲ.2.5.6-180 (短時間) 連続スイッチング試験



図Ⅲ.2.5.6-181 (短時間) 連続スイッチング試験

回路方式は図Ⅲ.2.5.6-180 と同じで、実負荷と同じ条件で数分～数 10 分の連続動作を行い、パワーモジュールの自己発熱と冷却がバランスする温度を測定する。図Ⅲ.2.5.6-182 は試験時の写真である。モジュールをケースに組み込んだ状態で試験を行うため、図Ⅲ.2.5.6-179 のようなパワーモジュール端子電圧を直接測定する

ことができないため、図Ⅲ.2.5.6-182 ではケースの外で電圧を測定している。このため、実際のパワーモジュール端子電圧の dv/dt やサージ電圧が観測できない。スイッチング波形評価よりも、冷却構造の性能設計と検証の評価となる。

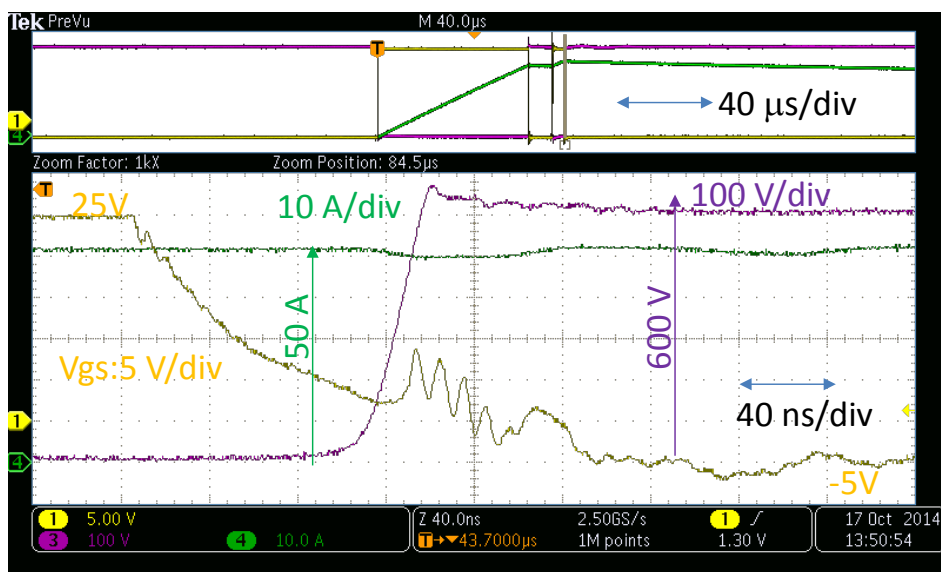


図Ⅲ.2.5.6-182 連続通電試験（冷却能力測定）

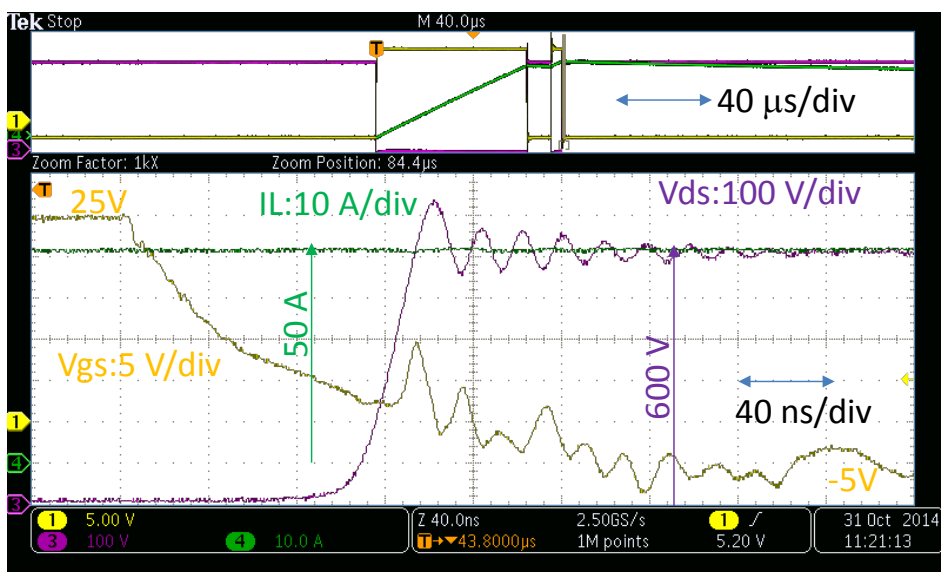
(b) モジュール性能評価結果

実験回路は、2.5.6.2(3)①節のダブルパルス試験を用いる。50A のターンオフで、外部熱源によってパワーモジュール温度は 225°C にしている。

図Ⅲ.2.5.6-183 にスナバ内蔵パワーモジュールの動作波形、図Ⅲ.2.5.6-184 にスナバレスパワーモジュールの動作波形を示す。後者はスナバ実装を省略してパワーモジュールを製作したものである。本試験により、本モジュールは 225°C 環境において、50A のスイッチング能力があることが定量的に確認できた。

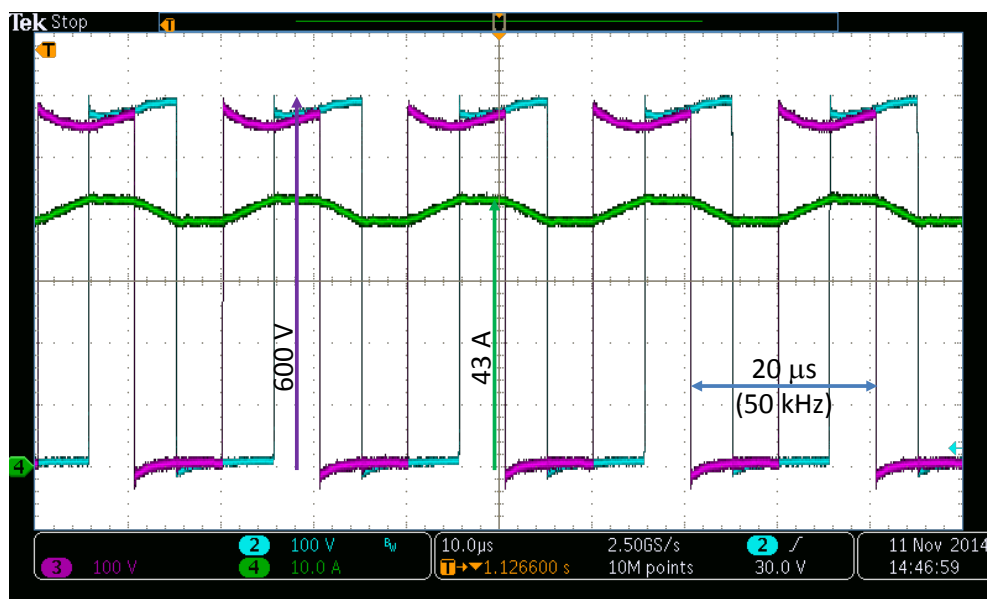


図Ⅲ.2.5.6-183 スナバ内蔵パワーモジュールのターンオフ波形



図Ⅲ.2.5.6-184 スナバレスパワーモジュールのターンオフ波形

実験回路は、図Ⅲ.2.5.6-178 の短時間連続通電試験回路を用いる。動作波形を図Ⅲ.2.5.6-185 に示す。同図は、図Ⅲ.2.5.6-181 に示した波形の時間軸拡大波形である。スナバ回路の効果によって、サージ電圧やリングングが抑えられている。また、スイッチングの間にスナバ回路の安定動作も確認できる。数万回のスイッチングにあっても本モジュールは問題なく動作することが確認された。

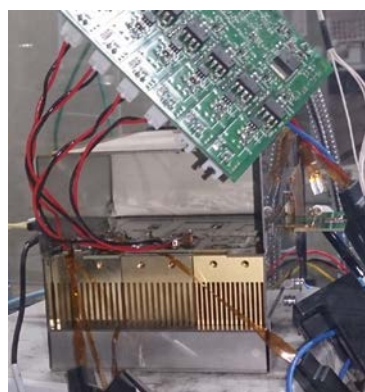


図Ⅲ.2.5.6-185 連続通電試験結果

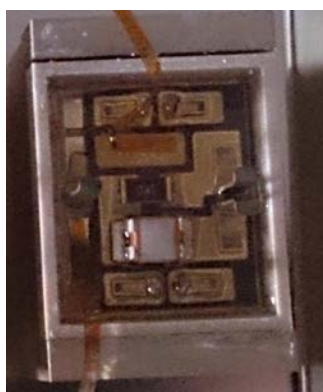
パワーデバイスは配線基板の裏にあり、かつ高電界になるため直接測定することができない。そこで、パワーモジュール内の金属配線温度を熱電対によって測定する。図Ⅲ.2.5.6-186に温度測定箇所を示す。熱電対を付けた場所は、いずれも主回路から浮いた電位である。

図Ⅲ.2.5.6-187は回路図と測定箇所の関係である。測定箇所CH1～CH4は、それぞれQ1～Q4付近を測定している。電流通電時比率は、全てのパワーデバイスが約50%であるが、Q2とQ4は逆向きの電流になる。

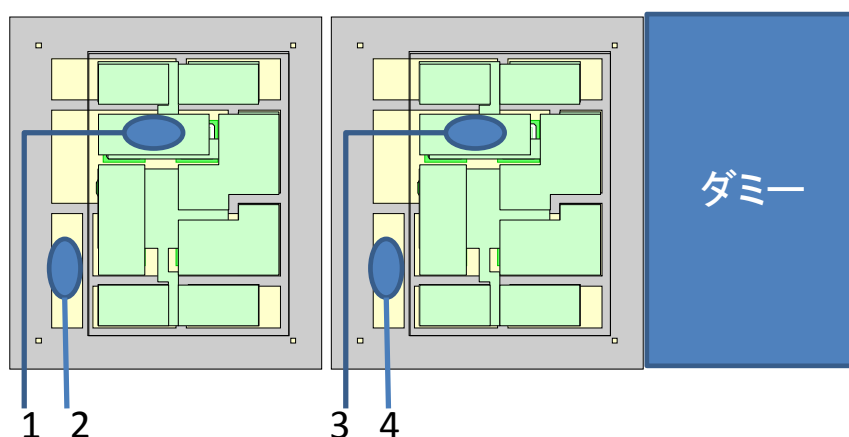
本試験では、同期整流を行っているため、パワーデバイスの順方向と逆方向のオン抵抗はほぼ等しい。このため、全てのパワーデバイスの導通損失は、ほぼ等しい。スイッチング損失は順方向に流れるデバイスと逆方向で違いがある。



(a) 全体写真

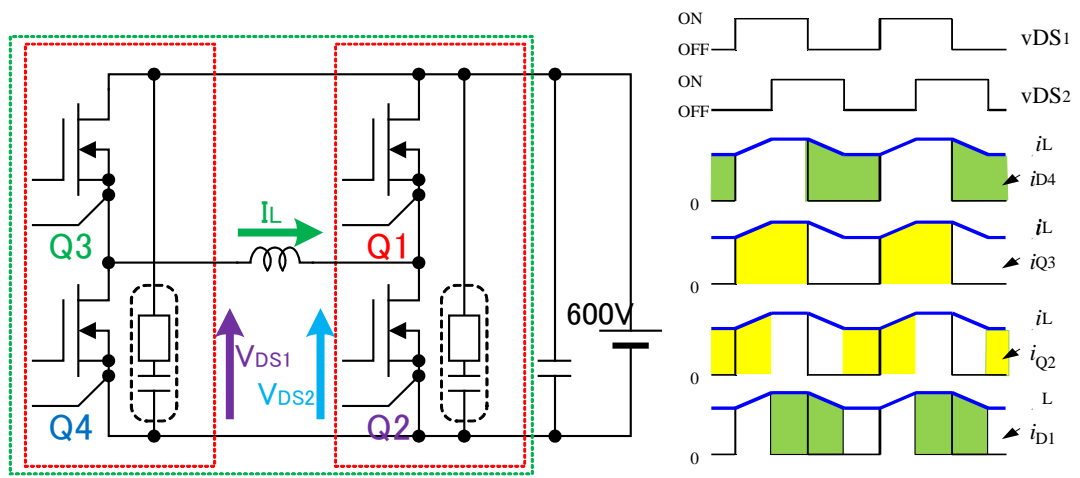


(b) モジュール写真と熱電対



(b) 測定チャンネル (CH5は外気温)

図Ⅲ.2.5.6-186 温度測定箇所



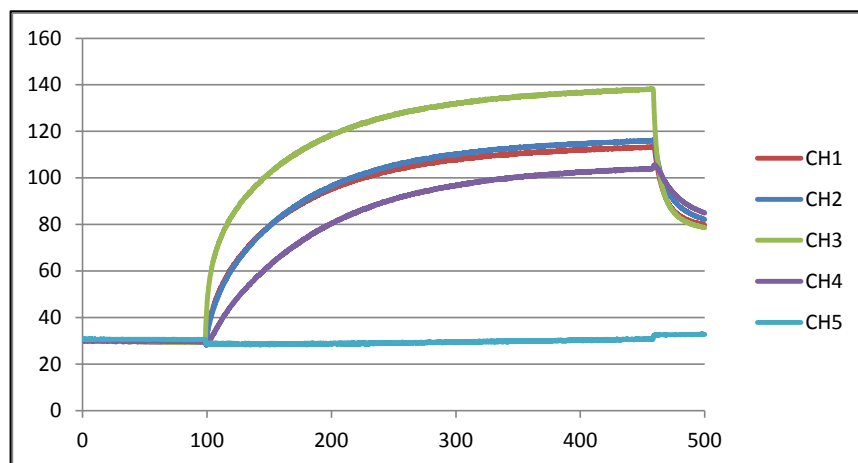
(a) 回路図と測定箇所

(b) 各デバイスの通電電流

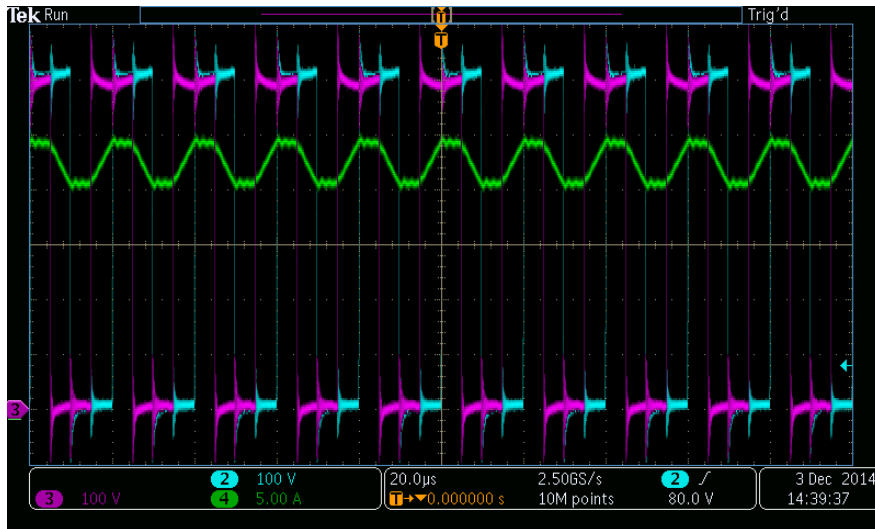
図Ⅲ.2.5.6-187 温度測定箇所と回路図の関係

図Ⅲ.2.5.6-188 は温度測定結果の例であり、図Ⅲ.2.5.6-189 はそのときのスイッチング波形である。約 300 秒で定常温度に達している。また、CH3 すなわち Q3 の温度が最も高く、140°C が観測されている。4 点の測定温度に差異があるのは以下が理由である。

1. 放熱基板側 (CH2、CH4) は、冷却器の影響を受けて熱勾配のある場所を測定しており、実際よりも低く観測されている。
2. リカバリー損失よりも、ターンオン・ターンオフ損失が大きいため、順方向に電流が流れる Q3 と Q2 の温度が高い。



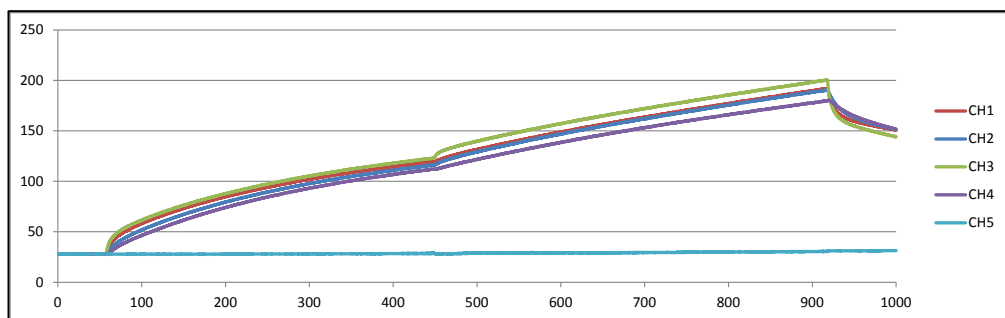
図Ⅲ.2.5.6-188 温度測定結果



図Ⅲ.2.5.6-189 図Ⅲ.2.5.6-188 条件におけるスイッチング波形

詳細は省略するが、上記の1, 2については、通電経路の変更などによって裏付けている。パワーデバイスが発熱源であり、それを間接的に測定している関係で全ての測定箇所は、パワーデバイスの温度よりも低い。

図Ⅲ.2.5.6-190 は、図Ⅲ.2.5.6-188 よりも冷却ファンの性能を落とした実験である。900秒のタイミングで測定温度が200°Cを超えているが、問題なく動作できている。



図Ⅲ.2.5.6-190 自己発熱による200°C評価

(c) 冷却性能評価

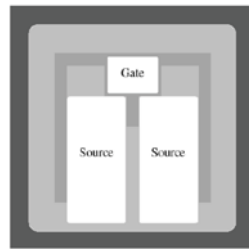
本プロジェクトにおけるモジュールは高温動作を目的としており、雰囲気温度と接合温度の差が大きいため冷却器の小型化が可能である。また、小型であることで、冷却器の熱伝導率の影響を比較的小さくすることが可能である。本プロジェクトにおいては組立が可能であること、および信頼性の観点から冷却器には SUS410 を用いることとした。SUS410 は Cu や Al 等の一般的に冷却器として使用されている材料に比べ、熱伝導率が非常に小さい（表Ⅲ.2.5.6-18 参照）が、高温動作パワーモジュールにおいてはフィンサイズが小さいため、冷却フィンとして使用することが可能である。

本章では、100A 級インバータ（サイズ：92mm×92mm×150mm）に組み込むため、1 モジュールあたり電流 50A、 $T_{jmax}=250^{\circ}\text{C}$ を実現可能な SUS410 製フィンを設計し、SUS410 製フィンの冷却性能を一般的な冷却器材料である Cu 製フィンと比較することで検証した。性能比較にあたっては ANSYS Icepak によるコンピュータ熱流体解析及び実験を実施した。

1 モジュールの発熱量と必要な熱抵抗を算出する。発熱量には定常損失とスイッチング損失が存在する。定常損失はデバイスのオン抵抗と通電時間に起因する損失であり、スイッチング損失は、スイッチング時の遷移時間とその時の電圧電流、およびスイッチング周波数に起因する損失である。定常損失はオン抵抗に起因するため、温度によって変化する。このため、温度上昇に伴い、定常損失が増加し、さらなる温度上昇を招く熱暴走に陥る恐れがある。ところが、スイッチング周波数は温度に対する依存せず一定である。熱暴走の危険を回避するため、モジュールの全損失のうち、 25°C における損失の割合を定常損失：スイッチング損失を 1:1 とした。

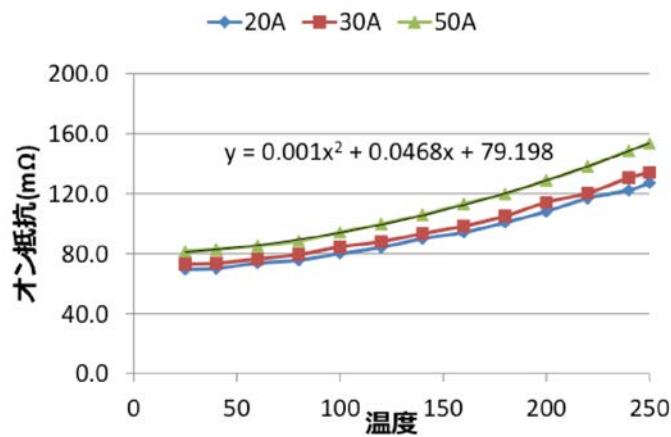
本モジュールに使用した SiC デバイスについて説明する。本モジュールに使用した SiC デバイスは CREE 社製 MOSFET, CPMF-1200-S080B である（図Ⅲ.2.5.6-191）。一般に半導体デバイスのオン抵抗は温度特性を有する。本モジュールに使用した SiC MOSFET の温度特性を実験により取得したので図Ⅲ.2.5.6.192 に示す。高温ほどオン抵抗が高くなる。また、電流に対する依存性も有し、電流が大きいくほどオン抵抗も大きくなる。本モジュールにおいては各アーム 2 チップパラレルで使用する。上下アームが搭載されている本モジュールにおいては、1 モジュールあたり 4 チップ実装されている。

250°C での 1 モジュールの損失を計算する。1 チップあたりは 25A 流すことになるので、DUTY50%とし、 250°C における 1 モジュールの導通損は図Ⅲ.2.5.6-193 の近似式より 80.54W となる。また、常温における導通損は 44.08W となり、 25°C における損失の割合を定常損失とスイッチング損失で 1:1 としたため、スイッチング損失は 44.08W となる。 250°C においては合計 124.6W と見積もった。 25°C 環境下で 124.6W を 250°C で使用するために必要な 1 モジュールあたりの熱抵抗は $1.8^{\circ}\text{C}/\text{W}$ となる。

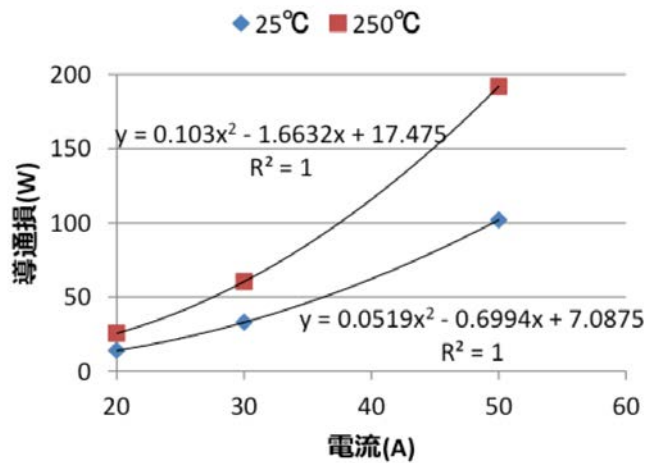


$V_{DS} = 1200 \text{ V}$
 $R_{DS(on)} = 80 \text{ m}\Omega$
 $Q_g = 90.8 \text{ nC}$

図Ⅲ.2.5.6-191 使用した SiC MOSFET (Cree 社製 CPMF-1200-S080B)



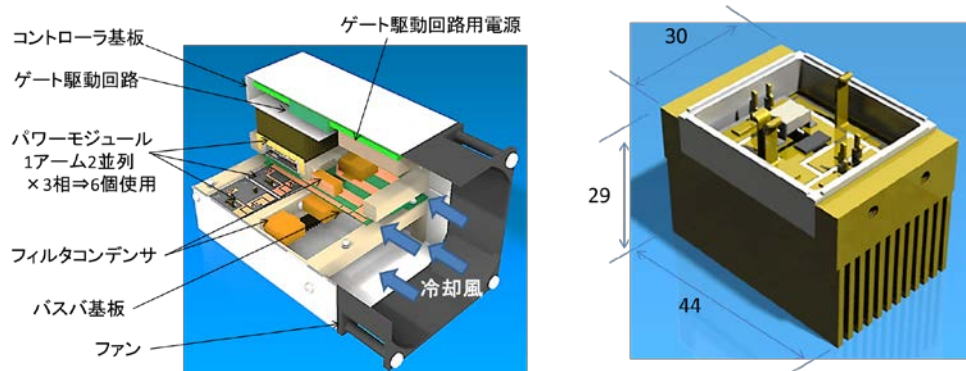
図Ⅲ.2.5.6-192 CPMF-1200-S080B のオン抵抗温度特性



図Ⅲ.2.5.6-193 1 チップの電流と導通損の関係

インバータ仕様 100A, 600V とし、パワーモジュールは各相 2 パラレル使用するとした。インバータのサイズは 92mm × 92mm × 150mm とした。構造を図Ⅲ.2.5.6-194 に示す。92mm 角ファン (9GV0948P1H03 DUTY0%) を使用し、モジュール 3 個をサブアッセンブリとして組み立て、サブアッセンブリを 2 つ対面

した形で配置する構造とした。このサブアセンブリには入力端子、出力端子とモジュールを電氣的に接続するバスバー基板も含まれる。ドライバ基板はインバータケース内の一面に面するように配置される。また、ドライバ基板とモジュールの間には冷却風をモジュールのフィンに通すため仕切り板を設けている。こうした構造におけるレイアウトの制約から、フィンの長さは 18mm とし、モジュール寸法を図のように 30mm×44mm×29mm とした。



図Ⅲ.2.5.6-194 インバータの構造模式図、および、モジュールの寸法図

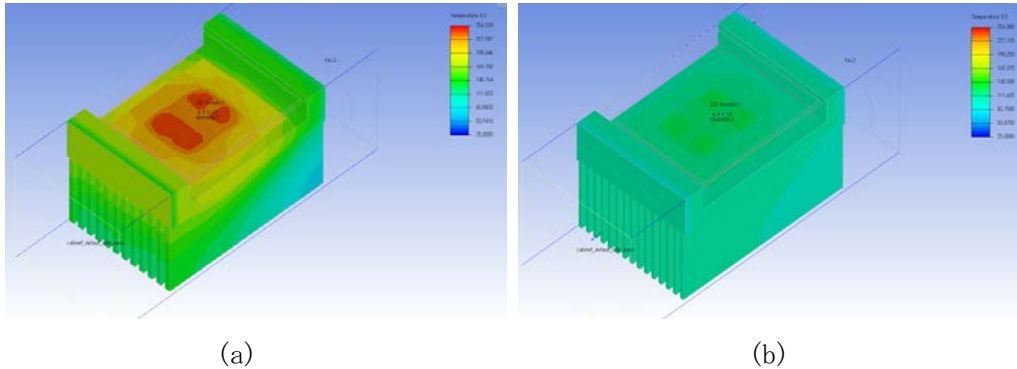
ANSYS Icepak を使い、SUS410 製及び、Cu 製フィンの設計を行った。本モジュールにおいては長さ 18mm の板状フィンをベースとして、フィン枚数、フィン幅、フィンピッチの最適化を行った。解析は 1 モジュールで実施したため、風量については SANYO FAN 9GV0948P1H03, Duty0%時の P-Q 曲線の 1/6 の風量として行った。また、本モジュールは 250℃という一般の電子部品に比べ非常に高い温度領域で使用するため、フィン間を通った空気の膨張が無視できない。よって解析においても理想気体の状態方程式を考慮した計算を実施している。

解析により算出した各材料のフィン仕様を表Ⅲ.2.5.6-18 に示す。SUS410 と Cu を比較すると SUS410 は熱抵抗が Cu の 2 倍以上である。SUS410 は熱伝導率が Cu に比べ非常に小さいため、フィンが薄いと先端まで熱が届かない。よって、Cu のフィン厚が 1mm に対して SUS410 は 1.3mm としている。フィン幅を厚くしたことにより、フィンの枚数が減ってしまっている。Cu が 15 枚に対して SUS410 は 12 枚に減り、放熱面積が約 20%減少してしまっている。

図Ⅲ.2.5.6-195,196 に SUS410 製フィンを用いたモジュールと Cu を用いたモジュールの解析結果を示す。SUS410 は熱伝導率が悪いため、フィン内で大きな温度分布が生じている。これに対して Cu は、非常に熱伝導率がよいためフィン内の温度差は非常に小さい。

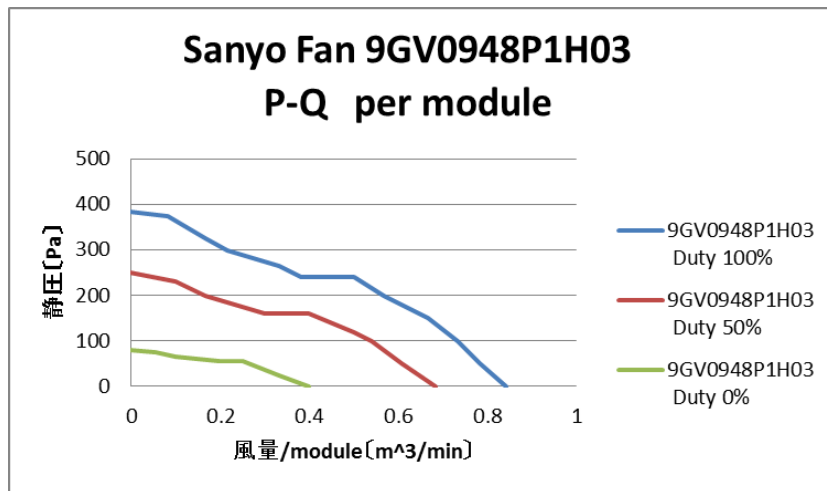
表Ⅲ.2.5.6-18 フィン仕様

	熱伝導率 [W/mK]	フィン枚数	フィン幅 [mm]	フィンピッチ [mm]	熱抵抗 [°C/W]
SUS410	25	12	1.3	2.5	1.79
Cu	398	15	1	2	0.82



図Ⅲ.2.5.6-195 モジュールの熱性能解析結果

(a)SUS410 フィンを用いたモジュール, (b)Cu フィンを用いたモジュール



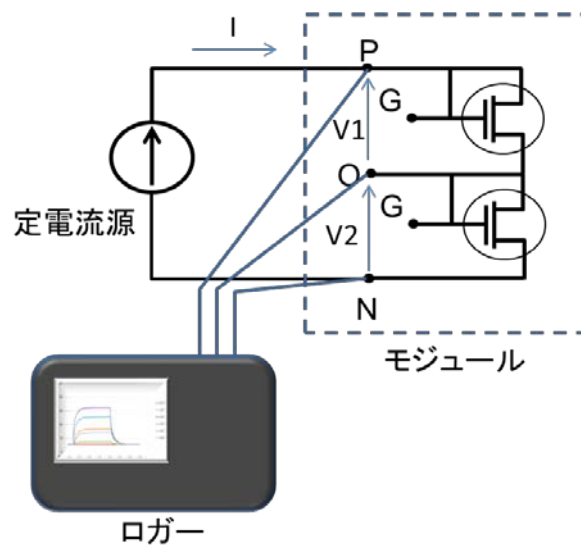
図Ⅲ.2.5.6-196 ファンの P-Q 特性 (風速 1/6)

実験方法及び、実験結果について説明する。実験は図Ⅲ.2.5.6-197 のインバータケースを用いて実施した。温度を測定するモジュールは 6 モジュールのうち 1 モジュールのみとした。その他のモジュールにはダミーを用いた。実験では、一定の損失をモジュールに発生させ、チップの温度および、配線基板上面の温度、風速風温を測定し、解析との比較を行った。

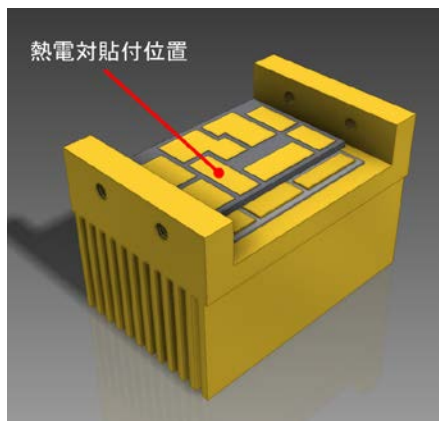
本実験においては 4 つのチップを同時に発熱させる。モジュール発熱方法については図Ⅲ.2.5.6-198 に示すように、ゲートとドレインをショートさせ MOSFET の非飽和領域で動作させる方法を用いた。これにより、200W 程度の電源で実験が可能になる。また、ゲートとドレインをショートさせた状態における I-V の温度特性を事前に測定することで、発熱状態におけるチップの温度の推定が可能となる。本実験においてもマルチメータ及びロガーにより各アームにかかる電圧と電流を測定し、I-V の温度特性からチップの温度を推定した。また、配線基板上面の温度は配線基板上面に熱電対を直接貼り付け（図Ⅲ.2.5.6-199）、ロガーを用いてモニターした。風速風温測定には About Advanced Thermal Solutions 社製 ATVS-2020（図Ⅲ.2.5.6-200）を用いてフィン後方 4mm、フィン先端から約 10mm のポイントで測定した。



図Ⅲ.2.5.6-197 インバータケース



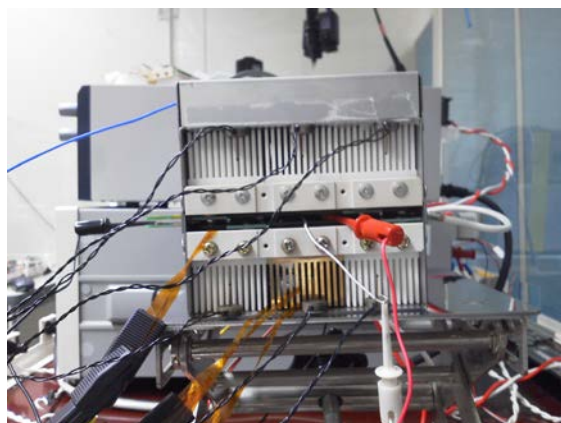
図Ⅲ.2.5.6-198 モジュール発熱方法。ゲートとドレインをショートさせ MOSFET の非飽和領域で動作させる方法を用いた。



図Ⅲ.2.5.6-199 熱電対設置位置

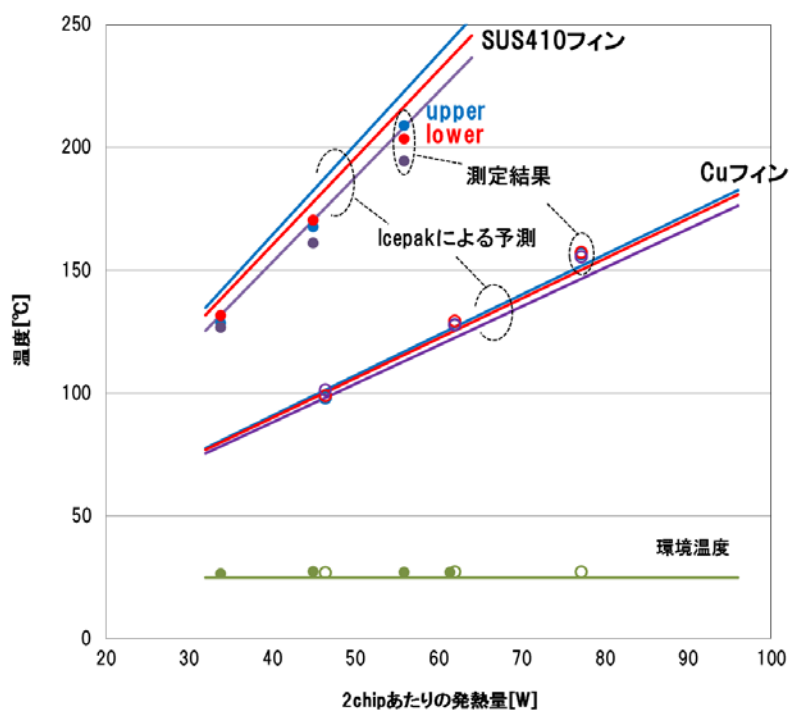


図Ⅲ.2.5.6-200 風速風温測定機



図Ⅲ.2.5.6-201 実験セットアップ

図Ⅲ.2.5.6-202 に実験結果を示す。SUS410 フィン及び Cu フィンについて解析結果と実験結果がよく合うことが確認できた。



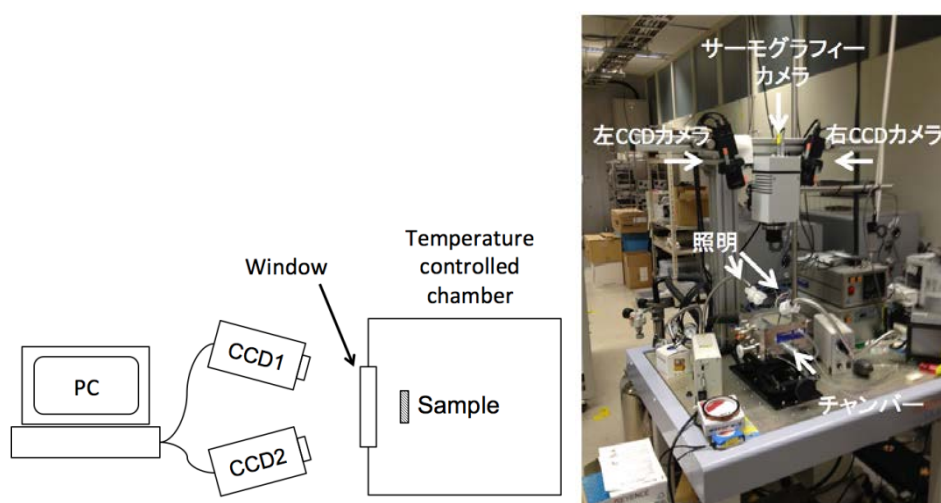
図Ⅲ.2.5.6-202 SUS410 フィンと Cu フィンのモジュールの発熱量に対する温度比較

(d) 冷熱サイクル試験と過渡熱測定

これまで、材料の変形計測には、モアレ干渉法やレーザー法が、用いられてきた。モアレ干渉法は、平坦な材料の変位を計測・評価する方法としては実績が有るが、3次元の複雑な形状をの計測は難しい。また、レーザー法は、計測のためレーザーをスキャンするため、1回の測定を短時間で終わらせることが難しく、スキャンの間に温度変化が有る測定については、不向きである。

一方、デジタル画像相関法(DIC)は2台の CCD カメラによって撮影された画像を解析することにより、サンプル表面の構造、及び、変形を評価する方法である。そのため、①焦点が合う範囲であれば、表面に3次元的な形状を有するサンプルについても評価可能、②データの取り込みは写真撮影時間となり短時間に行なうことができる、など優れた特徴を有する。

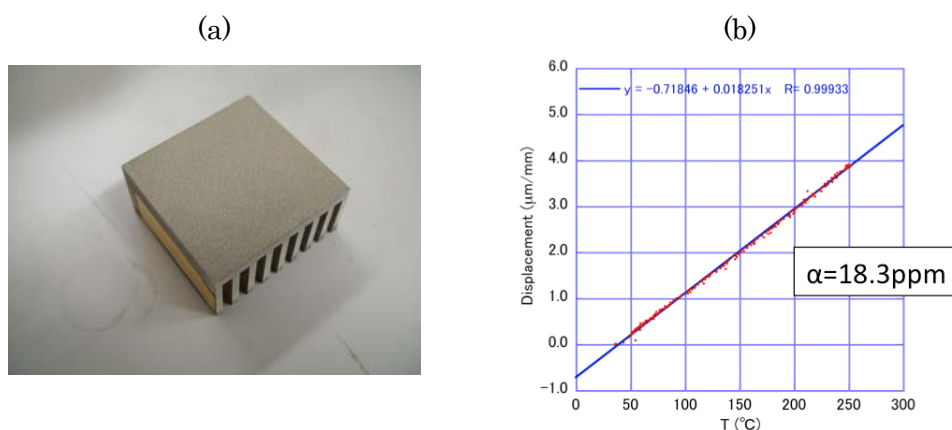
本研究では、市販のデジタル画像相関法装置を用いて行なった。装置の概要を図 III.2.5.6-203 に示す。画像を取り込む CCD カメラの他、サンプルの温度制御を行なう恒温チャンバー、画像の解析・変形料を評価する PC から構成される。恒温チャンバー内にサンプルをセットし、温度を室温から 250℃まで変化させ、その間、デジタル画像相関法にて、変形データを取得/評価した。



図III.2.5.6-203 熱変形評価装置のセットアップ

まず、DICの精度を確認するため、Cuの熱膨張率を評価した。評価を行うサンプルには、Cu製ヒートシンクを用いた。図III.2.5.6-204(a)には、熱変形観察を行うため塗装を施したCuヒートシンクを示す。塗装は均一な白地の塗装に対して、黒の塗装をまばらに行なった。この塗装により、画像認識を用いてサンプル個々の位置を判別することにより、サンプルの変形(変位)を検出する。図III.2.5.6-204(b)に、

変位量の、室温から 250 度の温度変化を示す。赤点が測定で、青線は図より明らかなように、変位量は直線的に変位している。図中の変位量の傾きが熱膨張率となる。熱膨張率は約 18.3ppm と見積もられ、Cu の熱膨張率の報告値 16.5~17.8ppm によく一致していた。このため、DIC を用いて熱膨張率の評価が可能であることがわかった。



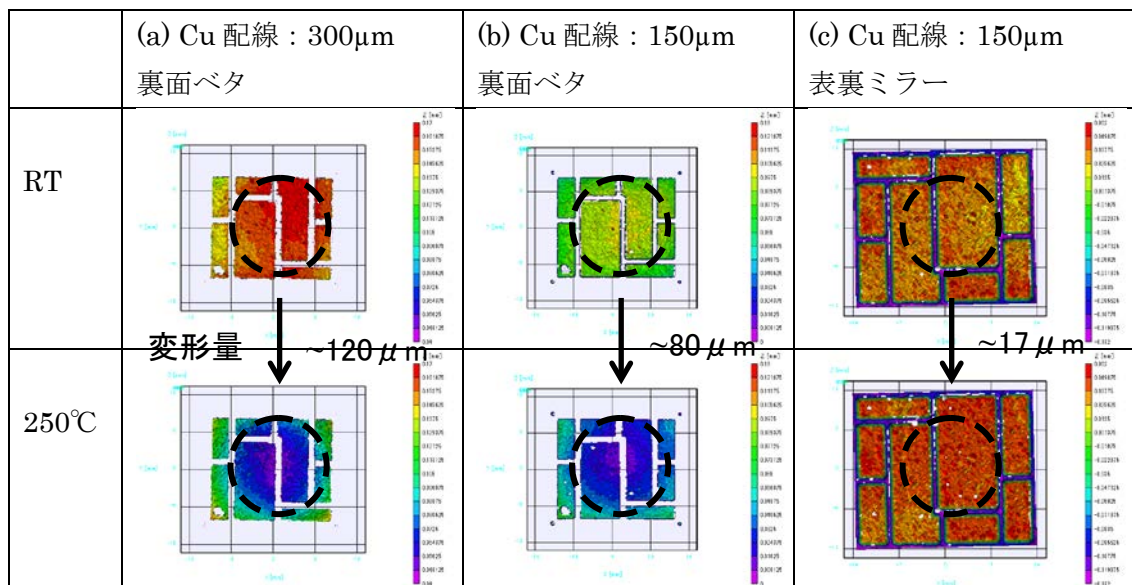
図Ⅲ.2.5.6-204 (a)塗装した Cu 放熱フィン、(b)変形変位量の温度変化

次に DIC を用いて、モジュールの変形観察が可能であるかを調べた。使用したサンプルは、SiN 基板両面に Cu 回路板（回路パターン、ベタパターン）をろう付けしたサンプル(a)~(c)を用いた。(a)は一般的に用いられている基板で、表面に厚さ 300 μm の Cu 回路パターンを、裏面はベタパターンとした。(b)は(a)のサンプルの Cu 厚さを 150 μm とした。(c)は (b) のサンプルの裏面パターンをベタパターンからおもて面のミラーパターンとした。このようにすることにより、SiN 基板両側に発生する熱応力を、(a)~(c)にかけて小さく変化させることができると予想される。

図Ⅲ.2.5.6-205 に上(a)~(c)各サンプルの、室温、250 $^{\circ}\text{C}$ における DIC 観察結果を示す。表中の数値は DIC 関節結果から見積もった室温/250 $^{\circ}\text{C}$ の変位量である。変位量から明らかなように、(a)では変位量は 120 μm と大きいのが、(b)(c)にかけて変位量を小さく抑えることができ、(c)では 17 μm まで抑えることができた。変位量は、組み立て可能な範囲であることはもちろん、信頼性での点でも重要である。組み立ての点では、約 50 μm のはんだを用いて組み立てる我々のプロセスでは、80 μm の変位量は大きすぎるため、サンプル(c)のように、Cu150 μm 回路パターンを表裏ミラーパターンで配置することで達成されることが確認できた。

同様の研究は、熱-構造シミュレーションでも可能であると考えられるが、現時点では物性データなどの蓄積が少なく、必要な精度で行うことができない。そのため、今後は、シミュレーションと詳細比較をへて、シミュレーションの精度を

上げていく研究を行っていくとともに、モジュール作製・動作の点で問題が生じたときに、迅速に問題点を明らかにするツールとして適応範囲を広げていきたい。

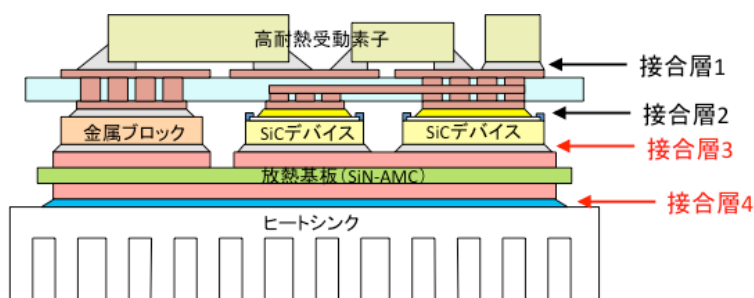


図Ⅲ.2.5.6-205 Cu 配線パターンの異なるサンプルに対する熱変形観察結果

(e) 過渡熱解析技術

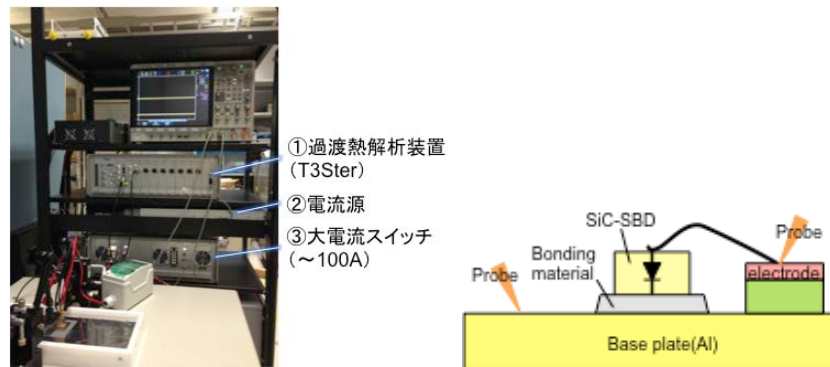
サンドイッチ型の両面接合パワーモジュールにおいても、通常のパワーモジュールと同様、パワーデバイスからの発熱は主に放熱基板を通り、ヒートシンクから放熱される。SiCパワーデバイスは放熱基板にダイボンディングされ、放熱基板はヒートシンクに接合される。図III.2.5.6-206に示すとおり、SiCパワーデバイスで発生した熱は2つの接合層を介して放熱されている。通常、SiN-AMC基板およびヒートシンクなどの構造材より接合材が機械的には弱いいため、接合部の疲労破壊によりパワーモジュールの破壊が進む。この破壊進展を評価することで、パワーモジュールの信頼性を評価することができる。通常接合層の破壊進展は超音波映像装置(SAT)によって行われるが、超音波伝搬の特性上精密に検出することができるのは材料表面から1層目の空隙のみである。また、ヒートシンクのような複雑で厚みのある構造体の奥にある構造の測定も不得意である。つまり、サンドイッチ型の両面接合パワーモジュールにおいては、接合層1の検査にしか適用できず、放熱構造として重要な接合層3および接合層4の測定には適さない。そこで、パワーモジュールのジャンクション-外気間熱抵抗 θ_{ja} およびその中間の熱抵抗分布を空間分解能高く解析可能な過渡熱解析手法を用いて熱構造を分析することで、接合層の熱抵抗を評価することとした。

過渡熱解析とは、発熱させたデバイスのジャンクション温度が環境温度まで冷却される間の過渡的な冷却曲線を取得することで、デバイスを実際のモジュール実装状態の過渡熱応答を直接測定する手法である。過渡熱解析法はデバイスを発熱させ、過渡熱解析法を用いることでジャンクション温度の最大値(つまりジャンクション-モジュール放熱面間の熱抵抗)のみでなく、ジャンクション-モジュール放熱面の熱抵抗分布が測定可能である。本プロジェクトで採用したサンドイッチ型の両面接合モジュールでは、チップ温度およびチップ周囲温度分布をサーモグラフィやセンサで直接測定することができないため、過渡熱解析法を用いることで熱抵抗を解析し、モジュールの熱抵抗を測定した。さらに、冷熱サイクル評価試験において熱抵抗の増大を調査し、モジュール内の熱構造を分析することで、構造の破壊進展箇所を調査した。



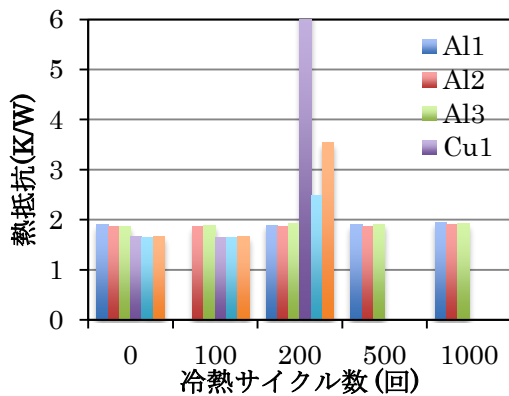
図III.2.5.6-206 パワーモジュール内の接合部

モジュール内部の熱抵抗を精密に測定するため、モジュールと冷却装置界面の熱抵抗を最小限に抑制した冷却装置を開発、過渡熱抵抗装置と組み合わせた熱構造測定環境を整備し、熱構造測定を行った。

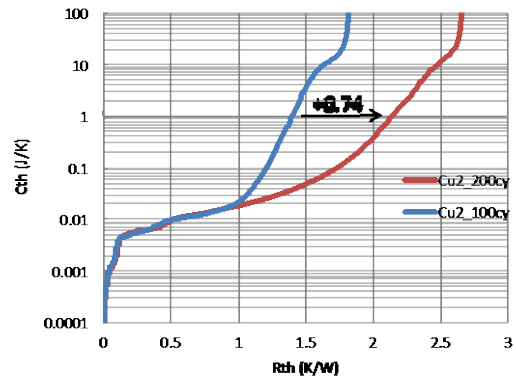


図Ⅲ.2.5.6-207 過渡熱解析装置と測定試料概略

冷熱サイクル試験による接合材のクラック進展が熱抵抗に与える影響について述べる。評価対象は冷熱サイクル試験でクラック評価を行った **Sample2** の試料である。図Ⅲ.2.5.6-208 に冷熱サイクル試験と熱抵抗の関係を示す。まず、**Sample2** の Al および Cu ベースプレート品について、Al ベースプレートの熱抵抗は初期から余り変わらず、サイクル数増加でも熱抵抗増加は 15%程度である。これに対し、Cu ベースプレートのものは 200 サイクルで急激に熱抵抗が増加している。これは SAT の観察結果からも明らかで、SiN-AMC 基板とベースプレート間のクラック進展によるものであり、SAT 観察結果と過渡熱評価の結果は良く一致する。Cu ベースプレートの 100 サイクル後および 200 サイクルでの熱構造関数を詳しく解析した結果を図Ⅲ.2.5.6-209 に示す。熱構造関数のグラフは横軸が熱抵抗、縦軸が熱容量のグラフであり、測定点であるジャンクション温度からの熱容量・熱抵抗を表したグラフとなる。100 サイクルおよび 200 サイクルの比較から、熱容量 0.018(J/K)付近・熱抵抗 0.9(K/W)あたりでグラフが分岐し、それ以降は 200 サイクルの方が同じ熱容量あたりの熱抵抗が高くなっている。モジュール構造において熱容量が増えることは無いので、これは単純に熱抵抗が増えた事による変化である。具体的には、放熱基板裏面の接合面積が小さくなり、この部分の熱抵抗が増えた。その増分は、Cu ベースプレートと水の界面の熱容量である 1(J/K)付近での熱抵抗増加分 0.74(K/W)と考えられる。

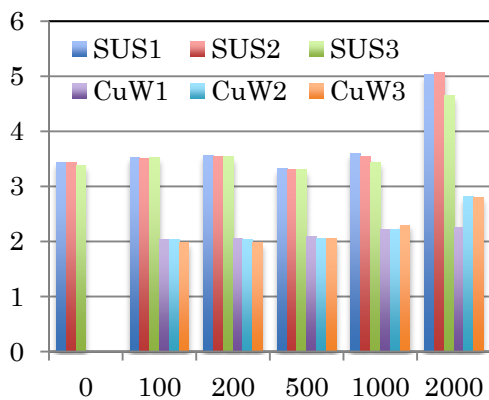


図III.2.5.6-208 冷熱サイクル試験と熱抵抗の関係 (ベースプレート材料: Al、Cu)

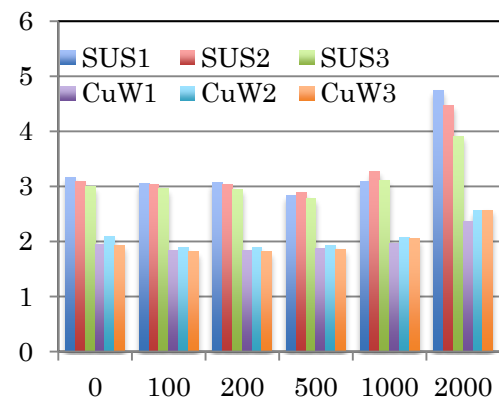


図III.2.5.6-209 Cu ベースプレート試料の熱構造関数

冷熱サイクル試験によって、接合材部のクラックが進展しこの部分の熱抵抗が増加することが、SAT 評価の結果からも明らかになっている。この SAT による評価は冷熱サイクル試験用のテストモジュールでは可能であるが、先にも述べたとおり実際のサンドイッチ型の両面接合パワーモジュールでは評価不可能である。ここでは、過渡熱解析技術を適用し、不良進展を検出可能かどうか検討した。用いたサンプルは Sample2 および Sample3 のベースプレート材料が CuW のものと SUS のものである。図III.2.5.6-210 に Sample2 (片面接合) の熱抵抗を、図III.2.5.6-211 に Sample3 (両面接合) の熱抵抗を示す。1000 サイクルまでは測定誤差内の変化であるが、2000 サイクルになると急激に熱抵抗が増加する。この傾向は Sample2 および Sample3 で同じである。Sample2 と Sample3 の違いは配線基板の有無で、SUS の場合は Sample3 の方が Sample2 に比べ 17% 熱抵抗が小さい。

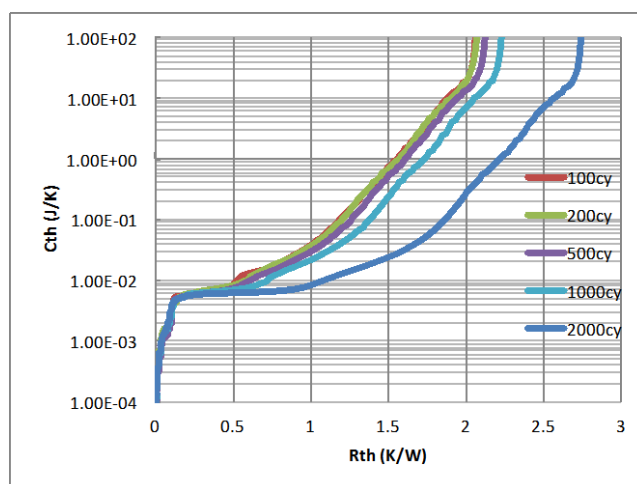


図III.2.5.6-210 Sample2 (片面接合) の熱抵抗



図III.2.5.6-211 Sample3 (両面接合) の熱抵抗

Sample2 の CuW1 について詳しく熱構造関数 (図Ⅲ.2.5.6-212) に表すと、図Ⅲ.2.5.6-210 に挙げた熱抵抗のどの部分に変化したのかが分析可能である。熱構造関数のグラフは横軸が熱抵抗、縦軸が熱容量であり、熱源である SiC チップ (ジャンクション温度) からの熱抵抗分布を表している。図Ⅲ.2.5.6-212 によれば、100cy~2000cy のすべてにおいて、熱抵抗 0.3K/W までのグラフが重なり、熱構造関数に変化がない。しかし、2000cy のグラフは他のグラフと異なり、0.3K/W 以降 0.8K/W まで熱抵抗が増大する間、熱容量の変化がほとんどないことが分かる。これは、モジュールの総熱容量は冷熱サイクルで変化はないので、はんだクラックなどにより、接続部の熱抵抗が増大したものと考えられる。トータルの熱抵抗も 0.5K/W 増大であることから、0.3K/W~0.8K/W の間の熱抵抗の増大がモジュールの熱抵抗増大のすべてであることが分かる。熱抵抗 0.3K/W の部分は熱抵抗計算から、SiC チップおよび SiN-AMC 基板の部分であることが分かるため、熱抵抗が増大した部分は、SiN-AMC 基板と CuW ベースプレートを接合している AuGe はんだであると分かる。この結果は超音波探傷試験 (SAT) の観察結果とも一致する。



図Ⅲ.2.5.6-212 Sample2-CuW1 の熱構造関数

3) 残された課題とその見通し

本プロジェクトでは開始当初に大小合わせて 130 点ほどの懸念点を出し、これを整理して結局、上述した 10 点あまりの課題の解決に取り組んだ。当初はモジュールを 6 基つくって前述のインバータ装置を完全動作させる予定だったが、動作可能なモジュール数の制約を生じたため、4 基をつくってで原理的な電気特性確認を行った。すなわち、モジュールとして 225℃にて動作させることができ、高温でもコンデンサチップと抵抗チップの特性が変動せず、当初の設計どおりのスナバ効果が実現できることを示せた。また、モジュールの TCT 試験まで確認できた。しかし、実際には技術の完成まで、まだ距離がある課題がいくつか残っている。

<<部品同士の CTE マッチング>>

その第一は、各部材の CTE の整合問題である。とくにトランジスタチップに直接接続する配線基板と放熱基板の CTE は近ければ近いほど望ましい。その上で、フィン付き金属ベースまで接合した状態で、整合をとって設計し、部品製造すべきところである。

関連して、セラミックコンデンサチップの特性が応力に敏感であったため、電極に応力を緩和するための足を付けたが、その設計の最適化はこれからである。

関連して細かい点では今回、端子の接合部で多くの不具合が出た。通常のモジュールでは、セラミック基板にストレスを掛けないため、外部端子の接続部はピンヒール型にしてなるべくハンダ接合面積を小さくする。それでも電気的には問題はなく、それによってセラミック基板へのストレスは軽減される。しかし、その構造のモジュールを作るためには組立プロセスにて特殊な治具を設計する必要がある。今回の端子はハンダ付け工程で自立していただけるよう、L 字型構造とした。このため、セラミック基板側の金属とはかなり接続面積が大きくなり、結果として、端子直下の銅箔が剥離する不具合が散見された。また、セラミック基板から立ち上がる端子は、必ず帰還路と対にして、立ち上がり部はインダクタンス低減のためなるべく近接させる設計にしたが、実際には個別の端子を手作業でセッティングしたため、この部分にモジュール全体のインダクタンスに個体差を与えてしまった。これも特別な治具を用意すれば解決する見通しはあるが、具体的な実行については今後課題を残した。

<<シミュレーション技術>>

本開発の第 1 の目的は、セラミック製受動素子を発熱する SiC トランジスタチップの直近に配置して目標どおりの動作をすることの確認であり、第 2 は SiC トランジスタに本来の能力に近い高速スイッチングをさせて問題ない実装構造を実現すること、かつ、その構造がある程度実用的な信頼性を有しているものである

ことであった。その信頼性という点についての細かいところでは、確認が不十分な点がある。また、この技術を今後、産業界で活用するためには、ある程度応用の利く形にしておく必要がある。すなわち、モジュールの仕様の一部または全部を変更すべき状況になったとき、一例を挙げれば電流容量が増えてモジュールサイズがさらに大きくなった場合などに、一般にはすぐに対応して適切な設計変更ができるように知見を整えておくべきところである。そのためには未だ試作もしていないモジュール構造の諸特性について予言できるシミュレーション技術の充実が不可欠である。より詳細には、シミュレーションのため各部材の機械特性や接触熱抵抗など細かなデータを別途計測し、いくつか実際に試作し、シミュレーションとの整合をとって予測の精度まで確認された技術を構築すべきところであるが、これも今後の課題である。

<<Ni 問題>>

今回、ハンダとしては AuGe 系ハンダを使った。一方、半導体チップ裏面やセラミック基板上の導体表面には酸化防止のため Ni メッキが施されている。すると、AuGe ハンダが溶融して Ni に触れると NiGe という金属間化合物が形成され、しばしば不具合を生じることが報告されている。詳しくは、NiGe 層と Ni 層との界面にカーケンダールポイドが生じ、接合強度を低下させてしまう。対策としては①Ni 以外の金属を使う、②別のバリアメタルを挟む、③Au 系ハンダを使わない、の 3 つの選択肢がある。

まず①は事実上、困難である。Ni は従来の 150°C までの使用環境では比較的他の金属の固体拡散係数が低く、半ばバリアメタルとして使われてきた。しかし、200°C を超える温度環境になると、その役割を十分に果たせなくなってくる。

次に②としては、W や Pd を挟む方法が考えられるが、貴金属なので原材料費および製造費含めコストアップに繋がる。また、積層して TCT に掛けたときの影響調査も未実施で、今後の研究に期待したい。

最後に③については、別途紹介した CuSn 系接合材もしくは ZnAl 系ハンダに代替する方法があるが、この接合の評価はまだ十分ではなく、検討の余地が残っている。

<<モジュール組立時の不具合>>

最後に、まったく原因がつかめない不具合について言及しておく。モジュールの組立工程も最終段階、配線基板、放熱基板、フィン付き金属ベースなどを接合した後、最後にトランジスタチップ周辺を柔らかい耐熱性シリコンを充填して 150°C 程度でゲル化した後のことである。ゲル充填前にはトランジスタチップの漏れ電流は nA オーダーだったものが、ゲル充填後に漏れ電流が数桁も増える現象に

悩まされた。当然、ゲルの絶縁性は別途確保されているし、主電極間に導電性のゴミが混入した形跡もない。Au バンプを用いた場合のみに発生し、Al バンプでは発生しなかった。最終的に結論が出ないまま、モジュールの電気特性計測は Al バンプを使ったモジュールで実施したが、なぜ Au バンプを使った構造のみで、それもたいした熱履歴もないプロセスで変化が起きるのか？ この点に関しては、十分な分析が出来ておらず、今後の課題である。

以下は、あくまで推測にすぎないが、考えられる要因として充填したシリコンをゲル化する際、体積変化を起こして半導体チップと配線基板の間に引張力を与えていることが1つの要因として挙げられた。Au は金属の中では加圧で潰れるほど柔らかいとはいえ、Al の方が格段に柔らかいので、Al では同じプロセスを経ても不具合が発生しなかったとしても、説明の余地は残る。従来、半導体素子に圧縮力を与えて素子の電気特性が変化することは知られている。しかし、引張力を与えた事例は見たことがない。よって、解明は今後の研究を俟つかないが、とくに SiC は結晶構造自体が原子半径の違う Si 原子と C 原子が組み合わさっていてストレスを内在していると考えられるので、結晶への引張力に敏感である可能性は残る。いずれにせよ、今後の研究が重要である。

(3) まとめ

1) 目標の達成度

本課題では、接合温度 225℃で動作する SiC パワー素子の近傍に、高耐熱受動素子によるスナバ回路を実装したパワーモジュール（1200V-50A 級の 2in1）の試作・評価を通じ、高温実装の課題解決の見通しを示すことを最終目標に設定した。この目標に対し、①組立技術、②信頼性評価、③電気試験の各側面から検討を進め、CTE 不整合対策等の技術課題の明確化と解決の見通しを得るとともに、試作モジュールにより 225℃における DC600V-50A の高速（約 40ns）スイッチング性能とスナバ回路効果、負荷通電試験による冷却性能を確認し、目標を達成した。

2) 成果の意義

上記目標の達成により、接合温度 225℃に対応する高温実装基板技術が得られたと考えられる。こうした高温かつ高速動作の SiC モジュール技術は、他に報告例がない技術である。また、後述する通り、我が国の産業界において有用な基盤技術となる。これらのことから、我が国の産業の技術優位性を通じた国際競争力の向上に資するものと考えられる。

3) 知的財産権の取得

国内において平成 26 年度に計 2 件の特許出願を完了した。なお、ノウハウ流出が懸念される案件に関しては、出願を控えた。

4) 成果の普及

開発した高温実装技術は、SiC パワー素子の優れた特性を活用し、Si では達成できない性能を持つ電力変換器の実現・普及に道を開く重要技術である。（具体的には、冷却機構の簡素化を通じた小形・軽量化や信頼性の向上、Si 変換器では対応が困難な苛酷環境条件への適用性向上を通じた普及拡大の進展が見込まれる。）

一方で、当該技術は、特定の応用機器に対してのみ有用な技術ではなく、各種の応用機器に共通して必要となる基盤的技術である。このため、集中研に参加した各機関では、本技術を基にした上で、それぞれが想定する応用機器に応じた追加的な研究開発や評価試験を 2～3 年程度の期間をかけて個別に実施し、その後に実用化する想定をしている。（これは、応用機器に近い技術開発・評価ほど各機関のノウハウに関わる比率が高くなり、集中研課題として扱にくくなる事に起因している。実装の信頼性に関しては、この傾向が特に強い。このため、プロジェクトの開始当初から各機関での個別追加開発を経た上での実用化が想定されている。）

これまでの、プロジェクト成果の外部発表の一覧を下記に記す。

表Ⅲ. 2.5.6-19 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (講演・プレス発表等)
	国内	外国	PCT※出願	査読付き	その他	
H24FY	0件	0件	0件	0件	0件	0件
H25FY	0件	0件	0件	3件	0件	10件
H26FY	2件	0件	0件	6件	0件	15件

※Patent Cooperation Treaty :特許協力条約

参考文献

- 1) Werner Martienssen (Eds.) “Springer Handbook of Condensed Matter and Materials Data” Springer(2005), pp580-582
- 2) F. Kato, F. Lang, S. Rejeki, H. Nakagawa, H. Yamaguchi, H. Sato, “Precise Chip Joint Method with Sub-micron Au Particle for High-density SiC Power Module Operating at High Temperature,” IMAPs HiTEN 2013, pp. 254-259, (2013).
- 2) Werner Martienssen (Eds.) “Springer Handbook of Condensed Matter and Materials Data” Springer(2005), pp580-582
- 3) N. Ono, R. Nowak, S. Miura “Effect of deformation temperature on Hall-Petch relationship registered for polycrystalline magnesium μm ” ELSEVIER Materials Letters 58-1-2 (2004), pp. 39-43.
- 4) 谷澤秀和, 谷本智, 渡辺衣世, 佐藤伸二, 松井康平, 村上善則, 佐々木健介, ” 200° C 以上での SiC 駆動を想定した Al ワイヤーボンディング信頼性” スマートプロセス学会誌 2-4(2013), pp. 170-177.
- 5) 宮川大海、吉葉正行” 金属材料論-鉄鋼・非鉄・新材料-” 株式会社朝倉書店、(1991)P14.
- 6) 榎本利夫、佐藤敏彦 “設計者のための実用めっき教本” 日刊工業新聞社、(2013)、PP. 119-120
- 7) Matthias Knoerr, et al., Integrated Power Electronics Systems (CIPS) proceedings, 2010 6th International Conference on 16-18 March 2010, Nurnberg, pp. 1-6.
- 8) 谷本智 他, SiC ダイアタッチメントの高温高信頼化法, Mate2013 第 19 回「エレクトロニクスにおけるマイクロ接合・実装技術」シンポジウム予稿集 (2013) , pp. 121-126.
- 9) 黄 鶴年 他, 鉄焼結体への銅溶浸による溶浸一般式の検討, 粉体および粉末冶金, 第 41 巻, 第 10 号 (1994), pp. 1261-1264.
- 10) 日経エレクトロニクス 2014. 9. 15, p. 19-20.

- 11) R. J. Fields et.al., TMS199
- 12) 宮崎等, MES2010
- 13) 堀口 広貴、木村 裕二、勝部 彰夫、高見 和憲、広田 実保、15th Symposium on “Microjoining and Assembly Technology in Electronics”, Jan. 2009, Yokohama, p. 287-292.
- 14) R. Kirschman, High-Temperature Electronics, IEEE Press, NY, 1999.
- 15) 谷本智、渡辺衣世、谷澤秀和、松井康平、佐藤伸二、“SiC パワーモジュールのための耐熱樹脂ベンチマーク試験”第27回エレクトロニクス実装学会講演大会(2013) pp. 316-319

2.6 共通基盤評価技術開発

次世代パワーデバイスの基板材料として期待されている SiC ウェハは、長年の研究開発により大口径ウェハ供給が実現し、SiC パワーデバイスによる高パワー電源の低ロス化が実証され、実際に電車などへの導入が開始されている。しかし、一般的に入手可能な SiC ウェハには多くの欠陥が含まれており、その密度や面内分布も供給会社、ロット間、ウェハ間のバラツキが大きく、安定供給とは言い難い。通常、パワーデバイスは数 mm²以上の大きさが必要であるため、欠陥を含まないパワーデバイスは存在しない。実用に耐える SiC パワーデバイス性能は実証されているが、信頼性も担保した本格的な量産実用化を実現するためには、SiC ウェハ欠陥の認識とパワーデバイスへの影響把握が必須である。そこで、本技術開発では、SiC ウェハ欠陥の検出技術、及びウェハ欠陥のデバイスへの影響の明確化を実現する、SiC ウェハの「統合評価プラットフォーム」の研究開発を行った。

はじめに、「統合評価プラットフォーム」の概要について記述する。次に、本プラットフォームのコア技術である、SiC ウェハ欠陥の観察／認識を実現する「観察システム」、デバイス TEG (Test Element Group) の信頼性／電気特性とウェハ欠陥との相関の明確化を目的とする「電気特性解析」について示す。最後に、「欠陥構造解析」で明らかにした SiC ウェハ欠陥構造の詳細解析やデバイス特性低下メカニズムについて記述する。

- (1) 統合評価プラットフォームの基本構成
- (2) 特性分布の把握手法
- (3) 「観察システム」による欠陥認識
 - 1) コンフォーカル微分干渉 (C-DIC) 像
 - 2) フォトルミネッセンス (PL) 像
 - 3) 「観察システム」の完成
- (4) 「電気特性解析」による特性分布の把握
 - 1) ワイブルプロットによる分布の把握
 - 2) 酸化膜信頼性 (Time-Dependent Dielectric Breakdown : TDDB) 評価
 - 3) 電気特性解析のまとめ
 - 4) 電気特性 (信頼性) 予測
- (5) SiC の欠陥の詳細構造/形成メカニズム
- (7) まとめ
 - 1) 目標の達成度
 - 2) 成果の意義
 - 3) 知的財産権の取得
 - 4) 成果の普及

(1) 統合評価プラットフォームの基本構成

共通基盤評価技術の研究開発は、SiC ウエハの表面観測と電気特性評価の相関の統計的把握を可能とする「統合評価プラットフォーム」を構築することを目的とする。更に上記「統合評価プラットフォーム」を活用し、SiC ウエハおよびプロセス過程での欠陥発生に関する基礎情報の蓄積を行うと共に、欠陥とデバイス特性やデバイス作製歩留まりとの関係を数値的に明確にするデータを蓄積することを目的とし、2012年8月の段階で基本構成を完成させるとともに、以下の成果を得た。

「統合評価プラットフォーム」は「観測システム」、「欠陥構造解析」、「電気特性解析」により構成される。新規に導入したウエハ表面観測装置（コンフォーカル微分干渉顕微鏡:C-DIC）の欠陥座標同定機能を生かし、プロセス前後での表面の変化を高精度で観測可能な「観測システム」を構築した。「観測システム」で同定された欠陥座標を使い、TEM、AFM等の高度な構造解析装置が連携して効率的に位置決めが可能となるようデータフォーマットを含めて整備することで「欠陥構造解析システム」を構築した。更に、ウエハ内に時には数万以上存在する欠陥の各々の位置とその場所での電気特性との相関を統計的に評価する「電気特性解析システム」を構築し、「統合評価プラットフォーム」として完成させた（図Ⅲ.2.6-1）。

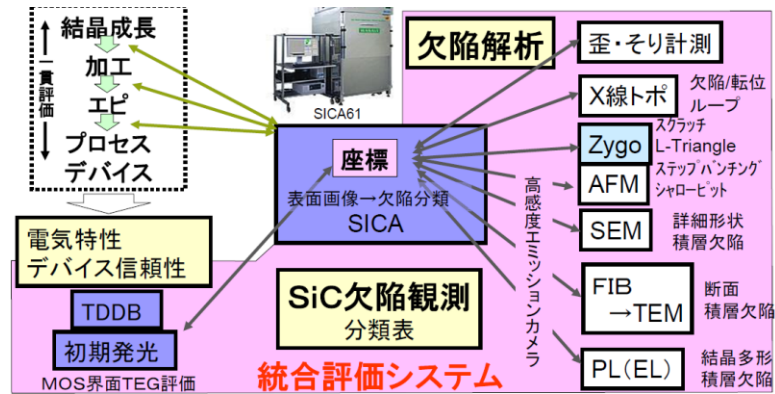
「電気特性解析システム」を利用し、MOS キャパシタの電気特性/信頼性とエピ表面の欠陥の相関の統計的解析に着手した。SiC 表面に分布している欠陥の部分に形成された MOS キャパシタ（例えば欠陥が観測されない平坦な表面、ステップバンチングを含む表面、エピプロセス後に観測された種々の欠陥を含む表面、TEG 作成プロセスにおけるマスクずれなどのプロセス欠陥を含む表面）の破壊電荷量が異なる値に分布することを確認した。これにより、「観測システム」と「電特評価システム」が「統合評価プラットフォーム」として機能することを確認した。

「観測システム」により、欠陥の位置座標を高精細で決めることができるため、他の測定手段を用いた「構造解析」が効率的に行える。具体的には、放射光トポグラフ、AFM、SEM、TEM、PL (Photo luminescence) などを用いて、エピ表面に観測される欠陥の「構造解析」を行った。「構造解析」成果の例として、三角形状に観測される欠陥は、積層欠陥 (3C,8H 等) 等を含んでおり、エピプロセス初期における欠陥や異物が原因である場合もあることが確認された。また、酸化前後での TSD (Threading screw dislocation) 欠陥周辺の表面の AFM 像をとることにより、TSD 欠陥上の酸化膜表面において、表面の凸凹が悪化することが確認された。

「観測システム」を利用し SiC デバイス作成における各々のプロセスの出来栄えに関する一貫評価に着手した。一貫評価の例としては、加工条件とエピ条件を変えて表面の変化を観測することにより、洗浄状態や従来手法では観測が困難な表面欠陥 (潜傷) に起因して、エピ表面でのステップバンチングが起こることを確認した。今後、観測対象を結晶、デバイス製造プロセスに拡張、プロセス連携のために必要となる評

価指標を整備して行く。

上記「統合評価プラットフォーム」によって蓄積される、市販ウエハの形状/欠陥等の品質に関する検査データをデータベースとして蓄積活用するための仕組みとして、「ウエハ情報共有システム」を構築した。



図Ⅲ.2.6-1 統合評価プラットフォーム

(2) 特性分布の把握手法

デバイスの量産と信頼性を正確に把握し、的確に制御/保証するためには、特性の分布を常に監視する必要がある。特に、工業的には新材料である SiC は、ウエハに含まれる欠陥、研磨も含む表面加工欠陥、エピタキシャル成長膜に含まれる欠陥や、デバイス形成プロセス、モジュールを含むパッケージング等がデバイス品質へ与える影響が懸念され、安定性を確認すべき内容が多く、全てが確認済みで不安定要素が取り除かれているとは言い難い。

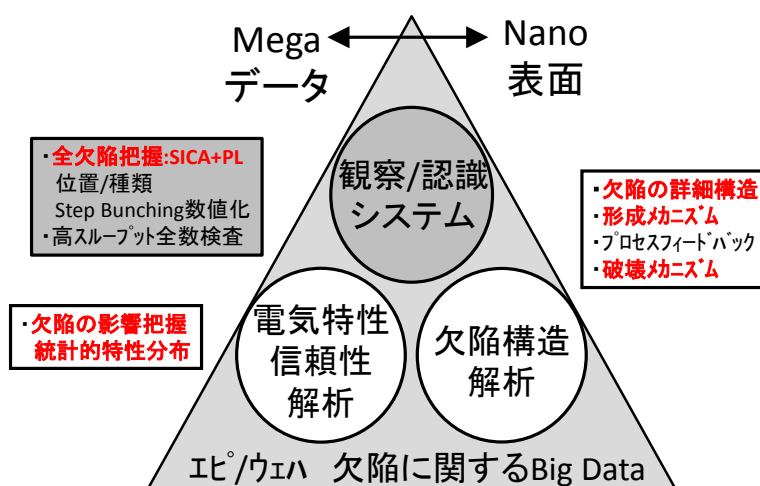
半導体産業においては、ウエハに対して欠陥ゼロが求められてきたが、SiC エピ/ウエハを欠陥ゼロとするには 100 年必要と思われる。SiC の産業化を健全に立ち上げるためには、欠陥が有っても保証できる品質/信頼性を見極める必要がある。また、パワーデバイスは個別の用途に従って使用時のストレスが異なるのが普通で、きめ細かなストレス試験により品質/信頼性保証をする必要があり、各社で生産されるパワーデバイスに対して、どの要求に対しても合致する適切な標準的な信頼性保障データを提供することは不可能である。

共通基盤評価技術として開発した「SiC 統合評価プラットフォーム」は、SiC ウエハ（特にエピタキシャルウエハ）に含まれる欠陥に関する情報把握の仕組みを構築したものである。図Ⅲ.2.6-2 に示したように「観察/認識システム」「電気特性解析」「欠陥構造解析」により構成され、大量データによる工業的な情報把握と、欠陥の形成メカニズムなど生産現場で役に立つ基盤技術蓄積を行った。SiC デバイスの品質/信頼性

保証に基礎データを与えられるように、特に以下の 2 つの内容の分布の把握手法の確立を目標とした。

- エピ/ウエハに含まれる欠陥の観察認識と分布の把握手法の確立
 - 全ての欠陥の観察認識を可能とする観察システムの整備
 - 多くのエピ/ウエハの観察認識を行い、トレンド情報・ベンダー間比較も把握
- 全ての欠陥の電気特性/信頼性に対する影響分布の統合的な把握手法の確率
 - 欠陥無しの SiC の真の特性分布の把握
 - 欠陥影響の電気特性/信頼性分布の統計的な把握

「エピ/ウエハ」の品質分布を把握し生産阻害のウエハ欠陥要因を明らかにした後に、初めてデバイスプロセスの検討が意味を持つ。「SiC 統合評価プラットフォーム」を用いることにより、SiC パワーデバイスの歩留まり/信頼性の悪化の要因分離（エピ/ウエハ要因、プロセス要因、設計要因）が可能となる。



図Ⅲ. 2. 6-2 統合評価プラットフォームの構成概

(3) 「観察システム」による欠陥認識

1) コンフォーカル微分干渉 (C-DIC) 像

観察システムは【C-DIC 画像】を基本として構築したが、1.6 μm 画素の C-DIC 画像において目視で観察可能である欠陥であっても、画像解析によるコンピュータが行う欠陥認識は完全ではなく限界がある。認識感度を上げると認識過多ノイズ (Over Count) が増える。図Ⅲ.2.6-3 に【C-DIC 画像】による欠陥認識の現状を記す。

欠陥	欠陥構造	原因 (起点解析)	顕微鏡観察SICA (C-DIC) 不可×、一部可△、可○			SICA 認識 分類
			ウエハ表面	水素エッチ	エビ	
マイクロパイプ	貫通穴 $b=n \cdot c < 0001 \rangle$	大きなTSD	○		○	Large
粒子	3C粒子	落下粒子	○		○	Large
傷(潜傷)	切れ込み BPD μ - μ 連鎖	研磨時導入	△	○ BSL	○ BSL	Latent
TSD	エビ表面深いビット 転位 $b=c < 0001 \rangle$	TSD	× KOH-E	×	○	BW(深)
TED	エビ表面浅いビット 転位 $b=a/3 < 11-20 \rangle$	TED (BPD)	× KOH-E	×	○	BW(浅)
BPD	拡張して積層欠陥 転位 $b=a/3 < 11-20 \rangle$	BPD	× KOH-E	×	×	
積層欠陥 パーシェイブ	Frank-type	ウエハ積層欠陥	×	×	△	
(鋭角)三角	3C成長(inclusion) (ツイン含) (4H Overgrowth)	ステップ μ -阻害 アイランド μ -クロス	-	-	○	DlineM
積層欠陥 (鋭角)三角形状	8Hなど Shockley-type (Frank-type)	ステップ μ -阻害 (Mis-Stacking + Single-Gliding)	-	-	△	
キャロット	Prismatic fault + Frank-type	TSDが拡張	-	-	○	Hline
(鈍角)三角形状 台形状	Bunched-step-line (BSL)	潜傷 BPD	-	△	△	Haze

図Ⅲ.2.6-3 C-DIC 像による欠陥観察/認識

表面画像で観察可能な欠陥の検出見落としは、我々の確認の範囲では殆ど無いように認識パラメータ設定されているが、欠陥種の認識精度はまだ発展途上である。現状まで報告されている欠陥に関して認識の現状を○△×で示した。欠陥認識精度を向上させてゆくために、認識学習機能を付加し、データ蓄積が進むに従って進化するシステムとして整備している。観察認識が可能な欠陥○、一部可能な欠陥△、不可能な欠陥×は以下である。

<<ベアウエハ表面に関して>>

○マイクロパイプ→Large として観察認識可能。

○粒子 (大型>10 μm ダウンフォール) →Large として観察認識可能。

△傷のうち、比較的広く (μm 以上) 深い (数 nm 以上) 傷→Latent として観察認識可能。

潜傷 (表面形状の顕微鏡の分解能以下の狭く浅い傷も含む) は観察認識不可能。

(○) ただし、潜傷は表面水素エッチング後に明瞭な Bunched-step-line (BSL)

- を形成することを発見した。この BSL は、観察認識可能。
- ×TSD、TED、BPD は、表面形状としては観察認識不可能。
- ただし、熔融 KOH 処理によりエッチングすると、各々特徴ある形状のエピピットをつくり、観察認識可能。
- ×積層欠陥は、表面形状としては観察認識不可能。

<<エピウエハ表面に関して>>

- マイクロパイプ三角欠陥を伴う場合有→Large として観察認識可能。
- 粒子（大型>10um ダウンフォール）三角欠陥を伴う場合有
→Large として観察認識可能。
- 傷は、エピタキシャル成長前の水素エッチングにより BSL が発生し、エピタキシャル成長中に成長することにより長い BSL となり、観察認識可能。
- TSD は、エピタキシャル表面に深い (>10nm) ピットを形成
→BW として観察認識可能。
- TED は、エピタキシャル表面に浅い (<10nm) ピットを形成
→BW として観察認識。
- ×BPD は表面形状としては観察認識不可能。
- △バーシェイプと呼ばれる積層欠陥は、一部観察認識できる場合もある。
- 3C インクルージョンの明確な表面形状を示す（鋭角）三角欠陥
→DlineM として観察認識可能。
- △8H 積層欠陥などの明確な表面形状を示さない三角形状欠陥
→観察認識できる場合もある。
- TSD がエピ成長により拡張した Frank-type の積層欠陥と Prismatic-Fault を含むキャロット →Hline として観察認識可能。
- △BSL が成長して形成される鈍角三角形状（台形状）欠陥→観察システムに組み込まれた HazeMap により観察認識可能だが、表面形状が明瞭でなく観察認識できない場合もある。HazeMap の画素のコントラストを与える Haze 値により、Bunched-Step-Line の段差の高さと密度を判断できる。

上記、Large、DlineM、Hline に関して、認識の Over Count の割合は、各々、Large:33%、DlineM:14%、Hline:19%であった。ここで Large と DlineM は相互に Over Count している場合があり、Large+DlineM に関する Over Count は 9%に過ぎない。

2) フォトルミネッセンス (PL) 像

上記、観察認識が困難なエピウエハに存在する欠陥に関して、BPD、バーシェイプ、8H 積層欠陥などの三角形状の積層欠陥は、フォトルミネッセンス (PL) 画像 (励起光源：水銀キセノンランプ、波長：340nm) (受光側赤外領域波長フィルター>750nm) により観察認識可能であることが図Ⅲ. 2. 6-4 に示すように確認された。

欠陥	欠陥構造	原因 (起点解析)	顕微鏡観察SICA (C-DIC) 不可×、一部可△、可○			SICA 認識 分類	その他の観察	
			ウェハ表面	水素エッチ	エビ		PL(比*)	X線トポ*
マイクロパイプ	貫通穴 $b=n \cdot c < 0001$	大きなTSD	○		○	Large		○
粒子	3C粒子	落下粒子	○		○	Large		
傷(潜傷)	切れ込み BPDループ連鎖	研磨時導入	△	○ BSL	○ BSL	Latent		△
TSD	エビ表面深いピット 転位 $b=c < 0001$	TSD	× KOH-E	×	○	BW(深)	○	○
TED	エビ表面浅いピット 転位 $b=a/3 < 11-20$	TED (BPD)	× KOH-E	×	○	BW(浅)	○	○
BPD	拡張して積層欠陥 転位 $b=a/3 < 11-20$	BPD	× KOH-E	×	×		○	○ 界面転位
積層欠陥 バーシェイプ	Frank-type	ウェハ積層欠陥	×	×	△		○ 波長分類	○ g・b解析
(鋭角)三角	3C成長(inclusion) (クイン含) (4H Overgrowth)	ステップフロー-阻害 アイランドクローズ	-	-	○	DlineM	○	○
積層欠陥 (鋭角)三角形状	8Hなど Shockley-type (Frank-type)	ステップフロー-阻害 (Mis-Stacking + Single-Gliding)	-	-	△		○ 波長分類	○ g・b解析
キャロット	Prismatic fault + Frank-type	TSDが拡張	-	-	○	Hline	○ 波長分類	○
(鈍角)三角形状 台形状	Bunched-step-line (BSL)	潜傷 BPD	-	△	△	Haze	△	

図Ⅲ. 2. 6-4 PL 像 (赤外波長領域画像) による欠陥観察/認識

赤外領域の画像において、BPDは輝線として観測される。BPDが拡張して2つの部分転移に分かれ間に積層欠陥を含む場合は、通常2本の輝線として観測される。図に示したBPDにおいては、交差する2本の輝線が観測されている。積層欠陥は、赤外領域の画像において暗く観測される。バーシェイプと呼ばれている積層欠陥は帯状に、三角形状欠陥と呼ばれる積層欠陥は三角形状に観察される。ここで、【PL画像】から認識した欠陥、BPDのOver Countは17%、バーシェイプ及び三角形状の積層欠陥のOver Countは13%であった。

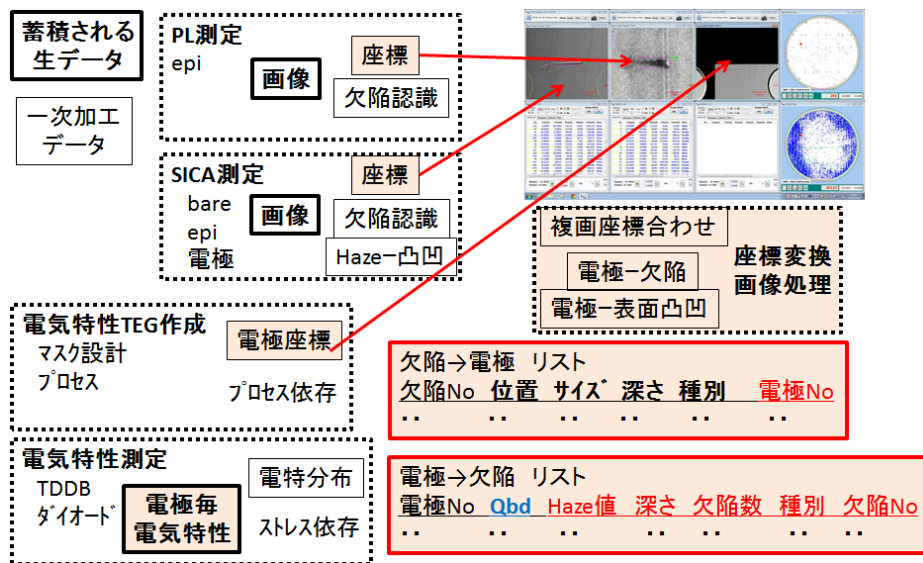
3) 「観察システム」の完成

【C-DIC画像】と【PL画像】2つのエピタキシャル膜表面画像を用いることにより、全ての報告されている欠陥は、観察認識可能となった。これらの【C-DIC画像】+【PL画像】表面画像は、「SiC統合評価プラットフォーム」を構成する「観察/認識システム」として充分機能し、我々が知っているすべての欠陥をもれなく把握できる。コンピュータが画像処理し欠陥認識し、短時間にすべての認識された欠陥をナンバリングし、欠陥情報(存在してる場所、大きさ、種類、深さ)をリストとして出力する。このリ

ストとリンクした表面画像を全て保存しておき、データベースにする。

(4) 「電気特性解析」による特性分布の把握

本研究開発において開発した「SiC 統合評価プラットフォーム」 「電気特性解析」においては、SiC ウエハ表面に多量の小型の TEG 電極を形成し、各々の電気特性を測定する。このデータ解析は、各々のウエハに対して 200~30000 データの特性分布を統計的に解析する手法を提供する。図Ⅲ. 2. 6-5 に模式的に示したが、「観察システム」を用いて【エピタキシャル膜表面画像】【TEG 電極画像】を取得し、画像認識技術により（欠陥の座標/大きさ/種類）（電極の座標/大きさ）を認識し番号付けした。画像と欠陥認識リストを蓄積し、画像同士の位置情報をあわせることにより、欠陥位置と電極位置の重なりを抽出し、（欠陥番号と電極番号リスト）を出力する。ここに TEG 電気特性の測定値を加えることにより、「電気特性解析」の基本データとし、蓄積する。



図Ⅲ. 2. 6-5 「観察/認識システム」による欠陥データと電気特性解析データの相関解析のしくみ

1) ワイブルプロットによる分布の把握

TDDb などの信頼性に関わる電気特性は、特性値データの度数分布を解析し、破壊分布（故障密度関数）として把握する必要がある。破壊の原因が複数有り複数の分布関数により記述できる度数分布が重畳して複雑な度数分布を示す場合は、ワイブルプロットを用いることにより簡便に、重畳している分布の個数と各々の分布の性質を把握

することが出来る。ここで仮定されている信頼性関数は、図Ⅲ. 2. 6-6 に示すように

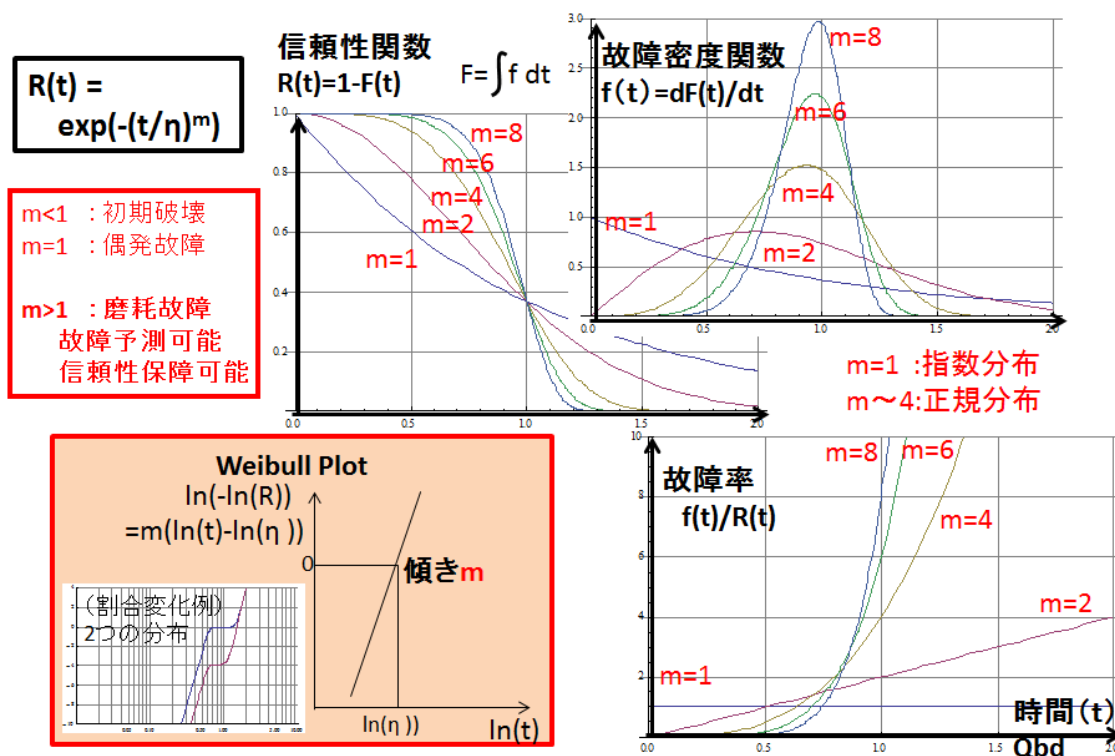
$$R(t) = \exp(-(t/\eta)^m)$$

であるので、ワイブルプロットの縦軸 $\ln(-\ln(R(t)))$ は、

$$\ln(-\ln(R(t))) = m(\ln(t) - \ln(\eta))$$

となり、横軸を $\ln(t)$ とすると、 m の傾きを有する直線となる。実際の信頼性に関わる電気特性分布は、上述の信頼性関数で記述可能で、ワイブルプロットにおいて直線を示すことは良く知られている。故障密度関数($f(t) = -dR(t)/dt$)において、破壊分布の中心値は η で表され、 m の値は分布の性質を示している。

ワイブルプロットから求められた直線の傾き m が、 $m < 1$ の場合は時間の経過とともに故障率($f(t)/R(t)$)が減少してゆく初期破壊を表し、 $m = 1$ の場合は故障率が一定な偶発破壊を表す。 $m > 1$ は一定の時間 η を中心値として分布を持った時間で破壊が発生する磨耗破壊を表す。 m の値が大きくなるに従って、分布が狭く立っていくことを表す。信頼性に関わる特性のワイブルプロットにより、破壊に至る原因の数とその各々の分布性質が判断できる。

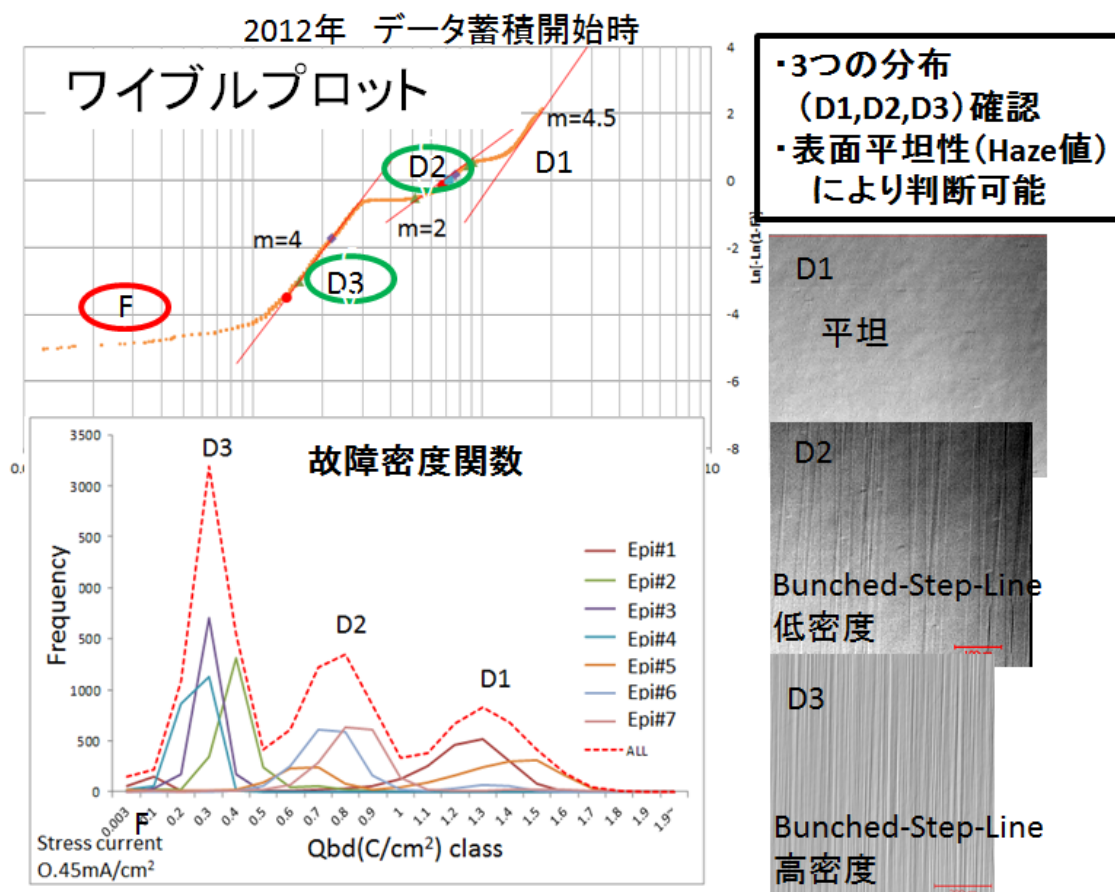


図Ⅲ. 2. 6-6 ワイブルプロットの意味

2) 酸化膜信頼性 (Time-Dependent Dielectric Breakdown : TDDB) 評価

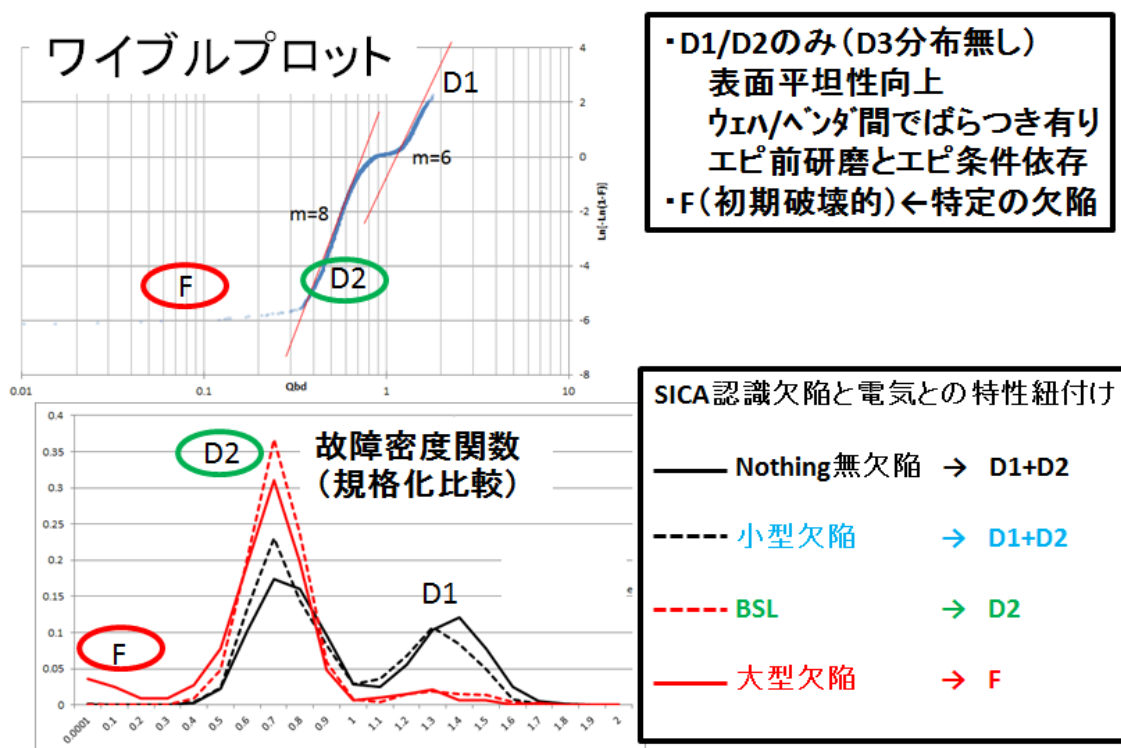
データ取得初期の 2012 年において、入手可能なエピベンダーから購入したエピウエハ 7 枚についてのデータを蓄積した。図Ⅲ.2.6-7 は SiC-MOS キャパシタ TEG の TDDB

測定より得られた絶縁破壊電荷総量 (Qbd) 値の約 15000 データの解析結果である。ワイブルプロットにおいて3本の直線が認められ、3つの(故障密度関数)破壊分布が有ることが確かめられた。破壊時間が長い(信頼性が高い)分布から順に、D1、D2、D3と名づけた。各々の分布にかかる表面を観察すると、D1は平坦表面上の電極、D2は密度の低い Bunched-Step-Line が認められる表面、D3は密度の高い Bunched-Step-Line が認められる表面であった。Bunched-Step-Line の程度は、SICA (C-DIC 装置名) 画像を画像解析することにより得られる Haze 値により、判断することも確認した。Bunched-Step-Line は、エピ前ウエハ表面に導入されていた傷(潜傷)が引き金となりエピタキシャル膜表面に発生することを我々が報告し、ウエハ研磨技術開発とエピタキシャル条件を最適化すれば、Bunched-Step-Line が少ない平坦なエピタキシャル膜表面を形成可能であることも報告した。



図Ⅲ. 2. 6-7 2012年に蓄積された TDDB:Qbd 分布のベンダー間比較

データ蓄積を重ね最近 2014 年のエピウエハのデータを図Ⅲ.2.6-8 に示す。ワイブルプロットにおいて、D1、D2 の二つの分布のみが認められ、2012 年に認められたD3 分布は観測されなくなった。これは、ウエハ表面研磨技術とエピタキシャル技術が進歩した結果であると考えられ、我々の「SiC統合評価プラットフォーム」が健全な技術進歩を誘起した事例のひとつと考えられる。F（初期破壊的）分布も確認されており、この内容の詳細解析も行った。初期破壊は、現状の実験施設（管理された生産設備ではない研究設備）におけるプロセスの不具合に起因する破壊も含まれていると思われるが、エピウエハの欠陥に起因する破壊も含まれていると考え解析を進めた。進歩したウエハ表面のデータ解析技術を用いた欠陥との紐付け解析結果も示す。観察システムのC-DIC画像から認識された欠陥を含む電極（各々の欠陥defect()を含む総数 $N_{\text{defect}()}$)



図Ⅲ. 2. 6-8 2014 年に蓄積された TDDB:Qbd 分布の欠陥との相関

におけるQbd値を各々の $N_{\text{defect}()}$ で規格化した、下記 4 つ (A,B,C,D) の故障密度関数 $f_{\text{defect}()}(t)$ を図示した。

a : 欠陥が SICA 像解析により認識できない場合

(積層欠陥、BPD などは含まれる可能性有り)

D1,D2 を含む。積層欠陥、BPD の影響は認識できておらず、また、現状の画像解析において Bunched-Step-Line を全て認識できているわけでは無い。これらの欠陥の影響の解析として、PL 観察認識を利用した結果を後述する。

b : BW などの小型欠陥 (TSD、TED などの転位、小さな異物) を含む場合

「a 無欠陥」の D1 分布の最高の部分が減少して、D2 分布が増加している。
これらの小型欠陥は、SiC 酸化膜の信頼性を劣化させるが、D2 磨耗分布として使用範囲を議論可能である。

c : Latent (傷/潜傷による Bunched-Step-Line) を含む場合

D1 分布が殆ど無くなり、殆ど D2 分布となる。欠陥の認識サイズは、実際よりも大きめに設定されており、電極に欠陥が含まれるという認識は、少し過剰認識されているため、D1 分布が少し残っている。

d : Large、DlineM (マイクロパイプ、粒子、三角欠陥) を含む場合

D1 分布が殆ど無くなり、D2 分布が多くなり、更に F 分布が確認された。これらの欠陥は、SiO₂/SiC の信頼性に重大な問題をもたらすと考えてよい。

3) 電気特性解析のまとめ

開発した「SiC 統合評価プラットフォーム」を用いた SiC エピウエハ評価の手法に関して説明した。「観察システム (C-DIC 画像+PL 画像)」により現在報告されている欠陥全てが観察認識可能であることは 1) で説明した。2) では、認識された各々の欠陥の「電気特性解析」による TDDB:Qbd 電気特性 (信頼性) への影響に関して、詳細を説明した。SiC 酸化膜の信頼性に対して初期破壊的な破壊分布を示す欠陥として【マイクロパイプ、粒子、三角欠陥】が確認され、「観察システム」においては Large+DlineM として認識している。

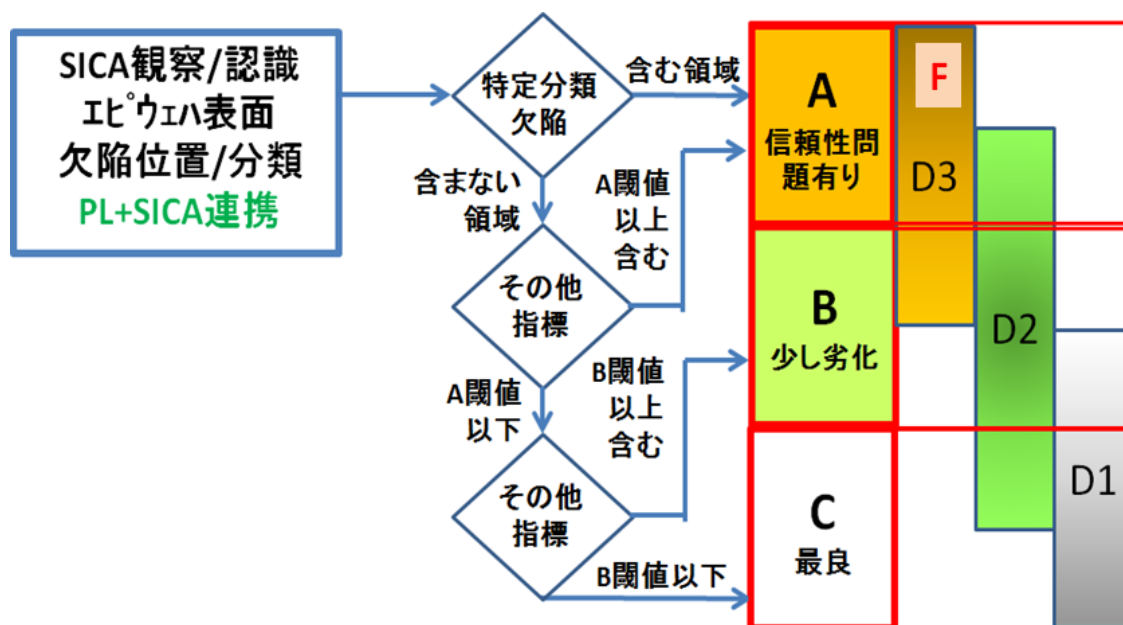
図Ⅲ.2.6-9 に、現在知られているすべての欠陥の、「観察/認識システム」での認識と「電気特性解析」による電気特性 (信頼性) への影響に関してまとめる。

欠陥	欠陥構造	原因 (起点解析)	顕微鏡観察SICA (C-DIC) 不可×、一部可△、可○			SICA 認識 分類	その他の観察		電特影響: TDDB キラーK:分布	
			ウエハ表面	水素エッチ	エビ		PL(正)	X線ホト	既報告	本研究
マイクロパイブ	貫通穴 $b=n \cdot c < 0001 \rangle$	大きなTSD	○		○	Large		○	K	F
粒子	3C粒子	落下粒子	○		○	Large			K	F
傷(潜傷)	切れ込み BPDループ連鎖	研磨時導入	△	○ BSL	○ BSL	Latent		△		D2/D3
TSD	エビ表面深いビット 転位 $b=c < 0001 \rangle$	TSD	× KOH-E	×	○	BW(深)	○	○	K	D1/D2
TED	エビ表面浅いビット 転位 $b=a/3 < 11-20 \rangle$	TED (BPD)	× KOH-E	×	○	BW(浅)	○	○		D1/D2
BPD	拡張して積層欠陥 転位 $b=a/3 < 11-20 \rangle$	BPD	× KOH-E	×	×		○	○ 界面転位	K	
積層欠陥 パーシェイブ	Frank-type	ウエハ積層欠陥	×	×	△		○ 波長分類	○ g・b解析		
(鋭角)三角	3C成長(inclusion) (ツイン含) (4H Overgrowth)	ステップフロ-阻害 フロント'グロ-ス	-	-	○	DlineM	○	○	K	
積層欠陥 (鋭角)三角形状	8Hなど Shockley-type (Frank-type)	ステップフロ-阻害 (Mis-Stacking + Single-Gliding)	-	-	△		○ 波長分類	○ g・b解析		
キャロット	Prismatic fault + Frank-type	TSDが拡張	-	-	○	Hline	○ 波長分類	○		
(鈍角)三角形状 台形状	Bunched-step-line (BSL)	潜傷 BPD	-	△	△	Haze	△			

図Ⅲ. 2. 6-9 欠陥の認識と TDDB:Qbd への影響

4) 電気特性（信頼性）予測

「観察/認識システム」における画像解析と「電気特性解析」から、欠陥種が含まれる場合のデバイスの電気特性（信頼性）予測手法の1例を図Ⅲ.2.6-10に示す。



図Ⅲ.2.6-10 「観察/認識システム」による電気特性（信頼性）予想の概念

SiC パワーデバイスの電気特性（信頼性）は TDDB:Qbd だけで決まるわけではないため、このデータのみで欠陥が含まれる場合のデバイスの信頼性を判断するのは早急過ぎるが、どのレベルの信頼性なら担保できるかの議論に対して有効なデータとなる。ここで開発されたデータ取得手法にのっとり、必要な電気特性に関するデータを蓄積し解析すれば、SiC ウェハの表面画像も「観察/認識システム」のデータのみで、出来上がるデバイスの電気特性（信頼性）を予測できるようになる。

(5) SiC の欠陥の詳細構造/形成メカニズム

<<マイクロパイプ>>

4H-SiC のバルク結晶中の大きな欠陥として、マイクロパイプがある。これはナノメートルオーダーの微細な貫通転位(主に TSD)が集まって、マイクロメートルオーダーの貫通穴を形成している。マイクロパイプのデバイスへの影響については、デバイス特性を著しく低下させる多くの報告がある。

<<粒子>>

エピ成長の初期に CVD 装置内で付着したと考えられる粒子 (3C-SiC 落下粒子) がエピ成長 4H-SiC に観察される場合がある。粒子の存在により、エピ成長中のステップフローが阻害されて、三角欠陥と呼ばれる 3C インクルージョンをステップフロー下流側に伴う場合が多い。まれに TaC 粒子 (サセプタ材料の剥離) も観察される場合がある。

<<潜傷>>

(CMP 加工後に残存する SiC 基板の表面ダメージ)

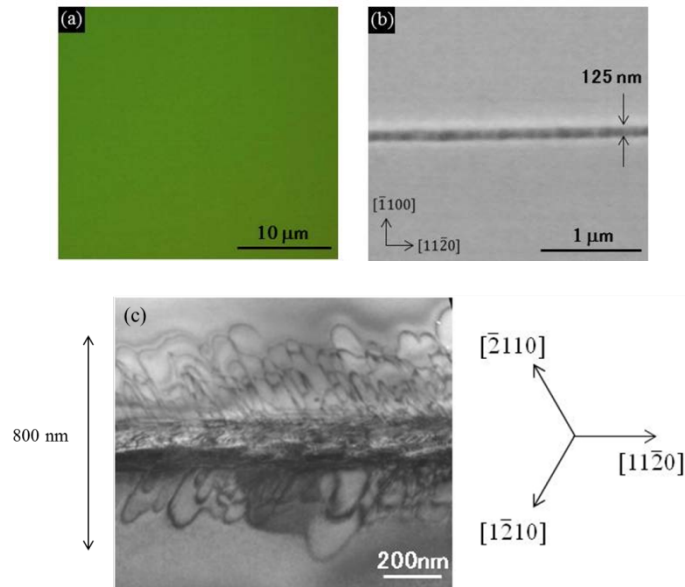
現在市販されている 4H-SiC のエピレディウエハは、最終表面処理を化学機械研磨 (CMP : chemo-mechanical polishing) 加工しているものが大半である。このようなウエハの表面は、明視野光学顕微鏡観察では研磨ダメージなどが残っていないような鏡面に仕上げられている。しかしながら、エピタキシャル膜形成後には数 mm の長さを持つ帯状 (連続したステップバンチング) もしくは傷状の表面欠陥が観察されることがある。これらの表面欠陥は CMP 加工後に残存するバルクウエハ表面のダメージに起因して形成されていると考えられている。従って、エピタキシャル膜の品質向上のためには、CMP 加工で導入されるダメージ層を抑制する必要があり、ダメージ改善の指針を立てる上で、これらのダメージ層の構造を把握することは重要な項目の一つである。そこで、CMP 加工中に導入されるダメージ層の微細構造を走査型電子顕微鏡 (SEM : Scanning Electron Microscopy) 及び透過型電子顕微鏡 (TEM : Transmission Electron Microscopy) を用いて詳細に解析した。

今回の評価に使用した試料は、市販の 3 インチ 4° オフ 4H-SiC ウエハである。バルク表面の最終仕上げは、80nmφのコロイダルシリカスラリーを使用した CMP 加工である。ウエハ上に観察された表面ダメージが CMP 加工で形成されたものであるかどうかの判定は、下記の手順で行った。

- ① CMP 加工済のベアウエハ表面を X 線トポで形状を確認
- ② 再度、CMP 加工を実施
- ③ X 線トポで形状を確認
- ④ ①と③の X 線トポの結果を比較して、①では存在せず、③でのみ確認される表面ダメージを探す。これを CMP 加工で導入されたダメージと判断する。

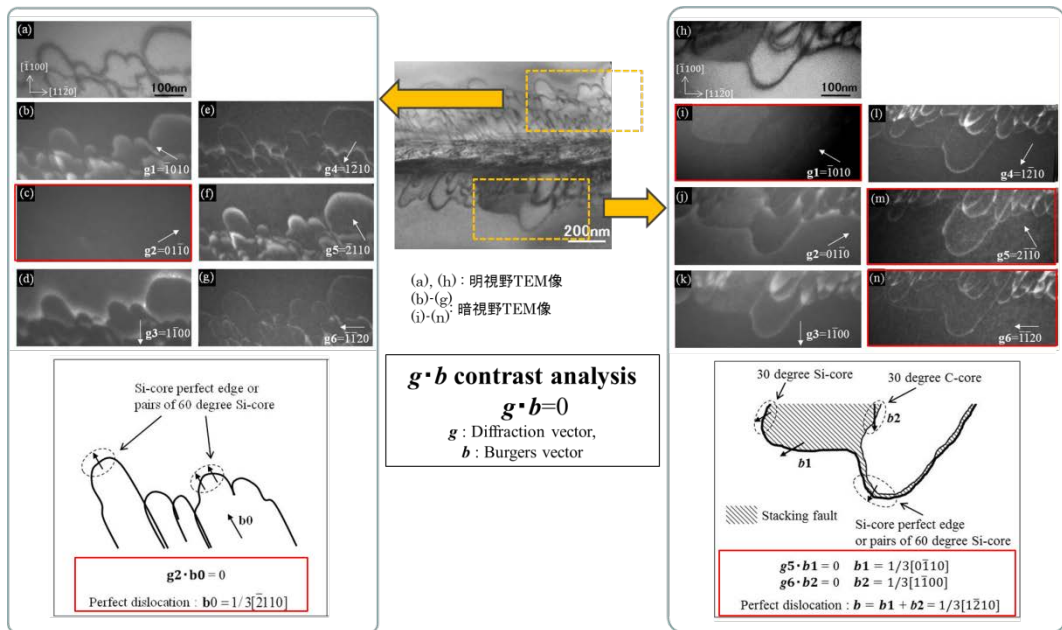
上記の方法で確認した表面ダメージのうち、[11 $\bar{2}$ 0]方向に伸びるダメージの光学顕微鏡 (明視野) 像と SEM 像、平面 TEM 像を図 III.2.6-11 に示す。光学顕微鏡像では確認は難しいが、SEM 像では微小なスクラッチの存在が確認できる。この微小なスクラッチの幅は約 125nm と見積もられる。さらに、SEM 像で観察した場所と同一箇所の平

面 TEM 像より、スクラッチに沿って $[1\bar{2}10]$ 方向と $[2\bar{1}\bar{1}0]$ 方向に伸びるループが高密度に観察される。これらの転位ループの拡がりは約 800nm であり、SEM 像から見積もられたスクラッチ幅よりも大きい。CMP プロセス中に固い異物が SiC 表面に押し込まれることにより、SiC の積層間のすべりが起こり、転移ループが形成されたと考えられる。



図Ⅲ. 2. 6-11 $[11\bar{2}0]$ 方向に平行なダメージ層の表面観察像 (a) 光学顕微鏡像、(b) SEM 像、(c) 平面 TEM 像 ($[0001]$ 晶体軸入射)

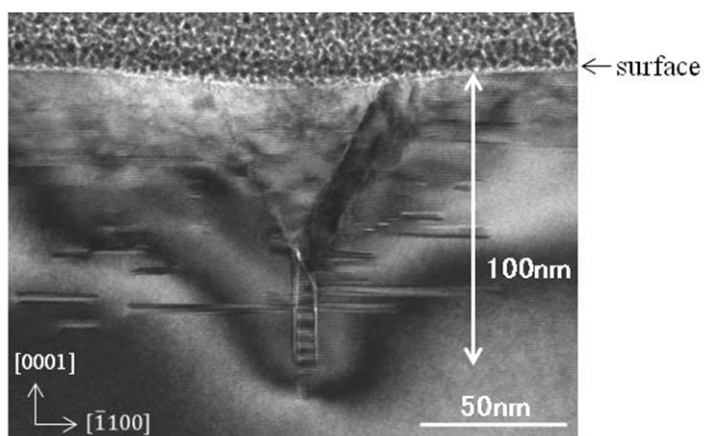
さらに、転位ループの構造を詳細に評価するため、 $\mathbf{g}\cdot\mathbf{b}$ コントラスト解析を行った。その結果を図Ⅲ.2.6-12 に示す。図中の(a)及び(h)は前図 5-11(c)の $[1\bar{2}10]$ 方向と $[2\bar{1}\bar{1}0]$ 方向に広がる転位ループを拡大した TEM 像 (明視野像) である。図中(b)-(g)及び(i)-(n)は 図中 (a) 及び (h) の領域について異なる励起条件 ($\mathbf{g} = \bar{1}010, 01\bar{1}0, 1\bar{1}00, 1\bar{2}10, \bar{2}110, \bar{1}\bar{1}20$) で観察した暗視野像である。



図Ⅲ. 2. 6-12 [1120]方向に平行なダメージ層の $g \cdot b$ コントラスト解析結果

図中(a)-(g)に示す平面 TEM 明視野像及び暗視野像より、スクラッチの上側に存在する転位ループは $g = 01\bar{1}0$ で転位のコントラストが消失していることから、バーガース・ベクトル $b_0 = \pm 1/3 [\bar{2}110]$ をもつ基底面転位であると推察される。同様に、スクラッチの下側に存在する転位ループは、図中(h)-(n)より、 $b_0 = \pm 1/3 [1\bar{2}10]$ をもつ基底面転位と基底面転位が 2 つの部分転位 $b_1 = \pm 1/3 [0\bar{1}10]$ と $b_2 = \pm 1/3 [1\bar{1}00]$ とに分かれてショックレイタイプの積層欠陥を形成しているもの 2 つがあることが判明した。これらの転位ループは、ループの先端に存在する Si-core perfect edge もしくは 60° Si-core のペアの滑りによって主に形成されていると考えられる。また、まず 30° Si-core partials が動き、そして、 30° C-core partials がそれに引きずられるが、C-core partials 部分はほとんど動かないので、結果として、積層欠陥の拡張が生じたと考えられる。

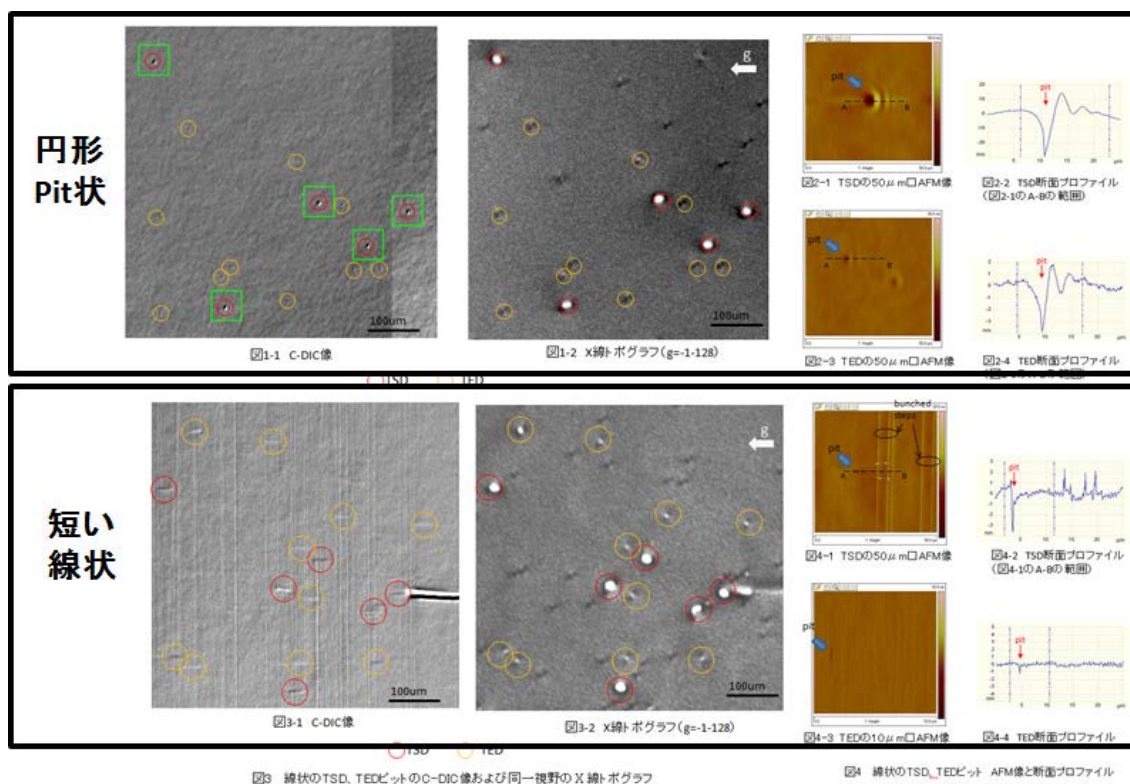
スクラッチ部の断面 TEM 像を図Ⅲ.2.6-13 に示す。ダメージ領域の深さは約 100nm である。また、中央には Y 字状の欠陥がり、周囲には様々な積層欠陥が認められる。



図Ⅲ. 2. 6-13 [1120]方向に平行なダメージ層の断面 TEM 像

<<貫通螺旋転位 (TSD)、貫通刃状転位 (TED)>>

TSD、TED は、結晶学的な分析手法 (X線トポグラフ) によって確認されるのが一般的であるが、C-DIC によるエピウエハ表面のモフォロジー観察で、TSD の表面ピットを確認でき、TSD の分布状況がわかること、TED ピットはウエハによって確認される場合もあることが図 III.2.5-14 のように確認された。



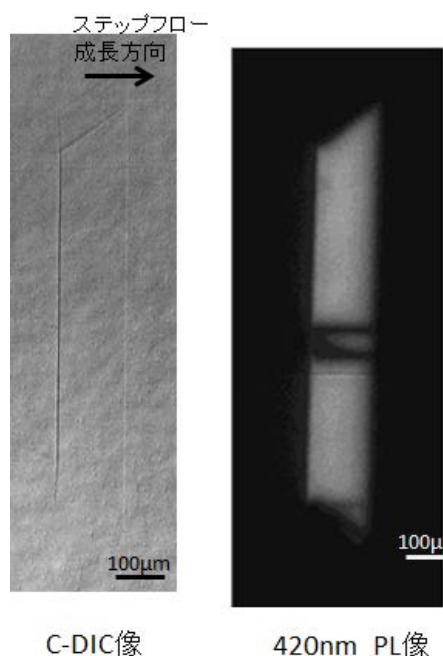
図Ⅲ. 2. 6-14 TSD、TED 欠陥

<<基底面転位 (BPD) >>

BPD は、表面形状を伴わない場合が多く顕微鏡による観察は困難で、通常 KOH した場合に現れるエッチピットと X 線トポグラフにより評価される。エピ成長面においては、図Ⅲ.2.6-4 に示したように、PL 画像において観察/認識可能であることが明らかになった。BPD は、epi/sub 界面において、界面転移や TED に変換される場合がある。また、部分転移に分かれその間に積層欠陥を伴うように拡張する場合もあり、注意を要する。

<<バーシェイプ (Bar-Shape) 状積層欠陥>>

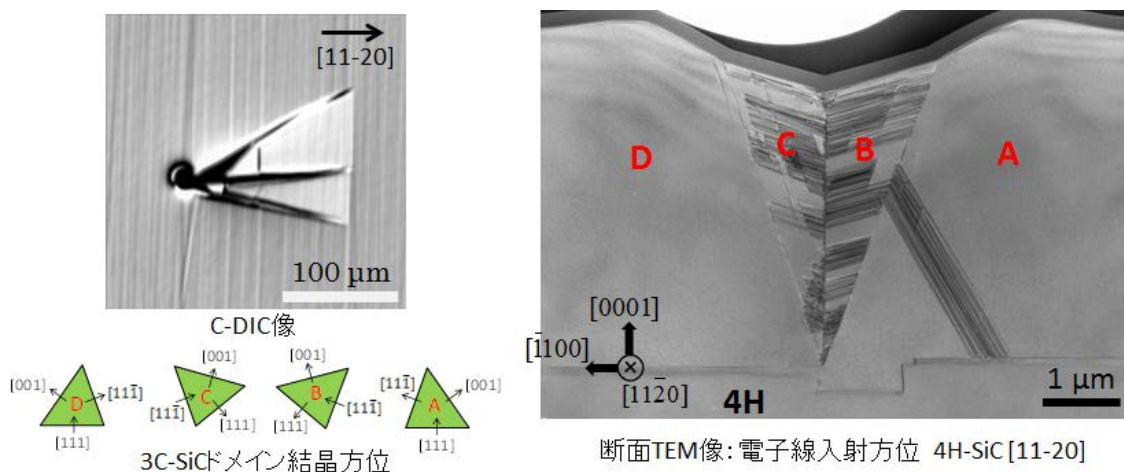
Bar-Shape 欠陥については報告例が幾つかあり、基板内のフランク型 (エキストリンシック型) 積層欠陥が基底面に平行にエピ表面まで伝播したものであることが知られている。図Ⅲ.2.6-15 に、Bar-Shape 欠陥の C-DIC 像と PL 像を示した。図の C-DIC 像に示したように、Bar-Shape 欠陥は[11-20]ステップフロー成長方向に対して垂直な 2 本の辺が形成され、ステップフローの上流側 (以下上流辺) に比べて下流側 (以下下流辺) がやや長い bar-shape である。上流辺、下流辺の間隔は「エピ膜厚/ \tan (オフ角)」と一致している。PL 像から明らかなように、フランク型積層欠陥が内部全面に形成されており、PL 測定で波長 420nm の発光を示す。



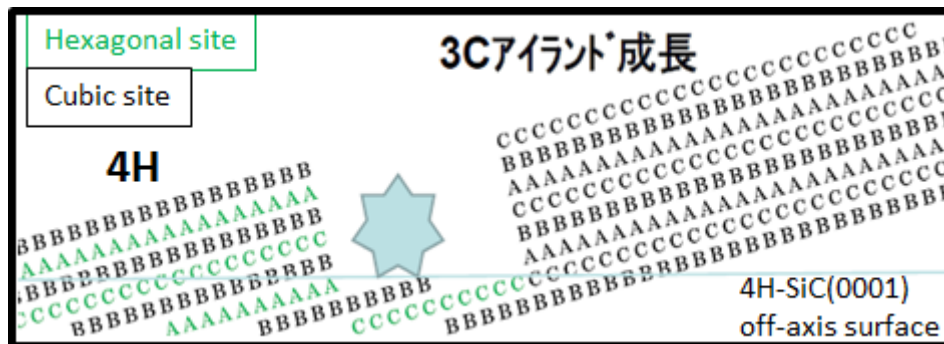
図Ⅲ.2.6-15 (積層欠陥) バーシェイプ欠陥

<<三角欠陥>>

Si 面エピ上に観察される三角欠陥は、全面がフラットなものはむしろ少なく、何らかのモフォロジーを有しているものが C-DIC 観察で多数確認される。それらは、内部に形成されている 3C 結晶のドメイン構造を反映している。特徴的な表面モフォロジーを有する Si 面エピ上三角欠陥の 3C ドメイン構造の解析を行った。三角欠陥の C-DIC 像と構造解析結果を図Ⅲ.2.6-16 に示した。電子線回折により解析した 3C-SiC ドメイン A~D の方位を 3C の正四面体を用いて表しているが、4 つのドメインは、[11-20] 方向に向かって右側から、「A,B,C,D」の順で配列している。双晶形成による接合をしているため、粒界での歪みの蓄積が抑えられている。三角欠陥 (3C インクルージョン) は、図Ⅲ.2.6-17 に示すように、ステップフローが落下粒子などにより阻害され 4H-SiC[0001]テラス上でアイランドグロースがおこり成長したものと考えられる。



図Ⅲ.2.6-16 三角欠陥 (3C インクルージョン)



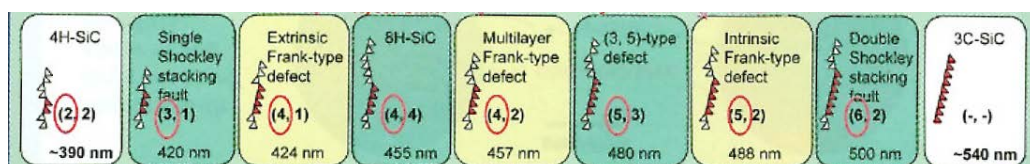
図Ⅲ. 2. 6-17 ステップフローの阻害と 3C-SiC の成長

<<三角形状積層欠陥>>

三角形状の積層欠陥は、epi/sub 界面を起点とする場合が多く、ステップフローが乱れることにより、エピタキシャル成長中に三角形状に成長したショックレー型の積層欠陥と考えられる。今まで報告されているショックレー型の積層欠陥の種類を表Ⅲ.2.6-1 に表す。これらの積層欠陥は、種類によって発光波長が異なることが図Ⅲ.2.6-18 に示すように報告されており、受光側のフィルターを変えた場合のコントラストの変化により、積層欠陥の種類を認識することができる。何回もの Shockley Gliding により、積層構造を理解することはできるが、この複数回の Gliding が何故決められた順番で起こるのかなど、形成メカニズムに関しては適当なモデルは無かった。

表Ⅲ. 2. 6-1 報告されている積層欠陥（三角形状欠陥）の種類と構造

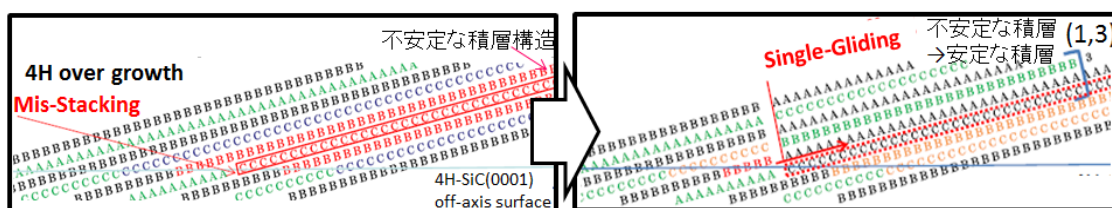
Zhdanov's notations	Shockley gliding	Proposed models
(1.3), (3.1)	Single Shockley SF (1SSF)	Hex1, Hex2, Cub2
(3.5)	Triple Shockley SF (3SSF)	Cub2', Cub3s
(1.7), (7.1)	Triple Shockley SF (3SSF)	Hex4, Cub4 (w/o gliding)
(4.4) (8H)	Quadruple Shockley SF (4SSFs)	Cub3 (w/o gliding)
(6.0)	Double Shockley SF (2SSF)	Hex4, Cub4



図Ⅲ. 2. 6-18 報告されている積層欠陥の構造と発光波長

(土田：FIRST Outreach Program(2011)Presentation Handout p67 より：
構造図の下に示されているのは PL 発光波長。緑の構造はショックレータイプ、黄色の構造はフランクタイプである)

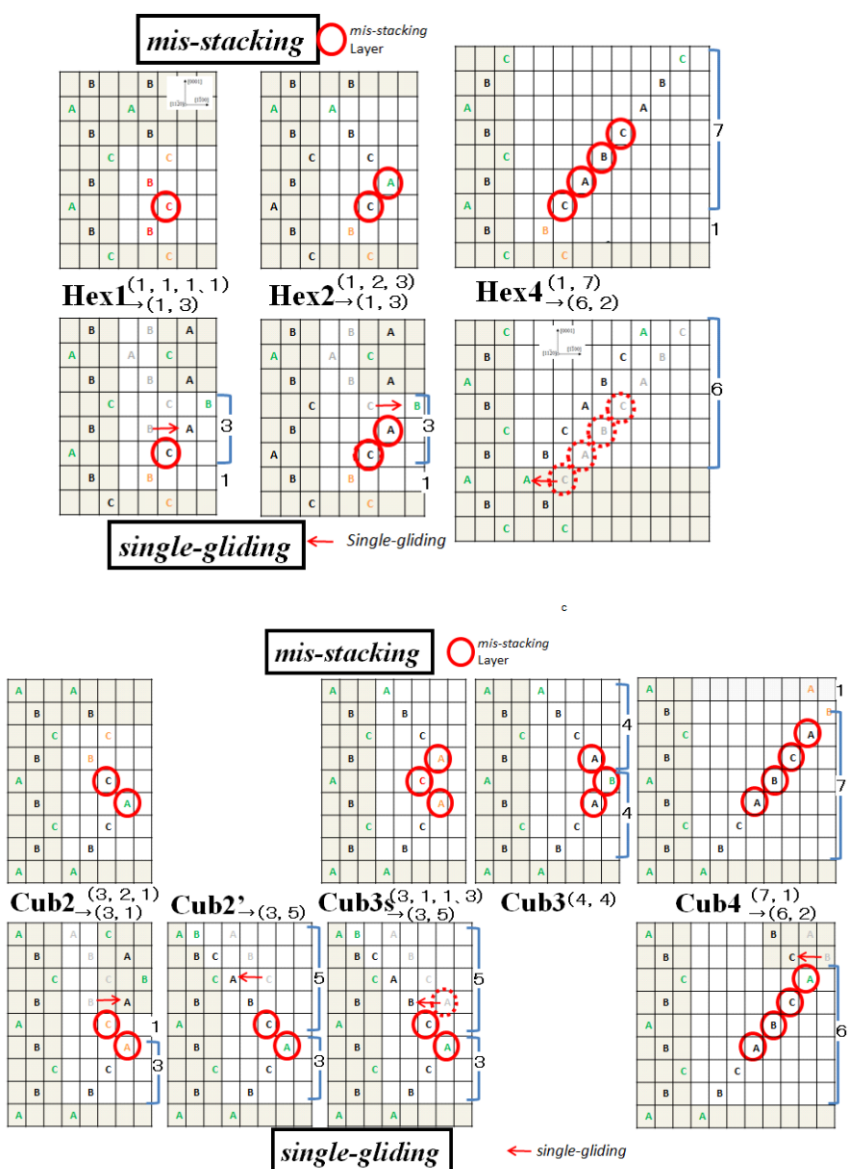
本研究により提案された形成モデルにおいては、まず前述の三角欠陥の項の図Ⅲ.2.6-17 で考えたような 3C-SiC のアイランド成長ではなく、1 層の Miss-Stacking と 4H-SiC のステップフローによる Over Growth を考えた。何らかのステップフローの乱れがこのような Miss-Stacking を形成することは起こりうる事象であると考えられる。この Miss-Stacking 構造は、図Ⅲ.2.6-19 の左に示すように、Hexagonal Site が連続して積層する（赤で示す）不安定な積層を含み、成長が続くと不安定さが増すと考えられる。本モデルにおいては、この積層の不安定性が、Single-Gliding（1 回のすべり）を導入するだけで解消できることが導出された。



図Ⅲ.2.6-19 1 層の Mis-Stacking と Single-Gliding により形成された (1,3) Single Shockley 積層欠陥の例

ここで、4H-SiC の積層構造において、1 層から 4 層までで可能な全ての Miss-Stacking を考えた。4H-SiC の Hexagonal Site において Miss-Stacking が始まる場合を Hex と表現し、Miss-Stacking の層数を続けて、Hex1、Hex2、Hex4 と表現した。各々の図の左側に 4H-SiC の積層を、下から CBAB・・・と表し、Hexagonal Site は緑色、Cubic Site は黒色で表されている。右側に Miss-Stacking 層を赤丸で、Miss-Stacking により Hexagonal Site が連続することになった不安定な積層を赤で示した。赤の積層が複数層積層し不安定な積層となっている。Miss-Stacking が Cubic Site から始まる場合も、Cub2、Cub3、Cub4 など全ての構造を示した。各々図の上段に Miss-Stacking 構造が示されている。

ここに下段の図に赤の矢印で示した **Single-Gliding** を導入した後は **Hexagonal Site** の連続な積層は無くなり、比較的安定な積層欠陥（報告されているショックレー型積層欠陥と過不足なく一致している）が形成された。提案されたモデルにおいて、起こりうる全ての 1 層から 4 層までの **Miss-Stacking** を仮定すれば、**Single-Gliding**（1 回のすべり）を考えるのみで、報告されている全てのショックレー型の積層欠陥の形成メカニズムを説明できる。表Ⅲ.2.6-1 に積層欠陥構造とこれらの形成メカニズムモデルの対応も示した。ショックレー型の積層欠陥の形成メカニズムに関しての統一的なモデルは、本研究により初めて提案されたものである。

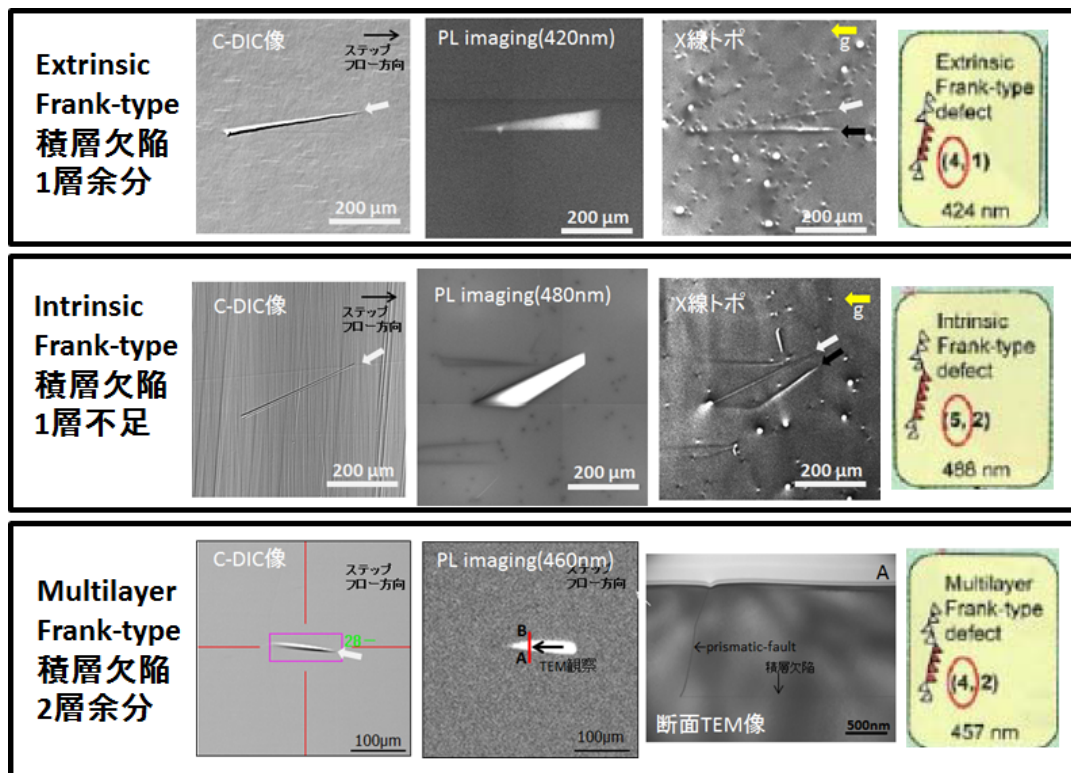


図Ⅲ. 2. 6-20 発生可能性のある全てのMis-StackingとSingle-Glidingショックレー型積層欠陥の形成メカニズムのモデル

<<キャロット>>

エピ膜中に形成される、キャロットと呼ばれる欠陥については、ステップフロー方向に平行な針状のコントラストを与えること、キャロット内部では、TSD が基板/エピ界面で幅サブ μm 程度に拡張し、基底面に平行なフランク型積層欠陥と、基底面に鉛直な方向にプリズマティックフォルトと呼ばれる面欠陥が形成されることが知られている。4H-SiCに含まれるフランク型積層欠陥は、3種類考えられ、1層余分、1層不足、2層余分が考えられ、実際に観測された。

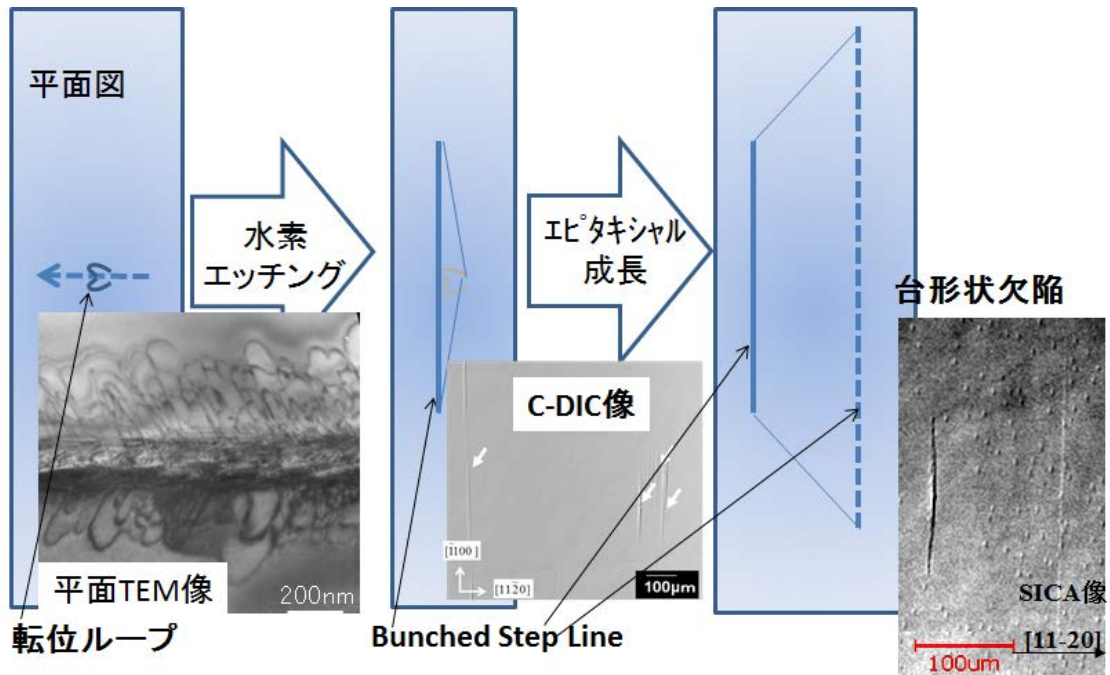
図Ⅲ.2.6-21に示すように、各々のフランク型の積層欠陥の違いにより、C-DIC像、PL像における発光波長、X線トポ像が異なる。Multilayer Frank-type 積層欠陥に関しては、断面TEM像を示した。



図Ⅲ. 2. 6-21 キャロット欠陥

<<台形状積層欠陥 (Bunched-Step-Line) >>

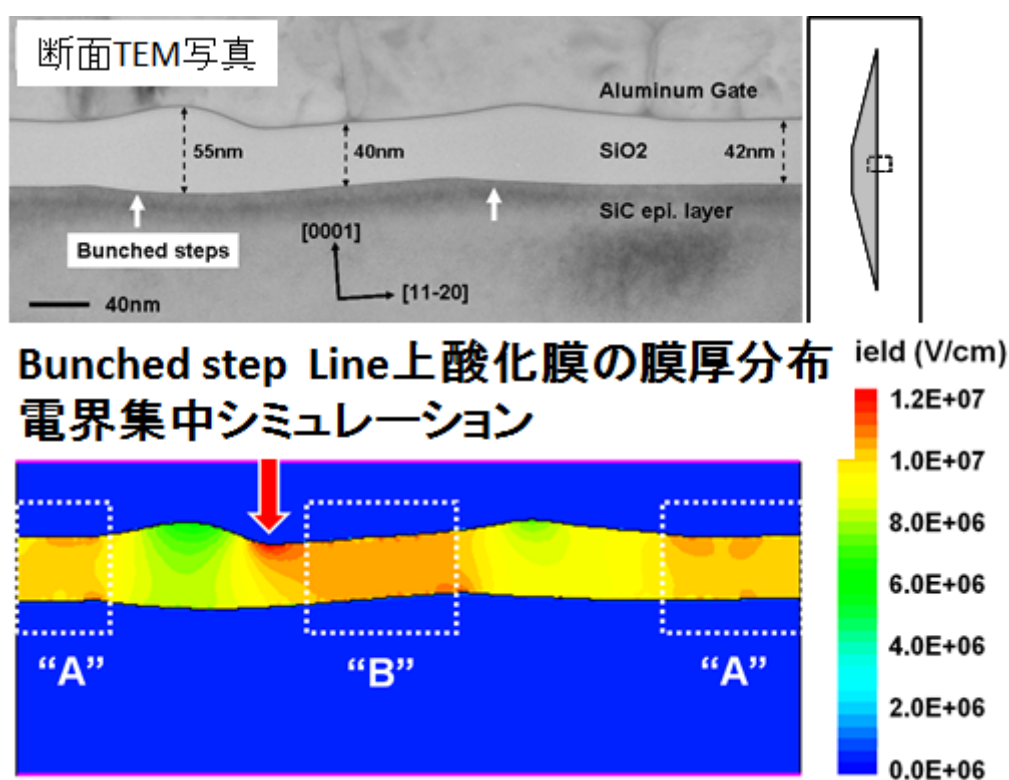
3) 潜傷において説明した BPD 転位ループは、水素エッチング (エピ成長を始める前に必ずこの状態を通過する) により、Bunched-Step-Line と名付けたステップフロー方向と垂直な縦線を形成する。Bunched-Step-Line は、水素エッチングが進むに従って成長し長くなる。この Bunched-Step-Line を含む表面にエピタキシャル成長させると、エピタキシャル膜成長に従って、ステップフロー下流側にさらに長い Bunched-Step-Line を成長させ、台形状欠陥が形成されることが確認された。この台形状欠陥のステップフロー下流側の Bunched-Step-Line は、明確な 4H-SiC(0001) テラスと数 nm 以上の段差のステップにより構成されているおり、上流側の Bunched-Step-Line とは異なる。台形状欠陥の原因となる水素エッチング後の Bunched-Step-Line は、基板表面に顔を出している BPD によっても形成されることも確認した。



図Ⅲ. 2. 6-22 潜傷の転移ループ、水素エッチングにより形成される Bunched-Step-Line、エピタキシャル成長により成長する台形状欠陥

台形状欠陥の下流側の Bunched-Step-Line にある明瞭な 4H-SiC(0001) テラスと数 nm 以上の段差のステップは、酸化処理して酸化膜を成長させた場合に、酸化膜厚のむらが生ずることが確認された。図Ⅲ.2.6-23 に、4H-SiC(0001) テラスと数 nm 以上の段差のステップを含む Bunched-Step-Line 上に形成された酸化膜の断面 TEM 写真を示す。この酸化膜厚分布は、4H-SiC の酸化速度の方位依存性に起因しており、4H-SiC(0001) テラス上での酸化速度が最も遅くステップにおける酸化速度が速いため、4H-SiC(0001) テラス上で酸化膜厚のくびれが生ずる。

この膜厚分布を有する酸化膜に電界を印可した場合の電界分布を計算し下段に図示した。4H-SiC に対して酸化膜上のゲート電極に正の電圧を印可した場合に、酸化膜表面では 4H-SiC(0001)テラスの左端に、酸化膜/SiC 界面においてはテラスの右端に電界集中が認められた。TDDB:Qbd 試験において酸化膜に流されるストレス電流は、電界集中の影響を受けて、電界集中の起こっている部分に集中して流れ、TDDB:Qbd の値が低下してしまうことが予想される。「電気特性解析」において述べた Bunched-Step-Line における TDDB:Qbd 値の低下は、酸化膜厚の不均一性に起因し、一番薄い部分の酸化膜厚が信頼性を決定していると考えられる。



図Ⅲ. 2. 6-23 Bunched-Step-Line 上の酸化膜の断面 TEM 写真と膜厚分布を有する酸化膜中の電界分布のシミュレーション結果

(7) まとめ

1) 目標の達成度

自主設定目標に沿って、予定通り推移し、①「SiC 統合評価プラットフォーム」構築を完了し、観測システムと欠陥構造解析および電気特性解析が連携したデータが得られ、蓄積を開始したこと、②エピタキシャル膜に関して、欠陥と電気特性の紐付けのデータが得られるようになったこと、③欠陥構造解析により、品質に影響を与える三角欠陥の起点や内部構造が明らかとなったこと、④共通基盤評価として、格子欠陥・ステップバンチング・潜傷の観察方法を新たに確立し、データを蓄積したこと、⑤データ蓄積/共有化のための仕組みを構築したことにより、プロジェクトを横断する共通基盤としての評価プラットフォームが確立できた。

SiC ベアウエハから MOS キャパシタまでの各種評価データを統合する手法を開発し、「SiC 統合評価プラットフォーム」を完成させ、SiC エピ/ウエハに含まれる欠陥とデバイス特性やデバイス作製歩留まりとの関係を明確にした。ウエハ研磨やエピ成長のプロセス開発のグループとも連携を取り、情報提供するとともに開発効率化を図った。

・「観察/認識システム」

C-DIC 像+PL 像の画像解析を統合させた。我々が知っている全ての欠陥を観察/認識可能で、生産現場に導入可能なスループットでデータ収集できるシステムとして完成させた。

・「電気特性解析」

上記認識された全ての欠陥に対して、それが影響を及ぼす電気特性 (TDDB:Qbd) を分布として把握した。他の特性に対しても適応可能な評価手法として完成させた。

・「欠陥構造解析」

全ての欠陥に関して、詳細構造を明らかとした。また、形成メカニズムのモデルを提案し、欠陥密度低減に向けてのプロセス改善の方向付けをした。具体的に、研磨表面の潜傷の評価方法を提供し、潜傷低減研磨プロセスの検討を効率化させた。水素エッチングによる Bunched-Step-Line (BSL) 発生メカニズムを明らかにし、BSL 発生を抑制させたエピ成長プロセス検討を効率化し、平坦表面の形成技術進展に寄与した。

2) 成果の意義

他に例を見ない先進的取組みであり、① エピウエハ欠陥とデバイス信頼性の相関に道筋を付け、標準化に資する、② データベースを構築し、SiC の開発加速・事業活性化に資するという点で大きな意義があると考えられる。このようなデータ蓄積が世界に先駆けて始められたことは、SiC 事業戦略で優位性を確保する為に重要である。

「統合評価プラットフォーム」により提供された、欠陥の影響と分布を考慮したデータ解析

手法は、SiC の事業化に対して、SiC 本来の実力、SiC ウェハの実力、SiC プロセスの実力、SiC パワーデバイス設計の実力を分離して理解できるデータ解析手法を提供する。これらの手法により、SiC パワーデバイスの健全な進展のための基礎データを得ることができる。

3) 知的財産権の取得

現時点ではノウハウとして秘匿することを重視している。今後、次の規格標準化に係わる新たなプロジェクトへ継承して、Open/Close を戦略的に使い分けて行く必要がある。

「統合評価プラットフォーム」の手法の詳細は、評価技術であるため、使用を特定することが困難であり、たとえ特許といえども公開すべきではないと結論し、特許出願は取りやめた。学会における公開に関しても、戦略的な Open/Close を考慮しながら進めている。

4) 成果の普及

今後、次の規格標準化に係わる新たなプロジェクトへ継承して体制を整備し、活動計画を策定した後に、戦略的に本格的な成果の普及活動を行うことを基本方針とする。その上で、「SiC 統合評価プラットフォーム」を活用すれば、世界の SiC ウェハ情報をいち早く掌握することが出来、国内の研究開発の優位性を確保することに寄与できる。

更に、「統合評価プラットフォーム」は、エピ/ウェハの性能を見極める尺度を提供できる。従って、従来外国企業主導であった SiC エピ/ウェハ市場に対して、的確なデータに基づき標準化をしかけ、仕様品質を満たすためのノウハウを秘匿すれば、我が国の優位性を保って SiC 事業化を推進して行くことができる。このような「SiC ウェハに関する標準化」を世界に先駆けて発信することができるように、前記新たなプロジェクトへノウハウを継承して行く。

表Ⅲ. 2. 6-2 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (プレス発表等)
	国内	外国	PCT 出願	査読付き	その他	
H22 年度	0 件	0 件	0 件	1 件	0 件	1 件
H23 年度	0 件	0 件	0 件	5 件	0 件	13 件
H24 年度	0 件	0 件	0 件	4 件	0 件	14 件
H25 年度	0 件	0 件	0 件	9 件	0 件	17 件
H26 年度	0 件	0 件	0 件	12 件	1 件	10 件

2.7 応用技術調査検討

応用技術調査検討では、次世代パワー半導体 SiC の実用化を牽引する為に、出口として期待されるアプリケーション領域の明確化、国内外の関連情報の収集/調査、ロードマップの提示、SiC 関連仕様の標準化検討、並びにインバータ試作などによる実証実験を行うことを最終目標として、技術調査 WG と出口戦略 WG の 2 つのワーキンググループ (WG) を設け、相互に連携して調査・検討を行った。

図 III.2.7-1 に両 WG の役割を示す。技術調査 WG は、技術レベルのベンチマークを行い、プロジェクトの開発目標を正しい方向に向けると同時に、到達レベルを明確にすることが役割である。出口戦略 WG は、既存ニーズの調査、新規ニーズの掘り起こしを行い、必要なデバイス、ウエハの仕様を明確にすることが役割

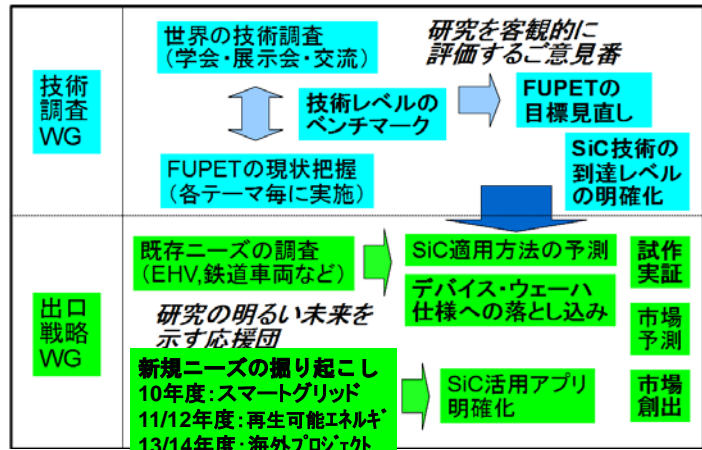


図 III. 2. 7-1 WG の役割

である。いわば、技術調査 WG がご意見番で、出口戦略 WG が応援団の役割を担った。

以下に、下記目次に従って、(1) 技術調査 WG の活動の成果として技術分野ごとのベンチマーク結果、(2) 出口戦略 WG の活動の成果として 1) SiC 市場ニーズの調査、2) SiC 実用化のロードマップ作成、3) SiC インバータ実証について述べる。なお、3) SiC インバータ実証の中の《SiC カー》については、本委員会のテーマとしてトヨタ自動車を中心になってフル SiC インバータを搭載した実際の公道走行車を試作し、省エネ効果等のデモンストレーションを実施したものである。

(1) 技術調査 WG の活動の成果

- <<結晶成長>>
- <<ウエハ加工技術>>
- <<エピタキシャル膜成長技術>>
- <<高耐圧スイッチングデバイス>>
- <<共通基盤評価技術>>

(2) 出口調査 WG の活動の成果

- 1) SiC 市場ニーズの調査
 - <<国内スマートグリッド調査>>
 - <<海外スマートグリッド調査>>
 - <<国内再生可能エネルギー調査>>

<<海外再生可能エネルギー調査>>

<<国内風力発電調査>>

<<欧州のSiC実用化へ向けた開発状況調査>>

<<米国調査パワエレプロジェクト調査>>

2) SiC 実用化のロードマップの作成

<<自動車へのSiCの適用>>

<<鉄道車両へのSiCの適用>>

<<その他のニーズ>>

3) SiC インバータ実証

<<SiCカー>>

<<鉄道車両>>

(3) まとめ

- 1) 目標の達成度
- 2) 成果の意義
- 3) 知的財産権の取得
- 4) 成果の普及

(1) 技術調査 WG の活動の成果

技術調査 WG では、これまでに、学会調査・ヒアリングによる世の中の開発動向・レベルの把握と、プロジェクトの目標に対する進捗の把握に基づき、技術ベンチマークを実施した。調査対象とした主要会議の一例を表Ⅲ.2.7-1 に示す。技術調査 WG のメンバ

表Ⅲ.2.7-1 学会等調査活動リスト (2014 年度上期)

会合名	開催日	場所	報告者	内容
APEC2014	3/16~20	Fortworth, TX	日立横山、三菱渡邊	応用検討が加速。中国の参加が目立つ。SiCコスト目標が共有化されつつある印象(約2倍)。SiC、GaNの件数同等。
MRS2014	4/21~25	San Francisco	ローム浅水	4° オフ欠陥密度、低オフ角でFUPET先行。デバイスの高耐圧(>3kV)移行に伴い、厚膜・高速成長に移行の印象。
IPEC-Hiroshima 2014	5/18~21	Inter, Conf. Centre, 広島	AIST福田(発表)	SiC産業応用関連の発表が35件(invited10件)。企業の発表が多く、産総研(FIRST成果)、Freedm関係からも発表。
ISPSD2014	6/15~19	Waikoloa, HA WAI	AIST小杉	投稿論文の42%がWBG関係、Creeトップレベルの低Ronをプレーナー型で実現、FUPET小杉氏SJが目目され、三菱電機トレンチMOSがCharitat Awardを受賞。
SSDM2014	9/8~11	EPOCAL, つくば	AIST加藤他(発表)	久間氏科学技術イノベーションにおけるパワーデバイスに言及、三菱電機・FUPET世界初オールSiCトランジションINVを発表。
ECCE2014 (Energy Conversion Congress & Expo)	9/14~18	Pittsburgh, PA	サンケン電気佐藤	SiCパワーデバイスに適した回路トポロジー提案あり(テネシー大、他)、SiC向け回路チューニング研究の加速要
2014精密工学会学術講演会秋季大会	9/16~18	鳥取大学 鳥取キャンパス	AIST河田	SiC加工研究活発化;今回はCMP関連が多い(品質、レート向上)。FUPETは、CMP、B4Cラップ、高速切断を発表。
2014応用物理学会秋季学術講演会	9/17~20	北大 札幌キャンパス	パナソニック石山他(発表)	溶液成長結晶の高品質化(TSD低減)、デバイスでは三菱が1.7KV-SBDで濃度傾斜ドリフト層使いRon▲10%実現
ECSCRM2014	9/21~25	Grenoble, France	FUPET永見	発表総数332件と活発、殊に応用研究が活発化。日本は件数・内容高水準、韓国・中国・台湾が伸展。FUPETは18件発表。Creeの高移動度MOS、Dow品質向上等が注目。

一以外にも国際会議等に出席した研究員の協力を得て、WGのミーティングで調査結果を報告して貰い、それを図Ⅲ.2.7-2に一例を示すベンチマークシートとして纏めた。これらの結果を基に、技術ベンチマークを行った。

ベンチマークシートNo.140731

会合名: The 26th International Symposium on Power Semiconductor Devices and ICs (ISPSD 2014)
 開催日: Jun 15 - 19, 2014 開催地: Waikoloa, Hawaii, USA 報告者: 小杉

統計データ(参加者, 論文数, 等)
 参加者: 355人, 日本74人, 北米88人, ヨーロッパ69人, 他126人。
 国別では, 日本231人, 米国53人, 韓国29人, 中国28人, 台湾28人。
 論文数: 投稿件数244件(過去最高)内訳は, HV:54, LV:28, IP:29, WBG:102(増大), PKG30, 日本(44件), 中国(36件)で, 中国からの投稿件数が増加傾向。
 採択件数110件(45%)でオーラル48件, ポスター62件
 SiC関連はオーラル8件, ポスター13件。

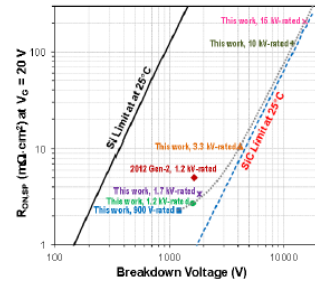
■ FUPETの発表内容
 First experimental demonstration of SiC super-junction(SJ) structure by multi-epitaxial growth method (Ryoji Kosugi, et al., FUPET, AIST)
 耐圧とオン抵抗トレードオフの期待通りの改善, 1545V 1.06mΩcm². **[Best Paper Award]**

■ ベンチマークへの引用【デバイス】
 > ベンチマーク指標およびそれ以外

- 1: Avalanche Behaviour and its Temperature Dependence of Commercial SiC MOSFETs: Influence of Design and Voltage Class (R. Rupp, et al., Infineon Technologies Austria AG)
 650V/1200VのMerged-PN-Schottkyダイオードの Avalanche 関数の振る舞いを, 温度の関数として電気特性シミュレーション, 発光分析で評価。Avalanche 降伏電圧は正の温度係数を持ち, 5μsより小さい(Siは3-4μs) → 耐圧マージンが小さくてOK
- 2: Short-Circuit Robustness of SiC Power MOSFETs: Experimental Analysis (A. Castellazzi, et al., Università degli Studi di Napoli Federico II)
 Cree市販MOSの短絡耐量は, 定格電圧の半分(600V?)までは問題ない, それ以上では10μs持たない。主なワイヤースポットは温度上昇に伴うゲート構造の変化や破壊。
- 3: Impact of Grounding the Bottom Oxide Protection Layer on the Short-Circuit Ruggedness of 4H-SiC Trench MOSFETs (Rina Tanaka, et al., 三菱)
 トレンチMOSでBPW(トレンチ底p-well)が短絡耐量に及ぼす影響を調査→BPWの接地方法(レイアウト)が短絡耐量に影響を及ぼすことがわかった。
- 4: Silicon Carbide Power MOSFETs: Breakthrough Performance from 900 V Up to 15 kV (J.W. Palmour, et al., Cree & U.S. Army Research Laboratory)
 第2世代のCree SiC MOSFET: 5mΩcm² for 1.2kV rating in early 2013 → 第3世代Cree SiC MOSFET for 0.9-15kV (セルピッチ微細化)の紹介, 3300V/38mΩ-rating, 10.6mΩcm²/4105V
- 5: A Wide Bandgap Silicon Carbide (SiC) Gate Driver for High-Temperature and High-Voltage Applications (R. Lamichhane, et al., Intel Corporation, University of Arkansas, Oak Ridge National Laboratory, Arkansas Power Electronics International)
 SiC Power MOSFET用SiCゲートドライバの開発(tri/g<100ns, スウィッチング周波数: 500kHz-1MHzの応用)。Creeのロス(2um)で大型エンハンスメントMOSFETを使用(PMOS無し) → 将来的には同じパッケージ, あるいは同じチップ上に集積する。
- 6: 6-in-1 Silicon Carbide Power Module for High Performance of Power Electronics Systems (H. Ishino, et al., DENSO Corporation)
 両面放熱6-in-1 SiCパワーモジュールで100kW/(75kW/0.75L(117x80x80mm3), fsw=10kHz, 効率99%, 空冷)を製作。パワー素子: トレンチMOS(1.2kV/3.5mΩcm², 5mm角)

特徴: 投稿論文の42%がWBG関係、Creeトップレベルの低Ronをプレーナー型で実現、FUPET小杉氏SJが注目され、三菱電機トレンチMOSがCharitat Awardを受賞。

Cree第3世代SiC-MOSFET(0.9-15kV)発表

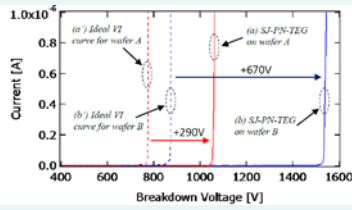


- ・セルピッチ微細化
- ・トップレベルの低Ronをプレーナー型で実現
- ・FUPETトレンチMOSの方がより低Ronsだが、watching必要

1.2kV-rating 2.7mΩ・cm²
 3.3kV-rating 10.6mΩ・cm²

Fig. 2: Specific on-resistance, $R_{on,sp}$ in $m\Omega \cdot cm^2$, of the SiC DMOSFETs measured at gate bias of 20 V as a function of breakdown voltage at 25°C.

FUPET小杉氏Super Junction実証に注目集まる



- ・耐圧とオン抵抗トレードオフの期待通りの改善を実証
- ・1545V 1.06mΩ・cm²

図Ⅲ.2.7-2 ベンチマークシート事例 (ISPSD2014)

以下に技術分野毎に詳述する。

＜＜結晶成長＞＞

図Ⅲ.2.7-3に品質の代表的評価指標として、転位密度: EPD (個/cm²) と貫通らせん転位密度: TSDD (個/cm²) を、それぞれ横軸と縦軸にとり、6インチ口径ウエハに関する本プロジェクトの最終達成値と他機関からの報告値を示した。図には、比較として、本プロジェクトの中間及び最終目標、プロジェクト開始時の市販4インチ(100mm)口径ウエハの品質レベルを示してある。

6インチ口径ウエハ開発については、米国Cree社が先行し、2012年に市販を開始したが、FUPETは2011年米国クリーブランドで開催されたSiC半導体国際会議(ICSCRM2011)にて、日本では初めて、世界でもCreeに続いて2番目に6インチ口径ウエハの製造に成功したことを報告した。今回、RAF技術と口径拡大を組み合わせ製造した6インチ口径4H-SiCウエハで、EPD: 863個/cm²、TSDD: 296個/cm²を達成した。この値は、これまでに報告されている6インチ口径ウエハとしては最高品質である。Cree以外の米国勢も、品

質向上を進めているが、今回開発した 6 インチ口径ウエハは、品質面において他機関を凌駕しており、日本の技術の優位性を示すものである。

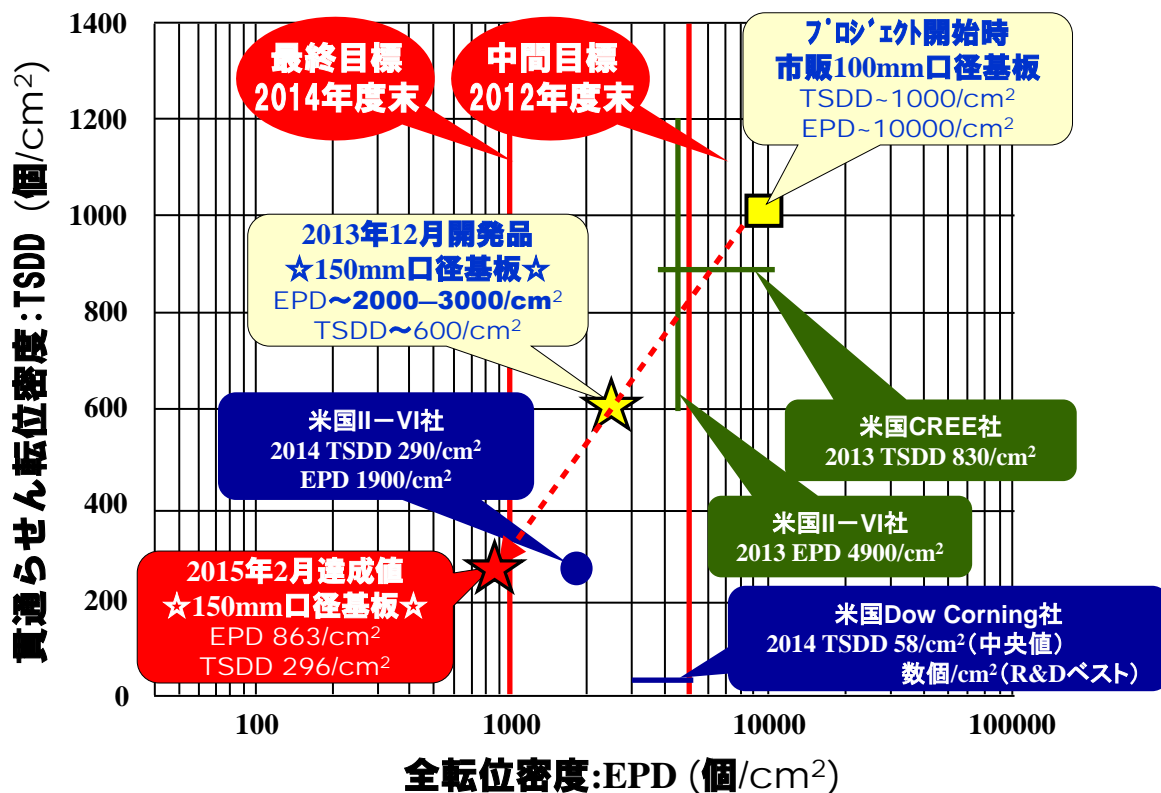
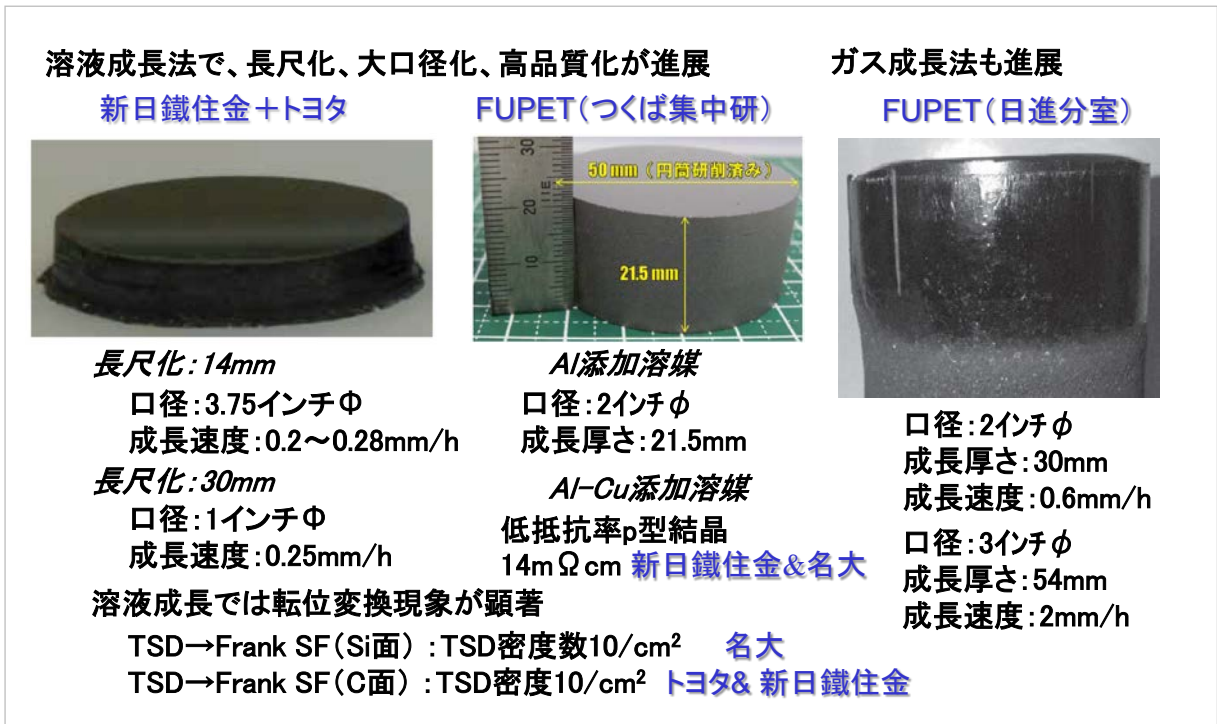


図 III. 2. 7-3 6 インチ SiC ウエハ開発の世界比較

図 III.2.7-4 に革新的結晶成長技術開発の現状を示す。新成長法である溶液成長法に関しては、2011 年にトヨタ自動車が発表したメニスカス制御を用いた口径拡大法が大きなインパクトを与え、その後、溶液成長法の研究が日・欧を中心に活性化した。現在までに報告されている溶液法による最大成長結晶は、口径 96mm、高さ 14mm である。FUPET の溶液成長法開発については、溶液に窒素、アルミニウムといった電氣的に活性な不純物(ドナー、アクセプタ)を同時添加することにより成長界面の安定化を図り、口径 50mm、長さ 21.5mm の大型 4H-SiC 単結晶の成長に成功した。もう一つのガス成長法に関しては、FUPET 日進分室において、計算機シミュレーションを基にしたホットゾーン改良・プロセス設計を行い、3 インチ口径結晶にて、54mm の長尺化を達成した。FUPET が、溶液成長法、ガス成長法といった新成長法分野において競合他機関をリードしていることは間違いないものの、対昇華法の観点からは、今後より一層、差別化因子を明確にしておく必要がある。



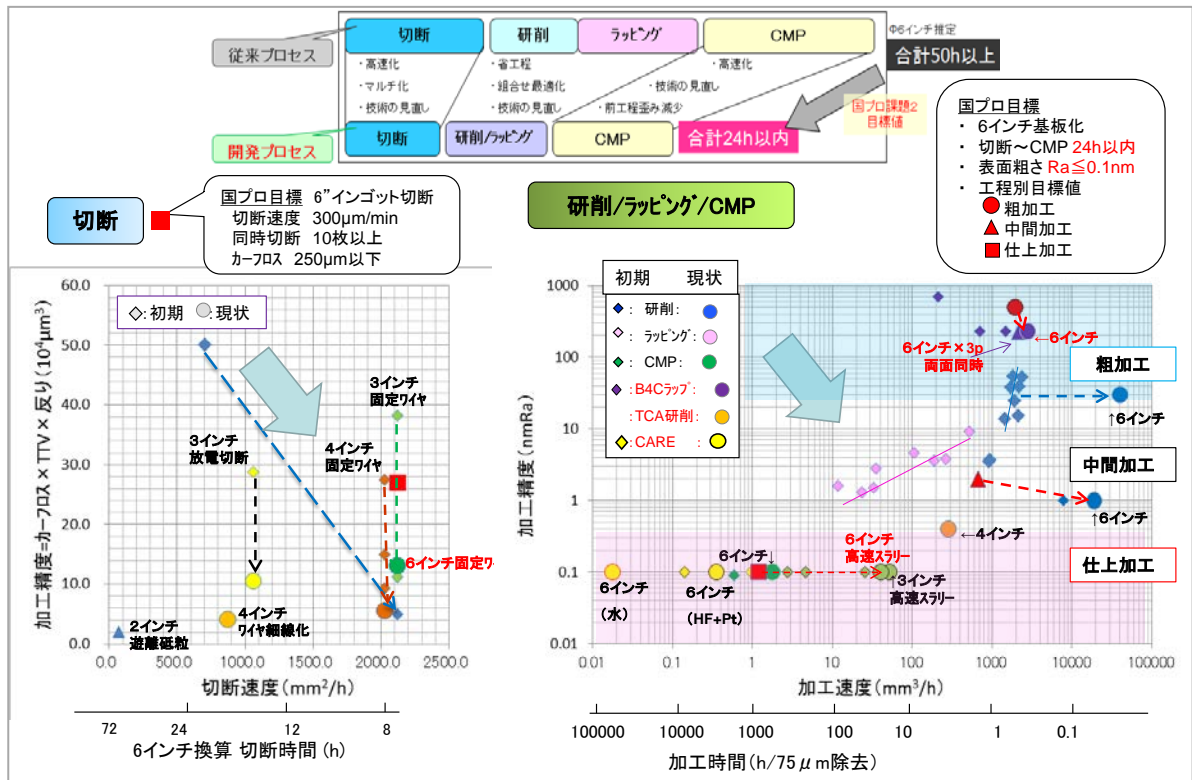
図Ⅲ. 2. 7-4 革新的結晶成長技術開発

<<ウエハ加工技術>>

図Ⅲ.2.7-5は、2015年2月現在の各要素プロセスの達成データを示す。インゴット切断においては、ダイヤモンドマルチワイヤーソーにより6インチインゴットの高速・高精度切断を実現。能率においては当初目標の9h以内を達成。切断精度（左図の縦軸：反り×厚みばらつき×切り代）は当初の予測値の半分程度に良化した。研削においては、高剛性研削システムで6インチウエハの高速・高精度・低ダメージ化を達成。また、非ダイヤモンド加工であるTCA（トライボ触媒砥粒）研削によりサブnmオーダの高品質面を実現した。ラッピングにおいては、非ダイヤモンド加工であるB₄C両面同時ラッピングにより高速・高精度・低ダメージ化を実現した。CMPにおいては、高レートスラリーによる高速化を実現。プロジェクト開始時に比べ加工能率で20倍以上の高速化に成功した。また、CMPプロセスの環境改善により無潜傷加工を実現した。

プロジェクト目標である、CMP後の面粗さRa0.1nm以下については、これを達成。更にスクラッチフリー@6インチ（共焦点微分干渉顕微鏡による評価）、潜傷フリー@4インチ（X線トポによる評価）を実現した。形状精度については、TTV=1.5μm, SORI=11μm@6インチを得た。

トータル加工時間については、切断からCMPまで、当初の目標であった24h以内@6インチを大幅に上回る10h以内@6インチを達成した。今回達成した加工能率、加工品位、加工精度は6インチSiCにおいて世界でも最高レベルと考えられる。



図III. 2.7-5 各要素プロセスの加工速度と加工精度

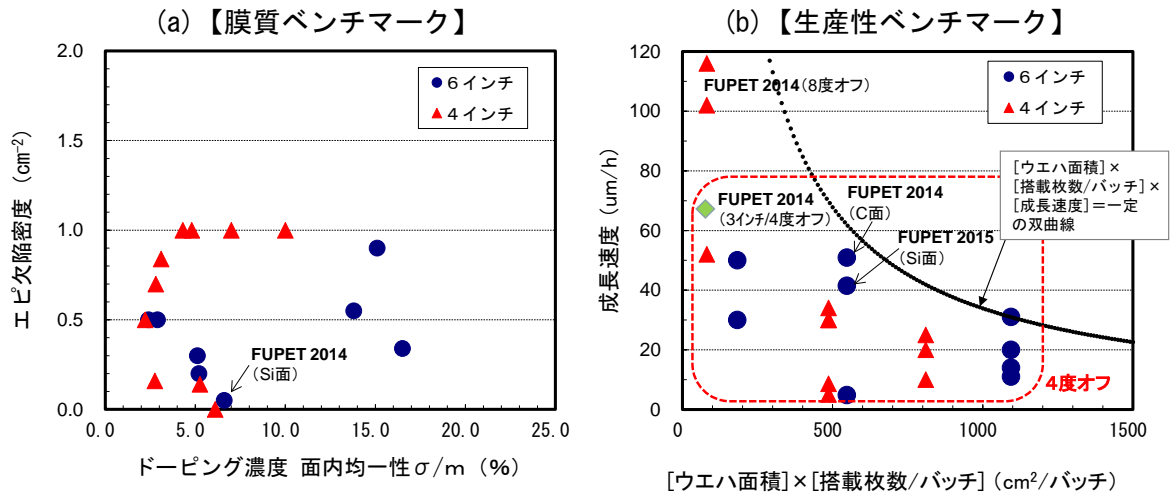
<<エピタキシャル膜成長技術>>

研究開発の中心は6インチウエハに移っている。図III.2.7-6にエピ技術のベンチマーク結果を示す。ベンチマーク指標としては、膜質のベンチマーク(a)に加え、生産性を考慮した生産性のベンチマーク(b)が必要である。

膜質についてみると、学会発表のレベルでは、6インチエピ膜のエピ欠陥密度や面内の均一性は4インチエピウエハのそれらに匹敵するレベルになってきており、2012年に想定していたよりも進展は早かった。量産用の市販エピ装置を用いることが一般的になり、研究開始時の技術レベルが上がっていること、エピ膜を“良くする”ためのノウハウがかなり明らかになってきたこと等によると考えられる。このような中で、当プロジェクトの結果は、エピ欠陥密度、均一性ともに目標を大きく上回った。今後は、エピ膜を評価する指標として、エピ欠陥密度や均一性だけではなく、基底面転位密度やライフタイム等で品質を評価していく必要があり、また市販エピウエハの仕様にも反映されなければならないと考えられる。

生産的な観点からは、多数枚のウエハを搭載できるエピ装置を用い、且つより高速での成長を目指す傾向にある。そのために塩化水素や塩化シランなどの塩素含有ガスを

原料に用いることはかなり一般的になってきている。当プロジェクトでは、6インチ Si 面、C面の両者において40~50 $\mu\text{m}/\text{h}$ の高速成長を実現した。これらの成長速度は、4度オフ・ウエハ上へのエピ成長として現在考えられる上限に近い値であり、量産装置における高速成長は生産性を高めるうえで、大きな成果であると考えられる。量産性を更に高めるためには、今後、ウエハ搭載~排気~加熱~成長~冷却のトータルのスループットを考慮したエピ装置技術の高度化が必要である。

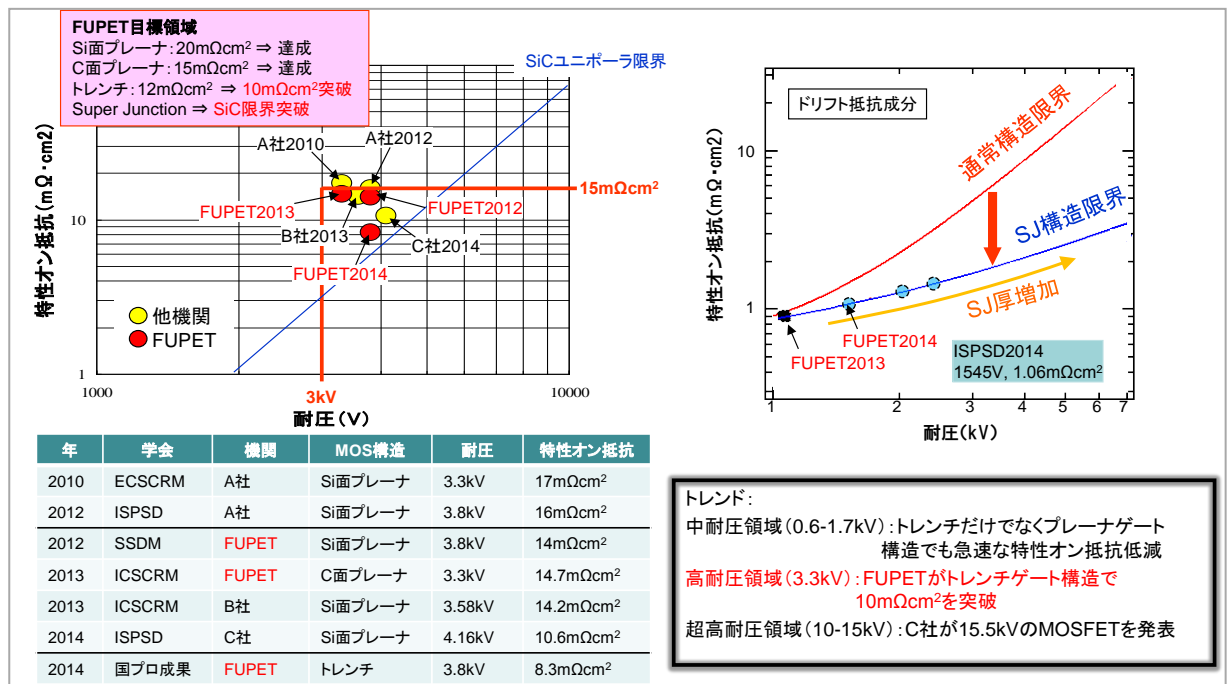


トレンド：(6インチウエハ) × (高速成長技術) の開発が加速
 6インチの膜質(エピ欠陥密度、均一性)は4インチに近づいてきた
 膜質を表現する別の指標(基底面転位密度やライフタイム等)が必要になってきた

図Ⅲ. 2. 7-6 エピ技術ベンチマーク

<<高耐圧スイッチングデバイス>>

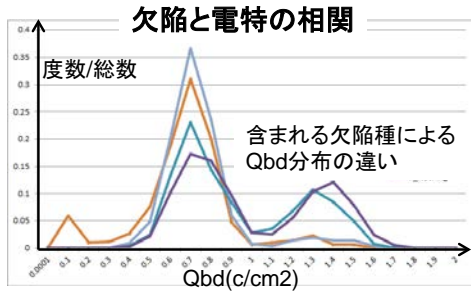
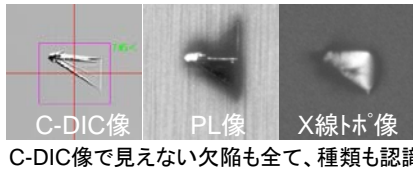
パワーMOSFETの特性オン抵抗と耐圧についてのベンチマーク結果を図Ⅲ.2.7-7 に示す。国プロ目標は、耐圧 3kV以上で、Si面では特性オン抵抗 $20\text{m}\Omega\text{cm}^2$ 以下、C面では特性オン抵抗 $15\text{m}\Omega\text{cm}^2$ 以下となっており、左上図の赤線の右下領域がターゲット領域である。左下表にあるように、当初は国外の研究機関がリードしていたが、2013年度までには国プロ目標を達成して優位に立った。2014年度になってからは、国外の研究機関が従来のプレーナゲート構造でさらに特性オン抵抗の低い素子を発表した。国プロではトレンチゲート構造を採用することにより、目標の $12\text{m}\Omega\text{cm}^2$ を超え、世界で初めて $10\text{m}\Omega\text{cm}^2$ 以下の特性オン抵抗を達成した。また、SiCでは初めてとなるSuper Junction構造の採用により、ドリフト抵抗成分でSiC限界を突破する特性オン抵抗を実証することができた。



図Ⅲ. 2. 7-7 デバイス技術ベンチマーク

<<共通基盤評価技術>>

当プロジェクトにおいては、コンフォーカル微分干渉画像を解析することにより、欠陥位置、大きさ、深さ、種類を認識できる「観察システム」が構築された。更に、表面形状としては平坦で光学顕微鏡では観察できない積層欠陥などを認識可能とするフォトルミネセンス画像解析を付加することにより、現在報告されている全ての欠陥の認識が可能な「観察システム」が完成された。更に、欠陥位置との関係が解っている小さな電極を用いて測定した電気特性を解析して、欠陥と電気特性の相関を把握する「電気特性解析システム」が完成され、欠陥の詳細な構造を解析し、欠陥の形成メカニズムなどを考察する「欠陥構造解析システム」が確立された。これらの「観察システム」「電気特性解析システム」「欠陥構造解析システム」は、相互に組み合わせられて、「統合評価プラットフォーム」として世界に先駆けて完成され、データ蓄積が行われている。この結果、世界に類を見ないデータベースに基づいた、SiCの事業活性化に寄与するための情報発信、SiCエピ/ウエハ標準化への取り組みへとつながることが大いに期待される。



欠陥	欠陥構造	原因 (起点解析)	顕微鏡観察SICA (C-DIC) 不可×、一部可△、可○			SICA 認識 分類	その他の観察	
			ウエハ表面	水素エッチ	エピ		PL(PL)	X線トポ
マイクロパイブ	貫通穴 b=n<0001>	大きなTSD	○		○	Large		○
粒子	3C粒子	落下粒子	○		○	Large		
傷(潜傷)	切れ込み BPD&→連続	研磨時導入	△	○ BSL	○ BSL	Latent		△
TSD	エピ表面深いピット 転位b=c<0001>	TSD	× KOH-E	×	○	BW(深)	○	○
TED	エピ表面浅いピット 転位b=a/3<11-20>	TED (BPD)	×	×	○	HW(浅)	○	○
BPD	拡張して精層欠陥 転位b=a/3<11-20>	BPD	×	×	×		○	○ 界面転位
精層欠陥 パーシェイブ	Frank-type	ウエハ精層欠陥	×	×	△		○	○ 波長分類 g・b解析
(鋭角)三角	3C成長(inclusion) (フリン含) (4H Overgrowth)	ステップ/欠陥 ポイント/欠陥	-	-	○	DlineM	○	○
精層欠陥 (鋭角)三角形	SHなど Shockley-type (Frank-type)	ステップ/欠陥 (Mis-Stacking + Single-Gilding)	-	-	△		○	○ 波長分類 g・b解析
キョット	Prismatic fault + Frank-type	TSDが拡張	-	-	○	Hline	○	○ 波長分類
(鈍角)三角形 台形状	Bunched-step-line (BSL)	潜傷 BPD	-	△	△	Haze	△	

- ★トレンド: 欠陥と電特/信頼性の紐付け手法を世界に先駆けて開発、C-DIC画像とPL画像を解析し、全ての報告されている欠陥を認識。デバイスの信頼性予想手法確立
- ★ベンチマーク: 海外の取り組みに対して先行C-DIC画像+PL画像を解析リンク、電気特性相関解析手法確立。データ収集解析可能な装置を国内開発
- ★FUPET成果: エピ/ウエハの【統合評価プラットフォーム】確立→継続進化仕組み構築
欠陥データベース構築: 欠陥図鑑。エピウエハ評価方法/標準化戦略: プロジェクト始動見込み

図Ⅲ. 2. 7-8 開発した統合評価プラットフォームの位置づけ

結果一覧

- ① 結晶成長
 - ・PJが総転位密度: 863cm⁻²の世界最高品質6" ウエハを実現。実用化促進に期待
 - ・ガス法は高速高品質、溶液法は低抵抗p型を実証。更なる差別化必要
- ② 加工
 - ・高速CMP等の要素技術の世間レベル進展。PJの切断、B₄Cラップ、CMPは依然優位
 - ・6" 一貫加工9.7h (従来3日)、潜傷フリーの高速高品質加工は世界トップレベル
- ② エピ
 - ・低オフ角 (2° オフ) 化と高速成長が世の中のトレンドに
 - ・低オフ角・C面エピの先行維持、加工との連携で培った技術の活用が求められる
- ③ デバイス
 - ・トレンチ MOS で3.3kV 帯世界トップの低 Ron、SJ の低抵抗実証。更なる特性追求必要
 - ・世界初 3.3kV フル SiC-MVA 級トラクションインバータ実現、対 Si 損失削減 50% 実証される
- ④ 評価
 - ・PJで進める、結晶欠陥と電気特性の統合評価は、世界に先駆けた取り組みと言える
 - ・ウエハ仕様への落とし込み、標準化へ繋がる蓄積データの活用と高度化を推進すべき

(2) 出口戦略 WG の活動の成果

出口戦略 WG では、アプリケーション領域の明確化の為の SiC 市場ニーズ調査と SiC 実用化のロードマップの作成、および SiC 実用化を牽引するための SiC インバータ実証実験に取り組み、以下の成果を得た。

1) SiC 市場ニーズの調査

平成 22 年度に、国内外スマートグリッドを中心とした新規パワエレニーズの調査を実施し、平成 23 年度から平成 24 年度は、国内外再生可能エネルギーを中心に新規ニーズの調査を実施した。平成 25 年度は、欧州の SiC 実用化へ向けた開発状況調査を実施し、平成 26 年度に米国大型プロジェクトを中心に SiC への取り組み調査を実施した。

＜＜国内スマートグリッド調査（豊田市、横浜市、北九州市）＞＞

大規模な実証実験においては、機器についても長期の保証やメンテナンス性が要求され、開発段階のデバイスが入り込む余地はない。電力変換装置についての高効率化はもちろん要望されるどころでは有るが、SiC デバイスを用いた開発に具体的なプランはない。SiC は認知されており、実証実験に参加できるレベルへの早期の開発が必要。

＜＜海外スマートグリッド調査（カルフォルニア州、ハワイ州、ノルウェー）＞＞

サンフランシスコ市、ハワイ州などの政府担当者は EV、PHV など環境対応車の普及に非常に熱心であり、充電ステーションなどのインフラ充実に積極的に推進中。

電力会社についても同様で EV 保有で有利になる電力料金プランの新設など積極的な施策を実施。一般への EV,PHV 普及がネックとなり進んでいないのが現状。当面は、このようなインセンティブで公共プロジェクトでの EV、PHV の普及が進む。

ノルウェーでは、国で消費される電力の 2 倍の発電能力があり、近隣の国へ輸出している。電力料金はピーク時には 20 倍にも跳ね上がる。送電時のロスを減らすことで莫大な利益が上がる。また、2020 年には 10%の車を EV、PHV にする政策をとる。

海外では、SiC の認知度は低く、ほとんど知られていない。電力制御まで踏み込んだ実証実験は 2013 年以降実施され、ここに新たなパワエレのニーズが発生する。

＜＜国内再生可能エネルギー調査（メガソーラーたけとよ、八丁原地熱発電所）＞＞

太陽光発電については、中部電力のメガソーラーたけとよを見学し、中部電力の技術者との意見交換も実施。メガソーラーに関する調査結果は以下。

- ・送電の効率は 97%であるが、日照時間に制限があり、発電効率は約 12%である。
- ・発電コスト：約 40 円/kWh（火力発電は 7～10 円/kWh）
- ・メガソーラーたけとよの 1 年間発電量は、隣接の火力発電所の約 2 時間発電量に相当することから太陽光発電についての期待は低い。

中電の技術者からは、SiC に期待する用途として、電気二重層キャパシタ式瞬低補償装置の切り替えスイッチなどが紹介された。また、太陽光発電の系統に与える影響についての検討結果では、短時間の変動は、あまり問題ではなく、数時間にわたり、中部地方全体に日が差さないような天候の変動が問題との検討結果が示された。

八丁原地熱発電所は、日本最大の地熱発電所（11 万 kW）だが、これ以上の出力を出すと熱源が枯れるため、現状は 48000kWh×2 基の発電をしているとの事。

期待していたバイナリー発電については、熱量の落ちた井戸の熱源から発電は可能だが、大きな出力は得られないとの事。

基本的に蒸気でタービンを回している為、パワエレのニーズとしては火力発電と同じとの事。世界第 3 位の埋蔵量があるとされる地熱の熱源（300℃程度の熱水源）だが、2km 下のキャップロックの下にあるため、探索は困難で井戸を試掘するにも 1 億円の費用がかかる。しかも温泉業者の許可が得られず困難な状況との事。

熱源が見つければ、火力発電ほど安定ではないが、太陽光、風力等の再生可能エネルギーによる発電と比較するとはるかに安定した発電が可能である。発電コストは石炭を使用する火力発電（～7 円/kWh）とほぼ同等である。

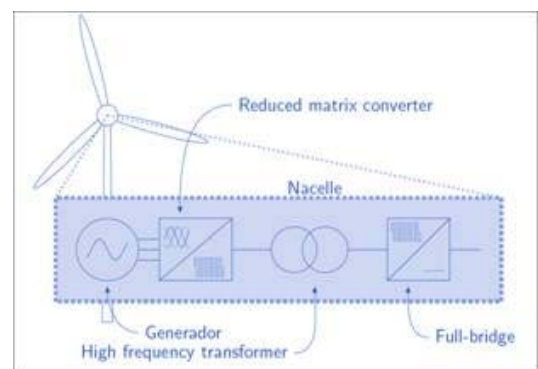
<<海外再生可能エネルギー調査（ノルウェー王国、ハノーバメッセ）>>

ノルウェーのトロンハイムを訪問し、SiC パウダーのメーカであるワシントンミルズ、船舶用電動パワートレインの開発を行っているバルチラ社を訪問し、パワーエレクトロニクスの中心的研究拠点である NTNU（ノルウェー科学技術大学）でディスカッションを行った。

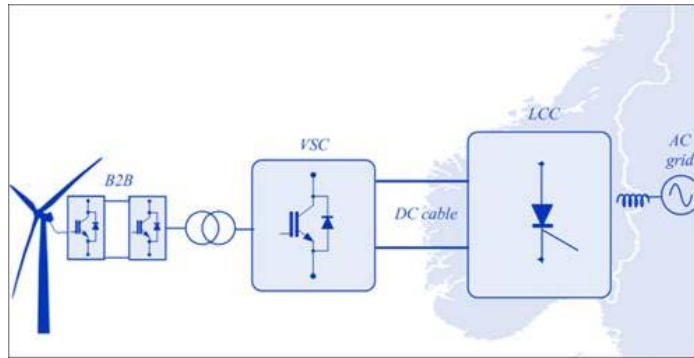
ワシントンミルズでは、高純度の SiC パウダー（99.99999%）のニーズは有り、開発中との事。純度や粒径、粒径分布など昇華法で用いる原料については、要望通りのものが供給可能との事。（ただし、仕様が厳しくなるとコストは上がる。）

バルチラ社は世界一の船舶用パワートレインメーカであり、電動化のニーズは高いとの事。実際に SiC を使う検討もしており、10kV 級のダイオードは使いたい、スイッチング素子については、当面 Si を使い続けるとの見解。彼らは、コストより、体積・重量を重視しており、早期に SiC ダイオードが使われる可能性大。

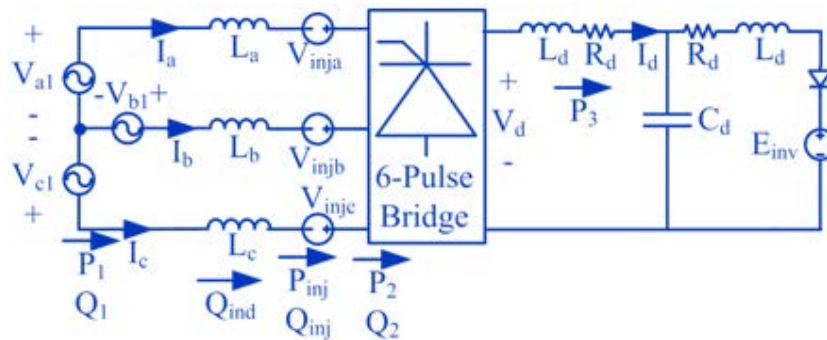
NTNU では、モリナス教授より研究中の風力発電用パワエレの 3 つのテーマを紹介頂き、これらのシステムに SiC の適用が可能なことを確認した。



図Ⅲ. 2.7-9 マトリクスコンバータによるダイレクト AC/AC コンバータ



図Ⅲ. 2. 7-10 洋上アプリケーション用ハイブリッド構成のHVDC



図Ⅲ. 2. 7-11 Wind Park 用 FACTS (直列補償) ← 東工大と連携して実施

FUPET 側からは、日本における風力発電の現状を説明した後、いくつかの課題についてディスカッションしたが、圧倒的な量の水力発電を持つノルウェーと日本ではかなり、事情が異なることが明らかになった。また、日照時間の短いノルウェーでは太陽光発電は対象外で水力が 90%で残りの 10%に風力が期待されている。

SiC のニーズについては、「水深 2000m から採取する石油用ポンプは、高価でもよく、高温環境であり、SiC パワーデバイスの用途として、最も適切なアプリケーションのひとつと考えている。」とのコメント。

蓄電の必要性については、「大規模には電池ではコストが高く、水素で貯蔵すること

を考えている。但し、風力発電単体に対する系統安定用蓄電技術は重要と考えている。」との見解が示された。

ハノーバーメッセは世界最大の国際見本市で今年は開会式にドイツのメルケル首相とパートナーカントリー中国の温家宝首相が出席された。展示 5000 社のうち、500 社が中国で日本はわずか 25 社と勢いの違いが見られた。

ハノーバーメッセでは、風力発電を中心に、再生可能エネルギーの動向を調査した。風車の巨大化は、ますます進み、浮体式の洋上風力伸びればまだまだ大きな市場が残されている。洋上から陸への高電圧直流送電などパワエレのニーズも今後増加が見込まれ、NTNU でヒアリングしたニーズが今後期待される。

一方、太陽光については、ブームは去った感じで元気の無い展示となっていた。ドイツでは補助金があったときには、4~5 年で回収できた太陽電池システムが今では、8~12 年回収にかかるとの事。ただ、風力発電もカルフォルニア州の税制の変化により市場が崩壊した 1986 年に多くの企業が倒産しており、それを乗り越えた企業が生き残っていることを思うと歴史は繰り返すと言うことかもしれない。



図Ⅲ. 2. 7-12 ENERCON 社のナセル
(穴の部分に 50m のブレードが付く)

表Ⅲ. 2. 7-2 布引高原風力発電施設概要

○発電所の所在地	福島県郡山市湖南町赤津西岐
○建設開始	2005年5月
○運転開始	2007年2月
○発電所の出力	65,980キロワット $\left[\begin{array}{l} 2,000 \text{キロワット} \times 32 \text{基} \\ 1,980 \text{キロワット} \times 1 \text{基} \end{array} \right]$
○風車発電機の製造者	エネルコン社(ドイツ)
○発生電力量	約12,500万キロワット時/年 売電先: 東京電力株式会社 ※約35,000世帯分の年間消費電力量に相当します。 郡山市の世帯数: 128,387世帯(平成21年3月住民台帳)
○二酸化炭素の削減効果	約57,000トン-CO ₂ /年 (電気事業者 2007年度実用率CO ₂ 排出率単位にて換算) ※10,700世帯分の年間CO ₂ 排出量に相当します。

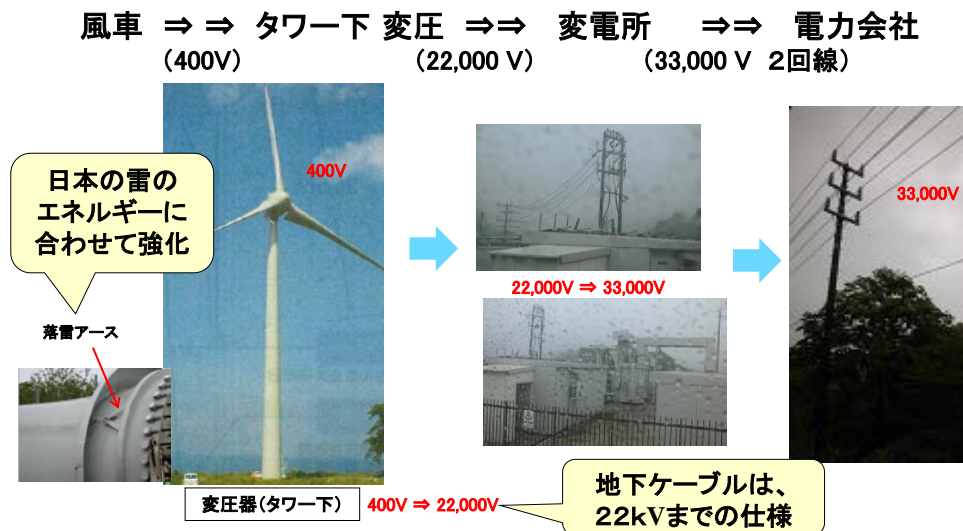
<<国内風力発電調査(布引高原)>>

上記ハノーバーメッセにおける調査で、パワエレニーズの今後の増加が見込まれる風力発電について、国内における状況を調査した。調査の対象としたのは、NEDO との関連が深い電源開発株式会社 (J-Power) の布引高原風力発電施設 (福島県郡山市湖南町赤津道) である。

概要を表Ⅲ.2.7-2 に示す。全部で 33 機の風車があり、出力は全体で約 66MW である。支柱高さは 64m、ナセルは直径 5m、重量 50t、ブレードは 33m である。ブレードの形状はシャークフィンと呼ばれるもので、低風速の根元が太く、高

風速の先端が細くなっている。風があると自然に動き出す自動運転式で、風が強い時、ブレード角度を変えて風を逃がす構造になっている。

発電・送電系の概要を図Ⅲ.2.7-13に示す。発電機は400V多極同期発電で、タワーの下に1台のインバータがあって、400Vから22,000Vまで昇圧し、地下ケーブルで高原にある1台の変電所に集められる。ここで、22,000Vから33,000Vへ昇圧して麓の変電所へ送られる。



図Ⅲ.2.7-13 発電・送電系概要

布引高原風力発電調査結果一覧

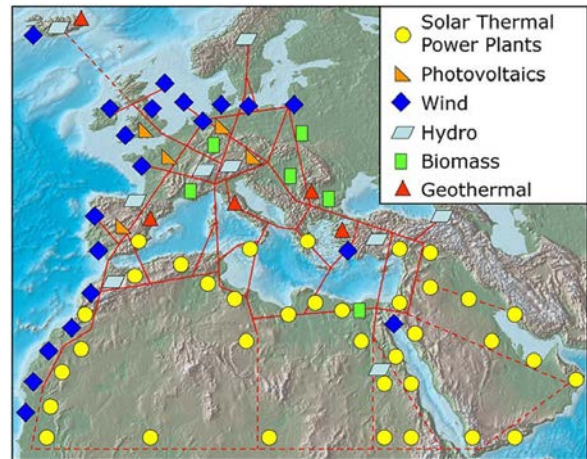
- ・この風車では、ギアを使わず大型の多極ジェネレータを使い、400V で発電し、22kV に変圧して送電、パワエレニーズ高い
- ・実際の運営では、効率向上などのニーズは感じないが、効率が良くなれば嬉しい
- ・年4回のメンテナンスで33基の風車があるため、メンテナンスを減らせれば嬉しい
- ・風車を多数配置する為には、干渉を防ぐ為、間隔を広く取る必要があり、風況のよい広大な土地が必要 (J-POWER でも他の発電所は、20基以下で布引が最大)

<<欧州のSiC実用化へ向けた開発状況調査>>

パワエレの動向に関しては、まず、欧州やドイツ政府がパワエレに力を入れ始めたことがあげられる。フラウンホーファ研究所や大学では実践的なパワエレ研究が充実している。ドイツのパワエレ研究者は再生可能エネルギーに肯定的である。欧州では MED-GRID という大きな送電網で電力供給を考えており、HVDC がこれからの大きな研究テーマとして位置づけられている。

SiC の動向に関しては、これまで 20 年かかっても実用が進まないことに失望感があるものの、一方で、これからの 10 年の間には、必ず普及するという予測がある。スイッチング素子については、以前は、酸化膜の問題が解決しない場合は JFET が主流になると思われていたが、今は MOS が主流になると考えられている。ノーマリーオフのデバイスが望ましいことがその理由である。更に、より高耐圧の領域 (1.2kV→3.3kV→6.5kV→13kV) にも期待されている (電車・グリッド)。

その他の動向として、鉄道の手 ALSTOM はハイブリッドインバータモジュールを飛ばしてフル SiC インバータモジュールをターゲットとしている。また、大学は SiC から GaN の研究へシフトしていること、GaN/Si は低耐圧で Si の SJ-MOS との競合が厳しいと認識されていることが分かった。



図Ⅲ. 2.7-14 欧州電力グリッド構想

<<米国調査パワエレプロジェクト調査>>

2014 年 12 月に米国のパワエレプロジェクトを調査するため、NGPEMII (Next Generation Power Electronics Manufacturing Innovation Institute) のノースカロライナ州立大学、NY-PEMC (New York Power Electronics Manufacturing Consortium) のゼネラルエレクトリック社、ニューヨーク州立大学を訪問した。

NGPEMII


図Ⅲ.2.7-15 に DOE の新プロジェクト NGPEMII の概要を示す。昨年、新たに立ち上がったプロジェクトで、オバマ大統領がワイドバンドギャップという言葉で 15 分のスピーチで 3 回も話したという事で話題になった。3 月に TIA (つくばイノベーションアリーナ) で調査した時点からの進展具合を調査するため、今回 12 月に再度訪問した。

このプロジェクトは、ノースカロライナ州立大学 (NCSU) を中心としたチームが

受託した。契約に 10 ヶ月を要したという事で、我々が NCSU に行ったときには、2 週間前にやっと契約できたと言うことであった。

なお、NGPEMII は、今後、Power AMERICA と呼ぶことになったとのことである。

Next Generation Power Electronics Manufacturing Innovation Institute



President Obama
North Carolina State University, January 15, 2014

官民連携により、Wide Bandgap半導体を中心とした

1. パワエレ技術の市場導入を加速
2. 国内の製造業の競争力を強化

- ・目標は、WBG半導体デバイスとパワエレ部品の大量生産を可能とする、先進的な製造プロセスを開発する事
- ・この組織は、2012年3月に提案された、National Network for Manufacturing Innovationの一部
- ・ノースカロライナ州立大学(NCSU)が率いるこのチームは、AMOでの競争的過程を経て選定された。
- 契約に10か月かかり、11月末にやっと契約締結

図Ⅲ. 2. 7-15 DOE 新プロジェクト NGPEMII

図Ⅲ.2.7-16 にテクノロジーレディネスレベル (TRL) を示す。今回のプロジェクトは、テクノロジーレディネスレベル 4～7 にフォーカスして、米国の製造業の競争力強化を狙っているとのことである。TRL の定義は、図に示すように、TRL 1 が基本原

	TRL1: 基本原理の観察と報告
	TRL2: テクノロジーコンセプトやアプリケーションの明確化
	TRL3: クリティカル機能や特性の分析のおよび実験的コンセプト証明
Target Aria	TRL4: 部品やブレッドボードの実験室環境での実証
	TRL5: 部品やブレッドボードの相当環境での実証
	TRL6: システムモデルや試作品の相当環境でのデモンストレーション
	TRL7: システム試作品の実運用環境でのデモンストレーション
	TRL8: 実システムの試験およびデモンストレーション
	TRL9: 実システムのミッション成功を通じた実証

Power AMERICAでは、TRL4～7にフォーカスして研究開発を推進

図Ⅲ. 2. 7-16 テクノロジーレディネスレベル (TRL)

理の観察と報告、TRL2 がテクノロジーコンセプトの明確化、TRL3 が実験的コンセプト証明で、ここまでが主に大学でやりたい内容になると考えられる。TRL4 が実験室環境での実証、TRL5 が部品の相当環境での実証、車だとモーターベンチテストに相当すると考えられる。TRL6 がシステムの相当環境でのデモ、車だとテストコースに相当する。TRL7 がシステムの実運用環境でのデモで、車だと公道走行テストに当たる。Power AMERICA は、TRL4~5 にフォーカスしているで、短期的な成果を求めているプロジェクトといえる。TRL8 になると実システムによるデモ、TRL9 では、実システムの実証評価になる。

今回は、大学のためのヒアリングだった為、全貌は完全には掴むことができなかったが、TRL4~7 にフォーカスしたため、長期的なテーマは採用されなかったようである。もともとは、GaN のテーマのほうが多くなるかと思われたが、結果的には、GaN のテーマは少なくなったようである。GaN on Si については、米国で競争力を持つのは難しいとの意見であった。鳴り物入りでスタートしたプロジェクトであるが、契約に 10 か月もかかっており、調整が難航したことが窺われた。

以下に Power AMERICA (NGPEMII) ヒアリング結果のまとめを示す

- TRL4~7 を対象とし、米国内での製造を目的とする非常にフォーカスしたプロジェクト
 - 大学では、TRL1~3 に取り組みたいので、あまりうれしくない
- SiC が 70%、GaN が 30%位であり、結果的に SiC のテーマが多くなった
- GaN on Si は、米国内の生産は海外との競争に勝てない
 - 安い Fab.から買えば良いので、米国内での生産にこだわらない？
- バルク GaN は、TRL4 に達しないので対象外
- CPES は、インバイトされたが NCSU が中心で SUNY-GE 連合に競り勝った。
 - CPES は、結果的に契約しなかった模様
- モジュールは、APEI が中心になって契約
 - 契約に 10 か月かかり、11 月末にやっと契約が結ばれた
 - マネージメントは、NCSU にあるが、FREEDM とは別の小さな組織

NY-PEMC

図Ⅲ.2.7-17 に NY-PEMC プロジェクトの概要を示す。これは、ニューヨーク州のプロジェクトだが、国のプロジェクトの 2 倍以上の規模である。SiC については、GE と SUNY が中心という事で、この 2 機関をヒアリングした。レンセラー大学もヒアリ

- * 2014年7月15日、A. M. Cuomo州知事が発表
- * New York州が \$ 135M出資し、民間の資金を \$ 365M集め、\$ 500Mのコンソーシアムを立ち上げ。
- ・GEが中心となり、ニューヨーク州立大学(SUNY)など、Albanyを中心に、プロジェクトを推進。
- ・100社以上の企業が集まり、今後5年間で首都エリアで500人以上の高性能者の新規雇用を生み出す。
- ・6インチの低コスト・高性能SiCウェーハを開発・製造し、コンソーシアムのメンバーがこれを使った製品化を行う。
- ・GaInは、SEMATECHとIBMが中心となり、ロチェスターで実施。(SiCとGaNを並行して研究開発する模様)

図Ⅲ.2.7-17 NY-PEMC プロジェクトの概要

ングしたが、このプロジェクトには名前が入っていただけのようであった。

プロセスの新規開発は考えず、GE の第 1 世代のプロセスを使って効率よく生産するのが狙いとなっている。パワーデバイスのファウンダリービジネスは、このような形になるのが合理的なのかも知れない。

NY-PEMC 調査結果のまとめ

ニューヨークのプロジェクトについては、SUNY の 6 インチラインの話しか聞いていないが、その範囲でまとめると以下のような内容になる。

- ・SUNYが 3～5 万枚/年の 6 インチSiCのラインを 300mmラインの跡地に 8000ft² を使って、16 年末までに立ち上げる
 - EUV ステッパー 1 台 (～100 億円) より、安い投資
- ・GE がプロセスエンジニア 15 名を投入して、MOS プロセス立上げる
 - GE の SiC-MOS 需要は、多くても 1 万枚/年程度
- ・ダイオードやその他のデバイスの立上げは、他企業が参画して立ち上げることを期待
 - レシピなどの機密は、SUNY が責任を持って守る

基本のプロセスは、GE が提供したもの (第 1 世代のプロセス) を使える

- ・出来たデバイスの製品としての品質 (プロセス品質) は SUNY が保証

6インチでのSiCデバイス製造がプロジェクトの中核であり、3~5万枚作れるので、GE以外の参加がないと少し心配なところであると思われる。

米国調査の最後に、表Ⅲ.2.7-3に日米欧パワエレプロジェクトの比較を表にして示す。

表Ⅲ.2.7-3 日米欧パワエレプロジェクトの比較

赤字は訪問した機関

プロジェクト名	SIPパワエレ	NGPEMII Power AMERICA	NY-PEMC	SPEED
規模	22億円/年 5年間	\$70M(DOE) +\$70M(企業)	\$135M(NY州) +\$365M(企業)	12.3Mユーロ (4年間)
期間	2014.9~ 2019.3	2014.1~ 2018.12	2014.7~ 5年間	2014.1~ 2017.12
出資	内閣府 NEDO	DOE(国) AMO	NY州	EU FP7
主要 メンバー	SiC ・産総研 ・早稲田大学 GaN ・京都大学 ・三菱化学 ・住友電工 ・富士電機 ・他	SiC ・Cree ・X-Fab ・ NCSU GaN ・RFMD ・Avogy ・Transphom ・他	SiC ・ GE ・ SUNY GaN ・IBM ・Global Foundries ・他	SiC ・INAEL ・ABB ・ BREMEN大 ・NORSTEL ・Infineon ・ Fraunhofer研 ・他

赤字は訪問した機関

ニーズ調査結果一覧

- ・国内スマートグリッド、海外スマートグリッドでは、電力変換装置の高効率化に大きなニーズがあるが、公共のプロジェクトやインセンティブによるEV、PHVの導入といったフェーズであり、早期の実用化へつなげていく中でSiCの実用化を間に合わせていく事が重要である。
- ・再生可能エネルギーについては、電力変換装置の稼働率に着目する必要がある。日本の太陽光は12%、風力は22%程度の稼働率である。欧州の洋上風力では、50%以上の稼働率だと言われている。高効率の電力変換装置を導入しても稼働率が低いと価格差の回収に時間がかかり、導入が進まない。効率向上の度合いだけではなく、稼働率も含めたその装置で取り扱う電力量についての考慮も必要である。
- ・欧州のパワエレについては、大きなプロジェクトはないものの、フラウンホーファ研究所や大学でのパワエレ研究はしっかりとやられており、人材も厚い。特に実用化研究についてしっかり取り組まれていて企業との連携も良い。
- ・米国のパワエレについては、2014年に2つの大きなプロジェクトが開始し注目を集めた。しかしながら、FREEDMやCPESといったNFSのファンドを使って整備されてきたパワエレの開発拠点は充実しているものの、現状のプロジェクトについては、まだ始まったばかりで評価は難しい。今後の注視が必要である。

2) SiC 実用化のロードマップの作成

＜＜自動車への SiC の適用＞＞

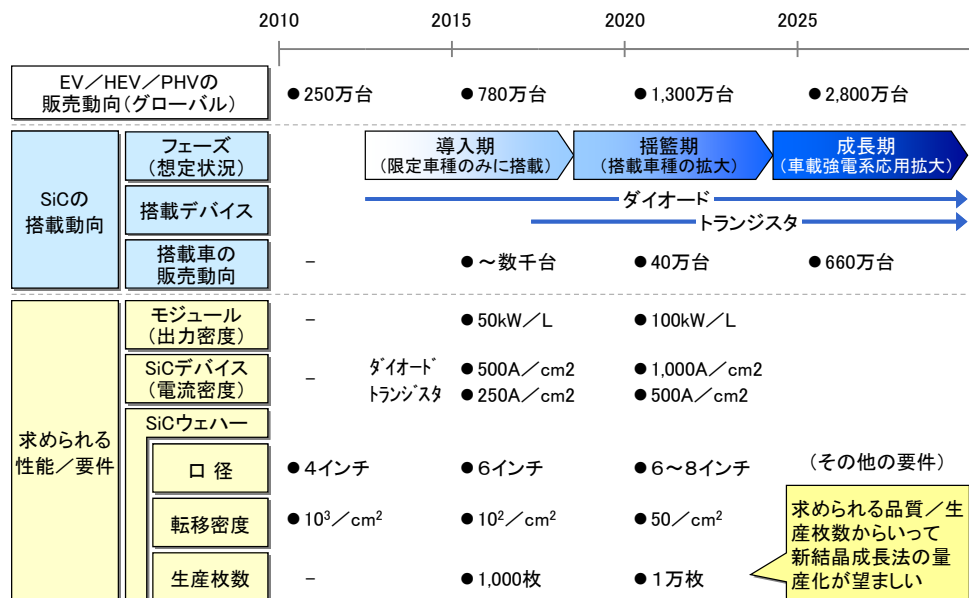
デンソーが SiC を用いたインバータを開発し、60kW/L の世界最高のエネルギー密度と 68% の発熱量の低減を実現した。いよいよ、車への SiC デバイスの適用も近いかと思われるが、コスト、品質の問題から、本格的な導入は、本プロジェクトの成果が普及した後になる。一般に自動車の開発には 3～4 年の期間が必要であり、下図に示すロードマップを推定している。

＜＜鉄道車両への SiC の適用＞＞

鉄道車両においては、SiC ダイオードを用いた Si とのハイブリッドインバータが各社で開発され、実用化が進められている。特に三菱電機は、2012 年 1 月に、東京地下鉄（東京メトロ）の銀座線の車両に搭載を開始した。これにより、鉄道車両システム全体で約 30% 損失低減を実現した。東芝、日立でも同様のハイブリッドインバータが開発されており、本格的な実用化が近づいている。

＜＜その他のニーズ＞＞

その他のニーズとしては、船舶のニーズが高いと予測されているが、今回バルチラ社を訪問して、その予測が正しいことを実感した。



図Ⅲ. 2. 7-18 自動車への SiC 適用ロードマップ

3) SiC インバータ実証

＜＜SiC 車＞＞

技術広報

2014年5月にトヨタからプレスリリースを行った（図III.2.7-19）。

その内容は、

1. SiC のダイオードと MOS トランジスタをインバータに用いることで5%の燃費向上を確認。将来は10%の燃費向上を目指す。
2. インバータのサイズを1/5に小型化する
3. 1年以内に公道実験を開始し、2020年頃、普及を目指す

というものである。トヨタは、本気で開発を進めているというアピールで、自動車雑誌でも SiC が大きく取り上げられた。



図III.2.7-19 トヨタ自動車のSiCプレスリリース

オール SiC 車実証実験

新材料パワー半導体プロジェクトの出口戦略WGの大きな役割の一つが、実車による実証評価である。余談ではあるが、米国のプロジェクトでは、R&Dではなく、デモンストレーションを加えて、RD&D (Research, Development and Demonstration) というものである。

カムリのハイブリッド車の Si-IGBT とダイオードを、SiC に置き換えたオール SiC 車を試作した (図 III.2.7-20)。Si で走行した時のエネルギーマップを持っていて、

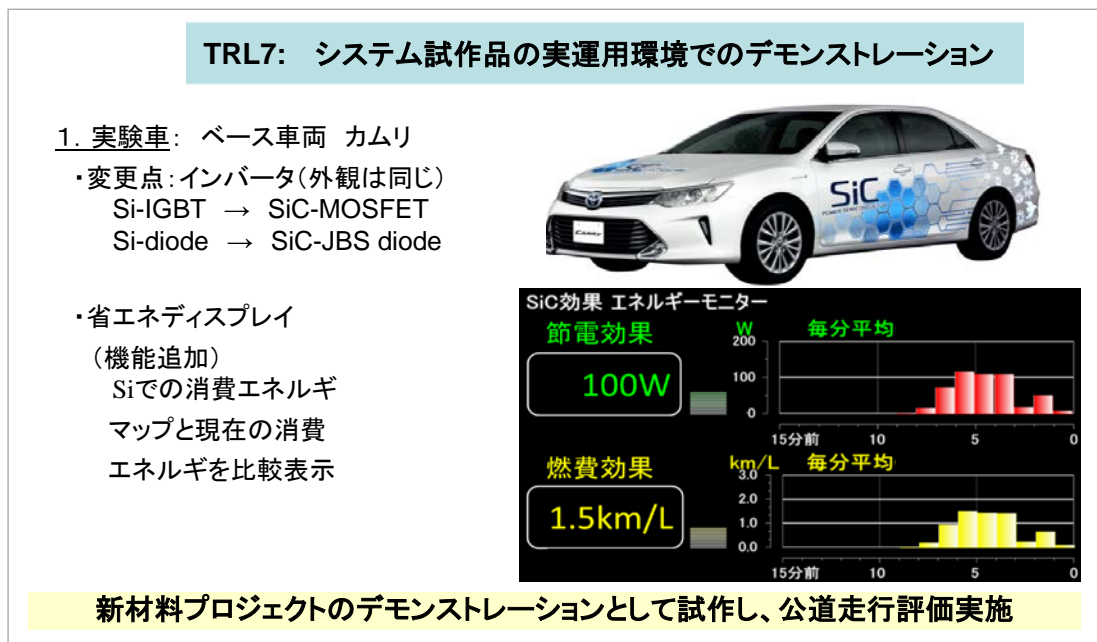


図 III. 2. 7-20 自動車での SiC 実証評価

それに対する SiC の省エネ効果を示すディスプレイを取り付けた。これを見ながら走ると、少し元気よく走った場合でも約 300W の節電が出来ることが分かった。米国のプロジェクトにおけるテクノロジーレディネスレベルでいうとフル SiC インバータが TRL 7 の公道走行実験に入ったという事になる。

自動車での SiC 普及

図 III.2.7-21 に自動車での SiC 普及状況を示す例として、豊田市の路線バスとして 2015 年 1 月 9 日より営業運行している“とよたおいでんバス”を示す。昨年、1 年以内に始めるとニュースリリースした走行実験の一つである。天井に乗っている FC スタックの昇圧コンバータに SiC ダイオードを使っている。まさに、TRL9 の実システムによるミッションの成功を通じた実証が進行中である。ホンダも 2015 年度中にラインオフする燃料電池車の昇圧コンバータに SiC パワーモジュールを使うと発表している。新材料パワー半導体プロジェクトがタイムリーに行われ、SiC 実用化を加速したことの現れであると言える。車への本格的普及は 2020 年ごろとみており、ここ数年の開発のさらなる充実が必要だと思われる。



図Ⅲ.2.7-21 SiCダイオード実用化：FCバス

<<鉄道車両>>

鉄道車両でのSiC普及

図Ⅲ.2.7-22に鉄道車両におけるSiC普及の2014年度の主な動きをまとめて示す。鉄

* 2014年の主要な動き: 着実に普及が前進

<鉄道車両>

- ・小田急(三菱)採用 :フルSiC — 車両3例目(フルSiC初)
- ・山手線(メカ不明)採用 :フルSiCまたはダイオードのみで検討中 — 車両4例目
- ・銀座線(東芝)採用 :ダイオードのみ採用 — 車両5例目(PMモータ初)

<鉄道車両用補助電源>

- ・銀座線(三菱) :ダイオードのみ(13年3月プレスリリース)
- ・製品化(東芝) :ダイオードのみ

<駅舎電源>

- ・東西線回生エネ(三菱)採用 :ダイオードのみ — 駅舎補助電源2例目

14年4月:三菱「フルSiC適用VVVFインバーター装置」を世界で初めて小田急が採用
 14年7月:JR東日本 山手線の新型車両「E235系」がSiCパワー半導体を採用へ
 14年9月:三菱 東西線 鉄道車両の回生エネルギー使う駅舎電源実証で。1日600kWhの省エネ効果
 14年9月:東芝 SiCダイオード駆動システムを東京メトロ銀座線1000系に納入

・ダイオードのみからフルSiCへ。試運転(実証)から商業運転レベルに
 ・鉄道車両駆動系から駅舎補助電源へ水平展開も(車両の補助電源は13年に公表有)

図Ⅲ.2.7-22 鉄道車両でのSiC普及(2014年度)

道車両は、着実に普及が前進している。特筆すべきは、フルSiC適用VVVFインバー

タが、通勤・近郊在来線である小田急線で採用され、2014年度中に営業運転開始予定である。ダイオードのみ SiC 化した鉄道車両は、東芝製の銀座線、山手線など複数例が報告されている。また、鉄道車両駆動系だけでなく、空調等の補助電源、駅舎用補助電源等でも、ダイオードの SiC 化が、水平展開がされている。

以下に、小田急（三菱）、山手線（JR 東日本）、銀座線（東芝）の例をまとめる。

図Ⅲ.2.7-23 は、小田急の例である。三菱電機製の「フル SiC 適用 VVVF インバータ装置」が搭載されている。省エネ、小型軽量化を含む省コストの 2 点が、採用により期待される効果である。

14年4月：三菱「フルSiC適用VVVFインバータ装置」を世界で初めて小田急が採用

- 小田急電鉄は、2014年4月から通勤車両1000形のリニューアルに着手。
 - その中で、ダイオードとトランジスタにSiCパワー素子を採用した、いわゆる「フルSiC」のインバータ装置を採用する。
 - SiCダイオードを搭載したインバータ装置は鉄道車両に採用済みだが、トランジスタまでSiCにしたフルSiCのインバータ装置を採用するのは「世界初」(同社)である。
 - 従来車両に比べて運転時の電力を、定員乗車時で約20%、満員乗車時で最大約36%削減できるという。
- 搭載するインバータ装置：三菱電機製
 - 直流1500V架線対応で、耐圧3.3kV、定格1500AのフルSiCモジュールを採用。
 - フルSiCのインバータ装置は、1000形(4両)の1編成に搭載されて走行実験を実施。
 - その後、2014年12月から営業運転に利用される予定である。



フル SiC 適用インバータ装置 (参考品)



図Ⅲ.2.7-23 鉄道車両での SiC 普及：小田急（三菱）

図Ⅲ.2.7-24 に、JR 東日本の山手線の採用事例を示す。SiC モジュールは、フルもしくはダイオードのみ。SiC を使うという仕様が山手線などに採用されたことで、SiC の鉄道車両への本格的な実用化が実現したと考えられる。自動車は、2020 年ころ本格採用と言われているので、シリコンの IGBT 採用の時と同様、自動車に比べて、鉄道車両が 5 年先行するという形になる。

7月：JR東日本 山手線の新型車両「E235系」がSiCパワー半導体を採用へ

- 搭載時期 : 2015年秋頃 (15年3月以降に走行試験、15年秋頃から山手線での営業運転を目指す)
- 対象車両 : 山手線 新型電車車両「E235系」
(将来的には、現在、山手線などを走る車両「E231系500代」を置き換える予定。)
- 架線電圧 : DC1500V
- 対象機器 : 主制御器
- SiCモジュール : フルまたはハイブリッドSiC
- 導入の狙い : 車両の消費電力の抑制
- 制御方式 : VVVFインバータ制御、回生ブレーキ
- ユニット構成 : 独立M車方式(1両に1台の制御装置)
(従来のE231系500は2両ユニット方式(2両に1台の制御装置))
- 主電動機 : 全閉外扇型誘導電動機(熱交換で冷却)



SiCパワー半導体を搭載する新型車両「E235系」
出典：JR東日本

山手線などに採用されることで、SiCの鉄道車両への本格的採用が実現したと判断

図Ⅲ.2.7-24 鉄道車両でのSiC普及：JR東日本

図Ⅲ.2.7-25に、東芝製SiCダイオードを採用した駆動システムの銀座線への採用事例を示す。三菱とは異なり、PMモータでの採用であることに特徴がある。IMモータ

9月 東芝 SiCダイオードを採用した駆動システムを東京メトロ銀座線に納入

- 東京メトロは24日、銀座線1000系の新造車両に永久磁石同期型モーター(PMSM)と、炭化ケイ素(SiC)を用いたインバーターを組み合わせた主回路システムを世界で初めて導入すると発表した。誘導電動機(IM)の主回路システムを使った同線01系と比べて約37%の電力を削減。1日平均に換算すると、1編成当たり920キロワット時の電力を削減する。
- 東芝製のシステムを導入する。同社はすでに銀座線1000系にPMSMを導入し、01系より約30%消費電力を削減している。今回、インバーター装置の素材にSiCを組み合わせると熱の発生や損失を抑え、さらなる省エネ化を実現した。



全閉PMSM(左)とSiCダイオード採用のVVVFインバーター装置(右)

図Ⅲ.2.7-25 鉄道車両でのSiC普及：東芝

では、1台のインバーターで4台のモータを駆動するが、PMモータの場合は、1台のインバーターで1台のモータを駆動する。このため、導入コストの課題がある。4台のインバーターをまとめて搭載することでコストアップを押さえているようである。

(3) まとめ

1) 目標の達成度

設定された目標に対し、すべてのテーマについて達成し、技術調査でその目標が世界でトップレベルであることも確認した。5年間のプロジェクトを通じて技術調査とベンチマークを続けたことにより、本プロジェクトの目標が正しく世界のトップレベルであることを確認しながら研究を続けると同時に、その目標がアプリケーションメーカーの要求に対し、オーバーシュートしていないことを出口戦略WGで確認しながら進めることが出来た。

出口戦略WGでは、最終のアウトプットとしてオールSiCカーのデモンストレーションを実施し、SiCデバイスが、十分に公道走行できるレベルまで開発が進んだことを実証した。また、鉄道車両では、2014年度がまさに実用化開始の年となり、東京メトロ、小田急、JRなどで実際に運行が始まると公表された。

ロードマップについては、欧州ECPEとTIAとの議論に協力し、出口戦略WGから、ロードマップを提供した。今後も海外のパワエレ拠点とも連携し、今回のロードマップをベースに、ロードマップの見直しが行われていく事を期待する。

2) 成果の意義

プロジェクトのご意見番（技術調査WG）と応援団（出口戦略WG）として、5年間活動し、プロジェクトを正しい方向に導き、大きな技術的成果につなげるとともに、SiC実用化のデモンストレーションと技術広報によって、SiC研究開発が着実に進んでいることをアピールし、実用化の機運を盛り上げ、加速することが出来た。

欧州、米国のパワーエレクトロニクスの研究開発の現状を調査することで日本が優位性を持つ部分と負けている部分が明確になった。特に学生を含めたパワエレ人材の層の厚みでは、欧州・米国に大きく後れを取っている。我々の調査結果がパワエレ人材育成の強化につながることを期待し、成果普及の一環として、今後も機会を見て提言を行いたいと考えている。

これまでの成果については、SIPパワエレの「SiC次世代パワーエレクトロニクスの統合的研究開発」の応用技術調査委員会に引き継ぐことで活用することを検討中。

3) 知的財産権の取得

本プロジェクトの実施項目(10)－共通基盤評価技術開発－と連携し、本プロジェクトで構築した「統合評価プラットフォームと信頼性予測手法」を規格化・標準化の手段とする際の課題を、造る側と使う側の意見を集約することにより抽出し、次期国家プロジェクトとして本格化する標準化への取り組みへ反映。

4) 成果の普及

調査結果の内、可能な部分は、SiC関連の国家プロジェクトメンバーおよび国内の

SiC 関連企業、大学等研究機関が参加して構成される SiC アライアンスを通して、共有化を図った。また、前述のとおり、最終のアウトプットとして実施したオール SiC カーのデモンストレーションは、SiC 研究開発が着実に進んでいることをアピールし、成果を普及し、実用化の機運を盛り上げることに貢献した。

表Ⅲ. 2.6-4 特許、論文、外部発表等の件数（内訳）

区分 年度	特許出願			論文		その他外部発表 (プレス発表等)
	国内	外国	PCT※出願	査読付き	その他	
H22FY	0 件	0 件	0 件	0 件	0 件	0 件
H23FY	0 件	0 件	0 件	0 件	0 件	0 件
H24FY	0 件	0 件	0 件	0 件	0 件	0 件
H25FY	0 件	0 件	0 件	0 件	0 件	0 件
H26FY	0 件	0 件	0 件	0 件	0 件	4 件

IV. 実用化、事業化の見通しについて

1. 実用化、事業化の見通し

1.1 ウエハ関連技術(結晶成長、加工、大口径エピ)

1.1.1 集中研開発技術の実用化・事業化の見通し

1.1.2 日進分室開発技術の実用化・事業化の見通し

1.1.3 富津サイト(分室)開発技術の実用化・事業化の見通し

非公開

1.2 デバイス／変換技術・機器技術

1.2.1 集中研開発技術の実用化・事業化の見通し

1.2.2 伊丹分室開発技術の実用化・事業化の見通し

1.2.3 大口径対応デバイスプロセス装置開発における実用化・事業化の見通し

非公開

1.3 高耐熱部品統合パワーモジュール化技術

1.3.1 集中研(中部産総研)開発技術の実用化・事業化の見通し

1.3.2 集中研(つくば産総研)開発技術の実用化・事業化の見通し

1.3.3 野洲分室開発技術の実用化・事業化の見通し

1.3.4 高崎分室開発技術の実用化・事業化の見通し

非公開

1.4 共通基盤評価技術

非公開

本節の研究開発項目に関する実用化・事業化の見通しの詳細は、参画企業の企業戦略と密接に関係することから、事業原簿非公開版のみに記載することとし、ここでは報道等から予測可能な範囲での事業化の見通しを NEDO の見方として簡潔に記載する。なお、NEDO は、随時、委託先ならびにプロジェクト参画企業にヒアリング等を行っ

て、参画企業の積極的な事業展開意欲と見通しを確認している。このため、プロジェクト終了後早い時期に、成果が事業化できるものと考えている。

SiC パワーデバイスの研究開発意欲は国内外で確実に高まっている。耐圧 1200V 級までの SiC デバイス・変換器に関しては、Si に対する高い優位性が、既に十分確認され、SiC デバイスの製品化も始まっている。比較的作りやすい SiC-SBD は、既にサーバー電源のハイグレード品等で市場を確立しつつあり、2010 年から市販が開始された低耐圧 MOSFET も順次市場を拡大していくものと予測される。このため、本プロジェクトの成果である高品質・大口径 SiC ウェハが市場に参入する初期フェーズにおいては、1200V 級デバイスの展開による需要が期待できる。ウェハの品質が安定して供給体制が整えば、デバイスの低コスト化が可能となって、産業規模もさらに拡大するものと思われる。

また、一部企業によって、電車などに SiC デバイスを適用したインバータが試験搭載されつつあることからわかるように、高耐圧 SiC デバイスの需要は確実にある。そのため、本プロジェクトで開発中の 3kV 級の高特性デバイス・変換器についても、早期の事業化が期待できる。

1.5. 集中研開発技術の実用化、事業化の方策

昨今、DRAM・システム LSI 中心に、我が国半導体産業における国際的産業競争力の低下が叫ばれ、業界として憂慮すべき事態に陥っている。この原因に関してはいろいろなことが言われているが、資金力も含めた企業の研究開発力の低下や内製を重視する日本固有の研究開発マインド、要素技術の統合化段階における最終製品構想力の欠如等が大きな要因を占めていることは間違いない。この事態を打開するため、産学官連携に基づく「オープンイノベーション」をキーワードにして産業競争力開発拠点構築の試みが進み出している。海外では同様な試みが10年以上前からスタートし、シリコンナノエレ分野の IMEC (ベルギー) 等、大きな成果を生み出しているとされている。我が国における取り組みの代表的なものが、経済産業省や文部科学省の強力な支援のもとで動きだした「つくばイノベーションアリーナ (TIA-nano)」であり、その中では「パワーエレクトロニクス」がコア技術領域の一つとして取り上げられ、本プロジェクトの集中研究拠点が置かれている産業技術総合研究所の各種リソースを活用して関連技術の産学官ハブ機能 (人材育成も含む) を果たせるようにプラットフォームとしての体制構築が進みつつある。

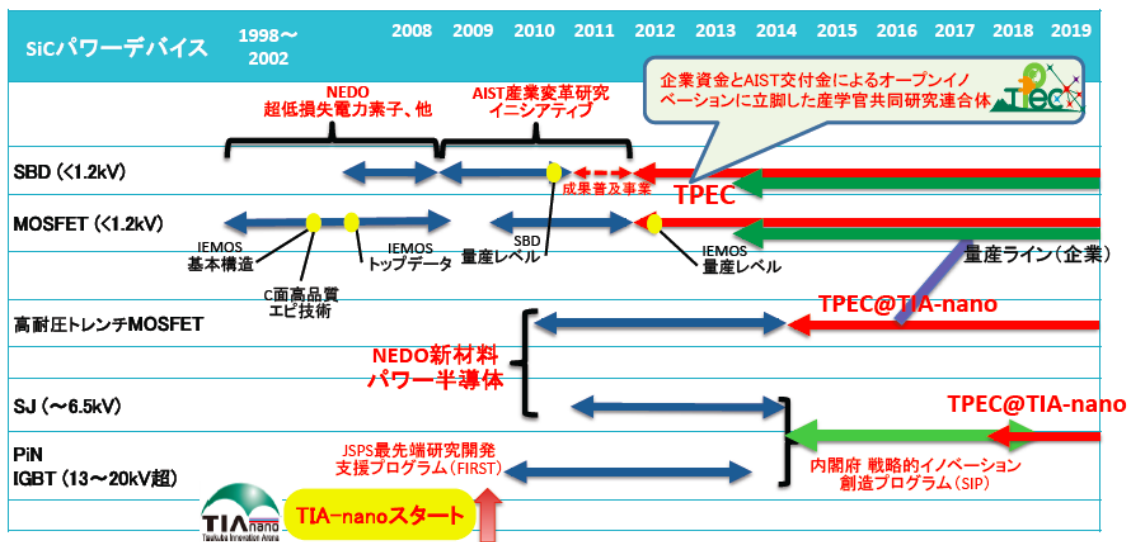
一方、上記プラットフォームにおいては、H24 年度からパワエレ関連企業の共同研究連合体として、「つくばパワーエレクトロニクスコンステレーション (TPEC)」が発足した。ここでは SiC パワーデバイス試作のための専用プロセスラインをコアインフラとして、材料企業からデバイス企業、並びにそこで試作されたデバイスチップのユーザとしての応用機器企業が10社以上も集まって研究開発コンソーシアムを形成している。参画企業にとっては、最終の応用機器のイメージを共有しながらアライアンスを組もうとする他業界の参画者と共にそれに必要なデバイス技術や応用技術を公平なコストシェアで開発出来る仕組みであり、TPEC で創出された成果は基本的にはすべて使うことが出来る。即ち、最終的な投資に至るビジネス判断ができる段階まで、コスト削減と同時に単独で行う以上の開発成果を得られるのがその最大のメリットである。

本プロジェクトの集中研での開発成果を実用につなげる仕組みとして、プロジェクト参画企業が自社に持ち帰るのはもちろんであるが、TIA-nano 並びに TPEC の活用を想定している。技術開発体制としてのオープンイノベーションの重要性が増す中、特に異業種にまたがるいくつかの成果を組み合わせることで実用化につなげるためには、上記のような技術開発拠点を効率的に活用することが我が国産業競争力の迅速な確保につながるものと信じる。

事実、TPEC の前身である産総研「産業変革研究イニシアティブ」において、単一の SiC MOSFET のデバイス性能としては世界トップデータとして認知されていた「IEMOS」の量産化技術に2企業 (デバイス企業と装置企業) と産総研が共同研究体制で取り組み、3年弱で容量や信頼性/安定性を確保した量産レベルのデバイス化技

術を確立した結果、企業側では早期に応用機器（汎用インバータや太陽光パワーコンディショナー）のプロトタイプを完成させるに至っている。もともと、IEMOSの技術は過去のNEDOプロにおいて開発されたものであり、その基本技術をいわゆる「死の谷」を克服して実用化につなげるためには、上記のTPECのような体制が極めて有効に機能することが実証されたと考えられる。図IV.1.5-1に他国家プロジェクト成果も含めて、TPECを活用してそれらの成果を実用化につなげる中期的計画を示す。

本プロジェクトの主要成果である「3kV級トレンチMOSFET」に関しても、プロジェクト計画より半年前倒しの目標達成を受けて、早期に上記TPECでの量産レベル技術開発に移行しており、本プロジェクト参画企業からの製品としての上市が待たれる状況である。



図IV.1.5-1 プロジェクト成果の実用化へ向けた中期的計画

また、TIA-nano パワーエレクトロニクス領域においては、技術開発成果を効果的に蓄積／継承させて我が国産業競争力の強化に役立てる方策（いわゆる「橋渡し機能」）として、「レセピー」という概念を構築し、その蓄積を進めている。これは、ものづくりにおいては、明確なパテントに加えて、権利化しにくいノウハウとその集積化が重要との考え方のもと、ある最終物（デバイスチップや江構造を含めたウェハ）を作るための手順を、ノウハウの集合体として「レセピー」という形に文書化したものである。拠点内の R&D 活動において参加者には無償で公開することにより、非競争領域における共同での研究開発活動を大きく促進させる効果があり、本プロジェクト成果としても 14 件のレセピー登録がなされた。

添付資料

特許、論文、外部発表等リスト

1. 結晶成長技術開発

1.1 高品質・大口徑 SiC 結晶成長技術開発

1.1.1 高品質・大口徑 SiC 結晶成長技術開発（その1） （SiC ウエハ量産化技術（助成事業）を含む）

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	郡司島造,浦上泰,廣瀬富佐夫,安達歩,恩田正一,西川恒一	FUPET, 豊田中研, デンソー, トヨタ自動車	Fourier Transform Analysis of Basal Plane Dislocation Structure in Repeated a-face Grown Crystals	Material Science Forum Vols. 717-720 (2012) pp 319-322	有	2012/3/1
2	浦上泰,郡司島造,山内庄一,近藤宏行,廣瀬富佐雄,安達歩,恩田正一	FUPET,デンソー,豊田中研,トヨタ自動車	TSD Reduction by RAF(Repeated a-face) Growth Method	Material Science Forum Vols. 717-720 (2012) pp 9-12	有	2012/3/1
3	近藤宏行,鷹羽秀隆,山田正徳,浦上泰,小林正和,増田隆,郡司島造,重藤啓輔,大屋信之,杉山尚宏,松瀬朗浩,小澤隆弘,佐藤貴幸,廣瀬富佐雄,山内庄一,恩田正一	FUPET,デンソー,昭和電工,豊田中研	Development of RAF Quality 150mm 4H-SiC Wafer	Material Science Forum Vols. 778-780 (2014) pp17-21	有	2014/3/1
4	杉山尚宏,山田正徳,浦上泰,小林正和,増田隆,重藤啓輔,郡司島造,廣瀬富佐雄,恩田正一	FUPET,デンソー,昭和電工,豊田中研	Characterization of vacant broken line defects in a-face grown crystal of Silicon Carbide	Material Science Forum Vols. 778-780 (2014) pp386-389	有	2014/3/1
5	T.Kato, S.Takagi, T. Miura, K. Eto, Y. Urakami, H. Kondo, F. Hirose, H. Okumura	産総研,FUPET	Growth of low resistivity n-type 4H-SiC bulk crystals by sublimation method using co-doping technique	Material Science Forum Vols. 778-780 (2014) pp47-50	有	2014/3/1
6	江藤数馬, 加藤智久, 高木覚, 三浦知則, 浦上泰, 近藤宏行, 廣瀬富佐雄, 奥村元	FUPET,産総研,デンソー	Growth Study of p-Type 4H-SiC with Using Aluminum and Nitrogen Co-Doping by 2-Zone Heating Sublimation Method	Materials Science Forum Vols 821-823 (2015) pp 47-50	有	2015/4/30
7	江藤数馬,三浦知則,加	FUPET, 産総	Polarity Inversion of	Materials	有	2015/4/30

	藤智久,奥村元	研	SiC(0001) during the Al Doped PVT Growth	Science Forum Vols 821-823 (2015) pp 73-76		
--	---------	---	--	--	--	--

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	山内庄一,原一都,廣瀬富佐雄,恩田正一	FUPET,デンソー	SiC 単結晶成長技術の現状と課題	第135回結晶工学分科会研究会（応用物理学会主催）	2011/6/23
2	廣瀬富佐雄,山内庄一,恩田正一	FUPET, デンソー	SiC パワーデバイス用 基板ウェハ作製プロセス	第3回SiC技術フォーラム（財団法人京都高度技術研究所(ASTEM)京都環境ナノクラスター	2011/7/25
3	郡司島造,浦上泰,廣瀬富佐夫,安達歩,恩田正一,西川恒一	FUPET, 豊田中研, デンソー, トヨタ自動車	FFT analysis of BPD structure in RAF crystal	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 - 16, 2011)	2011/9/11
4	浦上泰,郡司島造,山口庄一,近藤宏行,廣瀬富佐雄,安達歩,恩田正一	FUPET,デンソー,豊田中研,トヨタ自動車	TSD reduction by RAF(Repeated a-face)method	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 - 16, 2011)	2011/9/11
5	郡司島造,浦上泰,廣瀬富佐雄,安達歩,恩田正一,西川恒一	FUPET, 豊田中研, デンソー, トヨタ自動車	RAF 結晶中の基底面転位構造のフーリエ変換解析	第20回シリコンカーバイド (SiC) 及び関連ワイドギャップ半導体研究会	2011/12/8
6	浦上泰,郡司島造,山口聡,近藤宏行,廣瀬富佐雄,安達歩,恩田正一	FUPET,デンソー,豊田中研,トヨタ自動車	RAF 法 (Repeated a-face) による螺旋転位の低減	第20回シリコンカーバイド (SiC) 及び関連ワイドギャップ半導体研究会	2011/12/8
7	郡司島造,浦上泰,安達歩	FUPET, 豊田中研, デンソー, トヨタ自動車	SiC 単結晶における基底面転位構造のフーリエ変換解析	第47回全豊田研究発表会（トヨタグループ各社対象の発表会）	2012/9/18
8	廣瀬富佐雄,佐藤貴幸,小澤隆弘,恩田正一	FUPET,デンソー,昭和電工,豊田中研	RAF法(Repeated a-face growth method)を用いて作製した150mm SiC 基板	第21回SiC及び関連ワイドギャップ半導体研究会	2012/11/19
9	杉山尚宏,山田正徳,浦上泰,小林正和,増田隆,重藤啓輔,郡司島造,廣瀬富佐雄,恩田正一	FUPET, デンソー,昭和電工,豊田中研	Characterization of vacant broken line defect in a-face grown crystal of Silicon Carbide	ICSCRM 2013 (The 15th International Conference on Silicon Carbide	2013/9/29

				and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	
10	近藤宏行,鷹羽秀隆,山田正徳,浦上泰,小林正和,増田隆,郡司島造,重藤啓輔,大屋信之,杉山尚宏,松瀬朗浩,小澤隆弘,佐藤貴幸,廣瀬富佐雄,山内庄一,恩田正一	FUPET, デンソー,昭和電工,豊田中研	The high quality 150mm 4H-SiC wafer by the RAF(Repeated A-Face) growth method	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
11	T.Kato, S.Takagi, T. Miura, K. Eto, Y. Urakami, H. Kondo, F. Hirose, H. Okumura	産総研,FUPET, デンソー	Growth of low resistivity n-type 4H-SiC bulk crystals by sublimation method using co-doping technique	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan) <Late News>	2013/9/30
12	杉山尚宏, 山田正徳, 浦上泰,小林正和,増田隆,重藤啓輔,郡司島造,廣瀬富佐雄,恩田正一	FUPET,デンソー,昭和電工,豊田中研	a 面成長 SiC 結晶における中空破線状欠陥の解析	SiC 及び関連半導体研究 第22回講演会	2013/12/9
13	近藤宏行,鷹羽秀隆,岡本武志, 山田正徳,浦上泰,小林正和,増田隆,郡司島造,重藤啓輔,大矢信之,杉山尚宏,松瀬朗浩,小澤隆弘,佐藤貴幸,廣瀬富佐雄,山内庄一,恩田正一	FUPET, デンソー,昭和電工,豊田中研	RAF 品質 150mm4HSiC ウエハの開発	SiC 及び関連半導体研究 第22回講演会	2013/12/9
14	江藤数馬, 高木覚, 三浦知則, 加藤智久, 奥村元	FUPET, 産総研	固体原料からの不純物ドーピングを用いた昇華法による SiC 成長	SiC 及び関連半導体研究 第22回講演会	2013/12/9
15	加藤智久, 江藤数馬, 高木覚, 三浦知則, 浦上泰, 近藤宏行, 廣瀬富佐雄, 奥村元	FUPET,産総研,デンソー	昇華法におけるコドーピング技術開発と超低抵抗高品質 n 型 4H-SiC バルク単結晶成長	SiC 及び関連半導体研究 第22回講演会	2013/12/9
16	江藤数馬, 高木覚, 三浦知則, 加藤智久, 奥村元	FUPET, 産総研	2ゾーン加熱型昇華炉を用いた昇華法による p 型 SiC 成長	2014 年第 61 回応用物理学会春季学術講演会	2014/3/17
17	杉山尚宏,山田正徳,浦上泰,小林正和,増田隆,西川恒一,廣瀬富佐雄,恩田正一	FUPET, デンソー,昭和電工,豊田中研	Correlation between stress in silicon carbide crystal and frequency shift in micro-Raman spectroscopy	Material Research Society 2014 Spring Meeting & Exhibit	2014/4/21
18	近藤宏行,廣瀬富佐雄,恩田正一,鶴田和弘	FUPET, デンソー	高品質 SiC 結晶成長	学振第 145 委員会 第 140 回研究会「結晶加工と評価技術」	2014/7/23

19	江藤数馬, 加藤智久, 高木覚, 三浦知則, 浦上泰, 近藤宏行, 廣瀬富佐雄, 奥村元	FUPET, 産総研, デンソー	Growth study of p-type 4H-SiC with using aluminum and nitrogen co-doping by sublimation method	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
20	江藤数馬, 三浦知則, 加藤智久, 奥村元	FUPET, 産総研	Polarity inversion of SiC(0001) during the Aldoped PVT growth	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
21	江藤数馬, 加藤智久, 高木覚, 浦上泰, 近藤宏行, 廣瀬富佐雄, 奥村元	FUPET, 産総研, デンソー	2ゾーン加熱型昇華炉を用いた昇華法によるアルミニウム・窒素コドーピングによるp型4H-SiC成長	先進パワー半導体分科会第1回講演会	2014/11/19
22	杉山尚宏, 山田正徳, 浦上泰, 小林正和, 増田隆, 西川恒一, 廣瀬富佐雄, 恩田正一	FUPET, デンソー, 昭和電工, 豊田中研	SiC結晶における応力とラマンシフトとの相関	先進パワー半導体分科会 第1回講演会	2014/11/19

【その他外部発表(プレス発表等)】

番号	発表者	所属	タイトル	発表先	発表年月日
1	デンソー・昭和電工・豊田中研, NEDO	FUPET, NEDO	デンソーなど3社が6インチSiCウエハを開発, EVなどの大容量インバータに最適	デンソー・昭和電工・豊田中研プレスリリース	2012/8/28
2	三谷武志	産総研, FUPET	『パワー半導体分野』シリコンカーバイド(4H-SiC)の結晶成長でのボイド対策	技術情報協会「気泡・飛沫・ボイドによるトラブル防止対策」【書籍】	2013/7/31
3	廣瀬富佐雄, 近藤宏行	デンソー, FUPET	φ6インチSiCウエハ【展示】	CEATEC JAPAN 2013	2013/10/1~5
4	廣瀬富佐雄	デンソー, FUPET	SiCパワーデバイス用ウエハの最近の動向とデンソーの高品質技術	パワーデバイス・イネープリング協会主催セミナー「ここまできた!! SiC/GaNパワーデバイス」	2013/11/1
5	廣瀬富佐雄, 近藤宏行	デンソー, FUPET	φ6インチSiCウエハ【展示】	東京モーターショー2013	2013/11/22~12/1
6	廣瀬富佐雄	デンソー, FUPET	φ6インチSiCウエハ【展示】	CEATEC JAPAN 2014	2014/10/7~11

1.1.2 高品質・大口徑 SiC 結晶成長技術開発（その2） （SiC ウエハ量産化技術（助成事業）を含む）

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	柘植弘志,佐藤信也,勝野正和,藤本辰雄,大橋渡	新日鐵	Growth of high quality 4H-SiC crystals in controlled temperature distributions of seed crystals	Material Science Forum, 717-720 (2012) p.13	有	2012/3/1
2	勝野正和,藤本辰雄,矢代弘克,柘植弘志,佐藤信也,平野芳生,矢野孝幸,大橋渡	FUPET,新日鐵	Complex behavior of threading dislocations observed in PVGT-grown 4H-SiC single crystals	Material Science Forum, 717-720 (2012) p.355	有	2012/3/1
3	佐藤信也,柘植弘志,勝野正和,藤本辰雄,大橋渡	新日鐵	Interaction of 6H-type stacking faults with threading screw dislocations in PVT-grown 4H-SiC single crystals	Material Science Forum, 717-720 (2012) p.411	有	2012/3/1
4	藤本辰雄,柘植弘志,勝野正和,佐藤信也,矢代弘克,平野芳生,矢野孝幸	新日鐵住金	A possible mechanism for hexagonal void movement observed during sublimation growth of SiC single crystals	Material Science Forum, 740-742 (2013) p.577	有	2013/2/1
5	柘植弘志,牛尾昌史,佐藤信也,勝野正和,藤本辰雄,矢野孝幸	新日鐵住金	Growth of low basal plane dislocation density 4H-SiC crystals in controlled temperature distribution inside the crucible	Material Science Forum, 740-742 (2013) p.7	有	2013/2/1
6	藤本辰雄,勝野正和,柘植弘志,佐藤信也,牛尾昌史,谷小桃,矢代弘克,平野芳生,矢野孝幸	新日鐵住金	A thermodynamic Interpretation of PVT mechanism for PVT growth phenomena of SiC single crystals	ECS Journal of Solid State Science and Technology, 2 (2013) p.N3018	有	2013/8/1
7	牛尾昌史,藤本辰雄,柘植弘志,勝野正和,佐藤信也,谷小桃,平野芳生,矢野孝幸	新日鐵住金	Formation of double stacking faults from polishing scratches on 4H-SiC(0001) substrate	Material Science Forum, 778-780 (2014) p.390	有	2014/1/1
8	藤本辰雄,大谷昇,柘植弘志,勝野正和,佐藤信也,中林正史,矢野孝幸	新日鐵住金,関西学院大学	A thermodynamic mechanism for PVT growth phenomena of SiC single crystals	Material Science Forum, 740-742 (2013) p.7	有	2014/2/1
9	藤本辰雄,中林正史,柘植弘志,勝野正和,佐藤信也,牛尾昌史,谷小桃,矢代弘克,平野芳	新日鐵住金	The effects of excess silicon and carbon in SiC source materials on SiC single crystal growth in physical vapour transport	39th International Conf & Expo on Advanced Ceramics &	有	2015/1/1

	生,矢野孝幸		method	Composites (ICACC 2015) proceedings		
--	--------	--	--------	---	--	--

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	藤本辰雄	FUPET, 新日鐵	SiC 単結晶基板の開発動向	2011 年春季第 58 回応用物理学関係連合講演会シンポジウム「グリーンイノベーションに向けた SiC パワーエレクトロニクス開発の進展」	2011/3/24
2	勝野正和,藤本辰雄,矢代弘克,柘植弘志,佐藤信也,平野芳生,矢野孝幸,大橋 渡	FUPET,新日鐵	Complex behavior of threading dislocations observed in PVGT-grown 4H-SiC single crystals	International Conference on Silicon Carbide and Related Materials 2011 (ICSCRM2011)	2011/9/12
3	柘植弘志,佐藤信也,勝野正和,藤本辰雄,大橋 渡	新日鐵	Growth of high quality 4H-SiC crystals in controlled temperature distributions of seed crystals	International Conference on Silicon Carbide and Related Materials 2011 (ICSCRM2011)	2011/9/12
4	佐藤信也,柘植弘志,勝野正和,藤本辰雄,大橋 渡	新日鐵	Interaction of 6H-type stacking faults with threading screw dislocations in PVT-grown 4H-SiC single crystals	International Conference on Silicon Carbide and Related Materials 2011 (ICSCRM2011)	2011/9/12
5	藤本辰雄	新日鐵	昇華再結晶法によるバルク結晶開発状況	日本学術振興会第 161 委員会第 71 回研究会	2011/9/22
6	藤本辰雄	新日鐵	昇華再結晶法による SiC 単結晶基板の開発動向	SiC 及び関連ワイドバンドギャップ半導体研究会 第 20 回講演会	2011/12/8
7	藤本辰雄,平野芳生,柘植弘志,勝野正和,佐藤信也	新日鐵	6 インチ口径炭化ケイ素 (SiC) ウェハ	半導体オプティケーター 2012・半導体用電子材料部門 優秀賞 授賞式受賞講演	2012/6/13
8	藤本辰雄	新日鐵	次世代パワーデバイス用大口径 SiC 基板の開発動向	日経パワー半導体フォーラム 2012 (講演)	2012/6/26
9	藤本辰雄	新日鐵	SiC 単結晶の結晶成長技術	第 40 回薄膜・表面物理セミナー講演会 (講演)	2012/8/3
10	藤本辰雄,柘植弘志,勝野正和,佐藤信也,矢代弘克,平野芳生,矢野孝幸	新日鐵	A possible mechanism for hexagonal void movement observed during sublimation growth of SiC single crystals	9th European Conference on Silicon Carbide and Related Materials 2012 (ECSCRM2012)	2012/9/3
11	柘植弘志,牛尾昌史,佐藤信也,勝野正和,藤本辰雄,矢野孝幸	新日鐵	Growth of low basal plane dislocation density 4H-SiC crystals in controlled temperature distribution inside the	9th European Conference on Silicon Carbide and Related Materials 2012 (ECSCRM2012)	2012/9/3

			crucible		
12	藤本辰雄	新日鐵住金	SiC ウェハ製造技術の最新動向	電子ジャーナル・セミナー（講演）	2012/10/17
13	藤本辰雄	新日鐵住金	大口径 SiC 単結晶基板の開発動向と展望	第 49 回日本電子材料技術協会秋季講演大会（招待講演）	2012/11/9
14	藤本辰雄	新日鐵住金	高品質・大口径 SiC 結晶成長技術開発（その 2）	SiC パワー半導体プロジェクト合同シンポジウム（講演）	2012/11/22
15	藤本辰雄	新日鐵住金	PVT-grown SiC single crystals and their applications to power electronics	第 32 回電子材料シンポジウム（招待講演）	2013/7/11
16	藤本辰雄	新日鐵住金	昇華法の現状と課題	第 8 回 SiC 個別討論会（口頭発表）	2013/7/19
17	牛尾昌史,藤本辰雄,柘植弘志,勝野正和,佐藤信也,谷 小桃,平野芳生,矢野孝幸	新日鐵住金	Formation of double stacking faults from polishing scratches on 4H-SiC(0001) substrate	15th International Conference on Silicon Carbide and Related Materials 2012 (ICSCRM2013)	2013/9/3
18	藤本辰雄,勝野正和,柘植弘志,佐藤信也,牛尾昌史,谷 小桃,矢代弘克,平野芳生,矢野孝幸	新日鐵住金	A thermodynamic interpretation of PVT growth of single crystal SiC materials and challenges in reducing dislocations single crystals	米国 Electrochemical Society 学会（招待講演）	2013/10/28
19	藤本辰雄	新日鐵住金	新日鐵住金における SiC 研究	第 51 回電力用 SiC 半導体研究会	2014/7/11
20	藤本辰雄	新日鐵住金	昇華再結晶法による SiC 単結晶成長技術の最近の進展	日本結晶成長学会バルク成長分科会第 98 回研究会	2014/10/2
21	藤本辰雄	新日鐵住金	SiC 単結晶製造プロセスおよび製造技術の最新動向	電子ジャーナル・セミナー（講演）	2014/10/21
22	藤本辰雄	新日鐵住金	昇華再結晶法による SiC 単結晶成長技術の最近の進展	誘電体研究委員会第 135 回研究会(依頼講演)	2014/11/14
23	藤本辰雄,中林正史,柘植弘志,勝野正和,佐藤信也,牛尾昌史,谷 小桃,矢代弘克,平野芳生,矢野孝幸	新日鐵住金	Recent progress in Silicon Carbide Single Crystal Wafers for Lower-loss Power Electronic Device Applications	9th International Conference and exposition on advanced ceramics and composites (ICACC2015)	2015/1/25

【その他外部発表(プレス発表等)】

番号	発表者	所属	タイトル	発表先	発表年月日
1	藤本辰雄	新日鐵	6inch ウェハ試作品【展示】	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 - 16,	2011/9/11~16

				2011)	
2	新日本製鐵	新日鐵, FUPET	国内初 新日鐵が6インチ口径炭化ケイ素単結晶ウエハの開発に成功	新日本製鐵プレスリリース	2011/12/6
3	藤本辰雄	新日鐵	6inch ウエハ試作品【展示】	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 - 6, 2012, St. Petersburg, Russian Federation)	2012/9/2~6
4	藤本辰雄	新日鐵住金	新日鐵住金の昇華再結晶法 SiC 基板	電子ジャーナル社・化合物半導体大全 (CD-ROM媒体)	2013/1/21
5	藤本辰雄	新日鐵住金	SiC 単結晶基板の開発動向	電子ジャーナル社・2013 最先端ウエハ&製造技術 (CD-ROM媒体)	2013/3/27
6	藤本辰雄	新日鐵	6inch ウエハ試作品【展示】	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29~10/4
7	藤本辰雄	新日鐵住金	(6インチ基板写真を提供)	Wiley 社発刊書籍/木本教授執筆:Fundamentals of silicon carbide technology への写真提供	2013/9/26
8	藤本辰雄	新日鐵住金	新日鐵住金の昇華再結晶法 SiC 基板	電子ジャーナル社刊・2014 パワーデバイス技術大全 (CD-ROM媒体)	2014/3/3
9	藤本辰雄	新日鐵住金	6inch ウエハ試作品【展示】	国立科学博物館企画展「美しき機能結晶 人工結晶」	2014/10/28~2015/1/12

受賞実績

- (1) 半導体産業新聞社主催 第18回半導体オブ・ザ・イヤー2012 半導体用電子材料部門優秀賞, 新日本製鐵「6インチ口径炭化ケイ素 (SiC) 単結晶ウエハ」

1.2 革新的 SiC 結晶成長技術開発

1.2.1 革新的 SiC 結晶成長技術開発（その1） ガス法

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	徳田雄一郎,小島淳,原一都,土田秀一,恩田正一	FUPET,デンソー,電中研	4H-SiC Bulk Growth Using High-Temperature Gas Source Method	Material Science Forum Vols. 778-780 (2014) pp51-54	有	2014/3/1
2	星乃紀博,鎌田功徳,牧野英美,徳田雄一郎,小島淳,土田秀一	FUPET,電中研,デンソー	Fast 4H-SiC Crystal Growth by High-Temperature Gas Source Method	Material Science Forum Vols. 778-780 (2014) pp55-58	有	2014/3/1
3	I. Kamata, N. Hoshino, Y. Tokuda, E. Makino, J. Kojima, and H. Tsuchida	FUPET,電中研,デンソー	Dislocation Analysis of 4H-SiC Crystals Obtained at Fast Growth Rate by the High-Temperature Gas Source Method	Material Science Forum Vols. 778-780 (2014) pp59-62	有	2014/3/1
4	土田秀一,鎌田功徳,伊藤雅彦,宮澤哲哉,星乃紀博,藤林裕明,伊藤英樹,牧野英美,徳田雄一郎,小島淳	FUPET,電中研,デンソー	Evolution of Fast 4H-SiC CVD Growth and Defect Reduction Techniques	Material Science Forum Vols. 778-780 (2014) pp85-90	有	2014/3/1
5	J. Kojima, Y. Tokuda, E. Makino, N. Sugiyama, N. Hoshino, H. Tsuchida	FUPET, デンソー,電中研	High-Speed and Long-Length SiC Growth Using High-Temperature Gas Source Method	Materials Science Forum Vols 821-823 (2015) pp 104-106	有	2015/4/30

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	山内庄一, 原一都, 廣瀬富佐雄,恩田正一	FUPET, デンソー	SiC 単結晶成長技術の現状と課題	応用物理学会結晶工学分科会	2011/6/23
2	山内庄一,原一都,恩田正一	FUPET,デンソー	SiC Bulk Growth Using High Temperature CVD	ICSCRM 2011 (The 14th	2011/9/11

				International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 - 16, 2011)	
3	小島淳,原一都,山内庄一,恩田正一	FUPET, デンソー	Development of SiC Single Crystals Growth	SSDM 2011 (2011 International Conference on Solid State Devices and Materials)	2011/9/27
4	徳田雄一郎,原一都,山内庄一,土田秀一,恩田正一	FUPET,デンソー,電中研	高温ガス成長法による高品質 SiC 単結晶成長	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
5	星乃紀博,鎌田功徳,神田貴裕,徳田雄一郎,牧野英美,小島淳,久野裕也,原一都,山内庄一,恩田正一,土田秀一	FUPET,電中研,デンソー	高温ガス法による SiC 単結晶高速成長の基礎検討	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
6	久野裕也,徳田雄一郎,原一都,恩田正一	FUPET,デンソー	SiC ウェハ作製技術 SiC HT-CVD 法における部材への高融点炭化物部材の応用検討	第 3 回 セラミックスエンジニアリングワークショップ	2012/12/6
7	土田秀一,鎌田功徳,伊藤雅彦,宮澤哲哉,星乃紀博,藤林裕明,伊藤英樹,牧野英美,徳田雄一郎,小島淳	FUPET,電中研,デンソー	Evolution of Fast 4H-SiC CVD Growth and Defect Reduction Techniques	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
8	星乃紀博,鎌田功徳,牧野英美,徳田雄一郎,小島淳,土田秀一	FUPET,電中研,デンソー	Fast 4H-SiC Crystal Growth by High-Temperature Gas Source Method	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
9	徳田雄一郎,小島淳,原一都,土田秀一,恩田正一	FUPET,デンソー,電中研	High Quality 4H-SiC Crystal Growth by High Temperature CVD	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
10	I. Kamata, N. Hoshino, Y. Tokuda, E. Makino, J. Kojima, and H.	FUPET,電中研,デンソー	Evidence of High-Quality and Very Fast 4H-SiC Crystal Growth by the High-Temperature Gas	ICSCRM 2013 (The 15th International Conference on	2013/9/30

	Tuchida		Source Method	Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan) <Late News >	
11	徳田雄一郎, 杉山尚宏, 小島淳, 原一都, 土田秀一, 恩田正一	FUPET, デンソー, 電中研	高温ガス成長法による高速4H-SiCバルク成長	SiC及び関連半導体研究 第22回講演会	2013/12/9
12	鎌田功德, 星及紀博, 徳田雄一郎, 牧野英美, 小島淳, 土田秀一	FUPET, デンソー, 電中研	高温ガス法によって得られた4H-SiC単結晶の品質評価	SiC及び関連半導体研究 第22回講演会	2013/12/9
13	星及紀博, 鎌田功德, 徳田雄一郎, 牧野英美, 小島淳, 土田秀一	FUPET, デンソー, 電中研	高温ガス法による4H-SiC単結晶の高速成長	SiC及び関連半導体研究 第22回講演会	2013/12/9
14	J. Kojima, Y. Tokuda, E. Makino, N. Sugiyama, N. Hoshino, H. Tsuchida	FUPET, デンソー, 電中研	Long-length and High-speed SiC Growth Using High-Temperature Gas Source Method	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France) <Late News >	2014/9/21
15	徳田雄一郎, 杉山尚宏, 星乃紀博, 小島淳, 土田秀一, 恩田正一	FUPET, デンソー, 電中研	高温ガス法による4H-SiCバルク結晶の高速成長	先進パワー半導体分科会 第1回講演会	2014/11/19
16	土田秀一, 鎌田功德, 伊藤雅彦, 星乃紀博	電中研, FUPET, デンソー	高速4H-SiC CVD成長と欠陥挙動の解析	第4回パワーデバイス用シリコンおよび関連半導体に関する研究会	2015/2/6
17	徳田雄一郎, 牧野英美, 杉山尚宏, 星乃紀博, 小島淳, 土田秀一	FUPET, デンソー, 電中研	High-speed 4H-SiC Bulk Growth under High Source Gas Concentration Using High Temperature Gas Source Method	ISPlasma2015/IC-PLANTS2015 (7th International Symposium on Advanced Plasma Science and its Applications for Nitrides and Nanomaterials / 8th International Conference on Plasma-Nano Technology & Science)	2015/3/26

1.2.2 革新的 SiC 結晶成長技術開発（その2） 溶液法

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	Toru Ujihara, Shigeta Kozawa, Kazuaki Seki, Alecander, Yuji Yamamoto and Shunta Hrada	名大	Conversion Mechanism of Threading Screw Dislocation during SiC Solution Growth	Material Science Forum Vols. 717-720 (2012) pp 351-354	有	2012/3/1
2	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,奥村元	FUPET,産総研	Control of void defects in 4H-SiC solution growth	Material Science Forum Vols. 717-720 (2012) pp 57-60	有	2012/3/1
3	原田俊太,アレキサンダー,関和明,山本祐治,Can Zhu,山本悠太,荒井重勇,山崎順,田中信夫,宇治原徹	名大	Polytype Transformation by Replication of Stacking Faults Formed by Two-dimensional Nucleation on Spiral Steps during SiC Solution Growth	Crystal Growth and Design, 2012, 12 (6), pp 3209-3214	有	2012/5/18
4	Takeshi Mitani, Masayuki Okamura, Tetsuo Takahashi, Naoyoshi Komatsu, Tomohisa Kato, Hajime Okumura	産総研,FUPET	Modulation of Growth Rate by Electric Current in Liquid Phase Epitaxy of 4H-SiC	Japanese Journal of Applied Physics Vol. 52, No.8 (2013) Article ID: 085503	有	2013/3/1
5	小松直佳,三谷武志,高橋徹夫,岡村雅之,加藤智久,奥村元	FUPET,産総研	Growth Rate and Surface Morphology of 4H-SiC Single Crystal Grown under Various Supersaturations Using Si-C Solution	Material Science Forum Vols. 740-742 (2013) pp 23-26	有	2013/3/1
6	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,奥村元	FUPET,産総研	Growth of 4H-SiC in Current-Controlled Liquid Phase Epitaxy	Material Science Forum Vols. 740-742 (2013) pp 3-6	有	2013/3/1
7	Takeshi Mitani, Naoyoshi Komatsu, Tetsuo Takahashi, Tomohisa Kato, Toru Ujihara, Yuji Matsumoto, Kazuo Kurashige, Hajime Okumura	FUPET,産総研,名大,東工大,日立化成	Growth rate and surface morphology of 4H-SiC crystals grown from Si-Cr-C and Si-Cr-Al-C solutions under various temperature gradient conditions	Journal of Crystal Growth, In Press, Corrected Proof, Available online 20 November 2013	有	2013/11/20
8	小松直佳,三谷武志,高橋徹夫,加藤智久,蔵重和央,松本祐司,宇治原徹,奥村元	FUPET,産総研,日立化成,東北大,名大	Change in Surface Morphology by Addition of Impurity Elements in 4H-SiC Solution Growth with Si Solvent	Materials Science Forum Vols 821-823 (2015) pp 14-17	有	2015/4/30
9	K. Kurashige, M. Aoshima, K. Takei,	FUPET,産総研,名古屋大学,	Effect of Forced Convection by Crucible	Materials Science Forum	有	2015/4/30

	K. Fujii, M. Hiratani, N. Senguttuvan, T. Kato, T. Ujihara, Y. Matsumoto, H. Okumura	東北大学, 日立化成	Design in Solution Growth of SiC Single Crystal	Vols 821-823 (2015) pp 22-25		
10	K.Fujii,K.Takei,M.Aoshima,N.Senguttuvan,M.Hiratani,T.Ujihara,Y.Matsumoto,T.Kato,K.Kurashige,H.Okumura	FUPET, 日立化成, 名大, 東北大, 産総研	Influences of Solution Flow and Lateral Temperature Distribution on Surface Morphology in Solution Growth of SiC	Materials Science Forum Vols 821-823 (2015) pp 35-38	有	2015/4/30
11	T. Mitani, N. Komatsu, T. Takahashi, T. Kato, T. Ujihara, Y. Matsumoto, K. Kurashige, H. Okumura	FUPET, 産総研, 東北大, 名大, 日立化成	4H-SiC Growth from Si-Cr-C Solution under Al and N Co-Doping Conditions	Materials Science Forum Vols 821-823 (2015) pp 9-13	有	2015/4/30
12	T. Mitani, N. Komatsu, T. Takahashi, T. Kato, S. Harada, T. Ujihara, Y. Matsumoto, K. Kurashige, H. Okumura	FUPET, 産総研, 東北大, 名大, 日立化成	Effect of aluminum addition on the surface morphology of 4H-SiC grown from Si-Cr-C solution	Journal of Crystal Growth Volume 423, Pages 45-49	有	2015/8/1

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	三谷武志, 岡村雅之, 高橋徹夫, 加藤智久, ナチムズセングットバン, 奥村元	FUPET, 産総研	4H-SiC 溶液成長におけるボイド状欠陥の抑制	2011 年春季第 58 回応用物理学関係連合講演会	2011/3/24
2	丸山伸伍, 松本祐司	東工大	レーザ加熱高温真空レーザ顕微鏡の開発と SiC 溶液成長に向けたフラックス挙動観察	2011 年春季第 58 回応用物理学関係連合講演会	2011/3/24
3	アレクサンダー, 関和明, 小澤茂太, 山本祐治, 宇治原徹, 竹田美和	名大	溶液成長における 4H-SiC (0001) 面上の成長多形変化過程の観察	2011 年春季第 58 回応用物理学関係連合講演会	2011/3/24
4	小澤茂太, 関和明, 山本祐治, Alexander, 宇治原徹, 竹田美和	名大	溶液成長により作製した SiC 結晶の転位挙動解析	2011 年春季第 58 回応用物理学関係連合講演会	2011/3/24
5	宇治原徹	名大	溶液法による SiC 結晶成長—多形制御・結晶性—	2011 年春季第 58 回応用物理学関係連合講演会	2011/3/24
6	宇治原徹, 小澤茂太, 関和明, 山本祐治, 原田俊太	名大	SiC 溶液成長における貫通らせん転位分解メカニズム	2011 年秋季第 72 回応用物理学学会学術講演会	2011/8/29
7	丸山伸伍, 松本祐司	東工大	高温真空レーザ顕微鏡による SiC 溶液成長に向けた Si-Ni 系フラックス薄膜の熱挙動観察	2011 年秋季第 72 回応用物理学学会学術講演会	2011/8/29
8	三谷武志, 岡村雅之, 高橋徹夫, 小松直佳, 加藤	FUPET, 産総研	Control of void defects in 4H-SiC solution	ICSCRM 2011 (The 14th International Conference)	2011/9/11

	智久,奥村元		growth	on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 - 16, 2011)	
9	Toru Ujihara, Shigeta Kozawa, Kazuaki Seki, Alecander, Yuji Yamamoto and Shunta Hrada	名大	Conversion Mechanism of Threading Screw Dislocation during SiC Solution Growth	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 - 16, 2011)	2011/9/11
10	Shunta Harada, Alexander, Kazuaki Seki, Yuji Yamamoto and Toru Ujihara	名大	Polytype transformation path on 4H-SiC during top-seeded solution growth	SSDM 2011 (2011 International Conference on Solid State Devices and Materials)	2011/9/28
11	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,奥村元	FUPET,産総研	4H-SiC 溶液成長におけるボイド抑制	第 41 回結晶成長国内会議 (NCCG-41)	2011/11/3
12	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,奥村元	FUPET,産総研	4H-SiC 溶液成長におけるボイド抑制法	第 20 回シリコンカーバイド (SiC) 及び関連ワイドギャップ半導体研究会	2011/12/8
13	宇治原徹,原田俊太,山本祐治,関和明,堀尾篤史,三橋貴仁	名大	SiC 溶液成長における貫通転位の変換過程	第 20 回シリコンカーバイド (SiC) 及び関連ワイドギャップ半導体研究会ポスターセッション	2011/12/9
14	小沼碧海,丸山伸伍,松本祐司	東工大	高温真空レーザ顕微鏡による SiC 溶液成長に向けた Si-Cr 系フラックス薄膜の熱挙動観察	2012 年春季第 59 回応用物理学関係連合講演会	2012/3/15
15	原田俊太,山本祐治,関和明,堀尾篤史,三橋貴仁,宇治原徹	名大	溶液成長における SiC 結晶中の貫通転位変換挙動	2012 年春季第 59 回応用物理学関係連合講演会	2012/3/15
16	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,奥村元	FUPET,産総研	Growth of 4H-SiC in Current-Controlled Liquid Phase Epitaxy	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 - 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
17	小松直佳,三谷武志,高橋徹夫,岡村雅之,加藤智久,奥村元	FUPET,産総研	Growth Rate and Surface Morphology of 4H-SiC Single Crystal Grown under Various Supersaturations Using Si-C Solution	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 - 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
18	C. Zhu, K. Seki, S. Harada, H. Niinomi, M. Tagawa, T. Ujihara	名大	Influence of solution flow on step bunching in solution growth of SiC	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 - 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
19	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,奥村元	FUPET,産総研	4H-SiC 結晶成長に対する電流効果	2012 年秋季第 73 回応用物理学会学術講演会	2012/9/11
20	小松直佳,三谷武志,高橋徹夫,岡村雅之,加藤	FUPET,産総研	4H-SiC 溶液成長の成長速度,表面形態の過飽和度	2012 年秋季第 73 回応用物理学会学術講演会	2012/9/11

	智久,奥村元		依存性		
21	小沼碧海,丸山伸伍,松本祐司	東工大	PLD法によるSiCホモエピタキシャル成長におけるSi-Niフラックス薄膜の効果	2012年秋季第73回応用物理学会学術講演会	2012/9/11
22	朱燦,原田俊太,関和明,新家寛正,宇治原徹	名大	SiC溶液成長における流れがステップバンチングに及ぼす影響	2012年秋季第73回応用物理学会学術講演会	2012/9/11
23	小沼碧海,丸山伸伍,松本祐司	東工大	Thermal Behaviors of Si-Cr Thin Films as a Metal Flux for SiC Solution Growth with a High-Temperature High-Vacuum Laser Microscope	IUMRS-ICEM2012 MRS-J	2012/9/24
24	S. Maruyama, A. Onuma, Y. Matsumoto	東工大	High-throughput Screening of Metal Flux for SiC Solution Growth Using a High-temperature Laser Microscope observation and SIMS depth profiling	7th International Workshop on Combinatorial Materials Science & Technology	2012/10/21
25	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,奥村元	FUPET,産総研	SiC溶液成長における電流効果	第42回結晶成長国内会議(NCCG-42)	2012/11/1
26	朱燦,原田俊太,関和明,新家寛正,田川美穂,宇治原徹	名大	一方向の溶液流れ下におけるSiCのステップバンチングの挙動	第42回結晶成長国内会議(NCCG-42)	2012/11/1
27	小松直佳,三谷武志,岡村雅之,高橋徹夫,加藤智久,宇治原徹,松本祐司,蔵重和央,奥村元	FUPET,産総研,名古屋大学,東京工業大学,日立化成工業	Si-C溶液で成長される4H-SiC結晶の成長レート,表面形態の過飽和度依存性	第21回SiC及び関連ワイドギャップ半導体研究会	2012/11/19
28	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,宇治原徹,松本祐司,蔵重和央,奥村元	FUPET,産総研,東北大学,名古屋大学,日立化成	電流による4H-SiC溶液成長の成長速度制御	第21回SiC及び関連ワイドギャップ半導体研究会	2012/11/19
29	藤井邦治,武井康一,長井一郎,三谷武志,小松直佳,N. Senguttvan,高橋徹夫,松本祐司,宇治原徹,加藤智久,蔵重和央,奥村元	FUPET,日立化成,東京工業大学,名古屋大学,産総研	溶液成長法におけるSiC単結晶のキャリア密度および不純物濃度の測定	第21回SiC及び関連ワイドギャップ半導体研究会	2012/11/19
30	長井一郎,蔵重和央,武井康一,藤井邦治,高橋徹夫,三谷武志,小松直佳,N. Senguttvan,松本祐司,宇治原徹,加藤智久,奥村元	FUPET,日立化成工業,産総研,東京工業大学,名古屋大学	溶液法により育成した4H-SiC単結晶の結晶性評価	第21回SiC及び関連ワイドギャップ半導体研究会	2012/11/19
31	三谷武志,岡村雅之,高橋徹夫,小松直佳,加藤智久,宇治原徹,松本祐司,蔵重和央,奥村元	FUPET,産総研,東北大学,名古屋大学,日	4H-SiC溶液成長に対する取り組み(過飽和度制御に関して)	第21回SiC及び関連ワイドギャップ半導体研究会(個別討論会)	2012/11/19

		日立化成 日立化成			
32	朱燦,原田俊太,関和明,新家寛正,田川美穂,松本祐司,加藤智久,蔵重和央,奥村元,宇治原徹	名大, 東工大, FUPET, 産総研, 日立化成	The evolution of step bunching under one-way flow in solution growth of SiC crystals	第5回名大-精華大-トヨタ-北大合同シンポジウム	2012/12/19
33	加藤智久	産総研	国プロにおける SiC 溶液成長技術開発～溶液法への今後の期待と課題～	学術振興協会第 161 委員会第 80 回研究会	2013/3/7
34	三谷武志,小松直佳,岡村雅之,高橋徹夫,加藤智久,蔵重和央,宇治原徹,松本祐司,奥村元	FUPET,産総研,東北大学,名古屋大学,日立化成	SiCr 系溶媒を用いた 2 インチ 4H-SiC バルク成長	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
35	朱燦,原田俊太,関和明,田川美穂,松本祐司,加藤智久,蔵重和央,奥村元,宇治原徹	名大, 東工大, FUPET, 産総研, 日立化成	SiC 溶液成長において流速の変化が表面モフォロジーに与える影響	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
36	C. Zhu, S. Harada, K. Seki, H. Niinomi, M. Tagawa, Y. Matsumoto, T. Kato, K. Kurashige, H. Okumura, T. Ujihara	東工大,東北大学,名大,FUPET,産総研,日立化成	Control of step bunching by solution flow during solution growth of SiC	ICCGE-17 (The 17th International Conference on Crystal Growth and Epitaxy)	2013/8/11
37	Takeshi Mitani, Naoyoshi Komatsu, Tetsuo Takahashi, Tomohisa Kato, Toru Ujihara, Yuji Matsumoto, Kazuo Kurashige, Hajime Okumura	FUPET,産総研,東北大学,名大	Growth rate and surface morphology of 4H-SiC crystals grown from Si-Cr-C based solutions under various temperature gradient conditions	ICCGE-17 (The 17th International Conference on Crystal Growth and Epitaxy)	2013/8/11
38	朱, 原田俊太, 関和明, 田川美穂, 松本祐司, 加藤智久, 蔵重和央, 奥村元, 宇治原徹	名大, 東工大, 産総研, FUPET, 日立化成	SiC 溶液成長における流れ制御によるトレンチ形成の抑制	2013 年秋季第 74 回応用物理学会学術講演会	2013/9/16
39	Aomi Onuma, Shingo Maruyama, Shunta Harada, Toru Ujihara, Tomihisa Kato, Kazuhisa Kurashige, Hajime Okumura and Yuji Matsumoto	東工大,東北大学,名大,FUPET,産総研,日立化成	Flux-mediated epitaxy of 3C-SiC films on 4H-SiC (0001) substrates	The 7th International Symposium of Integrated Molecular/Materials Science & Engineering	2013/9/19
40	C. Zhu, S. Harada, S. Harada, S. Xiao, K. Seki, H. Niinomi, M. Tagawa, Y. Matsumoto, T. Kato, K. Kurashige, H. Okumura, T. Ujihara	名大東北大学,FUPET,産総研,日立化成	Suppression of trenches by the control of solution flow above growth surface in the solution growth of SiC	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
41	T. Mitani, N.	FUPET,産	Dependence of growth	ICSCRM 2013 (The 15th	2013/9/30

	Komatsu, T. Takahashi, T. Kato, K. Fujii, I. Nagai, T. Ujihara, Y. Matsumoto, K. Kurashige, H. Okumura	総研,東北 大,名大, 日立化成	rate and surface morphology of 4H-SiC crystals grown from Si-Cr-C and Si-Cr-Al-C solutions under various C solubility and supersaturation conditions	International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	
42	小松直佳, 三谷武志, 岡村雅之, 高橋徹夫, 加藤智久, 宇治原徹, 松本祐司, 蔵重和央, 奥村元	FUPET,産 総研,名古 屋大学,東 北大学,日 立化成	4H-SiC 溶液結晶成長に おける表面マクロ欠陥を 抑制する溶媒組成の探索	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
43	三谷武志, 小松直佳, 高橋徹夫, 加藤智久, 宇治原徹, 松本祐司, 蔵重和央, 奥村元	FUPET,産 総研,東北 大学,名古 屋大学,日 立化成	SiCr 溶媒への Al 添加に よる 4H-SiC 溶液成長結 晶表面のステップ形状変 化	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
44	長井一郎,蔵重和央,加 藤智久,宇治原徹,松本 祐司,奥村元	FUPET,日 立化成,産 総研,名古 屋大学,東 北大学	溶液成長させた 4H-SiC 単結晶における放射光 x 線トポグラフィーによる 欠陥分析	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
45	藤井邦治,武井康一,長 井一郎,N.Suguttvan, 平谷正彦,宇治原徹,松 本祐司,加藤智久,蔵重 和央,奥村元	FUPET,日 立化成,東 北大学,名 古屋大学, 産総研	溶液対流および面内温度 分布の表面形状への影響	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
46	三谷武志	FUPET,産 総研	不純物 (Al) 添加による 表面荒れの抑制と長尺バ ルク成長の現状について	日本結晶成長学会 第 91 回バルク成長分科会	2014/3/26
47	Aomi Onuma, Shingo Maruyama, Shunta Harada, Toru Ujihara, Tomihisa Kato, Kazuhisa Kurashige, Hajime Okumura and Yuji Matsumoto	東工大,東 北大,名 大,FUPET, 産総研,日 立化成	Interface Observation of SiC Substrates and Si-Metal Flux Thin Films Using a High-Temperature High-Vacuum Laser Microscope	The IUMRS International Conference in Asia 2014 (IUMRS-ICA2014) (IUMRS: Intenational Union of Materials Research Societies)	2014/8/24
48	小沼碧海,丸山伸伍,原 田俊太,宇治原徹,加藤 智久,蔵重和央,奥村 元,松本祐司	FUPET,産 総研,名大, 東北大,日 立化成	Observation of SiC Substrates / Flux Interface in the Flux Growth of SiC with High-Temperature and High-Vacuum Laser Microscope	2014 年秋季第 75 回応用物 理学会学術講演会	2014/9/17
49	T. Mitani, N. Komatsu, T. Takahashi, T. Kato, T. Ujihara, Y. Matsumoto, K. Kurashige, H. Okumura	FUPET,産 総研,東北 大,名大, 日立化成	4H-SiC solution growth under Al and N co-doping conditions	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
50	小松直佳, 三谷武志, 高橋徹夫, 加藤智久, 蔵重和央, 松本祐司, 宇治原徹, 奥村元	FUPET,産 総研,日立 化成,東北 大学,名古	Change in surface morphology by the addition of impurity elements in 4H-SiC	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014,	2014/9/21

		屋大学	solution growth with Si solvent	Sept. 21 – 25, 2014, grenoble, France)	
51	K. Kurashige, M. Aoshima, K. Takei, K. Fujii, M. Hiratani, N. Senguttuvan, T. Kato, T. Ujihara, Y. Matsumoto, H. Okumura	FUPET,産総研,名古屋大学,東北大学,日立化成	Effect of forced convection by crucible design in solution growth of SiC single crystal	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 – 25, 2014, grenoble, France)	2014/9/21
52	K.Fujii,K.Takei,M.Aoshima,N.Senguttuvan,M.Hiratani,T.Ujihara,Y.Matsumoto,T.Kato,K.Kurashige,H.Okumura	FUPET,日立化成,名大,東北大,産総研	Influences of solution flow and lateral temperature distribution on surface morphology in solution growth of SiC	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 – 25, 2014, grenoble, France)	2014/9/21
53	三谷武志,小松直佳,高橋徹夫,加藤智久,宇治原徹,松本裕司,蔵重和央,奥村元	FUPET,産総研,東北大学,名古屋大学,日立化成	4H-SiC 溶液成長における Al-N 同時添加が成長表面及び伝導性へ及ぼす影響	第 44 回結晶成長国内会議 (NCCG-44)	2014/11/6
54	小松直佳,三谷武志,高橋徹夫,加藤智久,蔵重和央,松本裕司,宇治原徹,奥村元	FUPET,産総研,名大,東北大,日立化成	4H-SiC 溶液成長における各種添加物の成長表面への影響	第 44 回結晶成長国内会議 (NCCG-44)	2014/11/6
55	三谷武志,小松直佳,高橋徹夫,加藤智久,宇治原徹,松本裕司,蔵重和央,奥村元	FUPET,産総研,東北大学,名古屋大学,日立化成	Al-N 同時添加での 4H-SiC 溶液成長における成長表面安定性と伝導特性	先進パワー半導体分科会第 1 回講演会	2014/11/19
56	小松直佳,三谷武志,高橋徹夫,加藤智久,宇治原徹,松本裕司,蔵重和央,奥村元	FUPET,産総研,名大,東北大,日立化成	4H-SiC 溶液成長における SiCrAl 溶媒への Sn 微量添加効果	2015 年第 62 回応用物理学会春季学術講演会	2015/3/11

2. 大口径 SiC ウエハ加工技術開発 (大口径 SiC ウエハ加工要素検証を含む)

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	Hideki Yamada, Satarou Yamaguchi, Norimasa Yamamoto, Tomohisa Kato	中部 大,FUPET,産 総研	Cutting speed of electric discharge machining for SiC ingot	Material Science Forum Vols. 717-720 (2012) pp 861-864	有	2012/3/1
2	Norimasa Yamamoto, Satarou Yamaguchi, Tomohisa Kato	中部 大,FUPET,産 総研	Slicing of rotating SiC ingot by electric discharge machining	Material Science Forum Vols. 740-742 (2013) pp843-846	有	2013/3/1
3	加藤智久	FUPET	NEDO プロ「低炭素社会を 実現する新材料パワー半導 体プロジェクト」での大口 径 SiC ウエハ加工技術開発	精密工学会誌, Vol. 80, No. 1, 2014		2014/1/1
4	栗田恒雄, 三宅晃司, 河田研治, 芦田極, 加 藤智久	FUPET, 産総 研	単結晶 SiC 高能率複合研磨 法の開発	砥粒加工学会誌, Vol.58, No.1 (2014 年) pp30 - p35	有	2014/1/6
5	貴堂高德,長屋正武,河 田研治,加藤智久	FUPET,昭和 電工,デンソー, 産総研	A novel grinding technique for 4H-SiC single crystal wafers using tribo-catalytic abrasives	Material Science Forum Vols. 778-780 (2014) pp754-758	有	2014/3/1
6	Norimasa Yamamoto, Satarou Yamaguchi, Tomohisa Kato	中部 大,FUPET,産 総研	Effects of machining fluid on electric discharge machining of SiC ingot	Material Science Forum Vols. 778-780 (2014) pp767-770	有	2014/3/1
7	前田弘人,高鍋隆一,武 田篤徳,松田祥伍,加藤 智久	FUPET,産総 研,タカトリ,旭 ダイヤモンド 工業	High-Speed Slicing of SiC Ingot by High-Speed Multi-Wire Saw	Material Science Forum Vols. 778-780 (2014) pp771-775	有	2014/3/1
8	Masumi Ogawa, Kei Mine, Yoshitaka Ohshita, Seiki Fuchiyama, Yasuhiro Tawa, Tomohisa Kato	FUPET,産総 研	Development of Multi-wire Electric Discharge Machining for SiC Wafer Processing	Material Science Forum Vols. 778-780 (2014) pp776-779	有	2014/3/1
9	磯橋藍,佐野泰久,加藤 智久,山内和人	阪大,産総 研,FUPET	Planarization of 6-Inch 4H-SiC Wafer Using Catalyst-Referred Etching	Materials Science Forum Vols 821-823 (2015) pp 537-540	有	2015/4/30

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	Hideki Yamada, Satarou Yamaguchi, Norimasa Yamamoto, Tomohisa Kato	中部 大,FUPET, 産総研	Cutting Speed of Electric Discharge Machining for SiC Ingot	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 - 16, 2011)	2011/9/12
2	山田秀貴,赤星勇利,半 月寛之,山本則正,山口 作太郎,加藤智久	中部大 学,FUPET, 産総研	加工速度による SiC 放電 加工への影響	平成 23 年度電気関係学会 東海支部連合大会	2011/9/26
3	山田秀貴,山本則正,山 口作太郎,加藤智久	中部大 学,FUPET, 産総研	SiC 放電加工の放電率と 加工速度の関係	第 20 回 SiC 及び関連ワイ ドギャップ半導体研究会	2011/12/8
4	堀田和利,河田研治,長 屋正武,貴堂高德,加藤 智久	FUPET,産 総研	ステップポリッシュ法に よる SiC ウェハ加工歪 層深さの評価	第 20 回シリコンカーバイ ド (SiC) 及び関連ワイド ギャップ半導体研究会	2011/12/8
5	前田弘人,高鍋隆一,出 口喜宏	FUPET,産 総研,タカ トリ,旭ダ イヤモンド 工業	SiC インゴットの高速切 断 (高速マルチワイヤー ソー)	第 20 回シリコンカーバイ ド (SiC) 及び関連ワイド ギャップ半導体研究会ポ スターセッション	2011/12/8
6	堀江裕一郎,淵山正毅, 多和靖展, 吉川直樹, 加藤智久	FUPET,産 総研	SiC 単結晶切断用マルチ ワイヤーソー放電加工機 の開発	第 20 回シリコンカーバイ ド (SiC) 及び関連ワイド ギャップ半導体研究会ポ スターセッション	2011/12/8
7	山本則正,赤星勇利,山 田秀貴,加藤智久,山口 作太郎	中部大 学,FUPET, 産総研	インゴット回転台を用い た炭化ケイ素のワイヤー 放電加工	第 20 回 SiC 及び関連ワイ ドギャップ半導体研究会	2011/12/9
8	堀田和利,河田研治,長 屋正武,貴堂高德,加藤 智久	FUPET,デ ンソー,フ ジミイン コーポー レーター ッド,昭和 電工,産 総研	ステップポリッシュ法に よる SiC ウェハ加工歪 層深さの評価	2012 年春季第 59 回応用物 理学関係連合講演会	2012/3/15
9	Norimasa Yamamoto, Satarou Yamaguchi, Tomohisa Kato	中部大 学,FUPET, 産総研	Slicing of rotating SiC ingot by electric discharge machining	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 - 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
10	内村晃治,山本則正,山 口作太郎,加藤智久	中部 大,FUPET, 産総研	回転台を用いた SiC イン ゴットの放電加工	電気関係学会 東海支部連 合大会	2012/9/24
11	加藤智久	産総研	大口径 SiC ウェハ加工技 術開発 (招待講演)	日本砥粒加工学会・先端加 工ネットワーク第 1 回産官 学連携研究開発講演会 「SiC が拓くパワーデバイ スの未来」	2012/11/15
12	長屋正武,河田研治,堀 田和利,貴堂高德,加藤 智久	FUPET,デ ンソー,フ ジミイン コーポー レーター	SiC ウェハ加工プロセス におけるラッピング加工 の位置付けと可能性につ いて	第 21 回 SiC 及び関連ワイ ドギャップ半導体研究会	2012/11/19

		ッド,昭和 電工,産総 研			
13	小川真澄,峯恵,大下義 隆	FUPET,産 総研	SiC 単結晶切断用マルチ ワイヤー放電加工機の開 発	第 21 回 SiC 及び関連ワイ ドギャップ半導体研究会	2012/11/19
14	河田研治,堀田和利,長 屋正武,貴堂高德,中山 智浩,加藤智久	FUPET,フ ジミ,デン ソー,昭和 電工,産総 研	大口径 SiC 基板加工にお ける CMP の課題と解決 へのアプローチ	第 21 回 SiC 及び関連ワイ ドギャップ半導体研究会	2012/11/19
15	貴堂高德,堀田和利,河 田研治,長屋正武,前田 弘人,出口喜宏,松田祥 伍,武田篤徳,高鍋隆 一,中山智浩,加藤智久	FUPET,デ ンソー,フ ジミインコ ーポレーテ ッド,昭和 電工,タカ トリ,産総 研	単結晶 SiC ウェハ加工プ ロセスへの研削加工適用 の優位性と大口径化への 課題	第 21 回 SiC 及び関連ワイ ドギャップ半導体研究会	2012/11/19
16	山田厚輔,江龍修	名工大	二種類の波長を用いた SiC 加工表面非接触評価 の研究	第 21 回 SiC 及び関連ワイ ドギャップ半導体研究会	2012/11/19
17	前田弘人,高鍋隆一,武 田篤徳,松田祥伍,加藤 智久	FUPET,タ カトリ,旭 ダイヤモンド 工業,産 総研	ダイヤモンドマルチワイ ヤーソーの大口径化対応	第 21 回 SiC 及び関連ワイ ドギャップ半導体研究会 (個別討論会)	2012/11/19
18	前田弘人,高鍋隆一,武 田篤徳,松田祥伍	FUPET,産 総研,タカ トリ,旭ダ イヤモンド 工業	高速マルチワイヤーソー による SiC インゴットの 高速切断(2)	第 21 回 SiC 及び関連ワイ ドギャップ半導体研究会ポ スターセッション	2012/11/19
19	長屋正武,河田研治,堀 田和利,貴堂高德,加藤 智久	FUPET,デ ンソー,フ ジミインコ ーポレーテ ッド,昭和 電工,産総 研	6 インチウェハ量産化に 向けた SiC ウェハ加工の アプローチ	第 21 回 SiC 及び関連ワイ ドギャップ半導体研究会 (個別討論会)	2012/11/20
20	河田研治	フジミ	SiC 基板の加工プロセス の現状と課題	産総研コンソーシアム「計 測・診断システム研究協議 会」第 15 回精密加工プロセ ス研究会講演会	2013/2/20
21	北博之	FUPET,タ カトリ	単結晶インゴットのスラ イシング加工技術	日本機械学会 関西支部第 88 期定時総会講演会	2013/3/16
22	山本則正,加藤智久,山 口作太郎	中部大 学,FUPET, 産総研	被加工物回転機を用いた SiC インゴットの放電加 工	平成 25 年電気学会全国大 会	2013/3/20
23	山田厚輔,江龍修	名工大	二種類の波長を用いた SiC 表面凹凸の定量的非 接触評価	2013 年第 60 回応用物理学 会春季学術講演会	2013/3/27
24	加藤智久	産総研, FUPET	結晶加工の現状と課題～ 国プロにおける大口径 SiC ウェハ加工技術開発 ～	先進パワー半導体研究会 第 8 回個別討論会「SiC 基 板結晶に求められるスペッ ク」	2013/7/19

25	前田弘人	FUPET,タカトリ	進化する SiC ウェハ製造技術の最新動向 ダイヤモンドワイヤーを用いた SiC 高速切断加工	砥粒加工学会 先端加工ネットワーク 第2回産官学連携研究開発講演会	2013/7/30
26	加藤智久	産総研, FUPET	進化する SiC ウェハ製造技術の最新動向～国プロにおける大口径 SiC ウェハ加工技術開発～	砥粒加工学会 先端加工ネットワーク 第2回産官学連携研究開発講演会 「進化する SiC ウェハ製造技術の最新動向」	2013/7/30
27	栗田恒雄,三宅晃司,河田研治,芦田極,加藤智久	FUPET,産総研	単結晶 SiC 高能率複合研磨法の開発	ABTECH2013(砥粒加工学会学術講演会)	2013/8/27
28	貴堂高德,長屋正武,河田研治,加藤智久	FUPET,昭和電工,デンスー,産総研	A novel grinding technique for 4H-SiC single crystal wafers using tribo-catalytic abrasives wheels	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
29	Norimasa Yamamoto, Satarou Yamaguchi, Tomohisa Kato	中部大学,FUPET,産総研	Effects of machining fluid on electric discharge machining of SiC ingot	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
30	前田弘人,高鍋隆一,武田篤徳,松田祥伍,加藤智久	FUPET,産総研,タカトリ,旭ダイヤモンド工業	High-Speed Slicing of SiC Ingot by High-Speed Multi Wire Saw	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
31	Masumi Ogawa, Kei Mine, Yoshitaka Ohshita, Seiki Fuchiyama, Yasuhiro Tawa, Tomohisa Kato	FUPET,産総研	Development of Multi-wire Electric Discharge Machining for SiC Wafer Processing	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan) < Late News >	2013/9/30
32	N. Yamamoto, S. Yamaguchi, T. Kato	中部大学,FUPET,産総研	Effects of atmosphere medium in electric discharge machining of silicon carbide	12th Inter. Conf. Atomically Controlled Surface Interface Nanostructures, Tsukuba	2013/11/4
33	伊藤康昭,堀田和利,長屋正武,貴堂高德,河田研治,中山智浩,田村謙太郎,浅水啓州,佐々木雅之,北畠真,児島一聡,加藤智久	FUPET,デンスー,フジインコーポレーテッド,昭和電工,ローム,新日鐵住金,パナソニック,産総研	CMPにおける研磨負荷が SiC ウェハ表面に与える影響	SiC 及び関連半導体研究 第22回講演会	2013/12/9
34	小川真澄,峯恵,淵山正毅,多和靖展,加藤智久	FUPET,産総研	SiC 単結晶切断用マルチワイヤー放電加工機の開発 (3)	SiC 及び関連半導体研究 第22回講演会	2013/12/9
35	貴堂高德,長屋正武,河田研治,加藤智久	FUPET,昭和電工,デンスー,産	トライボ触媒砥粒を使用した 4H-SiC 単結晶ウェハの新規研削加工技術	SiC 及び関連半導体研究 第22回講演会	2013/12/9

		総研			
36	前田弘人, 高鍋隆一, 武田篤徳, 松田祥伍, 加藤智久	FUPET,産総研,タカトリ,旭ダイヤモンド工業	高速マルチワイヤーソーによる SiC インゴットの高速切断 (3)	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
37	長屋正武,堀田和利,貴堂高德,迫秀樹,三谷武志,河田研治,加藤智久	FUPET,デ ンソー,フ ジミイン コーポー レーテ ッド,昭 和電工, 東レリ サーチ センタ ー,産 総研	大粒径砥粒による SiC 単結晶ウエハのラッピング加工	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
38	加藤智久	FUPET, 産総研	大口径 SiC ウエハ加工技術開発	精密工学会 第 365 回講習会	2014/2/28
39	磯橋藍, 佐野泰久, 岡本武志, 加藤智久, 山内和人	阪大,産総研	触媒表面エッチング法を用いた 6 インチ 4H-SiC 基板の平坦化加工	2014 年第 61 回応用物理学会春季学術講演会	2014/3/17
40	長屋正武,貴堂高德,河田研治,加藤智久	FUPET,デ ンソー,昭 和電工, 産総研	B4C 砥粒による SiC ウエハのラッピング加工特性	2014 年度精密工学会秋季大会学術講演会	2014/9/16
41	河田研治,佐々木雅之,伊藤康昭,田村謙太郎,長屋正武,貴堂高德,加藤智久	FUPET, 産総研, 新日鉄, フジミ, ローム, デ ンソー, 昭 和電工	SiC ウエハの CMP において研磨部材が基板表面および表面下に与える影響	2014 年度精密工学会秋季大会学術講演会	2014/9/16
42	前田弘人,高鍋隆一,武田篤徳,松田祥伍,加藤智久	FUPET,産 総研,タ カトリ, 旭 ダ イヤ モ ン ド 工 業	高速マルチワイヤーソーによる SiC インゴットの高速切断	2014 年度精密工学会秋季大会学術講演会	2014/9/16
43	磯橋藍,佐野泰久,加藤智久,山内和人	阪大, 産 総 研, FUPET	Planarization of 6 inch 4H-SiC wafer by using catalyst-referred etching	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
44	加藤智久	FUPET, 産 総 研	「ワイドギャップ半導体ウエハの最新動向と先端加工技術」～国プロにおける大口径 SiC ウエハ加工技術開発～	砥粒加工学会 先端加工ネットワーク 第 4 回産官学連携研究開発講演会 「ワイドギャップ半導体ウエハの最新動向と先端加工技術」	2014/11/7
45	貴堂高德,長屋正武,河田研治,加藤智久	FUPET,昭 和電工, デ ン ソ ー, 産 総 研	150mm 径 4H-SiC 単結晶ウエハの高精度低ダメージ研削加工技術開発	先進パワー半導体分科会第 1 回講演会	2014/11/19
46	河田研治,伊藤康昭,平野真也,長屋正武,貴堂高德,佐々木雅之,田村謙太郎,中山智浩,加藤智久	FUPET,産 総 研, フ ジ ミ, デ ン ソ ー, 昭 和 電 工, 新 日 鉄 住 金, ロー	SiC ウエハの CMP におけるスクラッチ・潜傷の発生原因調査	先進パワー半導体分科会第 1 回講演会	2014/11/19

		ム			
47	長屋正武, 貴堂高德, 中山智浩, 河田研治, 加藤智久	FUPET, デンソー, 昭和電工, 産総研	SiC ウェハ加工プロセスにおけるトワイマン効果	先進パワー半導体分科会第1回講演会	2014/11/19
48	平野真也, 井上穰, 河田研治, 長屋正武, 貴堂高德, 中山智浩, 佐々木雅之, 加藤智久	FUPET, フジミ, デンソー, 昭和電工, 新日鐵住金, 産総研	SiC 対応高速 CMP プロセスの検討	先進パワー半導体分科会第1回講演会	2014/11/19
49	多和靖展, 淵山正毅, 小川真澄, 峯恵, 加藤智久	FUPET, 産総研	SiC 単結晶切断用マルチワイヤー放電加工機の開発 (4)	先進パワー半導体分科会第1回講演会	2014/11/19
50	高鍋隆一, 前田弘人, 武田篤徳, 松田祥伍, 長屋正武, 貴堂高德, 中山智浩, 加藤智久	FUPET, 産総研, 旭ダイヤモンド工業, タカトリ, デンソー, 昭和電工	X線回折法による加工ダメージの評価	先進パワー半導体分科会第1回講演会	2014/11/19
51	前田弘人, 高鍋隆一, 武田篤徳, 松田祥伍, 加藤智久	FUPET, 産総研	高速マルチワイヤーソーによる SiC インゴットの高速切断 (4)	先進パワー半導体分科会第1回講演会	2014/11/19
52	河田研治	産総研, FUPET	パワーエレクトロニクス用 SiC 基板の先進研磨技術	第6回先進研磨技術研究会	2014/12/12

【その他外部発表(プレス発表等)】

番号	発表者	所属	タイトル	発表先	発表年月日
1	河田研治	産総研, FUPET	第25回グラインディングアカデミー 研磨加工の基礎－基礎から最新技術まで－ 「研磨材の基礎と最新トピックス」	第25回グラインディングアカデミー	2013/11/29

受賞実績

- (1) 砥粒加工学会 熊谷賞, 栗田恒雄, 三宅晃司, 河田研治, 芦田極, 加藤智久 (FUPET, 産総研), 「単結晶 SiC 高能率複合研磨法の開発」

3. エピタキシャル膜成長技術開発

3.1 大口径対応技術

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	児島一聡,伊藤佐千子,長田晃代,奥村元	FUPET, 産総研	Improvement of homoepitaxial layer quality grown on 4H-SiC Si-face substrate lower than 1 degree off angle	Material Science Forum Vols. 717-720 (2012) pp 141-144	有	2012/3/1
2	Chiaki Kudou, Kentaro Tamura, Takashi Aigo, Wataru Ito, Johji Nishio, Kazutoishi Kojima and Toshiyuki Ohno	パナソニック, ローム,新日鐵, 東芝,産総研,日立	Dependence of growth condition on 4H-SiC epitaxial layer quality with wafer size corresponding to 150mm	MRS Proceedings / Volume 1433 / 2012 / doi:10.1557/opl.2012.1140	有	2012/4/9
3	Keiko Masumoto, Kazutoshi Kojima, Hajime Okumura	FUPET,産総研	The growth of 3-inch 4H-SiC Si-face epitaxial wafer with vicinal off-angle	Material Science Forum Vols. 740-742 (2013) pp 193-196	有	2013/3/1
4	Kazutoshi Kojima, Akiyo Nagata, Sachiko Ito, Yuuki Sakuma, Ryoji Kosugi, Y. Tanaka	FUPET,産総研	Filling of Deep Trench by Epitaxial SiC Growth	Material Science Forum Vols. 740-742 (2013) pp793-796	有	2013/3/1
5	Keiko Masumoto, Chiaki Kudou, Kentaro Tamura, Johji Nishio, Sachiko Ito, Kazutoshi Kojima, Toshiyuki Ohno, Hajime Okumura	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	Growth of silicon carbide epitaxial layers on 150-mm-diameter wafers using a horizontal hot-wall chemical vapor deposition	Journal of Crystal Growth 381 (2013) 139-143	有	2013/7/27
6	K. Kojima, K. Masumoto, S. Ito, A. Nagata, H. Okumura	FUPET,産総研	4H-SiC homoepitaxial growth on substrate with vicinal off-angle lower than 1°	ECS Journal of Solid State Science and Technology 2013 volume 2, issue 8, N3012-N3017	有	2013/8/1
7	K. Kojima, K. Masumoto, S. Ito, A. Nagata, H. Okumura	FUPET,産総研	Reducing the wafer off angle for 4H-SiC homoepitaxy	ECS Trans. 2013 volume 58, issue 4, pp111-117(24th ECS Meeting)	有	2013/12/1
8	児島一聡, 升本恵子, 伊藤佐千子, 長田晃代, 奥村元	FUPET,産総研	4H-SiC ホモエピタキシャル成長における表面モフォロジーのオフ角依存性	表面科学 Vol.35, No.2 (2014) pp78-83	有	2014/2/1
9	J. Nishio, C. Kudou,	FUPET,東芝,	C-Face Epitaxial Growth	Material	有	2014/3/1

	K. Tamura, K. Masumoto, K. Kojima, T. Ohno	ローム,パナソニック,産総研,日立	of 4H-SiC on Quasi-150-mm Diameter Wafers with High Throughput	Science Forum Vols. 778-780 (2014) pp109-112		
10	K. Kojima, K. Masumoto, S. Ito, A. Nagata, H. Okumura	FUPET,産総研	Development of homoepitaxial growth technique on 4H-SiC vicinal off angled substrate	Material Science Forum Vols. 778-780 (2014) pp125-130	有	2014/3/1
11	C. Kudou, K. Tamura, J. Nishio, K. Masumoto, K. Kojima, T. Ohno	FUPET, パナソニック,ローム,東芝,産総研,日立	Dependence of the growth parameters to the in-plane distribution 150mm Φ size SiC epitaxial Wafer	Material Science Forum Vols. 778-780 (2014) pp139-142	有	2014/3/1
12	K. Tamura, C. Kudou, K. Masumoto, J. Nishio, K. Kojima	FUPET,産総研,ローム,パナソニック,東芝	Homo-epitaxial growth on 2° off-cut 4H-SiC(0001) Si-face substrates using H ₂ -SiH ₄ -C ₃ H ₈ CVD system	Material Science Forum Vols. 778-780 (2014) pp214-217	有	2014/3/1
13	K. Masumoto, S. Ito, H. Goto, H. Yamaguchi, K. Tamura, C. Kudou, J. Nishio, K. Kojima, T. Ohno, H. Okumura	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	Conversion of basal plane dislocations to threading edge dislocations in growth of epitaxial layers on 4H-SiC substrates with a vicinal off-angle	Material Science Forum Vols. 778-780 (2014) pp99-102	有	2014/3/1
14	Keiko Masumoto, Kentaro Tamura, Chiaki Kudou, Johji Nishio, Sachiko Ito, Kazutoshi Kojima, Toshiyuki Ohno, and Hajime Okumura	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	Suppression of short step bunching generated on 4H-SiC Si-face substrates with vicinal off-angle	Journal of Crystal Growth, In Press, Corrected Proof, Available online 5 March 2014	有	2014/3/5
15	K. Masumoto, H. Asamizu, K. Tamura, C. Kudou, J. Nishio, K. Kojima, T. Ohno, H. Okumura	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	Suppression of 3C-inclusions in growth of 4H-SiC Si-face homoepitaxial layers with 1° off-angle	Materials Vols.7 (2014) pp 7010-7021	有	2014/10/17
16	K. Masumoto, H. Asamizu, K. Tamura, C. Kudou, J. Nishio, K. Kojima, T. Ohno, H. Okumura	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	Homoepitaxial growth and investigation of stacking fault of 4H-SiC C-face epitaxial layer with 1° off-angle	Japanese Journal of Applied Physics Vol.54, No.4S(2015), 04DP04	有	2015/1/28
17	西尾謙司,工藤千秋,伊佐千子,升本恵子,浅水啓州,田村謙太郎,児島一聡,大野俊之	FUPET,東芝,ローム,パナソニック,産総研,日立	Uniformity Improvement in Carrier Concentration on 150 mm Diameter C-Face Epitaxial Growth of 4H-SiC	Materials Science Forum Vols 821-823 (2015) pp 169-172	有	2015/4/30
18	工藤千秋,浅水啓州,田村謙太郎,西尾謙司,升本恵子,児島一聡,大野俊之	FUPET,パナソニック,ローム,東芝,産総研,日立	Influence of Epi-Layer Growth Pits on SiC Device Characteristics	Materials Science Forum Vols 821-823 (2015) pp 177-180	有	2015/4/30
19	田村謙太郎,佐々木雅之,工藤千秋,山下任,迫秀樹,浅水啓州,伊	FUPET,産総研,ローム,新日鐵住金,パナソ	Starting Point of Step-Bunching Defects on 4H-SiC Si-Face Substrates	Materials Science Forum Vols 821-823 (2015) pp	有	2015/4/30

	藤佐千子, 児島一聡	ニック, 昭和 電工, 東レリ サーチセンタ ー		367-370		
20	S. Ji, K. Kojima, R. Kosugi, S. Saito, Y. Sakuma, Y. Tanaka, S. Yoshida, H. Himi, H. Okumura	FUPET,産総 研	Filling 4H-SiC trench towards selective epitaxial growth by adding HCl to CVD process	Applied Physics Express (to be published)	有	2015/6/30

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	児島一聡,伊藤佐千子, 長田晃代,奥村元	FUPET, 産総研	Improvement of homoepitaxial layer quality grown on 4H-SiC Si-face substrate lower than 1 degree off angle	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 - 16, 2011)	2011/9/11
2	児島一聡,長田晃代,奥 村元	FUPET, 産総研	4H-SiC 微傾斜 Si 面基板 上に作製したエピタキシ ャル膜の表面モフオロジ ーと多形制御	第 20 回シリコンカーバイ ド (SiC) 及び関連ワイド ギャップ半導体研究会	2011/12/8
3	田村謙太郎,大島博典, 杉山直之,松畑洋文,北 島真,児島一聡,大野俊 之	FUPET,産 総研,ロー ム,パナソ ニック,日 立製作所	SiC エピタキシャルウェ ハの帯状欠陥へのバルク 基板表面ダメージによる 影響	第 20 回シリコンカーバイ ド (SiC) 及び関連ワイド ギャップ半導体研究会	2011/12/8
4	工藤千秋,北島真,田村 謙太郎,藍郷崇,伊藤 涉,西尾謙司,児島一 聡,大野俊之	FUPET, パナソニ ック,ロー ム,新日鐵, 東芝,産総 研,日立	Dependence of growth condition on 4H-SiC epitaxial layer quality with wafer size corresponding to 150mm	MRS(Materials Research Society)Spring Meeting 2012	2012/4/9
5	Kazutoshi Kojima, Akiyo Nagata, Sachiko Ito, Yuuki Sakuma, Ryoji Kosugi, Y. Tanaka	FUPET,産 総研	Filling of Deep Trench by Epitaxial SiC Growth	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 - 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
6	升本恵子,児島一聡,奥 村元	FUPET,産 総研	The growth of 3-inch 4H-SiC Si-face epitaxial wafer with vicinal-off angle	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 - 6, 2012, St. Petersburg, Russian Federation)	2012/9/3
7	工藤千秋,田村謙太郎, 西尾謙司,児島一聡,大 野俊之	FUPET,パ ナソニッ ク,ロー ム,東芝,産 総研,日立	150mm ウエハに対応し たエピ膜の成長条件依存 性	2012 年秋季第 73 回応用物 理学会学術講演会	2012/9/11
8	升本恵子,児島一聡,奥 村元	FUPET,産 総研	4H-SiC Si 面微傾斜基板 を用いたホモエピタキシ ャルウエハの大口径化	2012 年秋季第 73 回応用物 理学会学術講演会	2012/9/11

9	工藤千秋,田村謙太郎,西尾謙司,児島一聡,大野俊之	FUPET,パナソニック,ローム,東芝,産総研,日立	150mmΦサイズ SiC エピ膜成長に関する面内分布へのパラメータ依存性	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
10	升本恵子,児島一聡,奥村元	FUPET,産総研	3-inch 4H-SiC 微傾斜エピタキシャル成長	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
11	田村謙太郎,佐々木雅之,工藤千秋,迫秀樹,北畠真,児島一聡	FUPET,産総研,ローム,新日住金,パナソニック,東レリサーチセンター	4H-SiC(0001)Si 面のステップバンチング発生原因とオフ角依存性	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
12	田村謙太郎,工藤千秋,升本恵子,児島一聡	FUPET,産総研,ローム,パナソニック,	4H-SiC(0001)Si 面上ホモエピタキシャル成長のオフ角依存性	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
13	西尾謙司,工藤千秋,田村謙太郎,児島一聡,大野俊之	FUPET,東芝,ローム,パナソニック,産総研,日立	みなし 150mmΦ 4H-SiC C 面へのエピ膜成長	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
14	升本恵子,児島一聡,伊藤佐千子,奥村元	FUPET,産総研	4H-SiC Si 面微傾斜基板の in-situ エッチング条件の検討	2013 年第 60 回応用物理学会春季学術講演会	2013/3/28
15	西尾謙司,工藤千秋,田村謙太郎,升本恵子,児島一聡,大野俊之	FUPET,東芝,ローム,パナソニック,産総研,日立	C-face epitaxial growth of 4H-SiC on quasi-150mm-diameter wafers	ICCGE-17 (The 17th International Conference on Crystal Growth and Epitaxy)	2013/8/11
16	Keiko Masumoto, Kentaro Tamura, Sachiko Ito, Kazutoshi Kojima, Hajime Okumura	FUPET,産総研,ローム	Suppression of short step bunching generated on SiC Si-face substrates with vicinal off-angle	ICCGE-17 (The 17th International Conference on Crystal Growth and Epitaxy)	2013/8/11
17	升本恵子,伊藤佐千子,後藤日出人,田村謙太郎,工藤千秋,西尾謙司,児島一聡,大野俊之,奥村元	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	4H-SiC 微傾斜エピタキシャル成長における基底面転位の貫通刃状転位への変換	2013 年秋季第 74 回応用物理学会学術講演会	2013/9/17
18	西尾謙司,工藤千秋,田村謙太郎,升本恵子,児島一聡,大野俊之	FUPET,東芝,ローム,パナソニック,産総研,日立	C-face Epitaxial Growth of 4H-SiC on Quasi-150-mm Diameter Wafers with High Throughput	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
19	工藤千秋,田村謙太郎,西尾謙司,升本恵子,児島一聡,大野俊之	FUPET,パナソニック,ローム,東芝,産総研,日立	Dependence on the growth parameters to the in-plane distribution 150mmΦ size SiC epitaxial Wafer	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
20	K. Masumoto, S. Ito, K. Tamura, C. Kudou, J. nishio, K.	FUPET,産総研,ローム,パナソ	Conversion of basal plane dislocations to threading edge	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and	2013/9/30

	Kojima, T. Ohno, H. Okumura	ニック,東芝,日立製作所	dislocations in growth of epitaxial layers on 4H-SiC substrates with vicinal off-angle	Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	
21	K. Kojima, K. Masumoto, S. Ito, A. Nagata, H. Okumura	FUPET,産総研	Development of homoepitaxial growth technique on 4H-SiC vicinal off angled substrate	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/30
22	田村謙太郎,工藤千秋,升本恵子,西尾譲司,児島一聡	FUPET,産総研,ローム,パナソニック,東芝	Homo-epitaxial growth on 2° off-cut 4H-SiC(0001) Si-face substrates using H ₂ -SiH ₄ -C ₃ H ₈ system	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/30
23	K. Kojima, K. Masumoto, S. Ito, A. Nagata, H. Okumura	FUPET,産総研	Reducing the wafer off angle for 4H-SiC homoepitaxy	224th ECS Meeting	2013/10/27
24	工藤千秋, 伊藤佐千子, 田村謙太郎, 西尾譲司, 升本恵子, 児島一聡, 大野俊之	FUPET,パナソニック,ローム,東芝,産総研,日立	150mmφサイズ横型装置を用いた SiC エピ膜成長における添加ガスとキャリアガスの影響	SiC 及び関連半導体研究第 22 回講演会	2013/12/9
25	浅水啓州, 田村謙太郎, 工藤千秋, 西尾譲司, 升本恵子, 児島一聡	FUPET,ローム,パナソニック,東芝,産総研	2度 off (0001)基板上への 4H-SiC ホモエピタキシャル成長	SiC 及び関連半導体研究第 22 回講演会	2013/12/9
26	升本恵子, 伊藤佐千子, 田村謙太郎, 浅水啓州, 工藤千秋, 西尾譲司, 児島一聡, 大野俊之, 奥村元	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	4H-SiC C 面微傾斜エピタキシャル成長	SiC 及び関連半導体研究第 22 回講演会	2013/12/9
27	西尾譲司,工藤千秋,伊藤佐千子,升本恵子,浅水啓州,田村謙太郎,児島一聡,大野俊之	FUPET,東芝,ローム,パナソニック,産総研,日立	150mmφ ウエハを用いた 4H-SiC の C 面みなしエピ成長実験の妥当性評価	2014 年第 61 回応用物理学会春季学術講演会	2014/3/17
28	工藤千秋,伊藤佐千子,浅水啓州,田村謙太郎,西尾譲司,升本恵子,児島一聡,大野俊之	FUPET,パナソニック,ローム,東芝,産総研,日立	150mm 径 SiC ウエハの SORI に対するエピ成長の影響	2014 年第 61 回応用物理学会春季学術講演会	2014/3/17
29	升本恵子, 伊藤佐千子, 浅水啓州, 田村謙太郎, 工藤千秋, 西尾譲司, 児島一聡, 大野俊之, 奥村元	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	4H-SiC C 面微傾斜エピタキシャル成長における成長条件と積層欠陥密度の関係	2014 年第 61 回応用物理学会春季学術講演会	2014/3/17
30	Hirokuni Asamizu, Kentaro Tamura, Chiaki Kudou, Johji Nishio, Keiko Masumoto,	FUPET,ローム,パナソニック,東芝,産総研	Epitaxial Growth of 4H-SiC on 2 degrees off-axis (0001) Si-face Substrates	Material Research Society 2014 Spring Meeting & Exhibit	2014/4/21

	Kazutoshi Kojima				
31	K. Masumoto, H. Asamizu, K. Tamura, C. Kudou, J. Nishio, K. Kojima, T. Ohno, H. Okumura	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	Homoeptaxial growth and investigation of stacking fault of 4H-SiC C-face epitaxial layer with 1° off-angle	SSDM 2014 (2014 International Conference on Solid State Devices and Materials)	2014/9/8
32	西尾謙司,浅水啓州,工藤千秋,伊藤佐千子,升本恵子,田村謙太郎,児島一聡,大野俊之	FUPET,東芝,ローム,パナソニック,産総研,日立	150mmφ 4H-SiC C面エピ成長におけるキャリア濃度分布向上	2014年秋季第75回応用物理学会学術講演会	2014/9/17
33	升本恵子,浅水啓州,田村謙太郎,工藤千秋,西尾謙司,児島一聡,大野俊之,奥村元	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	1度オフ 4H-SiC Si面エピタキシャル成長における積層欠陥密度の低減	2014年秋季第75回応用物理学会学術講演会	2014/9/17
34	浅水啓州,工藤千秋,伊藤佐千子,升本恵子,西尾謙司,田村謙太郎,児島一聡,大野俊之	FUPET,ローム,パナソニック,産総研,東芝,日立製作所	2度 off 4H-SiC Si面エピ成長における表面欠陥低減	2014年秋季第75回応用物理学会学術講演会	2014/9/17
35	工藤千秋,升本恵子,浅水啓州,田村謙太郎,西尾謙司,児島一聡,大野俊之	FUPET,パナソニック,ローム,東芝,産総研,日立	横型 CVD 装置を用いた SiC エピ膜成長における実効 C/Si 比変化	2014年秋季第75回応用物理学会学術講演会	2014/9/17
36	工藤千秋,浅水啓州,田村謙太郎,西尾謙司,升本恵子,児島一聡,大野俊之	FUPET,パナソニック,ローム,東芝,産総研,日立	Influence of C/Si ratio in epitaxial growth on 4H-SiC Si-face devices	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
37	田村謙太郎,佐々木雅之,工藤千秋,山下任,迫秀樹,浅水啓州,伊藤佐千子,児島一聡	FUPET,産総研,ローム,新日住金,パナソニック,昭和電工,東レリサーチセンター	Starting point of step-bunching defects on 4H-SiC Si-face	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
38	西尾謙司,工藤千秋,伊藤佐千子,升本恵子,浅水啓州,田村謙太郎,児島一聡,大野俊之	FUPET,東芝,ローム,パナソニック,産総研,日立	Uniformity Improvement in Carrier Concentration on 150 mm Diameter C-face Epitaxial	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
39	升本恵子,伊藤佐千子,浅水啓州,田村謙太郎,工藤千秋,西尾謙司,児島一聡,大野俊之,奥村元	FUPET,産総研,ローム,パナソニック,東芝,日立製作所	1度オフ 4H-SiC Si面および C面成長におけるエピタキシャル欠陥密度の C/Si 比依存性	先進パワー半導体分科会第1回講演会	2014/11/19
40	工藤千秋,升本恵子,浅	FUPET,	4H-SiC Si面エピタキシ	先進パワー半導体分科会第	2014/11/19

	水啓州,田村謙太郎,西尾讓司,児島一聡,大野俊之	パナソニック,ローム,東芝,産総研,日立	ヤル膜表面のシャローピットの形状および密度の変化	1 回講演会	
41	西尾讓司,浅水啓州,工藤千秋,伊藤佐千子,升本恵子,田村謙太郎,児島一聡,大野俊之	FUPET,東芝,ローム,パナソニック,産総研,日立	水素エッチングによるホットウォール CVD 炉内温度分布測定と実効 C/Si 比の推定	先進パワー半導体分科会第 1 回講演会	2014/11/19
42	工藤千秋,升本恵子,浅水啓州,田村謙太郎,西尾讓司,児島一聡,大野俊之	FUPET,パナソニック,ローム,東芝,産総研,日立	横型 CVD 装置を用いた SiC エピ膜成長における界面転位の発生と抑制	2015 年第 62 回応用物理学会春季学術講演会	2015/3/11
43	S. Ji, K. Kojima, R. Kosugi, S. Saito, Y. Sakuma, Y. Tanaka, S. Yoshida, H. Himi, H. Okumura	産総研,FUPET	Influence of growth pressure on filling 4H-SiC trenches by CVD method	ISPlasma2015/IC-PLANT S2015 (7th International Symposium on Advanced Plasma Science and its Applications for Nitrides and Nanomaterials / 8th International Conference on Plasma-Nano Technology & Science)	2015/3/26

3.2 高速・厚膜成長技術

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	Hitoshi Habuka, Yusuke Fukumoto, Kosuke Mizuno, Yuuki Ishida and Toshiyuki Ohno	横浜国大, FUPET, 産総研	In Situ Cleaning Process Applicable to Silicon Carbide Chemical Vapor Deposition Reactor	ECS Journal of Solid State Science and Technology 2014 volume 3, issue 1, N3006-N3009	有	2013/10/16
2	K. Mizuno, H. Habuka, Y. Ishida, T. Ohno	横浜国大, 産総研, FUPET	In Situ Cleaning Process of Silicon Carbide Epitaxial Reactor	ECS J. Solid State Sci. Technol. 2015 vol. 4 no. 5 P137-P140	有	2015/2/25
3	H. Habuka, Y. Fukumoto, K. Mizuno, Y. Ishida, T. Ohno	横浜国大, FUPET	Cleaning Process for Using Chlorine Trifluoride Gas Silicon Carbide Chemical Vapor Deposition Reactor	Materials Science Forum Vols 821-823 (2015) pp 125-128	有	2015/4/30

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	河田泰之, 富田信之, 三谷陽一郎, 米澤喜幸, 大野俊之	FUPET, 富士電機, 三菱電機, 日立製作所	ハライド CVD 法による 4H-SiC エピタキシャル膜の解析	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
2	福元裕介, 水野浩輔, 羽深等, 石田夕起, 大野俊之	横浜国大大学院, FUPET	三フッ化塩素ガスによる SiC 成膜装置クリーニング法	2013 年秋季第 74 回応用物理学会学術講演会	2013/9/16
3	松田仁美, 羽深等, 石田夕起, 大野俊之	横浜国大大学院, FUPET	耐三フッ化塩素保護膜形成法	2013 年秋季第 74 回応用物理学会学術講演会	2013/9/16
4	水野浩輔, 福元裕介, 羽深等, 石田夕起, 大野俊之	横浜国大, FUPET, 産総研	三フッ化塩素ガスによる SiC 成膜装置クリーニング法	SiC 及び関連半導体研究第 22 回講演会	2013/12/9
5	松田仁美, 羽深等, 石田夕起, 大野俊之	横浜国大, FUPET, 産総研	耐三フッ化塩素保護膜形成法	SiC 及び関連半導体研究第 22 回講演会	2013/12/9
6	水野浩輔, 福元裕介, 羽深等, 石田夕起, 大野俊之	横浜国大大学院, 産総研, FUPET	三フッ化塩素ガスによる SiC 成膜装置クリーニング法(2)	2014 年秋季第 75 回応用物理学会学術講演会	2014/9/17
7	松田仁美, 羽深等, 石田夕起, 大野俊之	横浜国大大学院, 産総研, FUPET	耐三フッ化塩素保護膜形成法(2)	2014 年秋季第 75 回応用物理学会学術講演会	2014/9/17
8	H. Habuka, Y. Fukumoto, K.	横浜国大, FUPET,	Cleaning Process for Silicon Carbide	ECSCRM 2014 (The 10th European Conference on	2014/9/21

	Mizuno, Y. Ishida, T. Ohno	産総研	Chemical Vapor Deposition Reactor	Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	
9	水野浩輔, 福元裕介, 羽深等, 石田夕起, 大野俊之	横浜国大大学院, FUPET, 産技研	耐三フッ化塩素ガスによる SiC 成膜装置クリーニング法 (2)	先進パワー半導体分科会第 1 回講演会	2014/11/19
10	松田仁美, 羽深等, 石田夕起, 大野俊之	横浜国大大学院, FUPET, 産技研	耐三フッ化塩素保護膜形成法 (2)	先進パワー半導体分科会第 1 回講演会	2014/11/19
11	金子公寿, 山本勉, 河田泰之, 大内潔, 大野俊之, 石田夕起, 武井学	FUPET, 富士電機, 日立, 産総研	縦型低圧 CVD 炉における SiC エピタキシャル成長に関する数値解析	日本機械学会 第 27 回計算力学講演会 (CMD2014)	2014/11/22
12	H. Habuka, Y. Fukumoto, K. Mizuno, Y. Ishida, T. Ohno	横浜国大, FUPET	In situ cleaning process of silicon carbide epitaxial reactor for removing film-type deposition formed on susceptor	ICSCRM 2015 (The 16th International Conference on Silicon Carbide and Related Materials 2015, Oct. 4 - 9, 2015, Giardini Naxos, Italy)	2015/10/4

4. 高耐压デバイス/変換器技術

4.1 新規耐压構造デバイス

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	J. Senzaki, A. Shimozato, K. Koshikawa, Y. Tanaka, K. Fukuda, H. Okumura	FUPET, 産総研	Emission Phenomenon Observation of Thermal Oxides Grown on N-type 4H-SiC (0001) Wafer	Material Science Forum Vols. 679-680 (2011) pp 378-381	有	2011/3/1
2	Harada, S. ; Kato, M. ; Kojima, T. ; Ariyoshi, K. ; Tanaka, Y. ; Okumura, H.	FUPET,産総研,富士電機,東芝	Determination of Optimum Structure of 4H-SiC Trench MOSFET	Power Semiconductor Devices and ICs (ISPSD), 2012 24th International Symposium on Digital Object Identifier: 10.1109/ISPSD.2012.6229071 Publication Year: 2012 , Page(s): 253 - 256	有	2012/6/1
3	J. Senzaki, A. Shimozato, K. Kojima, K. Ariyoshi, T. Kojima, S. Harada, Y. Tanaka, H. Himi, H. Okumura	FUPET,産総研,富士電機,東芝	Electrical properties of MOS structures on 4H-SiC(11-20) face	Material Science Forum Vols. 740-742 (2013) pp621-624	有	2013/3/1
4	Ryoji Kosugi, Yuuki Sakuma, Kazutoshi Kojima, Sachiko Itoh, Akiyo Nagata, Tsutomu Yatsuo, Yasunori Tanaka, Hajime Okumura	FUPET, 産総研	Development of SiC super-junction(SJ) device by deep trench-filling epitaxial growth	Material Science Forum Vols. 740-742 (2013) pp785-788	有	2013/3/1
5	J. Senzaki, A. Shimozato, K. Kojima, S. Harada, K. Ariyoshi, T. Kojima, Y. Tanaka, H. Okumura	FUPET,産総研,富士電機,東芝	Threshold voltage instability of SiC-MOSFETs on various crystal faces	Material Science Forum Vols. 778-780 (2014) pp521-524	有	2014/3/1
6	小島貴仁,原田信介,有吉恵子,先崎純寿,武井学,米澤喜幸,田中保宣,奥村元	FUPET,富士電機,産総研,東芝	Reliability Improvement and Optimization of Trench Orientation of 4H-SiC Trench Gate Oxide	Material Science Forum Vols. 778-780 (2014) pp537-540	有	2014/3/1
7	有吉恵子,原田信介,先崎純寿,小島貴仁,児島	FUPET,東芝,産総研,富士電	Nitridation effects of gate oxide on channel properties of SiC trench	Material Science Forum Vols. 778-780 (2014)	有	2014/3/1

	一聡,田中保宣,四戸孝	機	MOSFETs	pp615-618		
8	小杉亮治,佐久間由貴,児島一聡,伊藤佐千子,長田晃代,八尾勉,田中保宣,奥村元	FUPET,産総研	Development of SiC super-junction (SJ) device by a multi-epitaxial growth	Material Science Forum Vols. 778-780 (2014) pp845-850	有	2014/3/1
9	Hiroshi Kono, Masaru Furukawa, Keiko Ariyoshi, Takuma Suzuki, Yasunori Tanaka, Takashi Shinohe	FUPET,東芝,産総研	14.6 Ω cm ² 3.3kV DIMOSFET on 4H-SiC (000-1)	Material Science Forum Vols. 778-780 (2014) pp935-938	有	2014/3/1
10	有吉恵子,飯島良介,原田信介,児島一聡,先崎純寿,田中保宣,高尾和人,四戸孝	FUPET,東芝,AIST	Systematic investigation on in-plane anisotropy of surface and buried channel mobility of 4H-SiC metal-oxide-semiconductor field-effect-transistors on Si-, a- and m-faces	Applied Physics Letters 106, 103506 (2015)	有	2015/3/12
11	有吉恵子,原田信介,先崎純寿,小島貴仁,小林勇介,田中保宣,飯島良介,四戸孝	FUPET,東芝,産総研,富士電機	Comparative Study of Characteristics of Lateral MOSFETs Fabricated on 4H-SiC (11-20)and (1-100) Faces	Materials Science Forum Vols 821-823 (2015) pp 721-724	有	2015/4/30
12	吉岡裕典,先崎純寿,下里淳,田中保宣,奥村元	FUPET,産総研	Characterization of Interface State Density from Subthreshold Slope of MOSFETs at Low Temperatures (≥ 10 K)	Materials Science Forum Vols 821-823 (2015) pp 745-748	有	2015/4/30
13	S. Harada, M. Kato, M. Shinozaki, Y. Kobayashi, K. Ariyoshi, T. Kojima, M. Sometani, J. Senzaki, Y. Tanaka, H. Okumura	FUPET,産総研,富士電機,東芝	Low Rons in 3kV 4H-SiC UMOSFET with MeV Implanted Buried P-Base Region	Materials Science Forum Vols 821-823 (2015) pp 769-772	有	2015/4/30
14	吉岡裕典,先崎純寿,下里淳,田中保宣,奥村元	FUPET,産総研	Strong correlation between interface state density at the conduction band edge at SiO ₂ /4H-SiC interfaces and n-channel field-effect mobility	Journal of Applied Physics	有	2015/6/30

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	Junji Senzaki, Atsushi Shimozato, Kazushige Koshikawa, Yasunori Tanaka, Kenji Fukuda and Hajime Okumura	FUPET,産総研	Emission Phenomenon Observation of Thermal Oxides Grown on N-type 4H-SiC (0001) Wafer	ECSCRM 2010 (The 8th European Conference on Silicon Carbide and Related Materials 2010, Aug. 29 – Sept. 2, 2010, Oslo, Norway)	2010/9/1
2	小島貴仁,有吉恵子,米澤喜幸,原田信介,田中保宣,奥村元	FUPET,富士電機,産総研,東芝	堆積ゲート酸化膜による4H-SiC トレンチ MOS キャパシタの電気特性改	第20回シリコンカーバイド(SiC)及び関連ワイドギャップ半導体研究会	2011/12/8

			善		
3	原田信介,加藤真,小島貴仁,有吉恵子,田中保宣,奥村元	FUPET,産総研,富士電機,東芝	Determination of Optimum Structure of 4H-SiC trench MOSFET	ISPSD 2012 (The 24th IEEE International Symposium on Power Semiconductor Devices and ICs)	2012/6/4
4	Ryoji Kosugi, Yuuki Sakuma, Kazutoshi Kojima, Sachiko Itoh, Akiyo Nagata, Tsutomu Yatsuo, Yasunori Tanaka, Hajime Okumura	FUPET,産総研	Development of SiC super-junction(SJ) device by deep trench-filling epitaxial growth	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 – 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
5	J. Senzaki, A. Shimozato, K. Kojima, K. Ariyoshi, T. Kojima, S. Harada, Y. Tanaka, H. Himi, H. Okumura	FUPET,産総研,富士電機,東芝	Electrical properties of MOS structures on 4H-SiC(11-20) face	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 – 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
6	Hiroshi Kono, Masaru Furukawa, Keiko Ariyoshi, Takuma Suzuki, Yasunori Tanaka, Takashi Shinohe	FUPET,産総研,東芝	3kV-class DIMOSFET on 4H-SiC(000-1)	SSDM 2012 (2012 International Conference on Solid State Devices and Materials)	2012/9/25
7	先崎純寿,下里淳,児島一聡,有吉恵子,小島貴仁,原田信介,田中保宣,氷見啓明,奥村元	FUPET,産総研,富士電機,東芝	4H-SiC(11-20)面上に作製された MOS 構造の電気特性	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
8	原田信介,加藤真,小島貴仁,有吉恵子,田中保宣,奥村元	FUPET,産総研,富士電機,東芝	4H-SiC トレンチ MOSFET の最適構造の検討	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
9	児島一聡,長田晃代,伊藤佐千子,佐久間由貴,小杉亮治,田中保宣	FUPET,産総研	SiC エピタキシャル成長を用いた深いトレンチ埋め込み技術	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
10	小杉亮治,佐久間由貴,児島一聡,伊藤佐千子,長田晃代,八尾勉,田中保宣,奥村元	FUPET,産総研	深いトレンチの埋戻しエビ成長による SiC スーパー Junction デバイスの開発	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
11	小島貴仁,有吉恵子,米澤喜幸,原田信介,先崎純寿,田中保宣,奥村元	FUPET,富士電機,産総研,東芝	トレンチエッチング後高温アニール処理によるトレンチゲート酸化膜信頼性の改善	第 21 回 SiC 及び関連ワイドギャップ半導体研究会 (個別討論会)	2012/11/19
12	小島貴仁,有吉恵子,米澤喜幸,原田信介,先崎純寿,田中保宣,奥村元	FUPET,富士電機,産総研,東芝	トレンチエッチング後高温アニール処理によるトレンチゲート酸化膜信頼性の改善	第 21 回 SiC 及び関連ワイドギャップ半導体研究会ポスターセッション	2012/11/19
13	先崎純寿,下里淳,児島一聡,原田信介,有吉恵子,小島貴仁,田中保宣,奥村元	FUPET,産総研	SiC-MOSFET の Vth instability 評価	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
14	有吉恵子,原田信介,先崎純寿,小島貴仁,児島一聡,田中保宣,四戸孝	FUPET,東芝,産総研,富士電機	トレンチ型 SiC MOSFET におけるゲート絶縁膜への窒化の効果	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
15	Hiroshi Kono, Masaru Furukawa,	FUPET,産総研,東芝	14.7Ωcm ² 3.3kV DIMOSFET on	ICSCRM 2013 (The 15th International Conference	2013/9/29

	Keiko Ariyoshi, Takuma Suzuki, Yasunori Tanaka, Takashi Shinohe	芝	4H-SiC(000-1)	on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	
16	小杉亮治,佐久間由貴, 児島一聡,伊藤佐千子, 長田晃代,八尾勉,田中 保宣,奥村元	FUPET,産 総研	Development of SiC super-junction(SJ)devic e by a multi-epitaxial growth	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
17	有吉恵子,原田信介,先 崎純寿,小島貴仁,児島 一聡,田中保宣,四戸孝	FUPET,東 芝,産総研, 富士電機	Nitridation effects of gate oxide on channel properties of SiC trench MOSFETs	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
18	小島貴仁,原田信介,有 吉恵子,先崎純寿,武井 学,米澤喜幸,田中保宣, 奥村元	FUPET,富 士電機,産 総研,東芝	Reliability Improvement and Optimization of Trench Orientation of 4H-SiC Trench Gate Oxide	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
19	J. Senzaki, A. Shimozato, K. Kojima, S. Harada, K. Ariyoshi, T. Kojima, Y. Tanaka, H. Okumura	FUPET,産 総研,富士 電機,東芝	Threshold voltage instability of SiC-MOSFETs on various crystal faces	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
20	河野洋志,有吉恵子,鈴 木拓馬,田中保宣,四戸 孝	FUPET, 産総研,東 芝	14.6mΩcm ² 3.3kV 4H-SiC (000-1)面 DIMOSFET の作製と特 性評価 14.6mΩcm ² 3.3kV DIMOSFET on 4H-SiC (000-1)	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
21	小島貴仁,井上慧,富田 恵津子,原田信介,小林 勇介,有吉恵子,先崎純 寿,武井学,米澤喜幸,田 中保宣,奥村元	FUPET,富 士電機,産 総研,東芝	4H-SiC トレンチゲート 酸化膜の信頼性改善とト レンチ方向の最適化	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
22	先崎純寿,下里淳,児島 一聡,原田信介,有吉恵 子,小島貴仁,田中保宣, 奥村元	FUPET,産 総研,富士 電機,東芝	SiC-MOSFET の VTH 安定性評価	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
23	有吉恵子,原田信介,先 崎純寿,小島貴仁,児島 一聡,田中保宣,四戸孝	FUPET,東 芝,産総研, 富士電機	トレンチ型 SiC MOSFET におけるゲー ト絶縁膜への窒化の効果	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
24	小林勇介,原田信介,小 島貴仁,有吉恵子,先崎 純寿,武井学,田中保宣, 大月 章弘, 奥村元	FUPET,産 総研,富士 電機,東芝	多角形セルにおけるバリ ア p ベースを有するト レンチ型 SiC-MOSFET の オフ状態の解析	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
25	有吉恵子,原田信介, 先崎純寿,小島貴仁, 小林勇介,田中保宣, 飯島良介,四戸孝	FUPET,産 総研,富士 電機,東芝	4H-SiC (11-20)面及び (1-100)面基板上に作製し たラテラル MOSFET の 特性比較	2014 年第 61 回応用物理学 会春季学術講演会	2014/3/17
26	Ryoji Kosugi, Yuuki Sakuma, Kazutoshi Kojima, Sachiko Itoh, Akiyo Nagata,	FUPET,産 総研	First experimental demonstration of SiC super-junction (SJ) structure by	ISPSD 2014 (The 2th IEEE International Symposium on Power Semiconductor Devices and ICs)	2014/6/15

	Tsutomu Yatsuo, Yasunori Tanaka and Hajime Okumura		multi-epitaxial growth method		
27	先崎純寿,吉岡裕典,下 里淳,小林雄介,有吉恵 子,小島貴仁,原田信介, 田中保宣,奥村元	FUPET,産 総研,富士 電機,東芝	SiC-MOSFET の過渡応 答特性	2014 年秋季第 75 回応用物 理学会学術講演会	2014/9/17
28	吉岡裕典, 先崎純寿, 下里淳, 田中保宣, 奥 村元	FUPET,産 総研	Characterization of interface state density from subthreshold slope of MOSFETs at low temperature ($\geq 10K$)	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
29	有吉恵子,原田信介, 先崎純寿, 小島貴仁, 小林勇介, 田中保宣, 飯島良介, 四戸孝	FUPET,東 芝,産総研, 富士電機	Comparison of characteristics of lateral MOSFETs fabricated on 4H-SiC (11-20) and (1-100) faces	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France)	2014/9/21
30	S. Harada, M. Kato, M. Shinozaki, Y. Kobayashi, K. Ariyoshi, T. Kojima, M. Sometani, J. Senzaki, Y. Tanaka, H. Okumura	FUPET,産 総研,富士 電機,東芝	Low Rons in 3kV 4H-SiC UMOSFET with MeV Implanted Buried P-base Region	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 - 25, 2014, grenoble, France) <Late News >	2014/9/21
31	有吉恵子,原田信介, 先崎純寿, 小島貴仁, 小林勇介, 田中保宣, 飯島良介, 四戸孝	FUPET,東 芝,産総研, 富士電機	4H-SiC (11-20)面及び (1-100)面基板上に作製し たラテラル MOSFET の 特性比較	先進パワー半導体分科会第 1 回講演会	2014/11/19
32	原田信介,加藤真,篠崎 芽美,小林勇介,有吉恵 子,小島貴仁,先崎純寿, 田中保宣,奥村元	FUPET,産 総研,富士 電機,東芝	MeV イオン注入埋め込み P ベースを有する 3kV ク ラス低オン抵抗 UMOSFET	先進パワー半導体分科会第 1 回講演会	2014/11/19
33	有吉恵子,飯島良介, 原田信介, 児島一聡, 先崎純寿, 田中保宣, 高尾和人, 四戸孝	FUPET,東 芝,産総研	4H-SiC MOSFET におけ るチャネル移動度の面方 位及びチャネル方向に対 する異方性の系統的評価	2015 年第 62 回応用物理学 会春季学術講演会	2015/3/11

【その他外部発表(プレス発表等)】

番号	発表者	所属	タイトル	発表先	発表年月日
1	小杉亮治	産総 研,FUPET	超低損失 SiC スーパー ジャンクション (SJ) デバ イス作製技術の開発	日刊工業新聞社「工業材料」 2014 年 3 月号特集企画「実用 化に向けて加速する SiC 半導 体の周辺技術開発と次世代フ ェーズへの取り組み」	2014/2/15

受賞実績

- (1) ISPSD2014 Best Paper Award: Ryoji Kosugi, Yuuki Sakuma, Kazutoshi Kojima, Sachiko Itoh, Akiyo Nagata, Tsutomu Yatsuo, Yasunori Tanaka and Hajime Okumura(FUPET,産総研), “First Experimental Demonstration of SiC Super-junction(SJ) Structure by Multi-epitaxial Growth Method”

4.2 高耐圧大容量デバイス/変換器技術 (SiC 高耐圧大容量パワーモジュール検証を含む)

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	Kenji Hamada, Naruhisa Miura, Shiro Hino, Tsuyoshi Kawakami, Masayuki Imaizumi, Hiroaki Sumitani, and Tatsuo Oomori	FUPET,三菱電機	Investigation of Cell Structure and Doping for Low-On-Resistance SiC Metal-Oxide-Semiconductor Field Effect Transistors with Blocking Voltage of 3300 V	Japanese Journal of Applied Physics Vol.52, No.4S (2013) 04CP03-1-4	有	2012/9/27
2	M. Imaizumi, N. Miura	FUPET,三菱電機	Characteristics of 600 V, 1200 V and 3300 V planar SiC-MOSFETs for energy conversion applications	IEEE Transaction on Electron Devices, Special issue "Wide Bandgap Semiconductor Power Devices for Energy Efficiency and Renewable Energy Utilization"	有	2015/2/1
3	濱田憲治,日野史郎,三浦成久,渡透寛,中間修平,来川英介,海老池勇史,今泉昌之,梅寄勲,山川聡	FUPET,三菱電機	3.3 kV/1500 A Power Modules for Use in the World's First All-SiC Traction Inverter	Japanese Journal of Applied Physics Vol.54, No.4S(2015), 04DP07	有	2015/2/17

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	渡邊寛,中木義幸,藤井善夫,大塚健一,川上剛史,中田修平	FUPET,三菱電機	3.3kVSiC-SBD の特性評価	平成 23 年電気学会全国大会	2011/3/16
2	川上剛史,中木義幸,藤井善夫,中田修平,今泉昌之,炭谷博昭,大森達夫	FUPET,三菱電機	疑似多階調リサーチ構造を適用した 3.3kV 級 SiC-SBD の耐圧特性	2011 年春季第 58 回応用物理学会関係連合講演会	2011/3/24
3	渡邊寛,中田修平,中木義幸,藤井善夫,大塚健一,川上剛史,豊田吉彦,今泉昌之,炭谷博昭,大森達夫	FUPET,三菱電機	3.3kV 級 SiC-SBD の開発	平成 23 年電気学会産業応用部門大会	2011/9/6
4	小西和也,中田修平,中木義幸,中尾之泰,長江	FUPET,三菱電機	発熱解析による SiC-SBD に及ぼす欠陥の影響評価	2012 年春季第 59 回応用物理学会関係連合講演会	2012/3/15

	明美,豊田吉彦,炭谷博昭,大森達夫				
5	渡邊寛,中田修平,中木義幸,藤井善夫,大塚健一,川上剛史,小山皓洋,今泉昌之,豊田吉彦,炭谷博昭,大森達夫	FUPET,三菱電機	3.3kVSiC-SBD の試作評価	平成 24 年電気学会全国大会	2012/3/21
6	濱田憲治,三浦成久,日野史郎,川上剛史,今泉昌之,炭谷博昭,大森達夫	FUPET,三菱電機	Significant Effect of the JFET Doping on the Low On-resistance 4H-SiC DMOSFETs of 3300 V Rating	SSDM 2012 (2012 International Conference on Solid State Devices and Materials)	2012/9/25
7	小山皓洋,渡邊寛,中田修平,中木義幸,藤井善夫,大塚健一,川上剛史,今泉昌之,豊田吉彦,炭谷博昭,三木隆義,中山靖,大森達夫	FUPET,三菱電機	Stability in multi-parallel operation of 3.3kV SiC-SBDs	SSDM 2012 (2012 International Conference on Solid State Devices and Materials)	2012/9/25
8	三木隆義,中山靖,和田幸彦,大開美子,長谷川滋,森中和博,林田幸昌	FUPET,三菱電機,メルコセミコンダクタエンジニアリング	3300V SiC-SBD 搭載大電流容量パワーモジュールの試作評価	電気学会研究会 (テーマ: 集電技術・鉄道一般)	2013/5/13
9	濱田憲治,三浦成久,日野史郎,川上剛史,今泉昌之,炭谷博昭,大森達夫	FUPET,三菱電機	Significant Effect of the JFET Doping on the Low On-resistance 4H-SiC DMOSFETs of 3300 V Rating	第 13 回関西コロキウム・電子デバイスワークショップ	2013/10/25
10	小山皓洋, 渡邊寛, 額綱英典, 長江明美, 田中貴規, 中西洋介, 中村勇, 中田修平, 山川聡	FUPET,三菱電機	高感度発熱解析による SiC デバイス中リーク箇所同定の同定	2014 年第 61 回応用物理学会春季学術講演会	2014/3/17
11	濱田憲治,日野史郎,三浦成久,渡透寛,中間修平,来川 英介,海老池勇史,今泉昌之,梅寄勲,山川 i 聡	FUPET,三菱電機	3.3 kV/1500 A Power Modules for Use in the World's First All-SiC Traction Inverter	SSDM 2014 (2014 International Conference on Solid State Devices and Materials)	2014/9/11
12	村上剛史,海老池勇史,濱田憲治,日野史郎,高木保志,末川英介,今泉昌之	FUPET,三菱電機	3.3kV 大電流 SiC-MOSFET のスイッチング特性	先進パワー半導体分科会第 1 回講演会	2014/11/19
13	海老原洪平,富永貴亮,濱田憲治,日野史郎,渡透寛,三浦成久,中田修平, 山川聡	FUPET,三菱電機	3.3kV 級 SiC-MOSFET に適用する FLR 型終端構造	2015 年第 62 回応用物理学会春季学術講演会	2015/3/11

【その他外部発表(プレス発表等)】

番号	発表者	所属	タイトル	発表先	発表年月日
1	渡邊寛	三菱電機,	高耐圧 SiC チップ	三菱電機技報 2013 年 1 月	2013/1/1

		FUPET		号	
2	三菱電機株式会社	三菱電機株式会社	フル SiC パワーモジュール適用鉄道車両用インバーター装置を製品化	広報発表	2013/12/25
3	三菱電機株式会社	三菱電機株式会社	世界で初めて、小田急電鉄株式会社 1000 形車両に搭載 直流 1500V 架線対応「フル SiC 適用 VVVF インバーター装置」採用のお知らせ	広報発表	2014/4/30
4	濱田憲治,日野史郎,木谷剛	三菱電機, FUPET	3.3 kV 耐圧 SiC-MOSFET の低抵抗化技術	三菱電機技報 2014 年 5 月号	2014/5/1
5	パンフレット配布	三菱電機, FUPET	フル SiC パワーモジュール適用鉄道車両用インバーター装置 (パンフレット)	IPEC-Hiroshima 2014 (International Power Electronics Conference - ECCE Asia)	2014/5/18
6	濱田憲治,日野史郎,木谷剛	三菱電機, FUPET	Low On-resistance SiC-MOSFET with Blocking Voltage of 3.3kV	三菱電機 英文季刊誌 ADVANCE, Vol.149, 2015 年 3 月号	2015/3/1

4.3 大口径対応デバイスプロセス装置開発

4.3.1 大口径対応デバイスプロセス装置開発（その1）

【特許】

番号	出願者	出願番号	国内/外国/PCT	出願日	状態
1	(株)日新イオン機器(株)	特願 2012-149845	国内	H24/07/03	出願

(※Patent Cooperation Treaty :特許協力条約)

【論文】

なし

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	飛川和紀	日新イオン機器(株)	IMPHEAT high temperature ion implantation system	IIT2012 (Ion Implantation Technology 2012)	2012.06.25

4.3.2 大口径対応デバイスプロセス装置開発（その2）

【特許】

なし

【論文】

なし

【外部発表（研究発表・講演）】

なし

5. 高耐熱部品統合パワーモジュール化技術開発

5.1 高耐熱部品開発

(高耐熱コンデンサ, 高耐熱抵抗, メタライズ放熱基板, 配線基板, 高耐熱部品の国際標準化等に関する調査検討)

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名, ページ番号	査読	発表年月日
1	篠田健太郎, 中島智弘, 土屋哲男	産総研	Fabrication of La _{1-x} Sr _x MnO ₃ thin films by chemical solution deposition for high-temperature resistive materials	Journal of the Ceramic Society of Japan, vol. 122, pp. 415-420	有	2014/6/1
2	周游, 大司達樹, 日向秀樹, 吉澤友一, 村山宣光, 平尾喜代司	産総研	Fracture Resistance Behavior of High Thermal Conductivity Silicon Nitride Ceramics	International Journal of Applied Ceramic Technology, Vol.11, No.5, pp.872-882.	有	2014/9/1
3	福田真治, 島田和彦, 伊豆典哉, 申ウソク, 平尾喜代司, 山東睦夫, 村山宣光	FCRA, 産総研	Effects of copper particle size on creep deformation in copper paste films	Proceedings of 36th International Electronics Manufacturing Technology Conference (to be published)		2014/9/17 (投稿)
4	福田真治, 島田和彦, 伊豆典哉, 申ウソク, 平尾喜代司, 山東睦夫, 村山宣光	FCRA, 産総研	Residual stress in copper paste films on alumina substrates	J. Mater. Sci. (accepted)	有	2015/2/12 (投稿)

【外部発表 (研究発表・講演)】

番号	発表者	所属	タイトル	発表先	発表年月日
1	宮崎広行, 吉澤友一, 平尾喜代司, 大司達樹	産総研	パワーモジュール用セラミックス薄板基板の破壊じん性測定	日本セラミックス協会 2013 年年会	2013/3/19
2	周游, 大司達樹, 日向秀樹, 吉澤友一, 村山宣光, 平尾喜代司	産総研	高熱伝導窒化ケイ素セラミックスの破壊靱性	日本セラミックス協会第 26 回 秋季シンポジウム	2013/9/4
3	岩切翔二, 周游・日向秀樹・平尾喜代司	FCRA	Si-Si ₃ N ₄ 混合粉末から作製した Si ₃ N ₄ セラミックスの熱的および機械的特性	日本セラミックス協会第 26 回 秋季シンポジウム	2013/9/4
4	草野大, 日向秀樹, 周	JFC	反応焼結窒化ケイ素の特	日本セラミックス協会第 26 回	2013/9/4

	游,平尾喜代司	産総研	性におよぼす金属シリコン中の Al 不純物量の影響	秋季シンポジウム	
5	篠田健太郎,中島智彦,土屋哲男	産総研	高耐熱抵抗体材料に向けたペロブスカイト Mn 酸化物薄膜の開発	第 33 回エレクトロセラミックス研究討論会	2013/10/24
6	山崎幹雄	東工大	Ca(Zr,Ti)O ₃ セラミックスの絶縁破壊強度と誘電率の関係性	第 33 回エレクトロセラミックス研究討論会	2013/10/25
7	草野大,日向秀樹,周游,平尾喜代司	JFC 産総研	Effect of Aluminum Content on Mechanical Properties and Thermal Conductivities of Sintered Reaction-Bonded Silicon Nitride	Material Science & Technology 2013	2013/10/27
8	岩切翔二,周游・日向秀樹・平尾喜代司	FCRA	Thermal and Mechanical Properties of Si ₃ N ₄ Ceramics prepared from Si-Si ₃ N ₄ Mixtures	Material Science & Technology 2013	2013/10/27
9	福田真治, 島田和彦, 伊豆典哉, 申ウソク, 平尾喜代司, 山東睦夫, 村山宣光	FCRA, 産総研	セラミックス基板上的銅ペースト厚膜の残留応力評価	H25 年度日本セラミックス協会東海支部学術研究発表会	2013/12/7
10	周游,草野大,日向秀樹,吉澤友一,平尾喜代司	産総研,FCRA	Effects of Impurity Elements on Thermal Conductivities of Sintered Reaction-Bonded Silicon Nitrides	The 5th International Symposium on Advanced Ceramics, Wuhan, China	2013/12/11
11	周游,大司達樹,日向秀樹,吉澤友一,村山宣光,平尾喜代司	産総研	Development of High Thermal Conductivity Silicon Nitride Ceramics for Power Module Applications	The 38th International Conference and Exposition on Advanced Ceramics and Composites, Daytona Beach, USA	2014/1/28
12	中村吉伸,宮山 勝,清水武,田中清志,篠田健太郎,土屋哲男	東大 KOA 産総研	反射率測定によるセラミック抵抗体の局所キャリア密度評価	日本セラミックス協会 2014 年年会	2014/3/17
13	篠田健太郎,土屋哲男,村山宣光,河野桂子,清水武,田中清志,中村吉伸,宮山勝	産総研,FCRA, コア,東大	高耐熱抵抗体材料としての Bi ₂ Sr ₂ Ca _{1-x} Y _x Cu ₂ O _{8+δ} の TCR 特性	日本セラミックス協会 2014 年年会	2014/3/17
14	清水武,田中清志,篠田健太郎,土屋哲男,中村吉伸,宮山勝	FCRA,コア, 産総研, 東大	高耐熱抵抗器の開発	日本セラミックス協会 2014 年年会	2014/3/18
15	周游,日向秀樹,吉澤友一,大司達樹,平尾喜代司	産総研	High Thermal Conductivity Silicon Nitride Ceramics Prepared from Si ₃ N ₄ and Si Starting Powders	4th International Symposium on SiAlONs and Non-Oxides, Nagahama, Japan	2014/5/27
16	岩切翔二,周游・日向秀樹・平尾喜代司	FCRA	Sintering Behavior of Si ₃ N ₄ Ceramics Prepared from Si-Si ₃ N ₄ Mixtures	4 th International Symposium on SiAlONs and Non-Oxides	2014/5/27
17	草野大,日向秀樹,周游,平尾喜代司	JFC 産総研	Effect of Aluminum Content on Mechanical Properties and Thermal	4 th International Symposium on SiAlONs and Non-Oxides	2014/5/27

			Conductivities of Sintered Reaction-Bonded Silicon Nitride		
18	清水武, 田中清志, 篠田健太郎, 土屋哲男, 中村吉伸, 宮山勝	FCRA, コーア, 産総研, 東大	High temperature thick film resistors for SiC power module applications	CIMTEC 2014 - 13th International Ceramics Congress	2014/6/13
19	岩切翔二, 周游・日向秀樹・平尾喜代司	FCRA	The Effect of Si ₃ N ₄ Diluent for Reaction-bonded Silicon Nitride	CIMTEC 2014 - 13th International Ceramics Congress	2014/6/13
20	草野大, 日向秀樹, 周游, 平尾喜代司	JFC 産総研	The Influence of Metal Impurity Content in Raw Si Powder on the Characteristics of Sintered Reaction Bonded Silicon Nitrides	CIMTEC 2014 - 13th International Ceramics Congress	2014/6/13
21	福田真治, 島田和彦, 伊豆典哉, 申ウソク, 平尾喜代司, 山東睦夫, 村山宣光	FCRA, 産総研	銅ペースト膜の抵抗率および残留応力に及ぼす焼成条件の影響	スマートプロセス学会エレクトロニクス生産科学部会 第6回電子デバイス実装研究委員会 (依頼講演)	2014/7/11
22	周游, 日向秀樹, 吉澤友一, 大司達樹, 平尾喜代司	産総研	Effects of Rare-Earth Oxide Sintering Additives on Thermal and Mechanical Properties of Silicon Nitride Ceramics	5th International Congress on Ceramics, Beijing, China	2014/8/20
23	奥田和弘	ノリタケ	高耐熱な金属セラミックス基板の開発	ニューセラミック懇話会 第213回研究会	2014/8/29
24	周游, 日向秀樹, 吉澤友一, 大司達樹, 平尾喜代司	産総研	Effects of Sintering Additives on Thermal and Mechanical Properties of Silicon Nitride Ceramics	8th International Symposium on Nitrides, Wildbad Kreuth, Germany	2014/9/2
25	宮崎広行	産総研	Test method for fracture toughness of monolithic ceramic thin plates	ISO TC206 チェコ総会(プラハ)	2014/9/3
26	篠田健太郎, 永井秀明, 中島智彦, 土屋哲男, 村山宣光, 清水武, 田中清志, 河野桂子, 中村吉伸, 宮山勝	産総研, FCRA, コーア, 東大	高耐熱抵抗体としての Bi-2212 系セラミックスの熱機械特性	日本セラミックス協会第27回 秋季シンポジウム	2014/9/9
27	周游, 日向秀樹, 吉澤友一, 大司達樹, 平尾喜代司	産総研	焼結助剤が反応焼結窒化ケイ素の熱伝導率に及ぼす影響	日本セラミックス協会第27回 秋季シンポジウム	2014/9/9
28	草野大, 日向秀樹, 周游, 平尾喜代司	JFC 産総研	反応焼結窒化ケイ素の特性における不純物元素の影響	日本セラミックス協会第27回 秋季シンポジウム	2014/9/9
29	宮崎広行, 古澤友一, 平尾喜代司, 大司達樹	産総研	セラミックス基板の破壊じん性に関するラウンドロビン試験	日本セラミックス協会第27回 秋季シンポジウム	2014/9/9
30	奥田和弘, 高橋洋祐, 申ウソク, 平尾喜代司, 村上宣光	ノリタケ, 産総研	Copper layer printed on silicon nitride substrate for power modules	10th European Conference on Silicon Carbide & Related Materials 2014	2014/9/23
31	周游, 日向秀樹, 吉澤友一	産総研	Effects of Sintering	Materials Science &	2014/10/15

	一,大司達樹,平尾喜代司		Additives on Thermal and Mechanical Properties of Sintered Reaction-Bonded Silicon Nitride Ceramics	Technology 2014, Pittsburgh, USA	
32	山崎幹雄	東工大	Dielectric Breakdown Mechanism of CaTiO ₃ Ceramics	第6回日中強誘電体応用会議	2014/11/11
33	福田真治, 島田和彦, 伊豆典哉, 申ウソク, 平尾喜代司, 山東睦夫, 村山宣光	FCRA, 産総研	Effects of copper particle size on creep deformation in copper paste films	36th International Electronics Manufacturing Technology Conference	2014/11/15
34	清水武, 田中清志, 篠田健太郎, 土屋哲男, 中村吉伸, 宮山勝	FCRA, コーア, 産総研, 東大	High-temperature resistor as an advanced multilayer coating system	6th Tsukuba International Coatings Symposium	2014/12/5
35	福田真治, 島田和彦, 伊豆典哉, 申ウソク, 平尾喜代司, 山東睦夫, 村山宣光	FCRA, 産総研	銅ペースト厚膜のクリープ変形に及ぼす銅粒子径の影響	はんだ・微細接合部会 シンポジウム (依頼講演)	2014/12/16
36	篠田健太郎, 土屋哲男, 村山宣光, 清水武, 田中清志, 中村吉伸, 宮山勝	産総研, コーア, FCRA, 東大	Bi ₂ Sr ₂ Ca _{1-x} Y _x Cu ₂ O _y ceramics as high temperature resistive materials for SiC power module application	Electronic Materials and Applications 2015	2015/1/21
37	清水武, 田中清志, 篠田健太郎, 土屋哲男, 中村吉伸, 宮山勝	FCRA, コーア, 産総研, 東大	Evaluation of high temperature thick film resistors and bonding materials	Electronic Materials and Applications 2015	2015/1/21
38	奥田和弘, 小出剛士	ノリタケ	「耐温度サイクル性に優れた金属セラミックス基板の開発」	第29回JFCAテクノフェスタ	2015/1/26

【その他外部発表(プレス発表等)】

番号	発表者	所属	タイトル	発表先	発表年月日
1	NEDO, FCRA, ノリタケ	NEDO, FCRA, ノリタケ	「次世代高耐熱パワー半導体向け金属セラミック基板」を開発ー40℃～250℃の温度範囲で1000回のサイクルが可能にー	日経産業新聞 12面	2014/6/6
2	ノリタケ	ノリタケ	「パワー半導体デバイス用金属セラミック基板」	”超”モノづくり部品大賞	2014/11/27
3	高橋洋祐, 奥田和弘, 小出剛士	ノリタケ	「金属セラミック基板」	CEATEC Japan2014	2014/10/7～11

受賞実績

- (1) モノづくり日本会議・日刊工業新聞社 “超”モノづくり部品大賞 2014年 電気・電子部品賞, ノリタケカンパニーリミテッド 「パワー半導体デバイス用金属セラミック基板」

5.2 高耐熱部品の実装基盤技術開発

【特許】

非公開

【論文】

番号	発表者	所属	タイトル	発表誌名,ページ 番号	査読	発表年月日
1	高橋弘樹,安在岳士,加藤史樹,渡辺衣世,佐藤伸二,谷澤秀和,樋山浩平,村上善則,佐藤弘	FUPET	高温動作 SiC 素子実装のための金系はんだの融点制御技術	Mate2014, p101-106	有	2014.2
2	谷澤秀和,樋山 浩平,安在岳士,高橋弘樹,村上善則,佐藤 伸二,佐藤弘,加藤史樹,渡辺衣世	FUPET,産総研	SiC パワーデバイスを想定した Al バンプのフリッチ実装技術	Mate2014, p107-112	有	2014.2
3	郎豊群,山口 浩,仲川博,佐藤弘	産総研	Influence of Cu/Ni(P) Metallized Si3N4 Ceramic Substrate in Bond Reliability of Power Components at 250 °C	CIPS2014,p466-471	有	2014.2
4	佐藤弘,高橋弘樹,谷澤秀和,安在岳志,樋山浩平,加藤樹,佐藤伸二,村上善則,仲川博,山口浩	産総研,FUPET	SiC パワーデバイス向け接合技術の開発	MES2014 P167-174	有	2014.9
5	加藤史樹,Simanjorang Rejeki,郎豊群,仲川博,山口浩,佐藤弘	FUPET 産総研	250 °C-Operated sandwich-structured all-SiC power module	Japanese Journal of Applied Physics, 54 04DP06 p1-5	有	2015.1
6	安在岳士, 村上善則, 加藤史樹, 谷澤秀和, 佐藤伸二, 樋山浩平, 高橋弘樹, 佐藤弘	FUPET,産総研	AuGe はんだ接合における電解 Ni めっきと無電解 Ni めっきの高温信頼性比較	Mate 2015, p21-24	有	2015/2/3
7	郎豊群, 加藤史樹, 仲川博, 山口浩, 佐藤弘, 岡田圭二, 木村竜司, 進藤広明, 関根重信	産総研,FUPET	ナノコンポジット構造合金微粉末・Cu+Ag/Sn+Cu ペーストによる SiC パワー素子の遷移的液相焼結(TLPS)接合	Mate 2015, p126-130	有	2015/2/3
8	高橋弘樹, 村上善則, 安在岳士, 加藤史樹, 渡辺衣世, 佐藤伸二, 谷澤秀和, 樋山浩平, 佐藤弘	FUPET 産総研	固相線温度を制御可能な金系はんだの高信頼化方法	Mate 2015, p123-126	有	2015/2/3
9	谷澤秀和,樋山浩平,安在岳士,高橋弘樹,村上善則,佐藤伸二,渡辺衣世,加藤史樹,渡辺衣世,佐藤弘	FUPET 産総研	Reliability Assessment of Flip-chip Assembly of Al Bumps	JMEP, accept for publishing.	有	

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	佐藤伸二,谷澤秀和,村上善則,樋山浩平,安在岳士,高橋 弘樹	FUPET	高温動作 SiC 電力変換器の設計に対する考察	電子情報通信学会ソサイエティ大会	2013/9/17
2	R. Simanjorang, F. Kato, F. Lang, H. Nakagawa, H. Yamaguchi, H. Sato	FUPET,産総研	A Low Parasitic Inductance of SiC Sandwich Type Power Module by Shortening Interconnection for High Switching Speed	SiC 及び関連半導体研究第22 回講演会	2013/12/9 日～10 日
3	加藤史樹,Simanjorang Rejeki,郎豊群,仲川博,山口浩,佐藤弘	FUPET,産総研	高温動作に対応したサンドイッチ型ワイヤボンドレス SiC パワーモジュールの熱変形評価	SiC 及び関連半導体研究第22 回講演会	2013/12/9
4	郎豊群,加藤史樹,仲川博,山口浩,佐藤弘,木村竜司,岸啓二郎,関根重信	産総研,FUPET	遷移的液相焼結(TLPS)-ナノコンポジット構造合金微粉末・Cu+Ag/Sn+Cu ペーストによる SiC パワー素子の Al 電極側の接合	SiC 及び関連半導体研究第22 回講演会	2013/12/9
5	高橋弘樹,安在岳士,加藤史樹,渡辺衣世,佐藤伸二,谷澤秀和,樋山浩平,村上善則,佐藤弘	FUPET,産総研	高温動作 SiC 素子実装のための金系はんだの融点制御技術	Mate2014	2014/2/4
6	谷澤秀和,樋山浩平,安在岳士,高橋弘樹,村上善則,佐藤伸二,佐藤弘,加藤史樹,渡辺衣世	FUPET,産総研	SiC パワーデバイスを想定した Al バンプのフリッチ実装技術	Mate2014	2014/2/4
7	佐藤伸二,谷澤秀和,高橋弘樹,安在岳士,樋山浩平,田島豊,村上善則,佐藤弘	FUPET,産総研	SiC パワーデバイスを用いた高性能変換器の基礎検討	電気学会自動車研究会自動車スマート電力マネジメント技術にて口頭発表(依頼講演)	2014/2/20
8	佐藤弘	FUPET,産総研	高温動作 SiC 素子実装のための金系はんだの融点制御技術	Mate2014	2014/2/4
9	谷澤秀和,樋山浩平,安在岳士,高橋弘樹,村上善則,佐藤伸二,佐藤弘,加藤史樹,渡辺衣世	FUPET,産総研	SiC パワーデバイスを想定した Al バンプのフリッチ実装技術	Mate2014	2014/2/4
10	佐藤伸二,谷澤秀和,高橋弘樹,安在岳士,樋山浩平,田島豊,村上善則,佐藤弘	FUPET,産総研	SiC パワーデバイスを用いた高性能変換器の基礎検討	電気学会自動車研究会自動車スマート電力マネジメント技術にて口頭発表(依頼講演)	2014/2/20
11	高橋弘樹, 村上善則, 安在岳士, 加藤史樹, 渡辺衣世,佐藤伸二,谷澤秀和, 樋山浩平, 佐藤弘	FUPET,産総研	高温動作 SiC 素子実装のための金系はんだの融点制御技術	スマートプロセス学会	2014/5/20
12	谷澤秀和	FUPET	小型 SiC パワーモジュールの産業化に向け, Al バンプを用いた低コストフリッチチップ実装の検討	実装学会・関西ワークショップ 2014	2014/7/17
13	谷澤秀和,佐藤伸二,村上善則,安在岳士,樋山	FUPET,産総研	250°C までの使用を想定した Al ワイヤの信頼性評	電気学会 電子・情報・システム部門大会	2014/9/3

	浩平,高橋弘樹,加藤史樹,佐藤弘		価		
14	安在岳士,村上善則,佐藤伸二,谷澤秀和,樋山浩平,高橋弘樹,加藤史樹,佐藤弘	FUPET,産総研	SiC デバイスを用いたパワーモジュールにおける高耐熱化検討	電気学会 電子・情報・システム部門大会	2014/9/3
15	佐藤伸二,安在岳士,谷澤秀和,高橋弘樹,樋山浩平,村上善則,佐藤弘	FUPET,産総研	両面接合 SiC パワーモジュールのスイッチングの動作	電気学会 電子・情報・システム部門大会	2014/9/3
16	佐藤弘,高橋弘樹,谷澤秀和,安在岳志,樋山浩平,加藤史樹,佐藤伸二,村上善則,仲川博,山口浩	FUPET,産総研	SiC パワーデバイス向け接合技術の開発	MES2014	2014/9/5
17	Fumiki Kato, Rejeki Simanjorang, Fengqun Lang Hiroshi Nakagawa, Hiroshi Yamaguchi, Hiroshi Sato	FUPET,産総研	250°C Switching Behavior of All SiC Power Module with Sandwich Structure	SSDM 2014	2014/9/9
18	樋山浩平,谷澤秀和,安在岳士,高橋弘樹,村上善則,佐藤伸二,加藤史樹,佐藤弘	FUPET,産総研	SiC 動作温度領域における Au バンプの信頼性評価	先進パワー半導体分科会 第1回講演会	2014/11/19
19	郎豊群,加藤史樹,仲川博,山口浩,佐藤弘,木村竜司,進藤広明,関根重信	産総研,FUPET	高温動作 SiC パワー素子の実装に向けたナノコンポジット構造合金微粉末(Agコート Cu+Sn-Cu 合金)ペーストを用いた Cu3Sn の遷移的液相焼結(TLPS)	先進パワー半導体分科会 第1回講演会	2014/11/19
20	佐藤弘,高橋弘樹,谷澤秀和,安在岳志,樋山浩平,加藤史樹,佐藤伸二,村上義則,郎豊郡,仲川博,山口浩	産総研,FUPET	SiC パワーモジュール向け接合技術の開発	第27回長野実装フォーラム「パワーエレクトロニクス実装」講演会	2014/11/17
21	佐藤弘,高橋弘樹,谷澤秀和,安在岳志,樋山浩平,加藤史樹,佐藤伸二,村上義則,郎豊郡,仲川博,山口浩	産総研,FUPET	SiC 高温実装向け接合技術の開発	エレクトロニクス実装学会マイクロ・ナノファブ리케이션研究会主催公開研究会	2014/12/16
22	佐藤伸二	FUPET	SiC パワーデバイスを使った変換器の高周波スイッチング動作に関する検討	電子情報通信学会 通信エネルギー研究会	2015/1/30
23	安在岳士,村上善則,加藤史樹,谷澤秀和,佐藤伸二,樋山浩平,高橋弘樹,佐藤弘	FUPET,産総研	AuGe はんだ接合における電解 Ni めっきと無電解 Ni めっきの高温信頼性比較	Mate2015	2015/2/3
24	郎豊群,加藤史樹,仲川博,山口浩,佐藤弘,岡田圭二,木村竜司,進藤広明,関根重信	産総研,FUPET	ナノコンポジット構造合金微粉末・Cu+Ag/Sn+Cu ペーストによる SiC パワー素子の遷移的液相焼結(TLPS)接合	Mate2015	2015/2/3
25	高橋弘樹,村上善則,安在岳士,加藤史樹,渡辺衣世,佐藤伸二,谷澤秀和,樋山浩平,	FUPET,産総研	固相線温度を制御可能な金系はんだの高信頼化方法	Mate2015	2015/2/3

佐藤弘				
-----	--	--	--	--

受賞実績

- (1) Mate2014 開発奨励賞,高橋 弘樹(技術研究組合 次世代パワーエレクトロニクス研究開発機構),「高温動作 SiC 素子実装のための金系はんだの融点制御技術」
- (2) IMAPS 2014, Best of Session: Power Packaging, Takeshi Anzai, R&D Partnership for Future Power Electronics Technology (Hiroshi Sato, Yoshinori Murakami, Shinji Sato, Hidekazu Tanisawa, Kohei Hiyama, Fumiki Kato, Hiroki Takahashi, “Sandwich Structured Power Module for High Temperature SiC Power Semiconductor Devices”

6. 共通基盤評価技術開発

【特許】 なし

【論文】

番号	発表者	所属	タイトル	発表誌名、ページ番号	査読	発表年月日
1	T. Hatakeyama, H. Matsuhata, T. Suzuki, T. Shinohe, H. Okumura	FUPET, 産総研, 東芝	Microscopic Examination of SiO ₂ /4H-SiC Interfaces	Material Science Forum Vols. 679-680 (2011) pp 330-333	有	2011/3/1
2	山下任, 百瀬賢治, 武藤大祐, 下平祥貴, 山竹邦明, 宮坂佳彦, 佐藤貴幸, 松畑洋文, 北畠真	FUPET, 昭和電工, 産総研, パナソニック	Characterization of triangular-defects in 4° off 4H-SiC epitaxial wafers by synchrotron x-ray topography and by transmission electron microscopy	Material Science Forum Vols. 717-720 (2012) pp 363-366	有	2011/9/11
3	Noboru Ohtani	関西学院大学, FUPET	Toward the Reduction of Performance-Limiting Defects in SiC Epitaxial Substrates	ECS Trans. 2011 volume 41, issue 8, pp 253-260	有	2011/12/1
4	Hiroataka Yamaguchi, Hirofumi Matsuhata	産総研, FUPET	Threading Dislocations in 4H-SiC Observed by Double-Crystal X-Ray Topography	Defects-Recognition, Imaging and Physics in Semiconductors XIV (ISBN-13: 978-3-03785-442-6) (2012) pp 7-10	有	2012/3/1
5	T. Hatakeyama, K. Ichinoseki, H. Yamaguchi, N. Sugiyama, H. Matsuhata	FUPET, 産総研, 東芝, 東レリサーチ	Correlation between Surface Morphological Defects and Crystallographic Defects in SiC	Material Science Forum Vols. 717-720 (2012) pp 359-362	有	2012/3/1
6	N. Ohtani, M. Katsuno, T. Fujimoto, S. Sato, H. Tsuge, W. Ohashi, H. Matsuhata, M. Kitabatake	FUPET, 関西学院大, 新日鐵	High Resolution X-ray Diffraction (HRXRD) Studies of the Initial Stages of PVT-Growth of 4H-SiC Crystals	Material Science Forum Vols. 717-720 (2012) pp 489-492	有	2012/3/1
7	山下任, 松畑洋文, 宮坂佳彦, 大島博典, 関根正樹, 百瀬賢治, 佐藤貴幸, 北畠真	FUPET, 産総研, 昭和電工	Origin Analyses of Obtuse Triangular Defects in 4deg.-off 4H-SiC Epitaxial Wafers by Electron Microscopy and by Synchrotron X-ray Topography	Material Science Forum Vols. 740-742 (2013) pp 649-652	有	2012/9/2
8	山下任, 松畑洋文, 宮坂佳彦, 小田原道哉, 百瀬賢治, 佐藤貴幸, 北畠真	FUPET, 産総研, 昭和電工	Characterization of (4, 4)- and (5, 3)-type Stacking-Faults in 4deg.-off 4H-SiC epitaxial wafers by Synchrotron X-ray Topography and by Photo-Luminescence Spectroscopy	Material Science Forum Vols. 740-742 (2013) pp 585-588	有	2013/3/1

9	M. Kitabatake, J. Sameshima, O. Ishiyama, K. Tamura, H. Oshima, N. Sugiyama, T. Yamashita, T. Tanaka, J. Senzaki, and H. Matsuhata	FUPET	The Integrated Evaluation Platform for SiC Wafers and Epitaxial Films	Material Science Forum Vols. 740-742 (2013) pp451-454	有	2013/3/1
10	J. Sameshima, O. Ishiyama, A. Shimozato, K. Tamura, H. Oshima, T. Yamashita, T. Tanaka, N. Sugiyama, H. Sako, J. Senzaki, H. Matsuhata, M. Kitabatake	FUPET,産総研	Relation between defects on 4H-SiC epitaxial surface and gate oxide reliability	Material Science Forum Vols. 740-742 (2013) pp745-748	有	2013/3/1
11	M. Kitabatake	FUPET	Correlation between Defects and Electrical Characteristics/Reliability Analyzed by Integrated Evaluation Platform for SiC	ECS Trans. 2013 volume 58, issue 4, pp17-23 (224th ECS Meeting)	有	2013/12/1
12	大谷昇,大重周文,勝野正和,藤本辰雄,佐藤信也,柘植弘志,大橋渡,矢野孝之,松畑洋文,北島真	関西学院大学,新日鐵住金,FUPET	Structural investigation of the seeding process for physical vapor transport growth of 4H-SiC single crystals	Journal of Crystal Growth 386 (2014) 9-15	有	2014/1/15
13	Hideki Sako, Tamotsu Yamashita, Kentaro Tamura, Masayuki Sasaki, Masatake Nagaya, Takanori Kido, Kenji Kawata, Tomohisa Kato, Kazutoshi Kojima, Susumu Tsukimoto, Hirofumi Matsuhata and Makoto Kitabatake	FUPET,産総研,東北大	Microstructural analysis of damaged layer introduced during chemo-mechanical polishing	Material Science Forum Vols. 778-780 (2014) pp370-373	有	2014/3/1
14	山下任,松畑洋文,宮坂佳彦,百瀬賢治,佐藤貴幸,北島真	FUPET,産総研,昭和電工	Origin Analyses of Trapezoid-Shape Defects in 4-deg.-off 4H-SiC Epitaxial Wafers by Synchrotron X-ray Topography.	Material Science Forum Vols. 778-780 (2014) pp374-377	有	2014/3/1
15	M. Sasaki, K. Tamura, H.Sako, M.Kitabatake, K.Kojima, H.Matsuhata	FUPET,産総研	Analysis on generation of localized step-bunchings on 4H-SiC(0001)Si face by synchrotron X-ray topography	Material Science Forum Vols. 778-780 (2014) pp398-401	有	2014/3/1
16	大重周史,高橋達也,大谷昇,勝野正和,藤本辰雄,佐藤信也,柘植弘志,矢野孝幸,松畑洋文,北島真	関西学院大学,新日鐵住金,FUPET	Reciprocal space mapping studies of the initial stage of the PVT growth of 4H-SiC crystals parallel and perpendicular to the c-axis	Material Science Forum Vols. 778-780 (2014) pp43-46	有	2014/3/1
17	K. Yamada, O.	FUPET,産総研	Reliability of gate oxides	Material	有	2014/3/1

	Ishiyama, K. Tamura, T. Yamasita, A. Shimozato, T. Kato, J. Senzaki, H. Matsuhata, M. Kitabatake	研	on 4H-SiC epitaxial surface planarized by CMP treatment	Science Forum Vols. 778-780 (2014) pp545-548		
18	M. Kitabatake, H. Sako, M. Sasaki, T. Yamashita, K. Tamura, O. Ishiyama, J. Senzaki, H. Matsuhata	FUPET,産総 研	Electrical Characteristics/Reliability Affected by Defects Analyzed by the Integrated Evaluation Platform for SiC epitaxial films	Material Science Forum Vols. 778-780 (2014) pp979-984	有	2014/3/1
19	Osamu Ishiyama, Keiichi Yamada, Hideki Sako, Kentaro Tamura Makoto Kitabatake, Junji Senzaki, Hirofumi Matsuhata	FUPET, 産総 研	Gate oxide reliability on trapezoid-shaped defects and obtuse triangular defects in 4H-SiC epitaxial wafers	SSDM 2013 Proceedings 2014 Japanese Journal of Applied Physics 53 04EP15 doi:10.7567/JJ AP.53.04EP15	有	2014/3/25
20	Hideki Sako, Tamotsu Yamashita, Naoyuki Sugiyama, Junichiro Sameshima, Osamu Ishiyama, Kentaro Tamura, Junji Senzaki, Hirofumi Matsuhata, Makoto Kitabatake and Hajime Okumura	FUPET,産総 研	Characterization of Scraper-Shaped Defects on 4H-SiC Epitaxial Film Surfaces	Japanese Journal of Applied Physics Vol.53, No.5(2014), 051301 doi:10.7567/JJ AP.53.051301	有	2014/4/4
21	Hirofumi Matsuhata, Hirohata Yamaguchi, Tamotsu Yamashita, Toshiaki Tanaka, Bin Chen and Takashi Sekiguchi	FUPET,産総 研,昭和電工,日 立中研,物材研	Contrast analysis of Shockley partial dislocations in 4H-SiC observed by synchrotron Berg-Barrett X-ray topography	Philosophical Magazine, Volume 94, Issue 15, May 2014, pages 1674-1685,	有	2014/5/12
22	高橋達也,大重周史,大 谷昇,勝野正和,藤本辰 雄,佐藤信也,柘植弘 志,矢野孝幸,松畑洋 文,北嶋真	関西学院大学, 新日鐵住 金,FUPET	Defect formation during the initial stage of physical vapor transport growth of 4H-SiC in the [11-20] direction	Journal of Crystal Growth, Volume 408, 15 December 2014, Pages 1-6	有	2014/12/15
23	T. Yamashita, H. Matsuhata, T. Sekiguchi, K. Momose, H. Osawa, M. Kitabatake	FUPET,産総 研,NIMS,昭和 電工	Characterization of comet-shaped Defects on C-face 4H-SiC epitaxial Wafers by Electron Microscopy	Journal of Crystal Growth Volume 416, Pages 142-147	有	2015/4/15
24	石山修,山口博隆	FUPET,産総 研	窒化処理を行った酸化膜 /4H-SiC 界面の軟 X 線光電 子分光による解析	SPring-8 Section B: Industrial Application Report 2011B1285		2015/4/28
25	山下任, 松畑洋文, 百 瀬賢治, 大澤弘, 北嶋	FUPET,産総 研,NIMS,昭和	Characterization of Comet-Shaped Defects on	Materials Science Forum	有	2015/4/30

	真	電工	C-Face 4H-SiC Epitaxial Wafers	Vols 821-823 (2015) pp 173-176		
26	佐々木雅之, 田村謙太郎, 北畠真, 松畑洋文, 児島一聡	FUPET, 産総研	Observation of Damaged Layers in 4H-SiC Substrates by Mirror Projection Electron Microscope	Materials Science Forum Vols 821-823 (2015) pp 285-288	有	2015/4/30
27	北畠真	FUPET	Simple Models for Stacking-Fault Formations in 4H-SiC Epitaxial Layer	Materials Science Forum Vols 821-823 (2015) pp 331-334	有	2015/4/30
28	K. Yamada, O. Ishiyama, H. Sako, J. Senzaki, M. Kitabatake	FUPET, 産総研	Evaluation of F-N Tunneling Emission Current in MOS Capacitor Fabricated on Step Bunching	Materials Science Forum Vols 821-823 (2015) pp 472-475	有	2015/4/30
29	高橋達也, 大重周史, 大谷昇, 勝野正和, 藤本辰雄, 佐藤信也, 柘植弘志, 矢野孝幸, 松畑洋文, 北畠真	関西学院大学, 新日鐵住金, FUPET	Structural and Electrical Characterization of the Initial Stage of Physical Vapor Transport Growth of 4H-SiC Crystals	Materials Science Forum Vols 821-823 (2015) pp 90-95	有	2015/4/30
30	石山修, 山口博隆	FUPET, パナソニック, 産総研	Soft x-ray photoelectron spectroscopy of the SiO ₂ /4H-SiC interface after nitridation process	Japanese Journal of Applied Physics	有	2015/6/30
31	佐々木雅之, 松畑洋文, 田村謙太郎, 迫秀樹, 児島一聡, 山口博隆, 北畠真	FUPET, 産総研	Synchrotron X-ray topography analysis of local damage occurring during polishing of 4H-SiC wafers	Japanese Journal of Applied Physics	有	2015/6/30
32	H. Sako, M. Sasaki, M. Nagaya, T. Kido, K. Kawata, T. Kato, J. Senzaki, M. Kitabatake, H. Matsuhata, H. Okumura	FUPET, 産総研	Microstructural analysis of local damages on 4H-SiC wafer introduced during Chemo-mechanical polishing	Japanese Journal of Applied Physics (submitted)	有	2015/7/1

【外部発表（研究発表・講演）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	T. Hatakeyama, H. matsuhata, T. Suzuki, T. Shinohe, H. Okumura	FUPET, 産総研, 東芝	Microscopic Examination of SiO ₂ /4H-SiC Interfaces	ECSCRM 2010 (The 8th European Conference on Silicon Carbide and Related Materials 2010, Aug. 29 – Sept. 2, 2010, Oslo, Norway)	2010/8/30
2	山下任, 宮坂佳彦, 山竹邦明	FUPET, 昭和電工	透過型電子顕微鏡(TEM)を用いた, 4°-off 4H-SiC エピウェーハの三角欠陥起点の解析	日本顕微鏡学会第67回学術講演会	2011/5/16
3	北畠真	FUPET	国家プロジェクト「低炭素社会を実現する新材料パワー	応用物理学会 SiC 及び関連ワイドギャップ半	2011/7/29

			半導体プロジェクト」における 共通基盤評価技術の取り組み- 表面欠陥と電気特性/歩留まり/ 信頼性との紐付け-	導体研究会 第6回個別 別討論会「SiC デバイス 特性に関連した欠陥 評価」	
4	山下任,百瀬賢治,武藤 大祐,下平祥貴,山竹邦 明,宮坂佳彦,佐藤貴 幸,松畑洋文,北島真	FUPET,産総 研,昭和電工	Characterization of triangular-defects in 4° off 4H-SiC epitaxial wafers by synchrotron x-ray topography and by transmission electron microscopy	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 – 16, 2011)	2011/9/11
5	島山哲夫,一ノ関共一, 杉山直之,松畑洋文	FUPET, 産総 研, 東芝, 東レ リサーチセンタ ー	Correlation between Surface Morphological Defects and Crystallographic Defects	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 – 16, 2011)	2011/9/12
6	大谷昇,勝野正和,藤本 辰雄,佐藤信也,柘植弘 志,大橋渡,松畑洋文, 北島真	関西学院大学, 新日鐵住 金,FUPET	High resolution x-ray diffraction (HRXRD) studies of the initial stages of PVT-growth of 4H-SiC crystals	ICSCRM 2011 (The 14th International Conference on Silicon Carbide and Related Materials Cleveland, Ohio, Sept. 11 – 16, 2011)	2011/9/12
7	山口博隆,松畑洋文	FUPET,産総 研	Threading dislocations in 4H-SiC observed by double-crystal X-ray topography	14th International Conference on Defects-Recognition, Imaging and Physics in Semiconductors	2011/9/28
8	大谷昇	関西学院大 学,FUPET	Toward the reduction of performance-limiting defects in SiC epitaxial substrates	220th The Electrochemical Society (ECS) Meeting	2011/10/10
9	Makoto Kitabatake	FUPET, パナ ソニック	Testing system for the SiC-wafers and epitaxial films	第31回 LSI テスティン グシンポジウム	2011/11/9
10	田中俊明,松畑洋文,北 島真	FUPET,産総 研	4H-SiC エピ膜結晶の励起 準位と積層欠陥エネルギー 準位の相関解析	第20回シリコンカーバ イド(SiC)及び関連ワイ ドギャップ半導体研究 会	2011/12/8
11	田中俊明,杉山直之,大 島博典,松畑洋文,北島 真	FUPET,産総 研	エピ膜結晶表面の積層欠陥 と微小欠陥の光学観察と構 造評価	第20回シリコンカーバ イド(SiC)及び関連ワイ ドギャップ半導体研究 会	2011/12/8
12	山下任,百瀬賢治,武藤 大祐,下平祥貴,小田原 道哉,影島慶明,宮坂佳 彦,山竹邦明,佐藤貴 幸,松畑洋文,北島真	FUPET,産総 研,昭和電工	斜入射放射光 X 線トポグラ フィーおよびフォトルミネッセ ンスイメージングによる 4H-SiC エピウェーハ上三角欠陥の 構造解析 Characterization of Triangular-defects on 4H-SiC Epitaxial Wafers by Grazing Incidence Synchrotron Reflection X-ray Topography and by Photo-luminescence Imaging	第20回シリコンカーバ イド(SiC)及び関連ワイ ドギャップ半導体研究 会	2011/12/8

13	山下任,宮坂佳彦,山竹邦明,武藤大祐,百瀬賢治,佐藤貴幸,松畑洋文,北畠真	FUPET,産総研,昭和電工	透過型電子顕微鏡による4H-SiC エピウェーハの三角欠陥起点の解析 Characterization of Triangular-defects on 4H-SiC Epitaxial Wafers by Transmission Electron Microscopy	第20回シリコンカーバイド(SiC)及び関連ワイドギャップ半導体研究会	2011/12/8
14	鮫島純一郎,石山修,下里敦,田村謙太郎,大島博典,山下任,田中俊明,杉山直之,関根正樹,先崎純寿,松畑洋文,北畠真	FUPET,産総研	4H-SiC 表面欠陥とゲート酸化膜寿命	2012年春季第59回応用物理学関係連合講演会	2012/3/15
15	北畠真	FUPET	SiC ウェハの検査・評価技術	応用物理学会第40回薄膜・表面物理セミナー「半導体 SiC の基礎と応用」	2012/8/3
16	山下任,松畑洋文,宮坂佳彦,小田原道哉,百瀬賢治,佐藤貴幸,北畠真	FUPET,産総研,昭和電工	Characterization of (4,4)-and (5,3)-type Stacking-faults in 4deg.-off 4H-SiC Epitaxial Wafers by Synchrotron X-ray Topography and by Photo-Luminescence Spectroscopy	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 – 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
17	山下任,松畑洋文,宮坂佳彦,大島博典,関根正樹,百瀬賢治,佐藤貴幸,北畠真	FUPET,産総研,昭和電工	Origin Analyses of Obtuse Triangular Defects in 4deg.-off 4H-SiC Epitaxial Wafers by Electron Microscopy and by Synchrotron X-ray Topography	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 – 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
18	J. Sameshima, O. Ishiyama, A. Shimozato, K. Tamura, H. Oshima, T. Yamashita, T. Tanaka, N. Sugiyama, J. Senzaki, H. Matsuhata, M. Kitabatake	FUPET,産総研	Relation between defects on 4H-SiC epitaxial surface and gate oxide reliability	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 – 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
19	M. Kitabatake, J. Sameshima, O. Ishiyama, A. Shimozato, H. Oshima, T. Yamashita, T. Tanaka, N. Sugiyama, J. Senzaki, H. Matsuhata	FUPET	The Integrated Evaluation Platform for SiC Wafers and Epitaxial Films	ECSCRM 2012 (The 9th European Conference on Silicon Carbide and Related Materials 2012, Sept. 2 – 6, 2012, St. Petersburg, Russian Federation)	2012/9/2
20	石山修,山田敬一,下里敦,大島博典,先崎純寿,松畑洋文,北畠真	FUPET,産総研	4H-SiC エピ膜の表面欠陥とゲート酸化膜信頼性	2012年秋季第73回応用物理学会学術講演会	2012/9/11
21	迫秀樹,田村謙太郎,児	FUPET,産総	CMP 加工後に残存する	第21回 SiC 及び関連	2012/11/19

	島一聡,山下任,佐々木雅之,長屋正武,貴堂高德,河田研治,加藤智久,松畑洋文,北島真	研,ローム,昭和電工,新日鐵住金,デンソー,フジインコーポレーテッド,パナソニック	4H-SiC 基板表面ダメージのSEM/TEM による観察	ワイドギャップ半導体研究会	
22	山下任,松畑洋文,宮坂佳彦,関根正樹,百瀬賢治,佐藤貴幸,北島真	FUPET,産総研,昭和電工	電子顕微鏡および X 線トポグラフィーによる 4°C オフ 4H-SiC エピウェーハ中の鈍角三角欠陥起点の解析	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/19
23	山下任,松畑洋文,宮坂佳彦,小田原道哉,百瀬賢治,佐藤貴幸,北島真	FUPET,産総研,昭和電工	In-grown SF の評価,現状	第 21 回 SiC 及び関連ワイドギャップ半導体研究会(個別討論会)	2012/11/20
24	石山修,山田敬一,田村謙太郎,迫秀樹,北島真,下里淳,先崎純寿,松畑洋文	FUPET,産総研	4H-SiC(0001)面上熱酸化膜の表面凹凸と MOS 構造の信頼性	第 21 回 SiC 及び関連ワイドギャップ半導体研究会	2012/11/21
25	山下任,迫秀樹,松畑洋文,北島真	FUPET,産総研,昭和電工,東レリサーチセンター,パナソニック	SEM/FIB による 4H-SiC エピタキシャルウェーハの三角欠陥起点の観察	日本顕微鏡学会 関東支部講演会	2013/3/6
26	佐々木雅之,田村謙太郎,山口博隆,松畑洋文,児島一聡,北島真	FUPET,産総研	4H-SiC(0001)Si 面上の局所的ステップバンチング発生原因の解析	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
27	山田敬一,石山修,田村謙太郎,山下任,下里淳,加藤智久,先崎純寿,松畑洋文,北島真	FUPET,産総研	CMP にて平坦化した 4H-SiC エピ表面のゲート絶縁膜信頼性	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
28	山田敬一,石山修,下里淳,先崎純寿,松畑洋文,北島真	FUPET,産総研	捕獲電荷を考慮した SiO ₂ /SiC 界面準位の評価	2013 年第 60 回応用物理学会春季学術講演会	2013/3/27
29	石山修,山田敬一,迫秀樹,田村謙太郎,北島真,先崎純寿,松畑洋文	FUPET,産総研	Gate Oxide Reliability on Large-Area Surface Defects in 4H-SiC epitaxial wafers	SSDM 2013 (2013 International Conference on Solid State Devices and Materials)	2013/9/25
30	迫秀樹,山下任,田村謙太郎,佐々木雅之,長屋正武,貴堂高德,河田研治,加藤智久,松畑洋文,北島真	FUPET,産総研	Microstructural analysis of damage layer introduced during chemo-mechanical polishing	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
31	K. Yamada, O. Ishiyama, K. Tamura, T. Yamasita, A. Shimosato, T. Kato, J. Senzaki, H. Matsuhata, M. Kitabatake	FUPET,産総研	Reliability of gate oxides on 4H-SiC epitaxial surface planarized by CMP treatment	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/29
32	M. Sasaki, K. Tamura, H. Sako, M. Kitabatake, K. Kojima,	FUPET,産総研	Analysis on generation of localized step-bunchings on 4H-SiC (0001)Si face by synchrotron X-ray	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and	2013/9/30

	H.Matsuhata		topography	Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	
33	M. Kitabatake, H. Sako, M. Sasaki, T. Yamashita, K. Tamura, O. Ishiyama, J. Senzaki, H. Matsuhata	FUPET,産総研	Electrical Characteristics/Reliability Affected by Defects Analyzed by the Integrated Evaluation Platform for SiC epitaxial films	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/30
34	山下任,松畑洋文,宮坂佳彦,百瀬賢治,佐藤貴幸,北島真	FUPET,産総研,昭和電工	Origin Analyses of Trapezoid-Shape Defects in 4-deg.-off 4H-SiC Epitaxial Wafers by Synchrotron X-ray Topography.(abstract)	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/30
35	大重周史,高橋達也,大谷昇,勝野正和,藤本辰雄,佐藤信也,柘植弘志,矢野孝幸,松畑洋文,北島真	関西学院大学,新日鐵住金,FUPET	Reciprocal space mapping studies of the initial stage of the PVT growth of 4H-SiC crystals parallel and perpendicular to the c-axis	ICSCRM 2013 (The 15th International Conference on Silicon Carbide and Related Materials 2013, Sept. 29 - Oct. 4, 2013, Miyazaki, Japan)	2013/9/30
36	M.Kitabatake, O.Ishiyama, K.Yamada, K.Tamura, M.Sasaki, T.Sako, T.Yamashita, J.Senzaki, and H.Matsuhata	FUPET	Interrelationship Between Defects and Electrical Characteristics/Reliability	224th ECS Meeting	2013/10/27
37	田村謙太郎,迫秀樹,佐々木雅之,山下任,浅水啓州,伊藤佐千子,児島一聡,北島真	FUPET,産総研,ローム,東レリサーチセンター,新日鐵住金,昭和電工,パナソニック	4H-SiC 基板 Si 面上のステップバンチング状欠陥観察	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
38	迫秀樹,山下任,田村謙太郎,佐々木雅之,長屋正武,貴堂高德,河田研治,加藤智久,児島一聡,松畑洋文,北島真	FUPET,産総研,昭和電工,ローム,新日鐵住金,デンソー,パナソニック	CMP 加工後に残存する 4H-SiC 基板表面ダメージの微細構造解析	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
39	山下任, 松畑洋文, 宮坂佳彦, 百瀬賢治, 佐藤貴幸, 北島真	FUPET,産総研,昭和電工	X線トポグラフィーによる4°オフ 4H-SiC エピタキシャルウエーハ中の台形欠陥起点の解析	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
40	山田敬一,石山修,迫秀樹,先崎純寿,北島真	FUPET,産総研	ステップバンチング上に形成された MOS 界面特性の考察	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9
41	佐々木雅之, 田村謙太郎, 迫秀樹, 児島一聡, 松畑洋文, 北島真	FUPET,産総研	放射光 X 線トポグラフィーによる 4HSiC (0001)Si 面上の局所的なステップバンチング発生原因の解析	SiC 及び関連半導体研究 第 22 回講演会	2013/12/9

42	田村謙太郎, 迫秀樹, 佐々木雅之, 山下任, 浅水啓州, 伊藤佐千子, 児島一聡, 長屋正武, 貴堂高德, 河田研治, 加藤智久, 北島真	FUPET, 産総研, ローム, 新日鐵住金, パナソニック, 昭和電工, 東レリサーチセンター, デンソー	SiC 基板表面の光学顕微鏡観察における XY 分解能の影響	2014年第61回応用物理学会春季学術講演会	2014/3/17
43	佐々木雅之, 田村謙太郎, 北島真, 松畑洋文, 児島一聡	FUPET, 産総研	ミラー電子顕微鏡による 4H-SiC 基板中に存在するダメージ層の観察	2014年第61回応用物理学会春季学術講演会	2014/3/17
44	山田敬一, 石山修, 迫秀樹, 先崎純寿, 北島真	FUPET, 産総研	犠牲酸化処理がステップバンチング上ゲート絶縁膜信頼性に及ぼす影響	2014年第61回応用物理学会春季学術講演会	2014/3/17
45	山下任, 迫秀樹, 松畑洋文, 北島真	FUPET, 産総研, 昭和電工, 東レリサーチセンター, パナソニック	4H-SiC エピタキシャルウェーハの三角欠陥発生点の観察	日本顕微鏡学会 第70回記念学術講演会	2014/5/11
46	松畑洋文, 山口博隆	FUPET, 産総研	放射光を利用したバルク・パレット法による 4H-SiC 中の格子欠陥の観察	第24回格子欠陥フォーラム「パワーデバイス開発のための格子欠陥評価・制御」日本物理学会領域10格子欠陥分科主催	2014/9/11
47	石山修, 山田敬一, 先崎純寿, 北島真	FUPET, 産総研, パナソニック, 東レリサーチセンター	4H-SiC エピ膜の表面欠陥とゲート酸化膜信頼性	2014年秋季第75回応用物理学会学術講演会	2014/9/17
48	北島真	FUPET	A simple model for stacking-fault formation in 4H-SiC epitaxial layer	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 – 25, 2014, grenoble, France)	2014/9/21
49	山下任, 松畑洋文, 百瀬賢治, 大澤弘, 北島真	FUPET, 産総研, NIMS, 昭和電工	Characterization of comet-shaped Defects on C-face 4H-SiC epitaxial Wafers.	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 – 25, 2014, grenoble, France)	2014/9/21
50	K. Yamada, O. Ishiyama, H. Sako, J. Senzaki, M. Kitabatake	FUPET, 産総研	Evaluation of F-N Tunneling Emission Current of MOSC Capacitor Fabricated on Step Bunching	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 – 25, 2014, grenoble, France)	2014/9/21
51	佐々木雅之, 田村謙太郎, 北島真, 松畑洋文, 児島一聡	FUPET, 産総研	Observation of damaged layers in 4H-SiC substrates by Mirror Projection Electron Microscope	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 – 25,	2014/9/21

				2014, grenoble, France)	
52	高橋達也,大重周史,大谷昇,勝野正和,藤本辰雄,佐藤信也,柘植弘志,矢野孝幸,松畑洋文,北島真	関西学院大学,新日鐵住金,FUPET	Structural and electrical characterization of the initial stage of physical vapor transport growth of 4H-SiC crystals	ECSCRM 2014 (The 10th European Conference on Silicon Carbide and Related Materials 2014, Sept. 21 – 25, 2014, grenoble, France) < invited poster >	2014/9/21
53	山田敬一,先崎純寿,北島真	FUPET, 産総研	F-Nトンネル電流特性からのゲート酸化膜信頼性予測	先進パワー半導体分科会第1回講演会	2014/11/19
54	山下任,内城貴則,松畑洋文,関口隆,百瀬賢治,大澤弘,北島真	FUPET,産総研,東レリサーチセンター,昭和電工, NIMS	Si 面 C 面エピ両方にみられる 3C-SiC 欠陥に特徴的なドメイン構造	先進パワー半導体分科会第1回講演会	2014/11/19

【その他外部発表(プレス発表等)】

番号	発表者	所属	タイトル	発表先	発表年月日
1	北島真	FUPET	SiC 単結晶ウェハの統合評価プラットフォーム	日刊工業新聞社「工業材料」2014年3月号特集企画「実用化に向けて加速する SiC 半導体の周辺技術開発と次世代フェーズへの取り組み」	2014/2/15

7. 応用技術調査、および共通

【特許】 なし

【論文】 なし

【外部発表（研究発表・講演）】 なし

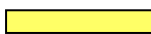
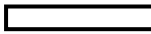

【その他外部発表（プレス発表等）】

番号	発表者	所属	タイトル	発表先	発表年月日
1	奥村元	FUPET	パネル展示；X-39 低炭素社会を実現する次世代パワー半導体プロジェクト	産総研オープンラボ	2011/10/13 ~14
2	奥村元	産総研, FUPET	講演；ここまで来た次世代パワーエレクトロニクス技術	産総研オープンラボ	2011/10/14
3	奥村元	産総研, FUPET	TIA パワーエレクトロニクス研究拠点の推進	第2回 TIA-nano 公開シンポジウム	2011/11/25
4	奥村元	FUPET	パネル展示；低炭素社会を実現する次世代パワーエレクトロニクスプロジェクト	第2回 TIA-nano 公開シンポジウム	2011/11/25
5	NEDO,FUPET	FUPET	パネル展示；低炭素社会を実現する次世代パワーエレクトロニクスプロジェクト	nano tech 2012	2012/2/15 ~17
6	奥村元,氷見啓明	FUPET	発表「NEDO プロ新材料パワー半導体プロジェクト成果報告」	SiC ライアンスシンポジウム	2012/6/28
7	NEDO,FUPET	FUPET	ポスター展示&説明「安全・安心社会を支える SiC パワー半導体」資料配布, ブース内プレゼン, φ6 インチ SiC ウェハ展示	CEATEC JAPAN 2012	2012/10/2 ~6
8	奥村元,氷見啓明	FUPET	ポスター展示&説明「低炭素社会を実現する新材料パワー半導体プロジェクト」	産総研オープンラボ	2012/10/25 ~26
9	戸田敬二,袴田佳美,星正勝	FUPET	発表「EU 調などの報告と出口議論の会」～元気の出る報告と意見交換～（組合員,アライアンス会員,NEDO,METI 関係者向け）	出口戦略 WG 企画「EU 調などの報告と出口議論の会」	2012/11/6
10	奥村元,氷見/恩田・藤本・蔵重/加藤/大野/田中・豊田/北島/渡邊	FUPET	発表「関連プロジェクト全体概要」「新材料プロ概要/結晶成長/加工/エビ/デバイス/評価/招待講演」	SiC パワー半導体関連プロジェクト合同シンポジウム	2012/11/21 ~22
11	FUPET,奥村元,氷見啓明	FUPET	ポスター展示「NEDO プロ概要/M プロ概要/M プロ主要成果」パワー半導体特別セミナー発表「NEDO 新材	SEMICON Japan 2012	2012/12/4 ~6

			料パワー半導体プロジェクトの最新成果」		
12	NEDO,FUPET,奥村元	FUPET	ポスター展示「安全・安心社会を支える SiC パワー半導体」 資料配布,NEDOブース内プレゼンテーション, φ6 インチ SiC ウエハ展示	nano tech 2013	2013/1/30~2/1
13	濱田,戸田	トヨタ自動車, FUPET	トヨタ自動車,新素材 SiC による高効率パワー半導体を開発	プレスリリース,トヨタ自動車 HP	2014/5/20
14	濱田,戸田	トヨタ自動車, FUPET	SiC カー	人とくるまのテクノロジー展 2014 (自動車技術会主催@パシフィコ横浜)	2014/5/21~23
15	濱田,戸田	トヨタ自動車, FUPET	トヨタ自動車,新素材 SiC パワー半導体搭載車両の公道走行を開始	プレスリリース,トヨタ自動車 HP	2015/1/29
16	奥村元/恩田・矢野・蔵重/加藤/大野/田中・中田/北島/山東・鶴見・田中・平尾・村上・富田	FUPET,FCRA	発表「新材料プロ成果概要/結晶成長/加工/エピ/デバイス/評価/高耐熱部品統合パワーモジュール化」	低炭素社会を実現する新材料パワー半導体プロジェクト最終成果報告会	2015/3/16~17
17	コーディネータ戸田, 渡邊, 岡田,佐藤,重兼,山川, 小笠,濱田	FUPET	第2世代 SiC 実用化に向けたスタートダッシュ (パネルディスカッション)	低炭素社会を実現する新材料パワー半導体プロジェクト最終成果報告会	2015/3/17

パワーデバイスロードマップ線表

技術分野	大項目	中項目	分野構造 小項目	評価パラメータ	2012	2013	2014	2015	2016	2017	2018	2019	2020	2021			
					重要課題	ウェハ	6	8									
パワー半導体	Si/パワーデバイス		IGBTの低損失化(薄ウエハ化)	厚さ(μm)	85	65											
			MOSFETの低損失化(Si型)	オン抵抗(mΩcm ²)@耐圧(V)			5@600 40@1200						2.5@600 15@1200				
			ウェハ	口径(インチ)	6											8	
			低損失化・高耐圧化	転位密度(1/cm ²)	<10000	5000						1000					
			MOSFET	オン抵抗(mΩcm ²)@耐圧(V)	7@1200						3@1200						
	SiC/パワーデバイス			低損失化・高耐圧化	SED V(f)@耐圧(V)(200A/cm ²)	1.7@1700	2.2@3300										
				大容量化・高耐圧化	MOSFET 電流(A)@耐圧(V)	30@600	60@600				100@600 1000@1200						
				材料・プロセス・デバイス技術	IGBT 電流(A)@耐圧(V)		30@1200							20@>10k			
				材料・デバイス構造	材料・デバイス構造	SiC-SED SiC-MOS-FET SiC-IGBT											
				バルクGaN/ウエハ	口径(インチ)	2		4						6			
GaN/パワーデバイス			GaN on Si	転位密度(1/cm ²)	>1E5	>1E4					>1E4						
			ウエハ	口径(インチ)	4	6											
			低損失化・高耐圧化	転位密度(1/cm ²)	>1E9	>1E8											
			スイッチングデバイス	スイッチングデバイス オン抵抗(mΩcm ²)@耐圧(V)	1@200	3@600				1@600			5@1200 on GaN				
			大容量化・高耐圧化	電流(A)@耐圧(V)	10@200	20@600				50@600			50@1200 on GaN				
パワー半導体	GaN on Si		材料・デバイス構造	材料・デバイス構造	GaNスイッチング HFEETノーマルOFF												
			バルクGaN技術	ウエハ径・欠陥密度・デバイス構造	大口径高品質 結晶成長技術 FET on GaN 基板												
			高出力パワー密度	蒸発器出力パワー密度(W/cm ²)	15	20				30			40				
			使用温度高温化	樹脂材料/周辺部品 使用可能温度(°C)	175	200							250				
			実装部品	高温実装材料													
	パワー半導体	回路・部品		回路・制御技術	回路・制御技術	ワイドバンドギャップ半導体デバイス 特性に適した回路・制御技術											
				実装部品	高温実装材料												
				回路・制御技術	回路・制御技術												
				実装部品	高温実装材料												
				回路・制御技術	回路・制御技術												

-  薄黄色の網かけは当該時点での要求スペックを示す
-  箱の長さは当該技術が出現する時期を示す
-  矢印の長さは当該技術が実用に供される期間を示す

「低炭素社会を実現する次世代パワーエレクトロニクスプロジェクト」

基本計画

電子・材料・ナノテクノロジー部

1. 研究開発の目的・目標・内容

(1) 研究開発の目的

エネルギー生成方法の多様化は、資源枯渇及び地球温暖化の解決に向けた重要な検討課題であるが、中でも、電気エネルギーへの移行は、課題解決の有力な手段のひとつである。電力の生成から消費に至るフローにおいて、電力利用効率向上の手段として、パワー半導体デバイスによる電力変換・制御（直流・交流変換、周波数制御等）は、すでに多くのフェーズで行われている。さらに、これまでパワー半導体が適用されていなかった機器への展開や、新たな応用分野が急激に広がることによって、パワー半導体デバイスが利用される局面は大幅に増加すると見込まれる。たとえば、ハイブリッド自動車の普及など電化の進む社会への転換がその起動力の一つである。また、高度に情報化が進む今日の社会では、ブロードバンドの普及、IT機器の高度化・設置台数の急激な増加に伴い、機器が消費する電力の急激な増大が見込まれており、情報関連機器の省エネルギー化が重要な課題となっている。このためにも、パワー半導体デバイスが電力利用効率向上に大きく役立つと考えられる。このように、パワー半導体デバイスによる電力損失の低減は低炭素社会の実現に向けて極めて重要である。

現在は、パワー半導体デバイスの材料として主にSi（シリコン）が使用されているが、電力損失がSiの1/100以下、数kVの高耐圧性など、パワー半導体として極めて優れた性能を有した新材料SiC（炭化珪素）の実用化が期待されている。また、GaN（窒化ガリウム）、Ga₂O₃（酸化ガリウム）等、SiC以外の新材料についても実用化に向けて研究開発を進めている。新材料パワー半導体デバイスを用いることにより、従来のSiデバイスを用いた電力変換モジュールと比べ、電力損失が格段に低い、また小型で大電力を扱える電力変換機器を実現することが期待される。インバータ等の電力変換装置の適用範囲が鉄道や次世代自動車などをはじめとして極めて広いことから、社会全体への波及効果が極めて大きく、さまざまな産業において、その成長の鍵となるものである。したがって、パワー半導体デバイス及び電力変換機器における技術力は我が国産業の国際競争力を左右するものである。

我が国における関連技術開発としては、主として産業用モータ駆動用を想定して、S i C ウェハ品質と関連づけたS i C デバイスの大容量化／高信頼化の技術開発、或いはインバータコア技術開発がN E D O プロジェクト（「パワーエレクトロニクスインバータ基盤技術開発」平成18年～平成20年など）において行われてきている。同プロジェクトにて開発されたS i C ウェハ品質向上及び評価技術・デバイスプロセス技術・回路技術・熱設計技術等、全体的な技術の高度化の結果として、S i デバイスに比べ大幅な損失低減（同定格インバータユニットにおいて、現在主流のS i - I G B T を適用した場合に比べ、70%損失を低減）が実証されるに至っている。

I T 産業の電力消費低減に寄与するため、データセンタやその電力源に用いる交流・直流変換等の高効率化を実現したり、電気自動車のように新たに拡大しつつある応用製品に適した電力変換機器を実現したりするためには、具体的な適用製品を想定して、高電流密度化（大容量化）や、デバイス・機器の信頼性向上といったS i C デバイス性能の高度化を進めることが重要である。同時に、S i C デバイスとの組み合わせにおいて力を発揮する材料・部品・回路設計・ノイズ対策や熱設計などの課題を解決していく必要がある。

一方、S i C パワー半導体デバイスの効率向上・適用範囲拡大を支え、普及の鍵となるのは、S i C 半導体材料の高品質化と供給安定化であるが、現在のS i C ウェハ市場は、4インチウェハが限定された規模で生産されている状況であって、かつ海外企業による寡占状況と言わざるを得ない。このことから生じる供給安定性への不安及び高価格が開発・普及への足かせになっている。それだけでなく、諸外国においてはごく最近になって6インチウェハ実現がアナウンスされ、かつ、高耐圧領域でのS i C 電力変換器の実証が進みつつある。

このような背景のもと、6インチ級S i C ウェハ量産化技術の構築と対応するデバイス化プロセス装置開発、並びにS i C パワー半導体デバイスを用いた電力変換器の効能実証を早期に実現することが緊急の課題となった。S i C パワー半導体デバイスの応用製品としては、急激に増大しつつあるI T 産業の電力消費量増加の対策となるデータセンタ用電源や、その電力源として意味がある分散型太陽光発電システムなどに用いる電力制御機器が有望であり、その高効率化・小型化・高信頼化に貢献するデバイス技術開発・設計技術開発等を前記したウェハやプロセス装置開発と並行して行うことは極めて重要である。

また、パワーエレクトロニクスは扱う電力の容量が大きいと、機能をワンチップ化して高機能化を図ることは困難であり、高機能化はデバイスを核として、デバイスの制御系や周辺回路を組み合わせたモジュールやパッケージにより、システム全体の最適化を図ることによってなされることとなる。従って、デバイスの高性能化のみが技術を牽引するのではなく、アプリケーションに応じて製作される応用システムも重要な要素となる。従って、パワーエレクトロニクス分野における我が国の競争力を更に強化するため

には、各種材料のウエハ、デバイス等の性能向上を図ると共に、産業機器、自動車、民生機器などアプリケーション毎に要求されるスペックを、最適な材料（SiC、GaN等）、設計技術、実装技術等を組み合わせ、最適な応用システムの構築により実現することが重要となる。加えて、応用システムは、新たな用途、デバイス・ユーザーの開拓を図ること等により、他の追随を許さない環境を作る必要がある。

以上のように、これらの課題に対して積極的な取り組みを行うことは、省エネルギー技術の国際的牽引、及び我が国の産業競争力強化にとって極めて重要な意味を持つものである。

なお、本事業は、ある程度明確な製品イメージのあるものへの適用を目指した応用開発を中心に取り組むことに対し、内閣府が実施する戦略的イノベーション創造プログラム（SIP）にて取り組まれる「次世代パワーエレクトロニクス」は、電力や自動車等向けの新技術を中心に取り組まれるものである。

（2）研究開発の目標

本研究開発の目標は、高品質・低コストな大口径SiCウエハ製造技術、SiC高耐圧スイッチングデバイス製造技術、応用に即した電力変換器の設計技術開発、システムにおけるSiCスイッチングデバイスの効果実証、高温実装技術、新世代Siパワーデバイス開発をはじめとする要素技術の確立、さらにSiC、GaN等の新材料も活用し、実用化を見据えた応用研究開発である。

研究開発項目①においては、別紙の研究開発計画に基づき、平成24年度までに基盤技術を確立し、平成26年度までに①高品質・大口径結晶成長、ウエハ加工、エピタキシャル膜形成まで一貫した製造技術の確立、②高耐圧スイッチングデバイス製造技術を確立し、これを用いた低損失電力変換器の試作・実証等を行う。

また、SiC大口径ウエハ化に関して、現状の昇華法結晶成長技術を6インチ対応とし、ウエハ加工プロセスと併せ6インチ4H-SiCウエハを実現する。また、ウエハ加工要素プロセスの能力検証を加速し、SiCデバイス化のための高温プロセス装置等に関して6インチ対応装置を開発すると共に、3kV以上の高耐圧領域でのSiCダイオードを用いた低損失パワーモジュールの性能検証を行う。

さらに、SiCの特長である高い接合温度において動作するSiCパワー素子の近傍に配置できる高耐熱受動部品を開発するとともに、それらを配置したパワーモジュールを試作して各実装部品間の相互の影響を検証し、それによって各開発部品の優位性を明らかにする。

加えて、現状のSiパワーデバイスの性能限界を突破し、現状のSiCパワーデバイスと耐圧、電流密度等で同等以上の性能を有する新世代Siパワーデバイスを開発する。

研究開発項目②においては、別紙の研究開発計画に基づき、データセンタやその電力源としての分散型太陽光発電システムにおいて交流・直流変換等、電力制御に用いられているパワーデバイスを、従来のシリコンに代わりより低損失かつ高耐電圧であるSiCを用いたものとする技術開発を行うとともにシステムレベルでの実証を行う。これにより、電源で発生するエネルギー損失を飛躍的に削減する技術を確立するため、平成24年度末までに次の最終目標を達成する。

- ・電力容量が2kW級のサーバ電源のプロトタイプを試作し、その電力変換効率が負荷50%で94%以上であることを実証する。
- ・電力容量が30kW級の太陽光発電用パワーコンディショナのプロトタイプを試作し、これが定格出力時に98%以上のシステム効率をもつことを実証する。
- ・デバイス温度200～250℃で動作させることを可能とする高温実装技術を開発し、60W/cm³級の出力パワー密度を持つ革新的電力変換器の動作検証が可能なレベルの要素技術を確立する。

研究開発項目③においては、別紙の研究開発計画に基づき、新材料パワーデバイスを活用した、次世代自動車、次世代産業機器、次世代民生機器等の応用システムの開発を行う。

(3) 研究開発の内容

上記目標を達成するために、以下の研究開発項目について、別紙の研究開発計画に基づき研究開発を実施するとともに、国内外の関連情報の収集及び調査等を行う。研究開発項目は以下の通り設定する。

研究開発項目① 低炭素社会を実現する新材料パワー半導体プロジェクト

- (1) 高品質・大口径SiC結晶成長技術開発／革新的SiC結晶成長技術開発
[委託事業・共同研究事業（NEDO負担率：1／2）]
- (2) 大口径SiCウエハ加工技術開発 [委託事業]
- (3) SiCエピタキシャル膜成長技術（大口径対応技術／高速・厚膜成長技術）
[委託事業]
- (4) SiC高耐圧スイッチングデバイス製造技術 [委託事業]
- (5) SiCウエハ量産化技術開発 [助成事業（助成率：2／3）]
- (6) 大口径SiCウエハ加工要素プロセス検証 [委託事業]
- (7) SiC高耐圧大容量パワーモジュール検証 [委託事業]
- (8) 大口径対応デバイスプロセス装置開発 [助成事業（助成率：2／3）]
- (9) 高耐熱部品統合パワーモジュール化技術開発 [委託事業、共同研究事業（NEDO負担率：2／3）]

研究開発項目①(9)は、実用化まで長期間を要するハイリスクな「基盤的技術」に対して、産学官の複数事業者が互いのノウハウ等を持ちより協調して実施する事業であり、原則、委託事業として実施する。ただし、上記以外のもの(※1)は、共同研究事業(NEDO負担率：2/3)として実施する。

(※1) 民間企業単独、民間企業のみでの連携、大学等の単独等、産学官連携とならないもの。

(10) 新世代Siパワーデバイス技術開発 [委託事業]

研究開発項目② 次世代パワーエレクトロニクス技術開発 (グリーンITプロジェクト)

(1) SiCパワーデバイスを用いたデータセンタ用サーバ電源技術開発

[共同研究事業 (NEDO 負担率：1/2)]

(2) SiCパワーデバイスを用いた太陽光発電用パワーコンディショナ技術開発

[共同研究事業 (NEDO 負担率：1/2)]

(3) 次世代SiC電力変換器基盤技術開発 [委託事業]

研究開発項目③ 次世代パワーエレクトロニクス応用システム開発

[助成事業 (助成率：2/3) (※2)]

(※2) 民間企業単独あるいは民間企業のみでの連携等により実施される場合、助成率を1/2とする。

2. 研究開発の実施方式

(1) 研究開発の実施体制

本研究開発は、研究開発項目①のうち(1)から(4)まで、(6)及び(7)は経済産業省が、企業、大学等の研究機関(委託先から再委託された研究開発実施者を含む)から公募によって研究開発実施者を選定し、共同研究契約等を締結する研究体を構築して開始したものであり、独立行政法人新エネルギー・産業技術総合開発機構(以下「NEDO」という。)が本研究開発の運営・管理を承継するに当たっては、その時点までの進捗状況を踏まえた研究開発内容・計画及び実施体制の妥当性について、外部有識者による審議を含めた評価を行った上で最適な研究開発体制を構築し、業務委託契約を締結して実施する。

上記以外の研究開発項目は、NEDOが、単独ないし複数の原則本邦の企業、大学等の研究機関(原則、本邦の企業等で日本国内に研究開発拠点を有していること。なお、国外の企業等(大学、研究機関を含む)の特別の研究開発能力、研究施設等の活用または国際標準獲得の観点から国外企業等との連携が必要な部分を、国外企業等との連携により実施することができる。)から公募によって研究開発実施者を選定し実施する。

本研究開発において、NEDOが主体となって行うべき基礎的・基盤的研究開発である研究開発項目①のうち(1)から(4)、(6)、(7)、(9)及び(10)並びに研究

開発項目②の各事業は委託または共同研究により実施し、市場化に向けた産業界の具体的な取り組みが示されるべき実用化研究開発である研究開発項目①のうち(5)及び(8)並びに研究開発項目③の事業は助成(助成率2/3^{*})により実施する。

また、研究開発に参加する各研究開発グループの有する研究開発ポテンシャルの最大限の活用により効率的な研究開発の推進を図る観点から、研究体にはNEDOが委嘱する研究開発責任者(プロジェクトリーダー)として、研究開発項目①及び②については独立行政法人産業技術総合研究所 先進パワーエレクトロニクス研究センター長 奥村元氏を、さらに研究開発項目②についてはサブプロジェクトリーダーとして、独立行政法人産業技術総合研究所 先進パワーエレクトロニクス研究センター 清水 肇氏を置き、その下に研究者を可能な限り結集して効果的な研究開発を実施する。研究開発項目③については、テーマ毎にテーマリーダーを置き、研究開発を実施する。

※研究開発項目③については、民間企業単独あるいは民間企業のみでの連携等により実施される場合、助成率を1/2とする。

(2) 研究開発の運営管理

研究開発全体の管理・執行に責任を有するNEDOは、経済産業省及びプロジェクトリーダーと密接な関係を維持しつつ、事業の目的及び目標、並びに本研究開発の目的及び目標に照らして適切な運営管理を実施する。具体的には、必要に応じて、外部有識者の意見を運営管理に反映させる技術検討委員会等における外部有識者の意見を運営管理に反映させる他、適宜プロジェクトリーダーとともに事業の進捗について報告を受けること等により進捗の確認及び管理を行うものとする。

3. 研究開発の実施期間

本研究開発の期間は、平成21年度から平成31年度までの11年間とする。ただし、この期間内において、研究開発項目毎に研究開発期間を設定する。

研究開発項目①のうち(1)から(4)については、平成22年度から平成26年度までの5年間とし、(5)から(8)については、平成23年3月から平成24年2月までとし、(9)については、平成24年度から平成26年度までの3年間とし、(10)については、平成26年度から平成28年度の3年間とする。

研究開発項目②については、平成21年度から平成24年度までの4年間とする。

研究開発項目③については、平成26年度から平成31年度までの6年間とする。

なお、研究開発期間については、当該研究開発に係る技術動向、政策動向や当該研究開発の進捗状況等に応じて、延長する等、適宜見直すものとする。

4. 評価に関する事項

NEDOは、技術的及び政策的観点から、研究開発の意義、目標達成度、成果の技術的意義及び将来産業への波及効果等について、研究開発項目①（１）から（９）については、外部有識者による研究開発の中間評価を平成24年度、事後評価を平成27年度に実施し、研究開発項目①（10）については、事後評価を平成29年度に実施し、研究開発項目②については、事後評価を平成25年度に実施し、研究開発項目③については、中間評価を平成28年度、事後評価を平成32年度に実施する。中間評価結果を踏まえ、事業の加速・縮小など必要な体制の再構築を含め、後年度の研究開発に反映することとする。なお、評価の時期については、当該研究開発に係る技術動向、政策動向や当該研究開発の進捗状況等に応じて、前倒しする等、適宜見直すものとする。

5. その他の重要事項

（１）研究開発成果の取扱い

①共通基盤技術の形成に資する成果の普及

得られた研究開発成果のうち、共通基盤技術に係るものについては、プロジェクト内で速やかに共有した後、NEDO及び実施者が協力して普及に努めるものとする。

②知的基盤整備事業又は標準化等との連携

得られた研究開発の成果については、知的基盤整備事業又は標準化等との連携を図るため、データベースへのデータの提供、海外展開を行う上で、性能評価指標やインターフェース等に関する標準案の検討、提案及び海外実証等を積極的に行う。

③知的財産権の帰属

委託研究開発の成果に関わる知的財産権については、「独立行政法人新エネルギー・産業技術総合開発機構新エネルギー・産業技術業務方法書」第25条の規定等に基づき、原則として、すべて委託先及び共同研究先に帰属させることとする。

なお、国際展開を見据えた、パワー半導体デバイス及び電力変換機器に係る技術に係る知財管理を適切に行うこととし、「戦略的イノベーション創造プログラム（SIP）次世代パワーエレクトロニクス」での知的財産権等の管理のされ方と整合が取れるものとする。

（２）基本計画の変更

NEDOは、研究開発内容の妥当性を確保するために、社会・経済的状況、国内外の研究開発動向、政策動向、プログラム基本計画の変更、第三者の視点からの評価結果、研究開発費の確保状況、当該研究開発の進捗状況等を総合的に勘案し、達成目標、実施期間、研究開発体制等、基本計画の見直しを弾力的に行うものとする。

（３）根拠法

本研究開発は、独立行政法人新エネルギー・産業技術総合開発機構法第15条第1項第1号ニ及び第3号に基づき実施する。

(4) その他

受託者は、本研究開発から得られる成果の産業面での着実な活用を図るため、事業化への計画を立案する。事業の進捗等を考慮して計画の必要な見直しを行うとともに、研究開発期間中であっても、実用化が可能な成果については、迅速な事業化に努めるものとする。具体的には、高品質・低コストな大口径SiCウエハ及びSiC高耐圧スイッチングデバイスの実用化・事業化に加え、最終製品であるオールSiC電力変換器搭載ハイブリッド／電気自動車・鉄道等の実用化についても具体的な計画の立案に努めるものとする。

6. 基本計画の改訂履歴

- (1) 平成21年3月、「次世代パワーエレクトロニクス技術開発（グリーンITプロジェクト）」制定。
- (2) 平成23年1月、「低炭素社会を実現する新材料パワー半導体プロジェクト」制定。
- (3) 平成23年3月、「低炭素社会を実現する新材料パワー半導体プロジェクト」及び「次世代パワーエレクトロニクス技術開発（グリーンITプロジェクト）」の基本計画の統合に伴う改訂。
- (4) 平成23年7月、独立行政法人新エネルギー・産業技術総合開発機構法の改正に伴う改訂。
- (5) 平成24年3月、研究開発項目①（9）の追加による改訂。
- (6) 平成26年4月、研究開発項目③の追加による改訂。
- (7) 平成26年5月、研究開発項目①（10）の追加による改訂。

(別紙) 研究開発計画

研究開発項目①「低炭素社会を実現する新材料パワー半導体プロジェクト」

(1) 「高品質・大口径S i C結晶成長技術開発／革新的S i C結晶成長技術開発」

1. 研究開発の必要性

次世代パワー半導体として期待されるS i Cの開発・普及にあたっては、ウエハの品質及び供給の不安定性、高コストが最大のボトルネックとなっている。高品質・低コストな大口径S i C結晶成長技術の確立により、S i Cウエハを安定的に供給することによって、多量のウエハを必要とするデバイス及びインバータ等のモジュール開発を加速し、早期の実用化につなげることが可能となる。

2. 研究開発の具体的内容

現在のS i C結晶成長法である昇華法は、生産性、品質、コストともに課題がある。これらを解決するため、昇華法の抜本的な高度化のほか、飛躍的な品質や生産性の向上が期待される革新的な結晶成長技術（ガス法、液相等）の開発を行う。また、大口径・高品質S i C結晶の評価技術を開発する。

3. 達成目標

昇華法において、以下の項目を満たす製造技術を確立する。なお、平成24年度までに基盤技術を確立し、平成25年度以降、大口径ウエハ加工技術、大口径エピタキシャル膜成長技術の成果を合わせ、結晶成長から加工、エピタキシャル膜成長に至るまでの一貫した6インチエピウエハ製造技術として確立する。また、革新的結晶成長法についても、平成24年度までにそのための要素技術を確立し、平成26年度までに将来的に昇華法を凌駕するポテンシャルを評価可能な大型結晶を実現してその可能性を検証する。さらに、大口径・高品質S i C結晶の評価技術を確立する。

【中間目標】

昇華法においては、口径6インチで、

- ① 10^3 個/cm²台の転位密度を実現するのに必要な高品質化にかかわる基盤技術を確立する。
- ② 0.5mm/h以上の結晶を実現するのに必要な成長速度向上にかかわる基盤技術を確立する。

革新的結晶成長法においては、高速性、高品質性、長尺化／口径拡大等の各課題に対する要素技術を確立し、口径2インチ、厚さ1mmの4H-S i C単結晶の成長を実現する。

【最終目標】

昇華法においては、口径6インチ、長さ50mm以上で、

- ① 有効面積（端部3mmを除く）全域において転位密度 1×10^3 個/cm²以下の結晶を実現する。
- ② 有効面積（端部3mmを除く）全域において転位密度 5×10^3 個/cm²以下の結晶を成長速度0.5mm/h以上で実現する。

革新的結晶成長法においては、口径2インチ以上、長さ20mm以上の4H-SiC単結晶を実現した上で、昇華法に対する優位性を検証する。

研究開発項目①「低炭素社会を実現する新材料パワー半導体プロジェクト」

(2)「大口径S i Cウエハ加工技術開発」

1. 研究開発の必要性

S i Cはダイヤモンドに次ぐ高硬度を有しているため精密加工が極めて困難であり、例えば、現在の4インチウエハの切断に際しては、高価なダイヤモンドスラリーを多量に使わなければならないうえ、その切断スピードは極めて遅く、数日を要している。結晶の大口径化に伴い、既存の加工技術では、更に時間を要することになり、加工工程がボトルネックになるおそれがある。また、加工コストはウエハのコストの約1/3を占めており、低コスト化の観点からも技術の高度化が必要である。

2. 研究開発の具体的内容

切断、研削、研磨の各技術について、6インチウエハに対応した高精度化、高速化及び低コスト化に資する加工技術の開発を行う。具体的には、高速・高効率・低損傷な切断技術の開発、研削精度向上のためのナノレベルでの砥石制御技術、耐薬品性の高いS i Cに有効な化学的機械的研磨法（CMP）の開発等を行う。

なお、これらの各工程は前後の工程に大きな影響を与えるため、密接な連携を図りつつ研究開発を実施することとする。

3. 達成目標

6インチ結晶において、以下の項目を満たす実用的な加工（切断・研削・研磨）技術を確立する。なお、平成24年度までに基盤技術を確立し、25年度以降、大口径結晶成長技術、大口径エピタキシャル膜成長技術の成果を合わせ、結晶成長から加工、エピタキシャル膜成長に至るまでの一貫した6インチエピウエハ製造技術として確立する。

【中間目標】

ウエハ切断技術に関して、3インチ結晶で切断速度150 μ m/分以上、同時切断枚数10枚以上、切り代300 μ m以下を実現する。また、3～4インチ結晶/ウエハを対象にして、切断、研削、粗研磨、仕上げ研磨の各要素工程の最適化、及び接続最適化を行い、6インチS i C結晶/ウエハ加工の高速・高品質な一貫プロセス最適化の方針を決定する。

【最終目標】

6インチ結晶/ウエハを対象に、以下の効率性を実現する。

- ① 切断：速度300 μ m/分以上、同時切断枚数10枚以上、切り代250 μ m以下

- ② インゴットから表面仕上げ精度Rm s（表面荒さ）0.1nm@2μm×2μm
のベアウエハを実現する統合加工プロセスとして、プロセス時間24時間以内

研究開発項目①「低炭素社会を実現する新材料パワー半導体プロジェクト」

(3)「SiCエピタキシャル膜成長技術（大口径対応技術／高速・厚膜成長技術）」

1. 研究開発の必要性

エピタキシャル膜の品質はデバイスの性能・歩留まりに直接影響するため、その技術開発は極めて重要である。SiCエピタキシャル膜の作製にあたっては、1,600°Cから1,800°Cの高温環境下でシランガス（SiH₄）とプロパンガス（C₃H₈）からSiCを合成するため、高温環境下での極めて精密な制御技術を要する。そのため、SiCデバイスの普及において、エピタキシャル膜成長プロセスの高コスト性がボトルネックになっており、低コスト化には大口径ウエハを同時に多数枚処理できるエピタキシャル膜成長技術及びその品質評価技術の確立が必要である。

一方、デバイスの高耐圧化に対応するためには、数10μm以上の厚いエピタキシャル膜が必要となる。そのため、プロセス時間の観点から、厚いエピタキシャル膜の作製には成長速度が重要であり、高速エピタキシャル膜成長技術が必要となるが、現状デバイス品質との両立は確認されていない。それゆえ、高耐圧デバイスの実現・普及には、量産に対応できる高速成長での高品質・厚膜エピタキシャル膜成長技術及びその特性評価技術の確立が必要となる。

2. 研究開発の具体的内容

SiCウエハの大口径化に対応した、大面積で均一かつ低欠陥なエピタキシャル膜を高スループットで成長できるエピタキシャル膜成長技術及び高耐圧デバイスの作製に対応できる厚膜を高均一・高純度かつ高速で成長できるエピタキシャル膜成長技術を開発する。また、その両者に対応した大口径／厚膜SiCエピタキシャルウエハ評価技術を開発する。

3. 達成目標

SiCエピタキシャル膜成長の大口径対応技術と高速・厚膜成長技術を確立する。大口径対応技術については、平成24年度までに基盤技術を確立し、平成25年度以降、大口径結晶成長技術、大口径ウエハ加工技術の成果を合わせ、結晶成長から加工、エピタキシャル膜成長に至るまでの一貫した6インチエピウエハ製造技術として確立する。高速・厚膜成長技術については、平成24年度までにプロトタイプ炉によって要素技術開発を進め、平成25年度以降、高耐圧デバイス用厚膜エピタキシャル膜成長技術の確立を目指すとともに、高耐圧デバイス製造技術開発のために厚膜・高純度エピウエハを提供する体制を整える。

【中間目標】

①大口径対応技術

みなし6インチ径のエピタキシャル膜成長を行い、6インチ成長プロセスにおける問題を把握すると共に、当該成長膜に対して以下の品質を実現する。

- ・ 均一度：厚さ±10%、ドーピング濃度±20%
- ・ 品質 エピ成長起因の表面欠陥密度：2個/cm²以下

②高速・厚膜成長技術

口径2インチ、膜厚50μm以上のエピタキシャル膜に対して以下の品質を実現し、SiC厚膜形成技術を確立する。

- ・ 純度 残留キャリア濃度：3×10¹⁴/cm³以下
- ・ 品質 エピ成長起因の表面欠陥密度：5個/cm²以下

【最終目標】

①大口徑対応技術

口径：6インチ、処理枚数：3枚以上のエピタキシャル膜に対し、以下の品質を実現する。

- ・ 均一度：厚さ±5%、ドーピング濃度±10%
- ・ 品質 エピ成長起因の表面欠陥密度：0.5個/cm²以下

②高速・厚膜成長技術

成長速度100μm/h以上で作成した口径4インチ、膜厚50μm以上のエピタキシャル膜に対し、以下の品質を実現する。

- ・ 純度 残留キャリア濃度：3×10¹⁴/cm³以下
- ・ 均一度：厚さ±2%、ドーピング濃度±10%
- ・ 品質 エピ成長起因の表面欠陥密度：1.0個/cm²以下

研究開発項目①「低炭素社会を実現する新材料パワー半導体プロジェクト」

(4)「SiC高耐圧スイッチングデバイス製造技術」

1. 研究開発の必要性

3～5kV領域の高耐圧スイッチングデバイスの実用化により、高速鉄道等のインバータの電力変換効率の向上や小型・軽量化による設計の自由度向上など、低炭素社会の構築、産業競争力強化に極めて大きな効果が期待される。

2. 研究開発の具体的内容

3～5kV級の高耐圧かつ低損失なSiCスイッチングデバイスを製造するための新規耐圧構造の設計／作製技術、高耐圧デバイス酸化膜信頼性向上技術、限界性能向上技術、高耐圧デバイス実装技術、高耐圧デバイス評価技術、大容量電力変換器設計技術の開発を行う。

3. 達成目標

以下の項目を満たすSiC高耐圧スイッチングデバイス製造技術を確立する。

新規耐圧構造デバイスについて、平成24年度までに、当該耐圧構造設計・作製プロセス技術、高耐圧デバイス酸化膜信頼性向上、高耐圧デバイス実装技術、高耐圧デバイス評価技術、高温実装技術などの要素技術を開発し、25年度以降、エピタキシャル膜の成長技術（高速・厚膜成長技術）の成果を活用して、新規耐圧構造を適用した低損失なSiC高耐圧スイッチングデバイスを試作し、動作実証を行う。

高耐圧大容量デバイスについて、平成24年までに、高耐圧大容量デバイス設計・試作技術、限界性能向上技術、電力変換器設計技術などの要素技術を開発する。25年度以降、エピタキシャル膜の成長技術（高速・厚膜成長技術）の成果を活用して、SiC高耐圧大容量スイッチングデバイスの製造技術の確立を進めるとともに、大容量電力変換器の試作を行い、大容量・低損失動作の実証を行う。

【中間目標】

①新規耐圧構造デバイス

より低損失化が可能な新規高耐圧デバイス構造とその作製要素プロセスを開発し、当該構造で耐圧3kV以上の高耐圧SiC-MOSFETを実現する。

②高耐圧大容量デバイス

耐圧3kV以上の高耐圧SiC-MOSFETを実現すると共に、SiC-MOSFET、SiC-SBDを適用した3kV以上の電力変換器モジュールを試作して、当該電圧領域のスイッチング及び多並列接続に関する要素技術を確立する。

【最終目標】

①新規耐圧構造デバイス

必要な各種要素技術を高度化し、耐圧：3 kV以上で特性オン抵抗：15 mΩ cm²以下の高耐圧SiC-MOSFETを実現する。

②高耐圧大容量デバイス

耐圧：3 kV以上、オン抵抗80 mΩ以下（室温環境下）、定格出力電流密度100 A/cm²以上の高耐圧SiC-MOSFETを開発し、当該デバイスを用いたMVA級電力変換器を試作して、その動作時の電力損失が同耐圧のSi電力変換器の50%以下であることを実証する。

研究開発項目①「低炭素社会を実現する新材料パワー半導体プロジェクト」

(5)「S i C ウェハ量産化技術開発」

1. 研究開発の必要性

平成22年になり、海外ウェハメーカーによるS i C 6インチウェハ実用化の動きがより活発化してきており、平成23年から24年には少量ながら、4インチウェハと同等品質の6インチウェハ試供品が市場投入されると見込まれる。これにより本格展開に向けて大口径S i C ウェハの独占供給による価格吊り上げやそれに伴う日本国内関連産業の停滞が懸念される。

この状況を打破するためには、本体プロジェクトによる高品質・大口径化技術開発の完了に先立って、既存技術を活用していち早く6インチウェハを実現することが急務である。早期の6インチ実現を進めることにより、量産化に向けた技術課題の早出しが進むだけでなく、S i C 基板供給の海外依存を脱却し、国内S i C 基板の安定供給による国内S i C 市場の立ち上げ加速化につながる。また、本体プロジェクトで開発を進める高度化技術（高品質・高生産性）の受け皿となるウェハ技術検証ライン構築にも資すると期待できる。

2. 研究開発の具体的内容

昇華法をベースとした既存技術活用により、早期に6インチ4H-S i C ウェハ実現にむけた道筋を明確にする。そのために、バルク結晶成長やウェハ加工に関わる大口径対応装置導入・立上げを進め、6インチ4H-S i C インゴットの実現と共に、その量産化に向けた課題抽出を進める。その中では、必要な製造要素技術の工業レベルでの再現性、及び量産性の検証を含めた生産性向上技術、低コスト化技術（装置改善・工程改善）、検査技術の開発を並行して進め、月産1,000枚規模のS i C ウェハ生産技術へ展開可能な、量産化製造に関する基盤技術を確立する。

上記開発成果は、将来的には、6インチS i C ウェハを継続的に試作可能なプロトライン構築に繋げる。そのラインを活用してデバイス・システム開発にウェハ供給を実施し、その評価結果をフィードバックすることで量産化技術開発の加速化を図る。

3. 達成目標

大口径4H-S i C ウェハの量産化技術開発可能な環境整備（昇華法結晶成長炉、ウェハ加工装置）を実施し、

- 有効面積（端部3mmを除く）全域において転位密度 1×10^4 個/cm²以下の口径6インチ4H-S i C インゴットを実現する基盤技術を確立する。

または、

- 成長速度0.25mm/h以上で転位密度 5×10^4 個/cm²以下の口径6インチ4H-S i C インゴットを実現する基盤技術を確立する。

研究開発項目①「低炭素社会を実現する新材料パワー半導体プロジェクト」

(6) 「大口径S i Cウエハ加工要素プロセス検証」

1. 研究開発の必要性

S i Cウエハの加工技術に関して、産業的に見合ったウエハコストを実現するため、インゴット切断、研削、粗研磨（ラッピング）、仕上げ研磨（CMP）の4工程を6インチ級の大口徑ウエハに対応させながら、従来技術を越える高能率、低ダメージ、超平坦化を一貫プロセスとして達成することが、今後の高品質6インチウエハ早期実用化のためには必須となる。しかしながら、高硬脆材料であるS i Cインゴットを能率良く、かつ加工変質層の発生を最小限に抑えてウエハに加工する上記4工程における最適な要素プロセスは、未成熟であると共に個々の能力限界が明確ではない。

特に切断技術においては、ワイヤー速度、ワイヤー張力不足に起因する切断能率の低さが問題視されている。また、上記各工程においては、高能率化と低損傷化の二律背反性がS i Cウエハ加工にとって極めて解決が難しい課題となっており、本体プロジェクトにおける大口徑ウエハ高速一貫加工プロセスの確立のためには、S i C材料に対する各種加工法の特徴、及び加工ダメージ層形成過程の高精度な分析を通じて、個々の要素工程の能力限界と最適加工条件を抽出しておくことが早期に求められる。

2. 研究開発の具体的内容

本体プロジェクトにおける大口徑S i Cインゴットから高品質ウエハを実現する大口徑ウエハ一貫加工プロセス開発に資するため、インゴット切断、研削、粗研磨、仕上げ研磨の各要素プロセスに関して、現状技術での試加工実験を通して、能力限界・個別課題の抽出を進め、大口徑S i Cウエハ高速一貫加工プロセス加工への適用性を検証する。

3. 達成目標

切断技術として、ダイヤモンドを使ったマルチワイヤーソーにおいて、S i C6インチインゴットに対して150 μ m/分以上の高速切断が可能になる最大ワイヤー速度：約4,000m/min、最大張力：70Nの高速高剛性切断技術を実現する。更に、切断、研削、粗研磨、仕上げ研磨の各工程に関して、個々の要素工程の能力限界と最適加工条件（砥石、砥粒、研磨定盤種、装置技術、加工動作管理、能率等）を抽出し、S i Cウエハ加工における高速一貫プロセス確立に資する統合的なデータ蓄積を行う。

研究開発項目①「低炭素社会を実現する新材料パワー半導体プロジェクト」

(7)「SiC高耐圧大容量パワーモジュール検証」

1. 研究開発の必要性

3～5kV領域の高耐圧デバイスの実用化により、高速鉄道等のインバータの電力変換効率の向上や小型・軽量化による設計の自由度向上など、低炭素社会の構築、産業競争力強化に極めて大きな効果が期待される。この電圧領域では、社会インフラとしての応用分野が広いにもかかわらず、SiCを用いたパワースイッチングデバイスやパワーモジュールの開発が諸外国に比べて後手に回っている。しかしながら、パワーモジュール応用がより簡易なダイオードを選択するだけでも、リカバリー損失及びターンオン時のスイッチング損失を低減でき、従来のSiデバイスを用いたものに対して大幅な低損失化・小型化が可能となり、早期実用化に大きな進展が期待できると共に、上記電圧領域におけるAll SiCデバイスパワーモジュール実現に技術的指針を与えられることから、SiCダイオードを用いた高耐圧パワーモジュール検証への早期の取り組みが求められている。

2. 研究開発の具体的内容

高耐圧(3.3kV級)かつ低損失なSiCショットキーバリアダイオードを実現するための新規耐圧構造設計・作製プロセス技術、高耐圧デバイス評価技術の開発を行う。また、当該SiCショットキーバリアダイオードとスイッチング素子としてSi絶縁ゲートバイポーラトランジスタを選択(ハイブリッド構造)した大容量パワーモジュール設計技術を開発し、SiC大容量パワーモジュールの試作/動作実証を行うことで、SiCデバイスの活用が当該電圧領域におけるパワーモジュールでも有効であることを実証する。

3. 達成目標

耐圧3.3kV定格電流75AのSiCショットキーバリアダイオードを開発し、Si絶縁ゲートバイポーラトランジスタと組み合わせて1,000A級大容量パワーモジュールを試作してその動作を実証するとともに、All SiCデバイスパワーモジュール実現に必要とされるSiCFETの仕様に対する技術的指針を得る。

研究開発項目①「低炭素社会を実現する新材料パワー半導体プロジェクト」

(8)「大口径対応デバイスプロセス装置開発」

1. 研究開発の必要性

S i Cデバイス化プロセス技術において、先行しているS iデバイス技術と大きく異なり、更なる開発の必要性があるのは、プロセス温度がより高いイオン注入、活性加熱処理、高温酸化等の高温熱処理プロセス、並びにウエハが透明であることに起因した困難さが残存する露光プロセスである。これらのデバイス化プロセスではS iデバイス用の装置技術を転用することが本質的に困難であり、また、既存のS i C 4インチプロセス装置技術の延長では均一性等の生産レベルで必要とされる性能の達成も困難である。S i Cの6インチウエハが実用化されても以後のデバイス化プロセスで対応できず、このままでは6インチウエハに立脚したデバイス開発に支障を来す。実用化のためには、S i C 6インチウエハを想定した当該デバイス化プロセス装置の開発が不可欠である。

2. 研究開発の具体的内容

S i Cデバイス化プロセスの内、S iデバイスプロセスとは異なる高温プロセス技術、或いは透明基板対応技術に関して、6インチウエハ対応装置を開発する。

更に、当該装置を用いたデバイス試作によって最終性能を確認できるよう、研究計画終了後に必要な措置をとる。

3. 達成目標

6インチS i Cウエハを対象に、イオン注入、活性化熱処理、高温酸化等のデバイス化のための高温プロセス装置、或いは透明ウエハ対応露光装置を開発し、所定の処理特性の面内均一性を達成する。具体的には、

イオン注入装置の場合、

- ・ 室温から800°Cまでの全領域でイオン注入が可能なこと
- ・ 温度均一性：6インチ面内：±15°C
- ・ A1注入イオン電流：200 μA上

活性化熱処理装置の場合、

- ・ 熱処理温度：1, 800°C以上
- ・ 温度均一性：6インチ面内：±30°C
- ・ 一度に25枚以上処理可能なこと。

高温酸化装置の場合

- ・ 1, 200°C以上の高温でパイロジェニック酸化、及びH₂、NH₃、N₂Oガス処理が可能なこと。
- ・ 温度均一性：6インチ面内：±15°C

- 一度に25枚以上処理可能なこと。
- 1,100°Cで処理したSiゲート絶縁膜に含まれる金属不純物が $1 \times 10^{11} \text{ cm}^{-2}$ 未満であること。

露光装置の場合、

- 6インチ4H-SiCウエハに対する重ね合わせ精度に関して、中心点及び4隅において、ばらつき（標準偏差の3倍以内）が65nm以下であることであること。
- 解像度（市販のレジストをもちいた標準プロセス）に関して、350nmのライン&スペースパターンを転写できること。

研究開発項目① 「低炭素社会を実現する新材料パワー半導体プロジェクト」

(9) 「高耐熱部品統合パワーモジュール化技術開発」

1. 研究開発の必要性

Siパワー半導体素子で達成不可能なレベルの小型・軽量電力変換器の実現には、SiCパワー半導体素子の採用と、その高温動作・高速スイッチングが有効である。例えば電気自動車などの応用分野において、これに関連する技術開発に対する期待が大きい。中でも、高耐熱の受動素子等の開発と、それらをパワー半導体素子近傍に配置する実装技術が重要である。しかし、従来のSiパワー半導体素子の動作温度を超える環境に対応する実装技術、並びに実用的高耐熱部品の開発は未着手であり、早期開発が望まれている。

このため、SiC高性能パワー半導体素子を対象にした高温実装技術の開発と、これに適合する高耐熱部品の要素開発を連携して進める必要がある。

2. 研究開発の具体的内容

Siでは動作不可能な接合温度領域(200~250℃)においてSiCパワー素子が高速スイッチング性能を発揮できるよう、開発する耐熱部品をパワー素子近傍に配置するために必要な高信頼接合技術等の実装基盤技術を開発する。

上記の実装技術に対応する高温領域において基本性能(耐電圧・周波数特性等)を有し、かつ実装プロセスに対する耐性を有する受動部品(スナバコンデンサ・スナバ抵抗等)、及び過酷なヒートサイクルに耐えるメタライズ放熱基板・配線基板等の構造部材の要素技術を開発する。

部品レベルの耐熱性及び電気特性、並びに部品を実装技術によって統合し単一パッケージ化した際の耐熱性及び電気特性を評価し、問題点を把握する。これにより、高耐熱部品と、それに対応した統合モジュール技術を効率的に開発する。

3. 達成目標

接合温度が225℃以上で動作するSiCパワー素子の近傍に、新規開発の高耐熱受動部品を配置したパワーモジュールを試作し、各実装部品間の相互の影響を検証する。また、試作したパワーモジュールの耐熱性と電気特性の評価を通して、高温動作における課題を抽出するとともに、その解決の見通しを示す。

ここで、試作するパワーモジュールは耐電圧1200V/50A級とし、開発・搭載する受動部品及び部材の仕様は下記のとおりとする。

(スナバコンデンサ) 静電容量0.1μF級、耐電圧1kV級、共振周波数10MHz級のコンデンサにおいて、使用時の耐熱温度250℃であり、-40~250℃の温度領域

における静電容量の変動が±10%以下、かつ、体積が40mm³以下（例えば、5×4×2mm）。

（スナバ抵抗）抵抗値10Ω級、定格電力1W級の抵抗体において、使用時の耐熱温度250℃であり、-40～250℃の温度領域における抵抗値の変動が±10%以下、かつ、10MHzまでの周波数領域における抵抗値の変動が±10%以下、かつ、体積20mm³以下（例えば、6.3×3.1×1mm）。

（メタライズ放熱基板）熱伝導率180W/(mK)以上、曲げ強度600MPa以上、破壊靱性6MPa・m^{1/2}以上の絶縁素材を用いた、サイズ5000mm²以上、厚み1/80inch（0.32mm）以下で両面に金属プレートが接合されたメタライズ放熱基板において、耐電圧1200V以上、-40～250℃の温度範囲での耐ヒートサイクルが1000回以上。

（配線基板）使用時の耐熱温度250℃であり、当該温度において耐電圧1200V、50A級の電流が通電可能な内部配線を有し、かつ、実装されるパワー素子電極に対する内部配線の位置精度±20μm以下。

研究開発項目① 「低炭素社会を実現する新材料パワー半導体プロジェクト」

(10) 「新世代Siパワーデバイス技術開発」

1. 研究開発の必要性

20年以上にわたって高耐圧に対応するパワーデバイスとしてSi-IGBTが重要な役割を担ってきたが、従来技術の延長によるデバイス開発では性能限界が見え始めていると言われている。その解決手段の一つとして、SiC等の新材料パワーデバイスの開発を推進し、実用化が進みつつあるが、普及にはまだある程度の時間を要する見込みであり、Siパワーデバイスの更なる性能向上についての期待は高い。

また、パワーデバイス市場の中でも特にSi-IGBTは国内メーカーがその40%のシェアを握っており、かつ市場自体も年15%の成長率が予測される有望市場である。一方で、現在主流の200mmウエハプロセスから300mmプロセスへの転換も現実的な流れとしてはあり、転換期に合わせて競合である欧米勢や後発のアジア勢の動きが活発化している。このような状況の中、国内メーカーの優位な環境を維持しつつ更なる成長を遂げるには、従来技術の延長線上にない新世代Siパワーデバイスを開発し、他の追従を許さない環境を作る必要がある。

2. 研究開発の具体的内容

低欠陥ウエハ技術、スケーリング技術、3次元化等の新構造化技術等を駆使し、極限の材料及びデバイス構造等を開発することにより、現状のSiCパワーデバイスと耐圧、電流密度等で同等以上の性能を有する新世代Siパワーデバイスを開発する。

また、開発した新世代Siパワーデバイス的高速スイッチングを可能にするゲートドライバやスイッチング技術等を開発する。

3. 達成目標

現状のSiCパワーデバイスと耐圧、電流密度等で同等以上の性能を有する新世代Siパワーデバイスを開発し、トランジスタとしての動作実証を行う。その上で現状のSiパワーデバイスの性能限界を突破する。

研究開発項目②「次世代パワーエレクトロニクス技術開発（グリーンITプロジェクト）」

（１）「SiCパワーデバイスを用いたデータセンタ用サーバ電源技術開発」

1. 研究開発の必要性

近年のIT技術の進展によりIT機器が消費する電力も膨大な量が見込まれている。こうした背景の下、省エネルギー化・地球温暖化解消の観点から、データセンタ用サーバ電源に代表される数kW級電源機器の電力損失の大幅低減と機器小型化の実現が必須課題となっており、その実現には電源機器へのSiCパワーデバイスの適用が有効である。そのためには、SiCパワーデバイスの高性能化とSiCパワーデバイスを適用した電源機器用電力変換器の高度化に関する技術開発が必要である。

2. 研究開発の具体的内容

電力容量が数kW級のデータセンタ用電源の省エネルギー化、小型化に向け、SiCパワーデバイスの高性能化技術開発を行い、それらの開発により得られた高性能デバイスを電源機器用電力変換器へ適用して電力変換技術の開発を行う。加えて、上記電源のプロトタイプを試作し、その低損失、高効率特性を実証する。SiCパワーデバイス開発においては、SiCダイオード、SiCスイッチングデバイスの高性能化、スイッチング特性改善等の技術開発を実施する。サーバ電源開発においては、電源機器に適した駆動方式、高効率化等に関わる技術開発を行う。

3. 達成目標

耐圧：600V以上、電流容量：40A以上、オン抵抗率： $2.5\text{m}\Omega\text{cm}^2$ 以下（室温環境下）のSiCスイッチングデバイスを開発する。また、電力容量が2kW級のサーバ電源のプロトタイプを試作し、その電力変換効率が50%負荷で94%以上であることを実証する。

研究開発項目②「次世代パワーエレクトロニクス技術開発」

(2)「SiC パワーデバイスを用いた太陽光発電用パワーコンディショナ技術開発」

1. 研究開発の必要性

パワーエレクトロニクス応用としてモータ駆動と同様に重要な数10kW級の太陽光発電用パワーコンディショナに関して電力損失の大幅低減と機器の小型化を実現するためには、SiCデバイスの適用が有効である。そのためには、SiCパワーデバイスの高性能化と、SiCパワーデバイスを適用したパワーコンディショナの高度化に関する技術開発が必要である。

2. 研究開発の具体的内容

太陽光発電システム用パワーコンディショナの省エネルギー化、小型化に向け、SiCパワーデバイスの高性能化技術開発を行うと共に、駆動回路方式に対応したSiCデバイスのしきい値制御技術を行う。さらに、それらの開発により得られた高性能デバイスを用いて、太陽光発電システム用パワーコンディショナへ適用する電力変換技術の開発を行う。加えて、上記パワーコンディショナのプロトタイプを試作し、その低損失、高効率特性を実証する。デバイス技術においては、SiCダイオード・SiCスイッチングデバイスの低オン抵抗化技術、しきい値制御技術、変換器の駆動方式、スイッチング技術及び、フィルタの最適化技術開発を実施する。

3. 達成目標

耐圧：1200V以上、電流容量：75A以上、オン抵抗率： $5\text{m}\Omega\text{cm}^2$ 以下（室温環境下）のSiCスイッチングデバイスを開発する。このSiCスイッチングデバイス技術を用いて、太陽光発電用パワーコンディショナ技術を開発して、電力容量が30kW級の太陽光発電用パワーコンディショナのプロトタイプを試作し、これが定格出力時に98%以上のシステム効率をもつことを実証する。

研究開発項目②「次世代パワーエレクトロニクス技術開発」

(3)「次世代SiC電力変換器基盤技術開発」

1. 研究開発の必要性

高出力パワー密度を持つ革新的電力変換器を実現するためには、パワーデバイスを高速かつ高温で動作させる必要があり、高温環境下での高信頼化技術や周辺回路デバイス等を含めた設計技術と実装技術が不可欠となることから、これらの技術を開発・統合する電力変換器の高出力パワー密度性能を検証する必要がある。

2. 研究開発の具体的内容

次世代パワーデバイスを利用した革新的電力変換器設計技術と高温実装技術等を開発し、それらを取り入れた電力変換器の高出力パワー密度性能の検証を行う。

より具体的には、次世代パワーデバイスを、高温で反復動作させると共にその優れた高温特性の活用を可能とする実装要素技術（配線、絶縁、冷却、回路レイアウト技術等）を開発する。また、高温環境下でのデバイス特性試験を通じて高パワー密度変換器の統合設計体系に高温条件を導入する。これらにより、次世代パワーデバイスを用いた電力変換器の高出力パワー密度性能の向上を図る。

3. 達成目標

次世代パワーデバイスをデバイス温度^(※1) 200～250℃で動作させることを可能とする高温実装技術を開発する。また、デバイス温度250℃という高温動作デバイス条件を取り入れた高出力パワー密度変換器の統合設計技術の適用により、60W/cm³級の出力パワー密度^(※2)を持つ革新的電力変換器の動作検証が可能なレベルの要素技術を確立する。

(※1) 外部環境温度にデバイス自己発熱による温度上昇分を加えた温度をデバイス温度と定義する。以後に記載されるデバイス温度は全て同定義である。

(※2) 出力パワーをSiCパワーデバイス・周辺回路素子・フィルタ・ヒートシンクから成る構成体の総体積により除算したものを出力パワー密度と定義する。

なお、平成22年度計画策定にあたり、産業技術政策動向等及び目標の必須性を勘案して基本計画の見直しを行った結果、「研究開発項目③」の「(1) 電力変換器用SiCパワースイッチングデバイス基盤技術」については、当該研究開発は平成21年度をもって終了することとした。

研究開発項目③「次世代パワーエレクトロニクス応用システム開発」

1. 研究開発の必要性

S i C等の新材料パワーデバイスは、鉄道、民生機器等に採用され、実用化が進みつつある。今後、低炭素社会の実現・産業競争力の強化を更に推進するためには、新材料パワーデバイスの耐圧や信頼性等の向上、コスト低減等により、適用される製品の裾野を拡げることが重要となる。

なお、パワーエレクトロニクスは扱う電力の容量が大きいと、機能をワンチップ化して高機能化を図ることは困難であり、高機能化はデバイスを核として、デバイスの制御系や周辺回路を組み合わせたモジュールやパッケージにより、システム全体の最適化を図ることによってなされることとなる。従って、産業機器、自動車、民生機器などのアプリケーション毎に要求されるスペックを、最適な材料（S i、S i C、G a N）、をデバイスや回路等の設計技術、実装技術等を組み合わせ、最適な応用システムを構築することにより実現することが重要となる。

2. 研究開発の具体的内容

材料、設計技術、実装技術等の開発により、新材料パワーデバイスも用いた応用システムの試作・実証を行う。

なお、必要に応じて、革新的な応用システムを考案し、その要求に応じるための基盤研究・先導研究も実施する。

(想定する応用システムの例)

- ・6.5 k Vの高耐圧S i Cパワーデバイスを全面採用したエネルギー効率2倍、サイズ1 / 4となる産業機器用インバータを開発し、エネルギー効率に優れた次世代産業機器の応用システム
- ・従来のS iパワーデバイスを用いたインバータと比較して、エネルギー効率2倍、サイズ1 / 4となる車載品質のインバータを開発し、航続距離が長く、エネルギー効率に優れた次世代自動車の応用システム
- ・プロジェクト開始時点のS iパワーモジュールと比較して周波数10倍化、パワー密度100倍化、エネルギー効率2倍化された新材料のパワーモジュールを開発し、エネルギー効率に優れた次世代民生機器の応用システム

3. 達成目標

【中間目標】(平成28年度末)

新材料パワーデバイスを用いたインバータ等の実現に必要となる、材料、設計技術、実装技術等を開発する。また、その開発状況を評価することで最終目標達成のための課題を抽出し、解決の技術的見通しを明確にする。

なお、公募により選定したテーマ毎に中間目標は改めて設定する。

【最終目標】（平成31年度末）

新材料パワーデバイスを用いたインバータ等を開発し、それらを適用した特定用途の応用システムについて試作・動作実証を行う

なお、公募により選定したテーマ毎に最終目標は改めて設定する。