

平成28年度実施方針

I o T 推進部

1. 件名：

(大項目) 超低消費電力型光エレクトロニクス実装システム技術開発

2. 根拠法

国立研究開発法人新エネルギー・産業技術総合開発機構法第15条第1号ニ及び第9号

3. 背景及び目的・目標

クラウドコンピューティングの進展によりデータセンタなどにおける情報処理量や通信トラフィックが指数関数的に増大しており、今後も情報量の増大が予測されている。現状技術の延長ではデータ伝送に係る電力消費量は増加し続け、平成37年には4倍の2500億 kWh（現在の国内電力消費量全体の4分の1）に膨らむと見込まれている。このため、情報処理機器・装置の低消費電力化と高速化を両立できる革新的技術の開発を進める必要がある。

電子機器に用いられている電気配線では、データ伝送量や伝送距離の増加に伴い信号伝送の損失が大きくなるのに対して、光配線によるデータ伝送では、それらが増大しても損失は一定であり、消費電力の増加は極めて小さいというメリットがある。そのため、光配線技術は半導体分野の主要なグローバル企業が次世代のデータセンタなどの低消費電力化・高速化技術として有力視しており、開発競争が繰り広げられている。

本研究開発は、我が国の将来の成長の糧となるイノベーションを創出する未来開拓研究プロジェクトの一つとして実施され、情報通信機器の省電力化と高速化を目的に、電子機器の電気配線を光化する光配線技術と電子回路技術を融合させた光エレクトロニクス実装システム技術を実現する基盤技術を確立することを目指すものである。

本研究開発により、世界市場の約5割を占めてきた光半導体分野における我が国産業界の国際優位性を維持するとともに、光エレクトロニクスを用いた新たなコンピューティング市場において我が国が競争力を獲得し、さらには半導体産業、回路基板産業やそれらをシステム化したサーバ、ルータ等の情報通信機器産業など幅広いエレクトロニクス産業の活性化にも資する。

本研究開発は、光エレクトロニクス実装基盤技術と、光エレクトロニクス実装システム化技術の2項目に大きく分けて実施する。具体的には、光導波路、光変調器や受光器等をシリコン上に高密度集積した光電子集積インターポーザ、ポリマー光配線と電気配線を形成した光電子ハイブリッド回路基板の作製技術や必要となる光及び電子デバイス技術、そ

してそれらを統合的に設計するための光エレクトロニクス統合設計環境の整備と目的性能を大きく高める革新的デバイスの開発を光エレクトロニクス実装基盤技術として行い、光電子融合サーバ等、それぞれの目的に最適なアーキテクチャの明確化、関連する信号処理技術等の開発を光エレクトロニクス実装システム化技術で実施する。これらの技術開発により、電子機器のデータ伝送に関して、電気配線を用いる場合に比べて1/10の低消費電力化と通信速度あたりの面積比で1/100以下の小形化を実現し、電気配線を用いたサーバボードと比較して消費電力を3割削減でき、データセンタレベルでの運用が可能な光電子融合サーバを実現するための構成要素技術を確立するとともに、事業化に必要な国際標準を獲得することを目標とする。また、開発成果の一部は研究開発の進捗に合わせ、順次、実用化し、光配線と電子回路を融合させた光エレクトロニクス市場の創出と開拓を目指す。

【委託事業】

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

(i) 実装基盤技術

(a) 光エレクトロニクス実装技術

【中間目標】(平成26年度末)

小型の高速・低消費電力光トランシーバと数十mm角のポリマー光配線を形成した光電子ハイブリッド回路基板を開発し、光入出力を持つLSIを実現するための基盤技術を確立する。

【最終目標】(平成29年度末)

5cm×5cm程度の光電子ハイブリッド基板上にLSIを搭載するモジュール化技術を確立し、LSIモジュールでの高速光インターコネクトを実現する。

(b) 光エレクトロニクス集積デバイス技術

【中間目標】(平成26年度末)

光信号の並列化技術、多重化技術を開発し、大容量信号伝送を実現するための基盤要素技術を確立する。また、低コスト化のための光素子の集積化技術と導波路技術を確立する。

【最終目標】(平成29年度末)

多数の光素子を集積した光電子集積インターポーザの大容量伝送を実現するための基盤集積技術を確立する。

(c) 光エレクトロニクスインターフェース技術

【中間目標】(平成26年度末)

100Gbps動作に対応するDSP-LSIと集積光送受信デバイスの試作を行い、基本性能評価と問題点の抽出を行う。

【最終目標】(平成28年度末)

低消費電力DSP-LSI最終プロトタイプを実現するとともに、データセンタ間通信向け低消費電力100Gbpsデジタルコヒーレント光トランシーバを実証するための要素技術を確立する。

(d) 光エレクトロニクス回路設計技術

【中間目標】(平成26年度末)

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境の基本構成を構築し、統合設計を行うための基本的なフローの実証を行う。また、光デバイス設計の基盤技術として、光変調器等の開発に適用可能な電子・光連携TCADの基本構造を確立する。

【最終目標】(平成29年度末)

光デバイス設計用電子・光連携TCADと光電子集積インターポーザの設計を可能とする統合設計環境を連携させ、基本実装構造に関するデータベース(デザインキット)を整備し、光電子集積インターポーザを効率的に設計可能とする。

(ii) 革新的デバイス技術

[革新的光源・光検出器技術]

【中間目標】(平成26年度末)

温度安定シリコン上量子ドットレーザの基盤技術開発を進め、シリコン導波路結合型単チャンネル量子ドットレーザを実現する。また、超高感度受光器の基盤技術として受光器における暗電流抑制効果を実証する。

【最終目標】(平成29年度末)

光電子集積サーバ用の集積化光源への展開に向け、量子ドットレーザアレイを実現するとともにシリコン系基板上に直接成長した量子ドットレーザを試作する。また、導波路型受光器における暗電流抑制技術を実現する。これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光変調器技術]

【中間目標】(平成26年度末)

光電子集積サーバに使用する光電子集積インターポーザの光変調器の超小形化を可能とする新原理に基づく変調器として、10Gbps程度の高速動作を実現する。

【最終目標】(平成29年度末)

超小型高速変調器としてLN変調器を凌駕する実用性能を得る。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光配線技術]

【中間目標】(平成26年度末)

光電子集積サーバの配線密度を飛躍的に高めることできる3次元光配線技術において、層間方向への伝搬機能が可能であることを実証する。

【最終目標】（平成29年度末）

3次元光配線技術として垂直方向と水平方向の伝搬機能の統合を実現する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光エレクトロニクス回路技術]

【中間目標】（平成26年度末）

ハイブリッド回路基板上における半導体レーザの高効率化を行うとともに複数の光増幅器が並ぶアレイデバイスを実現する。

【最終目標】（平成29年度末）

異なる機能の光回路を同一回路基板上に集積し、光FPGAコンセプトを実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光スイッチングデバイス技術]

【中間目標】（平成26年度末）

サーバ回路におけるデータ通信の高効率化を可能とする導波路クロスバー型をベースとした超小型光スイッチを試作し、スイッチング動作を実証するとともに、超高速光信号処理デバイス実現にむけた基本的な論理動作を実現する。

【最終目標】（平成29年度末）

光スイッチマトリクスの高電力化、光信号処理デバイスの10Gbps程度での動作を実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

研究開発項目②「光エレクトロニクス実装システム化技術の開発」

(i) システム化技術

(a) サーバボードのシステム化技術開発

【中間目標】（平成26年度末）

光電子集積技術を最大限に活かすために光インターコネクションに要求される伝送スペック（変調速度、多重度、チャンネル数など）、及び、光電子インターポーザの回路冷却に関する基本要件を明らかにする。また、光電子集積インターポーザと積層型ストレージチップ実装基板からなるハイブリッド型の光インターフェース付きSSDを試作し、標準ストレージインターフェースによる光接続動作を検証する。

【最終目標】（平成29年度末）

光電子集積サーバボードにおける伝送機能の主要部分からなる送受信部を試作し、

要求スペックを満たす光伝送を実証する。また、光電子集積インターポーザに積層型のストレージチップを実装した光インターフェース付SSD技術を確立する。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

【中間目標】(平成26年度末)

小型光トランシーバを搭載したアクティブ光ケーブル(AOC)を完成させ、筐体間接続における実用性を実証する。また、標準化動向を考慮しながら、光トランシーバとロジックLSI間の電気伝送に関するインターフェース仕様を決定する。

【最終目標】(平成29年度末)

LSIと光トランシーバの接続構造を決定する。また、策定した設計基準に基づき既存ロジックLSIを搭載できる基板を設計・試作し、光ケーブルを用いたLSI搭載基板間光接続を実現する。

(c) データセンタ間接続機器のシステム化技術開発

【中間目標】(平成26年度末)

一次試作の光デバイス及びDSP-LSIを用いたトランシーバを試作し、デバイス制御動作を検証するとともに改良・完成度向上に向けた指針・フィードバック事項を抽出する。

【最終目標】(平成28年度末)

抽出した技術課題を解決し、目標である小型、低消費電力を満たす100Gbpsデジタルコヒーレント光トランシーバを実現する。

(d) 企業間ネットワーク接続機器のシステム化技術開発

【中間目標】(平成26年度末)

シリコン光導波路による波長合分波器を用いて1.25Gbpsの一芯双方向光トランシーバを実証する。

【最終目標】(平成29年度末)

シリコン光導波路による双方向多重用合分波器と波長多重用合分波器を組み合わせ集積試作し、一芯双方向波長多重動作をシリコンワンチップ上で実証するとともに、企業間ネットワーク向け波長多重合分波器実用化のための要求課題を抽出し、解決の目処を得る。

(ii) 国際標準化

【中間目標】(平成26年度末)

光インターコネクトに関する標準化団体(OIF(Optical Internetworking Forum)、IEEE802.3(Next gen 100G Optical Ethernet Study Group))に参画し、「キーマンバーコミュニティ」におけるプレゼンスを確立する。また、100Gbpsデジタルコヒーレント光トランシーバに関する標準化を推進する。

【最終目標】(平成29年度末)

本プロジェクトの成果である光実装部品における各種インターフェース等の標準化提案活動を行い、実用化する開発成果の事業化に必要な標準の提案を行う。

4. 事業内容及び進捗(達成)状況

東京大学 生産技術研究所 教授 荒川 泰彦をプロジェクトリーダーとし、以下の研究開発を実施した。

4. 1 平成27年度事業内容

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

(i) 実装基盤技術

(実施体制：P E T R A)

(a) 光エレクトロニクス実装技術

平成26年度までに開発した回路を用いて小型集積光トランシーバの伝送実験を実施し、光回路、電気回路、実装技術における課題抽出・最適化を行い、LSIモジュール内の高速光インターコネクトに向けて光回路、電気回路における課題抽出・最適化し、実証実験のための回路設計及び試作を行った。さらに研究開発項目②(i)システム化技術で実施するFPGA等の電気LSIを用いた伝送実験で用いるサンプルを提供し、その測定結果を受けて小型集積光トランシーバの光学特性(パワーバジェット)、電気特性の改良に向けた回路設計及び試作を行った。

また、光電子ハイブリッド回路基板技術の開発に関し、光リンクロスの低減を行い、小型集積トランシーバの実装、伝送評価を行った。

(b) 光エレクトロニクス集積デバイス技術

実装技術開発と連携して集積光トランシーバを評価し、光素子、光回路の仕様を最適化し、その特性をシミュレーション・試作で確認した。研究開発項目①(i)(a)光エレクトロニクス実装技術と協力して、LSIモジュール内の高速光インターコネクト等で必要となる動作条件の自立最適化に向けて必要となる光素子を抽出し試作を行った。

また、光電子集積インターポーザに向けたフォトニクス基本素子を試作した。大容量化に向けて多数の光素子を集積した集積光I/Oチップの試作を完了し、大容量伝送技術の課題を抽出した。またWDM光トランシーバ技術に関し、偏波無依存なWDM受信器を実現する偏波ダイバーシティ技術を確認した。

一芯双方向光トランシーバ技術に関し、平成26年度に開発した各種要素デバイスを集積する工程の開発を行った。Ge-APDについて構造最適化を行い、長波長領域の受光感度を改善した。また、WDM-PON用光トランシーバに必要なGe-APDとSi変調器の技術開発を開始してSi変調器の初期特性を評価した。

光集積回路の大規模化技術に関し、半導体レーザの実装に必要な光素子の検証

を行い、大規模かつ省電力の半導体レーザの実装が可能であることを確認した。大口径ウエハによる新デバイス技術の実用化開発に向けて、光集積回路の省電力化が可能な集積モジュール技術を確立した。

低コストインターポーザ技術に関し、低コスト化のためのバルクシリコン基板上の小型光素子と集積化技術の開発を進めて、光素子の更なる小型集積化、低損失化の試作検証を行った。

低消費電力・高密度デバイス技術に関し、研究開発項目①(ii)革新的デバイス技術開発で得られた成果を用いて、量子ドットレーザをSi導波路にウェーハボンディング実装し、レーザの高効率・低電力化を検証し、さらに、低消費電力SiGe変調器を試作し、低電圧・低消費電力化・低損失化について検証し、消費電力3mW/Gbpsを実現可能なデバイス性能を実証した。

(c) 光エレクトロニクスインターフェース技術

100Gbps動作に対応するDSP-LSIに関しては、平成26年度に実施した超低電力DSP-LSIの基本設計結果に基づき、各要素技術の詳細設計を実施した。光デバイスについては平成26年度に基本検討を実施したシリコンフォトニクス技術を用いて主要光デバイス集積するCOSEA(Coherent Optical Sub-Assembly)パッケージの詳細設計と試作を行い、CFP4級トランシーバに実装可能なサイズを実現した。

(d) 光エレクトロニクス回路設計技術

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境に関しては、平成26年度までに開発した基本構成について、デバイス・実装構造のCAD実装の最適化を進め、システム統合設計フローの検証を行った。また、電子・光連携TCADに関しては、平成26年度までに開発した基本構成について、デバイス・実装構造のCAD実装の最適化を進め、統合設計環境との連携強化を行った。

(ii) 革新的デバイス技術

(実施体制：PETRA、東京大学、横浜国立大学、京都大学、東京工業大学、早稲田大学)

[革新的光源・光検出器技術]

シリコン上集積量子ドットレーザ技術に関しては、シリコン導波路結合型レーザのレイ化に向けたデバイス構造の設計を進めるとともに、プロセス技術の開発を進めた。また、シリコン上量子ドットレーザの6GHzまでの変調動作を実現した。また、シリコン系基板上直接成長量子ドットレーザについては、量子ドット活性層の更なる高品質化などを目指し分子線エピタキシーによる結晶成長技術開発を開始した。また、Ge受光器については、ウェーハボンディング及び基板剥離技術により高品質Ge-on-Si基板の実現に成功すると共に、GeOI基板上に作製した垂直入射型受光

器においてもGe酸化膜パッシベーションによる暗電流低減効果を確認した。歪SiGe変調器においては、空乏型変調器の動作実証に成功するとともに、インターリーブ型変調器の変調特性解析を進めた。またMOS型光変調器実現に向けた低欠陥貼り合せ技術を確立した。(東京大学)

[革新的光変調器技術]

2スローライト変調器に関しては、スローライトの群屈折率を増大させたときの位相不整合の顕在化と高周波応答特性の制限を明らかにした。その結果、25Gbps変調において、群屈折率を上げるためには高周波の遅延が必要なことを示し、そのためのメアンダ電極を試し、効果を確認した。また、高度な復調回路が不要で、光インターコネクションに手軽に多値変調が導入可能なPAM変調の初期的な実証に成功した。(横浜国立大学)

[革新的光配線技術]

フォトニック結晶光ナノ共振器の吸収損失低減手法を開発し、また、断熱的制御に基づくパルス光バッファリングの転送効率増大の検討を行った。3次元フォトニック結晶内の複合配線のクロストークについても定量的な検討を行った。(京都大学)

[革新的光エレクトロニクス回路技術]

InPハイブリッドレーザ、SOAアレイの大規模化のために高温プロセス時の歪補償構造の実証を行い、素子劣化を抑えることに成功した。このプロセスを利用して実際に素子の作製と評価を行った。(東京工業大学)

[革新的光スイッチングデバイス技術]

Si交差導波路反射型光スイッチについて実際に素子を作製し、基本的な光スイッチング動作を約3mAの低電流で実現した。さらに作製許容度の向上や特性向上を目指し、改良構造について特性検討した。高速光信号処理素子実現のために量子ドットと受動導波路の集積構造を実現した。(早稲田大学)

研究開発項目②「光エレクトロニクス実装システム化技術の開発」

(i) システム化技術

(実施体制：PETRA)

(a) サーバボードのシステム化技術開発

CPU間光接続実証のために、大規模LSIと小型集積光トランシーバを同一のパッケージ基板に搭載する光I/O付LSIの部分実証試作を実施し、6.25Gbps/mm²の高密度実装時において25Gbps動作で最大6chの同時動作に十分な電源品質(Power Integrity: PI)を達成した。その結果に基づき、二次仕様として、25Gbpsで16chの送受信、すなわち800Gbps/cm²を高密度収容する試作とその動作検証を行った。

ハイエンドサーバ用光インターコネクションに要求される伝送スペックや実装要件を検討し、光デバイスの構成や実装構造について設計及び試作を行い、光インター

コネクションの基本動作を実証するとともにシステム化にあたっての必要な機能を検証した。このため、大規模LSIを想定したFPGAと小型集積光トランシーバを同一のインターポーザに搭載した評価用ボードを試作して、ボード間の光伝送評価を実施した。アーキテクチャを検討し、サーバの模擬動作が可能なテストベンチを試作した。

また、低コストシリコンインターポーザ技術を用いたストレージ用低コスト光I/Oモジュールの基本構成について設計に取り組んだ。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

集積光トランシーバを搭載したAOC(QSFP)を実際のシステムを模した評価用ボード間システムを模した機器に組み込んで、性能、機能評価を行うとともに信頼性評価を実施する検討を開始した。

(c) データセンタ間接続機器のシステム化技術開発

平成26年度に試作したトランシーバに比較して実装サイズが半分以下となる、92x22x9.5mmを目標としたCFP4級コヒーレントトランシーバの詳細設計を実施し、光集積デバイス、光源、電子回路などの実装サイズと配置を確定した。

(d) 企業間ネットワーク接続機器のシステム化技術開発

一芯双方向光トランシーバ用集積チップの光結合特性改善とアナログフロントエンド回路の省電力化開発を行うとともに、平成26年度に開発したパッケージ技術と組み合わせて、一体型一芯双方向光トランシーバのプロトタイプを試作開発した。

(ii) 国際標準化

(実施体制：PETRA)

OIFにおいて、小型光トランシーバ等に搭載する光部品の標準化活動を行うとともに、CFP4級コヒーレントトランシーバに関する標準化活動を積極的に実施した。合わせて、IEEE、ITU-T等の関連標準化動向の情報収集を行った。

4. 2 実績推移

	平成24年度	平成25年度	平成26年度	平成27年度
	委託	委託	委託	委託
実施額推移 需給勘定(百万円)	0 (NEDO) 2,800 (経済産業省)	2,452 (NEDO)	3,548 (NEDO)	3,458 (NEDO)
特許等出願件数 (件)	20	17	46	34*
論文発表数(報)	7	26	84	83*
フォーラム等 (件)	1	0	2	2

※平成28年2月15日時点

5. 事業内容

プロジェクトマネージャーにNEDO IoT推進部 水野義博を任命し、プロジェクトの進行全体を企画・管理やそのプロジェクトに求められる技術的成果及び政策的効果を最大化させる。また、東京大学 生産技術研究所 教授 荒川 泰彦をプロジェクトリーダーとし、以下の研究開発を実施する。実施体制については、別紙を参照のこと。また、本事業の運営等に活用するため必要に応じて調査、成果普及活動等を行う。

5. 1 平成28年度(委託)事業内容

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

(i) 実装基盤技術

(実施体制：PETRA)

(a) 光エレクトロニクス実装技術

消費電力 3mW/Gbps の実現に向けて、電子回路(CMOS型ドライバIC, TIA-IC)の回路設計とマスク設計を行う。光電子集積インターポーザに複数のIC, LDを一括実装し、光ピンを一括露光する実装技術を確立する。一括実装技術を確立することにより集積光I/Oの品質均等化を実現し、FPGA実装、光電子ハイブリッド回路基板に適用する。

また、光電子ハイブリッド回路基板の開発に関し、小型集積トランシーバを実装した回路基板の光と電気双方の課題を抽出し、ハイブリッド回路基板の最適化を行う。また、小型化に向けた課題抽出も行う。

(b) 光エレクトロニクス集積デバイス技術

低消費電力 3mW/Gbps を実現するために必要となる新規光デバイスの開発、試作を行う。変調器と受光器に関して試作を行い、CMOSドライバIC, TIA-ICと組み合わせることによ

て光学・電気特性を評価し、光デバイス開発にフィードバックする。また新規光デバイスを用いた集積光 I/O チップを設計し、CMOS 版ドライバ IC, TIA-IC の基本設計にフィードバックする。

波長多重(WDM)光トランシーバ技術に関し、高精度プロセスを利用して合分波器を集積した WDM 集積光 I/O チップを試作し、大容量 WDM 伝送の基本特性評価を行う。同時に、実用化に向けた課題を抽出する。

一芯双方向光トランシーバ技術に関し、WDM-PON 用光トランシーバに必要な Ge-APD の初期特性評価と Si 変調器の低損失化のための試作検証を行う。併せてこれら要素デバイスを集積する工程を開発する。

低コストインターポーザ技術に関し、低コスト化のためのバルクシリコン基板上の小型光素子とその集積技術、損失低減のための光素子長波長化の開発を進める。

大口径ウエハによる新デバイス技術の実用化開発に向け、半導体レーザを実装する光素子を含めた光集積回路の集積モジュール開発・試作・評価を進め、光集積回路チップを大規模集積化する集積基盤技術を確立する。

低消費電力・高密度デバイス技術に関し、低消費電力 SiGe 変調器を集積光 I/O に集積し、消費電力 3mW/Gbps を目指す。また、レーザと Si 導波路の高効率結合による低消費電力化を検討する。さらに、光電子集積インターポーザの構造及びデバイス構造を選定する。

(c) 光エレクトロニクスインターフェース技術

C F P 4 級コヒーレントトランシーバに適合する超低電力 DSP-LSI の詳細設計を完了させる。統合化後の機能・性能についての評価を行い、低電力 DSP-LSI の約半分となる 10W 前半の電力の実現可能性を確認する。COSA パッケージについても試作結果を評価し、改良設計を行う。以上により、C F P 4 級コヒーレントトランシーバに適用する基盤技術を確立する。

(d) 光エレクトロニクス回路設計技術

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境に関しては、平成 27 年度までに開発した光、デバイス・実装構造の CAD 実装の最適化を進め、システム統合設計フローの実証を行う。また電子・光連携 TCAD に関しては、平成 27 年度までに開発した基本構造について、TCAD と FDTD の連携強化における、解析の高速化により、デバイス・実装構造の CAD 実装の最適化を進め、統合設計環境との連携強化を行う。

(ii) 革新的デバイス技術

(実施体制：P E T R A、東京大学、横浜国立大学、京都大学、東京工業大学、早稲田大学)

[革新的光源・光検出器技術]

シリコン上集積量子ドットレーザ技術に関しては、シリコン導波路結合型レーザアレイの実現に向けたプロセス技術の深化を図り、デバイス試作を進める。シリコン系基板上直

接成長量子ドットレーザについては、分子線エピタキシー法による結晶成長技術の開発を進めるとともに、デバイス試作に向けたレーザ作製プロセスの基礎実験と課題抽出を行う。また、Ge受光器については、ウェーハボンディングで作製したGeOI基板を用いて導波路型Ge受光器の実証を目指す。また貼り合わせを用いたMOS型光変調器の動作実証を目指す。インターリーブ型光変調器については動作速度解析を進めるとともに、素子実現に向けた作製技術の確立を目指す。(東京大学)

[革新的光変調器技術]

25Gbps小型・低消費電力変調器の実用化に必要な詳細な全体設計と試作を行う。スローライトモードとp/n接合形状の整合、高周波信号との整合をはかり、変調時の消光比の増大、オンチップ損失と駆動電圧の低減のための最大のバランスを見いだす。製作上のトレランスを拡大する設計も検討する。前年度に初期実証したPAMの高品質化も進める。(横浜国立大学)

[革新的光配線技術]

フォトニック結晶光ナノ共振器の損失低減を更に推し進め、複数の共振器を用いたパルス光バッファリングの高度化を検討する。また、3次元フォトニック結晶内の複合配線の高性能化の検討を行う。(京都大学)

[革新的光エレクトロニクス回路技術]

InPハイブリッドレーザの機能としての波長可変を行うためにマイクロヒータ導入を行うとともに、これを利用したハイブリッドレーザとSOAアレイを組み合わせた機能回路、特に波長変換の実証を引き続き行う。また、機能回路の設計のための特に非線形効果を取り入れたシミュレーションツールの検討を行う。(東京工業大学)

[革新的光スイッチングデバイス技術]

Si交差型光スイッチのMMI導波路を用いた改良構造を検討し、低消費電力などの特性向上、高速動作の達成、さらに多ポート素子の基本動作の達成を図る。集積光信号処理デバイスにより、高速な基本的論理動作を実現する。(早稲田大学)

研究開発項目②「光エレクトロニクス実装システム化技術の開発」

(i) システム化技術

(実施体制：PETRA)

(a) サーバボードのシステム化技術開発

ハイエンドサーバにおけるCPU間の光インターコネクションに最適な光デバイスの構成及び実装構造の部分試作を開始する。また、システム化に必要な機能及びアーキテクチャを有するサーバの実証試作を開始する。

CPU間光接続実証のために、大規模LSIと小型集積光トランシーバを同一のパッケージ基板に搭載する光I/O付LSIの三次仕様として、WDM集積光I/Oチップに駆動回路チップと制御回路チップを組み合わせ、光・電気インターフェースを組み込んだWDM光I/Oの設計、

試作、評価を行う。さらに、実用化に向けた課題を抽出し、WDM 光 I/O の仕様を最終決定する。

また、低コストシリコンインターポーザ技術を用いたストレージ用低コスト光 I/O モジュールの要素検証試作とモジュールに必要な駆動 IC の低電力化設計を進める。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

集積光トランシーバを搭載したボード間及び筐体間を模した評価システムに接続して、実用化に向けた検討を開始するとともに、性能、機能及び信頼性の評価を継続する。

(c) データセンタ間接続機器のシステム化技術開発

COSAデバイスを用いたCFP4級トランシーバの実装設計を実施する。実装特性、実装手順などを、モックアップ試作を行い確認する。トランシーバ実装面積について中間目標の1/2の小型化、DSP-LSIと合わせた消費電力が30W程度に低減できることをそれぞれ検証し、CFP4級コヒーレントトランシーバ技術を確立させる。

(d) 企業間ネットワーク接続機器のシステム化技術開発

一芯双方向光トランシーバの実用化に向けて、送受一体型モジュールの光損失の低減とアナログフロントエンド回路の省電力化開発を進めるとともに、モジュールの信頼性評価に着手する。併せてTWDM-PONの送信波長に合わせた光源の試作開発を行う。

(ii) 国際標準化

(実施体制：PETRA)

OIFにおいて、小型光トランシーバ等に搭載する光部品の標準化活動を行うとともに、LSI搭載インターポーザをサポートするインターフェース標準化のための戦略検討に着手する。合わせて、IEEE、ITU-T等の関連標準化動向の情報収集を行うとともに、IECにおける光接続部品のデジュール標準化提案を行う。また、CFP4級デジタルコヒーレントトランシーバに搭載する超小型光送受信デバイスなどの標準化を推進する。

5. 2 平成28年度事業規模

委託事業

需給勘定

1,720百万円(継続)

(事業規模については変動がありうる。)

6. その他重要事項

(1) 評価の方法

NEDOは、技術的及び政策的観点から、研究開発の意義、目標達成度、成果の技術的意義、将来産業への波及効果等について、外部有識者による研究開発の最終評価を平成29年度に実施する。

(2) 運営・管理

研究開発全体の管理・執行に責任と決定権を有するNEDOは、経済産業省及び研究開発実施者と密接な関係を維持しつつ、事業の目的及び目標、並びに本研究開発の目的及び目標に照らして適切な運営管理を実施する。具体的には、必要に応じて、外部有識者の意見を運営管理に反映させる技術推進委員会等における外部有識者の意見を運営管理に反映させる他、四半期に一回程度事業の進捗について報告を受けること等により進捗の確認及び管理を行うものとする。

(3) 複数年度契約の実施

平成24～29年度の複数年度契約を行う。

7. 実施方針の改訂履歴

(1) 平成28年3月制定

