

平成29年度実施方針

I o T 推進部

1. 件名：

(大項目) 超低消費電力型光エレクトロニクス実装システム技術開発

2. 根拠法

国立研究開発法人新エネルギー・産業技術総合開発機構法第15条第1号ニ及び第9号

3. 背景及び目的・目標

クラウドコンピューティングの進展によりデータセンタなどにおける情報処理量や通信トラフィックが指数関数的に増大しており、今後も情報量の増大が予測されている。現状技術の延長ではデータ伝送に係る電力消費量は増加し続け、平成37年には4倍の2500億 kWh（現在の国内電力消費量全体の4分の1）に膨らむと見込まれている。このため、情報処理機器・装置の低消費電力化と高速化を両立できる革新的技術の開発を進める必要がある。

電子機器に用いられている電気配線では、データ伝送量や伝送距離の増加に伴い信号伝送の損失が大きくなるのに対して、光配線によるデータ伝送では、それらが増大しても損失は一定であり、消費電力の増加は極めて小さいというメリットがある。そのため、光配線技術は半導体分野の主要なグローバル企業が次世代のデータセンタなどの低消費電力化・高速化技術として有力視しており、開発競争が繰り広げられている。

本研究開発は、我が国の将来の成長の糧となるイノベーションを創出する未来開拓研究プロジェクトの一つとして実施され、情報通信機器の省電力化と高速化を目的に、電子機器の電気配線を光化する光配線技術と電子回路技術を融合させた光エレクトロニクス実装システム技術を実現する基盤技術を確立することを目指すものである。

本研究開発により、世界市場の約5割を占めてきた光半導体分野における我が国産業界の国際優位性を維持するとともに、光エレクトロニクスを用いた新たなコンピューティング市場において我が国が競争力を獲得し、さらには半導体産業、回路基板産業やそれらをシステム化したサーバ、ルータ等の情報通信機器産業など幅広いエレクトロニクス産業の活性化にも資する。

本研究開発は、光エレクトロニクス実装基盤技術と、光エレクトロニクス実装システム化技術の2項目に大きく分けて実施する。具体的には、光導波路、光変調器や受光器等をシリコン上に高密度集積した光電子集積インターポーザ、ポリマー光配線と電気配線を形成した光電子ハイブリッド回路基板の作製技術や必要となる光及び電子デバイス技術、そして

それらを統合的に設計するための光エレクトロニクス統合設計環境の整備と目的性能を大きく高める革新的デバイスの開発を光エレクトロニクス実装基盤技術として行い、光電子融合サーバ等、それぞれの目的に最適なアーキテクチャの明確化、関連する信号処理技術等の開発を光エレクトロニクス実装システム化技術で実施する。これらの技術開発により、電子機器のデータ伝送に関して、電気配線を用いる場合に比べて1/10の低消費電力化と通信速度あたりの面積比で1/100以下の小形化を実現し、電気配線を用いたサーバボードと比較して消費電力を3割削減でき、データセンタレベルでの運用が可能な光電子融合サーバを実現するための構成要素技術を確立するとともに、事業化に必要な国際標準を獲得することを目標とする。また、開発成果の一部は研究開発の進捗に合わせ、順次、実用化し、光配線と電子回路を融合させた光エレクトロニクス市場の創出と開拓を目指す。

【委託事業】

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

(i) 実装基盤技術

(a) 光エレクトロニクス実装技術

【中間目標】(平成26年度末)

小型の高速・低消費電力光トランシーバと数十mm角のポリマー光配線を形成した光電子ハイブリッド回路基板を開発し、光入出力を持つLSIを実現するための基盤技術を確立する。

【最終目標】(平成29年度末)

5cm×5cm程度の光電子ハイブリッド基板上にLSIを搭載するモジュール化技術を確立し、LSIモジュールでの高速光インターコネクトを実現する。

(b) 光エレクトロニクス集積デバイス技術

【中間目標】(平成26年度末)

光信号の並列化技術、多重化技術を開発し、大容量信号伝送を実現するための基盤要素技術を確立する。また、低コスト化のための光素子の集積化技術と導波路技術を確立する。

【最終目標】(平成29年度末)

多数の光素子を集積した光電子集積インターポーザの大容量伝送を実現するための基盤集積技術を確立する。

(c) 光エレクトロニクスインターフェース技術

【中間目標】(平成26年度末)

100Gbps動作に対応するDSP-LSIと集積光送受信デバイスの試作を行い、基本性能評価と問題点の抽出を行う。

【最終目標】(平成28年度末)

低消費電力DSP-LSI最終プロトタイプを実現するとともに、データセンタ間

通信向け低消費電力100Gbpsデジタルコヒーレント光トランシーバを実証するための要素技術を確立する。

(d) 光エレクトロニクス回路設計技術

【中間目標】(平成26年度末)

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境の基本構成を構築し、統合設計を行うための基本的なフローの実証を行う。また、光デバイス設計の基盤技術として、光変調器等の開発に適用可能な電子・光連携TCADの基本構造を確立する。

【最終目標】(平成29年度末)

光デバイス設計用電子・光連携TCADと光電子集積インターポーザの設計を可能とする統合設計環境を連携させ、基本実装構造に関するデータベース(デザインキット)を整備し、光電子集積インターポーザを効率的に設計可能とする。

(ii) 革新的デバイス技術

[革新的光源・光検出器技術]

【中間目標】(平成26年度末)

温度安定シリコン上量子ドットレーザの基盤技術開発を進め、シリコン導波路結合型単チャンネル量子ドットレーザを実現する。また、超高感度受光器の基盤技術として受光器における暗電流抑制効果を実証する。

【最終目標】(平成29年度末)

光電子集積サーバ用の集積化光源への展開に向け、量子ドットレーザアレイを実現するとともにシリコン系基板上に直接成長した量子ドットレーザを試作する。また、導波路型受光器における暗電流抑制技術を実現する。これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光変調器技術]

【中間目標】(平成26年度末)

光電子集積サーバに使用する光電子集積インターポーザの光変調器の超小形化を可能とする新原理に基づく変調器として、10Gbps程度の高速動作を実現する。

【最終目標】(平成29年度末)

超小型高速変調器としてLN変調器を凌駕する実用性能を得る。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光配線技術]

【中間目標】(平成26年度末)

光電子集積サーバの配線密度を飛躍的に高めることできる3次元光配線技術にお

いて、層間方向への伝搬機能が可能であることを実証する。

【最終目標】（平成29年度末）

3次元光配線技術として垂直方向と水平方向の伝搬機能の統合を実現する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光エレクトロニクス回路技術]

【中間目標】（平成26年度末）

ハイブリッド回路基板上における半導体レーザの高効率化を行うとともに複数の光増幅器が並ぶアレイデバイスを実現する。

【最終目標】（平成29年度末）

異なる機能の光回路を同一回路基板上に集積し、光FPGAコンセプトを実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

[革新的光スイッチングデバイス技術]

【中間目標】（平成26年度末）

サーバ回路におけるデータ通信の高効率化を可能とする導波路クロスバー型をベースとした超小型光スイッチを試作し、スイッチング動作を実証するとともに、超高速光信号処理デバイス実現に向けた基本的な論理動作を実現する。

【最終目標】（平成29年度末）

光スイッチマトリクスの低電力化、光信号処理デバイスの10Gbps程度での動作を実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

研究開発項目②「光エレクトロニクス実装システム化技術の開発」

(i) システム化技術

(a) サーバボードのシステム化技術開発

【中間目標】（平成26年度末）

光電子集積技術を最大限に活かすために光インターコネクションに要求される伝送スペック（変調速度、多重度、チャンネル数など）、及び、光電子インターポーザの回路冷却に関する基本要件を明らかにする。また、光電子集積インターポーザと積層型ストレージチップ実装基板からなるハイブリッド型の光インターフェース付きSSDを試作し、標準ストレージインターフェースによる光接続動作を検証する。

【最終目標】（平成29年度末）

光電子集積サーバボードにおける伝送機能の主要部分からなる送受信部を試作し、要求スペックを満たす光伝送を実証する。また、光電子集積インターポーザに積層型

のストレージチップを実装した光インターフェース付SSD技術を確立する。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

【中間目標】(平成26年度末)

小型光トランシーバを搭載したアクティブ光ケーブル(AOC)を完成させ、筐体間接続における実用性を実証する。また、標準化動向を考慮しながら、光トランシーバとロジックLSI間の電気伝送に関するインターフェース仕様を決定する。

【最終目標】(平成29年度末)

LSIと光トランシーバの接続構造を決定する。また、策定した設計基準に基づき既存ロジックLSIを搭載できる基板を設計・試作し、光ケーブルを用いたLSI搭載基板間光接続を実現する。

(c) データセンタ間接続機器のシステム化技術開発

【中間目標】(平成26年度末)

一次試作の光デバイス及びDSP-LSIを用いたトランシーバを試作し、デバイス制御動作を検証するとともに改良・完成度向上に向けた指針・フィードバック事項を抽出する。

【最終目標】(平成28年度末)

抽出した技術課題を解決し、目標である小型、低消費電力を満たす100Gbpsデジタルコヒーレント光トランシーバを実現する。

(d) 企業間ネットワーク接続機器のシステム化技術開発

【中間目標】(平成26年度末)

シリコン光導波路による波長合分波器を用いて1.25Gbpsの一芯双方向光トランシーバを実証する。

【最終目標】(平成29年度末)

シリコン光導波路による双方向多重合分波器と波長多重合分波器を組み合わせ集積試作し、一芯双方向波長多重動作をシリコンワンチップ上で実証するとともに、企業間ネットワーク向け波長多重合分波器実用化のための要求課題を抽出し、解決の目処を得る。

(ii) 国際標準化

【中間目標】(平成26年度末)

光インターコネクトに関する標準化団体(OIF (Optical Internetworking Forum)、IEEE 802.3 (Next gen 100G Optical Ethernet Study Group))に参画し、「キーメンバーコミュニティー」におけるプレゼンスを確立する。また、100Gbpsデジタルコヒーレント光トランシーバに関する標準化を推進する。

【最終目標】(平成29年度末)

本プロジェクトの成果である光実装部品における各種インターフェース等の標準化

提案活動を行い、実用化する開発成果の事業化に必要な標準の提案を行う。

4. 事業内容及び進捗(達成)状況

NEDO IoT推進部 水野 義博をプロジェクトマネージャー、東京大学 生産技術研究所 教授 荒川 泰彦をプロジェクトリーダーとし、以下の研究開発を実施した。

4. 1 平成28年度事業内容

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

(i) 実装基盤技術

(実施体制：P E T R A)

(a) 光エレクトロニクス実装技術

光回路駆動用電子回路、並びに光トランシーバ実装技術について以下の開発を行った。消費電力 3mW/Gbps の実現に向けて、電子回路 (CMOS 型ドライバ IC、TIA-IC) の回路設計とマスク設計を行った。ウエーハレベルで複数の IC、LD を一括実装し、光ピンを一括露光する実装技術確立した。一括実装技術確立することにより集積光 I/O の品質均等化を実現した。

また、光電子ハイブリッド回路基板の開発に関し、光 I/O コアを実装する際の回路基板の光回路部と電気回路部双方の課題を抽出し、ハイブリッド回路基板の最適化を行った。また、平成 27 年度に仕様を策定した小型コネクタの基板実装検討を行った。

(b) 光エレクトロニクス集積デバイス技術

低消費電力 3mW/Gbps を実現するために必要となる新規光デバイスの開発を行った。変調器と受光器に関して部分試作を行い、CMOS ドライバ IC、TIA-IC と組み合わせることによって光学・電気特性を評価し、光デバイス開発にフィードバックした。また、新規光デバイスを用いた集積光 I/O チップを設計し、CMOS 版ドライバ IC、TIA-IC の基本設計にフィードバックした。

大容量高密度光トランシーバ技術に関し、大容量高密度集積光 I/O チップを試作し、大容量伝送に向けた 25Gbps 動作の基本特性を評価し、実用化に向けた課題を抽出した。同時に、単一モードレーザの試作検証を行い、低消費電力動作を確認し、実用化に向けた課題を抽出した。

一芯双方向光トランシーバ技術に関し、TWDM-PON 用光トランシーバに必要な Ge-APD の初期試作検討と変調器の低損失化のための試作検証を行った。併せて TWDM 用波長合分波フィルタと送受信機能を集積する工程を開発した。

低コストインターポーザ技術に関し、低コスト化のためのバルクシリコン基板上の小型光素子とその集積技術、損失低減のための光素子長波長化の開発を進めた。

大口径ウエーハによる新デバイス技術の実用化開発に向け、半導体レーザを実装する光素子を含めた光集積回路の集積モジュール設計・試作・評価を進め、光集積回路

チップを大規模集積化する集積基盤技術を確立した。

低消費電力・高密度デバイス技術に関し、消費電力 3mW/Gbps を目指した低消費電力 SiGe 変調器を集積光 I/O チップに搭載した。また、レーザと Si 導波路の高効率結合による低消費電力化を検討した。さらに、光電子集積インターポーザの構成、及びデバイス構造を検討した。

(c) 光エレクトロニクスインターフェース技術

CFP4 級コヒーレントトランシーバに適合する超低電力 DSP-LSI の設計・試作を実施した。光送受信デバイスの集積化技術に関しても、CFP4 級コヒーレントトランシーバに適用可能な超小型光送受信デバイスの設計・試作を実施し、これらの基盤技術を確立した。

(d) 光エレクトロニクス回路設計技術

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境に関して、平成 27 年度までに開発した、光・デバイス・実装構造の CAD 実装の最適化を進め、システム統合設計フローの実証を行った。

(ii) 革新的デバイス技術

(実施体制：P E T R A、東京大学、横浜国立大学、京都大学、東京工業大学、早稲田大学)

[革新的光源・光検出器技術]

シリコン上集積量子ドットレーザ技術に関して、シリコン導波路結合型レーザの単一モード化構造の検討を進めるとともに、多チャンネル化に向けたプロセス技術の開発を進めた。シリコン系基板上直接成長量子ドットレーザについては、結晶成長技術の向上を図ることによりレーザ発振を実現した。また、Ge 受光器については、ウェーハボンディングで作製した Ge-on-Si 基板を用いて導波路型 Ge 受光器の実証を目指した。アモルファス Si 導波路と突き合わせ接続する新しいハイブリッド光集積回路プラットフォームを提唱し、導波路型 Ge 受光器の動作実証に成功した。PETRA と共同で空乏型 SiGe 光変調器の特性改善を進め、波長 $1.3\mu\text{m}$ において 0.6Vcm の変調効率を達成した。また貼り合せを用いた III-V/Si ハイブリッド MOS 型光変調器を提唱し、動作実証に成功した。(東京大学)

[革新的光変調器技術]

従来の楕円接合と比べて不要な接合容量が削減され、周波数特性が向上する波形接合を検討し、実験において 32Gbps の良好な変調特性を得た。ただし、50Gbps を超える変調には、RC 時定数、位相不整合、2つの接地電極間の非平衡による不要な高周波モードの発生などにより制限されることがわかった。位相不整合については、高周波信号を遅延させるメアンダライン電極を導入することで低減できるが、同電極における信号減衰が結果的に位相不整合低減の効果を弱めることもわかった。接地電極間

の非平衡については、両電極を短絡することで抑制できることがわかった。(横浜国立大学)

[革新的光配線技術]

フォトリソニック結晶光ナノ共振器の損失をさらに低減して Q 値 1100 万を達成し、光パルスバッファリング手法の高度化を行った。また、3次元フォトリソニック結晶内の複合配線の高性能化の検討を行った。(京都大学)

[革新的光エレクトロニクス回路技術]

InP ハイブリッドデバイスの動作性能向上を図るために熱解析を行い、放熱性を高めることによって、ハイブリッドレーザの連続発振の性能を向上することに成功した。また、SOA アレイの不要な発振を除去するため、反射抑制のために新規テーパー構造を提案し、その作製に成功した。(東京工業大学)

[革新的光スイッチングデバイス技術]

Si 光スイッチのナノ秒以下の高速応答、偏光低依存動作を実現すると共に、低消費電力化への指針を検討した。光信号処理デバイス用量子ドット集積構造を作製し、レーザ発振を得た。Si-InP チップハイブリッド集積技術について、高接合強度条件と通電条件の知見を得た。(早稲田大学)

研究開発項目②「光エレクトロニクス実装システム化技術の開発」

(i) システム化技術

(実施体制：P E T R A)

(a) サーバボードのシステム化技術開発

平成 27 年度に試作したサーバの模擬動作可能なテストベンチを用いて光インターコネクションを有効活用するシステムに必要な機能、およびアーキテクチャの有効性を実証した。また、ハイエンドサーバにおける CPU 間の光インターコネクションとして 1.2Tbps の帯域を目標とした光デバイスの構成、および実装構造を検討し試作を開始した。

ハイエンドサーバ CPU 間光接続実現のために、大規模 LSI と小型集積光トランシーバを同一のパッケージ基板に搭載する光 I/O 付 LSI 向けに、試作した大容量光 I/O についての実用化に向けた課題抽出を行った。さらなる高密度大容量に向けた光 I/O の基本設計を行い、CPU 間接続向け高密度光 I/O の仕様を最終決定した。また、低コストシリコンインターポーザ技術を用いたストレージ用低コスト光 I/O モジュールの要素検証試作とモジュールに必要な駆動 IC の低電力化設計を進めた。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

集積光トランシーバ(光 I/O コア)を搭載した光モジュールを用いてボード間および筐体間接続を模した評価システムの仕様を検討すると共に、実用化に向けた性能、

機能、および信頼性評価の検討を継続した。

(c) データセンタ間接続機器のシステム化技術開発

COSA を用いた CFP4 級トランシーバの実装設計を実施した。実装性、実装手順などをモックアップ試作により確認し、トランシーバ実装面積について中間目標の 1/2 の小型化、DSP-LSI と合わせた消費電力の 30W 程度低減の目処を得た。これらにより CFP4 級コヒーレントトランシーバ技術を確立させた。

(d) 企業間ネットワーク接続機器のシステム化技術開発

送受一体型モジュールの光損失低減のための構造最適化を行うとともに、TWDM-PON 用一芯双方向光トランシーバのためのアナログフロントエンド回路を含むモジュールの基本構成の検討を進めた。

(ii) 国際標準化

(実施体制：P E T R A)

OIF において、小型光トランシーバ等に搭載する光部品の標準化活動を行うとともに、LSI 搭載インターポーザをサポートするインターフェース標準化のための戦略検討に着手した。併せて、IEEE、ITU-T 等の関連標準化動向の情報収集を行うと共に、IEC における光接続部品のデジュール標準化提案を行った。また、CFP4 級デジタルコヒーレントトランシーバに搭載する超小型光送受信デバイスなどの標準化を推進した。

4. 2 実績推移

	平成24年 度	平成25年 度	平成26年 度	平成27年 度	平成28年 度
	委託	委託	委託	委託	委託
実施額推移 需給勘定 (百万円)	0 (NEDO) 2,800 (経済産業 省)	2,452 (NED O)	3,548 (NED O)	3,458 (NED O)	1,720 (NED O)
特許等出願 件数(件)	20	17	46	67	37*
論文発表数 (報)	7	26	84	94	68*
フォーラム 等(件)	1	0	2	2	2*

※平成29年1月1日時点

5. 事業内容

プロジェクトマネージャーにNEDO IoT推進部 厨 義典を任命し、プロジェクトの進行全体を企画・管理やそのプロジェクトに求められる技術的成果及び政策的効果を最大化させる。また、東京大学 生産技術研究所 教授 荒川 泰彦をプロジェクトリーダーとし、以下の研究開発を実施する。実施体制については、別紙を参照のこと。また、本事業の運営等に活用するため必要に応じて調査、成果普及活動等を行う。

5. 1 平成29年度(委託)事業内容

研究開発項目①「光エレクトロニクス実装基盤技術の開発」

(i) 実装基盤技術

(実施体制：PETRA)

(a) 光エレクトロニクス実装技術

消費電力 3mW/Gbps の集積光 I/O チップの実現に向けて、改良した電子回路 (CMOS 型ドライバ IC、TIA-IC) の試作を行う。

光電子ハイブリッド回路基板への集積光 I/O コアの実装を検討する。また、基板相互間で 1.2Tbps 以上の高速光インターコネクタの実現にむけた課題抽出を行う。以上により、5cm×5cm 程度の光電子ハイブリッド基板上に LSI を搭載するモジュール化技術を確立する。

(b) 光エレクトロニクス集積デバイス技術

3mW/Gbps を実現するために必要となる要素光デバイスを見極めた上で、これらを統合した集積光 I/O チップの改良設計・試作を行う。「(i) 実装基盤技術」で試作する 3mW/Gbps 対応のドライバ IC、TIA-IC と組み合わせることによって 3mW/Gbps の伝送効率を達成する。

大容量高密度光トランシーバ技術に関し、低電力化や高信頼大容量化に向けた大容量高密度集積光 I/O チップおよび単一モードレーザの改良を行い、大容量伝送を実現するための基盤技術を確立する。一芯双方向光トランシーバ技術に関し、TWDM-PON 用光トランシーバに必要な要素デバイスを集積したプロトタイプチップを試作して、実用化のための課題を明らかにする。

低コストインターポーザ技術に関し、0.1mm²以下の小型光素子を開発し、バルクシリコン基板上で長波長帯のインターポーザ上高速光伝送を達成する。

大口径ウエーハを用いた光集積回路の集積モジュール設計・試作・評価を実施し、光集積回路チップの動作実証を行う。

低消費電力・高密度デバイス技術に関し、SiGe 変調器の更なる低消費電力化構造を検討する。また、レーザと Si 導波路の高効率結合による低消費電力化を実証する。さらに、光電子集積インターポーザに必要なデバイス構造を設計・検証する。

上記により、多数の光素子を集積した光電子集積インターポーザの大容量伝送を実現するための基盤集積技術を確立する。

(d) 光エレクトロニクス回路設計技術

光エレクトロニクス実装システム統合設計環境を利用して、光電子融合インターポーザ実装を効率的に設計するため、その基本設計フローの構築を行う。

(ii) 革新的デバイス技術

(実施体制：P E T R A、東京大学、横浜国立大学、京都大学、東京工業大学、早稲田大学)

[革新的光源・光検出器技術]

シリコン上集積量子ドットレーザ技術に関し、シリコン上量子ドットレーザアレイの実現を目指すとともに、シリコン系基板上に直接成長した量子ドットを用いたレーザの詳細な評価を進めるとともに特性の改善を図る。また、Ge 受光器については、表面パッシベーション技術および固相拡散等の接合形成技術を組み合わせることで導波路型 Ge 受光器の暗電流の低減を目指す。それとともに、アモルファス Si 導波路の導波損失の低減も目指す。また、貼り合わせを用いたハイブリッド MOS 型光変調器においては、変調効率を改善する最適素子構造を明確にするとともに、変調速度や挿入損失などの変調器特性の明確化を目指す。(東京大学)

[革新的光変調器技術]

最適とされた波形 p/n 接合について、p と n のドーピング分布の不整合が変調効率を大きく下げる可能性が理論的に示唆されている。セルフアラインでの整合効果を確認する。また、スローライトと高周波信号の位相不整合については、群屈折率が小さいときにも影響があることが示唆された。その確認とメアンダ電極による改善効果を調査する。以上を総合することで、これまでの最高性能を目指す。(横浜国立大学)

[革新的光配線技術]

フォトニック結晶光ナノ共振器の損失低減を進めつつ、パルス光バッファリングにおける高度な機能の実現に向けた検討を行う。また、3次元フォトニック結晶禁制帯内の減衰モードの解析に基づく複合配線のさらなる高度化を検討する。(京都大学)

[革新的光エレクトロニクス回路技術]

光源を含めた波長変換、増幅、モニタという基本機能回路を同一基板上に形成し、熱光学スイッチを利用した機能切り替えを実証することによって光 FPGA コンセプトの有用性を明らかにする。(東京工業大学)

[革新的光スイッチングデバイス技術]

Si 光スイッチの低消費電力・偏光無依存・高速動作の同時達成、およびマトリクス化を実現する。量子ドット集積光信号処理デバイスの 10Gbps 基本光論理ゲート動作を得る。また、Si フォトニクス基板上 InP 素子 ハイブリッド集積構造のプロトタイプを作製し、適用性を明らかにする。(早稲田大学)

研究開発項目②「光エレクトロニクス実装システム化技術の開発」

(i) システム化技術

(実施体制：P E T R A)

(a) サーバボードのシステム化技術開発

CPU 間の光インターコネクションに最適な光デバイスを用いた部分試作を継続し、システム化に必要な機能、およびアーキテクチャを有するサーバの試作、評価を行い、主要送受信部を光化、実装することで光とエレクトロニクスが融合した光電子集積サーバボードのシステム化の有効性を実証する。

ハイエンドサーバ CPU 間光接続実現のために、大規模 LSI と小型集積光トランシーバを同一のパッケージ基板に搭載する光 I/O 付 LSI 向けの光 I/O として、平成 28 年度までに設計した大容量高密度光 I/O を試作し、評価を行う。また、低コストシリコンインターポーザ技術を用いたストレージ用低コスト光 I/O モジュールの試作・評価により光 I/O 付 SSD の実現技術を確立する。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

集積光トランシーバ(光 I/O コア)を搭載した光モジュールを用いてボード間、およびシステム筐体間を接続して性能、機能、および信頼性の実証を行うことで、光ケーブルを用いた LSI 搭載基板間光接続を実現する。

(d) 企業間ネットワーク接続機器のシステム化技術開発

一芯双方向光トランシーバの実用性能を検証する。TWDM-PON への適用に向けて、集積光プロトタイプチップとアナログフロントエンド回路を組み合わせた動作評価を行い、実用化のための課題を明らかにする。

上記により、一芯双方向波長多重動作をシリコンワンチップ上で実証する。

(ii) 国際標準化

(実施体制：P E T R A)

OIFにおいて、小型光トランシーバ等に搭載する光部品の標準化活動を行うとともに、LSI 搭載インターポーザをサポートするインターフェース標準化のための戦略検討を進める。併せて、IEEE、ITU-T 等の関連標準化動向の情報収集を行うと共に、IEC における光接続部品のデジュール標準化提案を推進する。

5. 2 平成29年度事業規模

委託事業

需給勘定

1, 715百万円 (継続)

(事業規模については変動がありうる。)

6. その他重要事項

(1) 評価の方法

NEDOは、技術的及び政策的観点から、研究開発の意義、目標達成度、成果の技術的意義、将来産業への波及効果等について、外部有識者による研究開発の前倒し事後評価を平成29年度に実施する。

(2) 運営・管理

研究開発全体の管理・執行に責任と決定権を有するNEDOは、経済産業省及び研究開発実施者と密接な関係を維持しつつ、事業の目的及び目標、並びに本研究開発の目的及び目標に照らして適切な運営管理を実施する。具体的には、必要に応じて、外部有識者の意見を運営管理に反映させる技術推進委員会等における外部有識者の意見を運営管理に反映させる他、四半期に一回程度事業の進捗について報告を受けること等により進捗の確認及び管理を行うものとする。

(3) 複数年度契約の実施

平成24～29年度の複数年度契約を行う。

7. 実施方針の改訂履歴

(1) 平成29年2月制定

