

「スピントロニクス不揮発性機能技術プロジェクト」

事後評価報告書（案）概要

目 次

分科会委員名簿	1
プロジェクト概要	2
評価概要（案）	8
評点結果	14

独立行政法人新エネルギー・産業技術総合開発機構 研究評価委員会
「スピントロニクス不揮発性機能技術プロジェクト」(事後評価)

分科会委員名簿

(平成23年7月現在)

	氏名	所属、役職
分科会長	まつやま きみひで 松山 公秀	九州大学大学院 システム情報科学研究院 情報エレクトロニクス部門 教授
分科会長 代理	いのうえじゅんいちろう 井上 順一郎	名古屋大学大学院 工学研究科 マテリアル 理工学専攻 応用物理分野 教授
委員	いとう こうへい 伊藤 公平	慶応義塾大学 理工学部 物理情報工学科 教授
	くろだ しんじ 黒田 眞司	筑波大学大学院 数理物質科学研究科 教授
	たなか まさあき 田中 雅明	東京大学大学院 工学系研究科 電気系工学専攻 教授
	はなわ けんぞう 埴 健三	昭和電工株式会社 研究開発本部 技術戦略室 担当部長
	よう かんじ 陽 完治	北海道大学 量子集積エレクトロニクス 研究センター 教授

敬称略、五十音順

プロジェクトの概要

		作成日	平成23年6月29日				
プログラム名	IT イノベーションプログラム、ナノテク・部材イノベーションプログラム						
プロジェクト名	スピントロニクス不揮発性機能技術プロジェクト	プロジェクト番号	P06016				
担当推進部/担当者	電子・情報技術開発部/水野紘一 秋山純一 電子・材料・ナノテクノロジー部/島津高行 万田純一						
0. 事業の概要	強磁性金属のナノ構造体を基本とし、超高集積で高速な不揮発性メモリとして期待されるスピン RAM 実現のための基盤技術、および新ストレージ・メモリデバイス、不揮発性スピン光機能素子、スピン能動素子等の新しい動作原理によるスピン新機能素子の実現のための基盤技術を確立する。また、これらスピントロニクス技術を応用したデバイスを高度化する磁性材料の開発を行う。						
I. 事業の位置付け・必要性について	<p>スピントロニクス技術は現在のエレクトロニクスを覆す潜在能力を持つ新技術として期待されており、今後の研究開発により将来の中核的な基盤技術に育っていく可能性が高い。この技術を用いたデバイスに関しては、NEDO が平成 16 年度に作成した「技術戦略マップ(技術ロードマップ)」のストレージ・メモリ分野および半導体分野においてその重要性が指摘されている。</p> <p>本プロジェクトでは、スピントロニクス技術の最大の特長である磁気ヒステリシス効果を用いる不揮発性機能により、超ギガビット級の究極の不揮発性メモリであるスピン RAM から、現行ハードディスクの限界を超える新ストレージデバイス、そして電子情報機器の革命的な超低消費電力化を可能とするスピントランジスタなどの多種多様なスピン不揮発性デバイス実現のための基盤技術を確立する。これにより、我が国半導体産業の競争力強化、及び情報通信機器の低消費電力化に資することを目的とする。</p>						
II. 研究開発マネジメントについて							
事業の目標	平成 22 年度までに、超高集積で高速な不揮発性メモリとして期待されるスピン RAM のための基盤技術を確立する。また、新ストレージ・メモリデバイス、不揮発性スピン光機能素子、スピン能動素子等の新しい動作原理によるスピン新機能素子の実現のための基盤技術を確立する。						
事業の計画内容	主な実施項目	H18fy	H19fy	H20fy	H21fy	H22fy	
	①スピン RAM 基盤技術 (1)低電力磁化反転 TMR 素子技術	→					
	②スピン新機能素子設計技術 (1)新ストレージ・メモリデバイス設計技術	→					
	②スピン新機能素子設計技術 (2)不揮発性スピン光機能素子設計技術	→					
	②スピン新機能素子設計技術 (3)スピン能動素子設計技術	→					
	③スピントロニクス不揮発性機能技術に係わる調査研究	→					
開発予算(百万円)	会計・勘定	H18fy	H19fy	H20fy	H21fy	H22fy	総計
	一般会計	1184	742	570	1021	304	3821
	特別会計	—	—	—	—	—	—
	総予算額	1184	742	570	1021	304	3821
開発体制	経済産業省原課	商務情報政策局 情報通信機器課					

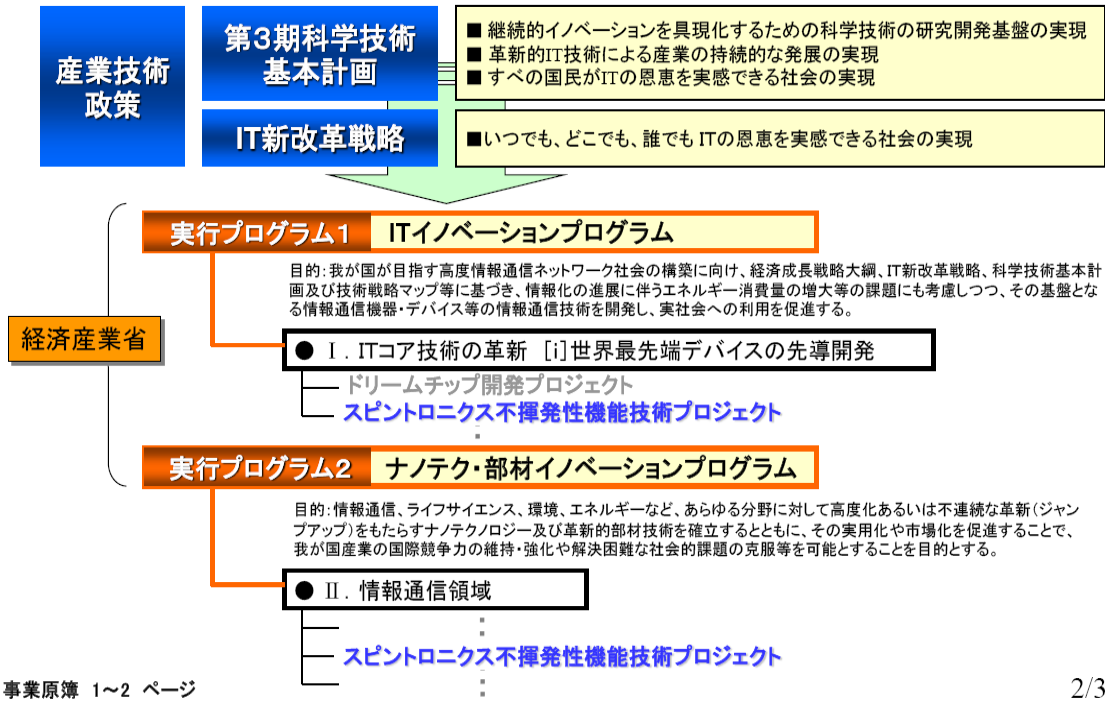
	プロジェクトリーダー	安藤功兒 (独立行政法人 産業技術総合研究所 フェロー)
	委託先(*委託先が管理法人の場合は参加企業数も記載)	株式会社東芝 日本電気株式会社 独立行政法人産業技術総合研究所 国立大学法人東北大学 国立大学法人大阪大学 国立大学法人京都大学 財団法人新機能素子研究開発協会 富士通株式会社(～平成 20 年)
情勢変化への対応	<p><u>(1) 実施計画の前倒し(前倒し加速) (平成 18 年 9 月～12 月)</u> 当初計画では、各研究開発テーマにおける技術開発のマイルストーンを時系列に設定しており、確実性の高い計画としていた。一方、スピントロニクス技術分野においては、開発競争の進展が早く、他研究グループに先行して研究開発を推進するためには、同時に複数の研究開発課題に取り組み、開発効率を高めるべきであると判断された。これにより平成 19 年度に計画されていた設備導入を含む研究開発内容を前倒して実施し、TMR 材料の開発と共に並行して、TMR 素子構造となる積層構造の検討を進めた。また、新ストレージ・メモリデバイス設計技術においても、素子の細線化を前倒しして早期に着手した。 対象とした研究開発項目： ①スピン RAM 基盤技術(1)低電力磁化反転 TMR 素子技術 ②スピン新機能素子設計技術(1)新ストレージ・メモリデバイス設計技術</p> <p><u>(2) 実施内容追加(研究加速資金投入) (平成 19 年 11 月及び平成 20 年 2 月)</u> <u>実施計画の前倒し(研究加速資金投入、補正予算) (平成 20 年 11 月及び平成 21 年 9 月)</u> 平成 19 年春から夏にかけて、RAM を最終目的とした TMR 素子開発が相次いで明らかになり、また、平成 20 年に入り、韓国の半導体メモリーメーカーがスピン RAM 開発開始を正式に発表した。スピン注入型 MRAM の開発において、世界的な競争が激化したため、手遅れにならないよう、加速資金を投入し、スピン RAM 実用化時の基盤技術である特性ばらつき低減に関する研究開発を強力に推進した。 対象とした研究開発項目： ①スピン RAM 基盤技術(1)低電力磁化反転 TMR 素子技術 ②スピン新機能素子設計技術(1)新ストレージ・メモリデバイス設計技術</p>	
中間評価結果への対応	<p>①スピン RAM 基盤技術開発(1):「スピン RAM 基盤技術については、めざましい成果を挙げているが、外国勢の激しい追い上げが始まっているので、資金を追加するなど思い切った研究開発の加速を図るべきである。」という指摘に対し、積極的な資金配分を実施した。</p> <p>②スピン新機能素子設計技術(1)新ストレージデバイス設計技術:「磁壁応用デバイスに関しては、不揮発デバイスとしての基本特性の評価結果にしたがって研究開発方針を柔軟に見直すべきである。」という指摘に対し、新メモリデバイス設計技術については、実用化を目指した研究開発フェーズへ移行し、新ストレージデバイス設計技術については、平成 20 年度をもって終了することとした。</p> <p>②スピン新機能素子設計技術(2)不揮発性スピノ光機能素子設計技術:「光機能素子は、基礎研究段階にとどまっており、十分な成果を期待できないので、今後の進め方についての検討が必要である。」という指摘に対し、平成 20 年度末で中止とした。</p>	
評価に関する事項	事前評価	平成 17 年度実施 (担当部:電子・情報技術開発部)
	中間評価	平成 20 年度 中間評価実施
	事後評価	平成 23 年度 事後評価実施

<p>III. 研究開発成果について</p>	<p><u>①スピンのRAM基盤技術(1)低電力磁化反転TMR素子技術</u> CMOS回路との整合をとった垂直磁化膜TMR素子において20μAの反転電流と200%超のTMR比を示し、また、30nsecというDRAM並みの高速動作において安定した書き込みおよび読み出し動作を示すことが分かり、DRAM並みの高速読み書きを安定して行うという目標を達成している。また、CMOS回路と整合を取った0.002μm²微細TMR素子を用いた64Mbitアレイを作製し、メモリとしての動作を実証しており、CMOS回路との整合をとった0.005μm²微細TMR素子集積アレイによるスピンのRAMの動作を実証するという目標をより微細なTMR素子を用いて十分に達成している。 本プロジェクトの最終目標を大幅に上回る達成度となっている。</p> <p><u>②スピンの新機能素子設計技術(1)新ストレージ・メモリデバイス設計技術</u> (新メモリデバイス) 垂直磁化方式の導入と、これを実現するCo/Ni積層垂直磁化膜の開発と磁壁移動素子への適用により、1\times10⁷A/cm²台での低電流動作と、100m/sを超える磁壁の移動速度に相当する磁化反転を確認した。4キロビットの集積アレイを試作評価し、CMOS回路からの書き込み電流方向に対応した磁壁移動による情報書き込みを、MTJの抵抗変化として読み出すことでメモリ動作を確認した。さらに、16メガビットの集積アレイの試作評価を行い、回路動作を確認した。以上の結果、本プロジェクトの最終目標が達成された。</p> (新ストレージデバイス) NiFe強磁性金属細線を用いて数～数百ナノ秒オーダーのスピンの偏極電流を用いた磁壁移動現象の評価を行い、スピンの偏極電流の電流密度やパルス幅と磁壁移動挙動との関係を明らかにすることが出来た。また段差形状による磁壁トラップポテンシャル構造を用いた評価を行い、磁気細線形状と磁壁トラップ現象との関係を見出す事が出来た。低電流密度で高速の磁壁移動を実現すると共に、複数磁壁の形成や同時移動の静的確認を行うとともに、細線上に形成したTMR再生素子において、磁壁移動検出に十分な出力が得られることを確認した。 <p><u>②スピンの新機能素子設計技術(2)不揮発性スピン光機能素子設計技術</u> 素子作製プロセス、情報読み出し技術、情報書き込み技術のいずれにおいても基本計画の目標を達成した。これにより、高速不揮発性光メモリの基本動作が確認できた。</p> <p><u>②スピンの新機能素子設計技術(3)スピンの能動素子設計技術</u> (スピントルク方式スピントランジスタ設計技術) スピントルクダイオードにおける2端子微分負性抵抗の発見とこれを用いた室温における増幅作用の実証を行い、さらに、電流トルク型スピントランジスタの作製と増幅率の測定に基づいたその設計手法の確立を行った。さらに、磁界トルク型スピントランジスタを作製し、室温でファンアウト5を実証した。さらに、電圧トルク型のスピントランジスタについても検討を行った。最後にこれらの素子のスケール特性を評価しそれぞれのスケールにおける素子の優位性を明らかにした。以上の結果により、本研究課題の最終目標は完全に達成された。</p> (ハーフメタル電極方式スピントランジスタ設計技術) 目標とするTMR比1000%、および、トランジスタ素子において最大2920の非常に大きな電流On/Off比が得られた。このことで、計画当初の目標であった、ハーフメタル方式スピントランジスタが秘める潜在能力を明確化することができた。また、室温においても、磁気電流比は小さいが、大きな電流On/Off比が得られ、室温動作の可能性を示すことができた。 <table border="1" data-bbox="550 1657 1343 1803"> <tr> <td>投稿論文</td> <td>85件</td> </tr> <tr> <td>学会発表 (含技術講演)</td> <td>学会等招待講演 139件</td> </tr> <tr> <td>特許</td> <td>出願済: 202件(うち国際出願 125件)</td> </tr> </table>	投稿論文	85件	学会発表 (含技術講演)	学会等招待講演 139件	特許	出願済: 202件(うち国際出願 125件)
投稿論文	85件						
学会発表 (含技術講演)	学会等招待講演 139件						
特許	出願済: 202件(うち国際出願 125件)						
<p>IV. 実用化・事業化の見通しについて</p>	<p>(非公開情報) 非公開情報につき、公開版では記載しない。</p>						
<p>V. 基本計画に関する事項</p>	<table border="1"> <tr> <td>作成時期</td> <td>平成18年3月制定</td> </tr> </table>	作成時期	平成18年3月制定				
作成時期	平成18年3月制定						

変更履歴	<p>平成 20 年 7 月改訂（研究開発項目①「スピンRAM基盤技術」の最終目標と研究開発項目②「スピン新機能素子設計技術」(2)不揮発性スピン光機能素子設計技術の中間目標ならびに最終目標」の記載を改訂)</p> <p>平成 21 年 3 月改訂（研究開発項目②「スピン新機能素子設計技術」(1)新ストレージ・メモリデバイス設計技術の最終目標の記載を改訂)</p>
------	---

技術分野全体での位置づけ
(分科会資料6より抜粋)

経済産業省 研究開発プログラム「ITイノベーションプログラム」および
「ナノテク・部材イノベーションプログラム」の1テーマとして実施



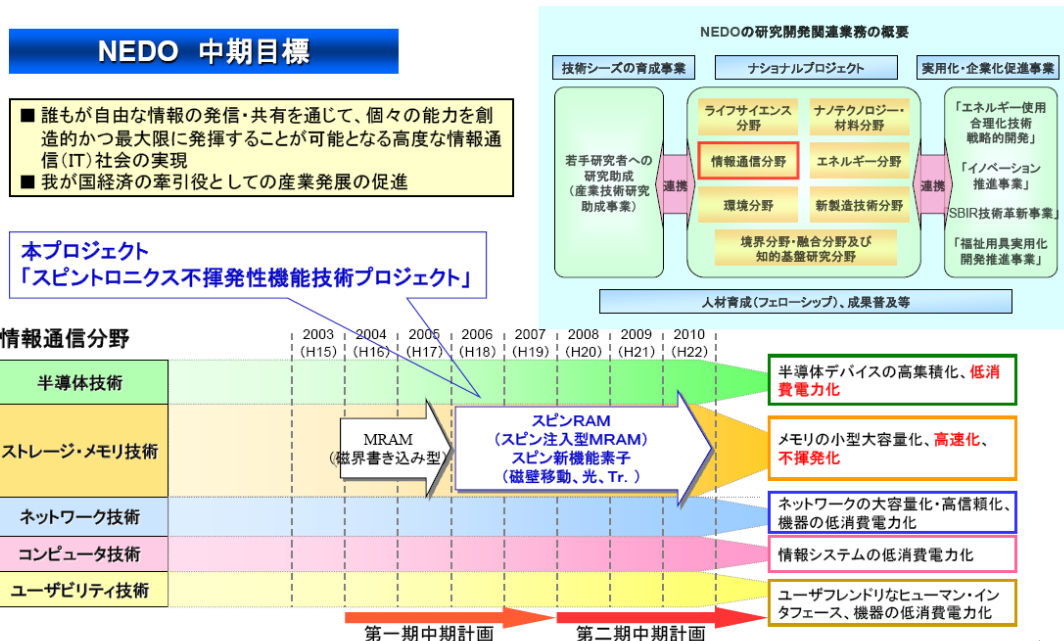
事業原簿 1~2 ページ

2/32

事業の位置付け・必要性

NEDO中期目標における位置付け

NEDO中期目標に掲げる「高度な情報通信社会の実現」のため、
電子・情報技術開発分野のストレージ・メモリ技術の一環として実施。



事業原簿 1~2 ページ

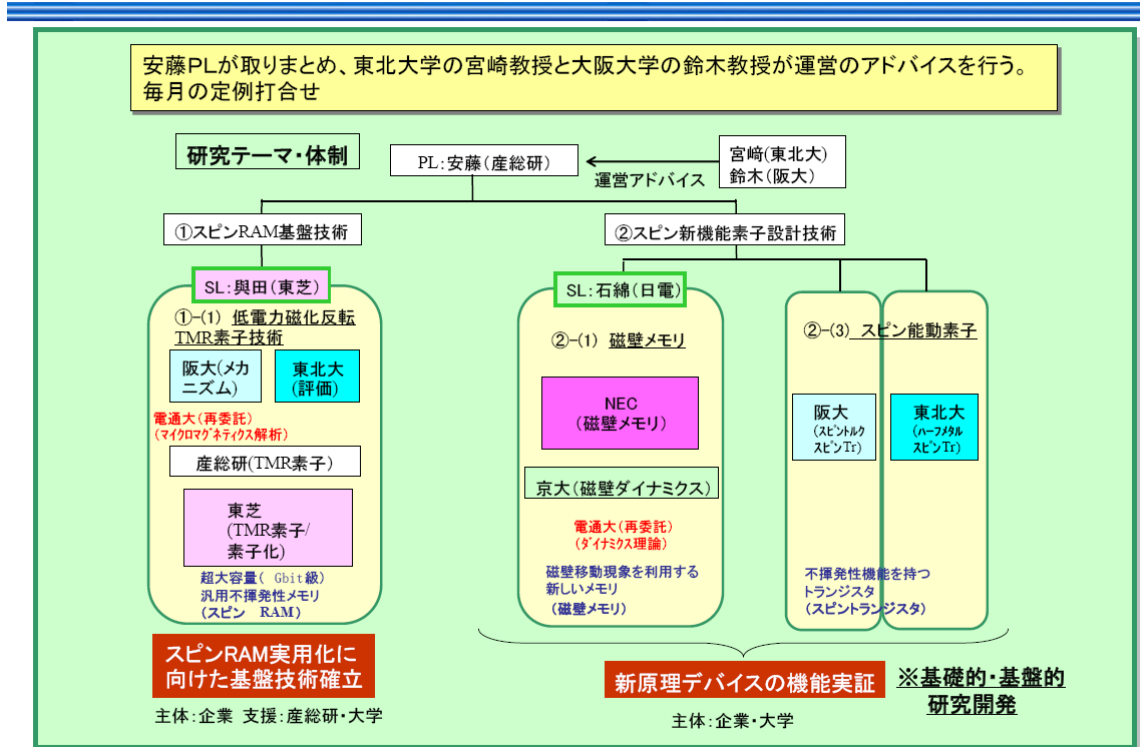
3/32

「スピントロニクス不揮発性機能技術プロジェクト」

全体の研究開発実施体制

研究開発マネジメント

研究開発実施の事業体制



「スピントロニクス不揮発性機能技術プロジェクト」

評価概要（案）

1. 総論

1) 総合評価

本プロジェクトは、電子が持つスピンとしての機能を活用した革新的なデバイス基盤技術を開発することにより、電子情報機器の低消費電力化と高機能化を目指したものであり、エレクトロニクス分野における日本の産業競争力向上と、高度 IT 化に伴うエネルギー消費の大幅低減に資するものとして高く評価できる。プロジェクトリーダーの強力なリーダーシップのもと、相当頻度での定期的技術討議会等を通して産学官の緊密な連携を図ることにより、材料科学から製造プロセスに至る複合的な技術開発が効果的に推進され、スピン RAM やスピン新機能素子の実用化に繋がる基盤技術が確立された。設定された目標は十分に達成され、さらに不揮発性メモリおよび高速メモリのプロトタイプ作製、並びに機能実証が行なわれており、本プロジェクトは成功したと判断される。特に、スピン RAM 基盤技術については、すべての数値目標を達成し、事業化につながる独自技術を開発したことはすばらしい成果であり、高く評価すべきである。

また、競合技術（抵抗型メモリ、相転移型メモリなど）に対して、性能、生産コストなどの面において定量的に優位な立場にあることを示す事が、今後の発展に重要である。

2) 今後に対する提言

本プロジェクトの推進により、従来技術では同時充足が困難であった高速性、高集積性、不揮発性を備えたユニバーサルメモリの実用化が現実的なものとなってきた。一方では、今後、半導体分野で高い技術力を有する外国企業の追い上げも予測される。回路技術、ソフトウェア技術、システム化技術等とも連携して、スピントロニクス不揮発性機能を最大限に活用できるアプリケーション分野への早期導入を図るなど、本事業成果の社会還元と新しい産業応用の開拓に向けた組織的取り組みが望まれる。また、本研究開発の対象となった不揮発性メモリや高速メモリは、既存の技術と競合するものであり、数年後には本プロジェクトで達成された目標では不十分となる可能性もある。IT 技術の進展を見定めつつ、さらなる基盤技術の展開や実用化事業へのサポートが必要であろう。

2. 各論

1) 事業の位置付け・必要性について

本プロジェクトが実現・実用化を目指すスピン RAM 及びスピン新機能素子は、原子オーダーで制御された異種物質の複合化とナノメートルオーダーの構造付与により、情報機器の極限的な低消費電力化と高機能化を図るものであり、ナノテク・部材イノベーションプログラム及び IT イノベーションプログラムの目標達成にも多大な寄与をなすものと評価される。また、不揮発性機能を有する RAM は、市場規模が急速に成長しつつあるモバイル情報機器の飛躍的な低消費電力化と高機能化を図るものであり、一般エンドユーザの利便性を高めると共に、当該分野の産業競争力に多大な効果が見込まれる等、公益性も高いことから、NEDO の事業として極めて適切である。他国における同種のプロジェクトに一歩先んじてスタートしたことも誠にタイミングが良く、実用化に向けての世界的競争を制することに繋がる判断であると高く評価される。

2) 研究開発マネジメントについて

材料科学、物性・物理、プロセス技術、計算機シミュレーション等、スピントロニクス基盤技術開発に不可欠な各専門分野の研究者・技術者により産学官共同の研究体制が組織され、各機関が個別に有する力がプロジェクトリーダーの統率と NEDO のマネジメントのもと有機的に結集された。内外の技術動向、市場動向等を踏まえて、戦略的な目標が設定され、具体的かつ明確な開発目標を定量的に設定している。目標達成度を測定・判断するための適切な指標が設定されている。また、世界情勢の変化から加速資金の追加を行なったこと、実用化を見通して一部の研究課題の中止を行なったことなど、研究見直しは適切に行なわれている。

3) 研究開発成果について

本プロジェクトの主要開発項目であるスピン RAM 基盤技術、スピン新機能素子設計技術（磁壁 RAM）の両技術分野において、Gbit 以上の集積度実現に必須となる垂直磁化方式の開発に世界に先駆けて取り組み、世界最高水準の最終目標達成に成功している点は、プロジェクト成果として高く評価されると共に、成果は市場の拡大或いは市場の創造につながることを期待される。さらに、特許数は 200（うち国際特許 125）を越えており、知的財産権取得にも積極的に取り組まれている。また、プロジェクト期間内に 85 件の論文発表、114 件の招待講演が行なわれており、成果の学術的意義と注目度の高さが窺われる。

一方、目標とした成果は十分得られているものの、それを設定した応用対象以外へ展開させるといった観点プロジェクトには欠けている。他の競合技術

が強力である現時点では、そのような観点も必要と考える。

4) 実用化、事業化の見通しについて

本プロジェクトの成果の実用化対象は、不揮発性メモリまたは高速混載メモリであり、産業技術としての見極め（適用可能性の明確化）ができています。スピン RAM については、本事業の成果により目標とされたデバイス実現のための課題は基本的にクリアされたと見られる。さらに実際の集積化デバイスについても、実現までの道筋が立てられており、製品化・事業化の見通しは高いと期待できる。また、本事業の成果を継承するかたちで NEDO の新プロジェクト「ノーマリーオフコンピューティング基盤技術開発」が始動するとともに、本プロジェクトの成果の一部が文科省最先端研究開発支援プログラム「省エネルギー・スピントロニクス論理集積回路の研究開発」においても活用されるなど、学術、技術両面での関連分野へも大きな波及効果が生じている。本プロジェクトで開発されたプロトタイプ素子が死の谷を越えて製品化されるか否かは今後の企業の意志と実行力にかかっている。

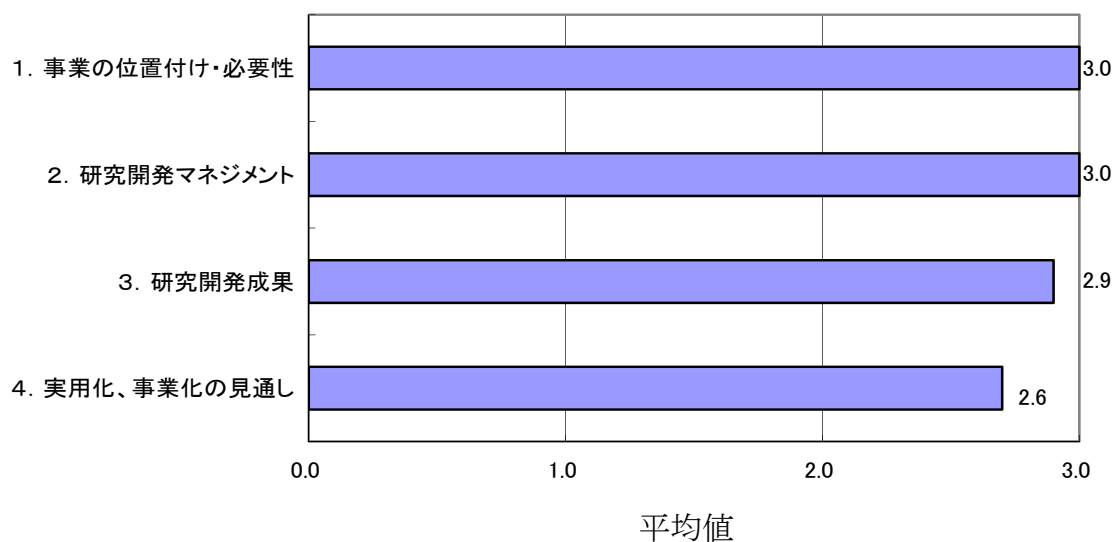
個別テーマに関する評価

	成果に関する評価	実用化の見通しに関する評価	今後に対する提言
スピンドラム基盤技術	<p>垂直磁化方式が持つ高密度集積性に着目し、新規材料系開発やスピンドラム注入磁化反転機構の解明など、産学官の連携を強化し、研究開発を総合的に推進したことにより、大容量集積化アレイでの高速読み書き動作の実証に世界に先駆けて成功している。垂直磁化膜を用いたTMR素子に対してスピントルク法を適用することにより、低電流密度、高TMR比、64Mbitスピンドラムの実現という世界初の技術が確立されるなど、目標以上のレベルが達成され、本テーマの研究開発成果は高く評価できる。</p> <p>また、垂直磁化TMR素子の低電力スピンドラム反転等、世界に先駆けて実現された重要成果を</p>	<p>参画企業は、半導体メモリ、および磁性体ストレージ分野における世界有数の企業であり、各メモリ技術の実用化研究や事業化経験に基づく適切な課題設定、経済効果見通しがなされている。また、スピンドラムの応用に好適なデバイス分野を特定し、実用化に必要な諸性能が世界最高レベルの水準で達成されている。</p>	<p>本事業の成果を十分に生かして、近い将来に製品化が実現することを期待する。また、数10nmサイズの極微磁性ドットを情報担体とする超Gビット級スピンドラムの実現には、垂直磁化TMR素子のさらなる高度化が不可欠である。新規材料系の探索、原子オーダーでの表面・界面の構造解析や磁気物性制御など、技術のステップアップに向けた基礎研究の拡充が望まれる。</p> <p>さらに、他競合技術の進展に伴う情勢変化に対応できるフォローアップと、現時点の成果を適切な分野において早急に事業化することを期待したい。</p>

	<p>著名な国際会議や学術雑誌に数多く発表する等、情報発信・成果普及にも積極的に取り組まれている。</p> <p>競合技術との比較および優位性の明確化が、機能性、集積度、信頼性等の観点から十分にはなされてはいないので、今後はこれらに関する検討が望まれる。</p>		
スピン新機能素子設計技術	<p>磁壁メモリに関しては、垂直磁化膜を使用することにより、書き込み電流と熱安定性を独立に制御することに成功したことは高く評価できる。目標は十分に達成されており、磁壁移動メモリ素子の実証にも成功している。また、知的財産権の取得、論文公表、招待講演数も十分である。</p> <p>一方、スピン能動素子については、強磁性金属を用いたいくつかの異なる原理のデバイス</p>	<p>磁壁メモリについては、混載 MRAM への応用が可能な 200MHz 以上の高速動作性能が達成されており高い実用性が実証された。企業への技術移管も視野に入れた実用化への具体的取り組みが進んでいる。但し、電流密度がまだ高く、その低減のための更なるブレークスルーが必要であろう。スピンRAM同様に他の競合技術があり、これに勝る性能を実現するには、さらなる高速化が必要である。</p>	<p>磁壁移動メモリデバイスについては、プロジェクト終了後も、残る技術的課題をクリアし、実用化につなげてほしい。また、磁壁メモリについては適切な応用を検討することが必要であろう。スピン能動素子設計技術については、現状では基礎研究の段階にあると判断するが、将来技術としては重要であるので、材料やデバイス構造の検討と最適化も含め、さらに研究を続け</p>

	<p>を試作しており、今後の方向性を示しているが、半導体論理回路に比した優位性や整合性もより明瞭にする(できれば実証も含めて) とよいのではないか。</p>		<p>発展させてほしい。 低消費電力メモリという切り口では他にも競合する技術がある。抵抗型メモリ、相転移型メモリ、そして本プロジェクトのスピ ンRAMなどである。それら競合技術に対する優位性を保ちながら世界シェアという舞台上で勝負する事が望まれる。</p>
--	--	--	--

評点結果〔プロジェクト全体〕



評価項目	平均値	素点 (注)							
		A	A	A	A	A	A	B	B
1. 事業の位置付け・必要性について	3.0	A	A	A	A	A	A	A	A
2. 研究開発マネジメントについて	3.0	A	A	A	A	A	A	A	A
3. 研究開発成果について	2.9	A	A	A	A	A	B	A	
4. 実用化、事業化の見通しについて	2.6	A	B	A	A	A	B	B	

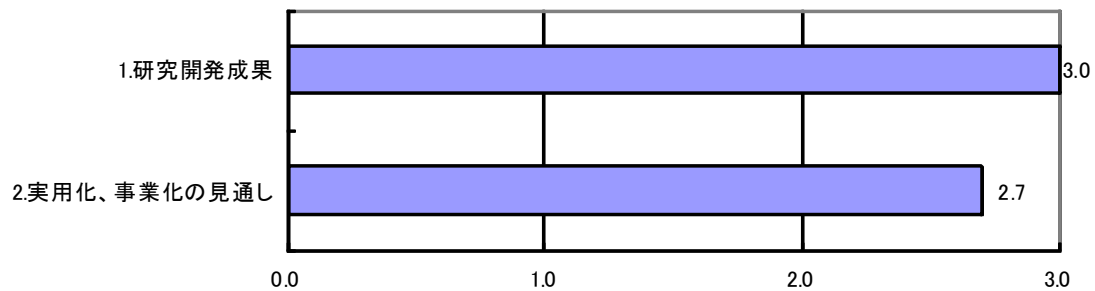
(注) A=3, B=2, C=1, D=0 として事務局が数値に換算し、平均値を算出。

〈判定基準〉

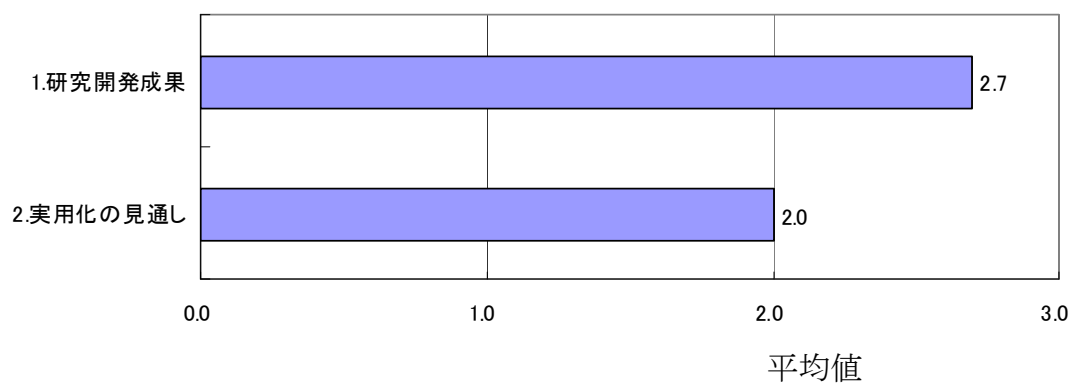
1. 事業の位置付け・必要性について	3. 研究開発成果について
・非常に重要 →A	・非常によい →A
・重要 →B	・よい →B
・概ね妥当 →C	・概ね妥当 →C
・妥当性がない、又は失われた →D	・妥当とはいえない →D
2. 研究開発マネジメントについて	4. 実用化、事業化の見通しについて
・非常によい →A	・明確 →A
・よい →B	・妥当 →B
・概ね適切 →C	・概ね妥当であるが、課題あり →C
・適切とはいえない →D	・見通しが不明 →D

評点結果〔個別テーマ〕

スピンRAM基盤技術



スピン新機能素子設計研究



個別テーマ名と評価項目	平均値	素点 (注)							
スピンRAM基盤技術									
1. 研究開発成果について	3.0	A	A	A	A	A	A	A	A
2. 実用化、事業化の見通しについて	2.7	A	A	A	A	A	A	B	B
スピン新機能素子設計研究									
1. 研究開発成果について	2.7	A	A	A	A	A	A	B	B
2. 実用化の見通しについて	2.0	B	B	B	B	B	B	B	B

(注) A=3, B=2, C=1, D=0 として事務局が数値に換算し、平均値を算出。

〈判定基準〉

1. 研究開発成果について

- ・非常によい
- ・よい
- ・概ね適切
- ・適切とはいえない

2. 実用化（、事業化）の見通しについて

- | | | |
|----|----------------|----|
| →A | ・明確 | →A |
| →B | ・妥当 | →B |
| →C | ・概ね妥当であるが、課題あり | →C |
| →D | ・見通しが不明 | →D |