

「AI チップ開発加速のための
イノベーション推進事業」
中間評価報告書

2021年1月

国立研究開発法人新エネルギー・産業技術総合開発機構
研究評価委員会

2021年1月

国立研究開発法人新エネルギー・産業技術総合開発機構
理事長 石塚 博昭 殿

国立研究開発法人新エネルギー・産業技術総合開発機構
研究評価委員会 委員長 小林 直人

NEDO技術委員・技術委員会等規程第34条の規定に基づき、別添のとおり評価結果について報告します。

「AI チップ開発加速のための
イノベーション推進事業」
中間評価報告書

2021年1月

国立研究開発法人新エネルギー・産業技術総合開発機構
研究評価委員会

目 次

はじめに	1
審議経過	2
分科会委員名簿	3
評価概要	4
研究評価委員会委員名簿	6
研究評価委員会コメント	7
第1章 評価	
1. 総合評価	1-1
2. 各論	1-4
2. 1 事業の位置付け・必要性について	
2. 2 研究開発マネジメントについて	
2. 3 研究開発成果について	
2. 4 成果の実用化に向けた取組及び見通しについて	
3. 評点結果	1-15
第2章 評価対象事業に係る資料	
1. 事業原簿	2-1
2. 分科会公開資料	2-2
参考資料1 分科会議事録及び書面による質疑応答	参考資料 1-1
参考資料2 評価の実施方法	参考資料 2-1
参考資料3 評価結果の反映について	参考資料 3-1

はじめに

国立研究開発法人新エネルギー・産業技術総合開発機構においては、被評価プロジェクトごとに当該技術の外部専門家、有識者等によって構成される分科会を研究評価委員会によって設置し、同分科会にて被評価対象プロジェクトの研究評価を行い、評価報告書案を策定の上、研究評価委員会において確定している。

本書は、「AI チップ開発加速のためのイノベーション推進事業」の中間評価報告書であり、NEDO技術委員・技術委員会等規程第32条に基づき、研究評価委員会において設置された「AI チップ開発加速のためのイノベーション推進事業」（中間評価）分科会において評価報告書案を策定し、第63回研究評価委員会（2021年1月8日）に諮り、確定されたものである。

2021年1月
国立研究開発法人新エネルギー・産業技術総合開発機構
研究評価委員会

審議経過

● 分科会（2020年10月5日）

公開セッション

1. 開会、資料の確認
2. 分科会の設置について
3. 分科会の公開について
4. 評価の実施方法について
5. プロジェクトの概要説明

非公開セッション

6. プロジェクトの詳細説明
7. 全体を通しての質疑

公開セッション

8. まとめ・講評
9. 今後の予定、その他、閉会

● 第63回研究評価委員会（2021年1月8日）

「AI チップ開発加速のためのイノベーション推進事業」

中間評価分科会委員名簿

(2020年10月現在)

	氏名	所属、役職
分科会長	ながつま ただお 永妻 忠夫	大阪大学 大学院基礎工学研究科 システム創成専攻 電子光科学領域 教授
分科会長 代理	いのうえ こうじ 井上 弘士	九州大学 大学院システム情報科学研究院 情報知能工学部門 教授
委員	きせ けんじ 吉瀬 謙二	東京工業大学 情報理工学院 准教授
	くわた かおる 桑田 薫	東京工業大学 副学長 (研究企画担当)、学長特別補佐
	すぎおか としあき 杉岡 俊明	株式会社ソシオネクスト 技術戦略開発室 室長
	とべ よしと 戸辺 義人	青山学院大学 理工学部情報テクノロジー学科 教授
	やまだ ひとし 山田 整	トヨタ自動車株式会社 未来創生センター センター基盤研究室 第5基盤研究グループ 主幹

敬称略、五十音順

評価概要

1. 総合評価

協調設計からリファレンス設計、Ai-One チップ実証、ボード評価、人材育成まで、チップ開発の一連の環境整備が、大学と国の研究所を中心に行われ、ここまでの成果を出されていることは評価できる。

これら成果として出されているものは、実用に耐えるツール群であり、実際に AI チップ を完成させるに十分な材料がそろってきており、ハードウェア、ソフトウェア両面にわたる実際的な諸問題を具体的に解決されていて、中小企業が利用できるレベルに達している。

ここから生まれる AI チップ設計技術・資産は、個社に依りがちな開発環境整備を、国として蓄積することで、確実に、AI チップ開発事業者の裾野が広がると考えられる。

一方、我が国の将来に大きな影響を与える取り組みを、広く国民や産業界に理解してもらい、サポータの声が広がるよう、広報を強化して欲しい。

また、世界で起こっている AI チップの開発環境の整備と本事業の成果の開発環境のベンチマークにより、戦略的に市場形成と連携するシナリオを検討して頂きたい。

今回の取組みは、今後の我が国の集積回路分野・産業の発展に大きく貢献するものであることから、事業期間実施後の方向性の議論を早めに本格化することを望む。

2. 各論

2. 1 事業の位置付け・必要性について

日本の強みとして注力しているエッジ側の処理に貢献する AI チップ、およびシステム LSI の開発加速に向け、公的な資金を投入して、中小企業、ベンチャー企業に向けてチップ開発ツール環境整備を行うことは、公共性が高く、NEDO として取組む必然性も明確である。

また、「アイデア」が勝負となるこのような領域において、チップ開発のコスト・期間を徹底的に低くし、ファブレス半導体スタートアップ等の多くの企業がアイデア勝負できるように、AI チップ設計技術・資産を個々の企業の枠をこえて国の技術・資産として蓄積・提供する本事業の意義は極めて大きい。

さらには、AI チップ開発のツールを使いこなせる人材の育成にも取り組んでおり、国全体として底上げにつながり、国際競争力向上、市場形成加速に貢献できることを期待したい。

2. 2 研究開発マネジメントについて

AI チップ開発を加速するという目標達成のために、大学のプロジェクトリーダーと、長年にわたり我が国の半導体産業を担ってきた研究開発責任者が密に連携して、共通基盤を構築し提供するという目的意識を共有し、強いリーダーシップ力を発揮しており、我が国で実施するにはベストの体制であると評価する。

また、本開発はシミュレータ、エミュレータによる協調設計ツールと手法、テストチップ

実証、ボード実証に至るまで網羅されており、一連の実証によるノウハウの蓄積までもトランスファーできる整備は、開発を垂直に立ち上げる為の環境として熟慮された計画になっていると評価できる。

一方、共通基盤の利用者との連携開発体制は組めているが、開発した AI チップを採用するシステムユーザーとの連携開発の活動は、これからであることから、今後、一通りの AI チップ開発実証が成果を上げた後は、その AI チップを採用するシステムによる実証とフィードバック、実用化への道筋の明確化を望む。

2. 3 研究開発成果について

中間目標に対し、一部達項見込みの項目も見受けられるが、全体としては、設計環境の活用実績が、中間目標を大幅に達成しており評価できる。

また、成果の普及に向けて、広くワークショップ等、情報発信と仲間づくりの活動をきちんと実施していることと、着実に利用ユーザーが増えていることは、本事業推進に関係各位が真摯に対応した大きな成果であると言える。

さらに、本成果は、AI チップ開発に留まらず、他の様々なチップ開発に展開できるものであり、集積回路開発全般に大きく貢献するものと、引き続き事業の進展に期待したい。

一方で、低消費電力技術への取り組み、実装技術、ボード設計環境整備等への今後の対応についても検討を進めるとともに、社会に根付く研究開発に向けた検討を継続して頂きたい。

2. 4 成果の実用化に向けた取組及び見通しについて

今後は、AI チップ開発に加え、それ以外のチップ開発も範疇にした横展開を視野に入れ、次世代集積回路設計支援共通基盤としての確立を大いに期待する。

自国での AI チップ向け集積回路開発の重要性が世界中で再認識されつつある中で、実用化に向けて、リファレンスデザインの整備・一気通貫なツールチェーンの整備が実用化を加速するという考え方の基に、利用ユーザーへの設計環境の提供等、着実にマイルストーンに沿った進捗が見られる。

また、世の中で実際に使われているものがベースとなっているので、製品開発との乖離は見られず、十分に実用的な手順を踏んでいると考えられる。

加えてセミナーを多く開催しており、人材育成に心がけられていると考えられる。

一方、本事業の研究開発成果をどれだけ普及させるか、という観点から、今後、ビジョンを明確にした上で、市場の動向を掴み、成果の優位性と共に、構築した拠点を活用してもらう活動を継続して頂きたい。

研究評価委員会委員名簿

(2021年1月現在)

	氏 名	所属、役職
委員長	こばやし なおと 小林 直人	早稲田大学 参与・名誉教授
委員	あさの ひろし 浅野 浩志	一般財団法人電力中央研究所 エネルギーイノベーション創発センター 研究アドバイザー
	あたか たつあき 安宅 龍明	先端素材高速開発技術研究組合 (ADMAT) 専務理事
	かわた たかお 河田 孝雄	株式会社日経 BP 日経バイオテック編集 シニアエディター
	ごないかわ ひろし 五内川 拡史	株式会社ユニファイ・リサーチ 代表取締役社長
	さくま いちろう 佐久間 一郎	東京大学 大学院工学系研究科 教授
	たからだ たかゆき 宝田 恭之	群馬大学 大学院理工学府 環境創生部門 特任教授
	ひらお まきひこ 平尾 雅彦	東京大学 大学院工学系研究科 化学システム工学専攻 教授
	まつい としひろ 松井 俊浩	情報セキュリティ大学院大学 情報セキュリティ研究科 教授 国立研究開発法人産業技術総合研究所 名誉リサーチャー
	やまぐち しゅう 山口 周	独立行政法人大学改革支援・学位授与機構 研究開発部 特任教授
	よしかわ のりひこ 吉川 典彦	東海国立大学機構名古屋大学 名誉教授
よしもと ようこ 吉本 陽子	三菱 UFJ リサーチ&コンサルティング株式会社 政策研究事業本部 経済政策部 主席研究員	

敬称略、五十音順

研究評価委員会コメント

第63回研究評価委員会（2021年1月8日開催）に諮り、以下のコメントを評価報告書へ附記することで確定した。

- 当該プロジェクトの事前評価の際に、人材育成への期待を委員会意見として出しているが、今後技術的サポート拠点を、人材育成を含めてどのように維持展開し、どのように中小企業やベンチャーをサポートし続けるのか、その協力体制構築を引き続き真剣に考えて頂きたい。また、クラウドとの連携、ファウンダリーとのゲートウェイの構築、デバイスの評価等の課題に対し、このプロジェクト終了後のことも含め、後半でしっかり検討することを期待したい。

第1章 評価

この章では、分科会の総意である評価結果を枠内に掲載している。なお、枠の下の箇条書きは、評価委員の主な指摘事項を、参考として掲載したものである。

1. 総合評価

協調設計からリファレンス設計、Ai-One チップ実証、ボード評価、人材育成まで、チップ開発の一連の環境整備が、大学と国の研究所を中心に行われ、ここまでの成果を出されていることは評価できる。

これら成果として出されているものは、実用に耐えるツール群であり、実際に AI チップを完成させるに十分な材料がそろってきており、ハードウェア、ソフトウェア両面にわたる実際的な諸問題を具体的に解決されていて、中小企業が利用できるレベルに達している。

ここから生まれる AI チップ設計技術・資産は、個社に依りがちな開発環境整備を、国として蓄積することで、確実に、AI チップ開発事業者の裾野が広がると考えられる。

一方、我が国の将来に大きな影響を与える取り組みを、広く国民や産業界に理解してもらい、サポータの声が広がるよう、広報を強化して欲しい。

また、世界で起こっている AI チップの開発環境の整備と本事業の成果の開発環境のベンチマークにより、戦略的に市場形成と連携するシナリオを検討して頂きたい。

今回の取り組みは、今後の我が国の集積回路分野・産業の発展に大きく貢献するものであることから、事業期間実施後の方向性の議論を早めに本格化することを望む。

<肯定的意見>

- ・ 本事業により、今後地球規模でニーズが増大する AI チップの開発とそのビジネス化ならびに産業化において、我が国がリーダーシップを果たせることを大いに期待している。この事業のサクセスは、AI チップ以外の様々な半導体チップの開発にも大きな影響を与えらると思われる。
- ・ 今後の我が国における AI チップ開発、AI チップを用いたビジネス展開、さらには、AI の次に備えた集積回路設計支援、という観点から極めて重要な事業である。このような支援環境の構築は様々なバリエーションを考慮する必要があり容易ではないが、VDEC 運営の経験・ノウハウに基づく着実な進展を見せており、このまま継続して続けて頂くべきである。また、完全遠隔環境での EDA ツールの利用や、リファレンスモデルの構築など、新しい方向性を実証するモデルケースとしても捉えることができ、成果は大いに期待できる。
- ・ AI チップ設計拠点を構築するという挑戦的な課題に取り組み、これまでに十分な成果が得られていると思う。また、扱いやすいエミュレータ・シミュレータ協調設計検証フローの構築も挑戦的な課題だが、そちらへの期待も大きい。目標の達成に向けてプロジェクトを進めていただきたい。
- ・ 協調設計からリファレンス設計、Ai-One チップ実証、ボード評価、人材育成まで、チップ開発の一連の環境整備が、AI チップ市場の産業環境として貢献すると確信している。個社に依りがちな開発環境整備を、本事業で行うことで、確実に、AI チップ開発事業者の裾野が広がると考えられる。
- ・ ベンチャー、中小企業の AI を中心としたアイデアの実現や技術の開発促進、底上げと

ういう面で、本事業は大変有意義なプロジェクトだと思う。ここから生まれる AI チップ設計技術・資産を国として蓄積することで、国力向上に貢献できる。

- ・ テーマそのものが挑戦的である中、大学と国の研究所だけで、ここまでの成果を出されてことはすばらしい。アカデミックでありながら、成果として出されているものは、実用に耐えるツール群であり、実際に AI チップ を完成させるに十分な材料がそろってきている。ハードウェア、ソフトウェア両面にわたる実際的な諸問題を具体的に解決されていて、中小企業が利用できるレベルに達している。最終目標に至るまでの道筋もしっかり示されている。
- ・ 中間目標をほぼ達成しており、プロジェクトとして成功している。一部中間目標を変更した点も世の中の劇的変化に対応するためのマネジメントであると評価する。

<改善すべき点>

- ・ 実施内容に関しては特に改善すべき点は見当たらない。事業最終目標に関しては、現状の利用者増を鑑みて再設定すべきである（当然ながら、事業開始時の目標はすでに達成したことは正しく評価されるという前提で）。
- ・ 人材育成における重点1として設定されている「未経験技術者に向けた取り組み」は重要な課題。フォーラムやセミナーの開催に加えて、その成果を定量的に視覚化できる仕組みの導入を検討して欲しい。
- ・ 産業貢献を進める為、特に、実装制約、コスト制約があるエッジ製品に向けては、チップのダウンサイズへのアプローチ、省電力設計等、課題があると考え。現在は、その課題を暗に含みいているとのことであるが、SOCの最終的市場競争力には、それらの点が重要であることを是非意識して、ノウハウ、方法論等を成果資産として、残すべきである。
- ・ 特に、本事業が、産業の垂直立ち上げを加速しようとするなら、その点は大切な評価項目であると考え。
- ・ 全体の事業目標値（活用件数 15 件）の見直し、および、センサ技術の出口について明確にして欲しい。
- ・ 我が国の半導体産業を盛り上げるためには、この規模ではなく、内部の細かいことをするスタッフ、対外的な広報活動をするスタッフ、本事業終了後にも設計センターとして1人立ちすることを企画するスタッフと研究開発に直接携わらない人材の拡充が望ましい。それにより、研究開発に直接従事する研究者も技術に専念することができ、本事業は将来に向けての布石としてより効果的になる。

<今後に対する提言>

- ・ ぜひこのような我が国の将来に大きな影響を与える取り組みを、広く国民や産業界に理解してもらい、願わくはサポータの声が広がるよう、広報を強化してはどうか。
- ・ 特に、実施項目②1-3/1-4 は、AIDCx の事業モデルにおける一つの柱になる可能性がある。その観点から、AIDCx の方向性を早めに絞り込み、それに即した取組み（必要であ

れば実施内容の変更・修正)を加速することを提言したい。いずれにしても、今回の取組みは本事業期間で完結するものではなく、今後の我が国の集積回路分野・産業の発展に大きく貢献するものであり、事業期間実施後の方向性の議論を早めに本格化することを望む。

また、挑戦性がかなり高くなると思われるが、実施項目②1-1/1-2と1-3/1-4を連携させ(分科会でもコメントしたように)デバイス-ハードウェア-ソフトウェア・コデザインという世界的にも手がついていない(かつ、日本のデバイスの強さを活かすことができる)領域をターゲットにできるのではないかと考える。この実現可能性があるのであれば、しかるべき予算を配分して加速する、という検討の余地はあると考える。

- 設計を進めている SoC の評価チップの成功が今後のプロジェクトにとって重要になると考える。ある程度の人的リソースを割り当てて、そのチップ設計に遅れが生じないように注意して進めていただきたい。
- この設計環境の競争力を見きわめ、広めていく活動を進めるべきである。その為には、世界で起こっている AI チップの開発環境の整備と本事業の成果の開発環境のベンチマークにより、優位性、弱みの把握と対策を検討し、戦略的に市場形成と連携するシナリオを明示していくと良い。
- 国際競争力強化という面では、差別化技術の抽出、低消費設計技術、小チップ化技術、先端プロセス導入、マルチチップ等の実装技術等がキーになるかと思う。本プロジェクトの枠を超えて、議論、企画していただければと思う。
- 本プロジェクトの成果となる試作チップをつかってアイデアを「モノとしてみせる」ことによりさらに仲間が増えることを期待する。
- 中間目標であったリカレント NN の開発をトランスフォーマー (attention) 分野へ舵を切るというプロジェクトマネジメントは秀逸。このような変更を戦略的に継続できる仕組みを構築していただきたい。そのために AI アルゴリズムの最新動向の調査・戦略 MAP の整理を継続的に進めてほしい。それをもとに議論の中にあつた「色気のある学生がうまいものをつくる」土壌を創っていただきたい。

2. 各論

2. 1 事業の位置付け・必要性について

日本の強みとして注力しているエッジ側の処理に貢献する AI チップ、およびシステム LSI の開発加速に向け、公的な資金を投入して、中小企業、ベンチャー企業に向けてチップ開発ツール環境整備を行うことは、公共性が高く、NEDO として取組む必然性も明確である。

また、「アイデア」が勝負となるこのような領域において、チップ開発のコスト・期間を徹底的に低くし、ファブレス半導体スタートアップ等の多くの企業がアイデア勝負できるように、AI チップ設計技術・資産を個々の企業の枠をこえて国の技術・資産として蓄積・提供する本事業の意義は極めて大きい。

さらには、AI チップ開発のツールを使いこなせる人材の育成にも取り組んでおり、国全体として底上げにつながり、国際競争力向上、市場形成加速に貢献できることを期待したい。

<肯定的意見>

- ・ 国産のファブレス半導体スタートアップ等が活躍できる環境を提供する本事業の意義は極めて大きく、NEDO でしかできない事業のひとつである。
- ・ AI チップ開発の加速は我が国の IT 産業活性化、ならびに、IT を活用した市場拡大に極めて重要である。特に、「アイデア」が勝負となるこのような領域においては、チップ開発のコスト（期間も含む）を徹底的に低くし、多くの企業（特にベンチャー）がアイデア勝負できる環境を整備することが必須である。本事業はまさにこの課題を解決するための取組みである。また、このようないわゆる「設計環境としてのインフラ」構築は公共性が高く、NEDO として取組む必然性も明確である。よって、事業目的の妥当性、NEDO 事業としての妥当性は明らかであると判断する。
- ・ AI チップ設計拠点を構築するという本事業の位置付けは非常に重要と考える。また、NEDO の事業として妥当である。
- ・ 日本の強みとして注力しているエッジ側の処理に貢献する AI チップの開発加速に向け、チップ開発の環境を整備し、中小企業、ベンチャー企業への便益と開発の加速を支援すること、AI チップ開発のツールを使いこなせる人材の育成は、国際競争力向上、市場形成加速の為に貢献できることを確信している。
- ・ チップ開発ツール環境整備を、特に中小企業を中心とする産業界の裾野全体への支援策として行うことで、AI チップ市場の形成を加速し、日本の競争力を醸成する目的であることから、NEDO 事業として実施していくことは妥当であると考ええる。
- ・ ベンチャー、中小企業の AI を中心としたアイデアの実現や技術の開発促進という面で、本事業は妥当と考える。また AI チップ設計技術・資産を個々の企業の枠をこえて、国の技術・資産として蓄積する仕組みという点で NEDO が行う事業として妥当。
- ・ 海外諸国では、同様な取り組みに先んじて資金が投じられている中、NEDO の事業として行われていることは意義が高い。今回は、トレンドとなっている AI 用チップとし

ているが、少し広めのシステム LSI としてとらえると、システム LSI を各製造メーカーに任せずに、国全体として底上げする必要はあり、継続することが重要である。国際競争力維持には、やらないという選択肢はない。

- ある意味日本が立ち遅れた分野に対する挑戦として、公的な資金を投入して挽回の可能性を探る活動は有意義である。劇的に変化する環境を捉えながら中間目標を柔軟に変更したマネジメントも最終目標達成に有効だと思う。

<改善すべき点>

- 特に改善すべき点ではなく、参考意見として。期待される経済効果については、グローバルマーケット予測に基づいているが本事業の計画策定時のものではなく、最新のものを使われた方がよろしいかと思う。桁が変わるわけではないにしても、常に市場動向や、競合他社、海外の情勢をアップデートしていただきたい。
- (改善すべき点というより今後の方針) 今後、「〇〇開発の加速(今回の場合〇〇が AI)」は、定期的に訪れると予想される。その際、今回の「AI チップ開発の加速」の事業を一つのモデルケースとして経験や知見を蓄積し、今後の「〇〇開発の加速」に活かす長期的スキームを構築することを提案したい。今回の AI チップ開発事業に留まらず、将来の「〇〇開発の加速」に備えた集積回路に関する長期的戦略に基づく NEDO によるマネジメントを期待する。
- 一方で、一定の市場形成の為の開発環境の整備を完了した後、利用企業が利益を生み、この環境の維持・メンテが自立できるような仕組みの検討はこれからであり、中間評価を超え、速やかに検討を進めて、スタート企業の産業貢献と経済的フィードバックを果たしていくことと、継続性を確実にする仕組みを明確にすべきである。
- 国際競争力の強化という点では、28nm チップ設計環境だけでは不十分。製造プロセスをもっと先端にするべき。また、マルチチップ等の実装技術の設計環境整備も必要。
- 海外諸国と比較して、後発感が出ていることは否めない。日本の産業に直接寄与することに直接 NEDO が支援するという考え方もあるのではないか。AI といっても漠然としていて広い。ディープニューラルネットワークから、これまでの古典的機械学習手法までさまざまあり、中小企業に資するというのであれば、中小企業のニーズを拾い上げるのがよい。また、大企業を除外する必要もないと感じられる。

2. 2 研究開発マネジメントについて

AI チップ開発を加速するという目標達成のために、大学のプロジェクトリーダーと、長年にわたり我が国の半導体産業を担ってきた研究開発責任者が密に連携して、共通基盤を構築し提供するという目的意識を共有し、強いリーダーシップ力を発揮しており、我が国で実施するにはベストの体制であると評価する。

また、本開発はシミュレータ、エミュレータによる協調設計ツールと手法、テストチップ実証、ボード実証に至るまで網羅されており、一連の実証によるノウハウの蓄積までもトランスファーできる整備は、開発を垂直に立ち上げる為の環境として熟慮された計画になっていると評価できる。

一方、共通基盤の利用者との連携開発体制は組めているが、開発した AI チップを採用するシステムユーザーとの連携開発の活動は、これからであることから、今後、一通りの AI チップ開発実証が成果を上げた後は、その AI チップを採用するシステムによる実証とフィードバック、実用化への道筋の明確化を望む。

<肯定的意見>

- ・ 長年にわたり我が国の半導体産業を担ってきた研究開発責任者と、VDEC を牽引してきた大学のプロジェクトリーダーが密に連携して目的意識を共有し、強いリーダーシップ力を発揮している。また実務として尽力されている、産業技術総合研究所、東京大学、福岡県産業科学技術振興財団の関係各位に敬意を表したい。
- ・ チップ開発に膨大なコストを要する昨今において、共通基盤を構築し提供することで AI チップ開発を加速するという目標は極めて妥当である。特に、スピードが優先される領域であり、共通基盤を通じた知識や経験、資産の共有は必須であり、そのハブとしての活動を大いに期待する。また、VDEC の存在により我が国の半導体設計力が格段に向上したことは明らかであり、ここで得られた、設計支援、試作サービス、人材育成、などに関するノウハウ・知識が十分に活かされる形となっており、我が国で実施するにはベストの体制であると評価する。
- ・ 研究開発責任者のリーダーシップのもとに適切に研究開発が進められていると思う。
- ・ 目標達成に必要な要素技術として、本開発はシミュレータ、エミュレータによる協調設計ツールと手法、テストチップ実証、ボード実証に至るまで網羅されている。一連の実証によるノウハウの蓄積までもトランスファーできる整備は、開発を垂直に立ち上げる為の環境として熟慮された計画になっている。
- ・ 各実施項目いずれも概ね中間目標をクリアしており、適切な事業運営がされている。
- ・ 技術面でしっかりとブレークダウンされた、現実的な計画が作られている。東京大学、産総研でしっかりと組織運営がなされていて、着実に初期の目的にかなった方向へ向かっている。わずかな人数で、この運営をされていることはすばらしいことである。NEDO 側でも研究開発の進捗管理がしっかりとされている。
- ・ 大規模なテストベクタをハードウェアエミュレータに融合・取り込む活動に重点を置いているところに賛同する。

<改善すべき点>

- 評価項目として定められている「目標達成に必要な要素技術の網羅」に関しては、そもそもが4~5年先を見据えた設定は難しいと考える。特に、AIのように技術的発展のスピードがめざましい分野においては、その変化に対応することこそが重要である。したがって、適宜、事業実施中においても研究計画の変更を認める柔軟性を持ち、市場や技術発展の変化に追従した（ある意味、アジャイル的要素を持つ）プロジェクト運営が必要だと考える。
- 研究開発項目の間の情報共有が十分に行われていないと感じる場面があった。産総研と東京大学の間での情報共有のための仕組の強化やミーティングの機会を増やすといった対策を検討して欲しい。
- ユーザーとの連携開発体制は組めているが、開発したAIチップが採用されるシステムユーザーとの連携開発への活動は、これからであると理解した。中間評価を超えて、一通りのAIチップ開発実証が成果を上げた後は、そのAIチップを採用するシステムによる実証とフィードバック、実用化への道筋を成果として計画すべきではないか。産業界へのインパクトはその様な活動を積み重ねて実績を上げていく必要があると考える。
- 実施項目1-4は、センサの新規デバイスモデルの研究にとどまっておらず、AIチップとのつながり不明。センサチップ、AIチップとのマルチチップパッケージ化等、研究の出口と、その価値を明示することが必要。
- 本事業支援が終了した後に、センターとして1人立ちするためには、ビジネスに精通した人物も早期に運営に入るのが望ましいのではないかと感じる。

<今後に対する提言>

- 数値的（定量的）目標として、共通基盤技術、設計技術、学習環境、設計環境の活用件数（登録利用者数）としており、26件と目標を大幅にクリアしていること自体は評価できるが、今後は、質的にどう変わったか、利用者は何をもたらしたか（利用者側の意見や評価も含む）、という観点でも自己評価を行っていただきたい。
- 研究計画に関しては、本事業の実施そのもののスタートが遅い印象を持つ。世界でのAIチップ開発に対して後追いの感が拭えず、数年前倒して実施しておくべき事業であるとする。この判断は難しいことは理解できるが、「1.1.事業の位置付け・必要性について」でもコメントしたように、次の「〇〇開発の加速」に向けた戦略的スキームを構築することを提言したい。そのためには、世界でブームになる「前」に大きな判断をする必要がある。これは難しい部分もあるが、今後、我が国が世界をリードするためにはこのような積極的投資が必要である。そのためには、ある程度の戦略の誤りも許容できる社会全体の流れの形成も必要になってくると思われる。
- 「設定している事業目標」を達成できるように引き続き着実にプロジェクトを進めていただきたい。
- 研究開発をして成果目標を達成したものは、適切な知財登録への可能性を検討すべきで

ある。成果の IP 化により、整備した環境自体が、知財で優位性を持つことになることも、念頭に置いて、予めマネジメントしておくことが大切であると考えます。

- いずれも障壁の高い研究テーマだが、今のマネジメントを維持して、最終目標に向けて注力すべき。
- 本事業終了後に長期的運営に結び付くスキームは、実際に本プロジェクトを担われる東京大学、産総研だけでなく、採算性に感度のある人物が入ることが望ましい。これまでの活動がここで終わらないようにする必要がある。
- AI 特有の問題と一般的なチップ開発の問題を整理してチャレンジを続けてほしい。

2. 3 研究開発成果について

中間目標に対し、一部達項見込みの項目も見受けられるが、全体としては、設計環境の活用実績が、中間目標を大幅に達成しており評価できる。

また、成果の普及に向けて、広くワークショップ等、情報発信と仲間づくりの活動をきちんと実施していることと、着実に利用ユーザーが増えていることは、本事業推進に関係各位が真摯に対応した大きな成果であると言える。

さらに、本成果は、AI チップ開発に留まらず、他の様々なチップ開発に展開できるものであり、集積回路開発全般に大きく貢献するものと、引き続き事業の進展に期待したい。

一方で、低消費電力技術への取り組み、実装技術、ボード設計環境整備等への今後の対応についても検討を進めるとともに、社会に根付く研究開発に向けた検討を継続して頂きたい。

<肯定的意見>

- ・ 大規模対応のエミュレータを核としたチップ設計は、実用になれば優位技術となりうると思われる。
- ・ 全ての研究開発項目において中間目標は達成されていると判断できる。特に、実施項目 1-1 ならびに 1-2 は共通基盤の根幹であり、順調に進んでいる。指標として利用実績数とならざるを得ないが、実質的にはこの値そのものよりも、如何に設計基盤が構築されつつあるか、またそれが普及しつつあるか、が重要であると考え。その観点から、すでに目標となる数値は満たしている（満たす見込みがある）こともさることながら、確実に実績が増えてきていることを高く評価したい。また、本質的に 1-1/1-2 は AI チップ開発に留まらず、他の様々なチップ開発に展開できる（されるべき）研究開発であると認識している。すなわち、集積回路開発全般に大きく貢献するものであり、継続した進展に期待する。また、実施項目 2-2 の人材育成については期待通りの進展であり、VDEC 時代のノウハウや知識が多いに活用されていると推察する。
- ・ おおむね中間目標を達成しており、研究開発の達成度は妥当と判断する。一部で、△（達成見込み）となっている成果もあるが、これについても今年度中には達成見込みであり、深刻な問題ではないと考える。
- ・ 成果の普及に向けて、広くワークショップ等、情報発信と仲間づくりの活動をきちんと実施していることと、着実に利用ユーザーが増えていることは、本事業推進に関係各位が真摯に対応した大きな成果であると言える。
- ・ 中間目標に対し、一部達項見込みの項目も見受けられるが、全体としては、設計環境の活用実績 26 件で、中間目標 10 件を大幅に達成しており、個々の研究項目含めて最終目標は達成できると思われる。
- ・ ユーザー数という観点では、中間目標を達成している。その意味において、本プロジェクトは順調に進んでいると考えられる。ライセンス、計算負荷といった実際的问题に直面しながら、一步一步解決されて、真摯な活動が見てとれる。最終目標に向けての道筋もしっかりしていて、安心感がある。

- ・ 参加メンバ数に対する中間目標・最終目標を早々とクリアしており順調に成果が出ていると感じる。徐々にメンバが増加したことも功を奏しきめ細かな対応を可能にしたと思う。

<改善すべき点>

- ・ 論文、特許等については難しいことは承知するも、上記エミュレータ技術のようなブレークスルーに繋がるものに対しては、一層の注力を期待する。
- ・ 活用件数 10 件の目標に対し 26 件は大きな進展だと考える。その一方、最終目標は当初の想定より高くできるのではないかと、と思われる（もし、目標をより高く再設定した場合には NEDO にはその点をプラスに正しく評価頂く必要がある）。
- ・ 競合との比較優位性の抽出等、世界レベルで、このような環境整備の成果状況と比較して、何が強みで、何が弱みであるかを、クリアにしておく必要がある。その中で、世界レベルでの優位性を普及の梃にしていくと良いと考える。
- ・ 全体の最終目標、活用件数 15 件はすでに達成しており、目標値または目標基準の見直しが必要。実施項目 1-1 の中間目標：ネットリストのエミュレータ・シミュレータ検証実績 3 件に対する、今後の対処がわからなかった。
- ・ 本センター利用のニーズはプロジェクト途中で現段階でも再検討すべきである。最終的にもユーザー数という達成目標もクリアできる見込みであるが、元々これくらいのユーザーしか見込んでいないのか、それとも潜在的ユーザーはさらに多くいて広報が行き届いていないのかは明確に把握する必要がある。技術面では着実に進んでいて、改善すべき点はない。

<今後に対する提言>

- ・ 本事業においては、AI 特有の研究開発（実施項目①、実施項目②の 1-3/1-5）と、AI に留まらず一般化が可能な研究開発（実施項目②の 1-1/1-2/1-4/2-1/2-2）に大別できる。AI に留まらない後者に関しては、たとえ AI ブーム後に新たな「〇〇ブーム」が到来さいた際にも重要となる基盤と理解している。事業の建て付上、「AI」を主とする進め方で問題ないが、本事業終了後も社会に根付いた「〇〇チップ開発支援」の母体としての継続性・持続性を鑑み、現時点から非 AI への展開可能性を整理し進めることを提言したい。必ずや、近い将来には AI の次となる「〇〇チップ開発」の必要性が出てくるはずである。このような将来を見据えた活動の展開に大いに期待する。
- ・ 整備した AI チップ設計拠点の「活用件数」を中間目標では 10 件以上、最終目標では 15 件以上とされていますが、「活用件数」と「利用件数」という表現には差異があると思います。「活用件数」としてカウントするための条件を明確かつ適切に設定するとともに、最終目標としてふさわしい数値を再設定してもよいと思います。
- ・ 連動している開発環境として各成果のアピールを強化していくことを、世界へ向けて発信できると良い。その為にも、上述の改善すべき点で、優位性抽出が大切になる。
- ・ 各実施項目については、予定の最終目標に向かって注力して欲しい。それに並行して、

中間報告会であがった、低消費電力技術への取り組み、実装技術、ボード設計環境整備等への今後の対応についても議論、検討して頂ければと思う。

- もし、潜在的ユーザーはさらに多いということであれば、**NEDO** がアウトリーチ活動を支援するのが望ましい。

2. 4 成果の実用化に向けた取組及び見通しについて

今後は、AI チップ開発に加え、それ以外のチップ開発も範疇にした横展開を視野に入れ、次世代集積回路設計支援共通基盤としての確立を大いに期待する。

自国での AI チップ向け集積回路開発の重要性が世界中で再認識されつつある中で、実用化に向けて、リファレンスデザインの整備・一気通貫なツールチェーンの整備が実用化を加速するという考え方の基に、利用ユーザーへの設計環境の提供等、着実にマイルストーンに沿った進捗が見られる。

また、世の中で実際に使われているものがベースとなっているので、製品開発との乖離は見られず、十分に実用的な手順を踏んでいると考えられる。

加えてセミナーを多く開催しており、人材育成に心がけられていると考えられる。

一方、本事業の研究開発成果をどれだけ普及させるか、という観点から、今後、ビジョンを明確にした上で、市場の動向を掴み、成果の優位性と共に、構築した拠点を活用してもらって活動を継続して頂きたい。

<肯定的意見>

- ・ 本事業の真の成果は、本事業の目的（我が国の半導体チップの設計力強化）をいかに我が国に根付かせ継続していけるかだと思う。その観点から言えば、今後の戦略について、AIDCx の構想の策定とその準備に取り掛かっていることは高く評価できる。
- ・ 実施項目②1-1/1-2/2-1/2-2 に関しては、従来の VDEC での活動のノウハウや実績もあり、実用化のイメージは明確にできていると考える。1.3 のコメントで述べた通り、今後、AI チップ開発に加え、それ以外のチップ開発も範疇にした横展開を視野に入れ、次世代集積回路設計支援共通基盤としての確立を大いに期待する。現状、自国での集積回路開発の重要性が世界中で再認識されつつあると考えている。そのような中、本事業の成果は今後の日本の集積回路分野を産学双方の観点から支えるものになると思われる。
- ・ 中間評価までの段階では、成果の実用化に向けた取組は十分に行われている。今後、成果の実用化が本格化していくので、整備された拠点が活用される努力を継続していただきたい。
- ・ 実用化に向けて、利用ユーザーへの環境リリース等、着実にマイルストーンを進めている。
- ・ 拠点クラウド環境、EDA、IP、フロー構築、利用申請フロー、問合せフローが分かりやすく整備されており、実用化は着実に進んでいる。
- ・ 十分に実用的な手順を踏んでいる。世の中で実際に使われているものがベースとなっているので、製品開発との乖離は見られず、アプローチとして正しい。セミナーを多く開催しており、人材育成に心がけられているのがよくわかる。
- ・ リファレンスデザインの整備・一気通貫なツールチェーンの整備が実用化を加速するという考え方に賛同する。ハードウェアに興味のなかったソフトウェア技術者を引き込む時代がついに来るかもしれない。

<改善すべき点>

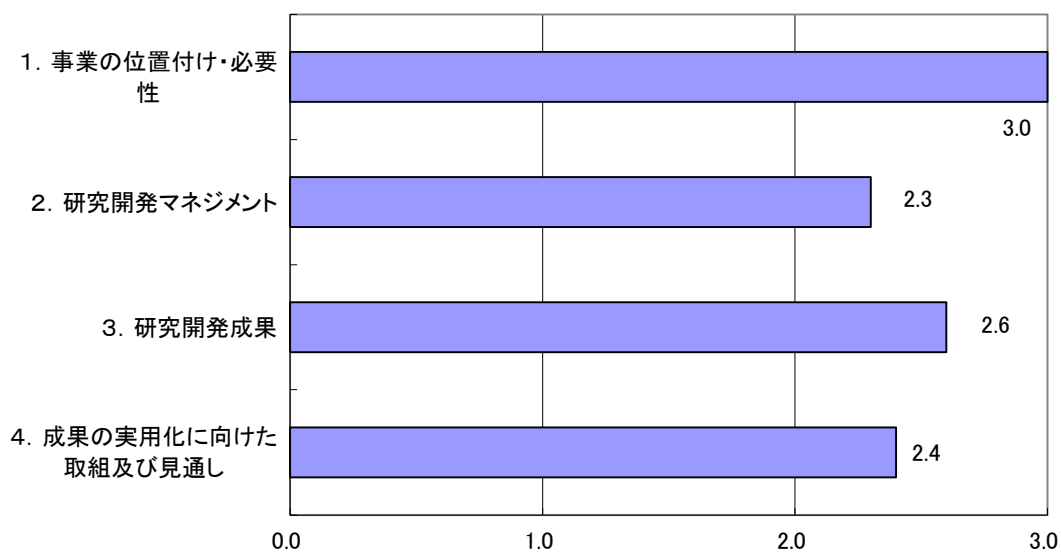
- ・ 実施項目①ならびに実施項目②1-3/1-4 に関しては、AI チップ開発の事業において十分な取組みを進めている。その一方、成果の実用化（すなわち、本事業の研究開発成果がどれだけ普及するか）という観点からのビジョンが明確でない。例えば、実施項目①1-3/1-4 において、2023 年の 3 年後にリファレンスやデバイスモデルとして耐えうる仕様であるかの検証や、実施項目①の利用者を対象としたアンケートなどにより、競争力のあるリファレンスモデル、へと発展することを期待する。難しい課題であるが、社会普及を考えるとこれらの実施項目に対する期待は大きく、是非、挑戦して欲しい。
- ・ 想定する製品・サービスについての市場動向の把握については、まだ、環境整備の研究開発に注力している為、活動が不明。中間評価を超え、是非、市場の動向を掴み、成果の優位性と共に、ターゲット市場へのアプローチを検討する活動を加えていくべきである。或いは、普及活動の中で、戦略的議論の場等を形成していくことも考慮すべきである。
- ・ 現時点では、改善すべき点は見受けられない。
- ・ マニュアル作成、セミナー等は、大学や国研究所の人がやるのは望ましくない。支援体制があるとよい。

<今後に対する提言>

- ・ 半導体設計力の強化とビジネスでの成功という観点で、若手の（初期）教育から、経験者（プロフェッショナル）の能力開発に至るまで、一貫したシステムに発展させていただきたい。セミナー等で使われた一般的な教材や映像は、大学（院）の授業や技術者の生涯教育にも役立つようにしてはどうか。
- ・ リファレンスモデルやデバイスモデルの構築と提供は、設計開発効率を高める上で必要であり、その重要性は明らかである。よって、実施項目①1-3/1-4 への期待は極めて大きい。現状、これらの仕様策定ポリシーが（将来を見据えた場合、という観点から）明確でない。そこで、1) 2023 年より先を見据えた上でリファレンス/デバイスモデルして有るべき姿を議論し、2) その上で必要となる機能や設計資産を提供する、という方策を提言したい。また、リファレンスモデルとしては、汎用性、ならびに、柔軟性をどこまで盛り込むかが極めて重要だと考える。これらを総合的に見据えた上での仕様策定と改善を期待する。
- ・ AI チップ設計拠点を構築するという本事業の目標の達成が第一だが、加えて、構築した拠点を活用してもらおう努力を継続していただきたい。
- ・ この成果の世界に於ける競争力を意識すべきである。この成果が、AI チップを活用するエッジ製品と組み合わせるサービス市場にどれほどのインパクトを与えることができるかどうかを検討し、産業界への提案として発信していくことも、AI チップ市場形成を加速して、AI チップ開発ユーザーのみならず、産業市場全体を活性化する起点になり得ると考える。

- 運用の中で上がってきた課題に対し、タイムリーかつ柔軟に対応いただければと思う。
- 研究開発に付随する活動を支援する仕組み作りが望まれる。一案であるが、いくつかの大学では、教授ではなく、**University Research Administrator (URA)** といったプロジェクトを直接運営するマネージャを雇っているところもある。そうした **URA** に相当するマネージャがプロジェクトを見渡すこととし、スタッフも配備し、研究開発に直接携わる研究者が本業に専念できる体制作りがあるとよい。

3. 評点結果



評価項目	平均値	素点 (注)							
		A	A	A	A	A	A	A	A
1. 事業の位置付け・必要性について	3.0	A	A	A	A	A	A	A	A
2. 研究開発マネジメントについて	2.3	A	B	B	B	B	B	B	A
3. 研究開発成果について	2.6	A	A	B	A	B	B	B	A
4. 成果の実用化に向けた取組及び見通しについて	2.4	A	A	B	B	B	B	B	A

(注) 素点：各委員の評価。平均値は A=3、B=2、C=1、D=0 として事務局が数値に換算し算出。

〈判定基準〉

1. 事業の位置付け・必要性について	3. 研究開発成果について
・非常に重要 →A	・非常によい →A
・重要 →B	・よい →B
・概ね妥当 →C	・概ね妥当 →C
・妥当性がない、又は失われた →D	・妥当とはいえない →D
2. 研究開発マネジメントについて	4. 成果の実用化に向けた取組及び見通しについて
・非常によい →A	・明確 →A
・よい →B	・妥当 →B
・概ね適切 →C	・概ね妥当 →C
・適切とはいえない →D	・見通しが不明 →D

第2章 評価対象事業に係る資料

1. 事業原簿

次ページより、当該事業の事業原簿を示す。

「AI チップ開発加速のための
イノベーション推進事業」

事業原簿
【公開版】

担当部	国立研究開発法人 新エネルギー・産業技術総合開発機構 IoT 推進部
-----	--

—目次—

概 要	II
プロジェクト用語集	V
1. 事業の位置付け・必要性について	1-1
1. 事業の背景・目的・位置づけ	1-1
2. NEDO の関与の必要性・制度への適合性	1-4
2.1 NEDO が関与することの意義	1-4
2.2 実施の効果（費用対効果）	1-5
2. 研究開発マネジメントについて	2-1
1. 事業の目標	2-1
2. 事業の計画内容	2-2
2.1 研究開発の内容	2-2
2.2 研究開発の実施体制	2-7
2.3 研究開発の運営管理	2-9
2.4 研究開発成果の実用化に向けた マネジメントの妥当性	2-10
3. 情勢変化への対応	2-15
4. 評価に関する事項	2-18
3. 研究開発成果について	3-1
1. 事業全体の成果	3-1
2. 研究開発項目毎の成果	3-3
4. 成果の実用化に向けた取組及び見通しについて	4-1
1. 本事業（プロジェクト）における実用化の考え方	4-1
2. 実用化に向けた今後の検討及び課題	4-1
3. 実用化による波及効果	4-2

（添付資料）

- ・基本計画
- ・プロジェクト開始時関連資料（事前評価結果）
- ・学会発表等リスト

概要

		最終更新日	2020年9月5日				
プロジェクト名	AIチップ開発加速のためのイノベーション推進事業	プロジェクト番号	P18004				
担当推進部/ PMまたは担当者	IoT推進部 遠藤康浩 PM (2018年5月～2019年3月) IoT推進部 波佐昭則 PM (2019年4月～2020年9月現在)						
0. 事業の概要	<p>IoT社会の到来で大量のデータを効率的かつ高度に利活用するためには、エッジでの情報処理が不可欠である。エッジにおいて限られた資源を用いて効率的に処理を行うAIチップを開発するためには、AIとチップ設計、ソフトとハード双方に関する知見と技術に加え、高額な設計ツールや設計検証設備等も必要であり、これがAIチップ開発とビジネス化に向けた高いハードルとなっている。</p> <p>本事業では、大学や研究機関等によるAIチップ開発のための共通基盤技術の開発を進めるとともに、その知見や設計・検証等の開発環境等を中小企業やベンチャー企業をはじめとする民間企業等に提供することによって、AIチップのアイデアを実用化する開発を加速する。</p> <p>なお、本事業は内閣府「官民研究開発投資拡大プログラム（PRISM）」に登録済である。</p>						
1. 事業の位置 付け・必要性について	<p>本事業は、超スマート社会 Society5.0 実現に向けた、第5期科学技術基本計画（平成28年度閣議決定）、未来投資戦略（平成30年度閣議決定）、統合イノベーション戦略（平成30年度閣議決定）世界最先端デジタル国家創造宣言官民データ活用推進基本計画（令和元年度閣議決定）における基盤技術として挙げられており、科学技術・産業技術政策を実現する事業と位置付けられる。また、従来にないAIチップを実用化するためには開発を支援する拠点機能が必要であり、国際的な開発競争も激しい技術分野で、欧米中では国会的な取組が進行している。さらに、本事業は民間企業単独ではリスクがあり、市場原理のみで技術開発の推進を図ることは困難であるため、本事業で推進する必要がある。</p>						
2. 研究開発マネジメントについて							
事業の目標	大学や研究機関等による高度なAIチップ開発のための共通基盤技術の開発を進めるとともに、その知見やAIチップの設計・評価・検証等の開発環境をAIチップ設計拠点として整備し、民間企業等に提供、AIチップの開発を加速する。						
事業の計画内容	主な実施事項	2018fy	2019fy	2020fy	2021fy	2022fy	
	研究開発項目① AIチップに関するアイデアの実用化に向けた開発（助成）						
	研究開発項目② AIチップ開発を加速する共通基盤技術の開発（委託）						
事業費推移 (単位:百万円) (委託・助成)	会計・勘定	2018fy	2019fy	2020fy	2021fy	2022fy	総額
	一般会計	684	1,827	1,970			4,481
	特別会計 (電源・需給の別)	0	0	0			0

	開発成果促進財源	0	109	0			109
	総 NEDO 負担額	684	1,936	1,970			4,590
	(委託)	631	1,658	1,502	—		3,791
	(助成) 助成率：2/3	53 助成率： 2/3	278 助成率： 2/3	468 助成率： 2/3	—		799
開発体制	経産省担当原課	商務情報政策局 情報産業課					
	プロジェクト リーダー	東京大学大学院 情報工学系研究科 教授 中村宏					
	プロジェクト マネージャー	IoT 推進部 遠藤康浩 (2018 年 5 月～2019 年 3 月) IoT 推進部 波佐昭則 (2019 年 4 月～2020 年 9 月現在)					
	助成先	2018 年度分 (採択 5 件⇒2 年目 3 件) 株式会社テックイデア (2 年目交付) 株式会社レイトロン (2 年目交付) 東北マイクロテック株式会社 (2 年目交付) 株式会社シンコム (1 年目で終了) 株式会社 Trigen Semiconductor (1 年目で終了) 2019 年度 (採択 4 件⇒2 年目 2 件) 株式会社デジタルメディアプロフェッショナル、株式会社カイ (2 年目交付) 株式会社シグリード (2 年目交付) 株式会社ハカルス (事業化前倒しのため 1 年目で終了) 株式会社エイ・オー・テクノロジーズ (1 年目で終了) 2020 年度 (採択 3 件、年度内追加公募予定) 株式会社ネフロック AMI 株式会社 株式会社 AnchorZ					
	委託先	国立研究開発法人 産業技術総合研究所 再委託先 (公財) 福岡県産業・科学技術振興財団 国立大学法人 東京大学					
情勢変化への 対応 (委託)	<ul style="list-style-type: none"> 研究開発項目②の事業に関し、内閣府官民研究開発投資拡大プログラム (PRISM) の 1 年目の対象施策に選定されたため、活用内容を技術推進委員会で審議し、本事業に必要な I/O などの機能モジュールや IP コアの導入・整備を前倒して実施した (2018 年 10 月)。 研究開発項目②の事業に関し、拠点利用者の予想以上の増加が見込まれる中、現状の設備能力では利用者数が制限されてしまう可能性が予見されたため、2019 年 10 月に設備増強に向けた加速資金の投入を決定した。 研究開発項目②の事業に関し、助成事業の予算変動による余剰予算が発生したため、2019 年 12 月に事業内資金を流用することを決定し、拠点利用者の AI チップ向け独自 IP の評価が簡単にできるよう実施項目 1-5 の目標を追加した。 						
中間評価結果 への対応	(中間評価実施前のため、記載事項なし)						

評価に関する事項	事前評価	2018 年度実施
	中間評価	2020 年度 中間評価実施予定
	事後評価	2023 年度 事後評価実施予定
3. 研究開発成果について	<p>研究開発項目①AI チップに関するアイデアの実用化に向けた開発（助成事業）</p> <p>中間目標：現状以上の性能を有する AI 向けチップの設計を行い、評価・検証が可能な段階まで到達。設計した AI 向けチップのビジネス化に向けたシナリオを作成。</p> <p>中間目標に対する成果：採択 9 件中、6 件が上記中間目標を達成しステージゲート審査通過。現在、事業化前倒しのため終了した 1 件を除いた 5 件、及び今年度新たに採択した 3 件を加え、合計 8 件実施中。</p> <p>最終目標：AI チップの設計を行い、AI チップの動作を効率化し現状以上の性能を有することをシミュレーション等により検証。検証した AI 向けチップのビジネス化の道筋を立てる。</p> <p>研究開発項目②AI チップ開発を加速する共通基盤技術の開発（委託事業）</p> <p>中間目標：本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境等の活用件数 10 件以上。</p> <p>中間目標に対する成果：本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境等の活用件数 26 件。個別の実施項目の詳細は 3 章に記載。</p> <p>最終目標：本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境等の活用件数 15 件以上。</p>	
	投稿論文（委託）	0 件
	特許（委託）	<p>0 件</p> <p>（特記事項）本委託事業においては、特許権の取得より一般に幅広く使える AI チップのための設計技術の開発やそのマニュアル化、ノウハウ等の蓄積に注力している。事業で開発、整備する AI チップ設計手法、リファレンスデザイン、IP ライブラリ、設計クラウド構成、SoC プラットフォーム等については共通基盤技術として公開し、拠点の継続的な運用に必要な箇所（ノウハウの位置付け）については非公開とする。</p>
	その他の外部発表（委託、プレス発表等）	<p>プレス発表：1 件</p> <p>・2019 年 10 月：AI チップ開発加速のための「AI チップ設計拠点」が稼働開始—設計・評価ツールの提供により、中小・ベンチャーのチップ開発加速を目指す—（NEDO、産総研、東大） https://www.nedo.go.jp/news/press/AA5_101211.html</p> <p>研究発表・講演：6 件</p> <p>展示会への出展：2 件</p> <p>フォーラム・シンポジウム開催：14 件</p> <p>セミナー開催：3 件</p>
4. 成果の実用化に向けた取組及び見直しについて	<p>本事業で開発した共通基盤技術・資産を継承する自立運営組織(仮称: AIDCx)を設立し、プロジェクト終了後も低コスト・短期間でのチップ開発を可能にする共通基盤の提供を継続させる。見直しに関しては、秘匿情報を含むため非公開。</p>	
5. 基本計画に関する事項	作成時期	2018 年 3 月 作成
	変更履歴	2020 年 9 月 改定

プロジェクト用語集

用語	説明
AIDCx	本事業で開発した共通基盤技術・資産を継承する自立運営組織の仮称。
AI チップ	人工知能（AI）技術により演算処理などを高速化することに特化した半導体チップ。
CNN	畳み込み型ニューラルネットワーク（Convolutional Neural Network）の略
d.lab	東京大学大学院工学系研究科付属システムデザイン研究センターの別名称。
DARPA	アメリカ国防高等研究計画局（Defense Advanced Research Projects Agency）の略
EDA	EDA は（Electronic Design Automation）の略で、半導体集積回路などの電気系回路設計を自動化・支援・補助するソフトウェア。
IP	IP は（Intellectual Property）の略で、半導体集積回路を構成する部分的な回路情報。
LSF	負荷分散機構（Load Sharing Facility）の略。
NoMachine	NX technology 社製品。中間サーバを必要としない設計システムへの接続ソフト。
NoC	Network-on-Chip の略。
RNN	再帰型ニューラルネットワーク（Recurrent Neural Network）の略。
RTL	レジスタ転送レベル（Register Transfer Level）の略で、論理回路をハードウェア記述言語で記述する際の手法。
SoC	System on a Chip の略で、集積回路の 1 個のチップ上に、プロセッサコアをはじめ一般的なマイクロコントローラが持つような機能のほか、応用目的の機能なども集積し、連携してシステムとして機能するよう設計されているチップ。
TCAD	Technology CAD の略で、プロセスシミュレータとデバイスシミュレータと回路シミュレータを統合したもの。
VDEC	VLSI Design and Education Center（東京大学大規模集積システム設計教育研究センター）の略。現在は d.lab に改組。
上流設計	半導体チップの設計工程の一つで、仕様に基づいて、半導体チップを構成する部品（機能素子）とそのつながりを表す回路データを作成する工程。
設計フロー	EDA ツールを用いた設計手順。
ツールチェーン	さまざまな種類の EDA ツールの組合せ。
テープアウト	半導体設計の最終段階の区切りをさし、完成したデータを製造部門に出荷すること。
（ハードウェア）エミュレーター	集積回路レベルからシステム全体までを高速に検証することができる検証装置。 産総研が、経済産業省「産業技術実用化開発事業費補助金：AI チップ開発加速のための検証環境整備事業」で導入。
物理設計	半導体チップの設計工程の一つで、上流設計で作成された回路データを用いて、半導体ウエハー上に半導体チップとして機能素子や配線などを作りこむためのデータを作成する工程。
ライブラリー	半導体設計で用いる設計部品データ。
リファレンスデザイン	完成品の実装例。

1. 事業の位置付け・必要性について

1. 事業の背景・目的・位置づけ

IoT、人工知能（AI）、ビッグデータ、ロボット等の技術革新により、これまで実現不可能とされていた社会の実現が可能になりつつある。IoT 技術の進展により、実社会のあらゆる事業・情報がデータ化され、ネットワークを通じた自由なやりとりが可能となりつつある。AI 技術は、その飛躍によって、機械が自ら学習し人間を超える高度な判断をすることも可能にしている。また、ビッグデータ技術によって、集まった大量のデータの分析から新たな価値を生み出すことを可能にしている。ロボット技術は、より多様かつ複雑な作業の自動化を可能にしている。また、これら技術革新の掛け合わせによって、革新的な製品やサービスが生み出されることも期待できる。例えば、無人自動走行車、ものづくり現場における多品種少量生産、個人に最適化された医薬品の提供、介護現場の労働力不足解消、インフラ保安の効率化等の実現が期待され、産業構造や就業構造を劇的に変える可能性を秘めている。

「必要なもの・サービスを、必要な人に、必要な時に、必要なだけ提供し、社会の様々なニーズにきめ細かく対応でき、あらゆる人が質の高いサービスを受けられ、年齢、性別、地域、言語といった様々な違いを乗り越え、生き活きと快適に暮らすことのできる」超スマート社会（Society 5.0）の実現には、上記のような第 4 次産業革命技術やそれらを用いて創造される製品やサービスを次々と社会実装していかなくてはならない。

関連する政策として、次のようなものが打ち出されている。第 5 期科学技術基本計画（平成 28 年 1 月閣議決定）では、「超スマート社会」（Society 5.0）の実現において、構築に必要で速やかな強化を図るのが必要な基盤技術として、安全な情報通信を支える「サイバーセキュリティ技術」、IoT やビッグデータ解析、高度なコミュニケーションを支える「AI 技術」、大規模データの高速・リアルタイム処理を低消費電力で実現するための「デバイス技術」、IoT の高度化に必要となる現場システムでのリアルタイム処理の高速化や多様化を実現する「エッジコンピューティング」等が挙げられている。「科学技術イノベーション総合戦略 2017」（平成 29 年 6 月閣議決定）では、「超スマート社会」（Society 5.0）の実現に向けた重きを置くべき取組として、「サイバー空間関連の基盤技術の強化（エッジコンピューティング等）」や「フィジカル空間関連の基盤技術の強化（超小型・超低消費電力デバイス等）」が挙げられている。「未来投資戦略 2017」（平成 29 年 6 月閣議決定）では、イノベーション・ベンチャーを生み出す好循環システムのための重点投資すべき分野の取組の一つとして、「AI 学習効率の向上、自然言語処理、ディープラーニング翻訳、超高効率 AI 処理に資する半導体及び革新的センサ等の基盤技術開発及びその組み込みシステムへの適用」が挙げられている。

また、経済産業省は、Society 5.0 を実現するための我が国の産業が目指すべき姿（コンセプト）として、「Connected Industries」を提唱した（平成 29 年 3 月）。Connected Industries は、既存産業とデジタル技術の「つながり」をはじめとして、機械、データ、技術、ヒト、組織など様々なものの繋がりによって新たな付加価値の創出や社会課題の解決を目指すものである。経済産業省は、Connected Industries を実現するための事業を強力に推進しており、特に、「自動走行・モビリティサービス」、「バイオ・素材」、「スマートライフ」、「プラント・インフラ保安」、「ものづくり・ロボティクス」を 5 つの重点取組分野としている。

上記の社会課題解決には、大量データの効率的かつ高度な利用を可能とする情報の収集、蓄積、解析、セキュリティなどの技術に加え、AI・次世代コンピューティング技術がエッジやクラウド領域において求められている。中でも、自動走行やロボティクスを始めとする分野では、従来のクラウドコンピューティングからネットワークの末端（エッジ）で中心的な情報処理を行うエッジコンピューティングへの分散が不可欠になると考えられており、エッジにおける処理の重要性や価値が高まると推察されている。特にエッジにおいては限られた資源を用いて効率的に処理を行う必要があるため、性能を飛躍的に向上させられる AI 技術の活用が期待されている。この転換期を日本の IT 産業が大幅に成長するチャンスと見据え、産学官の体制による野心的な技術開発を推進することが重要である。

日本は、コンピューティング分野において、ハードウェアを中心に存在感を発揮してきた。1980 年前後には、日本発の材料、メモリ、アーキテクチャなどの革新的な技術を発明し、ムーア則実現の礎を築いた。

その後、ファウンドリーという業態が新たに誕生し、設計と製造を分離することで複雑化する集積回路の開発に対応する動きが活発化したが、市場変化への対応が遅れたことに伴い、例えば半導体では 1988 年には 50%を超えていたシェアが現在では 10%程度にまで落ち込む等、現在はコンピューティング分野において苦戦している。

分業化が進む集積回路開発分野において、独創的な VLSI（大規模集積回路）システムを発想し、回路構成・基本設計技術を有する技術者集団を育成するため、VLSI の設計教育の高度化と充実を目指し、1996 年に全国の大学などが共同で利用できる施設として VDEC（大規模集積システム設計教育研究センター）が東京大学内に設置された。主に、学術的用途向けとして、集積回路設計に欠かせない設計環境や検査・測定環境を自ら保有し、学生、研究者を中心に解放することで、人材育成に寄与している。また、一般社団法人電子情報技術産業協会の半導体部会役員会が推進した半導体先端技術の民間共同開発プロジェクト「あすかプロジェクト」が 2001 年に開始し、デザインルール hp65 向け技術として SoC

(System-on-a-chip) の開発効率を向上させる 45nm 対応設計技術や 32nm 対応プロセスデバイス技術を開発したが、10 年後の 2010 年に終了している。

日本の情報産業の再興のためには、最先端の設計開発を推進する新たな基盤的な環境や技術を整備、開発することが勝負の鍵となる。

米国では、半導体集積回路の設計作業を自動化し支援するためのソフトウェアやハードウェア及び手法である EDA (Electronic Design Automation) 技術の黎明期から、国が大学の研究活動を中心に支援してきた。現在も、DARPA (Defense Advanced Research Projects Agency) が CRAFT (Circuit Realization at Faster Timescales) プログラムを通して LSI の開発を支援しており、中小企業やベンチャー企業は非常に安価な料金で LSI の設計から試作、評価に取り組むことが出来ている。欧州でも比較的早くから LSI 設計技術が IMEC などの産学連携を通じて強化されてきた。中国でも半導体を基幹産業とするために国内企業の育成に取り組んでおり、国家政策により上海、北京、無錫、成都、大連等を IC 産業育成地域として指定し、国営の IC R&D Center (試作、EDA、テストサービス) を設置している。

ネットワークの末端 (エッジ) で中心的な情報処理を行うエッジコンピューティング技術の重要性や価値が高まる中、日本にはベンチャー企業を中心に AI に関する高度な技術が存在するが、図 1-1 に示すように、競争力のある AI チップを開発するためには、AI とチップの設計、ソフトとハード双方に関する知見と技術に加え、高額な設計ツールや設計検証設備等が必要となっている。

現在でも東京大学を中心として運営される LSI 開発支援拠点 d.lab も存在するが、アカデミックライセンスが主体の学術的用途という制約があり、特にベンチャー企業等が有する革新的アイデア等の開発やビジネス化を加速する、新たな共通基盤が求められている。

本事業では、大学や研究機関等による高度な AI チップ開発のための共通基盤技術の開発を進めるとともに、その知見や AI チップの設計・評価・検証等の開発環境を民間企業等に提供する。

民間企業等においては、AI チップに関するアイデア実用化に向けた研究開発を支援するとともに、AI チップ開発を加速するために整備した設計検証拠点で開発を実施し、AI チップ開発スキームにおける設計、検証をシームレスに実施することで、革新的なアイデアの実現を加速する研究開発を進め、世界における存在感を再び獲得することを目指す。

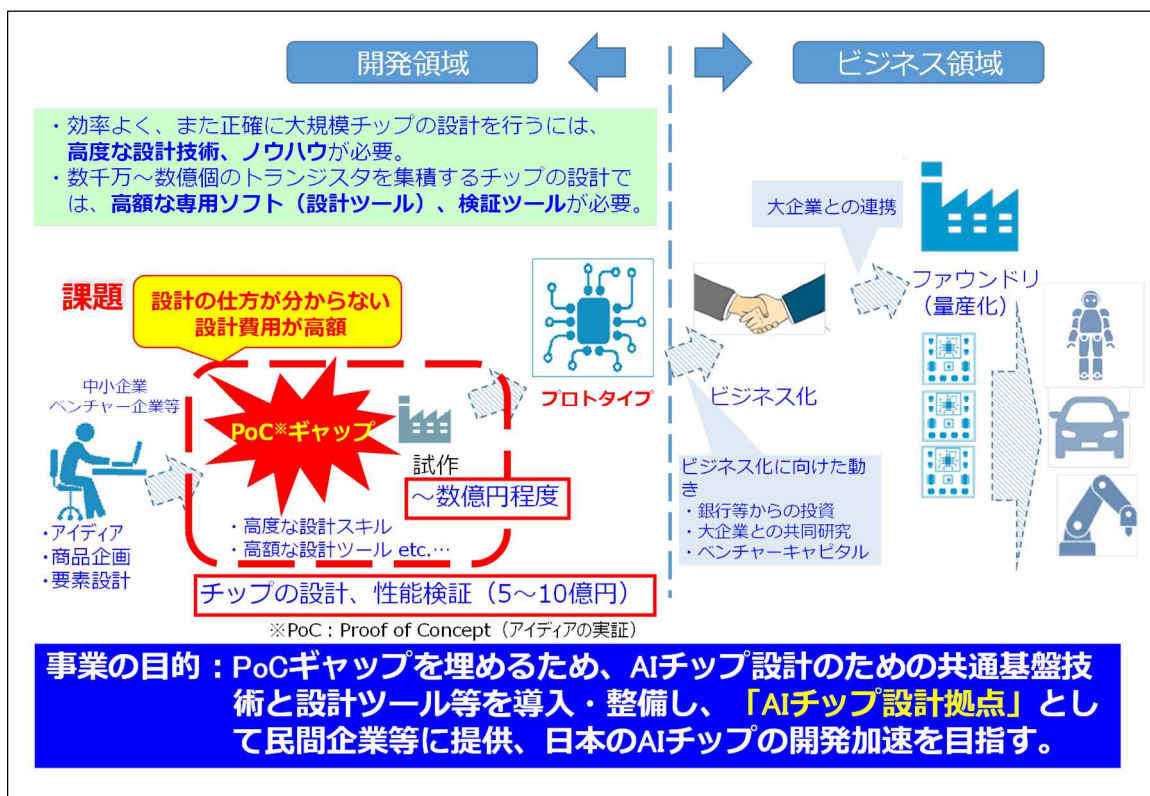


図 1-1 本事業の課題と目的

2. NEDO の関与の必要性・制度への適合性

2.1 NEDO が関与することの意義

日本にはベンチャー企業を中心に AI に関する高度な技術が存在するが、当該 AI をエッジ側で効率的かつ高速に動作させるためには、AI の動作専用設計開発した専用デバイス（AI チップ）が必要となる。しかし、AI チップの開発には高額利用料が必要となる専用の設計ツール（EDA ツール）、検証装置等が必要であるとともに、試作にかかる費用も高額であるため、革新的な構想が企業にあったとしても AI チップの設計開発を行う事が出来ずにいる。

専用の設計ツールを用いなければならない背景には、微細化が進む事での回路設計の高度化に対応する必要があること、EDA ツールを使わなければ設計した回路の性能が保証されないという面がある。そのため、アイデア段階ではビジネス化までの事業化計画が不明確となり、民間資金の獲得も困難となる。これが AI チップビジネスに参入しようとする企業にとって、開発とビジネス化の間を隔てる高いハードルとなっている。

そのため、国が主導してこのハードルを取り除く政策を実施し、画期的なアイデアを用いた AI チップの設計開発を推進するとともに、開発を通じた人材育成はもとより、エッジコンピューティングの実現に貢献し、日本の産業競争力の強化にも繋げる。

2.2 実施の効果（費用対効果）

本プロジェクトの総事業費は2018～2022年度で83.5億円を計画しており、プロジェクトを通じて、2032年のエッジ向けAIチップの世界市場で750億円の市場獲得を目指す。また、現状以上の性能を有するAIチップの実用化率は2023年以降で50%以上を目指す。

目指している市場獲得の数值は、以下から推測した。IRTNTR12711_Global Artificial Intelligence Chips Market 2017-2021によると、2021年のAIチップ市場は5.24億ドル、市場成長率は30～70%と予想されている。このAIチップ市場において、本事業が関わるエッジ領域は、PWC（AIによる市場シェアの拡大、WWW.PWC.COM/JP、2020年3月）等から1/5と仮定した。為替レートはこの20年の平均を考慮し1ドル100円、市場成長率は前述のIRTNTR12711の予測を参考に30%と仮定した。日本メーカーの市場占有率は、エコノミストOnline記事（<https://weekly-economist.mainichi.jp/articles/20200204/se1/00m/020/053000c>）から20%と仮定した。本事業の適用率20%で試算した結果、2032年の市場獲得は750億円となった（図1-2）。

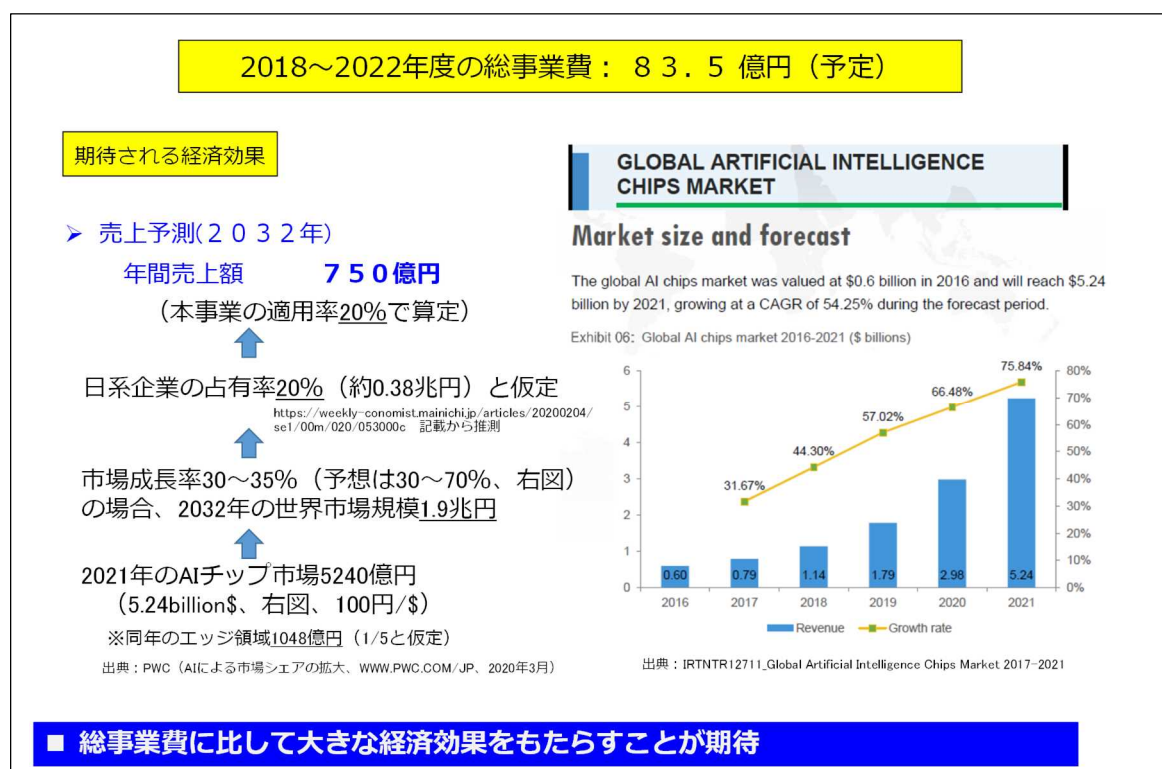


図 1-2 本事業の実施の効果

前述の目標の達成に向け、国内の大学・研究機関等によって開発した共通基盤技術（高性能な AI チップ開発に資する設計技術等）は、順次民間企業等へ提供し、開発拠点の機能向上を図る。

民間企業等の AI チップのアイデア実用化開発については、1 年目終了時に継続可否に係るステージゲート審査を実施し、ビジネス化に向けた動きがあり優れた成果が見込める企業を集中的に支援する。

また、AI チップの研究開発と並行して、民間企業等において IoT や AI 技術を活用するための知見やノウハウを持った人材の育成を進めることで、本研究開発の成果の更なる高度化へと繋げる。

プロジェクトの実施において、民間企業は並行して成果を活用する企業とのマッチングも実施し、事業終了後は本格的なビジネス化へと繋げる。

2. 研究開発マネジメントについて

1. 事業の目標

1章で述べた事業の背景・目的・位置づけから、本事業の目標を、“大学や研究機関等による高度な AI チップ開発のための共通基盤技術の開発を進めるとともに、その知見や AI チップの設計・評価・検証等の開発環境を AI チップ設計拠点として整備し、民間企業等に提供、AI チップの開発を加速する。”とし（図 2-1）、次に述べる研究開発項目を設定した。

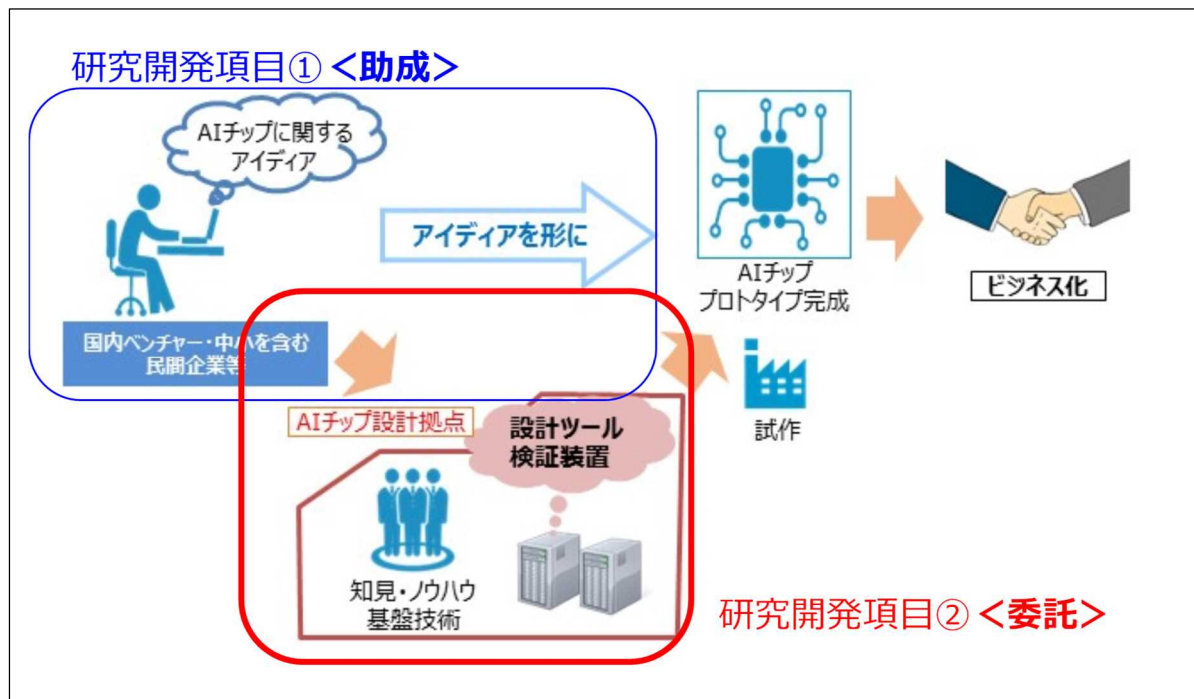


図 2-1 本事業の目標と研究開発項目のイメージ

【研究開発項目①】 AI チップに関するアイデア実用化に向けた開発

AI チップの設計を行い、AI チップの動作を効率化し現状以上の性能を有することをシミュレーション等により検証する。

<中間目標（各事業 1 年目）>

- 現状以上の性能を有する AI 向けチップの設計を行い、評価・検証が可能な段階まで到達することを目標とする。
- 設計した AI 向けチップのビジネス化に向けたシナリオを作成する。

<最終目標（各事業 2 年目）>

- 設計した回路等を、シミュレーション等により、現状以上の性能を有することを検証する。
- 検証した AI 向けチップのビジネス化の道筋を立てる。

上記目標を設定した根拠は、アイデアの効果や技術的実現性を早期に検証するとともに、研究開発項目②の拠点の構築に向けたフィードバックを行うためである。また、事業終了時点で社会実装先に求められる諸性能を満たすことを前提に、事業開始時に広く普及している技術と比較し評価する。なお、事業初年度に設定する中間目標は、事業開始時期に応じて適宜修正、変更する。

上記の取組を通して、2023 年以降、順次技術の実用化率 50%以上を目指す。

【研究開発項目②】 AI チップ開発を加速する共通基盤技術の開発

AI チップ開発に必要な集積回路設計ツールや設計検証設備を備えた開発拠点を構築し、本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境等を「AI チップ設計拠点」として整備し、民間企業等に提供、日本における AI チップの開発を加速することを目指す。

<中間目標（2020 年度）>

- 本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境の活用件数 10 件以上を目標とする。

<最終目標（2022 年度）>

- 事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境の活用件数 15 件以上を目標とする。

※上記目標を設定した根拠は、初年度整備の環境を早期に公開・活用し、研究開発項目①の事業者を中心とした拠点利用者から数多くのフィードバックを受け、拠点の整備に生かすため。

2. 事業の計画内容

2.1 研究開発の内容

2.1.1 研究開発項目①AI チップに関するアイデア実用化に向けた開発 <助成>

AI チップに関するアイデアを実用化するため、専用の設計ツールを用いて論理設計等の基礎設計を行い、シミュレーション等により有効性を評価・検証する。さらに検証した成果をビジネス化するために企業との連携を進め、ビジネス化への道筋を立てる。

その他、AI チップの実用化に向けた研究開発において重要となる技術開発等についても、適宜開発を進める。

公募は毎年実施し、研究開発期間は原則 2 年以内とし、課題設定型産業技術開発費助成金交付規定に則り、助成率 2/3 以内、助成金 5,000 万円以内/年（場合によっては変動有り得る）とする。また、研究開発を効率的に推進するため、1 年目終了前にステージゲート方式を適用する。対象者は中小企業等とし、実施体制は連名提案可（ただし連名提案者も中小企業等）、大学・公的機関との共同研究可とする（図 2-2）。現在の予算推移は、研究開発項目②と併せて表 2-1 に記載する。

事業期間	毎年公募で事業者を決定 交付決定（事業開始）から最大 2 年間 1 年目終了前にステージゲート審査で 2 年目の継続を判断
交付規程	課題設定型産業技術開発費助成金交付規程
助成率	2 / 3 以内
助成金の額	5 0 0 0 万円以内/年 × 2 年間（変動有り得る）
対象技術	A I チップに関するアイデア実用化に向けた開発※
対象者	中小企業等
実施体制	連名提案可（ただし、連名提案者も中小企業等） 大学・公的機関との共同研究可

※ 助成対象事項

- ① A I チップに関するアイデアの実用化に向けた開発であること。
- ② A I チップの性能を、シミュレーション等により評価し、現状以上の性能を確認することを目標としたものであること。
- ③ 提案時に提出する事業化計画をベースにし、検証した A I チップのビジネス化の道筋を立てることを目標にするものであること。

図 2-2 研究開発項目①（助成）の概要

2.1.2 研究開発項目②AI チップ開発を加速する共通基盤技術の開発＜委託＞

高度な AI チップ開発を加速するために必要な共通基盤技術として、世界標準の商用基盤に接続することを目的とした、AI チップの設計・評価・検証等の開発環境を整備する。また、

チップ開発を促進する共通技術の開発、IoT や AI 技術を活用するための知見やノウハウを持った人材を育成する環境の整備を行い、革新的なアイデアの実現を加速する。

革新的なアイデアから AI チップを設計する段階において、図 2-3 に示すように、アイデアをハード化する、大規模化する、特殊機能の具現化など行う際の技術的な障壁が存在する。

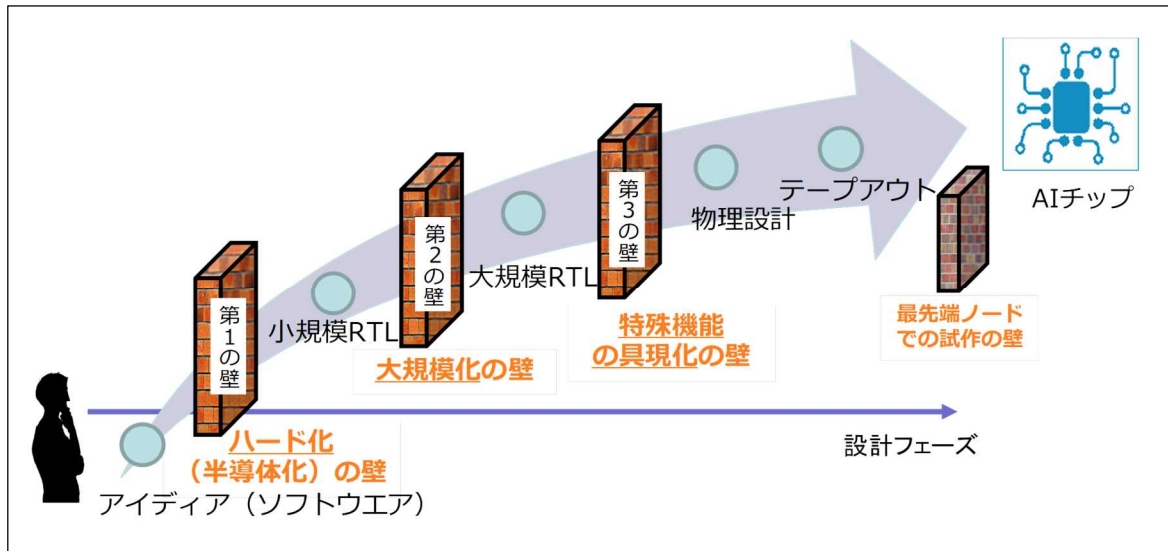


図 2-3 AI チップ設計段階における障壁

上記設計段階での障壁を突破するために必要な共通基盤技術の研究開発、及び開発環境の整備・人材育成の環境整備の観点から、図 2-4 に示す実施項目を設定した。

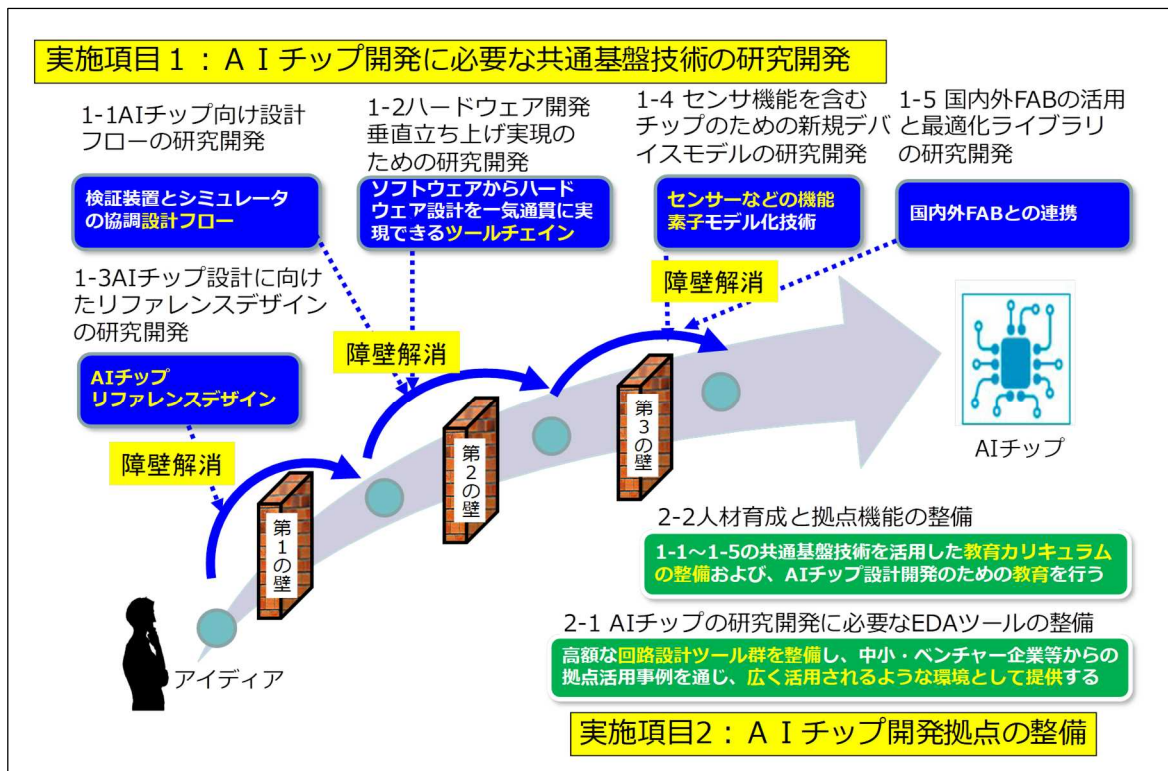


図 2-4 研究開発項目②における各実施項目の位置付け

各実施項目は以下の通り。

実施項目 1：AI チップ開発に必要な共通基盤の研究開発

実施項目 1-1：AI チップ向け設計フローの研究開発

実施項目 1-2：ハードウェア開発垂直立ち上げ実現のための研究開発

実施項目 1-3：AI チップ設計に向けたリファレンスデザインの研究開発

実施項目 1-4：センサ機能を含むチップのための新規デバイスモデルの研究開発

実施項目 1-5：国内外 F A B の活用と最適化ライブラリの研究開発

実施項目 2：AI チップ開発拠点の整備

実施項目 2-1：AI チップの研究開発に必要な EDA ツールの整備

実施項目 2-2：人材育成と拠点機能の整備

なお、整備する拠点は、AI チップの開発に対し、開発コストやリスク等から民間企業単独では挑戦できないような開発を行うための共通基盤を構築し、研究開発項目①の実施者をはじめとした中小企業等が広く活用できる環境整備を行い、AI チップ技術の開発を加速する。さらに、拠点利用者の意見等を収集し、共通基盤技術、及び拠点機能を拡充させていく。

研究開発項目①のスケジュールを図 2-5 に示す。

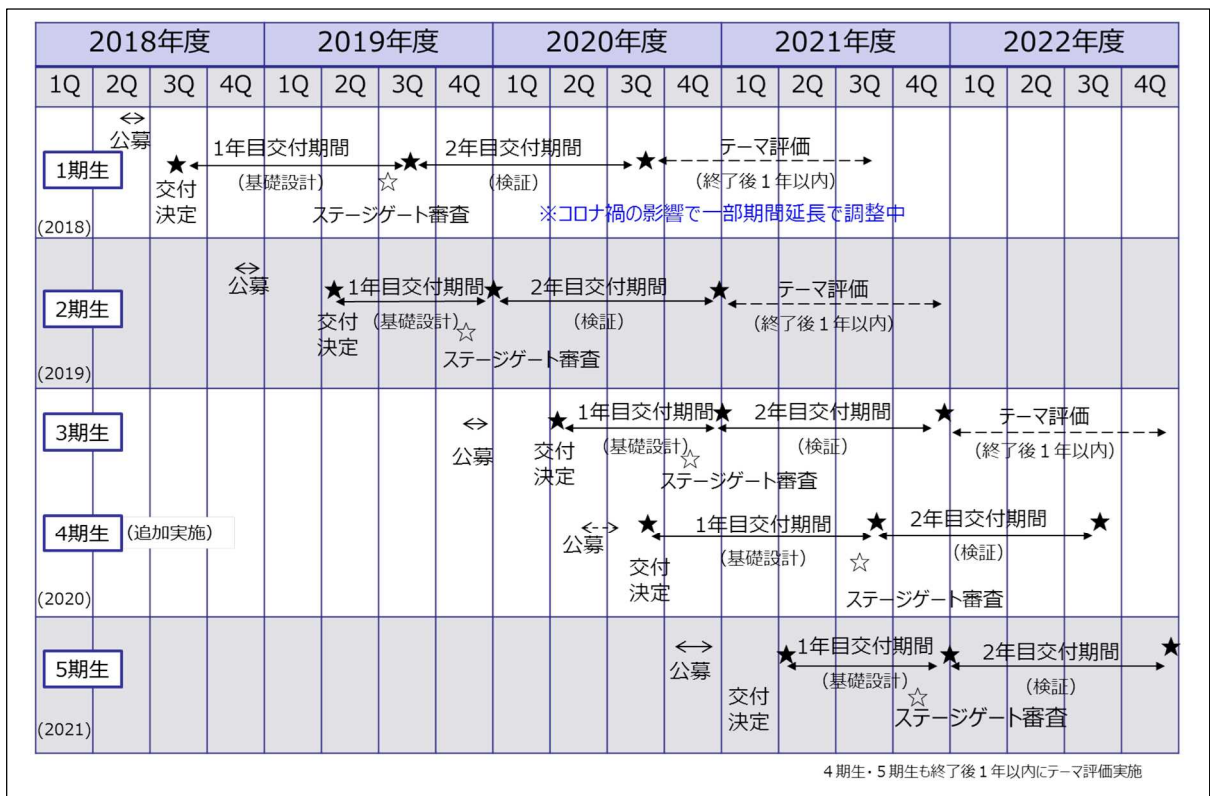


図 2-5 研究開発項目①のスケジュール

研究開発項目①のスケジュールを図 2-6 に示す

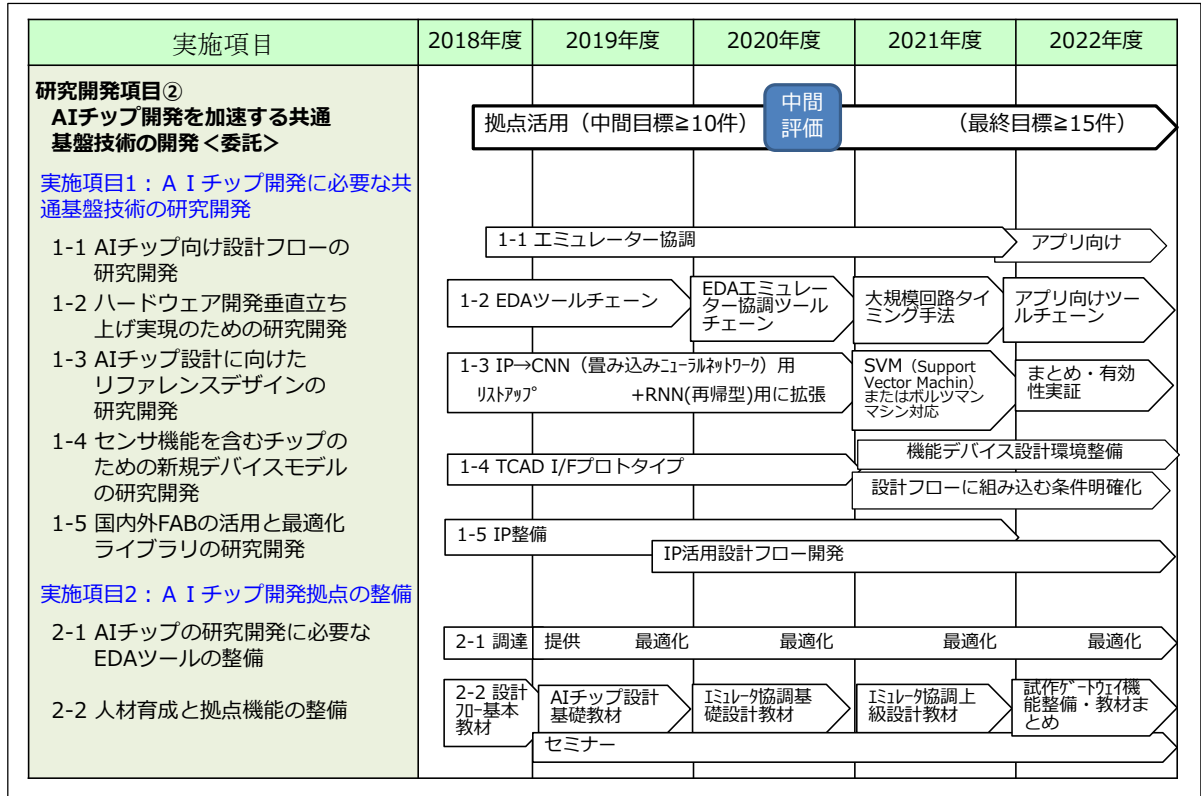


図 2-6 研究開発項目②のスケジュール

2019年度までの研究開発費の実績と2020年度以降の予定をまとめたプロジェクト費用を表 2-1 に示す。

(単位：百万円)

研究開発項目	2018年度	2019年度	2020年度	2021年度	2022年度	合計
① AIチップに関するアイデア実用化に向けた開発<助成>	53	278	468			799
② AIチップ開発を加速する共通基盤技術の開発<委託>	631	1658	1502			3,791
合計	684	1,936	1,970			4,590

表 2-1 プロジェクト費用の実績

2.2 研究開発の実施体制

プロジェクトマネージャー（以下「PM」という。）として、2018年5月～2019年3月まで NEDO IoT 推進部 遠藤康浩 主査、2019年4月から NEDO IoT 推進部 波佐昭則 主任研究員を任命して、プロジェクトの進行全体を企画・管理し、そのプロジェクトに求められる技術的成果及び政策的効果を最大化させる。

また、各実施者の研究開発能力を最大限に活用し、効率的かつ効果的に研究開発を推進する観点から、NEDO は国立大学法人東京大学 大学院情報理工学系研究科 教授 中村宏をプロジェクトリーダー（以下「PL」という。）とし、PL の下で研究開発を実施する。

研究開発項目①の実施者は公募により選定する。必要に応じて、実施期間中に複数回公募を行う。研究開発実施者の選定においては、課題解決への道筋やビジネス化へのストーリーを設定できていることを重視する。

実施者は、企業や大学等の研究機関等（以下「団体」という。）のうち、原則として日本国内に研究開発拠点を有するものを対象とし、単独又は複数で研究開発に参加するものとする。ただし、国外の団体の特別の研究開発能力や研究施設等の活用又は国際標準獲得の観点から必要な場合は、当該の研究開発等に限り国外の団体と連携して実施することができるものとする。

実施者の選定・審査は、公募要領に合致する応募を対象に NEDO が設置する審査委員会（外部有識者で構成）で行う。当該委員会の結果を参考とし、本事業の目的の達成に有効と認められる事業者を選定した後、NEDO 内に設置した契約・助成審査委員会において採択の可否を決定する。申請者に対しては、必要に応じてヒアリング等を実施する。審査委員会は非公開のため、審査経過に関する問い合わせには応じない。

採択結果については、NEDO から申請者に通知する。なお不採択の場合は、その明確な理由を添えて通知する。採択案件については、申請者の名称、研究開発テーマの名称・概要を公表する。

研究開発の実施体制図を図 2-7 に示す。研究開発項目②の実施者は審査委員会での審査の結果、国立研究開発法人産業技術総合研究所（以下「産業技術総合研究所」という。）、国立大学法人東京大学（以下「東京大学」という。）、産業技術総合研究所の再委託先として福岡県産業・科学技術振興財団を採択し、研究開発責任者として産業技術総合研究所 招聘研究員 内山邦男とした。また、2.3 で述べるがプロジェクト全体の課題解決・個別テーマの推進のための委員会も設置・運用している。

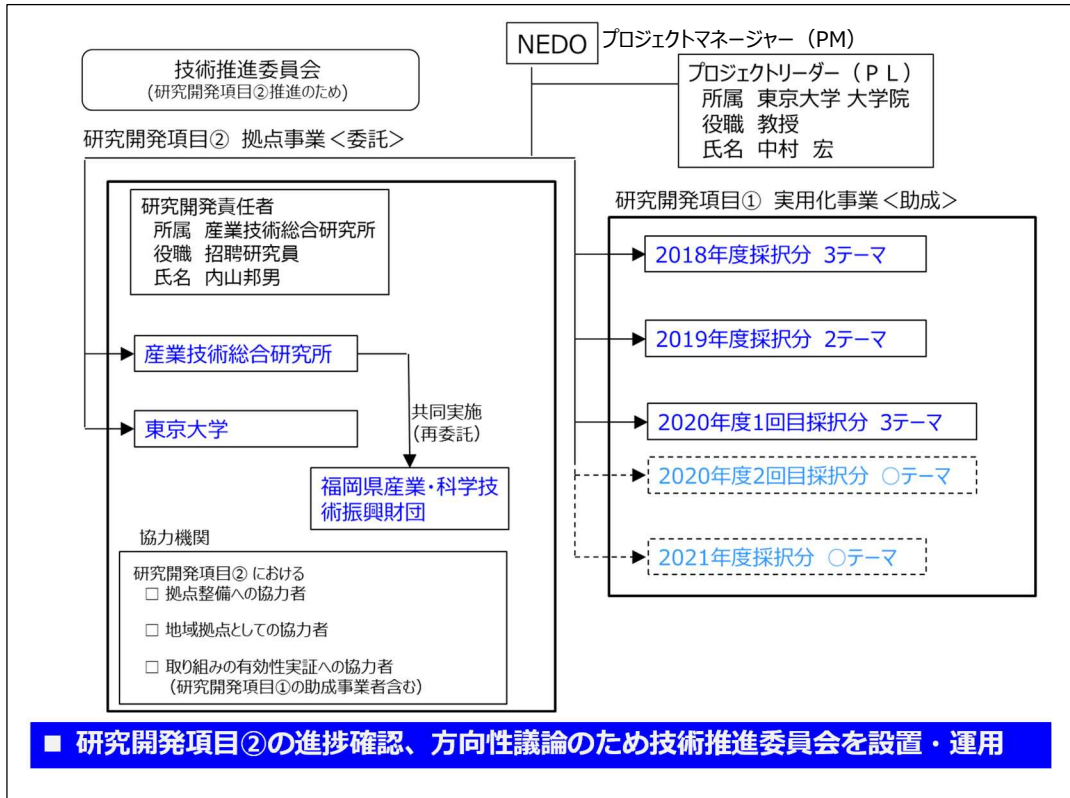


図 2-7 本事業の体制図

2.3 研究開発の運営管理

NEDO は、研究開発全体の管理、執行に責任を負い、研究開発の進捗のほか、外部環境の変化等を適時に把握し、必要な措置を講じるものとする。運営管理は、効率的かつ効果的な方法を取り入れることとし、次に掲げる事項を実施する（図 2-8）。

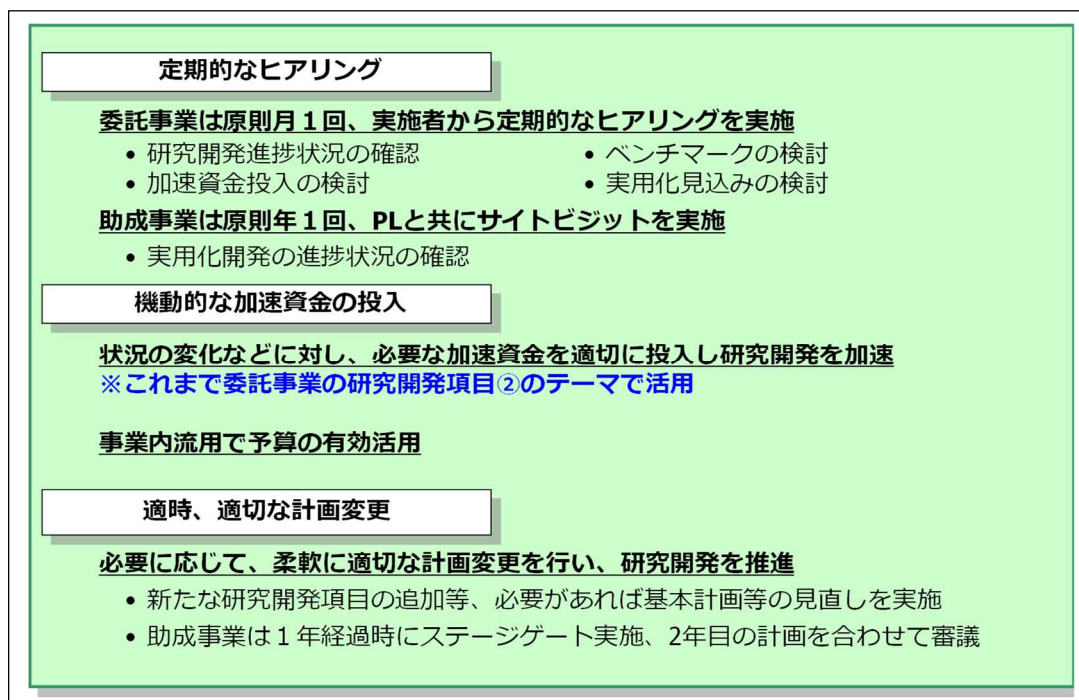


図 2-8 研究開発の進捗管理方針

①研究開発の進捗把握・管理

PM は、PL や研究開発実施者と緊密に連携し、研究開発の進捗状況を把握する。また、必要に応じ、外部有識者で構成するアドバイザー委員会を組織し、定期的に技術的評価を受け、目標達成の見通しを常に把握することに努める。各テーマの進捗、成果の事業化の見通し等を踏まえ、必要に応じ、加速、縮小、実施体制の再構築を行う。

②技術分野における動向の把握・分析

プロジェクトで取り組む技術分野について、内外の技術開発動向、政策動向、市場動向等について調査し技術の普及方策を分析、検討する。なお、調査の効率化の観点から、本プロジェクトにおいて委託事業として実施する。

③研究開発テーマの評価

研究開発項目①については、研究開発を効率的に推進するためステージゲート方式を適用する。ステージゲートは原則 1 年経過した段階を目的に 1 度実施し、毎年、研究開

発テーマ毎の予算配分を精査する。また、各テーマの事業期間終了後 1 年以内に事後評価（テーマ評価）を実施する。

また、本プロジェクトの研究開発項目②においては、技術推進委員会を組織し、定期的に、事業の進捗や計画についてアドバイスをいただき、いただいたアドバイスを各実施項目の推進に活用している。

2.4 研究開発成果の実用化に向けた マネジメントの妥当性

研究開発項目①AI チップに関するアイデア実用化に向けた開発<助成>の進捗管理の実績と予定を図 2-9 に示す。図に示すように、計画通りの管理を行っている。なお、一期生の検証中の 2 テーマはコロナ禍の影響があり、期間延長で調整している。

図 2-10 にこれまでに採択・交付決定の実施者名・テーマ名・2 年目交付の有無を示す。図に示すように、これまでに 12 件採択・交付決定済みであり、現在 8 件が事業を実施している。これまでの採択 12 テーマ全てが、研究開発項目②の AI チップ設計拠点を活用している（予定含む）。

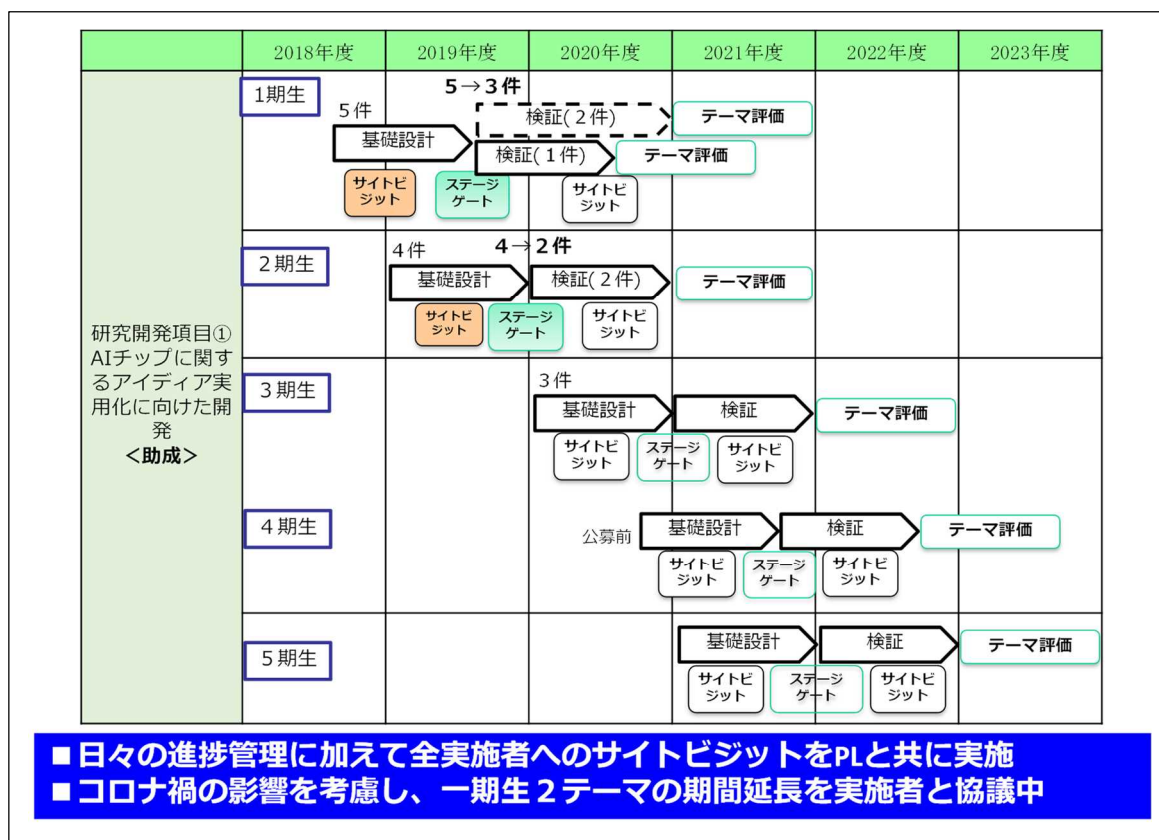


図 2-9 研究開発項目①の進捗管理実績と予定

これまで12件採択・交付決定済み、内8件事業実施中
 (※採択12件全てのテーマが研究開発項目②の拠点を活用(予定含む))

一期生(2018年度):採択5件⇒2年目3件(ステージゲート審査結果による)

実施者名	テーマ名	2年目交付
株式会社テックイデア	AI機能を有するCMOSイメージセンサおよびセンサ装置の開発	対象
株式会社レイトロン	AIを用いた高性能リアルタイム対話インターフェースの開発	対象
東北マイクロテック株式会社	サイクリック学習機能を有する超低電力AIチップの開発	対象
株式会社Trigence Semiconductor	AIエッジ搭載音声インターフェースモジュールの研究	-
株式会社シンコム	エッジデバイスをAI化する汎用画像処理プロセッサの開発・評価	-

二期生(2019年度):採択4件⇒2年目2件(終了テーマの内一件は、事業化前倒しにより2年目辞退)

実施者名	テーマ名	2年目交付
株式会社デジタルメディアプロフェッショナル、株式会社カイ	癌コンパニオン診断用AI病理画像システム向けAIハードウェア研究開発	対象
株式会社シングルード	AI技術でメモリの通信速度を高速化するメモリコントローラの開発	対象
株式会社ハカルス	スパースモデリング技術を用いた学習・推論エンジンを搭載するAIチップ開発	事業化前倒しのため終了
株式会社エイ・オー・テクノロジーズ	画像集合演算プロセッサ(2D-SOP)による高度画像認識基盤の開発	-

三期生(2020年度):採択3件(※2020年度 四期生として2回目の公募を予定)

実施者名	テーマ名	2年目交付
株式会社ネブロック	FPGAでリアルタイムに高品質な音声合成を行うリニア可変長フィルタAIチップ開発	
A M I 株式会社	心疾患自動診断アシスト機能搭載チップの実用化に向けたシステム開発	
株式会社AnchorZ	適時生体情報と利用履歴による認証システム端末用アルゴリズム・ハードウェア要素開発	

図 2-10 研究開発項目①の採択状況

研究開発項目②AIチップ開発を加速する共通基盤技術の開発<委託>の進捗管理の実績と予定を図 2-11 に示す。図に示すように、計画通りの管理を行っている。

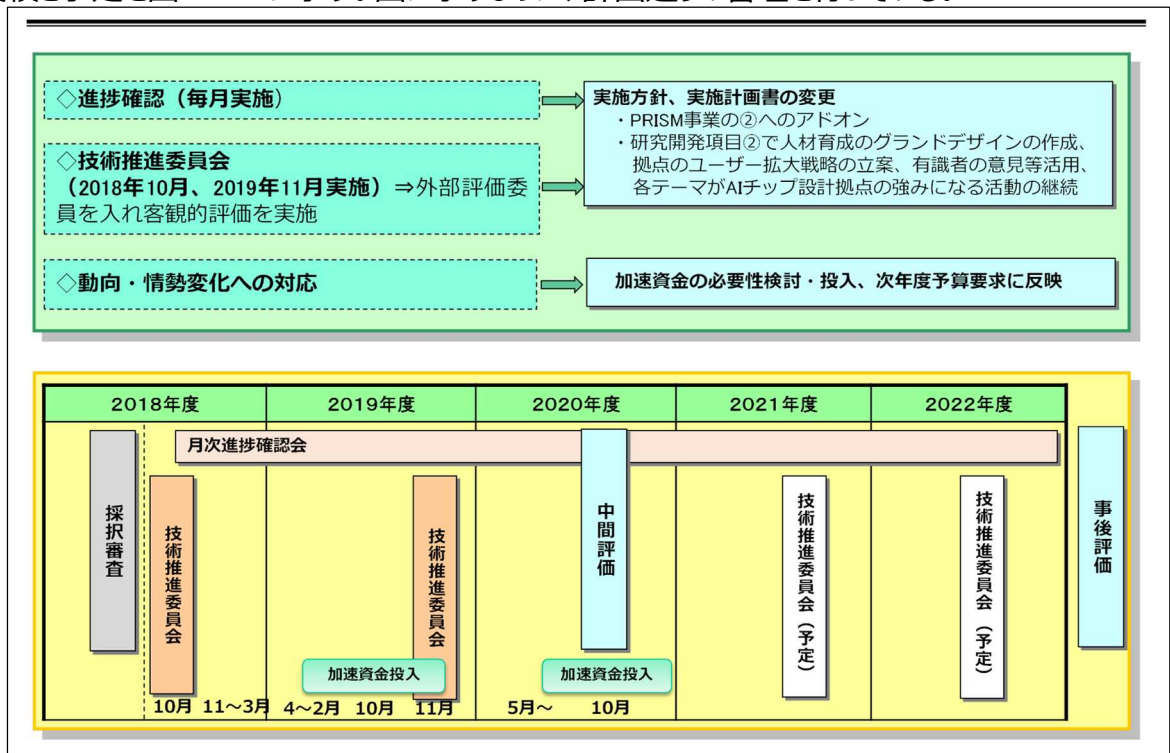


図 2-11 研究開発項目②の進捗管理実績と予定

本プロジェクトの実用化の定義は、「当該研究開発に係る AI チップのための設計フロー（設計手順）等の共通基盤技術や導入された設計ツールが、本事業で整備された拠点を通し、顧客や社会へ提供される等、具体的なサービス利用が開始されていること」とする。

上記実用化に向け、2.1.2 で述べた研究開発項目②の各実施項目において、以下の中間目標と最終目標を設定した。なお、これらの目標は、拠点利用者から得られるフィードバックを通して適宜最適化させる。

実施項目 1：AI チップ開発に必要な共通基盤の研究開発

実施項目 1-1：AI チップ向け設計フローの研究開発

【中間目標】

- ・拠点利用者が、小・中規模の回路に対し、拠点で構築した RTL 記述を用いたエミュレータ・シミュレータ協調設計検証フローで設計検証を実施（5 件以上）
- ・拠点利用者が、小・中規模の回路に対し、拠点で構築したネットリストレベルの記述を用いたエミュレータ・シミュレータ協調設計検証フローで設計検証を実施（3 件程度）
- ・エミュレータ・シミュレータ協調設計検証フローを用いることによる設計検証効率の向上を、エミュレータのみを用いた設計検証フローと比較することで（検証時間・検証カバレッジ等を用いて）可視化するとともに結果を電子的に公開する。

【最終目標】

- ・拠点利用者が、より大規模（> 1 BG）な回路に対し、エミュレータ・シミュレータ協調設計検証フローで設計検証を実施（3 件程度）
- ・拠点で構築した高速チップ・超低消費電力チップ・高電力効率チップ等のアプリケーション向けのエミュレータ・シミュレータ協調設計検証フローで、拠点利用者が設計検証を実施（事業期間全体で 10 件程度）

実施項目 1-2：ハードウェア開発垂直立ち上げ実現のための研究開発

【中間目標】

- ・モデルベースのエミュレータ・EDA ツールの協調設計ツールチェーンを開発し、小・中規模の実設計において実証する。3 件以上がこのモデル設計フローを活用した設計を行う。

【最終目標】

- ・アプリケーション向けのツールチェーンを策定し、拠点利用者が事業期間全体で 5 件程度、より大規模（> 1 B G）な設計を実施する。

実施項目 1-3 : AI チップ設計に向けたリファレンスデザインの研究開発

【中間目標】

- ・畳み込み・再帰型ニューラルネットワークに対応したアクセラレタリファレンスデザインを作成する。その動作をエミュレータ上で再現し、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認する。

【最終目標】

- ・畳み込み・再帰型ニューラルネットワーク用アクセラレタを、サポートベクターマシン、ないしボルツマンマシンに対応したアクセラレタリファレンスデザインとして拡張するとともに、エッジ用の低消費電力システムに適用可能なセンサフロントエンドマクロを加え、リファレンスデザインのポートフォリオを完成させる。リファレンスデザインのポートフォリオは、拠点利用者等の利用を通してその有効性を実証する。

実施項目 1-4 : センサ機能を含むチップのための新規デバイスモデルの研究開発

【中間目標】

- ・Impulse TCAD をベースとして AI チップに搭載する際に利用可能な独自の機能デバイス設計ツールのプロトタイプを、例えばイメージセンサーといった特定の用途を想定して開発・評価し、課題を抽出し、改良仕様を策定する。

【最終目標】

- ・機能デバイス設計ツールを改良し、クラウド上で利用可能な環境を構築、特定の用途を想定したケースに対して有効性を検証する。その一環として機能デバイス設計ツールの拠点利用者等の利用を通してその有効性を実証する。また、検討した新規デバイス IP のモデル化技術等については、AI チップ設計フローへ組み込むために必要な条件等の明確化を図る。

実施項目 1-5 : 国内外 FAB の活用と最適化ライブラリの研究開発

【中間目標】

- ・整備すべき IP カタログの作成と整備順の策定
- ・カタログに沿った IP を整備し、拠点利用者が利用できるように WEB に掲載する
- ・AI チップ向け独自 IP の評価手法を検討し、それに則った評価チップを設計する。

【最終目標】

- ・整備した IP を用いたアプリケーション向けの設計フローを構築し、電子的にマニュアルを作成する。構築した設計フローは拠点利用者の利用を通してその有効性を実証する。
- ・AI チップ向け独自 IP の評価手法を構築し、拠点利用者に提供できるよう整備する。その利用法のマニュアル等を電子的に作成し HP にて公開する。

実施項目 2：AI チップ開発拠点の整備

実施項目 2-1：AI チップの研究開発に必要な EDA ツールの整備

【中間目標】

- ・EDA ツールを導入、利用環境を整備し、拠点利用者へ公開することで 10 件程度の利用実績をあげる。

【最終目標】

- ・EDA ツールを安定的最新バージョンに更新、利用環境を整備し、拠点利用者へ公開することで、期間全体を通し 15 件程度の利用実績をあげる。

実施項目 2-2：人材育成と拠点機能の整備

【中間目標】

- ・エミュレータ及び EDA ツールを活用した設計フローの一般論（初級編）、導入 EDA ツールを用いた AI チップ設計論、エミュレータ・EDA 協調設計検証論（初級編）を整備し、拠点利用者に対し、2019 年度以降 1 項目あたり年間 1 回以上の教育コースを実施する。
- ・国内外の代表的な FAB と契約を締結し、設計環境を導入することで設計試作ゲートウェイ機能を整備する。これを拠点利用者へ公開することで、実施項目 1-1 の中間目標のネットリスト検証フロー利用目標 3 件のうち 1 件程度が本設計試作ゲートウェイ機能を利用して設計手順を実施する。
- ・拠点運営について運営形態等の検討を行うコンソーシアム等を立ち上げる。

【最終目標】

- ・エミュレータ・EDA 協調設計検証論（上級編）を整備し、各種教育カリキュラムの教育コースを充実させる。
- ・実施項目 1-1 最終目標の協調設計検証フロー利用目標 10 件のうち 3 件程度が本設計試作ゲートウェイ機能を利用して設計手順を実施する。

上記目標達成を通じた実用化に向け、PL は PM と連携して、月次の進捗会議において指導・実施計画書における目標の最適化・加速資金の必要性判断を行う。さらに、技術推進委員会を定期的開催し、有識者の意見も活用し実用化を目指す。

本プロジェクトの知財マネジメント、及び、データマネジメントは、NEDO プロジェクトにおける知財マネジメント基本方針に則り、知財運営委員会を設置し管理している。ただし、本事業内容の特異性から、設計技術のマニュアル化とノウハウの蓄積に注力している。アイデアを有する民

間企業等の人材育成施策として、マニュアル（教材）を準備するとともに、フォーラム・シンポジウムやセミナーを運営する。また、基本的に本共通基盤技術は拠点ユーザーに対しては公開を原則とするが、プロジェクト終了後の拠点の継続的な自立運営を考えて、一部は非公開とし、拠点内部のみに秘匿する。本プロジェクトに関わる技術の公開・非公開の対象を表 2-2 に示す。

分類	AIチップ開発用に構築する共通基盤技術
公開	AIチップ設計手法 リファレンスデザイン IPライブラリ 設計クラウド構成 SoCプラットフォーム
非公開	AIチップ設計手法（一部） リファレンスデザイン（一部） SoCプラットフォーム（一部）

表 2-2 本事業で構築する共通基盤技術

3. 情勢変化への対応

研究開発項目②において表 2-3 に示す 3 件の動向・情勢変化への対応を行った。

動向・情勢変化		対応
1	2018年度 本事業が、内閣府官民研究開発投資拡大プログラム（PRISM）の1年目の対象施策に選定。	PRISM予算を活用しAIチップ設計に必要な28nmノードのIPコアの導入・整備を前倒し実施。
2	2019年度 拠点利用者の予想以上の増加が見込まれる中、現状の設備能力では利用者数が制限されてしまう可能性が予見。	利用者からのフィードバックを出来るだけ多く集め拠点の整備を確実に進めるため、2019年10月に加速資金の投入を決定、拠点利用者数の拡大を図るべく拠点設備の増強等を前倒し実施。
3	2019年度 助成事業においてステージゲート審査の結果などにより予算の変動が発生。	予算の有効活用のため、事業内で予算を柔軟に組み換え、委託事業へ加速資金として投入することを決定。具体的には、2019年12月に仕様書・実施計画書を変更し、実施項目 1 - 5 に新たな目標を追加。

表 2-3 研究開発項目②の動向・情勢の把握と対応

以下具体的に記載する。

1. 動向・情勢変化 1 (図 2-12)

内閣府官民研究開発投資拡大プログラム (PRISM) の 1 年目の対象施策に選定された。その対応のため 2018 年 10 月に技術推進委員会を開催し、活用内容を審議し、AI チップ設計に必要な I/O などの機能モジュールや IP コアの導入・整備を前倒しで実施した。

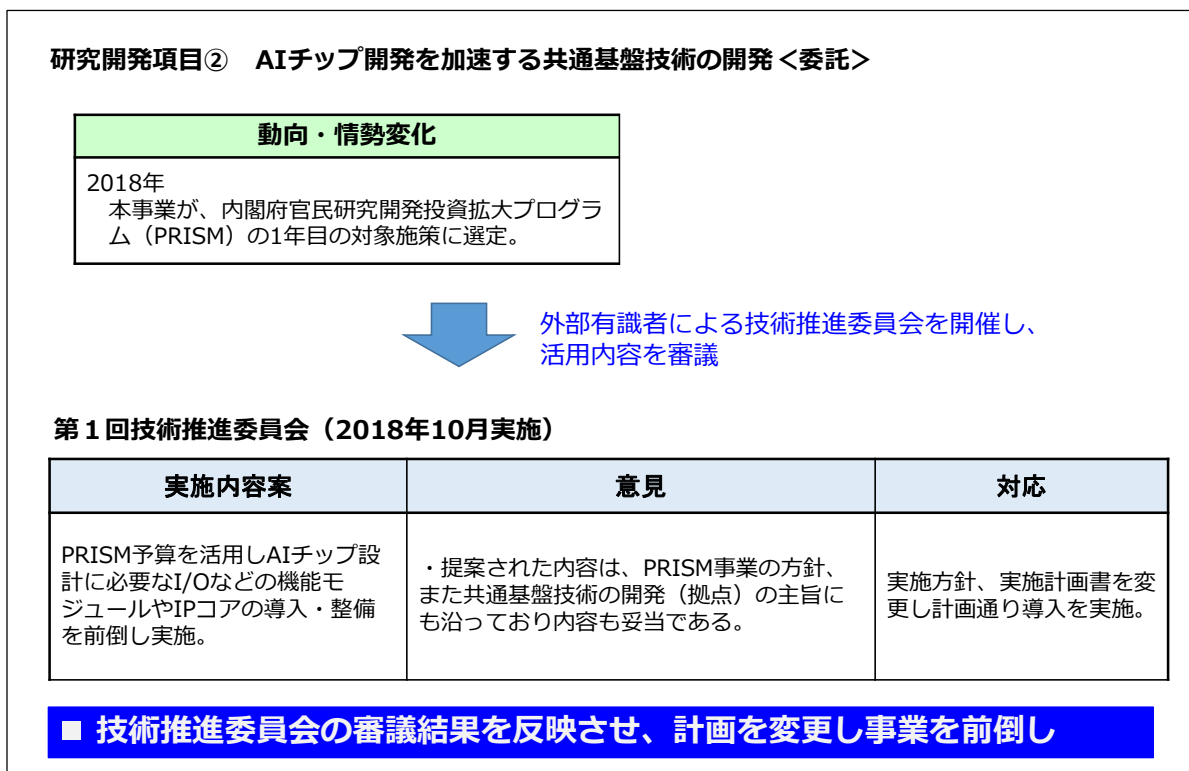


図 2-12 情勢変化への対応 1

2. 動向・情勢変化 2 (図 2-13)

拠点利用者の予想以上の増加が見込まれる中、現状の設備能力では利用者数が制限されてしまう可能性が 2019 年 8 月までの月次の進捗会議から予見された。

そのため、利用者からのフィードバックを出来るだけ多く集め拠点の整備を確実に進めるため、2019 年 10 月に加速資金の投入を決定し、拠点利用者数の拡大を図るべく拠点設備の増強等を前倒し実施した。

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

動向・情勢変化

2019年度
拠点利用者の予想以上の増加が見込まれる中、現状の設備能力では利用者数が制限されてしまう可能性が見える。



開発促進財源（加速）の投入を決定
実施方針、実施計画書の変更実施

件名	金額 (百万円)	目的	成果
AIチップ設計拠点クラウドのセキュリティ強化とユーザー数拡大のための施策（実施項目2-1）	109	本拠点クラウドのセキュリティ強化とユーザー数拡大（ユーザー数：50社以上）のためにシステム強化を同年度中に実施する。	セキュリティを確保した上で、拠点の規模及び能力が拡充し、拠点ユーザー数50社以上の利用が可能になり、拠点整備の加速が期待される。

■ 加速資金の適切な投入により、開発拠点の整備を前倒し

図 2-13 情勢変改への対応 2

3. 動向・情勢変化 3（図 2-14）

研究開発項目①の助成事業において、ステージゲート審査の結果などにより予算の変動が発生した。そこで予算の有効活用のため、事業内で予算を柔軟に組替え、研究開発項目②の委託事業へ加速資金として投入することを決定した。2019年12月に仕様書・実施計画書を変更し、テストチップの開発に着手した。

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

動向・情勢変化

2019年
助成事業においてステージゲート審査の結果などにより予算の変動が発生。



予算の有効活用のため、事業内で予算を柔軟に組替え、委託事業へ加速資金として投入することを決定。
実施方針、実施計画書の変更を実施。

件名	金額 (百万円)	目的	成果
国内外FABの活用と最適化ライブラリの研究開発（実施項目1-5）	172	ユーザーのAIチップ向け独自IPの評価が簡単にできるような拠点機能として評価プラットフォームの構築を図る。	評価プラットフォーム構築に向けたテストチップの開発に着手した。

■ 事業内資金の柔軟な組替えと実施計画書の変更により、拠点の機能を向上

図 2-14 情勢変化への対応 3

4. 評価に関する事項

本プロジェクトは二つの研究開発項目が連携して成果を出す事業であることから、事業全体がナショナルプロジェクトに分類され、研究開発項目①及び研究開発項目②を含めてプロジェクト評価を実施する。また、研究開発項目①は事業開始 1 年以内にステージゲート評価を行うため、中間評価においては研究開発マネジメントまでを評価対象とする。研究開発項目②は、成果の実用化に向けた取組及び見通しまでを評価対象とする。

本プロジェクトの開始に際し、事前評価を 2 回行ったので、内容を以下に記載する。いずれの評価も「高効率・高速処理を可能とする AI チップ・次世代コンピューティングの技術開発事業」として、本プロジェクトを含む複数のプロジェクトを評価した。

事前評価 1

- 評価の実施時期 : 2017 年 7 月
- 評価手法 : 外部評価
- 評価事務局 : NEDO 評価部
- 評価項目・基準 : 非公開

事前評価 2

- 評価の実施時期 : 2017 年 11 月 16 日
- 評価手法 : 第三者評価
- 評価事務局 : 内閣府
- 評価項目・基準 :

評価専門調査会での調査検討においては、国家の基本計画や関連する上位政策・施策等の推進といったより大局的・俯瞰的観点での評価に力点を置くことを念頭に、事業における直接的な成果（アウトプット）に係る専門的評価については、実施府省における評価等の妥当性を確認することでその結果を活用することとし、国家の基本計画や関連する上位政策における事業の位置付けや社会への効果・効用（アウトカム）とそれを達成するための道筋に対する評価を中心に調査検討を実施した。評価項目を以下に記載する。

- ① 評価対象案件の実施府省等における評価の妥当性
- ② 関連する上位の政策・施策等の目標を達成するための道筋
- ③ 研究開発の目標・実施内容
- ④ 研究開発マネジメント

3. 研究開発成果について

1. 事業全体の成果（研究開発項目②の成果）

ここでは研究開発項目②AI チップ開発を加速する共通基盤技術の開発＜委託＞の成果について記す。

本研究開発項目では、AI チップの設計開発環境を整え中小ベンチャー企業等の AI チップ開発を加速するために、AI チップの設計検証に必要なツールや装置、標準的な IP を備えた設計開発拠点を整備するとともに、AI チップの設計における各種問題を解決するための共通基盤技術を開発し、これを拠点で活用して AI チップを設計開発するための知見や技術を広めることに注力している。

この取組により、以下の目標を設定している。

〔中間目標〕（2020 年度）

本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境の活用件数 10 件以上を目標とする。

〔最終目標〕（2022 年度）

本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境の活用件数 15 件以上を目標とする。

2020 年 7 月時点において、表 3-1 の通り活用件数は 26 件（19 社+ 7 大学）となっており、既に最終目標を達成している。今後更に、環境の整備、拡張、及び、共通基盤技術の充実を計り、活用件数を伸ばしていく予定である。

中間目標	成果	達成度	課題と解決方針
本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境の活用件数 10 件以上を目標とする。	<ul style="list-style-type: none"> ・活用件数 26 件を達成した。 ・開発・整備として、設計検証フロー並びにツールチェーンの構築、リファレンスデザインの作成、独自機能素子の物理設計環境のプロトタイプ開発、IPの整備と AI チップ向け独自 IP 評価手法検討と評価チップ設計、EDA ツール利用環境の整備、教育コースの実施、試作ゲートウェイ機能の整備、などを行った（詳細は次ページ以降の各実施項目に示す）。 	○	

◎ 大きく上回って達成、○達成、△達成見込み（中間）、×未達

表 3-1 目標の達成状況

各実施項目の成果概要を表 3-2、表 3-3 に示す。

実施項目	中間目標	成果	達成度	今後の課題と解決方針
1-1 AIチップ向け設計フローの研究開発	<ul style="list-style-type: none"> ・拠点利用者が、小・中規模の回路に対し、拠点で構築したRTL記述を用いたエミュレータ・シミュレータ協調設計検証フローで設計検証を実施（5件以上） ・拠点利用者が、小・中規模の回路に対し、拠点で構築したネットリストレベルの記述を用いたエミュレータ・シミュレータ協調設計検証フローで設計検証を実施（3件程度） ・エミュレータ・シミュレータ協調設計検証フローを用いることによる設計検証効率の向上を、エミュレータのみを用いた設計検証フローと比較することで（検証時間・検証カバレッジ等を用いて）可視化するとともに結果を電子的に公開する 	<ul style="list-style-type: none"> ・RTLレベルの記述を用いたシミュレータおよびエミュレータによる設計検証は7件進行中。 ・ネットリストレベルの記述を用いたエミュレータ・シミュレータ協調設計フローでの検証は実施前（0件）。 ・設計検証効率の比較確認は未。 ・設計効率の更なる向上に向け、エミュレータシミュレータ協調設計検証プラットフォームVeriForgeを導入した。エミュレータのみとの比較は検証中。 ・エミュレータ利用ガイドライン及びエミュレータ利用マニュアル（エミュレータ利用モデルを含む）を3件作成し拠点のホームページ（以下HPと略）にて公開。 	△ (2020年度末には達成見込み)	検証フローの仕様実例を提示し10月から拠点利用者に使用して貰う。それにより年度末には3件達成の見込み。この検証時に合わせて検証効率も比較確認を行う。
1-2 ハードウェア開発垂直立ち上げ実現のための研究開発	<ul style="list-style-type: none"> ・モデルベースのエミュレータ・EDAツールの協調設計ツールチェーンを開発し、小・中規模の実設計において実証する。3件以上がこのモデル設計フローを活用した設計を行う 	<ul style="list-style-type: none"> ・高位合成を使ったデジタル設計【基礎編】を作成し、ここで定義されたモデル設計フローを活用した高位合成を3件設計した。 	○	
1-3 AIチップ設計に向けたリファレンスデザインの研究開発	<ul style="list-style-type: none"> ・畳み込み・再帰型ニューラルネットワークに対応したアクセラレータリファレンスデザインを作成する。その動作をエミュレータ上で再現し、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認する。 	<ul style="list-style-type: none"> ・畳み込みニューラルネットワークに対応したアクセラレータリファレンスデザインを作成し、その動作をエミュレータ上で再現した。 ・さらに、エミュレータ上で100データでの学習を例題として、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認した。 ・なお、6月フォーラムにおいて、日本ケイデンス・デザイン・システムと共同でリファレンスデザインについて紹介。簡易マニュアルを拠点HP内で公開。 	○	
1-4 センサ機能を含むチップのための新規デバイスモデルの研究開発	<ul style="list-style-type: none"> ・ImpulseTCADをベースとしてAIチップに搭載する際に利用可能な独自の機能素子の物理設計環境のプロトタイプを、例えばフォトセンサーといった特定の用途を想定して開発・評価し、課題を抽出し、改良仕様を策定する 	<ul style="list-style-type: none"> CMOSイメージセンサーピクセルのデバイスシミュレーションのWebユーザーインタフェースのプロトタイプを開発した。関連ユーザー評価結果を元に改良仕様を策定した。 	○	
1-5 国内外FABの活用と最適化ライブラリの研究開発	<ul style="list-style-type: none"> ・整備すべきIPカタログの作成と整備順の策定 ・カタログに沿ったIPを整備し、拠点利用者が利用できるようにWEBに掲載する ・AIチップ向け独自IPの評価手法を検討し、それに則った評価チップを設計する。 	<ul style="list-style-type: none"> ・整備すべきIPカタログである、PRISMにより導入したIPリストを整備しWebに掲載した ・拠点導入IPを最大限活用し、かつ拠点利用者の設計の実用化加速支援を目指したAi-One SoCプロジェクトを立ち上げSoCを設計した 	○	

◎ 大きく上回って達成、○達成、△達成見込み（中間）、×未達

表 3-2 各実施項目の達成状況

実施項目	中間目標	成果	達成度	今後の課題と解決方針
2-1 AIチップの研究開発に必要なEDAツールの整備	・EDAツールを導入、利用環境を整備し、拠点利用者へ公開することで10件程度の利用実績をあげる	・導入したEDAツールの利用マニュアルを公開、ツール利用のための環境設定ファイルをツール毎に準備、ライセンスの効率的な運用、設計データやIPの保護のために、VMにログインし、LSF（ライセンス・スケジューラ）を用いたツールの実行環境を整備し、ツール利用が進んでいる。 ・以上により、利用件数は26件となった。	◎	
2-2 人材育成と拠点機能の整備	・エミュレータ及びEDAツールを活用した設計フローの一般論（初級編）、導入EDAツールを用いたAIチップ設計論、エミュレータ・EDA協調設計検証論（初級編）を整備し、拠点利用者に対し、2019年度以降1項目あたり年間1回以上の教育コースを実施する ・国内外の代表的なFABと契約を締結し、設計環境を導入することで設計試作ゲートウェイ機能を整備する。これを拠点利用者へ公開することで、実施項目1-1の中間目標のネットリスト検証フロー利用目標3件のうち1件程度が本設計試作ゲートウェイ機能を利用して設計手順を実施する。 ・拠点運営について運営形態等の検討を行うタスクフォース等を立ち上げる	・1-1、1-2と協調しながら教材の整備を行い、「デジタル設計の基礎」、「ハードウェア・エミュレータでの論理検証の基礎【初級編】【応用編】」「高位合成を使ったデジタル設計【基礎編】【続基礎編】【実践編】」「デジタルブロック・物理設計編」を整備した。SoC設計セミナーを4回、教育セミナーを3回実施した。また、人材育成に向けた方針を定め、それに基づき、一般向けに設計フォーラムを14回実施した（参加者数は回を追うごとに増加している） ・代表的なFABとして、TSMCとNDAを締結しライブラリの供給を受け設計に供している ・タスクフォースを設立して自立化の検討を開始した	○	

◎大きく上回って達成、○達成、△達成見込み（中間）、×未達

表 3-3 各実施項目の達成状況

2. 研究開発項目毎の成果（実施項目ごとの成果）

実施項目 1-1 「AIチップ向け設計フローの研究開発」

大規模なAIチップ開発においては、全数の検証が不可能であることに起因して設計段階と製造された実チップとの間で動作や性能に乖離が発生し、期待される動作や性能を実現することが困難である。設計の初期段階から、設計性能が実チップに十分反映されるようにアプリケーションを見据えて開発することが不可欠であるが、論理設計以降の設計経験があるAIベンチャーでも難易度が高い。また、AIチップは、基本演算ユニットは一般的には小規模であり、かつ規則性が高いため、一見すると設計の難易度は低く思われるが、実際には接続が多数存在し、大量のデータの授受が不可欠、かつ全体としての動作検証を行うためには十分に長い検証ステップを行わないといけないといった特徴を有する。更に性能の優位性を実現するためには、高速性、超低消費電力性、高電力効率性といった特化したチップ設計が不可欠で、これらの検証のためには、従来のようにシミュレータだけに頼る検証では不十分である。

そこで、本研究課題では、エミュレータを用いた検証を行うことで大規模な設計に対して十分な検証ステップを実行可能でそれに基づく性能の見積りに基づく設計を実現することで、アイディ

アからスムーズに AI チップを実現し、かつ十分な検証によって、ファーストシリコンからの稼働、ファーストシリコンと同時にソフトウェアが稼働するシステムの実現を目指したものである。

図 3-1 に示すように設計フローには、基本であるハードウェア記述シミュレーション、ソフト検証、論理合成、ネットリストシミュレーション、等価性検証をラインアップ。これに加えて、ロジックエミュレーションによる検証行程を追加することで、AI チップ設計に特有である、規則性が高くかつ接続が多数存在するといった特徴を有する、高速、大規模、超低消費電力、高電力効率なチップ設計フローへの対応を目指す。設計フローの有効性の実証としては、

- ・実施項目 1-3 において開発される「リファレンスデザイン」に対して本実施項目で開発する設計フローを適用し有効性を実証
- ・「AI チップ開発加速のためのイノベーション推進事業／研究開発項目①：AI チップに関するアイデア実用化に向けた開発」の助成事業者を中心とした拠点利用者（以下、拠点利用者）の利用を通してその有効性を実証
- ・実施項目 1-5 において開発する最適化ライブラリを用いた設計に本設計フローを適用することで有効性を実証を目指したフローの構築を行う。

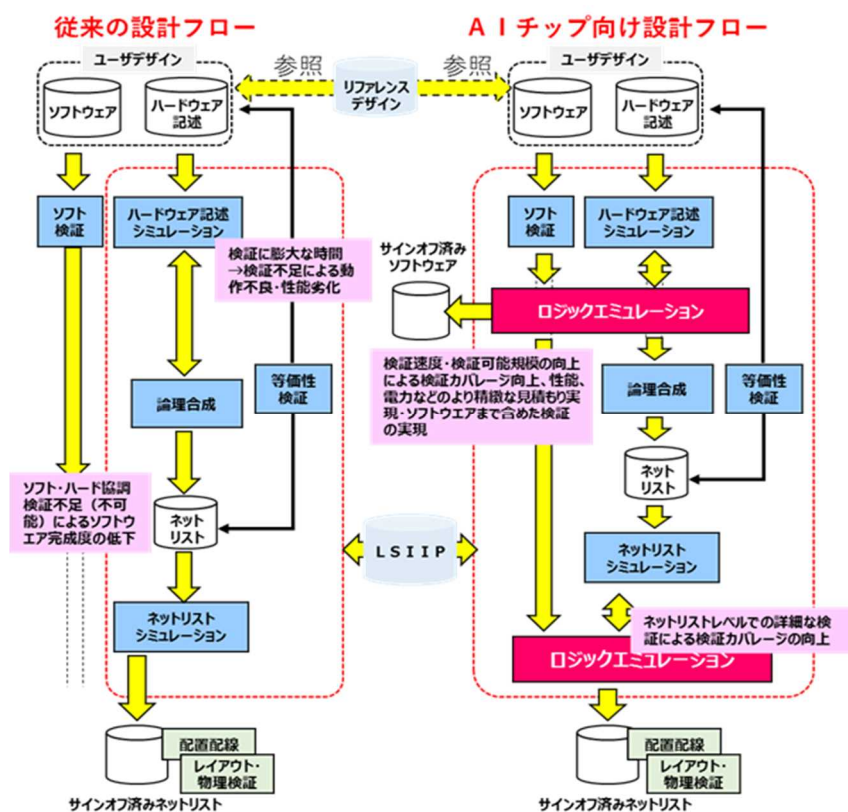


図 3-1 エミュレータを核とした AI チップ向け設計フロー

現時点までに、エミュレータ利用規定を整備し、デジタル設計の流れとその中での検証の位置づけ、エミュレータを用いた論理検証の基礎教材（図 3-2）の整備を行い、HP 上で公開し、エミュレータ利用法講習会及び検証法の講習会を実施した。加えて、エミュレータシミュレータ協調検証環境を整備しサンプル RTL を用いたデモの作成を行った。実際のサンプル RTL を用い

た教材の整備により、難解で使いこなすことが困難と思われがちなエミュレータを気軽に利用開始できる環境の整備ができた。さらに、検証法の講義に合わせる形で、教材を活用したセミナーを実施することで、エミュレータに対する理解を深める活動を行った。シミュレーションしか使わない通常の設計者に、エミュレータへのマイグレーションがシームレスにできることを示し、エミュレータの利用を加速することで、より確実な設計検証、より大規模な検証を抜けなく検証する枠組みの構築ができた。

結果として、現時点までに RTL 記述を用いたシミュレータ及びエミュレータによる設計検証は 7 件が進行中であり、この部分の中間目標は達成している。

ハードウェア・エミュレータでの論理検証の基礎

【応用編】

AIチップ設計拠点
東京大学システムデザイン研究センター

-1-

<p>【目次】</p> <p>【デジタル設計の基礎編】</p> <p>1章 論理設計概要</p> <p>1.1. LSI設計概要</p> <p>1.2. 論理設計フロー</p> <p>1.3. 論理回路の基本</p> <p>1.4. HDL(SystemVerilog)概要</p> <p>2章 検証概要</p> <p>2.1. 検証について</p> <p>2.2. 検証手順</p> <p>2.3. 検証方法</p> <p>2.4. 検証ツール</p> <p>3章 仕様説明</p> <p>3.1. サンプルモジュールの概要</p> <p>3.2. 基本モジュール MAD1</p> <p>3.3. 並列化モジュール MADC FF</p> <p>4章 基本モジュール(MAD1)検証フロー</p> <p>4.1. テレクトリ構成</p> <p>4.2. MAD1の検証環境</p> <p>4.3. MAD1の検証実行フロー</p> <p>4.4. MAD1の結果確認</p> <p>5章 並列化モジュール(MADC FF)検証フロー</p> <p>5.1. テレクトリ構成</p> <p>5.2. MADC FFの検証環境</p> <p>5.3. MADC FFの検証実行フロー</p> <p>5.4. MADC FFの結果確認</p> <p>A章 Appendix</p>	<p>【ハードウェア・エミュレータでの論理設計の基礎(初級)編】</p> <p>6章 ハードウェア・エミュレータでの論理検証</p> <p>6.1. エミュレータ概要</p> <p>6.2. エミュレータでの機能検証環境</p> <p>7章 ハードウェア・エミュレータでの検証フロー</p> <p>7.1. テレクトリ構成</p> <p>7.2. MADC FFの検証環境</p> <p>7.3. MADC FFの検証実行フロー</p> <p>7.4. MADC FFの結果確認</p> <p>A章 Appendix</p> <p>【ハードウェア・エミュレータでの論理設計の基礎(応用)編】</p> <p>8章 ニューラルネットワークの回路仕様</p> <p>8.1. 手書き数字認識のニューラルネットワーク</p> <p>8.2. サンプルモジュール回路の仕様</p> <p>9章 ニューラルネットワークの検証フロー</p> <p>9.1. テレクトリ構成</p> <p>9.2. 検証環境</p> <p>9.3. 検証実行フロー</p> <p>9.4. 検証結果確認</p> <p>A章 Appendix</p>
---	--

本書は【ハードウェア・エミュレータでの論理設計の基礎(応用)編】になります。

-2-

図 3-2 エミュレータを用いた論理検証教材例

実施項目 1-2 「AI チップ設計に向けたリファレンスデザインの研究開発」

システムレベル記述言語若しくはソフトウェアの知見しかない AI ベンチャーにおいて、多種多様な設計ツールを取捨選択し、スムーズに AI チップの設計を行うことは AI アルゴリズムのハードウェア化における大きなハードルである。現に、ソフトウェア開発者において、FPGA での実装までは比較的容易であるにもかかわらずチップ化がほとんど実現されないのはこの辺りが大きいとされている。さらに、この本質は、様々な設計ツール及び検証作業を要することに加えて、当該ツール群に特有な個々のデータベースやファイル形式を取り扱う必要があり、ハードウェア開発への新規参入は非常に敷居が高い。この敷居をいかに軽減するかが課題である。

そこで本研究開発項目においては、ハードウェア開発を生業としないためシステムレベル記述言語若しくはソフトウェアの知見しかないベンチャー企業等の研究開発者でも、多種多様な設計ツールを適切に取捨選択でき、システムレベル記述言語からハードウェア設計のサインオフまでを一気通貫に実現できるツールチェーンを策定することを目指している。これによりハードウェア設計経験のない AI ベンチャー企業であったとしてもアイデアからスムーズに AI チップ実現が可能となる。

そこで本研究課題においては、ツールチェーンを網羅するマニュアル・教材を整備することに加え、ツール利用のための環境設定ファイルをツール毎に準備することでツール利用のハードルを下げることを目指した研究開発を行う（図 3-3）。

現時点までに、EDA ツールの利用ガイドライン、利用マニュアルの公開、EDA ツールの管理運用指針を策定し（図 3-4）、安全かつ EDA ライセンスの効率的な運用を可能とする利用形態を構築し、その乗っ取った利用、導入した EDA ツールを用いた設計フロー教材として、高位合成教材、物理設計教材を完成させ公開、ツール利用のための環境設定をひとまとめにして、利用者が即利用開始できるように整備に取り組んだ。これらの取組により、マニュアルに加え、導入ツールに即した教材の整備、ツール毎の環境変数の一括した整備により、EDA ツール利用初心者の利用開始の障壁が劇的に低減した。加えて、NoMachine によるセキュアな画面転送による、利用者データの散逸のリスク、拠点の IP の不正流出を防止しつつ利便性良く利用できる環境を構築するとともに、ライセンスキューシステム LSF を用いた EDA ツールの利用によるライセンスの効率的な運用を実現しており、貴重なライセンスの有効活用に資している。

なお、高位合成を使ったデジタル設計【基礎編】のモデル設計フロー（図 3-5）を活用した高位合成設計 3 件の実証確認中となっている。

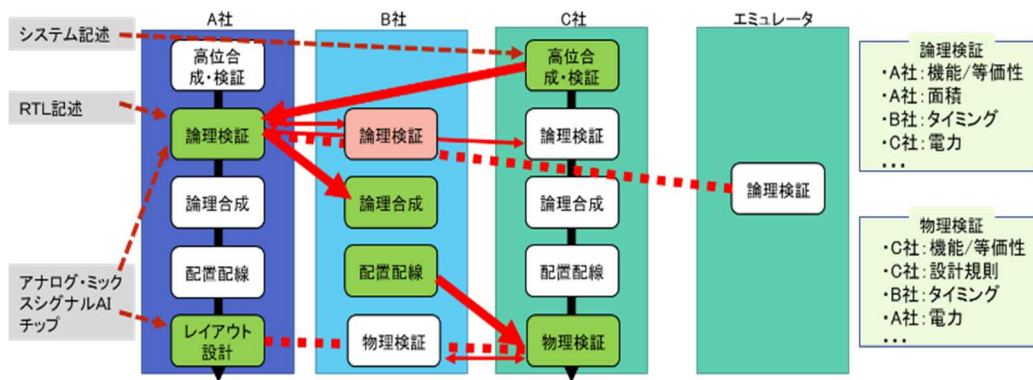


図 3-3 ツールチェーンの一例

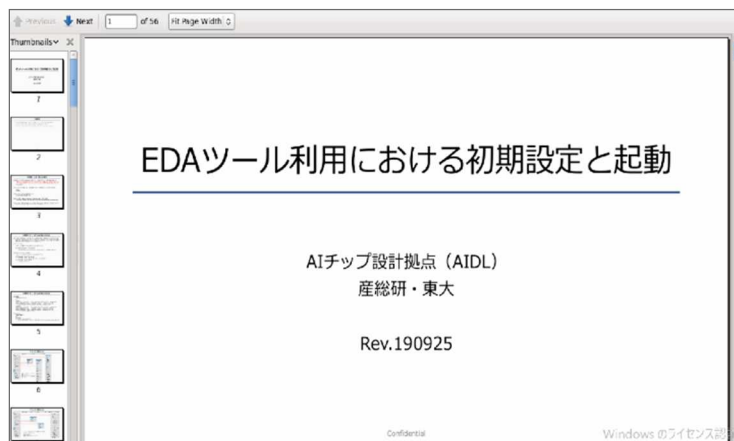


図 3-4 EDA ツール起動マニュアル

デジタル設計教材		
高位合成を使ったデジタル設計【基礎編】		
AIチップ設計拠点 東京大学システムデザイン研究センター		
【目次】		
高位合成を使ったデジタル設計【基礎編】		
1章 高位合成概要	8章 GDCによるシミュレーション概要	14章 バイブライシス
1.1 高位合成とは	8.1 アストペンタ作成	14.1 Architecture
1.2 高位合成での設計フロー	8.2 フロップ	14.2 スループットの検証
1.3 高位合成のフルフロー	9章 Cadence起動	14.3 RTL生成
1.4 記述言語(Synthesis)概要	9.1 Synopsys記述の作成	14.4 遅延検証
1.5 高位合成ツールAについて	9.2 Cadence起動	15章 サンプル回路, MAGC, PZ
2章 高位合成設計フロー概要	10章 アストペンタに依存しない検証	15.1 機能性検証作成
2.1 Cadenceについて	10.1 DesignChecker の起動	15.2 CoCm 記述
2.2 Cadence設計フロー	10.2 DesignChecker の結果確認	15.3 機能性検証
3章 サンプルモジュール書き込み	10.3 コードの修正	15.4 Synopsys 記述
3.1 サンプルモジュールの概要	11章 CoCm出力のシミュレーション	15.5 アストペンタ作成
3.2 基本モジュール MAGC	11.1 Cadence Coverage の起動	15.6 アストペンタに依存しない検証
3.3 サンプル回路設計の書き込み	11.2 CoCm出力結果の確認	15.7 CoCm出力の取得
4章 機能性検証作成工程	12章 デザインフロー	15.8 サイクルフロー
4.1 機能性検証とは	12.1 サイクルフロー概要	
4.2 MAGCの機能性検証	12.2 サイクルフロー	
4.3 MAGCのCoCm記述	12.3アーキテクチャ制約確認	
5章 設計性検証作成工程	12.4 ツール連携	
5.1 設計性検証とは	12.5 サンプル回路	
5.2 MAGCの設計性検証	12.6 RTL生成	
5.3 MAGCのSynopsys記述	12.7 Verilog 記述	
6章 コーディング工程	12.8 Design Analyzer の起動	
6.1 コーディングとは	12.9 Design Analyzer の結果確認	
6.2 MAGCのコーディング	13章 シミュレーション	
7章 アストペンタ作成工程	13.1 シミュレーションの準備・設定	
7.1 アストペンタとは	13.2 Verilogの起動	
7.2 Verilogのコーディング		
7.3 MAGCのアストペンタ		
7.4 Verilog記述		

図 3-5 ツールチェーンマニュアル例：高位合成を使ったデジタル設計

実施項目 1-3 「AI チップ設計に向けたリファレンスデザインの研究開発」

AI チップ設計に向けたリファレンスデザインの研究開発においては、ハードウェア記述、ファームウェア、ソフトウェアと PCIe 等の高速バスインターフェース、DDR 等の高速メモリインターフェース、標準バスインターフェースや、画像認識 AI で用いられる畳み込みニューラルネットワーク IP からなるアクセラレータをリファレンスデザインとして作成することに取り組んだ。また、畳み込みニューラルネットワーク IP の部分を今後 AI において使われると推測される再帰的ニューラルネットワーク、サポートベクターマシン、ボルツマンマシンに適用可能なように拡張することに取り組むこととなっている。中間目標としては、畳み込み・再帰型ニューラルネットワークに対応したアクセラレータリファレンスデザインを作成し、その動作をエミュレータ上で再現し、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認することであった。今年度までに、上記計画通りのリファレンスデザインを構築し、エミュレータ上での動作を確認した。これによって、FPGA で PoC(Proof of Concept

をしてきたようなユーザーが SoC(System on Chip)に移行する際に最新の検証手段を提供可能となる。

リファレンスデザインは、図 3-6 に示すようにアクセラレータ RTL に加え、Flame work としては Chainer、Python、OS としては Ubuntu、ホストとしては Intelx86_64、更に GPU(NVidia)も含むものである。本プロジェクトでは、これらのすべての要素をエミュレータシステムによって、各部の協調動作を一貫して再現することを目指した。

本研究では、これを実現するために AXI バスファンクショナルモデルを導入し、エミュレータに実装された DUT(Design Under Test)の RTL とそれ以外の部分のモデルを搭載したシミュレータを接続することとした。更に GPU 及び Ubuntu を搭載したチップ駆動用のホスト PC は、実機をエミュレータ制御ホストに接続できるようにし、DUT の RTL を実際のソフトウェアから起動可能なソフトウェアハードウェア一貫検証を実現するためのシステムとして構築した。この検証システムによって、ソフトウェアハードウェア一貫検証を実現することに成功した。この検証システムは、エミュレータ装置、ソフトウェアシミュレータ用ホスト、そしてリファレンスデザインのモックとなる Host の 3 要素によって構成され、世界でも稀な大規模検証環境といえる。CPU モデル、DRAM モデルは、C 言語モデル等で代用しており、集積回路 IP を持たないユーザーも自身の RTL を検証可能になる。

リファレンスデザイン自体の動作健全性の確認は、同一のニューラルネットワークの 100 データによる学習過程を題材とし、検証システムのエミュレーション結果がソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認した。より具体的には、図 3-7 に示すように、Alexnet 第 4 層前後の入出力値が一致することを確認するとともに、Alexnet の 100 データ学習後の画像認識スコアが矛盾しないことを確認した。

本システムの使用方法は、拠点 Web ページの FAQ に案内を出すとともに、システム上に使用法マニュアルを公開している。2020 年度拠点 6 月フォーラムでも案内を実施した。

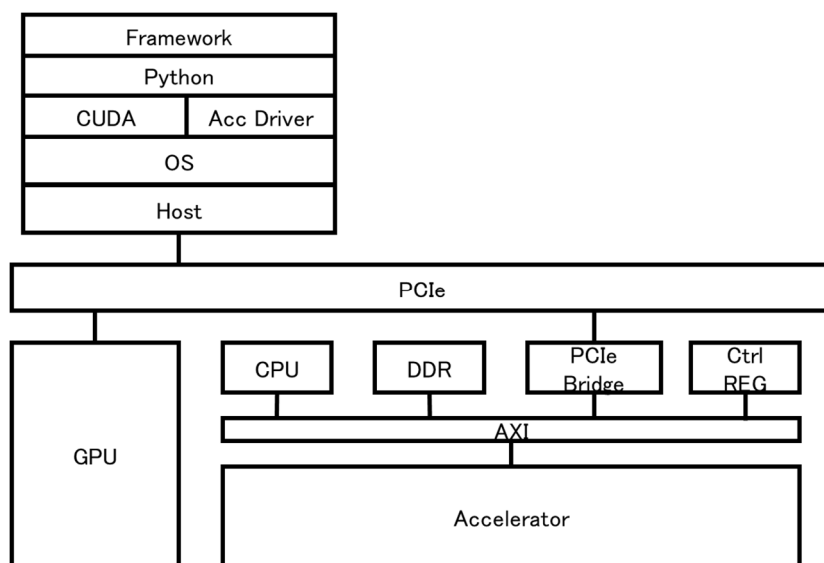


図 3-6 リファレンスデザインの構成

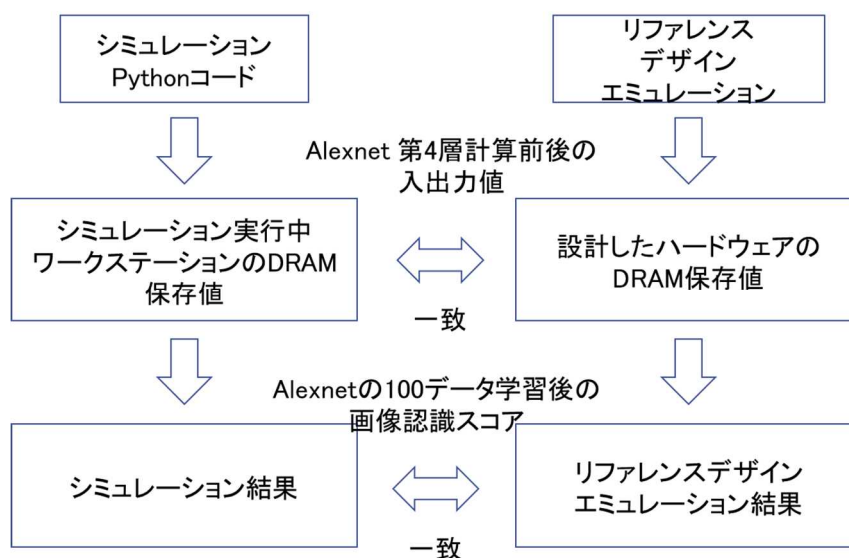


図 3-7 リファレンスデザインの検証過程

実施項目 1-4 「センサ機能を含むチップのための新規デバイスモデルの研究開発」

センサ機能を含むチップのための新規デバイスモデルの研究開発については、物理設計環境を拠点ユーザーに提供するため、要望が多かった CMOS イメージセンサー関連ユーザーの訪問ヒアリングを行った。CMOS イメージセンサーに注目したのは他のセンサに展開できるなど拠点にとっての将来性の観点からである。ヒアリングの結果を受け Impulse TCAD を用いてユーザーの要望を実現するための CMOS イメージセンサピクセルのシミュレーション技術を構築した（図 3-8）。更に条件振りやレイアウト変更などの要望を反映できる TCAD の Web ユーザーインターフェースを開発した(図 3-9)。更に TCAD への個別の要望を通じて協力関係を結び、共通的に再利用できる入力データのひな型の整備が可能な体制ができつつある。

Web ユーザーインターフェースは素子寸法・ドーパント分布などのパラメータを設定するなど、汎用的な仕組みとして WebUI を構築しており、将来様々なデバイス構造に拡張が可能である。今後訪問した関連ユーザーを中心にご評価いただき、いただいたご意見を元に改良する予定である。また TCAD に対する個別の要望に対する対応も行っており共通利用可能な入力データのひな型の充実が期待できる。

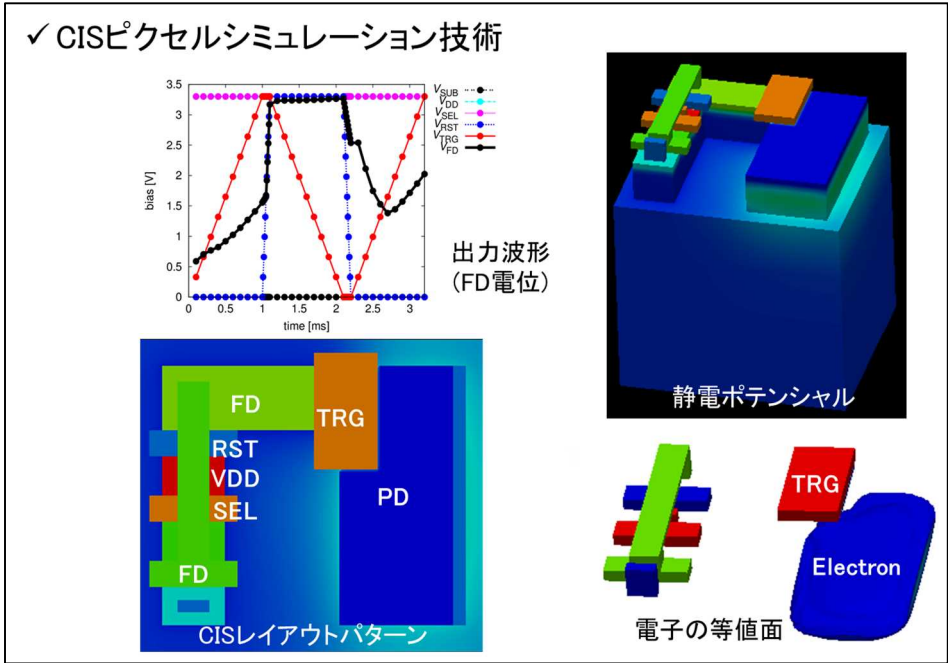


図 3-8 ユーザーの要望を実現するための CMOS イメージセンサピクセルシミュレーション技術

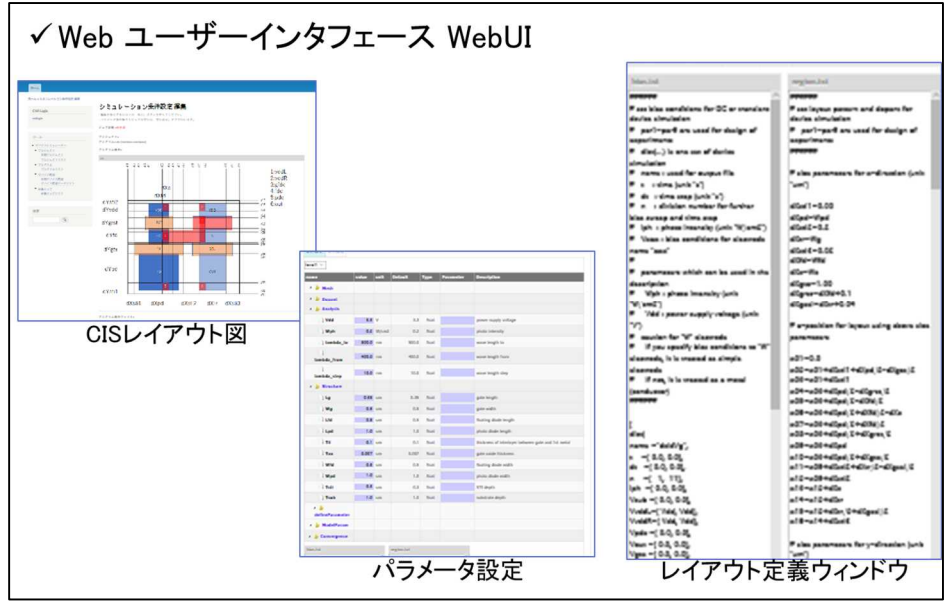


図 3-9 開発した Web ユーザーインターフェイス

実施項目 1-5 「国内外 FAB の活用と最適化ライブラリの研究開発」

AI チップ開発の上で、さらなるハードルは、AI コアの設計はできてもそれだけでは PoC を担うハードウェアにはならず、制御用のプロセッサ、それらを接続する NoC IP、オンチップメモリ、更には外部の制御用機器（PC など）との高速通信を担うインターフェース IP 等を搭載することが

不可欠であり、それらの調達、それらを用いた設計の困難さが、AI チップ開発のハードルを更に高くしている。また、高いセキュリティ性等を保証する必要があるアプリケーション向けの半導体を国内 FAB で製造したいとの要求は少なくないが、国内の FAB は設計者からの利用実績が極端に少ないためノウハウの蓄積・公開に制約があり、容易に設計に取り組める状況ではない

(図 3-10、図 3-11)。そこで、本研究開発項目においては、スタンダードセルなどの基本 IP、PLL やメモリといったプリミティブライブラリに加え、完成度の高い AI チップの実現に向けて高速 I/O やプロセッサといった高次の IP の整備を行い、それらが利用可能となるようにする。これにより、拠点利用者は競争力のある AI コアの開発に注力することができるようになり、開発期間の短縮を実現できる。また、標準 IP コアを用いた設計フローを開発、最適化を行うことにより、設計フローの最適が可能となり、結果的に、AI ハードウェア設計の開発が加速されることが期待される。

本研究課題に関して、AI チップ開発に必要な標準 IP として、PCIe、DDR などの標準インターフェース IP、NoC やバスインターフェース IP、標準的なプロセッサコア IP を導入し、設計に利用可能な形で整備した。また、整備した IP を IP カタログの形でリストの整備と公開を行った。さらに導入 IP コアを有効活用しながら設計ノウハウを集積する目的で、AI コアを搭載するプラットフォームとして SoC 設計を開始し、そのブロック図、フロアプランの策定と、それに基づいた NoC など IP 利用方針の策定を行った (図 3-12)。

本研究課題の取組の結果として、多くの利用価値の高い IP が整備され利用可能な状況になったことは、EDA の整備と併せて非常に意義の高いことである。さらに、AI コアのアイデアを実証するためには SoC としての実現が不可欠であり、その実現を容易化するための AI コアの評価のための SoC プラットフォームの構築は、今後の AI チップ快活加速において、大きなマイルストーンである。さらに、このようなマルチコアの SoC プラットフォームは世界的にも新規性の高い取組である。

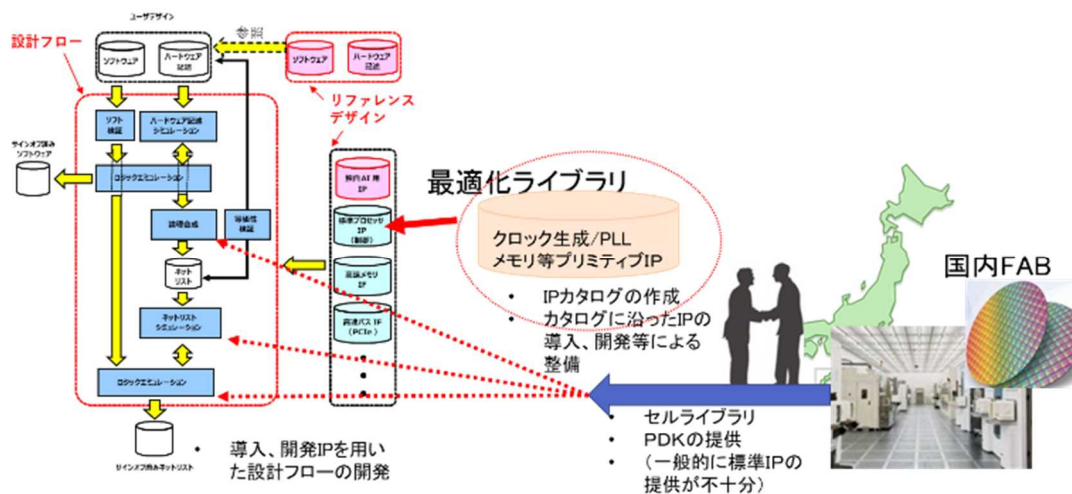


図 3-10 設計フローとライブラリ



図 3-11 AIチップ設計とIPの関係

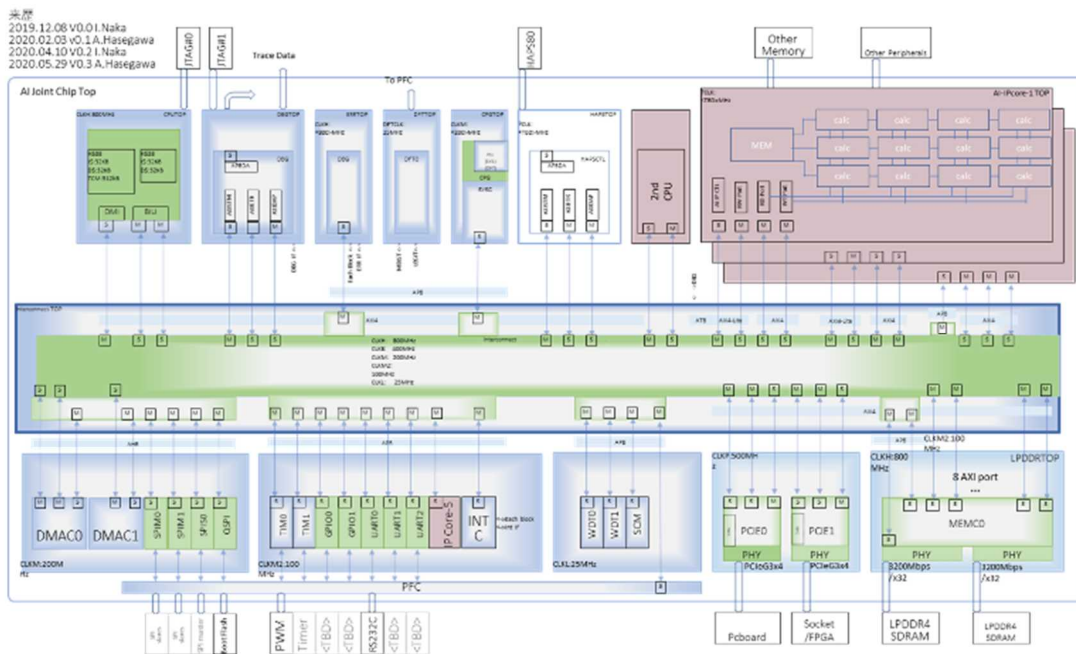


図 3-12 SoCプラットフォームの構成概要

実施項目 2-1 「AI チップの研究開発に必要な EDA ツールの整備」

AI チップ開発において数ある障壁の最初であり最大の障壁である EDA ツールを整備し、中小・ベンチャー企業に広く活用されるような環境として提供することが本研究プロジェクトにおける最大の課題である。AI チップ開発において、その性能を高精度に予測し設計するための設計ツール群はもはや欠かすことのできないものとなっているが、これらの設計ツール群は非常に高価であるため、AI チップの開発には莫大な費用が必要となり、大きな障壁となっている。そこで、本研究開発項目において、アナログ系、デジタル系論理設計・物理設計のための設計ツール群、高位合成のためのツール群及びサインオフ検証向けツール群を整備し、拠点を利用する中小・ベンチャー企業に広く活用されるような環境を整備する。これらの EDA ツール群は拠点内にライセンスサーバを設置し以下の通りの管理運用を行う。拠点を利用する中小・ベンチャー企業は、

- (1) 企業内に企業自身が整備した計算機にツールをインストールし、ライセンス認証を行い利用する（図 3-13：ベンチャーA に相当）、
- (2) 拠点到設置するプライベートクラウド上のツールを利用する（図 3-13：ベンチャーB、C に相当）、
- (3) 拠点到設置する利用ブースにおいて利用する（図 3-13：ベンチャーD に相当）

いずれかの形態での利用を前提とする。利用申請ライセンス数、利用ユーザー登録により利用を厳密に管理することで、利便性を損なうことなく目的外利用を防ぐ。なお、利便性及びセキュリティ担保の目的で、(2) を優先して整備し運用し、順次、(3)、(1) に運用を拡大していくこととする。

2019 年度より順次利用を開始し、現状では (2) に関しては十分に安定した運用を実現している。EDA ツールの導入に関しては、永久ライセンスと 4 半期毎の単価契約に分割することで、定常的な費用負担の軽減を図りながら、ライセンスの機動的な運用を可能とする契約を実現した。さらに、EDA ツールの利用規約の整備を行い、申請から利用までのフローを整えた。EDA ツールを実行するサーバ環境を導入し、それらを実際に利用できる環境に整備し運用した。また、EDA ツールは、最新バージョンを利用しなくてはならない案件と、PDK との相性から特定バージョンを利用しなくてはならない案件が混在することから、必要に応じて、最新バージョン及び必要バージョンをインストールすることで、ライブラリや設計フローに即応した利用環境の整備を行った。さらに、ライセンス監視ツール OpenLM をインストールし利用動向の監視を行うとともに、利用状況に応じたライセンス数の調整を実現した。

また、EDA ツールの利用に際して、不正なライブラリダウンロードなどといったことを防止する目的での、セキュリティを確保したうえで、設計ファイルの UPLOAD、DOWNLOAD を半自動で実現できる環境を構築した（図 3-14）。

その結果として、現在までのライセンス利用ユーザー数が、25 プロジェクト 139 アカウントの利用実績となっている（図 3-15、図 3-16）。なお、利用申請が認められて利用が開始したプロジェクト数は 26 となっている（図 3-17）。この実績は当初 10 件程度の利用の想定に対して大幅な上積の実績となっており、2019 年度の加速資金でのインフラ増強が有効に機能している。

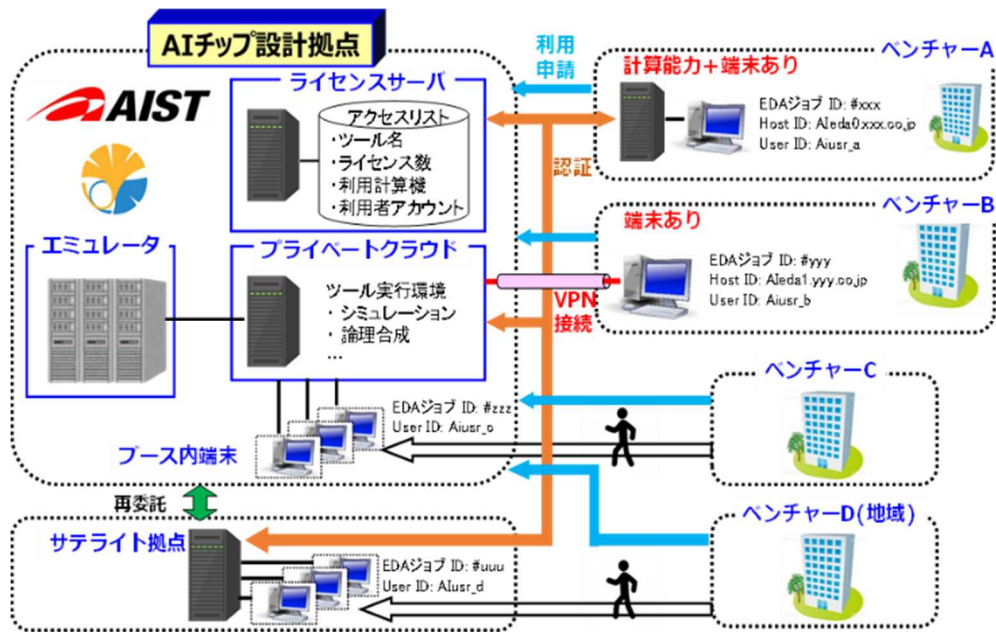


図 3-13 AI 拠点における EDA ツールの利用形態

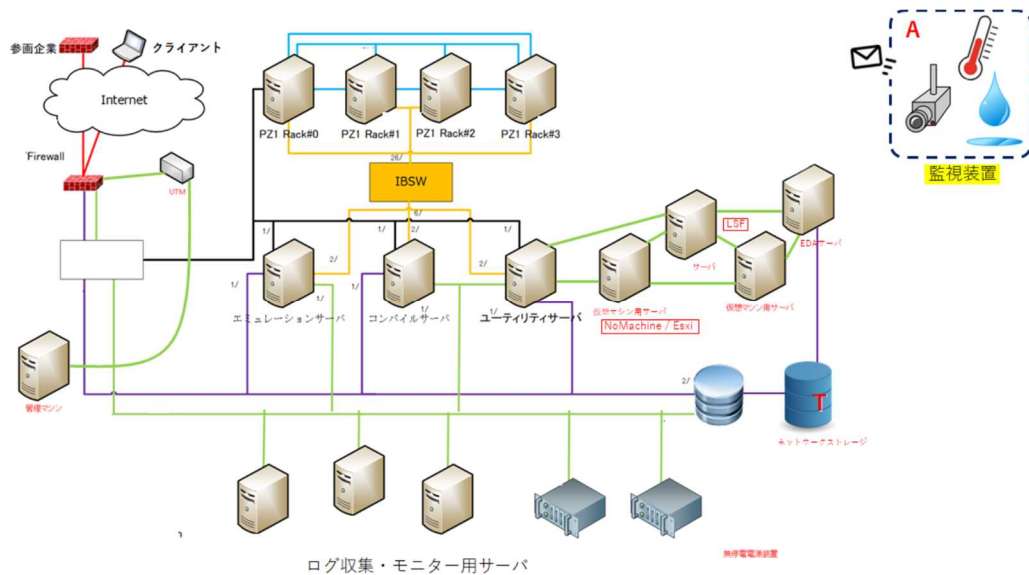


図 3-14 拠点の EDA 利用 IT インフラ概要

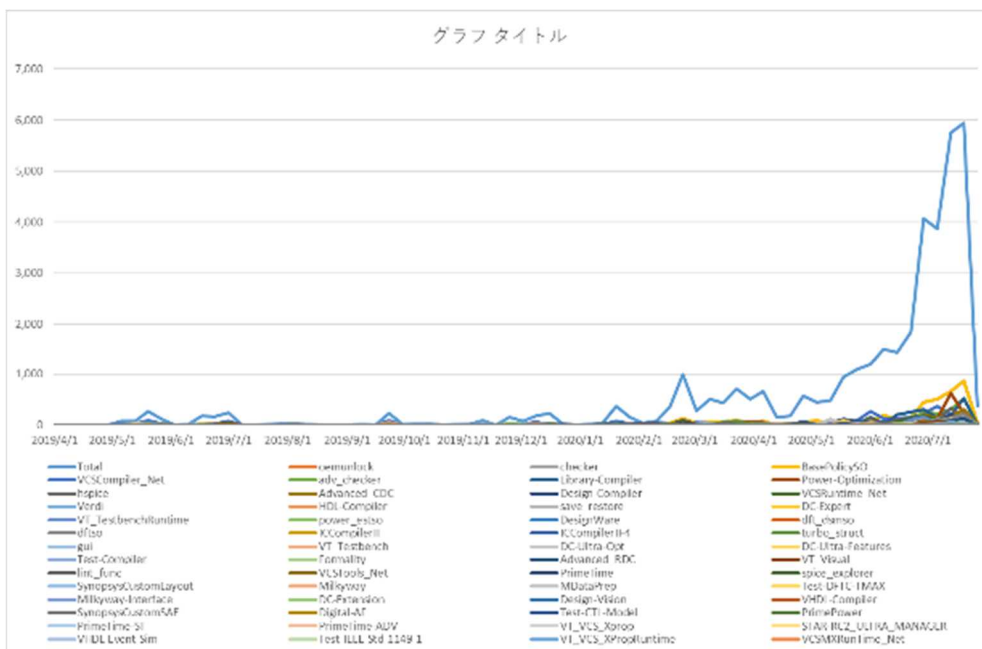


図 3-15 シノプシス社ツールの利用状況

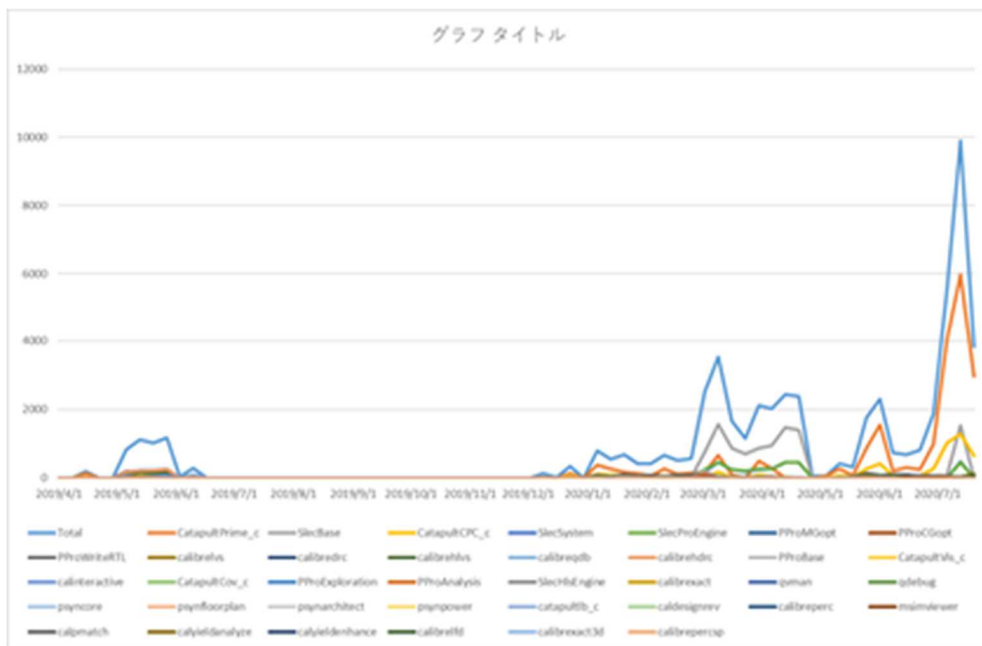


図 3-16 メンター社ツールの利用状況

- これまでの登録利用者 26機関：19企業（内利用終了2社） + 7大学

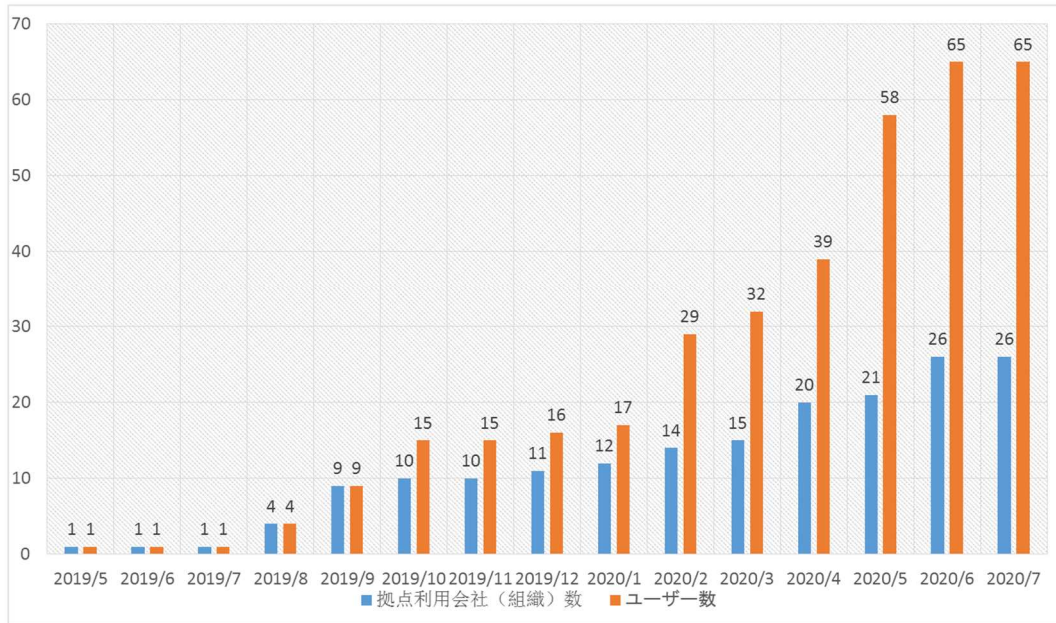


図 3-17 拠点利用者数の推移

実施項目 2-2 「人材育成と拠点機能の整備」

構築した AI チップ設計開発環境を活用するための機能やマニュアル類を整備するとともに、人材育成を行う。ツールや設計フロー、ツールチェーンやリファレンスデザインを準備しただけでは、エミュレータや EDA ツール群を使いこなして AI チップの開発ができるわけではない。また、FAB の選定、契約、設計のための PDK やライブラリの導入は非常に時間がかかり容易ではない。そこで、拠点の利用に関するマニュアルの整備の他、AI チップ設計・検証ガイドラインの策定や、AI チップ設計の教育カリキュラムを構築し、中小・ベンチャー企業の AI チップ開発に関する人材育成を実施する（図 3-18）。さらに、代表的な FAB に対する窓口を整備し、試作に向けた支援を行う。複数回の勉強会を開催し、中小・ベンチャー企業等の意見を集約し、マーケティングやコンソーシアム活動を通して拠点の自立運営を検討する。

この課題に対し、現時点までに、EDA ツールの利用ガイドライン、利用マニュアルの公開を行い、EDA ツールの管理運用指針を策定し、安全かつ EDA ライセンスの効率的な運用を可能とする利用形態を構築し、その乗っ取った利用を行っている。さらに、導入した EDA ツールを用いた設計フロー教材として、高位合成教材を完成させ、更にその続編としての物理設計教材を 2020 年度末までに完成させ公開する予定で研究開発を進めている。ツール利用のための環境設定をひとまとめにして、利用者が即利用開始できるように整備を行った。また、人材育成に向けては、フォーラムを通じた幅広い興味の喚起、セミナーを通じた深堀に加え、整備した教材を用いた自習などの教育を合わせることで効率よく人材の育成を目指している。

一般向けの設計フォーラムは合計 13 回開催、教育セミナーを 3 回実施、SoC 設計実践セミナーを 4 回実施している。これらフォーラム、セミナー開催と連動する形でトレーニング資料のダウンロード数も増加しており（図 3-19）、これらが自習により活用されていると期待される。また、ネットワーク越しの利用に起因して起こりうる諸問題を回避するために拠点利用ブースを整備し拠点に来てのツールの利用（図 3-20、図 3-13 中のベンチャーC の利用形態）へも対応を行った。また、拠点の自立運営に向けた議論を加速するため、拠点内部にタスクフォース設立して自立化の検討を開始し、外部識者への加入の了解を得て外部識者を含めた議論を加速することを目指している。

ハード開発経験知見		試作・製造	テスト	検証技術	EDAツール			AIアルゴリズム	AIチップ	システム設計	組込ソフト	
				エミュレーション	デジタル設計	アナログ設計	設計フロー	ML/DL等				
あり	実習 手簿	AI拠点 重点2:教材となる題材(正しいデータ、間違っデータなど)を蓄積する 重点3:SoCを教材とした実践トレーニング										
	座学	VDEC連携したテスト手法	AI拠点 エミュレータ協調検証	デジタル設計 トレーニング	AI拠点 アナログ編・RF編	AI拠点 設計フロー	産総研AIセンター連携	AI拠点 AI SoC設計			エイお おかIS T連携	
なし	この領域のユーザ拡大が重要	マッチング	AI拠点 重点1:フォーラム・セミナー(フランクな勉強会、マッチング)を月一回以上開催									
	成果アピール											

図 3-18 人材育成のグランドデザイン

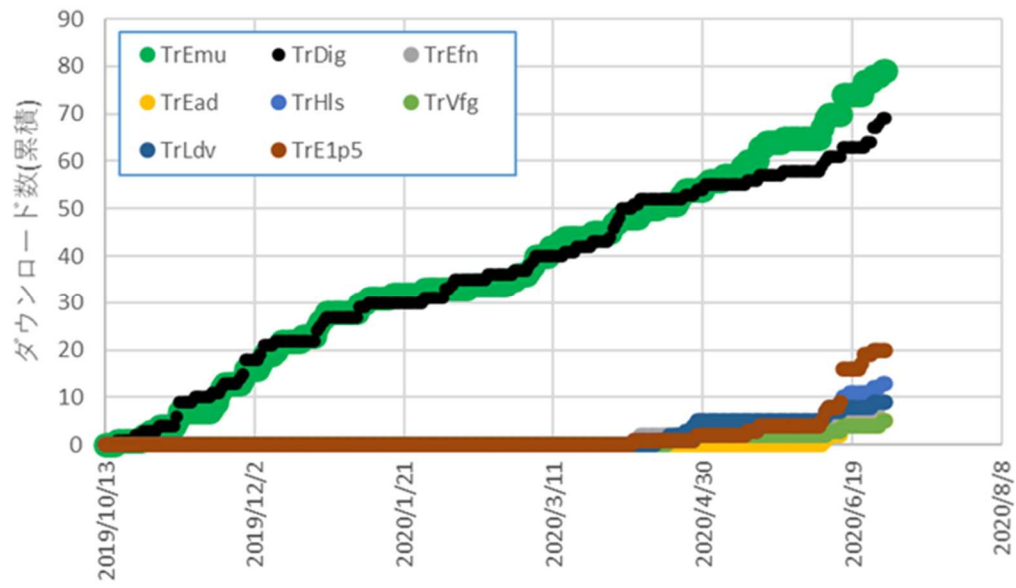


図 3-19 トレーニング資料のダウンロード数

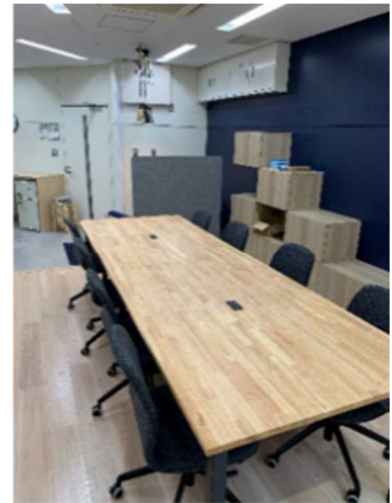


図 3-20 拠点ブースの整備

4. 成果の実用化に向けた取組及び見通しについて

1. 本事業（プロジェクト）における実用化の考え方

本事業の実用化に向けては、本プロジェクトで開発した共通基盤技術・資産（チップ設計手法／ノウハウ DB、SoCプラットフォーム、IP ライブラリ、チップ設計クラウド、チップ設計 HP、運営管理技術、チップ設計教育 DB など）を継承する自立運営組織(仮称: AIDCx)を組織化し、プロジェクト終了後も低コスト・短期間でのチップ開発を可能にする共通基盤の提供を継続させることを考える（図 4-1）。

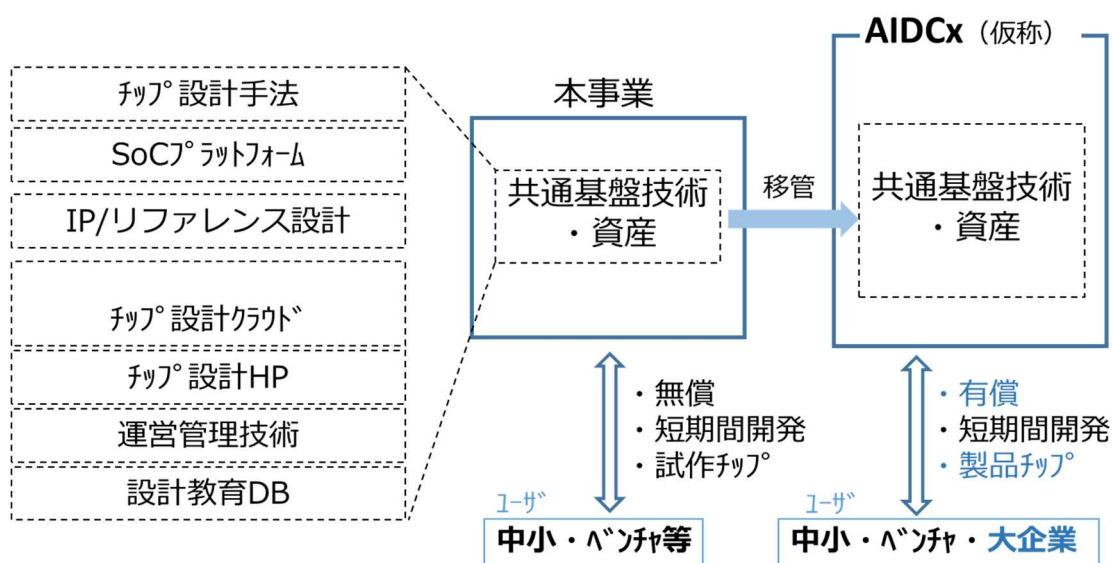


図 4-1 自立運営組織(AIDCx)のイメージ

2. 実用化に向けた今後の検討及び課題

AIDCx の組織化、運営に向けて、事業モデルの具体化、共通基盤技術の拡充、国の施策との連携について、以下のような検討課題がある。

今後、それぞれについて、具体的な検討を進める。

(1) 事業モデルの具体化／課題

- ・EDA ベンダ、IP ベンダとの契約形態
- ・ファブとの連携モデル
- ・収支モデル
- ・AIDCx の組織形態（営利 or 非営利団体）
- ・資産移管方法

(2) 共通基盤技術の拡充／課題

- ・SoCプラットフォームの拡充（現状、28nm 技術に対応）
- ・AIDCx 専用 IP ライブラリの確保
- ・自立資金の確保

(3) 国の他の施策との連携／検討

- ・経済安全保障関連施策との整合性
- ・自立資金の確保

3. 実用化による波及効果

本事業の実用化により、我が国において以下の波及効果があると考えている。

(1) 我が国における AI チップ開発の活性化

- ・AIDCx に共通基盤技術を集約・蓄積し、共通利用することにより、チップ開発の効率を改善し多くのアイデア実用化の創出に貢献
- ・AIDCx を核としたチップ開発のための資金調達エコシステム構築により、資金調達プロセスを活性化

(2) 我が国の国家／経済安全保障への貢献

- ・チップ設計のエンジニアリングチェーンを国内に確保
- ・国内半導体ファブと連携した国内でのチップ設計-生産エコシステムの確立

添付資料

●基本計画

P18004

「AI チップ開発加速のためのイノベーション推進事業」 基本計画

IoT 推進部
イノベーション推進部

1. 研究開発の目的・目標・内容

(1) 研究開発の目的

① 政策的な重要性

IoT、人工知能（AI）、ビッグデータ、ロボット等の技術革新により、これまで実現不可能とされていた社会の実現が可能になりつつある。IoT 技術の進展により、実社会のあらゆる事業・情報がデータ化され、ネットワークを通じた自由なやりとりが可能となりつつある。AI 技術は、その飛躍によって、機械が自ら学習し人間を超える高度な判断をすることをも可能にしている。また、ビッグデータ技術によって、集まった大量のデータの分析から新たな価値を生み出すことを可能にしている。ロボット技術は、より多様かつ複雑な作業の自動化を可能にしている。また、これら技術革新の掛け合わせによって、革新的な製品やサービスが生み出されることも期待できる。例えば、無人自動走行車、ものづくり現場における多品種少量生産、個人に最適化された医薬品の提供、介護現場の労働力不足解消、インフラ保安の効率化等の実現が期待され、産業構造や就業構造を劇的に変える可能性を秘めている。

「必要なもの・サービスを、必要な人に、必要な時に、必要なだけ提供し、社会の様々なニーズにきめ細かく対応でき、あらゆる人が質の高いサービスを受けられ、年齢、性別、地域、言語といった様々な違いを乗り越え、生き活きと快適に暮らすことのできる」超スマート社会（Society 5.0）の実現には、上記のような第4次産業革命技術やそれらを用いて創造される製品やサービスを次々と社会実装していかなくてはならない。

関連する政策として、次のようなものが打ち出されている。第5期科学技術基本計画（平成28年1月閣議決定）では、「超スマート社会」（Society 5.0）の実現において、構築に必要で速やかな強化を図るのが必要な基盤技術として、安全な情報通信を支える「サイバーセキュリティ技術」、IoTやビッグデータ解析、高度なコミュニケーションを支える「AI技術」、大規模データの高速度・リアルタイム処理を低消費電力で実現するための「デバイス技術」、IoTの高度化に必要となる現場システムでのリアルタイム処理の高速度化や多様化を実現する「エッジコンピューティング」等が挙げられている。「科学技術イノベーション総合戦略2017」（平成29年6月閣議決定）では、「超スマート社会」（Society 5.0）の実現に向けた重きを置くべき取組として、「サイバー空間関連の基盤技術の強化（エッジコンピューティング

等)」や「フィジカル空間関連の基盤技術の強化（超小型・超低消費電力デバイス等）」が挙げられている。「未来投資戦略 2017」（平成 29 年 6 月閣議決定）では、イノベーション・ベンチャーを生み出す好循環システムのための重点投資すべき分野の取組の一つとして、「AI 学習効率の向上、自然言語処理、ディープラーニング翻訳、超高効率 AI 処理に資する半導体及び革新的センサ等の基盤技術開発及びその組込みシステムへの適用」が挙げられている。

また、経済産業省は、Society 5.0 を実現するための我が国の産業が目指すべき姿（コンセプト）として、「Connected Industries」を提唱した（平成 29 年 3 月）。Connected Industries は、既存産業とデジタル技術の「つながり」をはじめとして、機械、データ、技術、ヒト、組織など様々なものの繋がりによって新たな付加価値の創出や社会課題の解決を目指すものである。経済産業省は、Connected Industries を実現するための事業を強力に推進しており、特に、「自動走行・モビリティサービス」、「バイオ・素材」、「スマートライフ」、「プラント・インフラ保安」、「ものづくり・ロボティクス」を 5 つの重点取組分野としている。

上記の社会課題解決には、大量データの効率的かつ高度な利用を可能とする情報の収集、蓄積、解析、セキュリティなどの技術に加え、AI・次世代コンピューティング技術がエッジやクラウド領域において求められている。中でも、自動走行やロボティクスを始めとする分野では、従来のクラウドコンピューティングからネットワークの末端（エッジ）で中心的な情報処理を行うエッジコンピューティングへの分散が不可欠になると考えられており、エッジにおける処理の重要性や価値が高まると推察されている。特にエッジにおいては限られた資源を用いて効率的に処理を行う必要があるため、性能を飛躍的に向上させられる AI 技術の活用が期待されている。この転換期を日本の IT 産業が大幅に成長するチャンスと見据え、産学官の体制による野心的な技術開発を推進することが重要である。

日本にはベンチャー企業を中心に AI に関する高度な技術が存在するが、当該 AI をエッジ側で効率的かつ高速に動作させるためには、AI の動作専用に設計開発した専用デバイス（AI チップ）が必要となる。しかし、AI チップの開発には高額利用料が必要となる専用の設計ツール（EDA ツール）、検証装置等が必要であるとともに、試作にかかる費用も高額であるため、革新的な構想が企業にあったとしても AI チップの設計開発を行う事が出来ずにいる。

専用の設計ツールを用いなければならない背景には、微細化が進む事での回路設計の高度化に対応する必要があることと、EDA ツールを使わなければ設計した回路の性能が保証されないという面がある。そのため、アイデア段階ではビジネス化までの事業化計画が不明確となり、民間資金の獲得も困難となる。これが AI チップビジネスに参入しようとする企業にとって、開発とビジネス化の間を隔てる高いハードルとなっている。

そのため、国が主導してこのハードルを取り除く政策を実施し、画期的なアイデアを用いた AI チップの設計開発を推進するとともに、開発を通じた人材育成はもとより、エッジコンピューティングの実現に貢献し、日本の産業競争力の強化にも繋げる。

② 我が国の状況

日本は、コンピューティング分野において、ハードウェアを中心に存在感を発揮してきた。1980年前後には、日本発の材料、メモリ、アーキテクチャなどの革新的な技術を発明し、ムーア則実現の礎を築いた。

その後、ファウンドリーという業態が新たに誕生し、設計と製造を分離することで複雑化する集積回路の開発に対応する動きが活発化したが、市場変化への対応が遅れたことに伴い、例えば半導体では1988年には50%を超えていたシェアが現在では10%程度にまで落ち込む等、現在はコンピューティング分野において苦戦している。

分業化が進む集積回路開発分野において、独創的なVLSI（大規模集積回路）システムを発想し、回路構成・基本設計技術を有する技術者集団を育成するため、VLSIの設計教育の高度化と充実を目指し、1996年に全国の大学などが共同で利用できる施設としてVDEC（大規模集積システム設計教育研究センター）が東京大学内に設置された。主に、学術的用途向けとして、集積回路設計に欠かせない設計環境や検査・測定環境を自ら保有し、学生、研究者を中心に解放することで、人材育成に寄与している。また、一般社団法人電子情報技術産業協会の半導体部会役員会が推進した半導体先端技術の民間共同開発プロジェクト「あすかプロジェクト」が2001年に開始し、デザインルールhp65向け技術としてSoC（System-on-a-chip）の開発効率を向上させる45nm対応設計技術や32nm対応プロセスデバイス技術を開発したが、10年後の2010年に終了している。

日本の情報産業の再興のためには、最先端の設計開発を推進する新たな基盤的な環境や技術を整備、開発することが勝負の鍵となる。

③世界の取組状況

米国では、半導体集積回路の設計作業を自動化し支援するためのソフトウェアやハードウェア及び手法であるEDA（Electronic Design Automation）技術の黎明期から、国が大学の研究活動を中心に支援してきた。現在も、DARPA（Defense Advanced Research Projects Agency）がCRAFT（Circuit Realization at Faster Timescales）プログラムを通してLSIの開発を支援しており、中小企業やベンチャー企業は非常に安価な料金でLSIの設計から試作、評価に取り組むことが出来ている。欧州でも比較的早くからLSI設計技術がIMECなどの産学連携を通じて強化されてきた。中国でも半導体を基幹産業とするために国内企業の育成に取り組んでおり、国家政策により上海、北京、無錫、成都、大連等をIC産業育成地域として指定し、国営のIC R&D Center（試作、EDA、テストサービス）を設置している。

④本事業のねらい

ネットワークの末端（エッジ）で中心的な情報処理を行うエッジコンピューティング技術の重要性や価値が高まる中、日本にはベンチャー企業を中心にAIに関する高度な技術が存在するが、競争力のあるAIチップを開発するためには、AIとチップの設計、ソフトとハード双方に関する知見と技術に加え、高額な設計ツールや設計検証設備等が必要となっている。

現在でも東京大学を中心として運営されるLSI開発支援拠点VDECも存在するが、アカデミックライセンスが主体の学術的用途という制約があり、特にベンチャー

企業等が有する革新的アイデア等の開発やビジネス化を加速する、新たな共通基盤が求められている。

本事業では、大学や研究機関等による高度な AI チップ開発のための共通基盤技術の開発を進めるとともに、その知見や AI チップの設計・評価・検証等の開発環境を民間企業等に提供する。

民間企業等においては、AI チップに関するアイデア実用化に向けた研究開発を支援するとともに、AI チップ開発を加速するために整備した設計検証拠点で開発を実施し、AI チップ開発スキームにおける設計、検証をシームレスに実施することで、革新的なアイデアの実現を加速する研究開発を進め、世界における存在感を再び獲得することを目指す。

(2) 研究開発の目標

①アウトプット目標

【研究開発項目①】 AI チップに関するアイデア実用化に向けた開発

AI チップの設計を行い、AI チップの動作を効率化し現状以上の性能を有することをシミュレーション等により検証する。詳細は別紙のとおり。

【研究開発項目②】 AI チップ開発を加速する共通基盤技術の開発

AI チップ開発に必要な集積回路設計ツールや設計検証設備を備えた開発拠点を構築し、本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境等の活用件数 15 件以上を目標とする。詳細は別紙のとおり。

②アウトカム目標

2032 年のエッジ向け AI チップの世界市場で約 750 億円の市場獲得を目指す。

なお、①については 2023 年以降順次技術の実用化率 50%以上を目指す。

③アウトカム目標達成に向けての取組

大学・研究機関等によって開発した共通基盤技術（高機能な AI チップ開発に資する設計技術等）は、順次民間企業等へ提供し、開発拠点の機能向上を図る。

民間企業等の AI チップのアイデア実用化開発については、1 年目終了時に継続可否に係る審査を実施し、ビジネス化に向けた動きがあり優れた成果が見込める企業を集中的に支援する。

また、AI チップの研究開発と並行して、民間企業等において IoT や AI 技術を活用するための知見やノウハウを持った人材の育成を進めることで、本研究開発の成果の更なる高度化へと繋げる。

プロジェクトの実施において、民間企業は並行して成果を活用する企業とのマッチングも実施し、事業終了後は本格的なビジネス化へと繋げる。

(3) 研究開発の内容

上記のアウトカム目標達成に向けて、以下の研究開発項目に取り組む。詳細は別紙のとおり。

【研究開発項目①】 AI チップに関するアイデア実用化に向けた開発 <助成>

民間企業等が持つ AI チップに関するアイデアを実用化するため、専用の設計ツールを用いて論理設計等の回路設計を行い、シミュレーション等により有効性を評価・検証する。さらに検証した成果をビジネス化するために企業とのマッチングを行い、ビジネス化への道筋を立てる。

また、各種専門家の派遣等、採択者等へのハンズオン支援を実施する。

【研究開発項目②】 AI チップ開発を加速する共通基盤技術の開発 <委託>

高度な AI チップ開発を加速するために必要な共通基盤技術として、世界標準の商用基盤に接続することを目的とした、AI チップの設計・評価・検証等を実施する開発環境を整備する。また、チップ開発を促進する共通技術の開発、IoTやAI技術を活用するための知見やノウハウを持った人材を育成する環境の整備等を行い、革新的なアイデアの実現を加速する。

2. 研究開発の実施方法

(1) 研究開発の実施体制

プロジェクトマネージャー（以下「PM」という。）に NEDO IoT 推進部 波佐昭則を任命して、プロジェクトの進行全体を企画・管理し、そのプロジェクトに求められる技術的成果及び政策的効果を最大化させる。

NEDO は公募により研究開発実施者を選定する。必要に応じて、実施期間中に複数回公募を行う。研究開発実施者の選定においては、課題解決への道筋やビジネス化へのストーリーを設定できていることを重視する。

研究開発実施者は、企業や大学等の研究機関等（以下「団体」という。）のうち、原則として日本国内に研究開発拠点を有するものを対象とし、単独又は複数で研究開発に参加するものとする。ただし、国外の団体の特別の研究開発能力や研究施設等の活用又は国際標準獲得の観点から必要な場合は、当該の研究開発等に限り国外の団体と連携して実施することができるものとする。なお、各実施者の研究開発能力を最大限に活用し、効率的かつ効果的に研究開発を推進する観点から、NEDO は研究開発責任者（プロジェクトリーダー、以下「PL」という。）として国立大学法人東京大学大学院情報理工学系研究科 教授 中村宏を選定し、各実施者は PL の下で研究開発を実施する。

(2) 研究開発の運営管理

NEDO は、研究開発全体の管理、執行に責任を負い、研究開発の進捗のほか、外部環境の変化等を適時に把握し、必要な措置を講じるものとする。運営管理は、効率的かつ効果的な方法を取り入れることとし、次に掲げる事項を実施する。

①研究開発の進捗把握・管理

PM は、PL や研究開発実施者と緊密に連携し、研究開発の進捗状況を把握する。また、必要に応じ、外部有識者で構成するアドバイザリー委員会を組織し、定期的に技術的評価を受け、目標達成の見通しを常に把握することに努める。各テーマの進捗、成果の事業化の見通し等を踏まえ、必要に応じ、加速、縮小、実施体制の再構築を行う。

②技術分野における動向の把握・分析

PMは、プロジェクトで取り組む技術分野について、内外の技術開発動向、政策動向、市場動向等について調査し技術の普及方策を分析、検討する。なお、調査の効率化の観点から、本プロジェクトにおいて委託事業として実施する。

③研究開発テーマの評価

研究開発項目①については、研究開発を効率的に推進するためステージゲート方式を適用する。ステージゲートは原則1年経過した段階を目途に1度実施する。また、各テーマの事業期間終了後1年以内に事後評価を実施する。

毎年、研究開発テーマ毎の予算配分を精査する。

3. 研究開発の実施期間

2018年（平成30年度）から2022年までの5年間とする。

4. 評価に関する事項

NEDOは技術評価実施規程に基づき、技術的及び政策的観点から研究開発の意義、目標達成度、成果の技術的意義並びに将来の産業への波及効果等について、プロジェクト評価を実施する。

評価の時期は、中間評価を2020年度、事後評価を2023年度とし、当該研究開発に係る技術動向、政策動向や当該研究開発の進捗状況等に応じて、前倒しする等、適宜見直すものとする。

また、中間評価結果を踏まえ必要に応じて研究開発の加速・縮小・中止等の見直しを迅速に行う。

なお、本プロジェクトは二つの研究開発項目が連携して成果を出す事業であることから、事業全体がナショナルプロジェクトに分類され、研究開発項目①及び研究開発項目②を含めてプロジェクト評価を実施する。

5. その他重要事項

(1) 研究開発成果の取り扱い

①共通基盤技術の形成に資する成果の普及

研究開発実施者は、研究成果を広範に普及するよう努めるものとする。NEDOは、研究開発実施者による研究成果の広範な普及を促進する。

研究開発成果のうち共通基盤技術に係るものについては、プロジェクト内で速やかに共有した後、NEDO及び実施者が協力して普及に努めるものとする。

②標準化施策等との連携

得られた研究開発成果については、標準化等との連携を図ることとし、標準化に向けて開発する評価手法の提案、データの提供等を積極的に行う。

③知的財産権の帰属、管理等取扱い

研究開発成果に関わる知的財産権については、「国立研究開発法人新エネルギー・産業技術総合開発機構 新エネルギー・産業技術業務方法書」第 25 条の規定等に基づき、原則として、全て委託先に帰属させることとする。なお、プロジェクト初期の段階から、事業化を見据えた知財戦略を構築し、適切な知財管理を実施する。

④知財マネジメントに係る運用

本プロジェクトは、「NEDO プロジェクトにおける知財マネジメント基本方針」を適用する。

⑤データマネジメントに係る運用

本プロジェクトは、「NEDO プロジェクトにおけるデータマネジメントに係る基本方針（委託者指定データを指定しない場合）」を適用する。

(2) 「プロジェクト基本計画」の見直し

PM は、当該研究開発の進捗状況及びその評価結果、社会・経済的状況、国内外の研究開発動向、政策動向、研究開発費の確保状況等、プロジェクト内外の情勢変化を総合的に勘案し、必要に応じて目標達成に向けた改善策を検討し、達成目標、実施期間、実施体制等、プロジェクト基本計画を見直す等の対応を行う。

(3) 関係省庁の施策との連携

目標達成のため、関係省庁が実施する関連プロジェクトと必要に応じて連携する。

本プロジェクトは、内閣府「官民研究開発投資拡大プログラム（PRISM）」に登録されており、当該事業を通じた連携を必要に応じて行う。

また、NEDO「高効率・高速処理を可能とする AI チップ・次世代コンピューティングの技術開発事業」においては、必要に応じて開発した AI チップを用いたコンピューティング技術の開発に向けて成果を連携し、IoT 社会を支える技術開発を幅広く推進することで実用化と市場展開を促進する。

(4) 根拠法

本プロジェクトは、国立研究開発法人新エネルギー・産業技術総合開発機構法第 15 条 2 号、3 号及び 9 号に基づき実施する。

6. 基本計画の改訂履歴

(1) 2018 年（平成 30 年）3 月、制定

(2) 2020 年 9 月 PM、PL、研究開発項目①の研究開発期間について修正

(別紙1) 研究開発計画

研究開発項目①「AI チップに関するアイデア実用化に向けた開発」

1. 研究開発の必要性

大量データの効率的かつ高度な利用を可能とする情報の収集、蓄積、解析、セキュリティなどの技術に加え、AI・次世代コンピューティング技術がエッジやクラウド領域において求められている。中でも、自動走行やロボティクスを始めとする分野では、従来のクラウドコンピューティングからネットワークの末端（エッジ）で中心的な情報処理を行うエッジコンピューティングへの分散が不可欠になると考えられており、エッジにおける処理の重要性や価値が高まると推察されている。特にエッジにおいては限られた資源を用いて効率的に処理を行う必要があるため、性能を飛躍的に向上させられる AI 技術の活用が期待されている。この転換期を日本の IT 産業が大幅に成長するチャンスと見据え、産学官の体制による野心的な技術開発を推進することが重要である。

我が国には、国内ベンチャー企業等を中心に、AI の知見はもとより、チップの開発に係る様々なアイデアや技術を持つ企業があり、新たなビジネスを創出させるイノベーションの種が存在している。多くの画期的なアイデアを実用化するために、AI チップに関するアイデアの実用化に向けた研究開発を加速することが不可欠である。

2. 研究開発の具体的内容

AI チップに関するアイデアを実用化するため、専用の設計ツールを用いて論理設計等の基礎設計を行い、シミュレーション等により有効性を評価・検証する。さらに検証した成果をビジネス化するために企業との連携を進め、ビジネス化への道筋を立てる。その他、AI チップの実用化に向けた研究開発において重要となる技術開発等についても、適宜開発を進める。

3. 研究開発期間

原則 2 年以内とする。

研究開発を効率的に推進するため、ステージゲート方式を適用する。

4. 達成目標

<中間目標（各事業 1 年目）>

- 現状以上の性能を有する AI 向けチップの設計を行い、評価・検証が可能な段階まで到達することを目標とする。
- 設計した AI 向けチップのビジネス化に向けたシナリオを作成する。

<最終目標（各事業 2 年目）>

- 設計した回路等を、シミュレーション等により、現状以上の性能を有すること

を検証する。

- 検証した AI 向けチップのビジネス化の道筋を立てる。

上記目標は、事業終了時点で社会実装先に求められる諸性能を満たすことを前提に、事業開始時に広く普及している技術と比較し評価する。また、事業初年度に設定する中間目標は、事業開始時期に応じて適宜修正、変更する。

上記の取組を通して、2023 年以降、順次技術の実用化率 50%以上を目指す。

研究開発項目②「AI チップ開発を加速する共通基盤技術の開発」

1. 研究開発の必要性

ネットワークの末端（エッジ）で中心的な情報処理を行うエッジコンピューティング技術の重要性や価値が高まる中、日本にはベンチャー企業を中心に AI に関する高度な技術が存在するが、競争力のある AI チップを開発するためには、AI とチップの設計、ソフトとハード双方に関する知見と技術に加え、高額な設計ツールや設計検証設備等も必要であり、これが AI チップ開発とビジネス化に向けた高いハードルとなっている。

本事業では、大学や研究機関等による高度な AI チップ開発のための共通基盤技術の開発を進めるとともに、その知見や設計・評価・検証等の開発環境を民間企業等に提供することによって、民間企業等が持つ AI チップのアイデア実用化を加速する。

2. 研究開発の具体的内容

高度な AI チップ開発を加速するために必要な共通基盤技術として、世界標準の商用基盤に接続することを目的とした、AI チップの設計・評価・検証等の開発環境を整備する。また、チップ開発を促進する共通技術の開発、IoT や AI 技術を活用するための知見やノウハウを持った人材を育成する環境の整備を行い、革新的なアイデアの実現を加速する。

想定する研究開発テーマ例及び拠点整備例は下記のとおり。

（研究開発テーマ例）

- AI チップ設計のための共通基盤的な IP 技術開発
- フリーソフトウェアやオープンソースソフトウェアのセキュリティの確認、開発。
- 設計したチップの性能を検証するツールやライブラリ、手法（クラウドを使った実証手法、設計ツールの活用を容易にするための手法も含む）の開発
- その他、共通基盤技術として重要な技術

（拠点整備例）

- 集積回路設計ツールや集積回路検証装置等を使用するための研究開発拠点の整備や運用
- AI チップの研究開発に必要となる各種ツール（FPGA による実証も含む）の選定と導入
- 集積回路設計に必要な IP（Intellectual Property）等の提供とライセンス管理等
- 集積回路設計ツールや設計検証設備等の使用方法、集積回路設計技術等、IoT 技術、AI 技術を活用するためのノウハウを持った人材の育成のためのトレーニング環境等
- その他、拠点運用として重要な項目の整備

なお、整備する拠点は、AI チップの開発に対し、開発コストやリスク等から民間企業単独では挑戦できないような開発を行うための共通基盤を構築する。また、構築する共通基盤については、研究開発項目①の実施者等にも活用可能とし、AI チップ技術の開発を加速する。さらに、研究開発項目①の実施者の意向を収集し、共通基盤の機能を拡充する。

3. 研究開発期間

5年以内とする。

4. 達成目標

<中間目標（2020年度）>

- 本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境の活用件数 10 件以上を目標とする。

<最終目標（2022年度）>

- 本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境の活用件数 15 件以上を目標とする。

(別紙 2) 研究開発スケジュール

	平成30年度 (2018年度)	平成31年度 (2019年度)	平成32年度 (2020年度)	平成33年度 (2021年度)	平成34年度 (2022年度)	平成35年度 (2023年度)
項目① AIチップ に関するアイデア 実用化に向けた 開発(助成)	基礎設計	検証 基礎設計	検証 基礎設計	検証 基礎設計	検証	
項目② AIチップ 開発を加速する共 通基盤技術の開発 (委託)	拠点整備・運用					
	拠点活用					
	基盤技術開発					
評価 時期			中間評価			事後評価

●プロジェクト開始時関連資料：

総合科学技術・イノベーション会議における事前評価結果を以下に記載する。なお、パブリックコメントは未実施である。

3. 1. 本事業の評価結果

全体評価としては、本事業が開発対象とする I o T、AI チップ及び次世代コンピューティング技術は、Society 5.0 の実現を支える重要な基盤技術であり、本事業で開発される基盤技術が様々な産業やサービスに活用され、我が国の産業競争力の維持・強化に貢献することが大いに期待されるものである。また、事業化・実用化を目指した民間における研究開発を促進する観点からも、本事業は国として主導的に取り組むべきものであり、国費を投入して実施する意義・必要性は認められる。しかしながら、今後事業を開始するにあたり解決すべき課題等があり、本課題等に対する指摘事項については、3. 1. 1 以降の 2.3. 評価方法に基づく①から④の各調査項目における評価結果にて詳述する。

なお、解決すべき課題等の指摘事項については、最終目標に向けた定量的な K P I の設定のもと、国民に対する説明責任を果たすために、今後より厳格な N E D O での評価に努め、同様な分野の研究開発との柔軟な連携、情勢の変化等による目標の再設定、体制の変更、事業の加速・中止を含めた計画変更の要否を定期的に検討していくべきである。

3. 1. 1 評価対象案件の実施府省等における評価の妥当性

実施府省・機関における本事業の評価は、本研究開発課題を設定し推進する N E D O が評価の実施主体となり、N E D O 技術評価実施規程に基づき、本事業の事前評価が行われている。評価に当たっては、本事業の成果（アウトプット）とその効果・効用（アウトカム）達成に至るまでの「道筋」を踏まえ、本事業に応じた評価項目・評価基準が設定され、外部の専門家・有識者で構成された「研究評価委員会」を設置して外部評価が行われており、その評価結果は国民に公開されるとともに事業毎に策定されている基本計画に反映していることから、「国の研究開発評価に関する大綱的指針」（平成 28 年 1 2 月 2 1 日内閣総理大臣決定）（以下「大綱的指針」という。）に沿って研究開発プログラムの評価が行われ、評価結果についても特段問題となる点は見受けられなかった。

また、本事業は、実施期間が 10 年間で予定する長期間にわたる研究開発であることから、達成度を評価してから次の段階に進む方法を導入する計画として事業期間中に 2 回の中間評価（平成 32 年度及び平成 36 年度）の実施、平成 35 年度前には中期計画切り替えに伴う事業見直しを予定しており、目標達成度の把握、社会経済情勢等の変化を踏まえた改善・見直しを行う計画となっている。経済産業省では、N E D O における評価結果を踏まえた予算要求や上位の施策への反映を行う体制となっており、適切な評価の実施体制が執られている。

今後の評価においては、大綱的指針にある研究開発プログラムとしての評価をより意識し、政策等を立案・推進する側（経済産業省・N E D O）とその下で研究開発を実施する側（今後選定される実施研究機関）との役割分担と責任の所在を明確化し、個別の研究開発課題の活動から得られる

アウトプット情報・アウトカム情報等をもとに、政策等を立案・推進する側において明確化された道筋について、アウトカム目標の達成状況や達成見込み、研究開発過程の有効性や効率性を確認していくことが望まれる。

3. 1. 2 関連する上位の政策・施策等の目標を達成するための道筋

「第5期科学技術基本計画」（平成28年1月閣議決定）の中では、我が国が目指すべき未来社会の姿である Society 5.0 の実現に向けて、サービスプラットフォームの構築に必要で速やかな強化を図るのが必要な基盤技術として、I o T、大規模データの高速・リアルタイム処理を低消費電力で実現するための「デバイス技術」、I o Tの高度化に必要となる現場システムでのリアルタイム処理の高速化や多様化を実現する「エッジコンピューティング」等が挙げられている。また、「科学技術イノベーション総合戦略 2017」（平成29年6月閣議決定）では、Society 5.0 を実現するプラットフォームの構築に向けて重きを置くべき取組として基盤技術の強化が提唱されており、サイバー空間関連の基盤技術の強化としては「エッジコンピューティング等の研究開発の推進」が、フィジカル空間関連の基盤技術の強化として「超小型・超低消費電力デバイスの開発」等が挙げられている。

さらに、政府の成長戦略である「未来投資戦略 2017」（平成29年6月閣議決定）においても、イノベーション・ベンチャーを生み出す好循環システムのための重点投資すべき分野の一つとして、「人工知能の研究開発目標と産業化のロードマップ」に基づき、AI 学習効率の向上、自然言語処理、ディープラーニング翻訳、超高効率 AI 処理に資する半導体及び革新的センサ等の基盤技術開発及びその組み込みシステムへの適用を加速することが挙げられている。本事業は、当該ロードマップにおける半導体アーキテクチャのうち、フェーズ1（平成32年）までに開発を進める「AI 対応型半導体」、及びフェーズ2（平成37年から平成42年頃）までに開発を進める「全く新しいアーキテクチャ（脳型、量子等）」に該当している。

これら政府の計画・戦略に関連して、経済産業省は、我が国産業が目指す姿（コンセプト）として、平成29年3月に Connected Industries を提唱し、同コンセプトを実現するために重点分野を定めつつ政策資源を集中投入し、横断的な政策を推進するとしている。本事業は、横断的な政策である「データ活用に向けた基盤整備」の中の「革新的な AI チップ開発の促進」に位置付けられ、平成30年度の経済産業政策の重点施策の一つとされている。

以上の関連する上位の政策・施策等の目標を達成するため、本事業の成果とその目標達成に向けた道筋には妥当性があり、非連続なイノベーションを創出する挑戦的な研究開発を進める戦略性が認められる。

本事業により創出される効果・効用は広く産業や社会全体に及ぶものであり、また、例えば自動運転や産業機械、医療機器といった AI 関連分野における今後の国際市場に大きく影響するもので、我が国産業の国際競争力の強化にとって極めて重要な技術となり得るものである。このため、本分野は世界的に様々な方向性を模索している段階であり、長期的な視点での予測が難しい状況であるが、本分野における総合科学技術・イノベーション会議や人工知能技術戦略会議等の政府の関連会議における将来のグランドデザインやシナリオを関係者間で共有しつつ、経済産業省が主体となってそれらを踏ま

えた本分野における我が国産業の育成・強化に向けた戦略やアウトカム目標とともに、それらを達成する道筋を時間軸に沿ってより明確化していく必要がある。

3. 1. 3 研究開発の目標・実施内容

(1) 研究開発の実施内容

次世代コンピューティングの技術開発に関しては、半導体やコンピューター分野での世界における我が国の現状のプレゼンスを考えると、研究開発の意義は認められる。しかしながら、社会実装や国際競争力の観点から、単にハードウェアの研究・開発のみならず、ミドルウェア開発、アルゴリズム開発が重要となっており、また、ユーザーに近いアプリケーション・サービスと基礎的なコンピュータサイエンスでの研究開発を強化する必要がある。この観点から、より戦略的な研究開発の目標や実施内容を検討するためには、政府が目指す Society 5.0 や Connected Industries を実現するサービスや応用を想定したトップダウン的思想により、我が国が世界に対し競争力を有するアプリケーションを具体的に特定し、育成すべき産業の方向性や達成すべき機能／非機能要件を明確にした上で、エッジ側のみならずサイバー・フィジカル界面層技術やネットワーク技術等を含めたサイバー・フィジカル・システムに関する技術全体の進展を俯瞰したアーキテクチャの検討が必要不可欠であり、同様の研究開発を行う機関や企業の動向と連動して、本事業による研究開発目標の更なる具体化を図る必要がある。

また、本事業の成果を我が国産業の国際競争力強化につなげていくためには、国際標準化を睨んだ共通基盤技術としての横断的な活動とそれに関連したマネジメントが必要であり、テーマによらない共通基盤を築き上げ、それを国際標準化した上で、個別テーマ毎のアプリケーションを開発することも考慮すべきである。

(2) 府省連携、産学官での連携

次世代コンピューティングの技術開発は、医療、ヘルスケア、防災・減災、インフラ老朽化、インフラ維持等社会が直面する社会課題や、新素材、創薬等のサイエンス領域といった幅広い応用が期待できるものであり、国家として戦略的に取り組むことが重要である。その実施にあたっては、総合科学技術・イノベーション会議が進める I m P A C T 等で実施されている既存プロジェクト（例：量子人工脳を量子ネットワークでつなぐ高度知識社会基盤の実現）や関連府省の同領域の研究開発、国内企業等との連携を積極的に進める必要がある。

また、総合科学技術・イノベーション会議においては、平成 30 年度に官民研究開発投資拡大プログラム（P R I S M）を新たに創設し、そのターゲット領域として、「革新的フィジカル空間基盤技術」を設定する予定である。同プログラムにおいては、経済産業省が実施する「AI チップ開発加速のためのイノベーション推進事業（平成 30 年度予算概算要求額 2 6 億円（新規））」を含め、各府省が実施するセンサやエッジコンピューティング、アクチュエータ等に係る研究開発（対象施策）を政府全体として一体的に進めるべく支援する方針である。

本事業については、エネルギー対策特別会計により予算措置がなされる見込みであり、P R I S M の対象施策とはしないものの、同ターゲット領域に該当する施策であることから、政府全体として、本領域に係る研究開発と整合性を持って進めていく観点から、総合科学技術・イノベーション会議や P R I

S M革新的フィジカル基盤技術を担当する領域統括等との緊密な連携の下、推進すべきである。そのため、本事業の実施に当たり、その実施主体であるN E D Oと総合科学技術・イノベーション会議とで、P R I S Mとの連携のための体制の整備や、具体的な連携の進め方等に係る検討を進める必要がある。

3. 1. 4 研究開発マネジメント

N E D Oにおける研究開発マネジメントとしては、外部有識者で構成された研究評価委員会を設置して、外部評価による事前評価（実施済）及び中間評価（今後、概ね3年毎に実施予定）が実施され、別途設置予定の外部有識者によるアドバイザリー委員会においては、事業の進捗に応じた技術的課題に対する助言が行われこととなり、それらの結果は実施研究機関の事業計画や予算配分等に適時反映する方針としている。以上から、適切な研究開発マネジメント体制が整備されているものと評価できる。一方、本事業において非連続なイノベーションの創出を加速するためには、研究開発を実施する主体の長（リーダー）の権限強化、成果の最大化のための体制作り、有機的な連携や多様な専門知の結集による実用化までを考慮した取組等をそのマネジメントにおいてさらに目指すべきである。また、マネジメントとプロデューサーの役割を担うプログラムマネージャー等の導入や新しいアイデアを持つ研究者への機会の付与等の挑戦的な研究開発の推進に適した手法や評価方法を検討しつつ、情勢変化を踏まえて実施計画や体制を柔軟に見直すP D C Aプロセスを適切に設定するべきである。

本事業における実施研究機関やリーダーは事業の開始後に選定され、設定された課題の下で研究開発が実施されていくことになるが、今後明確化されていく本分野における我が国産業の育成・強化に向けた戦略やアウトカム目標、それらを達成する道筋等を考慮して、特に産業化を担う主体を意識した選定が行われ、関連府省等における同領域の研究開発動向と協調して研究開発が実施されていくべきである。

また、我が国における本研究領域での人材や中小・ベンチャー企業を早急に育成する必要があり、「科学技術イノベーション総合戦略 2017」においても我が国におけるイノベーション創出に向けた人材、知、資金の好循環システムの構築として、オープンイノベーションの推進、新規事業に挑戦する人材を含む中小・ベンチャー企業の創出、知的財産・標準化戦略及び制度等の取組の強化を掲げていることから、本事業を推進する中でこれらの観点を考慮した研究開発マネジメントを実施するべきである。

●外部発表リスト

(a) 学会発表・講演

番号	発表者	所属	タイトル	会議名	発表年月
1	内山邦男	産総研	NEDO 事業「AI チップ開発加速のためのイノベーション推進事業」 「AI チップ設計拠点」紹介および運営方針	第 1 回 NV-FPGA 研究会	2019 年 7 月
2	内山邦男	産総研	NEDO 事業「AI チップ開発加速のためのイノベーション推進事業」 AI チップ設計拠点	第 37 回エナジーハー ベストコンソーシアム 総会	2019 年 7 月
3	内山邦男	産総研	NEDO 事業「AI チップ開発加速のためのイノベーション推進事業」 「AI チップ設計拠点」	第 1 回トリリオンノー ド研究会	2019 年 8 月
4	内山邦男	産総研	AI チップの開発を加速する AI チップ設計拠点	学振 154 委員会 第 113 回研究会	2019 年 9 月
5	内山邦男	産総研	論理エミュレーション技術への期待 -AI チップ設計拠点の立場から-	Cadence 検 証 フォーラム	2019 年 9 月
6	内山邦男	産総研	AI チップ設計拠点 = 新しいパラダイムの構築に向けて =	DA シンポジウム 2020	2020 年 9 月 (予定)

(b) 新聞・雑誌等への掲載

番号	所属	タイトル	掲載誌名	掲載年月
1	産総研・東大	NEDO・産総研・東大、AI チップ開発加速のための「AI チップ設計拠点」が稼働開始	日本経済新聞 web 版	2019/10/07
2	産総研・東大	東大内の AI チップ設計拠点 NEDO、産総研などが中小企業など向けに試験運用	電波新聞 web 版	2019/10/11

2. 分科会公開資料

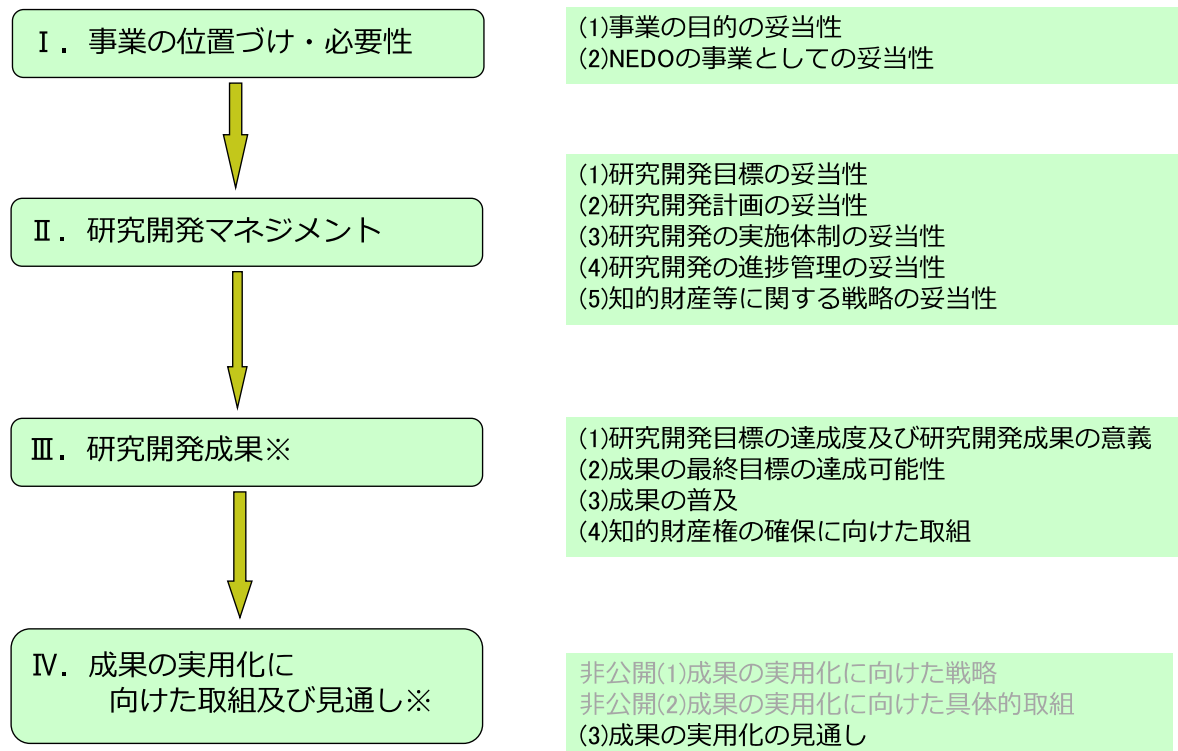
次ページより、プロジェクト推進部署・実施者が、分科会においてプロジェクトを説明する際に使用した資料を示す。

「AIチップ開発加速のためのイノベーション推進事業」 (2018年度～2022年度 5年間) (中間評価)

プロジェクトの概要 (公開)

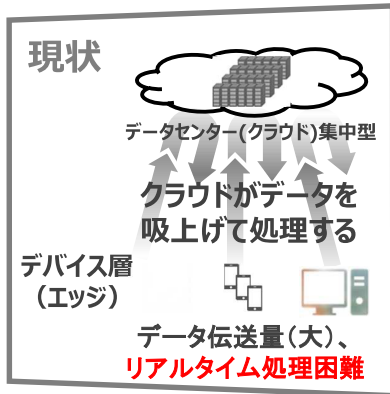
NEDO
IoT推進部
2020年10月5日

発表内容



※研究開発項目①については別に実施するテーマ評価で行っているため、Ⅲ.とⅣ.の評価対象は研究開発項目②のみです。

●これまでのIT社会での課題 情報量の増大



エッジ側でリアルタイムな情報処理を行うため小型かつ高度なデバイス(AIチップ)が必要

■ IoT社会の到来によりエッジでの情報処理 (AIチップ) の必要性が増大

◆課題

開発領域

ビジネス領域

- ・効率よく、また正確に大規模チップの設計を行うには、**高度な設計技術、ノウハウ**が必要。
- ・数千万～数億個のトランジスタを集積するチップの設計では、**高額な専用ソフト(設計ツール)、検証ツール**が必要。

課題

設計の仕方が分からない
設計費用が高額

中小企業
ベンチャー企業等

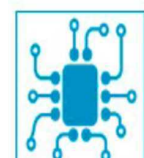
- ・アイデア
- ・商品企画
- ・要素設計

PoC*ギャップ

試作
～数億円程度

チップの設計、性能検証 (5～10億円)

※PoC: Proof of Concept (アイデアの実証)



プロトタイプ

大企業との連携



ファウンドリ
(量産化)

ビジネス化

- ビジネス化に向けた動き
- ・銀行等からの投資
 - ・大企業との共同研究
 - ・ベンチャーキャピタル

事業の目的: PoCギャップを埋めるため、AIチップ設計のための共通基盤技術と設計ツール等を導入・整備し、「AIチップ設計拠点」として民間企業等に提供、日本のAIチップの開発加速を目指す。

科学技術政策	第5期科学技術基本計画 (2016)	「超スマート社会」(Society 5.0)の実現において、「AI技術」「デバイス技術」、「エッジコンピューティング」等が、構築に必要で速やかな強化を図るのが必要な基盤技術として挙げられている。「サイバー空間関連の基盤技術の強化 (エッジコンピューティング等)」や「フィジカル空間関連の基盤技術の強化 (超小型・超低消費電力デバイス等)」が重きを置くべき取組として挙げられる
	未来投資戦略(2018)	
	科学技術イノベーション総合戦略, 統合イノベーション戦略 (2018)	
産業技術政策	世界最先端デジタル国家創造宣言 官民データ活用推進基本計画 (2019)	IT活用社会のためには、 高速処理が可能なデジタル環境 が不可欠。基盤技術としては、クラウド、 エッジにおけるコンピューティング能力 や大容量・超高速データ送受信、記録性向上の技術が挙げられる。
研究開発プログラム 経済産業省	Connected Industriesによる社会課題の解決競争力強化 (2018)	次世代技術の研究開発 ■ 高効率・高速処理を可能とするAIチップ・次世代コンピューティングの技術開発事業、 AIチップ開発加速のためのイノベーション推進事業 、等を推進する
	データを核としたオープンイノベーションの推進によるSociety5.0の実現 (2019)	イノベーションを生み出す産業基盤の強化 AI実装・研究開発/人材育成・活用 ■ AIチップ開発加速のためのイノベーション推進事業 、等を推進する
	新たな成長モデルの創出を支える基盤の整備 (2020)	イノベーションを生み出す環境整備 Society5.0実現の研究開発・社会実装 ■ AIチップ開発加速のためのイノベーション推進事業 、等を推進する

■ **本プロジェクトは、科学技術・産業技術政策を実現する事業と位置付けられる。**

4

半導体集積回路開発に関する各拠点の状況

拠点名	国家支援	対象利用者	拠点概要※2		
			EDAツール提供	開発目的	大規模対応 (エミュレータ)
AIDC (本事業、日本)	○経済産業省	中小企業等	○	PoC	○
d.Lab (旧VDEC、日本)	○文部科学省	国内大学	○	PoC	×
MOSIS (アメリカ)	○DARPA craft	無制限	×	×	×
IDEC (韓国)	○韓国政府	国内中小企業 / 国内大学	○	PoC	×
TSRI (台湾)	○台湾政府※1	国内大学※1	○	PoC	×
CMP (フランス)	○フランス政府	無制限	×	×	×
CMC (カナダ)	○カナダ政府	国内	○	×	×
EUROPRACTICE (欧州)	○EU H2020 Framework	域内無制限	○	PoC	×
TTSEMI (中国)	○中国政府	国内企業	?	×	×

※1：企業向け構築の動きあり (詳細調査中だが、企業向けサービス開始の可能性あり)

※2 ○：あり ×：なし ?：調査中

- **いずれの拠点も国家が支援**
- **日本の拠点は現在大学向けであり、民間企業向けの整備が必要**
- **大規模対応 (エミュレータ) で差異化**

5

事業の目的：AIチップ開発のための共通基盤技術の開発とAIチップの設計・評価・検証等の開発環境を「AIチップ設計拠点」として整備、民間企業等に提供、日本のAIチップの開発加速を目指す。

■超スマート社会Society5.0実現には国家的な取り組みが必要

AI技術とIoT技術等との掛け合わせによって、革新的な製品やサービスを生み出し、社会実装する必要がある。**公益性**の高い取り組み。

■我が国のエレクトロニクス産業を支える技術の国際競争力強化

集積回路開発を支援する拠点機能は、AIチップ開発を担う**中核的な機能**になりうる**ポテンシャル**を秘めており、我が国のエレクトロニクス産業のプレゼンス確保に重要。

■個々の民間企業では技術開発は困難

開発を支援する拠点機能の構築は、**民間企業単独ではリスク**があり、市場原理のみで推進を図ることは困難。

NEDOが関与し推進すべき事業

2018~2022年度の総事業費：83.5億円（予定）

期待される経済効果

➤ 売上予測(2032年)

年間売上額 **750億円**
(本事業の適用率**20%**で算定)

日系企業の占有率**20%** (約0.38兆円) と仮定

<https://weekly-economist.mainichi.jp/articles/20200204/se1/00m/020/053000c> 記載から推測

市場成長率**30~35%** (予想は**30~70%**、右図) の場合、2032年の世界市場規模**1.9兆円**

2021年のAIチップ市場**5240億円**
(5.24billion\$, 右図、100円/\$)

※同年のエッジ領域**1048億円** (1/5と仮定)

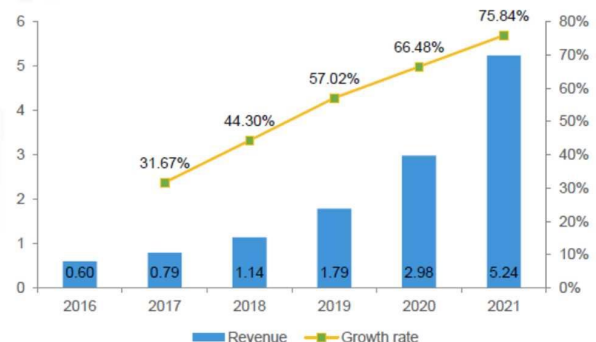
出典：PWC (AIによる市場シェアの拡大、WWW.PWC.COM/JP、2020年3月)

GLOBAL ARTIFICIAL INTELLIGENCE CHIPS MARKET

Market size and forecast

The global AI chips market was valued at \$0.6 billion in 2016 and will reach \$5.24 billion by 2021, growing at a CAGR of 54.25% during the forecast period.

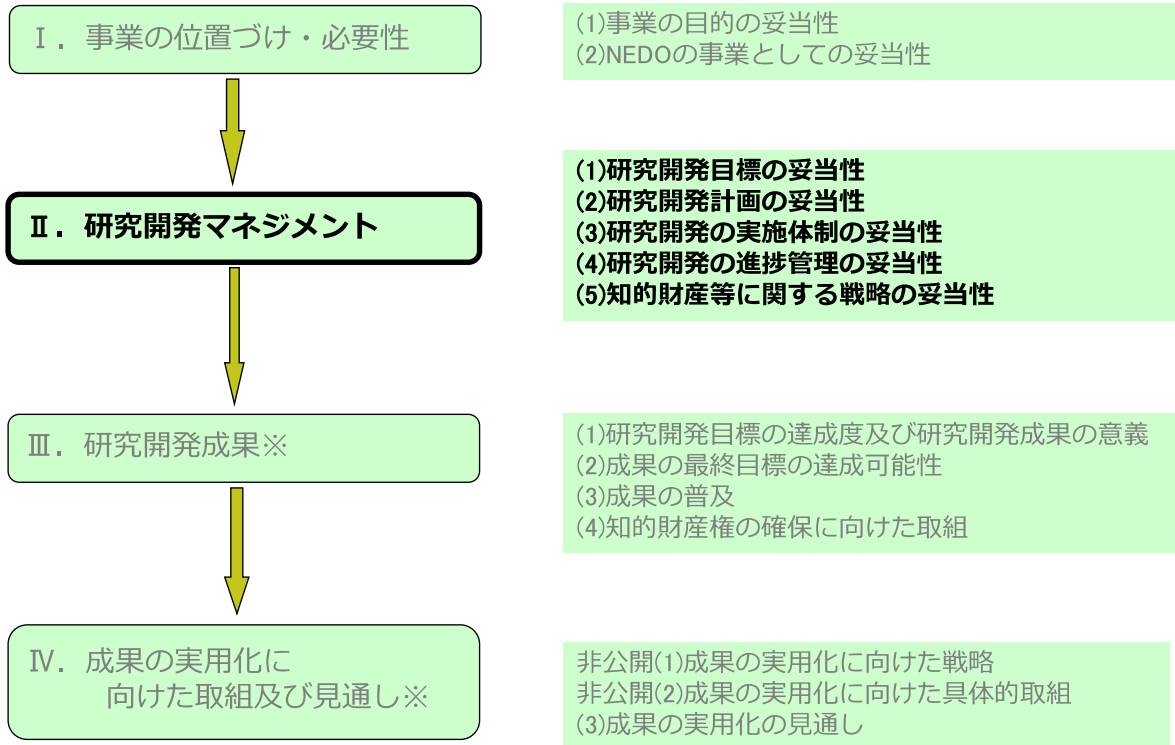
Exhibit 06: Global AI chips market 2016-2021 (\$ billions)



出典：IRTNTR12711_Global Artificial Intelligence Chips Market 2017-2021

■ 総事業費に比して大きな経済効果をもたらすことが期待

発表内容



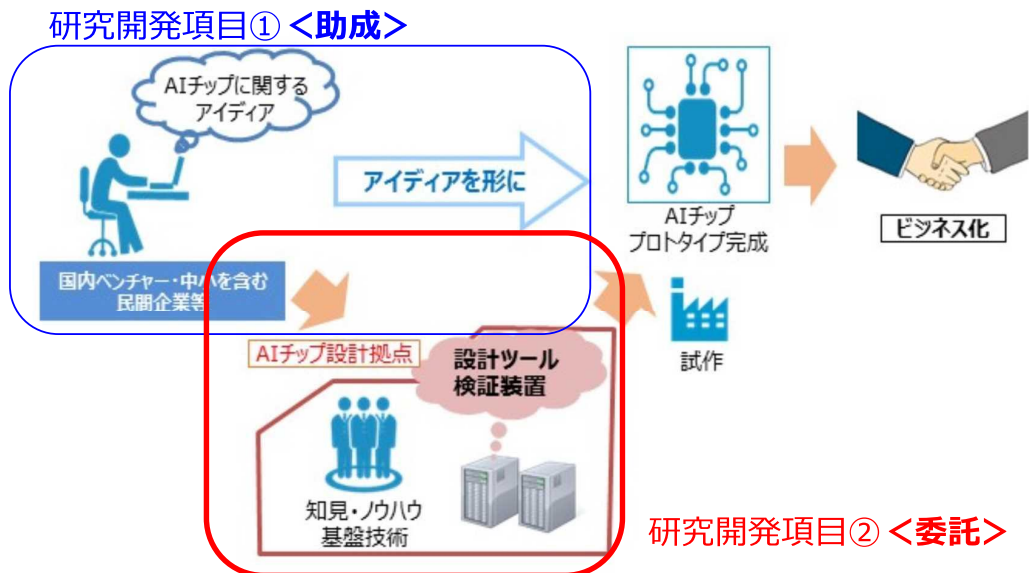
※研究開発項目①については別に実施するテーマ評価で行っているため、Ⅲ.とⅣ.の評価対象は研究開発項目②のみです。

8

2. 研究開発マネジメント (1) 研究開発目標の妥当性

事業の目標

大学や研究機関等による高度なAIチップ開発のための**共通基盤技術の開発**を進めると共に、その知見やAIチップの設計・評価・検証等の開発環境を**AIチップ設計拠点**として整備し、民間企業等に提供、AIチップの開発を加速する。



事業のイメージ

9

研究開発項目

- ① AIチップに関するアイデアの実用化に向けた開発
- ② AIチップ開発を加速する共通基盤技術の開発

① AIチップに関するアイデアの実用化に向けた開発 <助成>

民間企業等 (AIチップ開発)

- ・民間企業等が持つアイデアを実用化するため、本事業により整備する開発環境等を活用して、AIチップ開発を実施。



研究開発期間
2年以内/テーマ
※毎年公募を実施
ステージゲート方式でテーマ評価を実施



研究開発項目①の開発支援の一環として
設計検証ツール・知見・ノウハウ等 提供



拠点利用による課題や改善点・要望等のフィードバック

② AIチップ開発を加速する共通基盤技術の開発 <委託>

大学・研究機関等 (拠点構築)

- ・高度なAIチップ開発のための基盤技術の開発。
- ・AIチップ開発に必要な開発環境（設計ツール等）を整備。
- ・AIチップ開発に取り組む民間企業等に対して、開発環境、基盤技術、専門的な知見・ノウハウ等を提供。
- ・AIチップ開発を担う人材の育成。

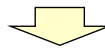


研究開発期間
5年以内

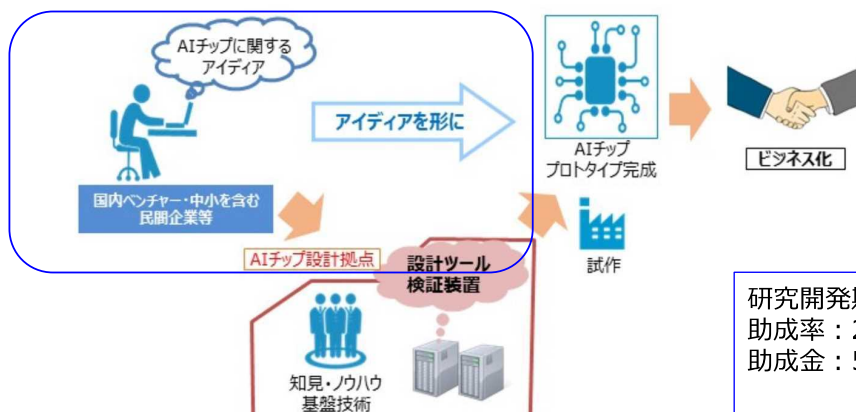
10

研究開発項目① <助成> の背景と狙い

- 自動走行やロボティクスの分野など、ネットワークの末端（エッジ）で高度な情報処理を行うAIチップの開発が不可欠。
- 国内中小企業等にAIチップを基にした新たなビジネス創出の種（アイデア）が存在。
- 多くの画期的なアイデアを実用化するために、AIチップに関するアイデアの実用化に向けた研究開発の加速が必要。



AIチップ専用の設計ツールを用いて論理設計等の基礎設計を行い、シミュレーション等により有効性を評価・検証する。さらに検証した成果をビジネス化するために企業との連携を進め、ビジネス化への道筋を立てる。

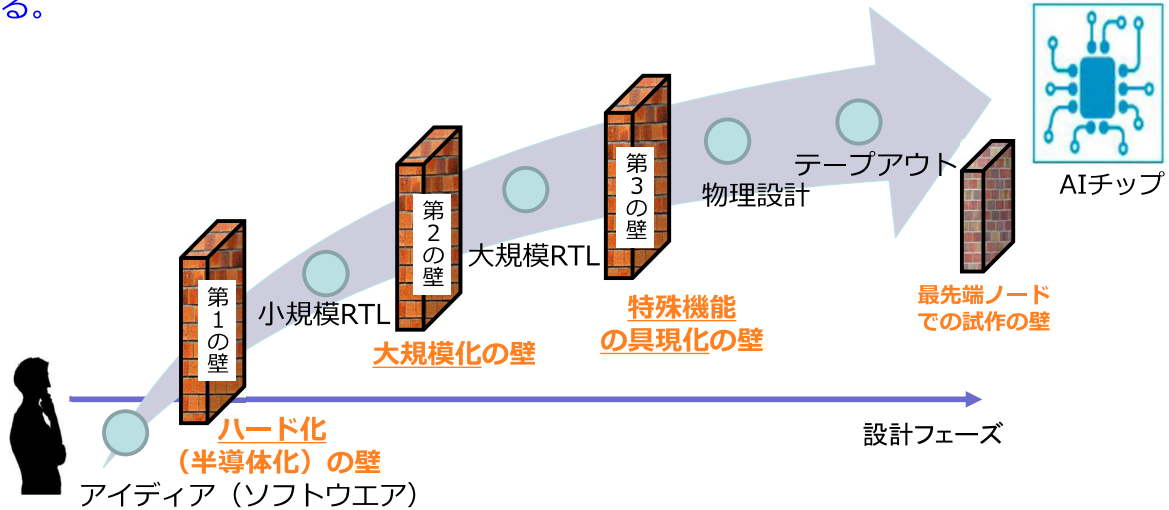


AIチップアイデア実用化のイメージ

11

- 国内中小企業等にAIチップを基にした新たなビジネス創出の種（アイデア）が存在。
- 一方、AIチップ設計には、**高額な回路設計ツールや検証装置**が必要。
- 加えて、各設計段階においてアイデアを**ハード化**する、**大規模化**する、**特殊機能の具現化**など行う際の**技術的な障壁**が存在するため、これらがビジネス化に向けた高いハードルとなっている。

AIチップ設計に必要な共通基盤技術開発とツール等を提供する拠点整備により、国内中小企業が有する革新的なAIチップに関するアイデアの実現化を加速させる。



実施項目1：AIチップ開発に必要な共通基盤技術の研究開発

1-1 AIチップ向け設計フローの研究開発

検証装置とシミュレータの協調設計フロー

1-3 AIチップ設計に向けたリファレンスデザインの研究開発

AIチップリファレンスデザイン

障壁解消

1-2 ハードウェア開発垂直立ち上げ実現のための研究開発

ソフトウェアからハードウェア設計を一貫通貫に実現できるツールチェーン

障壁解消

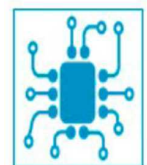
1-4 センサ機能を含むチップのための新規デバイスモデルの研究開発

センサーなどの機能素子モデル化技術

障壁解消

1-5 国内外FABの活用と最適化ライブラリの研究開発

国内外FABとの連携



AIチップ

2-2 人材育成と拠点機能の整備

1-1~1-5の共通基盤技術を活用した教育カリキュラムの整備および、AIチップ設計開発のための教育を行う

2-1 AIチップの研究開発に必要なEDAツールの整備

高額な回路設計ツール群を整備し、中小・ベンチャー企業等からの拠点活用事例を通じ、広く活用されるような環境として提供する

実施項目2：AIチップ開発拠点の整備

2. 研究開発マネジメント
 (1) 研究開発目標の妥当性

各研究開発項目の目標

研究開発項目	研究開発中間目標・最終目標	根拠
①AIチップに関するアイデア実用化に向けた開発 ＜助成＞	<p>中間目標 現状以上の性能を有するAI向けチップの設計を行い、評価・検証が可能な段階まで到達。設計したAI向けチップのビジネス化に向けたシナリオを作成。</p> <p>最終目標 AIチップの設計を行い、AIチップの動作を効率化し現状以上の性能を有することをシミュレーション等により検証。検証したAI向けチップのビジネス化の道筋を立てる。</p>	<p>アイデアの効果や技術的実現性を早期に検証するとともに、研究開発項目②の拠点の構築に向けたフィードバックを行うため。</p>
②AIチップ開発を加速する共通基盤技術の開発 ＜委託＞	<p>中間目標 本事業を通じて開発、整備したAIチップ設計のための共通基盤技術、学習環境、設計環境等の活用件数10件以上。</p> <p>最終目標 本事業を通じて開発、整備したAIチップ設計のための共通基盤技術、学習環境、設計環境等の活用件数15件以上。</p>	<p>初年度整備の環境を早期に公開・活用し、研究開発項目①の事業者を中心とした拠点利用者から数多くのフィードバックを受けるため。</p>

14

2. 研究開発マネジメント
 (2) 研究開発計画の妥当性

研究開発項目①＜助成＞の全体スケジュール

2018年度				2019年度				2020年度				2021年度				2022年度			
1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q
1期生 (2018)				≡ 公募 ≡ ★ 1年目交付期間 (基礎設計) ☆ 交付決定				★ 2年目交付期間 (検証) ☆ ステージゲート審査				★ テーマ評価 (終了後1年以内) ※コロナ禍の影響で一部期間延長で調整中							
2期生 (2019)				≡ 公募 ≡ ★ 1年目交付期間 (基礎設計) ☆ 交付決定				★ 2年目交付期間 (検証) ☆ ステージゲート審査				★ テーマ評価 (終了後1年以内)							
3期生 (2020)				≡ 公募 ≡ ★ 1年目交付期間 (基礎設計) ☆ 交付決定				★ 2年目交付期間 (検証) ☆ ステージゲート審査				★ テーマ評価 (終了後1年以内)							
4期生 (追加実施) (2020)				≡ 公募 ≡ ★ 1年目交付期間 (基礎設計) ☆ 交付決定				★ 2年目交付期間 (検証) ☆ ステージゲート審査				★ テーマ評価 (終了後1年以内)							
5期生 (2021)				≡ 公募 ≡ ★ 1年目交付期間 (基礎設計) ☆ 交付決定				★ 2年目交付期間 (検証) ☆ ステージゲート審査				★ テーマ評価 (終了後1年以内)							

4期生・5期生も終了後1年以内にテーマ評価実施

15

2. 研究開発マネジメント
(2) 研究開発計画の妥当性

研究開発項目② <委託> の研究開発スケジュール

実施項目	2018年度	2019年度	2020年度	2021年度	2022年度
研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>	<div style="display: flex; justify-content: space-between; align-items: center;"> 拠点活用 (中間目標≧10件) 中間評価 (最終目標≧15件) </div>				
実施項目1: AIチップ開発に必要な共通基盤技術の研究開発					
1-1 AIチップ向け設計フローの研究開発	1-1 エミュレーター協調				アプリ向け
1-2 ハードウェア開発垂直立ち上げ実現のための研究開発	1-2 EDAツールチェーン	EDAエミュレーター協調ツールチェーン	大規模回路タイミング手法	アプリ向けツールチェーン	
1-3 AIチップ設計に向けたリファレンスデザインの研究開発	1-3 IP→CNN (畳み込みニューラルネットワーク) 用リストアップ +RNN(再帰型)用に拡張		SVM (Support Vector Machin) またはボルツマンマシン対応	まとめ・有効性実証	
1-4 センサ機能を含むチップのための新規デバイスモデルの研究開発	1-4 TCAD I/Fプロトタイプ			TCAD環境改良整備	
1-5 国内外FABの活用と最適化ライブラリの研究開発	1-5 IP整備			設計フローに組み込む条件明確化	
実施項目2: AIチップ開発拠点の整備	IP活用設計フロー開発				
2-1 AIチップの研究開発に必要なEDAツールの整備	2-1 調達	提供	最適化	最適化	最適化
2-2 人材育成と拠点機能の整備	2-2 設計加-基本教材	AIチップ設計基礎教材	エミュレーター協調基礎設計教材	エミュレーター協調上級設計教材	試作ケ-ドFIE機能整備・教材まとめ
	セミナー				

16

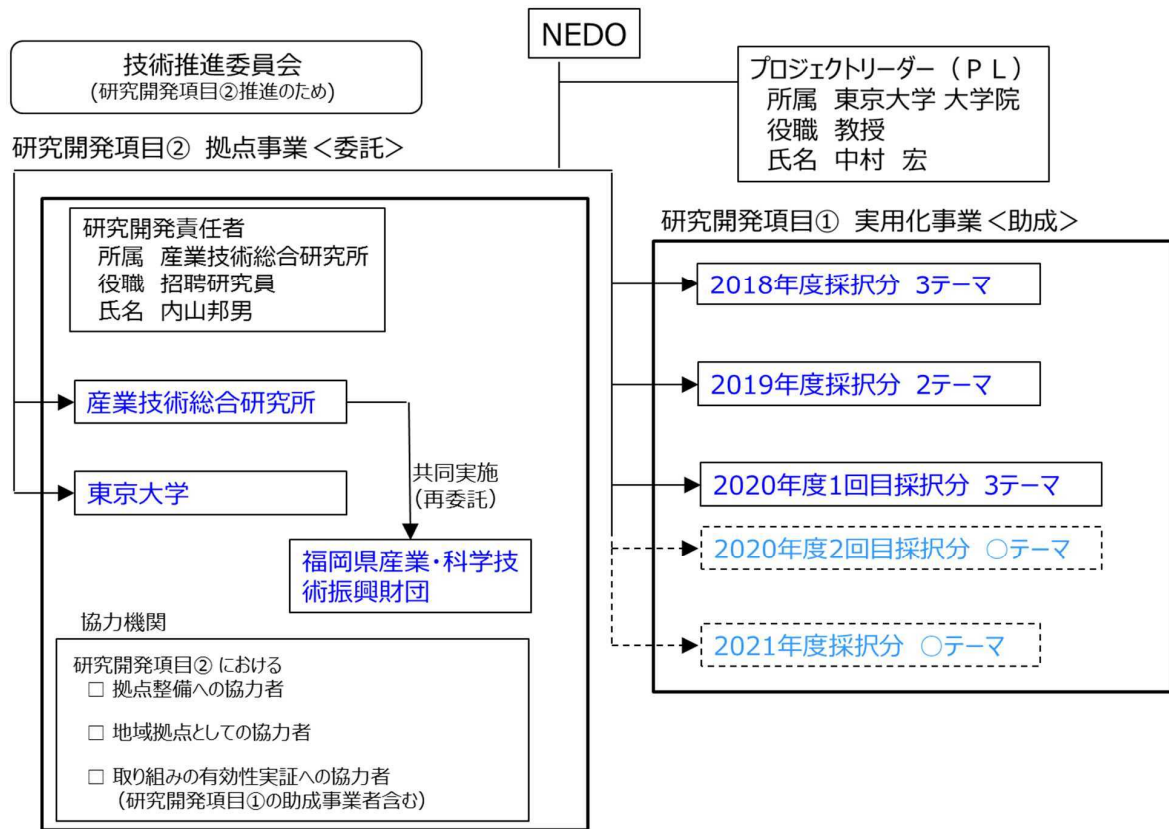
2. 研究開発マネジメント
(2) 研究開発計画の妥当性

プロジェクト費用の実績

◆費用

(単位:百万円)

研究開発項目	2018年度	2019年度	2020年度	2021年度	2022年度	合計
① AIチップに関するアイデア実用化に向けた開発<助成>	53	278	468			799
② AIチップ開発を加速する共通基盤技術の開発<委託>	631	1658	1502			3,791
合計	684	1,936	1,970			4,590



■ 研究開発項目②の進捗確認、方向性議論のため技術推進委員会を設置・運用

定期的なヒアリング

委託事業は原則月1回、実施者から定期的なヒアリングを実施

- 研究開発進捗状況の確認
- 加速資金投入の検討
- ベンチマークの検討
- 実用化見込みの検討

助成事業は原則年1回、PLと共にサイトビジットを実施

- 実用化開発の進捗状況の確認

機動的な加速資金の投入

状況の変化などに対し、必要な加速資金を適切に投入し研究開発を加速

※これまで委託事業の研究開発項目②のテーマで活用

事業内流用で予算の有効活用

適時、適切な計画変更

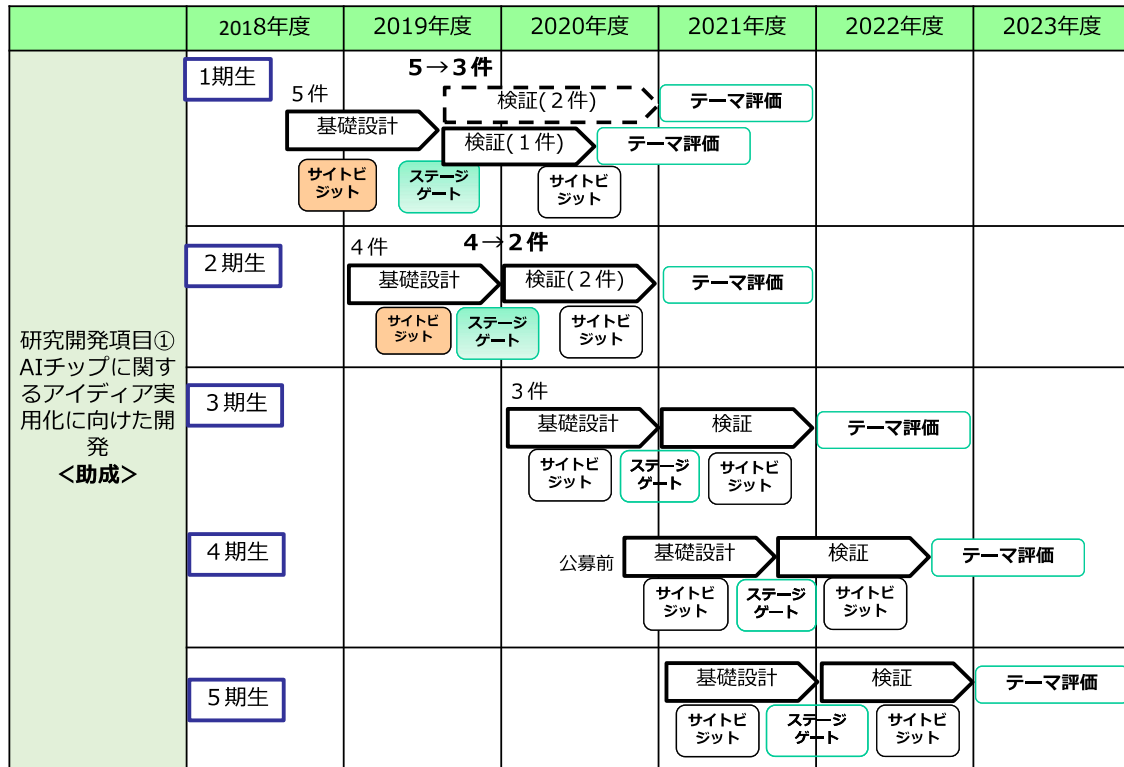
必要に応じて、柔軟に適切な計画変更を行い、研究開発を推進

- 新たな研究開発項目の追加等、必要があれば基本計画等の見直しを実施
- 助成事業は1年経過時にステージゲート実施、2年目の計画を合わせて審議

2. 研究開発マネジメント

(4) 研究開発の進捗管理の妥当性

研究開発項目①<助成>の進捗管理（実績と予定）



- 日々の進捗管理に加えて全実施者へのサイトビジットをPLと共に実施
- コロナ禍の影響を考慮し、一期生2テーマの期間延長を実施者と協議中

2. 研究開発マネジメント

(4) 研究開発の進捗管理の妥当性

研究開発項目①<助成>の進捗実績（採択状況）

これまで12件採択・交付決定済み、内8件事業実施中

(※採択12件全てのテーマが研究開発項目②の拠点を活用（予定含む）)

一期生（2018年度）：採択5件⇒2年目3件（ステージゲート審査結果による）

実施者名	テーマ名	2年目交付
株式会社テックアイデア	AI機能を有するCMOSイメージセンサおよびセンサ装置の開発	対象
株式会社レイトロン	AIを用いた高性能リアルタイム対話インターフェースの開発	対象
東北マイクロテック株式会社	サイクリック学習機能を有する超低電力AIチップの開発	対象
株式会社Trigence Semiconductor	AIエッジ搭載音声インターフェースモジュールの研究	—
株式会社シンコム	エッジデバイスをAI化する汎用画像処理プロセッサの開発・評価	—

二期生（2019年度）：採択4件⇒2年目2件（終了テーマの内一件は、事業化前倒しにより2年目辞退）

実施者名	テーマ名	2年目交付
株式会社デジタルメディアプロフェッショナル、株式会社カイ	癌コンパニオン診断用AI病理画像システム向けAIハードウェア研究開発	対象
株式会社シリード	AI技術でメモリの通信速度を高速化するメモリコントローラの開発	対象
株式会社ハカルス	スパースモデリング技術を用いた学習・推論エンジンを搭載するA Iチップ開発	事業化前倒しのため1年目で終了
株式会社エイ・オー・テクノロジーズ	画像集合演算プロセッサ（2D-SOP）による高度画像認識基盤の開発	—

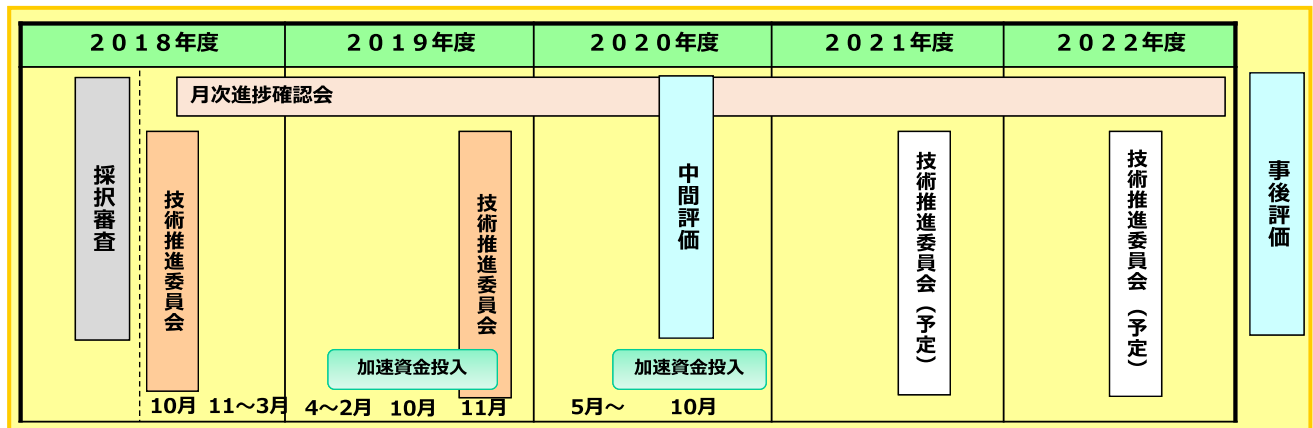
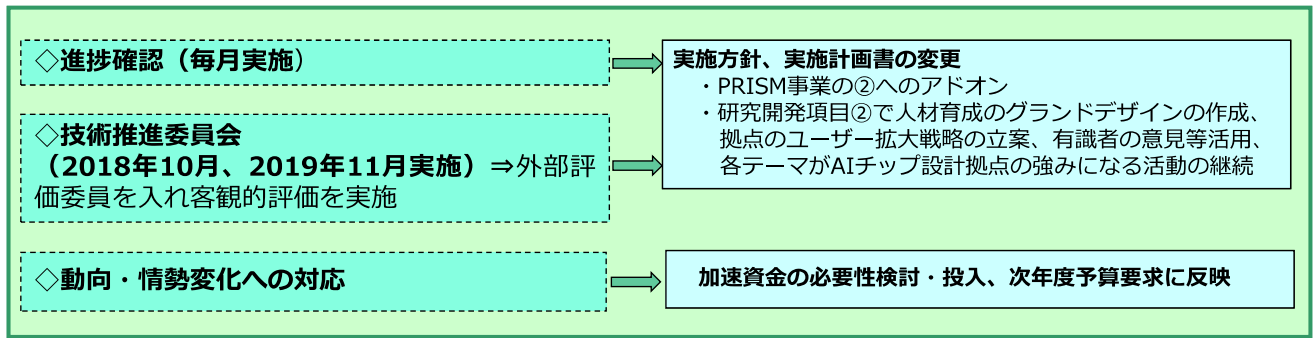
三期生（2020年度）：採択3件（※2020年度 四期生として2回目の公募を予定）

実施者名	テーマ名	2年目交付
株式会社ネフロック	FPGAでリアルタイムに高品質な音声合成を行うリコンフィギュラブルA Iチップ開発	
A M I 株式会社	心疾患自動診断アシスト機能搭載チップの実用化に向けたシステム開発	
株式会社AnchorZ	適時生体情報と利用履歴による認証システム端末用アルゴリズム・ハードウェア要素開発	

2. 研究開発マネジメント

(4) 研究開発の進捗管理の妥当性

研究開発項目② <委託> の進捗管理（実績と予定）



2. 研究開発マネジメント

(4) 研究開発の進捗管理の妥当性

研究開発項目② <委託> の動向・情勢の把握と対応

研究開発項目② AIチップ開発を加速する共通基盤技術の開発 <委託>

	動向・情勢変化	対応
1	2018年度 本事業が、内閣府官民研究開発投資拡大プログラム（PRISM）の1年目の対象施策に選定。	PRISM予算を活用しAIチップ設計に必要な28nmノードのIPコアの導入・整備を前倒し実施。
2	2019年度 拠点利用者の予想以上の増加が見込まれる中、現状の設備能力では利用者数が制限されてしまう可能性が予見。	利用者からのフィードバックを出来るだけ多く集め拠点の整備を確実に進めるため、2019年10月に加速資金の投入を決定、拠点利用者数の拡大を図るべく拠点設備の増強等を前倒し実施。
3	2019年度 助成事業においてステージゲート審査の結果などにより予算の変動が発生。	予算の有効活用のため、事業内で予算を柔軟に組み換え、委託事業へ加速資金として投入することを決定。具体的には、2019年12月に仕様書・実施計画書を変更し、実施項目1 - 5に新たな目標を追加。

研究開発項目② AIチップ開発を加速する共通基盤技術の開発 <委託>

動向・情勢変化
2018年 本事業が、内閣府官民研究開発投資拡大プログラム（PRISM）の1年目の対象施策に選定。



外部有識者による技術推進委員会を開催し、活用内容を審議

第1回技術推進委員会（2018年10月実施）

実施内容案	意見	対応
PRISM予算を活用しAIチップ設計に必要なI/Oなどの機能モジュールやIPコアの導入・整備を前倒し実施。	・提案された内容は、PRISM事業の方針、また共通基盤技術の開発（拠点）の主旨にも沿っており内容も妥当である。	実施方針、実施計画書を変更し計画通り導入を実施。

■ 技術推進委員会の審議結果を反映させ、計画を変更し事業を前倒し

24

研究開発項目② AIチップ開発を加速する共通基盤技術の開発 <委託>

動向・情勢変化
2019年度 拠点利用者の予想以上の増加が見込まれる中、現状の設備能力では利用者数が制限されてしまう可能性が予見。



開発促進財源（加速）の投入を決定
実施方針、実施計画書の変更実施

件名	金額 (百万円)	目的	成果
AIチップ設計拠点クラウドのセキュリティ強化とユーザー数拡大のための施策（実施項目2-1）	109	本拠点クラウドのセキュリティ強化とユーザー数拡大（ユーザー数：50社以上）のためにシステム強化を同年度中に実施する。	セキュリティを確保した上で、拠点の規模及び能力が拡充し、拠点ユーザー数50社以上の利用が可能になり、拠点整備の加速が期待される。

■ 加速資金の適切な投入により、開発拠点の整備を前倒し

25

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

動向・情勢変化

2019年
助成事業においてステージゲート審査の結果などにより予算の変動が発生。



予算の有効活用のため、事業内で予算を柔軟に組替え、委託事業へ加速資金として投入することを決定。実施方針、実施計画書の変更を実施。

件名	金額 (百万円)	目的	成果
国内外FABの活用と最適化ライブラリの研究開発 (実施項目1-5)	172	ユーザーのAIチップ向け独自IPの評価が簡単にできるように拠点機能として評価プラットフォームの構築を図る。	評価プラットフォーム構築に向けたテストチップの開発に着手した。

■ 事業内資金の柔軟な組替えと実施計画書の変更により、拠点の機能を向上

26

研究開発項目② AIチップ開発を加速する共通基盤技術の開発(委託)

知的財産権等に関する方針

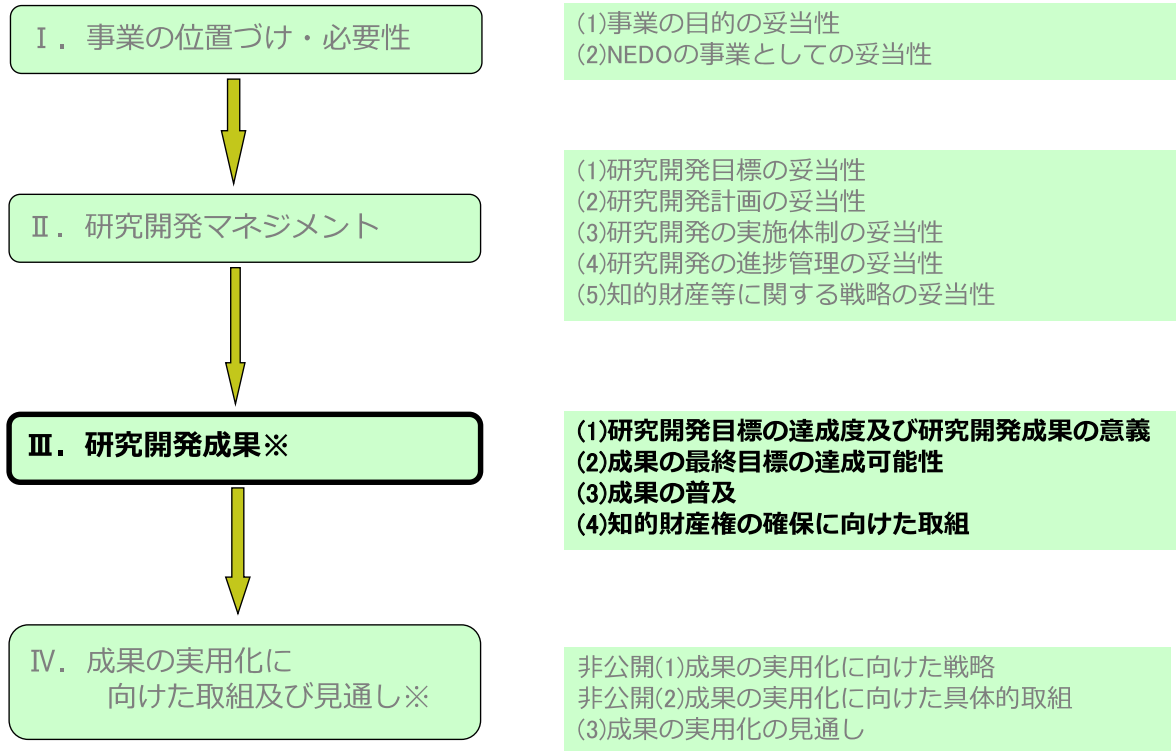
- ✓ 本事業内容の特異性から、独自の特許権の獲得よりは共通基盤技術として**設計技術のマニュアル化、ノウハウの蓄積等**に注力する。
- ✓ 本事業で構築した共通基盤技術は、拠点ユーザに対しては公開を原則とするが、プロジェクト終了後の拠点の継続的な自立運営を考えて、一部は非公開として拠点内部で秘匿する(下表参照)。
- ✓ 知財マネジメント、および、データマネジメントは、NEDOプロジェクトにおける知財マネジメント基本方針に則り、知財運営委員会を設置し管理している。

本事業で構築する共通基盤技術

分類	AIチップ開発用に構築する共通基盤技術
公開	AIチップ設計手法 リファレンスデザイン IPライブラリ 設計クラウド構成 SoCプラットフォーム
非公開	AIチップ設計手法(一部) リファレンスデザイン(一部) SoCプラットフォーム(一部)

27

発表内容



※研究開発項目①については別に実施するテーマ評価で行っているため、Ⅲ.とⅣ.の評価対象は研究開発項目②のみです。

28

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義

目標の達成状況と成果の意義

研究開発項目② AIチップ開発を加速する共通基盤技術の開発〈委託〉

中間目標	成果	達成度	課題と解決方針
本事業を通じて開発、整備したAIチップ設計のための共通基盤技術、学習環境、設計環境の活用件数10件以上を目標とする。	<ul style="list-style-type: none"> ・活用件数26件を達成した。 ・開発・整備として、設計検証フロー並びにツールチェーンの構築、リファレンスデザインの作成、独自機能素子の物理設計環境のプロトタイプ開発、IPの整備とAIチップ向け独自IP評価手法検討と評価チップ設計、EDAツール利用環境の整備、教育コースの実施、試作ゲートウェイ機能の整備、などを行った（詳細は次ページ以降の各実施項目に示す）。 	○	

◎ 大きく上回って達成、○達成、△達成見込み（中間）、×未達

29

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義 各個別実施項目毎の目標と達成状況 (1/4)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	中間目標	成果	達成度	今後の課題と解決方針
1-1 AIチップ向け設計フローの研究開発	<ul style="list-style-type: none"> ・拠点利用者が、小・中規模の回路に対し、拠点で構築したRTL記述を用いたエミュレータ・シミュレータ協調設計検証フローで設計検証を実施（5件以上） ・拠点利用者が、小・中規模の回路に対し、拠点で構築したネットリストレベルの記述を用いたエミュレータ・シミュレータ協調設計検証フローで設計検証を実施（3件程度） ・エミュレータ・シミュレータ協調設計検証フローを用いることによる設計検証効率の向上を、エミュレータのみを用いた設計検証フローと比較することで（検証時間・検証カバレッジ等を用いて）可視化するとともに結果を電子的に公開する 	<ul style="list-style-type: none"> ・RTLレベルの記述を用いたシミュレータおよびエミュレータによる設計検証は7件進行中。 ・ネットリストレベルの記述を用いたエミュレータ・シミュレータ協調設計フローでの検証は実施前（0件）。 ・設計検証効率の比較確認は未。 ・設計効率の更なる向上に向け、エミュレータシミュレータ協調設計検証プラットフォームVeriForgeを導入した。エミュレータのみとの比較は検証中。 ・エミュレータ利用ガイドライン及びエミュレータ利用マニュアル（エミュレータ利用モデルを含む）を3件作成し拠点のホームページ（以下HPと略）にて公開。 	△ (2020年度末には達成見込み)	検証フローの使用実例を提示し10月から拠点利用者に使用して貰う。それにより年度末には3件達成の見込み。この検証時に合わせて検証効率も比較確認を行う。
1-2 ハードウェア開発垂直立ち上げ実現のための研究開発	<ul style="list-style-type: none"> ・モデルベースのエミュレータ・EDAツールの協調設計ツールチェーンを開発し、小・中規模の実設計において実証する。3件以上がこのモデル設計フローを活用した設計を行う 	<ul style="list-style-type: none"> ・高位合成を使ったデジタル設計【基礎編】を作成し、ここで定義されたモデル設計フローを活用した高位合成を3件設計した。 	○	

◎大きく上回って達成、○達成、△達成見込み（中間）、×未達

30

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義 各個別実施項目毎の目標と達成状況 (2/4)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	中間目標	成果	達成度	今後の課題と解決方針
1-3 AIチップ設計に向けたリファレンスデザインの研究開発	<ul style="list-style-type: none"> ・畳み込み・再帰型ニューラルネットワークに対応したアクセラレータリファレンスデザインを作成する。その動作をエミュレータ上で再現し、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認する。 	<ul style="list-style-type: none"> ・畳み込みニューラルネットワークに対応したアクセラレータリファレンスデザインを作成し、その動作をエミュレータ上で再現した。 ・さらに、エミュレータ上で100データでの学習を例題として、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認した。 ・なお、6月フォーラムにおいて、日本ケイデンス・デザイン・システムと共同でリファレンスデザインについて紹介。簡易マニュアルを拠点HP内で公開。 	○	
1-4 センサ機能を含むチップのための新規デバイスモデルの研究開発	<ul style="list-style-type: none"> ・ImpulseTCADをベースとしてAIチップに搭載する際に利用可能な独自の機能素子の物理設計環境のプロトタイプを、例えばフォトセンサーといった特定の用途を想定して開発・評価し、課題を抽出し、改良仕様を策定する 	<p>CMOSイメージセンサーピクセルのデバイスシミュレーションのWEBユーザーインターフェースのプロトタイプを開発した。関連ユーザー評価結果を元に改良仕様を策定した。</p>	○	

◎大きく上回って達成、○達成、△達成見込み（中間）、×未達

31

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義

各個別実施項目毎の目標と達成状況 (3/4)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	中間目標	成果	達成度	今後の課題と解決方針
1-5 国内外FABの活用と最適化ライブラリの研究開発	<ul style="list-style-type: none"> 整備すべきIPカタログの作成と整備順の策定 カタログに沿ったIPを整備し、拠点利用者が利用できるようにWEBに掲載する AIチップ向け独自IPの評価手法を検討し、それに則った評価チップを設計する。 	<ul style="list-style-type: none"> 整備すべきIPカタログである、PRISMにより導入したIPリストを整備しWEBに掲載した 拠点導入IPを最大限活用し、かつ拠点利用者の設計の実用化加速支援を目指したAi-One SoCプロジェクトを立ち上げSoCを設計した 	○	
2-1 AIチップの研究開発に必要なEDAツールの整備	<ul style="list-style-type: none"> EDAツールを導入、利用環境を整備し、拠点利用者へ公開することで10件程度の利用実績をあげる 	<ul style="list-style-type: none"> 導入したEDAツールの利用マニュアルを公開、ツール利用のための環境設定ファイルをツール毎に準備、ライセンスの効率的な運用、設計データやIPの保護のために、VMにログインし、LSF(ライセンス・スケジューラ)を用いたツールの実行環境を整備し、ツール利用が進んでいる。 以上により、利用件数は26件となった。 	◎	

◎大きく上回って達成、○達成、△達成見込み(中間)、×未達

32

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義

各個別実施項目毎の目標と達成状況 (4/4)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	中間目標	成果	達成度	今後の課題と解決方針
2-2 人材育成と拠点機能の整備	<ul style="list-style-type: none"> エミュレータ及びEDAツールを活用した設計フローの一般論(初級編)、導入EDAツールを用いたAIチップ設計論、エミュレータ・EDA協調設計検証論(初級編)を整備し、拠点利用者に対し、2019年度以降1項目あたり年間1回以上の教育コースを実施する 国内外の代表的なFABと契約を締結し、設計環境を導入することで設計試作ゲートウェイ機能を整備する。これを拠点利用者へ公開することで、実施項目1-1の中間目標のネットリスト検証フロー利用目標3件のうち1件程度が本設計試作ゲートウェイ機能を利用して設計手順を実施する。 拠点運営について運営形態等の検討を行うタスクフォース等を立ち上げる 	<ul style="list-style-type: none"> 1-1、1-2と協調しながら教材の整備を行い、「デジタル設計の基礎」、「ハードウェア・エミュレータでの論理検証の基礎【初級編】【応用編】」「高位合成を使ったデジタル設計【基礎編】【続基礎編】【実践編】」「デジタルブロック・物理設計編」を整備した。SoC設計セミナーを4回、教育セミナーを3回実施した。また、人材育成に向けた方針を定め、それに基づき、一般向けに設計フォーラムを14回実施した(参加者数は回を追うごとに増加している) 代表的なFABとして、TSMCとNDAを締結しライブラリの供給を受け設計に供している タスクフォースを設立して自立化の検討を開始した 	○	

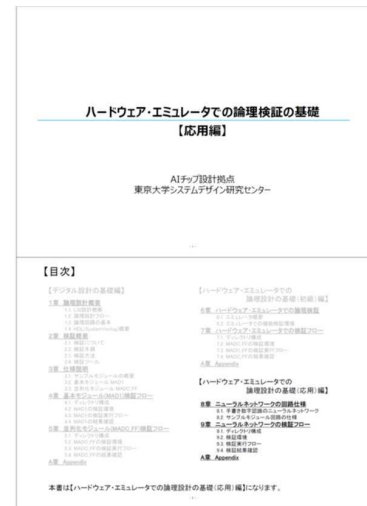
◎大きく上回って達成、○達成、△達成見込み(中間)、×未達

33

実施項目 1 - 1 : A I チップ向け設計フローの研究開発

【成果】

- ・RTLレベルの記述を用いたシミュレータおよびエミュレータによる設計検証は7件進行中。
- ・ネットリストレベルの記述を用いたエミュレータ・シミュレータ協調設計フローでの検証は実施前(0件)。
- ・設計検証効率の比較確認は未。
- ・設計効率の更なる向上に向け、エミュレータシミュレータ協調設計検証プラットフォームVeriForgeを導入した。エミュレータのみとの比較は検証中。
- ・エミュレータ利用ガイドライン及びエミュレータ利用マニュアル(エミュレータ利用モデルを含む)を3件作成し拠点のホームページ(以下HPと略)にて公開。



整備した設計フローに関するマニュアル

【意義】

- ・エミュレータの利用を加速することで、**従来乖離が多かった検証結果と実機との差を埋める**ことが可能となるとともに、**大規模な検証での検証漏れをなくす**ことが可能となる。
- ・実際のサンプルRTLを用いた教材整備により、**難解で使いこなすことが困難と思われがちなエミュレータ利用の障壁を大幅に低減**できたことで、**利用者の増加が期待**できる。
- ・さらに、教材を活用したセミナーを実施することで、エミュレータに対する理解を深め**更なる利用者の獲得につながる**。

実施項目 1 - 2 : ハードウェア開発垂直立ち上げ実現のための研究開発

【成果】

- ・高位合成を使ったデジタル設計【基礎編】を作成し、ここで定義されたモデル設計フローを活用した高位合成を3件設計し実証確認中。



整備した高位合成を使った設計マニュアル

【意義】

- ・マニュアルに加え、導入ツールに即した教材の整備、ツールごとの環境変数の一括した整備により、**EDAツール利用初心者の利用開始の障壁が劇的に低減**し、**利用者の増加が期待**できる。

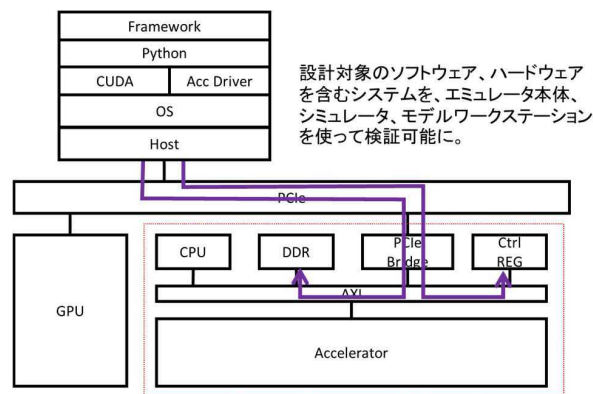
実施項目 1 - 3 : AIチップ設計に向けたリファレンスデザインの研究開発

【成果】

- ・畳み込みニューラルネットワークに対応したアクセラレータリファレンスデザインを作成し、その動作をエミュレータ上で再現した。
- ・エミュレータ上で100データでの学習を例題として、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認した。
- ・6月フォーラムにおいて、日本ケイデンス・デザイン・システムと共同でリファレンスデザインについて紹介。簡易マニュアルを拠点で公開。

【意義】

- ・リファレンスデザインに含まれるチップのI/Fを参考にすることにより、多くのユーザーがハード化の障壁を乗り越えることができる。
- ・検証システムの使用方法まで公開することによって、米国大手チップメーカーでも採用されているような、チップ作成前のソフトウェア・ハードウェア両方を含めた事前検証ができるようになった。



検証フローのイメージ図

36

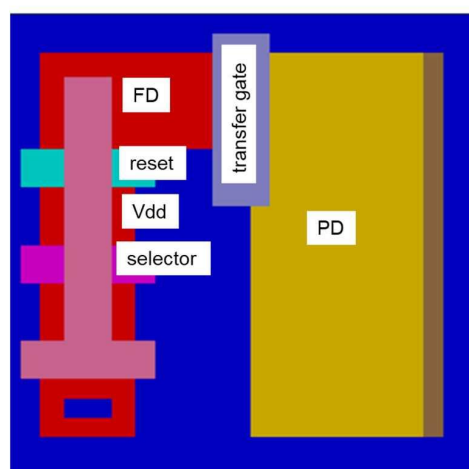
実施項目 1 - 4 : センサ機能を含むチップのための新規デバイスモデルの研究開発

【成果】

- ・CMOSイメージセンサーピクセルのデバイスシミュレーションのWEBユーザーインターフェースのプロトタイプを開発した。関連ユーザー評価結果を元に改良仕様を策定した。

【意義】

- ・CMOSイメージセンサは、画像認識などのAI技術には欠かせないハードウェアであり、かつ、日本の半導体産業においてもっとも強みとなる分野の一つである。この領域の優位性を確保することで幅広いユーザーへの貢献が見込める。



CMOSイメージセンサーピクセルのデバイス構造レイアウト例

37

3. 研究開発成果

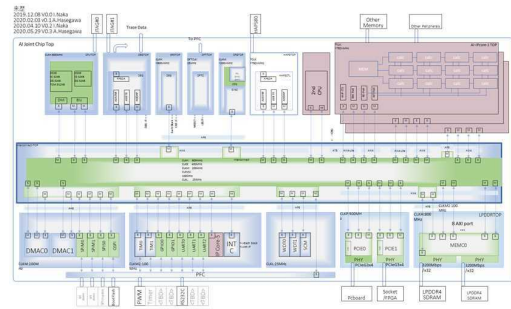
(1) 研究開発目標の達成度及び研究開発成果の意義

各個別テーマの成果と意義 (5/7)

実施項目 1 – 5 : 国内外 F A B の活用と最適化ライブラリの研究開発

【成果】

- 整備すべきIPカタログ、PRISMにより導入したIPリストを整備し、HPに掲載した
- 拠点導入IPを最大限活用し、かつ拠点利用者の設計の実用化加速支援を目指した“Ai-One SoCプロジェクト”を立ち上げSoCを設計中。



Ai-Oneブロック図

【意義】

- AIチップ開発に必要なかつ、汎用的なインターフェースIP等が整備され利用可能になったことで、特殊機能の具現化が容易になる。
- アイディアの実証に際して、必要となる評価手法、ノウハウなどの獲得につながる。



拠点HPのイメージ図

38

3. 研究開発成果

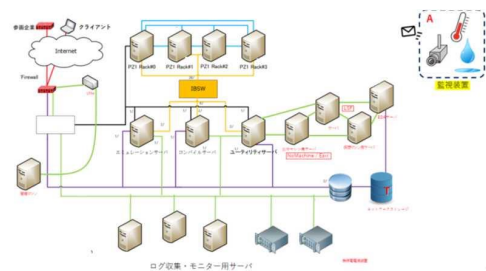
(1) 研究開発目標の達成度及び研究開発成果の意義

各個別テーマの成果と意義 (6/7)

実施項目 2 – 1 : A I チップの研究開発に必要な E D A ツールの整備

【成果】

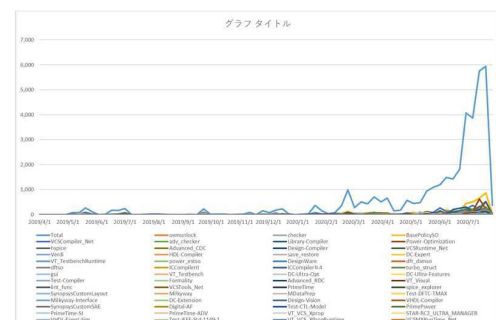
- 導入した E D A ツールの利用マニュアルを公開、ツール利用のための環境設定ファイルをツール毎に準備、ライセンスの効率的な運用、設計データやIPの保護のために、VMにログインし、LSF (ライセンス・スケジューラ) を用いたツールの実行環境を整備し、ツール利用が進んでいる。
- 利用件数は26件となった。



拠点の利用環境整備状況

【意義】

- ユーザー間の情報漏洩の防止、設計情報の漏洩の防止、拠点の情報の漏洩防止を図りつつ、EDA利用の利便性を最大限担保できるシステムの構築を行った。これにより、利用者にとってより安心して活用できる環境かつ、多くの利用者を受け入れることが可能となった。



ライセンス利用状況

39

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義

各個別テーマの成果と意義 (7/7)

実施項目 2 - 2 : 人材育成と拠点機能の整備

【成果】

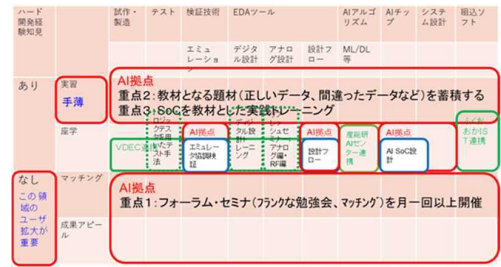
・「デジタル設計の基礎」、「ハードウェア・エミュレータでの論理検証の基礎【初級編】【応用編】」、「高位合成を使ったデジタル設計【基礎編】【続基礎編】【実践編】」、「デジタルブロック・物理設計編」を整備した。

教育セミナーは3回実施した。

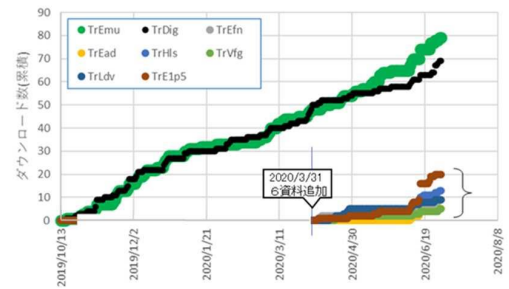
- ・代表的なFABとして、TSMCとNDAを締結しライブラリの供給を受け設計に供している
- ・人材育成に向けた方針を定め、それに基づき、一般向けに設計フォーラムを14回実施した。

【意義】

- ・ FABとのゲートウェイ機能の構築・強化することで、**試作のハードルを軽減し、ハードウェア化の取り組みを推進**。
- ・ フォーラムやセミナーを介して様々な意見が伺え、**人材育成強化方針の最適化**や、より**必要とされる人材育成内容の構築に反映**、さらには、**拠点アピールや利用促進**につながる。



人材育成のグランドデザイン図



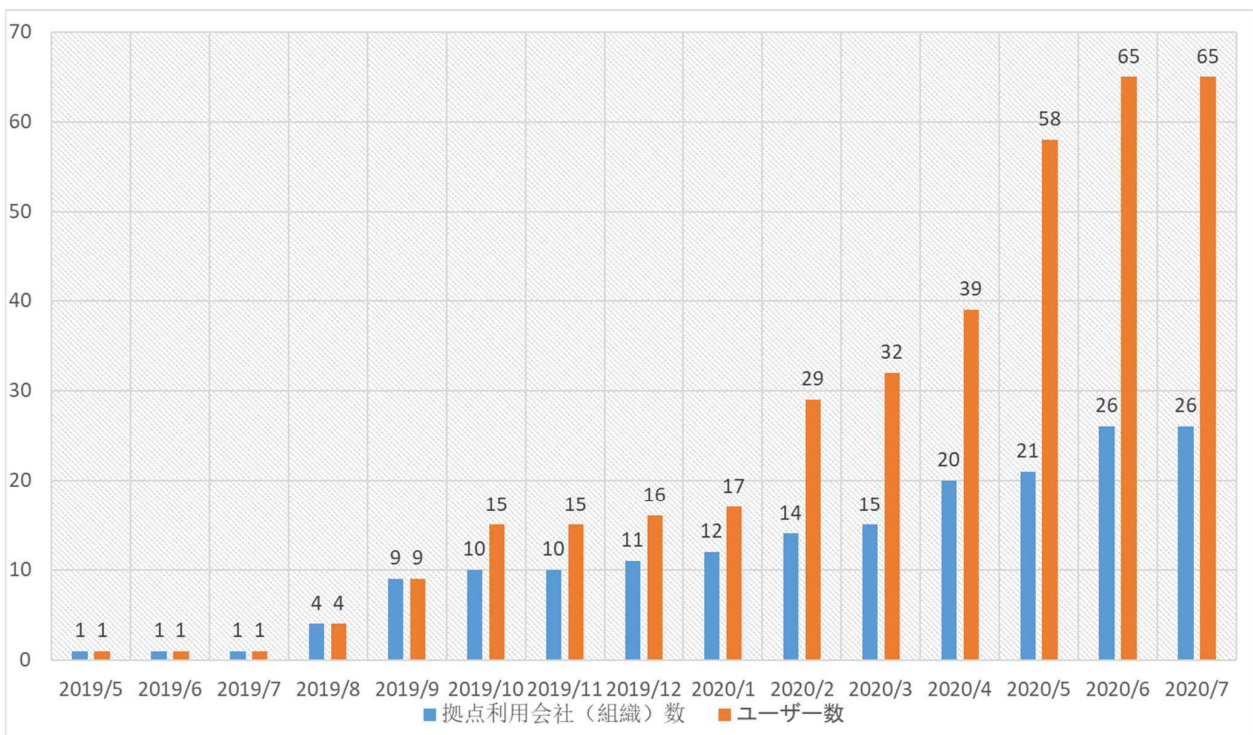
自習用教材のダウンロード数の推移

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義

拠点利用者数の推移

- これまでの登録利用者 26機関 : 19企業 (内利用終了2社) + 7大学



3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義 **拠点利用者等のフィードバック状況**

- フィードバック件数：拠点利用者、一般（拠点利用検討者含む）、フォーラム参加者から **合計289件**
- 拠点利用方法の向上や技術情報に関するフィードバックに関しては、拠点ウェブサイトのFAQページやサーバ等に情報を集約し掲載。設計ツールに関しては、小規模ウェブセミナーを開催し、ノウハウを伝授している（下図、詳細非公開）。
- 上記フィードバックに対し、システム設計者、ソフト設計者を交え、技術打ち合わせを毎週～隔週実施中

拠点FAQの構築状況（2020/8/26 時点、詳細は非公開）

FAQ掲載場所と公開範囲		FAQ内容と件数			
		拠点接続	EDAツール	IP/SoC	EWS
拠点WEB	一般	10件	1件	5件	
	拠点利用者	28件	12件	58件	3件
拠点サーバ			177件		4件

42

3. 研究開発成果

(2) 成果の最終目標の達成可能性 **成果の最終目標の達成可能性（1/3）**

研究開発項目② **AIチップ開発を加速する共通基盤技術の開発<委託>**

実施項目	現状	最終目標 (2022年度)	達成見通し
1-1 AIチップ向け設計フローの研究開発	エミュレータの利用促進に向けエミュレータ・シミュレータ協調設計検証環境を整備し一般利用を開始 エミュレータを利用した設計検証に関する教材を整備	<ul style="list-style-type: none"> 拠点利用者が、より大規模 (> 1BG) な回路に対し、エミュレータ・シミュレータ協調設計検証フローで設計検証を実施（3件程度） 拠点で構築した高速チップ・超低消費電力チップ・高電力効率チップ等のアプリケーション向けのエミュレータ・シミュレータ協調設計検証フローで、拠点利用者が設計検証を実施（事業期間全体で10件程度） 	計画的にトレーニングを実施することで利用の拡大を目指すことで最終目標の達成を目指す
1-2 ハードウェア開発垂直立ち上げ実現のための研究開発	導入したEDAツールの利用マニュアルを公開 高位合成設計フロー教材を整備し公開 ツール利用のための環境設定ファイルをツール毎に準備した ライセンスの効率的な運用、設計データやIPの保護のために、VMにログインし、LSF（ライセンス・スケジューラ）を用いたツールの実行環境を整備	<ul style="list-style-type: none"> アプリケーション向けのツールチェーンを策定し、拠点利用者が事業期間全体で5件程度、より大規模 (> 1BG) な設計を実施する 	1-5で実施しているAi-One設計・検証を通して、ツールチェーンの利用実績を積み重ねるとともに、大規模な設計の実現を目指す

43

3. 研究開発成果

(2) 成果の最終目標の達成可能性

成果の最終目標の達成可能性 (2/3)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	現状	最終目標 (2022年度)	達成見通し
1-3 AIチップ設計に向けたリファレンスデザインの研究開発	サポートベクタマシン、ボルツマンマシン等の汎用化が最終年度以降の技術動向予測に合致していくかの見極め作業、並びにセンサフロントエンドマクロのあるべき姿を調査を行っている。	畳み込み・再帰型ニューラルネットワーク用アクセラレータを、サポートベクターマシン、ないしボルツマンマシンに対応したアクセラレータリファレンスデザインとして拡張するとともに、エッジ用の低消費電力システムに適用可能なセンサフロントエンドマクロを加え、リファレンスデザインのポートフォリオを完成させる。リファレンスデザインのポートフォリオは、拠点利用者等の利用を通してその有効性を実証する。	目標とする対象のネットワークについては、最新の技術動向を見極めつつ弾力的に対応することとしたい。
1-4 センサ機能を含むチップのための新規デバイスモデルの研究開発	CMOSイメージセンサーピクセルのデバイスシミュレーションのWEBユーザーインタフェースのプロトタイプを開発した。	機能デバイス設計ツールを改良し、クラウド上で利用可能な環境を構築、拠点利用者等の利用を通してその有効性を実証する。また、検討した新規デバイスIPのモデル化技術等については、AIチップ設計フローへ組み込むために必要な条件等の明確化を図る。	イメージセンサー関連ユーザーの要望に対応し達成する見込み。
1-5 国内外FABの活用と最適化ライブラリの研究開発	・PRISMにより導入したIPリストをWEBに掲載した ・Ai-One SoCプロジェクトを通してIPを最大限活用する乗り合いSoCの設計中	・整備したIPを用いたアプリケーション向けの設計フローを構築し、電子的にマニュアルを作成する。構築した設計フローは拠点利用者を通してその有効性を実証する。 ・AIチップ向け独自IPの評価手法を構築し、拠点利用者に提供できるよう整備する。その利用法のマニュアル等を電子的に作成しHPにて公開する。	2020年度末のテープアウトに向けて可能な限りリソースを集中させることで、Ai-Oneを実現しそれをPoCとすることでさらなる利用促進を図り目標達成を目指す

44

3. 研究開発成果

(2) 成果の最終目標の達成可能性

成果の最終目標の達成可能性 (3/3)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	現状	最終目標 (2022年度)	達成見通し
2-1 AIチップの研究開発に必要なEDAツールの整備	<ul style="list-style-type: none"> ・EDAライセンスを調達し運用を開始 ・EDAライセンス数の単価契約分に関して利用実績と需要予測に基づいた機動的な運用実施 ・LSFを用いたライセンスキューイングシステムの導入、VMとNoMachineを利用したセキュアなアクセスを実現したEDAの利用環境を構築し運用している ・ライセンスの利用状況をモニタしている ・Synopsys 19プロジェクト、138アカウント Mentor 14プロジェクト、87アカウント の利用実績(2020年7月27日現在) 	<ul style="list-style-type: none"> ・EDAツールを安定的最新バージョンに更新、利用環境を整備し、拠点利用者へ公開することで、期間全体を通し15件程度の利用実績をあげる 	利用環境の向上を継続することで利用実績をさらに積み上げる
2-2 人材育成と拠点機能の整備	<ul style="list-style-type: none"> ・1-1、1-2と強調しながら教材の整備を行い、「デジタル設計の基礎」、「ハードウェア・エミュレータでの論理検証の基礎【初級編】【応用編】」「高位合成を使ったデジタル設計【基礎編】【続基礎編】【実践編】」「デジタルブロック・物理設計編」を整備した。教材はすでに合計で200ダウンロード以上され活用されている ・人材育成に向けた方針を定め、それに基づき、「フォーラム」の実施(2019年5月よりほぼ毎月実施)、「セミナー」の実施(2019年度3件、2020年度8月-9月にかけて予定中)を実施 ・TSMCとNDAを締結しライブラリの供給を受け設計に供している 	<ul style="list-style-type: none"> ・エミュレータ・EDA協調設計検証論(上級編)を整備し、各種教育カリキュラムの教育コースを充実させる ・実施項目1-1最終目標の協調設計検証フロー利用目標10件のうち3件程度が本設計試作ゲートウェイ機能を利用して設計手順を実施する 	1-5との連携によりAi-One SoCの設計試作を基点として、ゲートウェイ機能の利用促進を図ることで目標達成を目指す

45

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

	2018年度	2019年度	2020年度	計
論文	0	0	0	0
研究発表・講演	0	5	1	6
新聞・雑誌等への掲載	0	2	0	2
展示会への出展	0	2	0	2
フォーラム・シンポジウム開催	1	9	4	14
セミナー開催	0	3	0	3

※2020年8月7日現在

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

- ✓ 研究発表・講演
 - 2019年7月 第1回NV-FPGA研究会、口頭発表
発表タイトル：NEDO事業「AIチップ開発加速のためのイノベーション推進事業」
「AIチップ設計拠点」紹介および運営方針
発表者：内山邦男
 - 2019年7月 第37回エナジーハーベストコンソーシアム総会、口頭発表
発表タイトル：NEDO事業「AIチップ開発加速のためのイノベーション推進事業」
AIチップ設計拠点
発表者：内山邦男
 - 2019年8月 第1回トリリオンノード研究会、口頭発表
発表タイトル：NEDO事業「AIチップ開発加速のためのイノベーション推進事業」
「AIチップ設計拠点」
発表者：内山邦男
 - 2019年9月 学振154委員会 第113回研究会、口頭発表
発表タイトル：AIチップの開発を加速するAIチップ設計拠点
発表者：内山邦男
 - 2019年9月 Cadence検証フォーラム、口頭発表
発表タイトル：論理エミュレーション技術への期待 -AIチップ設計拠点の立場から-
発表者：内山邦男
 - 2020年9月 (予定) DAシンポジウム2020
発表タイトル：AIチップ設計拠点=新しいパラダイムの構築に向けて=
発表者：内山邦男

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

- ✓ プレス発表
 - 2019年10月
AIチップ開発加速のための「AIチップ設計拠点」が稼働開始
—設計・評価ツールの提供により、中小・ベンチャーのチップ開発加速を目指す—
(NEDO、産総研、東大) https://www.nedo.go.jp/news/press/AA5_101211.html
- ✓ 新聞・雑誌掲載
 - 2019年10月 日本経済新聞
NEDO・産総研・東大、AIチップ開発加速のための「AIチップ設計拠点」が稼働開始
https://www.nikkei.com/article/DGXLRS520762_X01C19A0000000/
 - 2019年10月 電波新聞
東大内のAIチップ設計拠点 NEDO、産総研などが中小企業など向けに試験運用
<https://dempa-digital.com/article/14812>
- ✓ 展示会
 - 2019年10月 CEATEC (NEDOブース)
発表タイトル：AIチップ開発加速のための設計拠点
発表者：国立研究開発法人産業技術総合研究所、国立大学法人東京大学
 - 2019年12月 NEDOフェスタin関西
発表タイトル：AIチップ開発加速のためのイノベーション推進事業
発表者：国立研究開発法人産業技術総合研究所、国立大学法人東京大学

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

- ✓ フォーラム・シンポジウム開催
 - 2019年5月~2020年8月 AIチップ設計拠点フォーラム 合計13回
 - 2019年2月 AIチップ設計拠点活動開始記念公開シンポジウム
- ✓ セミナー開催
 - 2019年12月 高位合成ツールセミナー
 - 2020年1月 エミュレータとエミュレータ・シミュレータ協調検証環境セミナー
 - 2020年3月 論理検証に関するWEBセミナー

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

戦略に沿った具体的取組

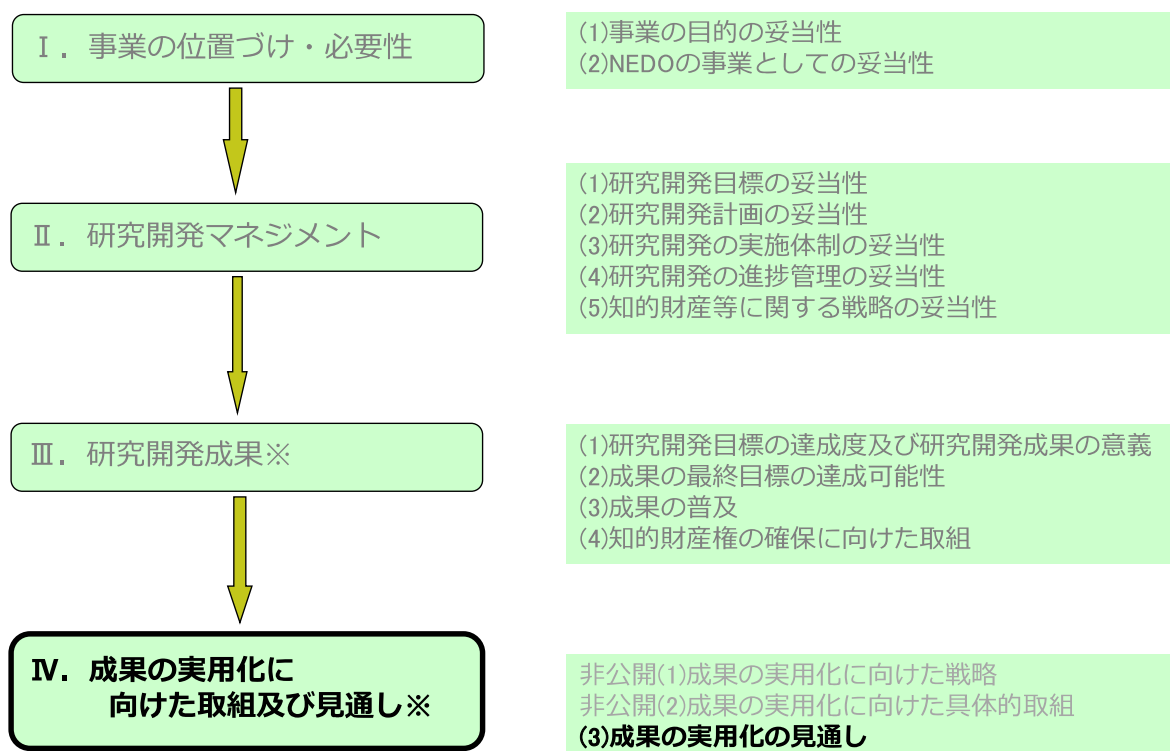
- ✓ 共通基盤技術であるEDAツールや検証装置を活用したAIチップ設計手法、IPの有効利用のためのライブラリ化、リファレンスデザイン手法、ライブラリ等の共用利用法等を構築しており、拠点の自立運営に必要なAIチップ設計手法の一部とリファレンスデザイン手法の一部は拠点内部のノウハウとして秘匿している。
- ✓ 整備済み設計マニュアル（下記6件）
 - ✓ デジタル設計の基礎
 - ✓ ハードウェア・エミュレータでの論理検証の基礎【初級編】および【応用編】
 - ✓ 高位合成を使ったデジタル設計【基礎編】、【続基礎編】、【実践編】

共通基盤技術の状況

共通基盤技術	公開分の状況	非公開分の状況
AIチップ設計手法	運用・ノウハウ蓄積中（改良研究中）	ノウハウ蓄積中（改良研究中）
リファレンスデザイン	運用・ノウハウ蓄積中（改良研究中）	ノウハウ蓄積中（改良研究中）
IPライブラリ	運用・ノウハウ蓄積中	対象外
設計クラウド構成	運用・ノウハウ蓄積中（改良研究中）	対象外
SoCプラットフォーム	構築中	準備中

50

発表内容

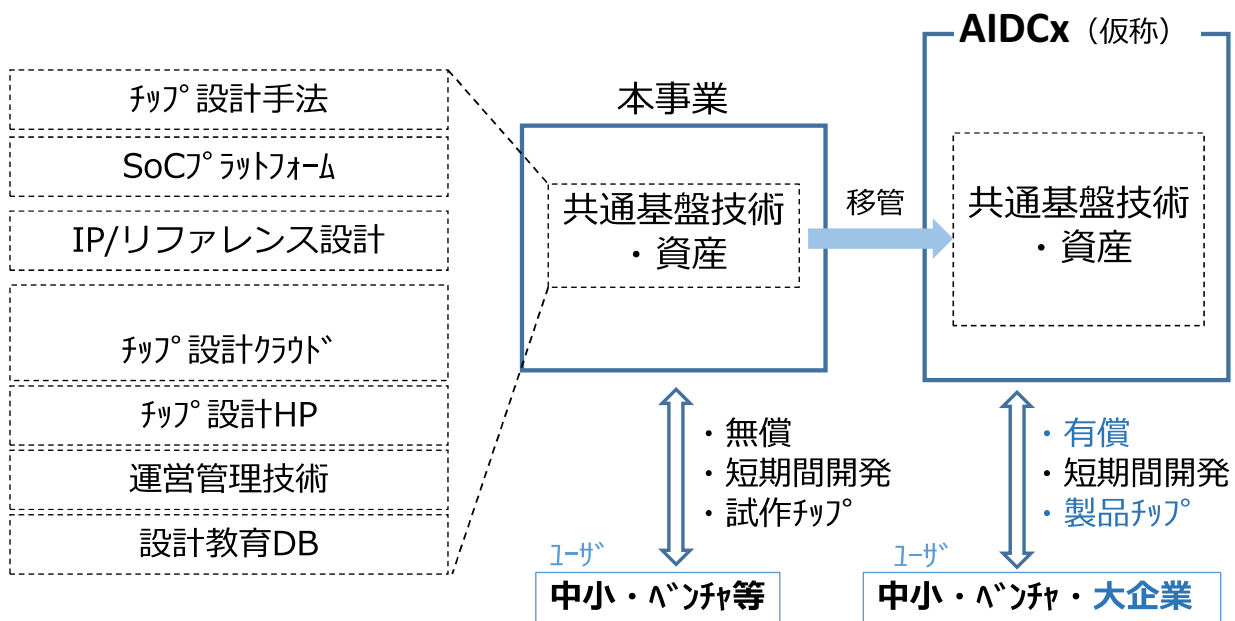


※研究開発項目①については別に実施するテーマ評価で行っているため、Ⅲ.とⅣ.の評価対象は研究開発項目②のみです。

51

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

- ・本事業で開発した共通基盤技術・資産を継承する自立運営組織(仮称: AIDCx)を組織化し、プロジェクト終了後も低コスト・短期間でのチップ開発を可能にする共通基盤の提供を継続させる。



研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

(1) 事業モデルの具体化／課題

- ・ EDAベンダー、IPベンダーとの契約形態
- ・ ファブとの連携モデル
- ・ 収支モデル
- ・ AIDCxの組織形態（営利or非営利団体）
- ・ 資産移管方法

(2) 共通基盤技術の拡充／課題

- ・ SoCプラットフォームの拡充（現状、28nm技術に対応）
- ・ AIDCx専用IPライブラリの確保
- ・ 自立資金の確保

(3) 国の施策との連携／検討

- ・ 経済安全保障関連施策との整合性
- ・ 自立資金の確保

研究開発項目② AIチップ開発を加速する共通基盤技術の開発〈委託〉

(1) 我が国におけるAIチップ開発の活性化

- ・ AIDCxに共通基盤技術を集約・蓄積し、共通利用することにより、チップ開発の効率を改善し多くのアイデア実用化の創出に貢献
- ・ AIDCxを核としたチップ開発のための資金調達エコシステム構築により、資金調達プロセスを活性化

(2) 我が国の国家/経済安全保障への貢献

- ・ チップ設計のエンジニアリングチェーンを国内に確保
- ・ 国内半導体ファブと連携した国内でのチップ設計-生産ITシステムの確立

おわり

参考資料 1 分科会議事録及び書面による質疑応答

研究評価委員会

「AI チップ開発加速のためのイノベーション推進事業」(中間評価) 分科会 議事録及び書面による質疑応答

日 時 : 2020 年 10 月 5 日 (月) 12:25~17:45

場 所 : N E D O 川崎 2301・2302・2303 会議室 (オンラインあり)

出席者 (敬称略、順不同)

<分科会委員>

分科会長	永妻 忠夫	大阪大学 大学院基礎工学研究科 システム創成専攻 電子光科学領域 教授
分科会長代理	井上 弘士	九州大学 大学院 システム情報科学研究院 情報知能工学部門 教授
委員	吉瀬 謙二	東京工業大学 情報理工学院 准教授
委員	桑田 薫	東京工業大学 副学長 (研究企画担当)、学長特別補佐
委員	杉岡 俊明	株式会社ソシオネクスト 技術戦略開発室 室長
委員	戸辺 義人	青山学院大学 工学部情報テクノロジー学科 教授
委員	山田 整	トヨタ自動車株式会社 未来創生センター センター基盤研究室 第5基盤研究グループ 主幹

<推進部署>

安田 篤	NEDO IoT 推進部 部長
波佐 昭則 (PM)	NEDO IoT 推進部 主任研究員
久保田 英明	NEDO IoT 推進部 主査
芹澤 慎	NEDO IoT 推進部 主査

<実施者>

中村 宏 (PL)	東京大学 大学院 情報理工学系研究科 教授
内山 邦男	産業技術総合研究所 AIチップデザインオープンイノベーションラボラトリ 招聘研究員
池田 誠	東京大学 大学院工学系研究科 教授
昌原 明植	産業技術総合研究所 デバイス技術研究部門 副研究部門長
大内 真一	産業技術総合研究所 AIチップデザインオープンイノベーションラボラトリ ラボチーム長
福田 浩一	産業技術総合研究所 デバイス技術研究部門 主任研究員
日置 雅和	産業技術総合研究所 デバイス技術研究部門 グループ長

中 一郎 産業技術総合研究所
AIチップデザインオープンイノベーションラボラトリ 招聘研究員
長谷川 淳 東京大学 大学院工学系研究科 学術支援専門委員
五十嵐 泰史 産業技術総合研究所 デバイス技術研究部門 統括研究主幹

<オブザーバー>

岡田 直也 経済産業省 商務情報政策局 情報産業課 課長補佐
久木田 正次 NEDO 理事

<評価事務局>

森嶋 誠治 NEDO 評価部 部長
塩入 さやか NEDO 評価部 主査
笹川 克義 NEDO 評価部 専門調査員

議事次第

(公開セッション)

1. 開会、資料の確認
2. 分科会の設置について
3. 分科会の公開について
4. 評価の実施方法について
5. プロジェクトの概要説明
- 5.1 a) 事業の位置付け・必要性、研究開発マネジメント
b) 研究開発成果、成果の実用化に向けた取組及び見通し
- 5.2 質疑応答

(非公開セッション)

6. プロジェクトの詳細説明
- 6.1 研究開発項目②の全体説明 (実用化についてを含む)、及びデモ
- 6.2 AI チップ向け設計フローの研究開発
- 6.3 AI チップ設計に向けたリファレンスデザインの研究開発
- 6.4 センサ機能を含むチップのための新規デバイスモデルの研究開発
- 6.5 国内外 FAB の活用と最適化ライブラリの研究開発
- 6.6 AI チップの研究開発に必要な EDA ツールの整備
- 6.7 人材育成と拠点機能の整備
7. 全体を通しての質疑

(公開セッション)

8. まとめ・講評
9. 今後の予定
10. 閉会

議事内容

(公開セッション)

開会 (分科会の設置、資料の確認)

1. 開会宣言 (評価事務局)

- ・ 配布資料の確認
- ・ 配布資料確認

2. 分科会の設置について

- ・ 研究評価委員会分科会の設置について、資料1に基づき評価事務局より説明。
- ・ 出席者 (評価委員、評価事務局、推進部署) の紹介

3. 分科会の公開について

4. 評価の実施方法について

事務局より以下の内容が説明された。

- ・ 議題3,4は事前に説明し質疑応答済みこと
- ・ 公開議題である部分の議論内容は公開される
- ・ 非公開議題の内容は公開されない

5. プロジェクトの概要説明

5.1 a) 事業の位置付け・必要性・研究開発マネジメント

IoT推進部署より資料5に基づき説明が行われた。

5.1 b) 研究開発成果、成果の実用化に向けた取組及び見通し

IoT推進部署より資料5に基づき説明が行われた。

5.2 質疑応答

IoT推進部署からの5.1 a) および5.1 b) の説明に対し、以下の質疑応答が行われた。

【永妻分科会長】 ありがとうございます。概要、ご説明頂きましたが、委員の方から、更なるご質問、ご意見ございますでしょうか。よろしいでしょうか。

私も事前に資料を、拝見しましたが、この後、非公開の6の資料に非常に詳しく書かれておりますので、概要でご意見いただくよりも、詳細に入ってご意見を頂く方が非公開にはなりますが、より議論が進むかと思っておりますので、ここでの議論は短くさせて頂いて、非公開のセッションに進みたいと思います。

(非公開セッション)

6. プロジェクトの詳細説明

省略

7. 全体を通しての質疑

省略

(公開セッション)

8. まとめ・講評

【永妻分科会長】

それでは、議題8のまとめと講評です。最初に申し上げましたように自己紹介順番と逆に山田委員から始めて、最後に私という順で行きたいと思います。それでは山田委員よろしくお願いたします。

【山田委員】

トヨタの山田です。今日は貴重なプロジェクトに出席させて頂いてありがとうございます。

先の議論中でも出たのですが、このプロジェクトを起点に仲間を増やすために、こういう良いプロトタイプを作ってモノとして見せることは重要と思います。それを見て大手の企業が面白いねと言ってくれる、そういうきっかけになると良いと思います。さらに言えば、産業応用に色気のある学生がそのモノを作って企業に見せるという状態が一番良いのではないのでしょうか。このプロジェクトではそのために柔軟に、目標を変えるということをされたことが印象に残りました。詳細な話になりますが、当初の目標では、モデルとしてリカレントネットワークをやるということになっていたのですが、プロジェクト進行中に世の中がすごく変わりました。それに合わせてトランスフォーマー・アテンションをやりますと、柔軟に目標を変更したことは、適切だったと思います。このような目標を変更するには世界の動きがどうなっているか、AI 業界・数学界の動きをきちんとマップにする、技術の戦略が見えるようにするということが大切だと思います。そのマップが色気のある学生の役に立つそのようなプロジェクトになれば良いというコメントにしたいと思います。以上です

【NEDO 事務局】

どうもありがとうございました。続きまして、戸辺先生お願いします。

【戸辺委員】

はい。このような挑戦的なプロジェクトが大学とか国の研究所で中心にされていることで非常に素晴らしいことだと思いました。この手のものだと、メーカーの人が出向で集まってやるっていうのは、ちょっとイメージがあったのですが、逆に言うと非常に実装に依存する細かい話があるので、スタッフの、スタッフを充実させるとか、本当にうまく回っていくという仕組みがあるといいなって思いました。あと、先程、山田様もちょっと関連されたことをおっしゃったのですが、ちょっと私が思いましたのは、30年ぐらい前にトロンチップを作ろうっていう話があって、トロンチップそのものはそういうことではなかったのですが、そこに企業の人たちが集まって、日本全体で組み

込みシステムの技術力がアップしたというところに非常に大きな意味があったかなと思うので、このプロジェクト自身すぐに人材が集まってくれるといいなあと思いました。以上です。

【NEDO 事務局】

戸辺先生どうもありがとうございました。続きまして杉岡先生、よろしくお願ひいたします。

【杉岡委員】

はい。皆様、お疲れ様でした。全体を通して、このプラットフォーム設計環境ができるとベンチャーも非常に活性化するんじゃないかと思いました。EDA ベンダーとの交渉とか、私も経験もあるのですが、非常に苦労されたんじゃないかなと思います。本当にお疲れ様でした。

全体通して気になったのはセンサの部分の出口がいまいち繋がってない。必要性はわかるのですが、LSI 設計環境構築とちょっと繋がってない感じがしました。AI チップとセンサを考えた場合、3D などの実装技術が重要になります。特に IoT では重要と考えます。このプロジェクトはプロジェクトで、まず計画通りアウトプット必ず出していたとこの事に注力して頂いて、それと並行して実装技術も議論して頂ければと思います。以上です。

【NEDO 事務局】

杉岡先生ありがとうございました。続きまして桑田先生よろしくお願ひいたします。

【桑田委員】

桑田です。今日はありがとうございました。いろいろ勉強もさせていただきました。まず、産業基盤として AI チップの基盤が整備されていくことは本当に素晴らしいことだということと、AI チップが日本で少し遅れているんじゃないかと言われていることに対して、基盤を整理して、産業が垂直に立ち上げていくことに先生方が大変ご尽力されていることに敬意を表したいと思います。

その中で、先ほど最後に少し質問させていただきましたが、ここまで仲間も増えてきたら、やはりこれからは実用化の議論だと今日はお話いただいたので、次回は、ぜひ実用化に向けて、競争力を意識されていかれた方がいいんじゃないかと思いました。

例えば前提として、小さく作るとか、電力の問題とかは、今の整備している基盤技術に織り込み済とのことですが、多分競争力を維持するためには、今標準として整備されている基盤では対応しきれず、更なる、一工夫が必要になってくるので、その辺りの技術をどうしたらいいかという話の一つあります。

また、アルゴリズムからハードウェアに落としていく技術は、真に、コアコンピタンスになると思われます。アルゴリズムがソフトウェアでインプリできたとしたら、そのどこどこを効率良くハードウェア化すると非常に競争力の高いものに仕上がるのかというところは、やはりもう一工夫アーキテクチャーという意味合いで考えてい

かなければいけないと思いますし、そういうことを考えられるような人材層も厚くしなければいけないと思います。このような競争力の源泉に対する施策もこの基盤整備で、さらに強化施策を積み足していくことがよろしいんじゃないかと思いました。

いずれにしてもここまで来るのにも大変なご苦労だったと思いますし、また更に仲間も増えてきて良い成果が出るとと思いますので、今後ともぜひ応援していきたいと思っております。今日はありがとうございました。

【NEDO 事務局】

桑田先生ありがとうございました。続きまして、吉瀬先生、よろしく願いいたします。

【吉瀬委員】 はい。東工大の吉瀬です。本日は丁寧で分かり易い説明をありがとうございました。資料で分かりにくいところが、よく理解できてとてもよかったなあと思っています。

私がこのプロジェクトを見て、クラウドであったり、ライブラリ、EDA ツール、人材育成といった、ベースとなる部分をしっかりと進めながら、この上にいくつかの挑戦的な課題もやろうとしているという意味で非常に価値の高いプロジェクトという印象を受けています。

今まで出された成果というのを見ても、現状までは、非常に順調に進んでいるのだなあということがわかりました。これから先のことを見た時に、多分今一生懸命実装設計されているもの、これが非常に大変な作業になると思うのですが、これをきちんと作り上げることがこれから先のこのプロジェクトでは非常に重要なのではないかなあと思っていますので、それは簡単なことではないと思いますので、しっかりと進めていただきたいと思いました。私からは以上です。

【NEDO 事務局】

吉瀬先生ありがとうございました。続きまして井上先生、どうぞよろしく願いします。

【井上委員】

九州大学の井上でございます。皆さん長い時間、長時間にわたりましてご説明いただきありがとうございました。まず、NEDO の方に一つコメントと、実施者の方に一つコメントっていう形でまとめさせていただきたいのですが、

NEDO の皆様にはですね、今後の施策としまして、ある種の継続性、長期的戦略もしくはスキームを持っていただければいいんじゃないかなという風に思っています。つまり、今回の AI チップ開発の加速っていうのは、今、AI が非常にブームになっているこの局面では非常にもちろん重要なのですが、必ず5年後、10年後、15年後に、先程ちょっとコメントしましたが、〇〇チップ開発の加速っていうのは絶対にまた違うものが出てくると思います。

今回のこの AI チップ開発の加速事業におきまして、AI チップに固有の話と、もっと一般化できる話があると思います。一般化できる部分に関しては、次の〇〇チップの開発を加速っていうのが出てきた時に、速やかにそれを使って世界で早くまた次のものを

立ち上げることができる事業に仕立てるといったような継続性を持った戦略が必要だと思っておりますので、ぜひそういった観点も考慮していただければなど。特に今回今やっ
ていただいている実施者の皆様の成果っていうのは、非常に今後、このプロジェクトの期
間内だけではなくて、10年20年という風に生きてくる成果が出てくると思いたすので、
そういったことも検討していただければなどという風に思いたす。

実施者の皆様に対してのコメントなのですけれども、総論としまして、今の通り着実に
進めていただければプロジェクト的には全く問題ないという風に思っております。今
後、最終的には、このAIDCxは、やはり本当に社会に根付くというのを考えた時に、こ
の立ち位置と非常に重要になってくると思いたす。それを考えた時に、議論の中でも少
しコメントさせていただきましたけれども、特に実施項目の1-3と1-4っていうのは
非常に大きな付加価値を持たせることのできる可能性があるものだと思いたす。

その他の実施項目っていうのはかなり一般化できるもので、土台のベースになる非常
に重要なところ、そこにAIっていうところを見た時に、1-3、1-4というところで他は
やれていないところをしっかりとフレームワークに取り組むことができれば、継続性が
高まっていくんじゃないかなと思いたす。その中で一つは先程のコメントもございま
したけれども、デバイスであったり、実装技術といったようなところも含めるというの
は、ある種、日本の強みをまさに生かして世界と勝負することのできる一つの方向性だ
と思いたすので、そういった道も指して示してくれると、更にいいプロジェクトとし
ては、より価値のあるところになるんじゃないかなと思いたす。私もフォーラムに出席し
ようと思いたすので、引き続きよろしくお願いたします。以上です。

【NEDO事務局】

井上先生、ありがとうございます。それでは最後に、永妻先生よろしくお願いたしま
す。

【永妻分科会長】

今後ニーズが増大しますAIチップの開発とそのビジネス化におきまして、ぜひ我が国
はリーダーシップを果たせることを大いに期待しております。そのために国産のファ
ブレス半導体のスタートアップ等が活躍できる環境を提供する本事業の意義は極めて
大きいと思いたす。内山様、中村先生、そして池田先生のリーダーシップのもと本事業
を推進されている、産総研様、東京大学様、そして福岡産業科学技術振興財団様の関係
者の皆様のご尽力に、この場を借りて深く感謝申し上げます。

ぜひ、この事業を成功に導いていただきまして、その後もAIDCxを核として、我が国の
AI半導体、AI用半導体の設計力を底上げし、我が国の半導体産業を、元気付けていた
だきたいと思いたす。この事業のサクセスが、AIチップ以外にも様々な半導体チップ
の開発にも大きな影響を与えると期待しております。最後に委員の皆様におかれまし
ては、数時間にわたり活発なご討論と、それから大変貴重なアドバイスをいただきました
ことを改めて感謝申し上げます。大変お疲れ様でした。

【NEDO 事務局】

どうもありがとうございました。それでは最後に安田部長および中村プロジェクトリーダーから一言ありますでしょうか？

【NEDO 安田部長】

NEDO の安田でございます。本日は長時間にわたりましてご審議を賜りまして誠にありがとうございました。プロジェクト開始以降これまで、委員の先生方から、今回ご指摘いただきましたように、拠点としての機能や、人材育成の手法などのベースは出来てきたと考えております。

今回ご議論をいただきましたように、今後、出口を見据えてユーザーから更にフィードバックをもらうことや、拠点の機能をどのようにしていくかということをしかりと考えて、今日のご指摘を踏まえて、今後残りの期間をしかりと半導体産業の強化、半導体設計ベンチャーの育成に繋がるように仕上げていきたいと思っております。

そして、ご指摘いただきましたように、これが AI チップに限らず、汎用化できるところはきちんと認識をしまして、フレームワークや、モデル、もしくは教材カリキュラムといったところで、一般的な半導体のチップということで強化に繋がれるところは財産として他にも横展開できるように見極めていきたいと思っております。本日は誠にありがとうございました。

【中村 PL】

PL をさせていただいている中村でございます。本日は委員の先生方には長時間にわたりまして、非常にインテンシブな議論と前向きな叱咤激励をいただきまして、大変ありがとうございました。

委員の先生方からご意見いただきまして、この事業は事業期間だけで終わるのではなくて、さらに継続させて日本全体の産業競争力の向上に発展させていく、そのための事業なのだということを肝に銘じまして、さらに進めてまいりたいと思っております。

その中で、私 PL としても腐心しているところで申しますと、まず、裾野を広げるという点です。ソフトウェア開発はよく知っているがハードウェア開発までは知らなかった人を惹きつけるってということもありますし、学生など、若手の教育もしていくということもあります。これが一つです。

もう一つは、AI と言った時に、各国で多様な応用展開があると思うのですが、日本ではサービスに対するニーズに非常に高いものもあります。それをどのようにして産業に結び付けるかを考えますと、半導体を含めた事業というものに、そのニーズをどのようにブリッジしていくかが大事かと思っております。この点に関しては、NEDO 様のご助言、あるいはお力を借りながら、この事業の活動をやっていくってことに大きな価値があると思っております。

なかなか難しいところもありますが、委員の先生方からご発言いただいたところを肝に銘じながらさらに進めさせていただきたいので、今後ともぜひご助言の方そしてお

力添えいただければと思っております。今後ともよろしくお願いをしたいと思っております。本日はありがとうございました。

9. 今後の予定、その他
10. 閉会

以下、分科会前に実施した書面による公開情報に関する質疑応答について記載する

質問票

資料番号 ・ご質問箇所	ご質問の内容	回答	委員氏名
公開資料 5・ 30 ページ	成果「設計検証 7 件」について、①回路規模 (概算で良い)、②シミュレータ・エミュレータ協調環境なのか?それとも、個別(シミュレータ、または、エミュレータ)なのか?③上記②の解答が「個別」の場合、それぞれの数、を可能な範囲でご提示下さい。	拠点では各社の営業秘密にもなり得る設計情報などについてのアクセスや分析は致しません。従いまして、①個々の利用の際のゲート規模に関する詳細情報は情報をまとめておりません。②③ここでの 7 件はエミュレータの利用件数となっております。シミュレータの利用件数は 20 チーム以上 (50 名以上) の利用、協調環境利用は 0 件となっております。	井上弘士
公開資料 7・3・ 8	リファレンスデザインの位置づけをご説明下さい。「ハードウェア/ソフトウェア協調検証環境」なのか、「参照すべき (基本となる) デザイン」なのか、その他なのか、を明確にして下さい。その上で、動作健全性の確認が Alexnet での検証で十分である理由をお教え下さい。	非公開資料に関するご質問かと存じますので、紙媒体で回答させていただきます。	井上弘士

資料番号 ・ご質問箇所	ご質問の内容	回答	委員氏名
資料 5 2(2) 表, p.17	ツールを開発して動いている期間に、拠点はどうのように活用されるのでしょうか。開発されたツールはいつ使われるのでしょうか。	拠点を調達整備した EDA ツールに関しては研究開発項目①の助成事業者を対象に 2019 年 5 月より利用に供しており、2019 年 10 月からはテスト運用の形で、広く一般にも利用を供しております。現在では、拠点利用数に示す通り当初目標を上回る利用実績となっています。 また、拠点を開発を進めるツールチェーン・エミュレータ協調検証環境等は、ある程度の段階で拠点利用者にテスト利用として供しています。	戸辺義人
資料 5 2(2) 表, p.17	AI アルゴリズムそのものもどんどん進化していきます。その進化にどのように対応していくのでしょうか。	これまで実施しておりました RNN に関しましては、技術推進委員会のアドバイス、調査に基づいて、トランスフォーマーに変更しました。今後も、技術推進委員会との議論、調査に基づいて、最新のアルゴリズムに対応することとしています。	戸辺義人
資料 5 3(1) p.32	畳み込み、再帰型ニューラルネットワークはどれくらいの規模にまで対応できるのでしょうか。	非公開内容が含まれるため、紙媒体で回答させていただきます。	戸辺義人
資料 5 3(2) 上表, p.45	どのようにサポートベクターマシン、ないしボルツマンマシンに対応するのでしょうか。	両マシンで使われる計算式を本事業で設計しているアクセラレータにマッピングできるように、それぞれの行列演算式を再構成し、それら行列演算式に合うよう本アクセラレータ内のデータパスを制	戸辺義人

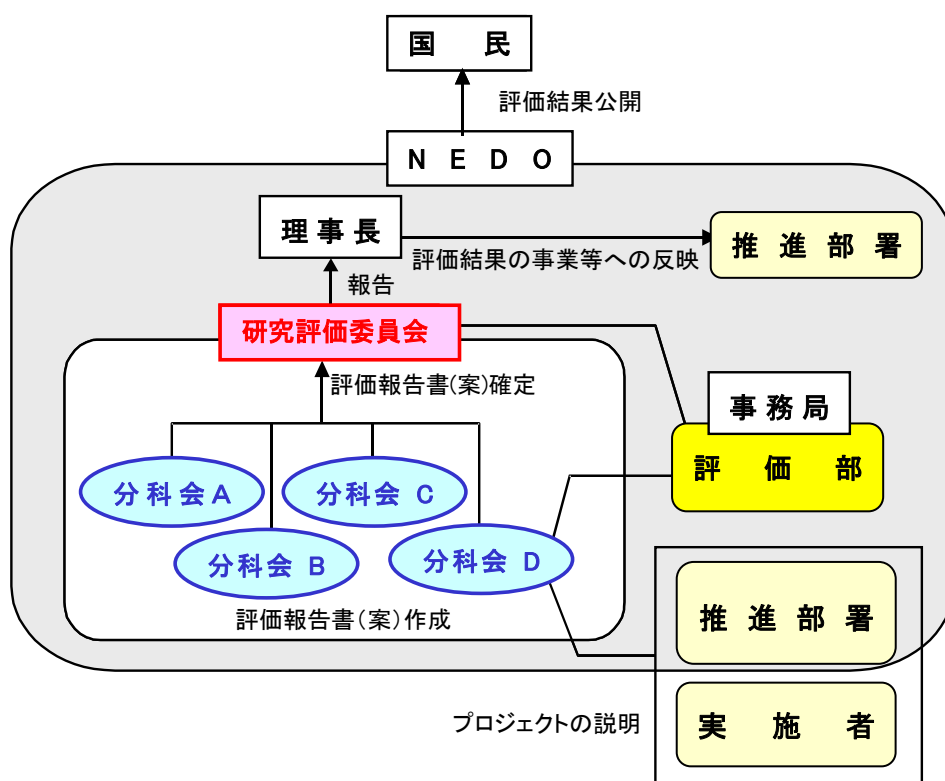
		御コードにより再構成させ、それぞれの演算式が演算できるよう対応する予定です。	
--	--	--	--

参考資料 2 評価の実施方法

本評価は、「技術評価実施規程」（平成 15 年 10 月制定）に基づいて実施する。

国立研究開発法人新エネルギー・産業技術総合開発機構(NEDO)における研究評価では、以下のように被評価プロジェクトごとに分科会を設置し、同分科会にて研究評価を行い、評価報告書（案）を策定の上、研究評価委員会において確定している。

- 「NEDO 技術委員・技術委員会等規程」に基づき研究評価委員会を設置
- 研究評価委員会はその下に分科会を設置



1. 評価の目的

評価の目的は「技術評価実施規程」において

- 業務の高度化等の自己改革を促進する
 - 社会に対する説明責任を履行するとともに、経済・社会ニーズを取り込む
 - 評価結果を資源配分に反映させ、資源の重点化及び業務の効率化を促進する
- としている。

本評価においては、この趣旨を踏まえ、本事業の意義、研究開発目標・計画の妥当性、計画を比較した達成度、成果の意義、成果の実用化の可能性等について検討・評価した。

2. 評価者

技術評価実施規程に基づき、事業の目的や態様に即した外部の専門家、有識者からなる委員会方式により評価を行う。分科会委員は、以下のような観点から選定する。

- 科学技術全般に知見のある専門家、有識者
- 当該研究開発の分野の知見を有する専門家
- 研究開発マネジメントの専門家、経済学、環境問題、国際標準、その他社会的ニーズ関連の専門家、有識者
- 産業界の専門家、有識者

また、評価に対する中立性確保の観点から事業の推進側関係者を選任対象から除外し、また、事前評価の妥当性を判断するとの側面にかんがみ、事前評価に関与していない者を主体とする。

これらに基づき、委員を分科会委員名簿の通り選任した。

なお、本分科会の事務局については、国立研究開発法人新エネルギー・産業技術総合開発機構評価部が担当した。

3. 評価対象

「AI チップ開発加速のためのイノベーション推進事業」を評価対象とした。

なお、分科会においては、当該事業の推進部署から提出された事業原簿、プロジェクトの内容、成果に関する資料をもって評価した。

4. 評価方法

分科会においては、当該事業の推進部署及び実施者からのヒアリング及び実施者側等との議論を行った。それを踏まえた分科会委員による評価コメント作成、評点法による評価により評価作業を進めた。

なお、評価の透明性確保の観点から、知的財産保護の上で支障が生じると認められる場合等を除き、原則として分科会は公開とし、実施者と意見を交換する形で審議を行うこととした。

5. 評価項目・評価基準

分科会においては、次に掲げる「評価項目・評価基準」で評価を行った。これは、NEDOが定める「標準的評価項目・評価基準」をもとに、当該事業の特性を踏まえ、評価事務局がカスタマイズしたものである。

評価対象プロジェクトについて、主に事業の目的、計画、運営、達成度、成果の意義、実用化に向けての取組や見通し等を評価した。

「AI チップ開発加速のためのイノベーション推進事業」に係る 評価項目・評価基準

1. 事業の位置付け・必要性について

(1) 事業目的の妥当性

- ・ 内外の技術動向、国際競争力の状況、エネルギー需給動向、市場動向、政策動向、国際貢献可能性等の観点から、事業の目的は妥当か。
- ・ 上位の施策・制度の目標達成のために寄与しているか。

(2) NEDOの事業としての妥当性

- ・ 民間活動のみでは改善できないものであること又は公共性が高いことにより、NEDOの関与が必要とされる事業か。
- ・ 当該事業を実施することによりもたらされると期待される効果は、投じた研究開発費との比較において十分であるか。

2. 研究開発マネジメントについて

(1) 研究開発目標の妥当性

- ・ 内外の技術動向、市場動向等を踏まえて、戦略的な目標を設定しているか。
- ・ 達成度を判定できる明確な目標を設定しているか。

(2) 研究開発計画の妥当性

- ・ 目標達成のために妥当なスケジュール及び研究開発費（研究開発項目の配分を含む）となっているか。
- ・ 目標達成に必要な要素技術の開発は網羅されているか。
- ・ 計画における要素技術間の関係、順序は適切か。

(3) 研究開発の実施体制の妥当性

- ・ 技術力及び事業化能力を有する実施者を選定しているか。
- ・ 指揮命令系統及び責任体制は明確であり、かつ機能しているか。
- ・ 成果の実用化の戦略に基づき、実用化の担い手又はユーザーが関与する体制を構築しているか。
- ・ 目標達成及び効率的実施のために実施者間の連携が必要な場合、実施者間の連携関係は明確であり、かつ機能しているか。

(4) 研究開発の進捗管理の妥当性

- ・ 研究開発の進捗状況を常に把握し、遅れが生じた場合に適切に対応しているか。
- ・ 社会・経済の情勢変化、政策・技術の動向等を常に把握し、それらの影響を検討し、必要に応じて適切に対応しているか。

(5) 知的財産等に関する戦略の妥当性

- ・ 知的財産に関する戦略は、明確かつ妥当か。
- ・ 知的財産や研究開発データに関する取扱についてのルールを整備し、かつ適切に運用しているか。

3. 研究開発成果について

(1) 研究開発目標の達成度及び研究開発成果の意義

- ・ 成果は、中間目標を達成しているか。
- ・ 中間目標未達成の場合、達成できなかった原因を明らかにして、解決の方針を明確にしているか。
- ・ 成果は、競合技術と比較して優位性があるか。
- ・ 世界初、世界最高水準、新たな技術領域の開拓、汎用性等の顕著な成果がある場合、積極的に評価する。
- ・ 設定された目標以外の技術成果がある場合、積極的に評価する。

(2) 成果の最終目標の達成可能性

- ・ 最終目標を達成できる見通しはあるか。
- ・ 最終目標に向けて、課題とその解決の道筋は明確かつ妥当か。

(3) 成果の普及

- ・ 論文等の対外的な発表を、実用化の戦略に沿って適切に行っているか。
- ・ 成果の活用の担い手・ユーザーに向けて、成果を普及させる取組を実用化の戦略に沿って適切に行っているか。
- ・ 一般に向けて、情報を発信しているか。

(4) 知的財産権等の確保に向けた取組

- ・ 知的財産権の出願・審査請求・登録等を、実用化の戦略に沿って国内外で適切に行っているか。

「実用化」の考え方

当該研究開発に係る AI チップのための設計フロー（設計手順）等の共通基盤技術や導入された設計ツールが、本事業で整備された拠点を通し、顧客や社会へ提供される等、具体的なサービス 利用が開始されていること。

4. 成果の実用化に向けた取組及び見通しについて

(1) 成果の実用化に向けた戦略

- ・ 成果の実用化の戦略は、明確かつ妥当か。

(2) 成果の実用化に向けた具体的取組

- ・ 実用化に向けて、課題及びマイルストーンの検討は進んでいるか。

(3) 成果の実用化の見通し

- ・ 想定する製品・サービス等に基づき、市場・技術動向等の把握は進んでいるか。
- ・ 顕著な波及効果（技術的・経済的・社会的効果、人材育成等）を期待できる場合、積極的に評価する。

「プロジェクト」の中間評価に係る標準的評価項目・基準

※「プロジェクト」の特徴に応じて、評価基準を見直すことができる。

「実用化・事業化」の定義を「プロジェクト」毎に定める。以下に例示する。

「実用化・事業化」の考え方

当該研究開発に係る試作品、サービス等の社会的利用(顧客への提供等)が開始されることであり、さらに、当該研究開発に係る商品、製品、サービス等の販売や利用により、企業活動(売り上げ等)に貢献することをいう。

なお、「プロジェクト」が基礎的・基盤的研究開発に該当する場合は、以下のとおりとする。

- ・「実用化・事業化」を「実用化」に変更する。
- ・「4. 成果の実用化に向けた取組及び見通しについて」は該当するものを選択する。
- ・「実用化」の定義を「プロジェクト」毎に定める。以下に例示する。

「実用化」の考え方

当該研究開発に係る試作品、サービス等の社会的利用(顧客への提供等)が開始されることをいう。

1. 事業の位置付け・必要性について

(1) 事業の目的の妥当性

- ・内外の技術動向、国際競争力の状況、エネルギー需給動向、市場動向、政策動向、国際貢献可能性等の観点から、事業の目的は妥当か。
- ・上位の施策・制度の目標達成のために寄与しているか。

(2) NEDO の事業としての妥当性

- ・民間活動のみでは改善できないものであること又は公共性が高いことにより、NEDO の関与が必要とされる事業か。
- ・当該事業を実施することによりもたらされると期待される効果は、投じた研究開発費との比較において十分であるか。

2. 研究開発マネジメントについて

(1) 研究開発目標の妥当性

- ・内外の技術動向、市場動向等を踏まえて、戦略的な目標を設定しているか。
- ・達成度を判定できる明確な目標を設定しているか。

(2) 研究開発計画の妥当性

- ・目標達成のために妥当なスケジュール及び研究開発費(研究開発項目の配分を含む)となっているか。
- ・目標達成に必要な要素技術の開発は網羅されているか。
- ・計画における要素技術間の関係、順序は適切か。
- ・継続または長期の「プロジェクト」の場合、技術蓄積を、実用化の観点から絞り込んで活用を図っている

か。【該当しない場合、この条項を削除】

(3) 研究開発の実施体制の妥当性

- ・技術力及び事業化能力を有する実施者を選定しているか。
- ・指揮命令系統及び責任体制は明確であり、かつ機能しているか。
- ・成果の実用化・事業化の戦略に基づき、実用化・事業化の担い手又はユーザーが関与する体制を構築しているか。
- ・目標達成及び効率的実施のために実施者間の連携が必要な場合、実施者間の連携関係は明確であり、かつ機能しているか。【該当しない場合、この条項を削除】
- ・目標達成及び効率的実施のために実施者間の競争が必要な場合、競争の仕組みがあり、かつ機能しているか。【該当しない場合、この条項を削除】
- ・大学または公的研究機関が企業の開発を支援する体制となっている場合、その体制は企業の取組に貢献しているか。【該当しない場合、この条項を削除】

(4) 研究開発の進捗管理の妥当性

- ・研究開発の進捗状況を常に把握し、遅れが生じた場合に適切に対応しているか。
- ・社会・経済の情勢変化、政策・技術の動向等を常に把握し、それらの影響を検討し、必要に応じて適切に対応しているか。

(5) 知的財産等に関する戦略の妥当性

- ・知的財産に関する戦略は、明確かつ妥当か。
- ・知的財産に関する取扱(実施者間の情報管理、秘密保持及び出願・活用ルールを含む)を整備し、かつ適切に運用しているか。
- ・国際標準化に関する事項を計画している場合、その戦略及び計画は妥当か。【該当しない場合、この条項を削除】

3. 研究開発成果について

(1) 研究開発目標の達成度及び研究開発成果の意義

- ・成果は、中間目標を達成しているか。
- ・中間目標未達成の場合、達成できなかった原因を明らかにして、解決の方針を明確にしているか。
- ・成果は、競合技術と比較して優位性があるか。
- ・世界初、世界最高水準、新たな技術領域の開拓、汎用性等の顕著な成果がある場合、積極的に評価する。
- ・設定された目標以外の技術成果がある場合、積極的に評価する。

(2) 成果の最終目標の達成可能性

- ・最終目標を達成できる見通しはあるか。
- ・最終目標に向けて、課題とその解決の道筋は明確かつ妥当か。

(3) 成果の普及

- ・論文等の対外的な発表を、実用化・事業化の戦略に沿って適切に行っているか。
- ・成果の活用・実用化の担い手・ユーザーに向けて、成果を普及させる取組を実用化・事業化の戦略に沿って適切に行っているか。

・一般に向けて、情報を発信しているか。

(4) 知的財産権等の確保に向けた取組

- ・知的財産権の出願・審査請求・登録等を、実用化・事業化の戦略に沿って国内外に適切に行っているか。
- ・国際標準化に関する事項を計画している場合、その計画は順調に進捗しているか。【該当しない場合、この条項を削除】

4. 成果の実用化・事業化に向けた取組及び見通しについて 【基礎的・基盤的研究開発の場合を除く】

(1) 成果の実用化・事業化に向けた戦略

- ・成果の実用化・事業化の戦略は、明確かつ妥当か。
- ・想定する市場の規模・成長性等から、経済効果等を期待できるか。

(2) 成果の実用化・事業化に向けた具体的取組

- ・実用化・事業化に取り組む者について検討は進んでいるか。
- ・実用化・事業化の計画及びマイルストーンの検討は進んでいるか。

(3) 成果の実用化・事業化の見通し

- ・実用化・事業化に向けての課題とその解決方針は明確か。
- ・想定する製品・サービス等は、市場ニーズ・ユーザーニーズに合致する見通しがあるか。
- ・競合する製品・サービス等と比較して性能面・コスト面等で優位を確保する見通しはあるか。
- ・顕著な波及効果(技術的・経済的・社会的効果、人材育成等)を期待できる場合、積極的に評価する。

4. 成果の実用化に向けた取組及び見通しについて 【基礎的・基盤的研究開発の場合】

(1) 成果の実用化に向けた戦略

- ・成果の実用化の戦略は、明確かつ妥当か。

(2) 成果の実用化に向けた具体的取組

- ・実用化に向けて、課題及びマイルストーンの検討は進んでいるか。

(3) 成果の実用化の見通し

- ・想定する製品・サービス等に基づき、市場・技術動向等の把握は進んでいるか。
- ・顕著な波及効果(技術的・経済的・社会的効果、人材育成等)を期待できる場合、積極的に評価する。

【基礎的・基盤的研究開発の場合のうち、知的基盤・標準整備等を目標としている場合】

(1) 成果の実用化に向けた戦略

- ・知的基盤・標準の整備及び活用の計画は、明確かつ妥当か。

(2) 成果の実用化に向けた具体的取組

- ・知的基盤・標準を供給・維持するための体制の検討は進んでいるか。

(3) 成果の実用化の見通し

- ・整備する知的基盤・標準について、利用の見通しはあるか。
- ・顕著な波及効果(技術的・経済的・社会的効果、人材育成等)を期待できる場合、積極的に評価する。

参考資料 3 評価結果の反映について

「AI チップ開発加速のためのイノベーション推進事業」（中間評価）の評価結果の反映について

評価のポイント	反映（対処方針）のポイント
<p>① 共通基盤の利用者との連携開発体制は組めているが、開発した AI チップを採用するシステムユーザーとの連携開発の活動は、これからであることから、今後、一通りの AI チップ開発実証が成果を上げた後は、その AI チップを採用するシステムによる実証とフィードバック、実用化への道筋の明確化を望む。</p> <p>② 【2】低消費電力技術への取り組み、実装技術、ボード設計環境整備等への今後の対応についても検討を進めるとともに、社会に根付く研究開発に向けた検討を継続して頂きたい。</p> <p>③ 【3】本事業の研究開発成果をどれだけ普及させるか、という観点から、今後、ビジョンを明確にした上で、市場の動向を掴み、成果の優位性と共に、構築した拠点を活用してもらう活動を継続して頂きたい</p>	<p>① 当初計画通り、研究開発項目①においては、助成事業者に対して、各種専門家の派遣等、採択者へのハンズオン支援を実施することにより実用化に向けた道筋の明確化を図っていく。また研究開発項目②においては、整備する設計拠点の機能として、拠点利用者とそのユーザーとなり得る企業とのマッチングを行う仕組みの構築を進め、拠点利用者の実用化の手助けになるような設計拠点を目指していく。</p> <p>② 現在構築中の AI チップ向け評価プラットフォーム（評価チップ AI-One として開発中）において、2021 年度にその展開版として低消費電力のための技術を組み込むよう計画に組み入れる（評価チップ AI-Two として開発予定）。また、併せて実装技術、ボード設計環境整備等も推進し、社会に役立つ設計拠点として整備していく。</p> <p>③ 当初計画通り、引き続き、拠点整備の進捗に合わせたプレス発表や学会、セミナー等を通じて拠点をアピールし、拠点利用者の拡大を図っていく。また、構築した拠点の自立化に向けた議論において、市場の動向等に沿ったビジョンを明確にし、社会に役立つ拠点として整備していく。</p>

本研究評価委員会報告は、国立研究開発法人新エネルギー・産業技術総合開発機構（NEDO）評価部が委員会の事務局として編集しています。

NEDO 評価部

部長 森嶋 誠治

担当 笹川 克義

* 研究評価委員会に関する情報は NEDO のホームページに掲載しています。

(https://www.nedo.go.jp/introducing/iinkai/kenkyuu_index.html)

〒212-8554 神奈川県川崎市幸区大宮町1310番地

ミューザ川崎セントラルタワー20F

TEL 044-520-5160 FAX 044-520-5162