

# ③先導研究（助成）

## (a) 先端半導体製造技術（前工程技術）

[半導体プロセス1.5nmノード以降の不揮発性MRAMの微細加工基盤技術の研究開発](#)

## (b) 先端半導体製造技術（後工程技術）

[超高速・超微細加工を実現する深紫外レーザー技術](#)

[半導体チップのマストランスファー実装技術の研究開発](#)

[ポスト5G半導体のための高速通信対応高密度3D実装技術の研究開発](#)

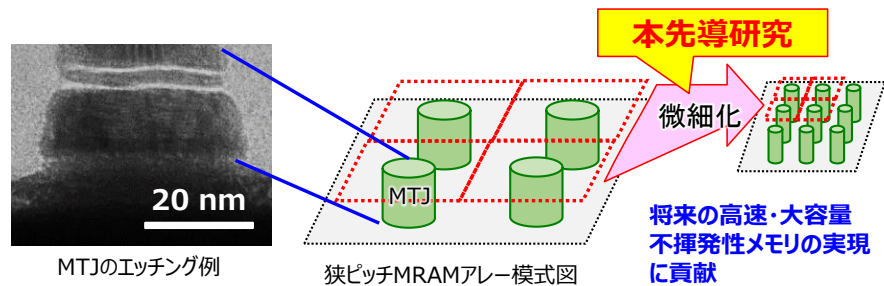
[ポスト5G、AI対応先端大規模LSIモジュール向け微細穴加工技術の研究開発](#)

# 半導体プロセス1.5nmノード以降の不揮発性MRAMの微細加工基盤技術の研究開発

<b>実施者</b>	東京エレクトロン株式会社
<b>概要</b>	ポスト5G以降の移動通信ネットワーク下でIoT・AI等のエッジシステムを活用したスマート社会を実現するためには、超低消費電力と高い演算性能を併せ持つ最先端の半導体プロセスノードに対応する半導体集積回路を実現することが課題である。不揮発性MRAMを活用した集積回路は、従来のシリコン技術が持つ超低消費電力と高い演算性能のジレンマの課題を解消できる技術である。本事業を通じ、最先端1.5nmノード以降に向けた超高密度MRAMの反応性イオンエッチング(RIE)法による革新的微細加工基盤技術の研究開発を行う。

【実施内容】 スマホやIoT・AIプロセッサ等のエッジ側システムのポスト5G時代の低遅延性の実現のためには、電力供給制限環境下での高度なエッジコンピューティングを行う必要がある。しかし、従来のシリコン技術の延長線上での1.5nmノード以降の技術開発では継続して消費電力と演算性能のジレンマが課題となり、エッジシステムの性能向上や事業領域拡大に制限が生じる。本提案では1.5nmノード以降の不揮発性MRAMの微細加工技術の研究開発を行うことにより、MRAM／CMOS混載LSI技術に基づく不揮発化と微細化による低消費電力化により消費電力と演算性能のジレンマの解決に貢献する。本研究開発における具体的な役割としては、東京エレクトロン株式会社(TEL)が1.5nmノード以降に向けたMTJピッチでのRIEエッチング基盤技術の開発を担当、東北大学国際集積エレクトロニクス研究開発センター(CIES)は共同研究としてその微細加工基盤技術検証につながる集積プロセス開発・試作・評価を担当し、2社が一体となって半導体プロセス1.5nmノード以降に向けた不揮発性MRAMの微細加工基盤技術を構築する。

【優位性】 近年、大手半導体ファブリーメーカーにおいて、不揮発性MRAMが22/28nmノードでの埋込メモリ(MRAM)応用として事業化が開始されている。現行のMRAM量産プロセスでは、メモリセルの磁気トンネル接合 (MTJ) 部の加工にはイオンビームエッチング(IBE)が用いられている。しかしながら、IBEは主に希ガスイオンを加速させて指向性の高いビームとして照射し物理エッチングを行うという原理上、超高密度MRAMの微細化に課題がある。一方、RIEは現行の極微細半導体集積回路製造に広く使われており、原理的に高密度化に優位性を有している。従って、1.5nmノード以降に向けた超高密度MRAMのエッチング技術を確立するためには、RIEによるMTJの革新的な微細加工基盤技術の研究開発が必要である。



# 超高速・超微細加工を実現する深紫外レーザー技術

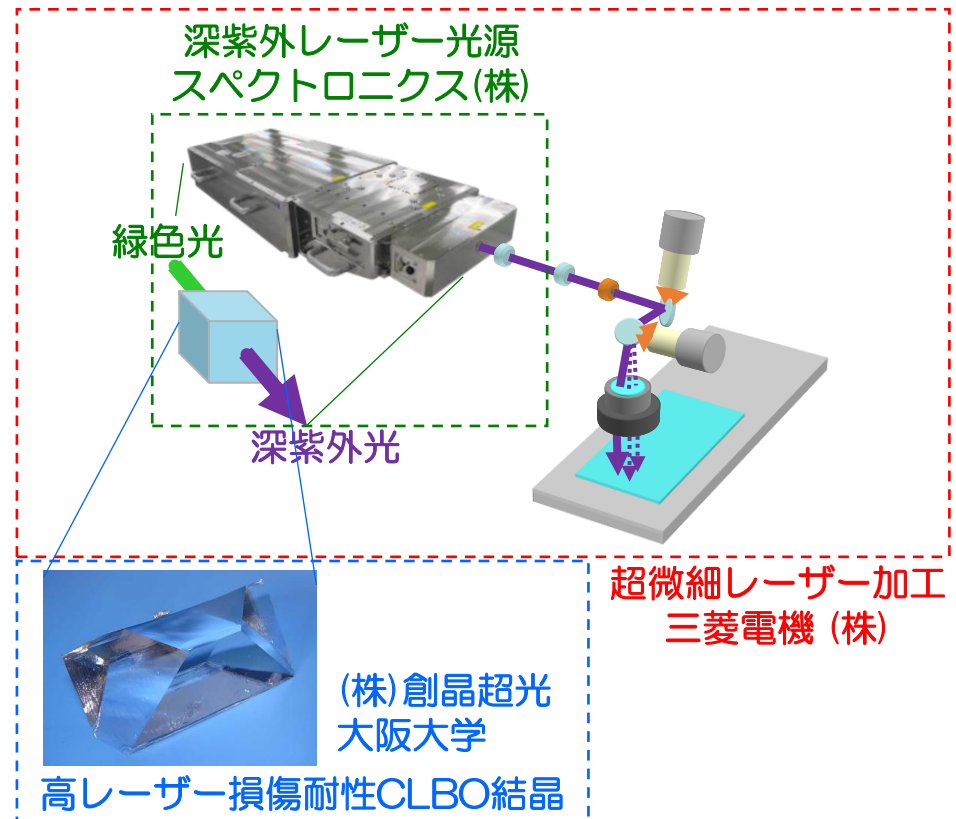
**実施者** 株式会社創晶超光

**概要** 半導体パッケージ実装高密度化の急激な高まりに対応するため、超微細加工技術の高度化が不可欠となっている。本事業ではレーザー損傷耐性の高い低欠陥密度のCLBO<sup>※1</sup>結晶を開発して深紫外レーザー光の高出力化を行い、パッケージ材の超微細加工を超高速で実現するレーザー加工の基盤技術を開発する。

※1 CLBO：波長266 nmの深紫外レーザーの発生が可能なCsLiB<sub>6</sub>O<sub>10</sub>非線形光学結晶

非線形光学結晶CsLiB<sub>6</sub>O<sub>10</sub>（CLBO）結晶の育成技術を高度化することで、結晶の内部欠陥を半減させた高レーザー損傷耐性結晶を開発する。大阪大学にて欠陥解析、損傷耐性評価を行う。本開発によって高出力深紫外光を長期間発生させた際に生じていたカラーセンター（吸収中心）欠陥、ビーム歪の抑制を目指す。

スペクトロニクス株式会社において、半導体製造で求められている10万穴/秒といった高い生産性を担保できる出力100W級の266nm光の発生を実証する。さらに、三菱電機株式会社において、ガラス等の今後主流となる各種材料のレーザー加工特性を明らかにする他、穴径3μmの高速加工を実証することで、ポスト5G後半以降に実装が見込める超微細レーザー加工技術の確立の見通しを付ける。

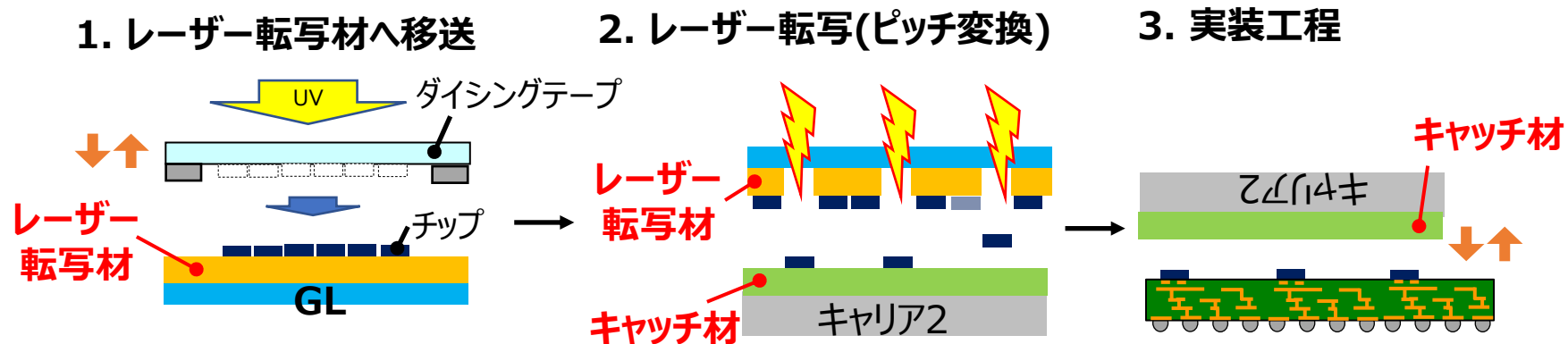


# 半導体チップのマストランスファー実装技術の研究開発

<b>実施者</b>	東レ株式会社
<b>概要</b>	ポスト5G用通信用半導体の高性能化に向けて、 <u>特殊粘着層を用いた新規マストランスファー実装技術に関するプロセス・材料の研究開発</u> を行う。マストランスファーとは一度に多量のチップを基板上に移送、配置する技術である。本実装技術を適用することで、例えば、通信用半導体チップ実装時の高スループットかつ高精度アライメントが期待でき、低コストかつ高信頼性の両立が期待される。

## 半導体チップのマストランスファー実装技術プロセスフロー

※マストランスファー一度に多量のチップを基板上に移送・配置する技術

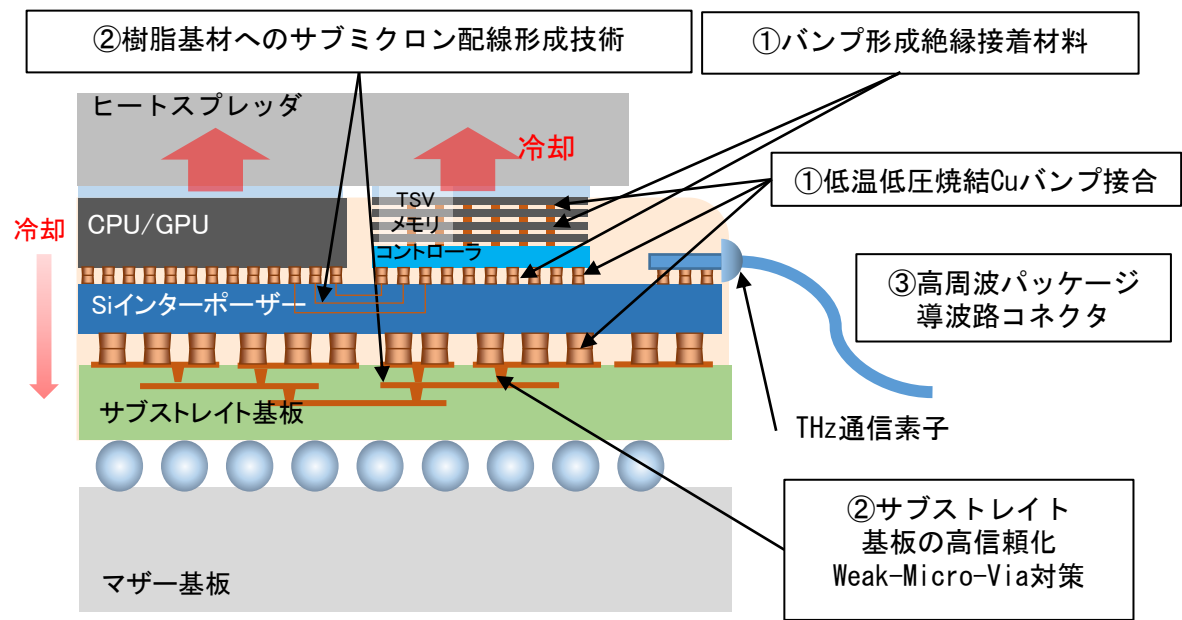


### 東レの開発技術：

- 1) レーザー転写材の開発  
レーザー分解性能に優れ、粘着性能を有する粘着層の開発
- 2) キャッチ材の開発  
チップの粘着・脱着性能に優れ、高位置精度有する粘着層の開発
- 3) 上記粘着層を有するマストランスファー技術を用いた新規実装システムの確立

# ポスト5G半導体のための高速通信対応高密度3D実装技術の研究開発

<b>実施者</b>	株式会社ダイセル
<b>概要</b>	ポスト5G技術に必要な先端半導体の高性能、かつコストパフォーマンスに優れた3次元高密度実装を実現するために、①高周波対応高密度パッケージCu焼結接合技術、②高信頼・高性能ビルトアップ半導体サブストレイト技術、③高周波パッケージ導波路コネクタ技術を開発する。



- 事業化、出口
- 先端後工程材料
    - Cu焼結接合材料
    - バンプ形成絶縁接着材料
  - ソリューション提供
    - 装置、周辺材料、プロセス等のノウハウ組合せ
  - 標準化、デファクト化



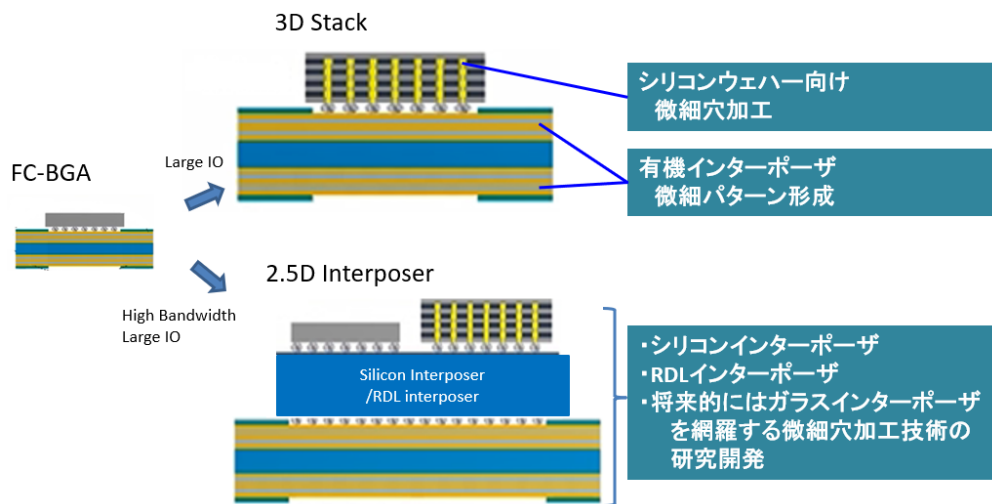
# ポスト5G、AI対応先端大規模LSIモジュール向け微細穴加工技術の研究開発

<b>実施者</b>	ギガフoton株式会社
<b>概要</b>	ポスト5G時代のAI、サーバを支える高性能半導体を量産し、大容量データに対する高速信号処理を実現するために、シリコン、ガラス等のハイエンドインターポーザ向け高効率微細穴加工装置実用化先導研究を実施する。本研究では、KrFエキシマレーザと深紫外域回折光学素子を組み合わせることにより高効率マスクレス同時多点加工方式を実現し、難加工材の高生産性微細加工を可能にする技術開発を行う。

## 研究開発内容

- ①深紫外域の高耐性ビーム成形光学系、新規深紫外域回折光学素子(DOE)の開発
- ②高ビーム品位KrFエキシマレーザ光源の開発
- ③加工アブレーション学理に基づいたシミュレーションによる高生産性プロセスの開発
- ④プロト機開発による加工生産性の実証 (≧1000穴/秒)

## 本インターポーザ加工先導研究応用対象



## 開発するプロト機（高効率マスクレス同時多点加工方式）

