

[2]ばらつきの物理原因説明

2-1.各種物理解析手法

2-1-1.一貫解析手法の開発

トランジスタ特性にばらつきが生じる原因はトランジスタを構成するゲート、ゲート酸化膜、ソース、ドレイン、チャンネルの構造や組成(元素の分布)、応力などの物理パラメータが個々のトランジスタごとに変動しているためと考えられる。具体的には III-2-I-(1)図 2-1-1-1 に示すように、ゲートについては LER(Line Edge Roughness)、LWR(Line Edge Width)、ゲート幅、不純物濃度、不純物分布が、ゲート酸化膜については膜厚(T_{ox})が、ソース・ドレイン領域に関してはシリサイド電極の形状や不純物分布による接合深さ(X_j)が、さらに、チャンネル領域についてはゲート酸化膜との界面ラフネス、離散不純物の分布、歪や応力などの物理パラメータが揺らぐことによってトランジスタ特性がばらつく。したがって、これらトランジスタの特性ばらつきの要因で、支配的な要因が明らかにできれば、その物理パラメータを高精度に制御して製造、またはその物理パラメータに影響されにくいトランジスタ構造を採用することで対策をとることができる。そのために、ばらつきの物理原因を説明することが重要である。

微細化されたトランジスタの寸法ばらつきは、たかだか数ナノメートルオーダーであるため、その構造観察には原子レベルの分解能が必要となる。これが可能であり、汎用性が高い透過型電子顕微鏡(TEM: Transmission Electron Microscope)は、III-2-I-③-(1)図 2-1-1-1 の各種の物理パラメータの評価に多く使われている。そのほかにポテンシャルについては走査型キャパシタンス顕微鏡(SCM: Scanning Capacitance Microscope)や電子線ホログラフィーが、形状のアトミックラフネスについては原子間力顕微鏡(AFM: Atomic Force Microscope)、歪や応力については収束電子線回折(CBED: Convergent Beam Electron Diffraction)やナノビーム回折(NBD: Nano Beam Diffraction)、離散不純物分布についてはアトムプローブ(APT: Atom Probe Tomography)などが評価に用いられている。ただし、トランジスタ形状による制約やナノメートル以下の分解能が要求されるため、必ずしも簡単な評価ではない。

さらにこの物理原因説明の難易度を上げている原因が、評価方法のほとんどが破壊分析法であることである。例えば TEM についていえば膜厚数 10~300nm 程度の薄片試料にすることで電子線が透過し、観察が可能になる。この薄片試料の膜厚は評価の目的によって異なり、厚さ 2nm 程度のゲート酸化膜の厚さを評価するならば数 10nm の薄片にして格子像を観察する必要があるし、応力を評価するならば、応力解放が少ない 300nm 程度の厚さにする必要がある。また、LER や LWR を評価するならば、ゲートを基板表面に平行な断面試料を作成し、観察しなければならないが、ゲート酸化膜厚を評価するならば、基板表面に垂直な断面試料が必要である。したがって評価する対象により、その評価手法を決定し、その評価に最適な形状に試料を加工(すなわち破壊)することになる。さらに、SCM や AFM は本質的には非破壊評価法であるが、評価対象を表面に露出させる必要があるため、やはりトランジスタ構造を破壊する必要がある。このように物理パラメータを評価するためには、その評価方法に応じて最適な形状に試料を加工する必要があるため、一つのトランジスタについて複数の物理パラメータを取得することが事実上不可能になる場合が多い。

従って、一つのトランジスタについて複数の物理パラメータを得るためにはそれぞれのパラメータをどの手法で評価するのか、そのための試料形状はどのようなものか、を理解し、最適な評価順序を決めることが必要になる。今回トランジスタ特性のばらつき原因の説明のためにこの「最適な評価順序」を検討し、これを一貫解析手法と名付けた。この内容を III-2-I-③-(1)図 2-1-1-2 に示す。この方法では、まずトランジスタの電気特性より、評価したいトランジスタを決定したのち、配線層を除去する。さらに基板も研磨することで平面サンプルを

作成し、平面 TEM 観察を行う。これによりゲートの形状がサブ nm の分解能で評価できるため、ゲート幅やゲート長の平均的な長さや揺らぎ、および、コンタクト位置を評価することができる。次にこの試料を断面方向に薄片化する。断面 TEM 観察より、トランジスタ全体の形状および、金属シリサイド(本開発の 65nm プロセスを用いたデバイスではニッケルシリサイドを用いた)の形状が把握できる。さらに NBD によりチャネル領域における応力を評価する。単結晶シリコンは薄片化することで応力解放されるが、ここでの膜厚を 200~300nm にすることで、極端な応力解放は抑制することができる。さらに薄片化し、膜厚を 100nm 以下にすると格子像が観察可能となる。原子オーダーの分解能があるため、2nm 程度のゲート酸化膜の平均的な膜厚や、膜厚ゆらぎ、ゲート酸化膜/シリコン基板の界面アトミックラフネスなども評価できる。以上の本手法で得られる物理パラメータを III-2-I-(1)表 2-1-1-1 に示す。

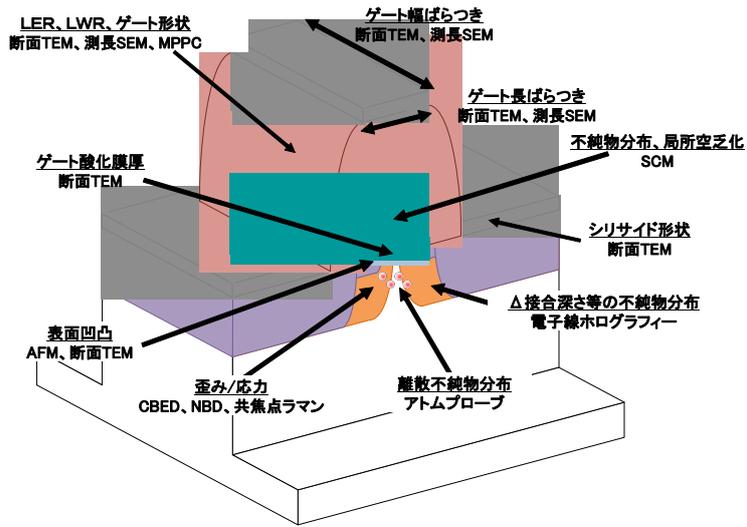
III-2-I-(1)図 2-1-1-1 一貫解析手法によって得られる物理パラメータ

手 法	得られる物理パラメータ・構造情報
平面 TEM	ゲート長(L_g)、ゲート幅(W_g)、コンタクト位置
断面 TEM	トランジスタ全体の形状、金属シリサイド形状
ナノビーム回折	チャネル領域の応力
断面 TEM (格子像)	ゲート酸化膜厚(T_{ox})、界面のアトミックラフネス

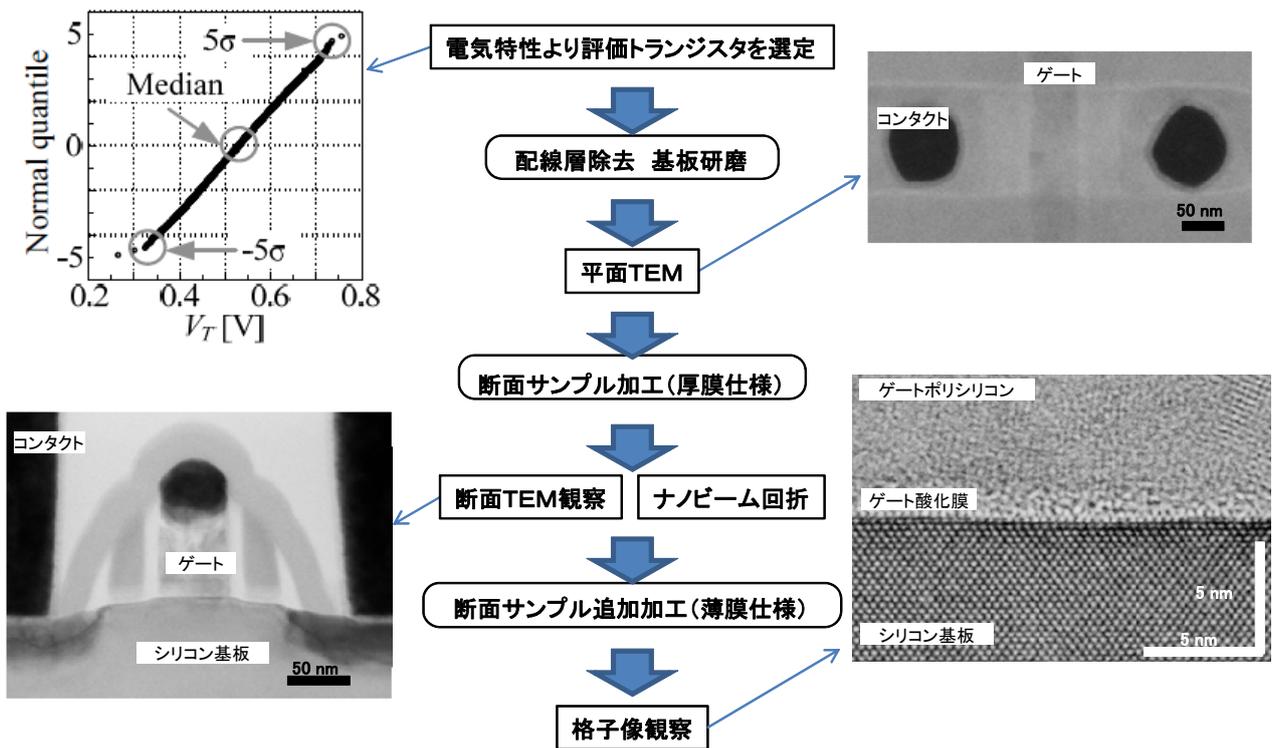
実際にこの手法を NMOS と PMOS それぞれについて V_{th} が $+5\sigma$ 、平均値、 -5σ の 3 つのトランジスタに適用し、合計 6 つのトランジスタについて物理パラメータの比較を行った。解析を行った試料のドレイン電流のゲート電圧依存性(I_{ds} - V_g 波形)を III-2-I-(1)図 2-1-1-3 に示した。このように、 $\pm 5\sigma$ のトランジスタを選ぶと NMOS では V_{th} が 0.38V、PMOS では 0.26V と大きく異なっており、これだけの V_{th} 差ができるにはそれなりの構造差があると予想した。一貫解析の結果を III-2-I-(1)表 2-1-1-2 に示した。上から順番に、平面 TEM の結果、断面 TEM 像、断面 TEM サンプルによる応力評価の結果、およびゲート酸化膜厚である。このように大きな構造上の違いが予想されたにもかかわらず、NMOS、PMOS ともにゲート長、ゲート幅、チャネル部の応力、ゲート酸化膜厚さにおいて有意な差は認められず、むしろこの結果より、上記の物理パラメータについては V_{th} の差異を説明できるほどの違いはないということが結論付けられた。

また、一貫解析の別のアプリケーションとして、平面 TEM 観察後にゲート幅方向に平行に切り出した試料を用いた TEM 観察結果を III-2-I-(1)表 2-1-1-3 に示す。この試料は表 2-1-1-2 の解析に用いたトランジスタとは別のトランジスタ(NMOS、PMOS 各 2 個ずつ、 V_{th} が $\pm 5\sigma$ のもの)を用いている。この結果から、ポリシリコンゲート内でのポリシリコン粒の大きさや形状が確認できる。しかし、大きさや形状ともに特異なものは観察されず、 $\pm 5\sigma$ もの大きな V_{th} 差を説明できる違いは認められなかった。

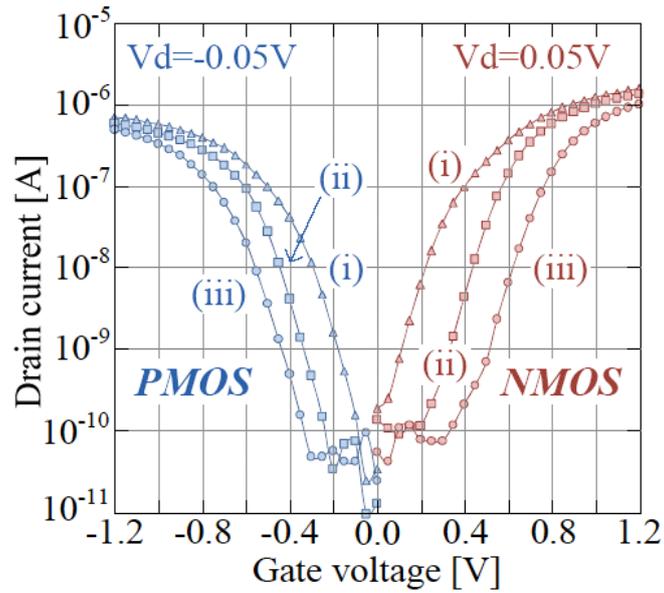
以上の一貫解析結果より、 $\pm 5\sigma$ の V_{th} の違いの原因は本一貫解析手法の評価対象外であった不純物の分布による可能性が示唆された。これについては 3DAP による評価技術を開発し、種々のサンプルに適用した。この内容については 2-2 章および 6-2 章で詳細に報告する。



III-2-I-③-(1)図 2-1-1-1 トランジスタ特性に影響を与える物理パラメータとその評価方法



III-2-I-③-(1)図 2-1-1-2 物理パラメータの一貫解析手法



III-2-I- (1)図 2-1-1-3 一貫解析を実施したトランジスタの I_d - V_g 特性((i) V_{th} -low, (ii) V_{th} -medium, (iii) V_{th} -high)

III-2-I-③-(1)表 2-1-1-2 一貫解析の結果

MOS type	NMOS (W/L =140/60 nm)			PMOS (W/L =140/60 nm)		
	V _{th}	0.335V(-5σ)	0.529V(median)	0.719V(+5σ)	0.425V(-5σ)	0.546V(median)
Plan-view TEM image	L=66nm W=128nm	L=67nm W=127nm	L=65nm W=124nm	L=62nm W=129nm	L=65nm W=123nm	L=63nm W=128nm
Cross-sectional TEM image						
Strain	130/-130MPa	130/130MPa	130/130MPa	0/-260MPa	130/-130MPa	0/-260MPa
Tox	1.9nm	1.9nm	1.9nm	1.9nm	1.9nm	1.9nm

III-2-I-③-(1)表 2-1-1-3 断面 TEM 観察結果(ゲート幅方向に平行な試料を用いた)

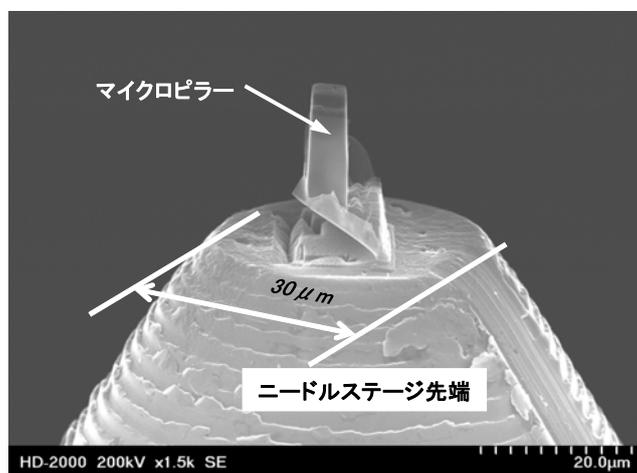
MOS type	NMOS (W/L =140/60 nm)		PMOS (W/L =140/60 nm)	
	V _{th}	0.335V(-5σ)	0.719V(+5σ)	0.425V(-5σ)
Gate poly-Si Grain				

2-1-2. 3次元STEM技術

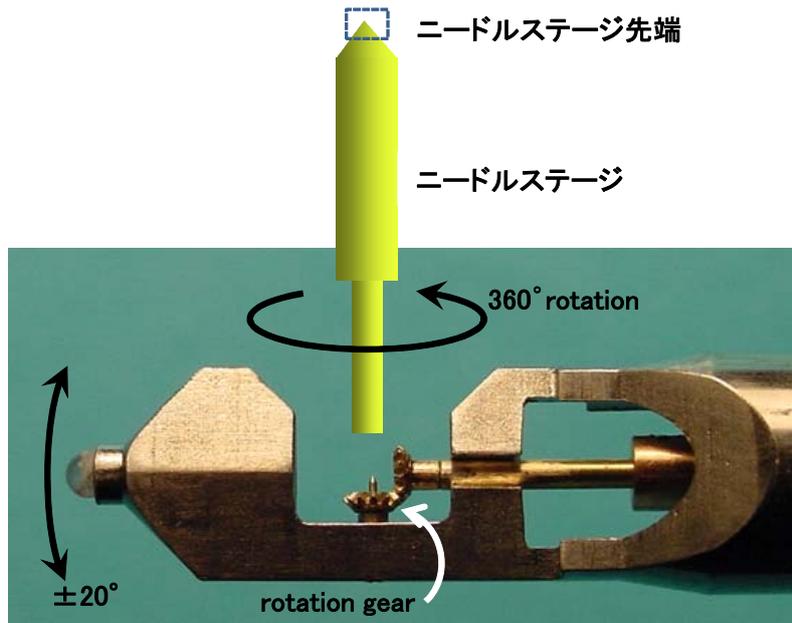
前章で述べたように、トランジスタの特性ばらつきの原因となりうるトランジスタの各寸法や組成、構成元素の分布、また、応力などの物理パラメータを1つのトランジスタに対して全て評価することは不可能である。しかし、特性ばらつきの原因が明らかにするためにこれらのなかのどこを評価すればいいのかを観察する前に絞り込むことはできない。そのため、1つでも多くの物理パラメータを評価するための手段として一貫解析手法を開発したが、本章ではこの課題に対して別のアプローチを行った内容について述べる。

一貫解析手法を用いることにより1つのトランジスタの構造について複数の物理パラメータを得ることができたが、本質的に不可能なことも残っている。例えばゲート酸化膜の厚さの面内ばらつきを2次元的に評価することはできないし、平面TEM観察によりLERはある程度評価できるがゲート高さ方向でのラフネスの変動は評価できない。何故ならば、TEM観察用の薄片化した試料内部の情報は、透過電子像では平均化されてしまい観察できないこと、また、一度薄片化すると元に戻すことができないためである。そこで、本章では試料を薄片化することなく、角度を変えて多くの透過電子像を観察し、その結果から三次元的に構造をCT (Computed Tomography) 処理により再構築する3次元走査型透過電子顕微鏡法(STEM: Scanning Transmission Electron Microscope)について検討した結果について報告する。この方法を用いると試料内部の三次元構造を高分解能で把握できるため、特性の異なるトランジスタの構造の比較評価に適用し、特性差の原因について考察を行った。

はじめに3次元STEM法について説明する。この方法では集束イオンビーム(FIB: Focused Ion Beam)により試料を 150 nm^2 程度の角柱状のピラーに加工する。この加工には走査型電子顕微鏡(SEM: Scanning Electron Microscope)で構造を確認しながら微細加工が可能な、日立ハイテクノロジーズ社製FB2100を用いた。観察するトランジスタをこのピラー状の試料の中心にくるように粗加工し、ニードルステージの先端に取り付ける(III-2-1-I-③-(1)図2-1-2-1)。さらにこのピラーをFIB加工し、 150 nm^2 程度にする。FIB加工終了後、ニードルステージを三次元観察用ホルダーに取り付け、STEM観察を行う。2°という細かいステップで回転させる毎にSTEM観察を行い、Zコントラスト像を取得する(III-2-1-I-③-(1)図2-1-2-2)。Zコントラスト像(=高角散乱環状暗視野像)は高角側に散乱された弾性散乱電子を環状検出器で検出することで、回折コントラストなど結晶性によるコントラストを抑え、原子番号や密度に依存したコントラスト像を得ることができる。そのため、今回のような構造観察には最適な像である。このSTEM観察には日立ハイテクノロジーズ社製のHD2700を用いた。詳細な観察条件についてはIII-2-1-I-③-(1)表2-1-2-1にまとめた。



III-2-1-I- (1)図2-1-2-1 マイクロピラーサンプルとニードルステージ



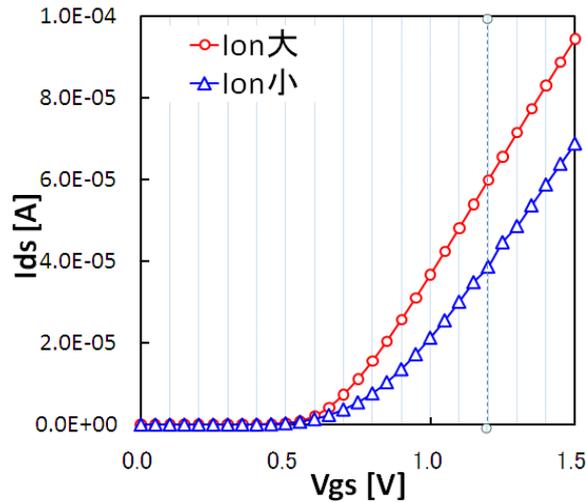
III-2-1-I-③-(1)図 2-1-2-2 3次元観察用試料ホルダー

III-2-1-I-③-(1)表 2-1-2-1 3次元 STEM の観察条件

画像サイズ	1280 x 960 ピクセル
画素サイズ	0.33nm/ピクセル
観察角度範囲	0° から180°
角度ステップ	2°
観察画像枚数	91枚

得られた複数枚の STEM 像は、あらかじめ試料に付着させておいた金の微粒子(数 nmΦ)を目印にすることで画像の回転中心および回転軸を決定したのち、CT 処理により三次元構造の再構築を行う。これによって得られた三次元構造は 0.6nm の解像度を持っており、任意の方向からの任意の厚さの投影像やスライス像を取得することができる。これにより、各種物理パラメータを得るのに最適な画像を抽出し、複雑なトランジスタ構造を比較することが可能となった。本手法は従来から日立製作所および日立ハイテクノロジーズにおいて検討されてきた技術であるが、絶縁膜中の金属など、Z コントラストが付きやすいものを対象としてきた。今回は初めて複雑なトランジスタ構造中のシリコンと二酸化シリコンのような組成比率が小さい系に対して適用したところ、当初十分な分解能が得られなかったが、金微粒子による軸補正などの改良を加えることで高分解能観察に成功した。

今回評価を行ったのは、 I_{on} 電流の異なる 2 つのトランジスタである。すでに述べたように、トランジスタ特性のなかでも V_{th} ばらつきについては、基板中の不純物の離散的な分布が原因であると推定されているが、 I_{on} ばらつきの原因については検討がなされていなかった。通常の 65nm ルールで作成された $W_g/L_g=120nm/60nm$ の 100 万個のトランジスタからなる DMA-TEG から I_{on} が $\pm 3.3\sigma$ と大きく異なるものの、 V_{th} が等しい NMOS を 2 個を選択し、三次元 STEM 法を実施した。この 2 つのトランジスタの I_d-V_g 特性を III-2-1-I-③-(1)図 2-1-2-3 に示す。



III-2-1-I-③-(1)図 2-1-2-3 3次元 STEM 解析を行ったトランジスタの I_d - V_g 特性

以下、3次元 STEM 法による評価結果を示す。III-2-1-I-③-(1)図 2-1-2-4 に再構築像を X、Y、Z 軸方向に投影した像を示す。トランジスタの模式図も合わせて記す。これは通常の透過像と同様で、試料の厚さ分(150~200nm)の Z コントラスト像を足し合わせたものである。この中の X 軸方向の投影像と、それを構成するスライス像の一部を III-2-1-I-③-(1)図 2-1-2-5 に示した。この 1 枚、1 枚は厚さ 2nm 分の投影像に対応しているが、このように X 軸方向に順次見ていくことで、トランジスタの 3 次元的な構造を明らかにすることができる。この例では、ゲート幅方向に NiSi がどのように形成されているか、また、ゲート酸化膜が平坦になっているか、などが確認できる。このような解析は他の軸方向についても可能であり、任意の角度からの観察が可能である。さらに回転させることも可能であり立体的な構造を直感的にとらえやすくなっている。

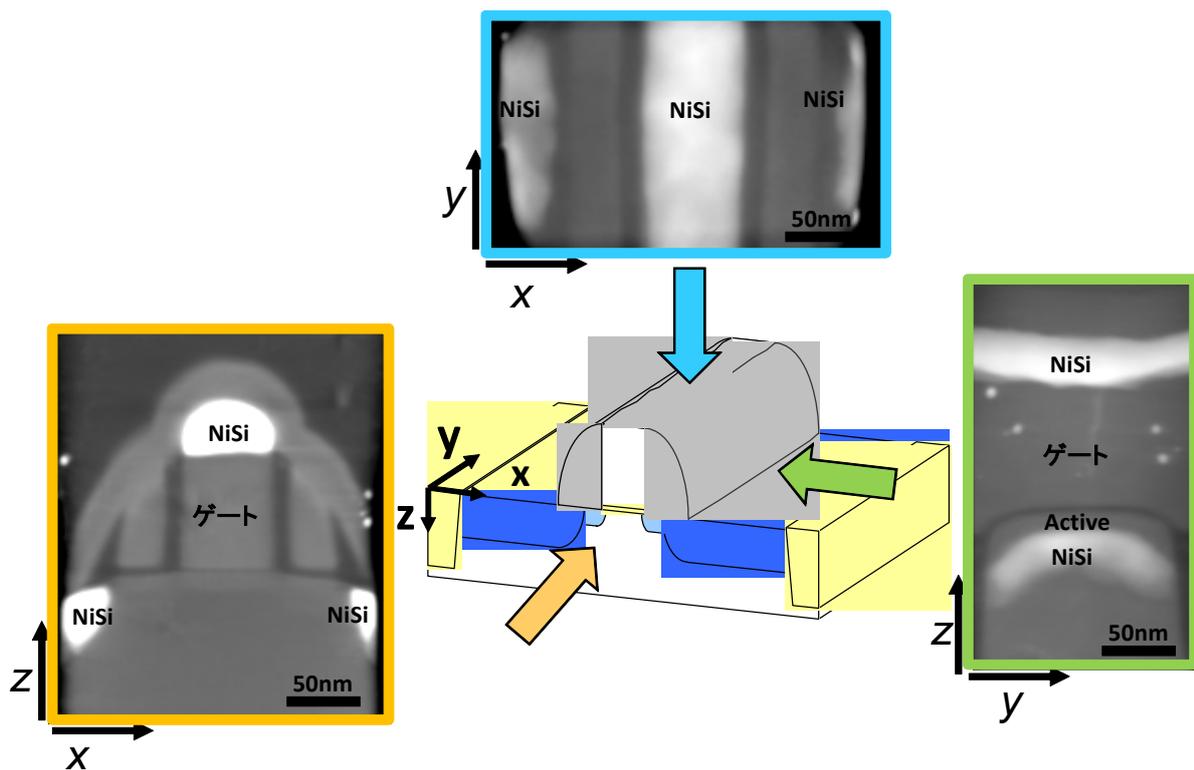
次に I_{on} 電流ばらつきの原因を検討するためにこの 2 つのトランジスタの構造を比較した結果を示す。III-2-1-I-③-(1)図 2-1-2-6 に示したのは I_{on} 大小二つのトランジスタの各投影像である。この 2 つのトランジスタに多少の違いは認められるものの、投影像であるため、150nm 程度の厚さに含まれるすべての情報が重ね合わさっており、詳細な比較はできない。そこで、個々の物理パラメータに着目した比較を行った。はじめにゲート酸化膜厚の 2 次元分布を比較する(III-2-1-I-③-(1)図 2-1-2-7)。膜厚分布は 2nm から 3nm の表示が最も多く、仕様通りの膜厚になっていることがわかる。しかし、その分布は I_{on} 大小の 2 試料間で大きな差異は認められず、ほぼ同様の分布になっている。次に LER と LWR の比較を行った。トランジスタの I_d - V_g 特性にもっとも影響を及ぼすゲートとゲート酸化膜の界面近傍のゲート酸化膜上、4nm の位置でのポリシリコンゲートの形状から算出した。その結果を III-2-1-I-③-(1)図 2-1-2-8 に示した。この結果からは、 I_{on} 小のトランジスタでゲート長が 1~2nm 程度長くなっていることが示された。しかしこの程度の違いでは I_{on} の $\pm 3.3\sigma$ の違いを説明することはできない。そこで次に着目したのが、ソース・ドレイン電極のニッケルシリサイド形状である。III-2-1-I-③-(1)図 2-1-2-6 で認められるように、ニッケルシリサイドの形状は場所により湾曲している。これはニッケルシリサイドがニッケルとシリコンの熱的な反応で生成されるため、微細な形状はコントロールできていないためである。詳細な形状を比較するために、ゲート酸化膜から基板方向へ厚さ 2nm ごとにスライスした像からシリコンとニッケルシリサイドの境界を求めたものを、III-2-1-I-③-(1)図 2-1-2-9 に示した。深さ位置についてはカラーで表示し、ゲート端からニッケルシリサイド端までの距離を、ソース・ドレイン側についてそれぞれ求めた。この結果では表面に近いほど、ニッケルシリサイド端とゲート端との距離が小さく、基板方向に深くなるほど大きくなることがわかる。また、ゲート幅方向に対して大きく変動していることもわかる。さらに、MOS トランジスタの I_d - V_g 特性に最も関与する電流経路と考えられるゲート酸化膜直下付近では場所によりニッケルシリサイド端とゲート端との

距離が極端に狭くなっているところがある。 I_{on} 大の左側、 I_{on} 小の左右では最も近づいている所で 50nm 程度であるのに対し、 I_{on} 大の右側のみ約 40nm になっており、この位置で特異的にニッケルシリサイド端とゲート端とが小さくなっていることが明らかである。このようにニッケルシリサイド端とゲート端との間隔が小さくなると、実効的なチャンネル長が短くなり、チャンネル抵抗が小さくなる。その結果、電流が大きくなることが定性的に説明できる。この結果からこの 2 つのトランジスタにおいて V_{th} は同一であるが、 I_{on} の異なる原因の一つとして、ニッケルシリサイド形状が示された。

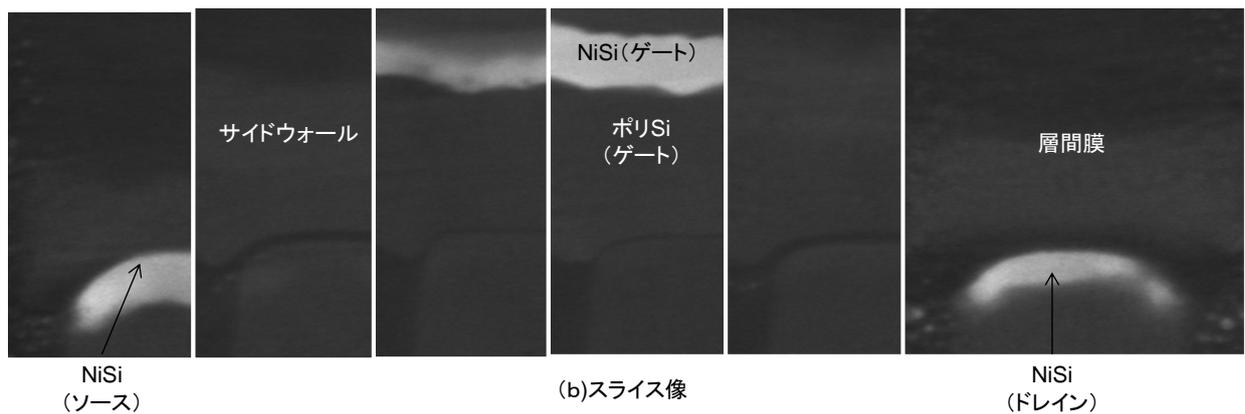
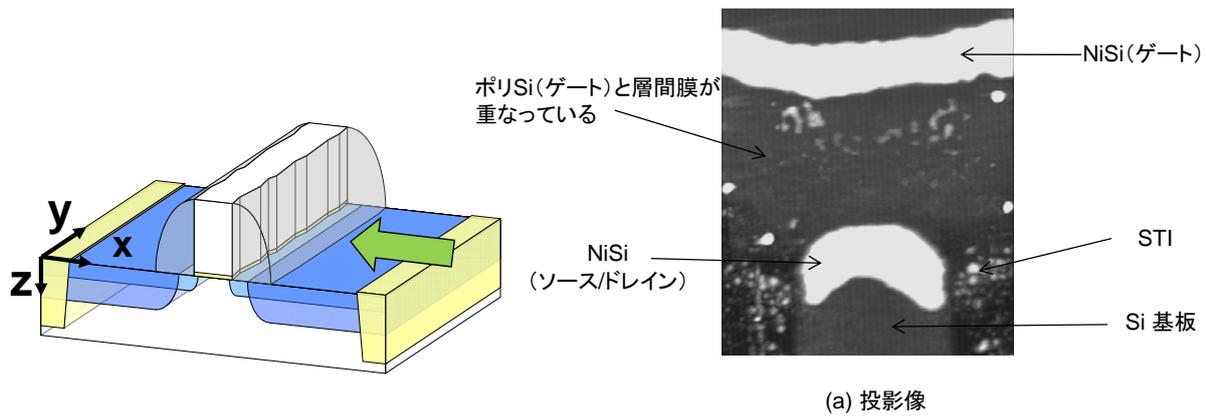
以上、三次元 STEM 法を V_{th} が同じで I_{on} の異なる MOS トランジスタの物理原因解析に適用し、以下の結果を得た。

- ① トランジスタ構造の 3 次元的観察を実施し、3 次元的な物理パラメータの抽出に成功
- ② ゲート酸化膜厚の 2 次元分布、LER、LWR、金属シリサイドの形状を 3 次元的に抽出
- ③ 電流差のある MOS トランジスタにおいて、金属シリサイドとゲート端距離に有意差を検出

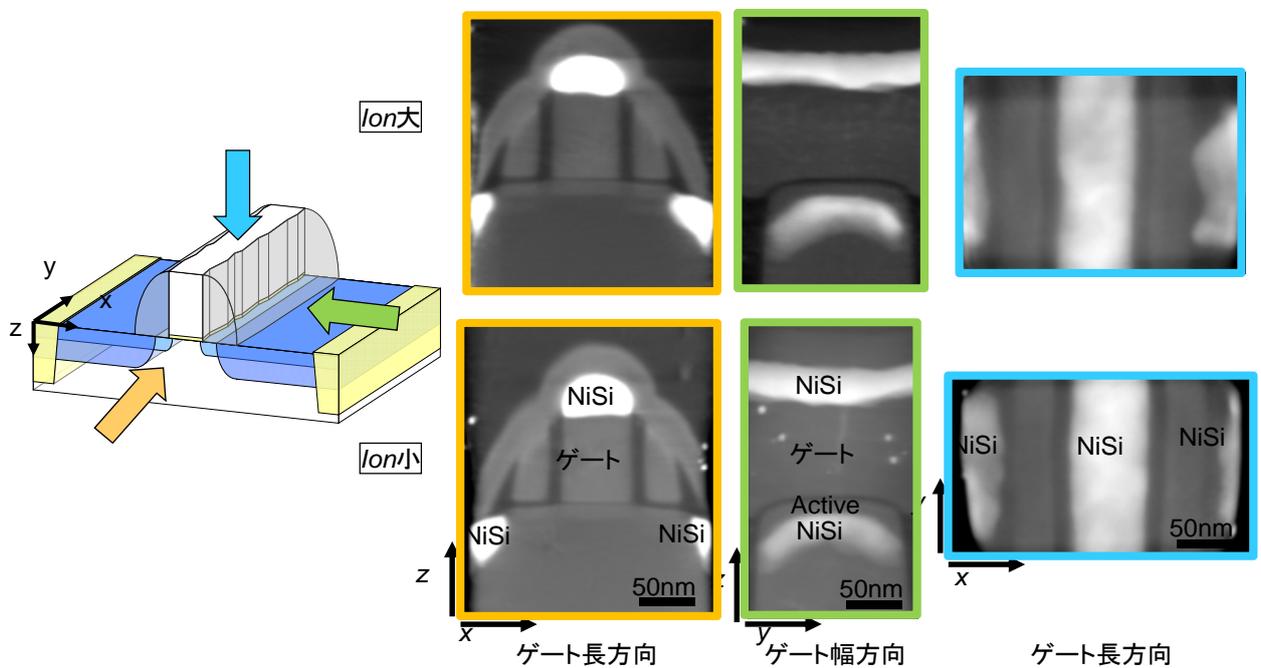
以上より、3 次元 STEM 法はトランジスタの立体構造解析に適用可能であり、デバイス開発や不良解析に有効なツールであることが確認できた。特に今回の特性ばらつきの原因解析や不良解析のように観察すべき局所構造(異物や異常な形状や構造)が何であるかを観察前に絞り込めないような場合に有効な手段であることが分かった。



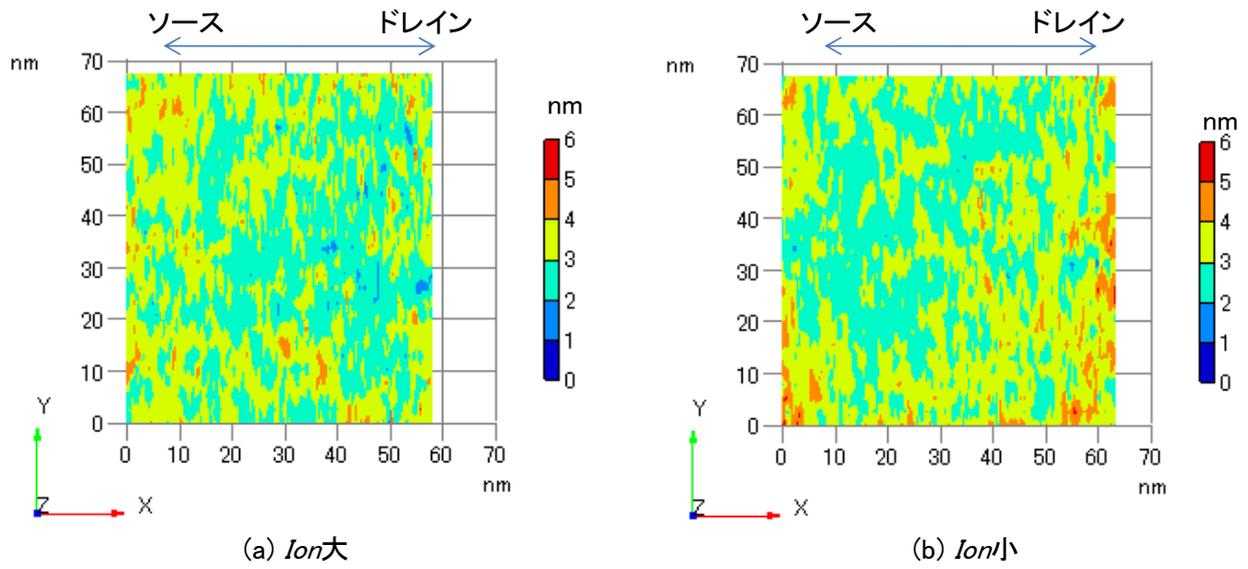
III-2-1-I-③-(1)図 2-1-2-4 3次元 STEM による観察像



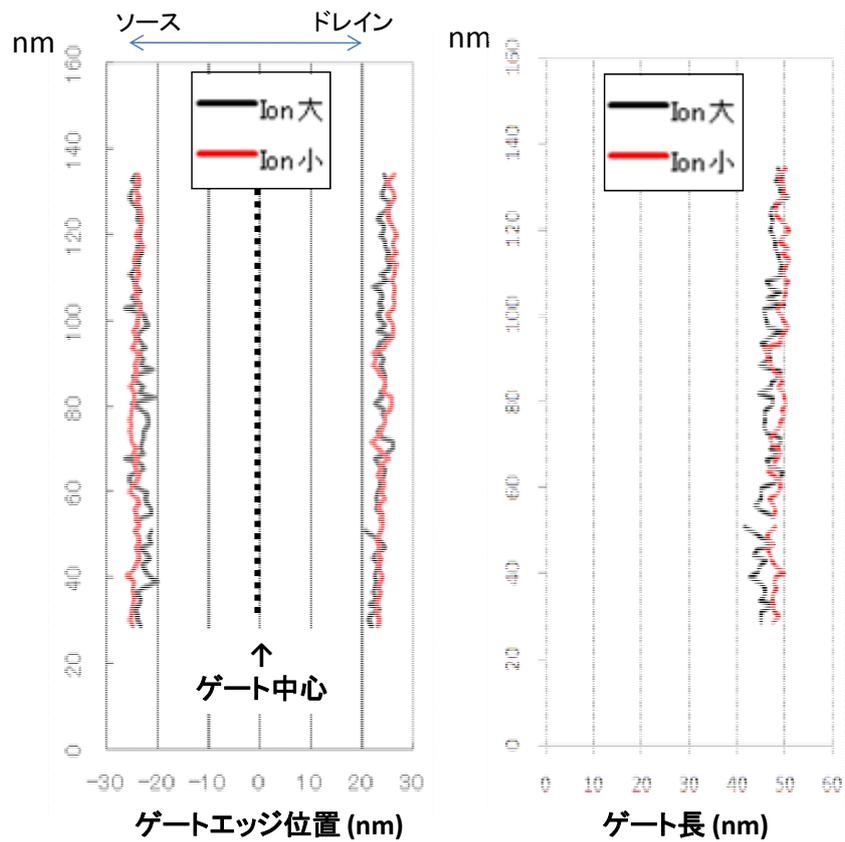
III-2-1-I-③-(1)図 2-1-2-5 3次元 STEM による投影像とスライス像(CT 像)



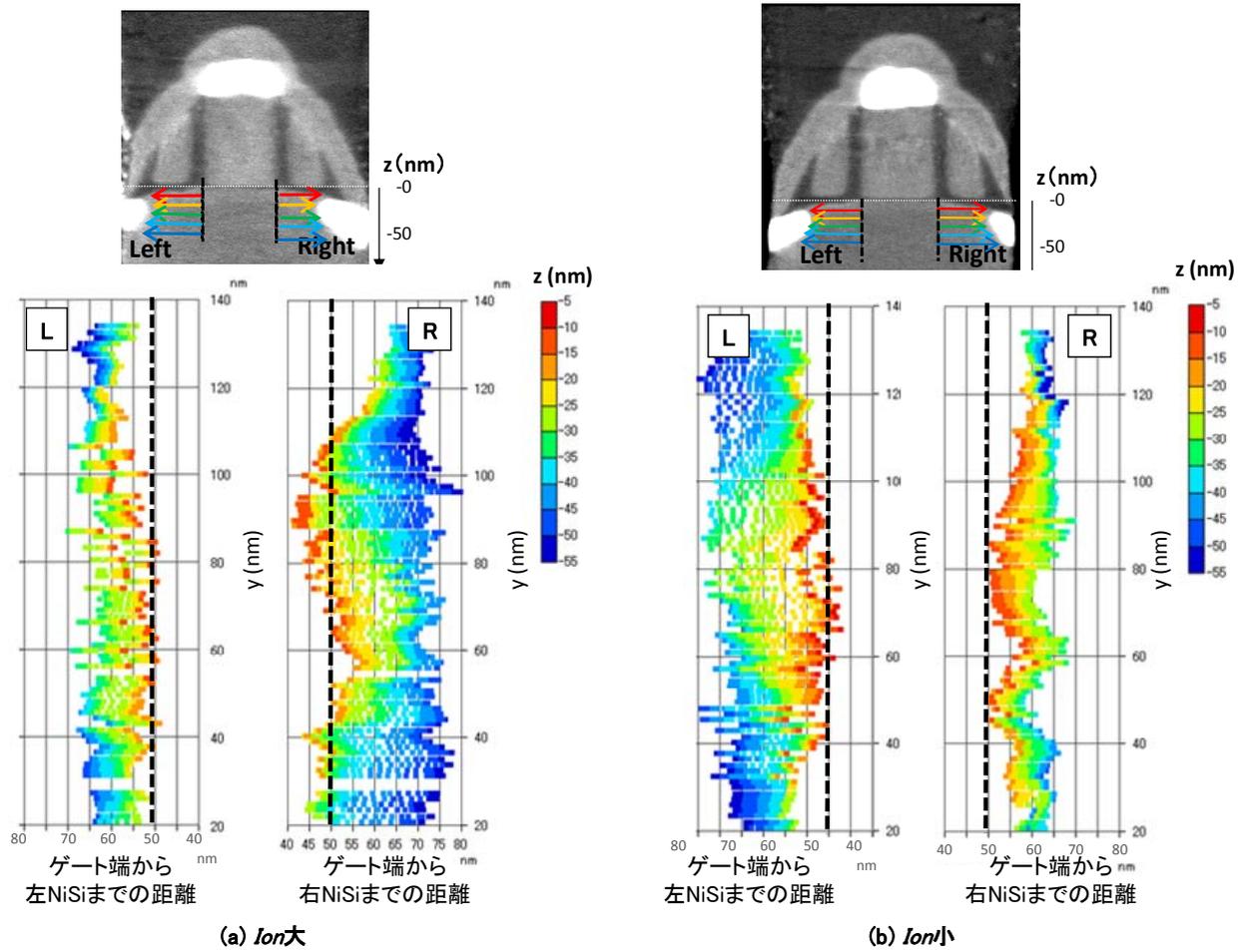
III-2-1-I-③-(1)図 2-1-2-6 I_{on} の異なる MOS トランジスタの 3次元 STEM による投影像



III-2-1-I-③-(1)図 2-1-2-7 ゲート酸化膜厚さの2次元分布の比較



III-2-1-I-③-(1)図 2-1-2-8 LER のLWR の比較(ゲート酸化膜の上 4nm 位置でのゲート形状から算出)



III-2-1-I-③-(1)図 2-1-2-9 ゲート端とニッケルシリサイド端間距離の比較

2-2. アトムプローブによるMOSデバイス中の3次元不純物分布の解析

MOSトランジスタの微細化とともに顕在化してきたMOSトランジスタの素子特性ばらつきの原因は、MOS構造中のゲート電極やチャンネルにおける不純物分布の不均一性にある可能性が種々の解析によって示唆されている。これを実験的に検証するためには、ポリシリコンゲート電極中の不純物やソース・ドレイン、チャンネル領域における不純物分布など、局所的な不純物分布を評価することが必要である。しかし、従来法による評価では微細なトランジスタ構造中の不純物分布を高精度に評価することが困難であった。例えばSIMSは検出感度が高く、低濃度の不純物を検出することができるが、一次イオンビームで決まる測定領域が100nmφを切るレベルであり、現在主流のトランジスタのゲートサイズよりも大きい。そのためゲート内やチャンネル領域の不純物分布を評価することは到底できない。また、TEMをベースにした元素分析手法は空間分解能は高いものの、元素の検出感度が不純物レベルには対応できない。このような理由により、ゲートやソース・ドレイン、チャンネル中の不純物分布については実験的による直接的な評価はなされていなかった。

今回、新たな解析手法として3次元アトムプローブ(3DAP:Three-Dimensional Atom Probe tomography)を用いたMOSトランジスタ中の不純物分布観察に取り組んだ。3DAPとは針状の試料と検出器との間に高電圧を印加し、試料先端から蒸発するイオン化原子の飛行時間を測定することでイオン種を特定し、さらに、2次元的な検出器を用いることで、最終的に3次元的な元素マッピングを得ることができる分析手法である。従来は金属を代表とする導電性の高い材料の分析に用途が限られていたが、近年、電界蒸発をパルスレーザーで補助することで半導体や絶縁体材料の分析に可能性が広がり、多様な材料の測定に適用されるようになってきた。得られる元素マッピングの空間分解能は原子サイズオーダーであり、検出効率も37から50%と高いため、MOSトランジスタ中の不純物を評価できるポテンシャルを十分に持っていると考えられる。

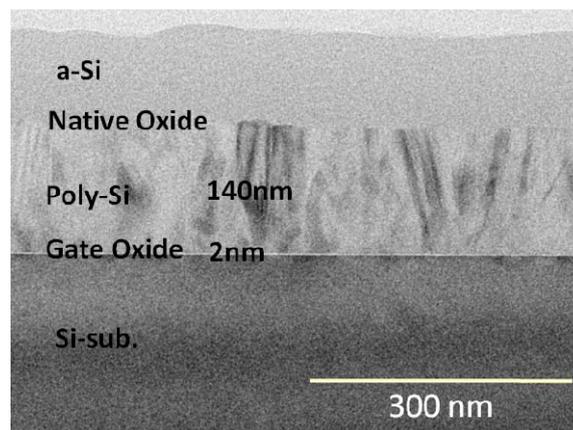
本開発で最終的に実現したい評価は、100万個のDMA-TEGの中から、 $\pm 5\sigma$ に対応する、極端に特性がばらついたトランジスタを3DAP評価し、特性がばらつくのはどの元素のどのような分布によるのか、電気特性と元素分布とを一对一で対応付けることである。しかしながら、これには多くの課題が存在する。まず、電気的特性を測定した特定の実デバイス測定するためには、多くのトランジスタの中から特定のトランジスタを針状試料に加工する高精度なサンプリング技術が必要である。また、ゲート周囲にある絶縁膜の影響による試料破壊を防ぐためには、トランジスタ構造を損なうことなく絶縁材料のみを除去する処理が必要である。それ以前に、半導体中の不純物が本当に検出できるか、どのくらいの定量性、誤差で評価できるのか、など基礎的な検討を積み上げることが必要である。本開発ではエネルギー補償効果があるリフレクトロンの導入による高質量分解能化、集束イオンビームによる針加工技術の確立、さらにスペクトルの低ノイズ化のための試料形状最適化などを実施することによって、実トランジスタ中の不純物分布測定(検出下限: 1×10^{18} atoms/cm³)を実現させた。

この章では、初めに3DAP評価を試みた、面内で一様なMOS構造試料を用いた不純物分布の評価結果(2-2-1、2、3)、ポリシリコンゲートをライン状に加工した模擬トランジスタ構造における不純物分布の評価(2-2-4)、そして、電気的特性を測定した実デバイス試料における不純物分布の評価結果(2-2-5)について順に述べる。これらを実現するために開発した3DAPによる半導体材料評価技術についての詳細は6-2章で述べる。

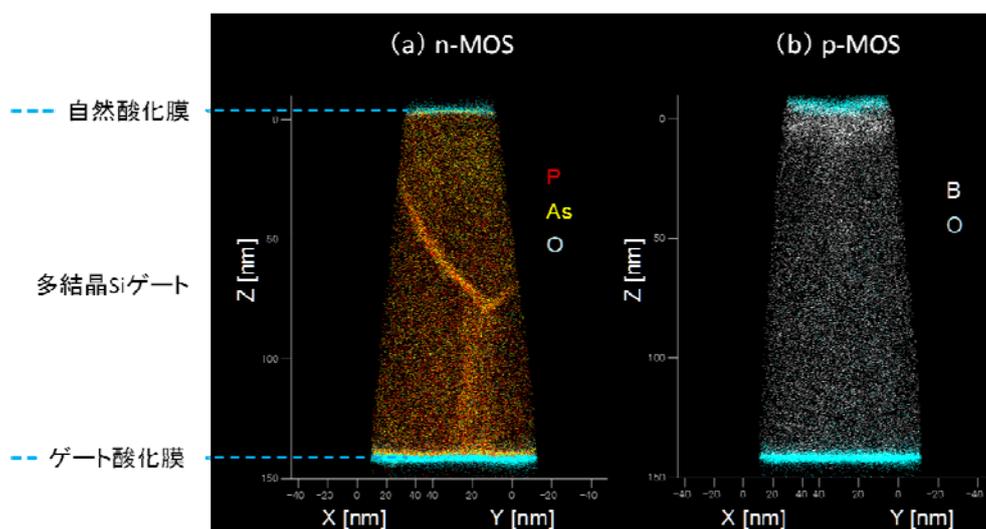
2-2-1. MOSデバイスのポリシリコンゲート中の不純物分布評価

まず初めに、パターンニングされていない面内で一様なMOS構造試料中の不純物分布評価を試みた。用いた試料の構造はポリシリコン(140nm)/ゲート酸化膜(2nm)/シリコン基板に保護膜としてアモルファスシリコ

ンを成膜したものである。この試料の断面 TEM 観察像を III-2-I-③-(1)図 2-2-1-1 に示す。この試料の 3DAP 評価にあたってはリフレクトロン導入による高質量分解能化、針加工形状の最適化、さらに 3DAP 条件(温度、印加電圧、パルスレーザー照射条件など)の最適化の結果、高い成功率で 3DAP 測定が可能となった。図 III-2-I-③-(1)図 2-2-1-2 に 3DAP 測定結果である 3 次元アトムマップの例を NMOS と PMOS についてそれぞれ示す。図中の点それぞれが原子 1 個に相当し、各元素を色分けして示した。ポリシリコンゲート直上の自然酸化膜からポリシリコンゲート、ゲート酸化膜の多層構造が明瞭に観察できた。NMOS ではポリシリコン内でリン原子とヒ素原子が偏析している様子が観察されているに対し、PMOS ではホウ素原子の偏析は確認されない。この現象を理解するために、ポリシリコンを平面 TEM 観察した結果を III-2-I-③-(1)図 2-2-1-3 に示す。このように TEM 像ではポリシリコンの多結晶構造が明瞭に観察されるが、平均的な結晶粒径が PMOS よりも NMOS で大きいことが明らかである。III-2-I-③-(1)図 2-2-1-3 の TEM 像より粒径解析をした結果を III-2-I-③-(1)図 2-2-1-4 に示す。この結果から PMOS のポリシリコンの平均粒径は約 NMOS のその半分程度であることが示された。この結果から NMOS でのリン原子とヒ素原子の偏析は粒界偏析であると推定され、NMOS よりも粒径が小さい PMOS のポリシリコン中でボロンの偏析が確認されなかったことは、ボロンは粒界偏析しないと結論付けることができる。本測定より、ポリシリコン中でリンとヒ素は粒界偏析するが、ボロンは粒界偏析しないという事実が明らかになった。

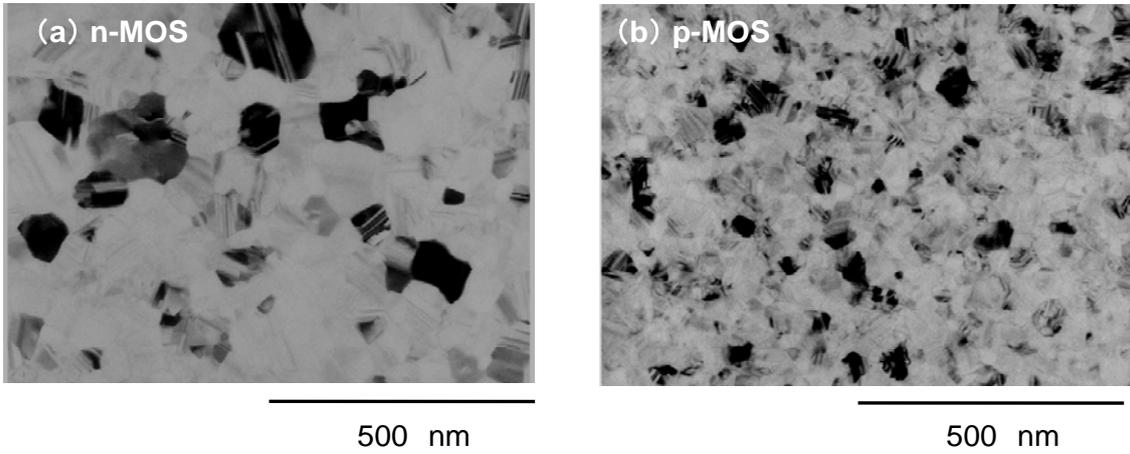


III-2-I-③-(1)図 2-2-1-1 平面方向に一樣なゲート電極/ゲート酸化膜/シリコン基板構造を有する試料(断面 TEM 像)

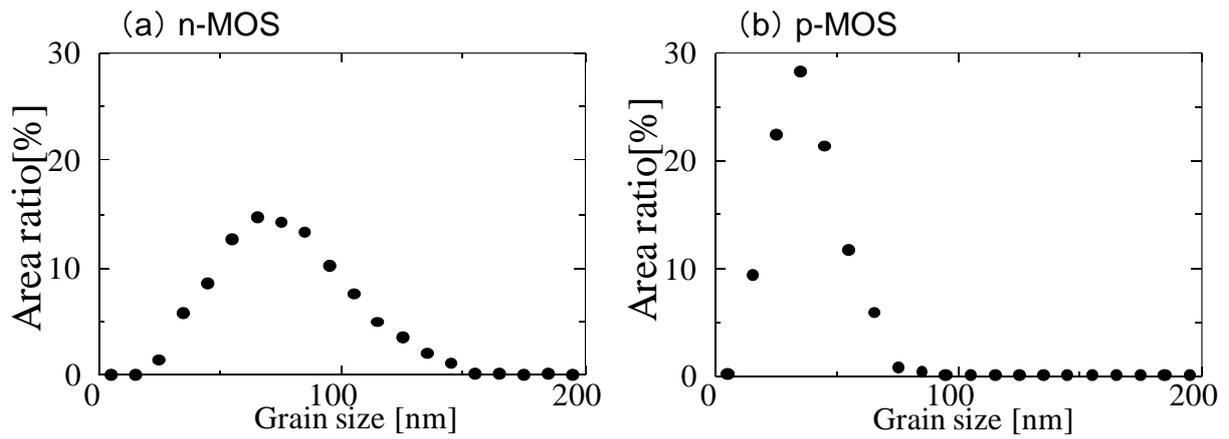


III-2-I- (1)-P13

III-2-I-③-(1)図 2-2-1-2 ポリシリコンゲートの 3 次元アトムマップ(a)NMOS、(b)PMOS

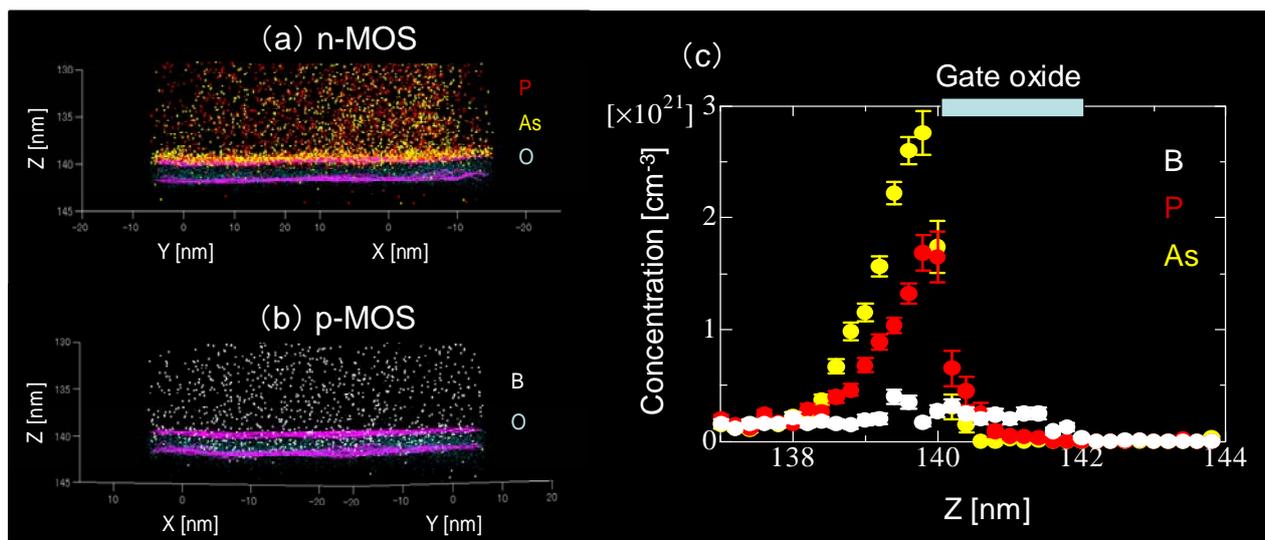


III-2-I-③-(1)図 2-2-1-3 ポリシリコンゲート領域の平面 TEM 観察結果(a)NMOS、(b)PMOS



III-2-I-③-(1)図 2-2-1-4 TEM 観察結果によるポリシリコンの粒径分布(a)NMOS、(b)PMOS

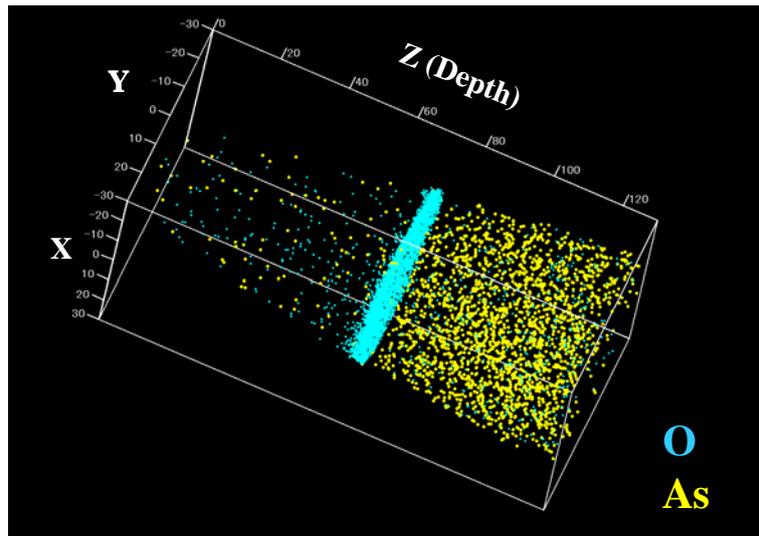
さらに、ポリシリコゲートとゲート酸化膜の界面付近での不純物分布を詳細に把握するため、ゲート酸化膜付近に着目した拡大アトムマップを III-2-I-③-(1)図 2-2-1-5 に示す。合せてゲート酸化膜に対して垂直方向の 1 次元濃度分布を示す。NMOS ではポリシリコゲートとゲート酸化膜との界面にリンとヒ素が偏析しているが、PMOS ではホウ素は界面に偏析していないことが分かった。また、NMOS ゲートではリンとヒ素がゲート酸化膜中にはほとんど分布していないのに対し、PMOS ではホウ素原子がゲート酸化膜内に拡散していることが明らかになった。



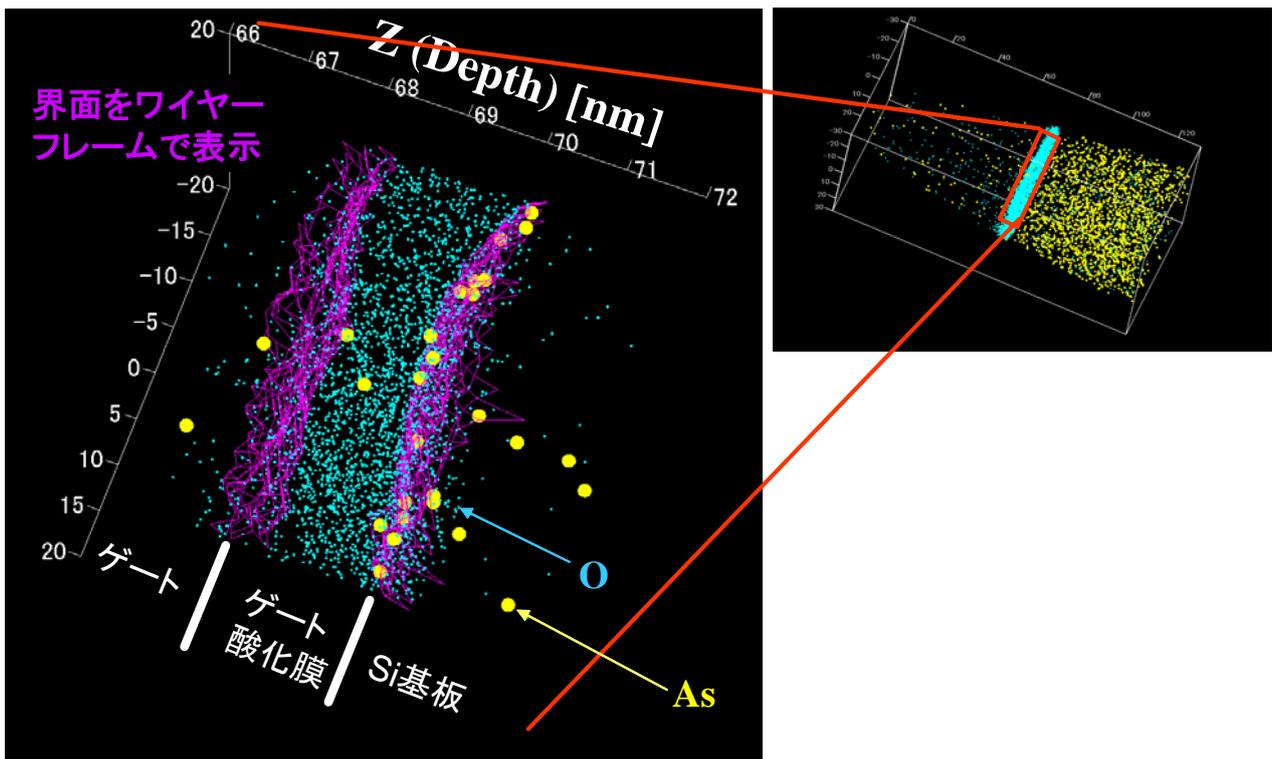
III-2-I-③-(1)図 2-2-1-5 ゲート酸化膜付近の 3 次元アトムマップ(a)NMOS、(b)PMOS、(c)ゲート酸化膜に垂直な方向での 1 次元不純物濃度分布

2-2-2. MOSデバイスのゲート酸化膜/基板界面付近での不純物分布評価

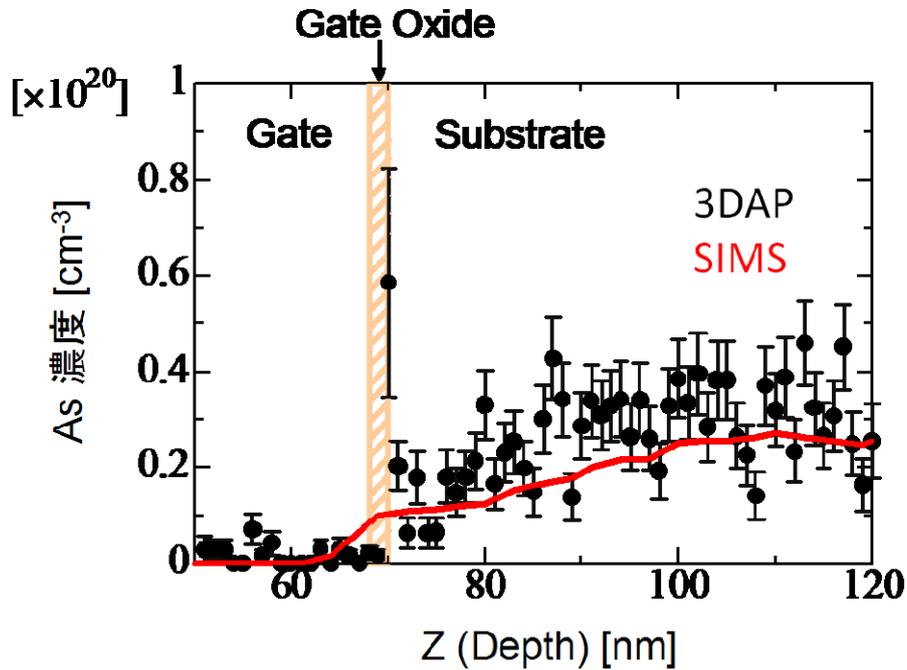
ここでは、2-2-1 と同じ試料におけるゲート酸化膜/基板界面付近でのチャネル不純物分布を解析する。III-2-I-③-(1)図 2-2-2-1 に PMOS における酸素とヒ素の 3 次元アトムマップを示す。PMOS のチャネル領域でのヒ素の分布が 3 次元的に評価できていることが分かる。III-2-I-③-(1)図 2-2-2-2 にゲート酸化膜付近に注目したアトムマップを示す。酸素の分布から求めたゲート酸化膜の上下の界面をワイヤースケッチで表示した。ヒ素原子の分布とワイヤースケッチとの位置関係から、ヒ素がゲート酸化膜と基板の界面、約 1 原子層相当の領域にのみ偏析していることが明らかになった。この結果を定量的に検証するために、ヒ素の濃度を直径 40 nm、深さ 1 nm の円柱領域ごとにヒ素とシリコンの原子数比から算出し、それをゲート酸化膜から基板方向に求めていったものをプロファイルにした。この 3DAP によるヒ素濃度の深さプロファイルを図 2-2-2-3 に示す。定量方法が確立されている SIMS による同じ試料の深さプロファイルも合わせて示す。3DAP と SIMS で得られた結果はほぼ一致しており、3DAP の結果は定量的にも正しいことが確認された。ただし、ゲート酸化膜と基板界面のみ SIMS と 3DAP の結果に違いが見えた。3DAP による結果のみ高濃度になっており、これは III-2-I-③-(1)図 2-2-2-2 で確認されるヒ素の偏析によるものと理解される。SIMS は高い検出感度を持つものの、深さ方向の分解能は原子レベルには届かないため、この偏析を検出できなかったものと推定される。このように 3DAP を用いることで、原子層レベルの深さ分解能で不純物分布を評価できることが明らかになった。



III-2-I-③-(1)図 2-2-2-1 PMOS デバイス構造の 3 次元アトムプローブ結果(酸素、ヒ素のみ表示)



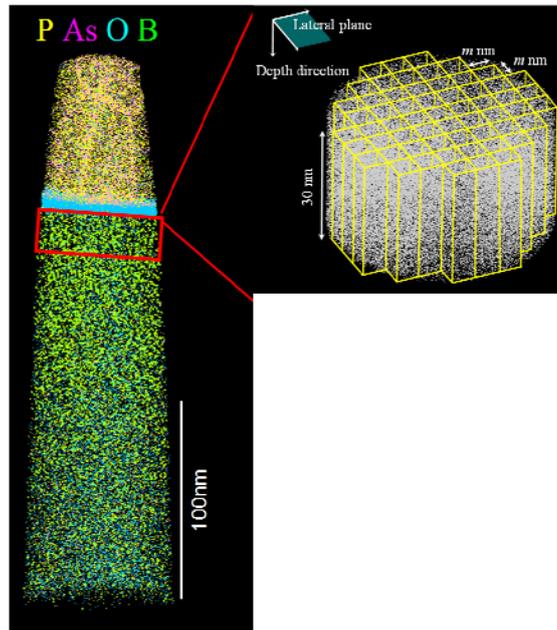
II-2-I-③-(1)図 2-2-2-2 PMOS ゲート酸化膜近傍の不純物分布の拡大図



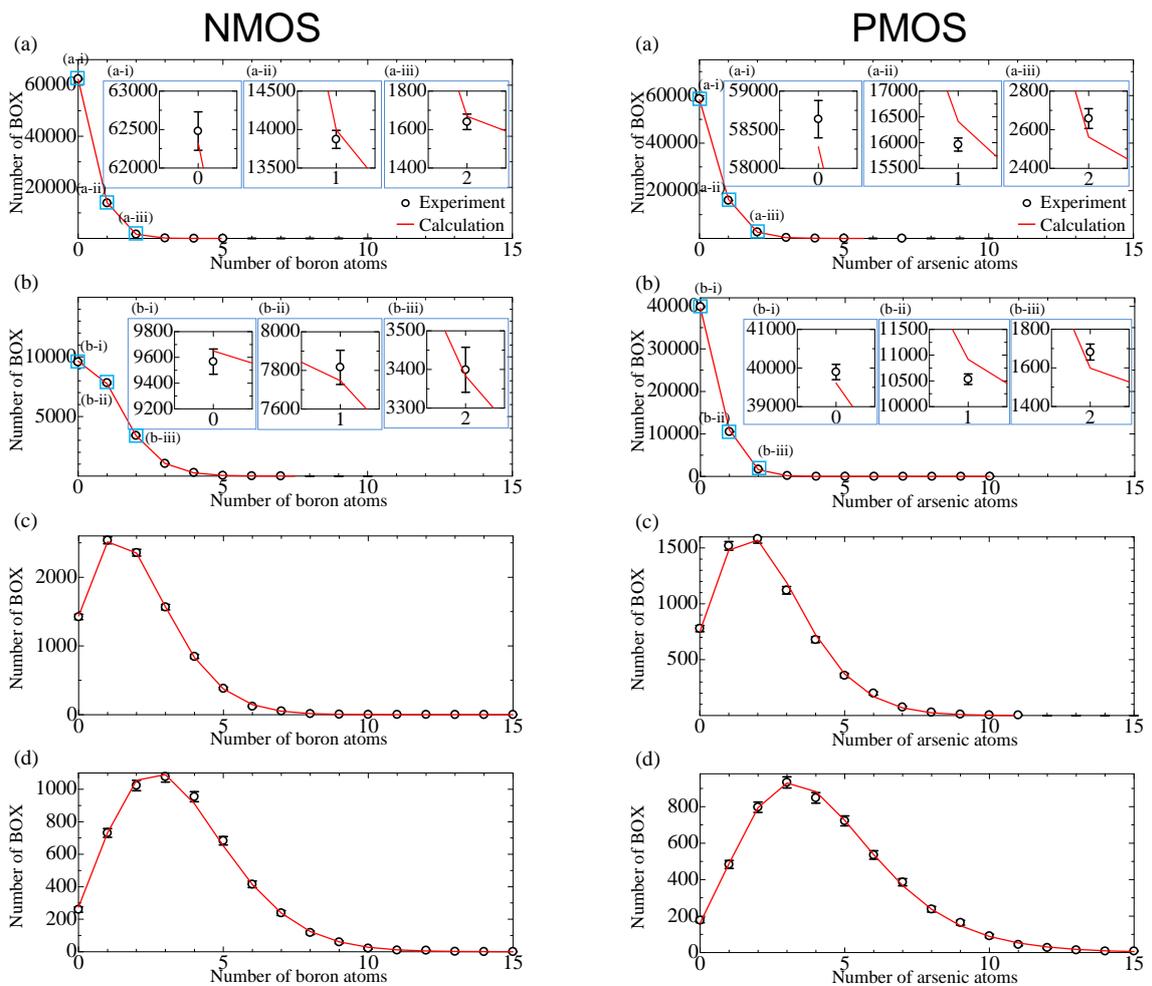
III-2-I-③-(1)図 2-2-3-3 PMOS チャネル領域における 3DAP と SIMS によるヒ素の 1 次元深さ濃度分布

2-2-3. MOS デバイスのチャネル中の不純物分布評価

この章では 2-2-1、2-2-2 と同じ試料を用いて、NMOS と PMOS のチャネル領域における不純物原子の面内分布を詳細に解析する。解析領域はゲート酸化膜から深さ 30 nm とし、III-2-I-③-(1)図 2-2-3-1 に示すようにアトムマップを面内方向に多数の角柱 ($k \times k \times 30 \text{ nm}^3$, $k=1 \sim 4 \text{ nm}$) に切り分け、角柱に含まれる不純物原子数を求めた。NMOS は 28 測定、PMOS は 38 測定の実施し、その全ての結果についてこの不純物原子数の算出を実施し、頻度分布の統計精度の向上を計った。NMOS のチャネル不純物についての結果を III-2-I-③-(1)図 2-2-3-2 に、PMOS のチャネル不純物についての結果を III-2-I-③-(1)図 2-2-3-3 に示す。○は 3DAP で得られた角柱内の原子数を示し、赤の実線は不純物原子が平面方向にランダムに分布していると仮定したときに得られる計算結果を示している。これら、実測結果と、ランダム分布を仮定したときの計算結果、さらに、換算 χ^2 及び有意水準 5% における限界値を III-2-I-③-(1)表 2-2-3-1 に示す。この検定の結果、NMOS チャネルではホウ素原子の分布は計算結果と良く一致し、完全にランダムな分布、すなわちポワソン分布をしていることが確認された。PMOS チャネルのヒ素原子の分布については計算結果からわずかに外れており、ヒ素原子の分布がランダムからわずかに外れていることを示唆している。



III-2-I-③-(1)図 2-2-3-1 不純物分布の解析領域の区切り方(深さ方向はゲート酸化膜から 30nm、平面方向は 1 辺が k [nm]; $k=1, 2, 3, 4$)



III-2-I-③-(1)図 2-2-3-2 NMOS、ならびに PMOS デバイスのゲート酸化膜直下 $k \times k \times 30 \text{ nm}^3$ 中の不純物原子数の頻度分布とランダム分布を仮定したときの計算値 (a) $k=1$, (b) $k=2$, (c) $k=3$, (d) $k=4$

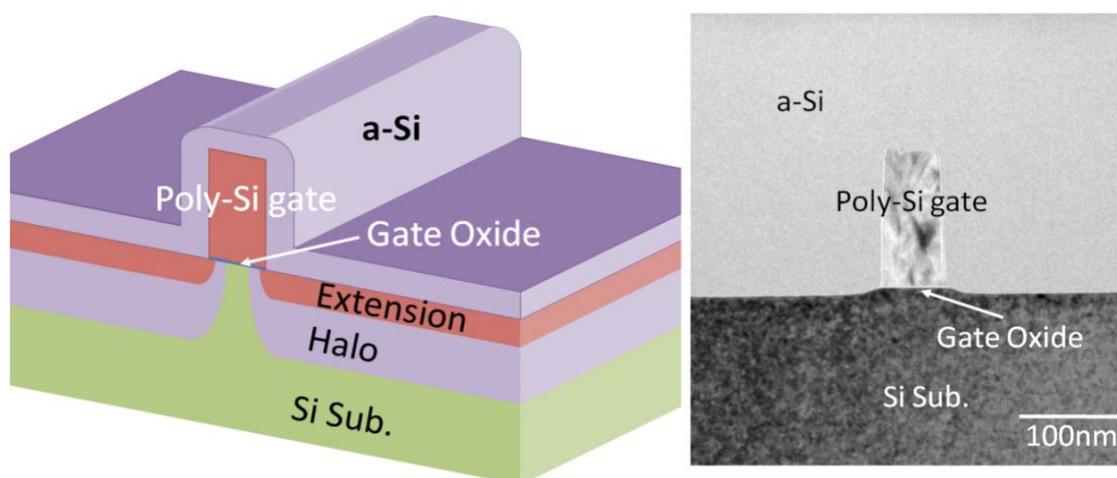
III-2-I-③-(1)表 2-2-3-1. 頻度分布と計算値の χ^2 検定結果

BOX size	n-MOSFET		p-MOSFET	
	Reduced χ^2	Critical value of reduced χ^2 (Significant at 5% level)	Reduced χ^2	Critical value of reduced χ^2 (Significant at 5% level)
1×1×30nm ³	0.65	2.61	3.83	2.21
2×2×30nm ³	0.96	2.21	2.54	2.01
3×3×30nm ³	0.79	1.94	2.01	1.79
4×4×30nm ³	0.76	1.79	0.70	1.67

2-2-4. 3DAPによる実デバイス評価 ―ゲートパターン形成試料を用いた事前検討―

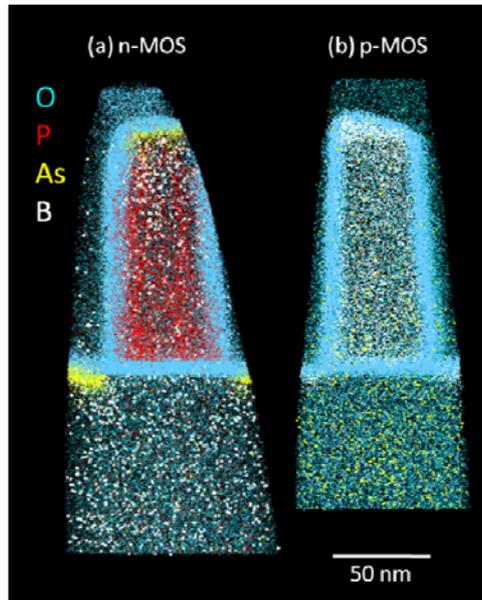
これまで述べたとおり、平面内で一様な MOS 構造の 3DAP 測定結果を解析した結果、半導体デバイス中の不純物分布評価方法として、3DAP は空間分解能も定量精度も十分なポテンシャルを持つことが確認できた。そこで次のステップとして、より実デバイスの構造に近いポリシリコンゲートをライン状に加工した模擬トランジスタ構造の 3DAP 観察を行った。この試料の構造を III-2-I-③-(1)図 2-2-4-1 に示す。この構造は、NMOS と PMOS ともにゲートを加工した後、ソース/ドレインエクステンション注入、ハロー注入を行ったのちに保護膜としてアモルファスシリコンを成膜したものである。

III-2-I-③-(1)図 2-2-4-2 に 3DAP 観察結果を示した。元素毎にプロットしたものを III-2-I-③-(1)図 2-2-4-3 に示す。これらのアトムマップから明らかのように、ライン状に加工された模擬 MOS 構造においても、不純物分布を 3 次元的に得ることができた。その結果、ゲートとチャンネル領域だけでなく、ソース・ドレイン領域も評価できることが示された。NMOS のポリシリコンゲート内においては、2-2-1 での結果と同様、リンが粒界偏析していることが明らかである。III-2-I-③-(1)図 2-2-4-3 の NMOS ゲート部の断層内におけるリン原子の分布より、リン原子が粒界に沿って分布し、ポリシリコンゲート/ゲート酸化膜界面で高濃度に分布している様子が明瞭に示された。チャンネル領域については、III-2-I-③-(1)図 2-2-4-5 に NMOS のエクステンション付近の拡大アトムマップと水平方向の 1 次元濃度プロファイルを示した。これらの結果から、エクステンション端の一部でホウ素濃度が局所的に高くなっていることが明らかとなった。このように 3DAP を用いることで複雑な元素分布構造をもつ MOS トランジスタにおける不純物の分布を数 nm という局所的なレベルで評価できることが示された。

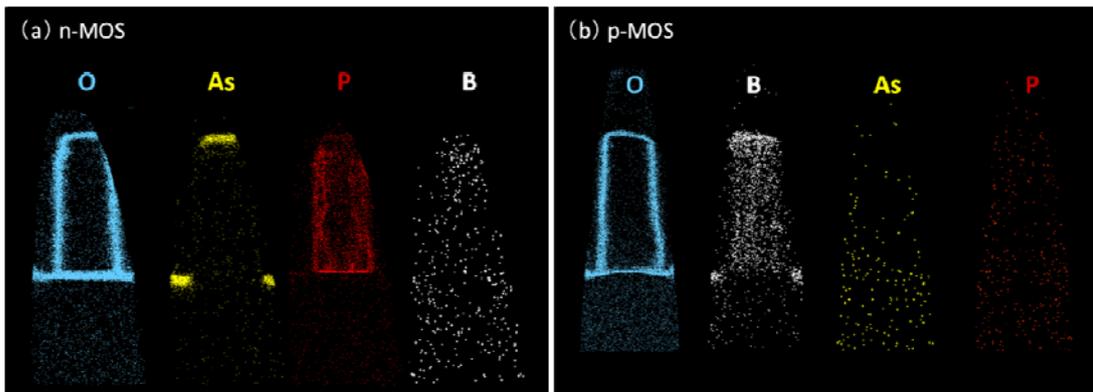


III-2-I- ③-(1)-P19

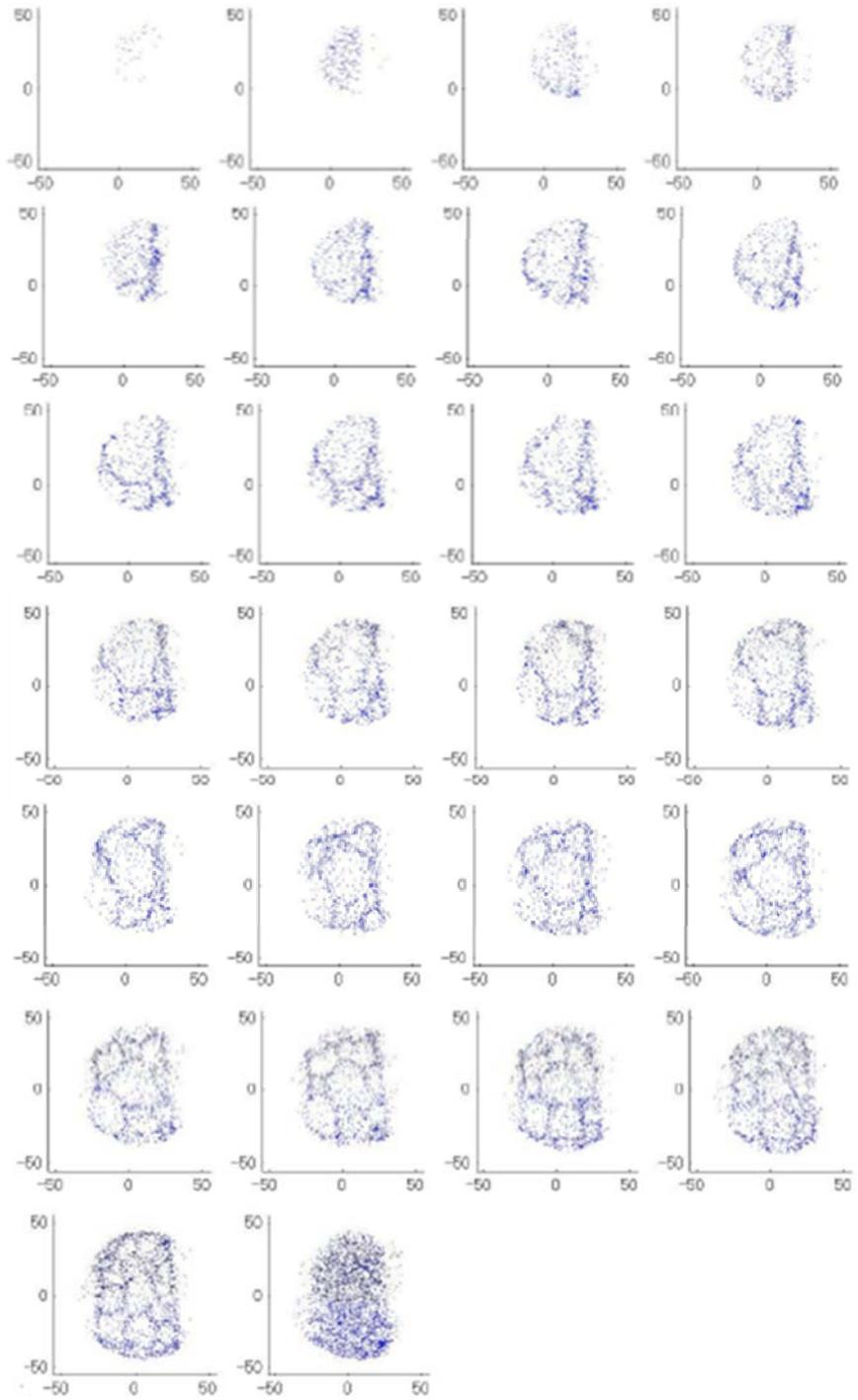
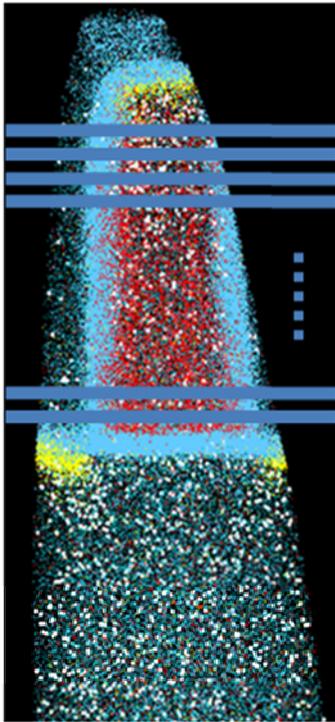
III-2-I-③-(1)図 2-2-4-1 1次元方向に一樣なゲートパターンを有する試料(a)模式図、(b)断面 TEM 像



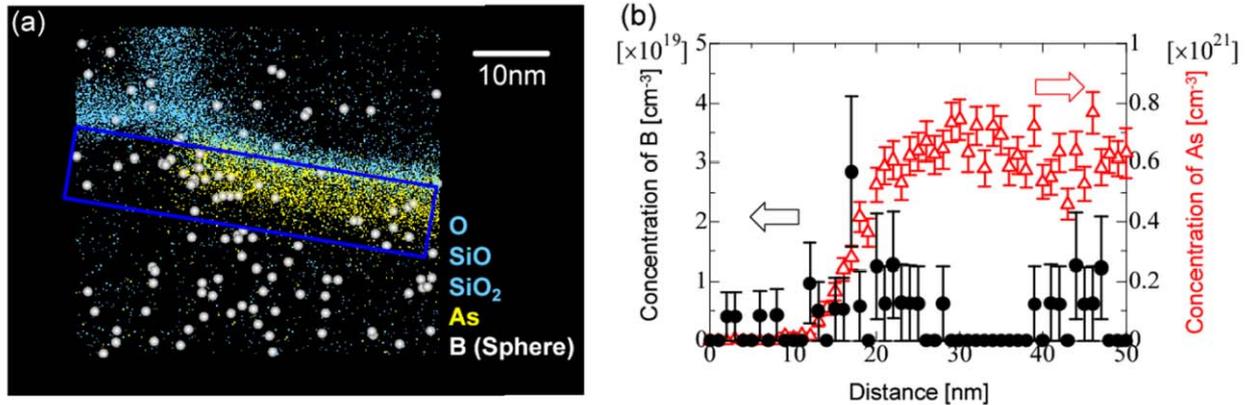
III-2-I-③-(1)図 2-2-4-2 ライン状のポリシリコンゲートを有する模擬 MOS 構造のアトムマップ(a)NMOS、(b)PMOS



III-2-I-③-(1)図 2-2-4-3 ライン状のポリシリコンゲートを有する模擬 MOS 構造の元素ごとのアトムマップ (a)NMOS、(b)PMOS



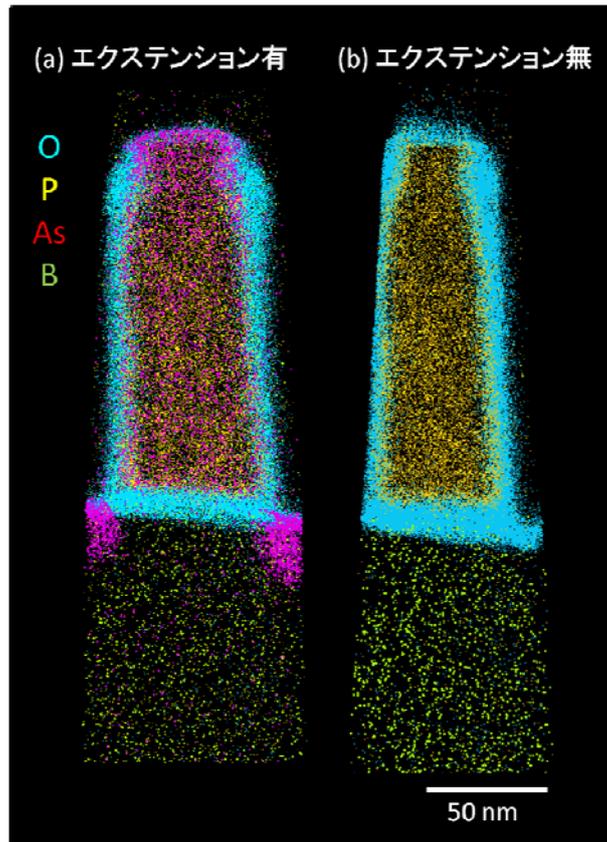
III-2-I-③-(1)図 2-2-4-4 NMOS ゲートの断層内におけるリンの分布 (各々の断層の厚さは 5nm)



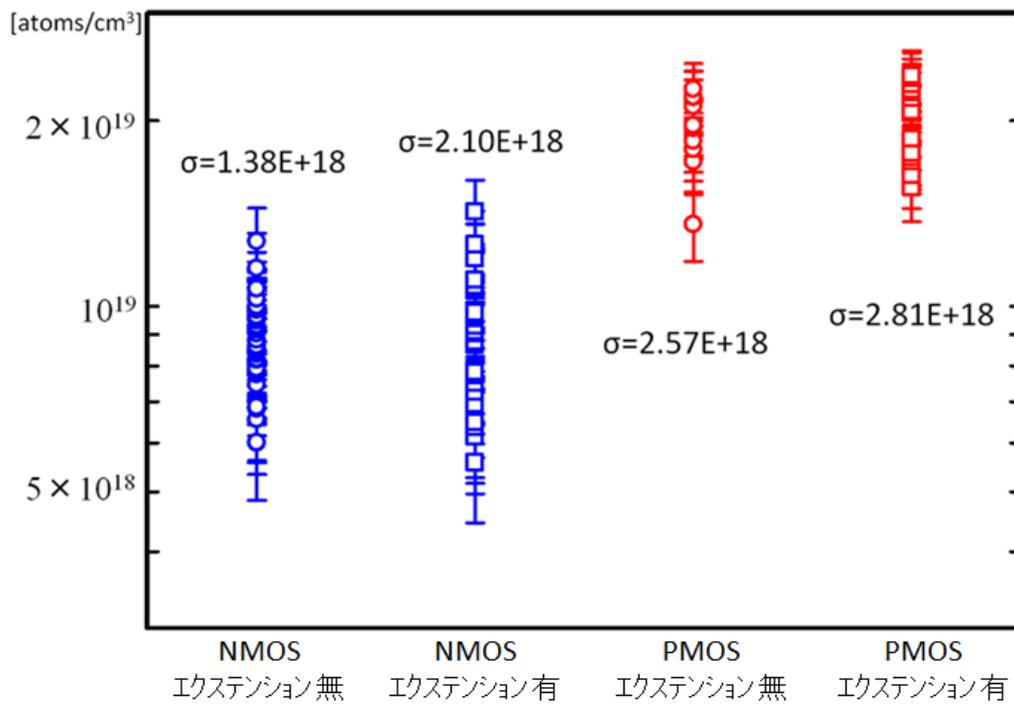
III-2-I-③-(1)図 2-2-4-5 NMOS エクステンション付近の不純物濃度分布。(a)アトムマップ、(b)ヒ素、ボロンの 1 次元濃度分布

2-2-3 で明らかになったように、ゲート等の微細加工を行っていない面内で一様な MOS 構造試料を用いた評価では、チャンネル中の不純物は NMOS, PMOS ともにほぼランダムに分布している。しかし、トランジスタの V_{th} ばらつきは、PMOS についてはチャンネル中のヒ素原子がランダムに分布することで説明できるのに対し、NMOS については、ボロン原子のランダム分布だけでは説明することができない。そこで、チャンネル注入後にはランダムであったボロンの分布が、デバイスが形成される微細加工の過程で変わった可能性が推測される。具体的には、種々のイオン注入やアニールによってボロン原子が再分布し、その結果、場所によってランダムからはずれた偏りなどが生じた可能性がある。

このような局所的なボロンの再分布はソースドレインのエクステンション形成などのプロセスで起きている可能性が高いため、これらのプロセスがチャンネル不純物分布に及ぼす影響を調べることにした。おおよその構造は III-2-I-③-(1)図 2-2-4-1 と同じであるが、NMOS と PMOS それぞれゲートパターンを形成後、エクステンション形成の有るものと無いものの 2 種類の試料を用意し、3DAP 評価を行った。III-2-I-③-(1)図 2-2-4-6 に NMOS のエクステンション(a)有、(b)無のアトムマップを示す。この図において、エクステンション形成の影響が大きいと考えられるゲート端からゲート内側 20nm の領域を $20\text{nm} \times 20\text{nm} \times 30\text{nm}$ (深さ) に区切り、不純物原子数のばらつきを分析した。III-2-I-③-(1)図 2-2-4-7 に不純物濃度分布と標準偏差(σ)を求めた結果を示す。この結果から、PMOS ではエクステンション形成によるチャンネル不純物濃度ばらつきの変調はほとんど見られないのに対し、NMOS ではエクステンションを形成することで不純物濃度ばらつきが増大することが分かった。この結果は、しきい値のばらつきが PMOS よりも NMOS の方が大きい要因を明らかにする上で非常に重要な知見である。



III-2-I-③-(1)図 2-2-4-6 NMOS におけるアトムマップ(a)エクステンション有、(b)無

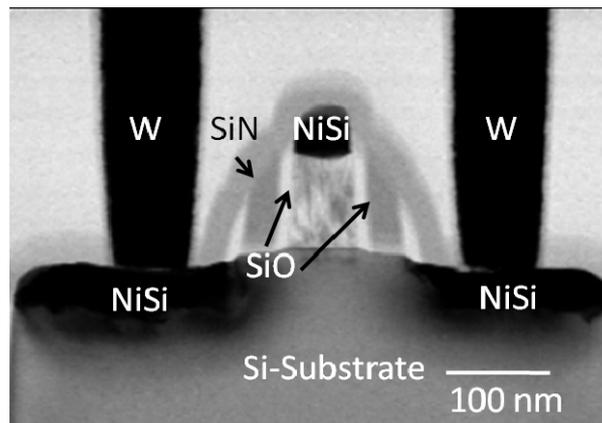


III-2-I-③-(1)図 2-2-4-7 シリコン基板中の不純物濃度ばらつき比較 (解析領域:ゲート端付近 20nm×20nm×30nm(深さ))

2-2-5. V_{th} ばらつきの大きい実デバイス中の不純物分布評価

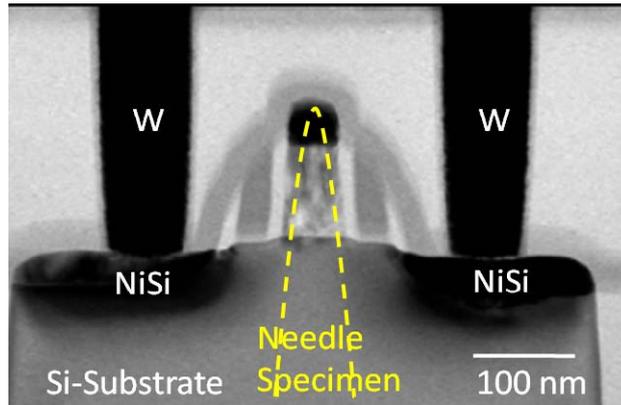
以上の検討の結果、MOS トランジスタのゲート、ゲート絶縁膜付近、チャネル領域、そしてエクステンション付近にたるまで、3DAP により不純物分布の評価できることが確認された。また、この検討のなかで、リンやヒ素が粒界偏析するのに対し、ボロンは偏析しないこと。酸化膜中にボロンは拡散するのに対し、ヒ素はしないこと、さらに微細加工する前には基板中で不純物は NMOS においても PMOS においてもおおよそポワソン分布をしていることなど、MOS トランジスタの設計やプロセス開発において重要な知見を次々とえることができた。この章では、最終的な目標である、電気特性が極端にはずれた MOS トランジスタの不純物分布を調べ、その原因が何であるかを 3DAP で直接に測定し、ばらつきの原因を明らかにすることを試みた結果について述べる。

3DAP で評価するトランジスタは 100 万個のトランジスタからなる DMA-TEG の中から、 V_{th} が中央値から $\pm 3\sigma$ 離れたトランジスタを選んだ。その一つを断面 TEM 観察した結果を III-2-I-③-(1)図 2-2-5-1 に示す。このように、実デバイスはゲートの周囲にサイドウォールが形成され、それが絶縁膜に埋め込まれている。ゲートの両サイドにはタングステンプラグがあり、上方には 10 数層の配線層が形成されている。これを 3DAP で評価するためには、配線層を除去し、サイドウォール等の絶縁物を全て除く必要がある。その上で、ゲート部分だけを針状に加工し、初めて 3DAP 測定が可能となる。そのための検討については 6-2-3 で詳細に説明する。

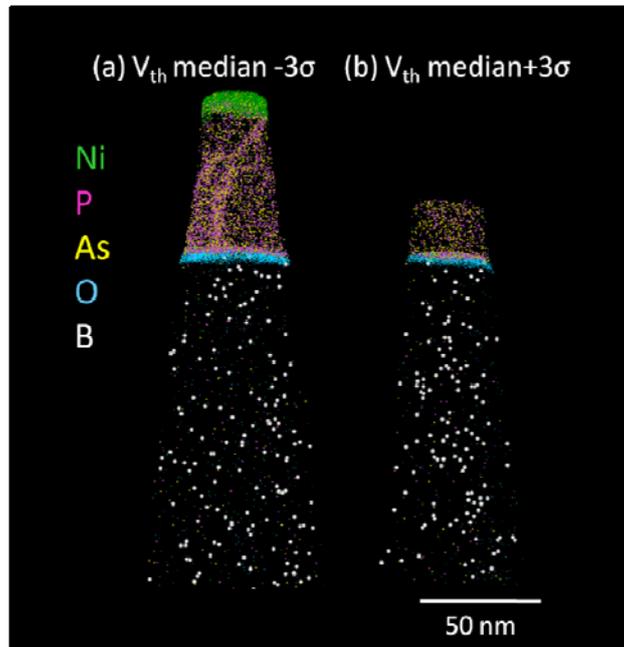


III-2-I-③-(1)図 2-2-2-1 評価に用いたトランジスタの構造

今回は、配線層を除去したのちに、III-2-I-③-(1)図 2-2-5-2 の黄破線で示すような形状に針状試料を加工したものを用いて、電気特性を測定した実デバイスの 3DAP 評価を実施した。III-2-I-③-(1)図 2-2-5-1 に示すように、針状試料の先端をゲート直上にし、針状試料内に絶縁膜を含まないようにしている。この形状を上手く加工することで、実デバイス中の不純物分布を計測することに成功した。III-2-I-③-(1)図 2-2-5-3 に NMOS のしきい値が中央値から $\pm 3\sigma$ 離れたトランジスタの 3 次元アトムマップを示す。このような 3DAP 測定を数多く試み、複数の測定結果を得た。それらのチャネル領域のホウ素濃度を詳しく分析した結果、 V_{th} とチャネル中のボロン濃度に相関があることを確認した。



III-2-I-③-(1)図 2-2-5-2 3DAP 用針状試料加工位置



III-2-I-③-(1)図 2-2-5-3 V_{th} が大きく異なる NMOS トランジスタの 3 次元アトムマップ

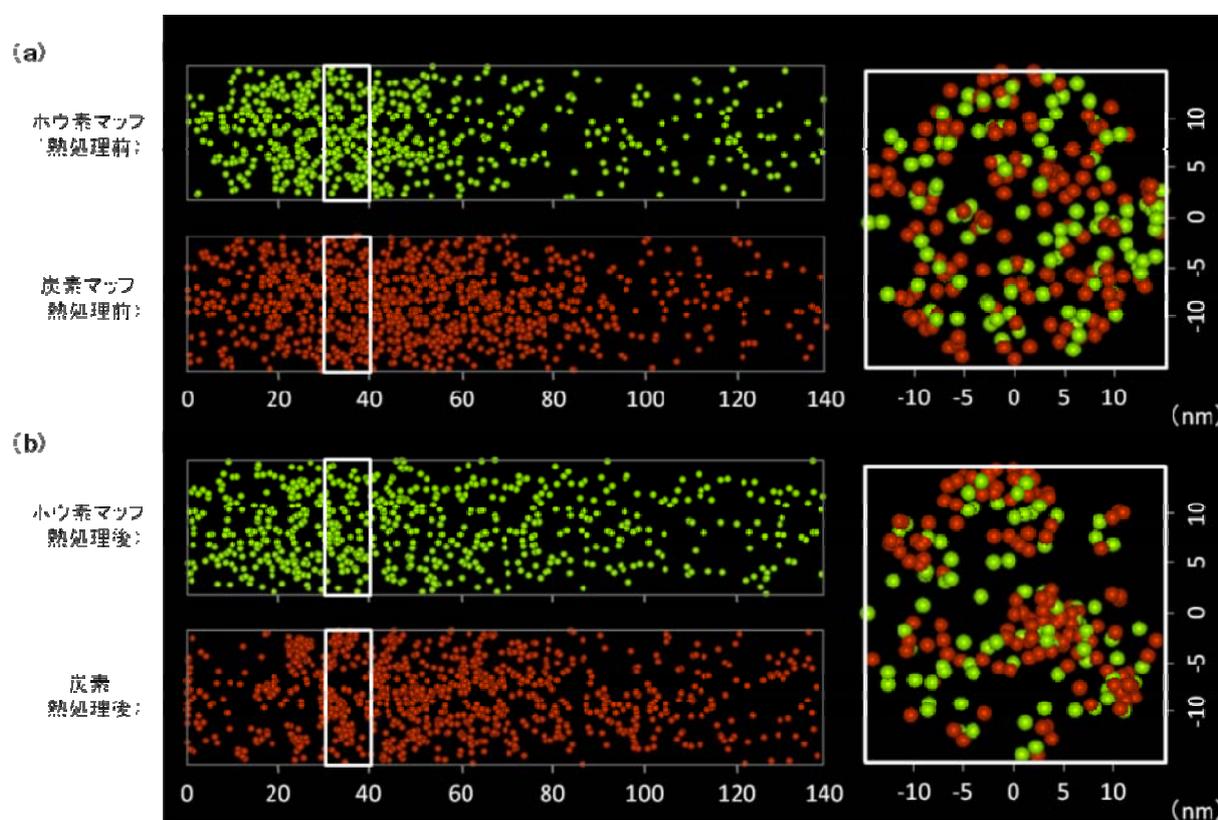
2-2-6. ボロン分布に対する炭素共注入の影響

3DAP を用いることで、シリコン中に共注入した異種不純物原子間の相互作用を調べることができる。今回は炭素とボロンの組み合わせについて評価した。シリコン中に共注入した炭素原子がボロン拡散を抑制することが一般的に知られているが、ボロン原子の微視的な挙動に対する炭素注入の効果を理解するためには 3 次元実空間評価は大きな手掛かりになると考えられる。

シリコンデバイスの微細化には、高精度な不純物添加技術が必要不可欠である。例として、短チャネル効果抑制には極浅接合の実現が必須であり、素子特性ばらつきの低減にはチャネル不純物の再分布抑制が重要となる。近年では、熱処理における不純物拡散抑制技術として共注入法が注目されており、例えば、シリ

コン中に注入されたボロンの拡散は、同時に炭素を注入することで抑制可能である。また、本開発で明らかにしてきたようにも、炭素の共注入では、特性ばらつきの抑制にも効果がある。これはボロン拡散の起源であるシリコン格子間原子を共注入した炭素が捕獲するためと解釈されている。従来は、SIMS や TEM によって、このメカニズムが調べられてきたが、これらの手法では原子レベルのボロンや炭素の挙動を直接評価することは困難であった。本開発では、炭素共注入試料におけるボロンと炭素の相関を調べるために、3DAP 技術を適用した。

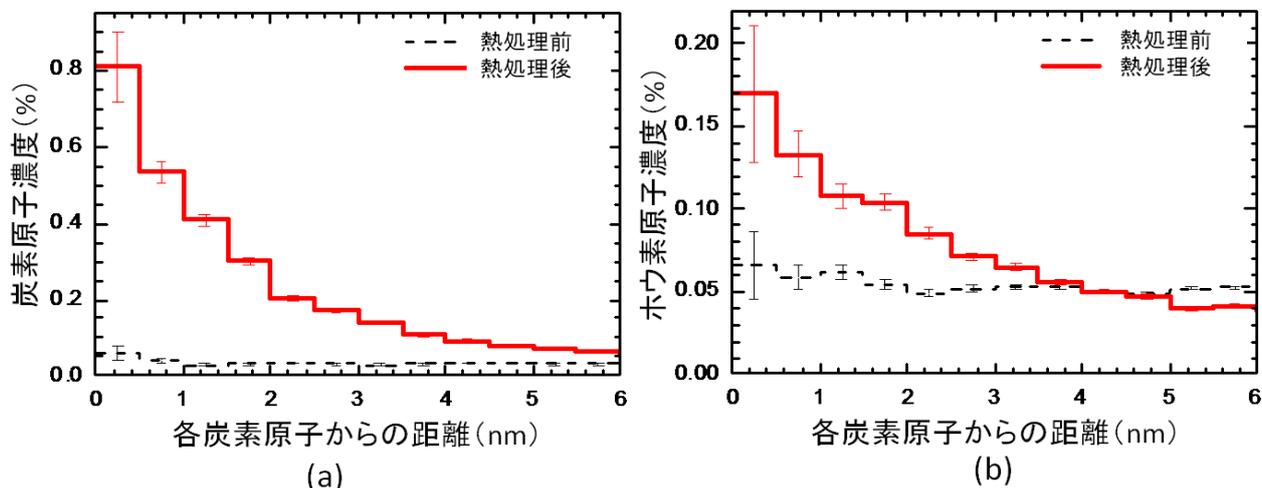
まず初めにシリコン中にボロンと炭素を共注入した試料の熱処理前後の不純物分布を 3DAP で評価した。その結果を III-2-I-③-(1)図 2-2-6-1(a), (b)に示す。ボロンの注入条件は、8keV、 $2 \times 10^{14} \text{ cm}^{-2}$ 、炭素注入条件は 15keV、 $1 \times 10^{15} \text{ cm}^{-2}$ である。不純物の活性化のための熱処理は、実際のプロセスで用いられる条件と同等の条件で行った。熱処理前において、ボロンと炭素は面内に一樣に分布しているのに対して、熱処理すると炭素の凝集体が形成し、炭素の凝集近傍にボロン原子が集まることが明らかになった。



III-2-I-③-(1)図 2-2-6-1 ボロン、炭素の共注入試料の熱処理前後におけるアトムマップと断面投影図
(a)熱処理前(b)熱処理後 (解析領域: 30 nmΦ × 140 nm、断面投影図は深さ 30-40 nm のもの)

ボロンと炭素間の相関を定量的に調べるため、炭素原子からの空間的な距離分布をボロンと炭素について解析した。III-2-I-③-(1)図 2-2-6-2 に共注入した試料における炭素原子中心の動径分布を示す。黒の破線は熱処理前、赤の実線は熱処理後である。(a)の炭素分布を見ると、熱処理によって炭素凝集が起きていることが明らかである。さらに(b)のボロン分布を見ると、やはり熱処理によって炭素凝集体付近にボロン原子も集

まることが明らかとなった。このように、炭素凝集メカニズムとそれに関わるホウ素原子の挙動を3次元的にナノオーダーの空間分解能で追跡することで、ボロン拡散の抑制メカニズム解明の手掛かりが得られる。このような解析が出来る手法は現在 3DAP しかなく、この評価は大変意義深いと言える。



III-2-I-③-(1)図 2-2-6-2 ホウ素と炭素を共注入したシリコン試料における炭素を中心とした動径分布
(a)炭素分布、(b)ボロン分布

以上より、本開発では、集束イオンビームによる針加工技術の確立や、さらにスペクトルの低ノイズ化のための試料形状最適化などを実施することによって、これまでは極めて測定困難であった実トランジスタ中の不純物分布測定(検出下限: 1×10^{18} atoms/cm³)を実現した。