

平成 2 5 年度実施方針

電子・材料・ナノテクノロジー部

1. 件 名：プロジェクト名 ノーマリーオフコンピューティング基盤技術開発

2. 根拠法

独立行政法人新エネルギー・産業技術総合開発機構法第 1 5 条第 1 項第 1 号ニ

3. 背景及び目的・目標

スマートグリッドやクラウドコンピューティングといった流れの中、今後コンピュータが社会のあらゆる局面で活用されることが予測されるが、その実現のためには、メンテナンスの観点・低炭素化の観点から更なる機器・システムの低消費電力化が求められる。しかしながら、半導体の微細化を中心とした従来技術では機器・システムの高集積化と低消費電力化の両立が困難になってきており、新たな技術的アプローチが求められる。電源を切っても情報を保持できる次世代不揮発性素子は、この点で大きな可能性を秘めている。

そこで、本プロジェクトは、我が国が優位性を持つ不揮発性素子に関わるハードウェア技術の更なる高度化と併せて、不揮発性素子を用いる機器等のアーキテクチャ、ソフトウェア及びシステム化の要素技術を世界に先駆けて確立することにより、同素子の特性を活かした新市場を創出し、併せて超低消費電力機器の普及により、温室効果ガスの削減に寄与することを目的とする。

本プロジェクトでは以下の研究開発を行う。

[共同研究事業（NEDO負担率：1／2以下）]

研究開発項目①「次世代不揮発性素子を活用した電力制御技術の開発」

フラッシュメモリを除く次世代不揮発性素子の性能を最大限活かすための消費電力を抑える動作技術を志向する新しいメモリアーキテクチャ、基本ソフトウェア、アルゴリズム等を開発する。また、必要に応じて、デバイスそのものの技術開発により、上記の消費電力を抑える動作技術に求められる次世代不揮発性素子の性能（レーテンシ、スループット、耐久性などを含む）を実現する。

最終目標（平成 2 7 年度）

事業終了時に予測される次世代不揮発性素子の性能を満たすことを前提に、次世代センサーネットワーク、モバイル情報機器、サーバー等から研究開発実施者が想定するアプリケーションにおいて、劇的な低消費電力化を志向する新しいメモリアーキテクチャ、基本ソフトウェア、アルゴリズムのデザインを提示するとともに、必要に応じて間歇動作等に求められる次世代不揮発性素子の性能を提示し、システムとしての電力消費性能（電力あたり性能）が 1 0 倍となることを実証する。

中間目標（平成 2 5 年度）

事業終了時に予測される次世代不揮発性素子の性能を満たすことを前提に、次世代センサーネットワーク、モバイル情報機器、サーバー等から研究開発実施者が想定するアプリケーションにおいて、劇的な低消費電力化を志向する新しいメモリアーキテクチャ、基本ソフトウェア、アルゴリズムのデザインを提示するとともに、

必要に応じて間歇動作等に求められる次世代不揮発性素子の性能を提示し、システムとしての電力消費性能を本事業期間中に10倍としうる見込みを、実験・シミュレーションにより示す。

上記研究開発として具体的に以下の開発を行う。

- ①-1：高速低消費不揮発メモリシステムによる携帯情報端末低電力化技術
- ①-2：スマートシティ・センサーネットワーク低電力化技術
- ①-3：インテリジェントビルを指向するセンサーネットワーク低電力化技術
(※本実施項目①-3は平成23年度で終了。)
- ①-4：ヘルスケア応用生体情報計測センサーネットワーク低電力化技術

研究開発項目②「将来の社会生活を支える新しい情報システムにおいて飛躍的なノーマリーオフ化を実現する新しいコンピューティング技術の検討」

次世代不揮発性素子ならではの機能を活かした画期的なコンピューティング技術の開発を行う。他方、新たなコンピューティング技術を広く展開するためには、その優位性が適切に評価されることが必要である。このため、本事業全体を通して利用可能な、デモシステムの電力消費性能を評価する基盤・プラットフォームを開発する。

最終目標（平成27年度）

新規コンピューティング技術について、中間目標時に提案した目標を達成するほか、実用化までの更なる技術的課題を明示する。

また併せて、デモシステムの電力消費性能を評価するための基盤となる評価技術・プラットフォームを確立する。

中間目標（平成25年度）

新しい応用領域への情報通信技術の適用に向けてあるべきコンピューティング技術を提案し、その実現に向けた課題及びその課題を克服するための目標と当該目標を達成するための検討方針を明示する。

また併せて、デモシステムの電力消費性能を評価するための基盤となる評価技術・プラットフォームを明確化する。

上記研究開発として具体的に以下の開発を行う。

- ②-1：ノーマリーオフ評価基盤・プラットフォームの研究開発
- ②-2：超高速不揮発メモリを活用するノーマリーオフメモリシステムプラットフォームの研究開発
- ②-3：ノーマリーオフコンピューティングシステム設計方法論の研究開発

4. 実施内容及び進捗（達成）状況

以下の研究開発を実施した。

4. 1 平成23年度（共同研究）事業内容

研究開発項目①「次世代不揮発性素子を活用した電力制御技術の開発」

- ・①-1：高速低消費不揮発メモリシステムによる携帯情報端末低電力化技術
MTJを用いた不揮発RAM回路の中からキャッシュメモリとしての候補を絞り込み、RAM回路として設計した。合わせてメモリアレイ周辺回路の開発を実施した。
(実施体制：(株)東芝)
- ・①-2：スマートシティ・センサーネットワーク低電力化技術

ノーマリーオフ制御の評価を行うための各種評価ボードの仕様を策定した。また、センサーネットワーク用デモ・システム構築のための技術調査を実施し、課題抽出を行った。

(実施体制：ルネサスエレクトロニクス (株))

- ・①-3：インテリジェントビルを指向するセンサーネットワーク低電力化技術
インテリジェント指向センサーネットワークのシステム・アーキテクチャとして端末へのオフローダ導入を想定して、システム構成、通信プロトコル、電源制御アルゴリズムの検討を開始した。
(実施体制：NEC (株)、NECシステムテクノロジー (株))
- ・①-4：ヘルスケア応用生体情報計測センサーネットワーク低電力化技術
生体情報処理に向けて間歇動作指向のアルゴリズム及び全体アーキテクチャの検討を行い、回路要素技術の研究開発を開始した。
(実施体制：ローム (株))

研究開発項目②「将来の社会生活を支える新しい情報システムにおいて飛躍的なノーマリーオフ化を実現する新しいコンピューティング技術の検討」

- ・②-1：ノーマリーオフ評価基盤・プラットフォームの研究開発
実機評価環境として評価ボード・拡張ボード及び通信の仕様を策定し、シミュレーション評価環境の構築手法を策定した。
(実施体制：ルネサスエレクトロニクス (株))
- ・②-2：超高速不揮発メモリを活用するノーマリーオフメモリシステムプラットフォームの研究開発
階層メモリ構造の評価用シミュレータとベンチマークのための環境を整備した。
(実施体制：(株) 東芝)
- ・②-3：ノーマリーオフコンピューティングシステム設計方法論の研究開発
小規模なベンチマークを用いて、動作アクティビティ最適化方式と不揮発性メモリを採用するメモリシステム、不揮発性メモリのモデリングについて初期検討を行った。
(実施体制：(株) 東芝、ルネサスエレクトロニクス (株)、ローム (株)、共同実施先：東京大学)

4. 2 平成24年度 (共同研究) 事業内容

平成24年度5月15日からは、東京大学大学院情報理工学系研究科 中村宏 教授をプロジェクトリーダーとして、以下の研究開発を実施した。

研究開発項目①「次世代不揮発性素子を活用した電力制御技術の開発」

- ・①-1：高速低消費不揮発メモリシステムによる携帯情報端末低電力化技術
高速で低消費電力で書き込み動作可能なMTJ素子を開発し、それを用いた高速動作可能なノーマリーオフ型STT-MRAM回路を不揮発キャッシュメモリ向けに設計した。これを300mmシリコンウェファで試作し、キャッシュメモリとして使うメモリ読み出しと書き込みの高速動作を確認し、各回路を比較した。
(実施体制：(株) 東芝)
- ・①-2：スマートシティ・センサーネットワーク低電力化技術
センサーネットワークシステムにおける評価ボード・拡張ボード及び制御チップ

(FPGA を使用) の設計/試作を行った。また、ノーマリーオフセンサーネットワーク・デモシステムとして、デマンド交通システムの仕様を策定した。

(実施体制：ルネサスエレクトロニクス (株))

- ・①-4：ヘルスケア応用生体情報計測センサーネットワーク低電力化技術
FeRAM を混載した生体センサーLSI を試作し、システムモジュールとして生体センサーシステム動作中に FeRAM 部を間歇動作させることにより、FeRAM 部の待機時消費電力を 10 分の 1 に削減した。また、CPU を搭載した次世代生体センサーLSI の設計と試作を開始した。
(実施体制：ローム (株))

研究開発項目②「将来の社会生活を支える新しい情報システムにおいて飛躍的なノーマリーオフ化を実現する新しいコンピューティング技術の検討」

- ・②-1：ノーマリーオフ評価基盤・プラットフォームの研究開発
評価ボードの一次試作を行い、実機でのノーマリーオフ技術の有効性を検討できる評価基盤を実現した。また、電力評価エミュレーションを行う環境仕様策定を実施した。
(実施体制：ルネサスエレクトロニクス (株))
- ・②-2：超高速不揮発メモリを活用するノーマリーオフメモリシステムプラットフォームの研究開発
平成 23 年度に整備したシミュレータの精度を向上させ、高速不揮発メモリの特徴が性能に与える影響を定量的に評価できる環境を整備した。
(実施体制：(株) 東芝)
- ・②-3：ノーマリーオフコンピューティングシステム設計方法論の研究開発
②-1 で実施した評価基盤を用いて、ノーマリーオフ技術を有効に活用できる新規アーキテクチャの提案、電力を最適化するソフトウェア技術の検討を行った。
また、②-2 で実施したシミュレーション環境を用いて、研究開発項目①で開発した高速低消費電力 STT-MRAM 回路を適用するソフトウェア技術の検討を行った。
さらに、低消費電力化効率の高い不揮発性フリップフロップの構成にて回路シミュレーションを実施し、電力低減を確認した。また当該不揮発性フリップフロップと不揮発性メモリを適用した場合の性能比較、およびベンチマークとすべきアプリケーションの選定を開始した。
(実施体制：(株) 東芝、ルネサスエレクトロニクス (株)、ローム (株)、共同実施先：東京大学)

4. 3 実績推移

	平成 23 年度	平成 24 年度
需給勘定 (百万円)	4 2 6	6 6 1
特許出願件数 (件)	1 2	3 9
論文(査読付き)発表件数 (件)	7	2 7
研究発表・講演件数 (件)	2 7	2 9
外部発表(新聞・雑誌) (件)	2	5

5. 事業内容

5. 1 平成 25 年度 (共同研究) 事業内容

平成25年度は以下の研究開発を行う。

研究開発項目①「次世代不揮発性素子を活用した電力制御技術の開発」

- ・①-1：高速低消費不揮発メモリシステムによる携帯情報端末低電力化技術
平成24年度に開発したSTT-MRAM用MTJの電力効率をさらに上げるための素子の改良を行い、それを集積化しインテグレーションした不揮発キャッシュメモリを製作し、メモリレベルで消費電力を見積もり、②-2にて整備したプロセッサシミュレータを用いて、プロセッサの消費電力が従来の10分の1以下となる見込みを示し、それが実現するために必要な条件を明らかにする。
(実施体制：(株) 東芝)
- ・①-2：スマートシティ・センサーネットワーク低電力化技術
センサーネットワークシステムにおける評価ボード・拡張ボード及び制御チップ(FPGAを使用)、およびセンサーネットワークの基本機能を確認するための評価ソフトウェアを用いて、電力プロファイル取得機構を立ち上げる。本環境によるシステム電力評価の結果から、通信を除くセンサーノードにおいて、従来比1/10のノーマリーオフ低電力化性能に到達可能かを推定する。また、その効果を確認するためシステムボードの1次試作を行う。
(実施体制：ルネサスエレクトロニクス(株))
- ・①-4：ヘルスケア応用生体情報計測センサーネットワーク低電力化技術
生体情報処理に特化して間歇動作指向アルゴリズム、電源管理アーキテクチャ、メモリアーキテクチャの研究開発を行い、試作開発及びシステムレベル評価を実施し、システムとして電力消費性能を10倍としうる見込みを示す。
(実施体制：ローム(株))

研究開発項目②「将来の社会生活を支える新しい情報システムにおいて飛躍的なノーマリーオフ化を実現する新しいコンピューティング技術の検討」

ここでは、最終目標に向けて委託先企業と東京大学が協力・連携し、項目②-3を上位に位置付けた上で、各項目②-1～②-3を、集中研方式で実施する。

- ・②-1：ノーマリーオフ評価基盤・プラットフォームの研究開発
実機評価ボードへ、電力評価エミュレーション環境の適用を実施し、②-3で実施する取り組みにより有効性を確認する。
(実施体制：ルネサスエレクトロニクス(株))
- ・②-2：超高速不揮発メモリを活用するノーマリーオフメモリシステムプラットフォームの研究開発
平成24年度までに構築した評価環境を、マルチコアプロセッサへ拡張し、マルチコアにおける多様なメモリ階層に超高速不揮発メモリを適用した場合の詳細の評価ができる環境を構築する。
(実施体制：(株) 東芝)
- ・②-3：ノーマリーオフコンピューティングシステム設計方法論の研究開発
②-1で実施する評価基盤を用いて、センサーノード応用において電力効率10倍を達成するために必要となるノーマリーオフ最適化技術の策定を行う。
また、②-2で実施するシミュレーション環境を用いて、研究開発項目①で開発する不揮発キャッシュメモリを最大限に活用した低消費電力プロセッサを設計し、

電力効率10倍以上を理論的に実証する。

さらに、不揮発性フリップフロップを用いた回路での電力評価(損益分岐点算出)を実施し、不揮発性フリップフロップを搭載するLSIを間歇動作させた場合の性能と電力を予測する手法を確立する。

(実施体制：(株)東芝、ルネサスエレクトロニクス(株)、ローム(株)、共同実施先：東京大学)

5. 2 実施体制

別紙を参照のこと。

5. 3 平成25年度事業規模

需給勘定 601百万円(継続)

事業規模については変動があり得る。

6. その他重要事項

(1) 評価の方法

独立行政法人新エネルギー・産業技術総合開発機構(以下、「NEDO」という。)は、技術的及び政策的観点から、研究開発の意義、目標達成度、成果の技術的意義並びに将来の産業への波及効果等について、外部有識者による研究開発の中間評価を平成25年度に実施する。

(2) 運営・管理

研究開発全体の管理・執行に責任を有するNEDOは、経済産業省及び研究開発実施者と密接な関係を維持しつつ、プログラムの目的及び目標、並びに本研究開発の目的及び目標に照らして適切な運営管理を実施する。具体的には、必要に応じて設置される技術検討委員会等における外部有識者の意見を運営管理に反映させる他、四半期に一回程度プロジェクトリーダーとともにプロジェクトの進捗について報告を受けること等により進捗の確認及び管理を行うものとする。

(3) 複数年度契約の実施

平成23～25年度の複数年度契約を行う。

7. 実施方針の改定履歴

(1) 平成25年3月 制定

(2) 平成25年9月 実績推移の確定値への見直し、平成25年度実施の研究開発項目②に関してテーマ構成見直しの追記、及び平成25年度予算の変更、による改定

別紙 実施体制

