

平成26年度実施方針

電子・材料・ナノテクノロジー部

1. 件名

(大項目) 低炭素社会を実現する次世代パワーエレクトロニクスプロジェクト

2. 根拠法

独立行政法人新エネルギー・産業技術総合開発機構法第15条第1項第1号ニ及び第3号

3. 背景及び目的・目標

エネルギー生成方法の多様化は、資源枯渇および地球温暖化の解決に向けた重要な検討課題であるが、中でも、電気エネルギーへの移行は、課題解決の有効な手段のひとつである。電力の生成から消費に至るフローにおいて、電力利用効率向上の手段として、パワー半導体デバイスによる電力変換・制御（直流・交流変換、周波数制御等）は、すでに多くのフェーズで行われている。さらに、これまでパワー半導体が適用されていなかった機器への展開や、新たな応用分野が急激に広がることによって、パワー半導体デバイスが利用される局面は大幅に増加すると見込まれる。たとえば、ハイブリッド自動車の普及など電化の進む社会への転換がその起動力の一つである。また、高度に情報化が進む今日の社会では、ブロードバンドの普及、IT機器の高度化・設置台数の急激な増加に伴い、機器が消費する電力の急激な増大が見込まれており、情報関連機器の省エネルギー化が重要な課題となっている。このためにも、パワー半導体デバイスが電力利用効率向上に大きく役立つと考えられる。このように、パワー半導体デバイスによる電力損失の低減は低炭素社会の実現に向けて極めて重要である。

現在は、パワー半導体デバイスの材料として主にSi（シリコン）が使用されているが、電力損失がSiの1/100以下、数kVの高耐圧性など、パワー半導体として極めて優れた性能を有した新材料SiC（炭化珪素）の実用化が期待されている。また、GaN（窒化ガリウム）、Ga₂O₃（酸化ガリウム）等、SiC以外の新材料についても実用化に向けて研究開発を進めている。新材料パワー半導体デバイスを用いることにより、従来のSiデバイスを用いた電力変換モジュールと比べ、電力損失が格段に低い、また小型で大電力を扱える電力変換機器を実現することが期待される。インバータ等の電力変換装置の適用範囲が鉄道や次世代自動車などの環境産業をはじめとして極めて広いことから、社会全体への波及効果が極めて大きく、さまざまな産業において、その成長の鍵となるものである。したがって、パワー半導体デバイスおよび電力変換機器における技術力は我が国産業の国際競争力を左右するものである。

我が国における関連技術開発としては、主として産業用モータ駆動用を想定して、SiCウエハ品質と関連づけたSiCデバイスの大容量化／高信頼化の技術開発、或いはインバータコア技術開発がNEDOプロジェクト（「パワーエレクトロニクスインバータ基盤技術開発」平成18年～平成20年など）において行われてきている。同プロジェクトにて開発されたSiCウエハ品質向上および評価技術・デバイスプロセス技術・回路技術・熱設計技術等、全体的な技術の高度化の結果として、Siデバイスに比べ大幅な損失低減（同定格インバータユニットにおいて、現在主流のSi-IGBTを適用した場合に比べ、70%損失を低減）が実証されるに至っている。

IT産業の電力消費低減に寄与するため、データセンタやその電力源に用いる交流・直流変換等の高効率化を実現したり、電気自動車のように新たに拡大しつつある応用製品に適した電力変換機器を実現したりするためには、具体的な適用製品を想定して、高電流密度化（大容量化）や、デバイス・機器の信頼性向上といったSiCデバイス性能の高度化を進めることが重要である。同時に、SiCデバイスとの組み合わせにおいて力を発揮する材料・部品・回路設計・ノイズ対策や熱設計などの課題を解決していく必要がある。

一方、SiCパワー半導体デバイスの効率向上・適用範囲拡大を支え、普及の鍵となるのは、SiC半導体材料の高品質化と供給安定化であるが、現在のSiCウエハ市場は、4インチウエハが限定された規模で生産されている状況であって、かつ海外企業による寡占状況と言わざるを得ない。このことから生じる供給安定性への不安及び高価格が開発・普及への足かせになっている。それだけでなく、諸外国においてはごく最近になって6インチウエハ実現がアナウンスされ、かつ、高耐圧領域でのSiC電力変換器の実証が進みつつある。

このような背景のもと、6インチ級SiCウエハ量産化技術の構築と対応するデバイス化プロセス装置開発、並びにSiCパワー半導体デバイスを用いた電力変換器の効能実証を早期に実現することが緊急の課題となった。SiCパワー半導体デバイスの応用製品としては、急激に増大しつつあるIT産業の電力消費量増加の対策となるデータセンタ用電源や、その電力源として意味がある分散型太陽光発電システムなどに用いる電力制御機器が有望であり、その高効率化・小型化・高信頼化に貢献するデバイス技術開発・設計技術開発等を前記したウエハやプロセス装置開発と並行して行うことは極めて重要である。

また、パワーエレクトロニクスは扱う電力の容量が大きいと、機能をワンチップ化して高機能化を図ることは困難であり、高機能化はデバイスを核として、デバイスの制御系や周辺回路を組み合わせたモジュールやパッケージにより、システム全体の最適化を図ることによってなされることとなる。従って、デバイスの高性能化のみが技術を牽引するのではなく、アプリケーションに応じて製作される応用システムも重要な要素となる。従って、パワーエレクトロニクス分野における我が国の競争力を更に強化するためには、各種材料のウエハ、デバイス等の性能向上を図ると共に、産業機器、自動車、民生機器などアプリケーション毎に要求されるスペックを、最適な材料（SiC、GaN等）、設計技術、実装技術等を組み合わせ、最適な応用システムの構築により実現することが重要となる。加えて、応用システムは、新たな用途、デバイス・ユーザーの開拓を図ること等により、他の追随を許さない環境

を作る必要がある。

以上のように、これらの課題に対して積極的な取り組みを行うことは、省エネルギー技術の国際的牽引、及び我が国の産業競争力強化にとって極めて重要な意味を持つものである。

そこで上記を目的として、下記の研究開発項目について実施する。

研究開発項目① 低炭素社会を実現する新材料パワー半導体プロジェクト

- (1) 「高品質・大口径S i C結晶成長技術開発／革新的S i C結晶成長技術開発」[委託事業
共同研究事業 (NEDO負担率1/2)]
- (2) 「大口径S i Cウエハ加工技術開発」[委託事業]
- (3) 「S i Cエピタキシャル膜成長技術 (大口径対応技術／高速・厚膜成長技術)」
[委託事業]
- (4) 「S i C高耐圧スイッチングデバイス製造技術」[委託事業]
- (5) 「S i Cウエハ量産化技術開発」[助成事業2/3]
- (6) 「大口径S i Cウエハ加工要素プロセス検証」[委託事業]
- (7) 「S i C高耐圧大容量パワーモジュール検証」[委託事業]
- (8) 「大口径対応デバイスプロセス装置開発」[助成事業2/3]
- (9) 「高耐熱部品統合パワーモジュール化技術開発」[委託事業]
- (10) 「新世代S i Cパワーデバイス技術開発」[委託事業]

研究開発項目② 次世代パワーエレクトロニクス技術開発 (グリーンITプロジェクト)

- (1) S i Cパワーデバイスを用いたデータセンタ用サーバ電源技術開発
[共同研究事業 (NEDO負担率1/2)]
- (2) S i Cパワーデバイスを用いた太陽光発電用パワーコンディショナ技術開発
[共同研究事業 (NEDO負担率1/2)]
- (3) 次世代S i C電力変換器基盤技術開発 [委託事業]

研究開発項目③ 次世代パワーエレクトロニクス応用システム開発

[助成事業 (助成率: 2/3) (※)]

(※) 民間企業単独あるいは民間企業のみでの連携等により実施される場合、助成率を1/2とする。

各研究開発項目の達成目標を以下に示す。

研究開発項目① 低炭素社会を実現する新材料パワー半導体プロジェクト

- (1) 「高品質・大口径S i C結晶成長技術開発／革新的S i C結晶成長技術開発」

【中間目標】(平成24年度)

昇華法においては、口径6インチで、

- ① 10^3 個/cm²台の転位密度を実現するのに必要な高品質化にかかわる基盤技術を確立する。
- ② 0.5 mm/h以上の結晶を実現するのに必要な成長速度向上にかかわる基盤技術を確立する。

【最終目標】（平成26年度）

昇華法においては、口径6インチ、長さ50 mm以上で、

- ① 有効面積（端部3 mmを除く）全域において転位密度 1×10^3 個/cm²以下の結晶を実現する。
- ② 有効面積（端部3 mmを除く）全域において転位密度 5×10^3 個/cm²以下の結晶を成長速度0.5 mm/h以上で実現する。

革新的結晶成長法においては、口径2インチ以上、長さ20 mm以上の4H-SiC単結晶を実現した上で、昇華法に対する優位性を検証する。

(2) 「大口径SiCウエハ加工技術開発」

【中間目標】（平成24年度）

ウエハ切断技術に関して、3インチ結晶で切断速度150 μm/分以上、同時切断枚数10枚以上、切り代300 μm以下を実現する。また、3～4インチ結晶/ウエハを対象にして、切断、研削、粗研磨、仕上げ研磨の各要素工程の最適化、及び接続最適化を行い、6インチSiC結晶/ウエハ加工の高速・高品質な一貫プロセス最適化の方針を決定する。

【最終目標】（平成26年度）

6インチ結晶/ウエハを対象に、以下の効率性を実現する。

- ① 切断：速度300 μm/分以上、同時切断枚数10枚以上、切り代250 μm以下
- ② インゴットから表面仕上げ精度Rms（表面荒さ）0.1 nm@2 μm×2 μmのベアウエハを実現する統合加工プロセスとして、プロセス時間24時間以内

(3) 「SiCエピタキシャル膜成長技術（大口径対応技術/高速・厚膜成長技術）」

【中間目標】（平成24年度）

① 大口径対応技術

みなし6インチ径のエピタキシャル膜成長を行い、6インチ成長プロセスにおける問題点を把握すると共に、当該成長膜に対して以下の品質を実現する。

- ・ 均一度：厚さ±10%、ドーピング濃度±20%
- ・ 品質 エピ成長起因の表面欠陥密度：2個/cm²以下

② 高速・厚膜成長技術

口径2インチ、膜厚50 μm以上のエピタキシャル膜に対して以下の品質を実現し、

S i C厚膜形成技術を確立する。

- ・純度 残留キャリア濃度： $3 \times 10^{14} / \text{cm}^3$ 以下
- ・品質 エピ成長起因の表面欠陥密度： $5 \text{個} / \text{cm}^2$ 以下

【最終目標】（平成26年度）

①大口径対応技術

口径：6インチ、処理枚数：3枚以上のエピタキシャル膜に対し、以下の品質を実現する。

- ・均一度：厚さ±5%、ドーピング濃度±10%
- ・品質 エピ成長起因の表面欠陥密度： $0.5 \text{個} / \text{cm}^2$ 以下

②高速・厚膜成長技術

成長速度 $100 \mu\text{m} / \text{h}$ 以上で作成した口径4インチ、膜厚 $50 \mu\text{m}$ 以上のエピタキシャル膜に対し、以下の品質を実現する。

- ・純度 残留キャリア濃度： $3 \times 10^{14} / \text{cm}^3$ 以下
- ・均一度：厚さ±2%、ドーピング濃度±10%
- ・品質 エピ成長起因の表面欠陥密度： $1.0 \text{個} / \text{cm}^2$ 以下

（4）「S i C高耐圧スイッチングデバイス製造技術」

【中間目標】（平成24年度）

①新規耐圧構造デバイス

より低損失化が可能な新規高耐圧デバイス構造とその作製要素プロセスを開発し、当該構造で耐圧3kV以上の高耐圧S i C-MOSFET（metal-oxide-semiconductor field-effect transistor、以下、「MOSFET」という。）を実現する。

②高耐圧大容量デバイス

耐圧3kV以上の高耐圧S i C-MOSFETを実現すると共に、S i C-MOSFET、S i C-SBDを適用した3kV以上の電力変換器モジュールを試作して、当該電圧領域のスイッチング及び多並列接続に関する要素技術を確立する。

【最終目標】（平成26年度）

①新規耐圧構造デバイス

必要な各種要素技術を高度化し、耐圧：3kV以上で特性オン抵抗： $15 \text{m}\Omega \text{cm}^2$ 以下の高耐圧S i C-MOSFETを実現する。

②高耐圧大容量デバイス

耐圧：3kV以上、オン抵抗 $80 \text{m}\Omega$ 以下（室温環境下）、定格出力電流密度 $100 \text{A} / \text{cm}^2$ 以上の高耐圧S i C-MOSFETを開発し、当該デバイスを用いたMVA級電力変換器を試作して、その動作時の電力損失が同耐圧のS i 電力変換器の50%以下であることを実証する。

(5) 「S i C ウェハ量産化技術開発」

【最終目標】(平成23年度)

大口径4H-S i C ウェハの量産化技術開発可能な環境整備(昇華法結晶成長炉、ウェハ加工装置)を実施し、

①有効面積(端部3mmを除く)全域において転位密度 1×10^4 個/cm²以下の口径6インチ4H-S i C インゴットを実現する。

または、

②成長速度0.25mm/h以上で転位密度 5×10^4 個/cm²以下の口径6インチ4H-S i C インゴットを実現する。

(6) 「大口径S i C ウェハ加工要素プロセス検証」

【最終目標】(平成23年度)

切断技術として、ダイヤモンドを使ったマルチワイヤーソーにおいて、S i C 6インチインゴットに対して150μm/分以上の高速切断が可能になる最大ワイヤー速度:約4,000m/min、最大張力:70Nの高速高剛性切断技術を実現する。更に、切断、研削、粗研磨、仕上げ研磨の各工程に関して、個々の要素工程の能力限界と最適加工条件(砥石、砥粒、研磨定盤種、装置技術、加工動作管理、能率等)を抽出し、S i C ウェハ加工における高速一貫プロセス確立に資する統合的なデータ蓄積を行う。

(7) 「S i C 高耐圧大容量パワーモジュール検証」

【最終目標】(平成23年度)

耐圧3.3kV 定格電流75A のS i C ショットキーバリアダイオードを開発し、S i 絶縁ゲートバイポーラトランジスタと組み合わせて1,000A級大容量パワーモジュールを試作してその動作を実証するとともに、A l l S i C デバイスパワーモジュール実現に必要とされるS i C F E T の仕様に対する技術的指針を得る。

(8) 「大口径対応デバイスプロセス装置開発」

【最終目標】(平成23年度)

6インチS i C ウェハを対象に、イオン注入、活性化熱処理、高温酸化等のデバイス化のための高温プロセス装置、或いは透明ウェハ対応露光装置を開発し、所定の処理特性の面内均一性を達成する。具体的には、

イオン注入装置の場合、

- ・室温から800°Cまでの全領域でイオン注入が可能なこと
- ・温度均一性:6インチ面内:±15°C
- ・A l 注入イオン電流:200μA以上

活性化熱処理装置の場合、

- ・熱処理温度：1, 800°C以上
- ・温度均一性：6インチ面内：±30°C
- ・一度に25枚以上処理可能なこと。

高温酸化装置の場合、

- ・1, 200°C以上の高温でパイロジェニック酸化、及びH₂、NH₃、N₂Oガス処理が可能なこと。
- ・温度均一性：6インチ面内：±15°C
- ・一度に25枚以上処理可能なこと
- ・1, 100°Cで処理したSiゲート絶縁膜に含まれる金属不純物が1×10¹¹cm⁻²未満であること。

露光装置の場合、

- ・6インチ4H-SiCウエハに対する重ね合わせ精度に関して、中心点及び4隅において、バラつき（標準偏差の3倍以内）が65nm以下であることであること
- ・解像度（市販のレジストを用いた標準プロセス）に関して、350nmのライン&スペースパターンを転写できること。

(9) 高耐熱部品統合パワーモジュール化技術開発

【最終目標】（平成26年度）

接合温度225°C以上で動作するSiCパワー素子の近傍に、新規開発の高耐熱受動部品を配置したパワーモジュールを試作し、各実装部品間の相互の影響を検証する。また、試作したパワーモジュールの耐熱性と電気特性の評価を通して、高温動作における課題を抽出するとともに、その解決の見通しを示す。

ここで、試作するパワーモジュールは耐電圧1200V/50A級とし、開発・搭載する受動部品および部材の仕様は、接合温度225°C以上のパワー素子と統合実装可能であると共に下記の性能を有するものとする。

(スナバコンデンサ) 静電容量0.1μF級、耐電圧1kV級、共振周波数10MHz級のコンデンサにおいて、使用時の耐熱温度250°Cであり、-40~250°Cの温度領域における静電容量の変動が±10%以下、かつ、体積が40mm³以下（例えば、5×4×2mm）。

(スナバ抵抗) 抵抗値10Ω級、定格電力1W級の抵抗体において、使用時の耐熱温度250°Cであり、-40~250°Cの温度領域における抵抗値の変動が±10%以下、かつ、10MHzまでの周波数領域における抵抗値の変動が±10%以下、かつ、体積20mm³以下（例えば、6.3×3.1×1mm）。

(メタライズ放熱基板) 熱伝導率 $180\text{W}/(\text{mK})$ 以上、曲げ強度 600MPa 以上、破壊靱性 $6\text{MPa}\cdot\text{m}^{1/2}$ 以上の絶縁素材を用いた、サイズ $5,000\text{mm}^2$ 以上、厚み $1/80$ インチ(0.32mm)以下で両面に金属プレートが接合されたメタライズ放熱基板において、耐電圧 $1,200\text{V}$ 以上、 $-40\sim 250^\circ\text{C}$ の温度範囲での耐ヒートサイクルが $1,000$ 回以上。

(配線基板) 使用時の耐熱温度 250°C であり、当該温度において耐電圧 1200V 、 50A 級の電流が通電可能な内部配線を有し、かつ、実装されるパワー素子電極に対する内部配線の位置精度 $\pm 20\mu\text{m}$ 以下。

(10) 新世代Siパワーデバイス技術開発

【最終目標】(平成28年度)

現状のSiCパワーデバイスと耐圧、電流密度等で同等以上の性能を有する新世代Siパワーデバイスを開発し、トランジスタとしての動作実証を行う。その上で現状のSiパワーデバイスの性能限界を突破する。

研究開発項目② 次世代パワーエレクトロニクス技術開発 (グリーンITプロジェクト)

(1) SiCパワーデバイスを用いたデータセンタ用サーバ電源技術開発

【達成目標】(平成24年度)

耐圧： 600V 以上、電流容量： 40A 以上、オン抵抗率： $2.5\text{m}\Omega\text{cm}^2$ 以下(室温環境下)のSiCスイッチングデバイスを開発する。また、電力容量が 2kW 級のサーバ電源のプロトタイプを試作し、その電力変換効率が 50% 負荷で 94% 以上であることを実証する。また、Siパワーデバイスで一般的に行われている信頼性試験をSiCパワーデバイスに対しても実施し、Si同等の信頼性を実証する。

(2) SiCパワーデバイスを用いた太陽光発電用パワーコンディショナ技術開発

【達成目標】(平成24年度)

耐圧： $1,200\text{V}$ 以上、電流容量： 75A 以上、オン抵抗率： $5\text{m}\Omega\text{cm}^2$ 以下(室温環境下)のSiCスイッチングデバイスを開発する。このSiCスイッチングデバイス技術を用いて、太陽光発電用パワーコンディショナ技術を開発して、電力容量が 30kW 級の太陽光発電用パワーコンディショナのプロトタイプを試作し、これが定格出力時に 98% 以上のシステム効率をもつことを実証する。SiCパワーデバイスのスイッチング速度高速化に伴うデバイス設計高度化をあわせて行う。

(3) 次世代SiC 電力変換器基盤技術開発

【達成目標】(平成24年度)

次世代パワーデバイスをデバイス温度(※1) 200～250℃で動作させることを可能とする高温実装技術を開発する。また、デバイス温度250℃という高温動作デバイス条件を取り入れた高出力パワー密度変換器の統合設計技術の適用により、40W/cm³級の出力パワー密度(※2)を持つ革新的オールSiC電力変換器を製作して、性能の検証を行う。さらに、SiCデバイスの高速・高周波スイッチングで発生する有害なEMIノイズを、ピーク値で、従来比1/6以下(※3、4)に削減する抜本的ノイズ除去技術を開発した後、同技術を前記革新的電力変換器に搭載し、効果の実機検証を行う。

(※1) 外部環境温度にデバイス自己発熱による温度上昇分を加えた温度をデバイス温度と定義する。以後に記載されるデバイス温度は全て同定義である。

(※2) 出力パワーをSiCパワーデバイス・周辺回路素子・フィルタ・ヒートシンクから成る構成体の総体積により除算したものを出力パワー密度と定義する。

(※3) 平成22年度に試作したAll SiCインバータをベースとする。

(※4) ノイズ規格JIS C 4421で規制している150kHz～30MHz周波数帯で、ノイズ実測値に対して同規格カテゴリC3との差分のピーク値を評価する。

研究開発項目③ 次世代パワーエレクトロニクス応用システム開発

【中間目標】(平成28年度末)

新材料パワーデバイスを用いたインバータ等の実現に必要な、材料、設計技術、実装技術等を開発する。また、その開発状況を評価することで最終目標達成のための課題を抽出し、解決の技術的見通しを明確にする。

なお、公募により選定したテーマ毎に中間目標は改めて設定する。

【最終目標】(平成31年度末)

新材料パワーデバイスを用いたインバータ等を開発し、それらを適用した特定用途の応用システムについて試作・動作実証を行う。

なお、公募により選定したテーマ毎に最終目標は改めて設定する。

4. 実施内容及び進捗(達成)状況

4.1 平成22～25年度(委託・共同研究)事業内容

研究開発項目① 低炭素社会を実現する新材料パワー半導体プロジェクト

本プロジェクトは、平成23年11月23日付にて独立行政法人産業技術総合研究所先進パワーエレクトロニクス研究センター長 奥村 元氏をプロジェクトリーダーに委嘱し、以下の研究開発を実施した。

(1) 「高品質・大口径S i C結晶成長技術開発／革新的S i C結晶成長技術開発」
(平成22年度進捗状況)

(1) - 1 - 1 高品質・大口径S i C結晶成長技術開発 (その1)

RAF法 (Repeated a-face process) による大口径化の課題抽出を行い、安定した継ぎ足し結晶成長条件を把握した。また、装置集結及び新型RAF成長炉導入を完了した。低抵抗化技術開発として高濃度不純物ドーピングに向けた大口径対応昇華法成長装置開発を行った。

(1) - 1 - 2 高品質・大口径S i C結晶成長技術開発 (その2)

6インチ成長炉などの単結晶一貫製造に必要な設備の立上げを完了した。また、目標とする低欠陥密度の実現に向けて貫通刃状転位 (TED)・基底面転位 (BPD)・貫通らせん転位 (TSD) などの各種欠陥の挙動を分析し、低減に向けた手がかりを得た。

(1) - 2 - 1 革新的S i C結晶成長技術開発 (ガス法)

目標達成に向け、新ルツボ構造、膜厚モニタリング機構などの対応策を盛り込める結晶成長用プロトタイプ装置が完成した。また、高速・高品質化の実証に関しては、原料ガス条件による成長速度、品質への影響評価を開始した。

(1) - 2 - 2 革新的S i C結晶成長技術開発 (溶液法)

炉内温度分布などデータの検証実験とシミュレーションを進めた。溶液法で課題となるガス巻き込みによるボイド欠陥を抑制する新たな技術を見出し、ボイド欠陥のないΦ20mm、0.25mm厚の4H-S i C結晶成長に成功した。4H-S i Cが安定成長する溶液組成検討の基礎実験の結果、次年度の組成最適化実験につながる知見を得、結晶多形の選択成長や転位・欠陥消滅に関する知見を得た。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(平成23年度進捗状況)

(1) - 1 - 1 高品質・大口径S i C結晶成長技術開発 (その1)

高品質6インチウエハ早期実現を目指し、6インチインゴットを実現するための基盤技術確立を推進した。RAF固有の応力集中を抑制する低応力成長の目処付けを完了し、RAF法による6インチウエハを試作実証した。

(1) - 1 - 2 高品質・大口径S i C結晶成長技術開発 (その2)

結晶欠陥制御技術開発に関する最終目標達成に向け、結晶高品質化の技術シーズ探索を実施した。その結果、貫通螺旋転位の低減化技術に繋がり得る、転位のC面内偏向現象を見出し、TSDを含めた転位密度低減化新技术シーズへの展開可能性を提示した。

(1) - 2 - 1 革新的S i C結晶成長技術開発 (ガス法)

長尺化に関し、2インチ、20mm実証に向けた成長炉基本構造を明確化、その方策を提示し、放熱制御機構導入のための設備改造を行った。

高速・高品質化に関し、高品質、高速成長両立への指針提示を電中研へ再委託して実施した。その結果、C1系ガス添加でクラスター防止、高速 (> 3 mm/h)・高品質両立の可能性を提示した。

(1) - 2 - 2 革新的SiC結晶成長技術開発（溶液法）

産総研西事業所5B棟にSiC単結晶成長技術の開発のための集中拠点を整備し、溶液法SiC成長用高温高压炉（2, 400℃、100気圧）を導入した。また、産総研中央事業所から小型溶液法SiC成長炉を、日立化成から溶液法SiC成長用大型炉を移設し、集中拠点での成長実験を開始した。溶液法で課題となるポイド欠陥を抑制する技術として、上向き成長および成長前の高温処理技術を見出した。また、温度勾配による過飽和度を一定範囲に制御する事で、パワーデバイスに用いられる4Hポリタイプを安定的に育成出来る事を示した。名古屋大では、溶液法による結晶成長において、オフ角がついた基板をシードとして用いた場合TSDがほぼ100%積層欠陥に変換することを確認、無転位単結晶の可能性を示した。東工大では、1, 600℃までの高温観察ができ、1, 600℃から800℃まで10秒以内で急冷できる高温真空レーザ顕微鏡を開発し、溶液組成の探索を開始した。本課題に関し、学会報告3件、特許出願3件を行った。

（実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構）

（平成24年度進捗状況）

(1) - 1 - 1 高品質・大口径SiC結晶成長技術開発（その1）

低応力成長の完成度向上を図り、インゴット結晶内の温度分布を小さくした低 ΔT 成長技術として確立した。実現した高品質の6インチRAFシードを用いたc面成長により口径6インチ結晶成長を実現し、転位密度 $2 \sim 3 \times 10^3$ 個/cm²、螺旋転位密度300~600個/cm²を実証し中間目標を達成した。併せて、RAF法のa面成長の繰返し回数を増加させることで、1インチサイズの試料で、転位密度20個/cm²（螺旋転位密度1.3個/cm²）まで低減できることを実証し、高品質化に係る基盤技術を確立した。

（実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構）

(1) - 1 - 2 高品質・大口径SiC結晶成長技術開発（その2）

早期実用化に係る基盤技術開発を行い、口径6インチ成長において成長速度0.5 mm/h以上の成長速度を達成可能な結晶製造技術を確立した。また、エピ品質への影響との視点で、ウエハ表面の品質評価および表面結晶状態に関する調査を行った。パワーデバイス用4H-SiCウエハの表面残留歪部が、転位欠陥（TEDやTSD）や、Double Shockley型積層欠陥の発生起点になる可能性があることを明らかにし、6インチウエハの欠陥低減化および高品質化に繋がる、実現すべき表面結晶品質に関する方針を得た。

（実施体制：新日鐵住金株式会社）

(1) - 2 - 1 革新的SiC結晶成長技術開発（ガス法）

平成23年度までに実施した新機構の導入に加え、新たになるつぼ部材の高耐久化技術を含めた装置開発を推進し、長尺・連続成長のキーとなる安定成長を実現する要素技術を確認した。これにより、口径2インチ、厚さ15mmの4H-SiC単結晶の成長を実現して中間目標を達成した。更に、高速化・高品質化の両立に関し、電中研への再委託により、シミュレーション解析と実験検証から、高速化と品質の相関把握を実施した結果、0.94mm/h（昇華法の約3～4倍）の成長速度を確認した。

(1) - 2 - 2 革新的SiC結晶成長技術開発（溶液法）

平成23年度までに実施した集中拠点整備と要素技術検討に加え、過飽和度と成長温度を最適に制御する高速成長技術、および貫通転位を基底面内の欠陥に変換して成長結晶中の転位を大幅に低減する高品質化技術、および大口径化のための炭素濃度分布のシミュレーションモデルの作成を行い、要素技術を確認した。種結晶として2インチの円盤状結晶を用い、上記要素技術を反映した最適条件で成長を行い、成長結晶厚～4mmの4H-SiC単結晶成長を実現した。成長速度はおよそ500 μ m/h程度で昇華法と同等もしくはそれ以上を達成した。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(平成25年度進捗状況)

(1) - 1 - 1 高品質・大口径SiC結晶成長技術開発（その1）

導入したX線応力測定装置を活用した成長条件検討により低応力成長を実現し、RAFブロックの形成工程の繰り返し回数増加と合わせ、高品質種結晶作製技術の完成度を向上した。この種結晶を用いたc面成長において、原料内温度分布適正化技術を開発し初期成長条件を安定化することで、49mmの長尺成長を実現した。平成25年度に新設した彦根出張所において、高品質6”量産技術検証を開始し、まず、安定化のための温度分布適正化、6インチ弱分割シードでの結晶成長を行い、所期の成長速度と結晶形状を確認した。次に、6インチ単結晶シードを用いた成長を実施、クラックのないインゴットを得ることに成功し日進分室と同等な品質を確認した。また、プロジェクト内への複数個のインゴット供給を実現した（平成25年度は日進分室から供給）。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(1) - 1 - 2 高品質・大口径SiC結晶成長技術開発（その2）

昇華量適正化の視点から6インチ成長条件の最適化を進めた結果、平成25年度目標である結晶長さ30mmを超える43mmの長尺成長を実現した。大型単結晶成長過程における転位密度の変化について、透過X線トポグラフ像を応用した調査手法を新規に確立し、成長方向に切り出した大型結晶試料へ本法を用いることにより、6インチ成長において、転位密度が成長初期の65～70%に減少することを見出した。以上の結果をもとに成長条件を適正化することにより、現状6インチ結晶において部分的ではあるものの、概ね10,000個/cm²レベルの結晶領域が実現されていることを確認した。

(実施体制：新日鐵住金株式会社)

(1) - 2 - 1 革新的SiC結晶成長技術開発 (ガス法)

シミュレーションおよび成長炉実験で成長温度およびガス流速と結晶形状・品質の関係を明確化し大口径で高品質を保って長尺化するための要因を明確化した結果、3インチで1mm/hの成長速度において56mmの長尺成長を実現した。長尺時に顕著となった口径縮小の課題は、炉内の温度分布などの工夫で回避できる見込みを得たが、今後の最適化が必要である。また、X線トポグラフによる欠陥評価の結果、高速成長した成長結晶において種結晶と同等の品質が得られることを確認した。

(1) - 2 - 2 革新的SiC結晶成長技術開発 (溶液法)

昨年度までに確立した要素技術に加え、SiCr溶媒にAlを添加することにより成長結晶表面のモフォロジーが改善されることを見出した。添加元素の最適化を進めた結果、Alに加えて窒素を同時添加することにより、一層平滑な成長結晶表面が実現できることを見出し、1回の成長で2インチ×11mmの安定成長を実現し、最終年度での2インチ×20mm以上の結晶育成技術の確立の目処を得た。昇華法に対する優位性の検証のため、溶液法での成長結晶中の転位欠陥の挙動を調べ、貫通刃状転位は対消滅と曲がりにより減少することを見出した。また、上記、2インチ×11mm結晶では、種結晶から口径が拡大している成長部には貫通転位がほとんど無いこと等を見出し、高品質化への指針を得た。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(2) 「大口径SiCウエハ加工技術開発」

(平成22年度進捗状況)

拠点整備を行い、大口径対応の各種結晶切断装置 (マルチワイヤーソー、マルチ放電加工装置)、ウエハ研磨装置を導入した。

研削・研磨の研究開発では、研削実験において基礎データを蓄積してSiCの高速加工に関する見通しを得た。また、放電加工のプラズマ解析・触媒エッチング法・表面研磨層のダメージ評価法の開発において、各々基礎検討を行い、課題の抽出とその解決に向けた対策の立案を行った。

(平成23年度進捗状況)

口径3インチSiCインゴットから切断されたウエハを元に、研削、研磨など接続する後工程の研磨加工実験、加工変質層の解析に着手し、ウエハ加工の能率、品質の改善方針の検討を進めた。また、口径2～4インチのウエハおよびインゴットを利用し、大口径化 (大面積化) 対応に向け各種スケールファクターの検証実験を進めた。革新的加工法においては、放電加工にて400μm/分の高速マルチ切断を実験実証し、量産技

術化を視野に高速切断条件における切断面の品質改善に向け調整を開始した。また触媒基準平坦化加工法では、大口径化対応を見据え、口径4インチのウエハでスクラッチフリーの研磨面を実証し、従来技術であるCMP（Chemical Mechanical Polishing、以下、「CMP」という。）仕上げ面との比較検討を進めた。

（平成24年度進捗状況）

平成23年度までの技術開発成果に加え、切断では、開発した高剛性マルチワイヤソーを用い、線速2,000 m/min以上の超高線速切断を実現し、3インチインゴットで2時間10枚の同時切断を実証した。これは従来技術のおよそ3倍速い切断速度であり、6インチインゴット換算で9時間に相当する。マルチワイヤ方式放電加工切断では、50 μm 極細ワイヤによる放電加工切断を実証し、カーフロス低減に資する成果を得た。切断～仕上げ研磨の各要素工程の最適化および接続最適化では、これまで実施した切断から CMP までのこれまでの開発成果をもとに、3インチを使った一貫加工プロセスの検証実験を実施した。その結果、切断から CMP まで約12時間のプロセス時間で完了できることを検証した。この成果をふまえ、6インチの一貫加工プロセス開発において24時間以内の目標値を達成するための方策・指針を検討し、切断面の表面粗さおよび反り値を抑えた高速切断条件の探索、鏡面と高能率を可能とする低ダメージ研削技術の開発、CMPの高速平坦化条件を見出すことを基本方針として決定した。

（実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構）

（平成25年度進捗状況）

SiC インゴットの切断技術開発では、マルチワイヤソーの更なる高線速化を実現し、6インチ SiC インゴットを約9時間（速度にして従来技術の4～5倍）で切断することに成功した。また、4インチインゴットの切断では、4時間の短時間切断とともに SORI 値2.5 μm の高精度切断も併せて達成し、高線速切断技術開発の意義を明確に示した。一方、ダイヤモンドを使わない新しい手法である放電加工切断法の開発では、6インチ SiC インゴットのマルチワイヤ切断を世界に先駆け達成した。また、フッ素系加工液によって加工損（カーフロス）が低減できる効果も見いだした。研磨加工技術の開発では、低コスト化を狙った非ダイヤモンド系砥粒の効果を実験検証した結果、B₄C 砥粒が加工速度、品質、コストの点で最も優位性があることを見出し、ダイヤモンドに代わる実用技術としての可能性を明確に示した。また、アルミナ砥粒や酸化セリウム砥粒は電界複合研磨によって研磨加工の能率が增大することを新たに見だし、SiC の援用加工の有効性を明らかにした。研削加工の開発では、ダイヤモンドによる4インチウエハ加工で表面粗さ Ra<1 nm、厚みバラツキ TTV<2 μm、加工変質層厚さ<500 nm の超高品質高精度加工面を実現した。これは切断から10分以内のプロセス時間で完了する高速加工と両立可能であった。また、酸化セリウムを砥材とした新しい研削加工法の開発では4インチウエハ加工で TTV<2 μm、Ra<0.4 nm を達成し、加工面の高精度化に加えコスト面

も改善可能な指針を新たに見いだした。CMP 加工では加工負荷に着眼し、潜傷発生や加工歪を極小化する加工条件の確立に成功した。触媒基準エッチング法（CARE）の開発では、6 インチウエハの平坦化加工実験を実施したところ、4 インチ加工と同等の加工速度が得られることがわかり、加工速度がウエハサイズに依らない加工法であることを示した。これら各種要素加工技術の開発成果を統合し、6 インチ SiC の一貫加工工程の実験検証に着手した。

（実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構）

（3）「SiC エピタキシャル膜成長技術（大口径対応技術／高速・厚膜成長技術）」

（平成 22 年度進捗状況）

（3）－1 大口径対応技術

大口径ウエハ処理実験に向け、3 x 6 インチ CVD 装置を導入した。また、課題抽出のためシミュレーションを立ち上げ、既存装置の膜厚分布を再現できることを確認した。Si 面微傾斜エピ成長において従来の 2 インチの成果を 3 インチに拡大した実験を行い、ステップバンチングを抑制したエピ表面が 3 インチ全面で得られた。

（3）－2 高速・厚膜成長技術

高速成長時の膜質の劣化要因を特定し、解決の手がかりを得た。さらに、厚膜成長においても、高速成膜による膜質の劣化が見られない条件を見出した。

（実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構）

（平成 23 年度進捗状況）

（3）－1 大口径対応技術

3 x 6 インチ CVD 装置を用いて、6 インチ化に向けた各オフ角・面極性における成長条件の検討を行った。4° オフ Si 面については 3 インチウエハ 2 枚によるみなし 6 インチでの均一性の検討、並びに、水素エッチング条件とエピ欠陥増減の傾向把握を実施した。その結果、水素エッチング条件としては低温・短時間の水素エッチングが有効であることが分かった。一方でバルク基板表面において研磨傷として表面に現れない研磨ダメージや洗浄状態がエピ欠陥の増減に大きく影響していることを見出した。みなし 6 インチでの成長実験では、膜厚均一性： $\sigma = 2.1\%$ 、濃度均一性： $\sigma = 17.2\%$ 、エピ欠陥密度：1.4 個/cm²を得た。4° オフ C 面については、6 インチ化にむけた課題導出のための 3 インチウエハでの成長条件の検討を行い、残留不純物濃度 < 1E15 cm³、成長速度：10 μ m/h、膜厚均一性： $\sigma = 3\%$ 、濃度均一性： $\sigma = 7\%$ を達成、みなし 6 インチでの成長実験実施に必要な基本成長条件を確立した。2° 以下の低オフ角ウエハについては、3 x 6 インチ CVD 装置を用いた実験を開始、3 インチ微傾斜 Si 面基板において、水素エッチング条件および成長条件の検討を行い、3 インチウエハ全面でステップバンチング及び異常成長を抑制できる条件を導出した。

(3) - 2 高速・厚膜成長技術

ハライド法およびガスフロー制御法によって高品質化と高速成長の両立を検討した。ハライド法では、塩化水素添加により、4°オフ基板上で成長速度100 μm/h以上の高速成長を達成し、かつ重金属などの不純物を取り込まれていないことを確認した。ガスフロー制御法については、3インチウエハ内での面内均一性の改善を検討し、膜厚について面内分布±2%以内を実現した。4インチウエハでの高速・厚膜成長技術の実証に向けて炉の構成を検討し、ガスフロー制御法方式の構造をベースに、塩素系ガスの活用もできる構成で仕様を確定した。

炉内クリーニングに関しては、三フッ化塩素ガスに対してTaCコーティングは耐性が不十分であることが明確化された。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(平成24年度進捗状況)

(3) - 1 大口径対応技術

高品質6インチエピタキシャルウエハの早期実現を目指し、成長技術の高度化を行った。4°オフSi面については、昨年までの成果に加え、成長条件とエピ欠陥との関係を詳細に検討し、低C/Si比で成長させることがエピ欠陥の低減に有効であることを見出した。それを反映させたみなし6インチ成長実験で、膜厚均一性： $\sigma = \pm 0.85\%$ 、濃度均一性： $\sigma = \pm 7.6\%$ 、エピ欠陥密度：1.2個/cm²を達成した。4°オフC面については、昨年度の3インチウエハでの成長条件の検討結果を基に、みなし6インチでの成長条件の検討を行い、膜厚均一性： $\sigma = \pm 0.9\%$ 、濃度均一性： $\sigma = \pm 19.2\%$ を達成するとともに、成長速度の高速化を検討し、50 μm/hの高レートで全面鏡面を実現した。課題であった低濃度側における残留N₂の低減に関しては、部材からのメモリー効果を排除した結果、N₂流量ゼロ時のキャリア濃度10¹⁴ cm⁻³と問題のないレベルを実現した。更に、実際の6インチウエハを用いた検証を前倒しで行い、均一性の目標値を達成するとともに、みなし6インチでは分からなかった課題として、反りが著しく増大することを明らかにした。

2°以下の低オフ角ウエハについては、三角欠陥発生と多形混入に対し、高温かつ低C/Si比の成長条件により抑制できることを明らかにし、平坦かつ単一多形の実現に成功した。

(3) - 2 高速・厚膜成長技術

4インチウエハでの高速・厚膜成長技術の実証に向けて仕様を確定し発注した実証炉の導入を進めると共に、並行して2手法（ガスフロー制御法、ハライド法）による高速厚膜成長の詳細検討を実施した。ガスフロー制御法については、3インチウエハ上に成長速度100 μm/h以上で形成した膜厚50 μm以上の厚膜において、残留キャリア濃度3×10¹⁴/cm³以下を達成した。欠陥密度に対しては、クリーニング法の改良により、3.4 cm²を実現し、中間目標を達成した。ハライド法については、結晶欠陥の精密評

価を押し進めた結果、ハライド法が転位・積層欠陥密度、ライフタイム、ダイオードリーク等の膜質において通常エピ膜と比べて大きく劣ることはなく、成長速度を10～20倍に増加できることを明らかにした。4インチ実証炉については、導入立ち上げを完了すると共に、膜厚と濃度の均一性両立を検討するためのシミュレーション技術の立ち上げを完了した。

また、大口径対応技術および高速・厚膜成長技術に共通したSiCエピタキシャルウエハ評価技術、並びにMOS構造との関連評価技術の開発を行い、コンフォーカル微分干渉光学系を用いたウエハ表面検査手法を中心とした「SiCウエハ統合評価プラットフォーム」の構築を完了した。これを活用した各種評価データの取得/蓄積/共有化を推進し、ウエハ欠陥と電気特性の紐付けの手法を確立した。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(平成25年度進捗状況)

(3) - 1 大口径対応技術

4° オフ6インチエピウエハの開発では、6インチウエハを使用したエピタキシャル成長を行い、3インチウエハ2枚を用いた見做し6インチの結果と均一性において相違のないことを面極性によらず確認した。その上で、ウエハの設置位置、成長条件の最適化により、膜厚並びに濃度均一性において平成25年度の目標を達成した。エピ欠陥密度においてはCandelaによる評価において平成25年度の目標を達成した。また、6インチウエハでの課題の一つであるエピ成長後のウエハのそり量増加については基板裏面の仕上げの状態に起因していることが明らかになった。

2° オフのエピタキシャル成長では、ステップバンチングの発生におけるオフ方向の影響は無いことがわかった。一方、見做し6インチの成長ではステップバンチングは残るものの成長条件の最適化から膜厚均一性 $\sigma = 1.6\%$ 、濃度均一性 $\sigma = 6.9\%$ 、三角欠陥密度 0.5 個/cm²と6インチ化に資する結果が得られた。

1° 以下の微傾斜エピタキシャル成長では、平成25年度の目標を達成するとともに、エピ膜中の欠陥低減において4インチウエハ内で基底面転位が18個と世界最小の数値を達成した。加えて、成長前の水素エッチングを強化することにより、3Cに起因する三角欠陥並びにin-grown積層欠陥を4インチウエハ内で 0.2 個/cm²まで低減した。

(3) - 2 高速・厚膜成長技術

平成25年度は、4インチウエハでの高速・厚膜成長技術の実証のために昨年度末に導入した成長装置(4インチ実証炉)を本格稼働させ、3インチウエハ(8°オフ)を用いて基本的な成長プロセス条件を検討した。水素流量、成長温度、C/Si比を最適化して成長速度 $100\mu\text{m/h}$ 以上でウエハ全面が鏡面(RMS値 0.1nm)となる条件を見出した。次に、この条件で形成した膜厚 $15\sim 50\mu\text{m}$ のエピ膜の膜質評価を行い、①装置内部部材からの金属不純物の混入は認められないこと、②エピ欠陥密度は 2 個/cm²未満に抑えられていること、③顕著なポリタイプや積層欠陥の発生は見られないこと、④

深い準位 ($Z_{1/2}$) 密度は $1.0 \times 10^{12} \text{ cm}^{-3}$ のレベルで十分小さいこと、⑤ショットキー接合の逆バイアス印加時の漏れ電流の値も $1.0 \times 10^{-7} \text{ A/cm}^2$ 以下 (600 V 印加時) と十分小さいことなどを確認した。一方、界面転位密度が大きいといった欠点があることも見出した。これらの結果は、4インチ実証炉によるエピ膜の品質は、まだ改善の余地はあるものの、比較的良好であることを示している。更に、残留キャリア濃度はウエハ全面にわたって $1 \times 10^{14} \text{ cm}^{-3}$ 以下となることを確認し、目標を達成した。面内均一性については現時点で、3インチウエハ中の膜厚均一性 2.2% (σ/m 値)、ドナー濃度均一性 20% (同) まで到達した。

また、大口径対応技術および高速・厚膜成長技術に共通したSiCエピタキシャルウエハ評価技術、並びにMOS構造との関連評価技術の開発を行い、ウエハ表面平坦性と酸化膜絶縁破壊寿命(Qbd)との相関を統計的に解析し、定量的な平坦性指標(Haze値)を導入・定式化して、プロセス以前に低寿命品を予め選別できることを明らかにした。
(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(4) 「SiC高耐圧スイッチングデバイス製造技術」

(平成22年度進捗状況)

(4) - 1 新規耐圧構造デバイス技術

プレーナ型MOSFETの最適化による目標達成の条件を明らかにした。そのために必要なC面低濃度エピタキシャル成長技術の成長条件を検討した。

トレンチMOSFETでは、ダブルトレンチ構造の最適化設計とトレンチ形成要素技術の検討の結果、耐圧 $1,200 \text{ V}$ で特性オン抵抗 $1.5 \text{ m}\Omega \cdot \text{cm}^2$ が達成可能である事が明らかになり、またオン抵抗低減と酸化膜中の電界強度低減に不可欠な微細トレンチ構造の形成に成功した。SJ構造により 3.3 kV を超える耐圧実現の道筋を得た。トレンチ埋込法を検討し、条件最適化によって深さ $5 \mu\text{m}$ のトレンチ埋込エピタキシャル成長に成功した。

(4) - 2 高耐圧大容量デバイス/変換器技術

耐圧終端構造の設計を行い、 3.3 kV の耐圧を確保できる耐圧終端構造を得た。また、高耐圧大容量化に対する課題抽出にむけ、高耐圧デバイスの評価装置の構築を開始した。

(平成23年度進捗状況)

(4) - 1 新規耐圧構造デバイス技術

プレーナMOS構造では、耐圧構造TEG試作(PNダイオード)を行い、目標の 3.3 kV を超える耐圧が得られ、デバイスシミュレーション(平成22年度実施)による素子設計の妥当性が確認できた。更に、同耐圧構造を備えたプレーナ型MOSFETの第1次試作を行った。

トレンチMOS構造では、熱酸化膜から堆積酸化膜まで高信頼性と高チャネル移動度を両立させるトレンチゲート酸化膜を検討し、堆積酸化膜/再酸化によるゲート酸化膜

形成法の可能性を見出した。また、3.3kV耐圧を実現するためのトレンチMOS構造をシミュレーションにより検討し、酸化膜中の電界強度を3MV/cm以下に抑えつつ、低オン抵抗を実現できる可能性を見出した。更に、660V-1, 200V耐圧のトレンチ型MOSFETの第1次試作を行った。

SJ構造では、深さ7.3μmのトレンチ埋込みに成功し、更に深さ10μm以上のトレンチ埋込についてもその可能性を見出した。また、SiCウエハを用いた裏面アライメント露光の検証を行い、ウエハ裏面マークを用いた合わせ露光が問題なく出来ることを実証した。更に、3Dデバイスシミュレーションを用いて、2ゾーンJTE構造により3.3kV耐圧が実現できることを示した。

(4) - 2 高耐圧大容量デバイス/変換器技術

高耐圧MOSFETに関しては小容量デバイスの試作を行った。試作品のアバランシエ電圧は4kV程度あり、電力変換器への適用に対して十分な耐圧特性を実現した。

(平成24年度進捗状況)

(4) - 1 新規耐圧構造デバイス技術

プレーナMOS構造では、昨年度までの検討結果を反映して、チャネル移動度の高いC面を使いかつJFET抵抗を低減するJFET抵抗低減構造を採用した構造MOSFETの試作評価を実施した。基板濃度、耐圧終端構造、JFET幅等を振ったTEGを詳細に評価解析した結果、JFET抵抗低減構造の効果を確認すると共に、耐圧3,000~4,000Vを確認し、中間目標を達成した。トレンチMOS構造では、高信頼性と高チャネル移動度を両立させるトレンチゲート酸化膜形成方法の詳細な検討を行い、トレンチエッチング後高温アニール処理による破壊時間改善効果、窒化処理による移動度向上とトレンチ方向およびオフ角依存性抑制効果を明らかにし、要素技術を開発した。SJ構造では、SJ構造形成技術等の要素技術の試作検証を進めるとともに、トレンチ型MOSFETとSJ構造とを組み合わせることで、トレンチMOSFETを超える超低オン抵抗が実現できる可能性をシミュレーションにより提示した。

(4) - 2 高耐圧大容量デバイス/変換器技術

平成24年度の目標である耐圧3kV以上かつMV級電力変換器に搭載できる大容量のSiC-MOSFET実現にむけて、大面積SiC-MOSFETの試作を行った。

チップのダイサイズは8.7×8.9mmでありIV特性から室温での100A/cm²時のオン抵抗値(Ron)は20mΩcm²である。耐圧は3.8kV以上を実現しており3.3kVMOSFETとして必要とされる性能は実現した。

また、ハーフブリッジ回路を用いたスイッチング試験を行ない、ON/OFF時に正常にスイッチング動作していることを確認した。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(平成25年度進捗状況)

(4) - 1 新規耐圧構造デバイス技術

プレーナ MOS 構造に比べて、更なる低オン抵抗化が期待できるが、未だ世の中で実現されていない3kV帯のトレンチ MOSFET の実現に向けて、要素技術開発とトータルデバイス試作を推進した。要素技術では、高信頼性と高移動度を両立するトレンチゲート酸化膜形成方法として $\text{NH}_3 + \text{NO}$ 雰囲気での POA (Post Oxidation Annealing) により、界面を終端した N 原子を残したまま酸化膜質を改善する技術を開発し、移動度を向上するとともに移動度の面方位依存性をなくして安定化することを実現した。また、トレンチ+deepP+領域形成でゲート端部の電界集中を緩和するデバイス構造を開発し、上記トレンチおよびゲート酸化膜形成技術を組み合わせたトレンチ MOSFET を試作し、耐圧3.3kVで $\text{Ron} = 1.5 \text{ m}\Omega\text{cm}^2$ を達成する見通しを得た。さらに、多段エピソードジャンクション構造でダイオードを試作し高耐圧領域の抵抗低減に対する圧倒的な優位性を実証した。

(4) - 2 高耐圧大容量デバイス/変換器技術

基礎評価モジュールを用いた試験を行い、スイッチング速度、サージ電圧、寄生インダクタンス、遮断耐量等を評価して課題を抽出した。この結果に基づき、遮断時の発振を抑性するダンピング抵抗の導入、素子間分流アンバランスの抑制、制御系ノイズへの対応を検討し、最終目標に向けて電力変換器の設計を行った。一方、この電力変換器の使用に合わせて開発を進めてきた SiC-MOSFET について、 100 A/cm^2 を実証するとともに、終端構造の見直しを行い実用性を向上させた。特に、3kV帯用途では、MOSFET のボディーダイオードへの通流が避けられないことから、エピの高品質化とスクリーニングによりボディーダイオードの特性劣化を抑性する技術を開発し、高温逆バイアス、低温バイアス、高温ゲートバイアス等の試験を行い信頼性を検証した。以上の開発技術を搭載して、フル SiC パワーモジュール適用鉄道車両用インバータ装置の評価を行った。(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(6) 「大口径 SiC ウエハ加工要素プロセス検証」

(平成22年度進捗状況)

加工要素プロセス検証に向けた準備として実施体制を構築した。

(平成23年度進捗状況)

拠点整備を進め、大口径対応のダイヤラッピング装置、ウエハ表面ダメージ評価装置などを導入した。ウエハ切断技術に関して、最大ワイヤー速度： $4,000 \text{ m/min}$ 、最大張力： 70 N のスペックを有するマルチワイヤーソーにて高速切断を実証した。研削加工では#20000砥石を使って高能率鏡面加工を実現した。切断、研削、研磨の各種要素プロセスで発生する加工変質層をステップポリッシュ法で解析し、加工速度や表面粗さとの相関性を見出した。また、CMPによる仕上げ加工面の高度な評価を研究開発項目①(5)と連携して実施し、潜傷など現状の仕上げ面の問題抽出をするとも

に、加工面の解析法や加工法の改善方針を見出した。

(平成23年度で終了)

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(7) 「SiC高耐圧大容量パワーモジュール検証」

(平成22年度進捗状況)

高耐圧大容量パワーモジュール検証に向けた準備として実施体制を構築した。

(平成23年度進捗状況)

3. 3kV耐圧、75Aの大容量のショットキーバリアダイオードを開発し、Si絶縁ゲートバイポーラトランジスタと組み合わせ1,000A級のハイブリッド型の大容量パワーモジュールを作製した。また、パワーモジュールの1,000Aを超える通電試験及びスイッチング試験を実施し安定動作を検証した。

(平成23年度で終了)

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(9) 高耐熱部品統合パワーモジュール化技術開発

(平成24年度進捗状況)

SiCパワー半導体デバイスの特長である高温動作性を、パワーモジュールとしてより向上させるための高耐熱部品開発、およびそれらを統合する高信頼接合技術開発のための一体的な研究体制を構築し、高耐熱スナバコンデンサ、高耐熱スナバ抵抗、高性能メタライズ放熱基板、高性能配線基板の開発を開始した。また、それらを電力変換器モジュールとして統合/評価するための方策/設備等の環境整備を進めた。部品の高耐熱化のための開発に関しては、1次試作部品の目標特性を概ね達成した。これと並行し、1次試作モジュールのレイアウト設計を行い、既存の材料及び技術を用いた零次モジュール部品を試作し、実装基盤技術開発のために供給した。試作するモジュールにおける各部品の配置やそれぞれに使用する接合材料の種類について、モジュール組立の工程順序や組立に用いる装置の性能等を踏まえた検討を進め、作業工程案としてまとめた。

(実施体制：ファインセラミックス技術研究組合、技術研究組合次世代パワーエレクトロニクス研究開発機構)

(平成25年度進捗状況)

高耐熱部品開発においては、部品試作及び評価のための機械装置類の導入を進めるとともに、目標達成に向けた開発を実施し、部品単体の性能に関しては平成25年度下期の技術目標を概ね達成した。また、前年度に開発した要素技術と零次モジュール部品実装評価情報に基づき1次モジュール部品を作製し平成25年度上期に実装基盤技術を担当するグループに供給した。さらに、平成25年度上期に開発した要素技術と1次モジ

ジュール部品実装評価情報に基づき改良を施した1次モジュール部品、及び2次モジュール部品を作製し、担当グループに供給した。さらに、高耐熱部品の国際標準化等に関する調査研究では、部品・部材の標準化アイテムの調査、国際標準化戦略の検討を行い、薄膜基板の破壊靱性試験法のプレラウンドロビン試験を行った。

実装基盤技術開発では、高耐熱部品開発側からの提供部品を利用した各種評価試験結果に基づいた接合技術および組立工程を検討するとともに、部品開発側と知見を共有した。

(実施体制：ファインセラミックス技術研究組合、技術研究組合次世代パワーエレクトロニクス研究開発機構)

研究開発項目② 次世代パワーエレクトロニクス技術開発 (グリーンITプロジェクト)

本プロジェクトは、平成23年11月23日付にて独立行政法人産業技術総合研究所 先進パワーエレクトロニクス研究センター長 奥村 元氏をプロジェクトリーダー、独立行政法人産業技術総合研究所 先進パワーエレクトロニクス研究センター 清水 肇氏をサブプロジェクトリーダーに委嘱し、以下の研究開発を実施した。

(1) SiC パワーデバイスを用いたデータセンタ用サーバ電源技術開発
(平成21年度進捗状況)

(1) - 1 SiC接合FETおよびショットキーダイオードの開発

((1) - 1 - 1 600V/20A接合FETの開発、及び

(1) - 1 - 2 600V/20Aショットキーダイオード)

耐圧600V・電流10Aチップ2素子の並列にて20Aとした接合FETとショットキーダイオード、および単一チップで耐圧600V・20Aとした接合FETとショットキーダイオードを開発した。前者の2素子並列素子において、接合FETのオン抵抗率が $3.5\text{ m}\Omega \cdot \text{cm}^2$ 以下であることを実証し、またショットキーダイオードは後者の単一チップで20A・オン電圧2.0V以下を達成した。また、層間絶縁膜に適用する酸化装置を導入し、立上げた。

接合FETの大電流化のためチップ面積を大きくするとゲート抵抗が大きくなる問題に注目して、その影響を検討した。デバイス内部のゲート電圧は、ゲート抵抗とゲート電流の積で決まる電圧分、外部からゲート電圧として印加された値より低下する。今回の試作により、大容量化すると、入力ゲート電圧と内部ゲート電圧の差が顕著となることが明らかとなった。またその結果、オン電流が低下することをシミュレーションにて確認した。

(1) - 2 サーバ用回路・電源システム技術の開発

(1) - 2 - 1 高速駆動回路技術開発

耐圧600V・電流10A用接合FETを7個並列接続した基板と、ターンオン時間100ns以下、ターンオフ時間100ns以下を実現する高速スイッチングゲート駆

動回路とを用いて、最大100Aにて、ターンオンは86ns、ターンオフは51nsと、目標を凌駕する動作を実証した。

(1) - 2 - 2 サーバ電源システムの開発

SiC-接合FETは閾値電圧が低いことから、 dv/dt により誤動作が発生しやすいことが想像される。そこで、誤オン、誤オフの要因を洗い出し、対策方針を立てた。

サーバ用電源の効率評価に向けては、電源回路を評価するための測定装置一式と電源、負荷装置を購入した。平成21年度は負荷にインダクタンスを用いた評価装置の立上げが完了した。

(平成22年度進捗状況)

(1) - 1 SiC接合FETおよびショットキーダイオードの開発

((1) - 1 - 1 600V/20A接合FETの開発、及び

(1) - 1 - 2 600V/40Aショットキーダイオード)

耐圧600V・電流20Aの接合FETとショットキーダイオード、および耐圧600V・40Aのショットキーダイオードを開発した。電流20Aの接合FETにおいて、接合FETのオン抵抗率が $2.5\text{m}\Omega\cdot\text{cm}^2$ であることを実証し、またショットキーダイオードは40A・オン電圧2.0V以下を達成した。具体的な開発内容は以下の通り。

平成21年度の開発で明らかとなった接合FETのゲート電圧低下の対策として、新たなゲートの配線レイアウトを考案し、電圧低下を10Aの接合FETと同程度にまで改善した。また、平成21年度に立ちあげた酸化装置で層間絶縁膜を形成することにより、ゲート・ソース間のpn接合に流れる順方向のゲート・ソース間電圧2.5Vにおけるリーク電流を、約1桁低減した。また、ノーマリオフ動作に際して接合FETで問題となっている低閾値電圧を改善するため、ゲートへのSiダイオード接続により、閾値電圧を3.5Vに調整可能であることを実証した。

さらに、信頼性の一次評価として、試作した接合FETやダイオードのブロッキング試験や通電試験を行い、問題がないことを確認した。なお、ショットキーダイオードは、最終目標である600V/40Aを前倒し達成したため平成22年度で終了とした。

(1) - 2 サーバ用回路・電源システム技術の開発

(1) - 2 - 1 高速駆動回路技術開発

平成21年度に開発したソース端子分割方式に加え、ゲート端子に電荷引き抜き高速化用スピードアップコンデンサを組み合わせた高速スイッチングゲート駆動回路を用い、600V/40A接合FET素子のスイッチング速度を検証した。ターンオン時間、ターンオフ時間それぞれ100ns以下の目標に対し、通流電流40Aでターンオン時間55ns、ターンオフ55nsの高速動作を実証した。

(1) - 2 - 2 サーバ電源システムの開発

平成21年度に導入した電源の効率評価装置を活用し、サーバ用電源として多く用いられている750W電源の効率評価を実施し、効率評価環境を立ち上げた。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(平成23年度進捗状況)

(1) - 1 SiC接合FETおよびショットキーダイオードの開発

((1) - 1 - 1 600V/40A接合FETの開発)

耐圧600V・電流40Aの接合FETを開発した。電流40Aの接合FETにおいて、接合FETのオン抵抗率が $2.1\text{m}\Omega\cdot\text{cm}^2$ であることを実証し、最終目標のオン抵抗率である $2.5\text{m}\Omega\cdot\text{cm}^2$ を達成した。具体的な開発内容は以下の通り。

平成22年度に開発した電流20Aの接合FETのオン抵抗率、 $2.5\text{m}\Omega\cdot\text{cm}^2$ を電流40Aの接合FETでも実現するために、ゲートを形成するためのイオン注入条件を見直し、ゲート不純物プロファイルをさらに急峻化した。これにより、オン時の実効チャンネル幅が増加し、電流40Aの接合FETで、オン抵抗率を $2.1\text{m}\Omega\cdot\text{cm}^2$ まで低減出来た。

また、信頼性評価として、試作した接合FETの短絡耐量試験やダイオードの順方向通電試験を行い、前年度実施のブロッキング試験や通電試験と合わせて、SiCパワーデバイスに対するSiパワーデバイスで一般的に行われている信頼性試験を完了し、Si同等の信頼性を実証した。

(1) - 2 サーバ用回路・電源システム技術の開発

(1) - 2 - 1 回路の部分試作

PFC回路、DC/DCコンバータ回路をそれぞれ部分試作し、100%までの全負荷率における動作を確認した。さらに、ゲート駆動回路の最適化によって、PFC回路で5.5W (PFC回路の効率97.3%に相当)、DC/DCコンバータ回路で5.2W (DC/DCコンバータ回路の効率95.1%に相当)、それぞれ損失を低減した。具体的な実施内容は下記の通り。

PFC回路では、ターンオン時の損失を低減するために、ゼロボルトスイッチング技術を適用した。また、ターンオフ高速化には、これまで検討してきた高速駆動回路を適用した。DC/DC回路では、高速駆動回路に加え、デッドタイム確保回路を新たに適用することにより、閾値の低い接合FETを用いた場合にもデッドタイムを確保して、損失低減を実現した。

(1) - 2 - 2 電源効率検証

上記の部分試作による回路検討を基に、製品同等仕様のプリント基板を新たに作製し、これを組み込んだ電力容量2kWの電源実験回路を試作した。さらに、平成21年度に導入した電源の効率評価装置を用いて効率を評価した。その結果は約93% (50%負荷時) であり、平成23年度の目標である93%を達成した。

(実施体制：株式会社日立製作所)

(平成24年度進捗状況)

(1) SiC パワーデバイスを用いたデータセンタ用サーバ電源技術開発

PFC回路、DC/DCコンバータ回路それぞれのゲート駆動回路を用いて、2kW級のサーバ電源を試作した。SiC接合FET、ショットキーダイオードの適用に加え、周辺回路における損失低減の対策を実施することにより、目標である50%負荷での電力変換効率94%を実証した。具体的な実施内容は下記の通り。

PFC回路では、高速駆動回路によりターンオン、ターンオフ損失の低減が可能となり、当初適用していたゼロボルトスイッチング回路を取り除くことで更なる損失低減を実現した。DC/DC回路では、高速駆動回路とデッドタイム確保回路による損失低減等により損失低減を実現した。

(実施体制：株式会社日立製作所)

(平成24年度で終了)

(2) SiC パワーデバイスを用いた太陽光発電用パワーコンディショナ技術開発

(平成21年度進捗状況)

デバイス開発においては、イオン注入機のステージなどの設備を導入する等、3インチSiCウエハを用いたプロセスを構築した。また、大電流デバイスのオンウエハ評価、連続通電評価などのデバイス評価が可能な設備を導入し、評価環境の整備を行なった。また、3Dシミュレーションソフトウェアを導入し、SiCパワーデバイスのデバイス設計高度化の準備を行なった。

回路・システム開発においては、期初目標に掲げた低インダクタンス構造と高速ゲート駆動回路を用いてSiC素子を用いたモジュールを試作してスイッチング動作試験を実施し、基礎特性データを取得した。また、取得したデータを用いて複数の主回路方式を比較検討した結果、2レベル主回路構造の太陽光発電用パワーコンディショナで目標達成の見通しを得た。また、デッドタイム1 μ sec以下のスイッチングが可能なゲート駆動回路を用いて、キャリア周波数50kHzでのインバータ動作を確認した。

(平成22年度進捗状況)

デバイス開発においては、MOSFETの低オン抵抗化に向けた開発を実施した。具体的には、MOS界面特性の向上のためゲート酸化膜形成時の窒化プロセスの高度化及び3Dシミュレーションの活用によるデバイス構造の最適化を行い、低オン抵抗化を検証するためのTEG評価を行った。

回路・システム開発においては、フィルタの最適設計手法開発として、各種のコア材、巻き線形状でのフィルタの損失特性、周波数特性の精密評価を実施し、平成22年度試作評価予定のミニモデル向けフィルタを試作した。平成21年度に実施した主回路方式による損失推定に、前記評価検討において得られたフィルタの損失データを適用し、変換器とフィルタを含めた総合損失推定の精度を向上させた。

また、太陽光発電用パワーコンディショナの高効率を実現する主回路方式の最適化設計を行い、数kW級の太陽光発電用パワーコンディショナのミニモデルを設計試作し静特性および動特性を評価した。

以上の結果より30kW級の太陽光発電用パワーコンディショナのプロトタイプ定格運転時の効率が98%以上となる見通しを得た。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(平成23年度進捗状況)

デバイス開発においては、平成22年度に開発したMOSFETの低抵抗化技術を元に30kW級パワコンに必要とされる耐圧1,200V、定格電流75A、オン抵抗5mΩcm²のMOSFETを実現した。

回路・システム開発においては、太陽光発電用パワーコンディショナの高効率を実現する主回路方式の最適化設計を行い、30kW級の太陽光発電用パワーコンディショナのプロトタイプ1相分を試作した。試作機の静特性及び動特性より効率の推定を行い、30kW級の太陽光発電用パワーコンディショナのプロトタイプ定格運転時の効率が98%以上となる見通しを得た。

(実施体制：三菱電機株式会社)

(平成24年度進捗状況)

三相交流を対象に3レベル制御を行う30kW級太陽光発電用パワーコンディショナのプロトタイプを試作し、目標である定格出力時でのシステム効率98%以上を実証した。

(実施体制：三菱電機株式会社)

(平成24年度で終了)

(3) 次世代SiC 電力変換器基盤技術開発

(平成21年度進捗状況)

デバイス開発においては、新規犠牲酸化炉導入等の素子化プロセス設備整備を行った。UMOS構造におけるチャネル移動度と閾値電圧の角度依存性を調べて最適角度を検討し、実際にデバイス構造を試作して順方向特性を測定した。高温での破壊耐量測定等の評価環境を整えると共に、アンモニア熱処理でゲート酸化膜の界面準位密度が低減することを明らかにした。

ウエハ評価研究においては、大口径化に向けての一課題であるウエハの歪みと、切断時の反りなどの関係を検討した。また、転位密度計測法の開発では、光学顕微鏡を用いてエッチピットの自動分類・計数を行うソフトウエアのアルファ版を開発した。また、エピ膜表面で特に問題となる三角欠陥について、より正確な構造評価と、より詳細な分類を行い、発生原因を考察した。さらに、SiCウエハに意図的に金属などをイオン注

入・アニールして分析をおこない、個々の不純物元素の効果を検出した。

高温実装技術開発においては、高温課通電試験・高温ダイシエアテスト等の装置準備、実装シミュレーション環境整備、各種部材の物性値の温度特性調査、電極接合の評価・検討を行い、AuGe高温ハンダの高温強度評価などの開発を進めた。また、TaN膜によるAl電極のエレクトロマイグレーション耐性の向上技術、配線基板の表面処理により330℃保持条件下での接合強度低下を抑制する技術等を開発した。一方、高温用高密度電力変換器技術においては、高温での素子の動作特性評価、直流リンクコンデンサの削減、素子温度と出力パワー密度の関係等を回路・制御の両面から検討を進め、10kW試作器の設計（設計値：素子温度約200℃、出力パワー密度約20W/cm³）に反映するとともに、統合設計技術への高温動作条件の導入を開始した。

（平成22年度進捗状況）

200～250℃の素子温度を想定した高温実装技術開発においては、AuGe高温ハンダによる電極接合の高温環境下における信頼性の評価を進め、電極接合の劣化機構を明らかにし、その抑制に大きな効果を持つプロセスを開発した。並行して、高温実装のシミュレーション技術の開発を進め、ハンダ領域の熱応力分布を分析した。

高温高出力パワー密度電力変換器の設計・製作技術開発においては、SiC素子の高速スイッチング動作における課題である過渡的な高電圧スパイク発生のメカニズムを解明し、その解析モデルを提案した。

定格400V/出力10kWオールSiC空冷3相インバータ（1次試作）を製作し、連続出力試験において、 $T_j = 200^\circ\text{C}$ 、パワー密度20kW/L（世界最高）を達成した。使用したSiCパワー素子はJFETとJBS（SBD）である。本試作に向けては以下の高温実装、熱設計、駆動回路における要素技術を開発して適用した。高温実装においては300℃で3,000時間の寿命を有し、 $-40^\circ\text{C} \Leftrightarrow 300^\circ\text{C}$ 冷熱サイクル試験において1,500サイクル超の寿命を有する高温高信頼AuGeダイ接合技術を確立した。また、パワーデバイスの温度特性に依存して冷却フィンのサイズが最小にできる事実を見出し、それを利用した最適設計法を樹立した。さらに、高温で高い熱伝導と機械的強度を両立できるセラミック基板-冷却フィン直結型モジュールを提案し、同構造を実現するための独自のアセンブリプロセスを開発した。また、駆動技術においては、SiCデバイスの高速スイッチング性を最大限に発揮できる新たな高速ゲート駆動回路を開発した。直列接続したデバイスの誤点弧というSiC固有の大きな課題を解決する新技術を開発した。

上記インバータ1次試作から得た知見を踏まえ、更なる高パワー密度を目指したインバータ2次試作を企画し、設計を完了し一部の試作を進めた。

（平成23年度進捗状況）

電力変換器モジュールの高温実装技術開発においては、SiCチップに対する高信頼

な電極接合を実現する拡散バリアについて330°C、1,000時間までの接合信頼性を確認した。

電力変換器モジュールの設計技術開発においては、実装基板の高信頼化のため、既存シミュレーターによる熱・構造解析結果の妥当性の検証を目的に、熱変形観察により実データを設計にフィードバックする手法を確立した。また、電力変換器の高速動作において素子の破壊につながるターンオフ時の過渡的なサージ電圧の原因追及と対策を目的に、シミュレーションモデルを開発した。

電力変換器の高パワー密度検証においては、オールSiCインバータ（モデル名『MAINA』）を開発して、本年度のマイルストーンである「200°C以上の接合部温度」と「25kW/L以上のパワー密度」をモータベンチを使った実負荷試験において検証した。その結果を受け、さらにインバータ『NIJI』を開発して連続スイッチング試験（等価ストレス試験）を実施し、本プロジェクトの最終目標値である40kW/L相当の出力密度において正常動作の見通しを得た。

具体的には、『MAINA』においては平成22年度の1次試作で洗い出した実装・組立・駆動に関する課題を解決した。『NIJI』においては新たなアセンブリ技術、新規な低インダクタンス耐熱モジュール構造、冷却器の最適化、誤点弧に対応する機能を備えた新規な高速スイッチング回路の開発などを開発・搭載した。

このほか、チョップパにおいては6kW降圧変換器を作製し、SiC化で動作周波数が4.5倍で高められることを実証するとともに、100kHz動作に目途を得た。また、本年度に試作した2機種のインバータはいずれもJFETを使用した。さらに、高性能のSiC-DMOSFETの出現に備えて高温仕様ドライブ技術の開発を行い、予備実験として複数種類のSiC-DMOSFETを用いた実験を行い、JFETと同等のドライバビリティを得た。

さらに、専門メーカーや大学と連携し、インバータの高速スイッチングで重要なEMIノイズ低減に向けた開発を行った。『MAINA』のノイズ発生源および伝播経路の解析結果をもとにノイズフィルタの設計を行い、ICE規格クラス3を達成した。

（平成24年度進捗状況）

電力変換器の高出力パワー密度化に向け、パワー素子の高速駆動技術の改善等を進め、40kW/Lを超える変換器の実現にめどをつけた。（評価試験を実施中）また、更なる高出力パワー密度化を可能にする技術として、新規接合材の使用によりワイヤボンドを排除した両面接合構造の2in1モジュールを提案・試作（1,200V・30A級素子を利用）するとともに、パワー素子のスイッチング時に発生する電圧サージを抑制する手法を提案した。

（実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構）

独立行政法人産業技術総合研究所、首都大学東京、千葉大学、東京工業大学）

（平成24年度で終了）

4. 2 平成22～24年度（助成）事業内容

研究開発項目① 低炭素社会を実現する新材料パワー半導体プロジェクト

（平成22年度進捗状況）

(5) 「SiCウエハ量産化技術開発」[助成事業2/3]

実施者の公募を行い、実施体制を構築した。

(8) 「大口径対応デバイスプロセス装置開発」[助成事業2/3]

実施者の公募を行い、実施体制を構築した。

（平成23年度進捗状況）

(5) 「SiCウエハ量産化技術開発」[助成事業2/3]

昇華法において、大口径4H-SiCウエハの量産化技術開発可能な環境整備を行い、当初の下記目標を達成した。

①RAF法により口径6インチ4H-SiCインゴットを実現した。かつ同口径の有効面積（端部3mmを除く）全域において、目標とする転位密度 1×10^4 個/cm²以下を達成可能な結晶成長基盤技術を確立した。更に、ウエハ量産化に向けた技術確立として、安定製造に関わる課題抽出を完了した（株式会社デンソー、昭和電工株式会社）。

②昇華法による大口径4H-SiCウエハの量産化技術開発のために必要な研究開発環境を整備し、口径6インチ4H-SiCインゴットを実現および、その量産化を前提とした製造技術開発を推進するための研究開発を実施した。その結果、成長速度0.25mm/h以上で転位密度 5×10^4 個/cm²以下の6インチインゴットを達成した。

（実施体制：新日本製鐵株式会社、新日鉄マテリアルズ株式会社）。

（平成23年度で終了）

(8) 「大口径対応デバイスプロセス装置開発」[助成事業2/3]

6インチSiCウエハを対象に、イオン注入装置および活性化熱処理装置を開発し、下記の所定の処理特性の面内均一性を達成した。具体的には、

- ・6インチSiCウエハを対象とするイオン注入装置については、ウエハの熱歪を緩和するウエハ搬送方法を開発して室温から800℃までの全領域でイオン注入ができるようにするとともに、高温加熱静電チャックを開発し、6インチ面内±15℃以下の温度均一性を達成した。また、A1イオン源パラメータの最適化を実施し、A1イオンビーム電流1500μAを注入できるようにした。これらにより6インチSiCウエハに高温注入するイオン注入量産装置の開発に成功した。

（実施体制：日新イオン機器株式会社）

- ・6インチSiCウエハを対象とする活性化熱処理装置について、超高温対応の加熱

炉を搭載した要素評価機を完成させた。さらに評価機にて基本機能確認・総合評価を実施し、目標値をクリアする評価結果を得た。

(実施体制：日立国際電気株式会社)

(平成23年度で終了)

4. 3 実績推移

実績額推移	21年度	22年度		23年度		24年度	25年度
	委託	委託	助成	委託	助成	委託・共同研究	委託・共同研究
①一般勘定（百万円）	－	0（NEDO） 2,000 （経済産業省）	－	1,391	－	2,170	－
②需給勘定（百万円）	976	638	－	294	－	255	1,980
平成22年度 補正予算額 （一般勘定）	－	515	2,050	－	－	－	－
特許出願件数（件）	2	0	0	19	18	27	16
論文発表数（報）	4	7	0	12	0	25	44
フォーラム等（件）	19	42	0	86	4	103	89

5. 事業内容

平成26年度は以下の研究開発を行う。また、本事業の運営等に活用するため必要に応じて調査を行う。

5. 1 平成26年度（委託・共同研究）事業内容

研究開発項目① 低炭素社会を実現する新材料パワー半導体プロジェクト

研究開発項目①は、高品質・大口径なSiC結晶成長、ウエハ加工、エピタキシャル膜形成まで一貫した製造技術の確立と、高耐圧スイッチングデバイス製造技術の確立、高温実装技術開発、新世代SiCパワーデバイス開発及びこれらを用いた低損失電力変換器の試作・実証等により、電力分野における省エネルギー技術の国際的牽引、及び我が国の産業競争力強化を目的に、独立行政法人産業技術総合研究所 先進パワーエレクトロニクス研究センター長 奥村 元氏をプロジェクトリーダーとし、以下の研究開発を実施する。

(1) 高品質・大口径SiC結晶成長技術開発／革新的SiC結晶成長技術開発

昇華法では、前年度までに実現した低応力成長による高品質長尺成長の安定化、6インチ量産技術検証、転位低減挙動の把握に基づき、最終目標達成に向けて必要な品質と成長速度の両立を図り、それらの技術を実用化活動に供する。更に、得られた6インチインゴットやベアウエハを、後述の口径6インチでの加工技術開発、エピタキシャル成長技術開発に供し、テストデバイスを試作評価して6インチウエハの高品質性を実証する。

革新的結晶成長法では、前年度までに確立した高速性、高品質性、長尺化／口径拡大等の各課題に対する要素技術を統合し、口径2インチ、厚さcm級の4H-SiC単結晶を実現した技術を更に高度化すると共に、電気特性や転位密度等の特性評価を継続す

る。また、安定的に1 mm/h 級の成長速度が得られるように成長条件を最適化する。さらに作成した結晶を用いて、ウエハ加工、エピタキシャル成長を行い、テストデバイスを試作評価して昇華法に対する優位性を実証する。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構、新日本製鐵住金株式会社)

(2) 大口径SiCウエハ加工技術開発

平成25年度までに実施した6インチインゴットでの切断実証、4インチ結晶での鏡面研削実証、非ダイヤモンド砥粒研磨実証、潜傷レスCMP実証を基に、各要素プロセス装置実用化に着手する。また、昨年度4インチに口径拡大して行った一貫プロセス検証をもとに構築した6インチウエハ一貫プロセスで、実際に6インチインゴットを用いた実証を進め、最終目標を達成するとともに、6インチウエハをエピ工程へ供する。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(3) SiCエピタキシャル膜成長技術(大口径対応技術/高速・厚膜成長技術)

最終目標実現に向けて、平成25年度までに明らかにした成長条件設定のガイドラインおよび装置構造要因をもとに、プロセスウィンドウ拡大を実証し、最終目標を達成する。また、評価Gと連携してシャローピットの評価基準を明確化するとともに、成長速度の高速化と低オフ角ウエハでの当該目標実現について見通しを得る。更に、加工工程から提供された6インチウエハにエピ成長を行い、連携してテストデバイスを試作し電気特性を評価する。

高速・厚膜エピタキシャル成長プロセスとしては、導入した4インチ高速成長装置を用いて前年までに実現した100 μm/h以上の高速成長と低残留キャリア濃度を維持しながら、均一性と表面欠陥密度の最終目標値を達成するとともに、当該エピ膜の特性評価を進めて実用性を検証する。

更に、得られる大口径エピ膜や高速成長厚エピ膜を用いたデバイス特性実証を行う他、前年度までに構築した「SiCウエハ統合評価プラットフォーム」の高度化/ウエハ欠陥の本質解明をより推し進め、欠陥の体系的分類、自動分類アルゴリズムやQbd特性予測アルゴリズムを高度化し、ウエハ特性やその評価法の規格化/標準化に資する。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(4) SiC高耐圧スイッチングデバイス製造技術

平成25年度までに実現した要素プロセスを駆使し、トレンチ構造を用いた高耐圧SiC-MOSFETで耐圧3 kV以上、特性オン抵抗12 mΩcm²以下を実現する。また、前年度において開発した大容量SiC-MOSFET、SiC-SBDを適用して試作した3 kV以上のフルSiC電力変換器モジュールに対し、同等耐圧レンジのSiデバイスに比べ50%の低消費電力特性を実証して最終目標を達成する。

(実施体制：技術研究組合次世代パワーエレクトロニクス研究開発機構)

(6) 大口径SiCウエハ加工要素プロセス検証
(平成23年度で終了)

(7) SiC高耐圧大容量パワーモジュール検証
(平成23年度で終了)

(9) 高耐熱部品統合パワーモジュール化技術開発

引き続き、部品開発側 (FCRA) と実装開発側 (FUPET) との密接な連携のもとで技術開発を行う。

平成25年度に実施した実装技術開発の結果を踏まえ、耐電圧特性や容量、耐熱性などの最終目標性能を満足する最終レベル部品を部品開発側から実装開発側に提供する。また、当該高耐熱部品に関して、新たに薄膜基板の破壊強度試験法に関する調査検討を追加する。

実装開発側では、平成25年度に行った構造的、機能的両面からのモジュール化技術開発成果に基づいて1, 200V/50A級SiCパワーモジュールを試作し、高温動作時のモジュールの耐熱性と電気特性の評価を行う。これらの評価を通して高温動作時の課題の抽出を行い、可能な限り課題の解決を図るとともに、残された課題に対してはその解決の見通しを示す。

(実施体制：ファインセラミックス技術研究組合、技術研究組合次世代パワーエレクトロニクス研究開発機構)

(10) 新世代Siパワーデバイス技術開発

新世代Siパワーデバイスを開発するための、低欠陥ウエハ技術、スケーリング技術、3次元化等の新構造化技術等の要素技術開発を開始する。

研究開発項目② 次世代パワーエレクトロニクス技術開発 (グリーンITプロジェクト)
(平成24年度で終了)

5.2 平成26年度(助成)事業内容

研究開発項目① 低炭素社会を実現する新材料パワー半導体プロジェクト

(5) 「SiCウエハ量産化技術開発」

(8) 「大口径対応デバイスプロセス装置開発」

(平成23年度で終了)

研究開発項目③ 次世代パワーエレクトロニクス応用システム開発

平成26年度は、研究開発項目③における公募・採択を行い、実施体制を決定すると共に、新材料パワーデバイスを用いたインバータ等の実現に必要な材料、設計技術、実装技術等の開発環境を整備し、研究開発を開始する。

<助成要件>

① 助成対象事業者

助成対象事業者は、単独ないし複数で助成を希望する、原則本邦の企業、大学等の研究機関（原則、本邦の企業等で日本国内に研究開発拠点を有していること。なお、国外の企業等（大学、研究機関を含む）の特別の研究開発能力、研究施設等の活用または国際標準獲得の観点から国外企業等との連携が必要な部分を、国外企業等との連携により実施することができる。）とし、この対象事業者から、e-Radシステムを用いた公募によって研究開発実施者を選定する。

② 助成対象事業

以下の要件を満たす事業とする。

- 1) 助成対象事業は、基本計画に定められている研究開発計画の内、助成事業として定められている研究開発項目の実用化開発であること。
- 2) 助成対象事業終了後、本事業の実施により、国内生産・雇用、輸出、内外ライセンス収入、国内生産波及・誘発効果、国民の利便性向上等、様々な形態を通じ、我が国の経済再生に如何に貢献するかについて、バックデータも含め、具体的に説明を行うこと。（我が国産業の競争力強化及び新規産業創出・新規起業促進への貢献の大きな提案を優先的に採択します。）

③ 審査項目

・事業者評価

事業者としての技術、財務、事務管理、その他事業遂行に必要な能力があるかを審査する。また、共同申請の場合は、各者の提案が相互補完的であるかも含めて審査する。

・実用化、事業化評価

当該事業の新規性、市場創出効果、社会的目標への有効性、実用化、企業化計画の妥当性等を審査する。

・技術評価

提案された技術開発の内容について、基本計画で定める目標との整合性、研究計画の優位性、新規性、事業計画の妥当性（技術的可能性、計画、中間目標の妥当性等）、産業界への波及効果等を技術的な観点から審査する。

審査項目については、変更があり得る。

<助成条件>

①研究開発テーマの実施期間

6年を限度とする。

②研究開発テーマの規模・助成率

i) 助成額

1件あたり10億円/年を助成金の上限の目安として予算内で採択する。

ii) 助成率

2/3 以内 (※)

(※) 民間企業単独あるいは民間企業のみでの連携等により実施される場合、助成率を1/2とする。

5.3 実施体制

別紙を参照のこと

5.4 平成26年度事業規模

	委託・共同研究事業	助成事業
需給勘定	1,980百万円(継続) 800百万円(新規)	1,720百万円(新規)

事業規模については、変動があり得る。

6. 事業の実施方式

研究開発項目①(10)及び研究開発項目③について公募を行う。

6.1 公募

(1) 掲載する媒体

「NEDOホームページ」及び「e-Radポータルサイト」で行う。

(2) 公募開始前の事前周知

公募開始の1ヶ月前にNEDOホームページで行う。本事業は、e-Rad対象事業であり、e-Rad参加の案内も併せて行う。

(3) 公募時期・公募回数

平成26年4月に1回行う。

(4) 公募期間

原則30日間とする。

(5) 公募説明会

関東で開催する。

6. 2 採択方法

(1) 審査方法

e-Rad システムへの応募基本情報の登録は必須とする。

助成事業者の選定・審査は、公募要領に合致する応募を対象に NEDO が設置する審査委員会（外部有識者で構成）で行う。審査委員会（非公開）は、助成金交付申請書の内容について外部専門家（学識経験者、産業界の経験者等）を活用して行う評価（技術評価及び事業化評価）の結果を参考とし、本事業の目的の達成に有効と認められる助成事業者を選定した後、NEDOはその結果を踏まえて助成事業者を決定する。

申請者に対して、必要に応じてヒアリング等を実施する。

審査委員会は非公開のため、審査経過に関する問合せには応じない。

(2) 公募締切から採択決定までの審査等の期間

原則45日間以内とする。

(3) 採択結果の通知

採択結果については、NEDOから申請者に通知する。なお不採択の場合は、その明確な理由を添えて通知する。

(4) 採択結果の公表

採択案件については、申請者の名称、研究開発テーマの名称・概要を公表する。

7. その他重要事項

7. 1 運営・管理

本研究開発の研究開発項目①のうち（1）から（4）、（6）および（7）は、経済産業省が、企業、大学等の研究機関（委託先から再委託された研究開発実施者を含む）から公募によって研究開発実施者を選定し、共同研究契約等を締結する研究体を構築して開始したものである。NEDOが本研究開発の運営・管理を承継するに当たっては、その時点までの進捗状況を踏まえた研究開発内容・計画及び実施体制の妥当性について、外部有識者による審議を含めた評価を行った上で最適な研究開発体制を構築し、実施する。

研究開発全体の管理・執行に責任と決定権を有するNEDOは、経済産業省と密接な関係を維持しつつ、プログラムの目的、および、目標に照らして適切な運営管理を実施する。ま

た、必要に応じて、外部有識者の意見を運営管理に反映させる。

7. 2 複数年度契約の実施

研究開発項目①（10）を除く委託事業については平成22～26年度の複数年度契約を行う。

研究開発項目①（10）の委託事業については平成26～28年度の複数年度契約を行う。

研究開発項目①の共同研究事業については平成24～26年度の複数年度契約を行う。

研究開発項目③の助成事業については平成26～28年度の複数年度交付決定を行う。

8. スケジュール

8. 1 本年度のスケジュール

平成26年5月上旬・・・公募開始

5月中旬・・・公募説明会

6月上旬・・・公募締切

7月中旬・・・契約・助成審査委員会

7月下旬・・・採択決定

9. 実施方針の改訂履歴

(1) 平成26年3月、制定

(2) 平成26年4月、研究開発項目③の追加に伴う改訂

(3) 平成26年5月、研究開発項目①（10）の追加に伴う改訂

(別紙) 事業実施体制の全体図
 研究開発項目①低炭素社会を実現する新材料パワー半導体プロジェクト



