

## ( I T イノベーションプログラム)

「次世代半導体微細加工・評価基盤技術の開発(超低電力デバイスプロジェクト)」  
基本計画

電子・材料・ナノテクノロジー部

## 1. 研究開発の目的・目標・内容

## (1) 研究開発の目的

## ①政策的な重要性

我が国経済を支える先端産業である、情報家電、コンピュータ、通信装置、自動車、医療機器などの競争力強化に不可欠な基盤技術は、半導体LSIの微細化技術である。これまで、微細化技術の進展による半導体LSIの集積度は、3年で4倍という急速な速度で推移してきており、2010年には、技術世代h p 4 5 n m (\*1) の製品が量産され始めている。今後も、情報家電やロボットなどのシステムに求められる高集積化・低コスト化及び低電力化を同時に実現するためには、更なる微細化が必要であり、引き続き重要な技術課題である。

以上のことから、本プロジェクトは、我が国の半導体関連産業（デバイス、マスク、装置及び材料）の国際競争力強化のため、極低電力LSIの実現に不可欠な半導体構造の微細化に対応できる半導体デバイスプロセス基盤技術を確立することを目的として「ITイノベーションプログラム」の一環として実施する。

## ②我が国の状況

我が国の半導体LSIの微細化技術開発は、民間によるあすかプロジェクトと国によるMIRA Iプロジェクトを中心に、産学官連携による技術研究組合等のコンソーシアム等の下で、h p 3 2 n mを実現するための基盤技術開発が2010年度まで進められた。この間に半導体ビジネス・技術開発のパラダイム変化が生じ、最先端プロセスを指向するデバイス企業は減少するものの、装置・材料等の関連産業においては未だ強みを維持している。

## ③世界の取り組み状況

近年、h p 2 2 n m以細に向けた次世代半導体開発のために、海外では産学官連携の下

---

(\*1) LSIの配線層のピッチで最小のもの1/2をハーフピッチ（以下、「h p」という。）と呼び、国際半導体技術ロードマップ（以下、「ITRS」という。）によればDRAMなどの第一層金属配線（ビット線）のピッチの1/2で示している。ここではDRAMのh pを半導体LSI技術レベルの指標として用いる。

で、ITRS (\*2) で示されている技術課題の解決に向け、欧州の imec や米国の SEMATECH といった様々なコンソーシアムやアライアンスを中心に、各々年間平均研究予算 50～70 億円規模で精力的な取り組みがなされ、世界の関連企業を取り込んだグローバルな開発が行われている。

#### ④本事業のねらい

これまで微細化を推進してきた光リソグラフィについては、hp 22nm 以細の技術領域では、波長 193nm のエキシマレーザー光源による液浸露光やダブルパターンングといった従来の微細化手法が技術的にもコスト的にも限界に達すると予測されており、これに代わる新たなリソグラフィ技術の開発が求められている。

波長 13.5nm の極端紫外光 (Extreme Ultra Violet、以下、「EUV」という。) を用いる EUV リソグラフィは、マスクパターンの光学的縮小投影方式であり、露光波長がエキシマレーザーの 1/10 以下であるため hp 22nm 以細の技術領域に適用可能であること等から、次世代リソグラフィの最有力候補と位置づけられている。これまで、国内外でコンソーシアム、企業、大学等の連携による強力な取り組みが進められており、その結果、EUV 光源や光学系等の要素技術の開発は大きく進展し、2010年には量産前のプロセス評価用露光機が出荷される予定となっている。しかしながら、マスク技術と関連検査技術、レジスト材料等においては、まだ解決すべき課題が多く残されている。特に、高精度・低欠陥マスクの実現には、マスク基板、マスクパターン等での欠陥低減が hp 22nm 以細ではさらに技術的難易度の高い開発となるとともに、高解像、低 LWR (Line Width Roughness、以下、「LWR」という。)、高感度、及び低アウトガスを満たすレジスト材料の実現には、材料開発のみならず評価技術開発においても解決すべき大きな技術的障壁がある。

そこで、本プロジェクトでは、上記技術的障壁を解決できる半導体デバイスプロセス基盤技術を確立することを目的とする。

なお、当該研究開発事業は、産業界も資金等の負担を行うことにより、市場化に向けた産業界の具体的な取り組みが示されていることを条件とし、また、海外コンソーシアム等との協調を図りながら実施する。

### (2) 研究開発の目標

#### ①過去の取り組みとその評価

平成 18 年度から 22 年度まで実施中の「次世代半導体材料・プロセス基盤 (MIRAI) プロジェクト/次世代マスク基盤技術開発」により、平成 20 年度までに世界最高性能である線幅 26nm の孤立・密集パターンの同時形成、マスクブランク内の高さ 1.5

---

(\*2) 最新の ITRS は 2010 年版

nm、大きさ60nmの欠陥を走査検出可能な新原理欠陥検出法の開発、汚染物質に関わる多くの知見とそのクリーニング方法、搬送方法など、プロジェクト最終目標であるhp32nmに対応したEUVマスク技術に関し多くの目覚しい研究開発成果が得られた。平成20年度に実施した中間評価では、全体として十分な成果が認められた上で、hp22nmへの適応可能性も含めて今後の研究開発を実施すべきとの提言を受けた。

## ②本事業の目標

本事業では、EUVマスクブランク（多層膜を積層したマスク基板）やマスクパターン（ブランク表面上のEUV光の吸収層パターン）の欠陥検査・評価・同定技術、及びレジスト材料の露光性能やアウトガスを含めた材料開発や評価技術など、hp20nm以細に対応可能な技術の基盤を確立する。

## ③本事業以外に必要とされる取り組み

標準化や普及活動等、本研究開発事業に関連して必要とされる取り組みを行う。

## ④全体としてのアウトカム目標

これらの取り組みにより、国内マスクメーカー、レジストメーカー、検査装置メーカーにおけるEUV関連の新製品が、現行の従来露光関連製品の世界シェア（\*3）を超えることを目指す。同様に国内デバイスメーカーにおけるメモリなどのデバイスの世界シェア（\*4）が現状を超えることを目指す。

2020年での市場規模については、半導体の世界市場は473,024百万米国ドルに達し、マスクは4,189百万米国ドル、レジストは2,318百万米国ドル、検査装置は2,287百万米国ドルに達すると予想される。

省エネルギー効果については、半導体LSIの微細化に伴う省電力化が進むことにより、2020年においてCO<sub>2</sub>換算で44百万t/年となる。

## （3）研究開発内容

上記目標を達成するために、本研究開発においては、新規かつ重要な課題への挑戦を促進し、早期に将来性を見極める観点から、下記に示す通り研究開発項目を分け、別紙の研究開発計画に基づき研究開発を実施する。

## 研究開発項目①EUVマスク検査・レジスト材料技術開発

[共同研究事業（NEDO負担率：1/2）]

---

(\*3) 国内マスクメーカー合計：46%（上位3社 2008年時）  
国内レジストメーカー合計：71.6%（上位4社 2007年時）  
国内検査装置メーカー合計：26%（2009年時）

(\*4) NANDフラッシュメモリ：34.2%（2009年時）

## 研究開発項目②EUVマスク検査装置・レジスト材料基盤技術開発

### [委託事業]

本研究開発項目は、実用化まで長期間を要するハイリスクな「基盤的技術」に対して、産学官の複数事業者が互いのノウハウ等を持ちより協調して実施する事業であり、委託事業として実施する。

## 2. 研究開発の実施方式

### (1) 研究開発の実施体制

本研究開発は、独立行政法人新エネルギー・産業技術総合開発機構（以下、「NEDO」という。）が、単独ないし複数の企業、大学等の研究機関（原則、本邦の企業等で日本国内に研究開発拠点を有していること。なお、国外の企業等（大学、研究機関を含む）の特別の研究開発能力、研究施設等の活用または国際標準獲得の観点から国外企業等との連携が必要な部分を、国外企業等との連携により実施することができる。）から公募によって研究開発実施者を選定後、共同研究契約等を締結する研究体を構築し、委託または共同研究により実施する。

共同研究開発に参加する各研究開発グループの有する研究開発ポテンシャルの最大限の活用により効率的な研究開発の推進を図る観点から、研究体にはNEDOが委託先決定後に委嘱する研究開発責任者（プロジェクトリーダー）を置き、その下に研究者を可能な限り結集して効果的な研究開発を実施する。

### (2) 研究開発の運営管理

研究開発全体の管理・執行に責任と決定権を有するNEDOは、経済産業省及びプロジェクトリーダーと密接な関係を維持しつつ、事業の目的及び目標、並びに本研究開発の目的及び目標に照らして適切な運営管理を実施する。具体的には、必要に応じて技術検討委員会等における外部有識者の意見を運営管理に反映させる他、四半期に一回程度プロジェクトリーダーとともに事業の進捗について報告を受けること等により進捗の確認及び管理を行うものとする。

## 3. 研究開発の実施期間

本研究開発の期間は、平成22年度から平成27年度までの6年間とする。ただし、この期間内において、研究開発項目毎に研究開発期間を設定する。研究開発項目①「EUVマスク検査・レジスト材料技術開発」については、平成23年度から平成27年度までの5年間とする。研究開発項目②「EUVマスク検査装置・レジスト材料基盤技術開発」については、平成22年度から平成23年度までの2年間及び平成26年度から平成27年度までの2年間とする。

#### 4. 評価に関する事項

NEDOは、技術的及び政策的観点から見た技術開発の意義、目的達成度、成果の技術的意義並びに将来の産業への波及効果等について、外部有識者による研究開発の中間評価を平成25年度、事後評価を平成28年度に実施する。また、中間評価結果を踏まえて必要に応じプロジェクトの加速・縮小・中止等見直しを迅速に行う。なお、評価の時期については、当該研究開発に係る技術動向、政策動向や当該研究開発の進捗状況などに応じて、前倒しする等、適宜見直すものとする。

#### 5. その他の重要事項

##### (1) 研究開発成果の取扱い

##### ① 共通基盤技術の形成に資する成果の普及

得られた研究開発成果のうち、共通基盤技術に係るものについては、プロジェクト内で速やかに共有した後、NEDO及び実施者が協力して普及に努めるものとする。

##### ② 知的基盤整備事業又は標準化等との連携

得られた研究開発の成果については、知的基盤整備事業又は標準化等との連携を図るため、データベースへのデータの提供、標準案の提案等を積極的に行う。

##### ③ 知的所有権の帰属

委託研究開発の成果に関わる知的所有権については、「独立行政法人新エネルギー・産業技術総合開発機構 新エネルギー・産業技術業務方法書」第25条の規定等に基づき、原則として、すべて委託先及び共同研究先に帰属させることとする。

##### (2) 基本計画の変更

NEDOは、研究開発内容の妥当性を確保するために、社会・経済的状況、国内外の研究開発動向、政策動向、プログラム基本計画の変更、第三者の視点からの評価結果、研究開発費の確保状況、当該研究開発の進捗状況等を総合的に勘案し、達成目標、実施期間、研究開発体制等、基本計画の見直しを弾力的に行うものとする。

##### (3) 根拠法

本プロジェクトは、独立行政法人新エネルギー・産業技術総合開発機構法第15条第1項第1号二に基づき実施する。

##### (4) その他

産業界が実施する研究開発との間で共同研究を行う等、密接な連携を図ることにより、研究開発を加速し、円滑な技術移転を促進する。

なお、研究開発項目②「EUVマスク検査装置・レジスト材料基盤技術開発」（平成22年度から平成23年度）については、平成23年度末に外部有識者からなる委員会を開催し、別紙の研究開発計画「3. 達成目標」に照らして達成度を評価し、将来の市場化へ向けた評価基盤プラットフォーム構築のため、平成24年度以降は研究開発の実施体制を見直した上で研究開発項目①「EUVマスク検査・レジスト材料技術開発」と統合して共同研究事業を実施する。研究開発項目②「EUVマスク検査装置・レジスト材料基盤技術開発」（平成26年度及び平成27年度）については、平成27年度に外部有識者からなる委員会を開催し、別紙の研究開発計画「3. 達成目標」に照らして達成度を評価し、平成27年度以降は研究開発の実施体制を見直した上で逐次これらの基盤技術開発成果を研究開発項目①「EUVマスク検査・レジスト材料技術開発」と統合して共同研究事業を実施する。

#### 6. 基本計画の改訂履歴

- (1) 平成22年12月、制定
- (2) 平成25年 3月、根拠法変更、研究内容変更に伴う改訂
- (3) 平成26年 4月、研究内容追加に伴う改訂
- (4) 平成27年 3月、研究内容追加に伴う改訂

## (別紙) 研究開発計画

### 研究開発項目①EUVマスク検査・レジスト材料技術開発

#### 1. 研究開発の必要性

h p 2 0 n m以細のリソグラフィは、EUV光源を用いるEUVリソグラフィ技術が最有力候補であり、反射型の光学系、EUVマスクが必要になる。特にEUVマスクの検査関連技術開発並びにレジスト材料基盤技術開発は、h p 2 0 n m以細において新規開発が必要となる。

#### 2. 研究開発の具体的内容

##### (1) EUVマスクブランク欠陥検査技術開発

EUVマスクABI (Actinic Blank Inspection : 以下、「ABI」という。)装置の高感度化・高度化開発による欠陥検出効率と、スループットの向上を進める。また、ブランク欠陥のウェーハへの転写性を高精度で評価し、欠陥サイズ等を精度良く評価する手法を開発する。

##### (2) EUVマスクパターン欠陥検査技術開発

EUVマスクパターン欠陥検査 (Pattern Inspection : 以下、「PI」という。)装置の低ノイズ化・高感度化、及び高スループット化開発を進める。また、パターン欠陥のウェーハ転写性を高速、高精度に評価可能な手法を開発する。

##### (3) EUVレジスト材料技術開発

EUVレジスト材料開発を進め、解像度、LWR、感度、アウトガスの観点で優れた特性を持つレジスト材料を開発する。また、EUV露光時にEUVレジスト材料から発生するアウトガスの材質や量等について高精度測定方法を確立する。

#### 3. 達成目標

##### 【中間目標】

平成25年度末までに以下の目標を達成する。

##### (1) EUVマスクブランク欠陥検査技術開発

h p 1 6 n m微細加工技術に対応するEUVマスクブランクの許容欠陥の指標、及び、EUVマスクABI装置において6インチブランク全域にわたり位相欠陥を検出する際の欠陥検出感度や検出確率などの指標を明確化し、これらの指標に対応可能なEUVマスクABI基盤技術を確立する。また、h p 1 1 n mに対応するABI技術における課題を明確にする。

(2) EUVマスクパターン欠陥検査技術開発

h p 1 6 n m微細加工技術に対応するEUVマスクパターンの許容欠陥の指標、及び、EUVマスクP I装置において6インチブランク全域にわたりパターン欠陥を検出する際の欠陥検出感度や検出確率などの指標を明確化し、これらの指標に対応可能なEUVマスクP I基盤技術を確立する。また、h p 1 1 n mに対応するP I技術における課題を明確にする。

(3) EUVレジスト材料技術開発

解像度h p 1 6 n mのレジストについて、LWR、感度、アウトガスの合否基準を策定し、それらの基準を満足するレジスト材料を開発する。また、h p 1 1 n mに対応するレジスト材料における課題を明確にする。

**【最終目標】**

平成27年度末までに以下の目標を達成する。

(1) EUVマスクブランク欠陥検査技術開発

h p 1 1 n m以細の微細加工技術に対応するEUVマスクブランクの許容欠陥の指標、及び、EUVマスクA B I装置において6インチブランク全域にわたり位相欠陥を検出する際の欠陥検出感度や検出確率などの指標を明確化し、これらの指標に対応可能なEUVマスクA B I基盤技術を確立する。

(2) EUVマスクパターン欠陥検査技術開発

h p 1 1 n m以細の微細加工技術に対応するEUVマスクパターンの許容欠陥の指標、及び、EUVマスクP I装置において6インチブランク全域にわたりパターン欠陥を検出する際の欠陥検出感度や検出確率などの指標を明確化し、これらの指標に対応可能なEUVマスクP I基盤技術を確立する。

(3) EUVレジスト材料技術開発

解像度h p 1 1 n m以細のレジストについて、LWR、感度、アウトガスの合否基準を策定し、それらの基準を満足するレジスト材料を開発する。また、開発したEUVレジストをベースに他のレジスト材料を組み合わせることにより、h p 1 1 n m以細のレジスト技術を実現する。



## 研究開発項目②EUVマスク検査装置・レジスト材料基盤技術開発

### 1. 研究開発の必要性

本プロジェクトで取り組むhp20nm以細（下記2項（1）、（2）、（3））および11nm以細（下記2項（4））のEUVマスク検査関連技術開発並びにレジスト材料基盤技術開発において、ABI装置開発、PI装置開発、レジスト材料基礎研究は、特に重要な技術課題であり、挑戦的でリスクの高い研究開発であるため、産学官が連携して互いのノウハウ等を持ちより協調して研究開発を実施する必要がある。また、特にABI装置開発とPI装置開発は、試験・評価方法ならびに基準・プラットフォームの提案に関する研究開発であり「公共財の研究開発」の性質が高い。以上のことから、本研究開発項目ではこれらの項目を取り上げて研究開発を実施する。

### 2. 研究開発の具体的内容

#### （1）EUVマスクブランク欠陥検査装置開発

EUVマスクABI装置において、高感度、低ノイズ化、高スループットを実現するための要素技術を開発する。

#### （2）EUVマスクパターン欠陥検査装置開発

EUVマスクPI装置において、高感度、低ノイズ化、高スループットを実現するための要素技術を開発する。

#### （3）EUVレジスト材料基礎研究

EUVレジスト材料の反応機構の解明、レジスト材料やレジストパターン等に関する新規計測・評価技術などについての基礎的研究を実施する。

#### （4）EUVレジスト材料設計及び評価基盤技術開発

高解像度微小面積露光機（HSFET：High NA Small Field Exposure Tool、以下、「HSFET」という。）を活用する等により、hp11nm以細対応EUVレジスト材料における材料設計手法及び評価の基盤技術を開発する。

本研究開発項目では、（1）から（3）については、平成23年度末に外部有識者からなる委員会を開催し、後述の達成目標に照らして達成度を評価し、将来の市場化へ向けた評価基盤プラットフォーム構築のため、平成24年度以降は前述の研究開発項目①「EUVマスク検査・レジスト材料技術開発」と統合して研究開発を実施する。

（4）については、平成27年度に外部有識者からなる委員会を開催し、後述の達成目標に照らして達成度を評価し、平成27年度以降は逐次前述の研究開発項目①「EUVマ

スク検査・レジスト材料技術開発」と統合して研究開発を実施する。

### 3. 達成目標

平成23年度末までに以下の目標を達成する。

#### (1) EUVマスクブランク欠陥検査装置開発

hp16nm以細に対応するABI装置の設計を完了させると共に、装置構成において核となる要素技術の有効性を明確化する。

#### (2) EUVマスクパターン欠陥検査装置開発

hp16nm以細に対応するPI装置の設計を完了させると共に、装置構成において核となる要素技術の有効性を明確化する。

#### (3) EUVレジスト材料基礎研究

得られた知見や新規技術に関する研究成果が、hp16nm以細へのレジスト材料開発にとって有効であることを示す。

平成27年度末までに以下の目標を達成する。

#### (4) EUVレジスト材料設計及び評価基盤技術開発

HSFETの総合収差を、0.6nm RMS (Root Mean Square) 以内 (現在0.7nm RMS) とすることを目標とし、hp11nm以細対応のEUVレジスト材料における材料設計手法及び評価の基盤技術を開発する。