

## 平成30（2018）年度実施方針

## I o T 推進部

## 1. 件名：

（大項目） 超低消費電力型光エレクトロニクス実装システム技術開発

## 2. 根拠法

国立研究開発法人新エネルギー・産業技術総合開発機構法第15条第1号ニ及び第9号

## 3. 背景及び目的・目標

クラウドコンピューティングのみならずI o T（もののインターネット）の進展やA I（人口知能）の急速な利用拡大によりデータセンタなどにおける情報処理量や通信トラフィックが指数関数的に増大しており、今後も情報量の増大が予測されている。現状技術の延長ではデータ伝送に係る電力消費量は増加し続け、平成37（2025）年には1500億kWh（現在の国内電力消費量全体の6分の1）に膨らむと見込まれている。情報処理で発生する排熱を少ない電力で処理できるようになったことなどにより、データセンタの市場規模の伸びに対する消費電力量の伸びは徐々に小さくなる傾向にあるが、一層の省電力化のためには、情報処理機器・装置そのものの低消費電力化と高速化を両立できる技術開発と社会実装を進める必要がある。

電子機器に電気配線を用いる場合、データ伝送量や速度、伝送距離の増加に伴い信号伝送の損失が大きくなるのに対して、光配線を用いる場合、それらが増大しても損失は一定であり、消費電力の増加は極めて小さいという特性がある。このメリットを生かして、光配線は高速インターネット網や携帯電話基地局で利用されているほか、近年はデータセンタなどの低消費電力化・高速化技術として光配線技術が有力視され、半導体関連企業などで研究開発が進められている。

本研究開発は、我が国の将来の成長の糧となるイノベーションを創出する未来開拓研究プロジェクトの一つとして実施され、情報通信機器の省電力化と高速化を目的に、電子機器の電気配線を光化する光配線技術と電子回路技術を融合させた光エレクトロニクス実装システム技術を実現する基盤技術を確立することを目指すものである。

本研究開発では、電気配線を用いたサーバボードに比べて消費電力を3割削減できかつデータセンタレベルでの運用が可能な光電子融合サーバを実現するための要素技術を確立することを目標とする。

具体的には、電子機器のデータ伝送において、10Tbps／ノードの伝送帯域と電気配線を用いる場合と比較して1／10の低消費電力化を、また通信速度あたりの面積比で1

／100以下の小型化（すなわち100倍の帯域密度）を実現する。

開発成果の一部は研究開発の進捗に合わせ、順次、実用化し、光配線と電子回路を融合させた光エレクトロニクス市場の創出と開拓を目指す。

本研究開発で成果を得ることにより、光半導体分野における我が国産業界の国際優位性を維持するとともに、光エレクトロニクスを用いた新たなコンピューティング市場において我が国が競争力を獲得し、さらに半導体産業、回路基板産業やそれらをシステム化したサーバ、ルータ等の情報通信機器産業などのエレクトロニクス産業の活性化にも資する。

#### 【委託事業】

研究開発項目① 光エレクトロニクス実装基盤技術の開発

(i) 実装基盤技術

(a) 光エレクトロニクス実装技術

【中間目標】（平成26（2014）年度末）

小型の高速・低消費電力光トランシーバと数十mm角のポリマー光配線を形成した光電子ハイブリッド回路基板を開発し、光入出力を持つLSIを実現するための基盤技術を確立する。

【最終目標】（平成29（2017）年度末）

5cm×5cm程度の光電子ハイブリッド基板上にLSIを搭載するモジュール化技術を確立し、LSIモジュールでの高速光インターコネクトを実現する。

(b) 光エレクトロニクス集積デバイス技術

【中間目標】（平成26（2014）年度末）

光信号の並列化技術、多重化技術を開発し、大容量信号伝送を実現するための基盤要素技術を確立する。また、低コスト化のための光素子の集積化技術と導波路技術を確立する。

【最終目標】（平成29（2017）年度末）

多数の光素子を集積した光電子集積インターポーザの大容量伝送を実現するための基盤集積技術を確立する。

(c) 光エレクトロニクスインターフェース技術

【中間目標】（平成26（2014）年度末）

100Gbps動作に対応するDSP-LSIと集積光送受信デバイスの試作を行い、基本性能評価と問題点の抽出を行う。

【最終目標】（平成28（2016）年度末）

低消費電力DSP-LSI最終プロトタイプを実現するとともに、データセンタ間通信向け低消費電力100Gbpsデジタルコヒーレント光トランシーバを実証す

るための要素技術を確立する。

(d) 光エレクトロニクス回路設計技術

【中間目標】(平成26(2014)年度末)

マルチフィジクス対応の光エレクトロニクス実装システム統合設計環境の基本構成を構築し、統合設計を行うための基本的なフローの実証を行う。また、光デバイス設計の基盤技術として、光変調器等の開発に適用可能な電子・光連携TCADの基本構造を確立する。

【最終目標】(平成29(2017)年度末)

光デバイス設計用電子・光連携TCADと光電子集積インターポーザの設計を可能とする統合設計環境を連携させ、基本実装構造に関するデータベース(デザインキット)を整備し、光電子集積インターポーザを効率的に設計可能とする。

(ii) 革新的デバイス技術

[革新的光源・光検出器技術]

【中間目標】(平成26(2014)年度末)

温度安定シリコン上量子ドットレーザの基盤技術開発を進め、シリコン導波路結合型単チャンネル量子ドットレーザを実現する。また、超高感度受光器の基盤技術として受光器における暗電流抑制効果を実証する。

【中間目標】(平成29(2017)年度末)

光電子集積サーバ用の集積化光源への展開に向け、量子ドットレーザアレイを実現するとともにシリコン系基板上に直接成長した量子ドットレーザを試作する。また、導波路型受光器における暗電流抑制技術を実現する。これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

【中間目標】(平成31(2019)年度末)

光電子集積インターポーザ用集積化光源に向け、シリコン上量子ドットレーザの高温動作と高速変調動作を実現する。また、光電子集積インターポーザ用集積化受光器への展開に向け、シリコン基板上に集積した受光器の低暗電流動作を実証し、高速応答動作可能な構造を明確にする。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザ用集積化光源に向け、 $1.4\mu\text{m}$ 以上の長波長帯のシリコン基板上量子ドットレーザの実現可能性を示す。また、光電子集積インターポーザ用集積化受光器に向け、高速応答可能で省電力化が可能な導波路型受光器を実証することにより、光電子集積インターポーザへの技術展開の見通しを示すと共に、事業化に対する課題を明確化する。

#### [革新的光変調器技術]

【中間目標】(平成26(2014)年度末)

光電子集積サーバに使用する光電子集積インターポーザの光変調器の超小型化を可能とする新原理に基づく変調器として、10Gbps程度の高速動作を実現する。

【中間目標】(平成29(2017)年度末)

超小型高速変調器としてLN変調器を凌駕する実用性能を得る。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

【中間目標】(平成31(2019)年度末)

光電子集積インターポーザ用の集積化光変調器への展開に向け、超小型化・高速動作を可能とするスローライト型変調器や低消費電力化が可能なハイブリッドMOS型光変調器等の動作を実証する。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザ用の集積化光変調器への展開に向け、スローライト型変調器やハイブリッドMOS型変調器等に対し、多重化・多値変調等の伝送方式を実現する可能性を実証することにより、光電子集積インターポーザへの技術展開の見通しと事業化に対する課題を明確化する。

#### [革新的光配線技術]

【中間目標】(平成26(2014)年度末)

光電子集積サーバの配線密度を飛躍的に高めることできる3次元光配線技術において、層間方向への伝搬機能が可能であることを実証する。

【中間目標】(平成29(2017)年度末)

3次元光配線技術として垂直方向と水平方向の伝搬機能の統合を実現する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

【中間目標】(平成31(2019)年度末)

光電子集積インターポーザへの展開に向け、フォトニックナノ構造等を用いた光損失補償機能や光バッファ機能など、革新的導波路技術の可能性を示す。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザへの展開に向け、フォトニックナノ構造等による光損失補償機能や光バッファ機能を統合することなどにより高度な光配線技術を開発し、光電子集積サーバ技術の革新的展開へ寄与する。

[革新的光エレクトロニクス回路技術]

【中間目標】(平成26(2014)年度末)

ハイブリッド回路基板上における半導体レーザの高効率化を行うとともに複数の光増幅器が並ぶアレイデバイスを実現する。

【中間目標】(平成29(2017)年度末)

異なる機能の光回路を同一回路基板上に集積し、光FPGAコンセプトを実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

【中間目標】(平成31(2019)年度末)

光電子集積インターポーザへの展開に向け、光FPGAを構成するハイブリッド光素子の集積プロセスシーケンスを確立し、光FPGAの原理実証を行う。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザへの展開に向け、シリコンインターポーザ上で機能可変型光エレクトロニクス回路の基本機能を実証して光FPGA実現の見通しを明らかにすることにより、光電子集積サーバ技術の革新的展開へ寄与する。

[革新的光スイッチングデバイス技術]

【中間目標】(平成26(2014)年度末)

サーバ回路におけるデータ通信の高効率化を可能とする導波路クロスバー型をベースとした超小型光スイッチを試作し、スイッチング動作を実証するとともに、超高速光信号処理デバイス実現に向けた基本的な論理動作を実現する。

【最終目標】(平成29(2017)年度末)

光スイッチマトリクス of 低電力化、光信号処理デバイスの10Gbps程度での動作を実証する。また、これらの検討を通じて、光電子集積サーバ技術への技術展開の見通しを示すとともに事業化に対する課題を明確化する。

研究開発項目② 光エレクトロニクス実装システム化技術の開発

(i) システム化技術

(a) サーバボードのシステム化技術開発

【中間目標】(平成26(2014)年度末)

光電子集積技術を最大限に活かすために光インターコネクションに要求される伝送スペック(変調速度、多重度、チャンネル数など)、及び、光電子インターポーザの回路冷却に関する基本要件を明らかにする。また、光電子集積インターポーザと積層型ストレージチップ実装基板からなるハイブリッド型の光インターフェース付きSSDを試作し、標準ストレージインターフェースによる光接続動作を検証する。

【最終目標】(平成29(2017)年度末)

光電子集積サーバボードにおける伝送機能の主要部分からなる送受信部を試作し、要求スペックを満たす光伝送を実証する。また、光電子集積インターポーザに積層型のストレージチップを実装した光インターフェース付SSD技術を確立する。

(b) ボード間接続機器、筐体間接続機器のシステム化技術開発

【中間目標】(平成26(2014)年度末)

小型光トランシーバを搭載したアクティブ光ケーブル(AOC)を完成させ、筐体間接続における実用性を実証する。また、標準化動向を考慮しながら、光トランシーバとロジックLSI間の電気伝送に関するインターフェース仕様を決定する。

【最終目標】(平成29(2017)年度末)

LSIと光トランシーバの接続構造を決定する。また、策定した設計基準に基づき既存ロジックLSIを搭載できる基板を設計・試作し、光ケーブルを用いたLSI搭載基板間光接続を実現する。

(c) データセンタ間接続機器のシステム化技術開発

【中間目標】(平成26(2014)年度末)

一次試作の光デバイス及びDSP-LSIを用いたトランシーバを試作し、デバイス制御動作を検証するとともに改良・完成度向上に向けた指針・フィードバック事項を抽出する。

【最終目標】(平成28(2016)年度末)

抽出した技術課題を解決し、目標である小型、低消費電力を満たす100Gbpsデジタルコヒーレント光トランシーバを実現する。

(d) 企業間ネットワーク接続機器のシステム化技術開発

【中間目標】(平成26(2014)年度末)

シリコン光導波路による波長合分波器を用いて1.25Gbpsの一芯双方向光トランシーバを実証する。

【最終目標】(平成29(2017)年度末)

シリコン光導波路による双方向多重合分波器と波長多重合分波器を組み合わせ集積試作し、一芯双方向波長多重動作をシリコンワンチップ上で実証するとともに、企業間ネットワーク向け波長多重合分波器実用化のための要求課題を抽出し、解決の目処を得る。

(e) 光電子集積インターポーザのデバイス・実装技術開発

【中間目標】(平成31(2019)年度末)

光配線の消費電力を2mW/Gbps以下にするための要素技術を開発する。また、

光電子集積インターポーザの異種導波路接続技術と高集積コネクタを開発し、損失の少ないシングルモードファイバーとの光リンクを実現する。

【最終目標】(平成33(2021)年度末)

光配線の消費電力を1mW/Gbps以下とするための要素技術と、電気配線と比較し通信速度あたりの面積で1/100すなわち100倍の帯域密度を実現するための要素技術、およびシリコンフォトニクス技術による波長多重シングルモード光回路を開発することにより、10Tbps/ノードの帯域幅を持つ光電子集積インターポーザ技術を実現する。

(f) 光電子集積インターポーザのシステム化技術開発

(f-1) 情報処理システム化技術

【中間目標】(平成31(2019)年度末)

波長多重技術を用いた接続技術を開発し、消費電力の少ない光電子集積インターポーザ技術と合わせることでサーバ電力量を30%削減可能であることをシミュレーションにより示す。

【最終目標】(平成33(2021)年度末)

消費電力の少ない光電子集積インターポーザ技術と波長多重技術を用いた接続技術を組合わせた光電子融合サーバボードを試作し、試作機とシミュレーションを用いてサーバ電力量を30%削減可能であることを示す。

(f-2) 情報通信システム化技術

【中間目標】(平成31(2019)年度末)

一芯双方向波長多重トランシーバに光電子集積インターポーザを実装し、動作検証を行う。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザを用いた一芯双方向波長多重トランシーバを搭載することにより、光加入者端末装置を10cm×2cm×2cm以下のサイズに小型化するための実装技術を開発する。

(ii) 国際標準化

【中間目標】(平成26(2014)年度末)

光インターコネクタに関する標準化団体(OIF(Optical Internetworking Forum)、IEEE802.3(Next gen 100G Optical Ethernet Study Group))に参画し、「キーメンバーコミュニティー」におけるプレゼンスを確立する。また、100Gbpsデジタルコヒーレント光トランシーバに関する標準化を推進する。

【中間目標】(平成29(2017)年度末)

本プロジェクトの成果である光実装部品における各種インターフェース等の標準化

提案活動を行い、実用化する開発成果の事業化に必要な標準の提案を行う。

【中間目標】(平成31(2019)年度末)

光電子集積インターポーザの物理仕様(サイズ、入出力構成)、電気・光インターフェースに関する各種標準化団体に参画し、実用化する開発成果の事業化に必要な標準の提案を行う。

【最終目標】(平成33(2021)年度末)

光電子集積インターポーザの物理仕様(サイズ、入出力構成)、電気・光インターフェースに関し、提案した標準化案の採択推進活動を行う。

#### 4. 事業内容及び進捗(達成)状況

NEDO IoT推進部 中山 敦をプロジェクトマネージャー、東京大学 生産技術研究所 教授 荒川 泰彦をプロジェクトリーダーとし、以下の研究開発を実施した。

##### 4.1 平成29(2017)年度事業内容

研究開発項目① 光エレクトロニクス実装基盤技術の開発

###### (i) 実装基盤技術

(実施体制：PETRA)

###### (a) 光エレクトロニクス実装技術

電子回路(CMOS型ドライバIC、TIA-IC)を試作し、集積光I/Oチップの消費電力3mW/Gbps動作を実現した。光電子ハイブリッド回路基板へ集積光I/Oコアを実装し、基板相互間で1.2Tbps以上の高速光インターコネクトの実現にむけた課題抽出を行った。以上により、5cm×5cm程度の光電子ハイブリッド基板上にLSIを搭載するモジュール化技術を確立した。

###### (b) 光エレクトロニクス集積デバイス技術

300mmウェハでのシリフォト統合化集積プロセスを確立した。5mm角に25Gbps、12ch、送受2種類の集積光I/Oチップを完成し、帯域密度1.2Tbps/cm<sup>2</sup>を実現した。大容量化技術(4波WDM、56G-PAM4)の基盤技術を確立した。SiGe光変調器の高速動作実証により3mW/Gbps超低消費電力デバイス技術を確立した。一芯双方向光トランシーバ技術に関し、TWDM-PON用光トランシーバに必要な要素デバイスを集積したプロトタイプチップを試作して、実用化のための課題を明らかにした。低コストインターポーザ技術に関し、0.1mm<sup>2</sup>以下の小型光素子を開発し、バルクシリコン基板上で長波長帯のインターポーザ上高速光伝送を達成した。上記により、多数の光素子を集積した光電子集積インターポーザの大容量伝送を実現するための基盤集積技術を確立した。



(d) 光エレクトロニクス回路設計技術

光エレクトロニクス実装システム統合設計環境を利用して、光電子融合インターポ  
ーザ実装を効率的に設計するため、その基本設計フローを構築した。

(ii) 革新的デバイス技術

(実施体制：P E T R A、東京大学、横浜国立大学、京都大学、東京工業大学、  
早稲田大学)

[革新的光源・光検出器技術]

シリコン上集積量子ドットレーザ技術に関し、シリコン上量子ドットレーザアレ  
イの実現を目指すとともに、シリコン系基板上に直接成長した量子ドットを用いたレ  
ーザの詳細な評価を進め、特性を改善した。また、Ge 受光器については、表面パッシ  
ベーション技術および固相拡散等の接合形成技術を組み合わせることで導波路型 Ge  
受光器の暗電流を低減した。また、貼り合わせを用いたハイブリッド MOS 型光変調器  
においては、変調効率を改善する最適素子構造を明確にするとともに、変調速度や挿  
入損失などの変調器特性を明確化した。(東京大学)

[革新的光変調器技術]

低電圧、低損失、十分な消光比を両立した 32Gbps 動作の実現、および WDM、Q  
P S K、P A M といった多重化変調器の実証に取り組んだ。p - n 接合を最適化して  
変調効率を向上させ、32Gbps のアイ開口を実証した。(横浜国立大学)

[革新的光配線技術]

光寿命にして 9.2ns、Q 値にして 1100 万という極めて損失の低いナノ共振器を実  
現した。また、3つの共振器を用いた低損失な断熱的制御手法を提案し、80  $\mu$ m 離れ  
た光共振器間で任意タイミングの光転送を 90% の効率で達成した。更に、三次元光  
配線の検討においては、良好な特性を持つ層内導波路および層間導波路の設計・実証  
に加えて、併走導波路間の結合長および交差導波路間のクロストークを解明した。(京  
都大学)

[革新的光エレクトロニクス回路技術]

光源を含めた波長変換、増幅、モニタという基本機能回路を同一基板上に形成し、  
熱光学スイッチを利用した機能切り替えを実証することによって光 FPGA コンセプト  
の有用性を明らかにした。(東京工業大学)

[革新的光スイッチングデバイス技術]

シリコン光スイッチについて、マッハ・ツェンダ型において約 600ps の高速動作を  
実現するとともに、偏光無依存構造を提案した。また、小型光スイッチとして屈折率  
平坦構造 N M I を提案した。高速光信号処理デバイスについては、1550nm 帯 Q D - S  
O A とリング共振器をモノリシックに集積化したデバイスのレーザ発振に成功した。  
量子井戸 (Q W) を用いてラベル判定に必要な X N O R や A N D の基本的光論理ゲー

ト動作を、10Gbps の高速度で実現した。(早稲田大学)

## 研究開発項目② 光エレクトロニクス実装システム化技術の開発

### (i) システム化技術

(実施体制：P E T R A)

#### (a) サーバボードのシステム化技術開発

LSI (FPGA) と集積光 I/O コアを搭載したボードを試作し、FPGA間を最大 1.2Tbps (25Gbps X 24ch) で光接続し、広帯域・高密度・低消費電力を実証した。また、実アプリケーションを動作し FPGA間を広帯域で接続する優位性を実証した。

ハイエンドサーバ CPU 間光接続用に、大規模 LSI と小型集積光トランシーバを同一のパッケージ基板に搭載する光 I/O 付 LSI 向け光 I/O を試作し、800Gbps (25Gbps X 16ch 送受) を 1 cm<sup>2</sup> に収容する高密度光 I/O と、その CPU 基板上への搭載技術を実証した。

標準ストレージインターフェースに適合する二重閾値 AGC 型光素子駆動 IC を試作検証し、低コストシリコンインターポーザ技術を用いたストレージ用低コスト光 I/O モジュールの試作・評価により光 I/O 付 SSD の実現技術を確立した。

#### (b) ボード間接続機器、筐体間接続機器のシステム化技術開発

集積光 I/O コアを使用した AOC の回路構成を決定するとともに、集積光 I/O コアを基板に取り外し可能としたソケット光モジュールを試作した。開発したソケット光モジュールと LSI (FPGA) を搭載した基板の試作を開始し、LSI 搭載基板間光接続を実証した。

#### (d) 企業間ネットワーク接続機器のシステム化技術開発

一芯双方向光トランシーバの実用性能を検証に向け、集積光プロトタイプチップとアナログフロントエンド回路を組み合わせた TWDM-PON の動作評価を行い、実用化のための課題を明らかにした。一芯双方向波長多重動作をシリコンワンチップ上で実証した。

### (ii) 国際標準化

(実施体制：P E T R A)

OIF において、小型光トランシーバ等に搭載する光部品の標準化活動を行うとともに、LSI 搭載インターポーザをサポートするインターフェース標準化のための戦略検討に着手した。併せて、IEEE、ITU-T 等の関連標準化動向の情報収集を行うと共に、IEC における光接続部品のデジュール標準化提案を行った。また、CFP4 級デジタルコヒーレントトランシーバに搭載する超小型光送受信デバイスなどの標準化を推進した。

#### 4. 2 外部評価結果

本プロジェクトは、外部有識者による中間評価を平成29（2017）年度に実施した結果、中間目標を概ね達成しており、平成30（2018）年度以降の4年間の計画を追加し継続いくこととした。

#### 4. 3 実績推移

	平成24年度	平成25年度	平成26年度	平成27年度	平成28年度	平成29年度
	委託	委託	委託	委託	委託	委託
実施額推移 需給勘定 (百万円)	0 (NEDO) 2,800 (経済産業省)	2,452 (NEDO)	3,548 (NEDO)	3,458 (NEDO)	1,720 (NEDO)	1,715 (NEDO)
特許等出願 件数(件)	20	17	46	67	37	4*
論文発表数 (報)	7	26	84	94	74	58*
フォーラム 等(件)	1	0	2	2	2	0*

※平成29年8月31日時点

#### 5. 事業内容

プロジェクトマネージャーにNEDO IoT推進部 中山 敦を任命し、プロジェクトの進行全体を企画・管理やそのプロジェクトに求められる技術的成果及び政策的効果を最大化させる。また、東京大学 ナノ量子情報エレクトロニクス研究機構 特任教授 荒川 泰彦をプロジェクトリーダーとし、以下の研究開発を実施する。

##### 5. 1 平成30(2018)年度(委託)事業内容

本プロジェクトでは、平成29(2017)年度までに実施した光エレクトロニクス実装基盤技術開発及び光エレクトロニクスシステム化技術開発によりアウトプット目標実現に近づくための技術を確立している。平成30(2018)年度から実施者を再公募したうえで本研究開発を継続して実施する。

##### 研究開発項目① 光エレクトロニクス実装基盤技術の開発

###### (i) 実装基盤技術

平成29(2017)年度までの成果を基に、②-(ii)-(e)及び(f)に掲げる光電子集積インターポーザのデバイス・実装技術及び光電子集積インターポーザのシステム化技術の開発に展開する。

###### (ii) 革新的デバイス技術

(実施体制：P E T R A、東京大学、横浜国立大学、京都大学、東京工業大学、早稲田大学)

[革新的光源・光検出器技術]

光電子集積インターポーザ用集積化光源に向け、シリコン上量子ドットレーザの高温動作と高速変調動作の実現に向けた課題を明確にする。また、光電子集積インターポーザ用集積化受光器への展開に向け、シリコン基板上に集積した受光器の低暗電流動作の実証に向けた課題を明確にし、高速応答動作可能な構造を検討する。

[革新的光変調器技術]

光電子集積インターポーザ用の集積化光変調器への展開に向け、超小型化・高速動作を可能とするスローライト型変調器や低消費電力化が可能なハイブリッドMOS型光変調器等の動作実証のための課題を明確にする。

[革新的光配線技術]

光電子集積インターポーザへの展開に向け、フォトニックナノ構造等を用いた光損失補償機能や光バッファ機能等、革新的光導波路技術の可能性検証のための課題を明確にする。

[革新的光エレクトロニクス回路技術]

光電子集積インターポーザへの展開に向け、光FPGAを構成するハイブリッド光素子の集積プロセスシーケンスを確立し、光FPGAの原理実証を行うための課題を明確にする。

研究開発項目② 光エレクトロニクス実装システム化技術の開発

(i) システム化技術

(実施体制：P E T R A)

(e) 光電子集積インターポーザのデバイス・実装技術開発

10Tbps/ノードの高速I/O動作を実現するための要素技術として、光変調器、受光器、光入出力素子、合分波器など光電子集積インターポーザの構成要素となる光素子の小型、高速、低消費電力化技術を開発する。光配線の低消費電力化(2mW/Gbps以下)を達成するための課題抽出を行い、達成のための方針を示す。また、シングルモードファイバーとの接続に適した異種導波路接続構造並びに導波路・光ファイバ間の接続構造を検討し、実現可能性を検討し、試作評価を行う。更に、光電子集積インターポーザにおける大容量信号伝送技術として光信号の多重化、多値化について検討を行う。

(f) 光電子集積インターポーザのシステム化技術開発

(f-1) 情報処理システム化技術

小型・高速動作・低消費電力な光電子集積インターポーザを搭載したサーバボードの消費電力のさらなる削減に寄与するために、波長多重技術を用いた接続技術の要素技術における課題抽出を行う。光電子集積インターポーザと波長多重技術を組込んだサーバボードの電力量算出のためのシミュレーション技術を構築する。

(f-2) 情報通信システム化技術

光アクセスネットワーク端末装置を小型化するための要素技術として、一芯双方向波長多重トランシーバに消費電力の少ない光電子集積インターポーザを実装し、動作検証のための課題抽出を行う。

(ii) 国際標準化

(実施体制：P E T R A)

光電子集積インターポーザの物理仕様（サイズ、入出力構成）、電気・光インターフェースに関して、フォーラム標準化機関（O I F、I E E E 8 0 2 . 3、C O B O）、並びにデジュール標準化機関（I E C）等の各種標準化団体に参画し、標準化動向を踏まえ、実用化する開発成果の事業化に必要な標準の提案を行う。

上記研究開発項目①②に加えて、本事業の運営等に活用するため必要に応じて調査、成果普及活動等を行う

5. 2 平成30（2018）年度事業規模

委託事業

需給勘定 1、432百万円（継続）  
（事業規模については変動がありうる。）

6. 事業の実施方式

6. 1 公募

(1) 掲載する媒体

「NEDOホームページ」及び「e-Rad ポータルサイト」で行う。

(2) 公募開始前の事前周知

公募開始の1ヶ月前にNEDOホームページで行う。本事業は、e-Rad 対象事業であり、e-Rad 参加の案内も併せて行う。

(3) 公募時期・公募回数

平成30（2018）年1月頃に1回行う。

(4) 公募期間

原則30日間以上とする。

(5) 公募説明会

NEDO本部にて予定する。

6. 2 採択方法

(1) 審査方法

- ・ e-Rad システムへの応募基本情報の登録は必須とする。
- ・ 実施者の選定・審査は、公募要領に合致する応募を対象にNEDOが設置する審査委員会（外部有識者で構成）で行う。審査委員会（非公開）は、提案書の内容について外部専門家（学識経験者、産業界の経験者等）を活用して行う評価（技術評価及び事業化評価）の結果を参考にし、本事業の目的の達成に有効と認められる実施者を選定した後、NEDOはその結果を踏まえて実施者を決定する。
- ・ 申請者に対して、必要に応じてヒアリング等を実施する。
- ・ 審査委員会は非公開のため、審査経過に関する問合せには応じない。

(2) 公募締切から採択決定までの審査等の期間

原則45日間以内とする。

(3) 採択結果の通知

採択結果については、NEDO から申請者に通知する。なお不採択の場合は、その明確な理由を添えて通知する。

(4) 採択結果の公表

採択案件については、申請者の名称、研究開発テーマの名称を公表する。

7. その他重要事項

7. 1 評価の方法

NEDOは、技術的及び政策的観点から、研究開発の意義、目標達成度、成果の技術的意義、将来産業への波及効果等について、外部有識者による研究開発の中間評価を平成31年度に実施する。

7. 2 運営・管理

研究開発全体の管理・執行に責任と決定権を有するNEDOは、経済産業省及び研究開発実施者と密接な関係を維持しつつ、事業の目的及び目標、並びに本研究開発の目的

及び目標に照らして適切な運営管理を実施する。具体的には、NEDOは四半期に一回程度事業の進捗について実施者から報告を受けること等により各研究開発項目の進捗と研究開発項目間の整合性・連携状況の確認を行うと同時に、政策動向・業界技術動向等を把握して必要な対策を合議し、PLおよびすべての実施者と連携して実施する。必要に応じて技術推進委員会等を開催して外部有識者の意見を運営管理に反映するものとする。

#### 7. 3 複数年度契約の実施

平成30（2018）～33（2021）年度の複数年度契約を行う。

#### 7. 4 知財マネジメントにかかる運用

「NEDOプロジェクトにおける知財マネジメント基本方針」に従ってプロジェクトを実施する。

#### 8. スケジュール

平成30（2018）年 1月下旬・・・公募開始  
2月上旬・・・公募説明会  
2月下旬・・・公募締切  
3月中旬・・・契約・助成審査委員会  
3月下旬・・・採択決定  
4月・・・事業開始

#### 9. 実施方針の改訂履歴

- (1) 平成30（2018）年1月制定
- (2) 平成30（2018）年11月、実施者決定後の記載事項変更、PL所属先名称、平成30年度事業内容のうち研究開発項目②（i）（e）項の記載内容とそれに伴う事業規模の変更に伴い改訂
- (3) 平成30（2018）年12月、平成30年度事業内容のうち研究開発項目②（i）（e）項の実実施計画の変更による事業規模の変更に伴い改訂