

## 高性能・高信頼性太陽光発電の発電コスト低減技術開発／ 革新的新構造太陽電池の研究開発／ 超高効率・低コストⅢ－Ⅴ化合物太陽電池モジュールの研究開発

岡田 至崇(東京大学先端研)

**2019年10月18日(金)**

(委託先)	東京大学, シャープ(株), パナソニック(株), 産業技術総合研究所, 豊田工業大学, 大陽日酸(株), 電気通信大学, 神戸大学, 宮崎大学, 東京農工大学
(再委託先)	大阪市立大学, タカノ(株), 埼玉大学

問い合わせ先  
東京大学先端科学技術研究センター  
E-mail: okada@mbe.rcast.u-tokyo.ac.jp  
TEL: (03) 5452-6501

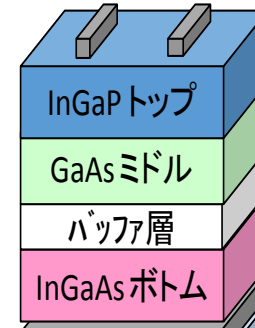
# Ⅲ-V 族化合物太陽電池について

## • 特徴

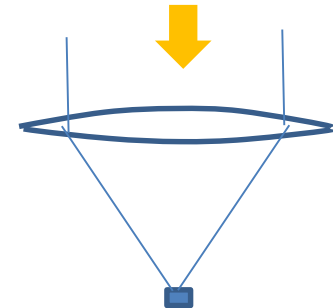
- ✓ GaAsを代表とする化合物半導体を用いた太陽電池
- ✓ GaAs, InGaP等の化合物半導体を、3～6個の層で接合化した多接合構造の研究が主流。集光技術や量子ドット技術による超高効率化も研究されている。
- ✓ 高い変換効率や放射線損傷への高耐久性から、人工衛星や宇宙ステーションへ採用

## • 主な課題・目標

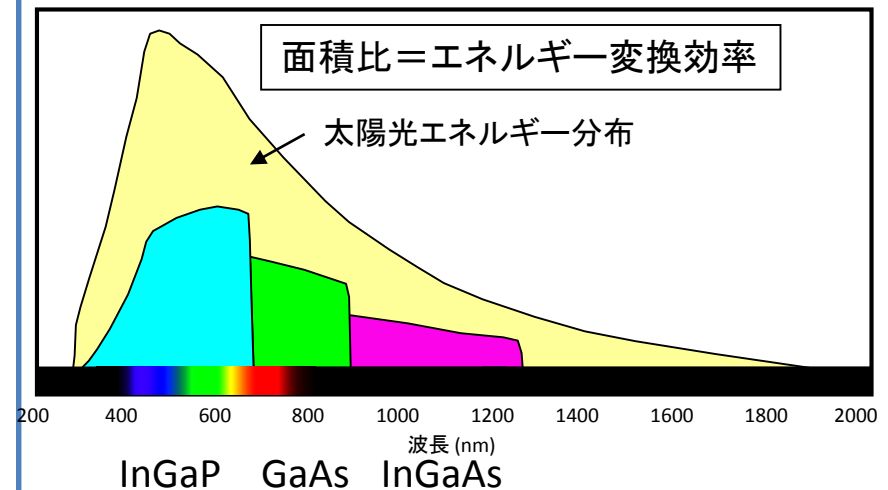
- ✓ 製造コストが他の太陽電池と比べて高く、宇宙用等の特殊用途のみにしか実用化が広まっていない。



Ⅲ-V 多接合  
化合物太陽電池



Ⅲ-V 集光型セル  
(レンズ集光)



# 研究開発のターゲット

## 基本計画

モジュール変換効率 : 30%

モジュール製造コスト : 想定する使用環境で、システム価格 125 円/W を実現するコスト

→ 2030年の目標 : LCOE 7円/kWhを日本で達成

既存の太陽電池に対し、より高い変換効率が求められる市場を創出

## 小面積への大容量導入

### ZEH



[www.solarassist.co.jp](http://www.solarassist.co.jp)

### 商業施設



[www.sharp.co.jp](http://www.sharp.co.jp)

### 非常用電源



東芝 H<sub>2</sub>One

## 軽量・小面積・大容量による太陽電池の用途拡大

### ポータブル電源



[bestportablesolargenerators.com](http://bestportablesolargenerators.com)

### 車載電源



### 小型飛行機(UAV)



<http://livedoor.blogimg.jp/zap2/imgs/3/9/39cbf486.jpg>

# 事業概要

期間：開始：平成27年7月  
終了(予定)：平成32年3月

追尾	固定(無追尾)	1軸追尾		2軸追尾
集光	1～3 X		180 X	300 ～700 X
セル効率	33%	33%	>33%	53%
セルコスト (非集光換算)	22円/W (22～66円/W)	22円/W (22～66円/W)	<22円/W (220～2200円/W)	<6円/W (2000円/W)
モジュール効率	30%	30%	30%	48%
モジュールコスト	45円/W	45円/W	<45円/W	<40円/W
システム価格	120円/W	136円/W	<136円/W	<120円/W
設備利用率	15%	<17%	<17%	13%
運転年数	30年	30年	30年	30年
主な課題	セル・モジュールコスト 設備利用率	セル・モジュールコスト 設備利用率	セル33～1760円/W 設備利用率維持	セル効率>50% セル2000円/W

セルコスト低減 [22円/W～2000円/W]：基板再利用、Si上エピ成長、エピ層薄型化、集光  
セル効率向上 [50%]：多接合化、メカニカルスタック、量子効果  
設備利用率維持 [15～17%]：モジュール光学設計、発電量評価

# 超高効率・低コストIII-V化合物太陽電池モジュールの研究開発 (2015~2019)

PJ終了後の  
研究開発

高効率・非・低倍集光

①-a 高効率III-V薄膜セル開発 (光閉じ込め)  
(東京大、シャープ)

②-b 低コストIII-V化合物半導体製膜技術  
MOCVD (大陽日酸、東京大)  
H-VPE (大陽日酸、産総研、東京農工大)



②-a ウエハ再利用・非真空プロセス (シャープ)

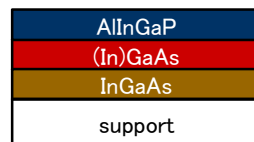
①-b メカニカルスタックセル (シャープ、東京農工大)

①-b スマートスタックセル (産総研)

①-b ウエハ接合セル (再)大阪市大)

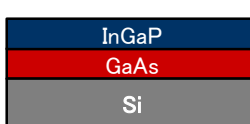
薄膜III-Vセル構造

高効率III-V薄膜多接合

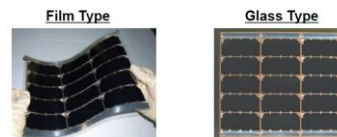


低コスト  
III-V薄膜セル  
製造プロセス

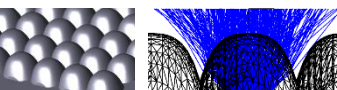
III-V on Si多接合



③-a 非集光モジュール (シャープ)



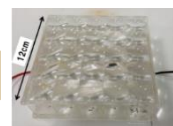
③-b 低コストモジュール  
発電量試算、屋外評価  
(シャープ、宮崎大)



③-a 無追尾モジュール (豊田工大)

低コスト  
集光モジュール

③-a 集光モジュール (パナソニック、豊田工大)



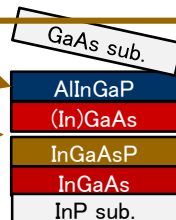
4接合  
 $\eta = 50\%$

量子ドット  
マルチバンド  
 $\eta = 45\%$

超高効率セル

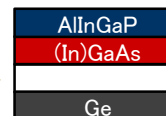
④-a InGaPトップセル  
(シャープ)

④-a ウエハ接合 (東京大)



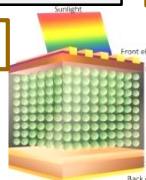
④-a 希釈窒化物  
(東京大・(再)埼玉大)  
量子構造 (東京大)

④-a 多接合動作解析 (宮崎大)



④-b 量子ドットセル (東京大)

セル構造設計・作製・評価  
デバイスシミュレーション



マルチバンド  
構造実装

④-b コロイド量子ドット (東京大)  
超高密度量子ドット (電通大)  
高ギャップ埋込量子ドット (産総研)  
量子ラチェット構造評価 (神戸大)

高信頼・低コストの太陽光追尾装置を  
含むシステムインテグレーション

LCOE < 7円/kWh @2030

超高効率・高倍集光

# 実用化に向けた研究開発の流れ

チーム 3

## 要素技術

チーム 1

セル構造

①-a 高効率III-V  
薄膜セル開発  
(光閉じ込め)

スタック技術

①-b スタック3技術  
- スマートスタック  
- 直接接合  
- 接着技術

H30中に  
見極め

チーム 2

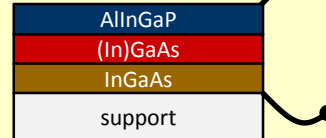
低コスト  
プロセス技術

②-a エピ層移載・  
ウエハ再利用

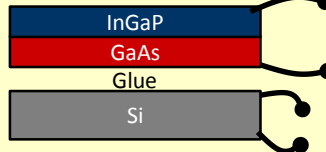
②-b 高速結晶成長

## 高効率セル

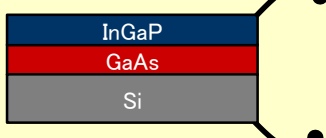
■ III-V薄膜3接合



■ III-V薄膜2接合 + Si



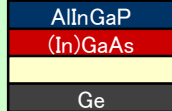
■ III-V on Si 3接合



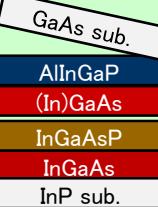
セル特性実証

■ 4 接合セル

エピタキシャル



ウエハ接合



■ 中間ハンド  
セル



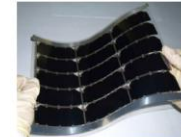
## 実用化を目指すモジュール

③-a モジュール開発

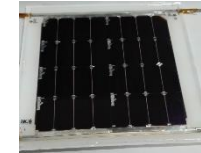
③-b 発電量試算・評価

■ 非集光モジュール (効率30%)

Film Type



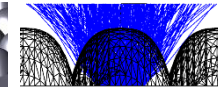
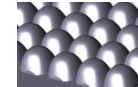
薄膜3接合



2接合 + Si (4端子)

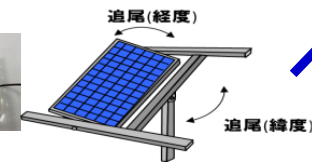
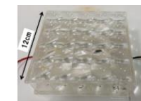
【用途】 車載, ビル

■ 無追尾低倍集光モジュール  
(効率30%)



【用途】 ビル  
都心部の大規模導入

■ 追尾型モジュール：  
許容角拡大→  
追尾機構の低コスト化  
(効率30%超)



小型・軽量パネルの低コスト追尾方式

【用途】 日射条件良好地での  
大規模導入

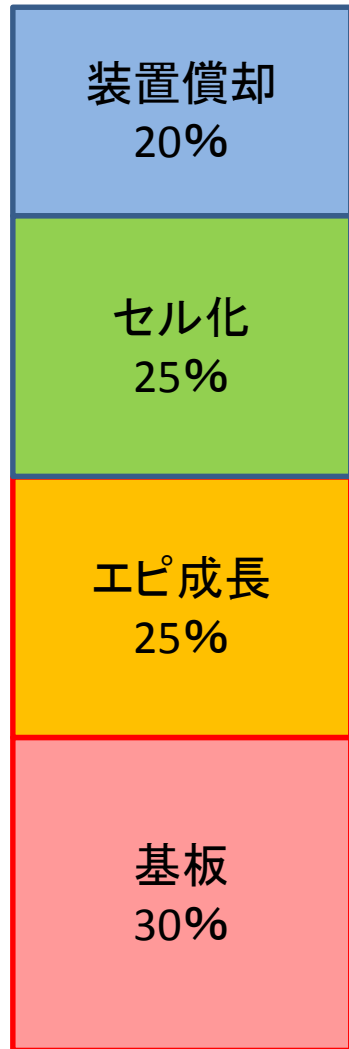
モジュール評価・発電量試算

コスト試算



# III-V 化合物太陽電池の低コスト化技術開発目標

## 現在のコスト内訳



要素技術	目標値	コスト			
		基板	エピ成長	セル化	装置償却
セル薄層化	1/4		1/3		1/2
基板再利用	10 回	1/6			
MOCVD高速成長	4 倍				1/3
MOCVD原料利用率	40%→70%		1/1.5		
シリコン量産技術適用	-			1/10	
低倍集光モジュール	1.5 倍	1/1.5	1/1.5	1/1.5	1/1.5
低下率		1/9	1/7	1/15	1/9

プロジェクト開始時	100%	30%	25%	25%	20%
プロジェクト終了時	11%	3.4%	3.6%	1.7%	2.2%

1/10

現在のIII-V 化合物太陽電池は非常に高コスト

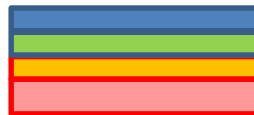


セルの薄膜化による原料・プロセス低減、安価な基板（樹脂、シリコン）への移載（ELO）、高価なGaAs基板の再利用、発電層薄膜の高速成膜によるプロセスコスト低減等、**総合的に低コストなプロセスを開発することにより量産効果と合わせて2桁以上のコスト低減を目指す。**

1/20

量産効果

1MW/year→10GW/year



# チーム I 低コストセル技術開発

## 開発項目

①-a 高効率III-V  
薄膜セル開発  
(光閉じ込め)

シャープ・東京大学

①-b シリコン上III-Vセル

シャープ

①-b シリコン上III-Vセル

- スマートスタックセル  
産業技術総合研究所
- 直接接合  
東京大学  
(再委託：大阪市立大)
- 接着技術  
東京農工大学  
(H30年度で終了)

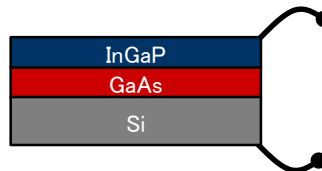
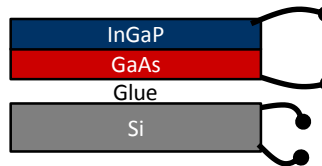
## 開発目標

- III-V多接合構造の薄膜化
- セル効率33%を維持
- 材料費・エピコスト低減による低コスト化に資する。

- III/V-樹脂-Si 4端子セル開発
- セル効率33%

- 接合技術による  
III-V on Si 3接合セル
- セル効率33%
- 低界面抵抗  
高信頼性界面  
低光学ロス  
を実現する接合技術
- 低コスト化ポテンシャル  
実証

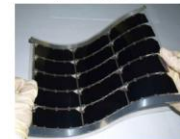
## 多接合セル構造



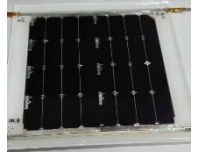
## モジュール

■ 非集光モジュール (効率30%)

Film Type



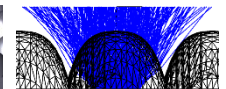
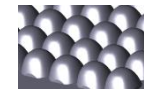
薄膜3接合



2接合+Si(4端子)

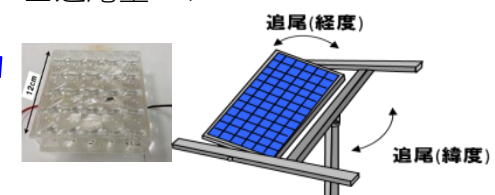
【用途】 車載, ビル

■ 無追尾低倍集光モジュール  
(効率30%)



【用途】 ビル  
都心部の大規模導入

■ 追尾型モジュール：



小型・軽量パネルの低コスト追尾方式



## ■ 薄型化検討(光閉じ込め構造なし)

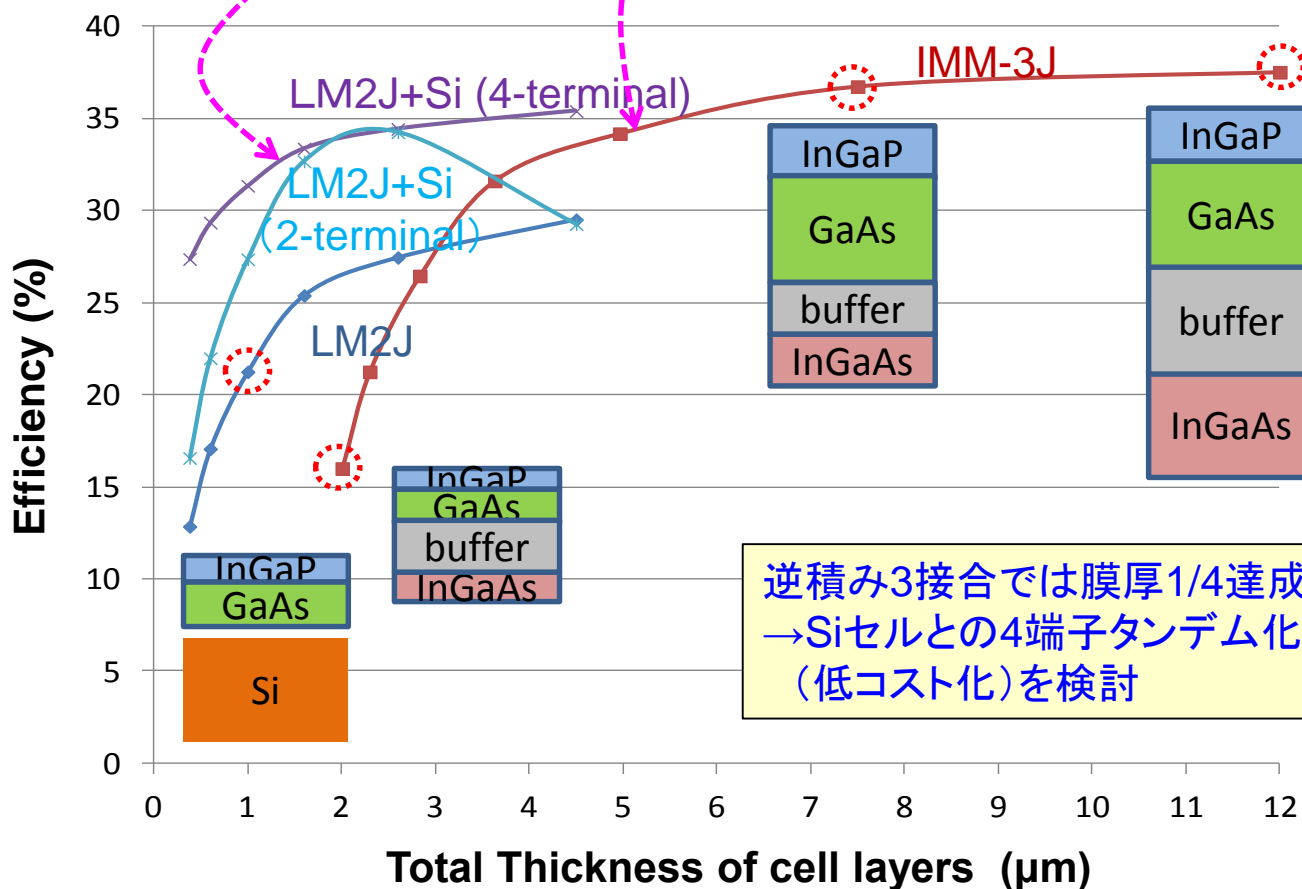
III-V (2接合) + Siセルタンデム化

薄膜III-VとSiの4端子セル  
→ 効率33%を実証  
→ モジュール開発・実証中

逆積み3接合型 (IMM3J)

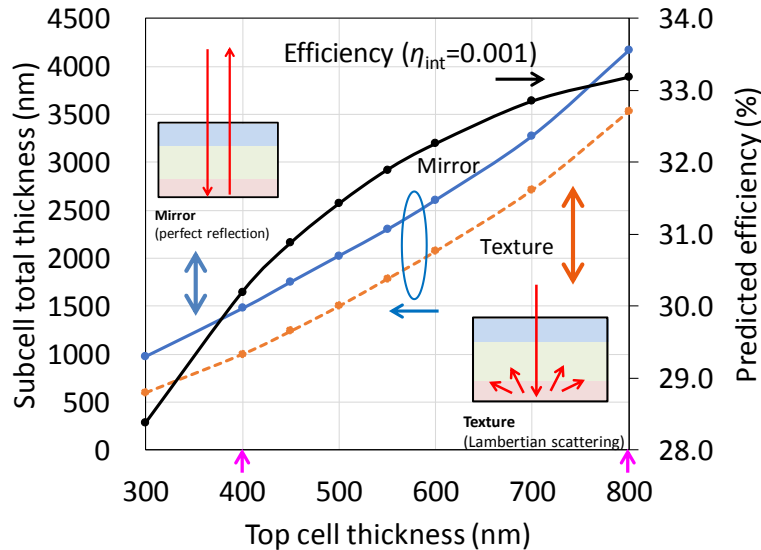
(世界最高効率31.17%モジュールに採用しているセル)

単純な接合構造の薄膜化 → 効率の維持が困難  
→ 裏面光閉じ込め構造を適用



逆積み3接合では膜厚1/4達成が困難  
→ Siセルとの4端子タンデム化で薄膜化  
(低コスト化)を検討

## 薄膜InGaP/GaAs/InGaAsセルの電流計算



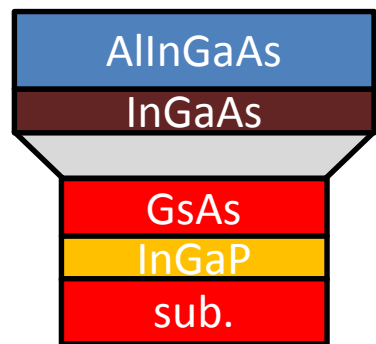
Total thickness (nm)	Mirror	4165	1478
	Texture	3534	1001
Efficiency (%)		33.2	30.2

層厚を30%に

効率は10%減少のみ

裏面テクスチャとの組み合わせで  
層厚1/4(3接合)でも効率30%を達成可

## 裏面テクスチャ加工



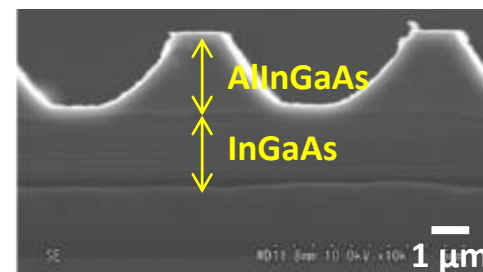
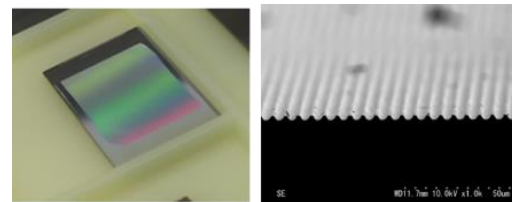
テスト3接合セル  
(IMM)

シャープ提供

裏面テクスチャ  
形成領域  
(高ドーパ)

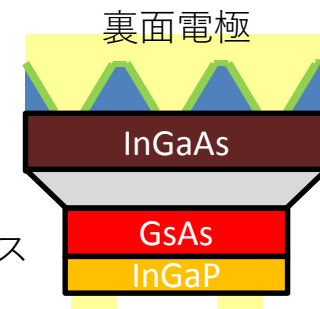
パターン形成  
ウエットエッチング

東大



セルプロセス  
(検討中)

東大

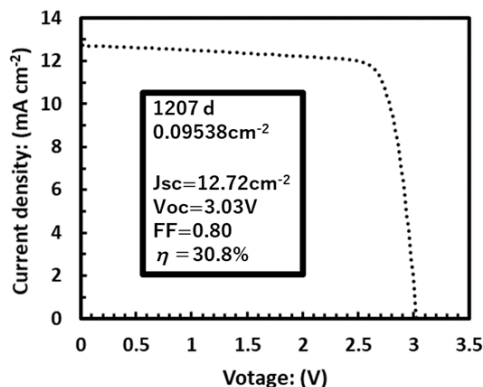
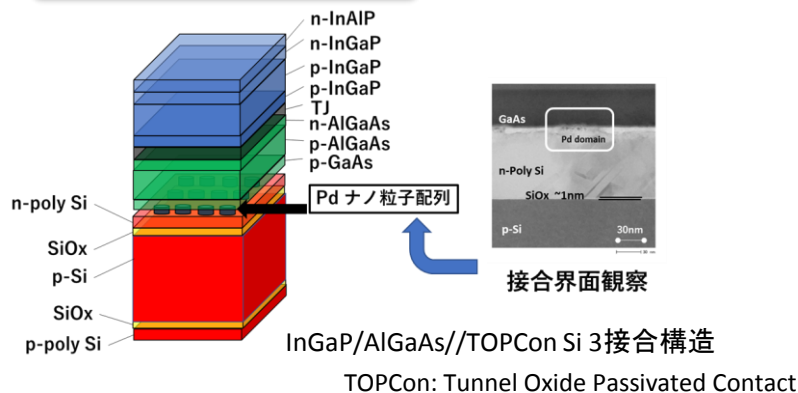


基板除去  
+ 表面電極

## 低コストハイブリッド多接合技術開発

GaAs//Si 太陽電池で、セル構造最適化及びTOPCon Si太陽電池の適用により非集光効率30.8%、低倍集光時の最大効率32.6%を達成。

### GaAs//Si太陽電池特性



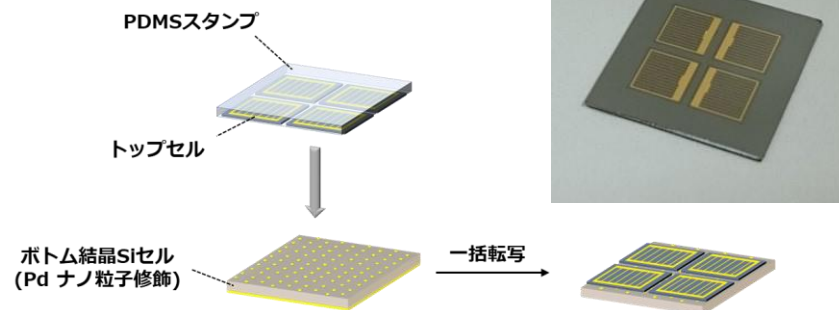
太陽電池性能(AM1.5G, 1sun)

ミドルセルをGaAsからAlGaAsに変更、かつTOPCon Siセルの適用により、開放電圧および短絡電流を改善。

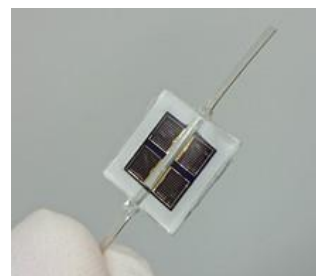
## 実用化技術開発

スタンプによるトップセルの一括転写技術を用いたGaAs//Siからなる4セルスマートスタックモジュールの試作に成功。特性確認、信頼性評価を実施中。

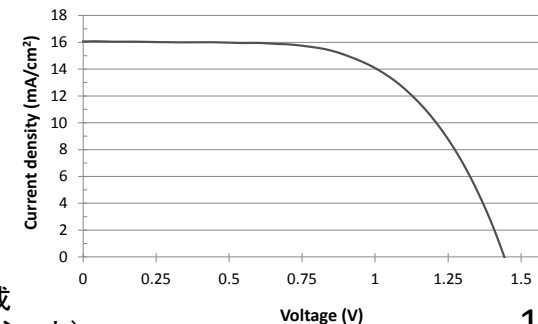
### 一括スマートスタック



### GaAs//Si 4セルモジュール試作および特性評価



結晶Siモジュールと同様の構成  
(ガラス/封止材/セル/封止剤/バックシート)



# ①-b シリコン上III-Vウエハ接合セル(2端子タンデム)

担当機関：東京大学、  
大阪市立大学（再委託）

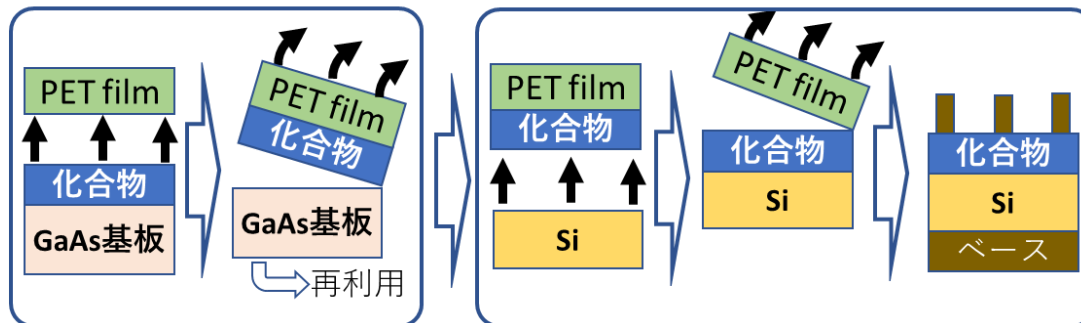
- 最終目標 - 3J変換効率>33%。
- 大面積GaAs基板の再利用を目指し、フレキシブル基板（PETフィルム）上のエピタキシャルリフトオフ（ELO）GaAsセル薄層をSiセルと直接接合。2 mm角セルを作製し多接合動作を実証。
- 今後、接合歩留まり向上検討予定。

## 新プロセス：フレキシブル基板上エピタキシャルリフトオフ試料の接合

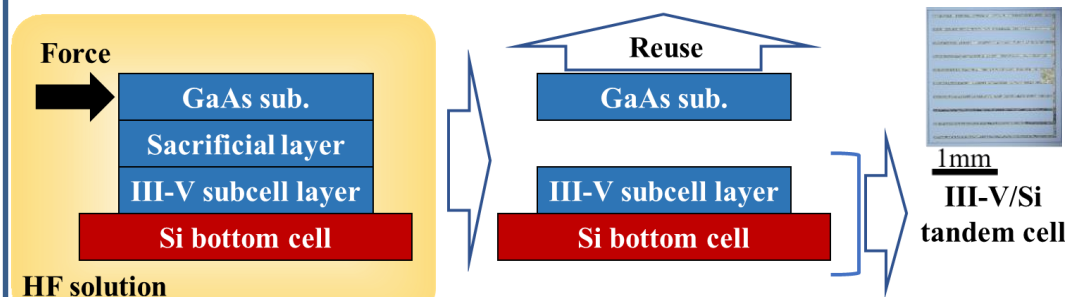
- 狙い-フレキシブル基板を用いたエピタキシャルリフトオフにより、大面積GaAs基板の再利用が可能な接合プロセスを構築。

エピタキシャルリフトオフ

ウエハ接合・エピ層転写・多接合セル作製



従来プロセス（エピ基板/Si基板接合からGaAs基板を分離）  
側面からの荷重による分離のため大面積GaAs基板の分離困難。

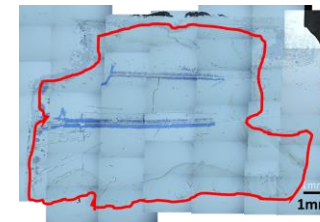


## GaAs//Si 2接合セル形成

- PETフィルムからSi上へ~1 cm角GaAsセルエピ層の~50%を転写。
- フィルム反り抑制、エピ層表面状態改善必要。

GaAs 1Jエピ層//Si

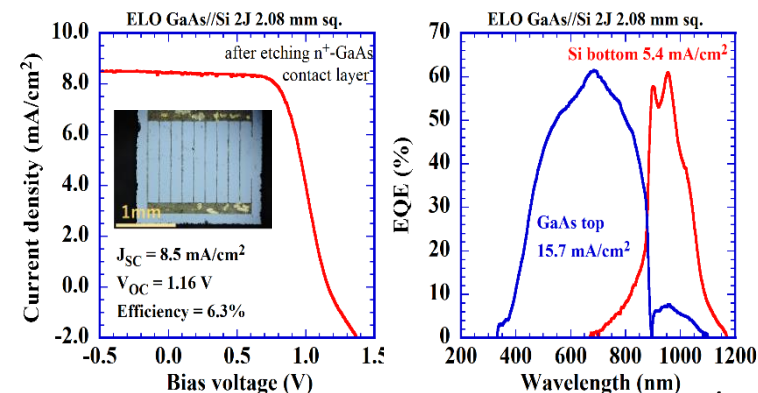
剥離後のPETフィルム



転写されたエピ層

PET上残留エピ層

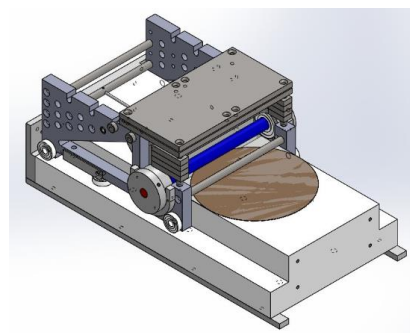
- ~2mm角 2接合セルを作製し多接合動作実証



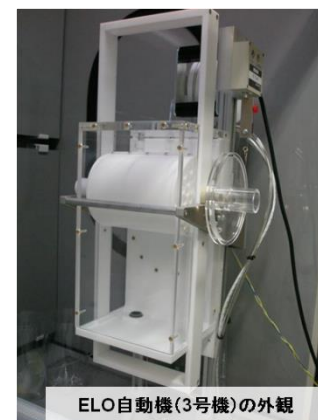
# チームII 低コスト化プロセス技術開発

## ②-a 低コスト実装プロセス

研究開発項目	最終目標
エピ層移載 東京大学 (再委託先:タカノ(株)含む)	<ul style="list-style-type: none"> <li>・4インチウエハサイズのELO実現。</li> <li>・10回以上の再利用基板上へのIII-V化合物セル作製。</li> </ul>
エピ層移載・ウエハ再利用 シャープ(株) (再委託先:タカノ(株)含む)	<ul style="list-style-type: none"> <li>・基板の再利用可能回数を10回まで向上させる。</li> </ul>
エピ層移載 豊田工大	<ul style="list-style-type: none"> <li>・非HF、非研磨プロセスで10回以上の再利用基板上へのセル作製。</li> </ul>

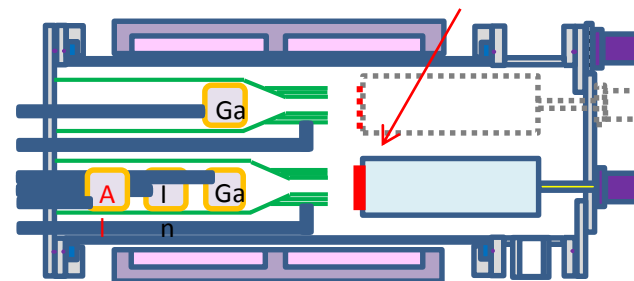


ELO装置



## ②-b 低コストIII-V化合物半導体製膜技術

研究開発項目	最終目標
MOCVD、HVPE装置 太陽日酸(株) 東京農工大	<ul style="list-style-type: none"> <li>成長速度100 <math>\mu\text{m}/\text{h}</math>、効率20%(GaAs)</li> <li>成長速度20 <math>\mu\text{m}/\text{h}</math>、効率12%(InGaP)</li> </ul>
MOCVDプロセス 東京大学	<ul style="list-style-type: none"> <li>・高速製膜(GaAs 100<math>\mu\text{m}/\text{h}</math>、InGaP 20 <math>\mu\text{m}/\text{h}</math>)</li> <li>・効率20%(GaAs)、12%(InGaP)</li> </ul>
HVPEプロセス 産業技術総合研究所	<ul style="list-style-type: none"> <li>・超高速GaAs、InGaP単セル効率24%(GaAs)、12%(InGaP)。</li> <li>・AlAs層の成長により、ELOを実証。</li> <li>・InGaP/GaAsセルVoc:2V以上。</li> </ul>



HVPE装置



## ②-a 低コスト実装プロセス:エピ層移載

担当機関: 東京大学、タカノ株式会社(再委託)

平成31年度最終目標:

4インチウェハのELO, 基板清浄化技術の最適化およびウェハ再利用10回以上

4インチサイズのELO自動機開発, 高速表面観察装置開発(<4インチウェハ/1h) [タカノ再委託]

### ELO自動機開発

#### ✓2インチ用小型ELO自動機開発(試作1~4号機)

開発目標: 高速化、再現性向上、条件最適化

#### ✓4インチ用ELO自動機開発(試作5号機)

開発目標: 大面積化(高速化との両立)、再現性向上

- ・ステージ温度分布均一性を改善、  
Φ100mm(4インチウェハ)に対し±1℃以内。
- ・ELO時の表面劣化抑制に向けた追加要素検討。
- ・4インチウェハの無損傷剥離を達成。(速度20mm/h)

### 高速表面観察機開発と基板清浄化技術開発

#### ✓2段階撮像方式採用: ①異常点検出 → ②拡大撮像

#### ✓PL検出機能の搭載 → 分類精度向上

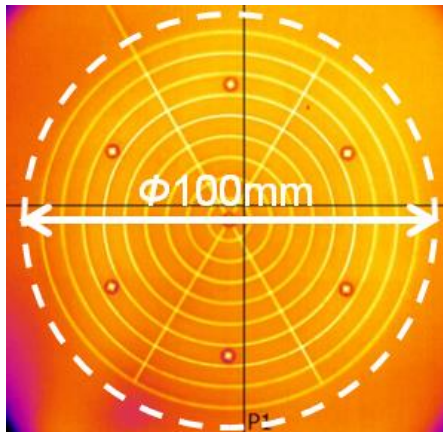
#### ✓機械学習による異常点分類機能の搭載

- ・異常点分布の可視化、統計化

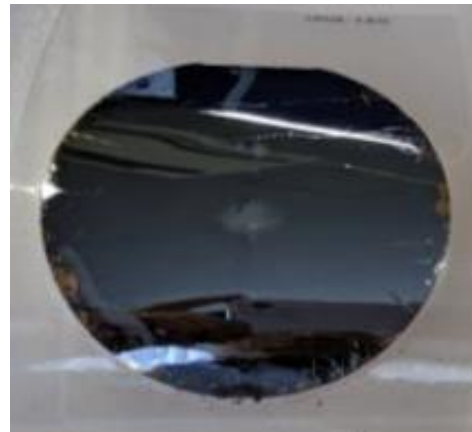
#### ✓撮像アルゴリズムの最適化 → 総観察時間短縮

- ・機械学習により特定異常点の判定
- ・異常点密集部の検出情報統合  
(例: 拡大撮像枚数を7000枚→1000枚に削減)

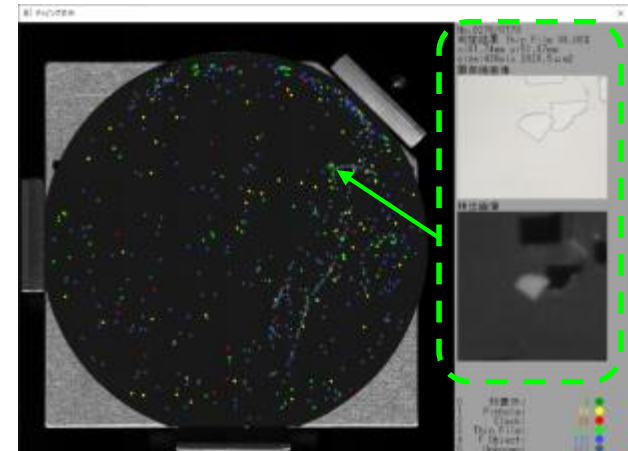
#### ◆ 改良後のステージ温度分布



#### ◆ 4インチELO薄膜



#### ◆ 4インチウェハ表面の異常点検出・分類・マッピング



各異常点分布マッピング

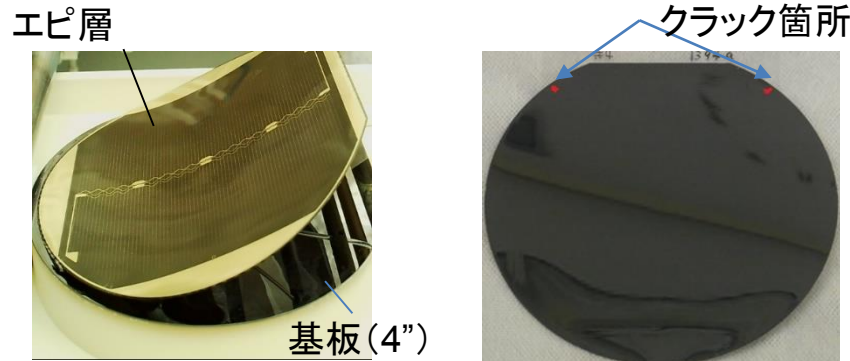


## ②-a 低コスト実装プロセス エピ層移載・ウェハ再利用

担当機関: シャープ株式会社  
タカノ株式会社(再委託)

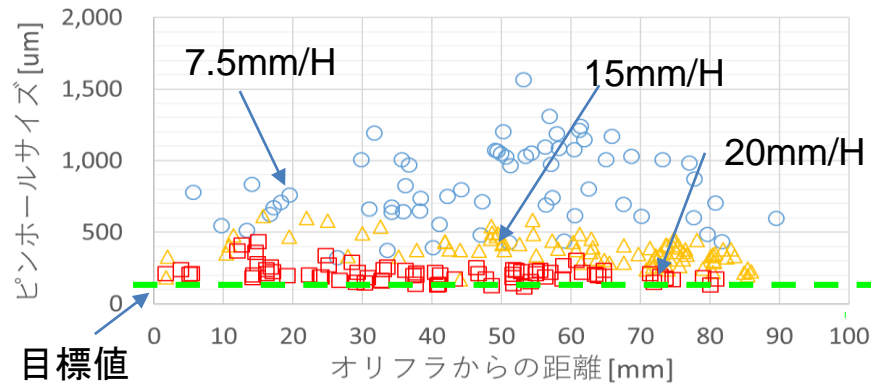
### エピ層移載

- ・逆積2接合型を20mm/Hで概ねクラックレス剥離
- ・透過型逆積2接合でもクラックレス剥離可能を確認
- ・欠陥からのエッチャント浸み込みにより形成されるピンホールのサイズを約0.5mmまで縮小  
(目標値0.1mm以下)



透過型セルELOの様子

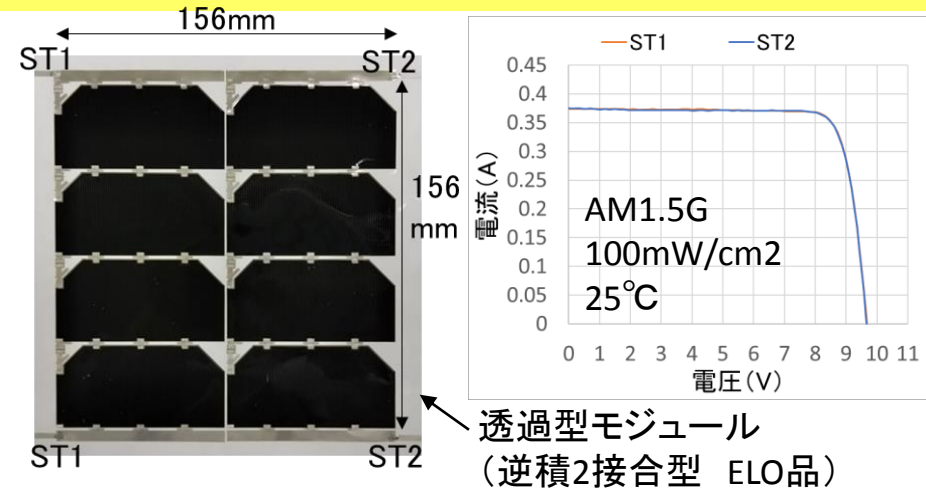
剥離したエピ層(20mm/H)



ピンホールサイズの剥離速度依存性

### セル化・モジュール化

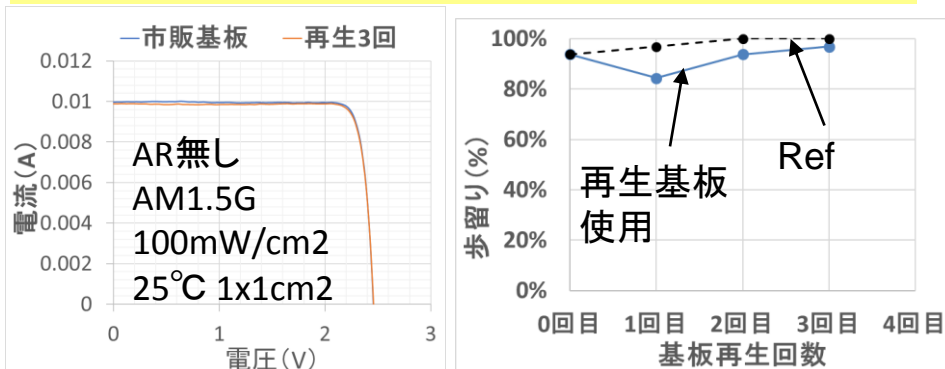
- ・ELOエピ層を用いてモジュール化可能なプロセスを確立



透過型モジュール  
(逆積2接合型 ELO品)

### 基板再生

- ・再生3回で市販基板と同等のIV特性を確認
- ・再生3回で市販基板と歩留りの低下はほぼ無し

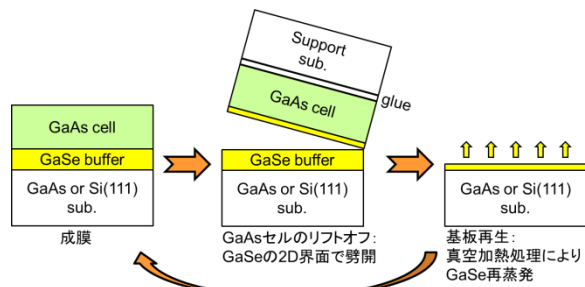


再生基板を使用した逆積2接合型セルのIV特性と歩留り

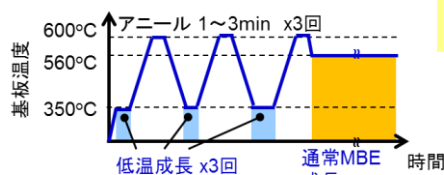
## ②-a 低コスト実装プロセス: エピ層移載

担当機関: 豊田工業大学

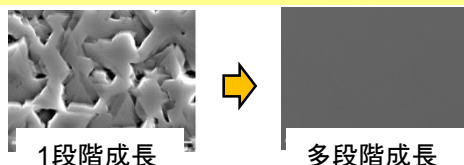
GaSe層状半導体をバッファにしてGaAsやSi基板にIII-Vセルを成膜し、層状半導体の劈開性を利用してメカニカルに高速リフトオフ



### GaSe/Si(111)上GaAs層の高品質化 —成長核生成過程の制御—

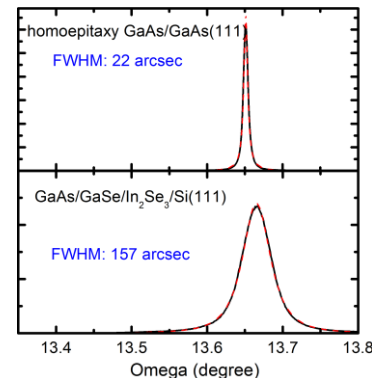


多段階成長によりGaAsのステップ  
フロー成長が可能

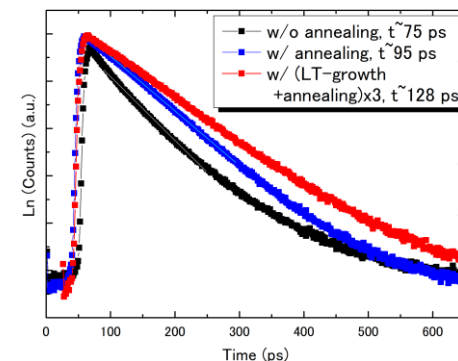


	1回目 (~0nm)	2回目 (~9nm)	3回目 (~37nm)	通常成長 (~74nm)
RHEED	低温成長 アニール	低温成長 アニール	低温成長 アニール	
SEM		アニール後	アニール後	成膜初期
モデル	低温GaAs層 2D-GaSe ↓ 高温アニール 2D-GaSe	低温GaAs層 2D-GaSe ↓ 高温アニール 2D-GaSe	低温GaAs層 2D-GaSe ↓ 高温アニール 2D-GaSe	通常MBE成膜初期 2D-GaSe

### GaAsエピ層の評価



GaAs層のX線回折ロッギング  
カーブ測定 (GaAs(111)面)

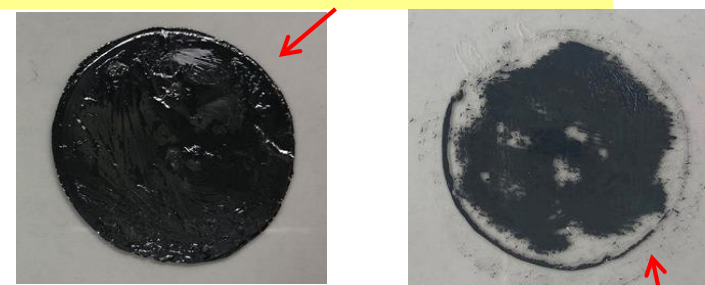


GaAs層のPLライフタイム

ロッギングカーブ半値幅: 157arcsec、PLライフタイム: 128 ps  
→ 改善に向け、GaAs成膜初期プロセスの最適化

### GaAsエピ層剥離

2インチ基板での瞬間的なエピ層剥離に成功



450°C成膜  
550°C成膜  
アクリル板上に移載した2インチGaAsエピ層  
(層状半導体層の最適化、剥離プロセスの改善を検討中)

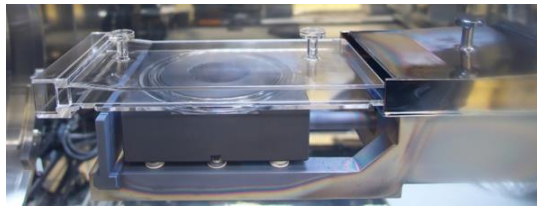
## 高速成長用MOCVD装置@AIST(大陽日酸製)



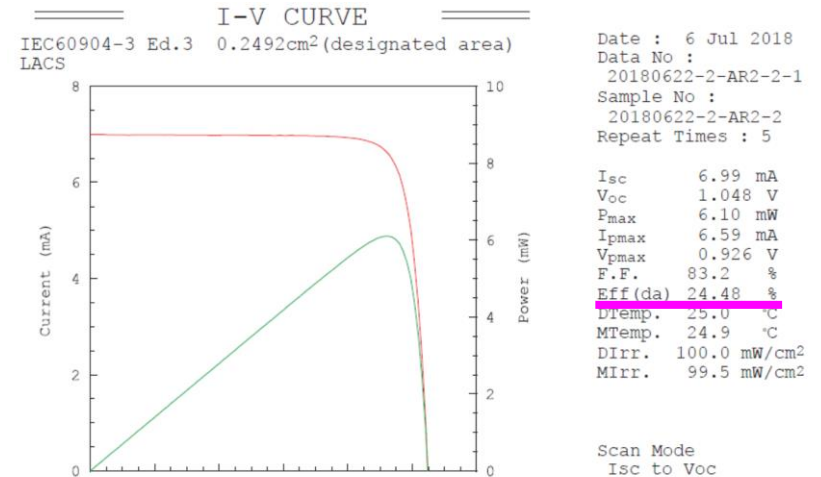
ウエハ周囲のフローライナー  
の高さを極小化して  
原料のウエハへの輸送効率を  
向上

高速成長

- GaAs: 120  $\mu\text{m/h}$
- InP: 30  $\mu\text{m/h}$



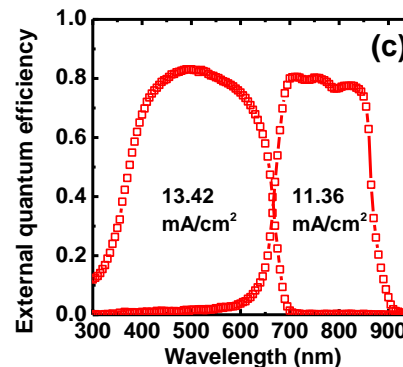
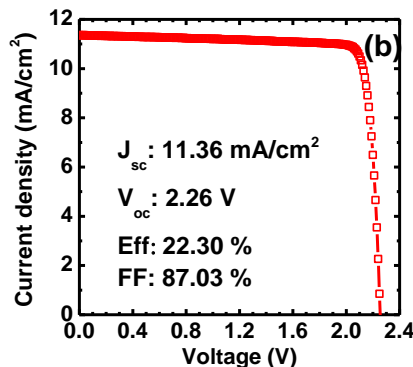
## ■GaAsセル: 120 $\mu\text{m/h}$ 成長で効率24.5%を達成



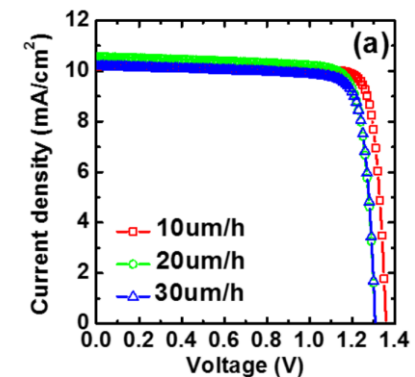
## ■トンネル接合の実装, 高速成長によるInGaP/GaAs 2接合セル実現

(a)

InGaP n-p junction  
1- $\mu\text{m}$  thick base @30  $\mu\text{m/h}$   
TJ  
GaAs n-p junction  
2- $\mu\text{m}$  thick base @120  $\mu\text{m/h}$   
p-GaAs substrate

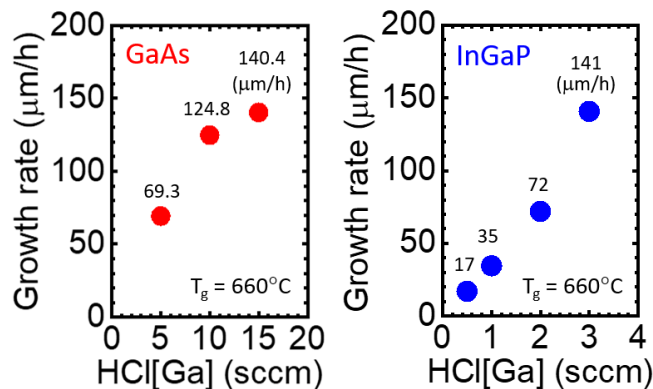


## ■InPセル: 10 $\rightarrow$ 30 $\mu\text{m/h}$ 高速化で 効率劣化1%未満 (AR無し効率11.1%)



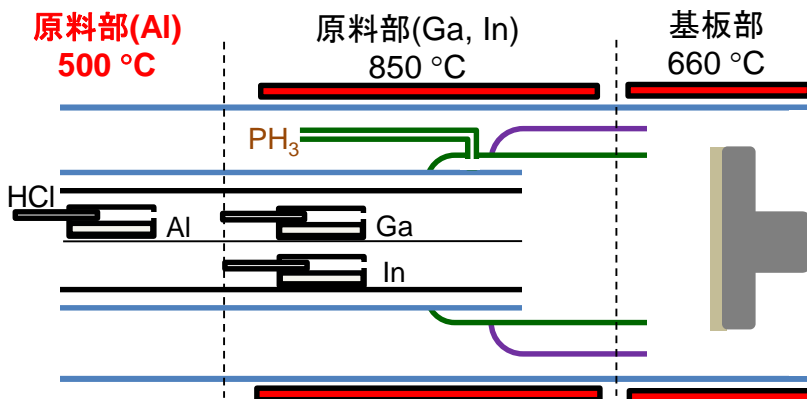
## GaAs, InGaP 高速成長

- ノズル、成長プロセスの改善により  
GaAs, InGaPで  $>140 \mu\text{m/h}$  を実証  
(昨年度は  $40 \mu\text{m/h}$ )



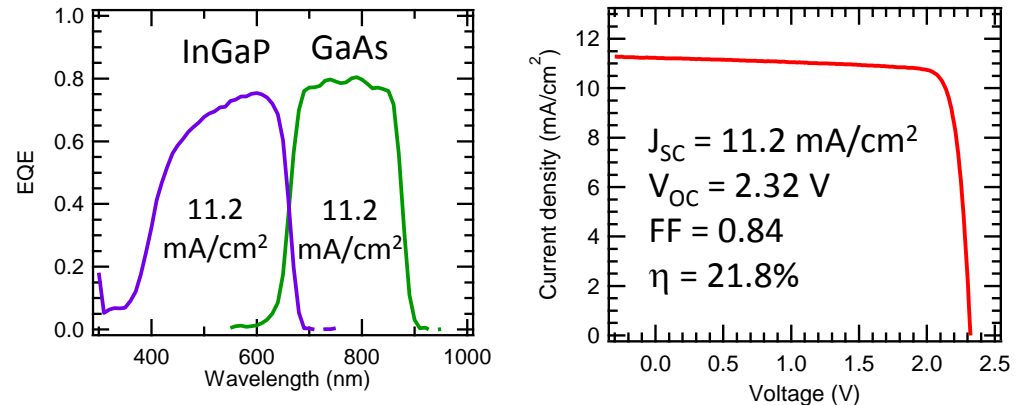
## Al系成長 (AlInGaP成長)

$\text{AlCl}_3$ を用いるために、3ゾーンで温度制御

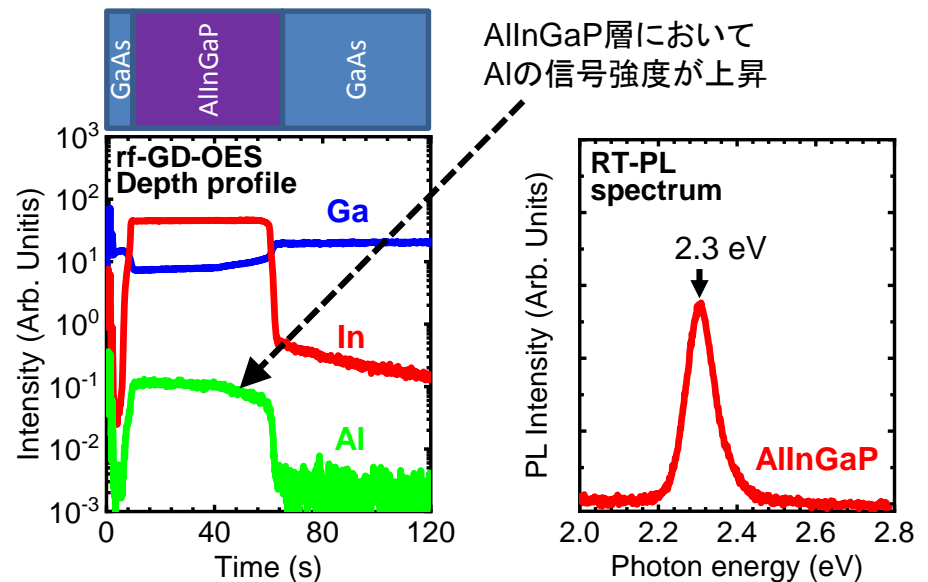


## InGaP/GaAs 2接合セル開発

- GaAs系トンネル接合を開発し変換効率21.8%を実現  
(HVPEでトンネル接合の形成に初めて成功)



- AlInGaPのHVPE成長を世界で初めて実証

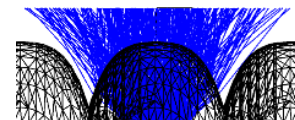
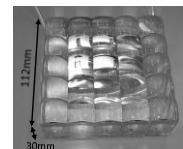
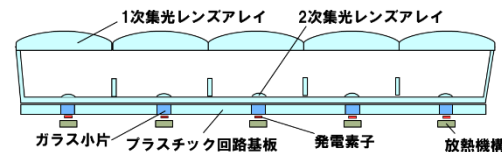
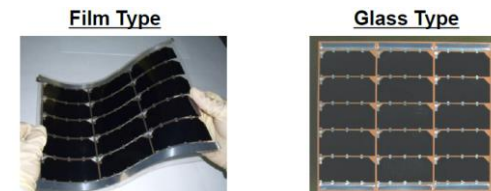




# チームIII 低コスト化モジュール開発

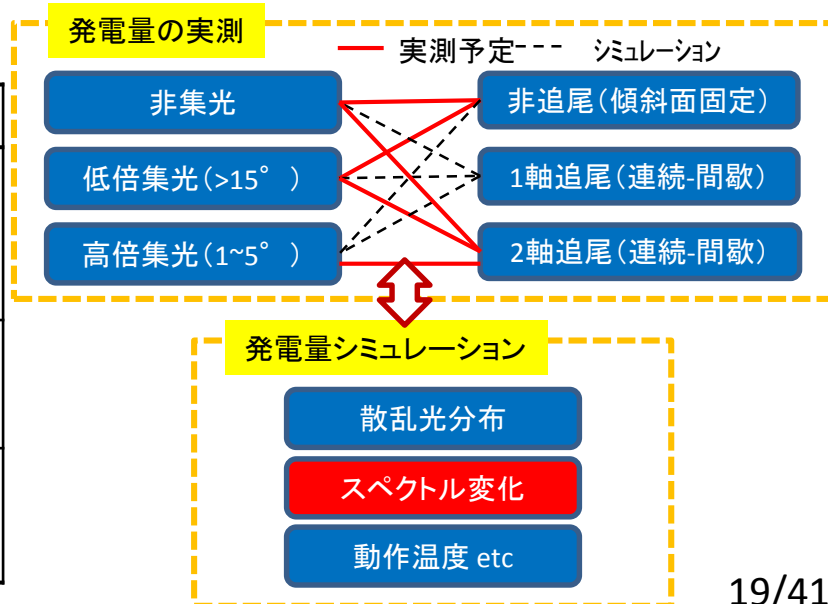
## ③-a 低コストモジュール開発

開発項目	最終目標
非集光モジュール シャープ	開発テーマⅠ、Ⅱの成果を利用して作製したセルを用い、モジュール効率30%以上を達成する。
集光モジュール パナソニック	PICパネルの実現 ・大きさ: 99cm□ ・変換効率: 38%(33cm□モジュール) ・PICモジュール製造コスト: ≤80円/W
無追尾モジュール 豊田工大	非集光下で効率33%のセルを用い、モジュール効率30%を達成する。
表面コート技術 宮崎大学	モジュール表面コート技術の開発により、非集光下での効率33%セルを使用して、モジュール効率30%を達成する。



## ③-b 低コストモジュール発電量試算、屋外評価

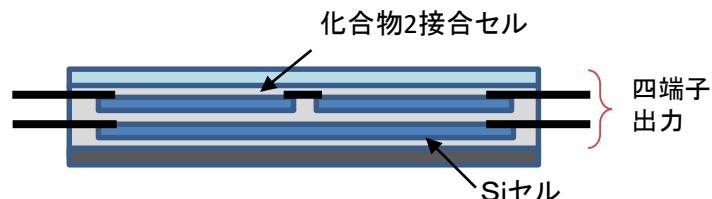
開発項目	最終目標
非集光モジュール シャープ	発電量や設備稼働率の実測結果から、発電コスト7円/kWhの達成に向けた見通しを得る。車両に搭載した場合の発電性能の検証を行う。
無追尾集光モジュール 豊田工大	全国各地での年間発電量を算出することにより、発電コストを求める。
発電量試算、屋外評価 宮崎大学	低コストモジュールの発電量や設備利用率の試算を実施し、7円/kWhの検証に必要なデータを取得する。



## ■ 化合物2接合+Si メカニカルスタック構造モジュールの開発

## 2017年度試作モジュールの屋外IV特性評価

## 検討品の構造(断面図)



## 電気特性測定結果

測定日時	日射強度		Voc [V]	Isc [A]	FF	Pm [W]
2018/8/5 11:54	875W/m <sup>2</sup>	化合物2接合	9.22	0.31	0.78	2.23
		Si	0.60	3.35	0.79	1.60

⇒ 屋内測定(27.3%)と同程度の特性を確認(温度補正込みで約27.0%)

## ELO法(②-a 成果)を用いた化合物2接合モジュール(4直列x2並列)の試作

## 電気特性(自社測定)

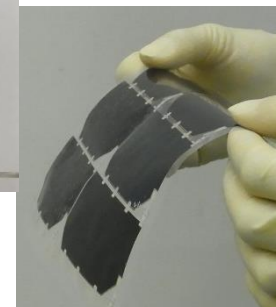
	Isc [A]	Voc [V]	F.F.	Eff. [%]	
				セル面積	有効面積(※)
ストリング 左	0.374	9.678	0.830	27.4	24.5
ストリング 右	0.374	9.676	0.830	27.4	24.5

※ 有効面積: 想定するSiボトムセルの面積(122.75cm<sup>2</sup>)

## メカニカルスタックモジュールの想定出力(計算値)

	Isc [A]	Voc [V]	F.F.	Eff	合計 Eff
化合物2接合	0.748	9.677	0.830	24.5%	30.1%
Siボトム	2.56	0.696	0.780	5.7%	

## 外観


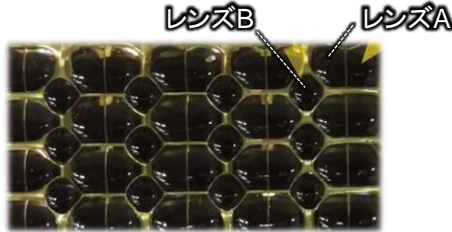
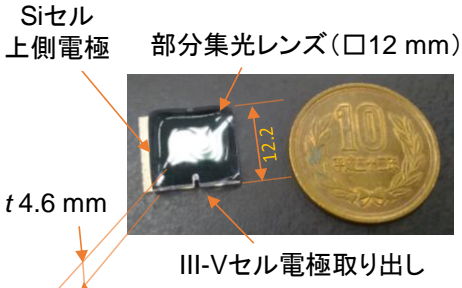


⇒ 最終目標である Eff&gt;30% 達成の見込みを得た



## 無追尾集光型太陽電池モジュールの開発

### レンズ充填率の向上による開口内デッドエリアの低減

初期試作	2018年度の成果
<p>III-V 単独使用</p>  <p><math>C_g = 4.0 \times</math></p>	<p>無追尾低倍集光</p>  <p> <math>C_g = 2.2 \times</math>            モジュール効率: 21.9%            (セル効率: 30.0%)         </p>
<p>III-V on Siメカニカルスタック部分集光</p>  <p> <math>t 4.6 \text{ mm}</math>  <math>12.2 \text{ mm}</math>            III-Vセル電極取り出し         </p> <p>           シリコンレンズ            III-Vセル            透明基板            Siセル         </p> <p> <math>40 \text{ mm}</math>  <math>32 \text{ mm}</math> </p> <p> <math>C_g = 3.5 \times</math>            モジュール効率: 21.0%            (III-V効率: 30.5%, Si効率: 18.4%)         </p>	<p>単セル - レンズモジュール</p> <p>モジュール効率: 27.1% (セル効率: 31.0%)</p>

$C_g$ : 幾何学的集光倍率(= レンズ開口面積 / III-Vセル有効面積)

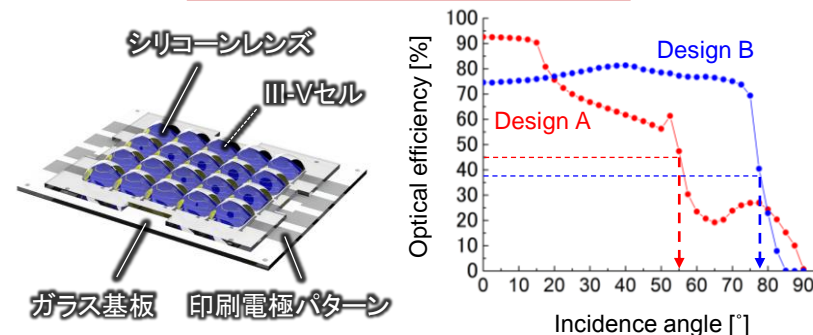
### 今年度の開発方針

- モジュール効率向上  
(セル効率: 35%, モジュール効率: 30%)
- 産総研での精密評価(1/14予定)
- 用途拡大  
【1軸追尾】 効率志向  
【車載】 広許容角・曲面对応

### モジュール効率30%への施策:

- 35%セルの調達
- 光学系直接鑄込みによる界面損失低減
- インターコネクト改良による抵抗損失低減

### モジュール設計 ( $C_g = 1.9 \times$ )



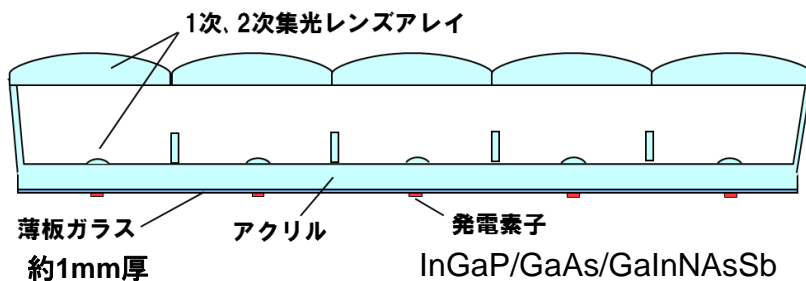
### レンズ光学的効率(設計値)

- Design A: On-axis 90%, 許容角 55°
- Design B: On-axis 75%, 許容角 77°

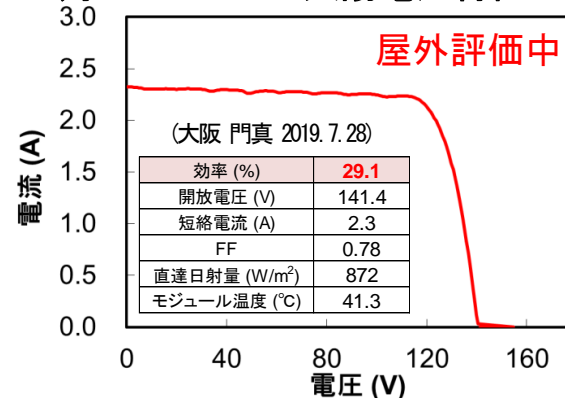
## プラスチックレンズ一体型セル・モジュールPIC(超軽量高倍集光モジュール)

低コスト構造(薄板ガラス基板)の1m角パネルを完成させ、屋外評価中。最高効率29.1%(直達日射)  
【今後】発電素子の変更(ボトムセル: GaInNAsSb→Ge)で、 $I_{sc}$ の向上を目指す

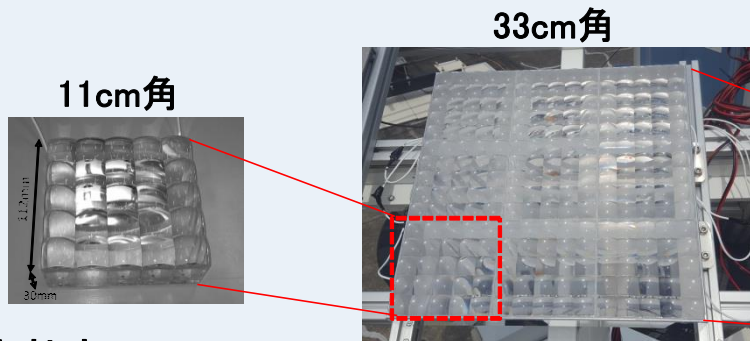
## ■PICモジュール構造(薄板ガラス回路基板)



## ■ 1m角モジュールの太陽電池特性



注) 効率算出に用いたモジュール面積は、レンズ総面積を適用



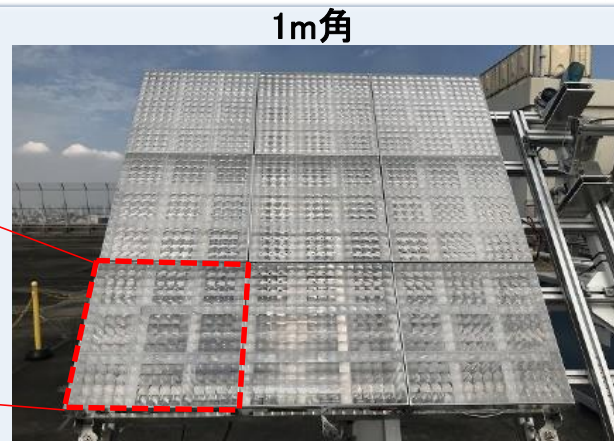
## 変換効率

30.7% (直達日射)

27.6% (全天日射)

30.5% (直達日射)

27.5% (全天日射)



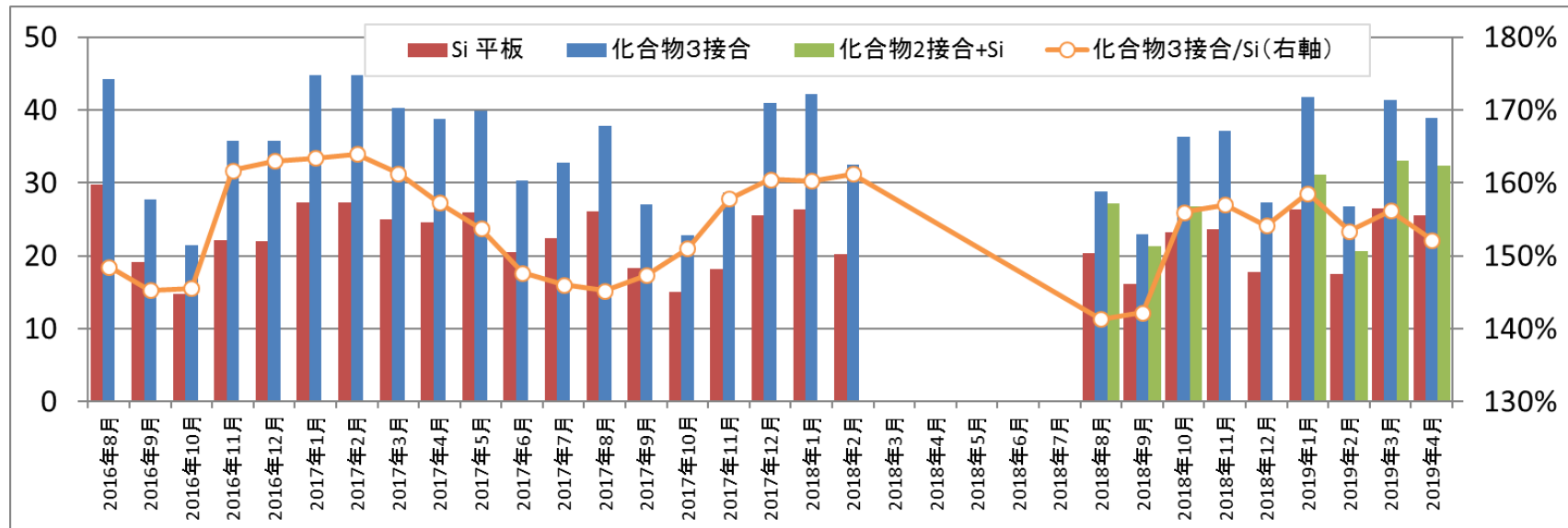
29.1% (直達日射)

26.2% (全天日射)

モジュール大型化による効率低下への施策:

個別モジュールの特性バラツキ低減(素子選別強化)とモジュール間の面合わせ精度向上(組立装置による強化)

## モジュール面積あたりの月積算発電量比較



## 試験期間中発電量総計

日数	日射量 kWh/m²		積算Pm Wh	定格あたり Pm Wh/W	面積あたり Pm kWh/m²
823	3532	Si 平板	744	3326	628
		化合物 3 接合 (Si 平板比)	846	3162 (95%)	970 (155%)

## 化合物2接合+Si 評価期間での比較

	モジュール面積あたり発電量	P/R
Si 平板	150 kWh/m² (100%)	0.94
化合物 3 接合	228 kWh/m² (152%)	0.88
化合物 2 接合 + Si	193 kWh/m² (129%)	0.87
化合物 2 接合	140 kWh/m² (93%)	-
Si ボトムセル	53 kWh/m² (36%)	-

・面積あたり発電量は、Si平板モジュールに比べ、化合物3接合は 155%、化合物2接合+Si は 129% となった。

⇒ 宮崎大、豊田工大で実施の発電量シミュレーションにデータを活用

### ③-b 低コストモジュール発電量試算、屋外評価

担当機関: 宮崎大学  
豊田工業大学

**スペクトル敏感性、低倍集光、高倍集光、車載、ZEB、1軸追尾、曲面など、これまでにない特性と設置方式を持つPVシステムを統一、同一基準で議論するためのモデルを開発**

設置場所、設置方法、モジュール種類、常時

METPV-11日射  
データベース  
(全国**837**カ所)

直達日射量  
散乱日射量  
反射日射量

5日射区毎の大気  
パラメータ平年値

直達スペクトル  
散乱スペクトル  
反射スペクトル

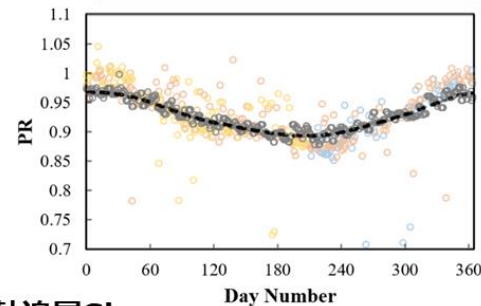
日射量  
スペクトル  
温度  
角度特性

モジュール特性計算

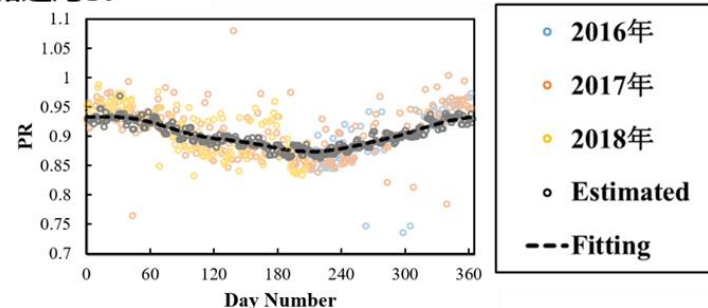
365日×24時間で積算

**日本全国マップ化**

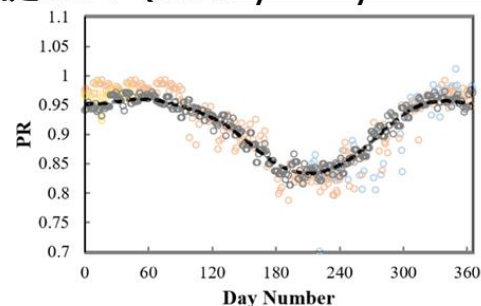
固定Si



2軸追尾Si



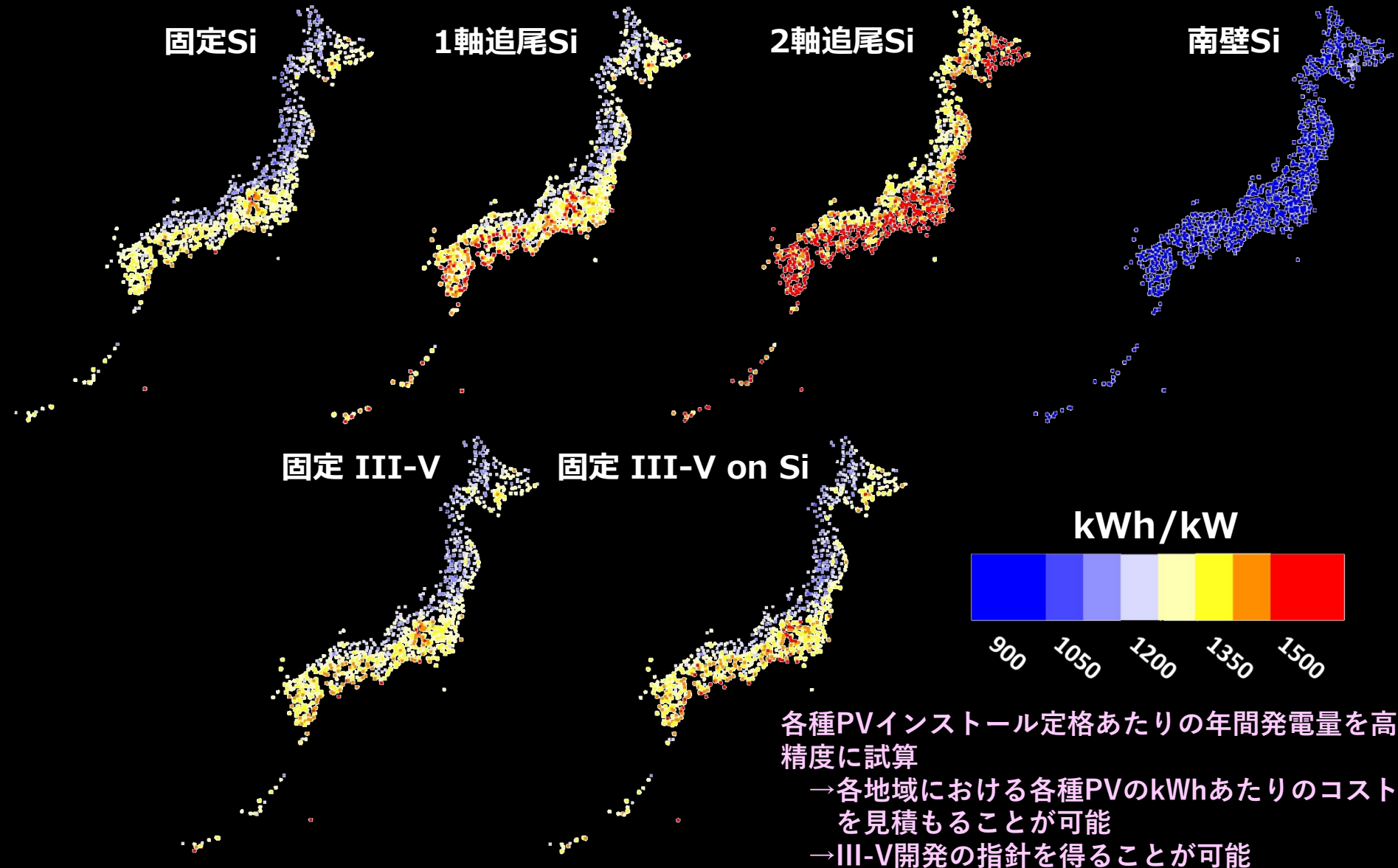
固定III-V (InGaP/GaAs/InGaAs)



- ・ 実測値と精度よく一致する発電量再現モデルを開発
- ・ METPV-11の気象データを用い全国837カ所の定格kW当たりの年間発電量kWhを導出

### ③-b 低コストモジュール発電量試算、屋外評価

担当機関: 宮崎大学  
豊田工業大学



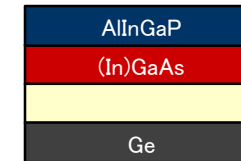


# チームⅣ 超高効率セル開発

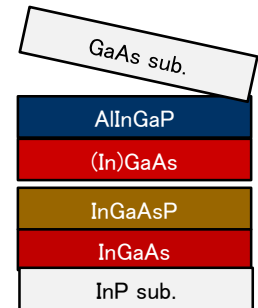
## ④-a 多接合

所属機関名	最終目標
希釈窒化物 (MBE) 東京大学	GaInNAs:Sb/Ge + InGaP/GaAs 4接合セルの積層技術、及びスタック技術を確立し、変換効率50%を実現する。
希釈窒化物 (MBE) 埼玉大学 (東大再委託)	GaAs基板上GaInNAsヘテロ接合セルの構造設計及び試作を行い、短絡電流密度14 mA/cm <sup>2</sup> 以上を得る。
既存構造 シャープ	他機関と共同で4接合もしくは5接合型太陽電池を開発し、50%(集光時)の変換効率を目指す。
量子構造 東京大学	超格子を挿入した4接合セルにより、集光下効率50%を達成する。
ウエハ接合 東京大学	GaAs系接合とInP系2接合から成る4接合セルにより、非集光時変換効率42%, 集光下変換効率50%を目指す。
多接合動作解析 宮崎大学	最適なキャリア回収効率を示すバンドラインナップ設計により、集光下効率50%以上の多接合セル実現に貢献。

エピタキシャル



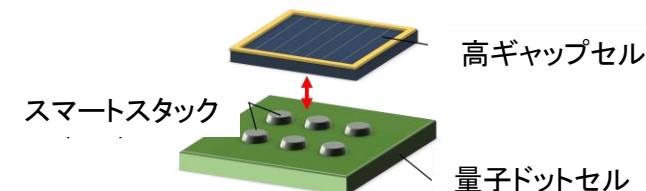
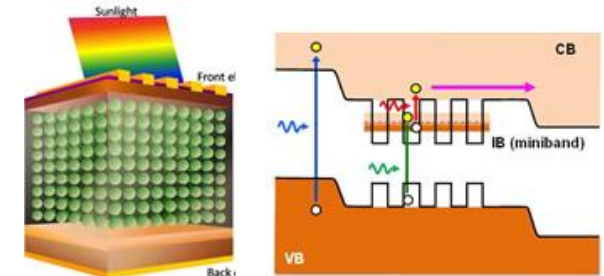
ウエハ接合



第3セルの  
開発が鍵

## ④-b 量子ドット・マルチバンド

所属機関名	最終目標
量子ドット・マルチバンド 東京大学	タイプⅡ超格子セル、及び低電流・高電圧型低倍集光セルにより、効率45%を目指す。
量子ドット・マルチバンド 東京大学	プラズモン金属ナノ粒子層を組込んだPbS QD/ZnO NW太陽電池のNIR領域(0.9 μm以上)で、η=4%以上を達成。
量子ドット・マルチバンド 産総研	低倍集光量子ドットセルで効率45%を達成(東大Gと共同)
高密度量子ドット成長 電気通信大学	得られた研究成果を基に、東大Gとの共同により集光下での変換効率45%以上を目指す。
キャリア取り出し 神戸大学	(1)室温のキャリア寿命として100nsを超える長寿命化。 (2)キャリア取出し効率は80%以上まで引き上げ。





## ■裏面ヘテロ構造での高効率化検討

## ◆順積み構造

裏面ヘテロ構造の採用で、  
InGaP単セル、GaAs単セル、InGaP/GaAsセル  
の全てのVocが向上した。

## Voc比較

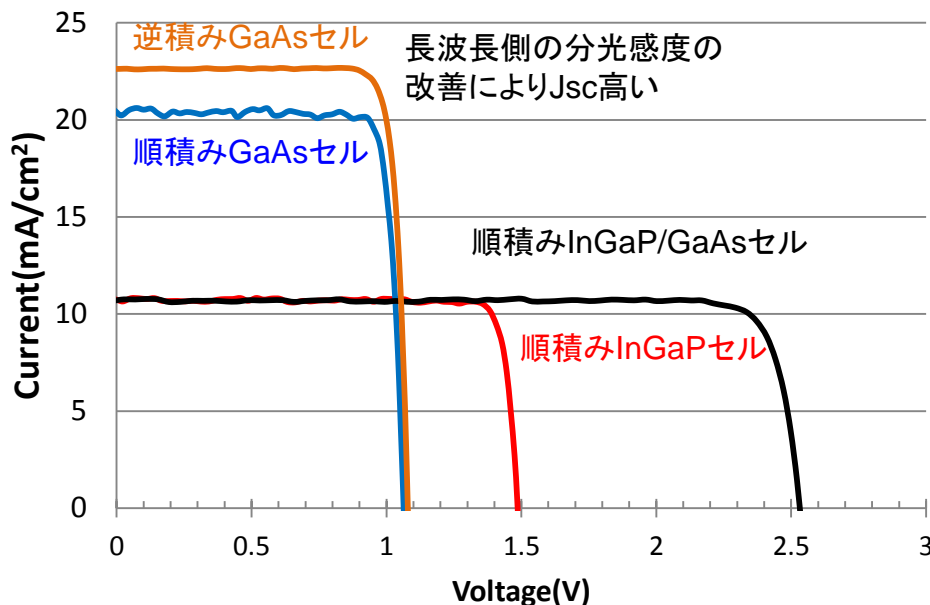
	従来	裏面ヘテロ構造	従来比
InGaP	1.440	1.486	+0.046
GaAs	1.020	1.064	+0.044
InGaP/GaAs	2.460	2.527	+0.067

## ◆逆積み構造

逆積み裏面ヘテロGaAsセルの構造を適正化することで、順積みと同等の特性を得た。  
InGaPセルについては、継続検討中

## Voc比較

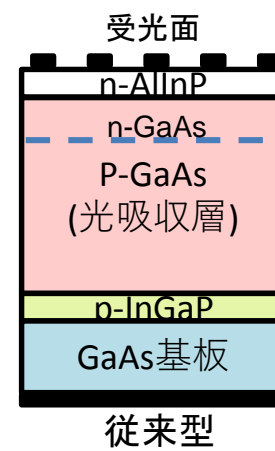
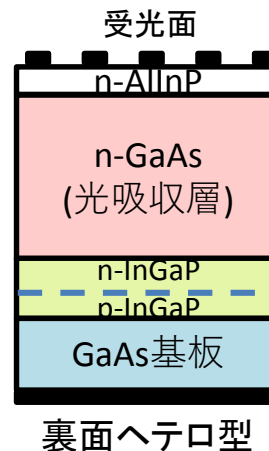
	従来	裏面ヘテロ構造	従来比
GaAs	1.000	1.087	+0.087



## ※裏面ヘテロ構造とは

- ・受光面に対して裏側にpn接合層を形成
- ・pn接合層に光吸収層よりもEgの高い材料を用いる

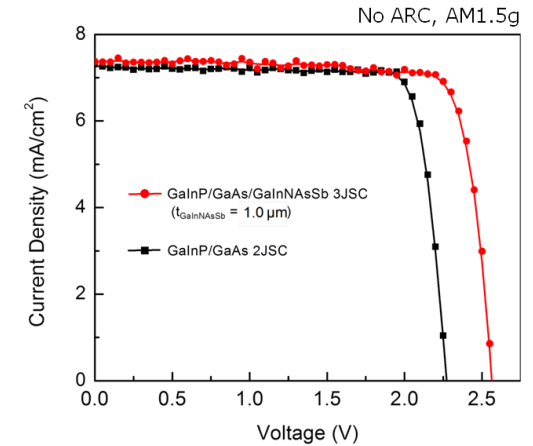
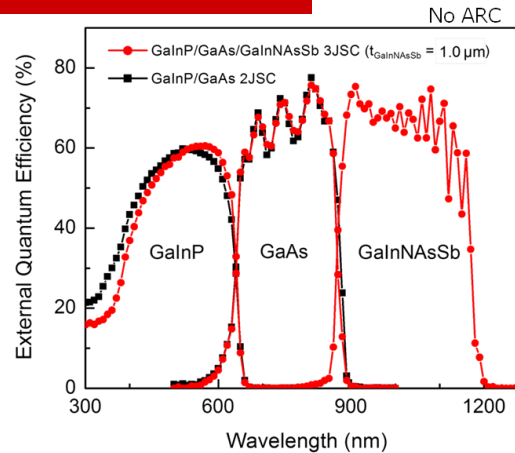
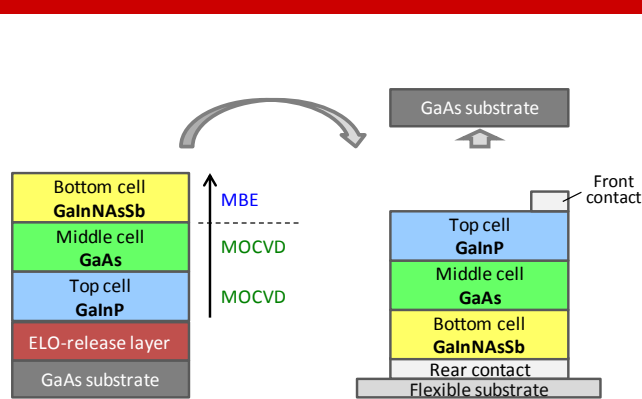
例)  
GaAsセル  
の構造



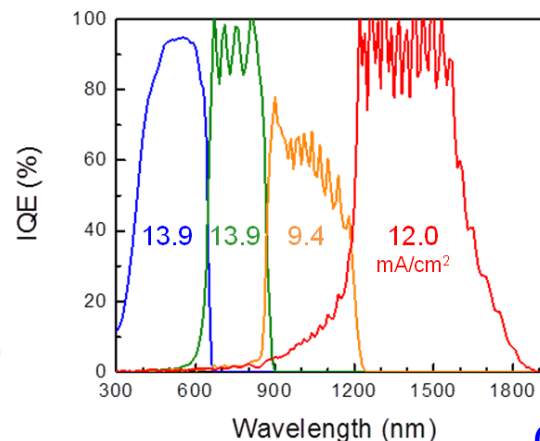
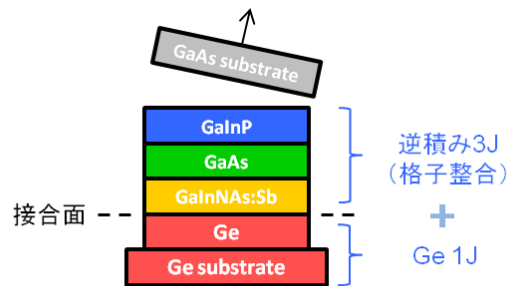
平成31年度最終目標：

InGaP/GaAs/GaInNAs:Sb/Ge 4接合セル化、および変換効率50%の実現

## InGaP/GaAs/GaInNAs:Sb ELO薄膜3接合セル



## InGaP/GaAs/GaInNAs:Sb//Ge 4接合セル



・エピタキシャルリフトオフ(ELO)法を用い GaInP/GaAs/GaInNAs:Sb 格子整合 3接合セル試作。3接合化によるJscの維持、Vocの増大を確認。

・ GaInP/GaAs/GaInNAs:Sb//Ge 直接接合4Jセルの試作に成功。

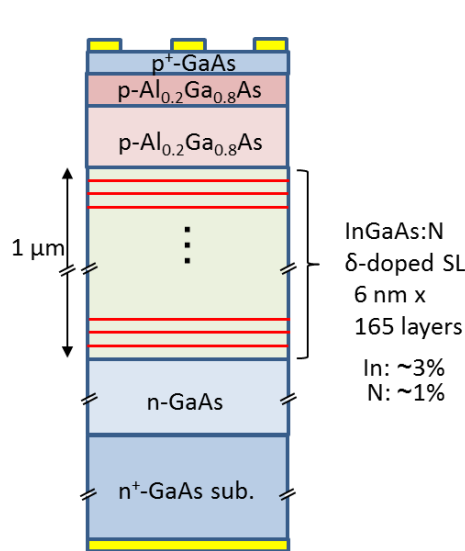
・接合条件の改善を図り、非集光条件で、Voc=2.97Vまで向上。

①直接接合 → ②上層GaAs基板分離(エッチング)

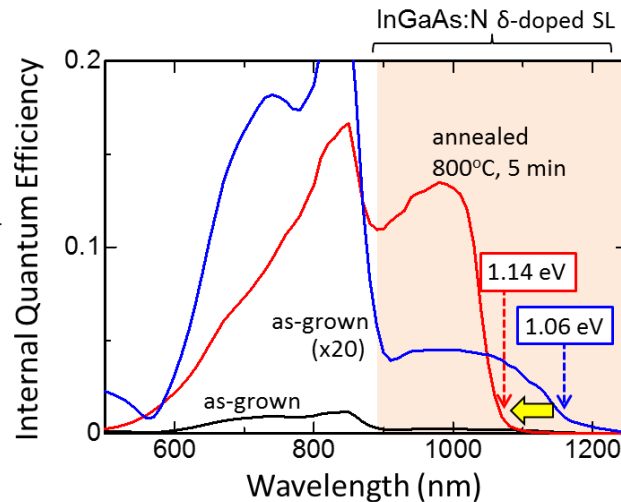
# ④-a エピタキシャル多接合：希釈窒化物(N δドーブ)－MBE 担当機関：埼玉大学(再委託)

N δドーブ構造を利用した1 eV混晶：

GaAs中への窒素δドーブ超格子の形成およびInとの混晶化により、高品質な1 eV帯混晶膜を形成する



内部量子効率

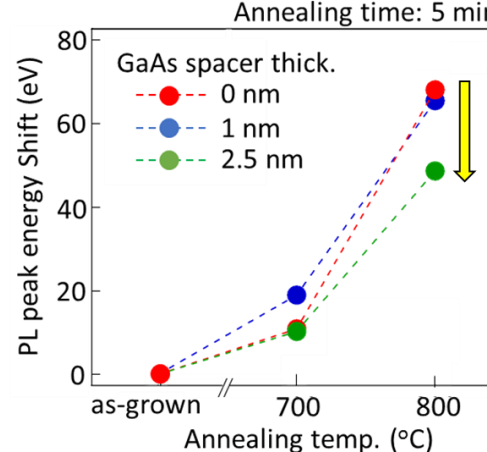


InGaAs:N δドーブ超格子(N~1%)セルの発電特性

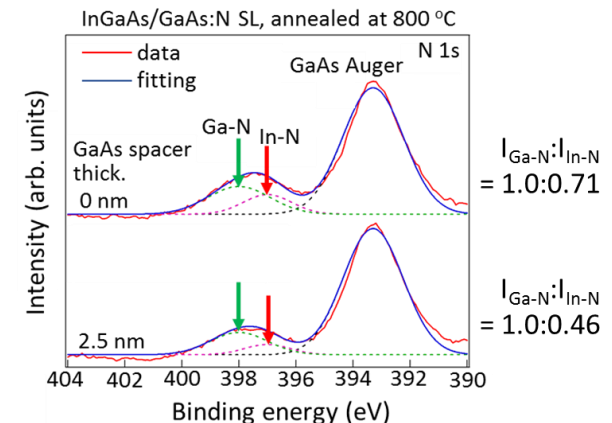
- IQEとAM1.5Gスペクトル(>880 nm)から見積もられる短絡電流密度: 1.03 mA/cm<sup>2</sup>
- 800度のアニールでIQEは50倍以上改善
- アニールによりバンドギャップが増大、吸収端が短波長化

セル構造とアニール条件の最適化、およびアニールに伴うバンドギャップ増大の抑制が課題。

アニールによるPLエネルギーのシフト

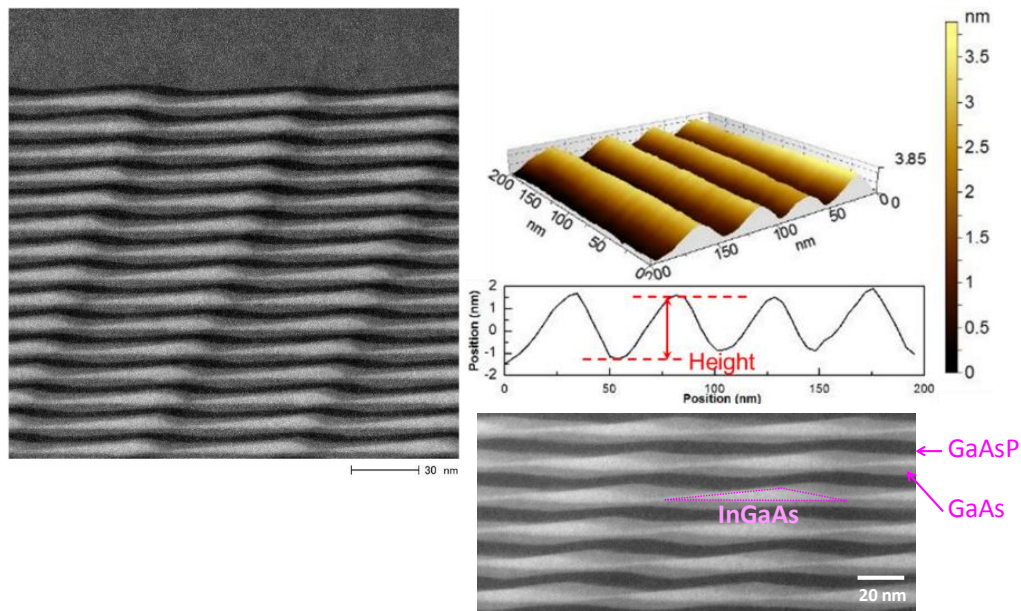


N 1s XPSスペクトル

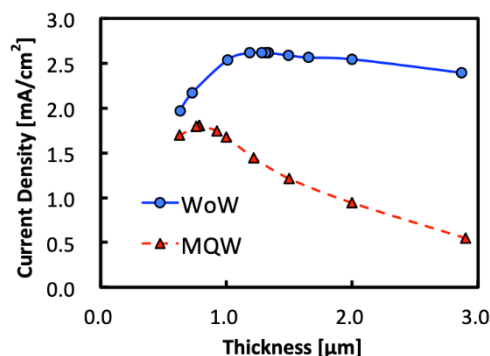


In/N空間分離構造の導入によりアニールに伴うIn-N結合の形成とバンドギャップ増大の抑制効果を確認

■ 波状量子井戸の活用により、  
キャリア輸送の更なる効率化に成功

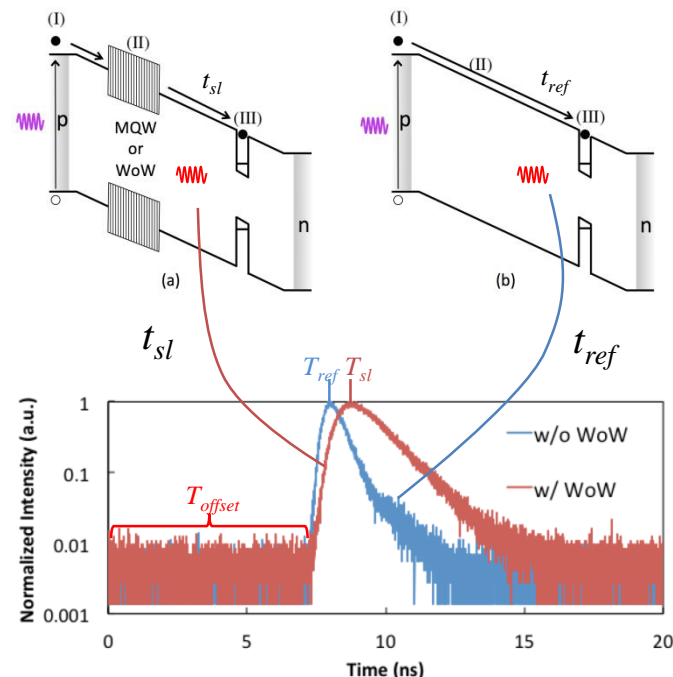


GaAsセルにおける量子構造由来の電流増分



波状量子井戸 > 平坦量子井戸

■ 多重量子井戸を横切るキャリア輸送の  
実効移動度測定



量子構造をキャリアが走行するのに要する時間

$$t_{sl} - t_{ref}$$

実効移動度モデルを用いた  
デバイスシミュレーションにより、  
量子構造の光吸収による  
電流増分(最大効率点)を予測。

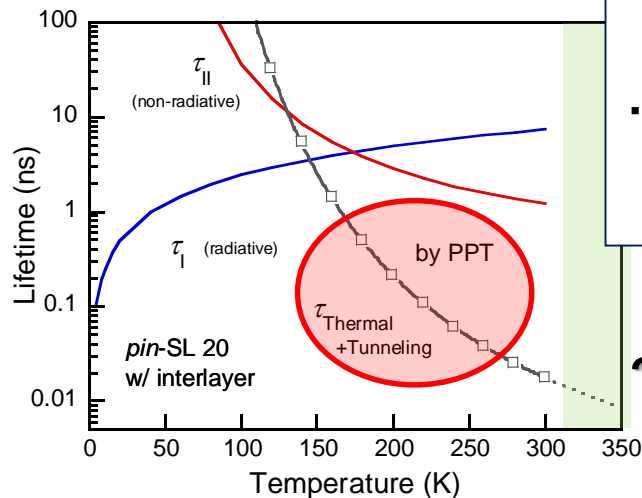
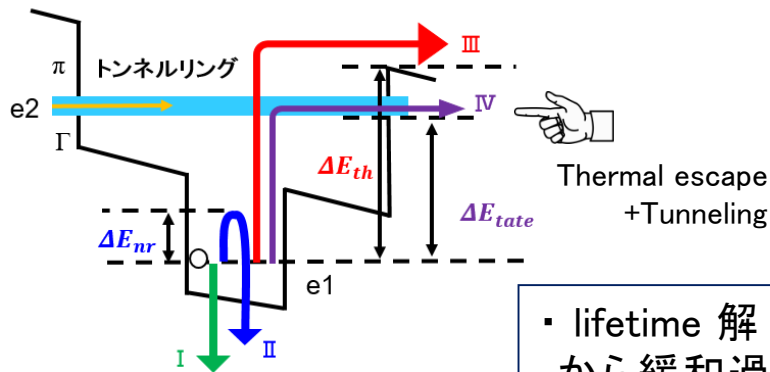
	実効移動度 [ $\text{cm}^2/(\text{V}\cdot\text{s})$ ]	
構造	electron	hole
波状量子井戸	5.09	2.11
平坦量子井戸	1.21	1.33

ミドルセル(第3セル)として電流整合を得るためには、  
平坦量子井戸よりも波状量子井戸のほうが有利

## GaAs歪緩和層を有するInGaAs/GaAsP超格子構造の高温( $T > 300\text{K}$ )キャリア輸送特性

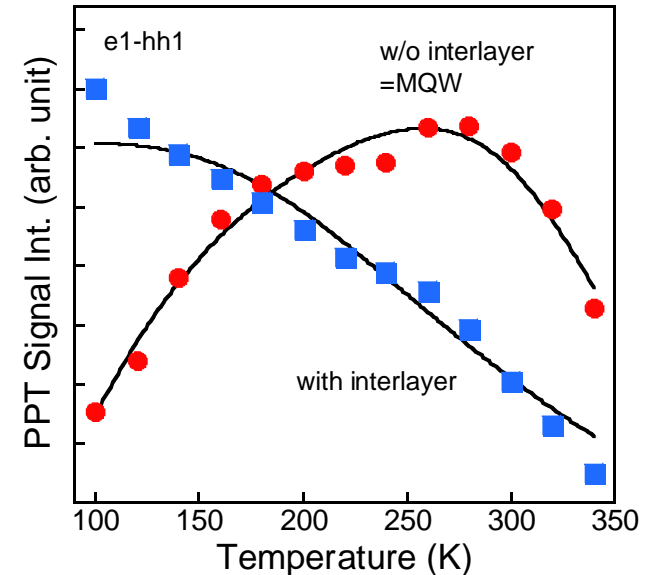
### ■ 歪緩和層挿入で

- ・太陽光吸収に十分な積層数確保可能
- ・階段上ポテンシャル形成 $\Rightarrow$ e1とe2
- ・e1の光励起電子がe2へ熱励起し、miniband化したe2内をトンネリング輸送可能



- ・lifetime 解析から緩和過程IVが支配的
- ・実動作環境( $T > 300\text{K}$ )での評価が必要

### ■ 室温以上で非発光再結合 (PPT信号)を測定



- ・四つの電子緩和モデルで350Kの高温領域まで精度よくfitting可能。

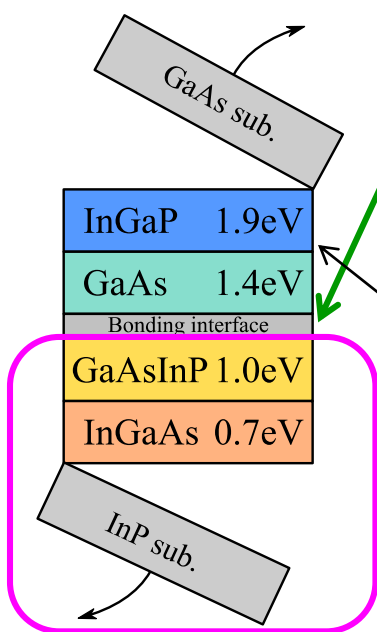
✓ 実動作環境( $T > 300\text{K}$ )でも、緩和過程IVが支配的と判明した。e2-miniband内トンネリングで再結合無しでキャリア回収効率が期待できる。

✓ 緩和層の無い構造(=MQW)でも高温でPPT信号が減少した。これは緩和過程III(熱励起)が活性化ため $\Rightarrow$ 太陽電池内での発熱になる。



# ④-a ハイブリッド多接合: ウエハ接合

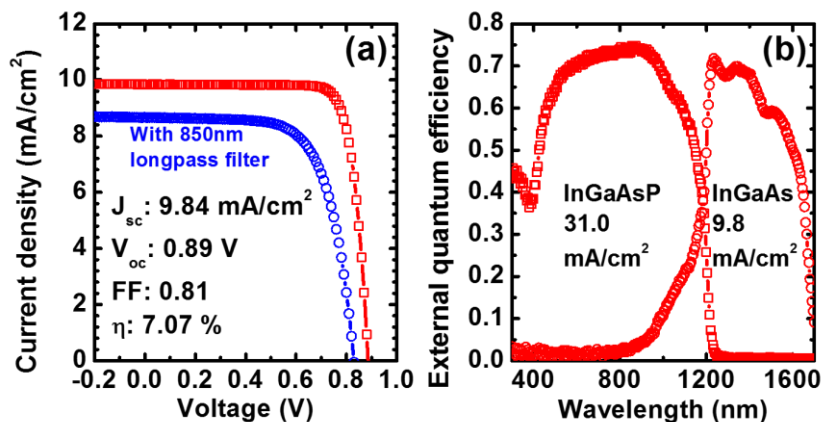
担当機関: 東京大学



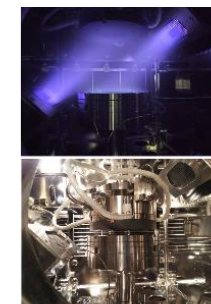
4インチ対応表面活性化接合装置・プロセス開発

トップ2接合は  
シャープと協力  
して作製

ボトム2接合セル開発  
MOCVDによりInP基板上に作製



• Wafer bonding equipment  
(φ2"-4", AYUMI Industry co. Ltd.)



• Ar fast atom beam (FAB)  
• Vacuum chamber <5x10<sup>6</sup> Pa

2-4インチ対応表面活化ウエハ接合装置

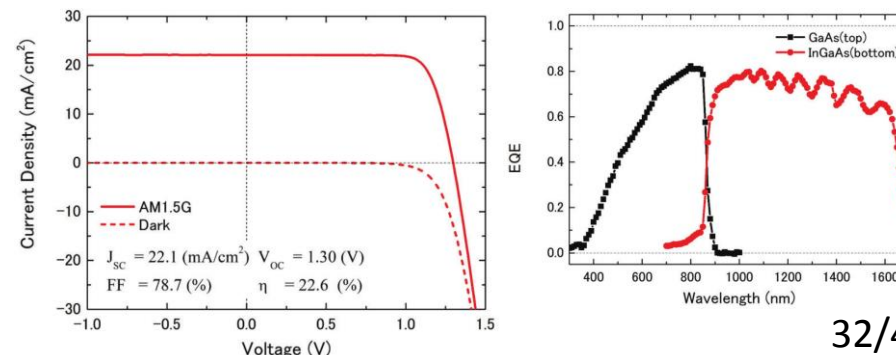
## ■ 2インチ接合ウエハの赤外透過像



表面処理改善により、  
ほぼvoidフリーの  
接合を達成

## ■ GaAsベース/InPベースの基板接合・多接合化デモ

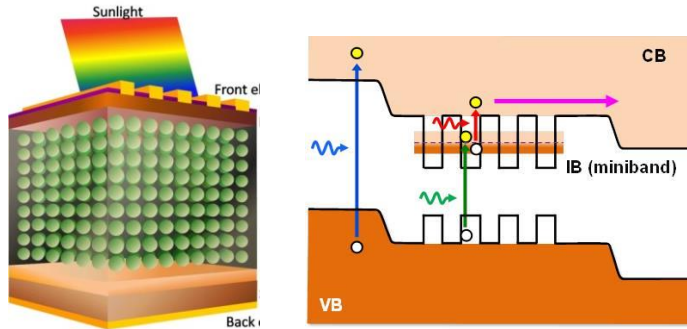
GaAs//InGaAs 2接合セル→低抵抗接合界面を実証



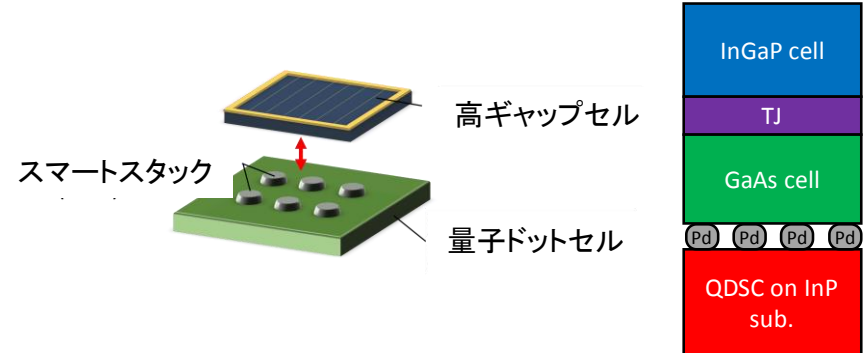


## ④-b 量子ドット・マルチバンド

### 1) 量子ドット中間バンドセルの原理実証と高効率達成に向けた構造設計



### 2) スマートスタックによる低電流・高電圧型集光セルの開発



(東大・産総研・シャープ)

1

光吸収層内のドット数増大  
(面内密度 & 積層数向上)

東大・電通大・産総研

2

中間準位→伝導帯への励起増大  
中間準位におけるキャリアの長寿命化

東大・電通大・産総研・神戸大

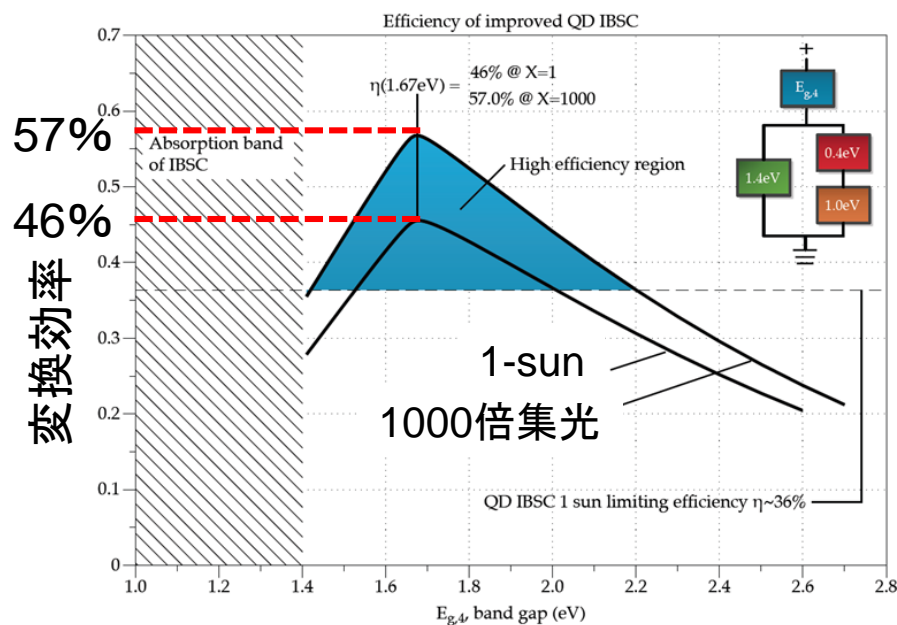
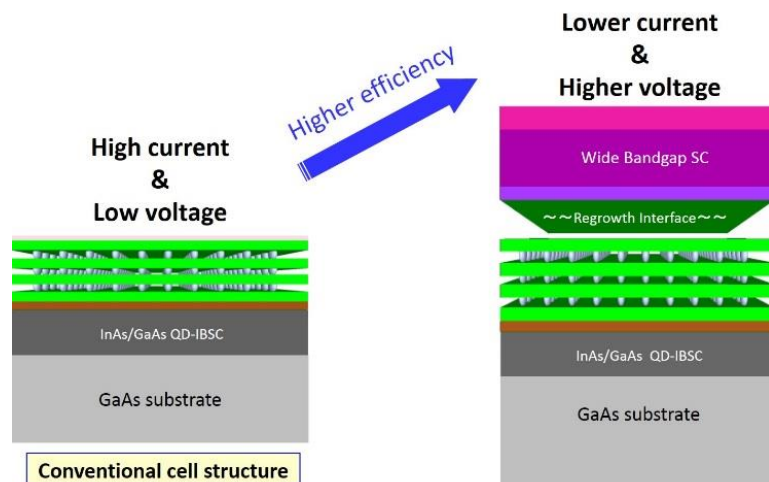
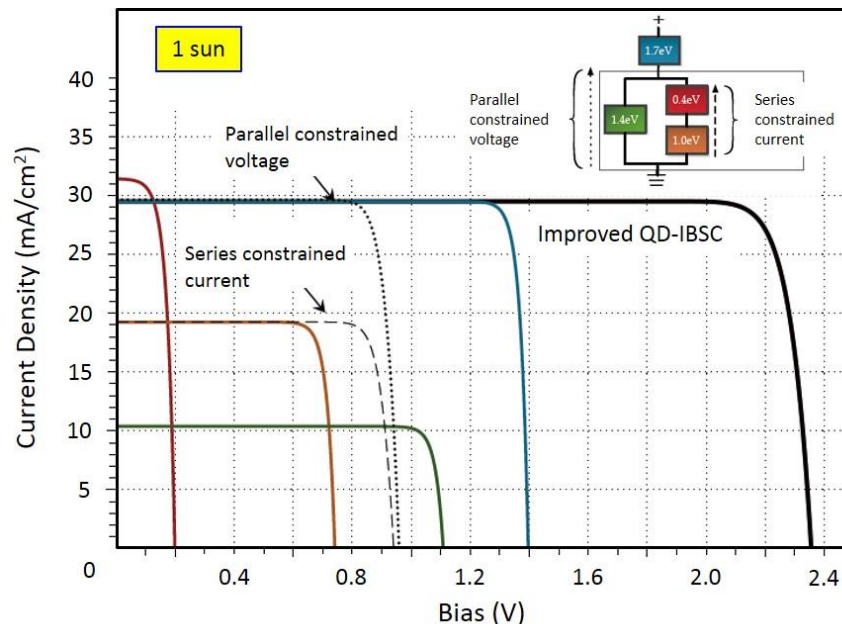
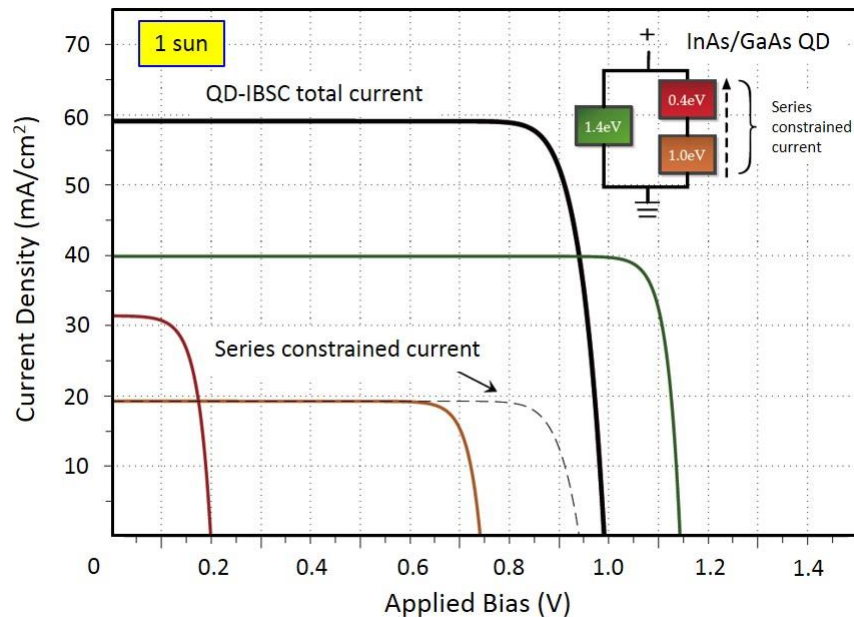
3

伝導帯キャリアの迅速な取り出し

東大・神戸大

# ④-b 量子ドット・マルチバンド(低電流・高電圧型量子ナノ構造)

担当機関: 東京大学



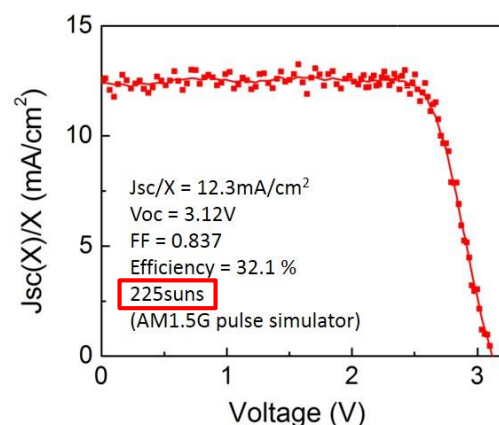
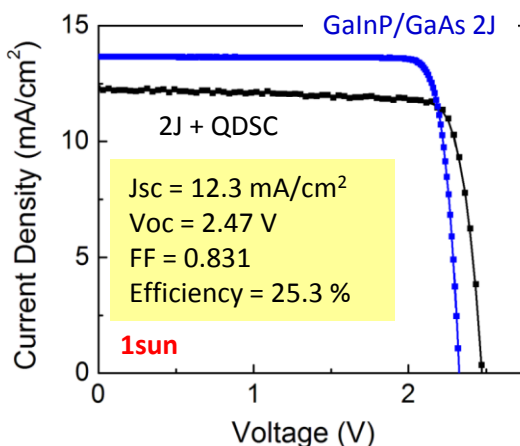
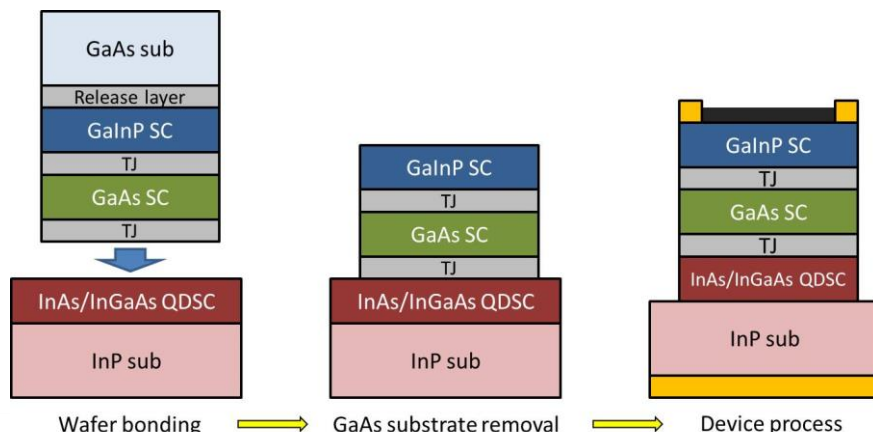
# ④-b 量子ドット・マルチバンド(構造最適化)

担当機関: 東京大学

H31最終目標: タイプII超格子セル、及び低電流・高電圧型低倍集光セルにより、効率45%を達成する

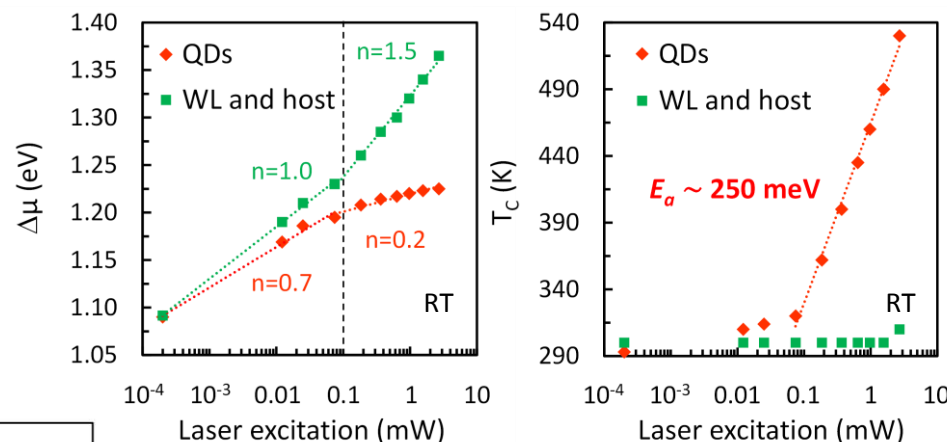
達成に向けた取組み: 低電流・高電圧型量子ドットセル, 電圧維持に向けたデバイス最適化設計

## 低電流・高電圧型量子ドットセル: ウエハ接合



ウエハ接合セルにより1000倍集光まで評価が可能に  
2J+QDSC低電流・高電圧型セルで効率**32.1%(225 suns)**

## 絶対値発光分光(室温PL)による 擬フェルミレベル, キャリア温度直接計測

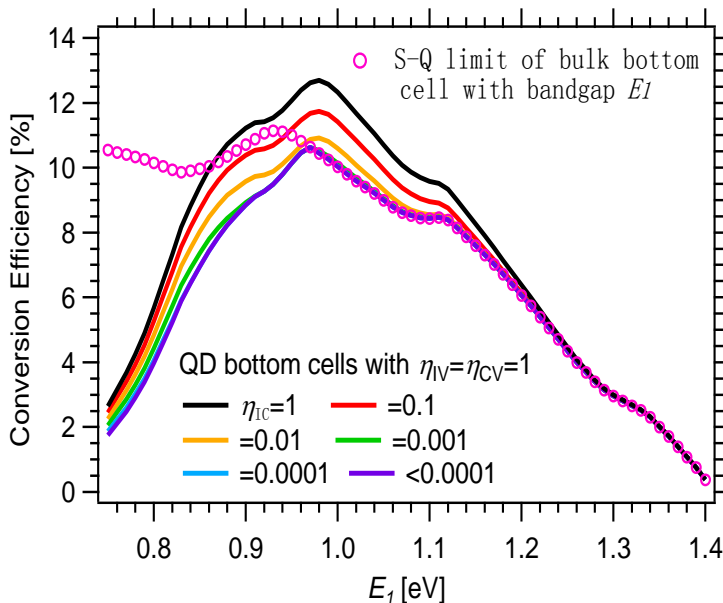
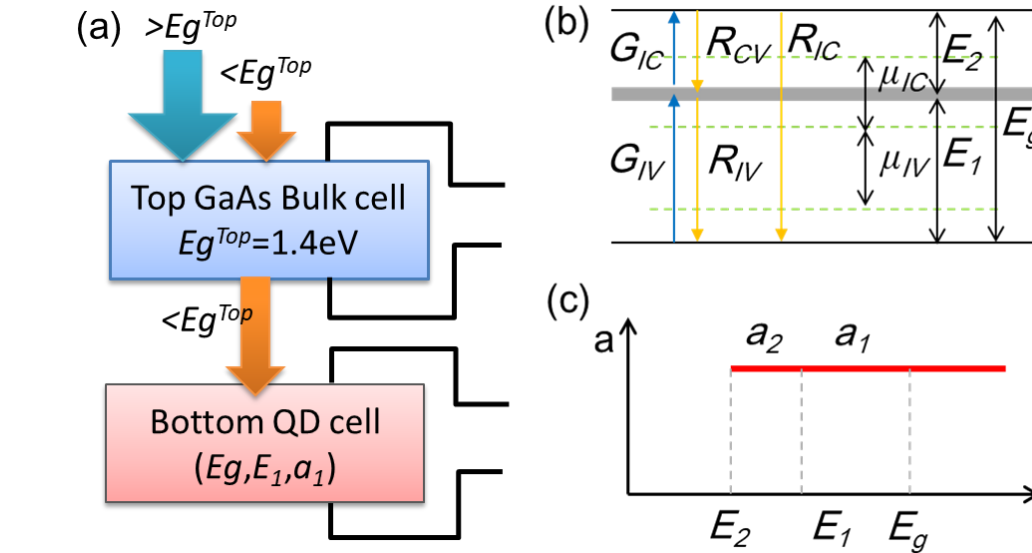


$$\phi_{PL}(E) = A(E) \frac{2\pi}{h^3 c^2} \frac{E^2}{\exp\left(\frac{E - \Delta\mu}{k_B T_c}\right) - 1}$$

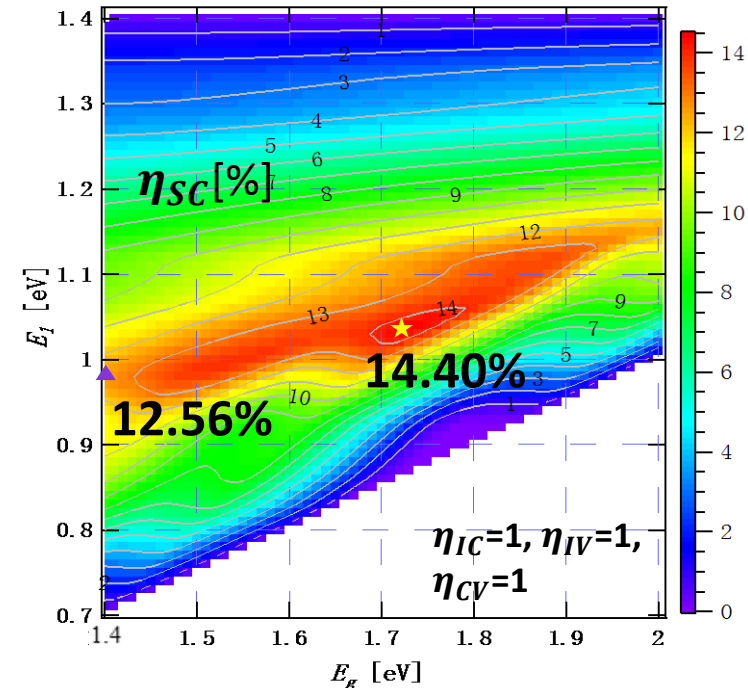
InAs/Al<sub>0.2</sub>GaAs QDセルの絶対値PLを  
一般化プランク則によりフィッティング:  
集光により $\Delta\mu$ , キャリア温度ともに増大  
→ **ホットキャリア型電圧向上**につながる

B. Behaghel *et al.*, Semicond. Sci. Technol.  
34, 084001 (2019).

## 中間バンドQDボトムセルの理論計算



L. Zhu et al.  
PVSC46 (2019).



中間バンドQDボトムセルの $E_g$ と $E_1$ の最適化により、最大14.4%の効率向上(フォノンボトルネック効果が強い場合)

$E_g=1.4\text{ eV}$ のGaAsホストQDボトムセルでは、 $E_1$ の最適化により、最大12.56%の効率向上(フォノンボトルネック効果が強い場合)。フォノンボトルネック効果が弱まる( $\eta_{IC}$ が小さい)と、バンドギャップ $E_1$ のバルクボトムセルと同等になってしまう。

## ④-b 量子ドット・マルチバンド(塗布型ボトムセル)

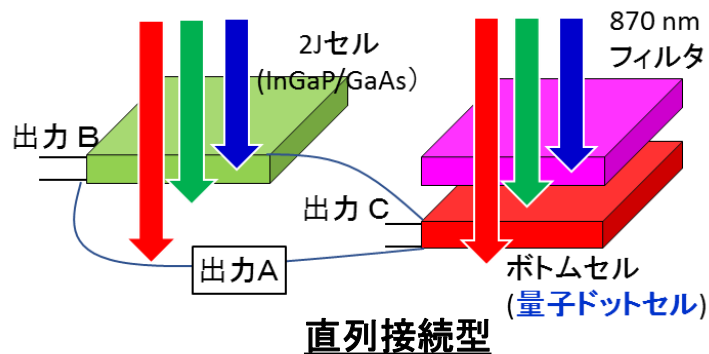
担当機関: 東京大学

### 大目標:

- ・0.9 $\mu\text{m}$ 以上で, PCE=4%を達成
- ・金属ナノ粒子によるEQE増強(1.4 $\mu\text{m}$ )

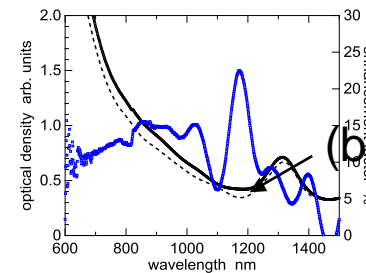
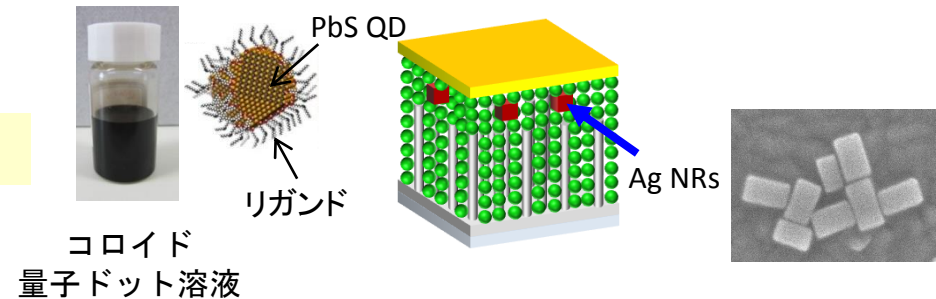
簡便な低温・溶液プロセスでボトムセルを構築

ボトムセルのポテンシャル検証  
(岡田研・シャープと共同実施)



セル構成	$V_{oc}$ V	$J_{sc}$ $\text{mAcm}^{-2}$	FF	PCE %
2J(InGaP/GaAs)	2.35	13.8	0.86	27.9
QDボトムセル	<b>0.315</b>	<b>15.1</b>	<b>0.45</b>	<b>2.13</b>
2端子	2.61	13.8	0.81	<b>29.3</b>
4端子	—	—	—	<b>29.9</b>

2端子接続＝出力A, 4端子接続＝出力B＋出力C



(a)

(b)

(c)

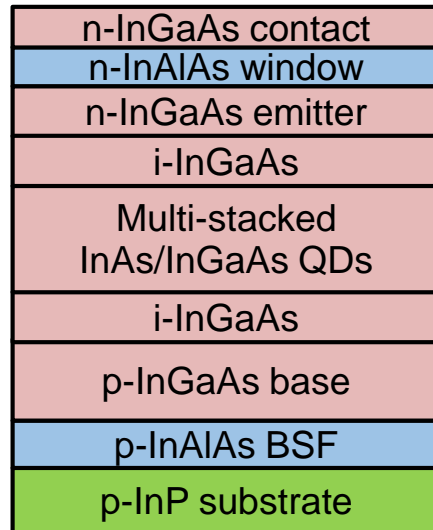
金属ナノ粒子導入による  
PbS QD/固体膜の吸収増強効果

- (a) ナノ粒子未添加QD固体膜  
(b) 添加固体膜  
(c) 光吸収増強率

課題: ボトムセルの更なる高性能化と2J(3J)セルとの積層化



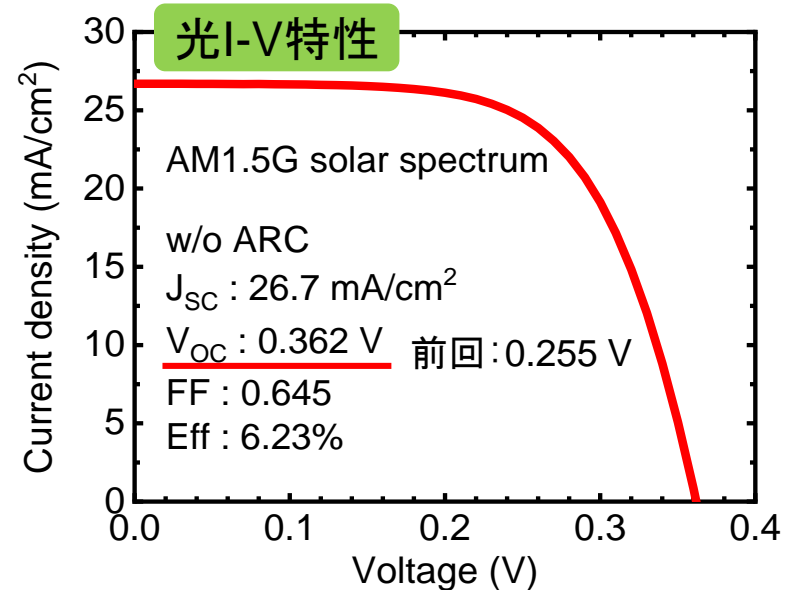
# 低電流・高電圧型構造に向けた InAs/InGaAs QDセルの開発



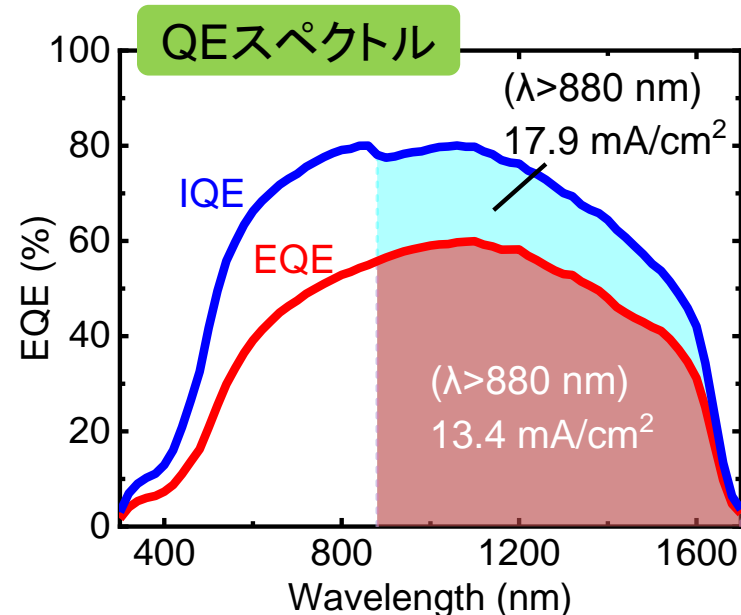
反射防止膜がない状態でも、  
GaAsのバンド端( $\lambda$ : 880 nm)より  
長波長域において、13.4 mA/cm<sup>2</sup>の  
電流密度が得られた  
(IQEから換算した場合は17.9 mA/cm<sup>2</sup>)



接合時にQDセルによって  
電流が律速しないことを示唆



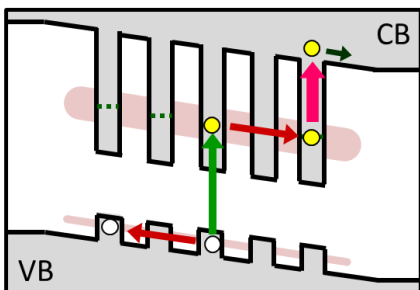
※高 $V_{oc}$ のボトムセル作製に成功



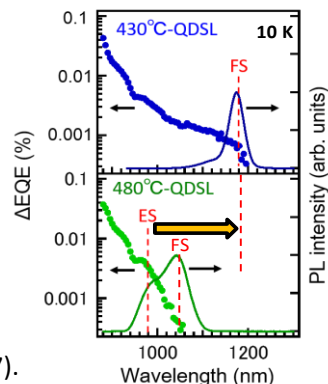
# ④-b 量子ドット・マルチバンド(長寿命化→ $\sim 0.1\text{ms}$ )

担当機関:神戸大学

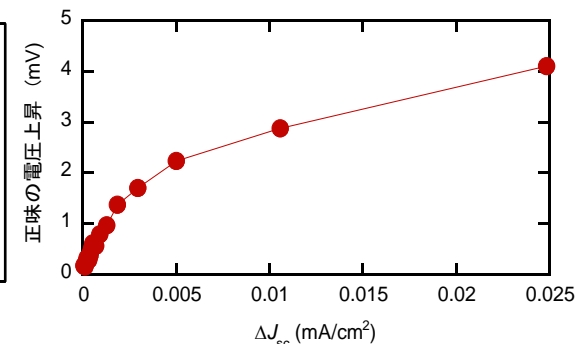
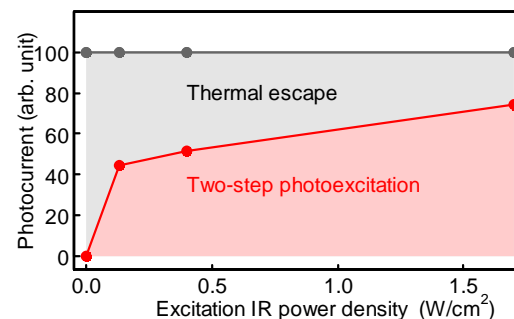
## 量子ドット超格子中間バンドキャリア分離による光電流増加の実証



K. Hirao et al.,  
Appl. Phys. Express 11, 012301 (2017).



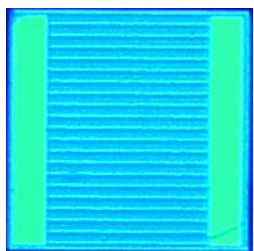
## ワイドギャップ半導体AlGaAs導入による室温2段階光励起キャリア引出の実現と電圧維持効果の実証



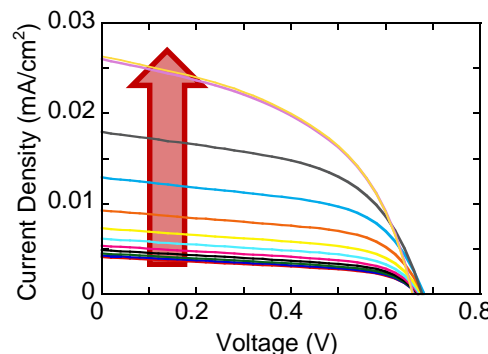
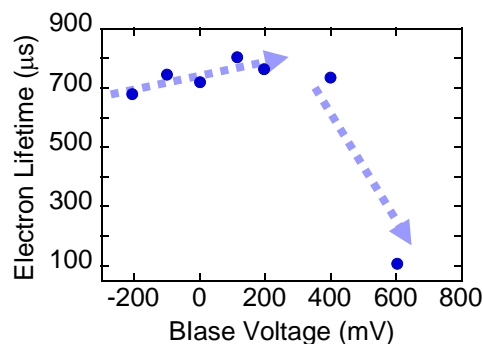
- 量子ドット超格子の基底準位のミニバンド化による高効率なキャリア分離を実現し、ラチェット効果による2段階光吸収と温度特性改善効果の原理実証に成功した。
- より温度特性を向上させるためにAlGaAs/GaAs/InAsドット-イン-ウェル構造を採用し、電子の長寿命化を実現するとともに、光電流の増強と出力電圧上昇を観測した。

## ワイドギャップ半導体AlGaAsを導入した量子ドット太陽電池における室温中間バンド効果の実証

試作DWELL-IBSCセル



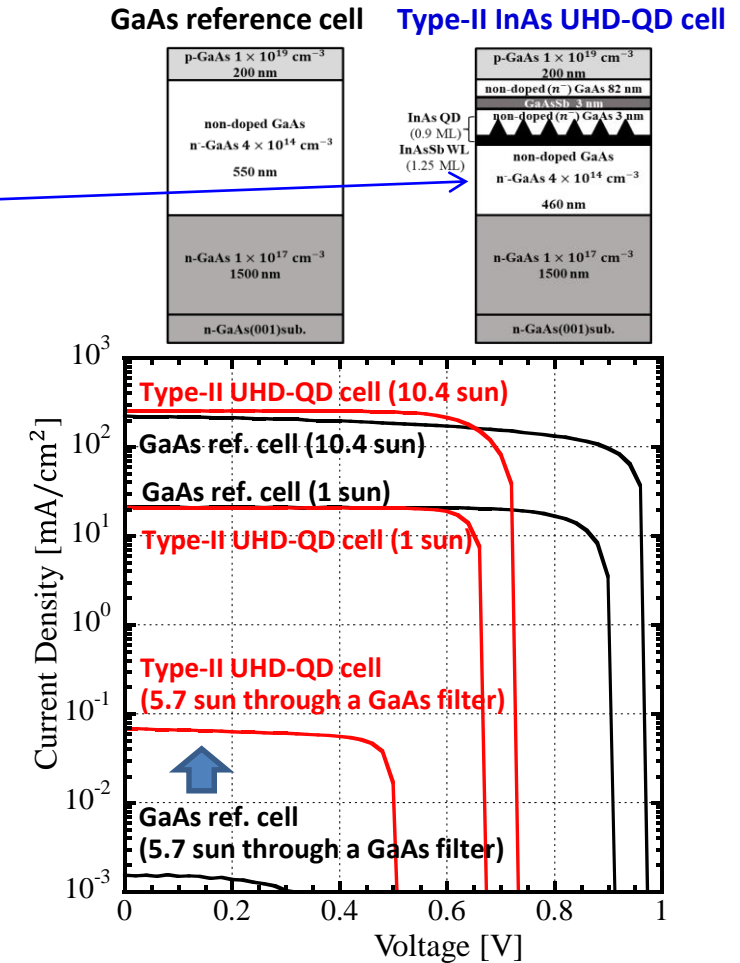
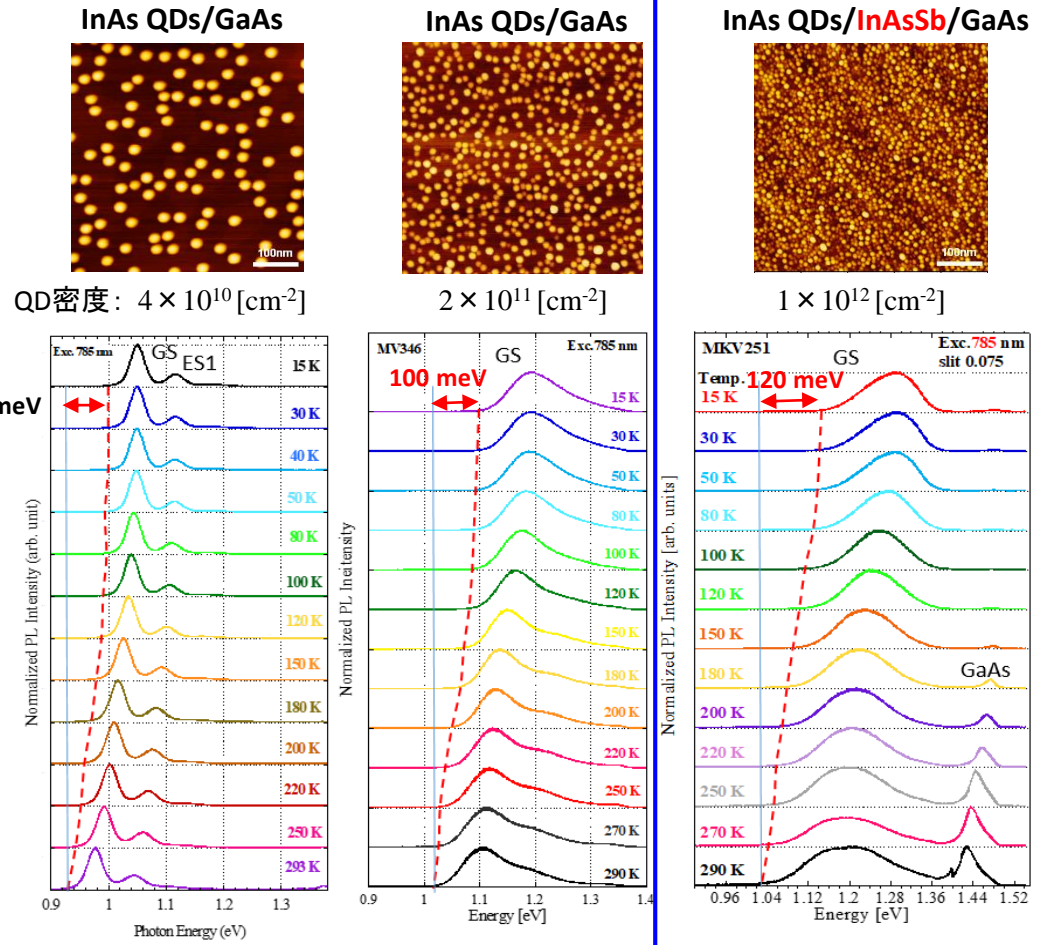
2 mm角



- 室温電子寿命のバイアス依存性を測定し、動作点近傍でも**0.1ms程度の長寿命**になることを確認した。
- バンド間遷移では吸収されない1319nmの赤外光照射によって中間バンド効果だけで電力を取り出すことに成功した。

面内超高密度InAs QD層の中間バンド化の実験的検証

(スマートスタック)ボトムセル用  
面内超高密度InAs QDセルの特性評価



面内超高密度(IP-UHD) InAs QD層における中間バンド化の検証:

温度上昇によるPL低エネルギー端の大幅なレッドシフト

→ QD均一幅の拡がりによる面内QD間の強結合(バンド化)

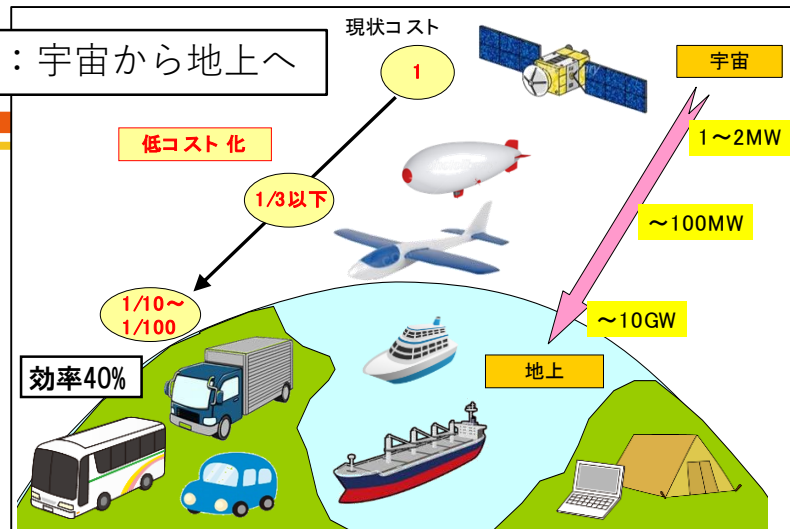
QD密度  $2 \times 10^{11} [\text{cm}^{-2}]$ : 約200 K~局所的バンド化,  $1 \times 10^{12} [\text{cm}^{-2}]$ : 約100 K~でバンド化

GaAsフィルターを通した光照射(5.7 sun):

UHD QDセルの短絡電流密度は、長波長域の量子効率増大によりGaAsセルの47倍増

# 成果のハイライト

市場拡大：宇宙から地上へ



## ■ 低コストⅢ-V多接合セル構造検討

- 薄膜Ⅲ-VとSiの4端子セルで効率33%を実証(シャープ)
- 裏面テクスチャとの組み合わせで膜厚1/4でも効率30%が達成可能(東大)

## ■ 低コストⅢ-V多接合セル作製プロセス

- スマートスタックによるGaAs//Siセル(産総研)  
非集光効率30.8%, 低倍集光時で効率32.6%. モジュールの試作に成功
- エピ移載技術: 剥離速度 20 mm/hで4インチウェハの無損傷剥離を実証(東大・シャープ・タカノ)
- 基板再利用: 再生3回で市販基板上と同等の2接合セル特性を確認(シャープ)
- 超高速・低コスト結晶成長(大陽日酸・産総研・東大)  
HVPE: GaAs, InGaPで $>140 \mu\text{m/h}$ の高速成長, ワイドギャップAlInGaPのHVPE成長を実証(世界初)  
MOCVD: 成長速度 $120 \mu\text{m/h}$ でGaAsセル効率24.5%, 高速成長でInPセル、InGaP/GaAs 2接合セル

## ■ 高効率・低コストモジュール

- Ⅲ-V 2接合+Siメカニカルスタック → 屋外評価で屋内測定と同程度の特性を確認(シャープ)
- Ⅲ-V+Si 部分集光モジュールで効率21.0%, 無追尾集光モジュールも評価(豊田工大)
- PIC集光モジュール → 低コスト(薄膜ガラス基板)1m角パネルで屋外効率29.1%実証(パナソニック)
- 各モジュールによる発電量の試算と日本全国マップ化(宮崎大)

## ■ 超高効率セル(多接合、量子ドット・マルチバンド)

- InGaP/GaAs/GaInNAs:Sb ELO 3接合セル&4接合化(東大・シャープ), MQWセル解析(東大・宮崎大)
- 量子ドットセル(低電流・高電圧型)で集光効率32.1%, 効率45%超の達成に向けた構造最適化・要素開発:  
長寿命化 $\rightarrow 0.1\text{ms}$ (神戸大)、高密度化 $\rightarrow >1 \times 10^{12} \text{ cm}^{-2}/\text{層}$ (電通大)