

「AI チップ開発加速のためのイノベーション推進事業」

中間評価報告書（案）概要

目 次

分科会委員名簿	1
評価概要（案）	2
評点結果	4

はじめに

本書は、NEDO技術委員・技術委員会等規程第32条に基づき研究評価委員会において設置された「AIチップ開発加速のためのイノベーション推進事業」（中間評価）の研究評価委員会分科会（2020年10月5日）において策定した評価報告書（案）の概要であり、NEDO技術委員・技術委員会等規程第33条の規定に基づき、第63回研究評価委員会（2021年1月8日）にて、その評価結果について報告するものである。

2021年1月

国立研究開発法人新エネルギー・産業技術総合開発機構
研究評価委員会「AIチップ開発加速のためのイノベーション推進事業」
分科会
（中間評価）

分科会長 永妻 忠夫

「AI チップ開発加速のためのイノベーション推進事業」

(中間評価)

分科会委員名簿

(2020年10月現在)

	氏名	所属、役職
分科 会長	ながつま ただお 永妻 忠夫	大阪大学 大学院基礎工学研究科 システム創成専攻 電子光科学領域 教授
分科 会長 代理	いのうえ こうじ 井上 弘士	九州大学 大学院システム情報科学研究所 情報知能工学部門 教授
委員	きせ けんじ 吉瀬 謙二	東京工業大学 情報理工学院 准教授
	くわた かおる 桑田 薫	東京工業大学 副学長 (研究企画担当)、学長特別補佐
	すぎおか としあき 杉岡 俊明	株式会社ソシオネクスト 技術戦略開発室 室長
	とべ よしと 戸辺 義人	青山学院大学 理工学部情報テクノロジー学科 教授
	やまだ ひとし 山田 整	トヨタ自動車株式会社 未来創生センター センター基 盤研究室 第5基盤研究グループ 主幹

敬称略、五十音順

「AI チップ開発加速のためのイノベーション推進事業」（中間評価）

評価概要（案）

1. 総合評価

協調設計からリファレンス設計、Ai-One チップ実証、ボード評価、人材育成まで、チップ開発の一連の環境整備が、大学と国の研究所を中心に行われ、ここまでの成果を出されていることは評価できる。

これら成果として出されているものは、実用に耐えるツール群であり、実際に AI チップ を完成させるに十分な材料がそろってきており、ハードウェア、ソフトウェア両面にわたる実際的な諸問題を具体的に解決されていて、中小企業が利用できるレベルに達している。

ここから生まれる AI チップ設計技術・資産は、個社に依りがちな開発環境整備を、国として蓄積することで、確実に、AI チップ開発事業者の裾野が広がると考えられる。

一方、我が国の将来に大きな影響を与える取り組みを、広く国民や産業界に理解してもらい、サポータの声が広がるよう、広報を強化して欲しい。

また、世界で起こっている AI チップの開発環境の整備と本事業の成果の開発環境のベンチマークにより、戦略的に市場形成と連携するシナリオを検討して頂きたい。

今回の取組みは、今後の我が国の集積回路分野・産業の発展に大きく貢献するものであることから、事業期間実施後の方向性の議論を早めに本格化することを望む。

2. 各論

2. 1 事業の位置付け・必要性について

日本の強みとして注力しているエッジ側の処理に貢献する AI チップ、およびシステム LSI の開発加速に向け、公的な資金を投入して、中小企業、ベンチャー企業に向けてチップ開発ツール環境整備を行うことは、公共性が高く、NEDO として取組む必然性も明確である。

また、「アイデア」が勝負となるこのような領域において、チップ開発のコスト・期間を徹底的に低くし、ファブレス半導体スタートアップ等の多くの企業がアイデア勝負できるように、AI チップ設計技術・資産を個々の企業の枠をこえて国の技術・資産として蓄積・提供する本事業の意義は極めて大きい。

さらには、AI チップ開発のツールを使いこなせる人材の育成にも取り組んでおり、国全体として底上げにつながり、国際競争力向上、市場形成加速に貢献できることを期待したい。

2. 2 研究開発マネジメントについて

AI チップ開発を加速するという目標達成のために、大学のプロジェクトリーダーと、長年にわたり我が国の半導体産業を担ってきた研究開発責任者が密に連携して、共通基盤を構築し提供するという目的意識を共有し、強いリーダーシップ力を発揮しており、我が国で実施

するにはベストの体制であると評価する。

また、本開発はシミュレータ、エミュレータによる協調設計ツールと手法、テストチップ実証、ボード実証に至るまで網羅されており、一連の実証によるノウハウの蓄積までもトランスファーできる整備は、開発を垂直に立ち上げる為の環境として熟慮された計画になっていると評価できる。

一方、共通基盤の利用者との連携開発体制は組めているが、開発した AI チップを採用するシステムユーザーとの連携開発の活動は、これからであることから、今後、一通りの AI チップ開発実証が成果を上げた後は、その AI チップを採用するシステムによる実証とフィードバック、実用化への道筋の明確化を望む。

2. 3 研究開発成果について

中間目標に対し、一部達項見込みの項目も見受けられるが、全体としては、設計環境の活用実績が、中間目標を大幅に達成しており評価できる。

また、成果の普及に向けて、広くワークショップ等、情報発信と仲間づくりの活動をきちんと実施していることと、着実に利用ユーザーが増えていることは、本事業推進に関係各位が真摯に対応した大きな成果であると言える。

さらに、本成果は、AI チップ開発に留まらず、他の様々なチップ開発に展開できるものであり、集積回路開発全般に大きく貢献するものと、引き続き事業の進展に期待したい。

一方で、低消費電力技術への取り組み、実装技術、ボード設計環境整備等への今後の対応についても検討を進めるとともに、社会に根付く研究開発に向けた検討を継続して頂きたい。

2. 4 成果の実用化に向けた取組及び見通しについて

今後は、AI チップ開発に加え、それ以外のチップ開発も範疇にした横展開を視野に入れ、次世代集積回路設計支援共通基盤としての確立を大いに期待する。

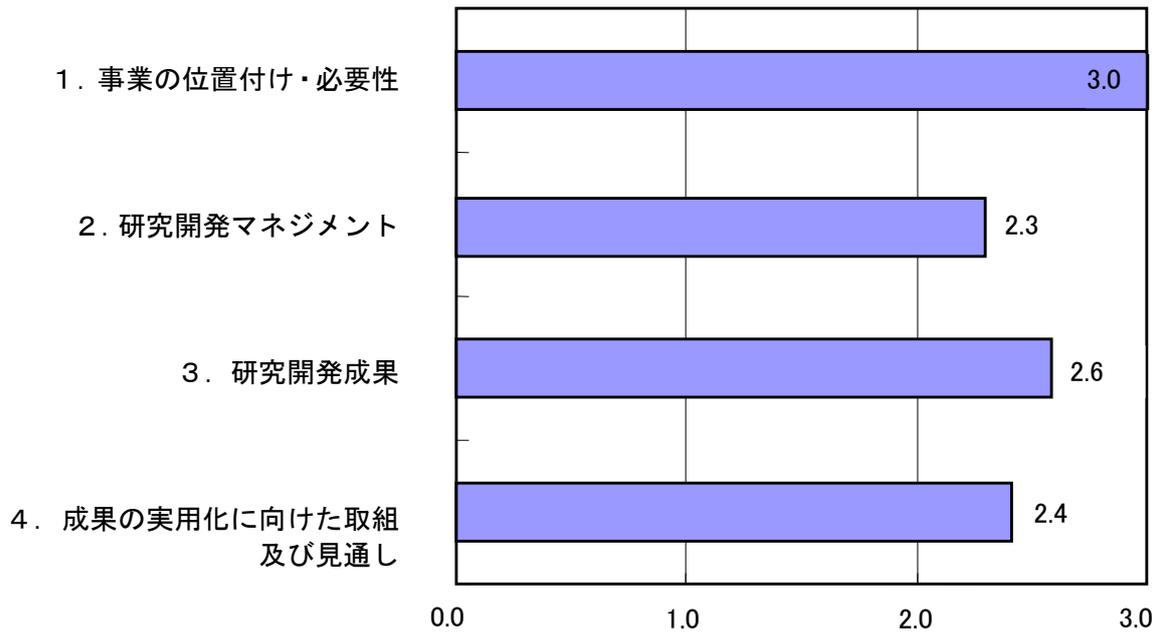
自国での AI チップ向け集積回路開発の重要性が世界中で再認識されつつある中で、実用化に向けて、リファレンスデザインの整備・一気通貫なツールチェーンの整備が実用化を加速するという考え方の基に、利用ユーザーへの設計環境の提供等、着実にマイルストーンに沿った進捗が見られる。

また、世の中で実際に使われているものがベースとなっているので、製品開発との乖離は見られず、十分に実用的な手順を踏んでいると考えられる。

加えてセミナーを多く開催しており、人材育成に心がけられていると考えられる。

一方、本事業の研究開発成果をどれだけ普及させるか、という観点から、今後、ビジョンを明確にした上で、市場の動向を掴み、成果の優位性と共に、構築した拠点を活用してもらう活動を継続して頂きたい。

評点結果〔プロジェクト全体〕



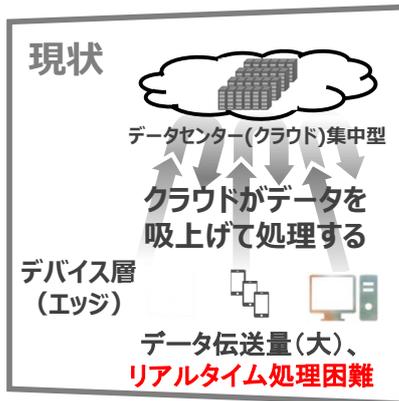
評価項目	平均値	素点 (注)							
		A	A	A	A	A	A	A	A
1. 事業の位置付け・必要性	3.0	A	A	A	A	A	A	A	A
2. 研究開発マネジメント	2.3	A	B	B	B	B	B	B	A
3. 研究開発成果	2.6	A	A	B	A	B	B	B	A
4. 成果の実用化に向けた取組及び見通し	2.4	A	A	B	B	B	B	B	A

(注) 素点：各委員の評価。平均値は A=3、B=2、C=1、D=0 として事務局が数値に換算し算出。

〈判定基準〉

- | | |
|--------------------|--------------------------|
| 1. 事業の位置付け・必要性について | 3. 研究開発成果について |
| ・非常に重要 →A | ・非常によい →A |
| ・重要 →B | ・よい →B |
| ・概ね妥当 →C | ・概ね妥当 →C |
| ・妥当性がない、又は失われた →D | ・妥当とはいえない →D |
| 2. 研究開発マネジメントについて | 4. 成果の実用化に向けた取組及び見通しについて |
| ・非常によい →A | ・明確 →A |
| ・よい →B | ・妥当 →B |
| ・概ね適切 →C | ・概ね妥当 →C |
| ・適切とはいえない →D | ・見通しが不明 →D |

●これまでのIT社会での課題 情報量の増大



エッジ側でリアルタイムな情報処理を行うため小型かつ高度なデバイス(AIチップ)が必要

■ IoT社会の到来によりエッジでの情報処理 (AIチップ) の必要性が増大

課題と事業の目的

◆課題

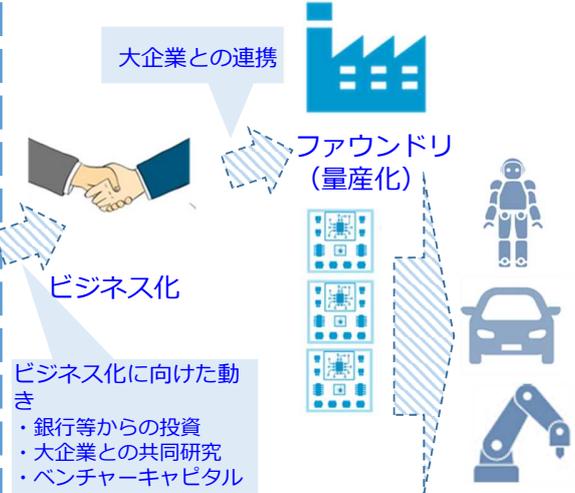
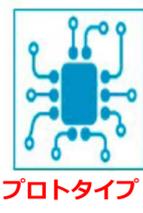
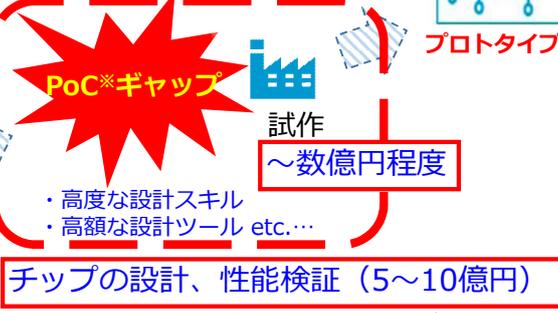


- ・効率よく、また正確に大規模チップの設計を行うには、**高度な設計技術、ノウハウ**が必要。
- ・数千万～数億個のトランジスタを集積するチップの設計では、**高額な専用ソフト(設計ツール)、検証ツール**が必要。

課題 設計の仕方が分からない
設計費用が高額

中小企業
ベンチャー企業等

・アイデア
・商品企画
・要素設計



※PoC : Proof of Concept (アイデアの実証)

事業の目的 : PoCギャップを埋めるため、AIチップ設計のための共通基盤技術と設計ツール等を導入・整備し、「AIチップ設計拠点」として民間企業等に提供、日本のAIチップの開発加速を目指す。

科学技術政策	第5期科学技術基本計画 (2016)	「超スマート社会」(Society 5.0)の実現において、「AI技術」「デバイス技術」「エッジコンピューティング」等が、構築に必要で速やかな強化を図るのが必要な基盤技術として挙げられている。「サイバー空間関連の基盤技術の強化(エッジコンピューティング等)」や「フィジカル空間関連の基盤技術の強化(超小型・超低消費電力デバイス等)」が重きを置くべき取組として挙げられる
	未来投資戦略(2018)	
	科学技術イノベーション総合戦略, 統合イノベーション戦略 (2018)	
産業技術政策	世界最先端デジタル国家創造宣言 官民データ活用推進基本計画 (2019)	IT活用社会のためには、 高速処理が可能なデジタル環境 が不可欠。基盤技術としては、クラウド、 エッジにおけるコンピューティング能力 や大容量・超高速データ送受信、記録性向上の技術が挙げられる。
研究開発プログラム 経済産業省	Connected Industriesによる社会課題の解決競争力強化 (2018)	次世代技術の研究開発 ■ 高効率・高速処理を可能とするAIチップ・次世代コンピューティングの技術開発事業、 AIチップ開発加速のためのイノベーション推進事業 、等を推進する
	データを核としたオープンイノベーションの推進によるSociety5.0の実現 (2019)	イノベーションを生み出す産業基盤の強化 AI実装・研究開発/人材育成・活用 ■ AIチップ開発加速のためのイノベーション推進事業 、等を推進する
	新たな成長モデルの創出を支える基盤の整備 (2020)	イノベーションを生み出す環境整備 Society5.0実現の研究開発・社会実装 ■ AIチップ開発加速のためのイノベーション推進事業 、等を推進する

■ **本プロジェクトは、科学技術・産業技術政策を実現する事業と位置付けられる。**

2018~2022年度の総事業費： 83.5 億円 (予定)

期待される経済効果

▶ 売上予測(2032年)

年間売上額 **750億円**
(本事業の適用率20%で算定)

↑
日系企業の占有率20% (約0.38兆円) と仮定

<https://weekly-economist.mainichi.jp/articles/20200204/se1/00m/020/053000c> 記事から推測

↑
市場成長率30~35% (予想は30~70%、右図)の場合、2032年の世界市場規模**1.9兆円**

↑
2021年のAIチップ市場**5240億円**
(5.24billion\$, 右図、100円/\$)

※同年のエッジ領域**1048億円** (1/5と仮定)

出典：PWC (AIによる市場シェアの拡大、WWW.PWC.COM/JP、2020年3月)

GLOBAL ARTIFICIAL INTELLIGENCE CHIPS MARKET

Market size and forecast

The global AI chips market was valued at \$0.6 billion in 2016 and will reach \$5.24 billion by 2021, growing at a CAGR of 54.25% during the forecast period.

Exhibit 06: Global AI chips market 2016-2021 (\$ billions)



出典：IRTNTR12711_Global Artificial Intelligence Chips Market 2017-2021

■ **総事業費に比して大きな経済効果をもたらすことが期待**

事業の目的：AIチップ開発のための共通基盤技術の開発とAIチップの設計・評価・検証等の開発環境を「AIチップ設計拠点」として整備、民間企業等に提供、日本のAIチップの開発加速を目指す。

■超スマート社会Society5.0実現には国家的な取り組みが必要

AI技術とIoT技術等との掛け合わせによって、革新的な製品やサービスを生み出し、社会実装する必要がある。**公益性**の高い取り組み。

■我が国のエレクトロニクス産業を支える技術の国際競争力強化

集積回路開発を支援する拠点機能は、AIチップ開発を担う**中核的な機能になりうるポテンシャル**を秘めており、我が国のエレクトロニクス産業のプレゼンス確保に重要。

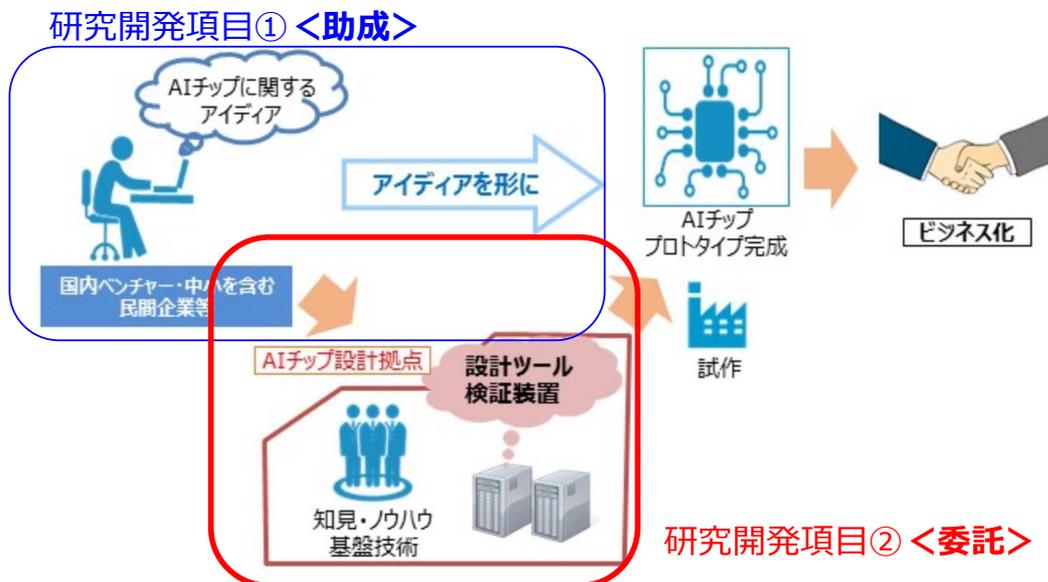
■個々の民間企業では技術開発は困難

開発を支援する拠点機能の構築は、**民間企業単独ではリスク**があり、市場原理のみで推進を図ることは困難。

NEDOが関与し推進すべき事業

事業の目標

大学や研究機関等による高度なAIチップ開発のための**共通基盤技術の開発**を進めると共に、その知見やAIチップの設計・評価・検証等の開発環境を**AIチップ設計拠点**として整備し、民間企業等に提供、AIチップの開発を加速する。



事業のイメージ

研究開発項目

- ① AIチップに関するアイデアの実用化に向けた開発
- ② AIチップ開発を加速する共通基盤技術の開発

① AIチップに関するアイデアの実用化に向けた開発 <助成>

民間企業等 (AIチップ開発)

- ・民間企業等が持つアイデアを実用化するため、本事業により整備する開発環境等を活用して、AIチップ開発を実施。



研究開発期間
 2年以内/テーマ
 ※毎年公募を実施
 ステージゲート方式でテーマ評価を実施



研究開発項目①の開発支援の一環として
 設計検証ツール・知見・ノウハウ等 提供



拠点利用による課題や改善点・要望等のフィードバック

② AIチップ開発を加速する共通基盤技術の開発 <委託>

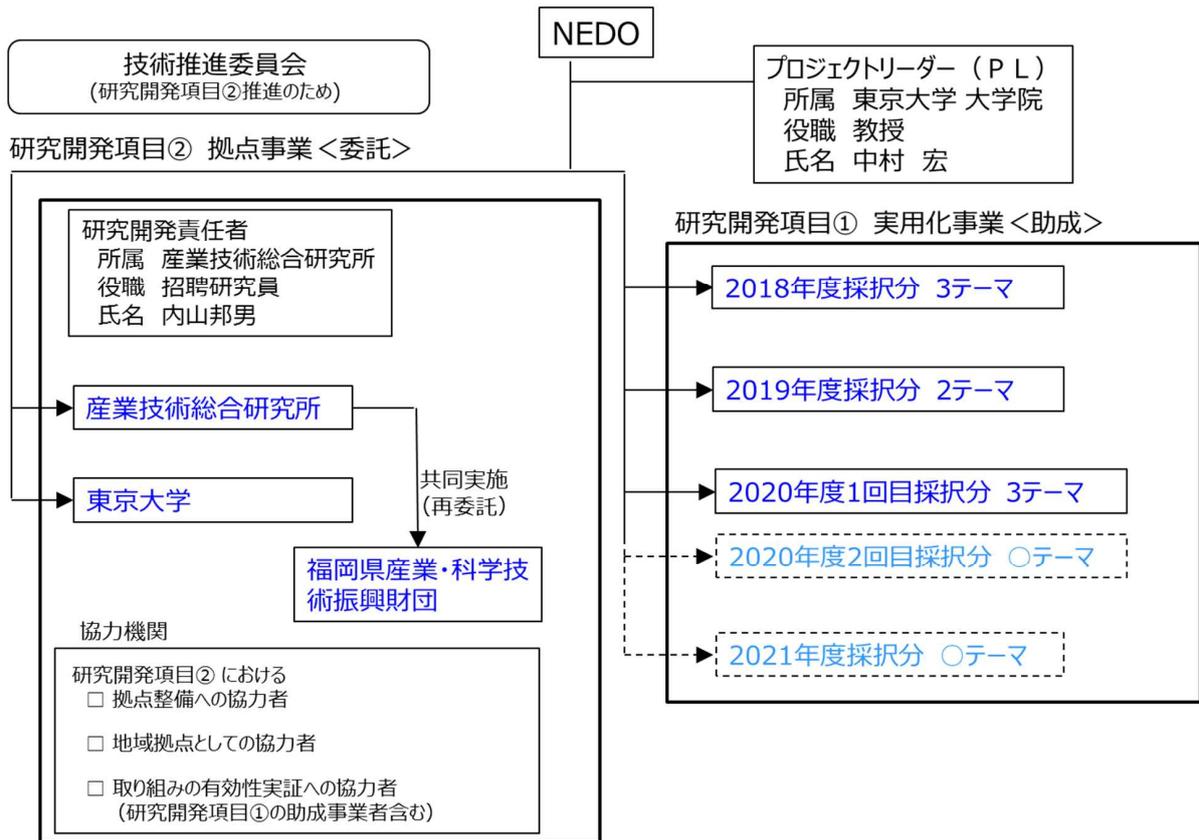
大学・研究機関等 (拠点構築)

- ・高度なAIチップ開発のための基盤技術の開発。
- ・AIチップ開発に必要な開発環境（設計ツール等）を整備。
- ・AIチップ開発に取り組む民間企業等に対して、開発環境、基盤技術、専門的な知見・ノウハウ等を提供。
- ・AIチップ開発を担う人材の育成。



研究開発期間
 5年以内

研究開発項目	研究開発中間目標・最終目標	根拠
① AIチップに関するアイデア実用化に向けた開発 <助成>	<p>中間目標 現状以上の性能を有するAI向けチップの設計を行い、評価・検証が可能な段階まで到達。設計したAI向けチップのビジネス化に向けたシナリオを作成。</p> <p>最終目標 AIチップの設計を行い、AIチップの動作を効率化し現状以上の性能を有することをシミュレーション等により検証。検証したAI向けチップのビジネス化の道筋を立てる。</p>	アイデアの効果や技術的実現性を早期に検証するとともに、研究開発項目②の拠点の構築に向けたフィードバックを行うため。
② AIチップ開発を加速する共通基盤技術の開発 <委託>	<p>中間目標 本事業を通じて開発、整備したAIチップ設計のための共通基盤技術、学習環境、設計環境等の活用件数10件以上。</p> <p>最終目標 本事業を通じて開発、整備したAIチップ設計のための共通基盤技術、学習環境、設計環境等の活用件数15件以上。</p>	初年度整備の環境を早期に公開・活用し、研究開発項目①の事業者を中心とした拠点利用者から数多くのフィードバックを受けるため。



■ 研究開発項目②の進捗確認、方向性議論のため技術推進委員会を設置・運用

◆費用

(単位：百万円)

研究開発項目	2018年度	2019年度	2020年度	2021年度	2022年度	合計
① AIチップに関するアイデア実用化に向けた開発<助成>	53	278	468			799
② AIチップ開発を加速する共通基盤技術の開発<委託>	631	1658	1502			3,791
合計	684	1,936	1,970			4,590

2. 研究開発マネジメント
(2) 研究開発計画の妥当性

研究開発項目① <助成> の全体スケジュール

2018年度				2019年度				2020年度				2021年度				2022年度							
1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q	1Q	2Q	3Q	4Q				
1期生 (2018)				2期生 (2019)				3期生 (2020)				4期生 (追加実施) (2020)				5期生 (2021)							
公募 1年目交付期間 (基礎設計) 交付決定				2年目交付期間 (検証) ☆ ステージゲート審査				1年目交付期間 (基礎設計) 交付決定				2年目交付期間 (検証) ☆ ステージゲート審査				公募 1年目交付期間 (基礎設計) 交付決定				2年目交付期間 (検証) ☆ ステージゲート審査			
				1年目交付期間 (基礎設計) ☆ ステージゲート審査				2年目交付期間 (検証) ☆ ステージゲート審査				1年目交付期間 (基礎設計) ☆ ステージゲート審査				2年目交付期間 (検証) ☆ ステージゲート審査							
				1年目交付期間 (基礎設計) ☆ ステージゲート審査				2年目交付期間 (検証) ☆ ステージゲート審査				1年目交付期間 (基礎設計) ☆ ステージゲート審査				2年目交付期間 (検証) ☆ ステージゲート審査							
				1年目交付期間 (基礎設計) ☆ ステージゲート審査				2年目交付期間 (検証) ☆ ステージゲート審査				1年目交付期間 (基礎設計) ☆ ステージゲート審査				2年目交付期間 (検証) ☆ ステージゲート審査							

4期生・5期生も終了後1年以内にテーマ評価実施

2. 研究開発マネジメント
(2) 研究開発計画の妥当性

研究開発項目② <委託> の研究開発スケジュール

実施項目	2018年度	2019年度	2020年度	2021年度	2022年度
研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託> 実施項目1: AIチップ開発に必要な共通基盤技術の研究開発 1-1 AIチップ向け設計フローの研究開発 1-2 ハードウェア開発垂直立ち上げ実現のための研究開発 1-3 AIチップ設計に向けたリファレンスデザインの研究開発 1-4 センサ機能を含むチップのための新規デバイスモデルの研究開発 1-5 国内外FABの活用と最適化ライブラリの研究開発 実施項目2: AIチップ開発拠点の整備 2-1 AIチップの研究開発に必要なEDAツールの整備 2-2 人材育成と拠点機能の整備			拠点活用 (中間目標≥10件)	中間評価	(最終目標≥15件)
			1-1 エミュレーター協調		アプリ向け
	1-2 EDAツールチェーン	EDAエミュレーター協調ツールチェーン		大規模回路タイミング手法	アプリ向けツールチェーン
	1-3 IP→CNN (畳み込みニューラルネットワーク) 用リストアップ	+RNN(再帰型)用に拡張		SVM (Support Vector Machin) またはボルツマンマシン対応	まとめ・有効性実証
	1-4 TCAD I/Fプロトタイプ			TCAD環境改良整備	設計フローに組み込む条件明確化
	1-5 IP整備		IP活用設計フロー開発		
	2-1 調達	提供	最適化	最適化	最適化
	2-2 設計70-基本教材	AIチップ設計基礎教材	エミュレータ協調基礎設計教材	エミュレータ協調上級設計教材	試作ゲートウェイ機能整備・教材まとめ
		セミナー			

これまで12件採択・交付決定済み、内8件事業実施中
 (※採択12件全てのテーマが研究開発項目②の拠点を活用 (予定含む))

一期生 (2018年度) : 採択 5 件⇒ 2 年目 3 件 (ステージゲート審査結果による)

実施者名	テーマ名	2年目交付
株式会社テックイデア	AI機能を有するCMOSイメージセンサおよびセンサ装置の開発	対象
株式会社レイトロン	AIを用いた高性能リアルタイム対話インターフェースの開発	対象
東北マイクロテック株式会社	サイクリック学習機能を有する超低電力AIチップの開発	対象
株式会社Trigence Semiconductor	AIエッジ搭載音声インターフェースモジュールの研究	-
株式会社シンコム	エッジデバイスをAI化する汎用画像処理プロセッサの開発・評価	-

二期生 (2019年度) : 採択 4 件⇒ 2 年目 2 件 (終了テーマの内一件は、事業化前倒しにより2年目辞退)

実施者名	テーマ名	2年目交付
株式会社デジタルメディアプロフェッショナル、株式会社カイ	癌コンパニオン診断用AI病理画像システム向けAIハードウェア研究開発	対象
株式会社シグリード	AI技術でメモリの通信速度を高速化するメモリコントローラの開発	対象
株式会社ハカルス	スパースモデリング技術を用いた学習・推論エンジンを搭載するA I チップ開発	事業化前倒しのため1年目で終了
株式会社イー・オー・テクノロジーズ	画像集合演算プロセッサ (2D-SOP) による高度画像認識基盤の開発	-

三期生 (2020年度) : 採択 3 件 (※2020年度 四期生として2回目の公募を予定)

実施者名	テーマ名	2年目交付
株式会社ネフロック	FPGAでリアルタイムに高品質な音声合成を行うリプログラマブルA I チップ開発	
A M I 株式会社	心疾患自動診断アシスト機能搭載チップの実用化に向けたシステム開発	
株式会社AnchorZ	適時生体情報と利用履歴による認証システム端末用アルゴリズム・ハードウェア要素開発	

※研究開発項目①については別に実施するテーマ評価で、研究開発成果を報告します。

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義 **目標の達成状況と成果の意義**

研究開発項目② AIチップ開発を加速する共通基盤技術の開発 <委託>

中間目標	成果	達成度	課題と解決方針
本事業を通じて開発、整備したA I チップ設計のための共通基盤技術、学習環境、設計環境の活用件数10件以上を目標とする。	<ul style="list-style-type: none"> ・活用件数26件を達成した。 ・開発・整備として、設計検証フロー並びにツールチェーンの構築、リファレンスデザインの作成、独自機能素子の物理設計環境のプロトタイプ開発、IPの整備とAIチップ向け独自IP評価手法検討と評価チップ設計、EDAツール利用環境の整備、教育コースの実施、試作ゲートウェイ機能の整備、などを行った (詳細は次ページ以降の各実施項目に示す)。 	○	

◎ 大きく上回って達成、○達成、△達成見込み (中間)、X未達

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義 **各個別実施項目毎の目標と達成状況 (1/4)**

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	中間目標	成果	達成度	今後の課題と解決方針
1-1 AIチップ向け設計フローの研究開発	<ul style="list-style-type: none"> ・拠点利用者が、小・中規模の回路に対し、拠点を構築したRTL記述を用いたエミュレータ・シミュレータ協調設計検証フローで設計検証を実施（5件以上） ・拠点利用者が、小・中規模の回路に対し、拠点を構築したネットリストレベルの記述を用いたエミュレータ・シミュレータ協調設計検証フローで設計検証を実施（3件程度） ・エミュレータ・シミュレータ協調設計検証フローを用いることによる設計検証効率の向上を、エミュレータのみを用いた設計検証フローと比較することで（検証時間・検証カバレッジ等を用いて）可視化するとともに結果を電子的に公開する 	<ul style="list-style-type: none"> ・RTLレベルの記述を用いたシミュレータおよびエミュレータによる設計検証は7件進行中。 ・ネットリストレベルの記述を用いたエミュレータ・シミュレータ協調設計フローでの検証は実施前（0件）。 ・設計検証効率の比較確認は未。 ・設計効率の更なる向上に向け、エミュレータシミュレータ協調設計検証プラットフォームVeriForgeを導入した。エミュレータのみとの比較は検証中。 ・エミュレータ利用ガイドライン及びエミュレータ利用マニュアル（エミュレータ利用モデルを含む）を3件作成し拠点のホームページ（以下HPと略）にて公開。 	△ (2020年度末には達成見込み)	検証フローの使用実例を提示し10月から拠点利用者に使用して貰う。それにより年度末には3件達成の見込み。この検証時に合わせて検証効率も比較確認を行う。
1-2 ハードウェア開発垂直立ち上げ実現のための研究開発	<ul style="list-style-type: none"> ・モデルベースのエミュレータ・EDAツールの協調設計ツールチェーンを開発し、小・中規模の実設計において実証する。3件以上がこのモデル設計フローを活用した設計を行う 	<ul style="list-style-type: none"> ・高位合成を使ったデジタル設計【基礎編】を作成し、ここで定義されたモデル設計フローを活用した高位合成を3件設計した。 	○	

◎大きく上回って達成、○達成、△達成見込み（中間）、X未達

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義 **各個別実施項目毎の目標と達成状況 (2/4)**

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	中間目標	成果	達成度	今後の課題と解決方針
1-3 AIチップ設計に向けたリファレンスデザインの研究開発	<ul style="list-style-type: none"> ・畳み込み・再帰型ニューラルネットワークに対応したアクセラレータリファレンスデザインを作成する。その動作をエミュレータ上で再現し、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認する。 	<ul style="list-style-type: none"> ・畳み込みニューラルネットワークに対応したアクセラレータリファレンスデザインを作成し、その動作をエミュレータ上で再現した。 ・さらに、エミュレータ上で100データでの学習を例題として、ニューラルネットワーク用シミュレーションフレームワークの処理について、ソフトウェアによる実行結果と矛盾しない正当な計算結果が得られることを確認した。 ・なお、6月フォーラムにおいて、日本ケイデンス・デザイン・システムと共同でリファレンスデザインについて紹介。簡易マニュアルを拠点HP内で公開。 	○	
1-4 センサ機能を含むチップのための新規デバイスモデルの研究開発	<ul style="list-style-type: none"> ・ImpulseTCADをベースとしてAIチップに搭載する際に利用可能な独自の機能素子の物理設計環境のプロトタイプを、例えばフォトセンサーといった特定の用途を想定して開発・評価し、課題を抽出し、改良仕様を策定する 	<p>CMOSイメージセンサーピクセルのデバイスシミュレーションのWEBユーザーインタフェースのプロトタイプを開発した。関連ユーザー評価結果を元に改良仕様を策定した。</p>	○	

◎大きく上回って達成、○達成、△達成見込み（中間）、X未達

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義

各個別実施項目毎の目標と達成状況 (3/4)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	中間目標	成果	達成度	今後の課題と解決方針
1-5 国内外FABの活用と最適化ライブラリの研究開発	<ul style="list-style-type: none"> ・整備すべきIPカタログの作成と整備順の策定 ・カタログに沿ったIPを整備し、拠点利用者が利用できるようにWEBに掲載する ・AIチップ向け独自IPの評価手法を検討し、それに則った評価チップを設計する。 	<ul style="list-style-type: none"> ・整備すべきIPカタログである、PRISMにより導入したIPリストを整備しWEBに掲載した ・拠点導入IPを最大限活用し、かつ拠点利用者の設計の実用化加速支援を目指したAi-One SoCプロジェクトを立ち上げSoCを設計した 	○	
2-1 AIチップの研究開発に必要なEDAツールの整備	<ul style="list-style-type: none"> ・EDAツールを導入、利用環境を整備し、拠点利用者へ公開することで10件程度の利用実績をあげる 	<ul style="list-style-type: none"> ・導入したEDAツールの利用マニュアルを公開、ツール利用のための環境設定ファイルをツール毎に準備、ライセンスの効率的な運用、設計データやIPの保護のために、VMにログインし、LSF(ライセンス・スケジューラ)を用いたツールの実行環境を整備し、ツール利用が進んでいる。 ・以上により、利用件数は26件となった。 	◎	

◎大きく上回って達成、○達成、△達成見込み(中間)、X未達

3. 研究開発成果

(1) 研究開発目標の達成度及び研究開発成果の意義

各個別実施項目毎の目標と達成状況 (4/4)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	中間目標	成果	達成度	今後の課題と解決方針
2-2 人材育成と拠点機能の整備	<ul style="list-style-type: none"> ・エミュレータ及びEDAツールを活用した設計フローの一般論(初級編)、導入EDAツールを用いたAIチップ設計論、エミュレータ・EDA協調設計検証論(初級編)を整備し、拠点利用者に対し、2019年度以降1項目あたり年間1回以上の教育コースを実施する ・国内外の代表的なFABと契約を締結し、設計環境を導入することで設計試作ゲートウェイ機能を整備する。これを拠点利用者へ公開することで、実施項目1-1の中間目標のネットリスト検証フロー利用目標3件のうち1件程度が本設計試作ゲートウェイ機能を利用して設計手順を実施する。 ・拠点運営について運営形態等の検討を行うタスクフォース等を立ち上げる 	<ul style="list-style-type: none"> ・1-1、1-2と協調しながら教材の整備を行い、「デジタル設計の基礎」、「ハードウェア・エミュレータでの論理検証の基礎【初級編】【応用編】」「高位合成を使ったデジタル設計【基礎編】【続基礎編】【実践編】」「デジタルブロック・物理設計編」を整備した。SoC設計セミナーを4回、教育セミナーを3回実施した。また、人材育成に向けた方針を定め、それに基づき、一般向けに設計フォーラムを14回実施した(参加者数は回を追うごとに増加している) ・代表的なFABとして、TSMCとNDAを締結しライブラリの供給を受け設計に供している ・タスクフォースを設立して自立化の検討を開始した 	○	

◎大きく上回って達成、○達成、△達成見込み(中間)、X未達

3. 研究開発成果

(2) 成果の最終目標の達成可能性

成果の最終目標の達成可能性 (1/3)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	現状	最終目標 (2022年度)	達成見通し
1-1 AIチップ向け設計フローの研究開発	エミュレータの利用促進に向けエミュレータ・シミュレータ協調設計検証環境を整備し一般利用を開始 エミュレータを利用した設計検証に関する教材を整備	・拠点利用者が、より大規模 (> 1BG) な回路に対し、エミュレータ・シミュレータ協調設計検証フローで設計検証を実施 (3件程度) ・拠点で構築した高速チップ・超低消費電力チップ・高電力効率チップ等のアプリケーション向けのエミュレータ・シミュレータ協調設計検証フローで、拠点利用者が設計検証を実施 (事業期間全体で10件程度)	計画的にトレーニングを実施することで利用の拡大を目指すことで最終目標の達成を目指す
1-2 ハードウェア開発垂直立ち上げ実現のための研究開発	導入したEDAツールの利用マニュアルを公開 高位合成設計フロー教材を整備し公開ツール利用のための環境設定ファイルをツール毎に準備した ライセンスの効率的な運用、設計データやIPの保護のために、VMにログインし、LSF (ライセンス・スケジューラ) を用いたツールの実行環境を整備	・アプリケーション向けのツールチェーンを策定し、拠点利用者が事業期間全体で5件程度、より大規模 (> 1BG) な設計を実施する	1-5で実施しているAi-One設計・検証を通して、ツールチェーンの利用実績を積み重ねるとともに、大規模な設計の実現を目指す

3. 研究開発成果

(2) 成果の最終目標の達成可能性

成果の最終目標の達成可能性 (2/3)

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	現状	最終目標 (2022年度)	達成見通し
1-3 AIチップ設計に向けたリファレンスデザインの研究開発	サポートベクタマシン、ボルツマンマシン等の汎用化が最終年度以降の技術動向予測に合致していくかの見極め作業、並びにセンサフロントエンドマクロのあるべき姿を調査を行っている。	畳み込み・再帰型ニューラルネットワーク用アクセラレータを、サポートベクターマシン、ないしボルツマンマシンに対応したアクセラレータリファレンスデザインとして拡張するとともに、エッジ用の低消費電力システムに適用可能なセンサフロントエンドマクロを加え、リファレンスデザインのポートフォリオを完成させる。リファレンスデザインのポートフォリオは、拠点利用者等の利用を通してその有効性を実証する。	目標とする対象のネットワークについては、最新の技術動向を見極めつつ弾力的に対応することとしたい。
1-4 センサ機能を含むチップのための新規デバイスモデルの研究開発	CMOSイメージセンサーピクセルのデバイスシミュレーションのWEBユーザーインタフェースのプロトタイプを開発した。	機能デバイス設計ツールを改良し、クラウド上で利用可能な環境を構築、拠点利用者等の利用を通してその有効性を実証する。また、検討した新規デバイスIPのモデル化技術等については、AIチップ設計フローへ組み込むために必要な条件等の明確化を図る。	イメージセンサー関連ユーザーの要望に対応し達成する見込み。
1-5 国内外FABの活用と最適化ライブラリの研究開発	・PRISMにより導入したIPリストをWEBに掲載した ・Ai-One SoCプロジェクトを通してIPを最大限活用する乗り合いSoCの設計中	・整備したIPを用いたアプリケーション向けの設計フローを構築し、電子的にマニュアルを作成する。構築した設計フローは拠点利用者の利用を通してその有効性を実証する。 ・AIチップ向け独自IPの評価手法を構築し、拠点利用者に提供できるよう整備する。その利用法のマニュアル等を電子的に作成しHPにて公開する。	2020年度末のテラアウトに向けて可能な限りリソースを集中させることで、Ai-Oneを実現しそれをPoCとすることでさらなる利用促進を図り目標達成を目指す

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

実施項目	現状	最終目標 (2022年度)	達成見通し
2-1 AIチップの研究開発に必要なEDAツールの整備	<ul style="list-style-type: none"> EDAライセンスを調達し運用を開始 EDAライセンス数の単価契約分に関して利用実績と需要予測に基づいた機動的な運用実施 LSFを用いたライセンスキューイングシステムの導入、VMとNoMachineを利用したセキュアなアクセスを実現したEDAの利用環境を構築し運用している ライセンスの利用状況をモニタしている Synopsys 19プロジェクト、138アカウント Mentor 14プロジェクト、87アカウント の利用実績(2020年7月27日現在) 	<ul style="list-style-type: none"> EDAツールを安定的最新バージョンに更新、利用環境を整備し、拠点利用者へ公開することで、期間全体を通し15件程度の利用実績をあげる 	利用環境の向上を継続することで利用実績をさらに積み上げる
2-2 人材育成と拠点機能の整備	<ul style="list-style-type: none"> 1-1、1-2と強調しながら教材の整備を行い、「デジタル設計の基礎」、「ハードウェア・エミュレータでの論理検証の基礎【初級編】【応用編】」「高位合成を使ったデジタル設計【基礎編】【続基礎編】【実践編】」「デジタルブロック・物理設計編」を整備した。教材はすでに合計で200ダウンロード以上され活用されている 人材育成に向けた方針を定め、それに基づき、「フォーラム」の実施(2019年5月よりほぼ毎月実施)、「セミナー」の実施(2019年度3件、2020年度8月-9月にかけて予定中)を実施 TSMCとNDAを締結しライブラリの供給を受け設計に供している 	<ul style="list-style-type: none"> エミュレータ・EDA協調設計検証論(上級編)を整備し、各種教育カリキュラムの教育コースを充実させる 実施項目1-1最終目標の協調設計検証フロー利用目標10件のうち3件程度が本設計試作ゲートウェイ機能を利用して設計手順を実施する 	1-5との連携によりAi-One SoCの設計試作を基点として、ゲートウェイ機能の利用促進を図ることで目標達成を目指す

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

	2018年度	2019年度	2020年度	計
論文	0	0	0	0
研究発表・講演	0	5	1	6
新聞・雑誌等への掲載	0	2	0	2
展示会への出展	0	2	0	2
フォーラム・シンポジウム開催	1	9	4	14
セミナー開催	0	3	0	3

※2020年8月7日現在

研究開発項目② AIチップ開発を加速する共通基盤技術の開発<委託>

戦略に沿った具体的取組

- ✓ 共通基盤技術であるEDAツールや検証装置を活用したAIチップ設計手法、IPの有効利用のためのライブラリ化、リファレンスデザイン手法、ライブラリ等の共用利用法等を構築しており、拠点の自立運営に必要なAIチップ設計手法の一部とリファレンスデザイン手法の一部は拠点内部のノウハウとして秘匿している。
- ✓ 整備済み設計マニュアル（下記6件）
 - ✓ デジタル設計の基礎
 - ✓ ハードウェア・エミュレータでの論理検証の基礎【初級編】および【応用編】
 - ✓ 高位合成を使ったデジタル設計【基礎編】、【続基礎編】、【実践編】

共通基盤技術の状況

共通基盤技術	公開分の状況	非公開分の状況
AIチップ設計手法	運用・ノウハウ蓄積中（改良研究中）	ノウハウ蓄積中（改良研究中）
リファレンスデザイン	運用・ノウハウ蓄積中（改良研究中）	ノウハウ蓄積中（改良研究中）
IPライブラリ	運用・ノウハウ蓄積中	対象外
設計クラウド構成	運用・ノウハウ蓄積中（改良研究中）	対象外
SoCプラットフォーム	構築中	準備中

概要

		最終更新日	2020年9月5日				
プロジェクト名	AI チップ開発加速のためのイノベーション推進事業	プロジェクト番号	P18004				
担当推進部/ PM または担当者	IoT 推進部 遠藤康浩 PM (2018年5月～2019年3月) IoT 推進部 波佐昭則 PM (2019年4月～2020年9月現在)						
0. 事業の概要	<p>IoT 社会の到来で大量のデータを効率的かつ高度に利活用するためには、エッジでの情報処理が不可欠である。エッジにおいて限られた資源を用いて効率的に処理を行う AI チップを開発するためには、AI とチップ設計、ソフトとハード双方に関する知見と技術に加え、高額な設計ツールや設計検証設備等も必要であり、これが AI チップ開発とビジネス化に向けた高いハードルとなっている。</p> <p>本事業では、大学や研究機関等による AI チップ開発のための共通基盤技術の開発を進めるとともに、その知見や設計・検証等の開発環境等を中小企業やベンチャー企業をはじめとする民間企業等に提供することによって、AI チップのアイデアを実用化する開発を加速する。</p> <p>なお、本事業は内閣府「官民研究開発投資拡大プログラム (PRISM)」に登録済である。</p>						
1. 事業の位置 付け・必要性について	<p>本事業は、超スマート社会 Society5.0 実現に向けた、第 5 期科学技術基本計画 (平成 28 年度閣議決定)、未来投資戦略 (平成 30 年度閣議決定)、統合イノベーション戦略 (平成 30 年度閣議決定) 世界最先端デジタル国家創造宣言官民データ活用推進基本計画 (令和元年度閣議決定) における基盤技術として挙げられており、科学技術・産業技術政策を実現する事業と位置付けられる。また、従来にない AI チップを実用化するためには開発を支援する拠点機能が必要であり、国際的な開発競争も激しい技術分野で、欧米中では国会的な取組が進行している。さらに、本事業は民間企業単独ではリスクがあり、市場原理のみで技術開発の推進を図ることは困難であるため、本事業で推進する必要がある。</p>						
2. 研究開発マネジメントについて							
事業の目標	大学や研究機関等による高度な AI チップ開発のための共通基盤技術の開発を進めるとともに、その知見や AI チップの設計・評価・検証等の開発環境を AI チップ設計拠点として整備し、民間企業等に提供、AI チップの開発を加速する。						
事業の計画内容	主な実施事項	2018fy	2019fy	2020fy	2021fy	2022fy	
	研究開発項目① AI チップに関するアイデアの実用化に向けた開発 (助成)						
	研究開発項目② AI チップ開発を加速する共通基盤技術の開発 (委託)						
事業費推移 (単位:百万円) (委託・助成)	会計・勘定	2018fy	2019fy	2020fy	2021fy	2022fy	総額
	一般会計	684	1,827	1,970			4,481
	特別会計 (電源・需給の別)	0	0	0			0

	開発成果促進財源	0	109	0			109
	総 NEDO 負担額	684	1,936	1,970			4,590
	(委託)	631	1,658	1,502	—		3,791
	(助成) 助成率：2/3	53 助成率： 2/3	278 助成率： 2/3	468 助成率： 2/3	—		799
開発体制	経産省担当原課	商務情報政策局 情報産業課					
	プロジェクト リーダー	東京大学大学院 情報工学系研究科 教授 中村宏					
	プロジェクト マネージャー	IoT 推進部 遠藤康浩 (2018 年 5 月～2019 年 3 月) IoT 推進部 波佐昭則 (2019 年 4 月～2020 年 9 月現在)					
	助成先	2018 年度分 (採択 5 件⇒2 年目 3 件) 株式会社テックイデア (2 年目交付) 株式会社レイトロン (2 年目交付) 東北マイクロテック株式会社 (2 年目交付) 株式会社シンコム (1 年目で終了) 株式会社 Trigen Semiconductor (1 年目で終了) 2019 年度 (採択 4 件⇒2 年目 2 件) 株式会社デジタルメディアプロフェッショナル、株式会社カイ (2 年目交付) 株式会社シグリード (2 年目交付) 株式会社ハカルス (事業化前倒しのため 1 年目で終了) 株式会社エイ・オー・テクノロジーズ (1 年目で終了) 2020 年度 (採択 3 件、年度内追加公募予定) 株式会社ネフロック AMI 株式会社 株式会社 AnchorZ					
	委託先	国立研究開発法人 産業技術総合研究所 再委託先 (公財) 福岡県産業・科学技術振興財団 国立大学法人 東京大学					
情勢変化への 対応 (委託)	<ul style="list-style-type: none"> 研究開発項目②の事業に関し、内閣府官民研究開発投資拡大プログラム (PRISM) の 1 年目の対象施策に選定されたため、活用内容を技術推進委員会で審議し、本事業に必要な I/O などの機能モジュールや IP コアの導入・整備を前倒して実施した (2018 年 10 月)。 研究開発項目②の事業に関し、拠点利用者の予想以上の増加が見込まれる中、現状の設備能力では利用者数が制限されてしまう可能性が予見されたため、2019 年 10 月に設備増強に向けた加速資金の投入を決定した。 研究開発項目②の事業に関し、助成事業の予算変動による余剰予算が発生したため、2019 年 12 月に事業内資金を流用することを決定し、拠点利用者の AI チップ向け独自 IP の評価が簡単にできるよう実施項目 1-5 の目標を追加した。 						
中間評価結果 への対応	(中間評価実施前のため、記載事項なし)						

評価に関する事項	事前評価	2018 年度実施
	中間評価	2020 年度 中間評価実施予定
	事後評価	2023 年度 事後評価実施予定
3. 研究開発成果について	<p>研究開発項目①AI チップに関するアイデアの実用化に向けた開発（助成事業）</p> <p>中間目標：現状以上の性能を有する AI 向けチップの設計を行い、評価・検証が可能な段階まで到達。設計した AI 向けチップのビジネス化に向けたシナリオを作成。</p> <p>中間目標に対する成果：採択 9 件中、6 件が上記中間目標を達成しステージゲート審査通過。現在、事業化前倒しのため終了した 1 件を除いた 5 件、及び今年度新たに採択した 3 件を加え、合計 8 件実施中。</p> <p>最終目標：AI チップの設計を行い、AI チップの動作を効率化し現状以上の性能を有することをシミュレーション等により検証。検証した AI 向けチップのビジネス化の道筋を立てる。</p> <p>研究開発項目②AI チップ開発を加速する共通基盤技術の開発（委託事業）</p> <p>中間目標：本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境等の活用件数 10 件以上。</p> <p>中間目標に対する成果：本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境等の活用件数 26 件。個別の実施項目の詳細は 3 章に記載。</p> <p>最終目標：本事業を通じて開発、整備した AI チップ設計のための共通基盤技術、学習環境、設計環境等の活用件数 15 件以上。</p>	
	投稿論文（委託）	0 件
	特許（委託）	0 件 （特記事項）本委託事業においては、特許権の取得より一般に幅広く使える AI チップのための設計技術の開発やそのマニュアル化、ノウハウ等の蓄積に注力している。事業で開発、整備する AI チップ設計手法、リファレンスデザイン、IP ライブラリ、設計クラウド構成、SoC プラットフォーム等については共通基盤技術として公開し、拠点の継続的な運用に必要な箇所（ノウハウの位置付け）については非公開とする。
	その他の外部発表（委託、プレス発表等）	<p>プレス発表：1 件</p> <p>・2019 年 10 月：AI チップ開発加速のための「AI チップ設計拠点」が稼働開始—設計・評価ツールの提供により、中小・ベンチャーのチップ開発加速を目指す—（NEDO、産総研、東大） https://www.nedo.go.jp/news/press/AA5_101211.html</p> <p>研究発表・講演：6 件</p> <p>展示会への出展：2 件</p> <p>フォーラム・シンポジウム開催：14 件</p> <p>セミナー開催：3 件</p>
4. 成果の実用化に向けた取組及び見直しについて	本事業で開発した共通基盤技術・資産を継承する自立運営組織(仮称: AIDCx)を設立し、プロジェクト終了後も低コスト・短期間でのチップ開発を可能にする共通基盤の提供を継続させる。見直しに関しては、秘匿情報を含むため非公開。	
5. 基本計画に関する事項	作成時期	2018 年 3 月 作成
	変更履歴	2020 年 9 月 改定