【別紙】

「高効率・高速処理を可能とするAIチップ・次世代コンピューティングの技術開発／

次世代コンピューティング技術の開発／

2028年に性能100倍を達成する汎用性の高い

高性能計算機アーキテクチャとシステムソフトウェアの技術の探索」

**追加公募情報**

2021年4月19日

国立研究開発法人理化学研究所

**・対象開発項目名**

　　　　汎用かつ高性能なノードアーキテクチャ構成方式の探索

**・体制図**

指示・協議

研究開発責任者 ・所属　理化学研究所

 ・役職名　センター長

 ・氏名　松岡　聡

ＮＥＤＯ

　　　委託

理化学研究所

・研究実施場所：計算科学研究センター(神戸)

・研究項目：2028年ポストムーア時代の100倍の性能向上を示す性能モデリング及びシミュレータ。環境データフローによる特化型計算のための非ノイマン型計算機構とプログラミングモデル

（代表事業者）

東京工業大学

・研究実施場所：大岡山キャンパス（目黒区）

・研究項目：革新的メモリアーキテクチャ探索とそのソフトウェア技術

東京大学

・研究実施場所：本郷キャンパス（文京区）

・研究項目： 新計算原理に基づくプログラミング容易性と性能の両立に関する研究

追加機関またはテーマ

・研究実施場所：

・研究項目： 汎用かつ高性能なノードアーキテクチャ構成方式の探索

**・研究開発の全体概要**

　本事業では、2028年に2018年当時のハイエンド汎用CPUの100倍の性能を多くのアプリで達成するCPUまたはそのノード構成方式を明らかとすることを目的とし、高性能計算機アーキテクチャの技術探索を行う。特に、既存のメニーコアアーキテクチャ等のベンチマーク結果の分析に基づいて方向性を定めながら、画期的な帯域重視のFLOPS-to-BYTESアーキテクチャに焦点を当て、再構成型ベクトルデータフロー方式のプロセッサ、超深化・超広帯域の革新的メモリアーキテクチャ、ニアメモリ計算方式のプロセッサなどの要素技術を軸として探索を行う。

　将来の計算機アーキテクチャとして、現在の汎用的なものをベースとしながらも、超高速不揮発性メモリが三次元実装などの手法で今までに無い広帯域で接続され、更にそれらが最先端のフォトニックスで接合されるような構成が導入されたものを想定する。また、従来のメニーコアスカラプロセッサに加え、ベクトルデータフロー方式やニアメモリ計算方式等の既存方式と異なるアーキテクチャや、革新的なメモリシステムを導入することにより、データ移動のエネルギーを最小化し、かつ、多様なアルゴリズムの性能向上を可能とする。このような計算機構成法において、それぞれの特性に適した性能モデルやプログラミングモデルを検討する。

　このような指針に基づき、2028年に現在比で100倍の加速性能が期待されるアーキテクチャを探索する。そのために科学技術計算からビッグデータ、AIに至るまでの広範囲な分野をカバーする適切なベンチマークを選別してその特性解析を行い、さらにそれらに関しあまねく100倍程度の加速を実現する候補アーキテクチャを探索する。そのためのポストムーア時代に向けたアーキテクチャの評価環境を現世代のスパコンの上に構築する。その評価環境やFPGA等の上で、ノイマン型プロセッサと再構成可能ベクトルデータフロー方式やニアメモリ計算方式のプロセッサなどの新方式プロセッサを組み合わせた異機種混合アーキテクチャを評価し、更に革新的メモリを含む種々のメモリシステムと組み合わせ、多くのベンチマークを100倍程度加速するように様々なCPUノードのアーキテクチャを探索する。

　以上の事業内容を遂行するにあたり、大きく分けて下記の４つの研究項目を連携させながら推進する。

項目1.1：2028年ポストムーア時代の100倍の性能向上を示す性能モデリング及びシミュレータ環境
項目1.2：データフローによる特化型計算のための非ノイマン型計算機構とプログラミングモデル

項目2：革新的メモリアーキテクチャ探索とそのソフトウェア技術

項目3：新計算原理に基づくプログラミング容易性と性能の両立に関する研究

**・公募する研究開発課題と、その狙い**

　ベースラインに対して100倍もの高性能を達成しつつも汎用性の高い計算機を探索する上では、個々の要素技術に留まらず、それらを組み合わせて構成するノードアーキテクチャについて技術的検討を行う必要がある。OSやファイルシステム、またはコンパイラやツール等の既存のシステムスタックやエコシステムを利用可能な汎用システムを高性能化する一つのアプローチは、既存の汎用プロセッサアーキテクチャをベースとしてそれに異なるアーキテクチャのプロセッサやメモリシステムを追加する、性能拡張方式である。

　公募する研究開発課題では、項目1.1, 1.2, 2, 3で研究開発する再構成可能ベクトルデータフロー方式やニアメモリ計算方式のプロセッサ、また革新的メモリを含む、新しいプロセッサやメモリシステム等の技術要素を対象として、それらによる汎用メニーコアプロセッサの拡張としてのノードアーキテクチャがどのような構成であるべきかについて、技術的探索を行う。例えば、次の項目について調査検討を行い、他の課題と連携して今後開発すべきノードアーキテクチャの構成方式を明らかとすることを目的とする。

・ 将来のデバイス技術、パッケージング技術、接続技術などの調査

・ 既存のメニーコアアーキテクチャの将来形の予測と、ボトルネックの調査

・ 比較対象として、既存のプロセッサ(A64FXなど）の発展形の性能予測

・ メニーコアアーキテクチャを異方式のプロセッサおよびメモリなどで拡張する案の検討

・ 接続技術案に対する性能予測と技術的可能性の調査

・ 拡張案に対する性能予測方式の検討、それに基づく評価

・ 総合指標に基づく拡張案候補の評価と、開発課題の整理

**・想定予算額と期間（本件は最長2年以内）**

期間： 2021年7月（契約日） ～ 2023年2月

想定予算額： 2021年度　1200万円 (消費税・間接経費を除く）

 2022年度　1200万円 (消費税・間接経費を除く）