



プロジェクト研究開発成果詳細説明 システム化技術

2022年5月17日 技術研究組合光電子融合基盤技術研究所

システム化技術の位置付け



超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

技術開発項目 2-2-1 光電子融合サーバボード 公開



(1)開発目標

光電子融合サーバボードのプロトタイプを試作して良好な伝送品質を持つ

10Tbps伝送可能なCPU間インターコネクトのシステム化技術を確立する。

2021年度最終目標:

光電子融合サーバボード





(2)開発計画



	2018年度	2019年度	2020年度	2021年度上期	2021年度下期
光電子融合 サーバボード	サーバボード 設計・動作	[×] 基本構造 10T 実証	bpsに向けたプロトタイプの構造 基本構造のシステム搭載 改良試作 IFの決定	記録計 10Tbpsに向けたプロトタイプ動	作実証
シリフォト集積 素子実装技術	集積素子実	装技術確立	▲ 10Tbpsに向けた 高密度実装構造の設計	10Tbpsに向けた 高密度実装構造の確立	各技術成果 を集約
高密度電気配	電気配線	基本設計	10Tbpsに向けた高密度 電気配線構造の設計	10Tbpsに向けた 高密度電気配線構造の確	<u>τ</u>
線技術 			10Tbps#ーバボード	10Thosttーバボード	
冷却技術	冷却技行 	标確立	冷却構造の設計	冷却技術の実証	
光配線技術	光配線技	5術確立	光配線反射抑制構造 の設計	反射抑制技術の確立	

(3)アプローチ、特徴技術

開発課題(10 Tbps伝送可能な光電子融合サーバボード実現に向けて)

- 1. CPU近くに配置しても安定に動作するWDM合分波器技術
- 2. 光配線の高密度形成と損失や反射が小さい良好な光信号品質の確保
- 3. 112 Gbps高速電気伝送技術の確立
- 4. 既存のサーバシステムへ実装可能な構造

アプローチ

- 1. フィードバック制御を用いた温度変動耐性が高い多波長WDMの適用
- 2. ガラス基板上へのポリマー導波路と低損失光コネクタ技術の開発
- 3. 高密度実装と高速伝送を両立するガラスインターポーザの利用
- 4. 既存のサーバシステムに光電子融合サーバボードを実装して動作検証



超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会



既存サーバ

(4) 成果 I (WDM技術)





超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

(4) 成果Ⅱ(低損失光配線技術)



- ▶ガラス基板上へのシングルモード光配線技術を確立
 - ・ガラス基板上にポリマー導波路と上下ミラーを形成。V溝を有する光コネクタと 接続したループバック構造の試作
 - ⇒ ポリマー導波路: 伝搬損失<0.5dB/cm
 - ⇒ 温度無依存12芯光コネクタ:平均損失<1.45dB、温度変動<0.005dB/℃ ガラス基板上の良好な光信号伝送特性の確保 Photonics West 2022発表











(4) 成果Ⅳ(光電子融合サーバボード試作)

◆光電子融合サーバボードの高密度実装技術を確立
 ・ガラス基板の採用により、光エンジンと富岳採用CPU実装時の反りを解消
 ⇒ CPUと光エンジン(100Gbps=25G×4ch)5台の近接配置を達成
 →距離~2cm、Near-packaged Optics技術の実現
 ・LGAソケットを介したサーバボードへの実装
 ⇒ ガラス基板外形を利用した高精度アライメント、LGAで応力を吸収
 ⇒ ヒートシンクとボルスタープレートにより、冷却とLGA加圧の兼用構造を開発
 ・既存サーバへの実装技術を確立



光電子融合サーバボードの実装

試作した光電子融合サーバボード



- ◆光電子融合サーバボードによるCPU間インターコネクトを実証
 - ・2台の光電子融合サーバボードを評価用サーバシステムのシェルフに実装 ・富岳採用CPUからの100Gbps(25G×4ch)電気信号を光信号に変換し、 対向疎通を実現



超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

(4) 成果VI(10Tbps動作に向けた展開)

▶ 温度無依存WDM技術による多波長化スケーラビリティ実証 ・4波、16波、32波、64波WDM分波器を試作し、実測とシミュレーションで動作確認 ・112Gbps×16波WDMチップをガラス基板光電子集積インターポーザ上に マルチチップ実装し10Tbps伝送が実現



超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

(5)目標の達成度

公開

テーマ	2021年度末最終目標	主な成果状況	達成 度
2. 2. 2. 2 (f-1)①光電 子融合サーバ ボード	光電子融合サーバボードのプロトタイプを 試作して良好な伝送品質を持つ10Tbps伝 送可能なCPU間インターコネクトのシステ ム化技術を確立する。	 ・高速特性と剛性に優れたガラス基板と光エンジンを組み合わせた集積光インターポーザを搭載した光電子融合サーバボードを試作、サーバ試作機に実装してサーバ間100Gbps伝送を実現した。 ・環境温度変化の影響を受けない自律制御型波長多重フィルタ技術を開発し、16波長動作により光電子融合サーバボードの10Tbps動作が可能であることを示した。 。波長多重フィルタは64波動作までのスケーラビリティを確認した。 	Ο

技術開発項目2-2-1 ラックスケール並列分散システム 公開



超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

(1)開発目標

2021年度最終目標:

消費電力の少ない光電子集積インターポーザ技術と波長多重技術を用いた接続技術を組み合わせた光電子 融合サーバボードを試作し、試作機とシミュレーションを用いてサーバ電力量を30%削減可能であることを示す。



超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

(2)開発計画



	2018年度	2019年度	2020年度	2021年度上期	2021年度下期
	ベンチマーク・アプリ選定	アプリ高速化	デモ・アプリ絞込み	デモ・アプリ実装	デモ実施
サーバ/ アプリケーション	並列分散処理 検証環境構築	アルゴリズム改良	ライブラリ実装・評価	1	
	FPGAカード1次設計	FPGAカード1次試作・評価	FPGAカード2次設計	FPGAカード2次試作・評価	
ネットワーク・アーキ テクチャ (レイヤ2&3)	NW制御仕様検討	分散スイッチ設計	集合通信動作検証	集合通信高速化	
		米リンク設計	米山ンク課題抽出	波長多重動作检証	
波長ルーティング・ ネットワーク (レイヤ1)	→				
デバイス	デバイス仕様検討	デバイス課題抽出	光集積回路試作評価 ▶	ルータボード試作評価	/

(3)アプローチ、特徴技術







超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

(4) 成果 I (デバイス): カスタム FPGA カード 公開



Embedded Optical Module (EOM)

- ・シリフォト・トランシーバ・チップ、Onboard-opticsフォーム・ファクタ
- 高帯域密度:100 Gbps(25 Gbps×4 ch.)/12×12mm²
- C-band-DWDM対応、12芯シングルモード・ファイバ接続
- ・ソケットを介してFPGAカードに着脱可能
- FPGAカード
 - 広帯域メモリHBM2を搭載 ⇒ 819 Gbpsのメモリ帯域
 - 高帯域密度EOMを8個搭載 ⇒ 800 Gbpsのネットワーク帯域 シバランス 最大33台とフルメッシュ接続可能

(4) 成果Ⅱ(レイヤ1): 波長ルーティング・ネットワークの構成 公開

- ・オフチップ波長多重光源
 ⇒ 集中管理により、高精度波長制御、高エネルギー効率、高信頼性
- C帯EDFA光アンプ ⇒ 高エネルギー効率、低ノイズ
- ・ 波長ルータ ⇒ パッシブ・デバイス(消費電力無し、EO/OE変換無し)
- ・ 送受信ノード以外の全コンポーネントがビット・レート、変調方式に無依存
 ⇒ 送受信ノード(トランシーバ)の世代交代に対応可能



(4)成果 II (レイヤ1): 波長ルーティング・ネットワークのエラー・フリー動作実証



8台のFPGA間を接続する全チャンネル(25Gbps×224ch)で、 BER < 10⁻¹² を確認(その内の91%は、測定限界以下のBER < 10⁻¹⁶)

- ⇒ トータル帯域 5.6Tbpsのエラー・フリー動作を実証
- ⇒ (電気・光共に)高い信号品質と高い均一性を実証

(4) 成果Ⅲ(レイヤ2&3): ネットワーク・アーキテクチャ OPTWEB

- FPGA間のmemory-to-memoryの常時接続専用パスを構築
- ・ 例えば、FPGA #0のmemory #2とFPGA #2のmemory #0を直結
- FPGA間のリモート・ダイレクト・メモリ・アクセス(RDMA)を実現



<u>3台のFPGA間をOPTWEBで接続した場合の構成(実際は8台間を接続)</u>

(4) 成果 III (レイヤ2&3): 8ノード間高速alltoall 通信の実証公開



- (実効帯域幅)=(データサイズ)/(通信時間)
- (通信時間)≈(遅延時間)+(データサイズ)/(物理帯域幅)
- OPTWEB: フルメッシュ・ネットワーク + 簡単なネットワーク制御
 - ⇒ 小さなデータに対して: 低遅延 ⇒ 比較的広い実効帯域幅
 - ⇒ 大きなデータに対して: ほぼ物理帯域幅に近い実効帯域幅

(4) 成果Ⅳ(サーバ):8ノード・ラックサーバ・システム 公開



- ・ 各光電子融合サーバボード(1Uサーバ)にCPUとFPGAカードを搭載
- CPU間は、電気配線(100-Gbps DACケーブル + InfiniBand EDR)で接続
- FPGA間は、光配線(波長ルーティング&OPTWEB)で接続
- 16波長多重 ⇒ 10サーバのフロントパネルの光コネクタ数を1/16に削減
 - ⇒ 空冷の気流を妨げない

(4) 成果Ⅳ(アプリケーション): 並列分散ソータ

- 8ノード・ラックサーバ・システムに並列分散ソータを実装
- 32bit整数キーを8台のFPGAの8ヶ所のメモリ領域にランダムに格納
- ・ 4bitソート×8回で、32bitのソーティング処理
- 各ソートは、パイプライン処理により、1回のメモリアクセス(Read/Write)
- グローバルソートのAlltoall通信は、波長ルーティング+OPTWEBで高速化



超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

(4) 成果Ⅳ(サーバ/アプリ): 消費電力量評価





(5)目標の達成度



テーマ	2021年度末最終目標	主な成果状況	達成 度
2.2.2.2.2 (f-1)② ラックスケール 並列分散 システム	消費電力の少ない光電子集積インターポーザ 技術と波長多重技術を用いた接続技術を組み 合わせた光電子融合サーバボードを試作し、 試作機とシミュレーションを用いてサーバ電力 量を30%削減可能であることを示す。	消費電力の少ない光電子集積インターポーザ 技術と波長多重技術を用いた接続技術を組み 合わせた光電子融合ラック・サーバ・システム を試作し、試作機とその上で動作する分散ソー タを用いてサーバ電力量を98%削減可能であ ることを実証した。	Ø

技術開発項目 2-2-2 情報通信システム化技術



(1)開発目標



2021年度最終目標:

光電子集積インターポーザを用いた一芯双方向波長多重トランシーバを搭載することにより、光加入者端末装置を10 cm×2 cm×2 cm以下のサイズに小型化するための実装技術を開発する。

■ 5Gネットワークでは基地局エリアが細分化(スモールセル)。面的にサービス展開する「ポスト5G」では従 来の4Gに比べて約100倍の基地局アンテナが必要。基地局装置は一層の小型化が求められる。

多数の基地局アンテナの接続にTWDM-PONを用いて光ファイバをシェアすることにより設備コストを削減。 小型化する基地局装置に内蔵できる超小型の光トランシーバーが必要。



(2)開発計画





(3)アプローチ、特徴技術





アプローチ

- TWDM-PON用光回路
 - 上り下り各4波長多重の送受信機能をシリコンフォトニクス技術により集積
 - 偏波ダイバーシティによる偏波無依存受信
- アバランシェフォトダイオード(APD)導入による高感度化
 - TWDM-PONの規格が求める受信感度-28dBmに対応
 - シリコン導波路ベースの横型APD
 - 長波長(~1600nm)まで高感度
- 光電子集積インターポーザを用いたONU小型化実装
 - 光送受信集積チップを電気回路基板に埋め込んで一体化
 - ポリマーミラーを用いた低損失で偏波無依存の光結合構造を開発





(4)成果 I (TWDM-PON集積チップ)



・偏波ダイバーシティによる4波長偏波無依存受信 ⇒偏波無依存を実現

(4) 成果 II (アバランシェフォトダイオード)



横型SAM-APD





■ 光電子集積インターポーザを用いた光トランシーバモジュール試作





光電子集積インターポーザ on SFP+基板

ONU用モジュール

⇒光結合部の偏波無依存化、<mark>10cm×2cm×2cmの小型化のための技術を確立</mark>



■ 光トランシーバモジュールの構成





■ 光トランシーバモジュールの動作評価系



(4) 成果皿(光電子集積インターポーザを用いた小型化実装) 公開

■ モジュール評価結果







Ch.1







(4) 成果Ⅲ(光電子集積インターポーザを用いた小型化実装) 公開

■ TWDM-PON規格に対するPD受光感度目標値

		挿入損
トランシーバ最小受光感度(dBm) 規格値	-28	
ファイバ結合損(ミラー)(dB)		3
導波路損失(1dB/cm×10mm導波)(dB)		1
WDM1フィルタ挿入損(dB)		0.5
PBS, PR挿入損(dB)		0.5
AWG挿入損失(dB)		1.5
PD 最小受光感度 (dBm) 目標値	-34.5	

✓ TWDM-PONの規格で要求されるトランシーバ最小受信感度達成するためには、
 APD単体での最小受信感度は-34.5dBmが必要
 ✓ これまでの試作実績は、横型SAM-APDで得た-22dBm

(4) 成果皿(光電子集積インターポーザを用いた小型化実装) 公開

- PD最小受信感度改善の見通し ~SACM-APDの導入と構造最適化
- ✓ TWDM-PONの仕様条件(波長~1600nm、10Gbps)では、APD単体での最小受信感度は理論的 に-37dBmまで改善可能
- ✓ 増倍領域に隣接するチャージ領域を備える、SACM構造を導入



(5)目標の達成度



テーマ	2021年度末最終目標	主な成果状況	達成 度
2. 2. 2. 2 (fー2)情報通 信システム化 技術	光電子集積インターポーザを用いたー芯 双方向波長多重トランシーバを搭載するこ とにより、光加入者端末装置を10 cm × 2 cm × 2 cm以下のサイズに小型化するため の実装技術を開発する。	 ・TWDM-PON集積チップを試作して、 10Gbps×4波長の光送受信動作及び偏波無 依存受信動作を実証した。 ・バットジョイント型APD導入により受光器の高 感度化を実現した。⇒130A/W ・シリコンフォトニクス技術により小型化した光 電子集積インターポーザを搭載したサイズ 10cm×2cm×2cmのパッケージに収容できる 光トランシーバーモジュールを試作して、上り 下り各4波長多重、10Gbpsの一芯双方向送受 信動作、及び偏波無依存受信動作を実証した。 	Ο





(6)ベンチマーク(システム化技術)



	Intel	Cisco	Ayar Labs	PETRA
構造	Optical Co-packaged switch	Optical Co-packaged switch White the second	SoC In-Package	HBM HBM HBM シリコンフォトニクス 集積素子 ポリマー光導波路 メエンタン CPU PKG Glass Interposer PCB UUOSUUUUUU LGA socket
帯域幅	1.6 Tbps	25.6 Tbps	2.56 Tbps	10.8 Tbps
	106.25Gbps × 16 lane	400Gbps × 64port	106Gbps × 24port	112Gbps × 16λ × 3port × 2
サイズ	モジュール : 25 × 22 mm ²	モジュール : 89 × 50 mm²	チップ : 5.5 × 8.9 mm ²	インターポーザ:62×101 mm²
伝送密度	64 Gbps/mm	256 Gbps/mm	288 Gbps/mm	173 Gbps/mm
消費電力	~30 W	~70 W	~13 W	~20 W
電力効率	19 mW/Gbps	2.7 mW/Gbps	5 mW/Gbps	2 mW/Gbps
光源	光源内蔵	外部光源	外部光源	外部光源

(6) ベンチマーク(ラックスケール並列分散システム)



超低消費電力型光エレクトロニクス実装システム技術開発 事後評価分科会

(6)ベンチマーク(情報通信システム化技術)

公開

	PETRA(本開発)	A社(Preliminary)	B社(Preliminary)	
サイズ	H2cm x W2cm x D10cm	H1cm x W2cm x D11cm	H1cm x W2cm x D9cm	
構造 (送信側)	4波長アレイレーザ	波長可変レーザ	波長可変レーザ	
構造 (受信側)	PDアレイ+波長分波フィルタ	PD+波長可変フィルタ	PD+波長可変フィルタ	
波長切り替え 時間	< 1ms	送信:0.5s 受信:1s	送信:1s 受信:1s	