

採択テーマ：

半導体・電子機器等のハードウェアにおける不正機能排除のための検証基盤の確立

事業の目的・概要

- 情報システムに用いられる半導体・電子機器などハードウェアの不正機能を排除できる検証技術を確立する。
- 半導体設計時の設計データに不要な機能や、仕様で定められていない部品が混入していないかなどの判定に必要な要素技術の特定と技術開発を行う。また、半導体の設計から組み込みまでの、半導体・電子機器のライフサイクル全体にわたるセキュリティ要求仕様の定義や策定、標準化を目指し、検証とパイロット実証を行う。

実施体制

※太字：代表機関

国立研究開発法人産業技術総合研究所

株式会社 S C U、リンテック株式会社、

国立大学法人東京大学、

国立大学法人神戸大学

事業期間（予定）

2023年6月～2028年6月

事業規模など

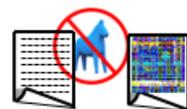
- 事業規模：34億円
- 契約形態：委託事業

主な研究開発内容

- セキュリティ要求仕様の定義・策定
- セキュリティ要求仕様の標準化
- セキュリティ要求仕様の検証とパイロット実証

事業イメージ（全体像）

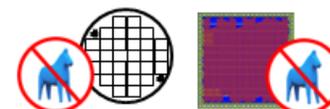
フェーズ1：半導体設計



半導体回路資産
(ソフトIP、ハードIP、半導体チップ)

半導体IP・チップ設計検証技術、最先端攻撃・攻撃
対抗技術、セキュリティ要求仕様への適合性検証

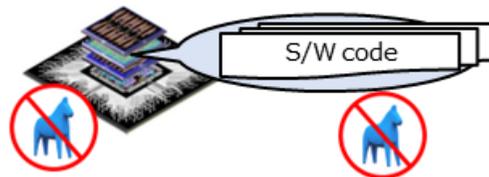
フェーズ2：半導体製造



半導体チップ
(ウェハ、チップレット)

半導体の製造フェーズにおけるデータ管理・検証技術、
半導体解析による検証技術

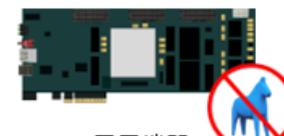
フェーズ3：アプリケーション・ソフトの印加



(ファームウェア・ソフトウェア)

半導体へのソフトウェア組み込みフェーズにおける
セキュリティ要求仕様と検証技術

フェーズ4：組み込み機器の設計・製造・流通・運用・ 廃棄（再利用を含む）



電子機器
(システム実装、プリント基板)

半導体・電子機器への不正部品混入検知技術、
個体ID管理技術