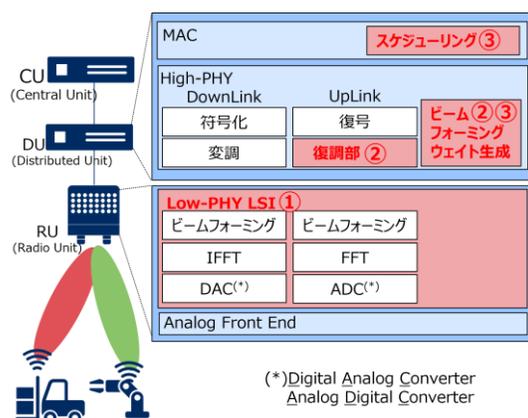


基地局無線部における低消費電力技術と超低遅延通信技術の研究開発・事業成果概要

実施者	日本電気株式会社
事業概要	ポスト5G社会の超低遅延・超多接続と小型・低コスト・低消費電力の要求を同時に満たす高い市場競争力を有する無線基地局の実現に向けて、高度な要素技術・基盤技術を活用したポスト5G無線基地局用の無線キーデバイスと無線処理IP技術を開発する。



- ①RU装置Low-PHY処理部に適用する多チャンネルDAC/ADC内蔵専用LSI開発により、消費電力を低減
- ②DU演算処理において、適材適所のリソース割り当てとベクトルプロセッサ活用により、消費電力を削減
- ③無線リソース制御方式とビームフォーミング方式開発により、演算量増加を抑えつつURLLC接続可能な端末数を増加

社会実装イメージ



ポスト5G基地局において専用デバイス開発や効率的なリソース配分などにより消費電力が大幅に削減され、脱炭素社会の実現に貢献する。さらに、新たな制御方式とビームフォーミング方式の導入により端末数が大幅に増加し、より多くのユーザーが高速かつ安定した通信サービスを楽しむことができる。これにより、スマートシティの実現や遠隔医療の発展など、生活の質向上から産業の進歩まで、社会の様々な領域に好影響を与える。

事業成果

- ①RU装置のLow-PHY処理専用LSI開発において、最終設計レイアウトデータにて消費電力見積もりを実施し、目標値150W以下（見積り値120W）を達成した。
- ②DU向け復調処理IP及びベクトルプロセッサアレイ用ビームフォーミング係数算出処理を開発、従来との比較で目標の消費電力70%削減を達成した（約72%削減）。
- ③低演算量の無線リソース制御方式とビームフォーミング方式を開発し、競合技術と比較してURLLCの条件を満たす端末数2倍を達成した。

今回の研究開発の成果である省電力・高性能を競争力の源泉とし、国内キャリア、主要ベンダ連携/海外拠点の強化等、あらゆる糸口を駆使し、グローバル市場におけるポスト5G O-RAN事業の拡大を目指していく。

①RU専用LSI開発

ブロック	消費電力 [W]
ETHER	3.47
L2SW	0.98
L1PART	33.31
RFCONV	28.24
AMS (DAC/ADC)	44.85
FABRIC	7.73
TPCNT	0.62
Others	1.07
Total	120.27

②DU演算処理低消費電力化

	FPGA上での対従来処理と比較した削減率
復調処理	約59%
BF係数算出 (固有値分解)	約85%
BF係数算出 (逆行列処理)	約73%
組み合わせ	約72% (24.3 uWh => 6.9 uWh)

③無線リソース制御低演算量化

