

研究評価委員会
「チップレット設計基盤構築に向けた技術開発事業」(終了時評価) 分科会
議事録

日 時 : 2024年7月16日(火) 13:00~16:55

場 所 : ステーションコンファレンス川崎D会議室(リモート開催あり)

出席者(敬称略、順不同)

<分科会委員>

分科会長 関谷 毅 大阪大学 産業科学研究所 教授
分科会長代理 吉瀬 謙二 東京工業大学 情報理工学院 情報工学系 教授
委員 杉岡 俊明 株式会社ソシオネクスト グローバル開発本部
開発企画部 技術戦略推進室 室長補佐
委員 南川 明 インフォーマインテリジェンス合同会社 C&D コンサルティンググループ
シニアコンサルティングディレクター

<推進部署>

田村 耕作 NEDO 半導体・情報インフラ部 チーム長
芹澤 慎(PMgr) NEDO 半導体・情報インフラ部 主査
青柳 實知子 NEDO 半導体・情報インフラ部 専門調査員
野口 拓弥 NEDO 半導体・情報インフラ部 主事

<プロジェクトリーダー(PL)>

中村 宏 東京大学 大学院情報理工学系研究科 教授

<実施者>

大内 真一 産業技術総合研究所 AI チップデザインオープンイノベーションラボラトリ
AI チップ設計環境チーム ラボチーム長
菊地 克弥 産業技術総合研究所 先端半導体研究センター 3D集積技術研究チーム 研究グループ長
内山 邦男 産業技術総合研究所 AI チップデザインオープンイノベーションラボラトリ 招聘研究員
長谷川 淳 東京大学工学系研究科システムデザイン研究センター 学術専門職員
小野寺 高行 キュリアス株式会社 代表取締役社長
宮本 省一 キュリアス株式会社 設計部 マネージャー
赤羽 弘之 キュリアス株式会社 営業部 部長
阪本 利司 ナノブリッジ・セミコンダクター株式会社 取締役技術責任者

<オブザーバー>

佐々木 紘陸 経済産業省 商務情報政策局 情報産業課 技術開発専門職
大隅 一聡 経済産業省 産業技術環境局 研究開発課 研究開発課長
亀山 孝広 経済産業省 産業技術環境局 研究開発課 課長補佐
中山 文博 経済産業省 産業技術環境局 研究開発課 課長補佐
植松 黎 経済産業省 産業技術環境局 研究開発課 課長補佐

村中 祥子	経済産業省 産業技術環境局 研究開発課 課長補佐
浅野 常一	経済産業省 産業技術環境局 研究開発課 技術評価係長
小澤 一仁	経済産業省 産業技術環境局 研究開発課 係長
上村 祐也	経済産業省 産業技術環境局 研究開発課 係員
木村 貴之	経済産業省 産業技術環境局 研究開発課
木村 隆	経済産業省 産業技術環境局 研究開発課 研究開発専門職
島 周子	経済産業省 産業技術環境局 研究開発課 研究開発専門職
中島 港人	経済産業省 産業技術環境局 研究開発課 研究開発専門職
二井内 学	経済産業省 産業技術環境局 研究開発課 研究開発専門職
柴尾 優一	経済産業省 産業技術環境局 研究開発課 技術評価専門職員
渡辺 智	経済産業省 産業技術環境局 研究開発課 技術評価専門職員

<評価事務局>

今田 俊也	NEDO 事業統括部 部長
山本 佳子	NEDO 事業統括部 研究評価課 課長
木村 秀樹	NEDO 事業統括部 研究評価課 専門調査員
村上 康二	NEDO 事業統括部 研究評価課 専門調査員
中島 史夫	NEDO 事業統括部 研究評価課 専門調査員

議事次第

(公開セッション)

1. 開会
2. 分科会の設置について
3. 分科会の公開について
4. 評価の実施方法について
5. プロジェクトの説明
 - 5.1 意義・アウトカム (社会実装) 達成までの道筋
 - 5.2 目標及び達成状況
 - 5.3 マネジメント
 - 5.4 質疑応答

(非公開セッション)

6. プロジェクトの補足説明
 - 6.1 実施項目1「高効率チップレットアーキテクチャーの開発」
 - 6.2 実施項目2「チップレット実装技術の開発」
 - 6.3 実施項目3「チップレットインターフェース回路の開発」
 - 6.4 実施項目4「標準 SoC チップレットの開発」
 - 6.5 実施項目5「FPGA チップレットの開発」
 - 6.6 質疑応答
7. 全体を通しての質疑

(公開セッション)

8. まとめ・講評
9. 今後の予定
10. 閉会

議事内容

(公開セッション)

1. 開会、資料の確認

- ・開会宣言 (評価事務局)
- ・配布資料確認 (評価事務局)

2. 分科会の設置について

- ・研究評価委員会分科会の設置について、資料1に基づき事務局より説明。
- ・出席者の紹介 (評価委員、評価事務局、推進部署)

【関谷分科会長】 本日の分科会長を仰せつかりました大阪大学の関谷です。私の研究分野はエレクトロニクス及び実装になります。どうぞよろしくお願いたします。

【吉瀬分科会長代理】 東工大の吉瀬です。専門分野はコンピュータアーキテクチャー及びFPGAを使ったアクセラレーションシステムになります。よろしくお願いたします。

【杉岡委員】 ソシオネクストの杉岡です。若い頃はレイアウト CAD の開発やプログラム設計をやっていました。最近、事業部のほうで SoC の実際の設計に携わりまして、現在は開発企画等に関わっております。今日はよろしくお願いたします。

【南川委員】 インフォマインテリジェンスの南川です。弊社は、半導体全般の市場調査、企業調査、コンサルティングをしております。よろしくお願いたします。

3. 分科会の公開について

評価事務局より資料2及び3に基づき説明し、議題6.「プロジェクトの補足説明」及び議題7.「全体を通しての質疑」を非公開とした。

4. 評価の実施方法について

評価の手順を評価事務局より資料4-1～4-5に基づき説明した。

5. プロジェクトの説明

(1) 意義・社会実装までの道筋、目標及び達成度、マネジメント

推進部署より資料5に基づき説明が行われ、その内容に対し質疑応答が行われた。

【関谷分科会長】 御説明ありがとうございました。

それでは、ただいまの説明に対する意見、質問等をお受けいたします。吉瀬分科会長代理、お願いたします。

【吉瀬分科会長代理】 先ほどの説明において、30 ページ目にある実施体制と5つの実施項目の関係について触れられていなかったと思いますので、その点について補足いただけますか。

【芹澤 PMgr】 失礼いたしました。実施項目について、30 ページのスライドより説明いたします。実施項目1、2が産業技術総合研究所、実施項目3がキュリアス株式会社および産業技術総合研究所の再委託先である富山県立大学と信州大学、実施項目4が東京大学および産業技術総合研究所、実施項目5がナノブリッジ・セミコンダクター株式会社となります。

【吉瀬分科会長代理】 分かりました。

【関谷分科会長】 杉岡委員、お願いたします。

【杉岡委員】 12 ページのアウトカム達成までの道筋において、2030年にチップレット設計環境を提供開始という目標にされています。この点、我々民間企業からすれば、チップレット設計環境をここから提供

というのは非常に遅いのではないのかと感じます。世界の流れからすると、既にチップレットはいろいろなところで開発されているわけです。そうした世界の潮流を含めて調査はされていると思うのですが、見直し等の考えはなかったのでしょうか。

【芹澤 PMgr】 当初はプロジェクト終了の2027年を考えていましたが、若干遅めにしております。今の質問の世界動向に関して、今 IP 関係において、特に先端の数ナノメートルプロセスのチップレットは非常に研究開発が盛んであり、今回のプロジェクトである20ナノメートル相当の研究開発に関してはまだ開発要素があるのではないかと考えています。この後の非公開セッションで説明ございますが、ユーザーからヒアリングを行ったところ、時間軸として本当はもっと早く出したほうが当然よいものの、想定顧客がついており、2030年でもそれなりの市場があると思っております。

【杉岡委員】 ユーザーのヒアリングに関して、どの程度の規模の会社なのか、また何社ぐらいにヒアリングをされたのか。そして、業種によってもターゲットとするものと時間軸が全く違うと思います。その点については、いかがでしょうか。

【芹澤 PMgr】 業種としては、産業ロボット・健康機器等を中心としたエッジコンピューティング向けになります。会社数については大内ラボチーム長より補足いただきます。

【大内ラボチーム長】 補足いたします。通算25社であり、プロジェクト期間中は11社となっております。

【杉岡委員】 分かりました。

【関谷分科会長】 それでは、吉瀬分科会長代理、お願いします。

【吉瀬分科会長代理】 先ほどのヒアリングに関して、しっかり本音を聞き出せたのかどうかを伺います。

【大内ラボチーム長】 承知しました。まず、プロジェクト開始前、審査を受ける段階以前に14社の聞き取りを行っています。その中で、必要なバンド幅といったものも、ぼつぼつと現れてきており、それを基に仕様の原案を策定したというのがプロジェクト開始前の4月頃になります。また、その仕様の原案を数値まで提示して聞き取りを行ったのがプロジェクト開始後です。FAのあたりは特に重要視しており、詳しくは非公開で述べますが、おおむね異論は出ませんでした。それに対し、さらに補強するという意味で、いろいろなバンド幅を2倍にまで伸ばすといった配慮をしております。それから、テクノロジーノードに関しては、非公開情報のため詳細を述べることはできませんが、ある事業分野で具体的な製品領域をヒアリングした業界団体がございます。そうしたところでは、今のプロジェクトのスコープには当初含めませんでした。汎用のCPUの増強といった要望も多数ありました。そのほかADCといったアナログデジタル変換、逆のデジタルアナログ変換というところにも何社か要望が具体的に出ました。より具体的だったものは非公開情報のため詳細を述べることはできませんが応用分野としてヒアリングしており、「特定のサンプリング周波数で相応の精度が必要である」といったものですが、そうしたものについてもエクステンションとして対応できるというような仕様に仕上げています。ヒアリングでは具体的数値を得るのが非常に困難であるものの、こちらから提示したものに関しては、おおむねこれでよいのではないのかといったヒアリングが多かったという印象です。

【吉瀬分科会長代理】 ありがとうございます。

【関谷分科会長】 南川委員、お願いします。

【南川委員】 同じく12ページになります。プロジェクトを終了してから実際のチップレット設計環境の提供が6年という点で、どこに時間がかかって6年ほどになるのでしょうか。

【芹澤 PMgr】 現在は仕様の策定までという段階であり、この後、実際にチップを作って実証し、開発基盤を確立するといったことを想定しています。その開発期間として、この程度かかるものと考えております。

【南川委員】 分かりました。また、先ほどの話から、産業機器系がメインになるものと思いますが、そうなりますと、非常に産業機器に特化した設計環境になっていき、例えば他のコンピュータ、先端系に関し

ては少し難しいといった理解になるでしょうか。

【大内ラボチーム長】 私のほうからお答えいたします。仕様として全てを包含するのは難しいということで、我々としては生涯生産台数の少なめのところにターゲットを絞っています。そこにターゲットを絞ることにより、乗り合いをすることでコストメリットを出すというのがプロジェクトの肝であり、ハイパフォーマンスで数が出る場所はスコープから外し、FA 等にフォーカスいたしました。また、先ほどの質問の「5 年間後では遅いのではないか」という点ですが、例えば AMD 等がやっているような同じテクノロジーのホモジニアスなインテグレーションということではなく、ヘテロジニアスなインテグレーションにおいて、そのチップレットを使ってやることで考えています。これに関しては、業界全体がまだ駆け出しのようなところであり、「本当にそのようなものができるのか」といった議論が ISSCC 等でもなされている状況です。したがって、5 年というのは言うほど遅くないと考えています。

【南川委員】 ありがとうございます。もう一つ教えてください。今後チップレットは、どちらかと言うとシリコンからガラス基板にいくものが結構多いと思うのですが、その点は今回のプロジェクトで特に問題はないでしょうか。

【大内ラボチーム長】 問題ないと考えています。低コスト化の観点から考えると、RDL、有機のインタポーザーで大口径化、大面積化をするといった対応を想定しており、それで対応できるようなものを考えたいというところです。

【南川委員】 ありがとうございます。最後に、先ほどの「乗り合い」といったところのやり方を教えてください。

【大内ラボチーム長】 我々「標準 SoC」とプロジェクト内で呼んでいるのですが、CPU とインターフェース、汎用的なものをハブのような形で集約した汎用チップをまずチップレットとして開発します。そこには高額な IP 等々を載せて集積回路として、石としてストックをいたします。そうすると、目的が違う、アプリケーションが違うような異業種のユーザー、それから製品世代間で乗り合いができます。集積回路の IP ビジネスというのは、チップを一つ起こすたびにライセンスフィーを払わなければならないとなっていて、その回数を抑えられる、それをシェアするという意味で、共通材として乗り合いをすることによって、初期コスト、NRE コストを下げるというのがこのプロジェクトの肝になります。

【南川委員】 ありがとうございます。

【関谷分科会長】 それでは、私からも少し質問いたします。まず 1 つ目は 17 ページです。これからの実用化、アウトカム目標の達成に向けての社会実装は非常に重要な視点だと思いますし、力強く進めていることも拝聴いたしました。この中で、民間企業とのマッチングにおいて、例えば次の世代の事業を担うスタートアップとの連携や何か仕掛けみたいなものがあれば教えてください。

【芹澤 PMgr】 前事業の AI チップ設計拠点において、AI チップを作るというところで既に構築して進めているものになりますが、実際の AI チップ設計拠点のフォーラム等からユーザーより問合せがあった際に、実際こういったベンダーがよさそうであるとか、設計に対するコンサルといったものを構築し、運用してまいりました。そのノウハウ等を活用して、このチップレットでも同様の支援を行いたいと考えております。

【関谷分科会長】 何か具体的にスタートアップとの連携が始まっている、もしくは始めようとしている何かきっかけ等はあるでしょうか。

【大内ラボチーム長】 私からお答えいたします。想定ユーザーの中で、ぜひそれを使いたいと手を挙げてくださっているところがあり、もともとの計画の中では、前半 3 年で実際に設計に入っていた進める想定をしておりました。残念ながら諸般の事情により 1 年で終了となりましたが、その設計がうまくいけば、実際のチップに乗り合いをしてもらい、チップレットとして作っていただくという計画

もございました。そうした活動を今後も続けていくことにしていますし、肝としましては、事業の胴元のような商社も巻き込んでいくところが課題であり、今後進めようとしているところです。

【関谷分科会長】 御回答ありがとうございました。もう一点、12 ページで伺います。世界的にこの分野は非常に重要であり、海外で国際的なコンソーシアムが立ち上がって標準化等を進められる中、スライドで言えば左下にある国際動向の調査及び機敏な対応は非常に大切だと思うのですが、そのあたりの仕組みや体制についても教えてください。

【芹澤 PMgr】 こちらについては、UCIe に産総研が加入しており、WG でそうした活動を継続しております。

【大内ラボチーム長】 補足いたします。おっしゃるとおり UCIe がどんどん動いており、周波数仕様やバンド幅の仕様が伸びる、また、いろいろなオートモーティブが立ち上がるといったこともここ最近起きています。我々としても、実際に設計を進める上で、「この仕様はおかしいのではないか」といった質問や議論もしている状況です。そして、策定にあたっては投票等も行っているということで、この活動を続けていきたいと思っております。

【関谷分科会長】 ありがとうございます。我が国の強い技術も積極的にアピールしていただきながら、国際的な潮流とすり合わせて大きな市場をつかまえていただくといったファンクションを担っていただけたらと感じました。それでは、杉岡委員、お願いします。

【杉岡委員】 13 ページの標準 SoC とは何だろうかとずっと考えていたのですが、いわゆる CPU と周辺の I/O を入れたチップということで理解いたしました。まず短 TAT タイプはアクセラレータと FPGA がつながるような形、そして、カスタムのアクセラレータと FPGA を使う形だと思いますが、それをやる場合にお客様からすると、ソフトウェアでどのようにこれにアプローチできるのか、そこが簡単になっていないとなかなか取り込みづらいと思います。そうしたソフトウェア環境に関して、今後の開発を計画されているのでしょうか。

【大内ラボチーム長】 私のほうからお答えします。基盤的なソフトウェアについても既に原型のようなものを前のプロジェクトでつくっており、このプロジェクトでも、そうした原型を基につくり上げていく、具体的には標準 SoC のほうで OS をブートアップできるようなところまでつくっておいて、ファームウェア等はこちらで提供する。そうした基盤ソフトウェアの提供を計画に入れております。

【関谷分科会長】 南川委員、お願いします。

【南川委員】 Rapidus について少し申し上げます。Rapidus はもちろん先端なのですが、何かコラボレーションできるとよいのではないかと、もったいないのではないかと思うところです。

【大内ラボチーム長】 そうした点では、我々の学会シンポジウムでの発表を契機に、これに即した構想をご発表されているという認識です。

【関谷分科会長】 ディスカッションの終了時間にはなりませんが、少し進行が早く進んでいますので、まだ伺い足りない点がありましたらお受けいたします。いかがでしょうか。

【芹澤 PMgr】 1 点補足をよろしいでしょうか。

【関谷分科会長】 お願いします。

【芹澤 PMgr】 先ほど分科会長から質問のあった「スタートアップとの連携」ですが、前事業において、助成事業者になりますが、この AI チップ設計拠点を活用し、性能を実証した例もございました。その点、補足をいたします。

【関谷分科会長】 ありがとうございます。ほかはいかがですか。

それでは私から少し伺います。当初プロジェクトが始まったときよりも短期での終了となってしまい、全ての対応ができていないというのはごもっともだと思います。一方、今後の取組について、こうした取組の中で、SiP 等の課題、KGD 問題というのはコストが絡み、プロジェクトの中では常に課題となります。また、すぐにコストの問題が解決できるわけではないのですが、こうした問題を改めて分析

し、そこに立脚したという観点に関して、何か今後の見通しがあれば教えてください。

【大内ラボチーム長】 私からお答えいたします。この問題は非常に昔からあり、よく知られているところで、すし、我々もそれに対しては対応しなければなりません。また、Known Good Die をスクリーニングできなければコストの低減につながらないと考えておりますし、DFT の IP というものがありまして、それを活用した方策を検討しながら進めようと思っております。具体的には、AT スピードテストというのは難しいですが、多少時間がかかってもスクリーニングをするといった、落とすところを探しながらやる場所を一つ考えています。先物になるとすれば、例えば40 ミクロンピッチまで詰められるようなMEMSプローブがありますので、いろいろと今進んでいるチップレットベースのスクリーニング技術に関してもそうしたものを活用することを検討していたところでした。

【関谷分科会長】 的確にお答えいただきましてありがとうございます。ほかはいかがでしょう。それでは、質問はないようですので、以上で議題5を終了いたします。

(非公開セッション)

6. プロジェクトの補足説明

省略

7. 全体を通しての質疑

省略

(公開セッション)

8. まとめ・講評

【南川委員】 まず、日本はチップレットの後工程開発が非常に重要な位置づけであるため、ぜひ何かの形で継続できるように考えていただければと思います。また、議論の中でも申し上げたように、28 ナノクラスであるとか、もしくは、レガシープロセスを使ったようなパワー半導体も含め、世界は先端をいつているものの、まだまだ日本はそれ以外のところで十分ビジネスをしていけると考えます。今回はそうしたところの開発に力を入れていくというプロジェクトですので、継続していけるような仕組みを考えていただければ幸いです。それから、実は半導体の市場ではロングテールのところで社数が多く、非常に利益率の高いビジネスが多いと言われております。今回のチップレットも同じように、先端は非常に熾烈な戦いになりますが、ロングテールのところは、先端に比べればそれほど熾烈な戦いにはならないケースが多々あると思うため、ぜひそのあたりをお考えいただき、新しいビジネスチャンス、ビジネスモデルをつくっていただければと思います。

【関谷分科会長】 ありがとうございます。続いて、杉岡委員、お願いします。

【杉岡委員】 プロジェクトについて御説明いただき、ありがとうございます。チップレットのカスタマイズ素子の設計開発及びそれに付随するライブラリ等の開発といったところで、確かにこの環境ができたなら非常に喜ばれる会社が多くあると考えますし、非常に有意義な開発ですから、今後も開発を続けていってもらえればよいと思います。今回のプロジェクトは、期間の見直しにより1年間で終了となりましたが、内容を聞かせていただいた限り、それぞれしっかりと成果を出されていることが分かりました。それから、私からの意見としては、初めに申し上げたように、チップレット設計環境の提供開始が2030年という点で、23社の意見を全てまとめるとそうなるのかもしれませんが、例えば会社を絞る、業界を絞るといった形で、使えるところからぜひ実用化・社会実装につなげていってもらえたらと

思いますので、よろしくお願いいたします。

【関谷分科会長】 ありがとうございます。続いて、吉瀬分科会長代理、お願いします。

【吉瀬分科会長代理】 今回いろいろと伺い、チップレット設計基盤の構築に向け、5つの実施項目で主要な技術を明確化して開発に取り組まれたことを確認いたしました。各項目の開発すべきことをしっかりと達成できていた点ではすばらしいという印象を持っています。また、注目している標準 SoC チップレット、DSA チップレット、FPGA チップレットといった3種類をしっかりと開発していくことは非常に合理的かつ適切な方向性だと再認識したところです。ただ、今回出てきたようなチップレット数個というわけではなく、100個、1,000個とつながるような絵を描きながら面白いことが実現できると、よりよいものとなると思います。2037年、売上高1,214億円というアウトカム設計は決して容易ではありませんが、不可能な金額ではないと考えますので、ぜひその達成を目指し、引き続き研究開発に取り組んでいただけたらと思います。

【関谷分科会長】 ありがとうございます。それでは、私のほうから講評をいたします。まず非常に力強いプロジェクトの推進及び、本日の御説明に対しまして心から御礼を申し上げます。1年ではなかなかここまでいくことは難しいところを、具体的な目標かつユーザー目線での情報収集であるとか、そこに向けた取組に関して1年でできる限りの取組を精いっぱいされたものと心から思いました。また、日本の強い後工程技術を武器に、世界の標準的なコンソーシアムである UCIE と強く連携しながら、国際連携等を見据えた取組をされ、産業界、それから次の産業を担うスタートアップとの連携、それを見据えたシステムの構築、また、この人材が社会に出ていくための人材育成の進捗も確認でき、非常に力強い研究開発を拝見できたという印象です。その中では、特にいろいろなパッケージに合わせた特殊な開発があり、そこは逆に言うと非常に重要な特許にもなっていくわけです。今後の特許出願等が進んでいくことで、今回のプロジェクトがより実りあるものになると考えます。最後に、冒頭でも少し質問したように、「KGD」と呼ばれるものを多くのプロジェクトで意識しながら取り組んでいると思いますが、これだけ優れた取組が進む中では、恐らくコストが下がっても、なお品質が高い、そんな日本ならではのものづくりに進展していくことを強く感じました。このプロジェクトを進められた推進者の皆様、伴奏されました中村 PL、NEDO の皆様、それから経済産業省の皆様にも厚く御礼を申し上げたいと思います。非常に優れたプロジェクトでありました。

【中島専門調査員】 委員の皆様、御講評をありがとうございました。ただいまの講評を受け、推進部署の田村チーム長、中村 PL、経済産業省の佐々木様から一言お願いしたいと存じます。最初に、田村チーム長、よろしくお願いいたします。

【田村チーム長】 委員の皆様方におかれましては、本日、午後の長い時間にわたり活発な御議論をいただきまして誠にありがとうございます。大変有意義な御意見及びアドバイスを頂戴したと思っております。このプロジェクトは、予算や時間など限りがある中、今できることをしっかりと達成していくといったところで取り組んでまいりました。そうした中で、まだ課題がありますし、その成果をいかにして活用し、社会実装につなげていくかといったところが今後重要になってくると思います。この分野は非常に変化が激しい分野であるため、御指摘のあった国際動向や日本の強みなどをしっかり意識しながら、しっかり今後もフォローアップしていきたいと思っております。改めまして本日はどうもありがとうございました。

【中島専門調査員】 田村チーム長、ありがとうございます。続きまして、中村 PL より一言お願いいたします。

【中村 PL】 オンラインにて失礼しております。本日は非常に長い時間にわたりまして、評価委員の皆様方には真摯な御議論をいただきましたことにお大変感謝を申し上げます。研究期間の変更もあり、いろいろと苦労する中で、実施者のほうもいろいろと工夫をしながら成果の最大化へ向けて実施してまいり

ました。その点を評価委員の先生方にも御理解いただけたと認識しております。また、今回のタイトルは「設計基盤構築」であり、せっかく基盤構築をしたのであれば、スタートアップ企業も含め、いろいろな方に使っていただくところまで持っていくのが本来の目的だったと思います。若干道半ばのところがありますけれども、日本の強みとしていろいろな先端応用分野を持っている中で、チップレットを通して、イノベーションを通して社会を変えていき、当然ながら産業競争を含めていくといったところでも非常に重要な局面だと思っておりますので、今後ともぜひ御支援いただければと思います。本日はどうもありがとうございました。

【中島専門調査員】 中村 PL、ありがとうございました。続きまして、経済産業省、佐々木様よろしく願います。

【佐々木技術開発専門職】 皆様、本日は長時間にわたりまして御議論いただき、大変ありがとうございました。今回、予算の関係により1年で終了となってしまいましたが、先生方にも見ていただいたとおり、事業者の皆様にしっかりと成果を残していただきました。事業者の皆様、中村 PL、そして伴走していただいた NEDO の皆様に関しても大変御礼を申し上げます。また、先ほども少しコメントをいたしました。チップレットは今後の半導体において、大きなアーキテクチャーのトレンドの中で確実に重要になっていくものと思っております。先端領域だけではなく、日本の産業のボリュームゾーンである 28 ナノにもしっかりと波及していくため、今日議論いただいたような「Known Good Die (KGD)」の問題であるとか、インタポーザー、さらにシミュレーションだけでなく、実チップ、実基板にしたときの課題というのも多々あると思いますので、しっかりとそういうところに向け、これからどんな支援ができるのかを、今日いただいた御示唆を踏まえながら改めて検討を進めていきたいと思っております。改めまして本日はありがとうございました。

【中島専門調査員】 佐々木様、ありがとうございました。

【関谷分科会長】 ありがとうございました。本当に日本が支援すべき非常に力強いプロジェクトであると感じました。それでは、以上で議題8を終了といたします。

9. 今後の予定

10. 閉会

配布資料

- 資料 1 研究評価委員会分科会の設置について
- 資料 2 研究評価委員会分科会の公開について
- 資料 3 研究評価委員会分科会における秘密情報の守秘と非公開資料の取り扱いについて
- 資料 4-1 NEDO における技術評価について
- 資料 4-2 評価項目・評価基準
- 資料 4-3 評点法の実施について
- 資料 4-4 評価コメント及び評点票
- 資料 4-5 評価報告書の構成について
- 資料 5 プロジェクトの概要説明資料（公開）
- 資料 6 プロジェクトの補足説明（非公開）
- 資料 7-1 事業原簿（公開）
- 資料 7-2 事業原簿（非公開）
- 資料 8 評価スケジュール

以上