



Post-5G Project

ポスト5G情報通信システム
基盤強化研究開発事業

ポスト5G情報通信システムの開発

超低遅延向けSDR対応5G半導体チップの研究開発

事業期間：2021年10月～2024年12月

株式会社マグナ・ワイヤレス

池田博樹

取締役COO,事業責任者,工学博士

-
- 01 事業概要
 - 02 事業成果
 - 03 事業成果の社会実装イメージと波及効果
 - 04 知財、標準化への取り組み

背景

日本が目指す「Society 5.0」

社会のDX化を進め、安全で豊かな
社会を実現

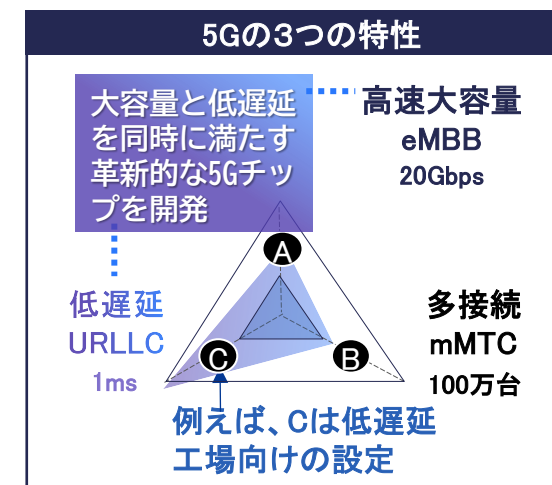
次世代ポスト5G無線インフラの
普及が必須

特に産業用途に向け超低遅延通信の
無線ネットワークが必須

課題

産業向け数ミリ秒以下の低遅延を5Gで
実現できない

日本国内で産業用5G通信モジュールの開発
国内企業と連携し、国際競争力強化に貢献

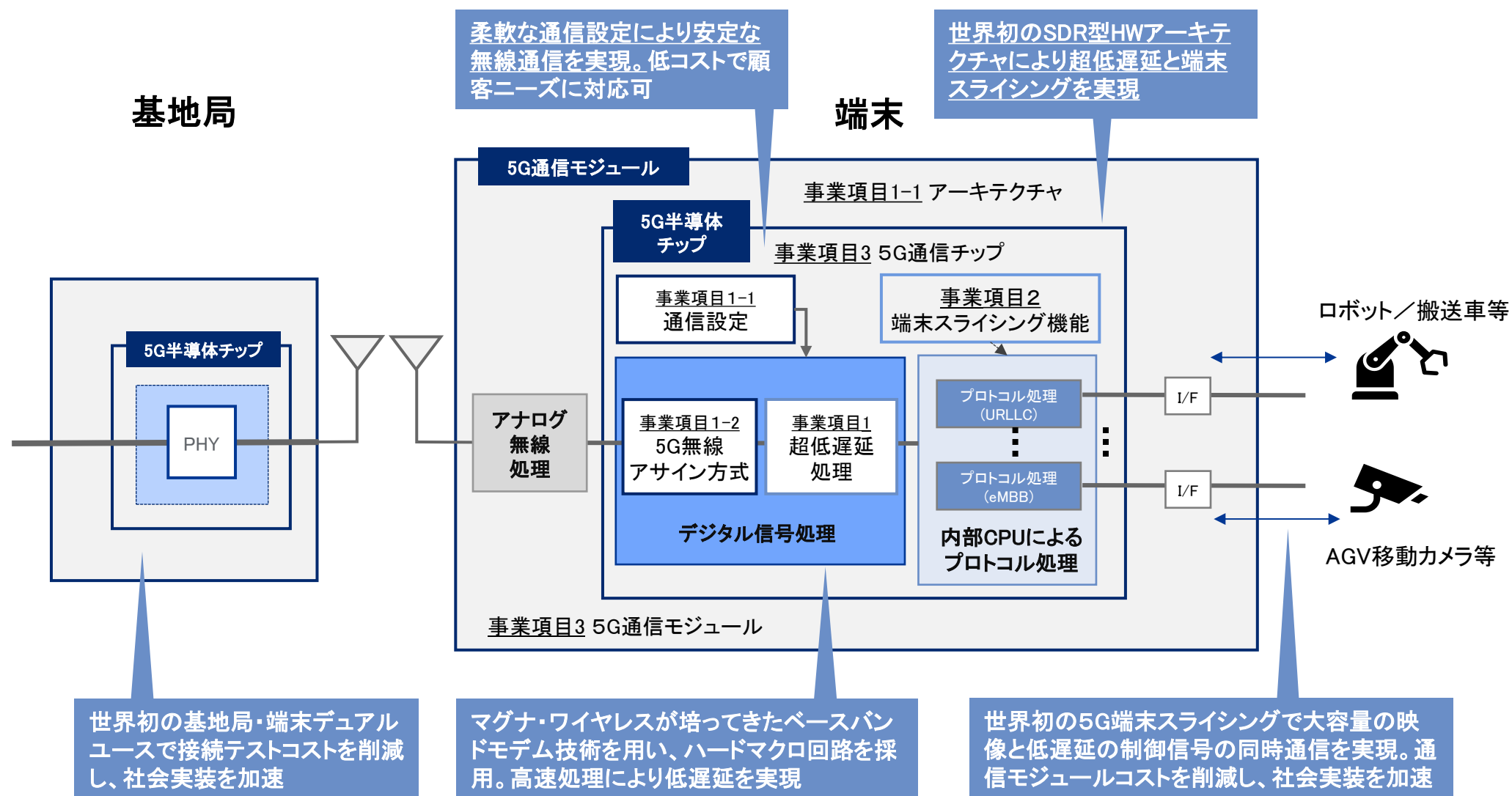


実施者	株式会社マグナ・ワイヤレス、国立研究開発法人情報通信研究機構、国立大学法人大阪大学
開発概要	- スマート工場や自動運転といった5Gの産業利用を進めていくうえで期待されているローカル5Gの普及へ向けて、超低遅延SDR(Software Defined Radio)対応5G半導体チップのアーキテクチャ、及びそのチップを搭載した5G通信モジュールを開発する。 - 大容量通信と低遅延通信といった異なる要求条件を有するアプリケーションを同時に並行して処理するスライシング技術を開発し、端末側のみならず基地局にも搭載可能とする。
利用法のイメージ	

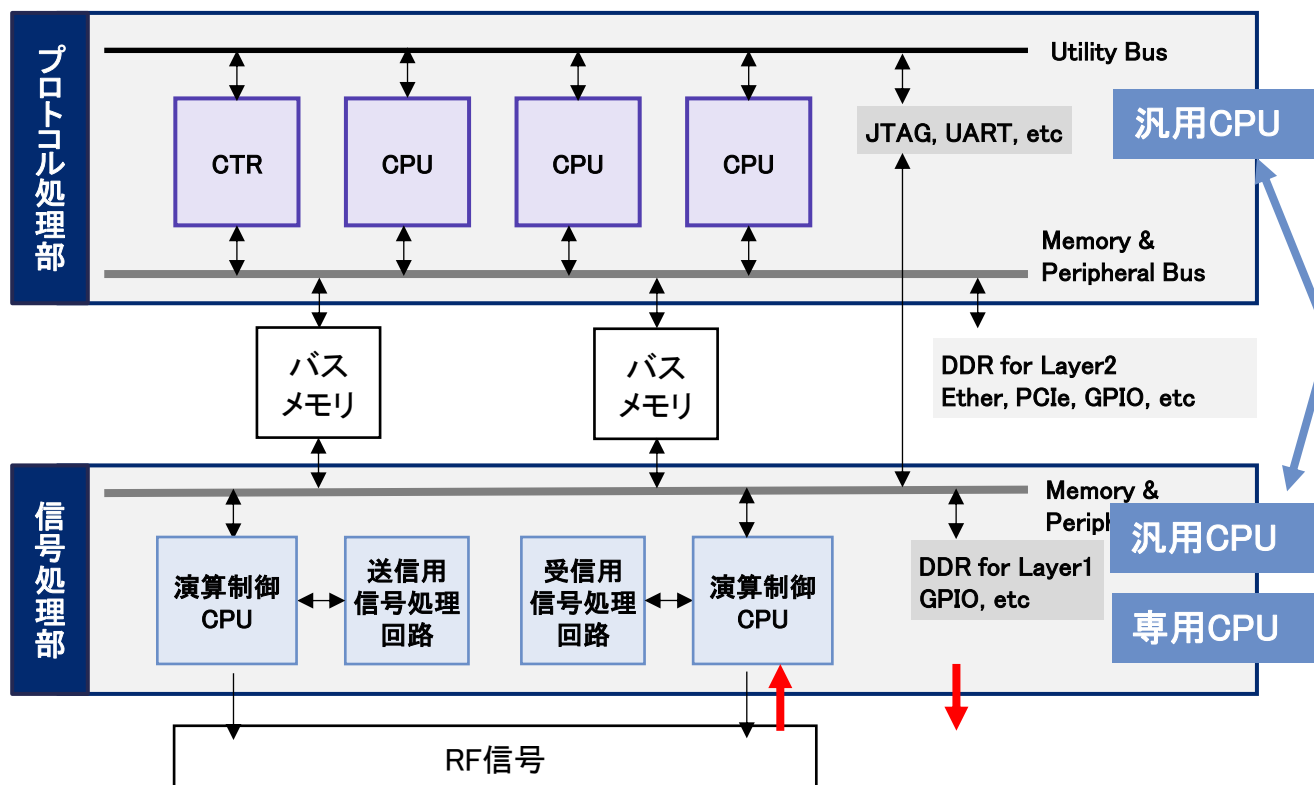
- 01 事業概要
- 02 事業成果**
- 03 事業成果の社会実装イメージと波及効果
- 04 知財、標準化への取り組み

- 5G通信チップ・モジュールを開発し、下記機能・性能を実現する

最終目標	
事業項目①	- 無線区間と端末内の処理遅延は200us以下 - 産業用途の通信設定は10通り以上
事業項目②	端末内スライシング数3以上
事業項目③	異なるベンダーの基地局と相互接続3社以上



- ・ 低遅延通信を実現する世界初の5G NR向けSDR型HWアーキテクチャを開発
- ・ 処理遅延の揺らぎを抑えつつ低遅延処理を実現し、且つ様々な通信設定への対応を実現



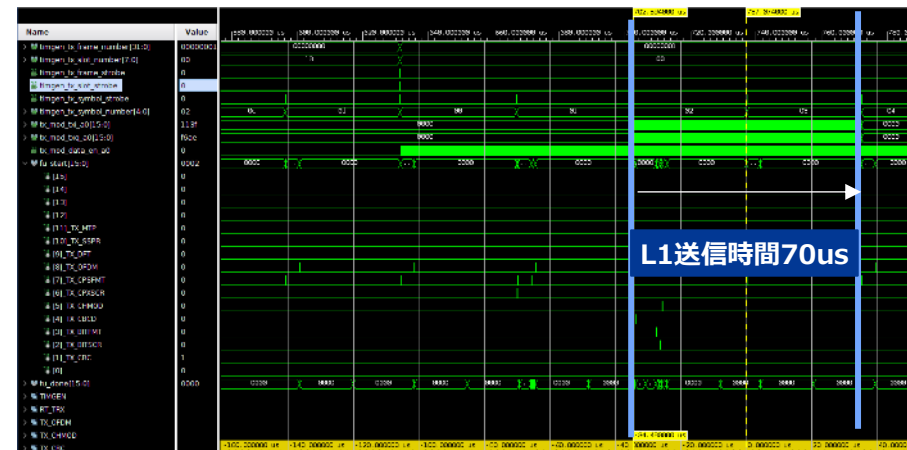
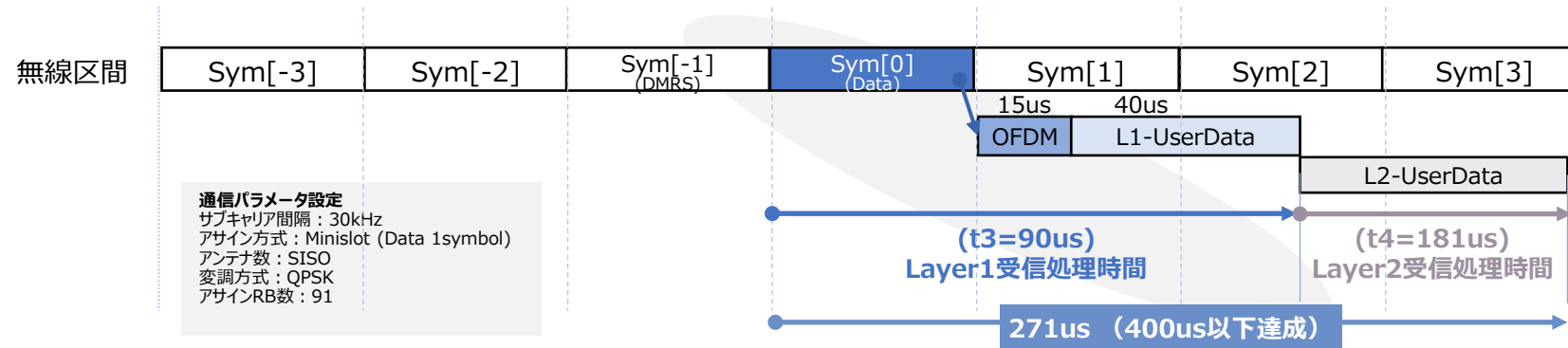
プロトコル処理部は、
5G NRプロトコル処理(レイヤ2)を担当し、
複数の**カスタマイズ汎用CPU**で構成

信号処理とプロトコル処理を分離することで、
・低遅延
・端末スライシングを実現

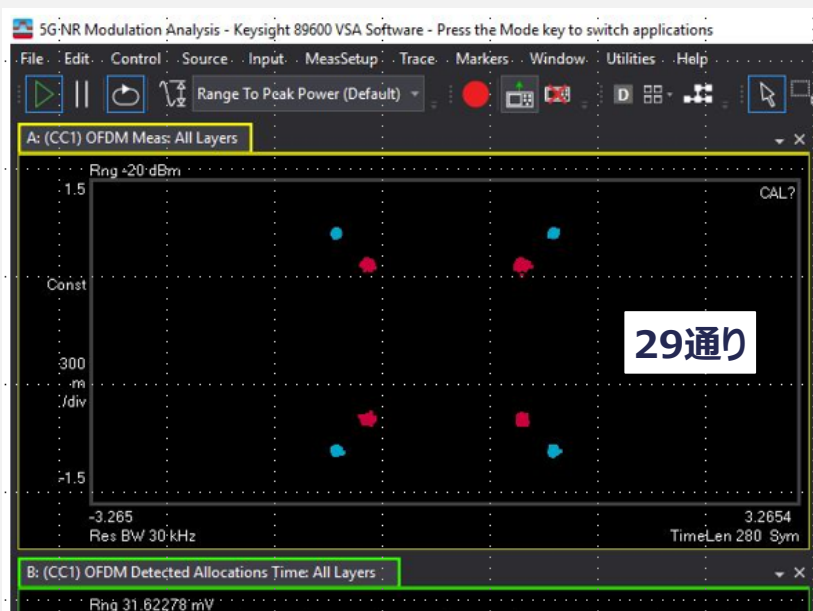
- ・ 5G NR信号処理で特に時間を要する、**CRC処理**、**誤り訂正処理**、**ビットフォーマット処理**、FFT・DFT処理などの**機能ユニット単位**の基本処理を実行する回路をハード実装し、CPUで制御
- ・ **専用CPUとロジック(信号処理回路ブロック)**で構成

- 半導体チップにて端末内の受信遅延 $200\mu\text{s}$ 達成(サブキャリア間隔 120kHz 時)
- 半導体チップにて端末内の受信遅延 $400\mu\text{s}$ 達成(サブキャリア間隔 30kHz 時)

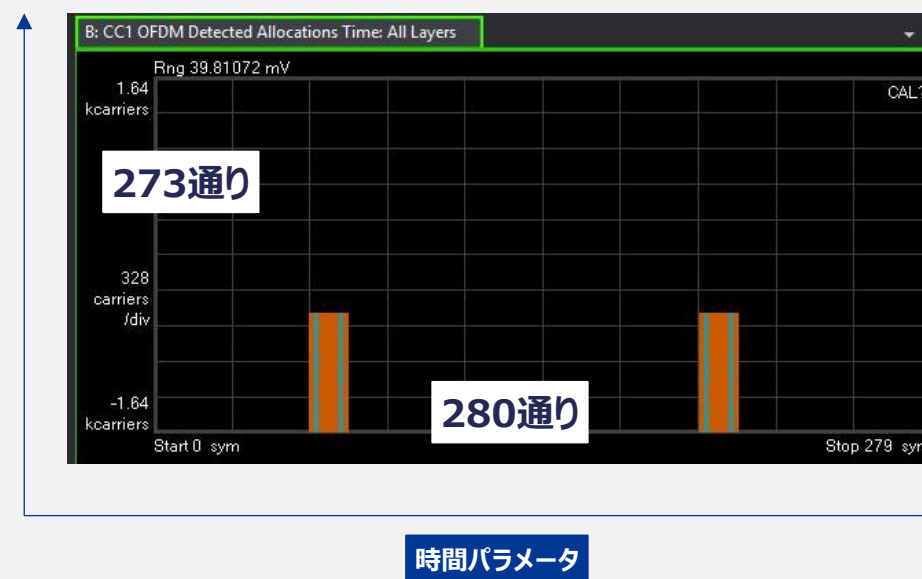
受信無系の線区間と端末内処理遅延は、サブキャリア間隔 30kHz 時の場合、 $271\mu\text{s}$ 達成



- ・ 通信設定は、周波数273通り×時間280通り×変調方式29通りを実現可
- ・ スロット毎のアップ・ダウンロードも設定可、ローカル5G準同期に対応



半導体チップにて変調パラメタの設定例



半導体チップにて周波数・時間パラメタの設定例

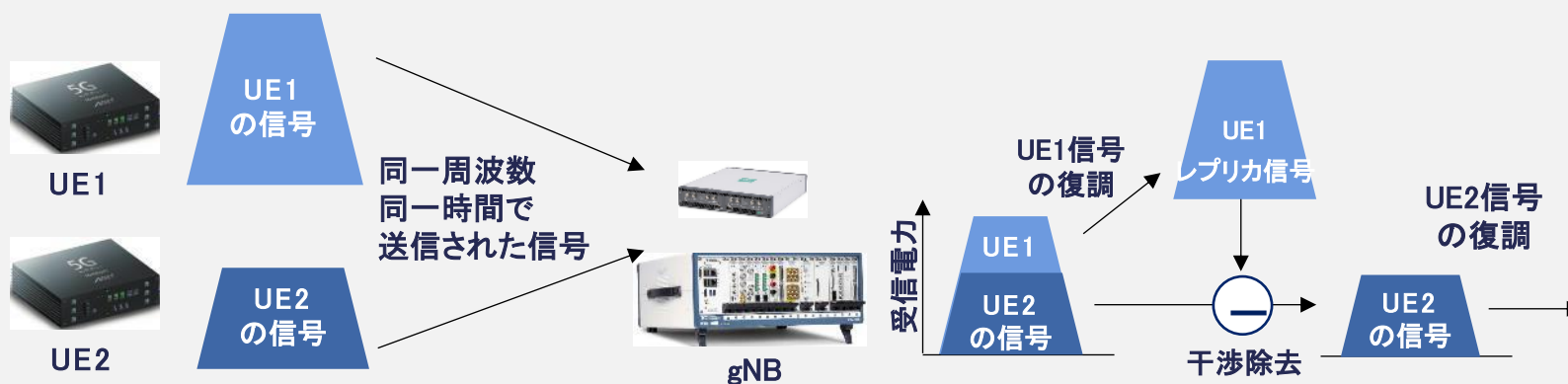
- 低遅延・多数接続を実現する無線システム(NR-STABLE)は、従来の通信方式とは異なり、同一の周波数帯・時間帯を複数の端末で同時に接続可
 - 5G/ローカル5Gとの互換性
 - 非直交多元接続(NOMA)による多数接続
 - 通信許可手順を省略するコンフィギュアドグラントによる低遅延
 - 従来のIoT向け小容量データから、NR-STABLEでは動画伝送向け大容量化



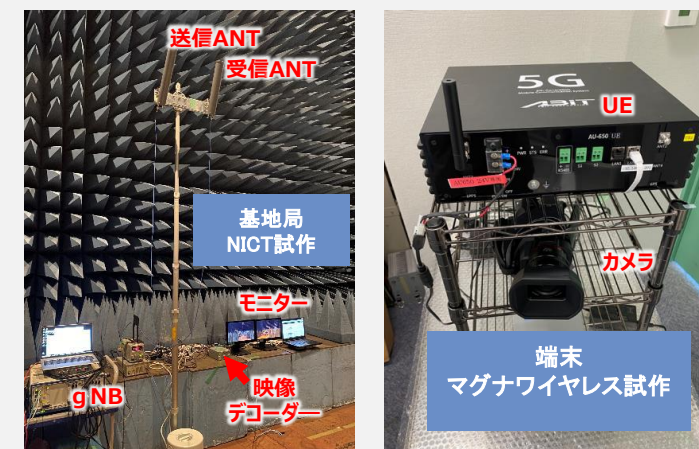
(社)電子情報通信学会
コミュニケーションシステム研
究会23年度委員長賞受賞



同一周波数・同一時間で送信された信号を、逐次干渉除去(SIC)を利用して重畳信号を分離

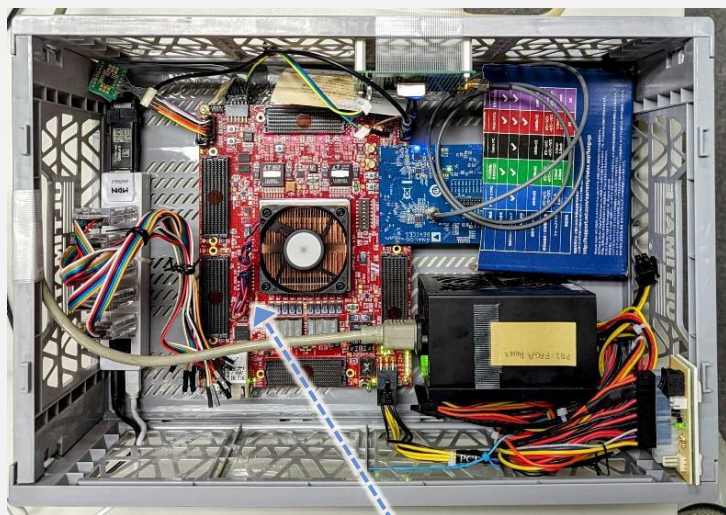


NS-STABLE試作機



- ・ 低遅延と高速大容量を端末内で同時サポートできる端末スライシングを実現
- ・ 半導体チップにて端末スライシング数3を確認

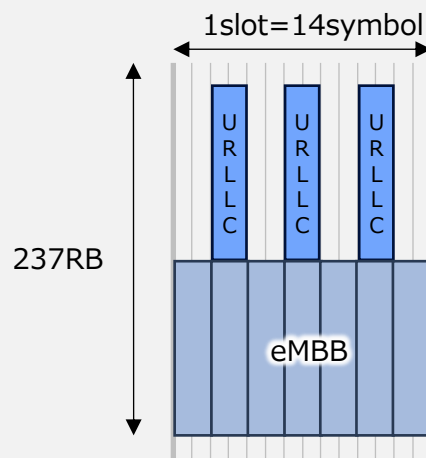
プロトコル処理ソフトウェア開発ボード



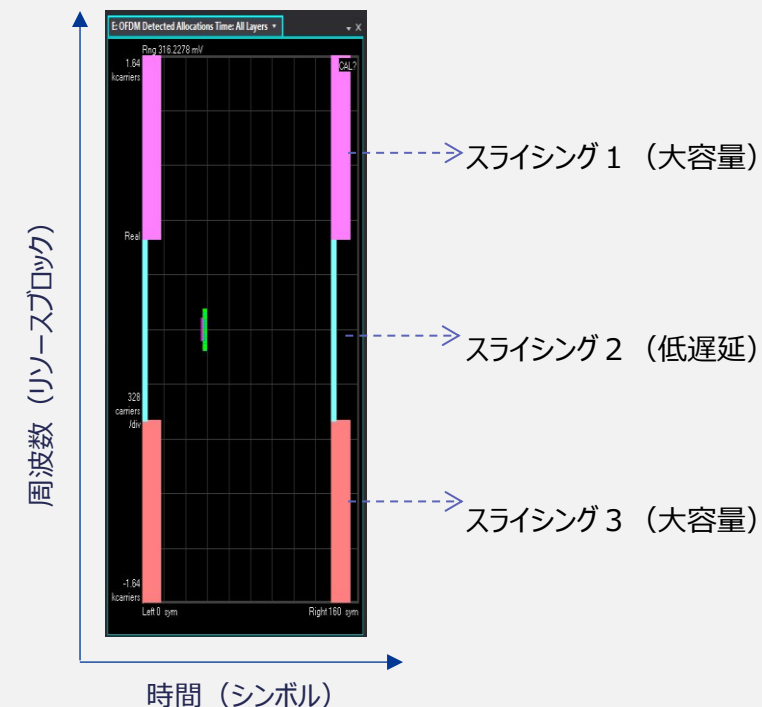
プロトコル処理ソフトウェア

端末スライシング

プロトコル処理をシンボル・リソースブロック単位処理できる
プロトコル処理ソフトウェアを実現



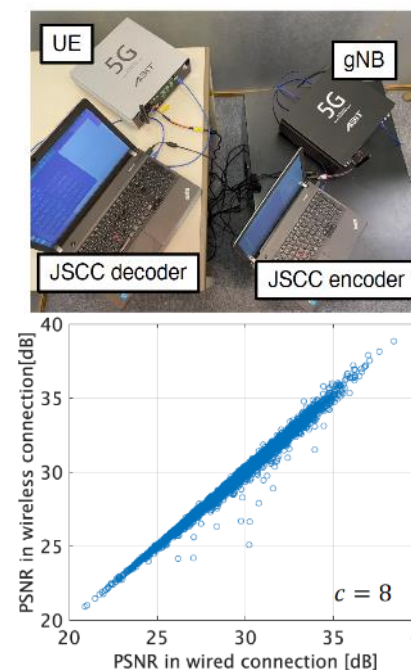
処理時間が異なるURLLCとeMBBの 同時処理をサポート



- 端末スライシング技術に応用するDeep JSCCの開発。20FPS(エンコーダ)及び5FPS(デコーダ)の動作を実機確認
- 基地局と端末間を同軸ケーブル接続した場合と遜色ない画像品質を確認。伝送効率約2倍を達成。

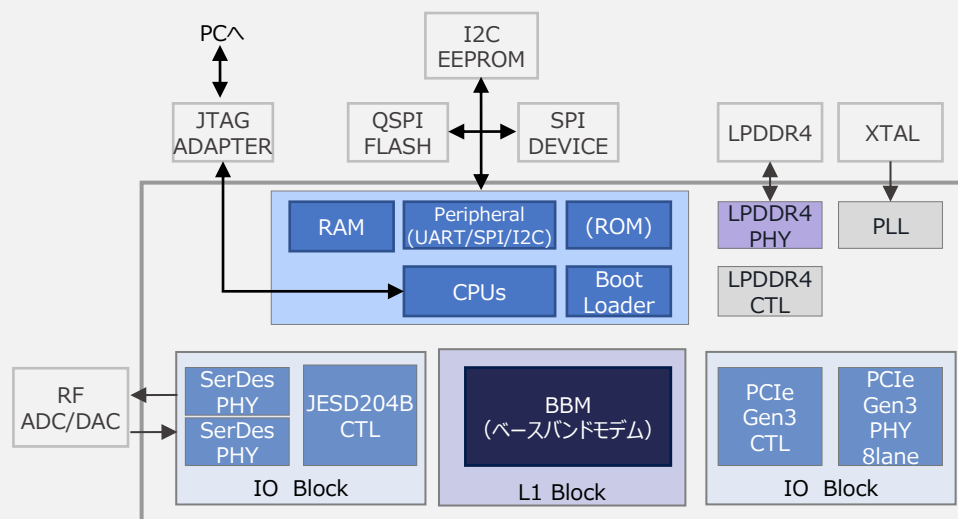


深層学習を用いた送受信器のFPGA実装・ローカル5G基地局の改造

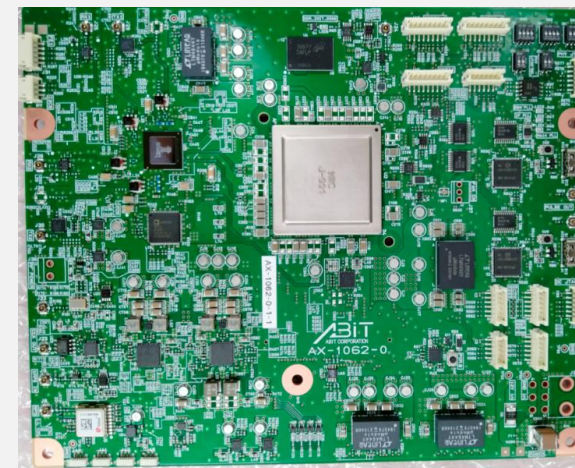


- 半導体チップを試作し、低遅延/スライシング機能(事業項目①②)を確認済
- 基地局3種に接続し、5Gモデムチップとしての全機能を検証中(事業項目③)
- マグナ・ワイヤレス社での製品化に向けて今後も開発を継続

検証環境とポスト5G半導体チップ



ポスト5G半導体チップ評価ボード



- 01 事業概要
- 02 事業成果
- 03 事業成果の社会実装イメージと波及効果**
- 04 知財、標準化への取り組み

- ローカル5Gは、第5世代通信システムの特長「大容量・超低遅延・多数同時接続」を活かし、スマートファクトリーや鉄道・港湾など、重要インフラのデジタル化をはじめとした様々な分野での活用が期待される。

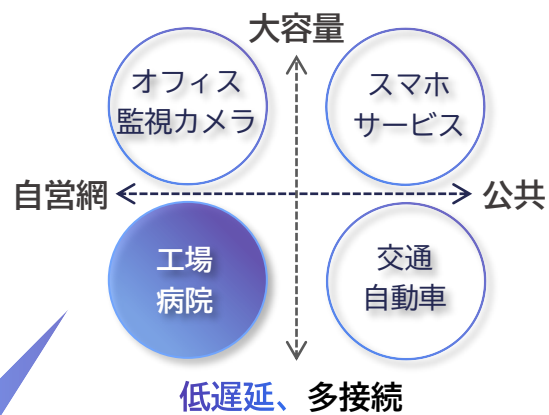
ローカル5Gの特長

- 建物内と敷地内の自営の5Gネットワークとして活用
- 専用の周波数帯の無線局の免許が交付され、5Gプライベート通信環境の構築が可能
- 周波数帯を変えた産業向けローカル6Gに進化



- 完全無人化の実現には、ロボット間におけるリアルタイムな協調動作が欠かせない。超低遅延は、リアルタイム性をもたらし、産業用途での更なる活用が期待

インダストリアル向けの5G要件

リアルタイム通信
における最大の課題

通信ジッタの最小化

ロボット数が増えるにつれ、システム全体の通信ジッタ（揺らぎ）も大きくなり、上限を超えると動作できなくなる

当社のアプローチ

- 低遅延でジッタレスな通信インフラを実現するため、低遅延の半導体チップを3年前から他社に先駆けて開発を開始
- 通信の標準化では今後ジッタの上限は決めるのみ、競争優位性がある

ジッタレス・低遅延がもたらす無人自動化社会



- 低遅延系の無線通信が実現すると、AI・ロボットの制御などリアルタイム性を重視する産業やサービスが活性化される。スマート社会と脱炭素社会の実装には本半導体が必須

環境の変化

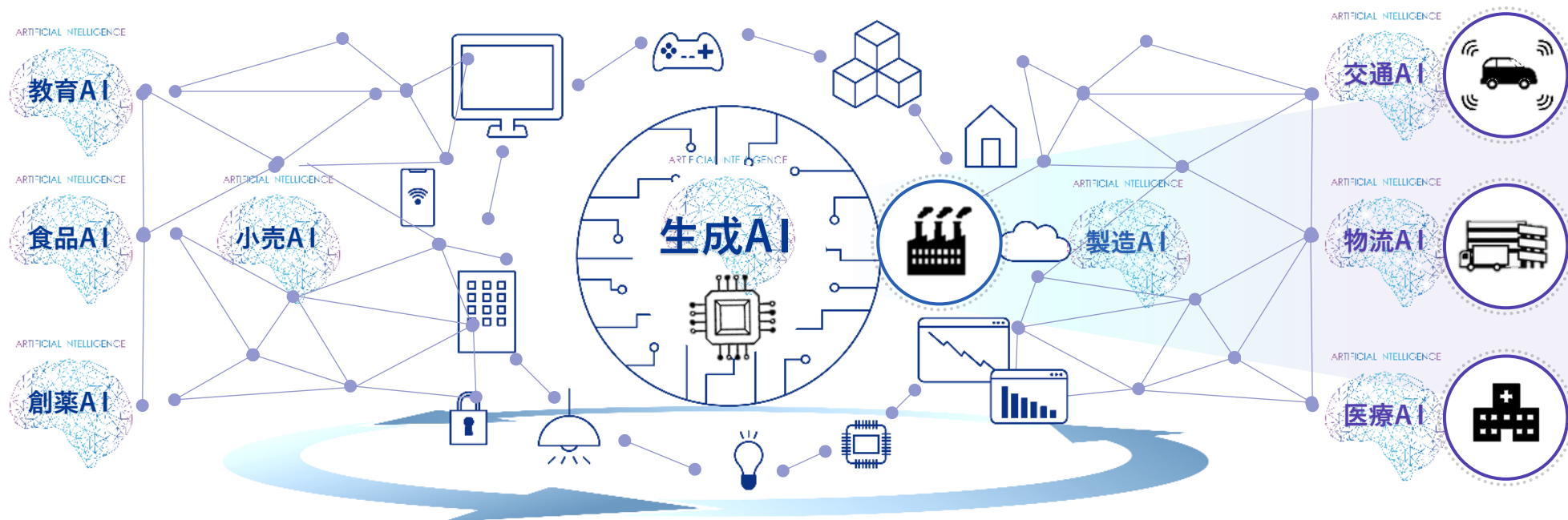
- 機械とコミュニケーションできる時代
- 目的特化型の生成AIの普及

産業等への波及効果

- 低遅延IOWNと連携
- データセンタ広域化による脱炭素

市場獲得へ

- 物流、車、医療等様々な産業に普及
- 無人化の新領域での実応用



- 01 事業概要
- 02 事業成果
- 03 事業成果の社会実装イメージと波及効果
- 04 知財、標準化への取り組み**

- ・ 特許3件出願中、新方式の標準化提案
- ・ 論文賞1件を含む、65件の对外発表活動を実施

特許戦略

・ 特許 **3** 件出願中

SDR技術を用いた超低遅延半導体チップ

- ・ 機能ブロックをソフトウェアにより並列に処理することで、高速に処理し、ジッタレス・超低遅延を実現

タイトル、雑誌名、発表

トータル

研究発表・
講演

「A Self-Attention Network for Deep JSCCM: The Design and FPGA Implementation」、IEEE Global Communications Conference（大阪大学）

「ローカル5Gの開発と今後、～ポスト5G半導体チップの開発」、電子情報通信学会ソサイエティ大会

27件

論文

「ポスト5Gに向けた開発状況と事例紹介」、電子情報通信学会（エイビット）

2件

受賞実績

「5G NRに対応したUL-NOMAシステムの開発と映像伝送実験」、電子情報通信学会コミュニケーションシステム研究会（NICT、エイビット）

1件

成果普及

「スマートファクトリ向けローカル5Gシステムの現状と課題」、URS I-C委員会（エイビット）

「将来の無線システム～さらに進化する5Gとローカル5G」、NICTオープンハウス（NICT）

35件