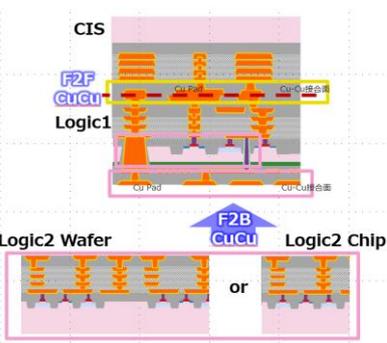


ポスト5Gエッジコンピューティング向け半導体の3D積層要素技術の研究開発・事業成果概要

実施者 ソニーセミコンダクタソリューションズ株式会社

事業概要 ポスト5G技術として、低消費電力、高性能、多機能なイメージセンサデバイスや発光デバイスを実現するための3D積層要素技術を高い信頼性で実現させる研究開発です。



Si系3D積層デバイス

3D積層技術開発としては、図に示すような、Siウェーハ2層を狭ピッチで接続させる技術やSiウェーハやチップを更に積層させて3層構造にする技術を開発します。また、化合物を内包した積層技術を開発します。これらは、当社が保有しているCu-Cu接続技術をさらに発展させて、狭ピッチ化を進め、実現させます。このように、先端半導体において求められる3次元高密度積層技術を確立します。

社会実装イメージ



各産業分野へのイメージセンサの展開

将来の情報通信システムにおいて必要となる先端的なイメージセンサデバイスや発光デバイスを国内で製造できる技術を確保するため、3D積層半導体の製造要素技術の開発に取り組みます。

クラウド側でAI処理するネットワークシステムの課題である、データ遅延、消費電力、通信コストなどに対して、イメージセンサや発光デバイスに3D積層技術を用いて、メモリやロジックを付加し、端末側（エッジ側）で処理することにより、それらの課題解決を図ります。さらに、エッジコンピューティング普及を加速させる基幹デバイスの事業化を促進します。

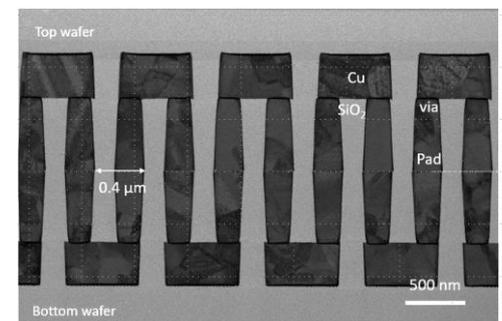
事業成果

先端半導体製造技術の開発に関する公募に採択され、2021年8月より、本格的に事業を開始しました。

同一サイズのウェーハ同士をFace to Face面において、ファインピッチでCu-Cu接続させる技術を、2022年度：1μmピッチ、2023年度：0.7μmピッチ、2024年度0.4μmピッチと進化させ、良好な接続特性と高い接続信頼性を獲得しています。また、異なるサイズの半導体チップや同一サイズのウエーハをFace to Back面において、ファインピッチでCu-Cu接続させる技術を2023年度：6μmピッチ、2024年度：3μmピッチと進化させ、良好な接続特性と高い接続信頼性を獲得しています。また、これらを実現させるための装置群を2021年度から2023年度に渡り、弊社厚木研究所敷地内に導入し、開発を加速化させています。得られた成果は世界的にもトップレベルの成果であり、国内外の学会でも高い評価を得ています。

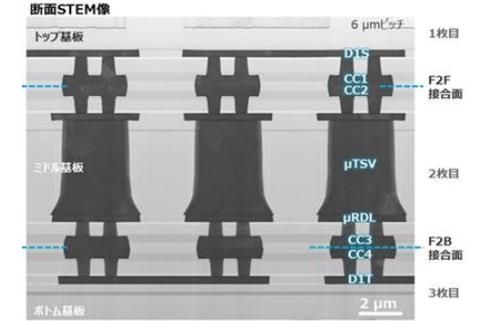
【成果の一部ご紹介】

事業項目A
(Face to Face ファインピッチ
Cu-Cu接続技術開発)



0.4μmピッチF2FWoW断面構造

事業項目B
(Face to Back ファインピッチ
Cu-Cu接続技術開発)



6μmピッチF2BCoW(3層CoWoW)断面構造