

①ポスト5G情報通信システムの開発

(d) MEC

(d1) MEC向け大規模先端ロジックチップ設計技術の開発

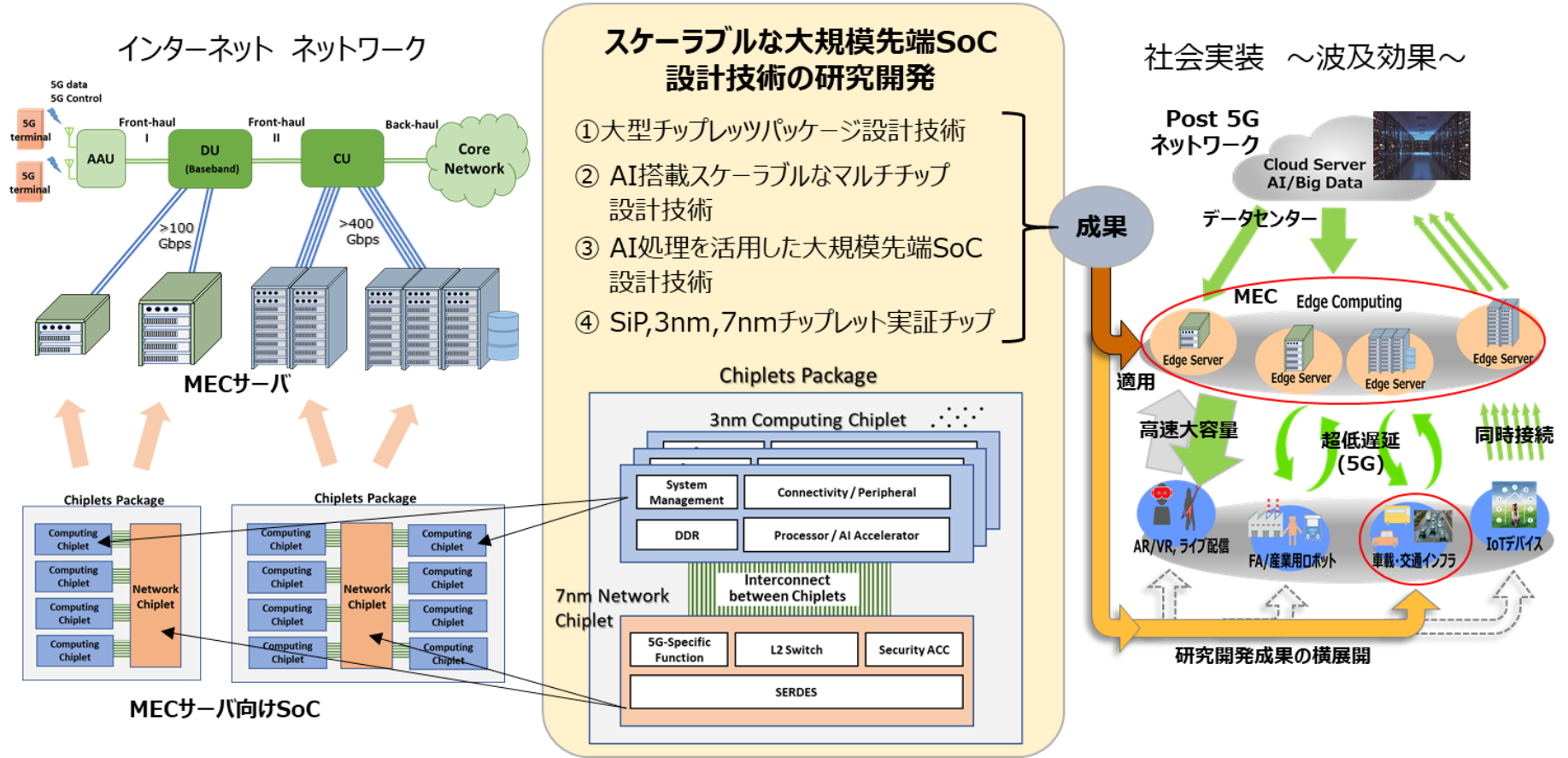
[スケーラブルな大規模先端SoC設計技術の研究開発](#)

(d2) MECサーバー向け広帯域・大容量メモリモジュール設計技術の開発

[広帯域大容量フラッシュメモリモジュールの研究開発](#)

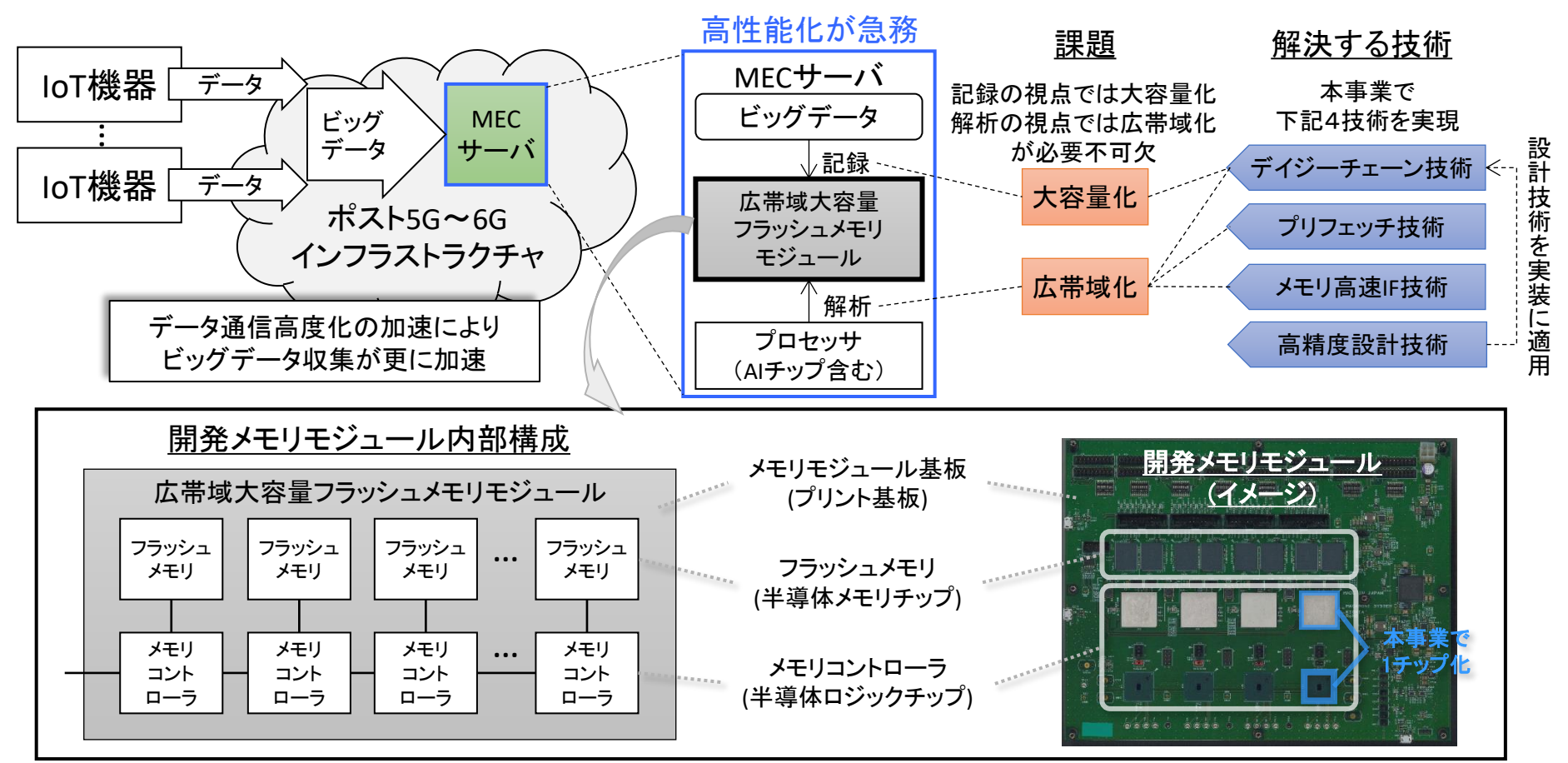
スケーラブルな大規模先端SoC設計技術の研究開発

実施者	株式会社ソシオネクスト
概要	MEC向け大規模先端ロジックチップ開発の設計技術として、マルチチップ搭載可能な「 <u>大型チップレッツパッケージ設計技術</u> 」、AI処理システム構築可能な「 <u>AI搭載スケーラブルなマルチチップ設計技術</u> 」、短期間で効率的に開発する「 <u>AI処理を使った大規模先端SoC設計技術</u> 」および、上記技術と先端プロセスを使った「 <u>SiP、3nm、7nmチップレット実証チップ</u> 」の開発を行う。



広帯域大容量フラッシュメモリモジュールの研究開発

実施者	キオクシア株式会社
概要	ビッグデータ増大に耐えうる高性能なMECサーバには、メモリの大容量化と広帯域化が必要不可欠である。 デジチェーン技術※ 1・プリフェッチ技術※ 2・メモリ高速IF技術・高精度設計技術を用いた、広帯域大容量フラッシュメモリモジュールの研究開発を行う。



※ 1 デジチェーン技術：数珠つなぎに接続したコントローラ間でのデータ転送技術
※ 2 プリフェッチ技術：必要性を予測して事前にフラッシュメモリからコントローラにデータを移送する技術