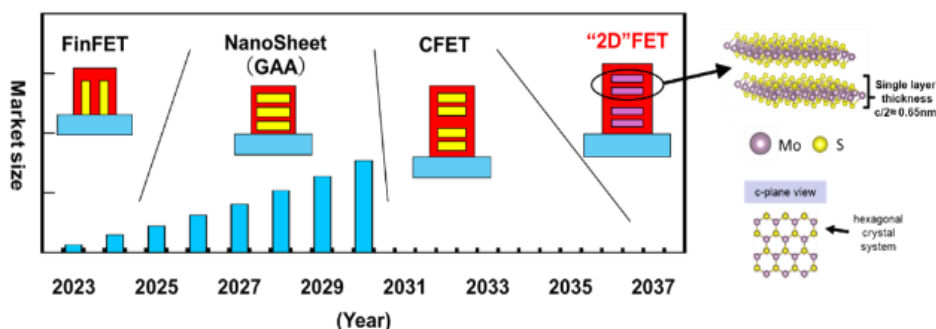


# Innovation Outlook 速報 第6弾 「原子層エレクトロニクス」領域

2026年5月12日

## 原子層エレクトロニクスによるスケーリング則のさらなる追及(More Moore)や新機能化(Beyond CMOS)により AI 消費電力を削減

- 近年の発展が著しい生成 AI は、産業基盤強化のためにますます利活用が進むと想定され、働き方改革、労働人口減少といった社会課題解決に大きく貢献することが期待される。
- 一方、2050年のカーボンニュートラル実現のためには、生成 AI の開発及び利活用に消費される膨大な電力量を大幅に削減することが求められる。
- 具体的には、データセンターにおける消費電力を大幅に低減することに加えて、今後利活用が増加するエッジ側においても低消費電力で生成 AI が動作可能な革新的な AI チップやシステムの開発が重要課題となる。
- 課題解決のハードウェア的アプローチとして、「原子層エレクトロニクス」を取り組むべき領域として提案する。
- 汎用的な処理デバイスにおいて、新しい材料系である「原子層材料」を導入し、従来からのスケーリング則のさらなる追及(More Moore)や、新動作原理による新機能化(Beyond CMOS)がある。
- スケーリング則の延長手段として有力な「原子層エレクトロニクス」の市場導入時期は、2037年頃とされている。
- 現時点では、300mm ウエハレベルでの成膜技術がほぼ確立されており、デバイス作製・集積化に必要な他プロセスの確立とそれらの統合化技術の開発が軸になりつつある。ラボレベルの研究は数多いが、量産に耐える統合化プロセス技術開発が社会実装に向けた鍵となる。



技術ロードマップ上の原子層エレクトロニクス("2D"FET)

執筆者: NEDO イノベーション戦略センター デジタルユニット 安藤 淳、横井 一仁