

(1148-1)

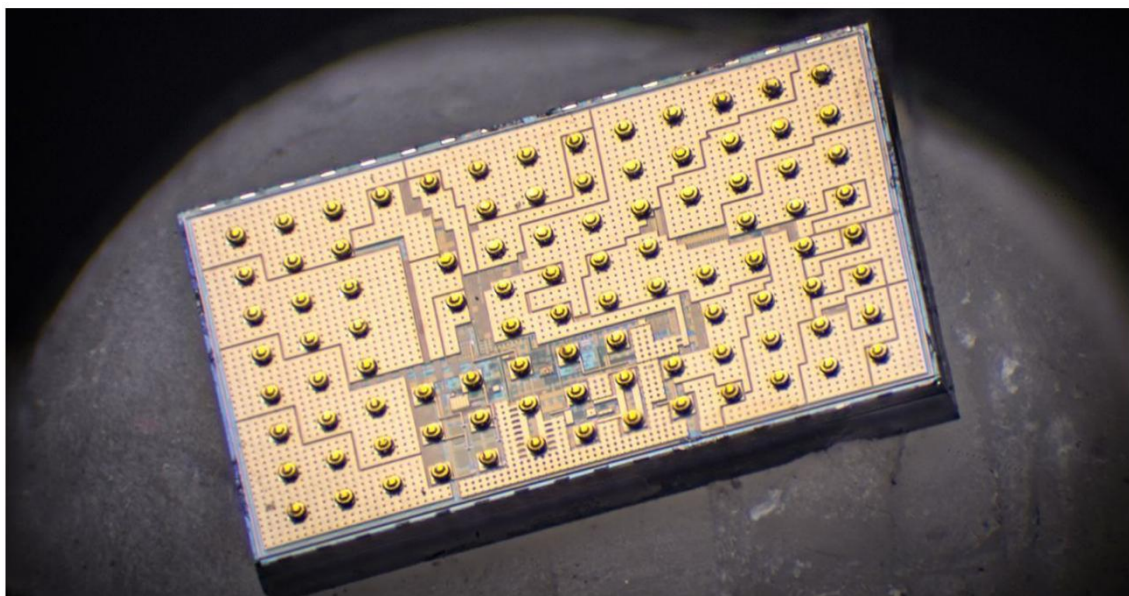
【電子・情報通信分野】

仮訳

データセンターの電力消費効率を向上させるチップの新設計（米国）

2026 年 4 月 8 日

著者：Liesel Labios



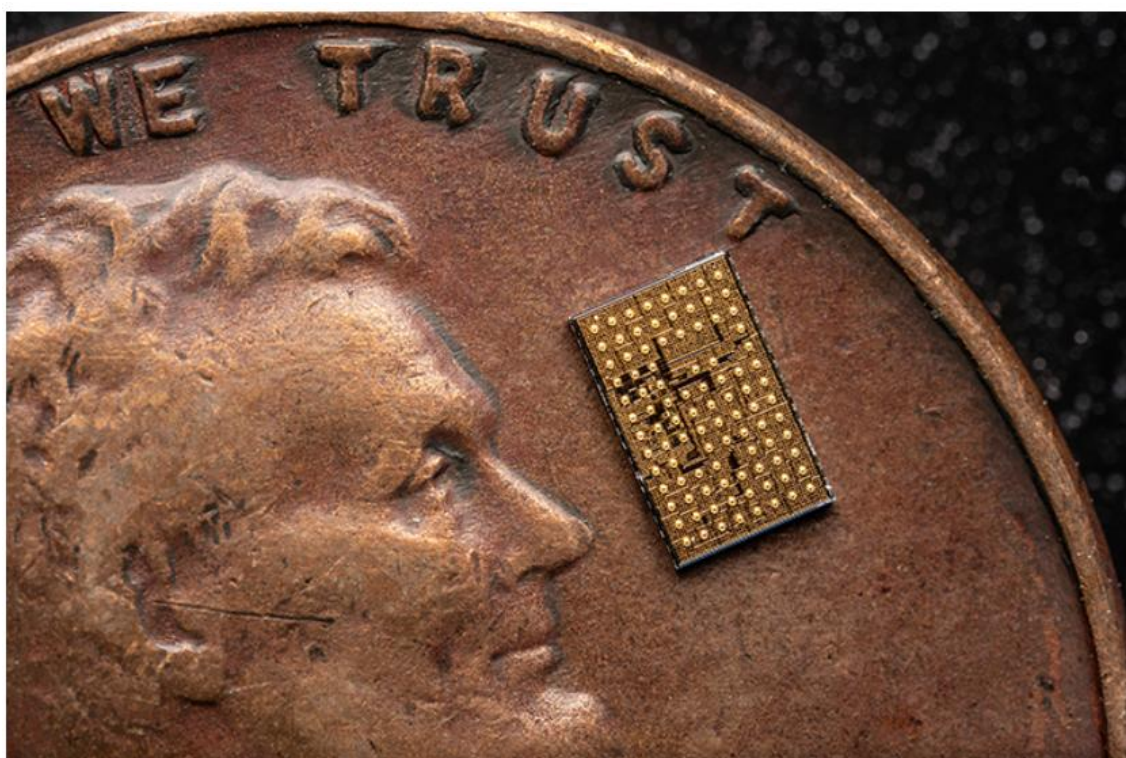
電子機器の高電圧を圧電共振子の使用でより効率的に DC-DC 降圧変換するチップ設計

[全写真提供](#): David Baillot/UC San Diego Jacobs School of Engineering

カリフォルニア大学サンディエゴ校(UCSD)のエンジニアらが、データセンターのエネルギー需要の高まりへの対処のため、グラフィックス・プロセッシング・ユニット(GPU)の電力変換と管理を向上する可能性のある新しいチップ設計を開発した。この新技術は、電子機器における重要なタスク、すなわち高い電圧をコンピューティングハードウェアが必要とする低い電圧に変換する、より効率的な方法を提示する。プロトタイプチップによる研究室での試験では、最新のデータセンターと同様の電圧変換を高い効率で実行した。

[Nature Communications](#)に掲載されたこの新技術は、高度なコンピューティングに向けた、より小型でエネルギー効率の高いシステムの開発を導く可能性がある。

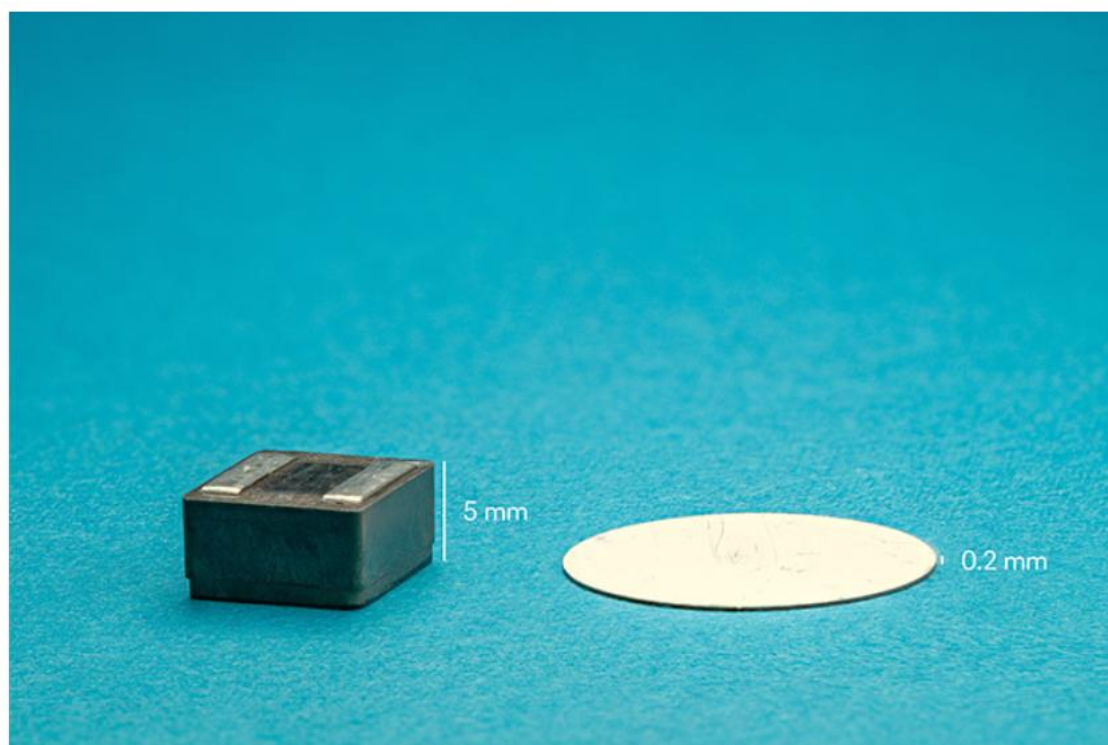
新チップ設計は、ほぼすべての電子機器に搭載されている、DC-DC 降圧コンバーターと呼ばれる回路部品の性能を向上させる新たなアプローチを提供する。降圧コンバーターは、高入力電圧を回路内の各部品が安全に動作するために必要な低電圧に変換する、電源とデリケートな回路間の保護的な橋渡し役として機能する。例えば、データセンターでは電力が 48V で供給されることが多いが、GPU のプロセッサでは大幅に低い 1~5V の電圧を必要としている。



新しい DC-DC 降圧変換チップと 1 セント硬貨との比較

しかし、このような電圧レベルの、しかも限られたスペース内での効率的な変換は、コンピューティング需要の増大に連れてますます困難となっている。

例えば、従来の降圧コンバーターは、入力電圧と出力電圧の差が大きい場合、効率が低下し、十分な電流を供給することが困難となる。ほとんどの降圧コンバーターはインダクタなどの磁気部品に依存しており、これらは効果的ではあるものの物理的な性能限界に近づいており、さらなる小型化が困難となっている。「インダクティブコンバーターの設計技術は非常に進歩しており、将来のニーズを満たすための改良の余地はほとんど残されていません」と、UCSD 工学部電気・コンピューター工学科の教授であり、本研究の上級著者である Patrick Mercier 氏は説明する。

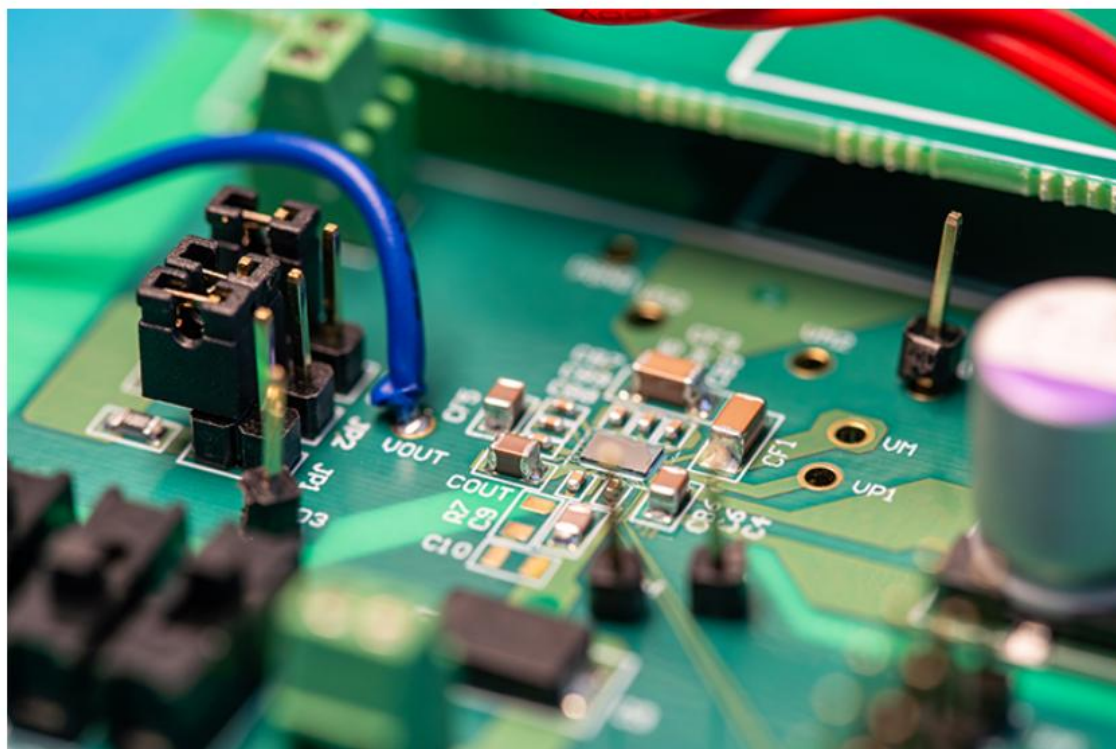


新チップが DC-DC 降圧変換に使用する圧電共振子(白色のディスク)。左側は従来の降圧コンバーターで一般的に使用されるインダクタ。

この課題に取り組むため、Mercier 教授と、本研究の筆頭著者である電気・コンピューター工学博士課程学生の Jae-Young Ko 氏を含む研究グループのメンバーは、有望な代替技術として、機械的振動によってエネルギーを蓄積・伝達する小型デバイスである圧電共振子を調査した。圧電素子を用いたコンバーターは、より小型でエネルギー密度が高く、効率も向上し、量産も容易になる可能性がある。「圧電素子には大きな成長の余地があり、これまでのどのコンバーターよりも優れた性能を発揮する可能性を秘めています」と Mercier 教授は説明する。

ただし、圧電素子を用いた初期のコンバーターでは、大きな電圧差を扱う場合の効率の維持と十分な電力の供給が困難であった。

今回の研究では、圧電共振子と市販の小型コンデンサを効果的に配置した、改良型の降圧コンバーターを開発した。この新たな回路設計により、より大きな電圧変換を、より効率的に処理できるようになった。新設計をプロトタイプチップに実装し、試験を実施した結果、データセンターで一般的に必要とされる 48V から 4.8V への降圧で最大効率 96.2%を達成した。また、このチップは、従来の圧電素子を用いた設計に比べて約 4 倍の出力電流を供給した。



新しい DC-DC 降圧変換チップの試験に使用される、コンデンサに囲まれたプリント基板(中央)。圧電共振子は基板の下に取り付けられ、チップと電氣的に接続されている。

このハイブリッド回路設計には、複数の電流経路の確保、エネルギー損失の削減や共振子への負荷の軽減といったいくつかの利点がある。このため、サイズの微増のみで効率と電力供給能力の両方を向上させることができる。

この技術はまだ初期段階ではあるが、現在の電力変換器の限界の克服に向けた重要な一歩であると研究者らは言う。今後の研究では、材料、回路設計とパッケージングの改良に重点を置く予定である。圧電共振子は物理的に振動するため、従来の方法で回路基板に半田付けすることができず、電子システムへの組み込みには異なる戦略が必要になると、Mercier 教授は説明する。

「圧電素子を用いた変換器は、既存の電力変換器技術を完全に置き換えるには至っていません」と Mercier 教授は付け加える。「しかし、これらは改善の方向性を示しています。この技術をデータセンターのアプリケーションに実用化するには、材料、回路やパッケージング等の複数の分野で改良を続ける必要があります」。

本研究の論文：[“A Hybrid Piezoelectric Resonator-based DC-DC Converter”](#)

本プロジェクトは、米国立科学財団(NSF)が資金を提供する Industry-University Cooperative Research Center(IUCRC)の Power Management Integration Center(PMIC)(助成番号 2052809)の支援を受けて実施された。

訳：NEDO（担当 イノベーション戦略センター）

出典：本資料は、カリフォルニア大学サンディエゴ校(UCSD)の記事 “New Chip Design Could Boost Efficiency of Power Management in Data Centers ” (<https://today.ucsd.edu/story/new-chip-design-could-boost-efficiency-of-power-management-in-data-centers>)を翻訳したものである。
(Reprinted with permission of UCSD)